VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY

FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ
ÚSTAV MIKROELEKTRONIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF MICROELECTRONICS

NÁVRH AUTOKOMPENZACE OFSETU OPERAČNÍHO ZESILOVAČE

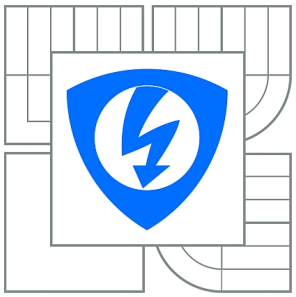
DIPLOMOVÁ PRÁCE
MASTER'S THESIS

AUTOR PRÁCE — Bc. PŘEMYSL DULA
AUTHOR

BRNO 2014

VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ

ÚSTAV MIKROELEKTRONIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION

DEPARTMENT OF MICROELECTRONICS

NÁVRH AUTOKOMPENZACE OFSETU OPERAČNÍHO ZESILOVAČE

DESIGN OF THE OPERATIONAL AMPLIFIER OFFSET AUTO-COMPENSATION

DIPLOMOVÁ PRÁCE

MASTER'S THESIS

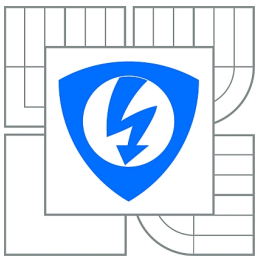
AUTOR PRÁCE — Bc. PŘEMYSL DULA

AUTHOR

VEDOUCÍ PRÁCE — Ing. ROMAN PROKOP, Ph.D.

SUPERVISOR

BRNO 2014



VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

Fakulta elektrotechniky a komunikačních technologií

Ústav mikroelektroniky

Diplomová práce

magisterský navazující studijní obor
Mikroelektronika

Student:	Bc. Přemysl Dula	***ID:***	125409
Ročník:	2	***Akademický rok:***	2013/2014

NÁZEV TÉMATU:

Návrh autokompenzace ofsetu operačního zesilovače

POKYNY PRO VYPRACOVÁNÍ:

Navrhněte systém pro automatickou analogovou kompenzaci ofsetu operačního zesilovače v technologii CMOS07. Součástí práce bude rozbor, výpočet a výběr optimální topologie celého systému i finální schémata jednotlivých bloků. Součástí práce budou také simulace jednotlivých obvodů v návrhovém prostředí Cadence. Předpokládané parametry: GBW = 1MHz, vstupní napěťový rozsah 1,5 V - 3,5 V. Pokuste se dosáhnout vstupní napěťové nesymetrie po kompenzaci do 50 uV.

DOPORUČENÁ LITERATURA:

Podle pokynů vedoucího práce

Termín zadání:	10.2.2014	***Termín odevzdání:***	29.5.2014

Vedoucí práce: Ing. Roman Prokop, Ph.D.
Konzultanti diplomové práce:

prof. Ing. Vladislav Musil, CSc.
Předseda oborové rady

UPOZORNĚNÍ:

Autor diplomové práce nesmí při vytváření diplomové práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

Abstrakt

Tato práce se zabývá problematikou dvoustupňového operačního zesilovače s automatickou kompenzací ofsetu. Operační zesilovač je navržen v návrhovém prostředí Cadence pro případnou realizaci v technologii CMOS07. Důraz práce je kladen na minimální hodnotu ofsetu operačního zesilovače a jeho parametry, které jsou uvedeny v zadání práce.

Klíčová slova

Operační zesilovač, autokompenzace, ofset, CMOS technologie

Abstract

This work deals with the two-stage operational amplifier with automatic offset compensation. An operational amplifier is designed in Cadence design environment for possible implementation in technology CMOS07. Emphasis work is placed on minimum offset of the operational amplifier and the parameters, that are listed in the assignment of work.

Key words

Operational amplifier, auto compensation, offset, CMOS technology

Bibliografická citace

DULA, P. Návrh autokompenzace ofsetu operačního zesilovače. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2014. 68 s. Vedoucí diplomové práce Ing. Roman Prokop, Ph.D.

Prohlášení

Prohlašuji, že svou diplomovou práci na téma **Návrh autokompenzace ofsetu operačního zesilovače** jsem vypracoval samostatně pod vedením vedoucího diplomové práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením tohoto projektu jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení § 152 trestního zákona č. 140/1961 Sb.

V Brně dne 29. května 2014 .....

podpis autora

Poděkování

Děkuji vedoucímu diplomové práce Ing. Romanu Prokopovi, Ph.D. za účinnou metodickou, pedagogickou a odbornou pomoc a další cenné rady při zpracování mé diplomové práce.

V Brně dne 29. května 2014 .....

podpis autora

SIX research centre
sensor, information and communication systems

Faculty of Electrical Engineering
and Communication

Brno University of Technology
Technicka 12, CZ-61600 Brno, Czechia

http://www.six.feec.vutbr.cz

Experimentální část této diplomové práce byla realizována na výzkumné infrastruktuře vybudované v rámci projektu CZ.1.05/2.1.00/03.0072
Centrum senzorických, informačních a komunikačních systémů (SIX)
operačního programu Výzkum a vývoj pro inovace.

MINISTERSTVO ŠKOLSTVÍ, MLÁDEŽE A TĚLOVÝCHOVY

EVROPSKÁ UNIE
EVROPSKÝ FOND PRO REGIONÁLNÍ ROZVOJ
INVESTICE DO VAŠÍ BUDOUCNOSTI

2007–13
OP Výzkum a vývoj pro inovace

Obsah

Úvod **1**

1 Operační zesilovač **2**

1.1 Malosignálový model tranzistoru 3
1.2 Ideální a reálný operační zesilovač 4
1.3 Ofset 5
1.4 Rail-to-rail zapojení 9

2 Kompenzace ofsetu **13**

2.1 Chopper zesilovač 13
2.2 Chopper stabilizátor 15
2.3 Autokompenzační zesilovač AZA – auto-zero amplifier 16
2.4 Externí kompenzace 19

3 Vnitřní zapojení **21**

3.1 Referenční zdroj 22
3.2 Kaskoda (wide-swing) 22
3.3 Rozdílový stupeň 25
3.4 Invertor 27
3.5 Spínač 29

4 Návrh řešení **30**

4.1 Rozbor zadání 30
4.2 Ruční návrh 31

5 Simulace **41**

5.1 AC analýza 41
5.2 Závislost zesílení 42
5.3 Simulace systematického ofsetu 43
5.4 Náhodný ofset 44

5.5 Časová analýza 45
5.6 Výsledky simulace 46

Závěr 47

6 Rejstříky, seznamy a přílohy 49

6.1 Použitá literatura 49
6.2 Abecední seznam zkratek a veličin 50

Seznam obrázků

Obr. 1 Schématická značka operačního zesilovače 2

Obr. 2 Malosignálový model tranzistoru [9] 3

Obr. 3 Zdroje ofsetu ve dvoustupňovém zesilovači 6

Obr. 4 Základní zapojení dvoustupňového OZ 7

Obr. 5 Testovací obvod pro měření vstupního ofsetu [5] 8

Obr. 6 Závislost zesílení na souhlasném vstupním napětí 10

Obr. 7 Typické zapojení rail-to-rail [6] 11

Obr. 8 Kompenzace zesílení pomocí dvou zrcadel [6] 12

Obr. 9 Blokový diagram chopper zesilvače a průběh signálu [2] 14

Obr. 10 Chopper stabilizační zesilovač [2] 15

Obr. 11 Blokové zapojení autokompenzačního zesilovače [2] 16

Obr. 12 Externí kompenzace ofsetu, zapojení invertující zesilovač [5] 19

Obr. 13 Externí kompenzace ofsetu, zapojení neinvertující zesilovač [5] 20

Obr. 14 Model OZ s hlavními a pomockými vstupy 21

Obr. 15 Referenční zdroj proudu 22

Obr. 16 Wide-swing kaskoda dvě možná zapojení (A), (B) [7] 23

Obr. 17 Malosignálový model kaskody [7] 24

Obr. 18 Rozdílový zesilovač A) PMOS, B) NMOS 26

Obr. 19 Výstupní stupeň – invertor 27

Obr. 20 Malosignálový model dvoustupňového zesilovače [6] 28

Obr. 21 Spínače A) dva vstupy, jeden výstup, B) jeden vstup, dva výstupy 29

Obr. 22 Rozdílový zesilovač PMOS 35

Obr. 23 Rozdílový zesilovač a pomocný diferenční pár, řešení 1 36

Obr. 24 Rozdílový zesilovač a pomocný diferenční pár, řešení 2 [3] 37

Obr. 25 Rozdílový zesilovač a pomocný diferenční pár, řešení 3 [9] 38

Obr. 26 Rozdílový zesilovač a pomocný diferenční pár, řešení rail to rail 39

Obr. 27 Závislost zesílení a fáze na frekvenci 41

Obr. 28 Závislost zesílení na vstupním souhlasném napětí, bez kompenzace 42

Obr. 29 Závislost systematického ofsetu na vstupním souhlasném napětí 43

Obr. 30 Histogram zobrazující náhodný ofset 44

Obr. 31 Časová analýza, kompenzace ofsetu 45

Úvod

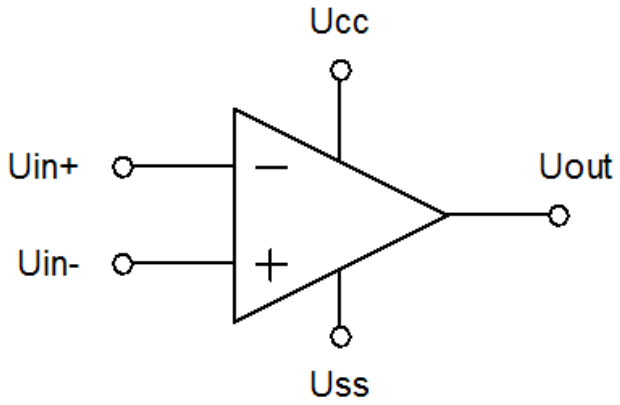
Operační zesilovač je univerzální zesilovací obvod, původně určený k matematickým operacím v analogovém počítači. Postupně se stal nejpoužívanějším obvodem v nečíslicových systémech.

Ofset operačního zesilovače je nežádoucí vlastnost reálných operačních zesilovačů, běžně dosahuje hodnot několika jednotek milivoltů. Při použití v běžných systémech ofset měření příliš neovlivňuje a je možné jej zanedbat. Pokud ovšem systém pracuje s nízkou úrovní signálu, může ofset ovlivnit měření, například u senzorů pro měření fyzikálních veličin nebo u přesných přístrojových zesilovačů. Proto je nutné jej kompenzovat.

Cílem diplomové práce je teoreticky rozebrat problematiku ofsetu a navrhnout možné řešení autokompenzace. V první kapitole je popsán operační zesilovač, vlastnosti, použití, ofset a rail-to-rail OZ. Ve druhé kapitole jsou popsány principy kompenzace ofsetu. Ve třetí kapitole je rozebrán operační zesilovač a jeho jednotlivé bloky jako kaskoda a rozdílový stupeň. Ve čtvrté kapitole je rozbor zadání a ruční návrh OZ a všech jeho částí. Pátá kapitola je věnovaná jednotlivým typům simulace a jejich výsledkům.

1 Operační zesilovač

Operační zesilovač (OZ) je polovodičová součástka, jejímž úkolem je zesilovat napěťový rozdíl na vstupních svorkách. Vyznačuje se velkým napěťovým zesílením vstupního rozdílového napětí a malým vlastním rušením. Zesílení A_U je řádově 10^4 – 10^9 a zesiluje jak stejnosměrné tak střídavé napětí.



Obr. 1 Schématická značka operačního zesilovače

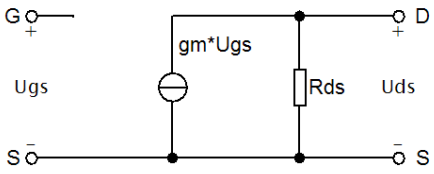
OZ má dva vstupy, invertující U_{in-} a neinvertující U_{in+}, a jeden výstup U_{OUT}. Kromě toho má OZ vývody pro napájení, U_{CC} a U_{SS} (obr. 1). Napájení může být symetrické (například +10V a -10V, vstupní a výstupní signál díky tomu může nabývat jak kladných, tak záporných hodnot) nebo nesymetrické (stačí jen jedna polarita). OZ s nesymetrickým napájením mají jednodušší použití, co se týče napájecího zdroje, ale neumožňují pracovat se záporným napětím, a proto se nehodí na některá zapojení. [5]

Operační zesilovač dříve sloužil pro základní matematické operace jako sčítání, odčítání, násobení, dělení, v dnešní době je operační zesilovač základní stavební blok pro návrh analogových integrovaných obvodů. Příklady zapojení OZ:

- invertující zesilovač
- neinvertující zesilovač
- sledovač napětí
- komparátor a Schmittův klopný obvod [5]

1.1 Malosignálový model tranzistoru

Operační zesilovač se skládá převážně z PMOS a NMOS tranzistorů. Pro návrh a výpočty je potřeba znát malosignálový model tranzistoru (obr. 2). Mezi elektrodami G (gate) a S (source) je prakticky nekonečný vstupní odpor tranzistoru. Napětí U_{GS} řídí průchodnost mezi elektrodami D (drain) a S, přitom do vstupní brány neteče žádný proud.



Obr. 2 Malosignálový model tranzistoru [9]

Aby bylo možné navrhnout OZ, který je předmětem této práce, je potřeba znát hodnoty parametrů tranzistoru, který pracuje v saturačním režimu.

Pro návrh je nejdříve nutné vypočítat nebo zvolit hodnoty proudu I_D, transkonduktance g_m a velikost tranzistoru w/l. [9]

Vzorec pro výpočet proudu, od kterého se odvíjí ostatní výpočty, je:

$$I_D = \frac{1}{r_{DS}} * U_{DS} + g_m * U_{GS} \tag{1.1}$$

Dále je potřeba znát vzorec pro výpočet transkonduktance:

$$g_m = 2 * K_P * \left(\frac{w}{l}\right) * (U_{GS} - U_{TH}) \tag{1.2}$$

Pro výpočet proudu je možné použít upravený vzorec:

$$I_D = K_P * \left(\frac{w}{l}\right) * (U_{GS} - U_{TH})^2 \tag{1.3}$$

Z tohoto vzorce se dá odvodit vzorec pro výpočet velikosti tranzistoru (poměr šířky/délky):

$$\frac{w}{l} = \frac{2 * I_D}{K_P * (U_{GS} - U_{TH})^2} \tag{1.4}$$

1.2 Ideální a reálný operační zesilovač

Ideální OZ je operační zesilovač s nulovým diferenčním vstupním napětím a s nulovými vstupními proudy pro jakékoliv výstupní i vstupní vybuzení. Všechny parametry jsou ideální, nejčastěji udávané jsou:

- nekonečně velké napěťové zesílení $A_U \rightarrow \infty$ dB
- nekonečně velký vstupní odpor $R_{vst} \rightarrow \infty$ Ω
- nulový výstupní odpor $R_{výst} = 0$ Ω
- nulové vstupní diferenční napětí $U_D = 0$ V
- nulové vstupní proudy $I_{vst} = 0$ A

Takový OZ není možné vyrobit, nicméně je snaha, aby se reálné parametry co nejvíce blížily těm ideálním. K posouzení, jak moc se reálný OZ blíží ideálnímu, slouží řada parametrů, které lze zjistit měřením na svorkách. [8]

Vlastnosti a parametry reálného OZ

Často se pro operační zesilovače udávají tzv. jmenovité parametry. Ty udávají typické vlastnosti za definovaných podmínek. Jedná se například o:

- vstupní napětí rozdílové U_D a souhlasné U_{CM}
- impedance vstupní Z_I a výstupní Z_O
- zisk se zpětnou vazbou A_{CL} a bez zpětné vazby A_{OL}
- celkový spotřebovaný výkon P_{DISS}
- činitel potlačení souhlasného signálu CMRR
- šířka pásma GBW
- rychlost přeběhu SR
- rozsah vstupního souhlasného napětí ICMR
- potlačení zvlnění napájecího napětí PSRR

Při upřednostnění jednoho parametru dochází ke zhoršení druhého parametru. Například pokud je požadováno velké zesílení, musí se počítat s menší šířkou pásma, a naopak. [8]

1.3 Ofset

Ideální OZ přenáší rozdílové napětí ze vstupu na výstup a potlačuje souhlasné napětí. Při stejné hodnotě napětí na vstupních svorkách je na výstupu nulové napětí. U reálných OZ se projevuje napěťová nesymetrie, kdy se při stejné hodnotě napětí na vstupních svorkách na výstupu objeví malé napětí - ofset. Aby bylo docíleno toho, že na výstupu bude nulové napětí, je potřeba na vstupní svorky přivést malé rozdílové napětí.

Hodnota ofsetu je dána dvěma složkami:

- **systematickým ofsetem** - vzniká nesprávným nastavením obvodové struktury; při vysoké hodnotě ofsetu je možné obvod upravit, a tím hodnotu ofsetu snížit; důležité je správné nastavení klidového pracovního bodu;
- **náhodným ofsetem** - vzniká při výrobě integrované struktury (především jej ovlivňuje proces leptání a litografie); lze potlačit pečlivým návrhem layoutu, a tím zlepšit shodnost kritických tranzistorů.

Velký systematický ofset znamená špatně navržený obvod, velký náhodný ofset znamená nevhodný layout obvodu. [5]

Typické hodnoty ofsetu se u operačního zesilovače liší podle návrhu a použitých tranzistorů. Obecně platí, že precizní operační zesilovače dosahují hodnoty ofsetu méně než 0,5mV. U nejlepších OZ je možné dosáhnout hodnoty ofsetu:

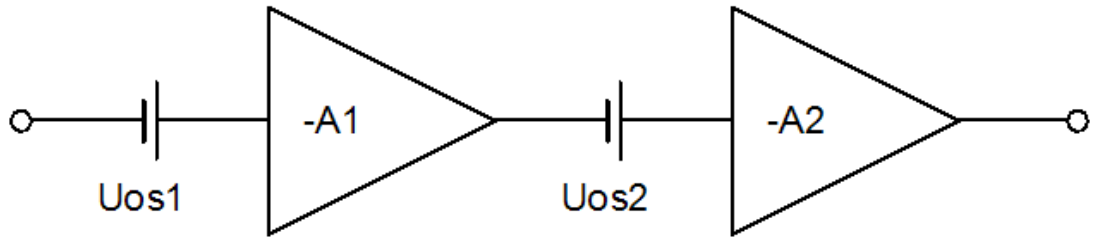
- neupravený CMOS OZ: 5-50mV
- JFET: 100μV
- bipolární: 10-25μV
- auto-zero zesilovače (AZA) < 1μV

Vstupní napěťový ofset se mění s měnící se teplotou. S tím souvisí teplotní koeficient TCV_{OS} neboli drift. Drift může být ovlivněn správným návrhem. Pokud je vstupní napěťový ofset bipolárního OZ minimalizován, je možné dosáhnout hodnoty driftu až 0,1μV/°C. Typická hodnoty driftu se však pohybuje v rozmezí 1-10μV/°C. [5]

Hodnota ofsetu se také mění s časem, stárnutí se obecně udává v μV/rok nebo μV/1000h. Udávaná hodnota dlouhodobé stability operačního zesilovače platí až po 30 dnech OZ v provozu. Pro prvních 30 dní provozu platí, že se hodnota ofsetu mění více. Dlouhodobá stabilita se u AZA neuvádí, protože obvod automaticky změnu ofsetu kompenzuje. [5]

Výpočet vstupního napěťového ofsetu

Celý OZ (obr. 3) se skládá ze dvou stupňů. Jakákoli neshoda nebo odchylka při výrobě určuje ofset prvního i druhého stupně.

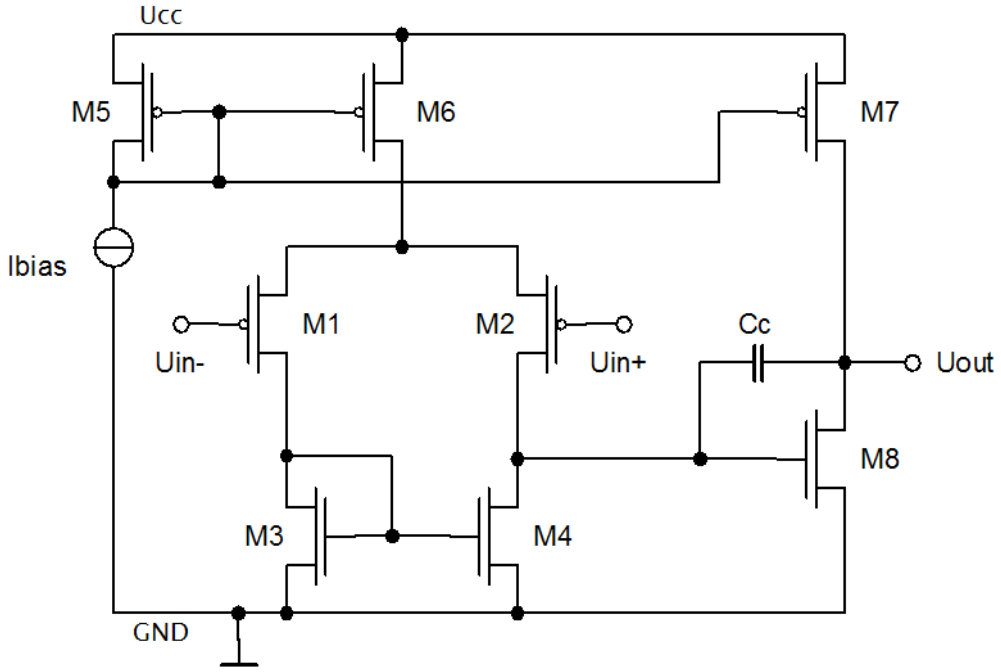


Obr. 3 Zdroje ofsetu ve dvoustupňovém zesilovači

Při počítání vstupního ofsetu je potřeba ofset druhého stupně vydělit zesílením prvního stupně. Pro celkový ofset potom dostaneme:

$$U_{OS} = \sqrt{{U_{OS1}}^2 + \left(\frac{U_{OS2}}{A_1}\right)^2} \tag{1.5}$$

Za předpokladu, že oba ofsety mají podobnou hodnotu, lze při velkém zesílení prvního stupně A_1 prohlásit, že celková hodnota náhodného vstupního ofsetu je dána pouze příspěvkem prvního stupně. [5]



Obr. 4 Základní zapojení dvoustupňového OZ

Při návrhu se počítá s tím, že tranzistory M_1 a M_2, stejně jako M_3 a M_4, jsou shodné. Nicméně vlivem výrobního procesu vznikají odchylky a díky tomu nepoteče oběma větvemi diferenčního páru stejný proud. Tranzistorem M_4 tedy poteče proud $(1+\varepsilon)I_{M3}$. Aby byla tato chyba vykompenzována, je potřeba připojit na gate tranzistoru M_2 ofsetové napětí. Za předpokladu, že ofsetové napětí nebude velké a diferenčním párem poteče celkový proud I_{BIAS}, potom:

$$\left(\frac{I_{BIAS}}{2} - g_{m_1}\frac{U_{OS1}}{2}\right)(1+\varepsilon) = \left(\frac{I_{BIAS}}{2} + g_{m_2}\frac{U_{OS1}}{2}\right) \tag{1.6}$$

Při $g_{m1}=g_{m2}$ dostaneme pro velikost ofsetu:

$$U_{OS} \cong \frac{I_1}{g_{m_1}} * \varepsilon \tag{1.7}$$

Z rovnice 1.7 vyplývá, že velikost ofsetového napětí je přímo úměrná neshodnosti ε. Pro diferenční pár dostaneme potom dvě rovnice. Pro saturaci:

$$\frac{I_1}{g_m} = \frac{U_{GS} - U_{TH}}{2} \tag{1.8}$$

A pro podprahový režim:

$$\frac{I_1}{g_{m1}} = n * U_T \tag{1.9}$$

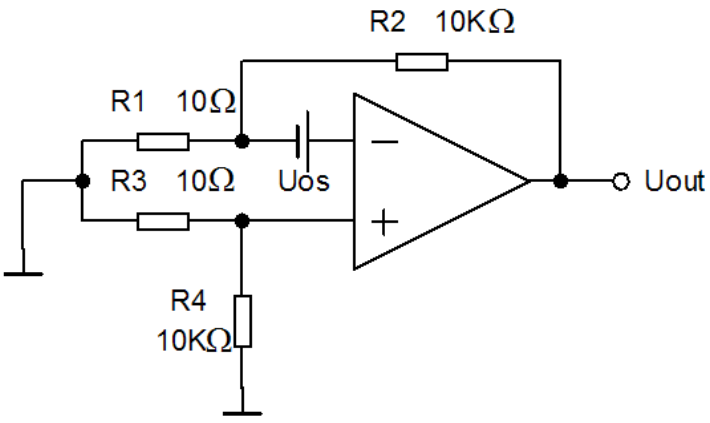
Náhodný ofset, který vzniká v důsledku neshodnosti, je menší pro vstupní blok pracující v podprahovém režimu. Pro představu: pokud je ε rovno 0,02 a U_{GS}-U_{TH} je 250mV, hodnota ofsetu se pohybuje kolem 2,5mV. [5]

Měření vstupního napěťového ofsetu

Při měření vstupního napěťového ofsetu je potřeba, aby testovací obvod nezavedl do měření větší chybu, než je samotný ofset. Na obrázku 5 je schéma standartního obvodu pro měření ofsetu. Obvod zesiluje hodnotu vstupního ofsetu 1001krát a měří se hodnota napětí na výstupu. Z této naměřené hodnoty se poté vypočítá hodnota vstupního ofsetu vyděleným zesílení operačního zesilovače (vzorec 1.10)

$$U_{OS} = \frac{U_{OUT}}{1001} \tag{1.10}$$

V měřícím obvodu vzniká malá chyba při průchodu klidového proudu přes rezistor. Například při klidovém vstupním proudu 2nA vzniká na rezistoru o hodnotě 10Ω úbytek 0,02uV. [5]



Obr. 5 Testovací obvod pro měření vstupního ofsetu [5]

1.4 Rail-to-rail zapojení

Výstup

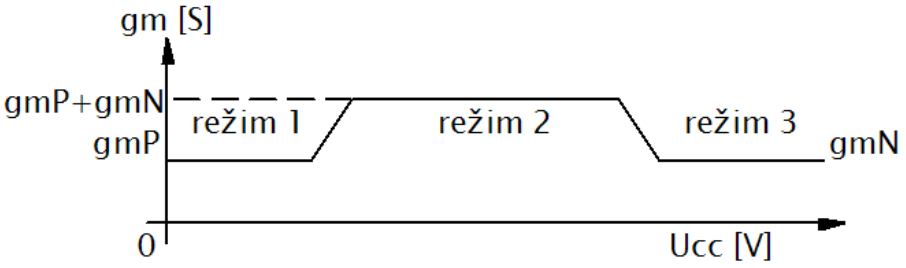
Při zpracování signálu pomocí operačního zesilovače je často žádoucí mít výstupní rozsah napětí co nejblíže napájecímu napětí, takové OZ nazýváme rail-to-rail operační zesilovače. To je žádoucí například při AD převodu signálu, kdy je potřeba zesílit vstupní signál tak, aby se blížil hodnotám napájecího napětí a nebyl omezen dynamický rozsah signálu. Operační zesilovače, které nejsou realizovány jako rail-to-rail, mohou pracovat s výstupním signálem, který bude mít hodnotu napětí nižší o 1,5V nebo i méně. OZ realizované jako rail-to-rail mohou mít výstupní napětí sníženo o několik milivoltů, což je v porovnání s 1,5V podstatný rozdíl. Díky tomu mají takto navržené OZ větší dynamický rozsah a přesnost, často šetří náklady, a omezují vznik chyb v následujících zesilovacích stupních. [1]

Vstup

Použitím OZ, který nemá rail-to-rail vstup, (OZ s jednoduchým diferenčním párem) je omezeno vstupní napětí na hodnotu přibližně rovnou $U_{GS}+U_{DSAT}$ z jedné napájecí hodnoty napětí. To může být limitující pro nízké hodnoty napájecího napětí, které se v dnešní době používají (±5V, ±3,3V, ±1,2V). Proto je rail-to-rail vstupní stupeň navržen tak, aby byla hodnota napětí vstupního signálu stejná popřípadě co nejblíže hodnotě napájecího napětí. [1]

Závislost zesílení

Typický vstup rail-to-rail používá dva diferenční stupně (obr. 7). Jeden stupeň zesiluje vstupní signál lépe během kladné periody (NMOS) a druhý stupeň (PMOS) zesiluje vstupní signál během záporné periody. Paralelním spojením těchto dvou diferenčních stupňů dosáhneme požadovaného rail-to-rail vstupu. Nicméně tato topologie má možnou nevýhodu. V závislosti na souhlasném vstupním napětí se mění hodnota zesílení rozdílového stupně (obr. 6). Stupeň se může nacházet ve třech režimech:



Obr. 6 Závislost zesílení na souhlasném vstupním napětí

Režim 1 – souhlasné napětí se blíží potenciálu země, NMOS nezesiluje. Celkové zesílení rozdílového stupně je dáno zesílením PMOS páru.

$$g_m = g_{mP} \tag{1.11}$$

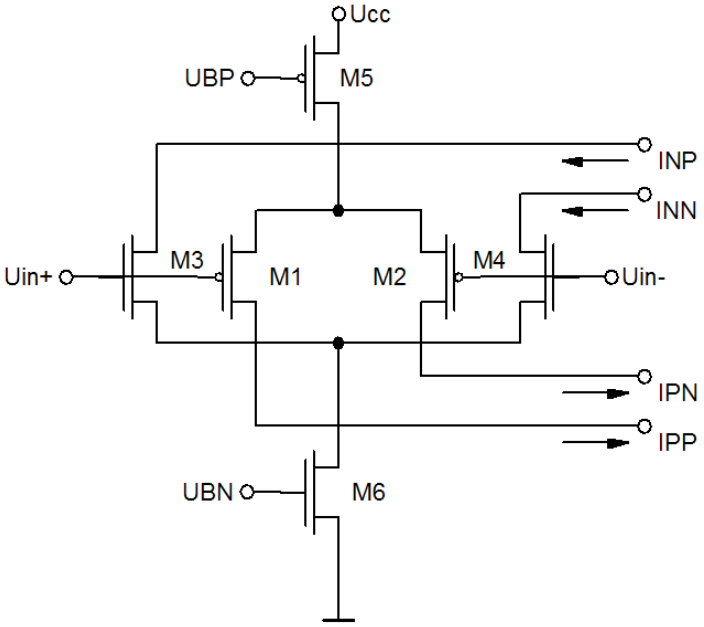
Režim 2 – hodnota souhlasného napětí se pohybuje okolo poloviny hodnoty napájecího napětí, zesílení je dáno součtem zesílení NMOS páru i PMOS páru.

$$g_m = g_{mP} + g_{mN} \tag{1.12}$$

Režim 3 – souhlasné napětí se blíží hodnotě napájecího napětí, PMOS nezesiluje. Celkové zesílení je dáno zesílením NMOS páru.

$$g_m = g_{mN} \tag{1.13}$$

Změna zesílení v závislosti na souhlasném napětí dělá problémy se stabilitou OZ i s možným harmonickým zkreslením signálu. S touto závislostí je potřeba počítat nebo navrhnout způsob, jak zajistit konstantní závislost v celém rozsahu napájecího napětí. [6]



Obr. 7 Typické zapojení rail-to-rail [6]

Pokud použijeme rail-to-rail zapojení (dva diferenční páry), výstupem jsou čtyři proudy, které je potřeba převést na jedno výstupní napětí. Je to o dva výstupní proudy víc, než u běžného diferenčního páru. [6]

Kompenzace nerovnoměrného zesílení

Jelikož se při typickém zapojení rail-to-rail mění zesílení OZ, je nutné toto zapojení kompenzovat, aby zesílení bylo pokud možno stejné v celém rozsahu vstupního napětí, jinak se mohou vyskytnout problémy se stabilitou OZ.

Kompenzace zesílení se dá realizovat pomocí jednoho nebo dvou proudových zrcadel. Při použití jednoho zrcadla je zesílení poloviční oproti kompenzaci při použití dvou zrcadel. Princip kompenzace je založen na převodu proudů mezi jednotlivými rozdílovými zesilovači. Možné řešení je na obrázku 8.

Celkové zesílení obvodu se pro zapojení rail-to-rail vypočítá pomocí vzorce 1.14. Pokud jsou transkonduktance všech vstupních tranzistorů stejná, zesílení vypočítáme:

$$A_0 \approx \left(\frac{g_{mNN}}{2} + \frac{g_{mNP}}{2} + \frac{g_{mPN}}{2} + \frac{g_{mPP}}{2}\right) R_{OUT} \approx 2 g_m R_{OUT} \qquad (1.14)$$

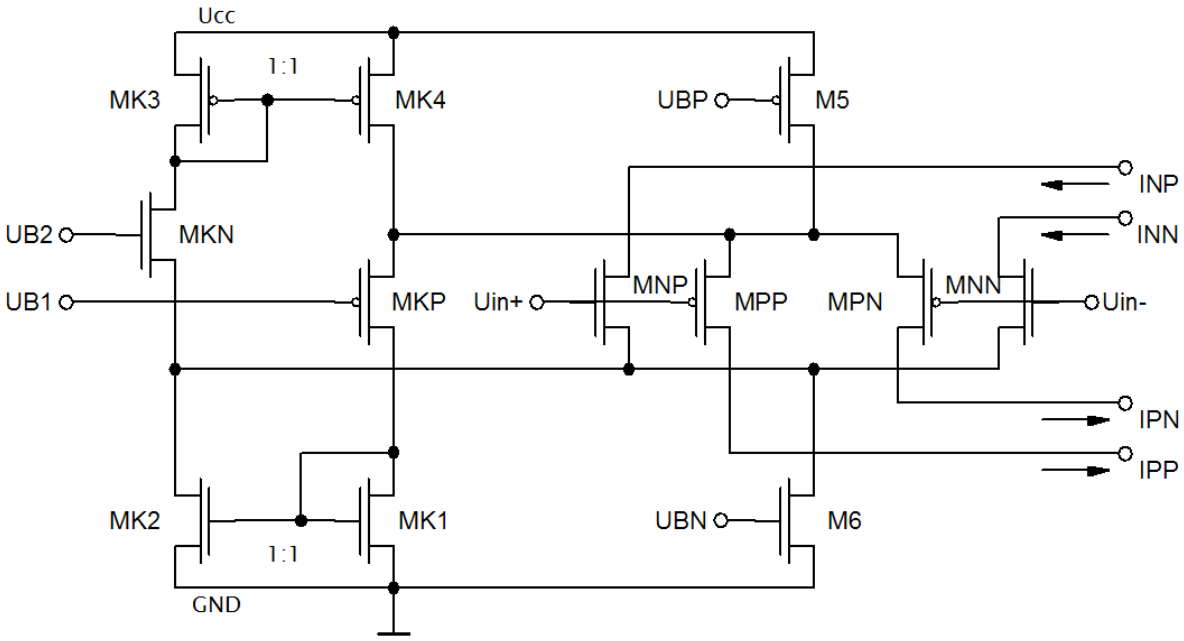
Transkonduktance vstupních tranzistorů v režimu slabé inverze se vypočítá:

$$g_m = \frac{I_D}{nU_{TH}} \tag{1.15}$$

Abychom dosáhli konstantního zesílení, je potřeba udržet konstantní součet proudů, protékající rozdílovými zesilovači:

$$I_{PB} + I_{NB} = konst \tag{1.16}$$

Při vysoké hodnotě vstupního souhlasného napětí je proud tranzistorem M_5 převeden přes tranzistor M_{KP} a zrcadlo M_{K1} a M_{K2} do NMOS rozdílového zesilovače. V případě nízkého souhlasného napětí je naopak proud tranzistorem M_6 převeden přes tranzistor M_{KN} a zrcadlo M_{K3} a M_{K4} do PMOS rozdílového zesilovače. Díky tomu je součet proudů protékající rozdílovými zesilovači konstantní a je tedy konstantní i zesílení. Důležité je, aby zrcadla M_{K1}, M_{K2} a M_{K3}, M_{K4} zrcadlila proud v poměru 1:1. [6]



Obr. 8 Kompenzace zesílení pomocí dvou zrcadel [6]

Napětí U_{B1} a U_{B2} jsou napětí, při kterých dojde k převodu proudu z jednoho rozdílového zesilovače do druhého. [6]

2 Kompenzace ofsetu

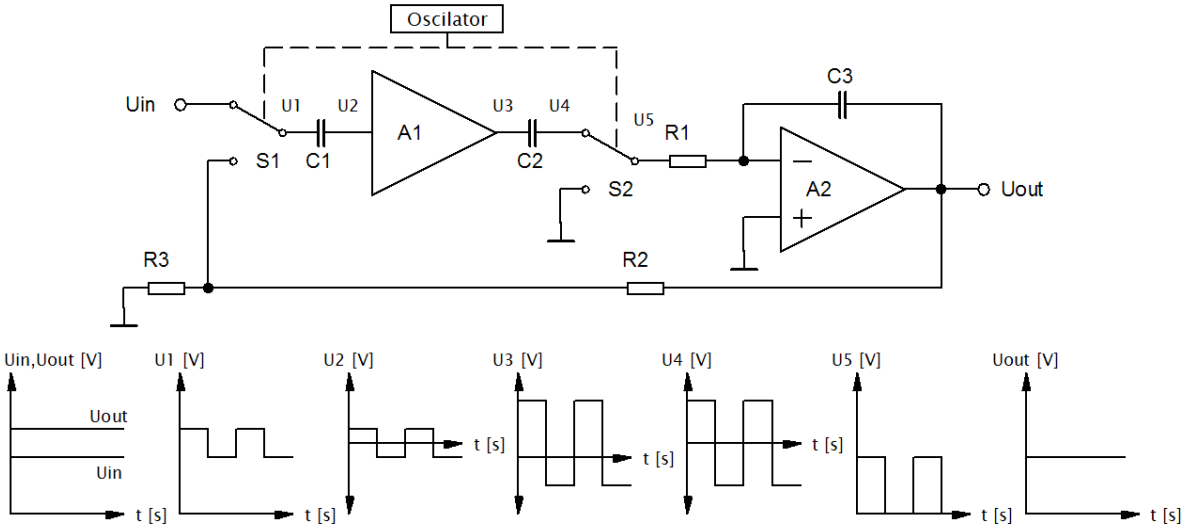
Některé systémy pracují s malou hodnotou vstupního signálu, to vyžaduje nízký vstupní ofset i napěťový drift. Aby bylo možné dosáhnout nízkých hodnot ofsetu a driftu s lineárními komponenty, je možno použít systém na úrovni automatické kalibrace. To je ovšem hardwarově (popřípadě i softwarově) náročné a prodlužuje se doba, kdy je možné takový systém použít v praxi. Alternativou je použití komponentů s nízkým ofsetem a driftem. Takové zesilovače se nazývají chopper zesilovače, chopper stabilizátory a auto-zero zesilovače (AZA).

Auto-zero zesilovače dosahují vysoké stejnosměrné přesnosti díky plynulé kalibraci mechanismu, který se nachází na čipu. AZA se v dnešní době neliší od standartních OZ ani pouzdrem ani použitím. Nicméně pokud dojde na použití AZA, většina inženýrů váhá, protože si je spojuje se staršími chopper zesilovači a chopper stabilizačními zesilovači. Je to dáno tím, že tito inženýři, kteří pracovali se staršími chopper zesilovači, si pamatují obtíže s nimi spojené.

První samo-kalibrační zesilovače vznikly před více než 50 lety. Předpovídaly extrémně nízké hodnoty ofsetu a driftu, ale jejich návrh byl složitý a drahý. Kromě toho byl střídavý výkon omezen několika hertzy a byl doprovázen vysokou úrovní šumu na výstupu. Za ty roky se stal termín chopper zesilovač označením pro všechny zesilovače s vnitřní kalibrací. V této kapitole je rozebrán princip chopper zesilovače, chopper stabilizátoru a auto-zero zesilovače. [2]

2.1 Chopper zesilovač

U chopper zesilovače je stejnosměrný vstupní signál přeměněn na střídavý a následně zesílen. Fázově citlivý demodulátor poté střídavý signál opět převede na stejnosměrný, demodulátor se skládá z přepínače S_2 a je synchronně řízený s přepínačem S_1. Integrátor vyhladí výstupní signál z přepínače a takto upravený stejnosměrný signál je přiveden na výstup. Obrázek 9 zobrazuje jednoduchý blokový diagram chopper zesilovače a průběh signálu.



Obr. 9 Blokový diagram chopper zesilvače a průběh signálu [2]

Výhody obvodu jsou vysoký stejnosměrný zisk a nízký šum. Stejnosměrný zisk je součin zesílení širokopásmového zesilovače a zesílení integrátoru, snadno se dá bez zpětné vazby dosáhnout zesílení 160dB a snížení chyby zisku téměř na nulu. Nevýhodou je malá šířka pásma.

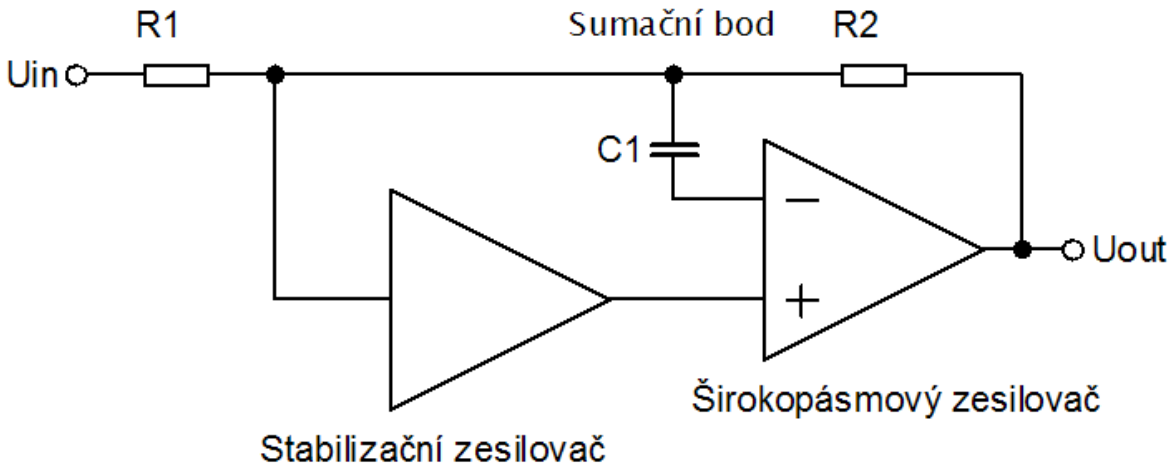
$$\frac{U_{OUT}}{A_1 A_2} \tag{2.1}$$

Základní pásmo je definováno jako maximální použitelná šířka pásma. Šum základního pásma se skládá ze vstupního ofsetu, 1/f šumu a nízkofrekvenčního bílého šumu. Odstranění šumu se provádí v několika krocích:

- Ofset a drift jsou na výstupu integrátoru nulovány zesílením předchozího AC stupně.
- drift ve střídavém stupni je zanedbatelný, protože jej od zbytku zesilovače odděluje vazební kondenzátor.
- 1/f šum AC zesilovače je modulován vyšší frekvencí demodulátoru. [2]

2.2 Chopper stabilizátor

Obrázek 10 znázorňuje blokový diagram chopper-stabilizačního zesilovače.



Obr. 10 Chopper stabilizační zesilovač [2]

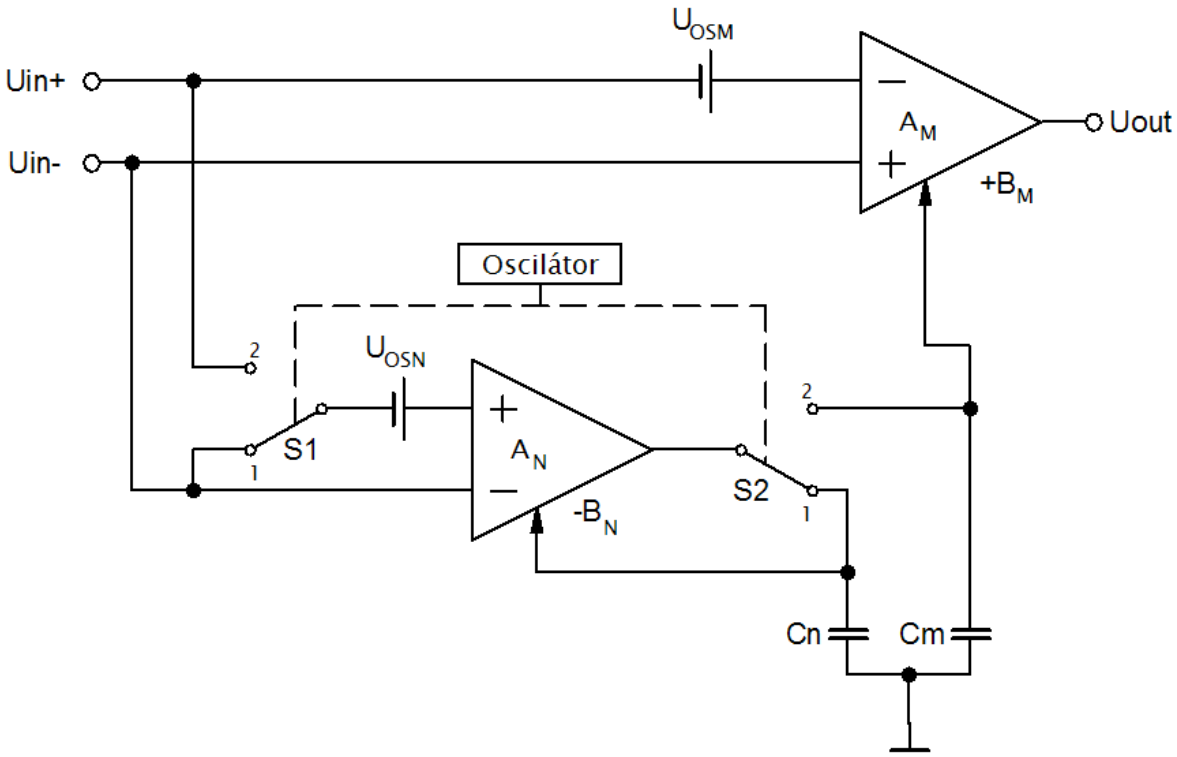
Chopper stabilizátor řeší problém s malou šířkou pásma. Využívá paralelní přístupové cesty, aby rozšířily šířku pásma a přitom byly zachovány dobré stejnosměrné vlastnosti. Předchozí řešení - chopper zesilovač tvoří stabilizační zesilovač.

Rychlé signály jsou řízeny AC zesilovačem, zatímco ty pomalé jsou zpracovávány stabilizačním zesilovačem. Oříznutí nízkých frekvencí a zpracování vysokých frekvencí pomocí rychlého zesilovače se musí doplňovat s frekvencemi, které zpracovává pomalejší zesilovač, aby bylo dosaženo celkově hladkého frekvenčního zesílení.

Při správném návrhu může šířka pásma dosahovat hodnot až několik MHz s nízkým driftem. Naneštěstí jelikož je kladný vstup stabilizačního zesilovače použit pro nastavení šířky pásma, stabilizátor pracuje výhradně v invertujícím zapojení, což znamená, že výstup je oproti vstupu posunut o 180°. Kromě toho je hodnota výstupního zbytkového šumu stabilizačního zesilovače zesílena díky rychlému zesilovači. K udržování nízkého výstupního šumu je potřeba přídavný filtr, tím se zvyšuje složitost a rostou náklady na návrh a výrobu chopper-stabilizačních zesilovačů. [2]

2.3 Autokompenzační zesilovač AZA – auto-zero amplifier

AZA používají podobně jako chopper stabilizátory hlavní (main) zesilovač pro zesílení šířky pásma a vedlejší (nulling) zesilovač pro korekci ofsetu. Na obr. 11 je zobrazeno blokové schéma autokompenzačního zesilovače. Kalibrační část je paralelně spojena se signálovou, oba vstupy hlavního zesilovače jsou dostupné pro diferenční vstupní napětí.



Obr. 11 Blokové zapojení autokompenzačního zesilovače [2]

Oba zesilovače, hlavní (A_M) i vedlejší (A_N), mají související vstupní ofset (U_{OSM} a U_{OSN}). Ve schématu je ofset navržen jako sériově řazený k neinvertujícímu vstupu. Zesílení bez zpětné vazby je dáno zesilovači A_M a A_N. Oba zesilovače mají další vstupy a s tím spojené zesílení bez zpětné vazby $+B_M$ a $-B_N$ (zesílení diferenčního páru). Tyto vstupy jsou pomocné pro řízení a kompenzaci ofsetu.

Pro korekci ofsetu jsou dvě fáze – nulovací a zesilující. V první fázi jsou oba dva spínače sepnuty v pozici 1 (obr. 11). Vstupy pomocného zesilovače jsou zkratovány, zatímco výstup je připojen na kondenzátor C_1. V tomto zapojení se měří výstupní ofset pomocného zesilovače a změřené napětí se ukládá na kondenzátoru C_1. Matematicky je možné toto napětí V_{C1} vyjádřit jako:

$$U_{C1} = U_{OSN}\left(\frac{A_N}{1 + B_N}\right) \tag{2.2}$$

Z rovnice je vidět, že zesílené ofsetové napětí se objeví na výstupu pomocného zesilovače a tím i na kondenzátoru C_1.

V další fázi se přepínače nastaví do polohy 2, napětí na C_1 zůstává a upravuje chybu ofsetu na pomocném zesilovači. Zesilovač A_N zesílí V_{C1} podle zesilovacího faktoru B_N a odečte jej od vstupního signálu. Ve stejný čas nabíjí zesilovač A_N kondenzátor C_2. Napětí na kondenzátoru se bude rovnat:

$$U_{C2} = A_N\left(U_{IN} + \frac{U_{OSN}}{1 + B_N}\right) \tag{2.3}$$

Rovnice 2.2 ukazuje, že U_{OSN} je redukováno díky $1+B_N$, znamená to, že pomocný zesilovač snižuje svůj vlastní ofset předtím, než upraví ofset hlavního OZ. Napětí U_{C2} nyní slouží ke korekci ofsetu hlavního zesilovače a tím kompenzuje výstup celého obvodu.

$$U_{OUT} = U_{IN}(A_M + A_N B_N) + U_{OSM}A_M + U_{OSN}\left(\frac{A_N B_M}{1 + B_N}\right) \tag{2.4}$$

Architektura auto-zero zesilovače je optimalizována tak, že $A_M=A_N$, $B_M=B_N$ a $B_N>>1$. To umožňuje upravit rovnici 2.3 a zjednodušit ji:

$$U_{OUT} = U_{IN}A_N B_N + A_N(U_{OSN} + U_{OSM}) \tag{2.5}$$

Je zřejmé, že celkový zisk je součin zisků obou zesilovačů, takže součin A_N krát B_N bez zpětné vazby dá celkový zisk extrémně vysoký.

$$U_{OUT} = k\left(U_{IN} + U_{OS_Eff}\right) \tag{2.6}$$

kde k je zesílení a U_{OS_Eff} je efektivní ofset. Pro pochopení jak U_{OSM} a U_{OSN} ovlivňují vstupní ofset celého zesilovače, upravíme rovnici 2.5 tak, že do ní dosadíme rovnici 2.4

$$U_{OUT} = A_N B_N \left(U_{IN} + \frac{U_{OSM} + U_{OSN}}{B_N} \right) \tag{2.7}$$

Tedy k=A_N*B_N a U_{OS_Eff} je

$$U_{OS_Eff} = \frac{U_{OSM} + U_{OSN}}{B_N} \tag{2.8}$$

Takže ofset obou zesilovačů je redukován parametrem B_N. při zisku z obou zesilovačů se zesílení pohybuje okolo 10000 nebo vyšší a díky tomu je zřejmé, že ofset je snížen z milivoltů na mikrovolty pro celý AZA. [2]

Proces samplování tvoří frekvence stávající z rozdílové frekvence vstupního signálu f_S a auto-zero frekvence hodin f_{AZ}. Frekvence, která vznikne součtem těchto dvou frekvencí, může být snadno odfiltrována, proto má malý význam. Nicméně rozdíl frekvencí (f_{AZ}-f_S) může vytvořit aliasing v základním pásmu, pokud nebude platit

$$f_s \leq \frac{f_{AZ}}{2} \tag{2.9}$$

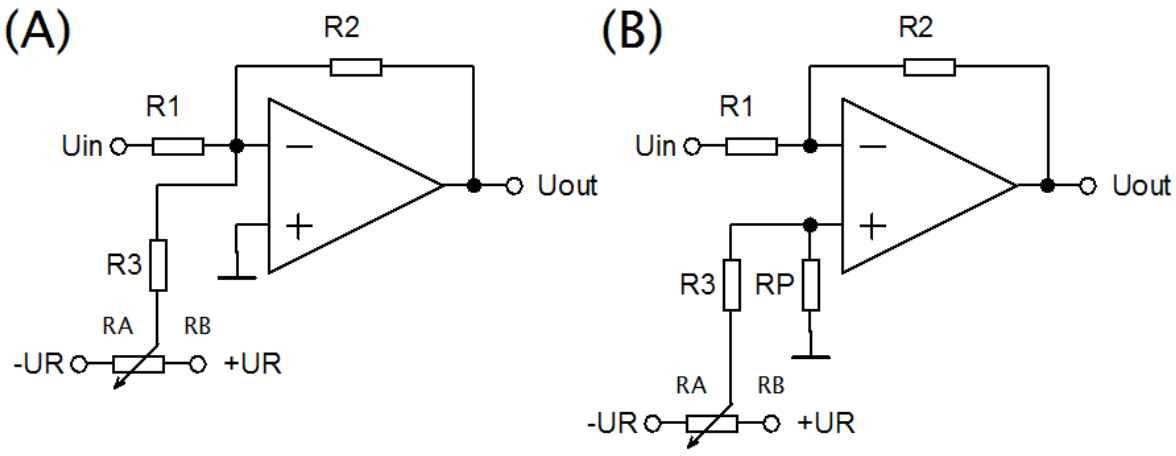
Proto je nutné omezit vstupní šířku pásma na hodnotu menší než 1/2 f_{AZ}. Většina prvních zesilovačů v osmdesátých letech měla typickou frekvenci hodin v rozsahu 400-500Hz, což znamená, že šířka pásma byla omezena na 200-250Hz. V dnešní době není problém, aby navržená frekvence hodin byla dostatečná pro širokopásmový provoz, aby byl zesilovač schopen pracovat s celou šířkou pásma. [2]

2.4 Externí kompenzace

Kompenzace ofsetu je u některých OZ možná pomocí sekundárních vstupních svorek, které mají. Pro kompenzaci ofsetu standartního OZ bez pomocných vstupů je možné použít externí metodu kompenzace. Tato metoda je vhodná pro nastavení ofsetu pomocí programovatelné hodnoty napětí například pomocí DAC.

Nejjednodušší metoda kompenzace je zapojení OZ jako invertující zesilovač s nastavitelným ofsetovým napětím na invertujícím vstupu (obr. 12A). Nevýhodou tohoto zapojení je zvýšení šumu díky paralelnímu zapojení R_3 a potenciometru. Výsledný šum může být snížen, pokud bude napětí $\pm U_R$ dostatečně velké a hodnota R_3 byla mnohem větší než paralelní spojení R_1 a R_2. Pokud je napájecí zdroj stabilní a bez šumu, může být použit jako $\pm U_R$.

Invertující zesilovač s nastavitelnou hodnotou malého ofsetového napětí na neinvertujícím vstupu je zobrazen na obrázku 12B. Tento obvod je výhodnější než předchozí, nezvyšuje hodnotu výsledného šumu, ale vyžaduje přidání rezistoru R_P. Pokud do zesilovače tečou shodné klidové vstupní proudy, potom je R_P roven paralelní kombinaci R_1 a R_2. Pokud jsou vstupní klidové proudy rozdílné, R_P by měl mít hodnotu menší než 50Ω. Při vyšší hodnotě je doporučeno odpojit R_P při vysokých frekvencích. [5]



Obr. 12 Externí kompenzace ofsetu, zapojení invertující zesilovač [5]

Výstupní napětí pro zapojení A je:

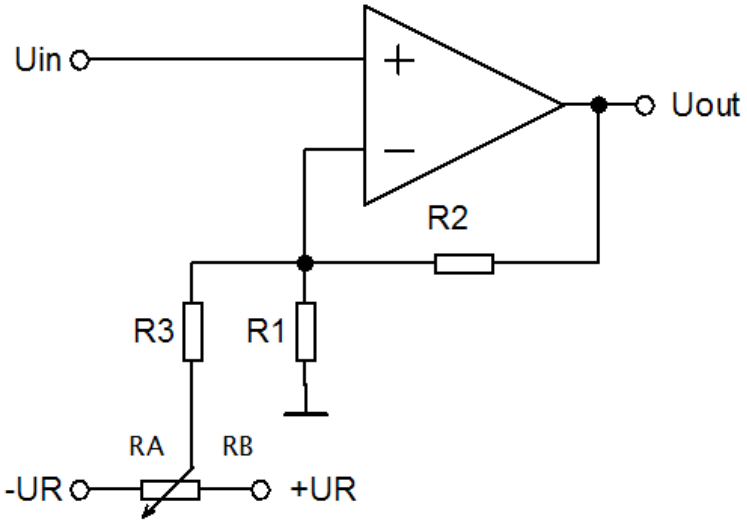
$$U_{OUT} = -\frac{R_2}{R_1} * U_{IN} \pm \frac{R_2}{R_3} * U_R \tag{2.10}$$

A výstupní napětí pro zapojení B je:

$$U_{OUT} = -\frac{R_2}{R_1} * U_{IN} \pm \left(1 + \frac{R_2}{R_3}\right) * \left(\frac{R_P}{R_P + R_3}\right) * U_R \tag{2.11}$$

Odchylka v obou rovnicích udává maximální ofset. [5]

Obvod na obrázku 13 je vhodný pro úpravu ofsetového napětí při zapojení OZ jako neinvertující zesilovač. Tento obvod pracuje dobře při malé hodnotě ofsetu, hodnota rezistoru R_3 může být mnohem větší než hodnota R_1. Zesílení signálu může být ovlivněno změnou hodnoty potenciometru, ale může být stabilizováno, pokud je R_3 připojen k nízko impedančnímu zdroji referenčního napětí $\pm U_R$. [5]



Obr. 13 Externí kompenzace ofsetu, zapojení neinvertující zesilovač [5]

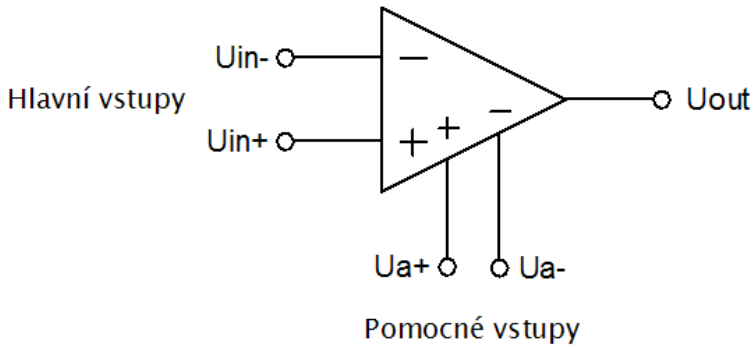
Výstupní napětí neinvertujícího zapojení je přibližně:

$$U_{OUT} \approx \left(1 + \frac{R_2}{R_1}\right) * U_{IN} \pm \frac{R_2}{R_3} * U_R \tag{2.12}$$

Odchylka v rovnici určuje ofset stejně jako u invertujícího zapojení. [5]

3 Vnitřní zapojení

Aby bylo možné kompenzovat ofsetové napětí je potřeba, aby každý OZ obsahoval dvojici diferenčních vstupů, hlavní a pomocné (obr. 14). OZ s těmito pomocnými vstupy je možné navrhnout více způsoby. Tři z těchto způsobů jsou uvedeny v podkapitole **3.3 diferenční stupeň** spolu se standartním diferenčním párem bez pomocných vstupů. Standartní diferenční pár je navržen, aby bylo možné zjistit jeho parametry a porovnat je s parametry ostatních. Kromě diferenčního páru obsahuje OZ také referenční zdroj proudu a napětí, kaskodu, která převádí proudy z diferenčního stupně na výstupní napětí a invertor.



Obr. 14 Model OZ s hlavními a pomockými vstupy

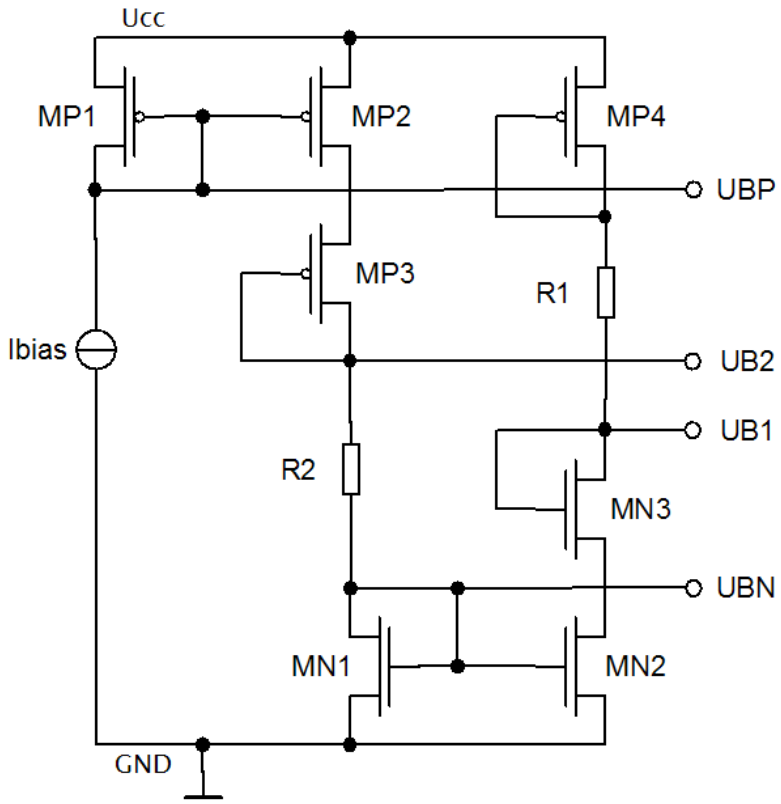
Ofset závisí především na vstupním klidovém proudu, který je dán primárním diferenčním vstupem. Rovnováha je nastavována pomocí vstupů Ua+ a Ua-. Tyto pomocné vstupy ovlivňují ofset a generují změnu proudu Δi kolem klidového bodu pomocného zesilovače. Proudová zrcadla, která spojují hlavní a pomocný zesilovač, přenáší změnu proudu z pomocného zesilovače do hlavního zesilovače, kde je tato změna (+/- mΔi) proudu zesílena. To vede po průchodu kaskodou ke změně napěťového ofsetu ΔU_{OUT} na výstupu.

Ofset je snižován krok po kroku, dokud se nevykompenzuje natolik, až se ztratí v šumu. Takto je možné dosáhnout hodnoty ofsetu několik jednotek až desítek μV. [3]

Výpočty součástek jako hodnoty rezistorů a velikosti tranzistorů jsou uvedeny v následující kapitole **4 Návrh řešení.**

3.1 Referenční zdroj

Jako referenční zdroj je použit obvod (obr. 15), který dodává potřebné napětí a proud do všech bloků OZ jako diferenční páry a proudová zrcadla kaskody. Pro výpočet poměru w/l tranzistorů je použit vzorec (1.4). Výpočet odporů R_1 a R_2 je podle Ohmova zákona. [7]



Obr. 15 Referenční zdroj proudu

3.2 Kaskoda (wide-swing)

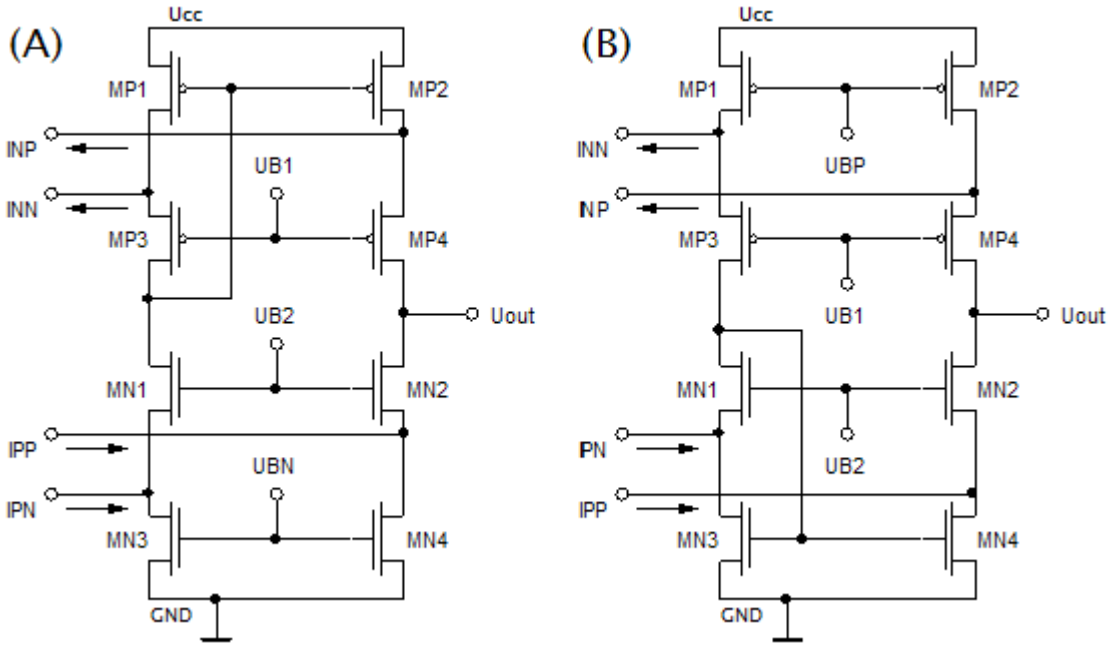
Na výstupu operačního zesilovače je použita wide-swing kaskoda, aby se zvýšil výstupní dynamický odpor OZ. Je zde také proto, aby přenesla dva proudové signály (popřípadě čtyři u rail-to-rail zapojení) na jeden výstupní napěťový signál a zesílila jej. Schéma zapojení složené kaskody je na obr. 16. Tranzistory M_{P1} - M_{P4} tvoří kaskodové proudové zrcadlo, které zrcadlí proud protékající tranzistorem M_{P1}, tranzistory M_{N3} a M_{N4} nastavují pracovní bod kaskody.

Je nutné, aby všechny tranzistory byly v saturačním režimu. Nevýhodou tohoto zapojení je velké množství napětí, které jsou potřeba pro správnou funkci kaskody, napájí jednotlivé uzly kaskody a tvoří blok pro nastavení pracovního bodu kaskody. Proudy ve větvích kaskody musí být stejné, aby byl obvod vyvážen. Pracovní proud v každé větvi kaskody musí být tak velký, aby při plném rozvážení diferenčního páru nedocházelo k odčerpání proudu, což by mělo za následek nefunkčnost kaskody. Proto se volí proud v každé větvi kaskody o 20 – 50% větší než je celkový proud I_{SS} diferenčního páru. [7]

Hodnota napětí U_{B1} musí splňovat podmínku 3.1 s dostatečnou rezervou, stejně tak napětí U_{B2} musí splňovat podmínku 3.2.

$$U_{B1} \geq U_{CC} + U_{TH_{MP3,4}} + U_{DSAT_{MP3,4}} + U_{DSAT_{MP1,2}} \tag{3.1}$$

$$U_{B2} \geq U_{TH_{MN1,2}} + U_{DSAT_{MN1,2}} + U_{DSAT_{MN3,4}} \tag{3.2}$$



Obr. 16 Wide-swing kaskoda dvě možná zapojení (A), (B) [7]

Malosignálový model kaskody

Malosignálový model kaskody (obr. 17) je důležitý pro výpočet výstupního odporu kaskody R_{out}. Jednotlivé tranzistory jsou nahrazeny ideálním zdrojem proudu řízený napětím. Ke každému je paralelně zapojen rezistor, který určuje jejich vlastní dynamický odpor g_{DS}. Ten lze určit z následující rovnice 3.3:

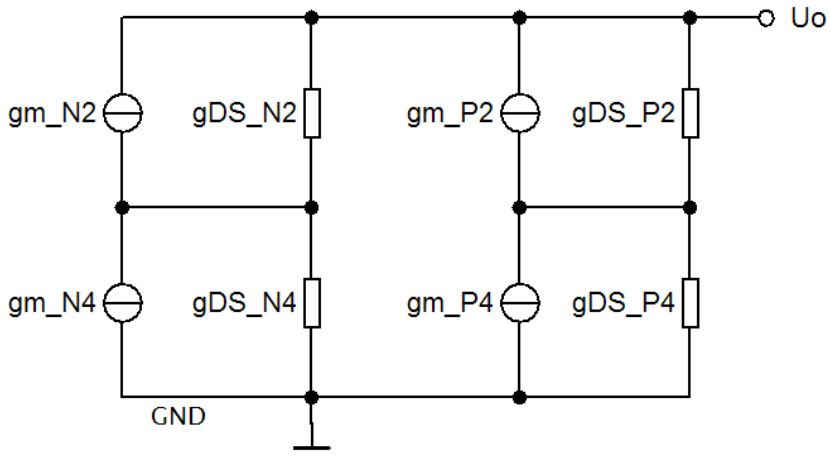
$$g_{DS} = I_D * \lambda \tag{3.3}$$

kde I_D je proud tranzistorem a λ je parametr, který určuje modulaci délky kanálu. Celkový výstupní dynamický odpor kaskody lze určit ze vztahu 3.4:

$$R_{OUT} \approx g_{m_{MN4}} * \frac{1}{g_{DS_{MN4}}} * \frac{1}{g_{DS_{MN2}}} \parallel g_{m_{P4}} * \frac{1}{g_{DS_{P4}}} * \frac{1}{g_{DS_{P2}}} \tag{3.4}$$

Zesílení obvodu se dá určit ze vztahu 3.5. V případě, že jsou transkonduktance všech tranzistorů stejné, dá se celý vztah zjednodušit. Zesílení je tedy závislé na transkonduktanci všech tranzistorů a na střídavém výstupním odporu. Ten je díky kaskodovému uspořádání tranzistorů dostatečně velký. [7]

$$A_0 = \frac{v_{OUT}}{v_{IN}} \approx \left(\frac{g_{m_{NN}}}{2} + \frac{g_{m_{NP}}}{2} + \frac{g_{m_{PN}}}{2} + \frac{g_{m_{PP}}}{2}\right) * R_{OUT} \approx 2 * g_m * R_{OUT} \tag{3.5}$$



Obr. 17 Malosignálový model kaskody [7]

3.3 Rozdílový stupeň

Rozdílový stupeň má za úkol převést napětí na vstupních svorkách na proud. Vstupní rozsah je omezen nutností udržet všechny tranzistory rozdílového stupně v saturačním režimu. Aby v tomto režimu OZ pracoval, je potřeba dodržet níže uvedené nerovnice (3.6), hodnotu saturačního napětí U_{DSAT} je možné vyjádřit pomocí vztahu (3.7).

$$U_{GS} > U_{TH} \quad a \quad U_{DS} > U_{DSAT} \tag{3.6}$$

$$U_{DSAT} = U_{GS} - U_{TH} \tag{3.7}$$

Rozdílový stupeň PMOS

Vstupní rozsah lze určit pomocí následujících rovnic (3.8) a (3.9). Vstupní napětí může být maximálně tak velké, aby zůstali tranzistory M_{PB} a M_{PP} (M_{PN}) v saturaci. Z rovnice (3.8) vyplývá, že zesilovač se hodnotou souhlasného vstupního napětí nemůže přiblížit hodnotě napájecího napětí.

$$U_{MAX} = U_{CC} - U_{DSAT_{MBP}} - U_{TH_{MPN}} - U_{DSAT_{MPN}} \tag{3.8}$$

Při použití typické hodnoty prahového napětí, bude rozdílový stupeň pracovat se souhlasným napětím až k nulovému potenciálu. Je to dáno hodnotou prahového napětí PMOS tranzistoru M_{PP}, která je vyšší než hodnota prahového napětí NMOS tranzistoru M_{M1}. [7]

$$U_{MIN} = U_{DSAT_{MN1}} + U_{TH_{MN1}} - U_{TH_{MPN}} \tag{3.9}$$

$$U_{DSAT_{MN1}} = \sqrt{\frac{I_D}{2} * \frac{2 * l_{MN_1}}{K_N * w_{MN_1}}} \tag{3.10}$$

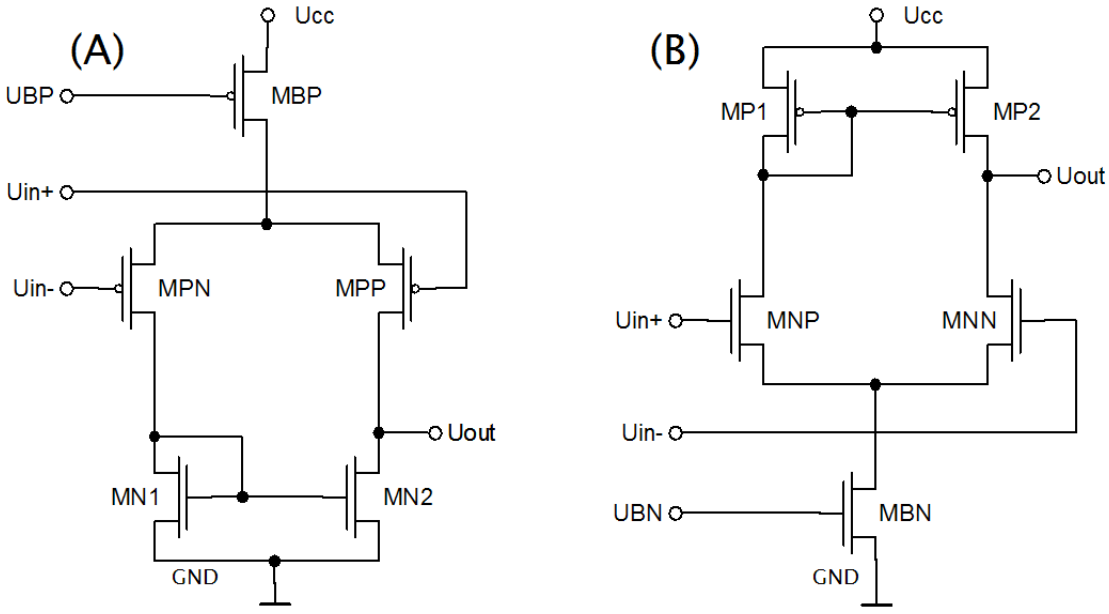
Rozdílový stupeň NMOS

Vstupní napěťový rozsah NMOS rozdílového zesilovače lze určit podle rovnic (3.11) a (3.12). Pokud bychom přepokládali typické hodnoty prahového napětí, maximální hodnota souhlasného napětí by se nemohla přiblížit hodnotě napájecího napětí. Ve skutečnosti je ale hodnota U_{TH_MNP} zvýšena nenulovým předpětím U_{BS_MNP}. V případě, že ani to nebude stačit, je možné použít tranzistory s nízkým prahovým napětím pro zrcadlo M_{M1} a M_{M2}.

$$U_{MAX} = U_{CC} - U_{DSAT_{MP_1}} - U_{TH_{MP1}} - U_{TH_{MNP}} \tag{3.11}$$

Není možné udržet tranzistory M_{NP} a M_{NN} v saturaci při souhlasném napětí blížící se potenciálu země, tranzistory by přešli do lineárního režimu a přestaly by zesilovat. [7]

$$U_{MIN} = U_{DSAT_{MBN}} + U_{TH_{MNP}} - U_{DSAT_{MNP}} \tag{3.12}$$

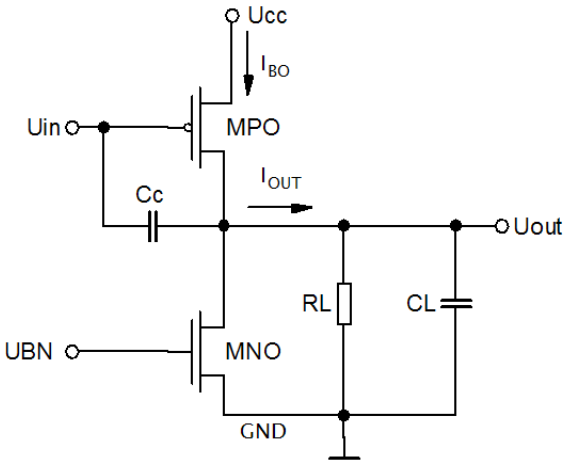


Obr. 18 Rozdílový zesilovač A) PMOS, B) NMOS

Celkem jsou pro měření a kompenzaci ofsetu použity tři řešení a navíc i klasický rozdílový zesilovač, pomocí kterého jsou zjištěny základní parametry, především vstupní ofset. Tři řešení pro kompenzaci mají pomocné vstupy, pomocí kterých je upraveno vstupní ofsetové napětí.

3.4 Invertor

Jelikož hodnota vstupního souhlasného napětí díky návrhu rail-to-rail může dosahovat hodnot napájecího napětí, je vhodné, aby i výstupní napětí bylo v plném rozsahu napájecího napětí. Proto je jako druhý stupeň u navrhovaného OZ použit tranzistor s aktivní zátěží, což je invertor, který pracuje ve třídě A (obr. 19).



Obr. 19 Výstupní stupeň – invertor

Jeho nevýhodou je malá účinnost a vysoký klidový proud. Velikost klidového proudu by měla být přibližně dvakrát větší než je maximální výstupní proud, který ovšem není zadán (vzorec 3.13). Prvky R_L a C_L představují vnější zátěž. Zatěžovací odpor lze při simulaci nahradit ideálním zdrojem proudu.

$$I_{BO} \geq 2 * I_{OUT_{MAX}} \tag{3.13}$$

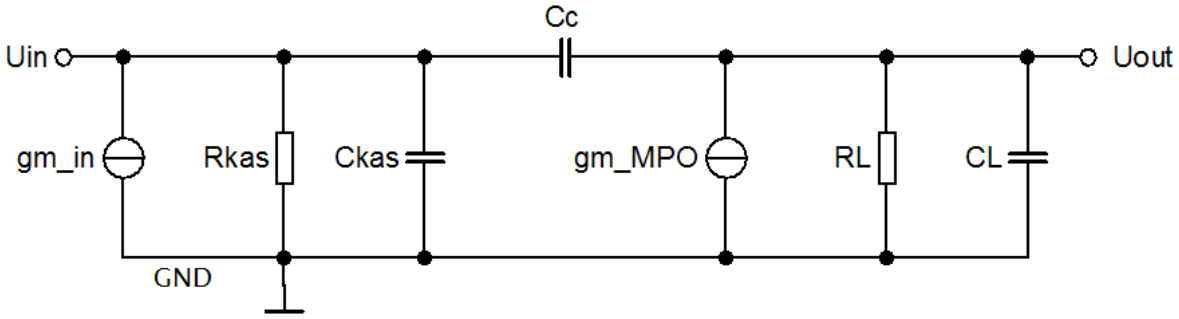
Výstupní stupeň se svým zesílením podílí na celkovém zesílení OZ, výstupní signál je invertovaný, tzn. posun proti vstupnímu o 180°. Zesílení můžeme určit z rovnice 3.14 při nezatíženém výstupu a z rovnice 3.15 při zatíženém, kde G_L je admitance (vodivost) zátěže. [8]

$$A_0 = \frac{v_{OUT}}{v_{IN}} = -\frac{g_{m_{MPO}}}{g_{DS_{MPO}} + g_{DS_{MNO}}} \tag{3.14}$$

$$A_0 = \frac{v_{OUT}}{v_{IN}} = -\frac{g_{m_{MPO}}}{g_{DS_{MPO}} + g_{DS_{MNO}} + G_L} \tag{3.15}$$

3.4.2 Frekvenční kompenzace

Důležitou vlastností operačního zesilovače je stabilita. Nestabilní chování se může projevit především tehdy, pokud je OZ zapojen do zpětné vazby. V důsledku nestability se může stát ze záporné zpětné vazby kladná a OZ se může začít chovat jako oscilátor. Požadavkem je, aby se v celém frekvenčním rozsahu, kde je zesílení větší než jedna, choval jako jednopólový systém. Toho se dosáhne pomocí Millerovy kapacity, mezi vstup a výstup zesilovače. Vstupní pól se přesune na nižší frekvenci a výstupní pól se přesune na frekvenci vyšší.



Obr. 20 Malosignálový model dvoustupňového zesilovače [6]

Ideální proudový zdroj g_{m_in} nahrazuje hlavní diferenční pár a složenou kaskodu. Další prvky představují:

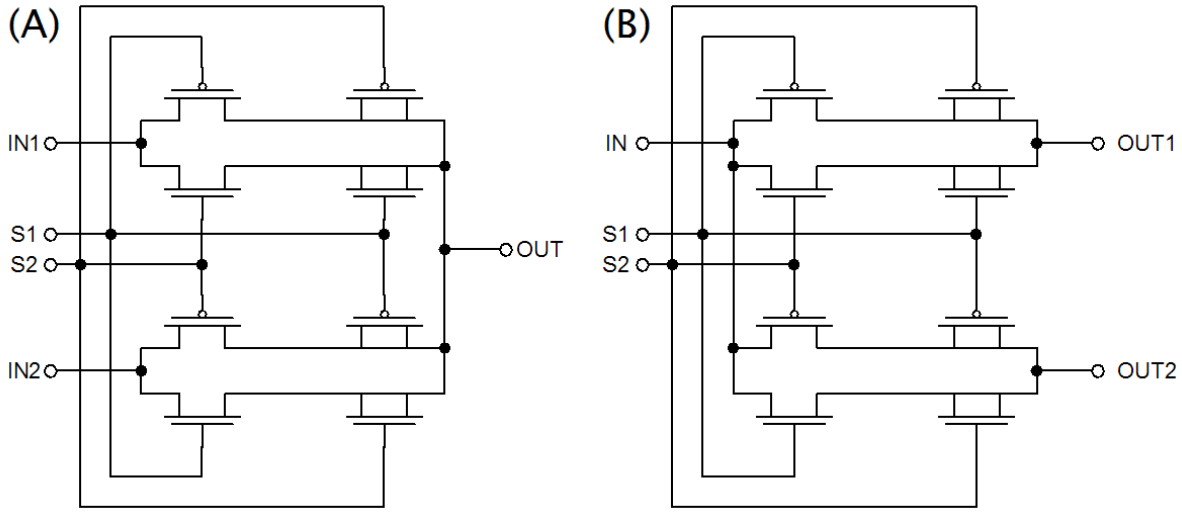
- R_{KAS} – dynamický odpor ve výstupním uzlu kaskody
- C_{KAS} – ekvivalent kapacity na výstupu kaskody
- g_{m_MPO} – transkonduktance tranzistoru M_{PO}
- R_L a C_L – vnější zátěž obvodu
- C_C – Millerova kapacita

Zapojením Millerovy kapacity C_C mezi stupně OZ způsobí rozštěpení pólů p_1 a p_2. Pól p_2 je vhodné posunout až za kmitočet GBW. Výsledkem je, že systém bude mít jen jeden pól, který lze popsat pomocí rovnice 3.16. [6]

$$f_{p1} = \frac{1}{2 * \pi * R_{KAS} * g_{m_{MPO}} * \left(\frac{1}{G_L}\right) * C_C} \tag{3.16}$$

3.5 Spínač

Spínač je v návrhu použit při kompenzaci ofsetu při AZA řešení. Navržené přepínače jsou dva typy: jeden, který má dvě vstupní svorky a jeden výstup a druhý, který má jeden vstup a dva výstupy (obr. 21).



Obr. 21 Spínače A) dva vstupy, jeden výstup, B) jeden vstup, dva výstupy

Perioda spínání je dána periodou vstupních signálů S_1 a S_2. Pro potlačení chyb, které vznikají při spínání, jsou spínače realizovány jako kombinace komplementárních a dummy spínačů.

Komplementární spínače jsou spínače, kdy jsou tranzistory PMOS a NMOS zapojeny antiparalelně. To snižuje odpor kanálu při sepnutí tak, že proud, který protéká spínačem, se rozdělí mezi antiparalelně zapojené tranzistory.

Dummy spínače jsou spínače, které zmírňují chyby injekce náboje. Chyba injekce náboje spočívá v uvolnění, popřípadě zadržení náboje v oblasti kanálu MOS tranzistoru při rozepnutí, resp. sepnutí spínače. Dummy spínač je realizován tak, že se doplní spínací tranzistor MOS spínače tranzistorem, který má poloviční velikost a je spínaný v protifázi. Jelikož přidaný tranzistor slouží pouze k pohlcení náboje, jsou vývody D a S propojeny. Toto zapojení také redukuje pronikání hodinového signálu. [8]

4 Návrh řešení

4.1 Rozbor zadání

Pro návrh optimálního řešení OZ pro danou aplikaci je potřeba zvolit vhodnou topologii obvodu. Ta se volí s ohledem na požadované parametry OZ. Zadané parametry jsou:

- GBW = 1MHz
- Vstupní napěťový rozsah 1,5 – 3,5 V
- Vstupní napěťová nesymetrie po kompenzaci < 50µV

OZ má být navržen v technologii CMOS07, z toho vyplývá, že minimální délka hradla tranzistoru je 0,7µm. Součástí práce je rozbor, výpočet a výběr topologie celého systému a schémata jednotlivých bloků OZ. Součástí práce jsou také simulace obvodů v prostředí Cadence.

4.1.1 Technologie AMIS I2T100

Integrované obvody vyráběné technologií CMOS (Complementary MOS) jsou kombinace tranzistorů PMOS a NMOS, z čehož vychází i název doplňkové (komplementární) obvody. Inteligentní technologické rozhraní I2T100 nabízí možné napětí smíšených signálu až 100V. Pro nízkonapěťové tranzistory, které jsou použity při návrhu, je typická hodnota napájecího napětí 5V při 0,7µm CMOS technologii. Různá zařízení a možnosti procesu poskytují vysokou míru flexibility při kombinování smíšených analogových/digitálních signálů. [4]

Vlastnosti technologie AMIS I2T100:

- 2 až 3 kovové vrstvy
- Plovoucí NMOS a PMOS tranzistory
- Plovoucí středo a vysokonapěťové NDMOS a PDMOS tranzistory
- Nízko středo a vysokonapěťové bipolární tranzistory
- Polykrystalické rezistory, střední a vysoký odpor
- Středo a vysokonapěťové plovoucí kondenzátory
- Schopnost vysoké teploty [9]

Tabulka 1 - Důležité parametry tranzistorů při w=10um, l=4um

	NMOS	PMOS
V_{TH} [V]	0,74	1,1
KP [$\mu A/V^2$]	67	27

4.2 Ruční návrh

Při návrhu byly použity rovnice 1.3 a 1.4, pomocí kterých byl počítán poměr w/l tranzistorů. Hodnota jednotlivých proudů byla zvolena. Vypočtené hodnoty jsou brány jako dobrý základ pro simulaci, nicméně jsou spíše orientační a pro dosažení lepších výsledků mohou být upraveny. Minimální délka kanálu je zvolena l=3,5µm. Pro analogový návrh se používá délka alespoň 3x větší, než je minimální délka určená technologií což je v tomto případě 0,7µm.

4.2.1 Referenční zdroj

Výpočet *w/l* tranzistorů se vypočítá podle vzorce 4.1. Bias proud je zvolen 5μA, od něj se odvíjí další proudy a napětí. Proud tranzistorem M_{P2} je zvolen 10μA, stejně tak proud tranzistorem M_{N2} je zvolen 10μA.

$$\frac{w}{l} = \frac{2 * I_D}{KP * (V_{GS} - V_{TH})^2} = \frac{2 * 5 * 10^{-6}}{27 * 10^{-6} * 0{,}25^2} = 5{,}93 \tag{4.1}$$

Délka *l* tranzistoru je zvolena na 3,5μm, díky tomu se dá dopočítat šířka *w*=21μm. Všechny hodnoty jsou uvedeny v tabulce 2. Výpočet tranzistorů v ostatních blocích je obdobný, proto postup výpočtu nebude znova uváděn.

U referenčního zdroje je potřeba vypočítat kromě rozměrů tranzistorů i hodnoty odporů R_1 a R_2:

$$R_1 = \frac{U_{B1} - U_{GS}}{I_{R1}} = \frac{1{,}4 - 1}{10E - 6} = 40k\Omega \tag{4.2}$$

$$R_2 = \frac{U_{CC} - U_{GS} - U_{B2}}{I_{R2}} = \frac{5 - 1 - 3{,}2}{10E - 6} = 80k\Omega \tag{4.3}$$

Napětí U_{B1} a U_{B2} jsou potřebné pro správnou funkci kaskody a pro správné nastavení tranzistorů, které kompenzují zesílení diferenčních párů zapojených rail-to-rail. Napětí pro kaskodu je počítáno v podkapitole **4.2.3 kaskoda** a napětí pro kompenzaci zesílení je počítano v podkapitole **4.2.2 diferenční stupeň**.

Tabulka 2 - Rozměry tranzistorů, referenční zdroj

Tranzistor	w/l [-]	l [μm]	w [μm]
M_{P1}	5,93	3,5	21
M_{P2}, M_{P3}, M_{P4}	11,85	3,5	41
M_{N1}, M_{N2}, M_{N3}	4,78	3,5	17

4.2.2 Kaskoda

Hodnota napětí U_{B1} musí splňovat podmínku 3.1 s dostatečnou rezervou. Největší možná hodnota napětí U_{TH} NMOS tranzistoru z hlediska teploty a procesu může být 0,88V. Hodnota saturačního napětí U_{DSAT} určuje „přesah" řídícího napětí U_{GS} přes hodnotu prahového napětí U_{TH}. Tato hodnota se volí v rozsahu ±0,15 až ±0,3V. Pro NMOS je hodnota kladná, pro PMOS je záporná.

$$U_{B1} \geq U_{TH_{MN1,2}} + U_{DSAT_{MN1,2}} + U_{DSAT_{MN3,4}} = 0{,}88 + 0{,}25 + 0{,}25 \\ = 1{,}38V \approx 1{,}4V \tag{4.4}$$

Hodnota U_{B2} musí splňovat stejné podmínky jako hodnota U_{B1} pro PMOS tranzistory, u kterých je maximální prahové napětí rovno -1,3V.

$$U_{B2} \geq U_{CC} + U_{TH_{MP3,4}} + U_{DSAT_{MP3,4}} + U_{DSAT_{MP1,2}} = \\ = 5 - 1{,}3 - 0{,}25 - 0{,}25 = 3{,}2V \tag{4.5}$$

Hodnoty tranzistorů byly počítány podle stejného vzorce jako hodnoty tranzistorů v referenčním zdroji. Vypočtené hodnoty jsou uvedeny v tabulce 3.

Tabulka 3 - Rozměry tranzistorů, kaskoda

Tranzistor	w/l [-]	l [μm]	w [μm]
M_{P1},M_{P2}	88,89	7	622
M_{P3}, M_{P4}	88,89	3,5	311
M_{N1}, M_{N2}	35,82	3,5	125
M_{N3}, M_{N4}	35,82	7	250

Hodnota výstupního odporu kaskody se určí:

$$R_{OUT} = g_{m_{MN4}} * \frac{1}{g_{DS_{MN4}}} * \frac{1}{g_{DS_{MN2}}} + \frac{1}{g_{DS_{MN4}}} + \frac{1}{g_{DS_{MN2}}} \\ \| \; g_{m_{P4}} * \frac{1}{g_{DS_{P4}}} * \frac{1}{g_{DS_{P2}}} + \frac{1}{g_{DS_{P4}}} + \frac{1}{g_{DS_{P2}}} \tag{4.6}$$

4.2.3 Invertor

U výstupního stupně je potřeba vypočítat rozměry dvou tranzistorů M_{PO} a M_{NO}. K tomu je potřeba zvolit klidový proud zátěže, který se volí podle požadovaného výstupního proudu. Ten ovšem není zadán, a proto je zvolena hodnota 200µA, to znamená, že hodnota klidového proudu by měla být dvakrát větší, tedy 400µA. Jelikož má tento proud dost velkou hodnotu, poměr *w/l* vychází také velký. Hodnoty tranzistorů jsou uvedeny v tabulce 4.

Tabulka 4 - Rozměry tranzistorů, invertor

Tranzistor	w/l [-]	l [µm]	w [µm]
M_{PO}	474,07	3,5	1660
M_{NO}	191,04	3,5	670

Pomocí poměru *w/l* je možné vypočítat transkonduktanci g_{mMPO} a poté první a druhý pól. Tranzientní kmitočet BW by měl být z důvodu stability třikrát menší než kmitočet druhého pólu.

$$g_{m_{MPO}} = \sqrt{2 * K_P * \left(\frac{W}{l}\right) * I_D} = \\ = \sqrt{2 * 27 * 10^{-6} * 474 * 400 * 10^{-6}} = 3{,}2mS \tag{4.7}$$

$$f_{p2} = \frac{g_{m_{MPO}}}{2 * \pi * C_L} = \frac{3{,}2 * 10^{-3}}{2 * \pi * 50 * 10^{-12}} = 10{,}19MHz \tag{4.8}$$

$$f_{p1} = \frac{f_{p2}/3}{A_0} = \frac{10{,}19 * 10^{6}/3}{1 * 10^{6}} = 3{,}4Hz \tag{4.9}$$

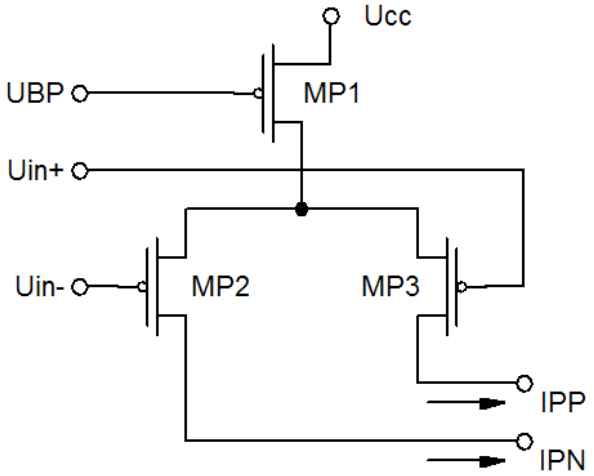
Millerova kompenzační kapacita C_C se dá určit ze vzorce 4.9. Hodnota zatěžovací kapacity C_L je zvolena 50pF, hodnota zatěžovacího odporu R_L je zvolena 10kΩ, výstupní odpor kaskody určen simulací na R_0=20MΩ.

$$C_C = \frac{1}{2 * \pi * R_0 * g_{m_{MPO}} * R_L * f_{p1}} = \\ = \frac{1}{2 * \pi * 20 * 10^{6} * 3{,}2 * 10^{-3} * 10 * 10^{3} * 3{,}4} = 73pF \tag{4.10}$$

4.2.4 Jednotlivá řešení

Celkem je pro simulace navrženo pět OZ, první je standartní operační zesilovač, který má stejné velikosti tranzistorů a je počítán pro stejné proudy jako hlavní diferenční pár kompenzačních zesilovačů. Je navržen pro porovnání parametrů s ostatními řešeními. Následná čtyři řešení jsou navržena pro kompenzaci ofsetu.

Standartní diferenční pár



Obr. 22 Rozdílový zesilovač PMOS

Pro výpočet velikostí tranzistorů je použita rovnice (1.4), proud, který teče diferenčním párem je zvolen 50µA. Příklad výpočtu tranzistoru M_{P1}:

$$\frac{w}{l} = \frac{2 * I_{SS}}{K_P * (U_{GS} - U_{TH})^2} = \frac{2 * 50 * 10^{-6}}{27 * 10^{-6} * 0{,}25^2} = 59{,}26 \qquad (4.11)$$

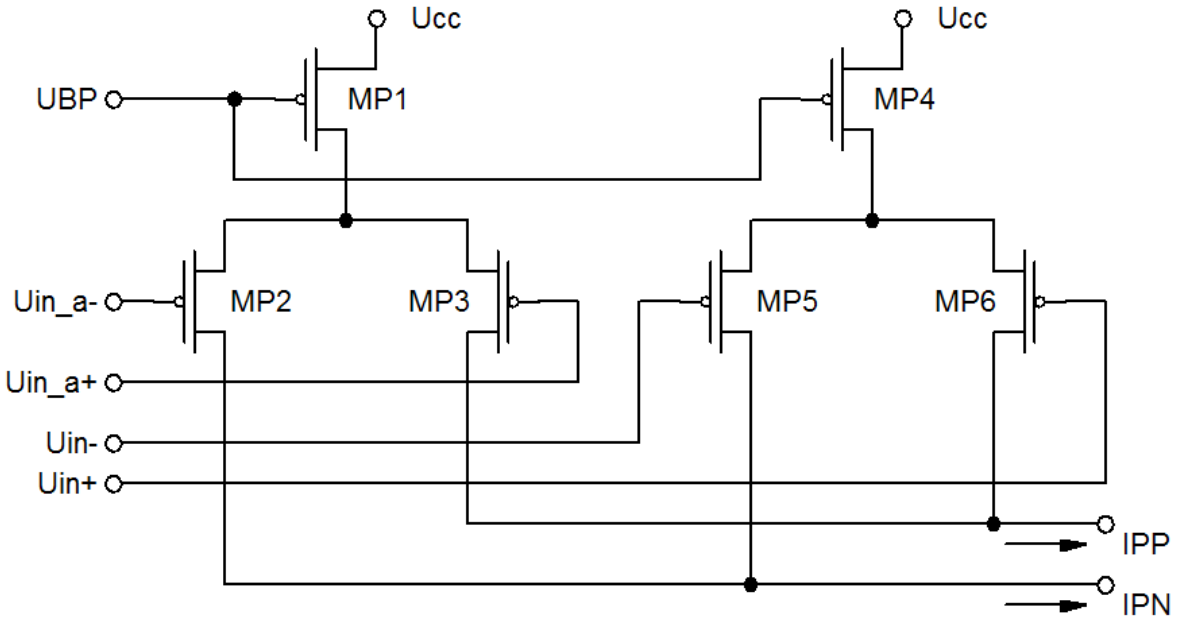
Minimální délka l je 0,7µm, pro lepší matching je zvolena 3,5µm, šířka w byla dopočítána a vyšla w=207µm. Hodnoty všech tranzistorů diferenčního páru jsou uvedeny v následující tabulce 5, schéma celého OZ je v příloze 10.

Tabulka 5 - Rozměry tranzistorů, standartní OZ

Tranzistor	w/l [-]	l [µm]	w [µm]
M_{P1}	59,26	3,5	207
M_{P2}, M_{P3}	29,63	3,5	104

OZ - řešení 1

Toto zapojení se skládá ze dvou diferenčních párů, které mají dva společné výstupy I_{PN} a I_{PP} (obr. 23). Ofset je kompenzován tak, že po přivedení napětí na vstupy pomocného diferenčního páru (tranzistory M_{P1} a M_{P3}) se proudy sčítají s proudy hlavního diferenčního páru. Podle přivedeného pomocného napětí se výstupní proudy mění a tím se mění i výstupní napětí a ofset. Rozměry tranzistorů jsou uvedeny v tabulce 6 a schéma zapojení celého OZ je v příloze 11.



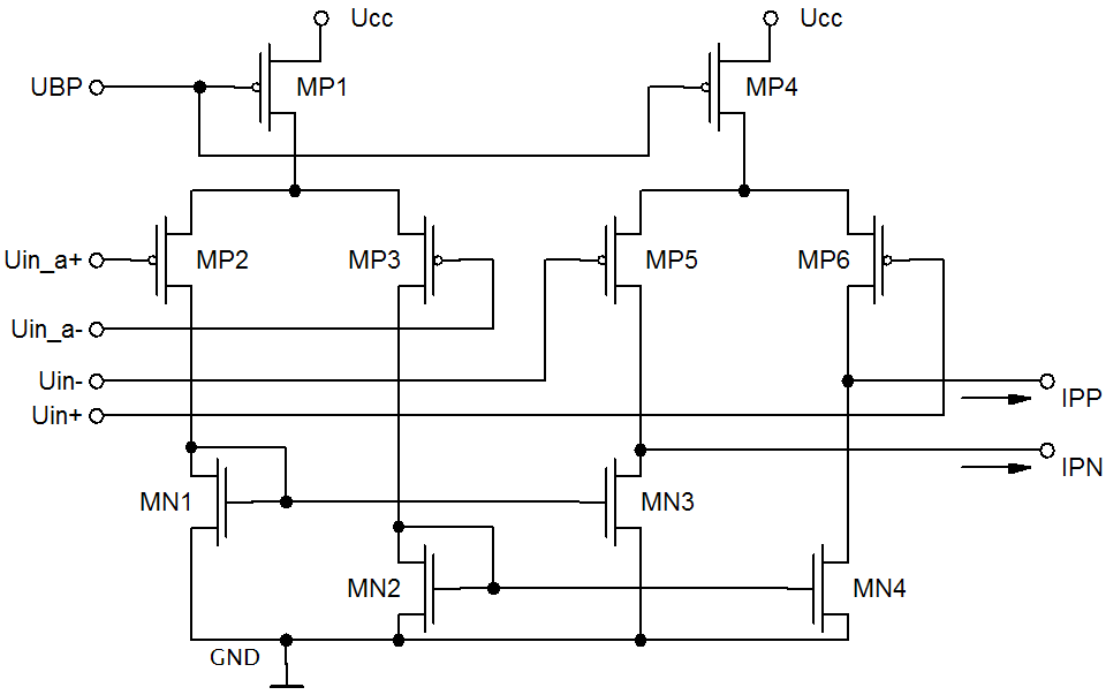
Obr. 23 Rozdílový zesilovač a pomocný diferenční pár, řešení 1

Tabulka 6 - Rozměry tranzistorů, řešení 1

Tranzistor	w/l [-]	l [μm]	w [μm]
M_{P1}	11,85	3,5	41
M_{P2}, M_{P3}	5,93	3,5	21
M_{P4}	59,26	3,5	207
M_{P5}, M_{P6}	29,63	3,5	104

OZ - řešení 2

Druhé řešení je navrženo podobně jako první s tím rozdílem, že proudy hlavního diferenčního páru jsou ovlivňovány pomocnými proudy díky proudovým zrcadlům, které jsou v poměru jedna ku jedné (obr. 24). Tato proudové zrcadla tvoří tranzistory M_{N1}, M_{N3} a M_{N2}, M_{N4} a zároveň slouží jako aktivní zátěž. Proudy pomocného diferenčního páru ovlivňují proudy hlavní diferenčního páru tak, že je snižují o zrcadlenou hodnotu. Díky tomu je ovlivněno výstupní napětí a tím i ofset. Rozměry tranzistorů jsou uvedeny v tabulce 7 a schéma zapojení je v příloze 12.



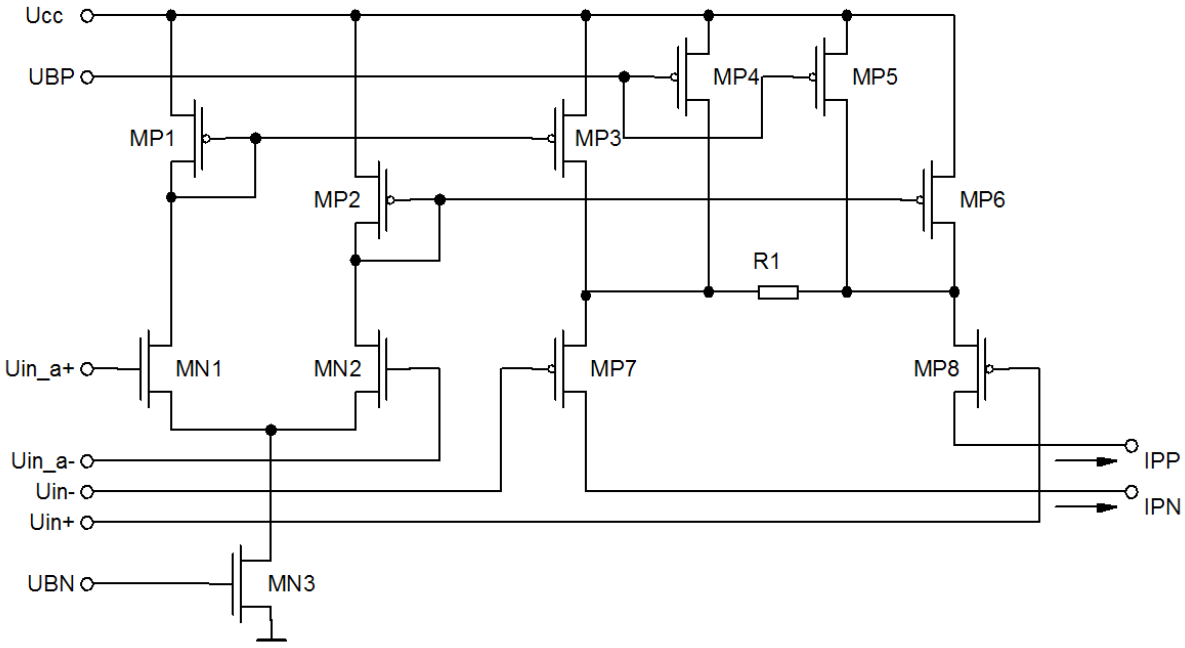
Obr. 24 Rozdílový zesilovač a pomocný diferenční pár, řešení 2 [3]

Tabulka 7 - Rozměry tranzistorů, řešení 2

Tranzistor	w/l [-]	l [μm]	w [μm]
M_{P1}	11,85	3,5	41
M_{P2}, M_{P3}	5,93	3,5	21
M_{P4}	59,23	3,5	207
M_{P5}, M_{P6}	29,63	3,5	104
M_{N1}, M_{N2}	4,78	3,5	17
M_{N3}, M_{N4}	4,78	3,5	17

OZ - řešení 3

Tranzistory M_{P1} a M_{P2} zrcadlí proud pomocného diferenčního páru do tranzistorů M_{P3} a M_{P6} v poměru jedna ku jedné. Při rozvážení pomocného diferenčního páru vzniká rozdíl proudů ΔI. Tento proud protéká tranzistorem R_1 a vytváří na něm úbytek napětí, kterým se kompenzuje ofset hlavního diferenčního páru. Schéma je na obrázku 25. Rozměry tranzistorů jsou uvedeny v tabulce 8 a schéma zapojení OZ je v příloze 13. [9]



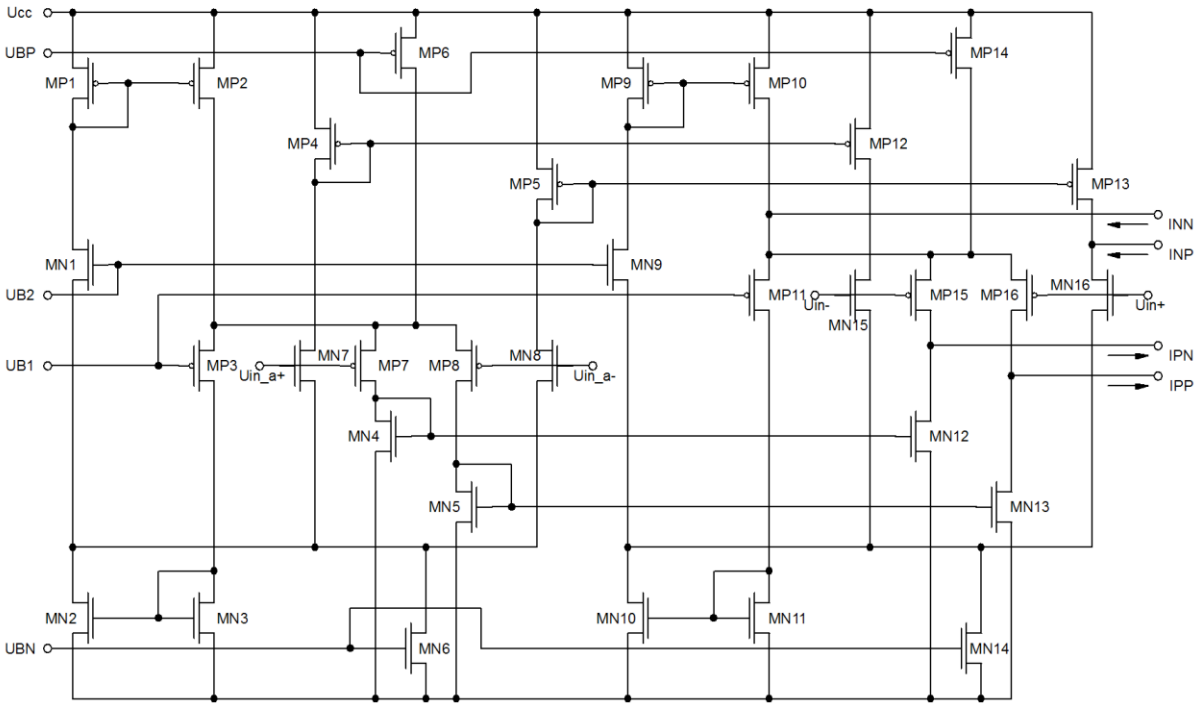
Obr. 25 Rozdílový zesilovač a pomocný diferenční pár, řešení 3 [9]

Tabulka 8 - Rozměry tranzistorů, řešení 3

Tranzistor	w/l [-]	l [μm]	w [μm]
M_{P1}, M_{P2}	11,85	3,5	41
M_{P3}, M_{P6}	11,85	3,5	41
M_{P4}, M_{P5}	29,63	3,5	104
M_{P7}, M_{P8}	29,63	3,5	104
M_{N1}, M_{N2}	2,39	3,5	8
M_{N3}	4,78	3,5	17

OZ řešení rail-to-rail

Aby mohl OZ mít co největší vstupní rozsah napětí, je řešení 2 navrženo jako rail-to-rail zesilovač (obr. 26). To zajistí, že vstupní hodnota napětí by se měla blížit nebo být stejná jako hodnota napájecího napětí. Princip ovlivňování ofsetu je stejný jako pro druhé řešení. Celkově tvoří rozdílový stupeň čtyři diferenční páry, dva tvoří pomocný rozdílový zesilovač a dva tvoří hlavní rozdílový zesilovač. Dále tranzistory M_{P1}, M_{P2}, M_{P3}, M_{N1}, M_{N2} a M_{N3} tvoří obvod pro kompenzaci zesílení pomocného rozdílového zesilovače a tranzistory M_{P9}, M_{P10}, M_{P11}, M_{N9}, M_{N10} a M_{N11} tvoří obvod pro kompenzaci zesílení hlavního rozdílového zesilovače. Rozměry jednotlivých tranzistorů jsou uvedeny v tabulce 9 a schéma zapojení celého operačního zesilovače je v příloze 14.



Obr. 26 Rozdílový zesilovač a pomocný diferenční pár, řešení rail to rail

Tabulka 9 - Rozměry tranzistorů, řešení rail to rail

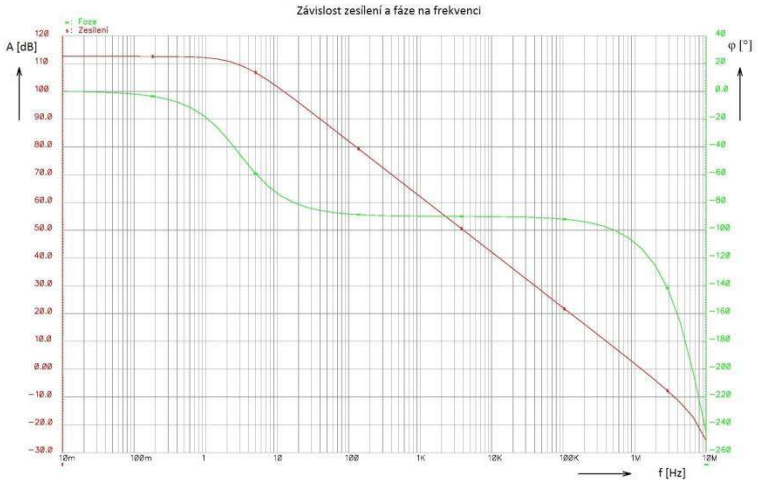
Tranzistor	w/l [-]	l [μm]	w [μm]
M_{P1}, M_{P2}, M_{P3}	11,85	3,5	41
M_{P4}, M_{P5}	11,85	3,5	41
M_{P6}	11,85	3,5	41
M_{P7}, M_{P8}	5,93	3,5	21
M_{P9}, M_{P10}, M_{P11}	11,85	3,5	41
M_{P12}, M_{P13}	11,85	3,5	41
M_{P14}	59,23	3,5	207
M_{P15}, M_{P16}	29,63	3,5	104
M_{N1}, M_{N2}, M_{N3}	4,78	3,5	17
M_{N4}, M_{N5}	4,78	3,5	17
M_{N6}	4,78	3,5	17
M_{N7}, M_{N8}	2,39	3,5	8
M_{N9}, M_{N10}, M_{N11}	4,78	3,5	17
M_{N12}, M_{N13}	4,78	3,5	17
M_{N14}	23,88	3,5	84
M_{N15}, M_{N16}	11,94	3,5	42

5 Simulace

Simulace byly provedeny v návrhovém prostředí Cadence pro všechna uvedená řešení, aby bylo možné porovnat výsledky. Výsledky simulací pro jednotlivá zapojení jsou uvedeny v tabulce 10. V následujících podkapitolách jsou uvedeny simulace pro řešení rail-to-rail.

5.1 AC analýza

Pro AC simulaci je OZ zapojen se zpětnou vazbou přes AC killer (schéma v příloze 17). Ten zajistí, aby se OZ nacházel při simulaci v požadovaných stejnosměrných pracovních podmínkách. Obvod obsahuje vnější kapacitní i odporovou zátěž. Velikost vstupního souhlasného napětí udává zdroj Vswee, který je pro typickou simulaci nastaven na hodnotu poloviny napájecího napětí tedy 2,5V. Pomocí tohoto schématu je možné zjistit zesílení A0, šířku pásma GBW, fázovou a bezpečnost PM a amplitudovou bezpečnost GM. Typická AC simulace OZ je na obrázku 27.



Obr. 27 Závislost zesílení a fáze na frekvenci

V příloze 2 je corner analýza, která zohledňuje výrobní a teplotní rozptyl parametrů. V jednom případě dosahuje OZ hodnoty šířky pásma GBW 900kHz, při zvětšení šířky pásma ale nevyhovovala amplitudová a fázová bezpečnost. V příloze 3 je závislost zesílení a fáze na frekvenci zobrazena podle vstupního souhlasného napětí. V rozmezí 1,5 – 3,5V je GBW větší než 1MHz. V případě, že je vstupní napětí rovno 0,5 nebo 4,5V je šířka pásma rovna 900kHz.

5.2 Závislost zesílení

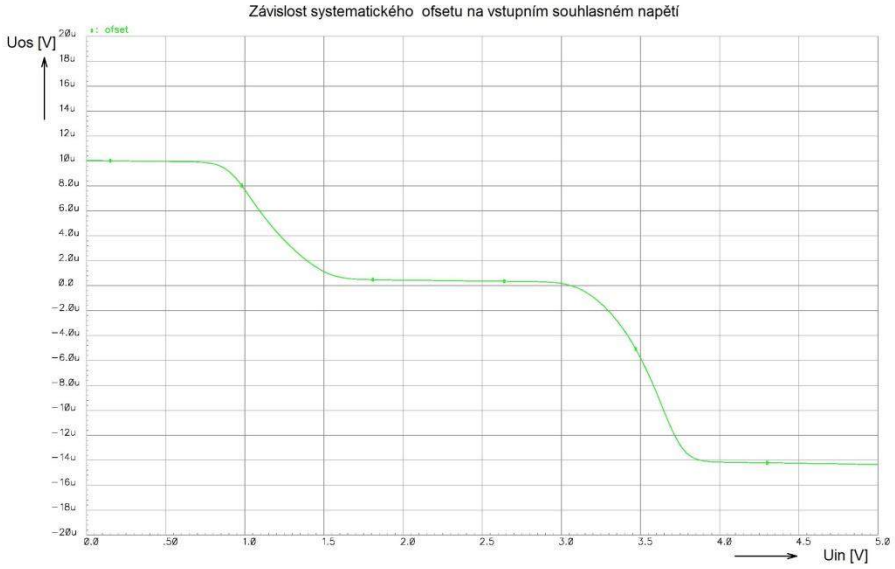
Pokud je operační zesilovač navržen jako rail-to-rail, mění se zesílení v závislosti na vstupním souhlasném napětí. Takto navržený OZ dokáže spolehlivě pracovat, nicméně je vhodné navrhnout obvod, který zařídí, aby bylo zesílení pokud možno v celém rozsahu vstupní napětí konstantní. Kompenzace zesílení je popsána v kapitole 1.4. Obrázek 28 zobrazuje průběh zesílení bez kompenzace.

Obr. 28 Závislost zesílení na vstupním souhlasném napětí, bez kompenzace

V příloze 4 a 5 jsou průběhy závislosti zesílení bez kompenzace a s kompenzací. Jak je vidět v příloze 5, kompenzace neprobíhá v celém rozsahu vstupního napětí. Kompenzuje se buď zesílení při nižší hodnotě vstupního napětí, nebo zesílení o vyšší hodnotě vstupního napětí. Je to dáno zapojením kaskody. V prvním případě je kaskoda zapojena podle obrázku 16A a v druhém případě je zapojena podle obrázku 16B. Bohužel nebylo zjištěno, proč není možné zesílení vykompenzovat rovnoměrně v celém rozsahu vstupního napětí. Pravděpodobně by bylo potřeba navrhnout jiný způsob převodu proudů z rozdílového stupně na výstupní napětí nebo upravit kaskodu tak, aby upravila zesílení v celém rozsahu.

5.3 Simulace systematického ofsetu

Zesilovač je zapojen jako sledovač napětí. Na pomocných vstupech je napětí 2,5V, tedy polovina napájecího napětí, aby byl pomocný rozdílový zesilovač vyvážen. Schéma zapojení je uvedeno v příloze 16. Graf závislosti systematického ofsetu je na obr. 29 a v příloze 6. Z grafu v příloze 6 lze odečíst hodnotu vstupního rozsahu OZ, a to pro hodnotu ofsetu, která nepřekročí 20uV. Vstupní rozsah je od -1,2V do 6,3V, to znamená, že OZ může pracovat pro vstupní hodnotu napětí v celém rozsahu napájecího napětí. Hodnota vstupního systematického ofsetu je uvedena v tabulce 10.

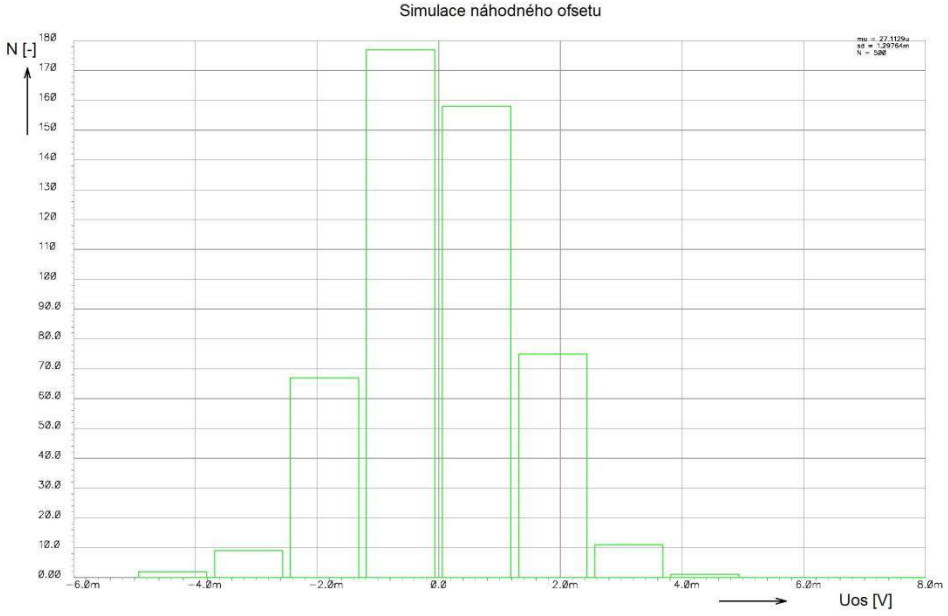


Obr. 29 Závislost systematického ofsetu na vstupním souhlasném napětí

V příloze 7 je graf znázorňující systematický ofset s ohledem na technologický a teplotní rozptyl parametrů všech součástek. Nejhorší výsledky jsou pro teplotu 80°C a minimální možný rozměr R. Hodnota ofsetu se pro toto nastavení pohybuje v rozmezí 50-95µV v závislosti na kondenzátoru a tranzistoru. Nicméně tato hodnota není omezující, jelikož výsledné řešení automaticky kompenzuje vzniklý ofset.

5.4 Náhodný ofset

Náhodný ofset je možné simulovat pomocí Monte Carlo analýzy. Tato analýza simuluje možné technologické rozptyly vznikající při výrobě. Analýza proběhla pro napětí 2,5V. Celkem bylo nastaveno 500 průběhů pro řešení rail-to-rail, pro ostatní řešení bylo nastaveno 200 průběhů. Výsledek simulace je histogram, který zobrazuje rozptyl hodnoty náhodného ofsetu (obr. 30). Hodnota náhodného ofsetu vyšla 1,298mV a odchylka 27,1µV. Tento výsledek je pro 1σ. V praxi se nejčastěji uvažuje 4σ. Tuto hodnotu je možné získat vynásobením hodnoty 1σ čtyřmi, přičemž výsledná hodnota je rovna 5,192mV.



Obr. 30 Histogram zobrazující náhodný ofset

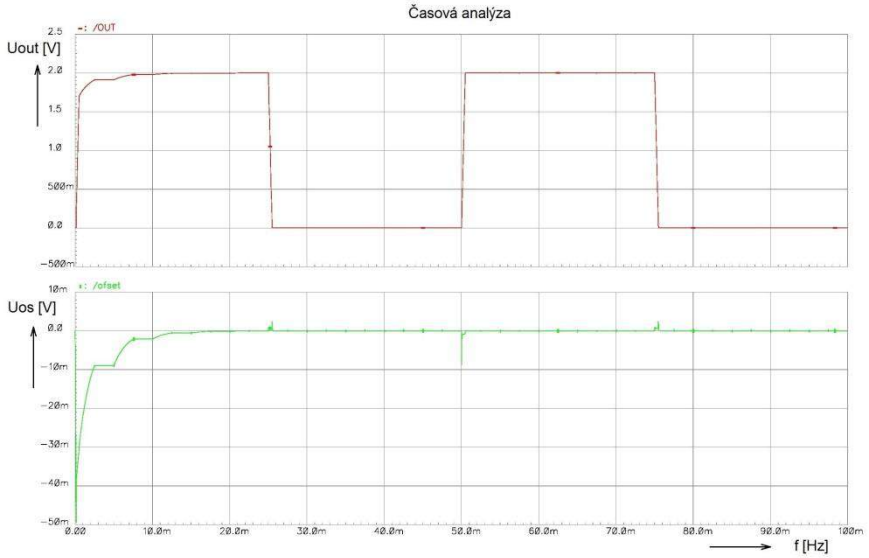
Výstupní rozsah

Schéma pro simulaci výstupního rozsahu je v příloze 17. Výstupní rozsah byl simulován jen pro rail-to-rail OZ. Minimální výstupní hodnota je 7,5mV, maximální hodnota je 4,97V.

5.5 Časová analýza

Schéma zapojení pro měření časové analýzy je v příloze 16. Zapojení se skládá ze dvou zesilovačů, hlavního zesilovače A_M a vedlejšího A_N. Zapojení pracuje jako neinvertující zesilovač se zesílením 10, na vstupu je použit signál obdélníkového průběhu o frekvenci 20Hz. Frekvence spínačů je 10x větší, tedy 200Hz. Je potřeba, aby byla frekvence spínání minimálně 2x větší než frekvence vstupního signálu, nicméně pro kompenzaci ofsetu na nižší hodnotu je lepší, aby byla frekvence hodin alespoň 5x-10x vetší. Referenční napětí, ke kterému jsou připojeny kondenzátory, má hodnotu 1,2V. Napětí na kondenzátory je přivedeno kvůli změně ofsetu, jelikož je potřeba napětí na pomocném vstupu nejen zvyšovat, ale i snižovat.

Na vstupu byl přidán zdroj napětí simulující ofset o hodnotě 20mV. Výstupní průběh je na obrázku 31 a v příloze 8. Detail průběhu ofsetu je v příloze 9. Toto řešení je schopné vykompenzovat ofset 20mV až na hodnotu 7µV. Jak je vidět z grafu, ofset je vykompenzován během 25ms, což je v tomto případě půlperioda signálu. V druhé periodě je hodnota ofsetu již vykompenzována. Při změně vstupního signálu z vysoké úrovně na nízkou, nebo i obráceně, se na průběhu ofsetu objeví zákmit, který je vykompenzován během jedné až dvou period signálu spínačů.



Obr. 31 Časová analýza, kompenzace ofsetu

5.6 Výsledky simulace

V následující tabulce jsou uvedeny výsledky simulací pro všechna zapojení. Pro řešení rail-to-rail (v tabulce OZ rtr) je hodnota systematického ofsetu uvedena pro tři napětí, 0V, 2,5V a 5V, jelikož se mění. Změna systematického ofsetu je zobrazena na obrázku 28.

Tabulka 10 – výsledky simulací

	OZ	OZ1	OZ2	OZ3	OZ rtr
C_C [pF]	30	30	30	30	50
Syst. Ofset [μV]	8,91	10,2	7,99	10,18	10 | 0,4 | 14
Náh. ofset [mV]	1,92	2,073	2,145	1,941	1,298
Odchylka [μV]	67,8	75,3	51,4	50,2	27,1
Vst. Rozsah [V]	-1,3 | 4	-1,2 | 3,9	-1,2 | 4	-1,2 | 4	-1,2 | 6,3
Zesílení [dB]	108	109	107	107	112,6
GBW [MHz]	1,04	1,04	1,04	1,04	1,25
PM [°]	72	71	72	72	67
GM [dB]	-18	-17	-18	-17	-14

Závěr

Cílem diplomové práce bylo seznámení s možností úpravy ofsetu operačního zesilovače, rozbor možných řešení, výběr a návrh vhodného řešení. Dále simulace vybraného řešení v prostředí Cadence a zhodnocení výsledků.

V první kapitole je uveden malosignálový model a základní výpočty, které jsou potřeba pro návrh a řešení obvodu. Dále je zde popsán operační zesilovač, jeho možné využití a vlastnosti ideálního i reálného operační zesilovač. Pak je také popsán ofset operační zesilovač a dvě složky, ze kterých se skládá, jeho výpočet a zapojení pro měření ofsetu. Je zde i popis tzv. rail-to-rail operačního zesilovače, který je schopen pracovat se signálem, jehož úroveň souhlasného vstupního napětí dosahuje úrovně napájecího napětí.

V druhé kapitole jsou uvedeny tři principy, kterými lze ofset minimalizovat. První dva principy mají určité nevýhody, proto je pro kompenzaci zvolen třetí princip auto-zero zesilovač. U každého principu jsou uvedena bloková schémata zapojení a vysvětlen princip kompenzace.

Třetí kapitola se zabývá vnitřním zapojením operačního zesilovače a popisem jednotlivých bloků od referenčního zdroje napětí a proudu až po výstupní stupeň a také spínač, který je použit při kompenzaci.

Ve čtvrté kapitole je rozebráno zadání a je zde ruční návrh jednotlivých částí operačního zesilovače. U každé části je uvedena tabulka s vypočítanými rozměry tranzistorů a popřípadě další výpočty rezistorů a kondenzátorů. Je uvedeno pět rozdílových stupňů. První je standartní rozdílový zesilovač, který slouží pro porovnání výsledků s ostatními rozdílovými stupni. Další tři stupně jsou možná řešení pro kompenzaci ofsetu. Poslední řešení je rail-to-rail řešení, aby mohl operační zesilovač pracovat se vstupním souhlasným napětí v celém rozsahu napájecího napětí. Jednotlivé principy kompenzace jsou u každého řešení popsány.

Pátá kapitola je věnovaná simulacím v návrhovém prostředí Cadence. První popsaná simulace je AC analýza, kdy jsou zjišťovány hodnoty zesílení, šířky pásma, fázové bezpečnosti a amplitudové bezpečnosti. Další simulace je také AC, výstupem je závislost

zesílení na vstupním souhlasném napětí. Dále je simulován systematický a náhodný ofset a časová analýza, kdy je simulován vstupní ofset a je pozorována jeho kompenzace v čase. Nakonec je zde uvedena tabulka s výsledky simulací pro porovnání jednotlivých operačních zesilovačů.

Simulace byla provedena pro všechny uvedené operační zesilovače. Bylo zjištěno, že nejvhodnější je řešení číslo dva, a proto bylo toto zapojení realizováno jako rail-to-rail řešení. První řešení mělo o něco vyšší ofset, u třetího řešení trvá kompenzace zesílení 10x déle než u předchozích dvou.

Při časové analýze bylo na vstup přidáno ofsetové napětí o hodnotě 20mV pro zobrazení automatické kompenzace. Toto napětí bylo vykompenzováno během 25ms, na hodnotu 7μV. Při corner analýze nevyhovovala šířka pásma pro jeden průběh, její hodnota byla rovno 900kHz. Při změně vstupního napětí na hodnotu 0,5V a 4,5V byla taktéž šířka pásma 900kHz. Při zvětšení šířky pásma docházelo ke zhoršení fázové a amplitudové bezpečnosti, kdy fázová bezpečnost byla horší jak 60° a amplitudová bezpečnost byla míň než -12dB.

Vybrané řešení (rail-to-rail operační zesilovač) dosáhlo následujících parametrů: systematický ofset od -14μV do 10μV, náhodný ofset pro 1σ 1,298mV s odchylkou 27,1μV, vstupní rozsah -1,2V až 6,3V, výstupní rozsah 7,5mV až 4,97V, zesílení 112dB, šířka pásma 1,25MHz, fázová bezpečnost 67°, amplitudová bezpečnost -14dB. Z těchto výsledků je patrné, že v zadaném rozsahu vstupního napětí 1,5V až 3,5V navržený operační zesilovač splňuje požadavky, které byly zadány.

6 Rejstříky, seznamy a přílohy

6.1 Použitá literatura

[1] ANALOG DEVICES. *Zero Input Crossover Distortion Amplifier*. 2012, 24 s. Dostupné z: http://www.analog.com/static/imported-files/data_sheets/ADA4500-2.pdf.

[2] KUGELSTADT, Thomas. *Auto-zero amplifiers ease the design of high-precision circuits*. 2005. Dostupné z: http://www.ti.com/lit/an/slyt204/slyt204.pdf.

[3] DZAHINI, Daniel Dzahini a Hamid GHAZLANE. *Auto-zero stabilized CMOS amplifiers for very low voltage or current offset*. USA, Portland: Nuclear Science Symposium, 2003.

[4] I2T100: 0.7 µm Process Technology. ON SEMICONDUCTOR. *ON Semiconductor* [online]. 2013 [cit. 2013-12-18]. Dostupné z: http://www.onsemi.com/PowerSolutions/content.do?id=16697.

[5] ANALOG DEVICES. *Op Amp Input Offset Voltage*. 2009. Dostupné z: http://www.analog.com/static/imported-files/tutorials/MT-037.pdf.

[6] BEČVÁŘ, PH.D., Ing. Daniel a Ing. Jiří STEHLÍK. *Návrh analogových integrovaných obvodů* [online]. Brno, 2006 [cit. 2014-05-28]. Dostupné z: http://www.umel.feec.vutbr.cz/BNAO.

[7] VRBA, Adam. *Návrh rail-to-rail operačního zesilovače s nízkým ofsetem v technologii CMOS: Design of the low offset rail to rail operational amplifier in CMOS technology*. Brno: Vysoké učení technické, Fakulta elektrotechniky a komunikačních technologií, 2008. 1 elektronický optický disk [CD-ROM / DVD]. Bakalářská práce. Vysoké učení technické v Brně. Vedoucí práce ing. Roman Prokop.

[8] BAKER, R. *CMOS circuit design, layout, and simulation*. 3rd ed. Hoboken: Wiley-IEEE Press, 2010, xxxiii, 1173 s. IEEE series on microelectronics systems. ISBN 978-0-470-88132-3.

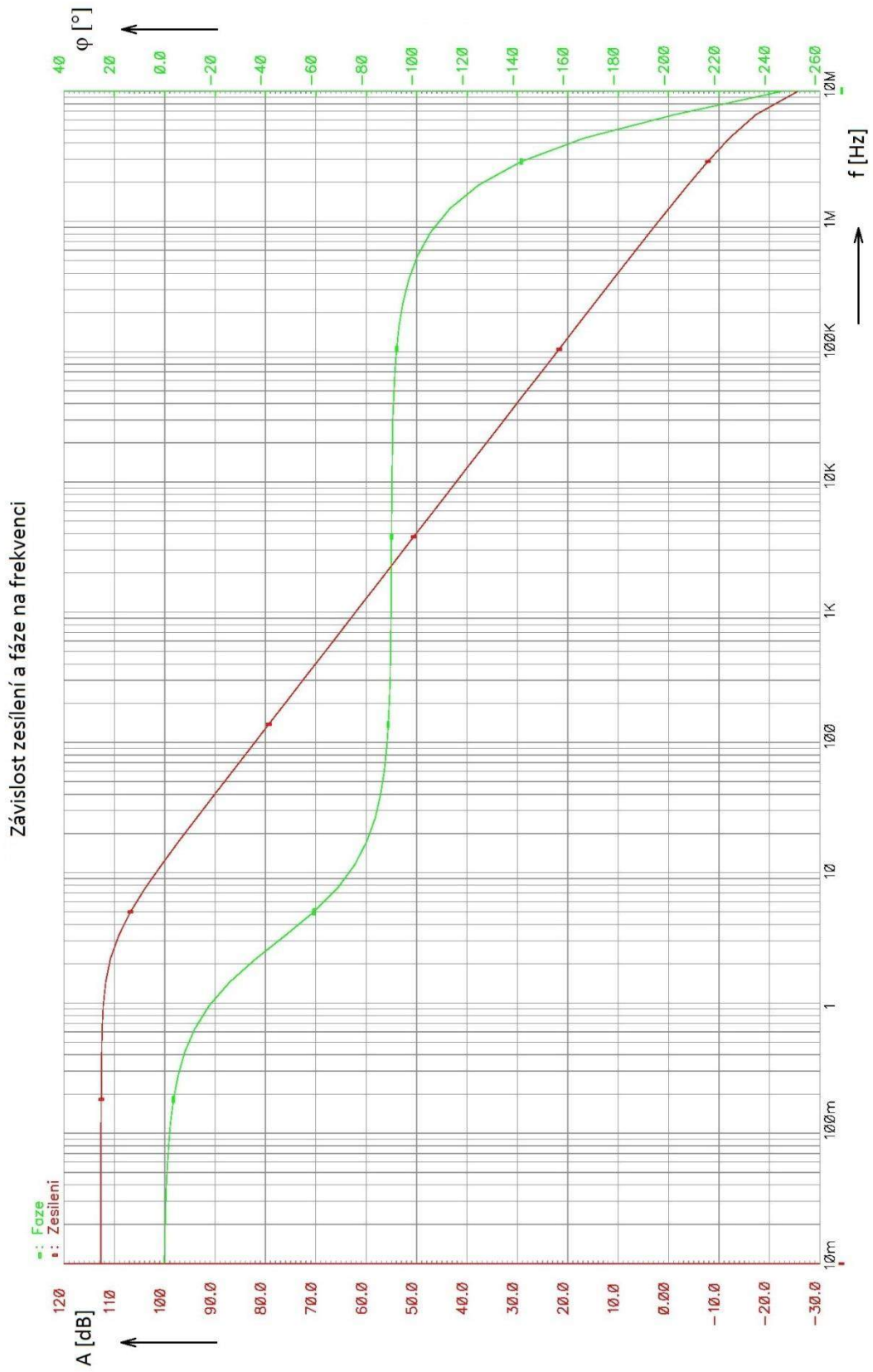
[9] PRÁŠEK, Bc. David. *Autokompenzace ofsetu operačního zesilovače pro přesná měření* [online]. Brno, 2009 [cit. 2014-05-28]. Dostupné z: https://www.vutbr.cz/www_base/zav_prace_soubor_verejne.php?file_id=17540. Diplomová práce. Vysoké učení technické v Brně. Vedoucí práce ing. Roman Prokop.

6.2 Abecední seznam zkratek a veličin

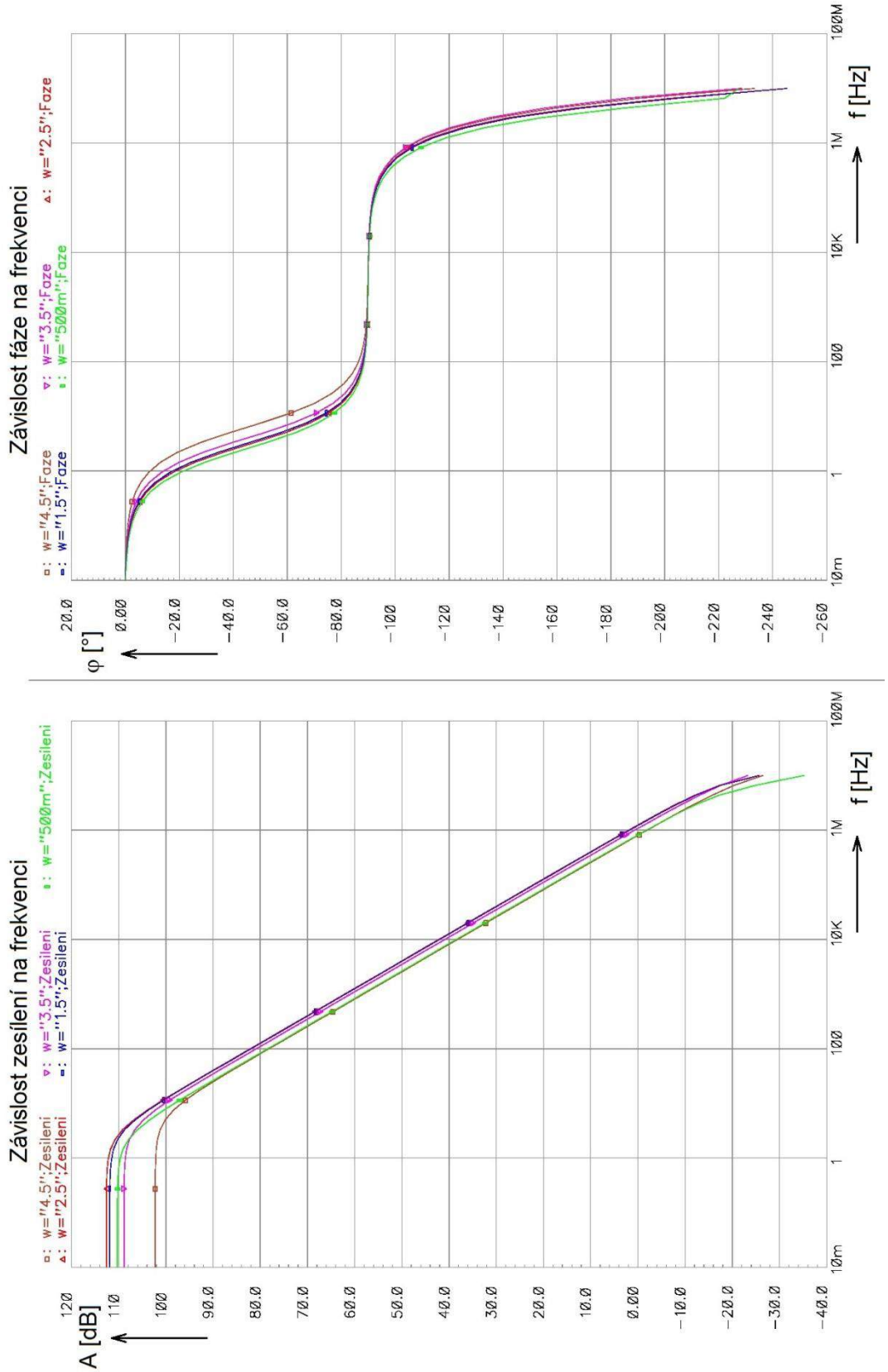
AC	Střídavá složka
A_{CL}	Zisk se zpětnou vazbou [dB]
AD	Analog - digital
A_M	Hlavní - main zesilovač (popřípadě zesílení hlavního zesilovače)
A_N	Vedlejší – nulling zesilovač (popřípadě zesílení vedlejšího zesilovače)
A_{OL}	Zisk bez zpětné vazby[dB]
A_U	Napěťové zesílení [dB]
AZA	Auto-zero amplifier
GBW	Šířka pásma [MHz]
CMRR	Činitel potlačení souhlasného signálu [dB]
DA	Digital - analog
DC	Stejnosměrná složka
f	Frekvence [Hz]
gm	Transkonduktance tranzistoru [S]
GM	Amplitudová bezpečnost [dB]
I_D	Velikost proudu z poudového zdroje [A]
IO	Integrovaný obvod
I_{OS}	Vstupní proudová nesymetrie [A]
I_{vst}	Vstupní proudy [A]
KP	Konstanta nosiče náboje pro danou technologii [$A*V^{-2}$]
MOS	Metal-oxide-semiconductor (unipolární tranzistor řízený polem)
M_P	Označení tranzistoru PMOS
M_N	Označení tranzistoru NMOS
N_A	Koncentrace nosičů (děr nebo elektronů)
OTP	Ochrana proti přehřátí
OZ	Operační zesilovač

P_{DISS}	Celkový spotřebovaný výkon [mW]
PM	Fázová bezpečnost [°]
R_{vst}	Vstupní odpor [Ω]
$R_{výst}$	Výstupní odpor [Ω]
SR	Rychlost přeběhu [V/μs]
TTL	Transistor-transistor logic
U_D	Vstupní diferenční napětí [V]
U_{DS}	Napětí D-S [V]
U_{OS}	Vstupní napěťová nesymetrie [V]
U_{GS}	Napětí mezi gain a source
U_{osm}	Ofset – napětí [V]
U_{TH}	Prahové napětí [V]
w/l	Velikost tranzistoru
Z_I	Vstupní impedance [Ω]
Z_O	Výstupní impedance [Ω]
λ	Strmost
Δi	Změna proudu [A]
$\Delta Vout$	Změna výstupního napětí [V]

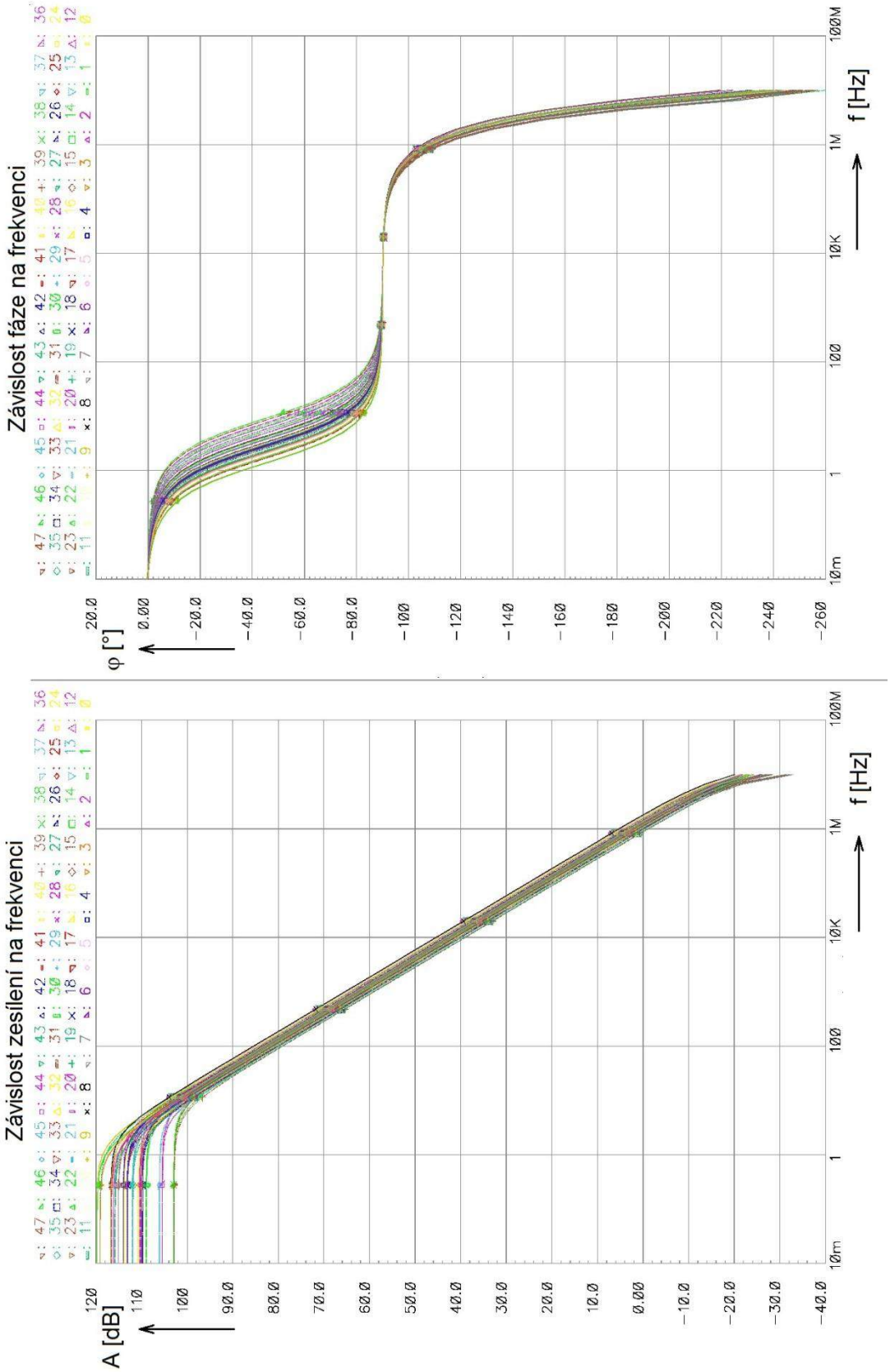
Příloha 1: Závislost zesílení a fáze na frekvenci



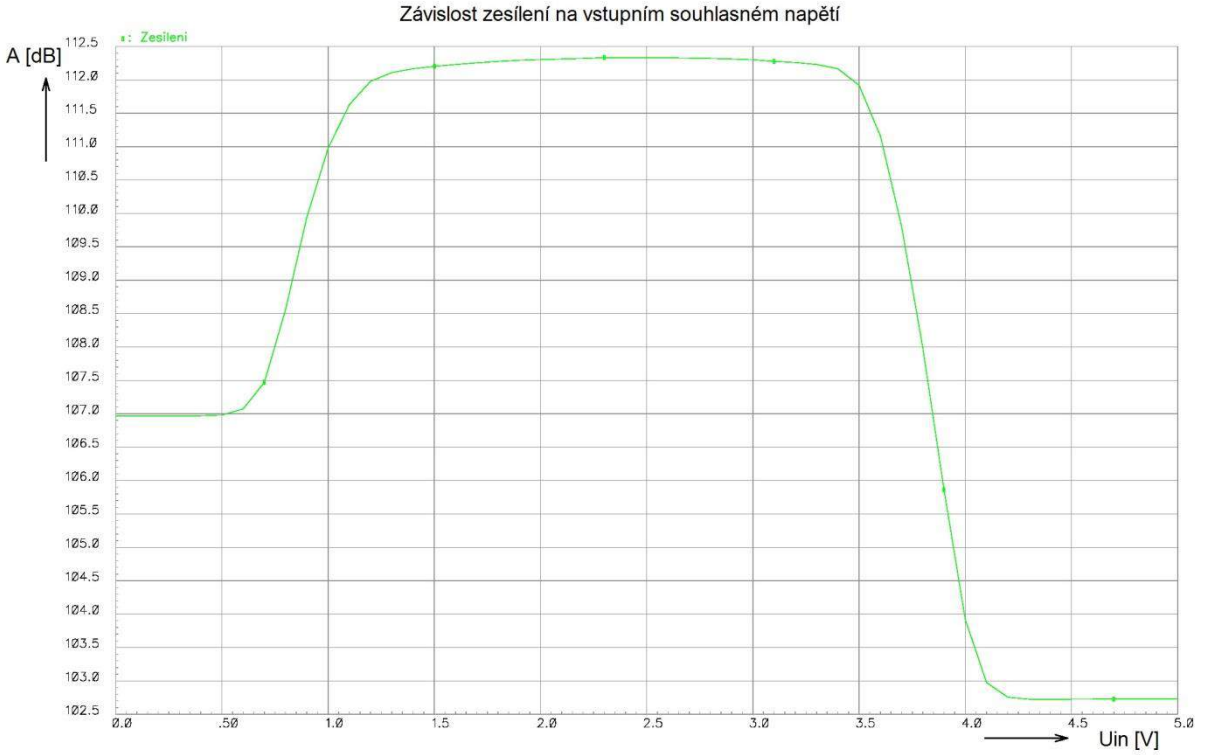
Příloha 2: Závislost zesílení a fáze na frekvenci (různá vstupní napětí)

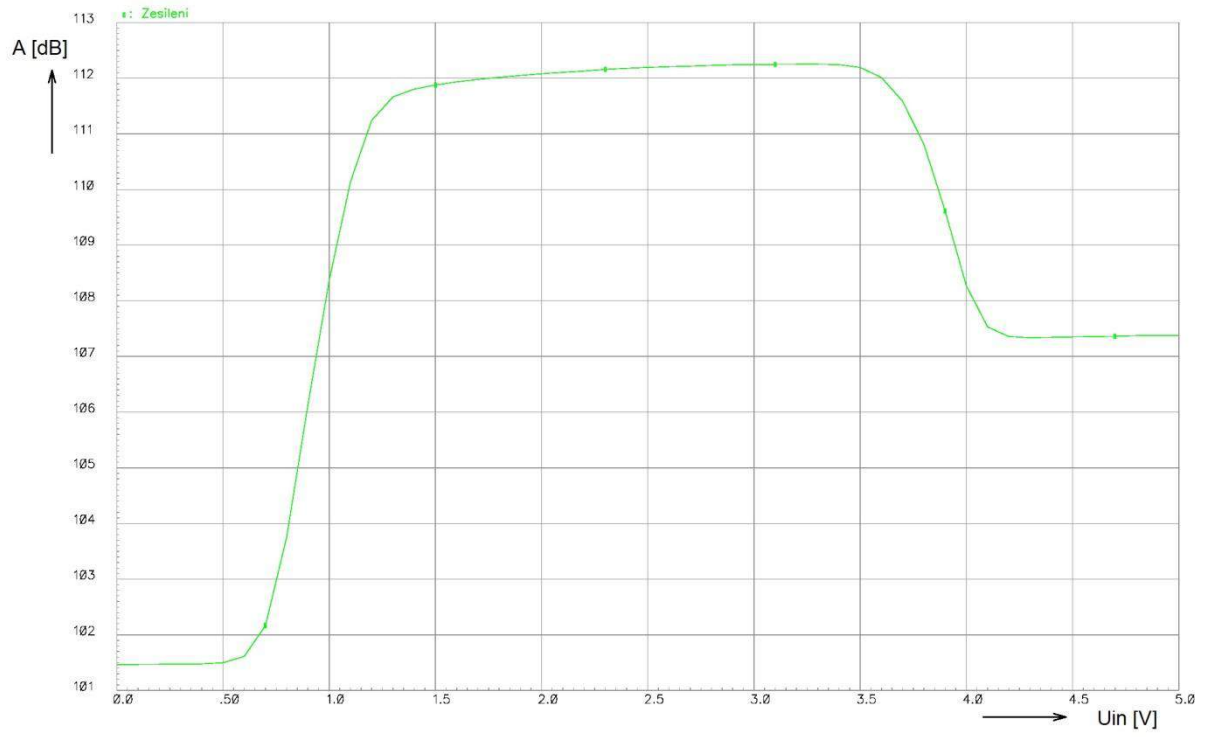


Příloha 3: Závislost zesílení a fáze na frekvenci (corner analýza)

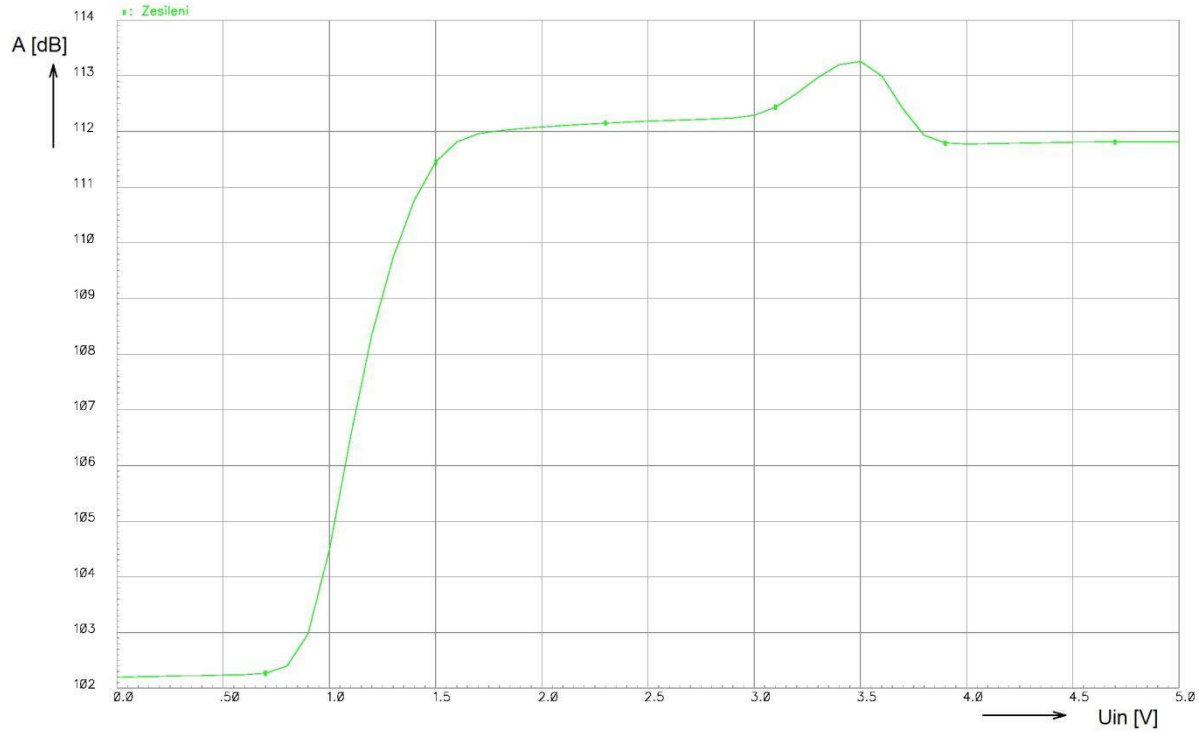


Příloha 4: Závislost zesílení na vstupním souhlasném napětí (bez kompenzace)

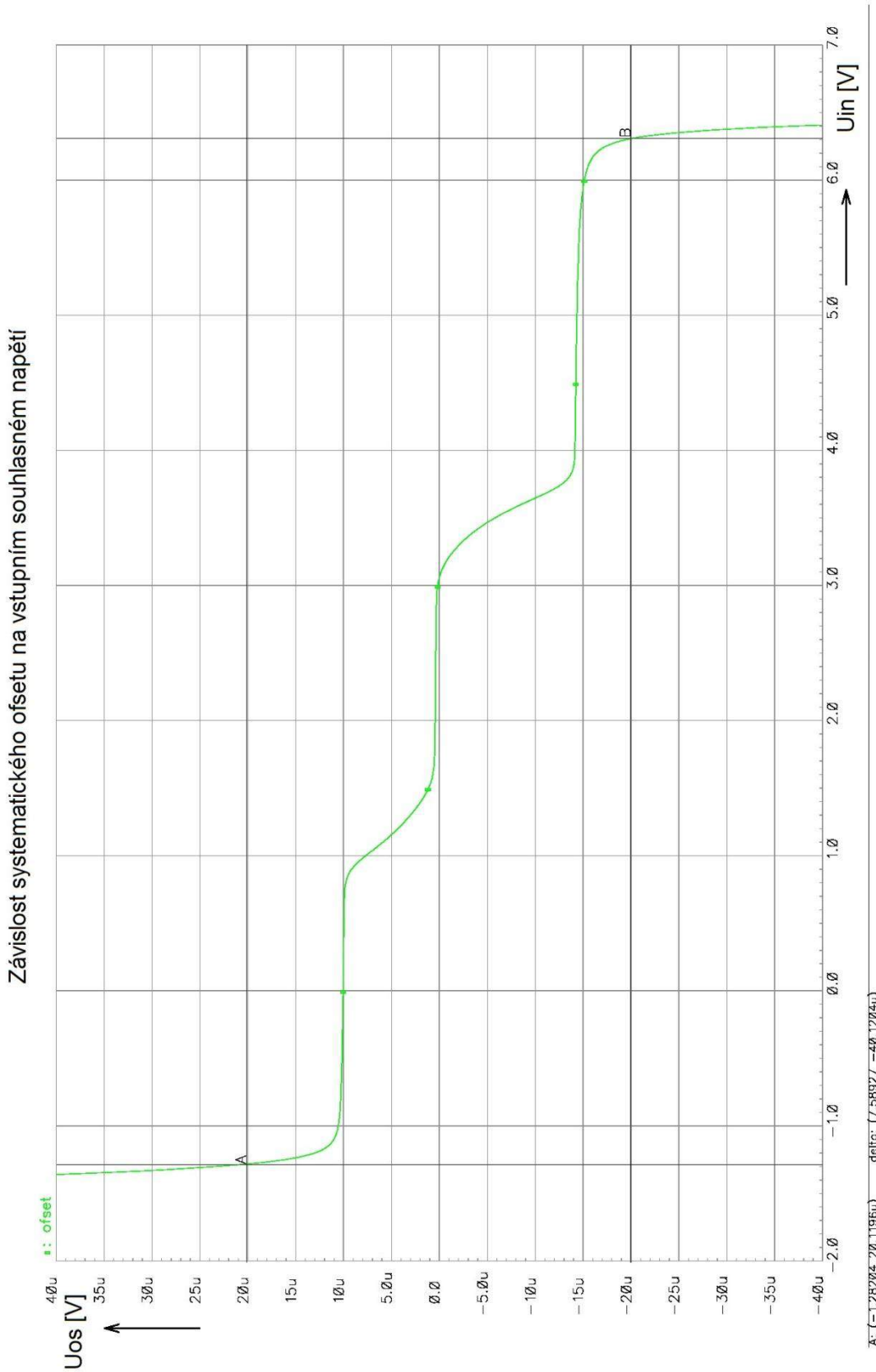




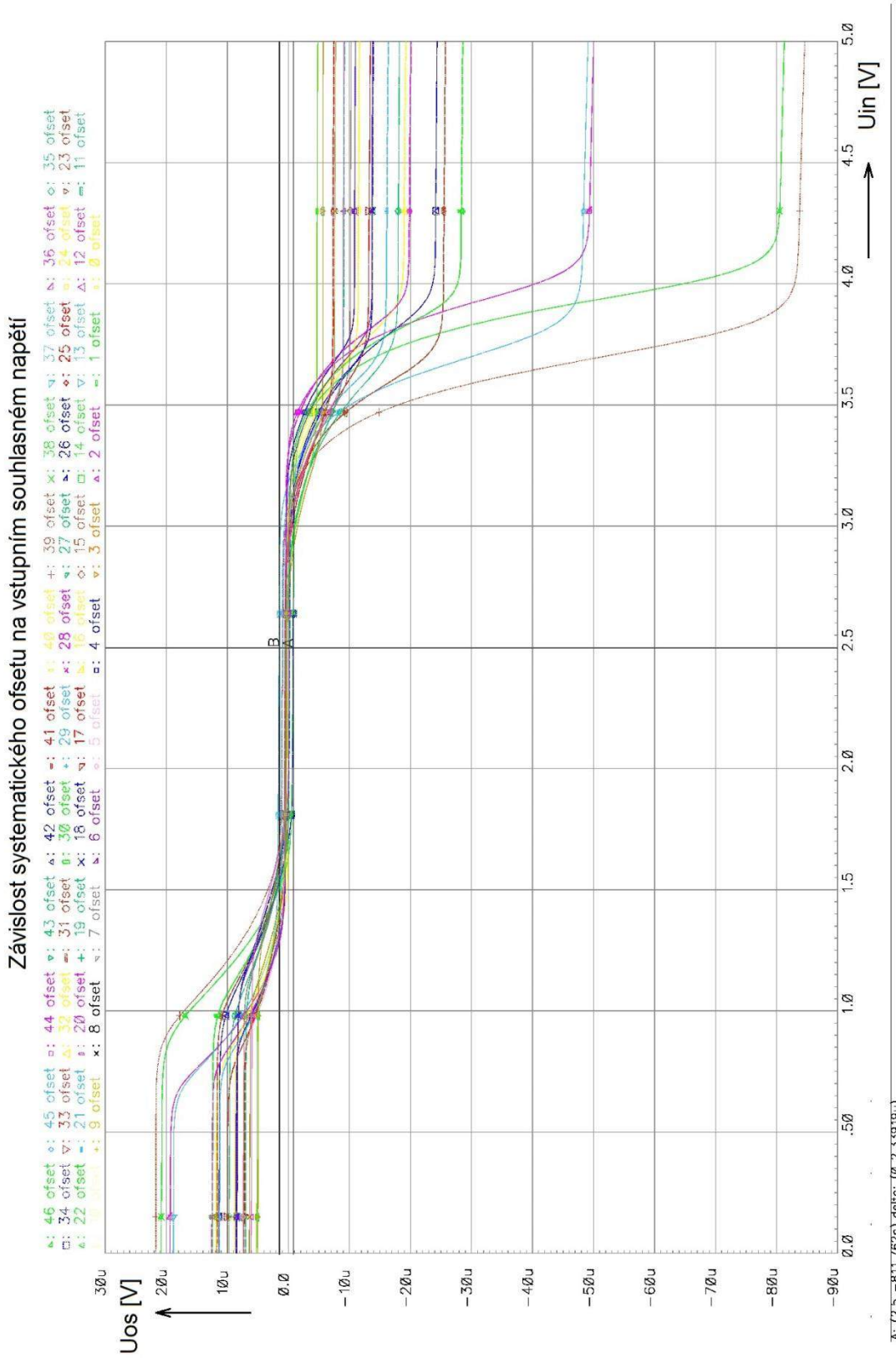
Příloha 5: Závislost zesílení na vstupním souhlasném napětí (s kompenzací)



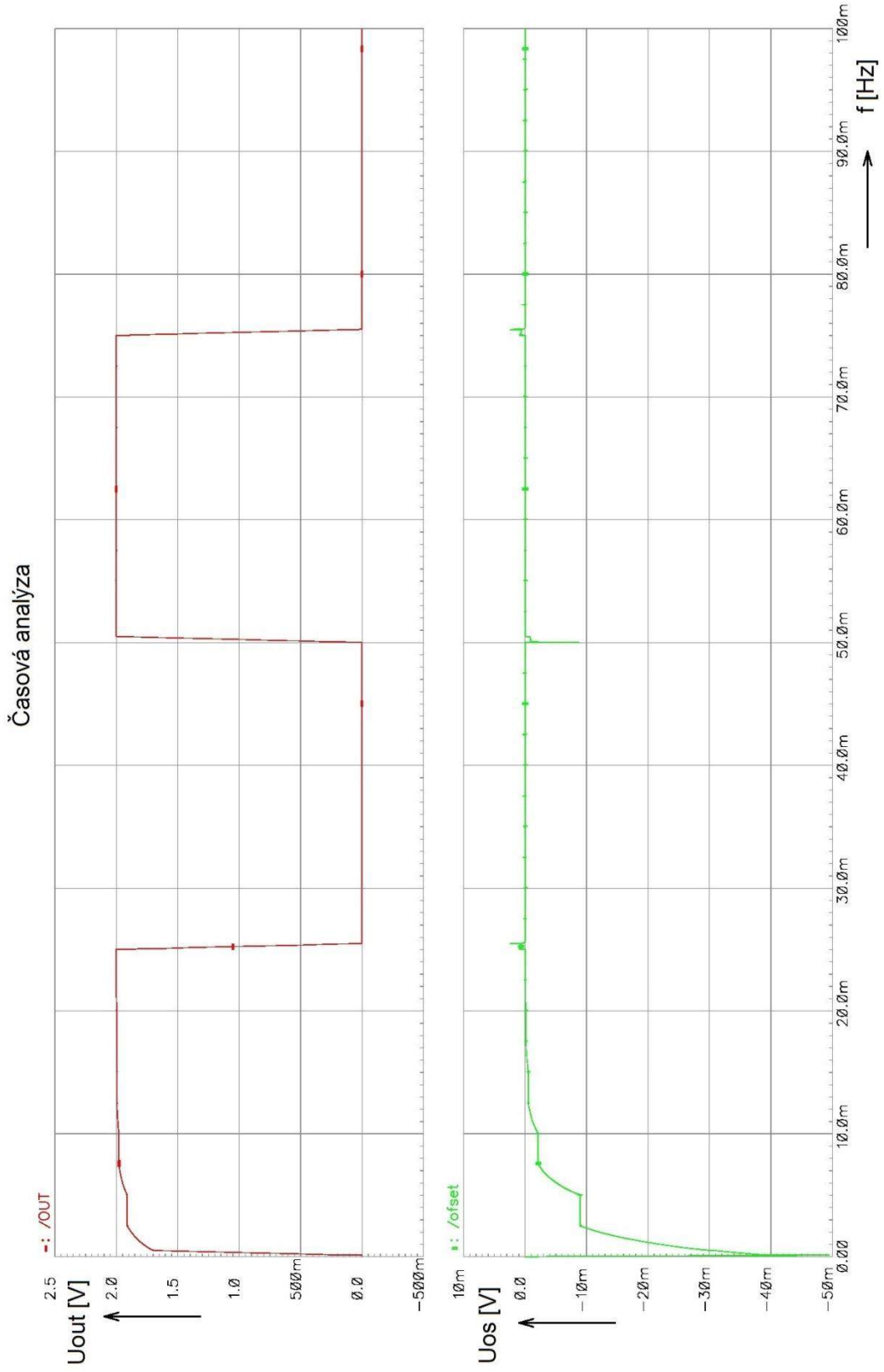
Příloha 6: Závislost systematického ofsetu na vstupním souhlasném napětí



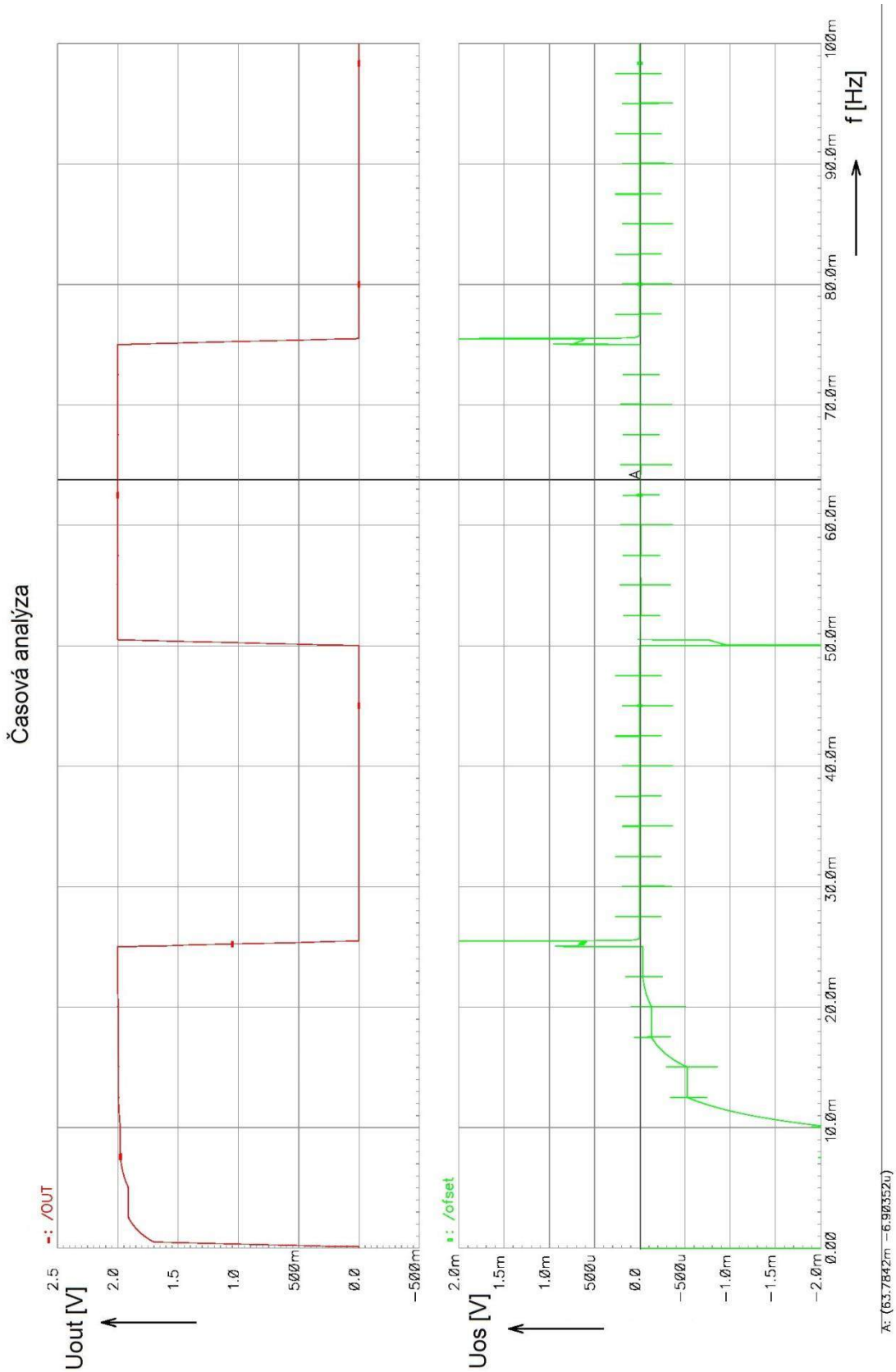
Příloha 7: Závislost systematického ofsetu na vstupním souhlasném napětí (corner analýza)



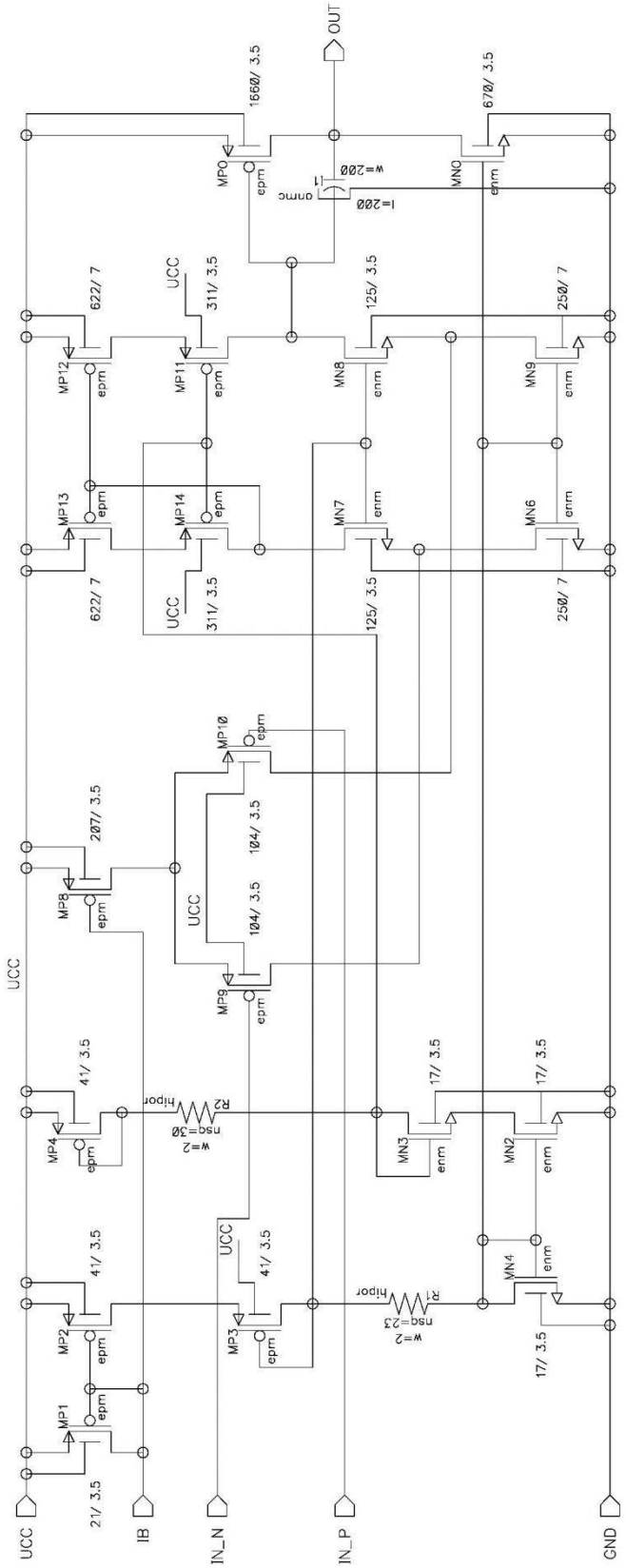
Příloha 8: Časová analýza (kompenzace ofsetu 20mV)



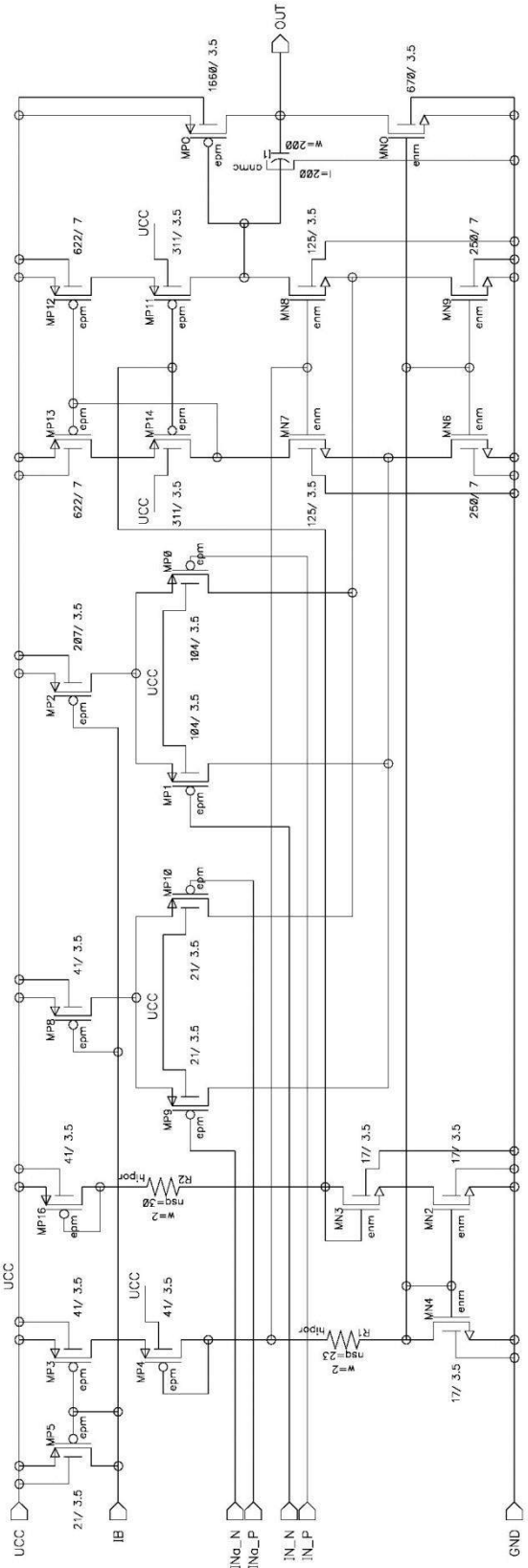
Příloha 9: Časová analýza (kompenzace ofsetu 20mV – detail)



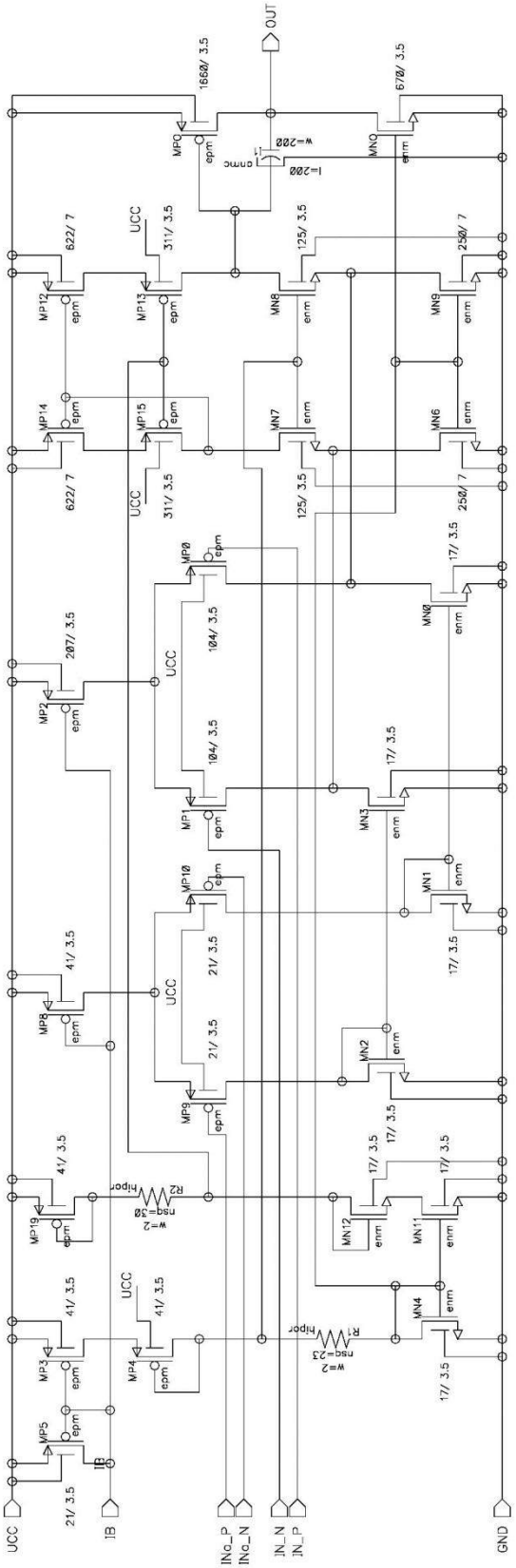
Příloha 10: Standartní OZ



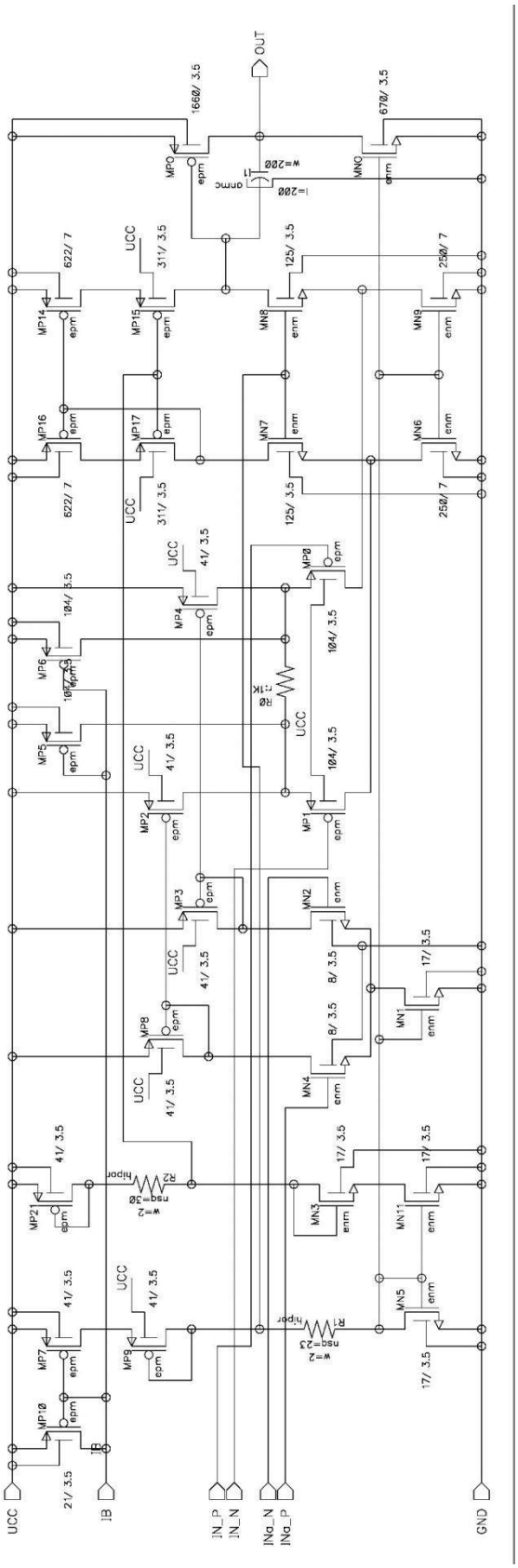
Příloha 11: OZ – řešení 1



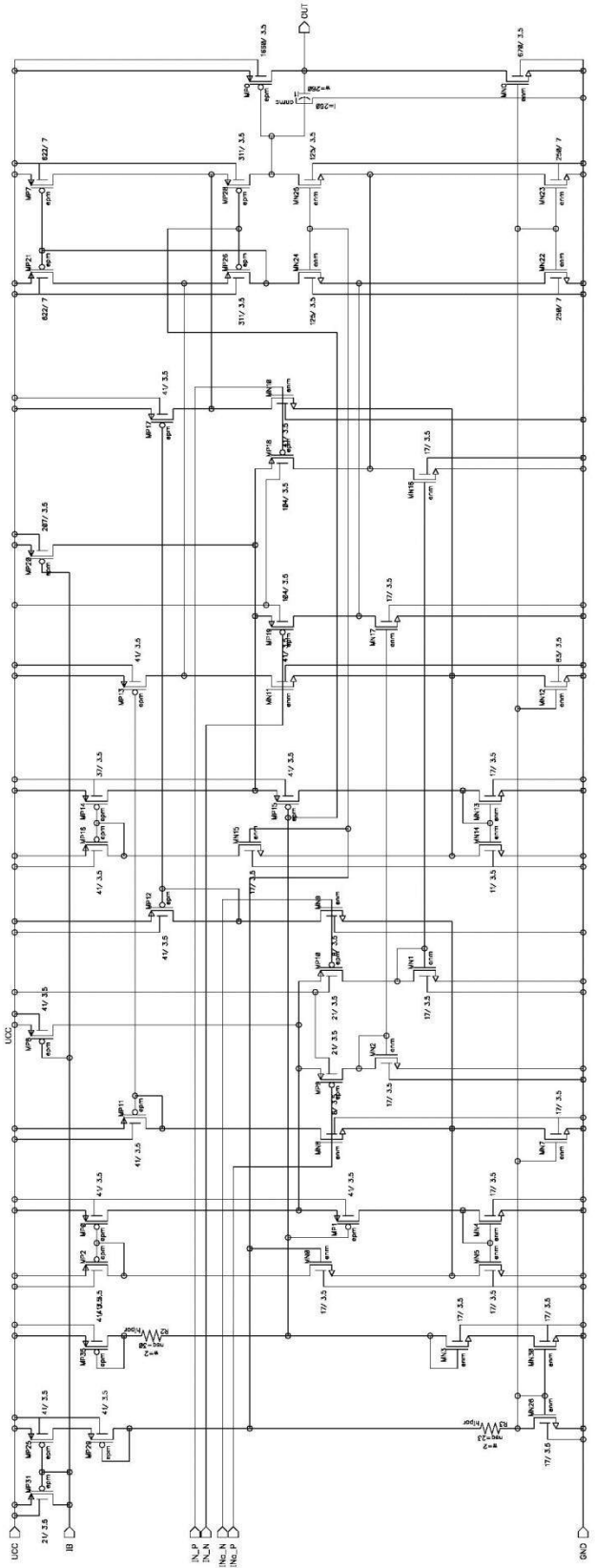
Příloha 12: OZ – řešení 2



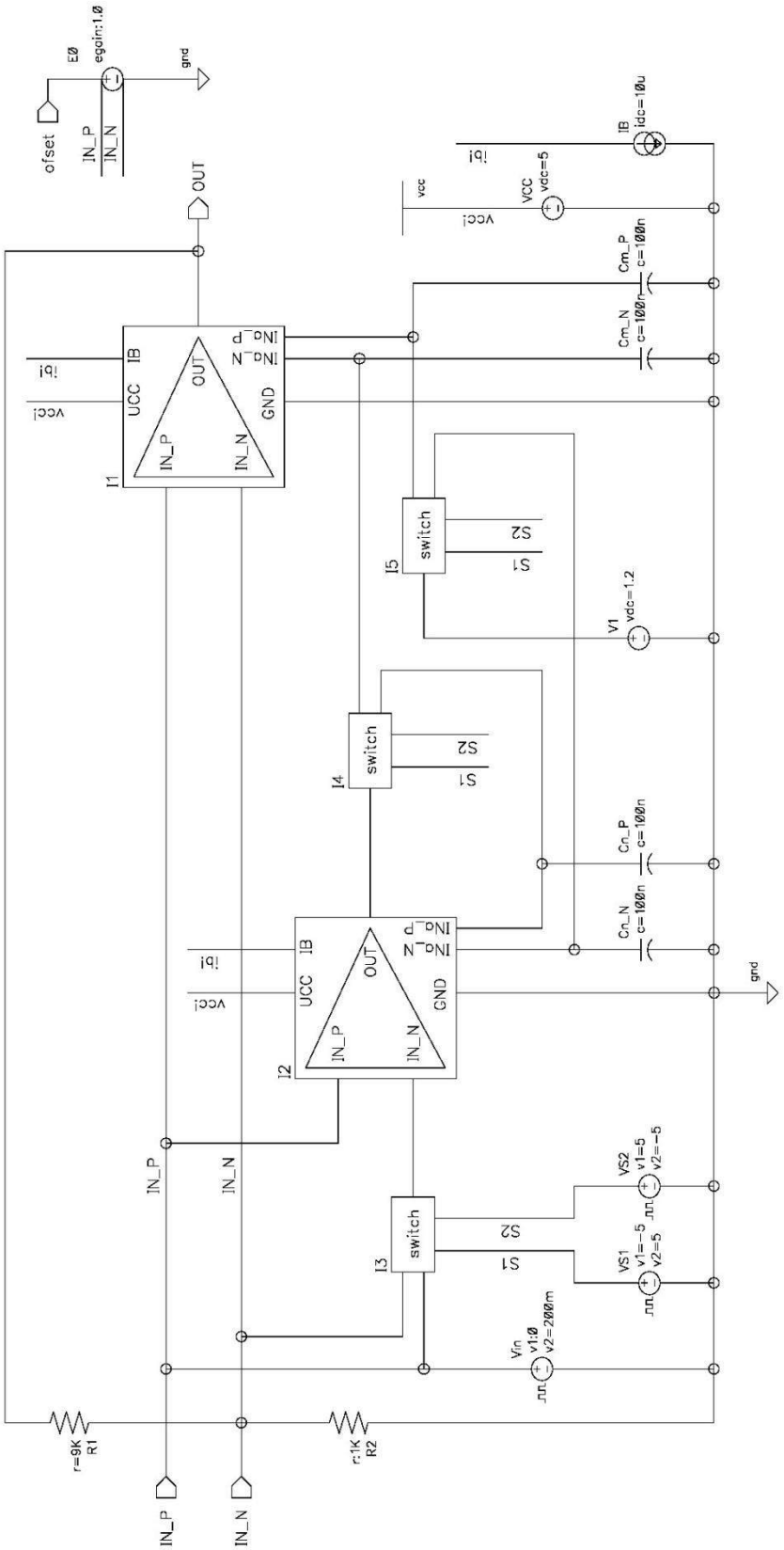
Příloha 13: OZ – řešení 3



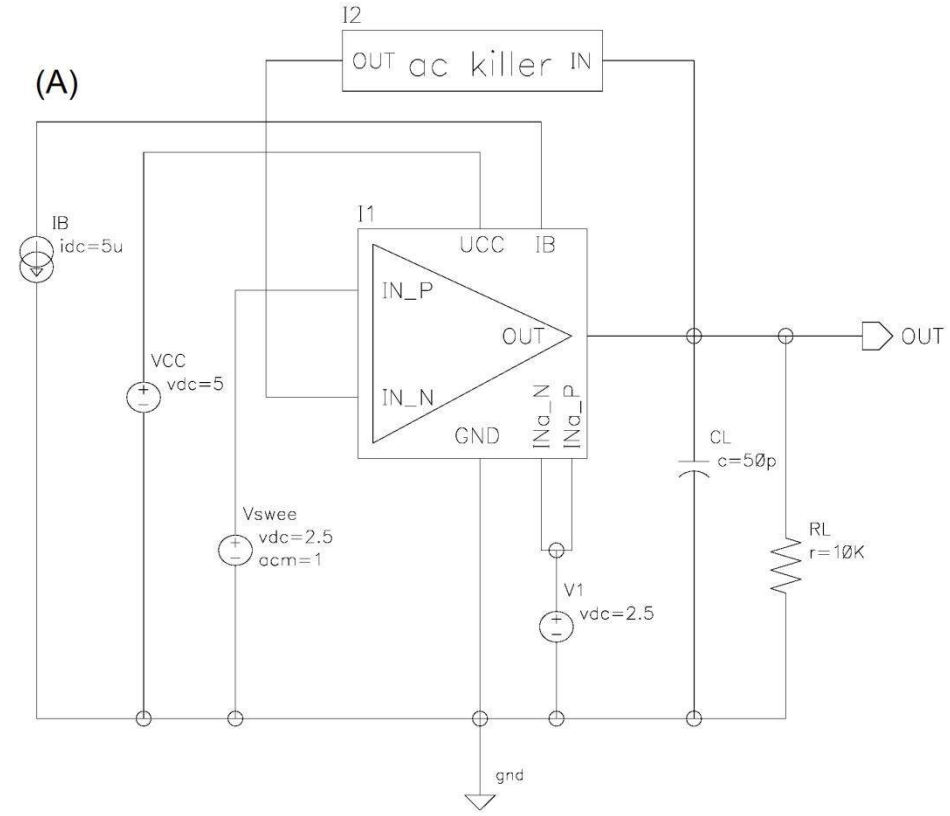
Příloha 14: OZ – řešení rail to rail

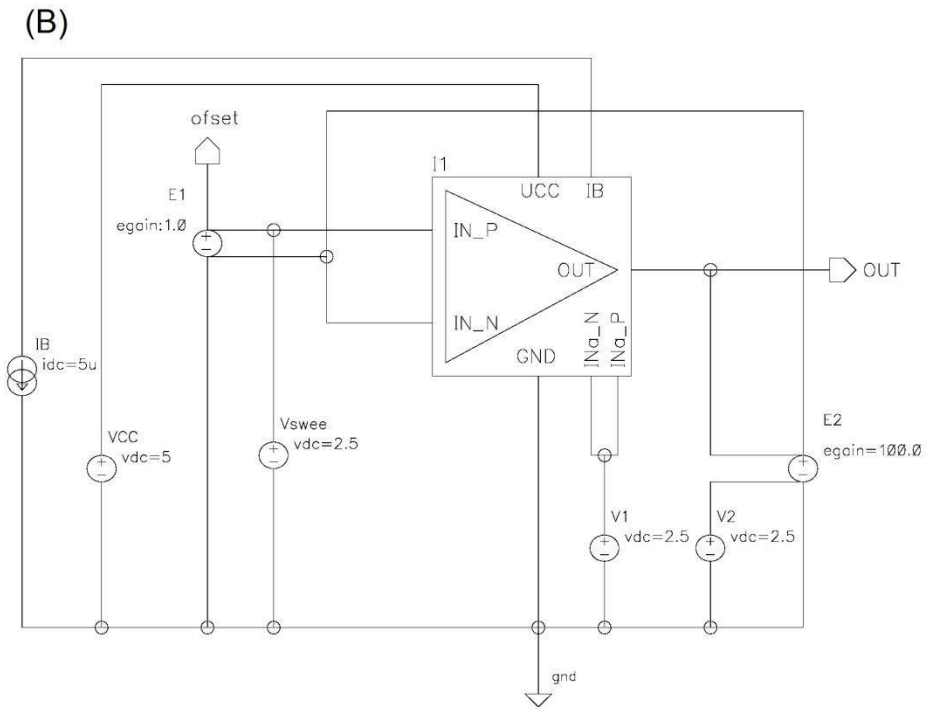
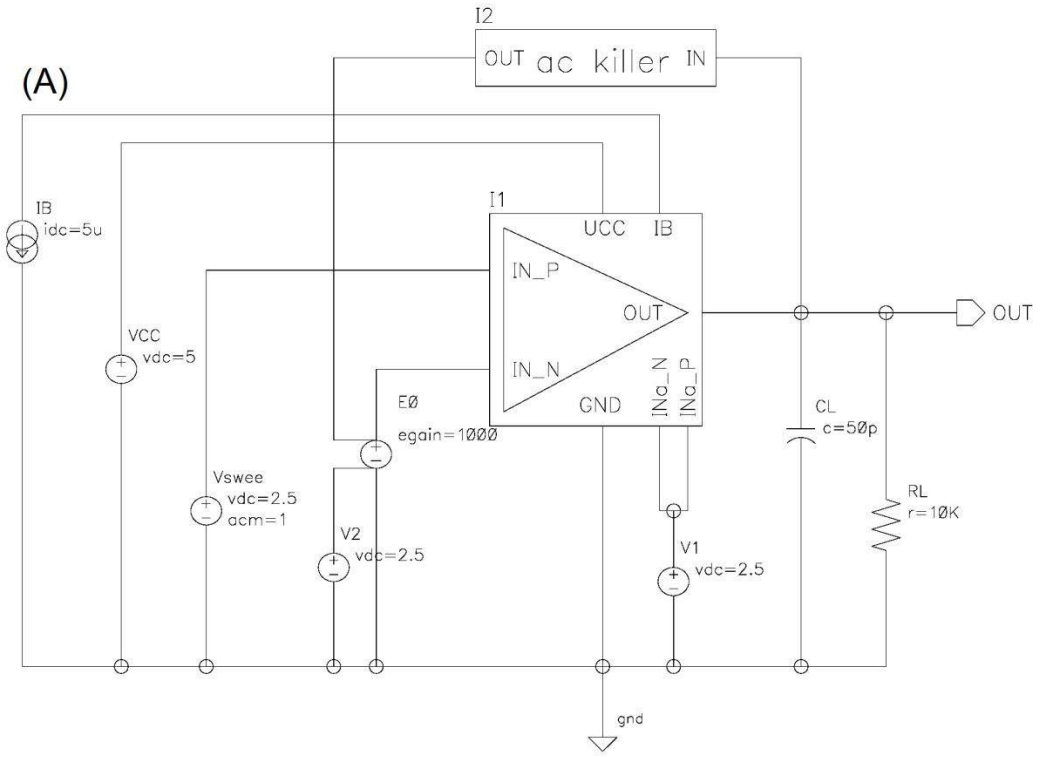
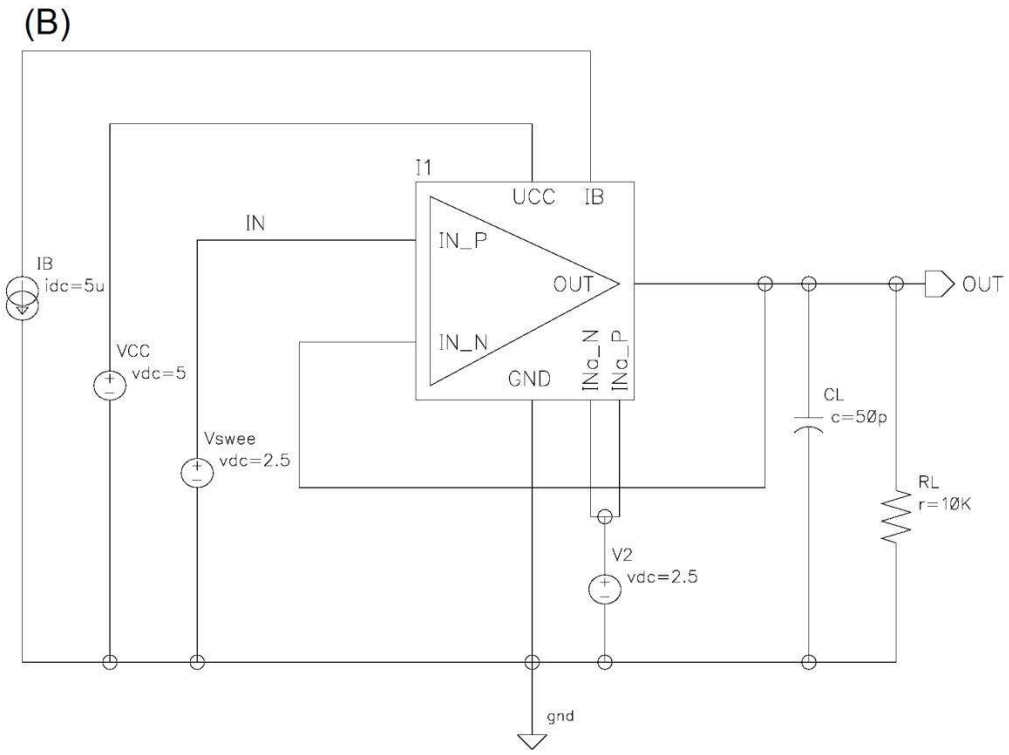


Příloha 15: Autokompenzační zesilovač



Příloha 16: (A) zapojení pro AC analýzu, (B) zapojení pro měření ofsetu





Příloha 17: (A) zapojení pro měření závislosti zesílení, (B) zapojení pro měření výstupního rozsahu