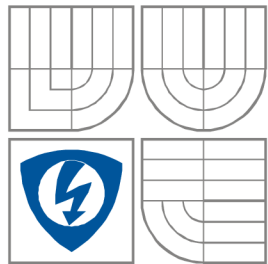


VYSOKÉ UČENÍ TECHNICKÉ V  
BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA ELEKTROTECHNIKY A  
KOMUNIKAČNÍCH  
TECHNOLOGIÍ

ÚSTAV RADIOELEKTRONIKY

FACULTY OF ELECTRICAL ENGINEERING AND  
COMMUNICATION

DEPARTMENT OF RADIO ELECTRONICS

## Realizace jednoduchých aktivních prvků s komerčně dostupnými BJT/MOS poli

Realization of simple active elements employing commercially available BJT/MOS arrays

DIPLOMOVÁ PRÁCE

MASTER'S THESIS

AUTOR PRÁCE

AUTHOR

Jaroslav Vyčítal

VEDOUCÍ PRÁCE

SUPERVISOR

Ing. Roman Šotner, Ph.D.

BRNO, 2016



# Diplomová práce

magisterský navazující studijní obor **Elektronika a sdělovací technika**  
Ústav radioelektroniky

**Student:** Bc. Jaroslav Vyčítal

**ID:** 110415

**Ročník:** 2

**Akademický rok:** 2015/16

## NÁZEV TÉMATU:

**Realizace jednoduchých aktivních prvků s komerčně dostupnými BJT/MOS poli**

## POKYNY PRO VYPRACOVÁNÍ:

Seznamte se s analogovými stavebními bloky (diferenční pár, proudové zrcadlo, ...). Prověřte možnosti jejich realizací současnou diskretní součástkovou základnou a vypracujte přehled dostupných integrovaných obvodů. Navrhněte 4 typy jednoduchých aktivních prvků s fideletním parametrem a teoretické výpočty ověřte simulacemi s dostupnými modely (či zjednodušené modely vytvořte). Navrhněte experimentální prototypy (DPS) na bázi BJT HFA3127/3128 a MOS ALD1106/1107.

Experimentální prototypy vyrobte a porovnejte výsledky experimentů s předpoklady a simulacemi. Zaměřte se na spotřebu, dynamiku, linearitu, kmitočtové vlastnosti, offset a stejnosměrnou přesnost, atd. Navržené struktury vhodně aplikujte.

## DOPORUČENÁ LITERATURA:

[1] RAZAVI, B. Design of Analog CMOS Integrated Circuits. New York: McGraw-Hill, 2001.

[2] ALD1106/1116 Quad/dual N-channel matched pair mosfet array (datasheet) [online]. Sunnyvale, CA, US: Advanced Linear Devices Inc., 2012 – [cit. 6. května 2014]. Dostupné na [www: http://www.aldinc.com/pdf/ALD1116.pdf](http://www.aldinc.com/pdf/ALD1116.pdf)

**Termín zadání:** 8.2.2016

**Termín odevzdání:** 16.8.2016

**Vedoucí práce:** Ing. Roman Šotner, Ph.D.

**Konzultant diplomové práce:**

**prof. Ing. Tomáš Kratochvíl, Ph.D., předseda oborové rady**

## UPOZORNĚNÍ:

Autor diplomové práce nesmí při vytváření diplomové práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb.

## **ABSTRAKT**

Předmětem práce je seznámení se z funkcí proudového zrcadla a diferenčního páru. Následně pochopení a odsimulování jednoduchých obvodů složených z těchto obvodů. Výsledky simulací a měření jsou v kapitole 5, ve které jsou rovněž uvedeny schémata simulovaných a měřených obvodů.

## **KLÍČOVÁ SLOVA**

Proudové zrcadlo, diferenční pár, jednoduchý operační zesilovač, pracovní režimy tranzistorů, dvojestupňový ota.

## **ABSTRACT**

The subject of the work is an introduction to the functions of the current mirror and differential pair. Subsequently understanding and simulated simple circuits composed of these circuits. The results of simulations and measurements are in Chapter 5, which are also included diagrams measured and simulated circuits

## **KEYWORDS**

Current mirror, differential pair, simple operational amplifier, transistors operating modes, two-stages OTA.

Vyčítal Jaroslav. *Realizace jednoduchých aktivních prvků s komerčně dostupnými BJT/MOS poli.* Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav radioelektroniky, 2016. 65 s., Diplomová práce. Vedoucí práce: Ing. Roman Šotner, Ph.D

# PROHLÁŠENÍ

Prohlašuji, že svou diplomovou práci na téma Realizace jednoduchých aktivních prvků s komerčně dostupnými BJT/MOS poli. jsem vypracoval samostatně pod vedením vedoucího diplomové práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této diplomové práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a/nebo majetkových a jsem si plně vědom následků porušení ustanovení § 11 a následujících zákona č. 121/2000 Sb., o právu autorském, o právech souvisejících s právem autorským a o změně některých zákonů (autorský zákon), ve znění pozdějších předpisů, včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb.

V Brně dne .....

.....

(podpis autora)

Výzkum popsáný v této diplomové práci byl realizován v laboratořích podpořených z projektu SIX; registrační číslo CZ.1.05/2.1.00/03.0072, operační program Výzkum a vývoj pro inovace.

# OBSAH

<b>1</b>	<b>Bipolární tranzistor</b>	<b>13</b>
1.1	Bipolární tranzistor v aktivním módu .....	13
1.2	Parametry bipolárního tranzistoru .....	14
1.3	Výstupní charakteristika tranzistoru .....	14
<b>2</b>	<b>Polem řízený tranzistor</b>	<b>15</b>
2.1	Pracovní oblasti tranzistoru mosfet.....	16
2.2	Parametry tranzistoru mos .....	17
<b>3</b>	<b>Proudová zrcadla</b>	<b>18</b>
<b>4</b>	<b>Diferenční pár</b>	<b>19</b>
<b>5</b>	<b>Simulační modely</b>	<b>21</b>
5.1	Srovnání parametrů modelu a skutečnosti pro tranzistor CMOS .....	21
5.2	Srovnání parametrů modelu a skutečnosti pro bipolární tranzistor (pole HFA3127) 25	
<b>6</b>	<b>Diferenční pár</b>	<b>27</b>
6.1	Diferenční pár složený z tranzistorů NMOS(pole ALD1106).....	27
A	Návrh CMOS - simulace.....	27
B	Výsledky měření CMOS.....	28
C	Rozdíly mezi měřením a simulací .....	30
6.2	Diferenční pár složený z bipolárních tranzistorů, pole HFA3127 .....	30
A	Návrh BJT - simulace .....	31
B	Výsledky měření BJT .....	33
C	Srovnání rozdílů simulace a měření.....	34
<b>7</b>	<b>OTA-operational transconductance amplifier</b>	<b>35</b>
7.1	OTA s mos tranzistory z polí ALD1106 a ALD1107.....	35
A	Návrh CMOS- simulace: .....	35
B	Výsledky měření .....	37
C	Rozdíly mezi simulací a měřením .....	39
7.2	OTA realizovaný pomocí bipolárních tranzistorů z polí HFA3127 a	

HFA3128	39	
A	Návrh BJT-simulace .....	40
B	Výsledky měření .....	42
C	Srovnání simulace a měření .....	43
7.3	Možná aplikace OTA-komparátor .....	44
<b>8</b>	<b>Jednoduchý operační zesilovač</b>	<b>44</b>
8.1	OZ složený z mos tranzistorů (ALD1106,ALD1106) .....	44
A	Návrh CMOS-simulace.....	44
B	Výsledky měření .....	46
C	Srovnání měření a simulace .....	48
8.2	OZ složený z bipolárních tranzistorů (pole HFA3127 a HFA3128) .....	49
A	Návrh BJT-simulace .....	49
B	Měření na OZ .....	51
C	Srovnání měření a simulace .....	53
<b>9</b>	<b>Diskuze problémů simulace a měření</b>	<b>53</b>
<b>10</b>	<b>Závěr</b>	<b>54</b>
A	Přílohy.....	56
A.1	Zapojení experimentální desky sestavené pro diferenční pár, pole HFA3127	56
A.2	Deska plošného spoje diferenčního páru HFA3127, strana součástek osazení	57
A.3	Deska plošného spoje diferenčního páru HFA3127, strana součástek(top)	57
A.4	Deska plošného spoje diferenčního páru HFA3127, strana spojů(bottom)	58
A.5	Schéma zapojení experimentální desky pro OTA složený z polí HFA3127 a HFA3128.....	59
A.6	Osazení desky OTA .....	60
A.7	Deska plošného spoje OTA strana součástek(top) .....	60
A.8	Deska plošného spoje jednoduchého OTA strana spojů(bottom).....	61
A.9	Schéma zapojení jednoduchého OZ složeného z polí HFA3127 a HFA3128	62
A.10	Deska plošného spoje OZ, strana součástek osazení .....	63
A.11	Deska plošného spoje OZ, strana součástek(top) .....	63
A.12	Deska plošného spoje OZ, strana spojů(bottom).....	64



# SEZNAM OBRÁZKŮ

Obr. 1.1-struktura NPN tranzistoru.....	13
Obr. 1.2-výstupní charakteristika tranzistoru .....	15
Obr. 2.1-řez strukturou tranzistoru NMOS .....	15
Obr. 2.2-Výstupní charakteristiky tranzistoru NMOS.....	16
Obr. 3.1-Jednoduché proudové zrcadlo .....	18
Obr. 3.2-průběh vstupního a výstupního proudu v závislosti na napětí $U_{ds}$ .....	19
Obr. 4.1-diferenční zesilovač s bipolárními tranzistory .....	20
Obr. 4.2-charakteristika diferenčního páru .....	20
Obr. 5.1-Závislost $I_D$ na $U_{GS}$ tranzistoru z pole ALD1106 .....	21
Obr. 5.2-Diodové zapojení tranzistoru z pole ALD1106.....	22
Obr. 5.3-Výstupní charakteristiky tranzistoru s pole ALD1106.....	22
Obr. 5.4- Závislost $I_D$ na $U_{GS}$ tranzistoru z pole ALD1107 .....	23
Obr. 5.5-charakteristika pro diodové zapojení tranzistoru z pole ALD1107.....	23
Obr. 5.6-Výstupní charakteristiky tranzistoru z pole ALD1107 .....	24
Obr. 5.7-Závislost kolektorového proudu na napětí báze-emitor HFA3127 .....	25
Obr. 5.8- Závislost kolektorového proudu na napětí báze-emitor HFA3128 .....	25
Obr. 5.9-Výstupní charakteristiky bipolárního tranzistoru z pole HFA3127, srovnání modelu a výsledků měření .....	26
Obr. 6.1-simulace pracovního bodu Pspice, obvod složený s tranzistorů NMOS.....	27
Obr. 6.2-Pracovní bod změřeno(černě) a doloženo výpočtem(červeně) pro diferenční pár ALD1106 .....	28
Obr. 6.3-Změna výstupního napětí při rozmitání vstupního napětí diferenční pár ALD1106 .....	28
Obr. 6.4-závislost rozdílu výstupních napětí na rozdílu vstupních pro diferenční pár složený z ALD1106 .....	29
Obr. 6.5-závislost výstupního napětí na frekvenci simulováno pro diferenční pár ALD1106 .....	29
Obr. 6.6- fázové chování měřeného obvodu změřeno pro diferenční pár ALD1106 .....	30
Obr. 6.7-Obrázek experimentální desky diferenčního páru.....	31
Obr. 6.8-Pracovní bod odsimulováno pro diferenční pár s HFA3127.....	31
Obr. 6.9- změny výstupních napětí při rozmitání vstupního napětí pro pole HFA3127 .....	32
Obr. 6.10- závislost rozdílu výstupního napětí na rozdílu vstupních napětí pro tranzistor z pole HFA3127.....	32

Obr. 6.11-frekvenční závislost rozdílů výstupního napětí pro tranzistor z pole HFA3127 .....	33
Obr. 6.12-Rozvažování diferenčního páru s poli HFA3127 .....	33
Obr. 6.13-frekvenční závislost rozdílů výstupních napětí diferenčního páru, změřeno .	34
Obr. 6.14-fázové chování diferenčního páru složeného z bipolárních tranzistorů .....	34
Obr. 7.1- Pracovní bod jednoduchého OTA složený z mos tranzistorů simulace Pspice(červeně) a výpočet pro simulaci(černě) .....	35
Obr. 7.2- závislost výstupního proudu na rozdílu vstupních napětí OTA realizovaného pomocí mos tranzistorů simulace .....	36
Obr. 7.3-Závislost výstupního proudu na frekvenci OTA, odsimulováno pro více pracovních proudů .....	36
Obr. 7.4- pracovní bod jednoduchého OTA s mos tranzistory změřeno(černě) výpočet pro měření (červeně).....	37
Obr. 7.5-Závislost výstupního napětí na změně vstupního napětí OTA realizovaným mos tranzistory změřeno .....	37
Obr. 7.6-závislost výstupního proudu OTA na frekvenci měřeno pro několik biasovacích proudů .....	38
Obr. 7.7-Fázové chování OTA, měřeno pro několik biasovacích proudů .....	38
Obr. 7.8-Experimentální deska OTA složeného z polí HFA3127 a HFA312 .....	39
Obr. 7.9-simulovaný pracovní bod pro OTA složený z bipolárních tranzistorů simulace černě, výpočet červeně.....	40
Obr. 7.10-Závislost výstupního proudu OTA na rozdílu vstupních napětí simulace .....	41
Obr. 7.11-závislost výstupního proudu na frekvenci OTA složeného z bipolárních tranzistorů simulace .....	41
Obr. 7.12-změřený pracovní bod pro ota složený z polí HFA3127 a HFA3128 .....	42
Obr. 7.13-převodní charakteristika OTA složeného z bipolárních tranzistorů pole HFA3127 a HFA3128 změřeno pro tři biasovací proudy.....	42
Obr. 7.14-frekvenční závislost výstupního proudu OTA složeného z bipolárních tranzistorů, měřeno pro tři různé biasovací proudy .....	43
Obr. 7.15-fázové chování OTA složeného z bipolárních tranzistorů, měřeno pro tři biasovací proudy .....	43
Obr. 7.16-Ota jako napěťový komparátor překlápějící se mezi dvěma úrovněmi .....	44
Obr. 8.1-OZ pracovní bod simulace(černě) vypočteno(červeně) pro mos tranzistory ...	44
Obr. 8.2-závislost výstupního napětí na změně vstupního napětí simulace pro oz složený z mos tranzistorů .....	45
Obr. 8.3-frekvenční závislost výstupního napětí oz složeného z mos tranzistorů, simulováno.....	45
Obr. 8.4-OZ měřeno(černě) výpočet(červeně) pro mos tranzistory .....	46

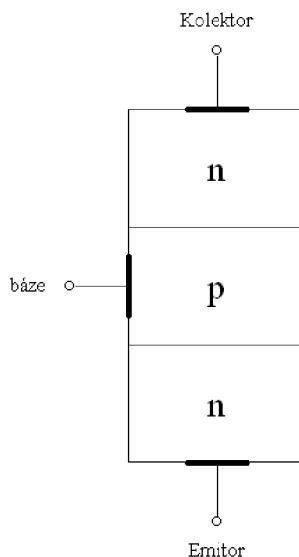
Obr. 8.5-závislost výstupního napětí na změně vstupního OZ složeného z mos tranzistorů .....	46
Obr. 8.6-Frekvenční závislost výstupního napětí OZ složeného z mos tranzistorů, měřeno pro zesílení $A=1$ a $A=10$ , změřeno .....	47
Obr. 8.7-fázové chování dvojstupňového OTA složeného z mos tranzistorů změřeno .	47
Obr. 8.8-frekvenční závislost výstupního napětí při otevřené smyčce zpětné vazby $A > \infty$ , měřeno pro OZ složený z mos tranzistorů .....	48
Obr. 8.9-experimentální deska OZ pro pole HFA3127 a HFA3128 .....	49
Obr. 8.10-navržený pracovní bod OZ složeného z BJT, simulace Pspice(černě) výpočet pro simulaci(červeně) .....	49
Obr. 8.11-závislost výstupního napětí na rozdílu vstupních napětí OZ.....	50
Obr. 8.12-frekvenční charakteristika jednoduchého operačního zesilovače pro $A > \infty$ , simulace .....	50
Obr. 8.13-nastavený pracovní bod, OZ složený z bipolárních tranzistorů .....	51
Obr. 8.14-převodní charakteristika OZ složený z bipolárních tranzistorů, měřeno .....	51
Obr. 8.15-frekvenční závislost výstupního napětí OZ složeného z bipolárních tranzistorů, měřeno pro tři hodnoty zesílení .....	52
Obr. 8.16-frekvenční závislost OZ pro otevřenou smyčku zpětné vazby, OZ sestaven z bipolárních tranzistorů, změřeno.....	52

# ÚVOD

Tato práce rozebírá využití tranzistorových polí k realizaci jednoduchých obvodů, jako jsou: proudová zrcadla, diferenční pár, operační zesilovač složený z předchozích prvků. Zadané obvody jsou realizovány pomocí integrovaných obvodů HFA3127(npn), HFA3128(pnp), ALD1106(NMOS) a ALD1107(PMOS). K nevýhodám těchto obvodů patří to že nelze měnit příliš parametrů dá se měnit pouze napájecí napětí a pracovní proud. Mezi výhody patří: že obvody jsou rychle sestavené, jsou relativně levné. Předmětem práce je pochopení funkce obvodů, odsimulování chování těchto obvodů z různých hledisek (střídavá analýza, stejnosměrná analýza, pracovní bod). Simulace byly provedeny v programu Pspice. Dále je předmětem práce navrhnout desky plošných spojů pro výše uvedené obvody a na deskách provést experimentální měření a ověřit výsledky simulací či teoretické předpoklady.

# 1 BIPOLÁRNÍ TRANZISTOR

Bipolární tranzistor se skládá z polovodičů N a P, a to buď v kombinaci NPN nebo PNP. V tomto pořadí jsou i fyzicky vrstvy na sobě viz. Obr. 1.1, jednotlivé vývody jsou pojmenovány jako kolektor, emitor, báze.



Obr. 1.1-struktura NPN tranzistoru

Ve skutečnosti nelze zaměňovat emitor a kolektor jak by se z obrázku mohlo zdát, ne tedy ve většině aplikací ke kterým se tranzistor používá. Emitor ve skutečnosti více dopován (obsahuje více volných nosičů) báze je tenká.

## 1.1 Bipolární tranzistor v aktivním módu

Aby byl NPN tranzistor v aktivním módu musí být na bázi tranzistoru vyšší napětí než na emitoru, a na kolektoru musí být vyšší napětí než na bázi. Co tento stav tedy znamená? přechod báze emitor přejde do otevřeného stavu, zatímco přechod kolektor báze je uzavřen. Takže malým množstvím děr vstupujícím do báze způsobíme tok elektronů z emitoru do báze, ovšem protože báze je tenká elektrony snadno překonají depletiční vrstvu přechodu kolektor báze která je závěrně polarizována. Proto se tranzistor chová tak že malým bázovým proudem řídíme velký proud kolektorový.

V aktivním režimu platí pro proudy jednotlivými elektrodami vztahy[1]:

$$I_C = I_S \exp \frac{V_{BE}}{V_T} \quad (1.1),$$

$$I_B = \frac{1}{\beta} I_S \exp \frac{V_{BE}}{V_T} \quad (1.2),$$

$$I_E = \frac{\beta + 1}{\beta} I_S \exp \frac{V_{BE}}{V_T} \quad (1.3),$$

Kde,  $\beta$  je proudový zesilovací činitel někdy označovaný jako  $h_{21e}$ ,  $V_{BE}$  napětí mezi bází a emitorem,  $V_T = \frac{kT}{q} = 26mV$ ,

$$I_S = \frac{A_E q D_n n_i^2}{N_B W_B} \quad (1.4),$$

Kde  $A_E$  je plocha přechodu,  $D_n$  je difúzní konstanta,  $n_i^2$  je hustota nosiče,  $W_B$  je tloušťka báze,  $q$  je náboj elektronu

## 1.2 Parametry bipolárního tranzistoru

Při zkoumání chování tranzistoru nás zajímá jak jej srovnat s jiným tranzistorem. Víme, že tranzistor v aktivním režimu se chová jako napětím řízený zdroj proudu. No, a pokud nás zajímá jak dobře tranzistor tento převod provádí, můžeme tranzistory porovnat pomocí parametru jež nazýváme **transkonduktance**. viz. (1.5).a(1.6), tyto rovnice byly převzaty z[1],[3].

$$g_m = \frac{\Delta I_C}{\Delta U_{BE}} \quad (1.5),$$

$$g_m = \frac{I_C}{U_T} \quad (1.6),$$

**Vstupní odpor** je definován jako:

$$r_{\Pi} = \frac{\beta_0}{g_m} \quad (1.7),$$

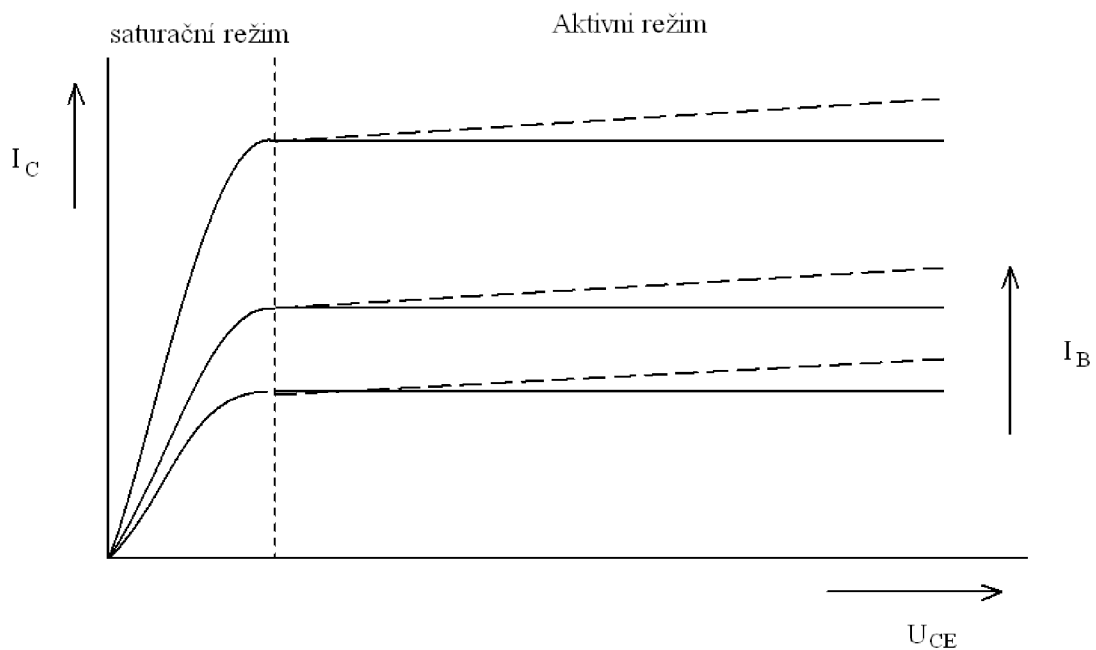
**Výstupní odpor:**

$$r_o = \frac{U_{EARLY}}{I_C} \quad (1.8),$$

Pozn. Převzato z [3]

## 1.3 Výstupní charakteristika tranzistoru

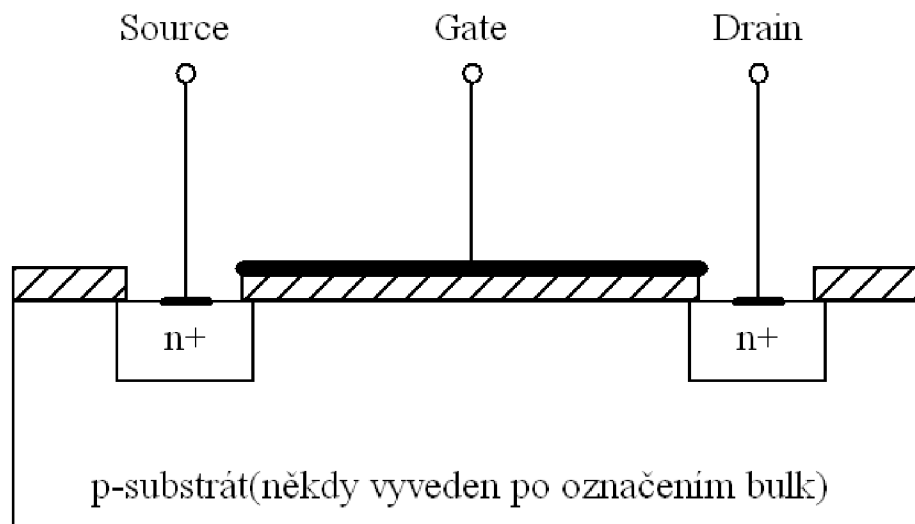
Výstupní charakteristika tranzistoru je vidět na Obr. 1.2. Pro naše účely budeme tranzistor provozovat v aktivním režimu. Čárkovaná čára na obrázku znázorňuje vliv earlyho jevu.



Obr. 1.2-výstupní charakteristika tranzistoru

## 2 POLEM ŘÍZENÝ TRANZISTOR

Tranzistor MOSFET (Metal Oxide Semiconductor Field Effect Transistor) je tranzistor řízený elektrickým polem. Struktura tranzistoru je na Obr. 2.1.



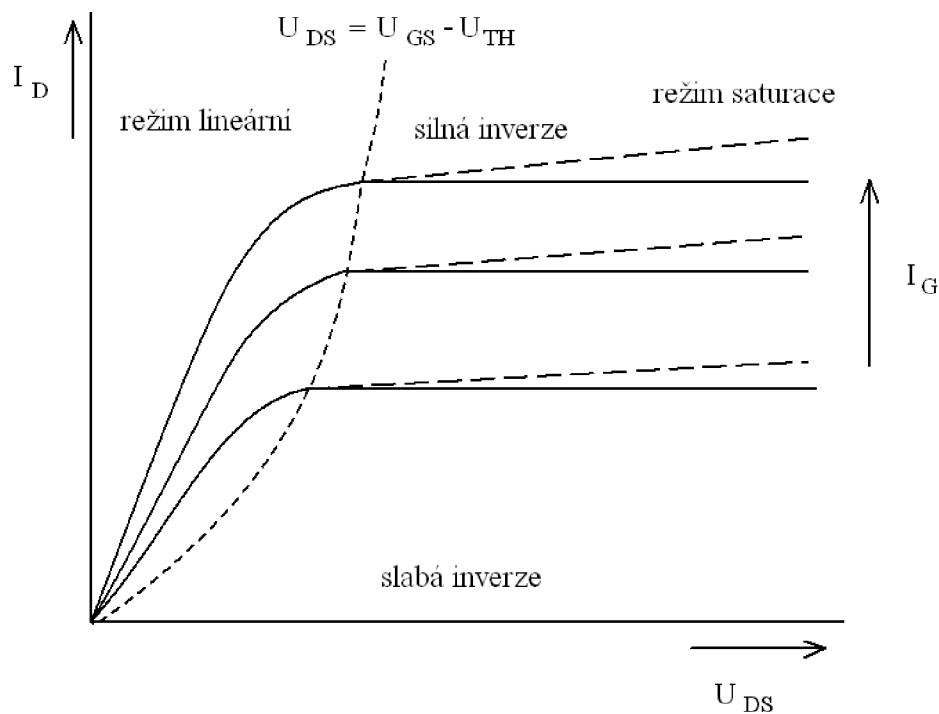
Obr. 2.1-řez strukturou tranzistoru NMOS

Popis struktury tranzistoru je následující, elektrody source a drain jsou tvořeny silně dopovanými polovodiči typu N, elektroda gate je izolována od

substrátu (polovodič typu P-bulk) vrstvou oxidu křemíku  $\text{SiO}_2$  (na obrázku představuje vyšrafovanou plochu. Připojíme-li nyní kladné napětí mezi gate a source větší než je prahové napětí  $U_{th}$  vytvoří se mezi elektrodou source a drain vodivý kanál (Po přivedení napětí  $U_{GS} > U_{TH0}$  na elektrodu gate jsou přitaženy minoritní nosiče v p-substrátu - elektrony a odpuzeny majoritní nosiče - díry. Dojde tedy k vytvoření indukovaného n-kanálu pod hradlem a zároveň k vytvoření depleční oblasti). Výše popsaný proces platí pro tranzistor NMOS u tranzistoru PMOS by platil postup obdobný byly by zaměněny polovodiče P a N a napětí  $U_{GS}$  by mělo opačnou polaritu.

## 2.1 Pracovní oblasti tranzistoru mosfet

Tranzistor NMOS má v podstatě tři pracovní oblasti režim zahrazení, režim lineární a režim saturace. Tyto režimy můžeme vidět na výstupních charakteristikách viz. Obr. 2.2..



Obr. 2.2-Výstupní charakteristiky tranzistoru NMOS

**Režim lineární**-( $U_{GS} \geq U_{DS} + U_{TH0}$ ) jedná se o oblast nízkých napětí  $U_{DS}$ . V této oblasti se tranzistor chová jako rezistor řízený napětím  $U_{GS}$ . V této konfiguraci se užívá především jako spínač pro analogové i digitální aplikace a jako součást analogového děliče

**Režim saturace**-( $U_{TH0} \leq U_{GS} < U_{DS} + U_{TH0}$ ) výstupní proud je konstantní, nemění se se změnou  $U_{DS}$  (ve skutečnosti proud mírně poroste díky efektu modulace délky kanálu-na obr 2.2. znázorněno přerušovanou čarou). Tato oblast bývá využívána k zesilování signálů.

**Režim zahrazení**-( $U_{GS} < U_{TH0}$ )-není vytvořen vodivý kanál, tranzistor nevede.



## 2.2 Parametry tranzistoru mos

**Transkonduktanční parametr – KP** je vlastnost procesu. Jeho jednotka je  $A/V^2$  Platí:

$$KP = \mu_0 \cdot C_{OX} \quad (2.1),$$

kde  $\mu_0$  je pohyblivost nosičů pro n-kanál(u NMOS) a  $C_{OX}$  kapacita oxidu.

**Transkonduktance  $g_m$**  – popisuje změnu výstupního proudu  $I_D$  v závislosti na  $U_{GS}$  při konstantním  $U_{DS}$ . V lineárním režimu je transkonduktance přímo úměrná napětí  $U_{DS}$ . V saturačním režimu je  $g_m$  konstantní a je dána rovnicí 2.2. Převzato z [2].

$$g_m = KP \cdot \frac{W}{L} (U_{GS} - U_{TH}) = \sqrt{2I_D KP \frac{W}{L}} = \frac{2I_D}{(U_{GS} - U_{TH})} \quad (2.2),$$

Pozn. Jednotkou transkonduktance je  $A/V = \Omega^{-1} = S$  Tento vztah platí pro silnou inverzi.

**Prahové napětí  $U_{TH}$** - je to napětí na elektrodě gate při jehož dosažení vzniká vodivý kanál mezi elektrody drain a source, zároveň se začíná dramaticky měnit vodivost tohoto kanálu. Pokud  $U_{SB}(\text{source-bulk}) = 0$  platí:

$$U_{TH} = U_{TH0} \quad (2.3).$$

Pomocí napětí  $U_{SB}$  lze měnit prahové napětí tranzistoru. Potenciál mezi source a bulk mění šířku depletiční vrstvy a tím také mění napětí na oxidu (díky změnám náboje v depletiční vrstvě)

**Modulace délky kanálu  $\lambda$**  -je způsobena nárůstem šířky depletiční vrstvy kolem oblasti drain vlivem zvýšení napětí na této elektrodě. Výsledkem je zkrácení délky kanálu a nárůst proudu drainem ( $I_D$ ). Na Obr. 2.2 je vidět, že v režimu saturace (vlivem modulace délky kanálu) není proud konstantní, ale mírně roste(přerušovaná čára).

**Výstupní odpor  $r_{out}$  ( $r_{DS}$ )** -v režimu saturace je v ideálním případě nekonečný. Vlivem modulace délky kanálu však dosahuje konečných hodnot viz. 2.4.

$$r_{OUT} = \frac{1}{\lambda I_D} \quad (2.4)$$

**Proud v saturaci-** pro proud v saturaci platí:

$$I_D = \frac{1}{2} KP \frac{W}{L} (U_{GS} - U_{TH})^2 (1 + \lambda U_{DS}) \quad (2.5)$$

Pro ruční výpočty lze  $\lambda$  zanedbat( $\lambda=0$ )

$$I_D = \frac{1}{2} KP \frac{W}{L} (U_{GS} - U_{TH})^2 \quad (2.6)$$

Pozn.  $W/L$  je šířka a délka plochy pod elektrodou gate.

V technických dokumentacích komerčně dostupných mos polí nebývají parametry  $KP$  a  $W/L$  uváděny přímo ale bývá uveden parametr  $\beta$  viz rovnice 2.7.

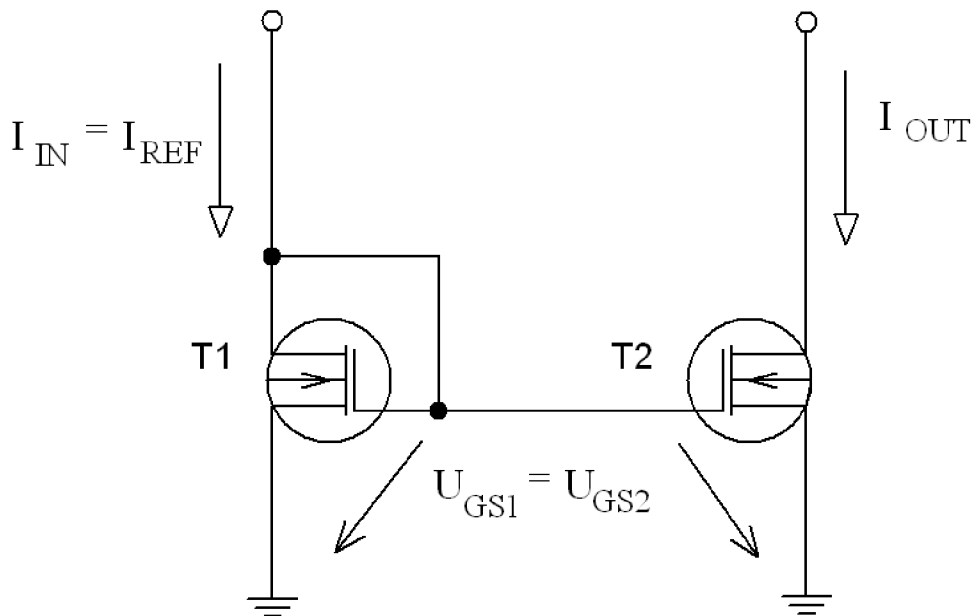
$$\beta = KP \cdot \frac{W}{L} \quad (2.7)$$

### 3 PROUDOVÁ ZRCADLA

Proudová zrcadla jsou významným stavebním prvkem analogových integrovaných obvodů. Využívají se jako zdroje konstantního proudu či proudové opakováče. Většinou využíváme velkého výstupního odporu zdroje proudu při realizaci zatěžovacího rezistoru zesilovače, to znamená že zdroj plní funkci tzv. aktivní zátěže.

Proudové zrcadlo je tedy zdroj proudu řízený proudem. Ideální proudové zrcadlo zrcadlí proud bez ohledu na jeho směr. Více viz [1],[2].

Proudové zrcadlo se tedy skládá ze dvou tranzistorů stejného typu, viz Obr. 3.1.



Obr. 3.1-Jednoduché proudové zrcadlo

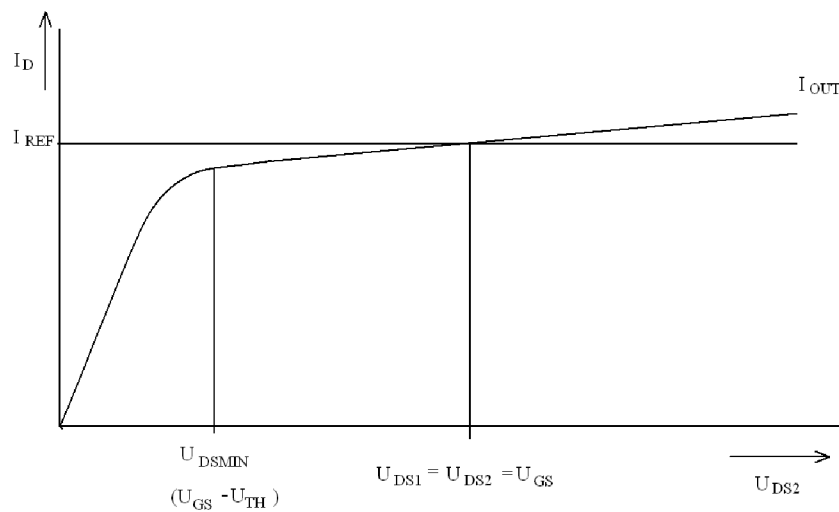
V tomto případě jsou na Obr.3.1 tranzistory NMOS ale proudové zrcadlo lze sestavit rovněž i z bipolárních tranzistorů. Obvod funguje následovně: tranzistor T1 je zapojen v diodovém zapojení a procházející proud nastaví referenční napětí  $U_{GS1}$ , resp. nastavuje pracovní bod tranzistoru T2 ( $U_{GS2}$ ). Oba tranzistory musí pracovat v saturačním režimu a pro proudy, které jimi procházejí, platí rovnice 3.1.

$$I_D = \frac{1}{2} \cdot KP \cdot \frac{W}{L} \cdot (U_{GS} - U_{TH})^2 \quad (3.1)$$

Z těchto rovnic po úpravě ( $KP1 = KP2$ ,  $UGS1 = UGS2$ ,  $UTH1 = UTH2$ ) získáme vztah ze kterého lze odvodit poměr proudů (rovnice 4.2) viz [2].

$$\frac{I_{OUT}}{I_{IN}} = \frac{(W/L)_2}{(W/L)_1} \quad (3.2)$$

V rovnici 3.2  $W/L$  je rozměr tranzistoru s indexem 1 pro referenční tranzistor s indexem dva pro výstupní tranzistor. Dále ze vztahu plyne že pokud budou rozměry tranzistoru T1 a T2 stejné poteče jimi i stejný proud. Bude-li poměr  $W/L$  tranzistoru T2  $x$ -krát větší než T1, pak výstupní proud bude také  $x$ -krát větší než vstupní proud.

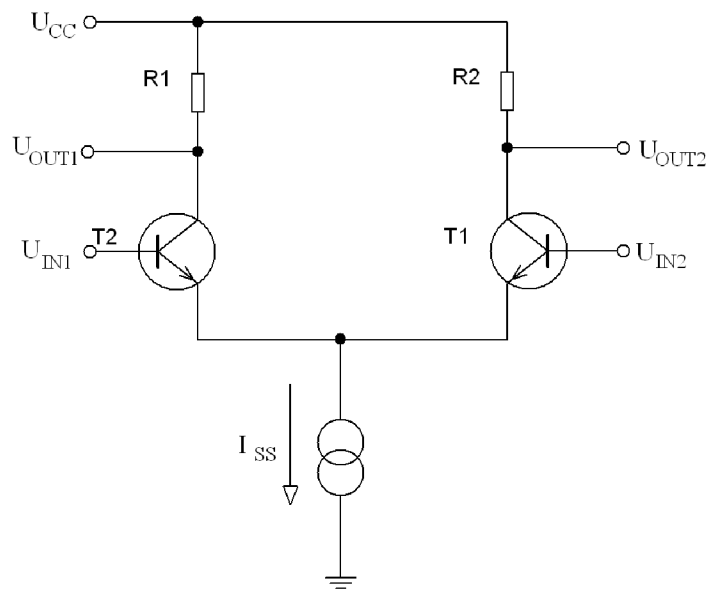


Obr. 3.2-průběh vstupního a výstupního proudu v závislosti na napětí  $U_{DS}$

Na obr.3.2. vidíme průběh vstupního proudu  $I_{REF}$  a průběh výstupního proudu  $I_{OUT}$ , pro tranzistory se shodným parametrem  $(W/L)_2 = (W/L)_1$  v závislosti na napětí  $U_{DS2}$ . V průběhu vidíme označeny dvě místa. Při poklesu napětí pod  $U_{DSMIN}$  tranzistor přechází z režimu saturace do režimu lineárního a obvod se přestává chovat jako proudové zrcadlo. V druhém místě průběhu je bod, kde  $I_{REF} = I_{OUT}$ , platí  $U_{DS1} = U_{GS1} = U_{DS2}$ . V tomto bodě je napětí na drainu tranzistorů T1 a T2 stejné a tedy oba tranzistory mají přesně stejné pracovní podmínky.

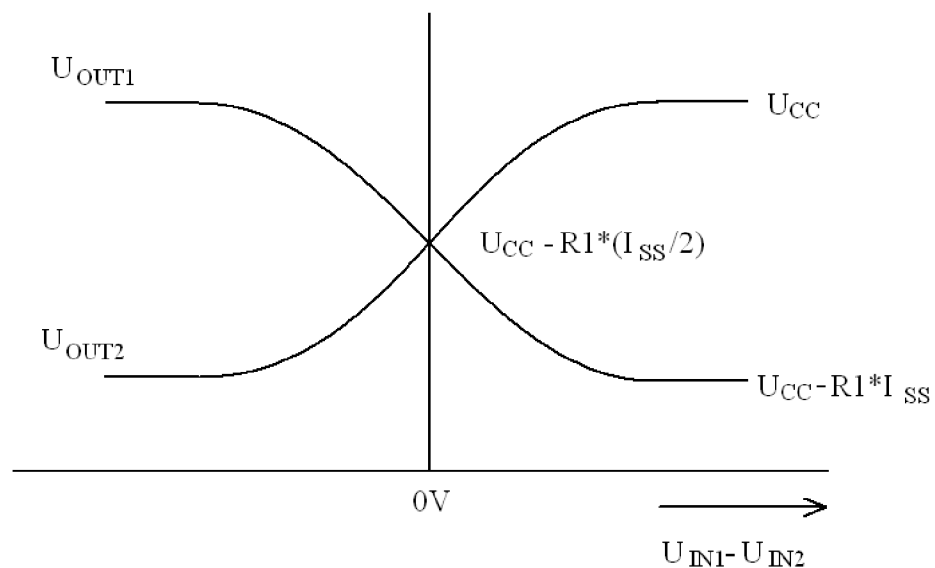
## 4 DIFERENČNÍ PÁR

Diferenční pár je zesilovač který zesiluje rozdíl dvou vstupních signálů. Bývá využíván zejména jako vstupní obvod operačních zesilovačů. Jeho zapojení můžeme vidět na Obr. 4.1. Převzato z [3].



Obr. 4.1-diferenční zesilovač s bipolárními tranzistory

Odpory  $R_1$  a  $R_2$  jsou shodné, při  $U_{IN1}=U_{IN2}$  teče oběma větvemi shodný proud  $I_{SS}/2$  obvod se nachází v rovnovážném stavu. Výstupní napětí jsou rovněž shodné, při změně diferenčního napětí ( $U_{IN1}-U_{IN2}$ ) dojde k změně kolektorových proudů tranzistorů tudíž i ke změně výstupních napětí  $U_{OUT1}, U_{OUT2}$ . Například pokud  $U_{IN1}$  bude vyšší než  $U_{IN2}$  zvýší se proud kolektorem T2 o stejnou hodnotu se také sníží proud kolektorem T1, převedeme-li to pomocí kolektorových odporů na hodnoty napětí  $U_{OUT1}, U_{OUT2}$  bude na kolektoru T2 nižší napětí protože tranzistor bude více otevřen. Toto chování je znázorněno na Obr. 4.2., více viz [1].



Obr. 4.2-charakteristika diferenčního páru

Zesílení diferenčního páru je dáno vztahem :

$$A = g_m \cdot R1 \quad (4.1);$$

Pro bipolární tranzistor:

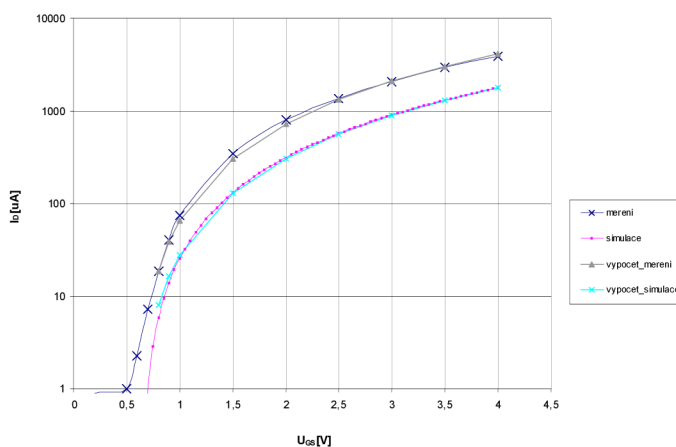
$$A = \frac{I_{SS}}{2 \cdot V_T} \cdot R1 \quad (4.2);$$

## 5 SIMULAČNÍ MODELY

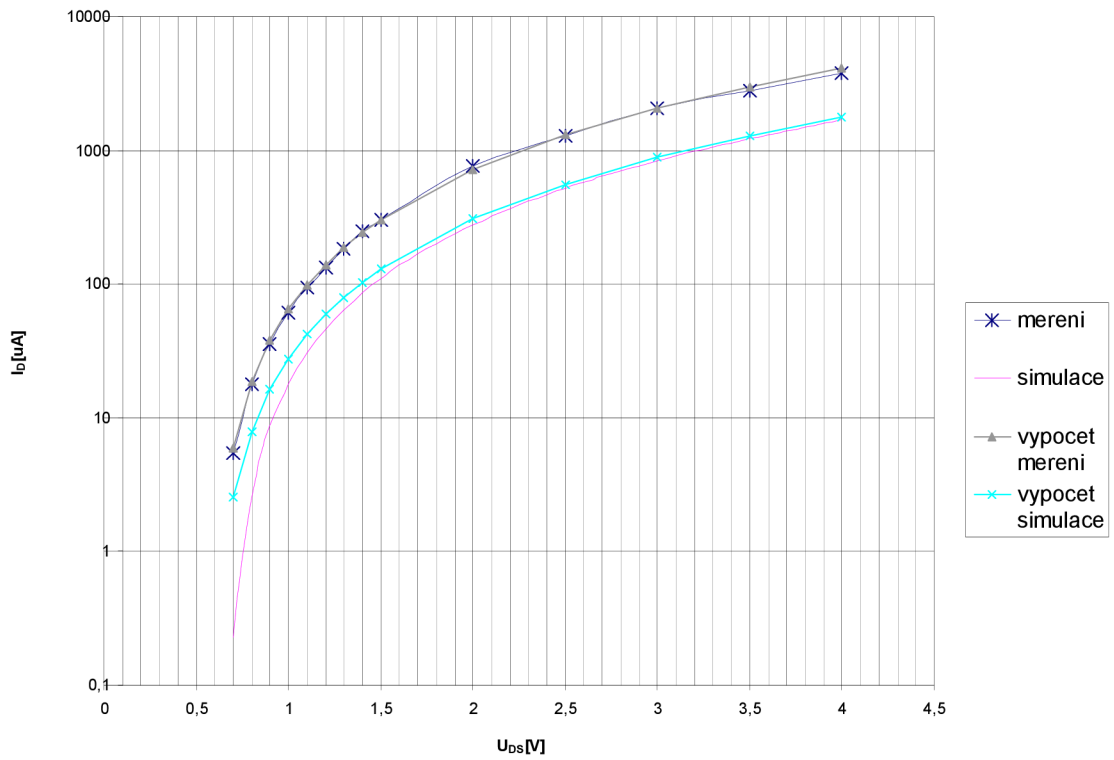
### 5.1 Srovnání parametrů modelu a skutečnosti pro tranzistor CMOS

Protože simulací byl zjištěn odlišný parametr KPN než jaký byl uveden v katalogovém listu obvodů ALD1106 a obvodu ALD1107 byla jeho hodnota stanovena experimentálně, rovněž experimentálně byla stanovena hodnota prahového napětí  $U_{TH}$  která rovněž neodpovídala katalogové hodnotě. Tyto hodnoty byly určeny na základě rovnice (3.1) a jejím porovnáním s závislostí na změřené a odsimulované závislosti proudu  $I_D$  na  $U_{GS}$ . Toto lze vidět na Obr.5.1 pro obvod ALD1106 a na Obr.5.4. pro obvod ALD1107 . Dále byla srovnána odsimulovaná a změřená výstupní charakteristika a charakteristika v diodovém zapojení tranzistoru, tyto jsou vidět na Obr.5.2 a Obr.5.3 pro ALD1106 a pro ALD1107 na Obr.5.5 a Obr.5.6. Parametr KPN odpovídá rovnici:

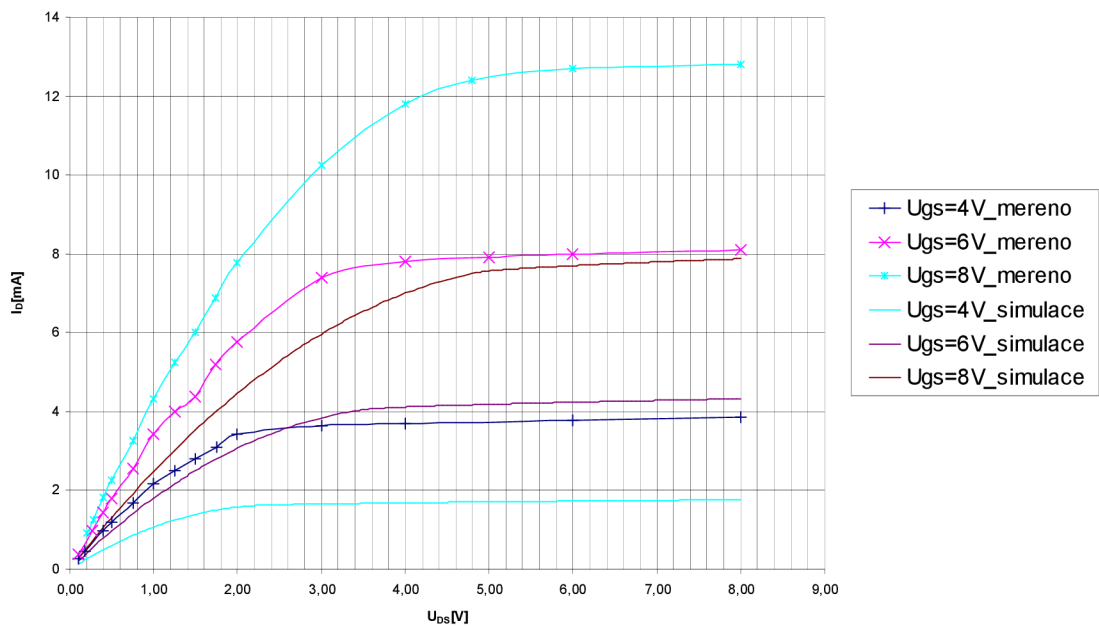
$$KPN = \frac{1}{2} \cdot KP \cdot \frac{W}{L} \quad (4.3);$$



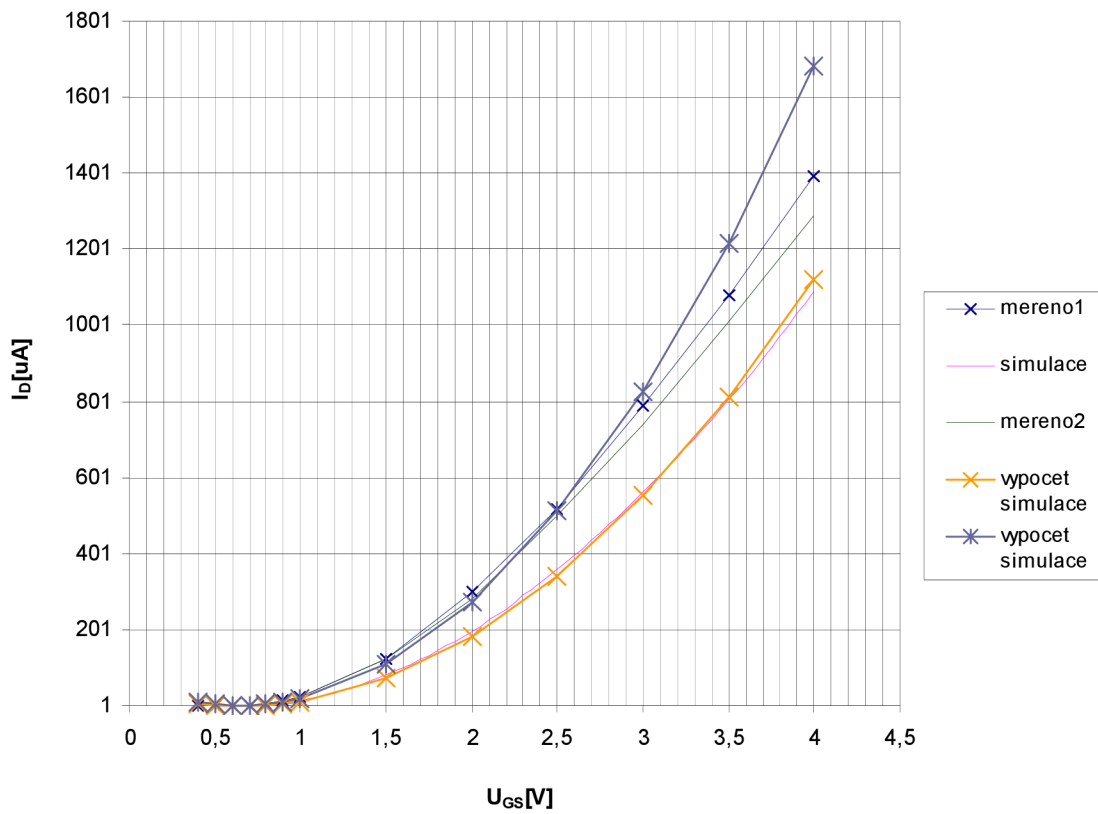
Obr. 5.1-Závislost  $I_D$  na  $U_{GS}$  tranzistoru z pole ALD1106



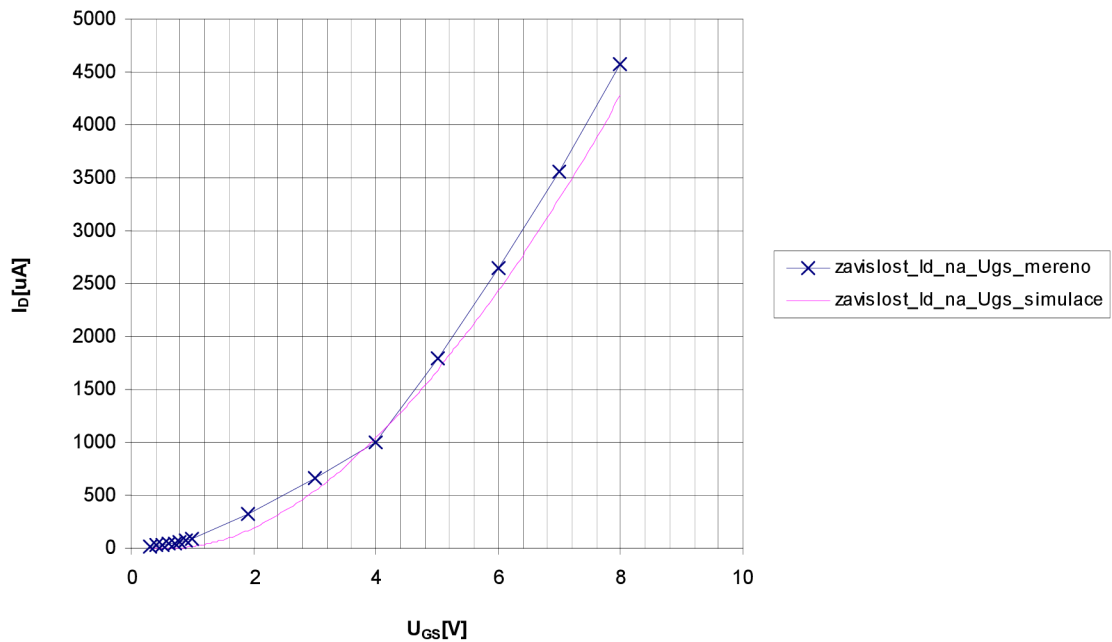
Obr. 5.2-Diodové zapojení tranzistoru z pole ALD1106



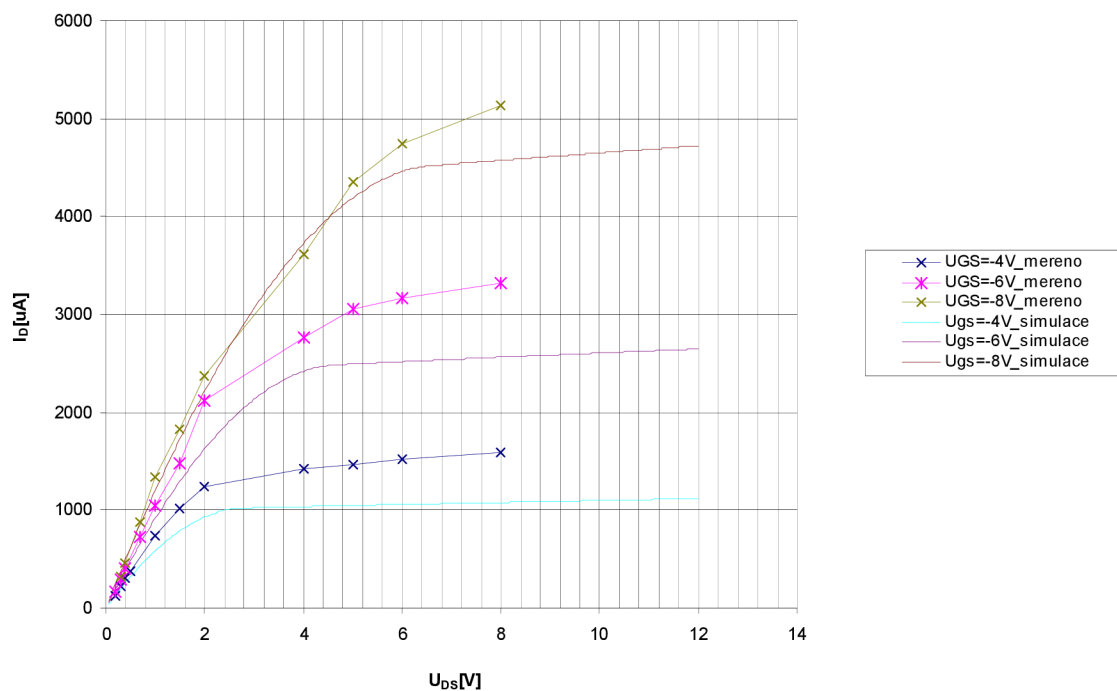
Obr. 5.3-Výstupní charakteristiky tranzistoru s pole ALD1106



Obr. 5.4- Závislost  $I_D$  na  $U_{GS}$  tranzistoru z pole ALD1107



Obr. 5.5-charakteristika pro diodové zapojení tranzistoru z pole ALD1107



Obr. 5.6-Výstupní charakteristiky tranzistoru z pole ALD1107

Srovnáním s hodnotami ze vzorců (3.1) byly zjištěny tyto následující hodnoty pro ALD1106:

Pro simulaci  $K_{PN}=0,00015$  S a  $U_{TH}=0,57V$

Pro měření  $K_{PN}=0,000355$  S a  $U_{TH}=0,57V$

Pro obvod ALD1107:

Pro simulaci  $K_{PN}=0,0001$  S a  $U_{TH}=0,65V$

Pro měření  $K_{PN}=0,00015$  S a  $U_{TH}=0,65V$

Z výstupních charakteristik tranzistorů ALD1106 (Obr.5.3), ALD1107(Obr.5.6) byla stanovena hodnota výstupního odporu a to:

ALD1106 ,napětí  $U_{GS}=8V$ :

Pro simulaci  $R_{OUT}=11578\Omega$

Pro měření  $R_{OUT}=20000\Omega$

ALD1107, napětí  $U_{GS}=-6V$ :

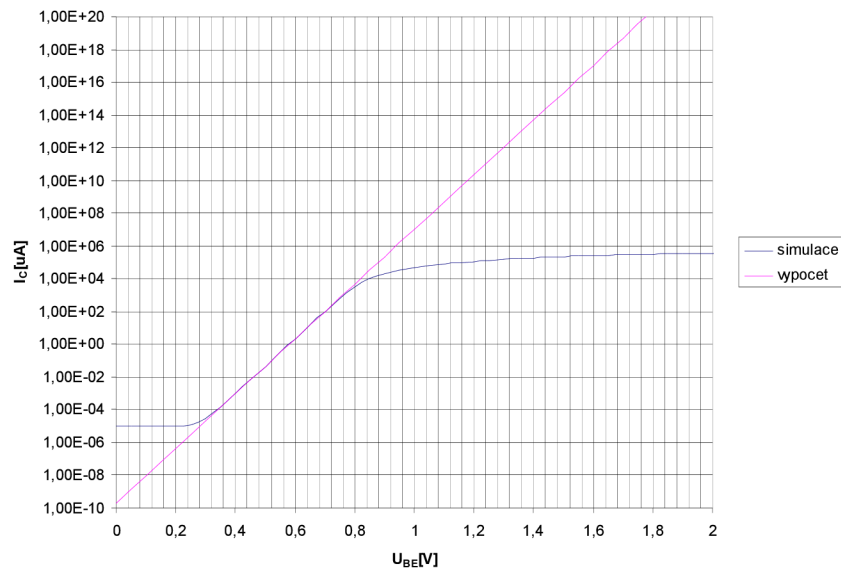
Pro simulaci  $R_{OUT}=45454\Omega$

Pro měření  $R_{OUT}=14184\Omega$

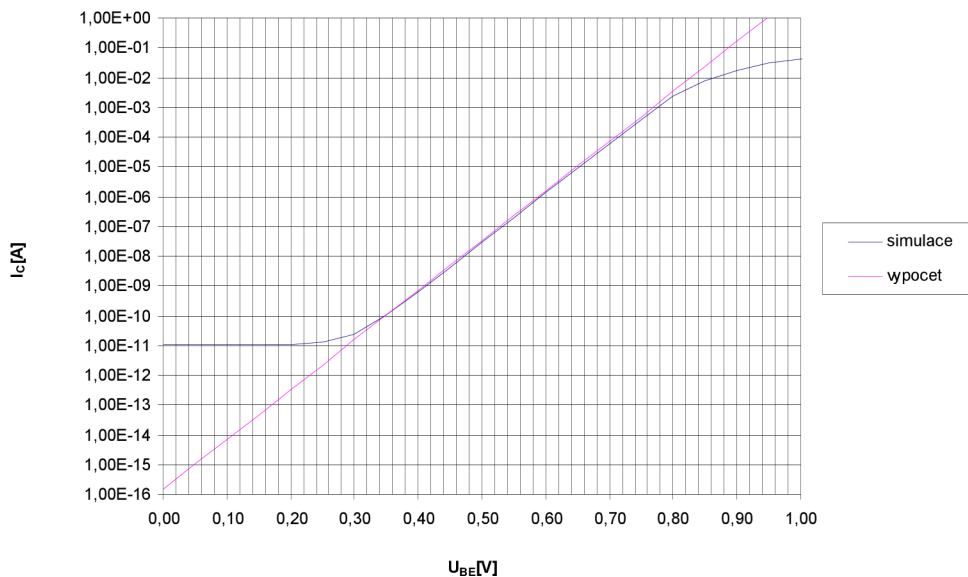


## 5.2 Srovnání parametrů modelu a skutečnosti pro bipolární tranzistor (pole HFA3127)

Experimentálně byla rovněž stanovena závislost kolektorového proudu  $I_C$  na napětí  $U_{BE}$  tranzistorů s polí HFA3127 a HFA3128, kterou můžeme vidět na Obr.5.7 pro HFA3127 a na Obr.5.8 pro HFA3128. Tato byla stanovena za účelem stanovení saturačního proudu tranzistoru pro výpočet  $V_{BE}$  z rovnice (1.1).



Obr. 5.7-Závislost kolektorového proudu na napětí báze-emitor HFA3127



Obr. 5.8- Závislost kolektorového proudu na napětí báze-emitor HFA3128

Saturační proud pro ověření simulace výpočtem vyšel následovně:

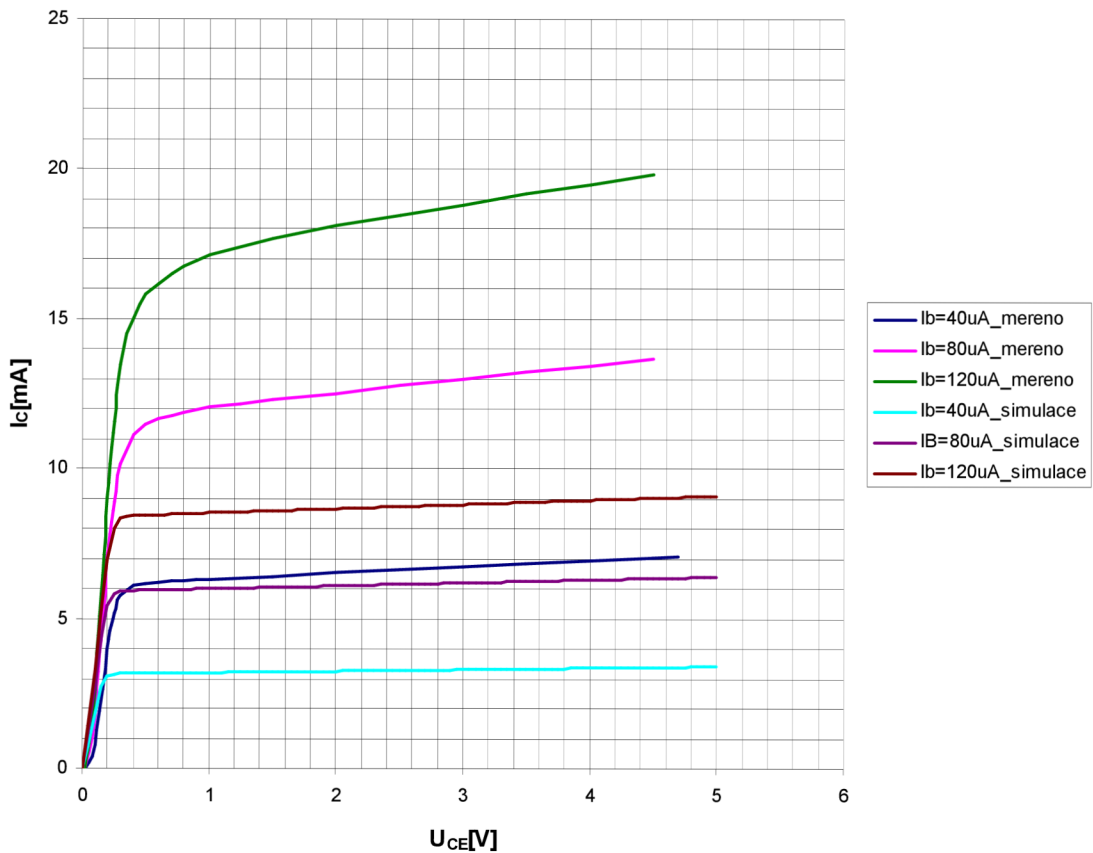
Pro obvod HFA3127 z rovnice (1.1):

$$I_S = 2 \cdot 10^{-16} \text{ A}$$

Pro obvod HFA3128 z rovnice (1.1):

$$I_S = 1,5 \cdot 10^{-16} \text{ A}$$

Na Obr.5.9. vidíme srovnání výstupních charakteristik z programu Pspice a změřených charakteristik



Obr. 5.9-Výstupní charakteristiky bipolárního tranzistoru z pole HFA3127, srovnání modelu a výsledků měření

Výstupní odpor pro charakteristiky z Obr.5.9. vychází následovně:

Pro proud báze  $I_B = 80 \mu\text{A}$ :

Pro simulaci  $R_{OUT} = 9833 \Omega$

Pro měření  $R_{OUT} = 2205 \Omega$

Pro proud báze  $I_B = 120 \mu\text{A}$ :

Pro simulaci  $R_{OUT} = 6904 \Omega$

Pro měření  $R_{OUT} = 1305 \Omega$

Jak lze vidět z Obr.5.9 výstupní odpor modelu a změřeného tranzistoru se značně liší a dosahuje příliš nízké hodnoty což omezuje možnosti použití tranzistoru. A způsobilo to i odlišnosti mezi pracovními podmínkami v simulovaných obvodech a reálném použití tranzistoru.

## 6 DIFERENČNÍ PÁR

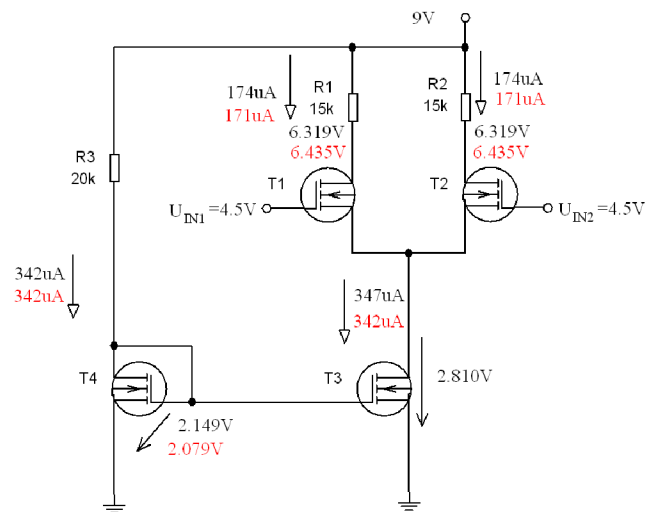
### 6.1 Diferenční pár složený z tranzistorů NMOS (pole ALD1106)

#### A Návrh CMOS - simulace

##### Pracovní bod simulace

Na Obr.6.1 vidíme nastavený simulovaný pracovní bod, výsledek simulace (znázorněn černě) je doplněn výpočtem (znázorněn červeně). Pracovní proud byl zvolen tak aby tranzistory pracovaly v oblasti saturace.

Ostatní výsledky simulaci jsou uvedeny v bodě B, srovnány s výsledky měření.



Obr. 6.1-simulace pracovního bodu Pspice, obvod složený s tranzistorů NMOS

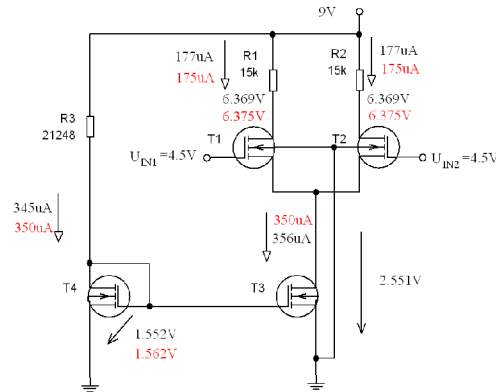
Vztah pro výpočet (upravená rovnice 3.3), byl následující:

$$U_{GS} = \sqrt{\frac{I_D}{KPN}} + U_{TH} = \sqrt{\frac{0.000342}{0.00015}} + 0.57 = 2.079V$$

Proud proudového zrcadla byl zvolen podle simulace na 342uA.

## B Výsledky měření CMOS

### Pracovní bod měření:



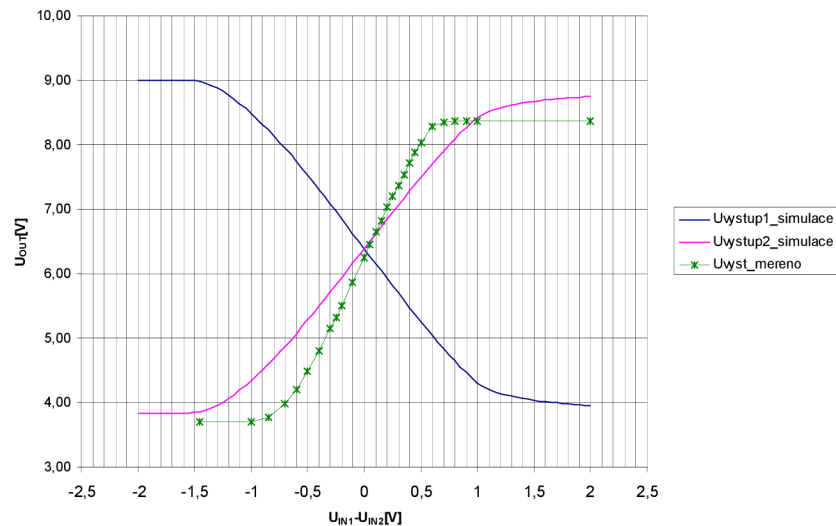
Obr. 6.2-Pracovní bod změřeno(černě) a doloženo výpočtem(červeně) pro diferenční pár ALD1106

Na Obr.6.2 Je změřený pracovní bod(znázorněn černými hodnotami), srovnaný s výpočtem(červené hodnoty). Výpočet ovšem zahrnuje kromě stanovení  $U_{GS}$  tranzistoru T4 i výpočet hodnoty odporu R3. Příklad Výpočtu :

$$U_{GS} = \sqrt{\frac{I_D}{KPN}} + U_{TH} = \sqrt{\frac{0.000350}{0.000355}} + 0.57 = 1.562V$$

$$R3 = \frac{U_{CC} - U_{GS}}{I_B} = \frac{9 - 1.562}{0.00035} = 21248\Omega$$

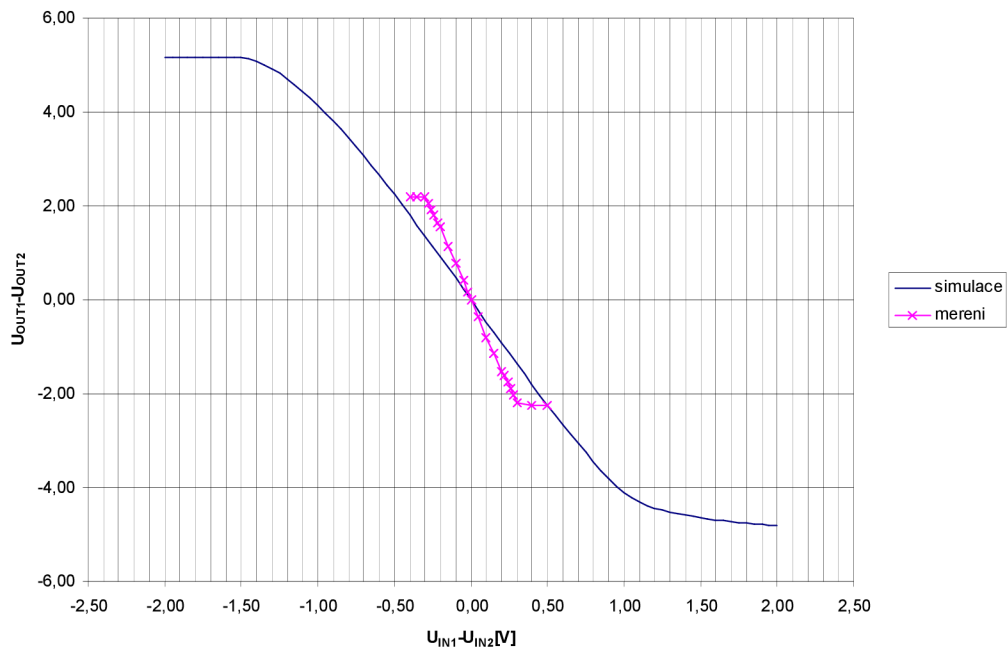
### DC analýza:



Obr. 6.3-Změna výstupního napětí při rozbitání vstupního napětí diferenční pár ALD1106

Na Obr.6.3 vidíme jak dochází k rozvažování diferenčního páru, horní mez je dána napájecím napětím spodní vypočítáme dle vztahu:

$$U_{\min} = U_{cc} - R_1 I_{SS} = 9 - 15000 * 0.00035 = 3,75V$$

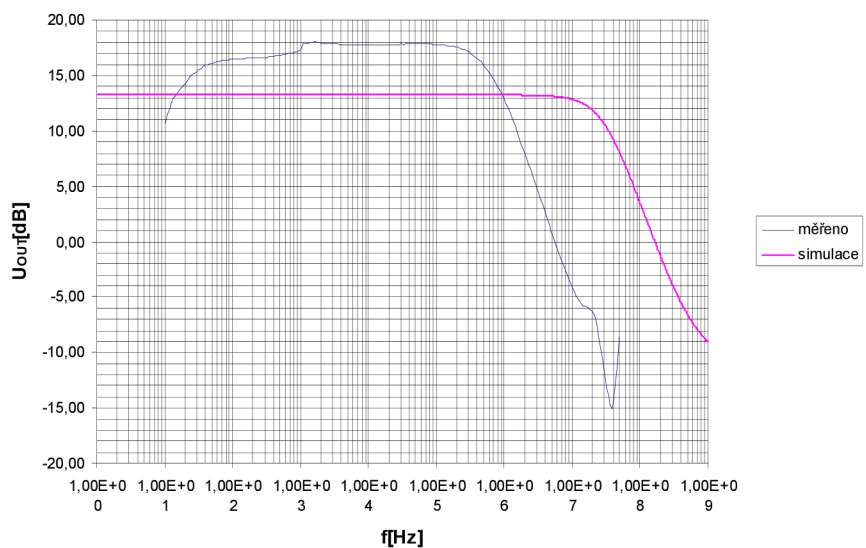


Obr. 6.4-závislost rozdílu výstupních napětí na rozdílu vstupních pro diferenční pár složený z ALD1106

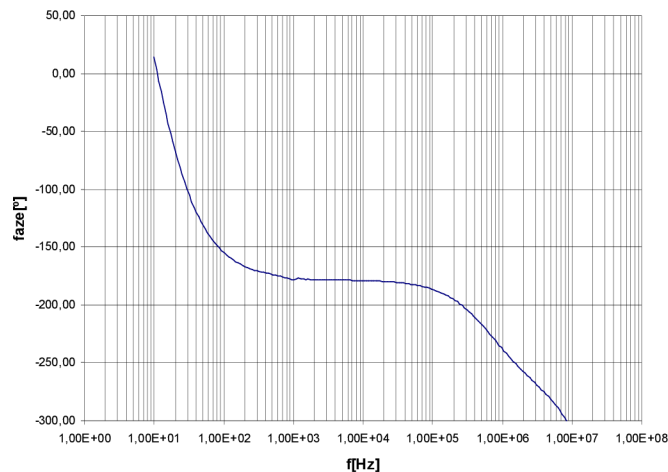
Při měření převodní charaktericky na obr.6.4 byl na výstup připojen buffer AD830.

Obvod AD830 byl rovněž zapojen na výstupu při měření frekvenční závislosti výstupního napětí.

### Střídavá analýza:



Obr. 6.5-závislost výstupního napětí na frekvenci simulováno pro diferenční pár ALD1106



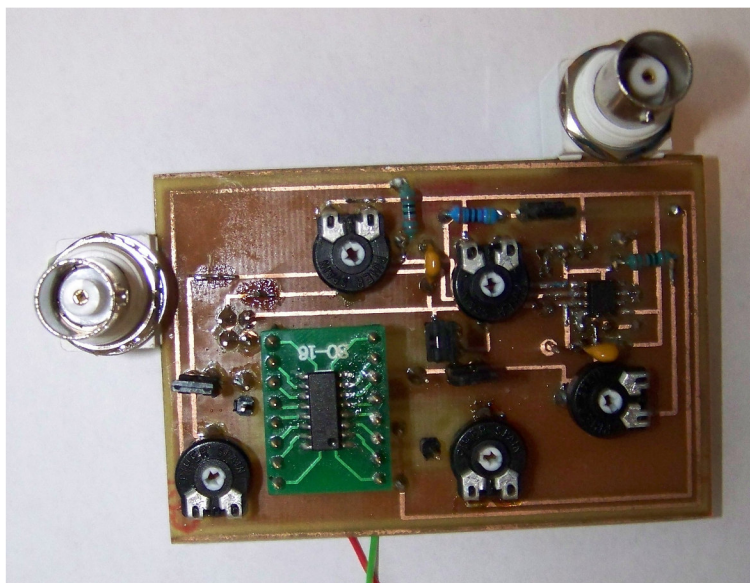
Obr. 6.6- fázové chování měřeného obvodu změřeno pro diferenční pár ALD1106

## C Rozdíly mezi měřením a simulací

Z Obr.6.5 lze vidět závislost výstupního napětí diferenčního páru na frekvenci, mezní kmitočet pro pokles o 3 dB simulované křivky odečtený z grafu je 33MHz. Z téhož obrázku lze odečíst že pokles o 3 dB pro měřený průběh nastal na frekvenci 660kHz. Dále lze pozorovat že úroveň výstupního napětí je 13,2dB pro simulovaný průběh a přibližně 17dB pro měřený průběh v propustném pásmu. Pokles měřeného průběhu z Obr.6.5. na nízkých frekvencích je způsoben zapojením oddělovacího kondenzátoru který se choval jako horní propust a způsobil pokles úrovně výstupního napětí. Při měření změny rozvážení diferenčního páru (Obr.6.3) byl měřen pouze jeden výstup(znázorněno zeleně), vidíme že průběh nedosahuje 9V což bylo pravděpodobně způsobeno nepřesným nastavením napětí na zdroji. Z převodní charakteristiky Obr.6.4. kdybychom přiblížili oblast nuly tak by jsme mohli odečíst offset, ten vychází -0.013V pro měřenou charakteristiku a  $5.86 \cdot 10^{-7}V$  pro simulaci(téměř nula). Spotřeba obvodu vychází zhruba 6.3mW.

## 6.2 Diferenční pár složený z bipolárních tranzistorů, pole HFA3127

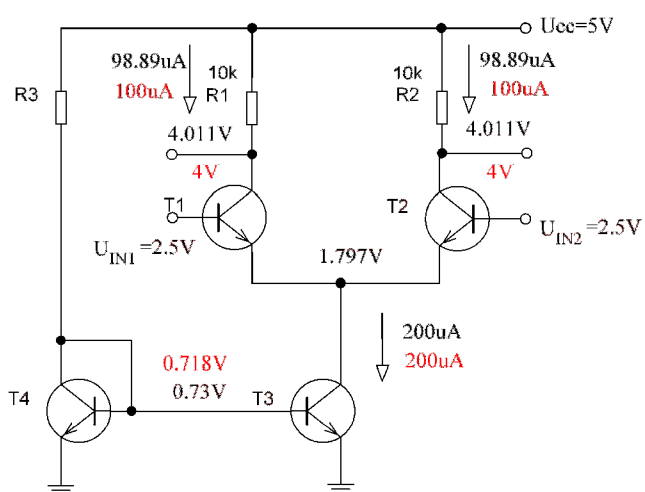
Pro tento obvod byla navržena experimentální deska, schéma zapojení této desky je v příloze A1. Osazení a strana součástek a spojů jsou v přílohách A2, A3 a A4. Obrázek této desky vidíme na Obr.6.7.



Obr. 6.7-Obrázek experimentální desky diferenčního páru

## A Návrh BJT - simulace

Pracovní bod simulace:



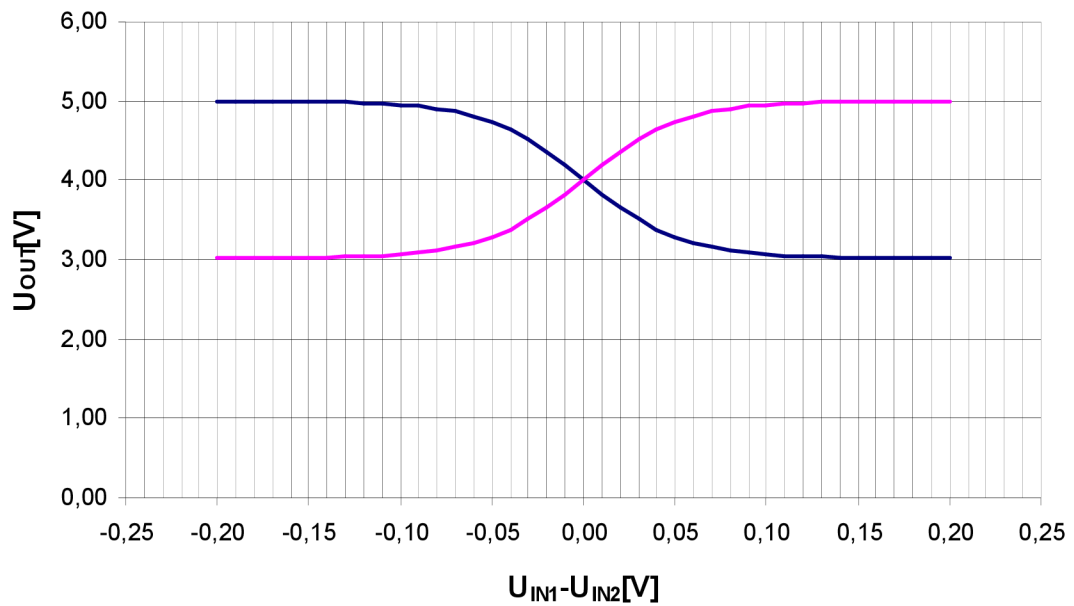
Obr. 6.8-Pracovní bod odsimulováno pro diferenční pár s HFA3127

Popis funkce následujícího obvodu lze nalézt v [2], odsimulovaný pracovní bod vidíme na Obr.6.8.

Napětí  $V_{BE}$  určíme ze vztahu:

$$V_{BE} = V_T \cdot \ln \frac{I_C}{I_S} = 0.026 \cdot \ln \frac{0.0002}{2 \cdot 10^{-16}} = 0.718V$$

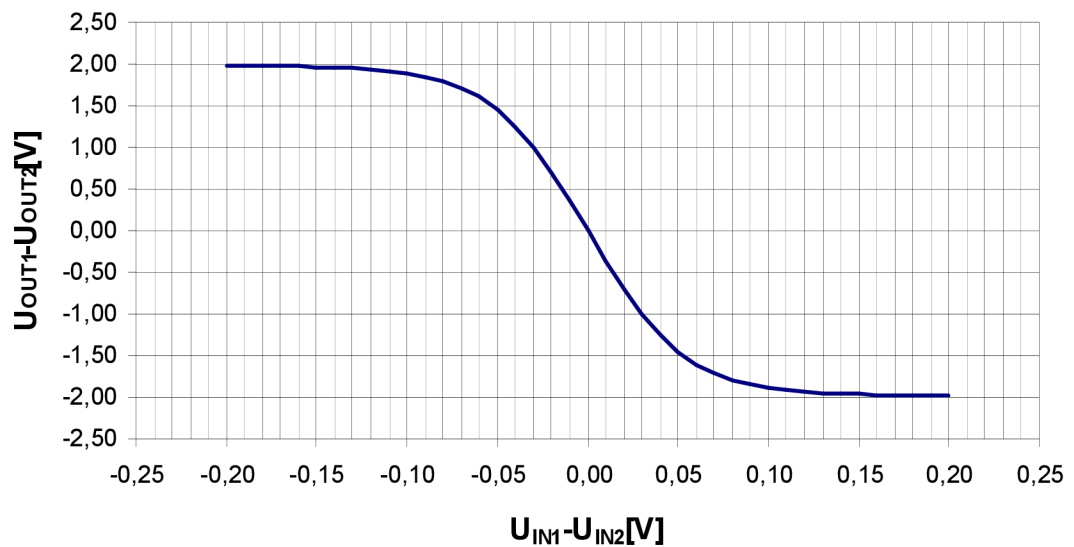
### DC analýza simulace:



Obr. 6.9- změny výstupních napětí při rozmitání vstupního napětí pro pole HFA3127

Spodní hranice napětí z Obr.6.9 je dána vztahem:

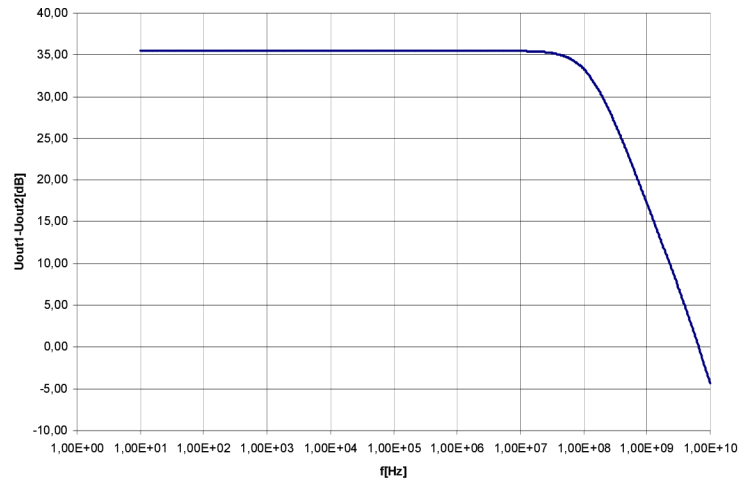
$$U_{MIN} = U_{CC} - R_D \cdot I_{BLAS} = 5 - 10000 \cdot 0,0002 = 3V$$



Obr. 6.10- závislost rozdílu výstupního napětí na rozdílu vstupních napětí pro tranzistor z pole HFA3127



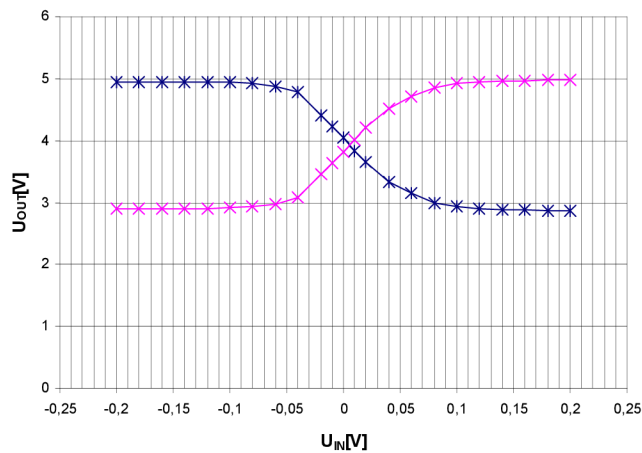
### Střídavá analýza simulace:



Obr. 6.11-frekvenční závislost rozdílů výstupního napětí pro tranzistor z pole HFA3127

## B Výsledky měření BJT

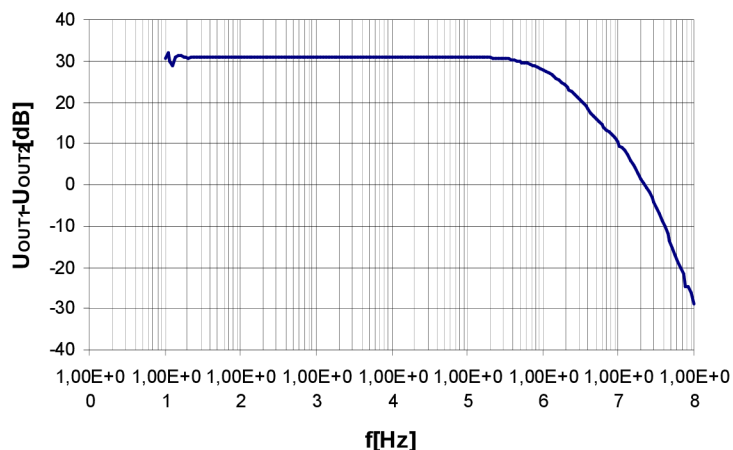
### DC analýza měření:



Obr. 6.12-Rozvažování diferenčního páru s poli HFA3127

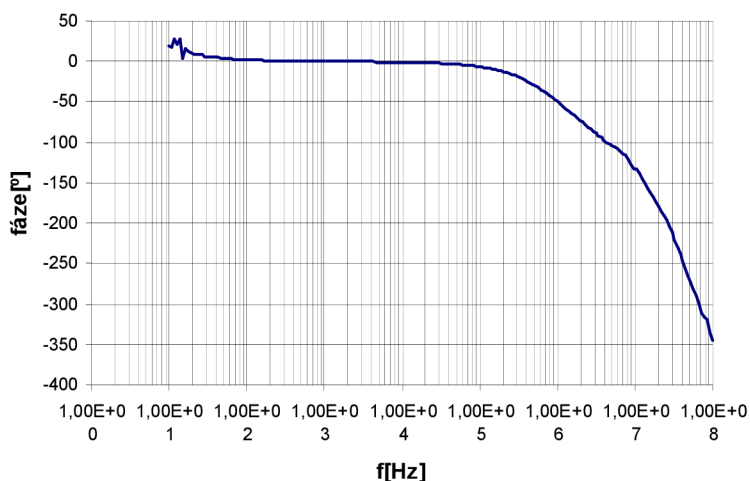
Na Obr.6.12 vidíme rozvažování diferenčního páru složeného s bipolárními tranzistorů pro hodnotu pracovních rezistorů 10kΩ.

## Střídavá analýza:



Obr. 6.13-frekvenční závislost rozdílu výstupních napětí diferenčního páru, změřeno

Při měření na Obr.6.13 a 6.14 byl na výstupy obvodu připojen obvod AD830 a výsledné napětí bylo měřeno na jeho výstupu.



Obr. 6.14-fázové chování diferenčního páru složeného z bipolárních tranzistorů

## C Srovnání rozdílu simulace a měření

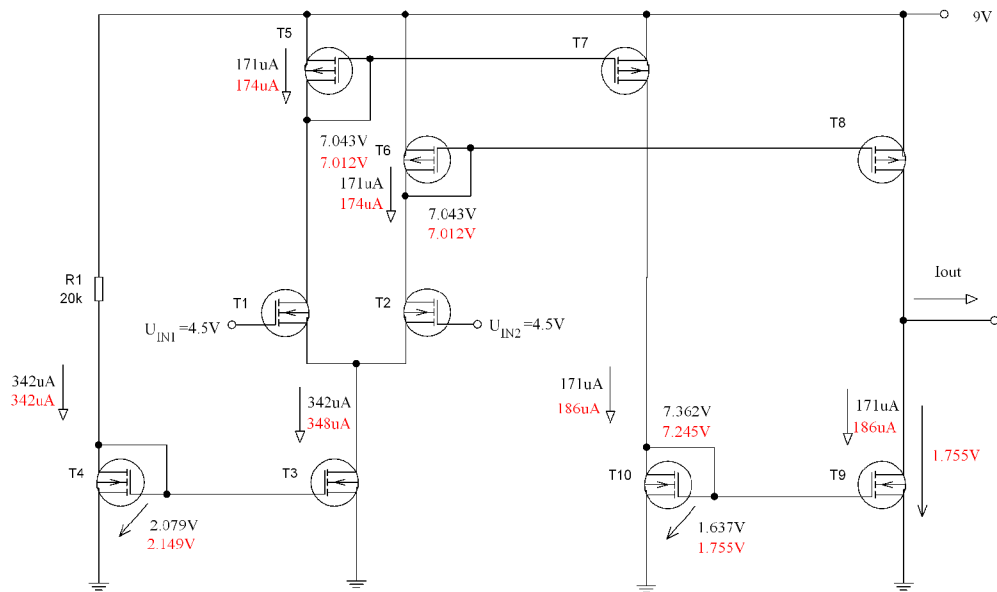
V simulaci vyšel kmitočet pro pokles o 3dB 120MHz, zatímco ze změřeného průběhu byl určen kmitočet pro pokles o 3 dB 1,2MHz. Vidíme že v stejnosměrné analýze se obvod pro rozmítané napětí na vstupu choval při měření stejně jako v simulaci

# 7 OTA-OPERATIONAL TRANSCONDUCTANCE AMPLIFIER

## 7.1 OTA s mos tranzistory z polí ALD1106 a ALD1107

### A Návrh CMOS- simulace:

Pracovní bod simulace a výpočet pro simulovaný pracovní bod:



Obr. 7.1- Pracovní bod jednoduchého OTA složený z mos tranzistorů simulace Pspice(červeně) a výpočet pro simulaci(černě)

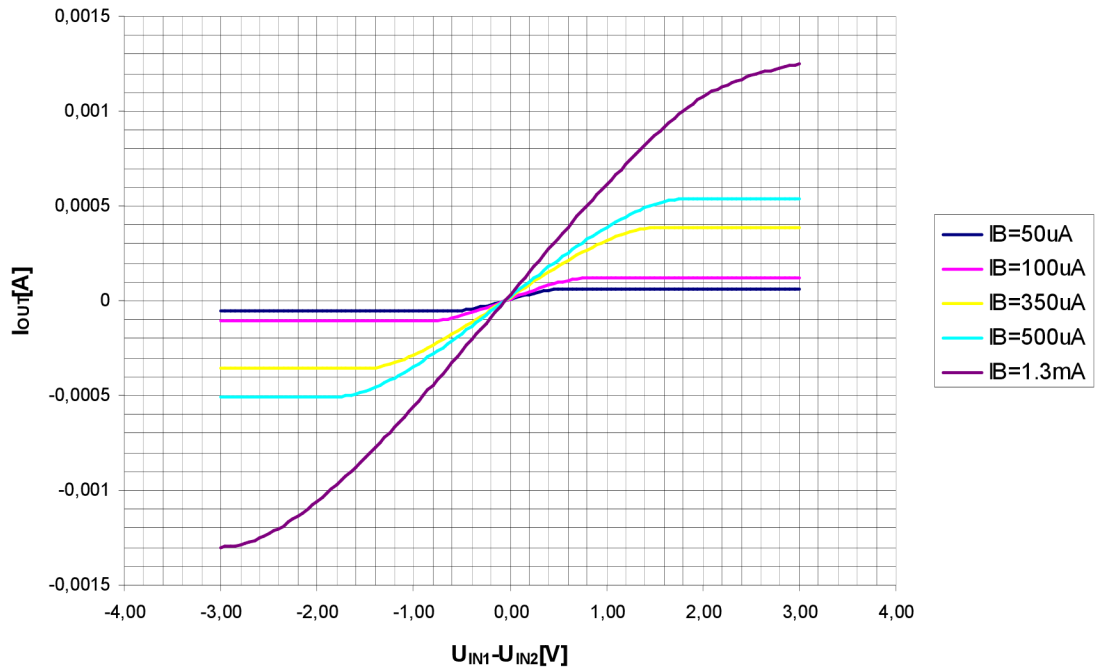
Na obr 7.1 vidíme simulovaný pracovní bod, byl zvolen tak aby tranzistory byly v saturaci.

Příklad Výpočtu pro Obr.7.1:

$$U_{GS} = \sqrt{\frac{I_D}{KPN}} + U_{TH} = \sqrt{\frac{0.000342}{0.00015}} + 0.57 = 2.079V$$

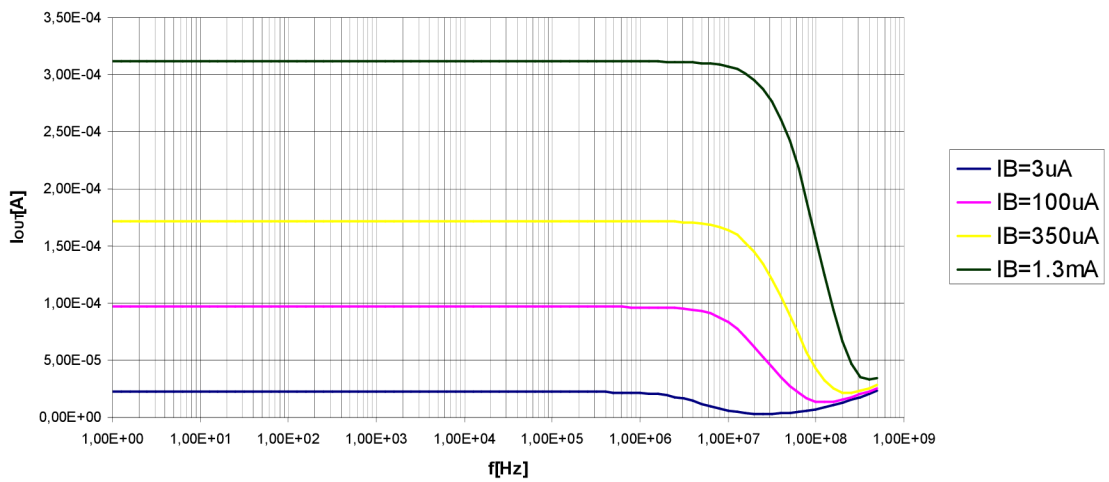
$$U_{GS} = \sqrt{\frac{I_D}{KPN}} + U_{TH} = \sqrt{\frac{0.000171}{0.0001}} + 0.65 = 1.957V$$

### DC analýza simulace:



Obr. 7.2- závislost výstupního proudu na rozdílu vstupních napětí OTA realizovaného pomocí mos tranzistorů simulace

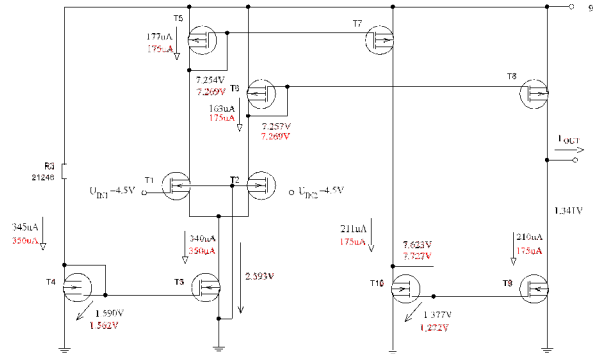
### Střídavá analýza simulace:



Obr. 7.3-Závislost výstupního proudu na frekvenci OTA, odsimulováno pro více pracovních proudů

## B Výsledky měření

Pracovní bod změřeno:



Obr. 7.4- pracovní bod jednoduchého OTA s mos tranzistory změřeno(černě) výpočet pro měření (červeně)

Příklad výpočtu pro Obr.7.4:

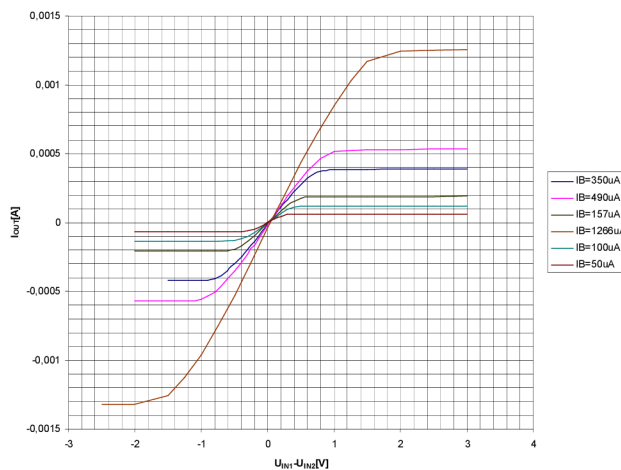
$$U_{GS} = \sqrt{\frac{I_D}{KPN}} + U_{TH} = \sqrt{\frac{0.000350}{0.000355}} + 0.57 = 1.562V$$

$$U_{GS} = \sqrt{\frac{I_D}{KPN}} + U_{TH} = \sqrt{\frac{0.000175}{0.00015}} + 0.65 = 1.730V$$

Napětí na drainu T5 = 9-1.73=7.269V

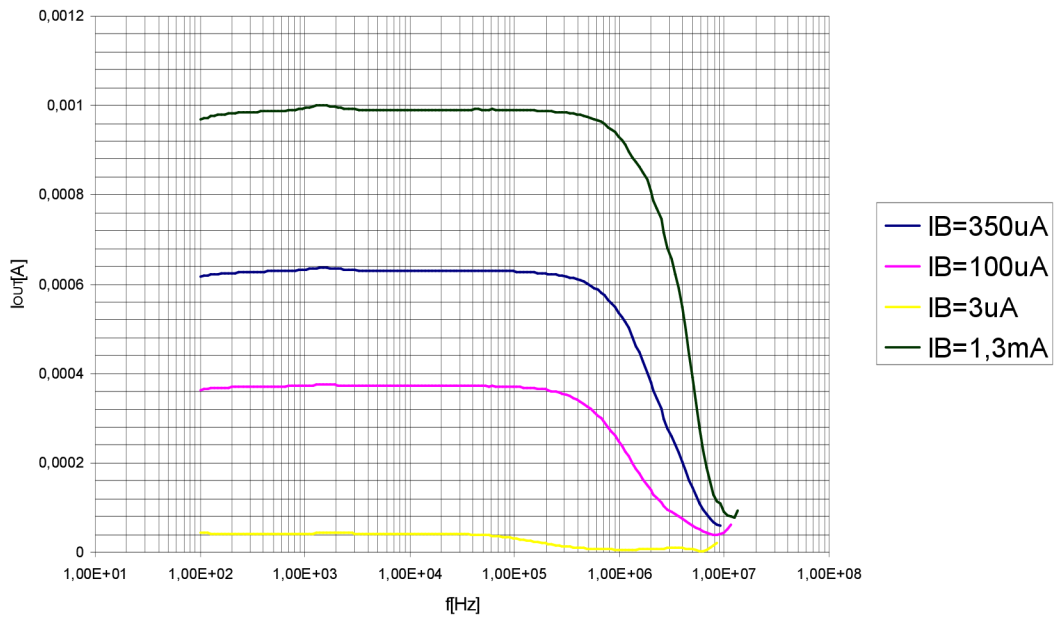
$$R3 = \frac{U_{CC} - U_{GS}}{I_B} = \frac{9 - 1.562}{0.00035} = 21248\Omega$$

DC analýza změřeno:

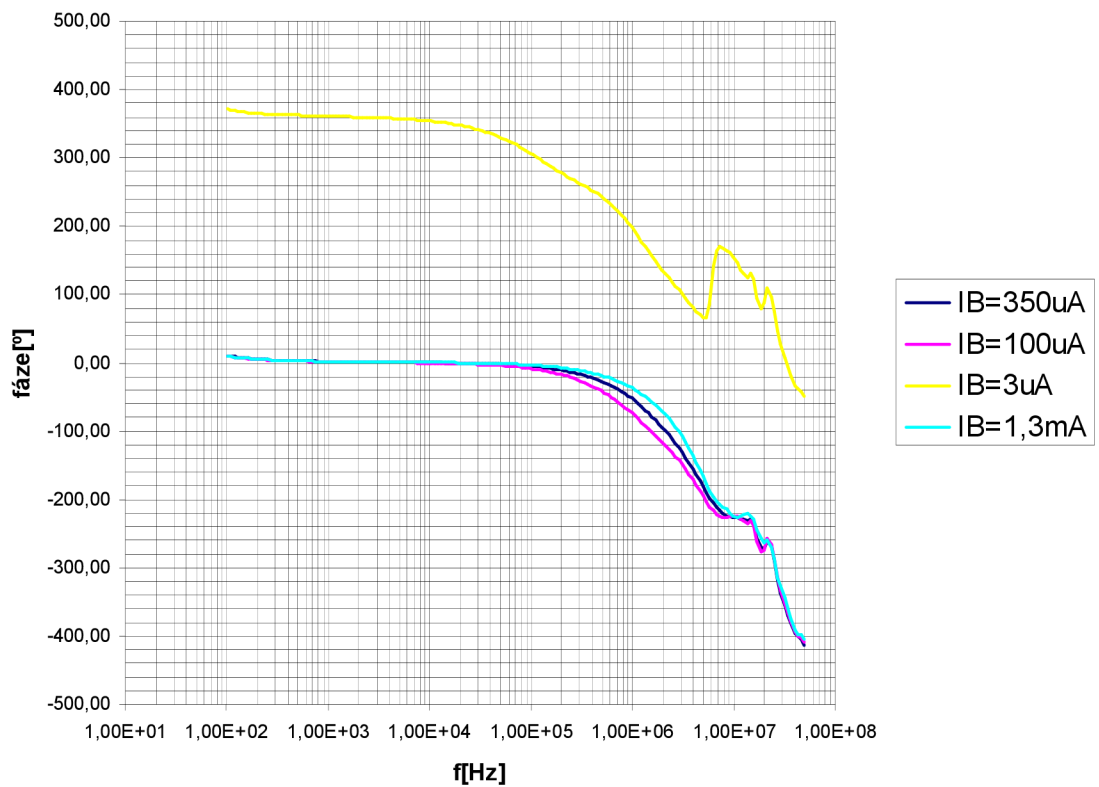


Obr. 7.5-Závislost výstupního napětí na změně vstupního napětí OTA realizovaným mos tranzistory změřeno

### Střídavá analýza měřeno:



Obr. 7.6-závislost výstupního proudu OTA na frekvenci měřeno pro několik biasovacích proudů



Obr. 7.7-Fázové chování OTA, měřeno pro několik biasovacích proudů

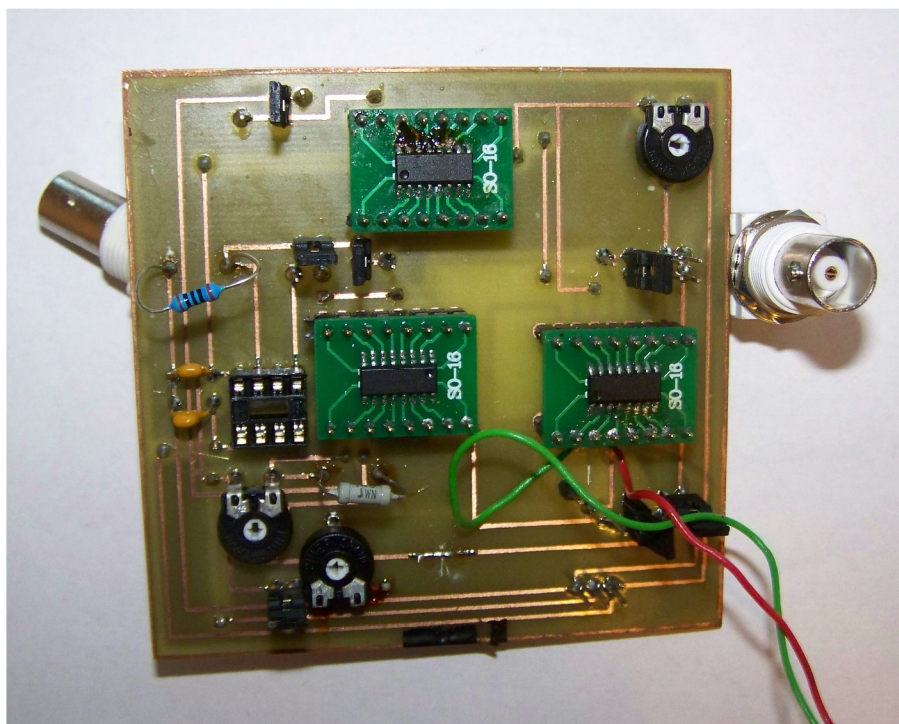
Při měření charakteristik z Obr.7.5,Obr.7.6 a Obr.7.7 byl na výstupu zapojen odpor  $1k\Omega$  z něhož bylo měřeno napětí.

## C Rozdíly mezi simulací a měřením

Při srovnání DC charakteristik zjistíme že se obvod choval stejně jak v simulaci, tak při měření. Výstupní proud se měnil v rozsahu  $\pm I_B$ . Měřením bylo zjištěno že obvod se v daném zapojení (Obr. 7.4.) chová správně v rozsahu  $I_B=3\mu A$  až  $1,3mA$ . Rozdíl výstupního proudu ve střídavé analýze mezi měřením(Obr.7.6) a simulací(Obr.7.3) byl zřejmě způsoben jiným parametrem KPN pro simulaci a pro měření. Spotřeba měřeného obvodu byla  $9.95mW$ . Při měření pro biasovací proud  $I_B=1,3mA$  byl odečten kmitočet pro pokles o  $3dB$   $2,67MHz$ . Dále můžeme z převodní charakteristiky vidět že výstupní proud se vždy (v simulaci i v měření) mění v rozsahu  $\pm$ nastavený biasovací proud, tzn. Obvod se chová přesně dle teoretických předpokladů.

## 7.2 OTA realizovaný pomocí bipolárních tranzistorů z polí HFA3127 a HFA3128

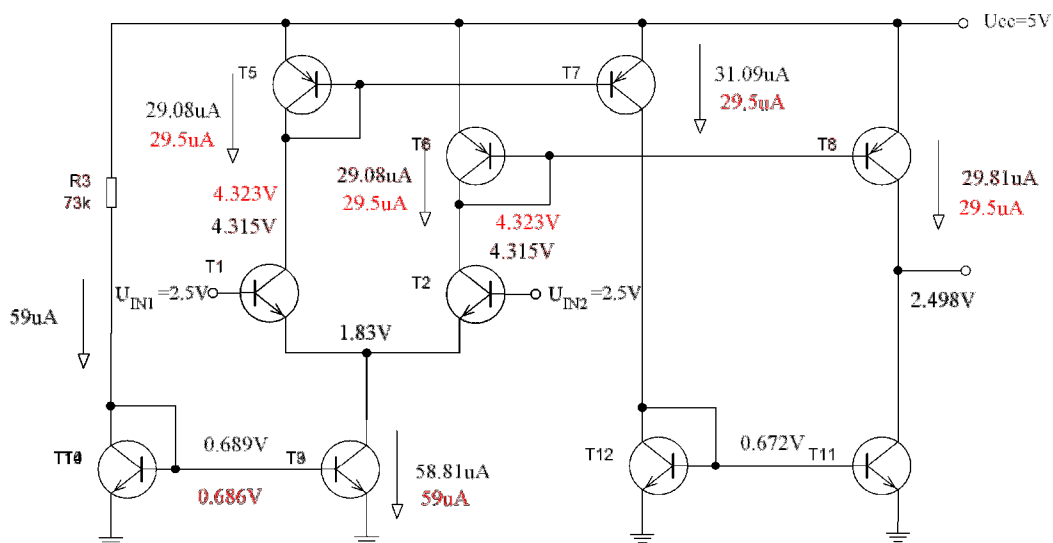
Pro tento obvod byla navržena experimentální deska, její schéma je v příloze A5, osazení v příloze A6, strana součástek v příloze A7, strana spojů v příloze A8. Obrázek této desky vidíme na Obr.7.8.



Obr. 7.8-Experimentální deska OTA složeného z polí HFA3127 a HFA3128

## A Návrh BJT-simulace

Pracovní bod simulace:



Obr. 7.9-simulovaný pracovní bod pro OTA složený z bipolárních tranzistorů simulace černě, výpočet červeně

Příklad výpočtu pro Obr.5.40:

Úbytek báze-emitor T10:

$$U_{BE} = U_T \cdot \ln\left(\frac{I_C}{I_S}\right) = 0.026 \cdot \ln\left(\frac{0.000059}{2 \cdot 10^{-16}}\right) = 0.686V$$

Úbytek báze-emitor T5:

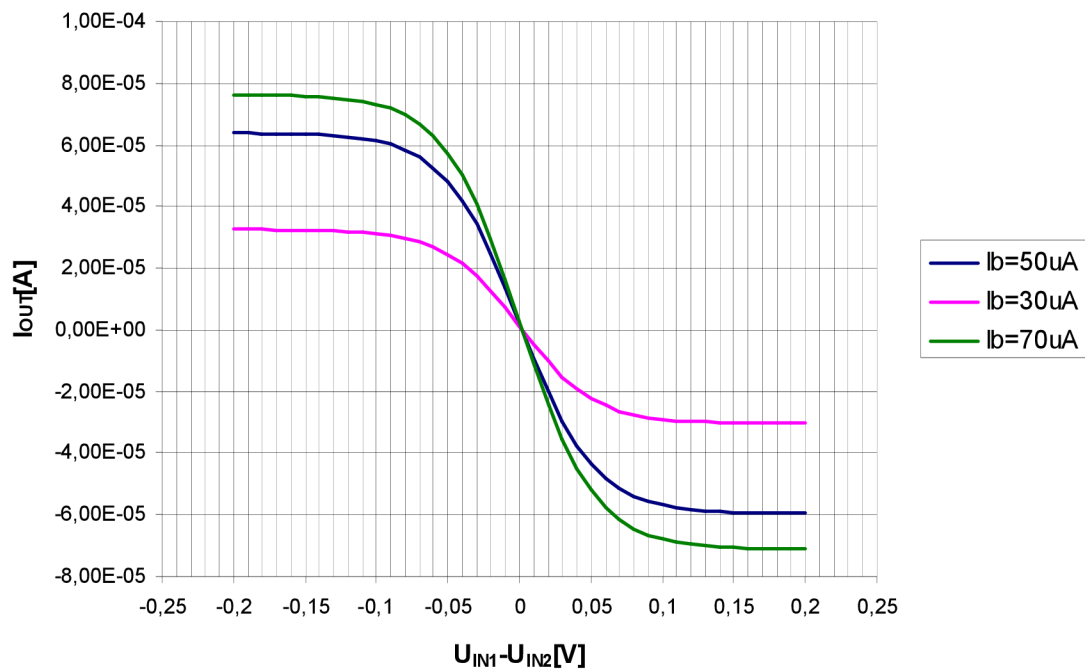
$$U_{BE} = U_T \cdot \ln\left(\frac{I_C}{I_S}\right) = 0.026 \cdot \ln\left(\frac{0.0000295}{1.5 \cdot 10^{-16}}\right) = 0.676V$$

Napětí na kolektoru T1:

$$5 - 0.676 = 4.323V$$

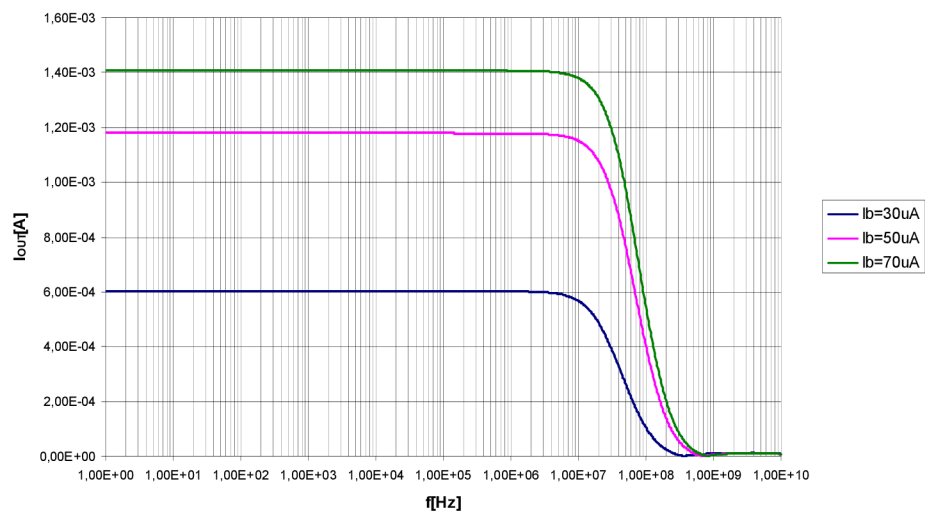


### DC analýza simulace:



Obr. 7.10-Závislost výstupního proudu OTA na rozdílu vstupních napětí simulace

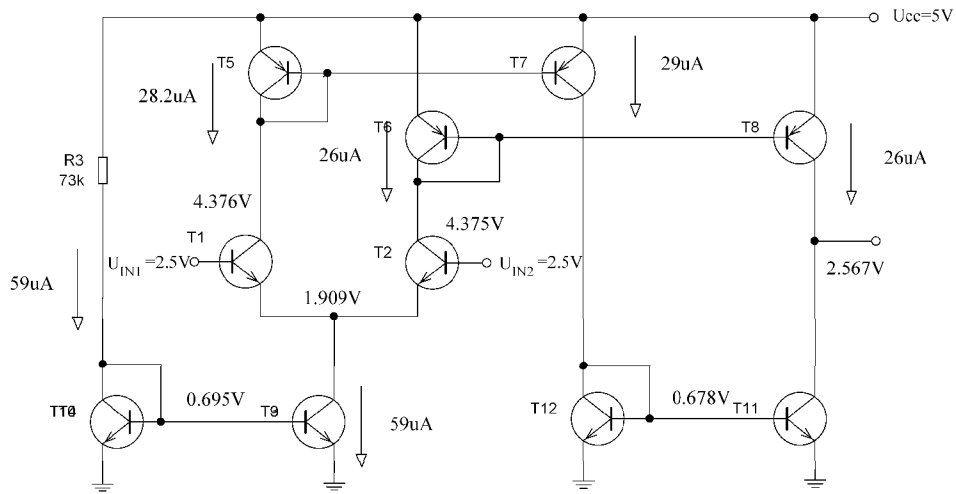
### Střídavá analýza simulace:



Obr. 7.11-závislost výstupního proudu na frekvenci OTA složeného z bipolárních tranzistorů simulace

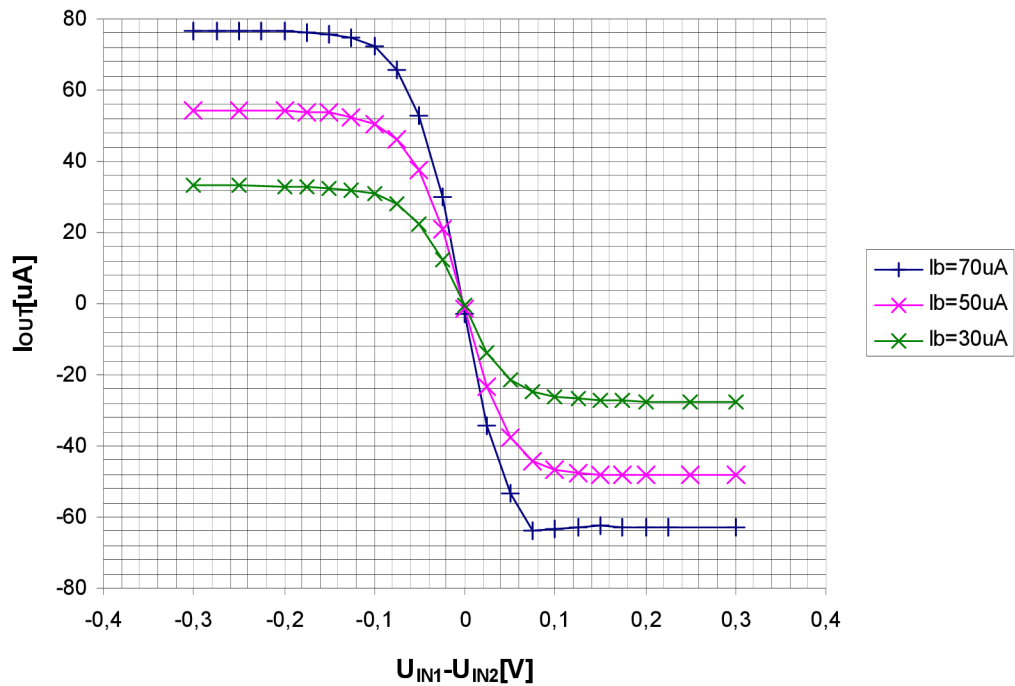
## B Výsledky měření

Pracovní bod měřeno:



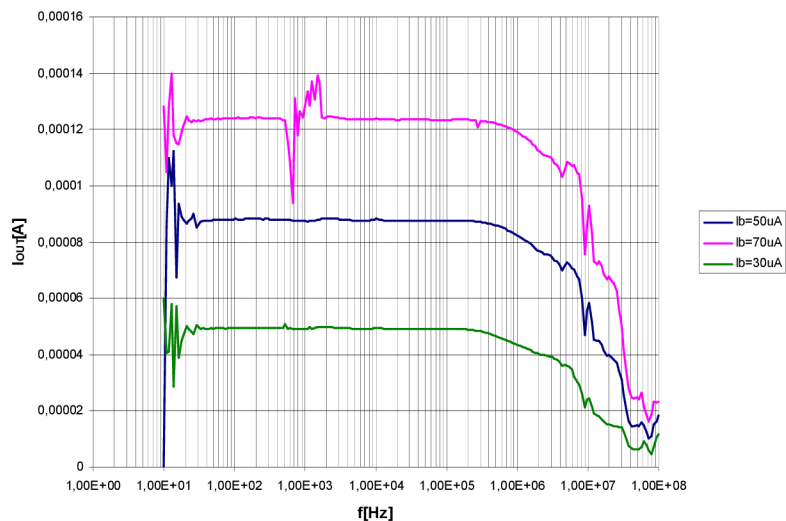
Obr. 7.12-změřený pracovní bod pro ota složený z poli HFA3127 a HFA3128

DC analýza:

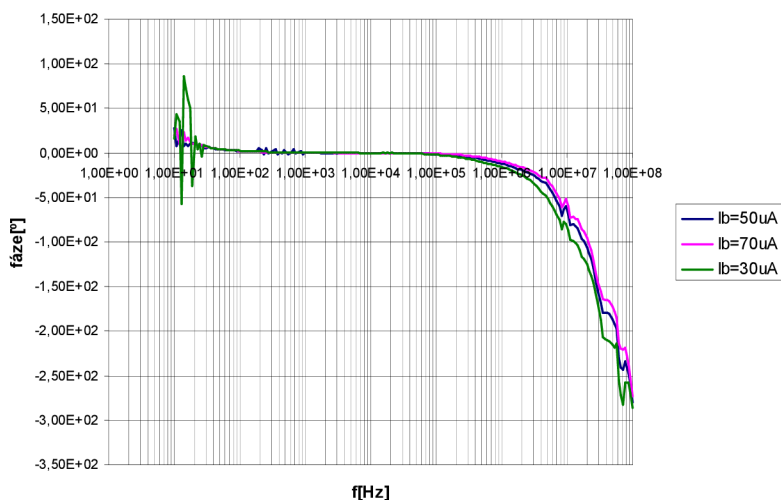


Obr. 7.13-převodní charakteristika OTA složeného z bipolárních tranzistorů pole HFA3127 a HFA3128 změřeno pro tři biasovací proudy

## Střídavá analýza:



Obr. 7.14-frekvenční závislost výstupního proudu OTA složeného z bipolárních tranzistorů, měřeno pro tři různé biasovací proudy



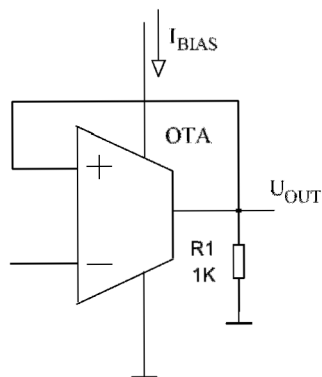
Obr. 7.15-fázové chování OTA složeného z bipolárních tranzistorů, měřeno pro tři biasovací proudy

## C Srovnání simulace a měření

Spotřeba měřeného obvodu vychází 0,865mW. Z DC analýzy(Obr.7.10. a Obr.7.13) můžeme vidět že obvod se přibližně chová stejně v simulaci i při měření, toto ovšem platí pouze pro malé biasovací proudy. Obvod byl původně simulován a navržen pro mnohem vyšší pracovní proudy ovšem v praxi kvůli odlišnostem modelu a skutečnosti musel být přesimulován pro nižší proudy(více rozebráno později). Dále z DC analýzy vyplývá že obvod mění výstupní proud v rozsahu  $\pm$ nastavený pracovní proud. Ofset je takřka nulový. V důsledku měření s RBW filtrem vektorového

analyzátoru se na nižších kmitočtech při měření frekvenční závislosti výstupního proudu (Obr. 7.14) projevují nesmyslné výkyvy hodnot.

### 7.3 Možná aplikace OTA-komparátor



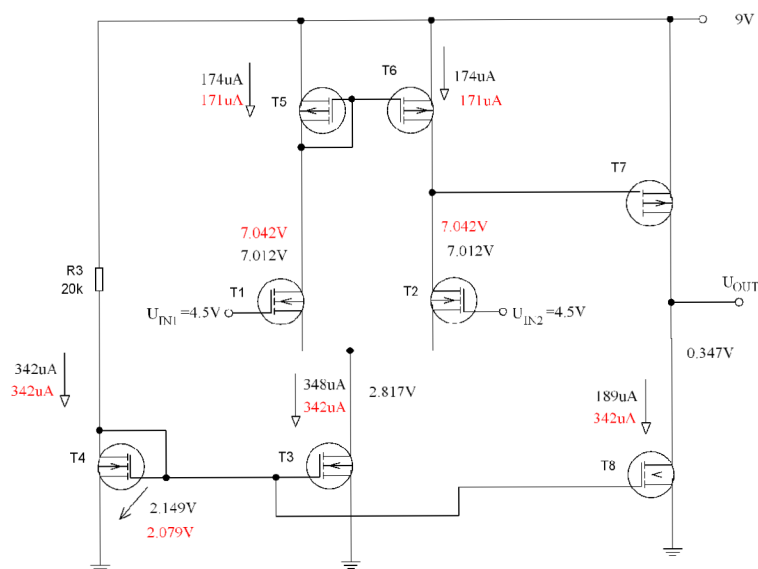
Obr. 7.16-Ota jako napěťový komparátor překlápějící se mezi dvěma úrovněmi

## 8 JEDNODUCHÝ OPERAČNÍ ZESILOVAČ

### 8.1 OZ složený z mos tranzistorů (ALD1106,ALD1106)

#### A Návrh CMOS-simulace

Pracovní bod simulace:



Obr. 8.1-OZ pracovní bod simulace(černě) vypočteno(červeně) pro mos tranzistory

Příklad výpočtu pro Obr.8.1:

Úbytek gate-source T4:

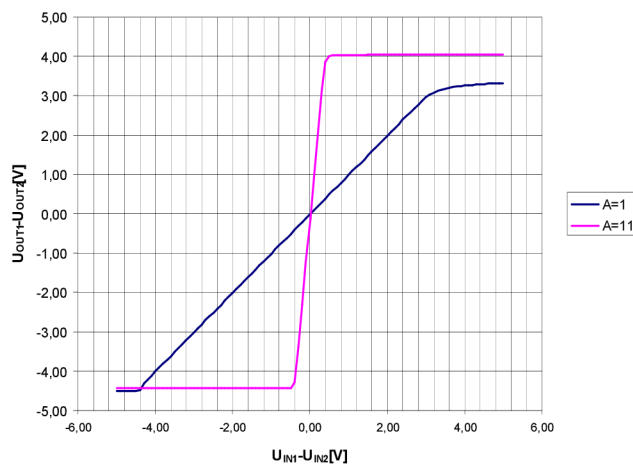
$$U_{GS} = \sqrt{\frac{I_D}{KPN}} + U_{TH} = \sqrt{\frac{0.000342}{0.00015}} + 0.57 = 2.079V$$

Úbytek gate-source T5:

$$U_{GS} = \sqrt{\frac{I_D}{KPN}} + U_{TH} = \sqrt{\frac{0.000171}{0.0001}} + 0.65 = 1.957V$$

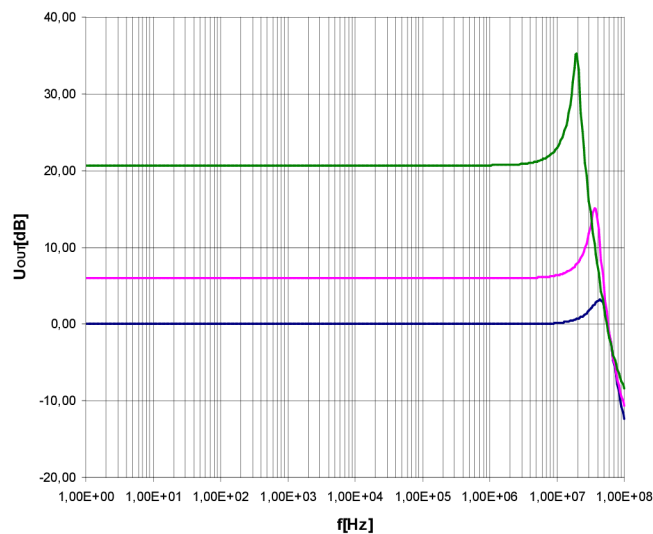
Napětí na drainu T5 = 9-1.957=7.042V

**DC analýza simulace:**



Obr. 8.2-závislost výstupního napětí na změně vstupního napětí simulace pro oz složený z mos tranzistorů

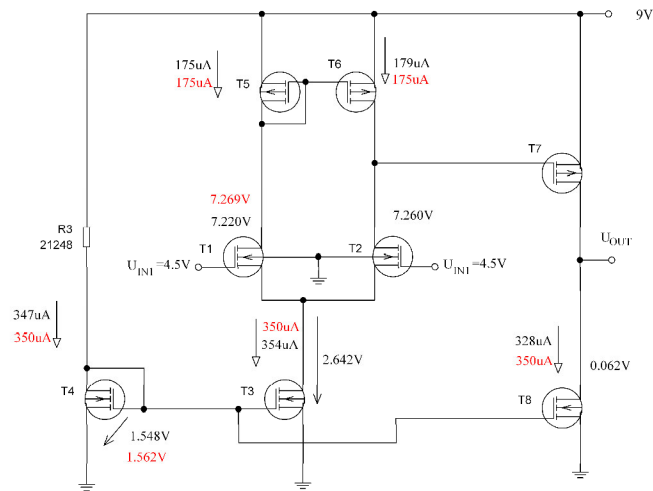
**Střídavá analýza simulováno:**



Obr. 8.3-frekvenční závislost výstupního napětí oz složeného z mos tranzistorů, simulováno

## B Výsledky měření

### Pracovní bod měření:



Obr. 8.4-OZ měřeno(černě) výpočet(červeně) pro mos tranzistory

Příklad výpočtu pro Obr.8.4:

Úbytek gate-source T4:

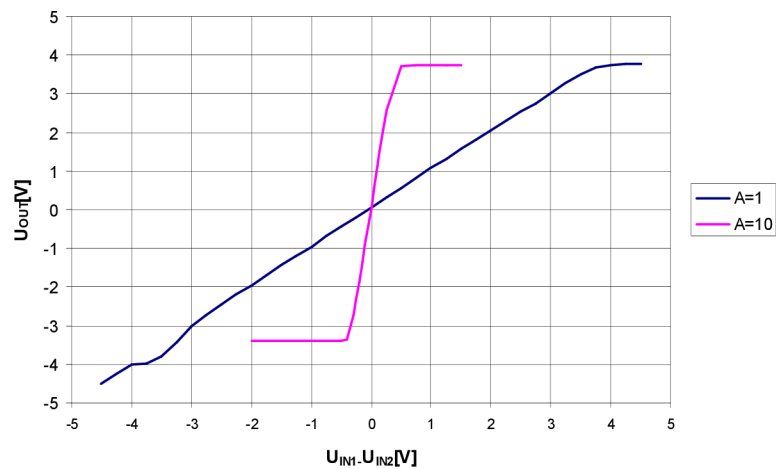
$$U_{GS} = \sqrt{\frac{I_D}{KPN}} + U_{TH} = \sqrt{\frac{0.00035}{0.000355}} + 0.57 = 1.562V$$

Úbytek gate-source T5:

$$U_{GS} = \sqrt{\frac{I_D}{KPN}} + U_{TH} = \sqrt{\frac{0.000175}{0.00015}} + 0.65 = 1.73V$$

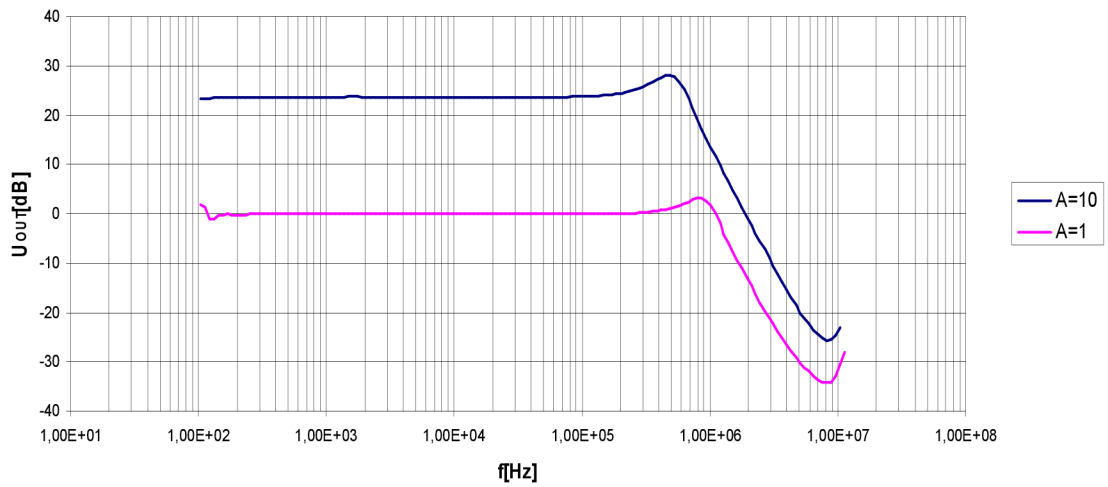
Napětí na drainu T5 = 9-1.73=7.269V

**DC analýza změřeno:**

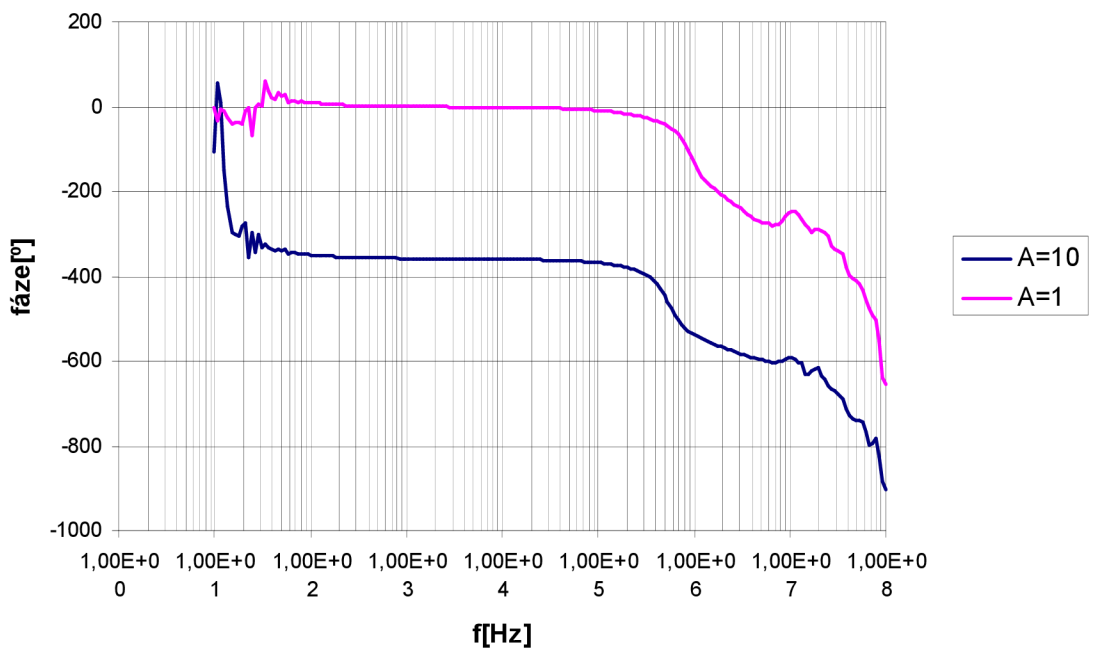


Obr. 8.5-závislost výstupního napětí na změně vstupního OZ složeného z mos tranzistorů

### Střídavá analýza změřeno:

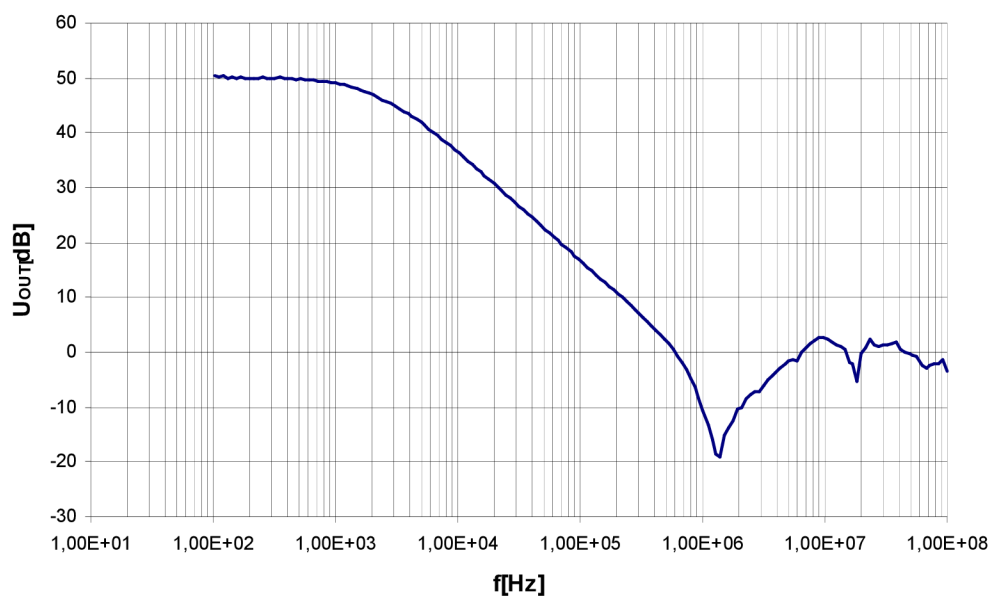


Obr. 8.6-Frekvenční závislost výstupního napětí OZ složeného z mos tranzistorů, měřeno pro zesílení  $A=1$  a  $A=10$ , změřeno



Obr. 8.7-fázové chování dvojstupňového OTA složeného z mos tranzistorů změřeno

Při měření charakteristik na Obr.8.5,Obr.8.6,Obr8.7. byl zesilovač zapojen jako neinvertující OZ.



Obr. 8.8-frekvenční závislost výstupního napětí při otevřené smyčce zpětné vazby  $A \rightarrow \infty$ , měřeno pro OZ složený z mos tranzistorů

## C Srovnání měření a simulace

Spotřeba měřeného obvodu byla 9.26mW. Z DC charakteristik můžeme vidět že výstupní napětí se mění v rozsahu  $\pm 4V$  jak pro měření tak pro simulaci. Ofset byl:

-0.128V pro simulaci a zesílení  $A=11$ .

-0.0117V pro simulaci a zesílení  $A=1$

0.074V pro měřený průběh a  $A=10$

0.071V pro měřený průběh a  $A=1$ .

Mezní kmitočet pro pokles o 3dB pro měřený průběh byl:

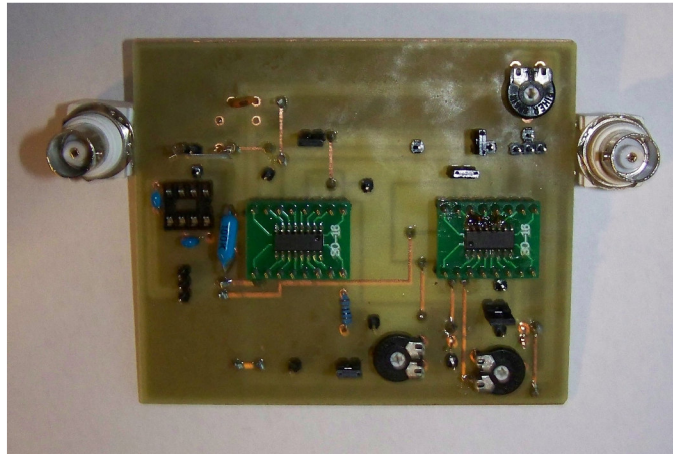
794kHz pro  $A=10$

1.29MHz pro  $A=1$ .



## 8.2 OZ složený z bipolárních tranzistorů (pole HFA3127 a HFA3128)

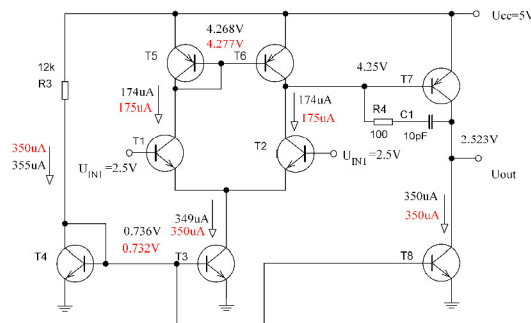
Pro tento obvod byla navržena experimentální deska na níž bylo měření prováděno, můžeme ji vidět na Obr.8.9. Schéma zapojení této desky je v příloze A9, osazení a strana součástek a spojů v přílohách A10,A11 a A12.



Obr. 8.9-experimentální deska OZ pro pole HFA3127 a HFA3128

### A Návrh BJT-simulace

Pracovní bod simulace:



Obr. 8.10-navržený pracovní bod OZ složeného z BJT, simulace Pspice(černě) výpočet pro simulaci(červeně)

Příklad výpočtu pro Obr.8.10:

Úbytek báze-emitor T4:

$$U_{BE} = U_T \cdot \ln\left(\frac{I_C}{I_S}\right) = 0.026 \cdot \ln\left(\frac{0.000350}{2 \cdot 10^{-16}}\right) = 0.732V$$

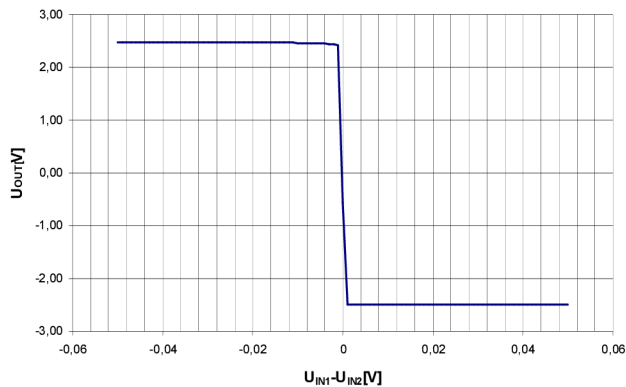
Úbytek báze-emitor T5:

$$U_{BE} = U_T \cdot \ln\left(\frac{I_C}{I_S}\right) = 0.026 \cdot \ln\left(\frac{0.000175}{1.5 \cdot 10^{-16}}\right) = 0.722V$$

Napětí na kolektoru T1:

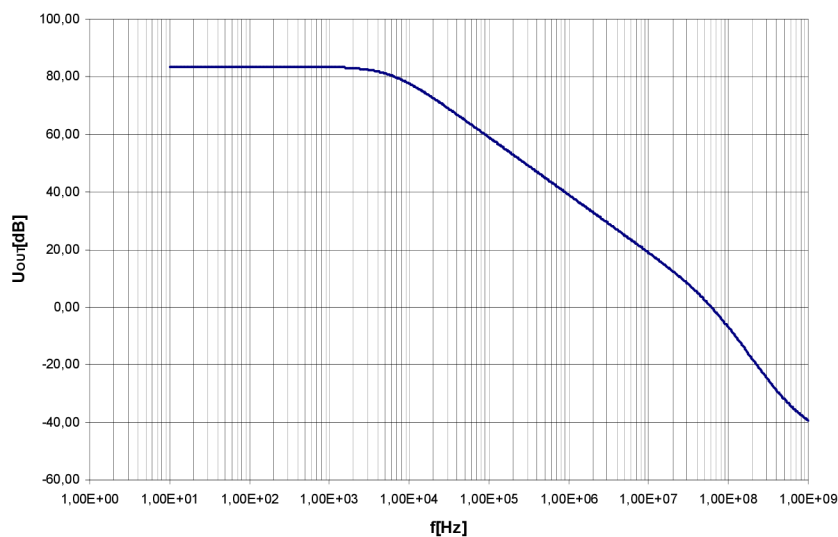
$$5 - 0.722 = 4.277\text{V}$$

### Steady-state analysis simulation:



Obr. 8.11-závislost výstupního napětí na rozdílu vstupních napětí OZ

### AC analysis:

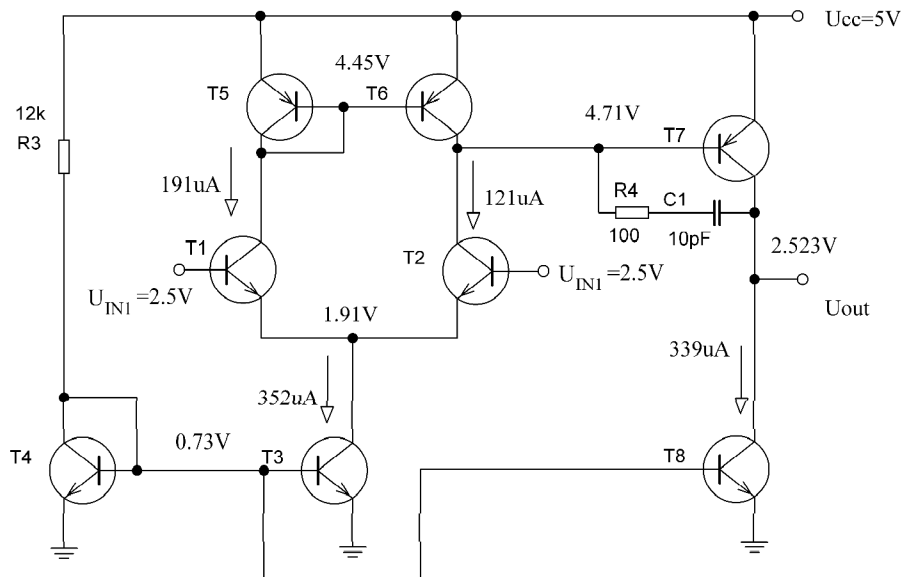


Obr. 8.12-frekvenční charakteristika jednoduchého operačního zesilovače pro  $A \rightarrow \infty$ , simulace

Aby bylo splněno Bodeho kritérium stability musí amplitudová frekvenční charakteristika (Obr.8.12) protínat nulovou osu se sklonem nejvýše  $-20\text{dB}$  na dekádu. Aby toto kritérium v našem zapojení bylo splněno je zapojen kompenzační obvod skládající se z odporu R4 a kondenzátoru C1.

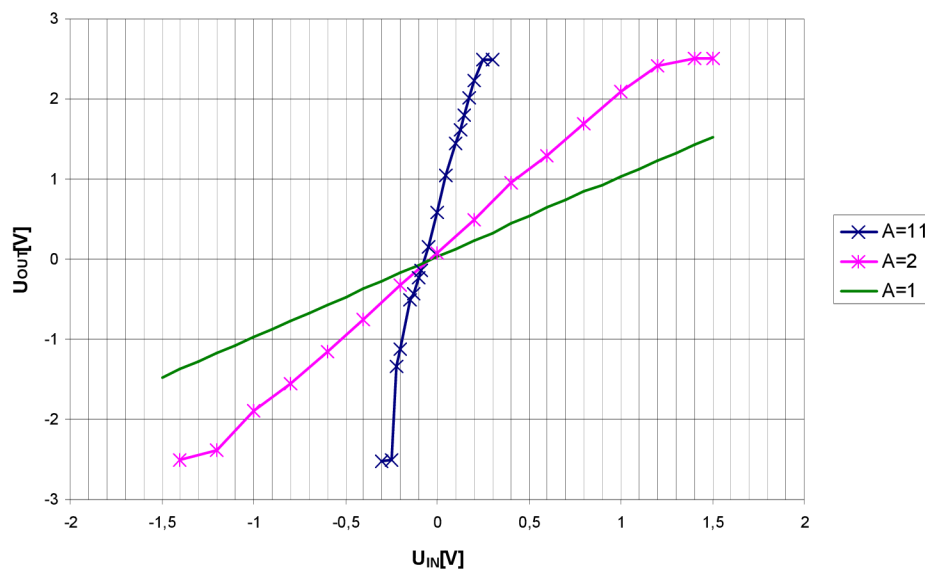
## B Měření na OZ

Pracovní bod:



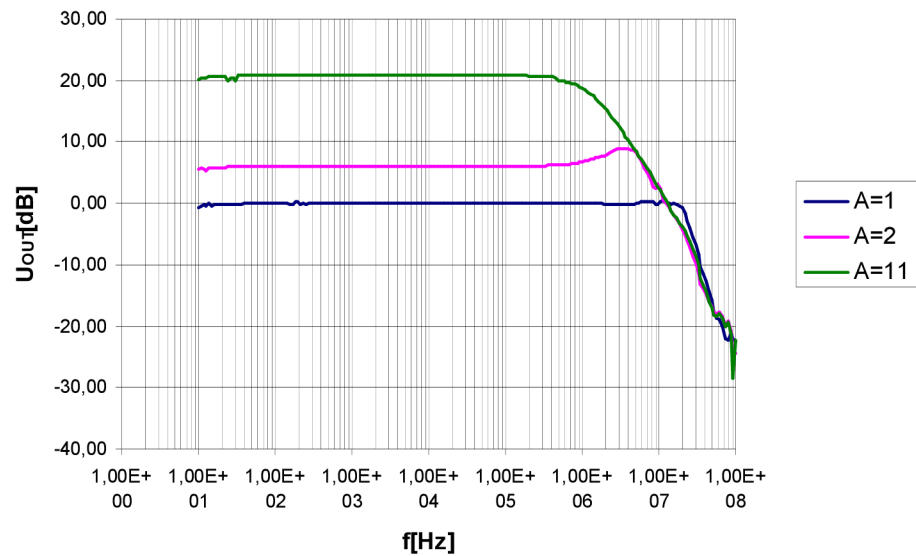
Obr. 8.13-nastavený pracovní bod, OZ složený z bipolárních tranzistorů

DC analýza:



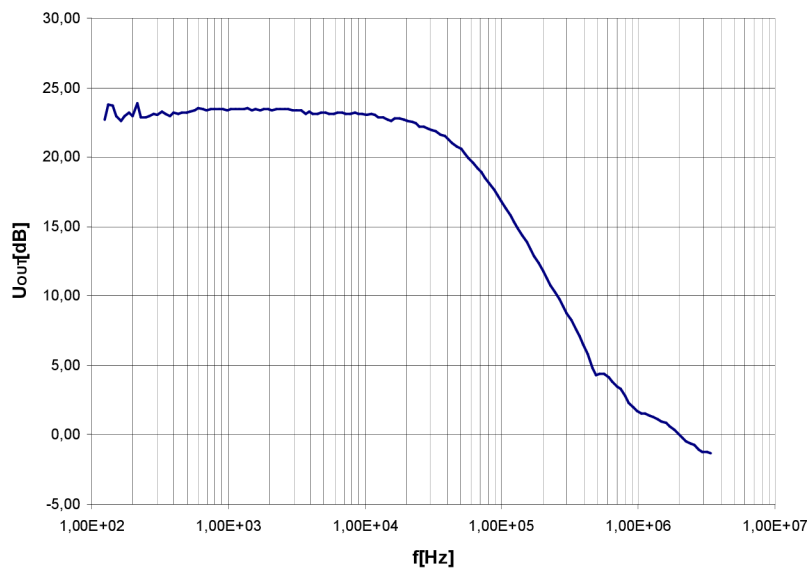
Obr. 8.14-převodní charakteristika OZ složený z bipolárních tranzistorů, měřeno

### Střídavá analýza:



Obr. 8.15-frekvenční závislost výstupního napětí OZ složeného z bipolárních tranzistorů, měřeno pro tři hodnoty zesílení

Při měření charakteristik na Obr.8.14 a 8.15 byl OZ zapojen jako neinvertující s daným ziskem. Na výstupu byl zapojen obvod OPA2650 jako napěťový sledovač(viz. Příloha A9).



Obr. 8.16-frekvenční závislost OZ pro otevřenou smyčku zpětné vazby, OZ sestaven z bipolárních tranzistorů, změřeno

Při měření charakteristiky z Obr.8.16. byl problém vykompenzovat obvod tak aby byl stabilní, uvedený průběh byl měřen na hranici stability. Obvod vykazoval známky nestability pro zesílení vyšší než  $A=10$ .

### C Srovnání měření a simulace

Spotřeba měřeného obvodu byla 5.21mW. Výstupní napětí(z převodní charakteristiky) bylo  $\pm 2.5V$  jak pro měřený průběh tak pro simulovaný. Ofset při měření byl následující: 0.03V pro  $A=1$ , 0.08V pro  $A=2$  a 0.58V pro  $A=11$ . Mezní kmitočet pro pokles o 3dB pro měřené průběhy byl: 1.29MHz pro  $A=11$ , 9.66MHz pro  $A=2$  a 23MHz pro  $A=1$ . Ofset měřeného obvodu je způsoben nestejnými parametry tranzistorů a různou délkou cest na DPS.

## 9 DISKUZE PROBLÉMU SIMULACE A MĚŘENÍ

Dle katalogového listu měla být transkonduktance obvodu ALD1106 1.8mS a experimentálním srovnáním charakteristik popsaným v bodě 5.1 byla určena 0.15mS pro simulaci a 0.355mS pro měření. Prahové napětí  $U_{TH}$  mělo být 0.75V a experimentálně bylo určeno jako 0.57V. Podobně pro obvod ALD1107 parametry katalogového listu příliš neodpovídaly proto bylo nutné změřit výstupní charakteristiky a charakteristiky v diodovém zapojení a srovnat je experimentálně k určení parametrů obvodu. Větší problém byl ovšem u zapojení s bipolárními tranzistory(pole HFA3127 a HFA3128). V simulaci (podle které byly navrženy experimentální desky) pole fungovaly při napájecím napětí 9V(stejně jako CMOS) a biasovacími proudy do 8mA. Ovšem při ožívování desek bylo zjištěno, že modely v program Pspice neodpovídají skutečnosti. Měřením výstupních charakteristik HFA3127 bylo zjištěno že tranzistory mají velmi nízký výstupní odpor (jednotky  $k\Omega$ ) a vlivem tohoto nízkého odporu se příliš nehodí do zapojení proudových zrcadel jako zdroj konstantního proudu, fungují korektně pouze pro nízké hodnoty proudů. Proto např. u zapojení s transkonduktorem byl volen pracovní proud kolem 50uA což je pro praxi nepříliš vhodná hodnota. Např. při měření na diferenčním páru se nízká hodnota výstupního odporu projevila tak, že při rozvažování páru se biasovací proud měnil podle toho zda se rozdíl napětí na vstupech zvyšoval či snižoval. V katalogovém listu není hodnota výstupního odporu zapsána, jsou zde pouze nepříliš přesné výstupní charakteristiky. Pro nízké hodnoty napájecího napětí a při malých proudech nejsou rozdíly modelu a skutečnosti až tak patrné.

## 10 ZÁVĚR

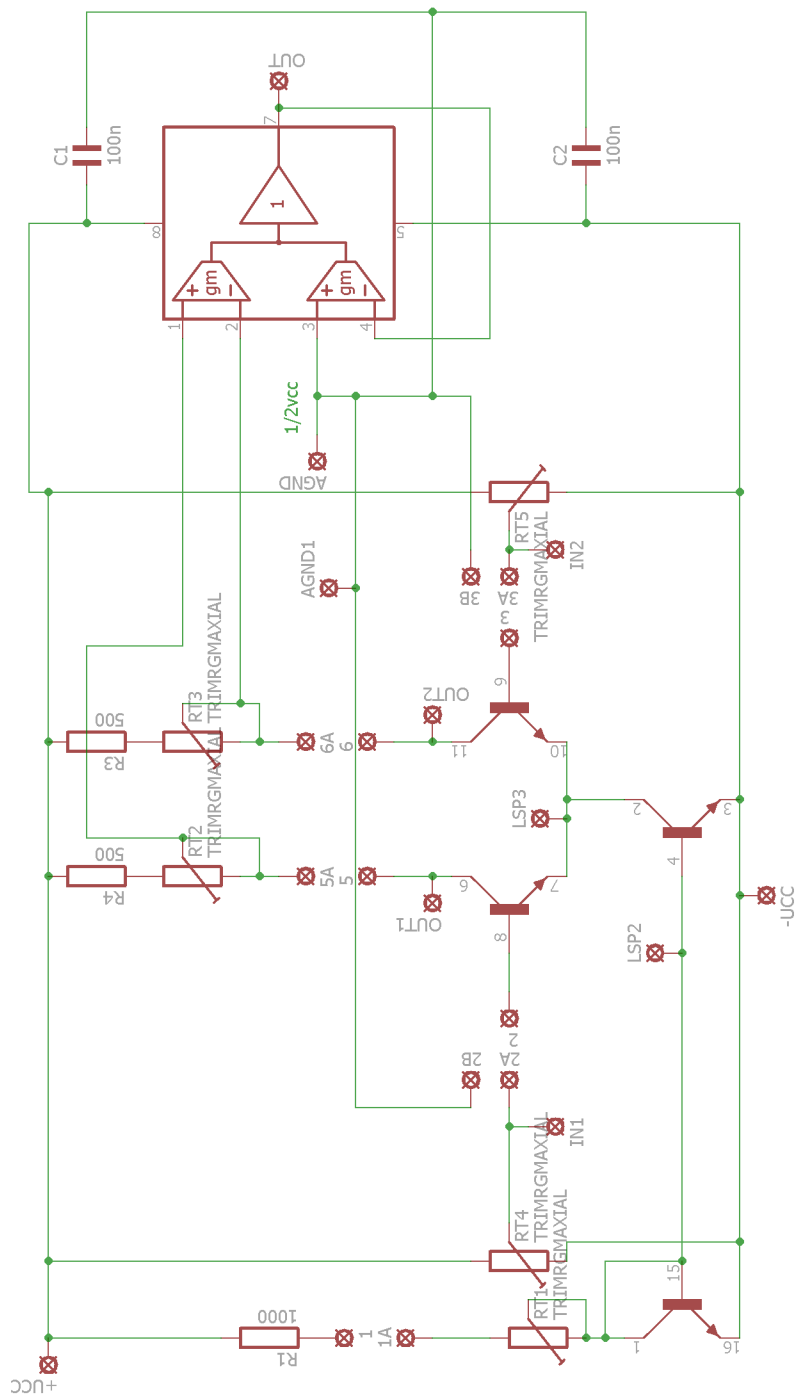
Předmětem práce bylo ověřit použitelnost obvodů ALD1107, ALD1106 a HFA3127, HFA3128 pro realizaci jednoduchých obvodových struktur. Měly se vyzkoušet 4 struktury a to v provedení CMOS (obvody ALD1106 a ALD1107) a v provedení bipolárních tranzistorů (HFA3128 a HFA3127). Jednalo se o následující struktury: diferenční pár - kapitola 6, OTA - kapitola 7, OZ - kapitola 8, a jednoduchý proudový zesilovač. Odsimulovány a změřeny byly pouze diferenční pár, OTA a OZ. Obvody CMOS byly měřeny v kontaktním poli protože u nich bylo předpokládáno použití pouze na nízkých frekvencích. Pro obvody s bipolárními tranzistory byly navrženy, osazeny, oživeny, a odměřeny experimentální desky. Během práce byly zjištěny rozdíly mezi simulací a skutečným chováním obvodů, hlavní rozdíly jsou popsány v kapitole 5 a především v kapitole 9. Obvody CMOS, až na rozdíly mezi simulačními modely a skutečnými parametry (nutnými pro návrhové výpočty), se chovaly podle předpokladů a bylo zjištěno že pro kmitočty do 1 MHz jsou v daných strukturách použitelné. U obvodů s bipolárními tranzistory bylo zjištěno, že jejich využití je v daných strukturách sice je možné, ale do značné míry omezené především kvůli nízkému výstupnímu odporu. Který umožňuje použití pouze pro malé pracovní proudy ( $\mu\text{A}$ ), při vyšších proudech proudové zrcadlo obsažené v uvedených strukturách nezrcadlí proudy. Práci poněkud zbrzdilo že obvody byly navrženy pro vyšší pracovní proudy při kterých se obvody nechovaly korektně. Bylo potřeba provést simulace znovu pro nižší pracovní proudy při kterých skutečné obvody korektně fungovaly. Při nižších proudech není rozdíl mezi simulací a skutečností tak velký. Obvody s bipolárními tranzistory fungovaly na vyšších kmitočtech to byl hlavní důvod proč byly navrženy a změřeny experimentální desky (schémata v přílohách). Nicméně katalogové hodnoty tranzitního kmitočtu 5.5 GHz nebyly měřením dosaženy, např. u OZ byl mezní kmitočet 23 MHz pro pokles o 3 dB  $A=1$ .

# LITERATURA

- [1] RAZAVI, Behzad. *Fundamentals of microelectronics*. 2 edition. New York: Wiley, 2006, 800 s. ISBN 978-0470072929.
- [2] Kledrowec, V. Háze, J. *Návrh analogových integrovaných obvodů: skripta*, V Brně: Vysoké učení technické, Fakulta elektrotechniky a komunikačních technologií, Ústav mikroelektroniky, 2015. 122 s
- [3] Háze, J. *Analogové integrované obvody: přednášky*, V Brně: Vysoké učení technické, Fakulta elektrotechniky a komunikačních technologií, Ústav mikroelektroniky, 2015

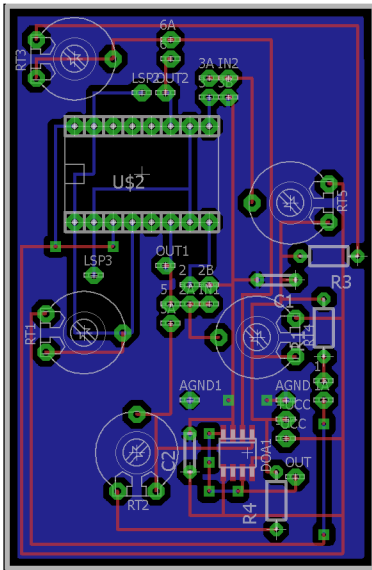
# A PŘÍLOHY

## A.1 Zapojení experimentální desky sestavené pro diferenční pár, pole HFA3127

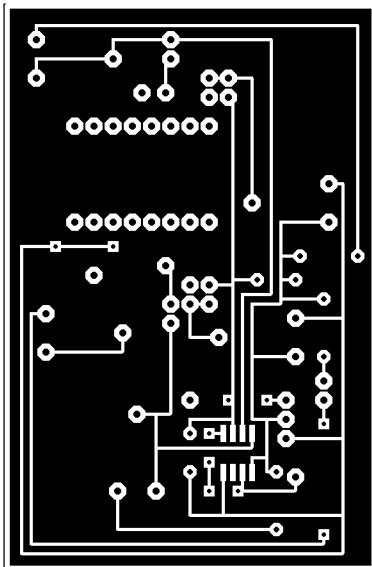




## A.2 Deska plošného spoje diferenčního páru HFA3127, strana součástek osazení

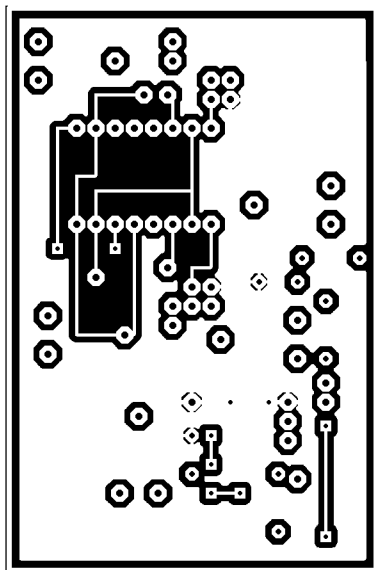


## A.3 Deska plošného spoje diferenčního páru HFA3127, strana součástek(top)



Měřítko 1:1

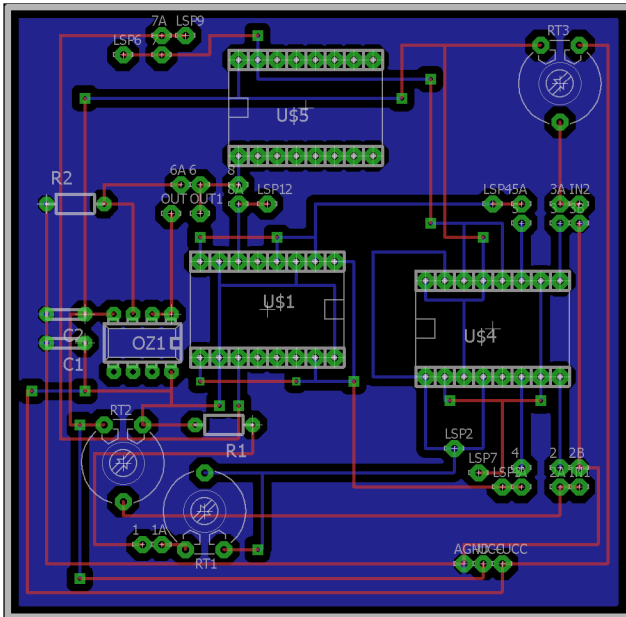
#### A.4 Deska plošného spoje diferenčního páru HFA3127, strana spojů(bottom)



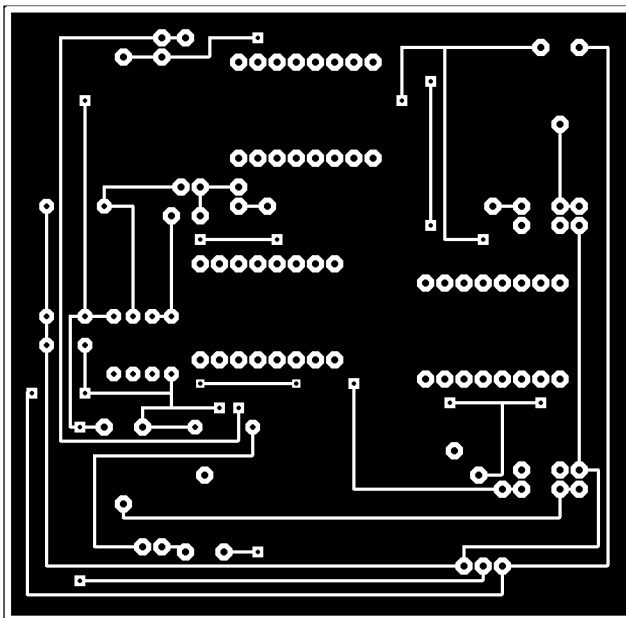
Měřítko 1:1



## A.6 Osazení desky OTA

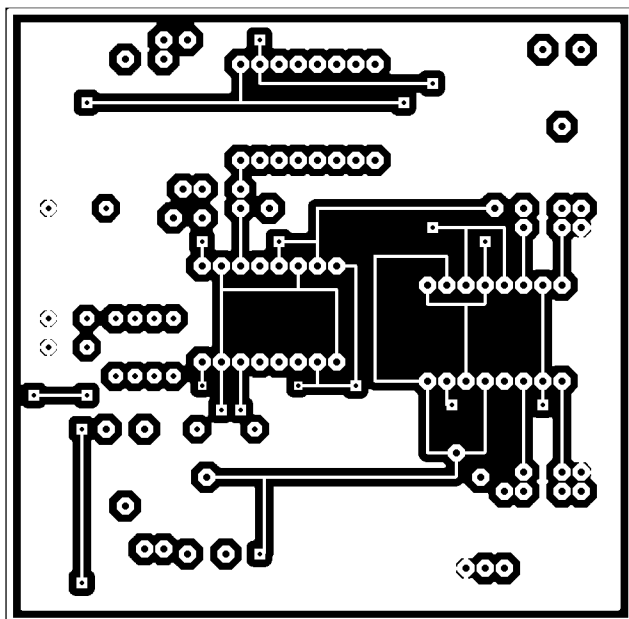


## A.7 Deska plošného spoje OTA strana součástek(top)



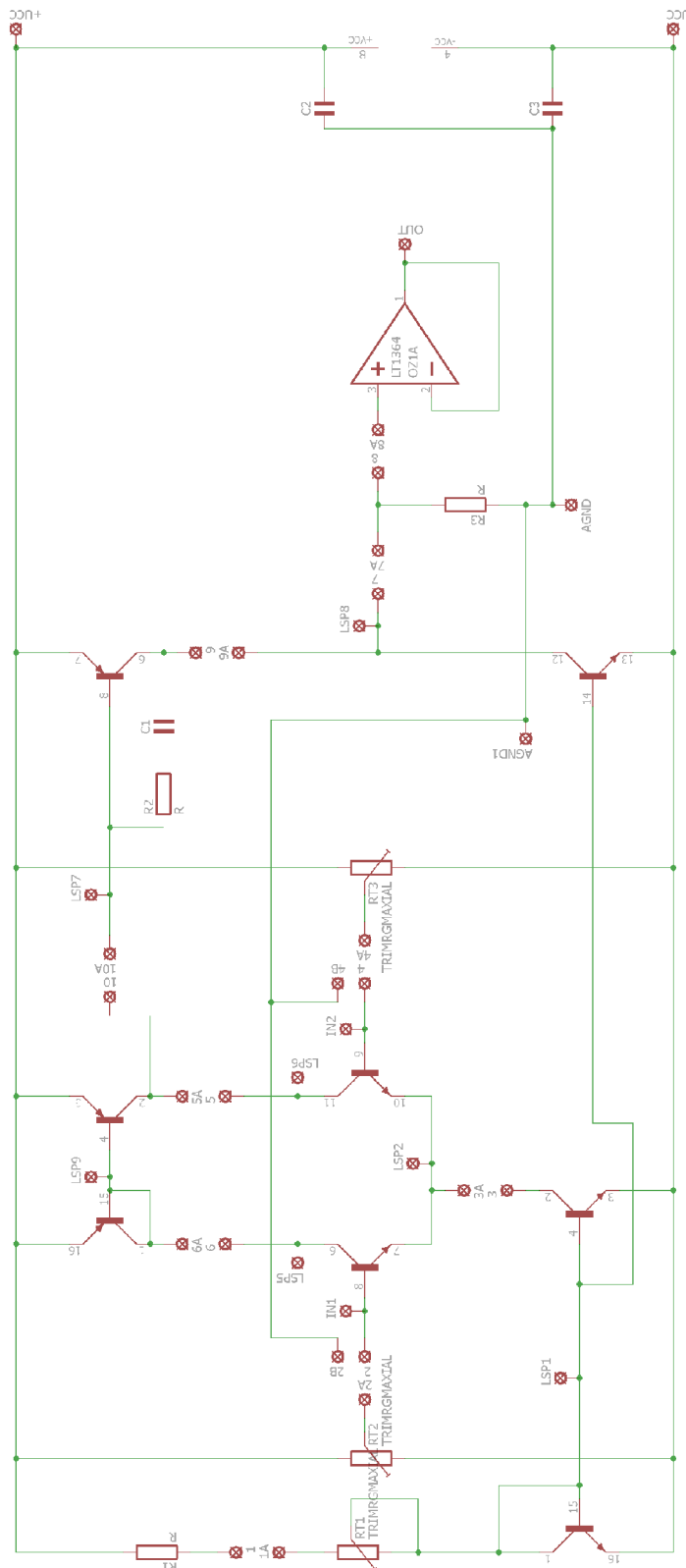
Měřítko 1:1

## A.8 Deska plošného spoje jednoduchého OTA strana spojů(bottom)

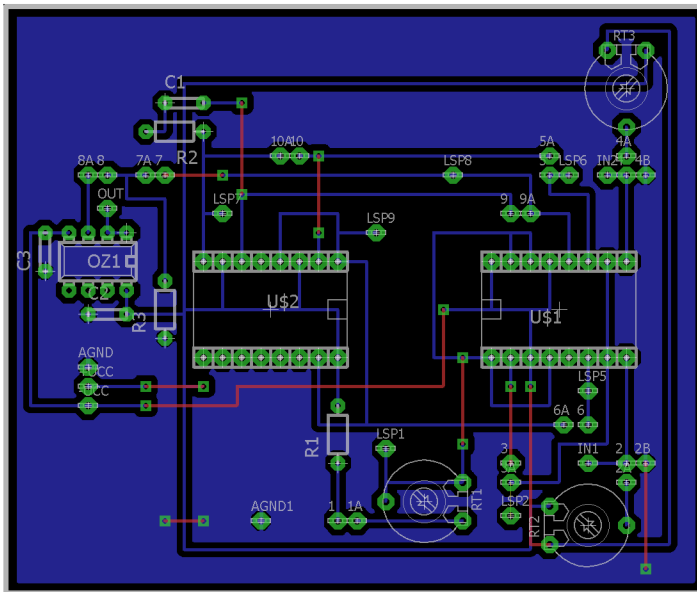


Měřítko 1:1

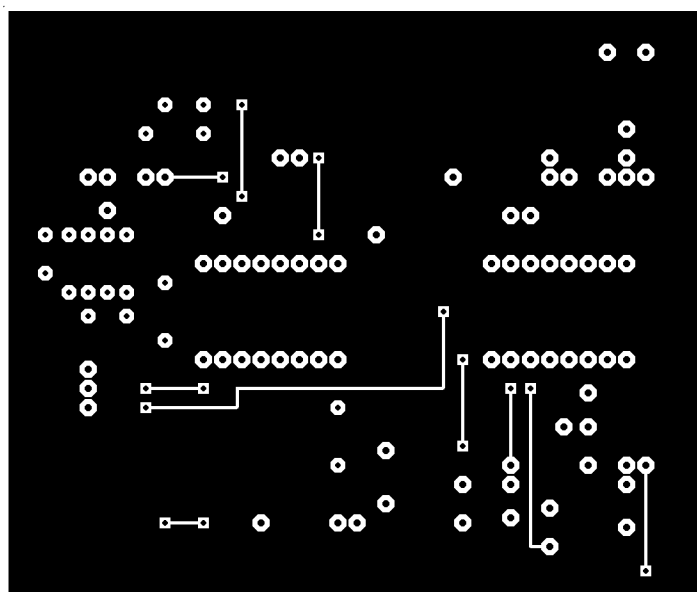
## A.9 Schéma zapojení jednoduchého OZ složeného z polí HFA3127 a HFA3128



## A.10 Deska plošného spoje OZ, strana součástek osazení

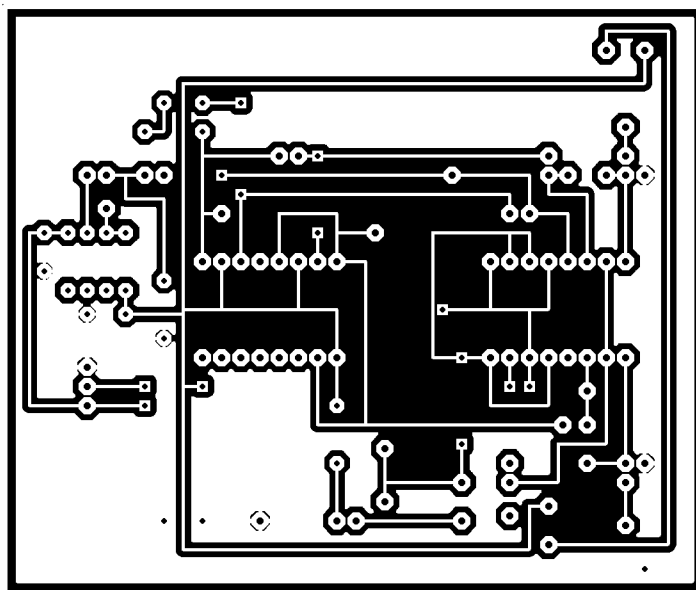


## A.11 Deska plošného spoje OZ, strana součástek(top)



Měřítko 1:1

## A.12 Deska plošného spoje OZ, strana spojů(bottom)



Měřítko 1:1