

**Anotace:**

Optimalizace OTA na základě zadaných parametrů. Návrh a simulace budou probíhat v reálné CMOS technologii, která je dostupná na Ústavu mikroelektroniky. OTA má sloužit jako analogový blok do systému programovatelného analogového pole (FPMA).

**Annotation:**

Operational amplifier will be designed and optimized with respect to set of required parameters. Real CMOS technology (available at Department of Microelectronics) will be used for designed OTA circuit and its simulations. Designed OTA will be used as universal operation amplifier configurable block in FPAA (field-programmable analog array) structures.

**Klíčová slova:**

Operační zesilovač, OTA, CMOS technologie, integrovaný obvod

**Key words:**

Operational amplifier, OTA, CMOS technology, integrated circuit

CZAJKOWSKI, O. *Operační transkonduktanční zesilovač (OTA) pro využití v programovatelných analogových polích*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2010. 40 s. Vedoucí diplomové práce Ing. Daniel Bečvář, Ph.D.

## PROHLÁŠENÍ:

Prohlašuji, že jsem tuto diplomovou práci na téma „Operační transkonduktanční zesilovač (OTA) pro využití v programovatelných analogových polích“ vypracoval samostatně pod vedením vedoucího diplomové práce, s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury. Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této diplomové práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení § 152 trestního zákona č. 140/1961 Sb.

V Brně dne 27. května 2010

.....

podpis autora

## **Prohlášení o shodě listinné a elektronické formy**

Prohlašuji, že elektronická forma odevzdané diplomové práce je shodná s odevzdanou listinnou formou.

V Brně dne 27. května. 2010

-----  
Bc. Ondřej Czajkowski

## **PODĚKOVÁNÍ:**

Děkuji vedoucímu diplomové práce Ing. Daniel Bečvář, Ph.D. za metodické a cíleně orientované vedení při plnění úkolů realizovaných v návaznosti na diplomovou práci.

## Obsah

<b>1</b>	<b>ÚVOD</b> .....	<b>10</b>
<b>2</b>	<b>SEZNÁMENÍ S CAB</b> .....	<b>11</b>
<b>3</b>	<b>NÁVRH CAB</b> .....	<b>13</b>
3.1	NÁVRH SPÍNACÍHO BLOKU.....	13
3.2	NÁVRH OTA.....	17
3.2.1	<i>Zadané parametry</i> .....	17
3.2.2	<i>Početni návrh OTA</i> .....	18
3.2.3	<i>Optimalizace výsledků</i> .....	23
3.3	SIMULACE OTA.....	24
<b>4</b>	<b>SIMULACE CAB</b> .....	<b>29</b>
4.1	INVERTUJÍCÍ ZESILOVAČ.....	29
4.2	INTEGRAČNÍ ZESILOVAČ.....	31
4.3	DERIVAČNÍ ZESILOVAČ.....	34
<b>5</b>	<b>LAYOUT OTA</b> .....	<b>37</b>
<b>6</b>	<b>ZÁVĚR</b> .....	<b>39</b>
<b>7</b>	<b>LITERATURA</b> .....	<b>40</b>

## Seznam tabulek

Tabulka 1: Rozměry spínacího bloku.....	14
Tabulka 2: Požadované parametry transkonduktačního zesilovače.....	17
Tabulka 3: Technologické parametry.....	17
Tabulka 4: Poměry tranzistoru v závislosti na $V_{gs}-V_t$ .....	23
Tabulka 5: Výstupní zesílení pro invertující zesilovač.....	30
Tabulka 6: Vypočtený a simulovaný mezní kmitočet.....	33
Tabulka 7: Vypočtený a simulovaný mezní kmitočet.....	36



## Seznam obrázků

Obr. 2.1: Schéma CAB.....	11
Obr. 2.2: Maticové zapojení CAB.....	12
Obr. 2.3: Řetězové zapojení CAB.....	12
Obr. 3.1: Schéma spínacího bloku.....	13
Obr. 3.2: Schema zapojení pro simulaci "Brooklynského mostu".....	14
Obr. 3.3: Graf změny odporu na vstupním napětí.....	15
Obr. 3.4: Závislost průběh proudu na změnu napětí.....	15
Obr. 3.5: Závislost odporu na frekvenci.....	16
Obr. 3.6: Schéma OTA.....	18
Obr. 3.7: Výstupní sinusový signál.....	24
Obr. 3.8: Výstupní signál závislí na změně teploty.....	25
Obr. 3.9: Amplitudová a fázová charakteristika zesílení.....	25
Obr. 3.10: Amplitudová a fázová charakteristika zesílení v závislosti na teplotě.....	26
Obr. 3.11: Odezva na jednotkový impulz.....	27
Obr. 3.12: Offset OTA.....	28
Obr. 4.1: Schéma invertujícího zapojení.....	29
Obr. 4.2: Amplitudová charakteristika pro různé zesílení.....	30
Obr. 4.3: Schéma integračního zesilovače.....	31
Obr. 4.4: Amplitudová charakteristika integračního zesilovače pro různý mezní kmitočet.....	32
Obr. 4.5: Detail amplitudové charakteristik integračního zesilovače pro různý mezní kmitočet.....	32
Obr. 4.6: Schéma zapojení derivačního zesilovače.....	34
Obr. 4.7: Amplitudová charakteristika derivačního zesilovače pro různý mezní kmitočet.....	35
Obr. 4.8: Detail amplitudové charakteristik derivačního zesilovače pro různý mezní kmitočet.....	35
Obr. 5.1: Layout OTA [6] .....	38

# 1 Úvod

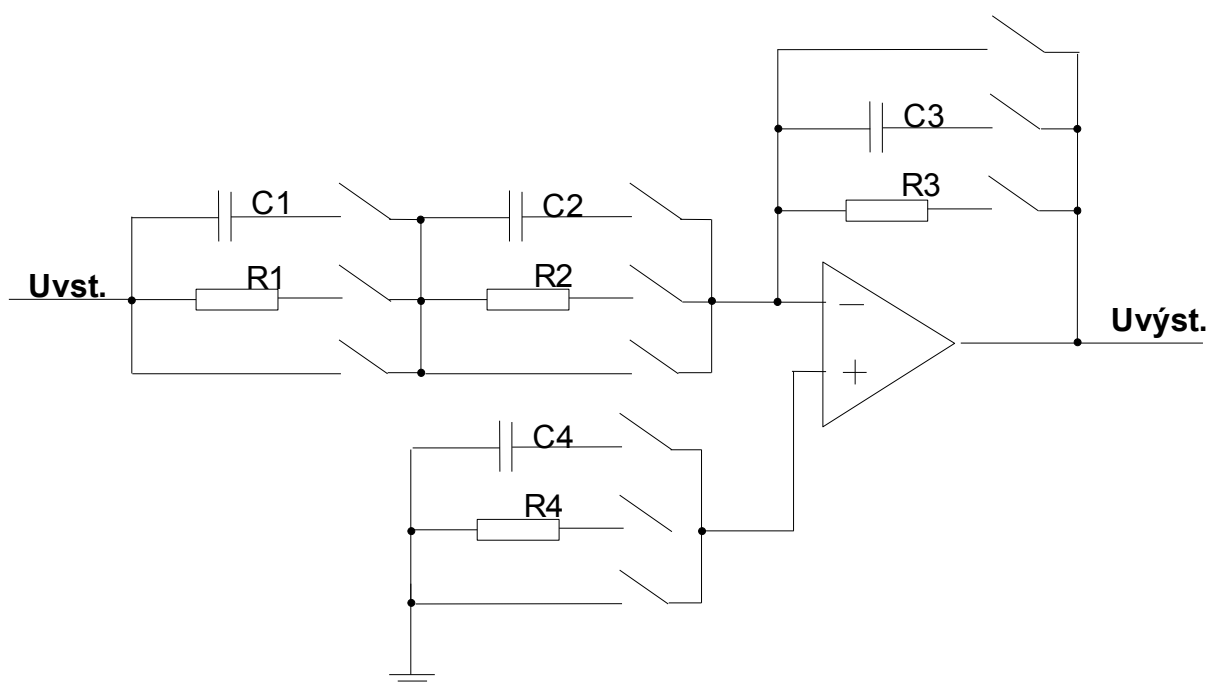
Mým zadáním je navrhnout dvoustupňový operační transkonduktanční zesilovač pro využití v programovatelných analogových polích s předem definovanými výstupními parametry.

Konkrétní využití transkonduktanční zesilovač bude v zapojení konfigurovatelných analogových bloků CAB. Obvod CAB bude schopný zesilovat, vytvořit integrační a derivační filtr.

OTA je navržen v technologii AMI Semiconductor (I2T100) CMOS 0,7 $\mu$ m. Ověření vypočtených výsledků proběhne v simulačním programu Cadence, který zaručí reálné a přesné výstupní hodnoty.

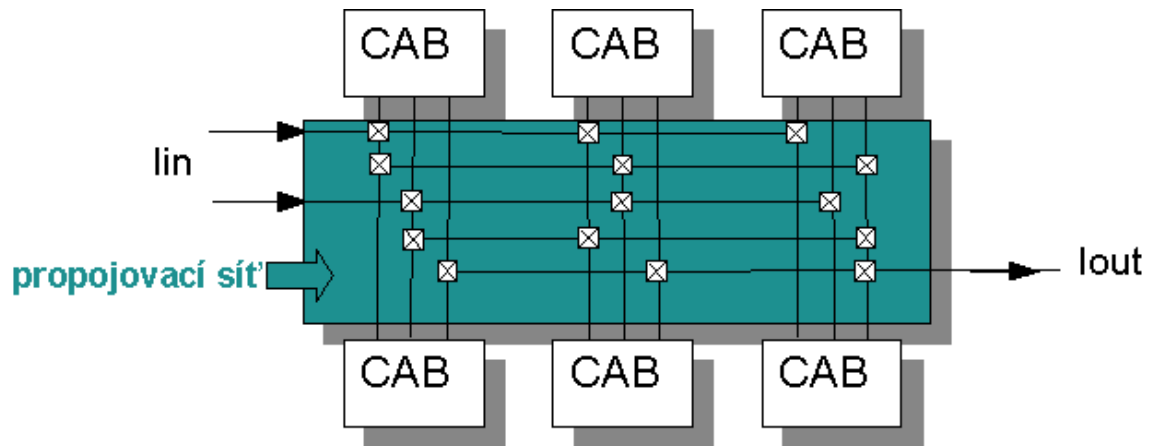
## 2 Seznámení s CAB

CAB se používá v programovatelných analogových polích (FPAA). FPAA se může naprogramovat tak, aby mohl vykonávat různé analogové funkce. Nastavování se provádí pomocí vnitřních konfigurovatelných analogových bloků (CAB), které jsou vzájemně propojeny programovatelnou sítí, jak je znázorněno na obrázku 2.1.



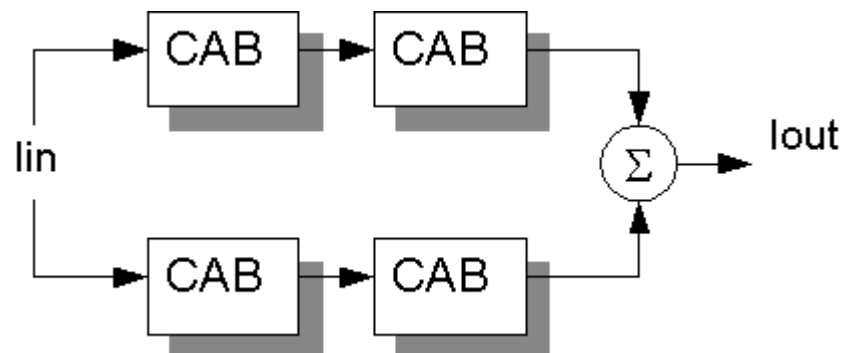
Obr. 2.1: Schéma CAB

Výběr funkcí je poměrně různorodý a částečně závisí na jakém účelu je FPAA používán. Pomocí buňky CAB nastavujeme mnoho malých ale při tom důležitých analogových funkcí. Spojením těchto malých funkcí vedou k větším a složitějším funkcím. Výběr těchto funkcí je velmi důležitá vlastnost. Meze které ovlivňují výběr těchto funkcí jsou ovlivněny aplikací pro kterou je FPAA určena. Nastavení zvolených funkcí musí být schopno reprezentovat a pokrývat širokou škálu možných aplikací. Další ovlivňující výběr je zvolená topologie. Výběru funkcí je také částečně závislá na topologii zvolené pro FPAA. Na výběr jsou dvě hlavní topologie, maticová a řetězová. V maticové topologii jsou CAB řazeny v řádcích a sloupcích do matice jak je znázorněno na obrázku 2.2. CAB může být připojeny k jiným CAB pomocí místních a globálních směrových sítí.



Obr. 2.2: Maticové zapojení CAB

V řetězovém zapojení jsou CAB uspořádaný za sebou do řetězce a mohou být zapojeny pouze na následující CAB.



Obr. 2.3: Řetězové zapojení CAB

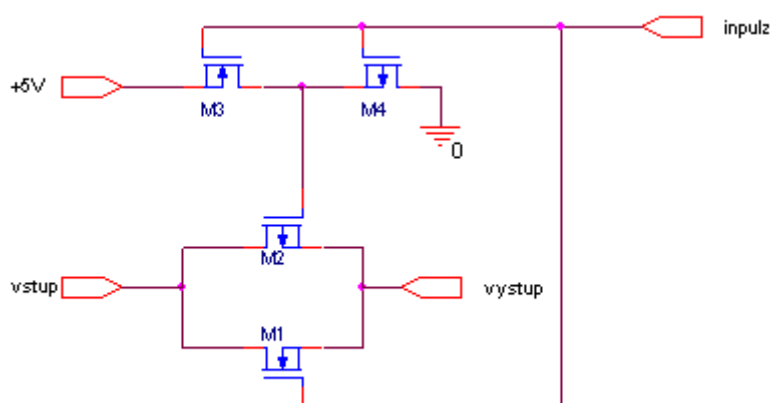
Pomocí CAB se vytváří funkce sčítání, negování. Také se vytváří logaritmické funkce ,které umožňuje násobení a dělení. Dále diferenciální a integrační funkce jsou základem pro mnoho systémů zpracovávající signály a hlavně pro různé filtry.[1][2]

### 3 Návrh CAB

Navrhované konfigurovatelné analogové pole musí umět vstupní signál zesílit, část signálu propustit nebo zadržet. Zesílení zajišťuje transkonduktanční operační zesilovač který pomocí spínacího bloku vytvoří derivační nebo integrační filtr.

#### 3.1 Návrh spínacího bloku

Aby navržený konfigurovatelný analogový blok fungoval, musí umět měnit svoje funkce, jako je zesilovat, integrovat a derivovat. Měnění funkce je dosaženo připojováním nebo odpojováním pasivních součástek (rezistory, kapacitory). Obvod vykonávající tuto funkci je spínací blok. Jeho hlavní předností by mělo být malý odpor při sepnutí a velký odpor při rozepnutí spínaného bloku. Také je nutná stabilita při změně frekvence.[3]



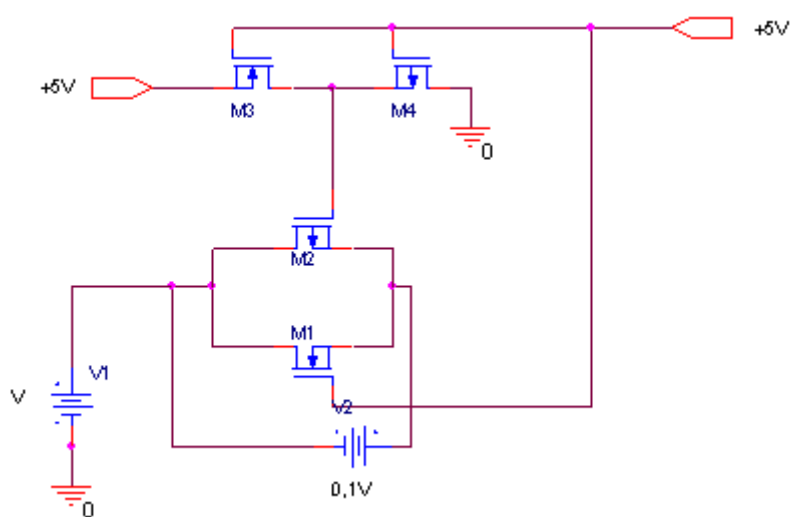
Obr. 3.1: Schéma spínacího bloku

Na obrázku 3.1 je nakreslen spínací blok, který je použit v zapojení CAB. Spínací blok je složen ze dvou paralelně spojených transistoru NMOS a PMOS. Sepnutím obvodu se inicializuje kladným napětím +5 V přivedením na pin „impulz“. Kladný impulz by tranzistor PMOS M2 neotevřel, proto je nutné signál invertovat.

Jako první se musí nastavit spínač tak, aby při 2,5 V měl minimální odpor. V tomto bodě jsou oba tranzistory otevřeny. Zvolené rozměry W a L jsou vypsány v tabulce 1.

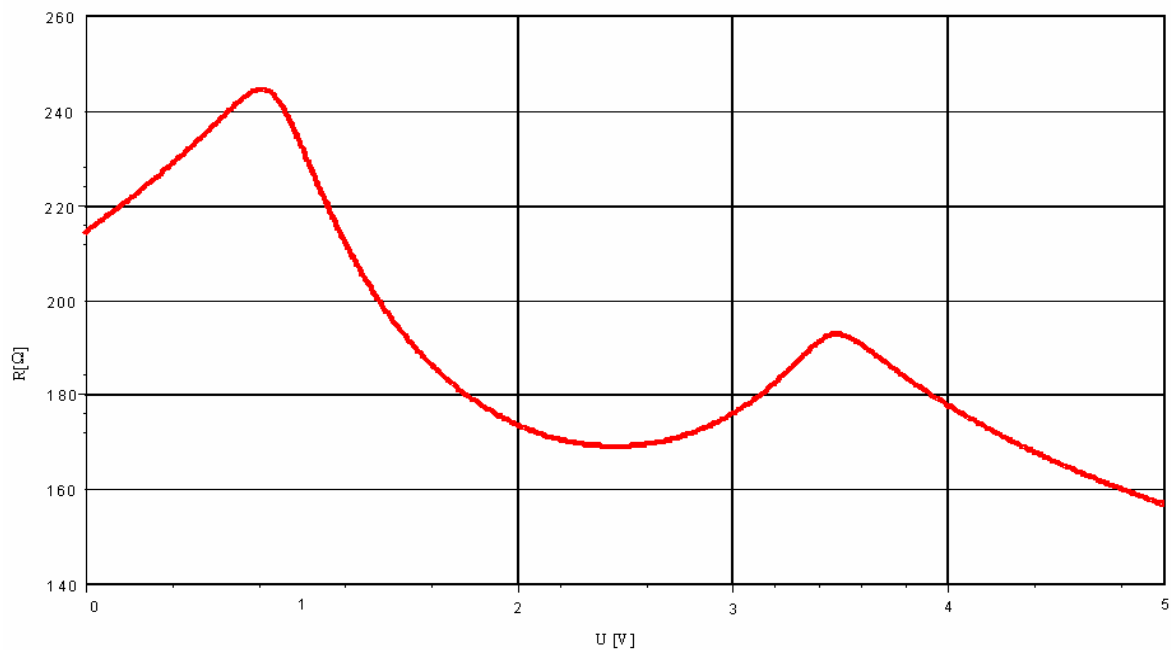
Tabulka 1: Rozměry spínacího bloku

Tranzistor	W	L
	[ $\mu\text{m}$ ]	[ $\mu\text{m}$ ]
M1	18	0,7
M2	70	0,7
M3	5,6	0,7
M4	1,4	0,7



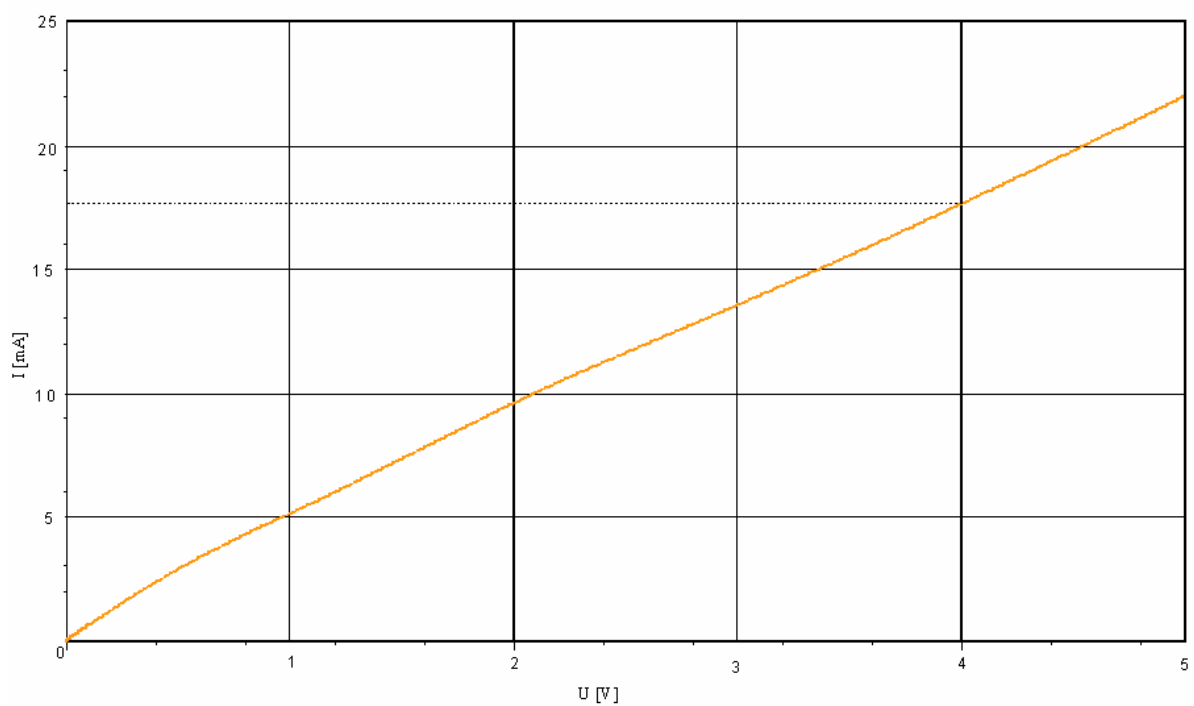
Obr. 3.2: Schema zapojení pro simulaci "Brooklynského mostu"

Na obrázku 3.3 je znázorněn průběh odporu v závislosti na napětí. Při nízkém napětí se nejdříve projevuje odpor PMOSu, který je plně otevřen. NMOS je při tomto nízkém napětí uzavřen. Při napětí 2,5 V se oba tranzistory otevrou a proto je v tomto bodě odpor nejmenší. Zvyšováním napětí se PMOS tranzistor uzavírá a plně se otvírá NMOS. Tento efekt je také nazýván „Brooklynský most“.



Obr. 3.3: Graf změny odporu na vstupním napětí

Nejjednodušší zjištění odporu spínače je pomocí grafu. Na grafu se zvolí dva body ze kterých se odečtou hodnoty proudu a napětí. Pomocí Ohmova vzorečku se vypočítá odpor, obrázek 3.4.

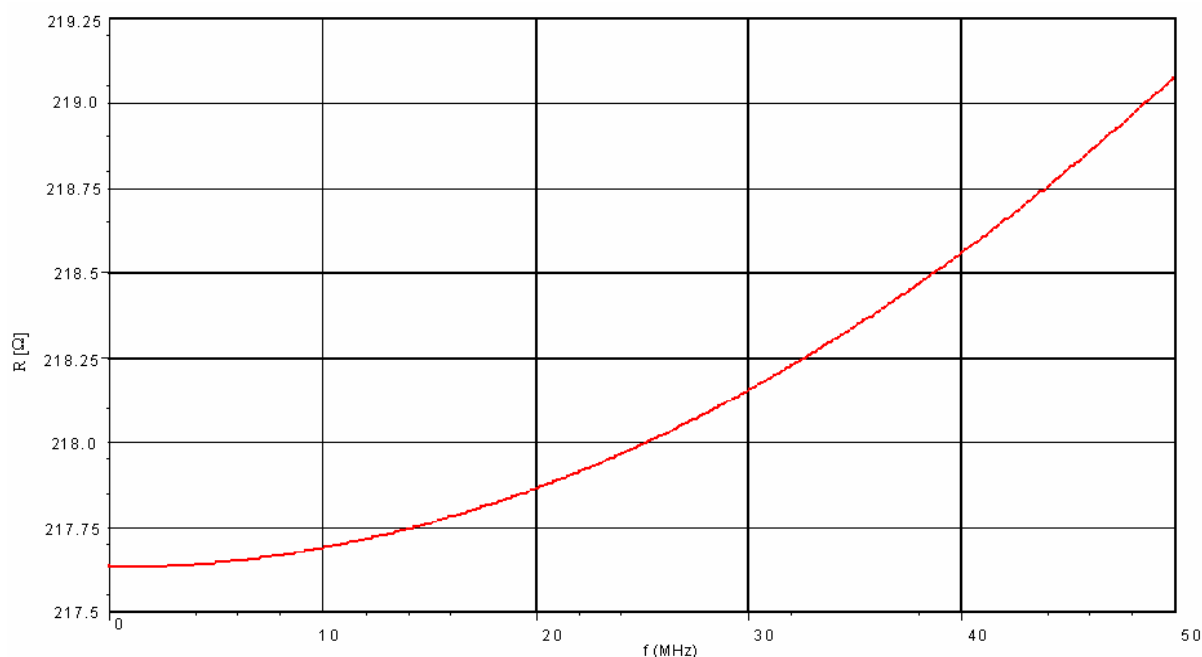


Obr. 3.4: Závislost průběh proudu na změnu napětí

Z obrázku 3.4 se odečetly hodnoty pro  $U_{vstup1} = 1 \text{ V}$  a  $U_{vstup2} = 4 \text{ V}$ . Pro tyto napětí jsou proudy rovnají  $I_{vstup1} = 5 \text{ mA}$  a  $I_{vstup2} = 17,6 \text{ mA}$ .

$$R = \frac{U_{vstup2} - U_{vstup1}}{I_{vstup2} - I_{vstup1}} = \frac{4 - 1}{17,6 * 10^{-3} - 5 * 10^{-3}} = 238 \Omega \quad (1)$$

Spínací blok musí pracovat se signálem ve vysokých frekvencích. Proto je potřeba znát jak se mění odpor v celém rozsahu používané frekvence.



Obr. 3.5: Závislost odporu na frekvenci

V obrázku 3.5 je vykreslena změna odporu na frekvenci. Změna odporu je  $1,4 \Omega$  v rozmezí 0-50 MHz.



## 3.2 Návrh OTA

Existuje mnoho možností pro výpočet operačního transkonduktačního zesilovače OTA. Především záleží jaké jsou zadané hodnoty k výpočtu. Také jak se mohou tyto hodnoty upravovat aby se dosáhlo reálných rozměrů navrhovaného zesilovače. Celý návrh je o kompromisu mezi limity rozvržení na křemíkové desce a požadovanými zadanými hodnotami.

### 3.2.1 Zadané parametry

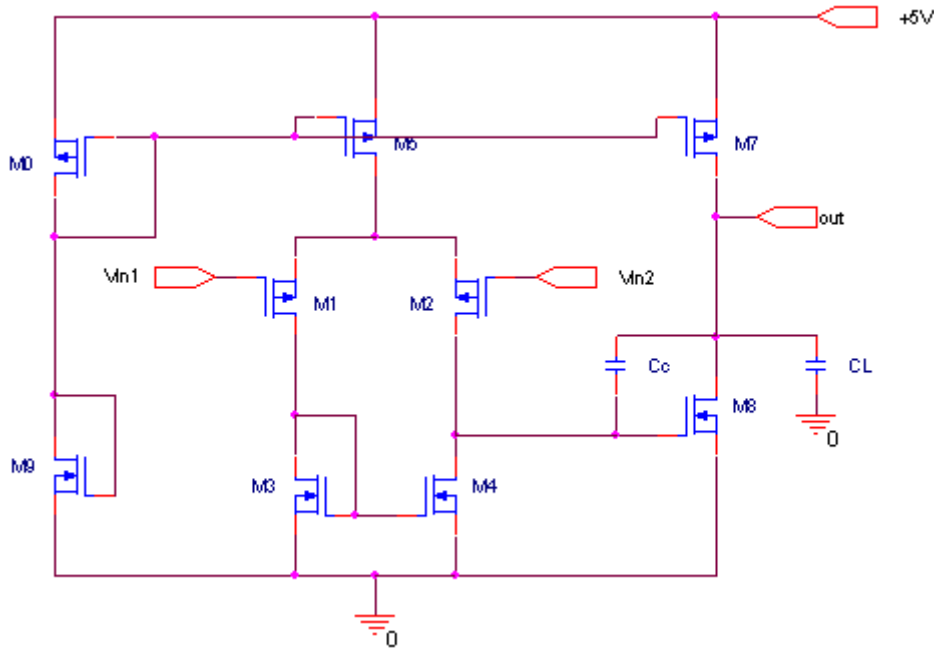
Tabulka 2: Požadované parametry transkonduktačního zesilovače

Jednotkové zesílení	$A_{vo}$	>30dB
Napájecí napětí OTA	VDD	5.5.2010
Napětí svorky Vss	VSS	0V
Rozptyl výstupního napětí +	Vout +	4,5V
Rozptyl výstupního napětí -	Vout -	0,5V
Zatěžovací kondenzátor	$C_L$	20pF
Kmitočet jednotkového zesílení	GBW	>20MHz
Stabilita obvodu	PM	>60°

Tabulka 3: Technologické parametry

	Lmin	Vt	Kp
	[ $\mu\text{m}$ ]	[V]	[A/V <sup>2</sup> ]
NMOS	0,7	0,71	$95 \cdot 10^{-6}$
PMOS	0,7	1,01	$32 \cdot 10^{-6}$

### 3.2.2 Početní návrh OTA



Obr. 3.6: Schéma OTA

Hlavními bloky operační transkonduktanční zesilovač (OTA, *Operational Transconductance Amplifier*) jsou dva zesilovače. První je diferenciální zesilovač, který převádí vstupní rozdílový signál na jednoduchý signál a je sestaven z PMOS tranzistorů. Druhý blok je běžný invertující zesilovač s aktivní zátěží.

Jak je vidět z obrázku 3.6, převod rozdílového signálu na jednoduchý zajišťuje diferenciální pár M1 - M2, kterému jako zátěž slouží proudové zrcadlo tvořené tranzistory M3 - M4. Výstupním signálem diferenciálního zesilovače je proud. Proud protékající tranzistorem M1 je zrcadlen pomocí M3-M4 do druhé větve páru a zde je odečten proud tranzistorem M2. Výsledný proud vytváří na výstupním odporu diferenciálního páru jednoduchý výstupní signál. Tento výstupní signál prvního bloku je přiveden na Gate tranzistoru M5. Tranzistor M5 společně s M6 druhý zesilovací stupeň. Kapacita  $C_c$  je kompenzační kapacita zajišťující stabilitu OTA. [4]

## Určení kapacity $C_c$

Kapacita  $C_c$  se volí 0,22 krát menší než je kapacita  $C_L$ . Je to optimální hodnota pro zachování fázového odstupu a tím i stabilita obvodu.

$$C_c = 0,22 * C_L = 0,22 * 20 * 10^{-12} = 4,4 \text{ pF} \quad [3] \quad (2)$$

## Určení SR

SR se určí ze zadané maximální frekvence a amplitudy výstupního napětí. Hodnota určí rychlost změny napětí při zadané frekvenci.

$$\frac{dv_0}{dt} = 2 \Pi f_{max} V_p \quad \text{prot} = 0 \quad [4] \quad (3)$$

$$SR = 2 * \Pi * f_{max} * V_p = 2 \Pi * 25 * 10^6 * 2 = 314 * 10^6 \text{ V/s} \quad (4)$$

## Určení proudu vstupního páru $I_5$

Proud větví v diferenčním zesilovači musí být dostatečně velký na to aby dokázal dostatečně rychle nabíjet kapacitu  $C_c$  při požadovaném SR.

$$I_5 = SR * C_c = 314 * 10^6 * 4,4 * 10^{-12} = 1,38 * 10^{-3} \text{ A} \quad (5)$$

## Určení proudu vstupního páru I7

Proud druhým zesilovacím stupněm volím stejný jako diferenčním párem.

$$I_7 = I_5 = 1,38 * 10^{-3} \text{ A} \quad (6)$$

## Určení M1, M2 – diferenční pár

Pro výpočet se musí nejdříve určit transkonduktanci tranzistoru M1 a M2 pomocí vzorce:

$$g_{m_{1,2}} = 2 * \pi * GBW * C_C = 2 * \pi * 25 * 10^6 * 4,4 * 10^{-12} = 6,91 * 10^{-4} \text{ S} \quad (7)$$

Vypočtená transkonduktance je maximální hodnota kterou může mít tranzistor.

Pomocí transkonduktance se určí poměr W/L obou tranzistorů. Vychází se ze vzorce:

$$g_m = \frac{di_{DS}}{dv_{GS}} \quad (8)$$

Po derivaci gm:

$$g_m = K_{p_p} * \frac{W}{L} * (V_{GS} - V_T) \quad (9)$$

Vzorec pro výpočet proudu.

$$I = \frac{K_{p_p}}{2} * \frac{W}{L} * (V_{GS} - V_T)^2 \quad [5] (10)$$

Vyjádření ze vzorce (9) se vyjádří  $(V_{GS} - V_T)$  a dosadí se do vzorce (10). Po úpravách

a vyjádření poměru W/L vyjde vzorec:

$$(W/L) = \frac{gm^2}{(2 * Kp_p * \frac{I_5}{2})} \quad (11)$$

$$(W/L)_{1,2} = \frac{gm_{1,2}^2}{(2 * Kp_p * \frac{I_5}{2})} = \frac{(6,91 * 10^{-4})^2}{2 * 32 * 10^{-6} * \frac{1,381 * 10^{-3}}{2}} = 10,8 \quad (12)$$

Tranzistory M1 a M2 jsou identičtí tak mají ji i stejné rozměry. Proud  $I_5$  se musí počítat poloviční z důvodu rovnoměrného rozložení proudu při nezatížení tranzistorů.

Rozměry tranzistoru:

$$L_{1,2} = 2,1 \mu\text{m}$$

$$W_{1,2} = 22,68 \mu\text{m}$$

## Určení M5 – proudové zrcadlo

Při znalostech proudu  $I_5$  se ze vzorce (10) vyjádří W/L:

$$(W/L)_5 = \frac{I_5}{(\frac{Kp_p}{2} * (V_{GS} - V_T)^2)} = \frac{1,38 * 10^{-3}}{(\frac{32 * 10^{-6}}{2} * (0,1)^2)} = 8625 \quad (13)$$

U tranzistoru je zvoleno napětí ( $V_{GS} - V_{TH}$ ) 0,1V, to zaručí aby tranzistor pracoval na rozhraní svého prahového napětí  $V_{DSsat}$

Rozměry tranzistoru:

$$L_5 = 1,4 \mu\text{m}$$

$$W_5 = 12075 \mu\text{m}$$

### Určení M6 – koncový zesilovač

Při znalostech proudu  $I_7$  se ze vzorce (10) vyjádří  $W/L$ :

$$\left(\frac{W}{L}\right)_7 = \frac{I_7}{\frac{K_n}{2}(V_{gs} - V_T)^2} = \frac{1,38 \cdot 10^{-3}}{\frac{95 \cdot 10^{-6}}{2} \cdot 0,2^2} = 726 \quad (14)$$

Pro velký zisk je napětí ( $V_{GS} - V_{TH}$ ) voleno na 0,2V, což je na rozhraní slabé a silné inverzí.

Rozměry tranzistoru:

$$L_6 = 2,1 \mu\text{m}$$

$$W_6 = 1524,6 \mu\text{m}$$

Délka kanálu je větší pro dosažení většího dynamického odporu výstupního odporu a zisk zesilovače.

### Určení M7 – proudové zrcadlo

$$(W/L)_7 = (W/L)_5 \cdot \left(\frac{I_7}{I_5}\right) = 8625 \cdot 1 = 8625 \quad (15)$$

Rozměry tranzistoru:

$$L_7 = 1,4 \mu\text{m}$$

$$W_7 = 12075 \mu\text{m}$$

## Určení M3,M4 - proudové zrcadlo

Napětí ( $V_{GS}-V_{TH}$ ) tranzistoru M3,M4 se zrcadli pomocí jednoduchého proudového zrcadla na gate tranzistoru M6. To znamená že napětí ( $V_{GS}-V_{TH}$ ) tranzistoru M3,M4 je stejný jako ( $V_{GS}-V_{TH}$ ) tranzistoru M6.

$$(W/L)_{3,4} = \frac{\frac{I_5}{2}}{\left(\frac{K_n}{2} * (V_{gs} - V_T)^2\right)} = \frac{\frac{1,38 * 10^{-3}}{2}}{\left(\frac{95 * 10^{-6}}{2} * (0,2)^2\right)} = 363 \quad (16)$$

Pro dosažení minimálního offsetu se volí poměr (W/L) dvakrát větší, tedy  $(W/L)_{3,4} = 726$  [1]

Rozměry tranzistoru:

$$L_{3,4} = 1,4 \mu\text{m}$$

$$W_{3,4} = 1016,4 \mu\text{m}$$

### 3.2.3 Optimalizace výsledků

Rozměry vypočtených tranzistoru pro zadané parametry jsou příliš velká a je potřeba je zmenšit. Zmenšení rozměru se provede vhodným zvoleným napětí  $V_{gs}-V_t$ . Toto napětí určuje v jakém režimu bude tranzistor pracovat. Napětí  $V_{gs}-V_t$  musí být v rozmezí 0,1 V až 0,5 V, tabulce (4) jsou vypočteny rozměry pro různé  $V_{gs}-V_t$ .

Tabulka 4: Poměry tranzistoru v závislosti na  $V_{gs}-V_t$

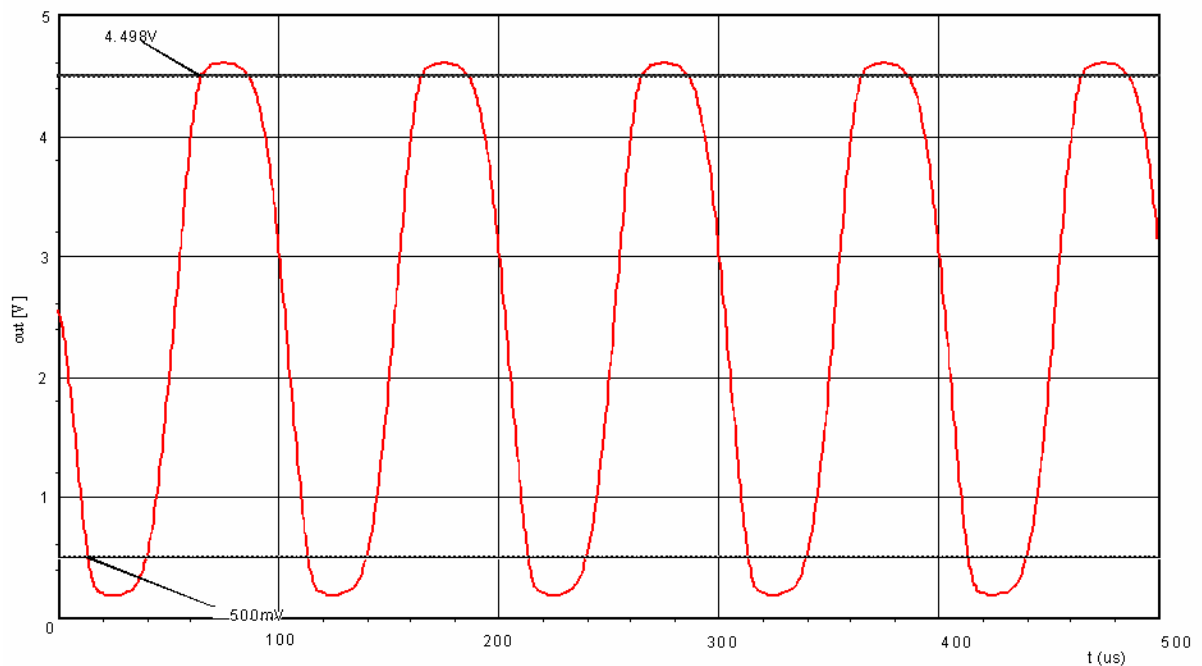
MOS tranzistory	Vypočtené hodnoty					Simulované hodnoty
	$V_{gs}-V_t$					
	pro 0,1 V	pro 0,2 V	pro 0,3 V	pro 0,4V	pro 0,5 V	
	W/L	W/L	W/L	W/L	W/L	
	[-]	[-]	[-]	[-]	[-]	[-]
MP1	4 313	1 078	479	270	173	166,6
MP2	4 313	1 078	479	270	173	166,6
MN3	1 500	375	167	94	60	414
MN4	1 500	375	167	94	60	414
MP5	8 625	2 156	958	539	345	285
MN6	3 000	750	333	188	120	685
MP7	8 625	2 156	958	539	345	257

Volba napětí  $V_{gs}-V_{th}$  se musí volit opatrně. Pro dobré zesílení se volí  $V_{gs}-V_{th} = 0,2$  V, zvýšením napětí se snižuje zesílení. [5].

### 3.3 Simulace OTA

Po početním navrhnutí OTA se musí obvod optimalizovat aby výsledný hodnoty odpovídaly výstupním zadaným hodnotám a nebyly jakkoliv zkreslený. Simulace jsou dělaný v zapojení s otevřenou smyčkou.

První hodnotou pro správné ověření je nezkreslený výstupní sinusový signál.

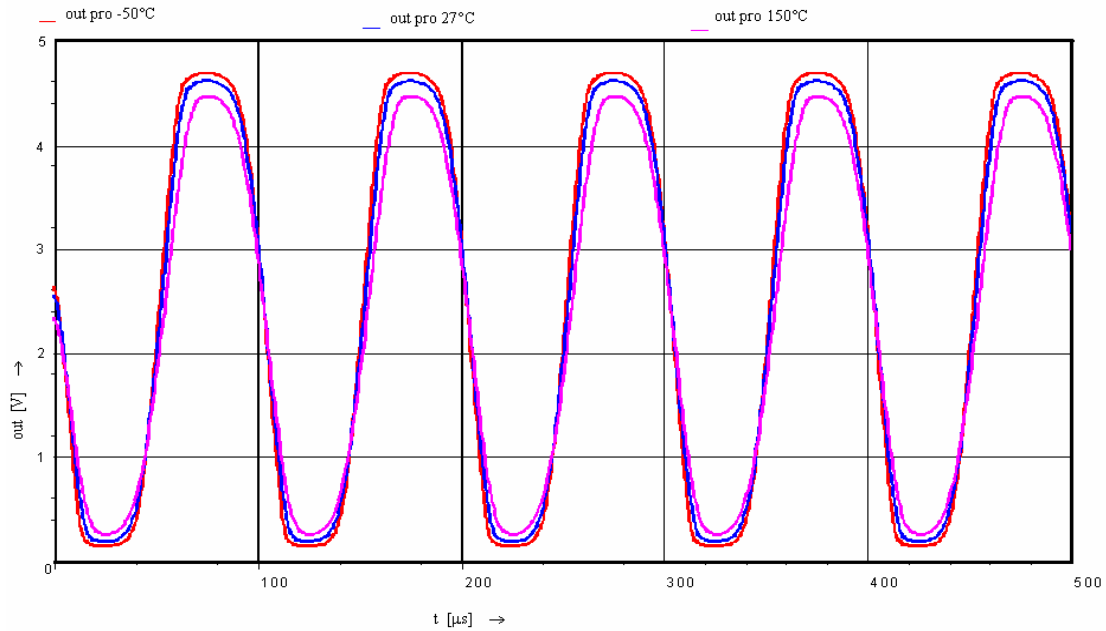


Obr. 3.7: Výstupní sinusový signál

Na obrázku 3.7 je vidět výstupní signál který má požadovaný rozkmit a splňuje zadané podmínky minimálního rozkmitu  $V_{out} = 0,5$  až  $4,5$  V.



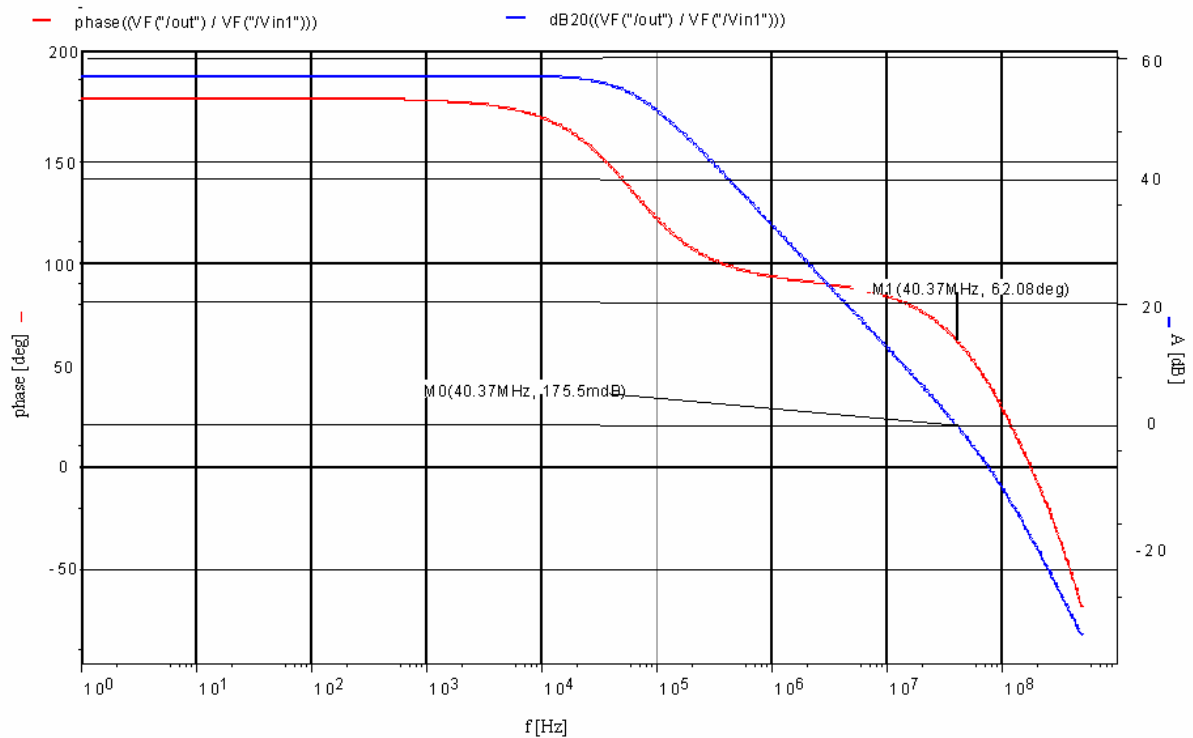
U obvodu se taky musí zjistit jestli bude schopen pracovat v běžně používaných pracovních teplotách.



Obr. 3.8: Výstupní signál závislí na změně teploty

Jak je vidět z obrázku 3.8, při změně teplot se výstupní signál mění ale jenom v mezích požadavků. Pro lepší přehlednost je teplota volena v jejich extrémech, tedy -50 °C, 27 °C a 150 °C

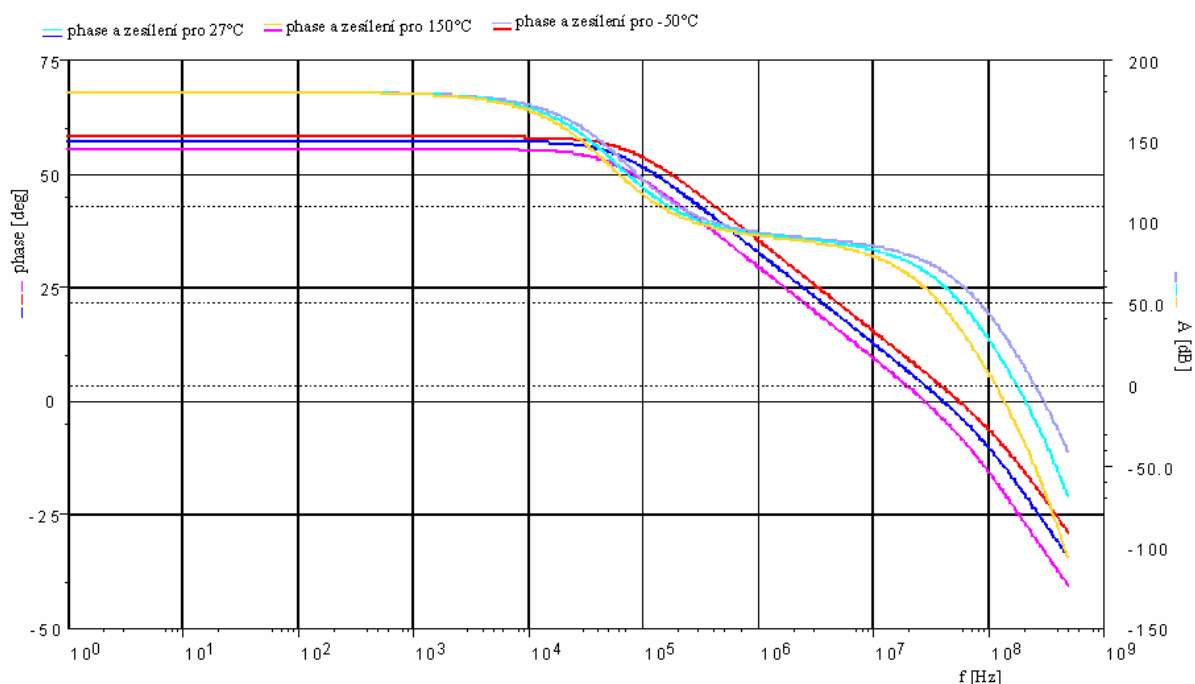
Další hodnoty pro ověření je zesílení, tranzitní kmitočty a dostatečně velká fázový odstup.



Obr. 3.9: Amplitudová a fázová charakteristika zesílení

Ze simulace na obrázku 3.9 se odečetlo zesílení 58 dB, tranzitní kmitočet 40,37 MHz. Hodnoty jsou větší než jsou zadaný. Fázový odstup je 62.08 ° která zaručuje dobrou stabilizaci obvodu.

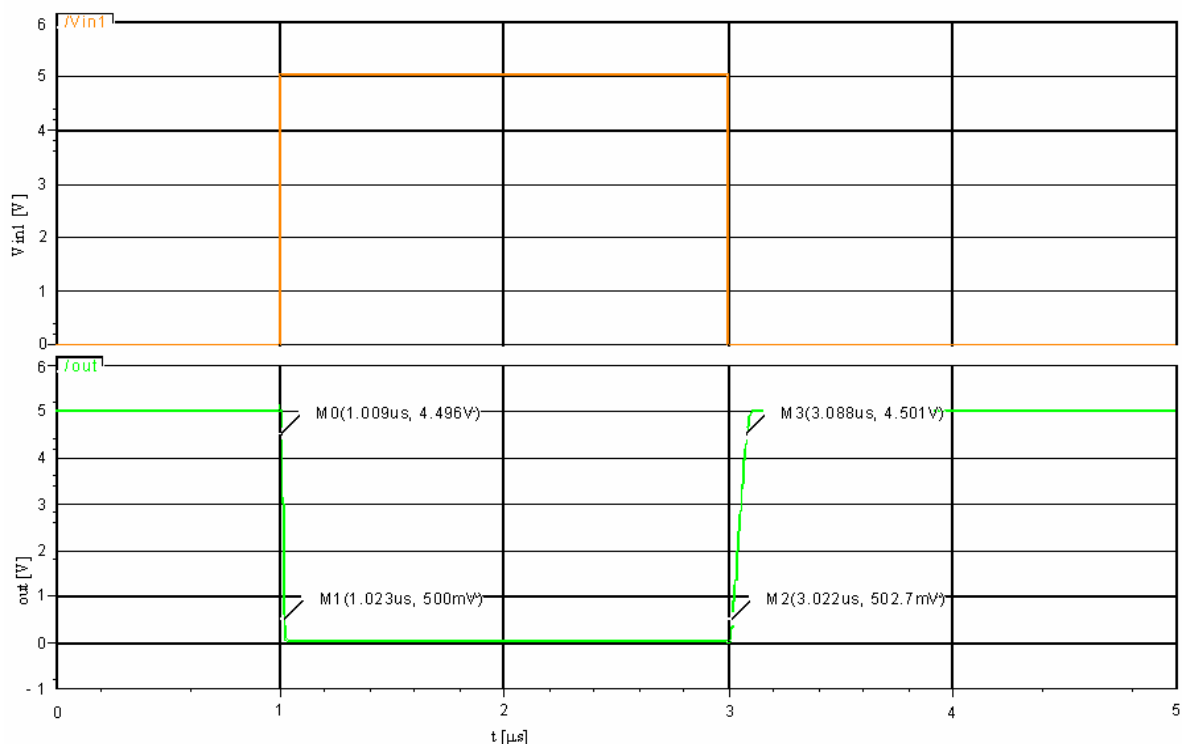
I zde se projeví změna hodnot zesílení, tranzitního kmitočtu a fázové bezpečnosti při změně teplot, vykreslené na obrázku 3.10.



Obr. 3.10: Amplitudová a fázová charakteristika zesílení v závislosti na teplotě

Parametry se ze změnou teploty mění jen minimálně. Rozdíl zesílení je 4 dB, tranzitní kmitočet se změní o 30MHz a fázová bezpečnost je u obou dvou teplot 60 °.

Další hodnotou je rychlost přeběhu, která udává maximální rychlost přeběhu.



Obr. 3.11: Odezva na jednotkový impuls

Z obrázku 3.11 se odečte pomocí značek M0 až M3 hodnoty ze kterých se vypočítá rychlost přeběhu nástupní a sestupné hrany.

Hodnoty značek sestupné hrany: M0  $\Rightarrow$  1,009 $\mu$ s a 4,196 V  
M1  $\Rightarrow$  1,023 $\mu$ s a 0,5 V

Z hodnot se vypočítá rychlost přeběhu.

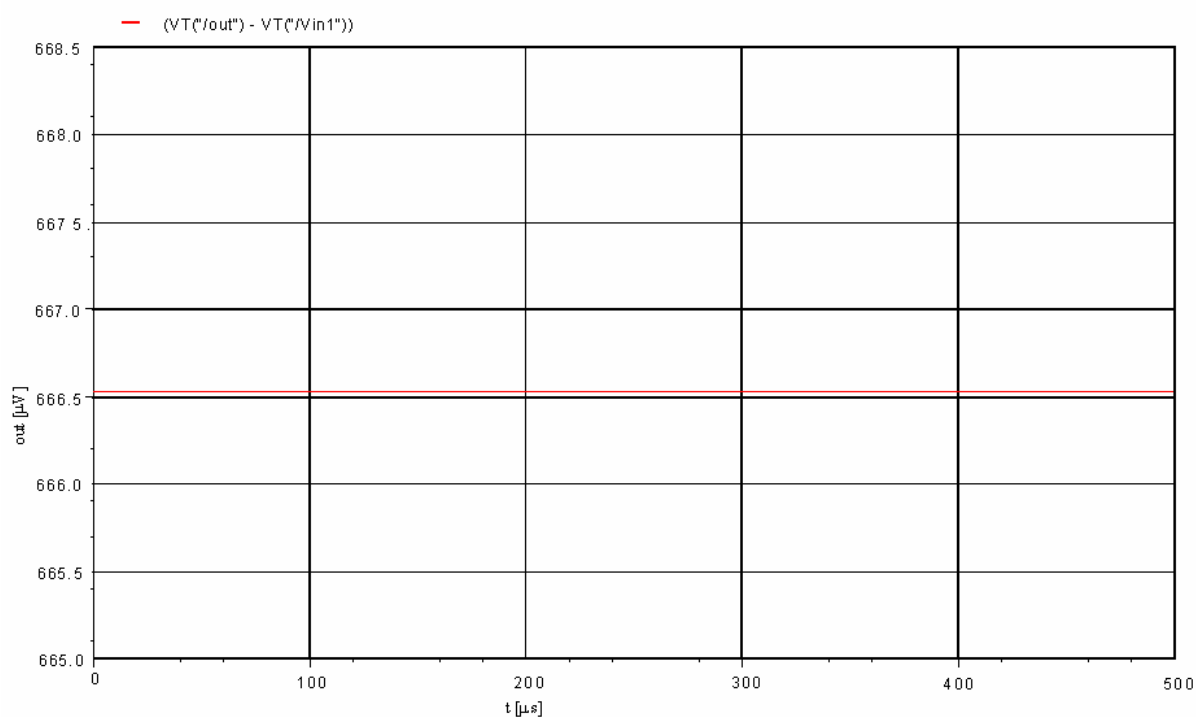
$$SR = \frac{4,496 - 0,5}{1,023\mu - 1,009\mu} = 3,996 \text{ V} / 0,014 \mu\text{s} \Rightarrow 285 \text{ V} / \mu\text{s} \quad (17)$$

Hodnoty značek nástupní hrany: M2  $\Rightarrow$  3,022 $\mu$ s a 502,7 mV  
M3  $\Rightarrow$  3,088 $\mu$ s a 4,501 V

Z hodnot se vypočítá rychlost přeběhu.

$$SR = \frac{4,501 - 0,5027}{3,088 \mu - 3,022 \mu} = 3,998 \text{ V} / 0,066 \mu \text{ s} \Rightarrow 60,58 \text{ V} / \mu \text{ s} \quad (18)$$

Poslední z důležitá hodnota pro OTA zesilovač je offset. Ideální by byl nulový offset, v tomto případě 666,5  $\mu\text{V}$ , jak je znázorněno na obrázku 3.12.

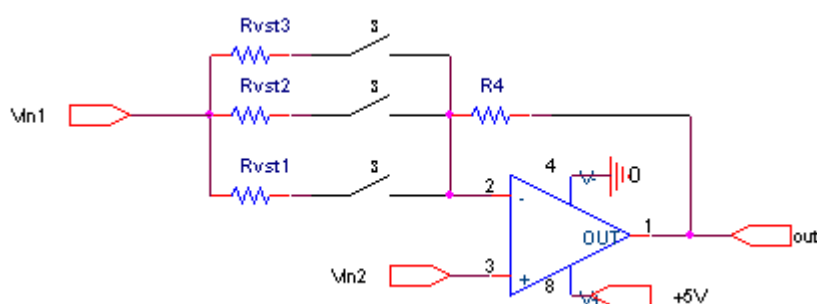


Obr. 3.12: Offset OTA

## 4 Simulace CAB

Buňka CAB vykonává různé funkce a proto je dobré vědět jak se v těchto zapojení chová. Ověření funkce je proveden na třech zapojení, invertující, integrační a derivační zesilovač.

### 4.1 Invertující zesilovač

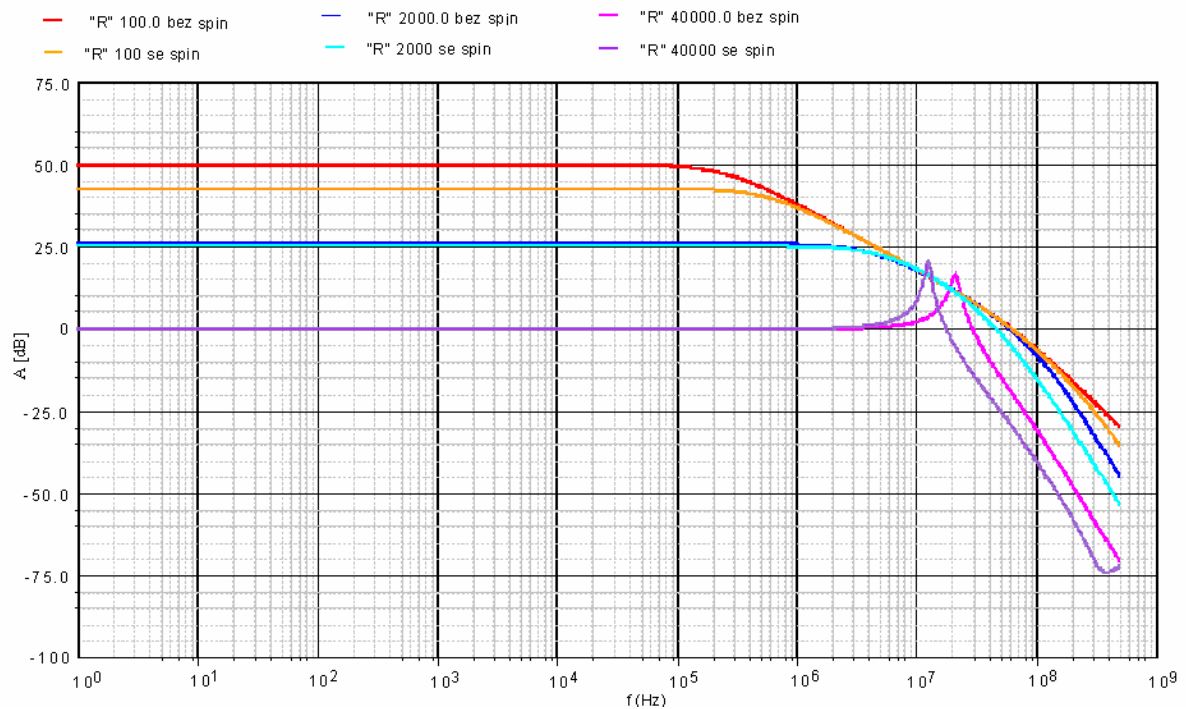


Obr. 4.1: Schéma invertujícího zapojení

Obvod pro simulaci invertujícího zesilovače je znázorněn na obrázku 4.1. Zesílení se nastavuje podílem rezistorů  $R_4$  a připojením jednoho z rezistorů  $R_{vst1}$  až  $R_{vst3}$ , jak je znázorněno rovnicí (19).

$$Au = -20 * \log \frac{R_4}{R_{1-3}} \quad [dB] \quad (19)$$

V obvodu je rezistor  $R_4$  nastaven na hodnotu  $40 \text{ k}\Omega$  a k němu se připojují rezistory  $R_{vst1} = 100 \text{ }\Omega$ ,  $R_{vst2} = 2 \text{ k}\Omega$  a  $R_{vst3} = 40 \text{ k}\Omega$ . Simulace zesílení se provádělo nejdříve bez spínacího bloku a poté se spínacím blokem, aby se zjistil vliv tohoto bloku na obvod.



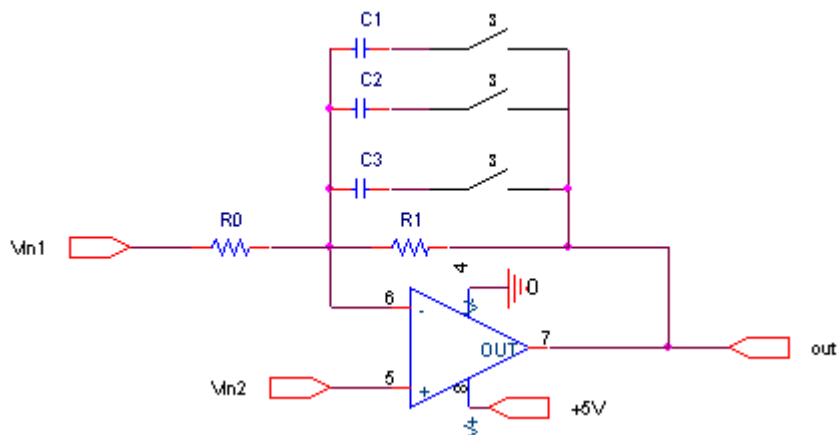
Obr. 4.2: Amplitudová charakteristika pro různé zesílení

Z obrázku 4.2 je vidět, jak se zvyšováním zesílení se značně projevuje vliv spínacího bloku. Pro lepší přehlednost je vliv spínacího bloku vnesen do tabulky (5).

Tabulka 5: Výstupní zesílení pro invertující zesilovač

$R_{vst}$	$A_u$			
	[dB]			
[k $\Omega$ ]	vypočtené	bez spínacích o bloku	se spínacím blokem	Rozdíl $A_u$ se spin. a bez spin. bloku
0,1	52	52	43	9
2	26	26	27	1
40	0	0	0	0
Poznámka	$R_4 = 40 \text{ k}\Omega$			

## 4.2 Integrační zesilovač



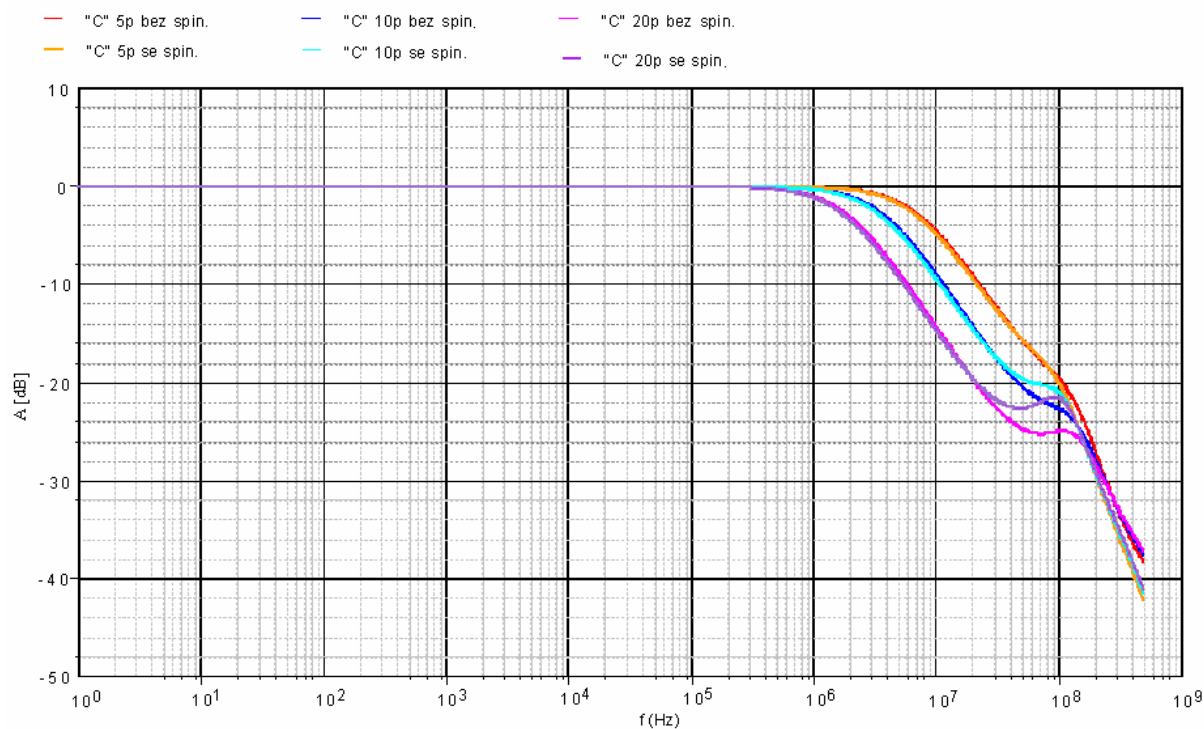
Obr. 4.3: Schéma integračního zesilovače

Integrační zesilovač zesiluje a integruje vstupní signál. Jedno z hlavních využití obvodu je použití ve filtrech, konkrétně jako dolní propust. Pomocí rezistorů  $R_0$  a  $R_1$  se nastaví zesílení integračního zesilovače, vzoreček pro výpočet je stejný jako u invertujícího zapojení vzorec (19). Naladění integračního zesilovače na požadovanou mezní frekvenci se provede pomocí rezistoru  $R_1$  a připojením jednoho z kapacitorů  $C_1$ ,  $C_2$  nebo  $C_3$ .

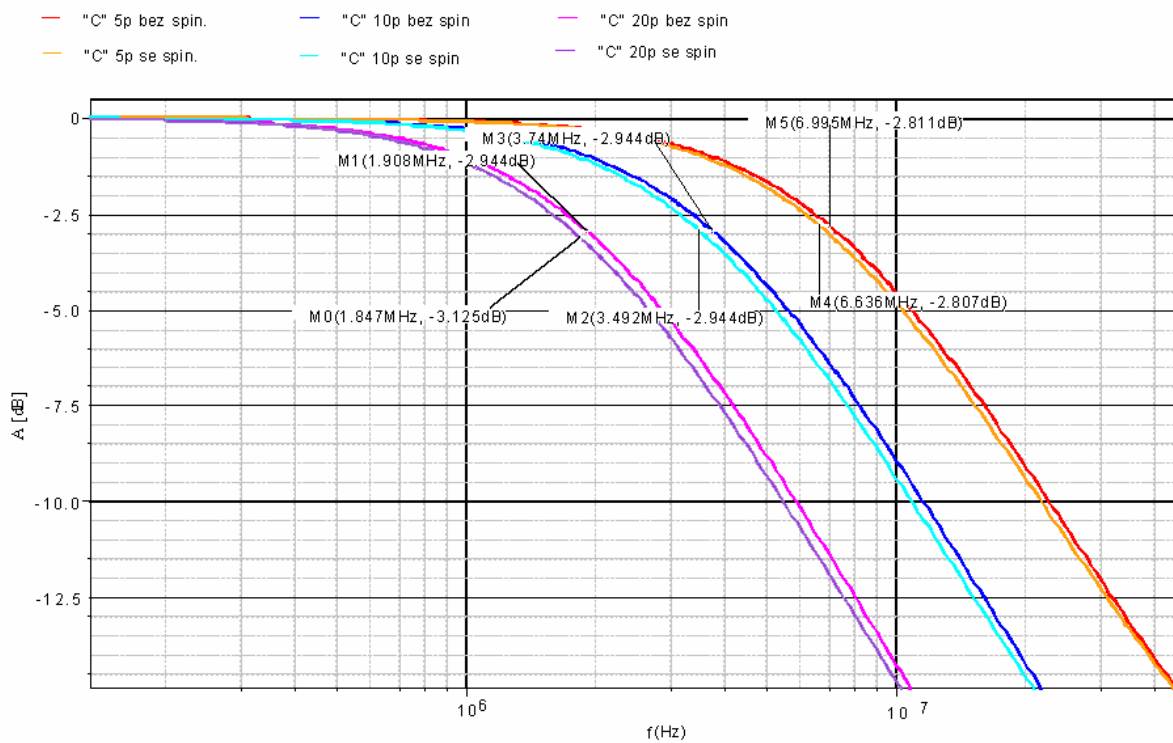
Vzoreček pro výpočet mezní frekvence:

$$f_c = \frac{1}{2 * \pi R_1 C_{1-3}} \quad (20)$$

Při simulování zapojení je nastavené zesílení  $A_u = 0$  dB, rezistor  $R_{0,1} = 4,5$  k . Připojování kapacity  $C_1 = 5$  pF,  $C_2 = 15$  pF a  $C_3 = 20$  pF se mění mezní kmitočty. Simulace změny mezního kmitočtu se provádělo nejdříve bez spínacího bloku a poté se spínacím blokem, aby se zjistil vliv tohoto bloku na obvod.



Obr. 4.4: Amplitudová charakteristika integračního zesilovače pro různé mezní kmitočty



Obr. 4.5: Detail amplitudové charakteristik integračního zesilovače pro různé mezní kmitočty

Na obrázku 4.4 je vidět průběh zesílení pro různé mezní kmitočty a jak se projeví odpor spínacího bloku na tento průběh. Obrázek (4.5) s detailním průběhem zesílení

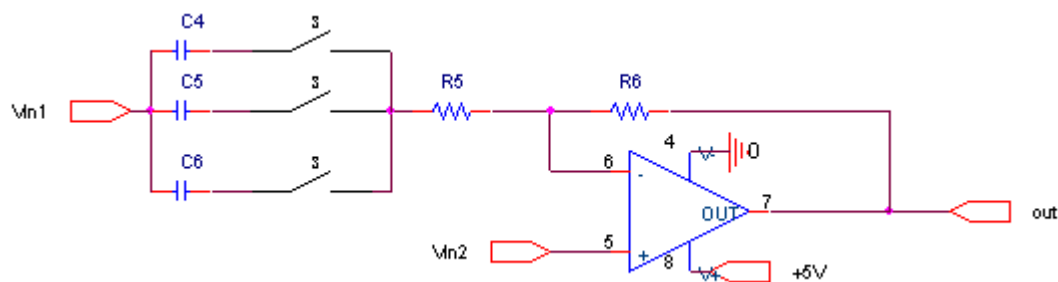


integračního zesilovače je patrná změna mezní frekvence při zapojení se spínacího bloku. Snižováním mezní frekvence se zmenšuje i vliv spínacího bloku. Přesnější změny jsou shrnuty v tabulce (6).

Tabulka 6: Vypočtený a simulovaný mezní kmitočet

$C_{1-3}$	$f_m$			
[pF]	[MHz]			
	vypočtená	bez spínacího bloku	se spínacím blokem	Rozdíl $f_m$ se spin. a bez spin. bloku
5	7,07	6,99	6,64	0,35
15	2,36	3,74	3,49	0,25
20	1,77	1,91	1,85	0,06
Poznámka	$R_0 = 4,5 \text{ k}\Omega$ ; $R_1 = 4,5 \text{ k}\Omega$			

### 4.3 Derivační zesilovač

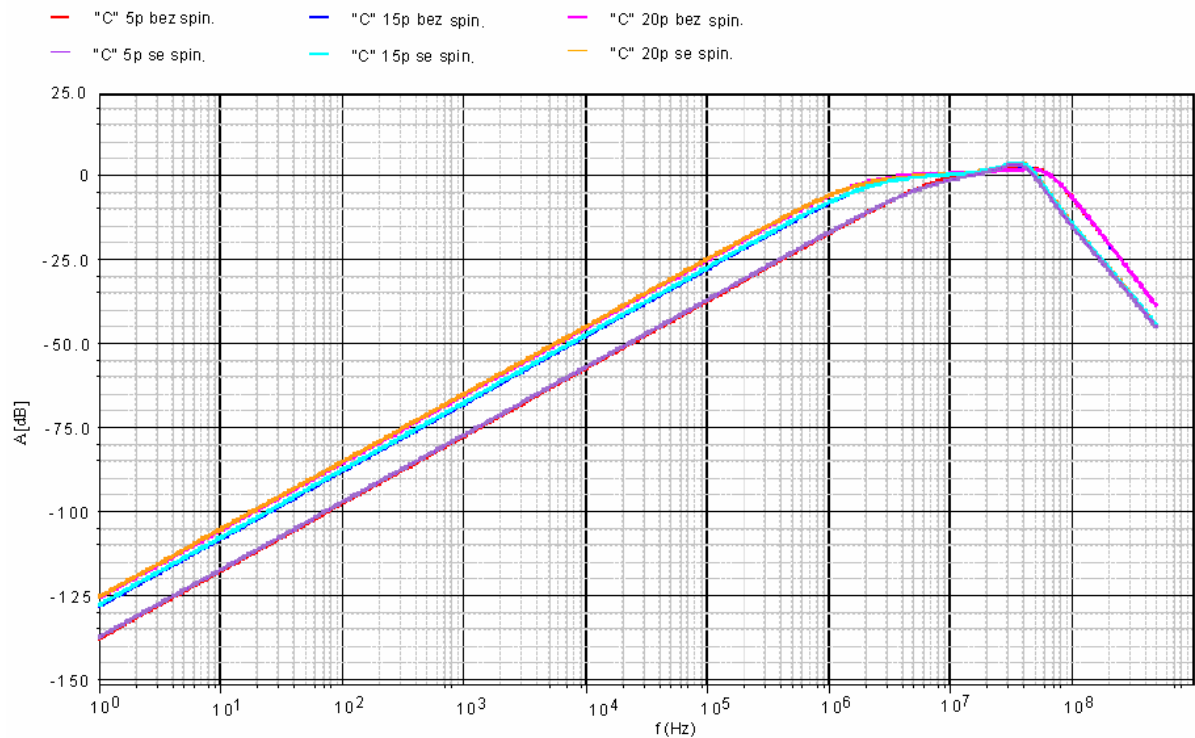


Obr. 4.6: Schéma zapojení derivačního zesilovače

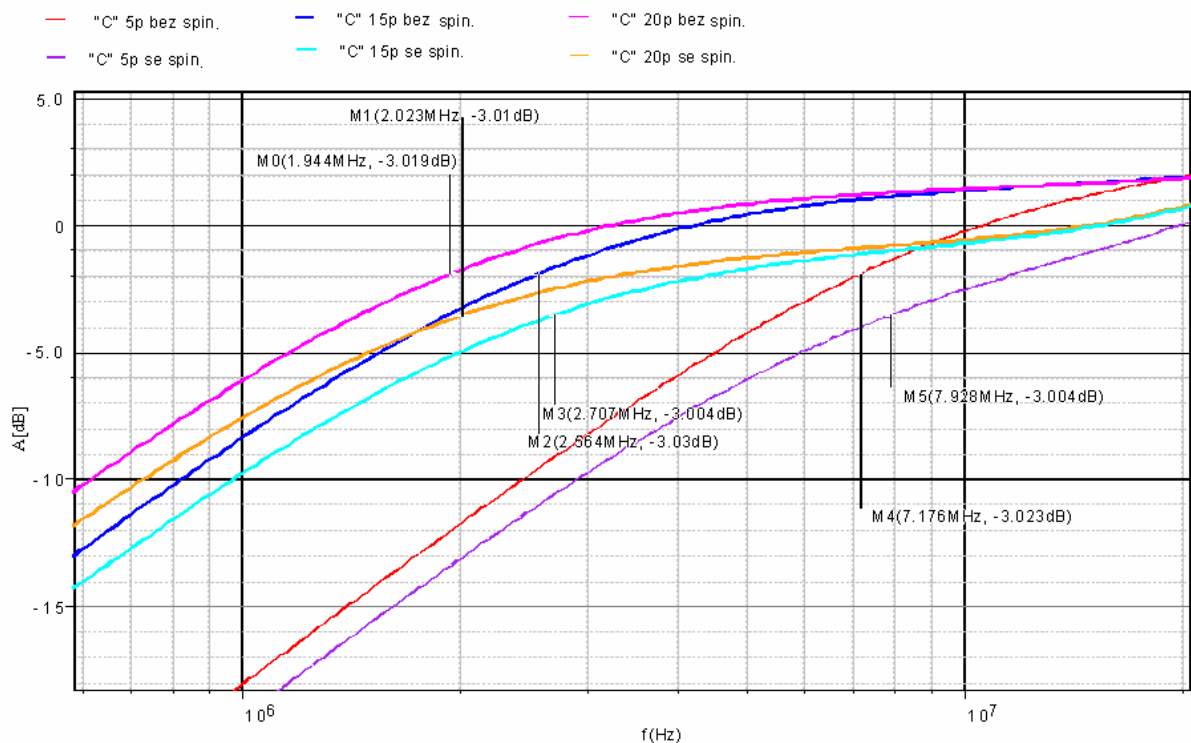
Derivační zesilovač zesiluje a derivuje vstupní signál. Jedno z hlavních využití obvodu je použití ve filtrech, konkrétně jako horní propust. Pomocí rezistorů  $R_5$  a  $R_6$  se nastaví zesílení integračního zesilovače, vzoreček pro výpočet je stejný jako u invertujícího zapojení, vzorec (19). Naladění integračního zesilovače na požadovanou mezní frekvenci se povede pomocí rezistoru  $R_6$  a připojením jednoho z kapacitoru  $C_6$ ,  $C_5$  nebo  $C_4$ .

$$f_c = \frac{1}{2 * \pi R_6 C_{4-6}} \quad (21)$$

Při simulování zapojení je nastavené zesílení na  $A_u = 0$  dB, rezistor  $R_{5,6} = 4,5$  k $\Omega$ . Připojování kapacity  $C_4 = 5$  pF,  $C_5 = 15$  pF a  $C_6 = 20$  pF se mění mezní kmitočty. Simulace změny mezního kmitočtu se provádělo nejdříve bez spínacího bloku a poté se spínacím blokem, aby se zjistil vliv tohoto bloku na obvod.



Obr. 4.7: Amplitudová charakteristika derivačního zesilovače pro různé mezní kmitočty



Obr. 4.8: Detail amplitudové charakteristik derivačního zesilovače pro různé mezní kmitočty

Na obrázku 4.7 je vidět průběh zesílení pro různé mezní kmitočty a jak se projeví

odpor spínacího bloku na tento průběh. Obrázku 4.8 s detailem průběhu zesílení derivačního zesilovače, i zde je patrná změna mezní frekvence při zapojení se spínacím blokem. Snižováním mezní frekvence se zmenšuje i vliv spínacího bloku. Přesnější změny jsou shrnuty v tabulce (7).

*Tabulka 7: Vypočtený a simulovaný mezní kmitočet*

$C_{1-3}$	$f_m$			
	[MHz]			
[pF]	vypočtená	bez spínacího bloku	se spínacím blokem	Rozdíl $f_m$ se spin. a bez spin. bloku
5	7,07	7,18	7,93	0,75
15	2,36	2,33	2,70	0,40
20	1,77	1,94	2,02	0,08
Poznámka	$R_0 = 4,5 \text{ k}\Omega$ ; $R_1 = 4,5 \text{ k}\Omega$			

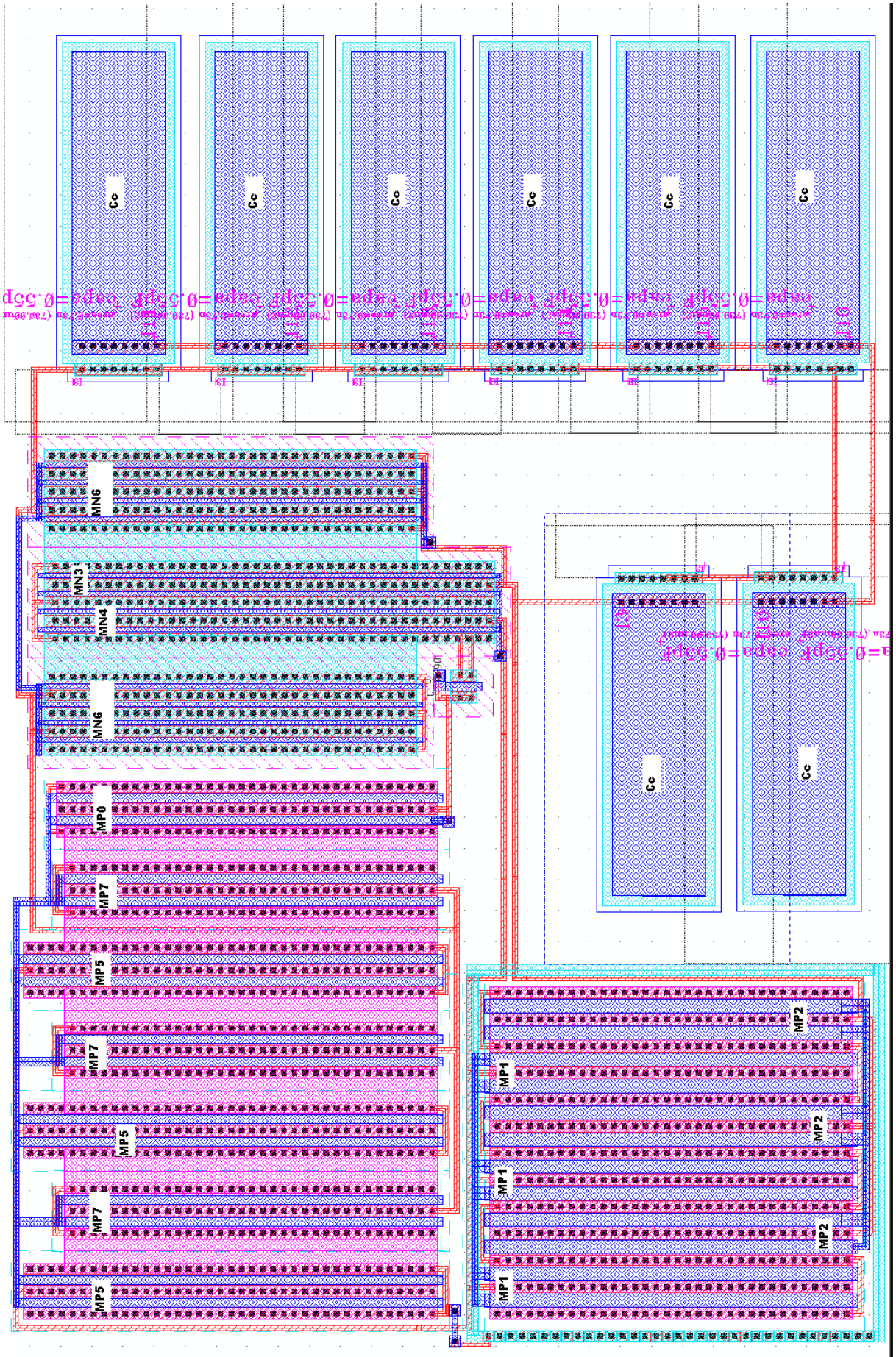
## 5 LAYOUT OTA

Při tvorbě layoutu se musí dodržet mnoho zásad, které by měli být „matchet“. Především prvky jako je diferenční pár a tranzistory v proudových zrcadel se musí rozmístit uvážlivě. Kritický parametr je změna teploty. Pokud se bude měnit teplota na čipu, musí zasáhnout tranzistory rovnoměrně.

Pokud by se zahřál první zesilovací stupeň více než druhý zesilovací stupeň, zvýšil by se offset a to je nežádoucí. Jeden ze způsobů jak se toho vyvarovat, je rozdělení velkých tranzistorů do jednotlivých bloků a jejich promíchání. Tím se ovlivní teplota obou tranzistorů stejně. Proto v navrženém zapojení jsou promíchány společně tranzistory M5 a M7, poté jsou zvlášť promíchány M1 a M2. U tranzistorů M6, M3 a M4 se potřebuje udržet malý offset, proto jsou proházeny mezi sebou.

U kompenzační kapacity se taky využije její rozdělení do jednotkových bloků a to z toho důvodu, že OTA má být použit jako CAB v poli, kde se k němu budou připojovat další okolní kapacitory a právě přes použití kapacitorů jednotkových velikostí je jde částečně matchovat.

Další důležitou věcí je dodržovat předepsané vzdálenosti mezi jednotlivými v vrstvami. Ke kontrole slouží integrovaný program DRC, který zkontroluje všechny vzdálenosti a upozorní na případné kolize.



Obr. 5.1: Layout OTA [6]

## 6 Závěr

Během vypracování diplomové práce jsem nastudoval návrh dvoustupňový operační transkonduktanční zesilovač. První návrh OTA byl rozměrově příliš velký ale podařilo se mi OTA optimalizovat. Některé rozměry se snížili až 10x. Optimalizovaný OTA je teplotně stabilní v mezích zadaných parametrů. Zesílení obvodu s otevřenou smyčkou šlo dosáhnout  $A_u = 58$  dB s fázovou bezpečností  $62,8^\circ$ .

Důvod proč byli poměry W/L tranzistorů tak velké je požadována velká rychlost přeběhu. Vypočtena je  $314$  V/ $\mu$ s ale dosáhnul jsem  $285$  V/ $\mu$ s u náběžné hrany. Sestupná hrana je mnohem pomalejší,  $60,58$  V/ $\mu$ s. Optimalizaci se mi podařilo snížit offset na  $666,5$   $\mu$ V.

OTA bude použit v zapojení v CAB, musel jsem otestovat jeho chování v různých zapojení ale nejdříve jsem musel navrhnout vhodnou strukturu spínacího bloku přes který se budou připojovat jednotlivé pasivní prvky. Navrhnul jsem spínací blok který má  $R = 238$   $\Omega$ . V rozmezí frekvence 0 až 50 MHz se odpor změnil o  $1,4$   $\Omega$ . S tak malým odporem nezkreslí výstupní charakteristiky. Simulování třech zapojení jsem zjistil ze hodnoty kde je zapojený spínací blok se mění jen minimálně.

Po úspěšném navržnutí a odsimulováním navržené ho obvodu jsem vytvořil layout, který by měl vyhovovat návrhovým pravidlům.

## 7 Literatura

- [1] Osama f. - Configuarable nanalog building blocks for field programmable analog arrays [online]. May 2004; Disertační práce; Dostupné na WWW: <<http://www.kfupm.edu.sa/library/lib-downloads/A1F3747.pdf>>
- [2] Vincent, C.; Gaudet, G; Glenn, G. Implementation Issues for High-Bandwidth Field-Programmable Analog Arrays [online]. Duben 2010. Dostupné z WWW: <<http://www.eecg.toronto.edu/~gulak/papers/Gaudet98.pdf>>
- [3] Allan; Hollberg. - CMOS Analog Circuit Design [online] 26.3.2010; Dostupné z WWW<<http://www.filestube.com/279f9630a5deb0ea03ea/details.html>>
- [4] National Semiconductor, Linear Brief 19; August 1972, [online]. Dostupné na WWW <<http://www.national.com/ms/LB/LB-19.pdf>>
- [5] Ing. Daniel Bečvář, Ph.D., Ing. Jiří Stehlík Metoda návrhu analogových integrovaných obvodů, Vysoké učení technické v Brně 2006
- [6] Maloberto, F; Layout of Analog CMOS Integrated Circuit Part2[online]. Duben 2010. Dostupné z WWW <<http://ims.unipv.it/Microelettronica/Layout02.pdf>>