

BRNO UNIVERSITY OF TECHNOLOGY

Faculty of Electrical Engineering
and Communication

Department of Foreign Languages

BACHELOR'S THESIS

Brno, 2020

Ondřej Halva



BRNO UNIVERSITY OF TECHNOLOGY

VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION

FAKULTA ELEKTROTECHNIKY
A KOMUNIKAČNÍCH TECHNOLOGIÍ

DEPARTMENT OF FOREIGN LANGUAGES

ÚSTAV JAZYKŮ

COMMENTED TRANSLATION OF A TEACHING MATERIAL FOR ELECTRICAL ENGINEERING

KOMENTOVANÝ PŘEKLAD SKRIPT Z OBLASTI ELEKTROTECHNIKY

BACHELOR'S THESIS

BAKALÁŘSKÁ PRÁCE

AUTHOR

AUTOR PRÁCE

Ondřej Halva

SUPERVISOR

VEDOUČÍ PRÁCE

Mgr. Petra Zmrzlá, Ph.D.

BRNO 2020

Bakalářská práce

bakalářský studijní obor **Angličtina v elektrotechnice a informatice**

Ústav jazyků

Student: Ondřej Halva

ID: 186513

Ročník: 3

Akademický rok: 2019/20

NÁZEV TÉMATU:

Komentovaný překlad skript z oblasti elektrotechniky

POKYNY PRO VYPRACOVÁNÍ:

Ve vlastním překladu minimálně patnácti stran odborného textu s elektrotechnickým zaměřením do angličtiny pomocí vhodné metodologie proveďte analýzu používaných jazykových prostředků. Zaměřte se na rozdíly a shody ve vyjádření odborné informace v obou jazycích.

DOPORUČENÁ LITERATURA:

Krhutová Milena: Parameters of Professional Discourse, Tribun EU, 2009,

Knittlová Dagmar: Překlad a překládání, Olomouc, 2015

Krhutová Milena: The language of electrical engineering as a special province, CERM, Brno, 2007

Termín zadání: 31.1.2020

Termín odevzdání: 12.6.2020

Vedoucí práce: Mgr. Petra Zmrzlá, Ph.D.

Konzultant: Ing. Vilém Kledrowetz, Ph.D.

doc. PhDr. Milena Krhutová, Ph.D.
předseda oborové rady

UPOZORNĚNÍ:

Autor bakalářské práce nesmí při vytváření bakalářské práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

ABSTRAKT

Tato bakalářská práce se zaměřuje na překlad skript z oblasti elektrotechniky s cílem přeložit a analyzovat odborný text. Přeložená skripta budou pak používána k výuce technických předmětů se zaměřením na analogovou techniku. Práce má dvě části. Praktickou část, která prezentuje kapitolu ze skript přeloženou z českého do anglického jazyka, a analytickou část, kde je poskytnut rozbor přeloženého textu, včetně příkladů, který se převážně zaměřuje na shody a rozdíly ve vyjádření informace mezi českým původním a anglicky přeloženým textem.

KLÍČOVÁ SLOVA

styl vědy a techniky, překlad, odborný text, tranzistor, zdrojový text, cílový jazyk, terminologie

ABSTRACT

This bachelor thesis deals with the translation of a teaching material for electrical engineering with the aim of translating and analysing a technical text. The translated material will be then used for teaching in technical classes that focus on analog technology. The thesis has two parts. The practical part presents a chapter taken from the material and translated from Czech into English. The analytical part provides an analysis of the translated text along with examples. The analysis mainly focuses on the similarities and differences in conveying information between the original Czech text and English translation of the text.

KEY WORDS

the style of science and technology, translation, technical text, transistor, source text, target language, terminology

HALVA, Ondřej. *Komentovaný překlad skript z oblasti elektrotechniky* [online]. Brno, 2020 [cit. 2020-06-12]. Dostupné z: <https://www.vutbr.cz/studenti/zav-prace/detail/127130>. Bakalářská práce. Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav jazyků. Vedoucí práce Petra Zmrzlá.

Prohlášení

Prohlašuji, že bakalářskou práci na téma *Komentovaný překlad skript z oblasti elektrotechniky* jsem vypracoval samostatně pod vedením vedoucí bakalářské práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené bakalářské práce dále prohlašuji, že v souvislosti s vytvořením této práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a/nebo majetkových a jsem si plně vědom následků porušení ustanovení § 11 a následujících zákona č. 121/2000 Sb., o právu autorském, o právech souvisejících s právem autorským a o změně některých zákonů (autorský zákon), ve znění pozdějších předpisů, včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb.

V Brně dne

.....

Ondřej Halva

ACKNOWLEDGEMENT

I would like to thank my supervisor Mgr. Petra Zmrzlá, Ph.D, for her inspiring ideas, patience, invaluable advices and guidance during the writing period of my bachelor thesis. Also, I am grateful to Ing. Vilém Kledrowetz, Ph.D, for providing me with a source material for this thesis and helping me with the translation of terminology. Lastly, I wish to thank my relatives and friends for support and comments.

CONTENTS

| | |
|-------------------------------------|----|
| 1. INTRODUCTION | 1 |
| 2. TRANSLATION..... | 2 |
| 3. ANALYSIS OF THE TEXT..... | 22 |
| 3.1. Functions and Style | 22 |
| 3.2. Stylistics Strategies..... | 23 |
| 3.2.1. Cohesion | 23 |
| 3.2.2. Signposting and Hedging..... | 24 |
| 3.3. Lexical Analysis | 25 |
| 3.4. Syntactic Analysis | 29 |
| 4. CONCLUSION..... | 34 |
| 5. CZECH EXTENDED ABSTRACT | 36 |
| 6. LIST OF REFERENCES | 38 |
| 7. APPENDIX..... | 39 |

LIST OF FIGURES

| | |
|---|----|
| Fig. 3. 1: The threshold voltage of the NMOS transistor | 4 |
| Fig. 3. 2: The response of the threshold voltage V_{TH0} to changes of V_{BS} | 6 |
| Fig. 3. 3: Channel length modulation | 7 |
| Fig. 3. 4: The dependence of the channel length modulation parameter on the channel length | 7 |
| Fig. 3. 5: Large-signal model for the NMOS transistor | 8 |
| Fig. 3. 6: Ohmic/triode region of the MOS transistor | 9 |
| Fig. 3. 7: The MOS transistor as a switch and the dependence of its resistance on the input voltage | 11 |
| Fig. 3. 8: Saturation region of the MOS transistor | 12 |
| Fig. 3. 9: Simplified small-signal model for the NMOS transistor | 13 |
| Fig. 3. 10: Small-signal model for the MOS transistor without the source-bulk connection... .. | 15 |
| Fig. 3. 11: The dependence of the MOS transistor regions of operation on the voltage V_{GS} | 16 |
| Fig. 3. 12: The parasitic capacitances of the MOS structure..... | 20 |
| Fig. 3. 13: Small-signal model for the NMOS transistor with parasitic capacitances | 20 |

LIST OF TABLES

| | |
|---|----|
| Tab. 3. 1: Relevant physical constants | 2 |
| Tab. 3. 2: Model parameters of the MOS transistor along with typical values..... | 3 |
| Tab. 3. 3: The compromise of selecting the channel length L a $V_{GS} - V_{TH}$ | 18 |

1. INTRODUCTION

There is no doubt in these modern times that the English language has the worldwide status of a tool used for international communication or lingua franca in other words. This can be further noted by the fact that English has become important for development and education in a variety of scientific and technical fields.

As a result, there is a value to translating texts from Czech to English which are intended to be used for educational purposes by readers who are mainly assumed to be international students in technical fields of study, particularly electrical engineering. However, translating a text that deals with science and technology is generally a complicated task. It requires special knowledge not only on a technical but also on linguistic level as well from both the translator, who should be able to transmit the message properly, and the reader, who needs to comprehend it correctly.

The main concern of this thesis is commented translation of a teaching material, meaning this paper comments on the possible changes and compares the differences and similarities between the Czech original and English translation. Specifically, a university textbook concerned with the topic of analog technology has been chosen by the author for two reasons. Firstly, it seems to be the ideal topic that can be utilized for the purpose of this thesis and appropriately fits within the scope of the study programme of English in Electrical Engineering and Informatics. Secondly, it is the author's familiarity with the subject of transistor theory which he would like to devote himself to in his future studies of microelectronics.

The thesis is divided into two main parts – a practical part, where the attempt is to translate the technical text, and an analytical part, where an analysis of the translated text is provided. The practical part includes the translation of the whole third chapter from textbook *Návrh analogových integrovaných obvodů*. The focus was to translate the text without corrupting the meaning of the original while keeping its proper style. The analytical part is divided into four subchapters. Initially, it introduces the style and function of the translated text. Then it describes stylistic strategies - *Parameters of Professional Discourse* by Milena Krhutová served as an inspiration for this chapter. Lastly, the remaining two chapters are dedicated to lexical and syntactic analysis where many of the problems that occurred during the translation process are revealed, along with their solutions.

The evaluation of this thesis is provided in the conclusion, followed by the Czech extended abstract, list of references, and the source text in the Appendix.

2. TRANSLATION

3 Analog model of the MOS transistor

The MOS transistor can be designed by using several simulation models which vary in the accuracy of describing its real behavior. The simplest model, suitable for hand calculations, is referred to as LEVEL 1 in SPICE terminology. This model consists of basic parameters, such as the threshold voltage V_{TH0} , the transconductance parameter K' (A/V^2), channel length modulation λ , resistances drain r_D and source r_S (Ω), parasitic junction capacitances, and more. The description of the model will be the focus of this chapter.

A more complex model, SPICE LEVEL 3, incorporates many phenomena which can be found in modern technologies. These include e.g.: subthreshold conduction, limited charge carrier velocity, conduction in the subthreshold region, carrier mobility degradation, and more. The most advanced BSIM4 model involves other phenomena, for instance residual and reverse currents, noise equations, and more. This model is included in the latest Cadence design tools.

3.1 Basic parameters of the MOS transistor

The following sections of this material will refer to a variety of parameters in the equations. Knowledge of these parameters is important for understanding the design of analog ICs. All the important parameters that will appear in subsequent sections of the materials are listed in this chapter.

| Symbol | Parameter description | Value | Unit |
|-----------------|---|------------------------|------------------|
| q | elementary charge | $1.602 \cdot 10^{-19}$ | C |
| k | Boltzmann constant | $1.381 \cdot 10^{-23}$ | J/K |
| n_i | intrinsic carrier concentration (27 °C) | $1.45 \cdot 10^{10}$ | cm^{-3} |
| ϵ_0 | permittivity of free space | $8.854 \cdot 10^{-14}$ | F/cm |
| ϵ_{Si} | permittivity of silicon | $11.7 \epsilon_0$ | F/cm |
| ϵ_{ox} | permittivity of SiO_2 | $3.9 \epsilon_0$ | F/cm |

Tab. 3. 1: Relevant physical constants

Basic model parameters of the MOS transistor for hand calculations (LEVEL 1) are illustrated in Tab. 3.1. Tab. 3.2 represents the typical values for the ONSemI I2T100 ($L_{\min} = 0,7 \mu\text{m}$) technology. The variance of these parameters caused by the manufacturing process is expressed by a deviation from the typical value. These deviations must be taken into consideration during the design of the circuit. In extreme cases, if, for instance, V_{TH0} is increased, it can mean that the transistor will not operate in the desired region.

| Symbol | Parameter description | Typical value (I2T100) | | Unit |
|-------------------|---|---|---|---------------------------|
| | | NMOS | PMOS | |
| V_{TH0} | threshold voltage ($V_{\text{BS}} = 0 \text{ V}$) | 0.77 ± 0.12 | 1.01 ± 0.12 | V |
| K' | transconductance parameter | 96.3 ± 10 | 30 ± 3 | $\mu\text{A}/\text{V}^2$ |
| γ | bulk threshold parameter | $0.78 \begin{pmatrix} +0.07 \\ -0.12 \end{pmatrix}$ | 0.565 ± 0.55 | $\sqrt{\text{V}}$ |
| λ | channel length modulation (L) | $0.1 (L_{\min})$ $0.023 (3x L_{\min})$ | $0.1 (L_{\min})$ $0.027 (3x L_{\min})$ | V^{-1} |
| ϕ_{F} | surface bulk potential | 0.38 | 0.38 | V |
| C_{ox} | capacitance of the gate oxide | 2 ± 0.17 | 2 ± 0.17 | $\text{fF}/\mu\text{m}^2$ |
| t_{ox} | oxide thickness | 17 ± 1.5 | 17 ± 1.5 | nm |

Tab. 3. 2: Model parameters of the MOS transistor along with typical values

Mathematical formulae for each quantity are given in the following paragraphs.

3.1.1 The threshold voltage

The threshold voltage is the voltage which creates a conductive channel between the source and drain terminals. Tab. 3.2 refers to it as V_{TH0} . This is the threshold voltage for $V_{\text{SB}} = 0 \text{ V}$, i.e. when source and bulk are connected.

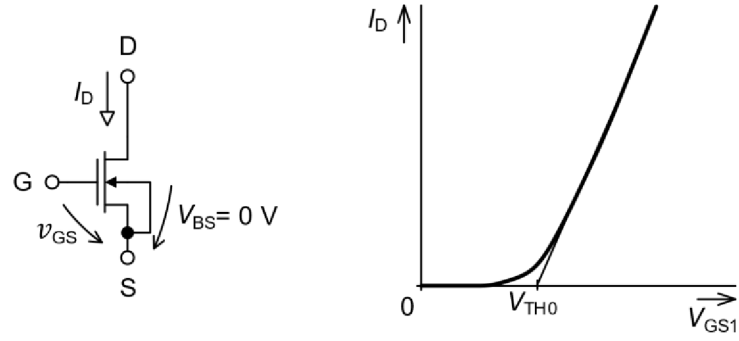


Fig. 3. 1: The threshold voltage of the NMOS transistor

The threshold voltage is the sum of flat band voltage V_{FB} , twice the amount of the bulk (substrate) potential ϕ_F , and voltage across the oxide (generated by a charge in the depletion region).

$$V_{TH0} = V_{FB} + 2|\phi_F| + \frac{\sqrt{2q\epsilon_{Si}N_{SUB}2|\phi_F|}}{C_{ox}}, \quad (3.1)$$

where N_{SUB} is the substrate doping (of acceptors in PMOS and donors in NMOS).

The flat band voltage is expressed as

$$V_{FB} = \phi_F - \phi_{F(gate)} - \frac{Q_{ss}}{C_{ox}}, \quad (3.2)$$

where Q_{ss} is the oxide charge.

For ϕ_F holds true that

$$\phi_F = \frac{kT}{q} \ln\left(\frac{N_{SUB}}{n_i}\right). \quad (3.3)$$

Capacitance of the gate oxide C_{ox} is given as the ratio of the permittivity of SiO_2 and oxide thickness of the gate t_{ox}

$$C_{ox} = \frac{\epsilon_{ox}}{t_{ox}}. \quad (3.4)$$

At low doping concentrations, the threshold voltages of both types of transistors are slightly negative, and their difference is four times the absolute value of the substrate (bulk) potential. The threshold voltage of the NMOS transistor increases with a growing doping level. In case of the PMOS transistor, the trend is opposite (decreasing). The change of the flat band voltage because of the oxide charge will cause a drop in the threshold voltage if this charge is positive and a rise in the case of a negative charge.

The given threshold voltage V_{TH0} holds true if $V_{SB} = 0$ V. Voltage applied to the substrate affects the threshold voltage of the transistor (the body effect). The voltage difference between source and bulk (V_{SB}) changes the width of the depletion region, thus changing the voltage across the oxide (caused by the changes related to the charge in the depletion region). Considering these changes, Eq. 3.1 can be adjusted

$$V_{TH} = V_{FB} + 2|\phi_F| + \frac{\sqrt{2q\epsilon_{Si}N_{SUB}(2|\phi_F| + V_{SB})}}{C_{ox}}. \quad (3.5)$$

The change in the threshold voltage can be also expressed as

$$V_{TH} = V_{TH} + \gamma \left(\sqrt{2|\phi_F| + V_{SB}} - \sqrt{2|\phi_F|} \right). \quad (3.6)$$

The dependence of the threshold voltage on the substrate potential γ can be mathematically defined as

$$\gamma = \frac{\sqrt{2q\epsilon_{Si}N_{SUB}}}{C_{ox}}. \quad (3.7)$$

The response of the threshold voltage V_{TH0} to changes of V_{SB} is shown in Fig. 3.2.

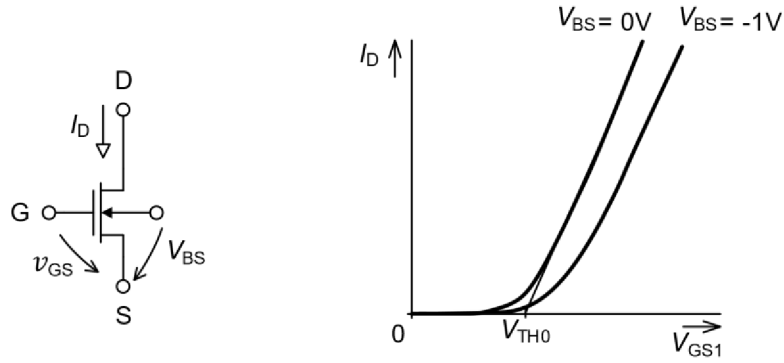


Fig. 3. 2: The response of the threshold voltage V_{TH0} to changes of V_{BS}

If the source-bulk voltage is negative ($V_{SB} = -1$ V), the threshold voltage increases. If positive voltage V_{SB} was applied to the bulk, the p-n junction would be forward biased, and that could lead to the destruction of the transistor caused by high current.

3.1.2 The transconductance parameter K'

The transconductance parameter K' (in saturation region) is a constant defined by the technology used to produce the IC. It is dependent on the electron mobility of the channel μ_0 and capacitance of the gate oxide C_{ox}

$$K' = \mu_0 C_{ox} = \mu_0 \frac{\epsilon_{ox}}{t_{ox}} = \mu_0 \frac{3,9\epsilon_0}{t_{ox}}. \quad (3.8)$$

In design rules, the parameter K' is usually not expressed directly, but via parameter β . It is given as

$$\beta = K' \frac{W}{L}. \quad (3.9)$$

Manufacturers provide parameter β for various W/L ratios of NMOS and PMOS transistors.

3.1.3 Channel length modulation

Chapter 2.1.1 has shown that if the MOS transistor is in the saturation region, the drain current is constant and independent of the voltage V_{DS} . The drain current will actually not be constant, and it will be dependent on the voltage V_{DS} . This is caused by the increased width of the depletion region around the drain area as a consequence of the voltage rise across this terminal. As a result, the channel length is shortened, and the drain current I_D is increased. Fig. 3.3 shows that the current is not constant, but slightly increases while in the saturation region (due to the channel length modulation). If the length of the channel L is selected appropriately, it can reduce the effect of the modulation. A typical example of λ (the channel length modulation parameter) response to the length L is shown in Fig. 3.4.

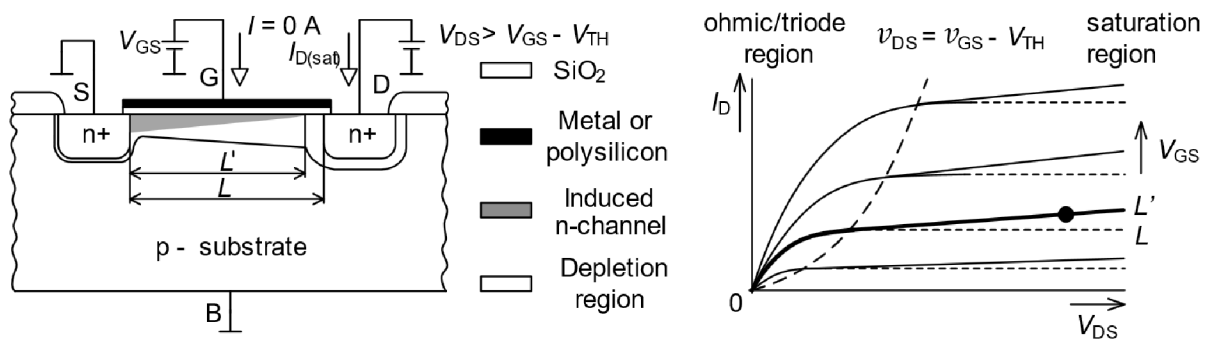


Fig. 3. 3: Channel length modulation

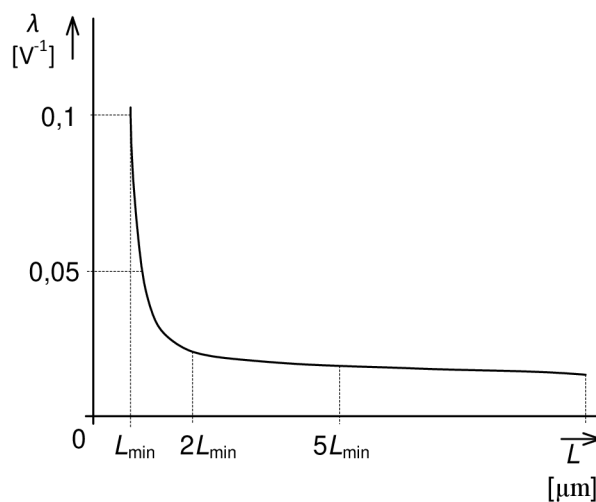


Fig. 3. 4: The dependence of the channel length modulation parameter on the channel length

The parameter λ reaches its maximum value by utilizing the minimal channel length L_{\min} . It is appropriate to select $L > L_{\min}$ in applications where a high output resistance of the MOS transistor is required. It is evident that when L is extended over $3 \times L_{\min}$, the drop in the parameter λ is already minimal. Therefore, if there is a need to acquire a high output resistance of the MOS transistor, it is necessary to use more advanced circuitry (cascading, etc.), as increasing L constantly would be pointless.

An extreme case of channel length modulation phenomenon is the so-called punch-through, where the depletion regions around the drain and source areas merge into a single depletion region. The electric field under the gate, as well as the output (drain) current, becomes strongly dependent on the drain-source voltage. The punch-through effect causes a sharp increase of the current with the rising of drain-source voltage. This effect is not desirable, and it increases the output conductivity (decreases the output resistance) and limits the maximum output voltage of the MOS transistor.

3.2 Large-signal model for the MOS transistor

Fig. 3.5 shows a large-signal model for the NMOS transistor. This model consists of parasitic junction capacitances, source/drain resistances (typically 5-10 Ω), and diodes. These diodes represent p-n junctions between the source/substrate and the drain/substrate. For a proper transistor operation, these diodes must be reverse biased. Their purpose is to model leakage currents.

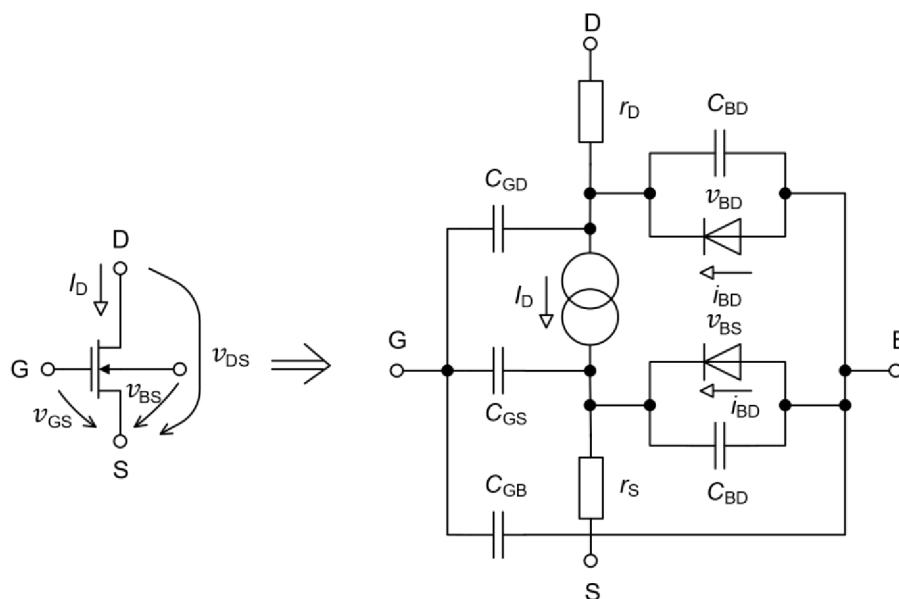


Fig. 3. 5: Large-signal model for the NMOS transistor

The current I_D is generally expressed as

$$I_D = KP \frac{W}{L} \left[(V_{GS} - V_{TH}) - \frac{V_{DS}}{2} \right] V_{DS} . \quad (3.10)$$

The MOS transistor can operate in the off, ohmic/triode and saturation region (Chapter 2.1.1). These regions of operation depend on a voltage difference $V_{GS} - V_{TH}$. If $V_{GS} - V_{TH}$ is equal to zero or negative, the transistor operates in the off region. Eq. 3.10 can be modified as

$$I_D = 0, \quad V_{GS} - V_{TH} \leq 0 .$$

In the off region, the MOS transistor acts as an open switch.

3.2.1 Ohmic/triode region

An ohmic/triode model describes the behavior of the MOS transistor at low voltages V_{DS} (ohmic/triode region). As the name of the model suggests, it describes the MOS transistor in a region where it operates as a voltage-controlled component. In this case, the transistor can be modelled as a resistor controlled by the gate-source voltage. In this region, the MOS transistor can act as a switch in analog and digital applications or as an analog divider.

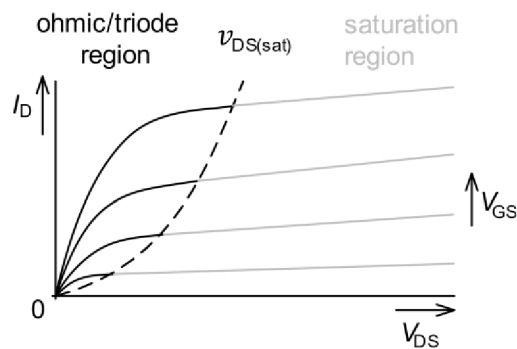


Fig. 3. 6: Ohmic/triode region of the MOS transistor

For the ohmic/triode region holds true that

$$0 < V_{DS} \leq (V_{GS} - V_{TH}) . \quad (3.11)$$

The point of $V_{GS} - V_{TH}$ where the transistor enters saturation is termed as $V_{DS(sat)}$. Thereafter, Eq. 3.11 can be also written as

$$0 < V_{DS} \leq V_{DS(sat)} . \quad (3.12)$$

The drain current in this region is given as follows:

$$I_D = KP \frac{W}{L} \left[(V_{GS} - V_{TH}) - \frac{V_{DS}}{2} \right] V_{DS} . \quad (3.13)$$

If the MOS transistor acts as a switch, its ‘‘on’’ resistance depends on the input signal [4], or more precisely, on the gate-source voltage V_{GS}

$$R_{ON,NMOS} = \frac{\delta V_{DS}}{\delta I_{DS}} = \frac{1}{KP_N \frac{W}{L} (V_{DD} - V_{GS} - V_{TH})} . \quad (3.14)$$

As the voltage V_{IN} increases, the voltage V_{GS} is decreased and the resistance of the switch is increased. If the voltage V_{IN} surpasses the value of $V_{DD} - V_{TH}$, V_{GS} is smaller than V_{TH} , and the switch is ‘‘off’’ ($R = \infty$).

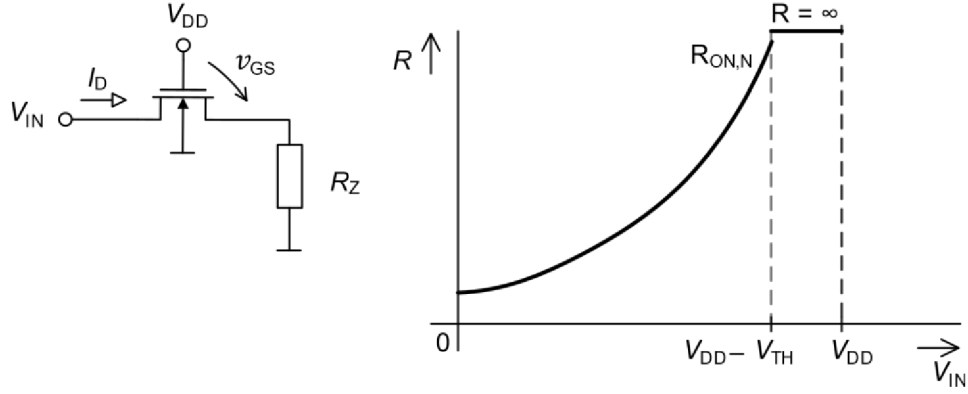


Fig. 3. 7: The MOS transistor as a switch and the dependence of its resistance on the input voltage

In fact, the drain current I_D flows through the transistor even in the subthreshold region. The resistance of the switch is then given as

$$R_{OFF} \approx \frac{1}{i_D \lambda} = \frac{1}{i_{leakage} \lambda}. \quad (3.15)$$

3.2.2 Saturation region

At first, the current I_D grows linearly with the voltage V_{DS} (the ohmic/triode region), then it reaches its maximum. According to Eq. 3.13, the current can keep dropping and possibly even become negative. When in maximum, the charge density at the end of the channel in the drain is zero and changes its polarity as the drain current decreases. The inversion layer charge is approaching zero and changes its polarity as the holes accumulate at the junction. These holes cannot contribute to the drain current, because the drain/substrate p-n junction is reverse biased, and the holes are not able to enter the drain area. Therefore, the current reaches its maximum and proceeds to retain the same value even when the drain-source voltage is further increased. This behavior is referred to as the current saturation. In this region, the MOS transistor is mainly used in amplifiers.

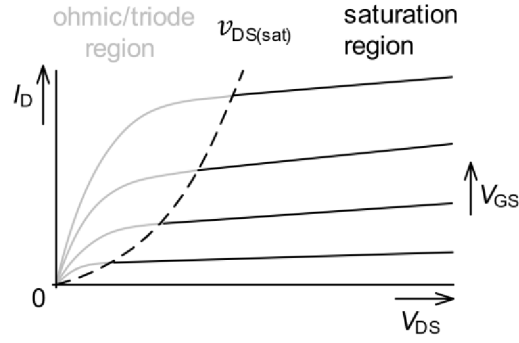


Fig. 3. 8: Saturation region of the MOS transistor

In this region, it holds true that

$$0 < (V_{GS} - V_{TH}) \leq V_{DS} . \quad (3.16)$$

As the voltage V_{DS} increases, the current I_D does not. Assuming that $V_{DS} = V_{DS(sat)}$, Eq. 3.13 can be then modified as

$$I_D = \frac{1}{2} KP \frac{W}{L} (V_{GS} - V_{TH})^2 . \quad (3.17)$$

This equation 3.17 is valid for the ideal model. As was mentioned in Chapter 2.1.3, this current does not rise anymore because of the channel length modulation. Therefore, it is possible to expand Eq. 3.17 by adding the parameter λ and the voltage V_{DS} . However, this voltage is not the same as the voltage $V_{DS(sat)}$ (the voltage which forms the boundary between the ohmic/triode and saturation regions), but it is the actual drain-source voltage.

$$I_D = \frac{1}{2} KP \frac{W}{L} (V_{GS} - V_{TH})^2 (1 + \lambda V_{DS}) . \quad (3.18)$$

Ideally, the dynamic output resistance of the transistor r_{out} is infinite ($\Delta I_{OUT} = 0$). In the real case, it can be expressed by using the parameter λ

$$r_{out} = \frac{1}{\lambda I_D} . \quad (3.19)$$

To increase output resistance r_{out} , it is necessary to decrease the parameter λ (by extending the length L – Chapter 2.1.3).

3.3 Small-signal model for the MOS transistor

The large-signal model enables to calculate a DC operating point. The purpose of a small-signal model is to set the parameters of the transistor (amplifiers, etc.) for very low AC input signals [3]. The small-signal model for the MOS transistor is a linear model that facilitates hand calculations. It is only valid in those regions where the voltage and current can be represented by a linear characteristic. This chapter will focus on deriving of the formulae for the small-signal model in the saturation region.

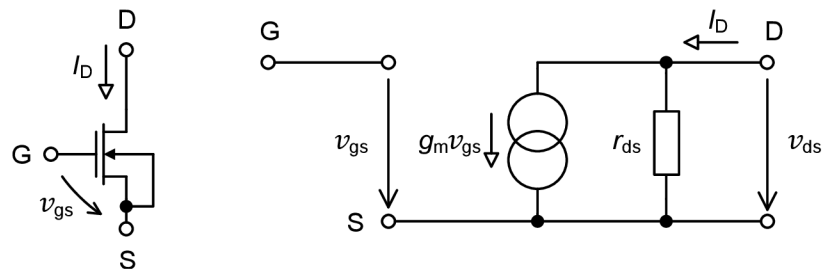


Fig. 3. 9: Simplified small-signal model for the NMOS transistor

Fig. 3.9 shows the small-signal model for the MOS transistor at $v_{bs} = 0$ V (with the source-bulk connection). The output current I_D is the product of the transconductance g_m and voltage v_{gs} .

The transconductance g_m describes the response of the output current I_D dependent on the voltage applied to the gate V_{GS} at a constant voltage V_{DS}

$$g_m = \left. \frac{\delta I_D}{\delta V_{GS}} \right|_{V_{DS}=\text{const.}} \quad (3.20)$$

Eq. 3.17 shows the definition of the current I_D . The transconductance g_m can be acquired by deriving this equation with respect to V_{GS} as

$$g_m = KP \frac{W}{L} (V_{GS} - V_{TH}). \quad (3.21)$$

Eq. 3.21 also shows the dependence of the small-signal parameters on the operating point derived from the large-signal model.

Substituting $V_{GS} - V_{TH}$ from the equation for I_D (Eq. 3.18), another formula for the transconductance g_m is obtained:

$$g_m = \sqrt{2KP \frac{W}{L} I_D (1 + \lambda V_{DS})} \cong \sqrt{2KP \frac{W}{L} I_D}. \quad (3.22)$$

The last equation for the transconductance g_m can be obtained by substituting W/L . This formula does not include any technological constants:

$$g_m = \frac{2I_D}{V_{GS} - V_{TH}}. \quad (3.23)$$

Three equations for the transconductance g_m were given. The question that remains is when g_m is dependent on I_D and when on the square root of I_D . After re-examination of the other parameters in the given equations, the answer is clear. During the measurement of the results, when the value of W/L is fixed and cannot be changed, it is Eq. 3.22 that predominates, i.e. the dependence on the square root of I_D . If the W/L ratio of the transistor is increased twofold ($2W/L$), the transconductance g_m grows by 41%. However, during the design process, the designer can set $V_{GS} - V_{TH}$ to a fixed value, e.g. 0.2 V. The transconductance g_m will then be directly proportional to the current I_D (Eq. 3.23). If the current I_D doubles in size, the transconductance g_m doubles too.

For resistance r_{DS} (resistance between the drain and source) holds true that

$$r_{DS} = \frac{1}{g_{DS}} = \frac{1 + \lambda V_{DS}}{\lambda I_D} \cong \frac{1}{\lambda I_D} = r_{out}. \quad (3.24)$$

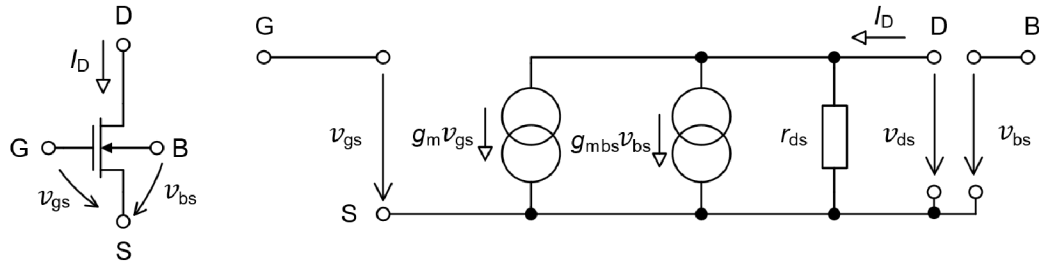


Fig. 3. 10: Small-signal model for the MOS transistor without the source-bulk connection

The MOS transistor can be controlled by the bulk as well. Though this is potentially dangerous in terms of the polarization of the bulk-channel junction (normally it is reverse biased). Most of the time, these situations are solved by adding more circuits. Fig. 3.10 shows the small-signal model for the MOS transistor without the source-bulk connection. Here the current I_D is defined not only as the product of g_m and v_{gs} , but the current which is defined as the product of g_{mbs} and v_{bs} is also added to it. The transconductance g_{mbs} that describes the response of the current I_D to changes of the voltage V_{GS} is given as

$$g_{mbs} = \frac{\delta I_D}{\delta V_{SB}} = g_m \frac{\gamma}{2\sqrt{2\phi_F + |V_{SB}|}} \quad (3.25)$$

From the typical values illustrated in Tab. 3.2, it is possible to deduce that the transconductance g_{mbs} is many times smaller than the transconductance g_m .

3.4 The MOS transistor regions of operation

In many amplifiers, the MOS transistor operates in saturation, i.e. V_{DS} is bigger than $V_{GS} - V_{TH}$. When looking at the dependence of the drain current I_D on the voltage V_{GS} , three different regions can be observed. One of the most important design parameters is selecting the $V_{GS} - V_{TH}$ difference. This difference basically determines which region the MOS transistor will operate in. For averagely large currents, the MOS transistor operates in the strong inversion region (the most used one). In a region of low currents, the transistor reaches all the way to the weak inversion region. This region is important for portable and low voltage applications and circuits. The current changes exponentially in response to V_{GS} . If the operating point of the

MOS transistor is set to the maximum possible value of the transconductance (e.g. RF applications and low-noise applications), then the current density of the channel is high, and the transconductance of the MOS transistor is limited by velocity saturation of charge carriers. All three regions are marked in Fig. 3.11.

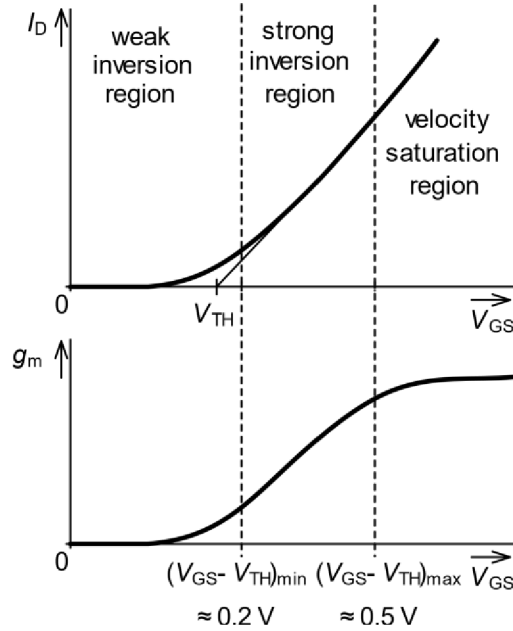


Fig. 3. 11: The dependence of the MOS transistor regions of operation on the voltage V_{GS}

For the 350 nm technology, the typical boundaries of the regions are $(V_{GS} - V_{TH})_{\min} \approx 0.2V$ and $(V_{GS} - V_{TH})_{\max} \approx 0.5V$ (safe). With the latest technologies, the velocity saturation region progressively approaches the value of $V_{GS} - V_{TH} = 0.2V$. In these technologies, it brings more complexity into the formerly clear models of each region (Fig. 3.11).

3.4.1 Weak inversion region

A huge portion of the weak inversion region is located just below the threshold voltage V_{TH} . It is a region where the current changes exponentially in response to the voltage V_{GS} . It holds true that

$$I_{Dsi} = I_{D0} \frac{W}{L} e^{\frac{V_{GS}}{n(\frac{kT}{q})}}, \quad (3.26)$$

where I_{D0} is a process parameter which is also dependent on V_{BS} and V_{TH} , n is the subthreshold slope factor (typically has a value of 1-3).

The transconductance in this region is given as

$$g_{mwi} = \frac{I_{Dsi}}{n \left(\frac{kT}{q} \right)}. \quad (3.27)$$

Absolute values of the current in weak inversion are very small, and a problem with noise occurs here. Furthermore, the transistor is slow at weak inversion currents. Although, there are fields where a problem with a small signal/noise ratio or low velocities is not the main issue, and other features of circuits operating in this region come into use. These fields are mainly biomedical applications and very weak-signal measurements.

3.4.2 Strong inversion region

The operating point is mostly selected at the strong inversion region because it is a good compromise between current efficiency and speed. For this region, the formulae presented in Chapter 2 for the saturation region are valid.

During the design, two variables must be determined for each transistor in the signal path. They are the channel length L and the $V_{GS} - V_{TH}$ difference. A simple MOS transistor can achieve large gain by choosing long channel length L (r_{out} increases – Eq. 3.16) and a small $V_{GS} - V_{TH}$ difference (large g_m – Eq. 3.23). This choice can be used in all applications where the deciding parameters are large gain, low offset voltage, and low noise. Operational amplifiers are primarily predominant among these applications.

Conversely, a short channel length L and a big $V_{GS} - V_{TH}$ difference are chosen in applications where the speed is important. The result will be transistors which are smaller in size and faster (small parasitic capacitances), applicable in RF applications, low-noise operational amplifiers, oscillators (VCO), etc.

None of these variables can be decided by the equations; they must be selected at beginning of the design. This compromise is one of the most fundamental compromises in analog CMOS design. To put it simply, the gain and the speed oppose each other.

| | | |
|-------------------|-------------|--------------|
| | High gain | High speed |
| $V_{GS} - V_{TH}$ | low (0.2 V) | high (0.5 V) |
| L | long | short |

Tab. 3. 3: The compromise of selecting the channel length L a $V_{GS} - V_{TH}$.

The value of $V_{GS} - V_{TH}$ indirectly sets the g_m/I_{DS} ratio. Setting $V_{GS} - V_{TH}$ or g_m/I_{DS} is basically the same choice.

3.4.3 Velocity saturation region

If the value of $V_{GS} - V_{TH}$ rises over 0.5V, the transistor enters the velocity saturation region. In this region, most of the carriers pass through the channel at maximum velocity. As a result, the current will grow linearly with rising potential (V_{GS}), and the transconductance stops increasing (Fig. 3.11).

Due to high electric field strength in the channel, the charge carriers reach their maximum velocity. The velocity is affected by the collisions between the carriers in the channel, and its average value is around 10^7 cm/s (v_{sat}). It is possible to describe the linearization of the current in the velocity saturation region by parameter Θ (theta) – carrier mobility degradation

$$I_{Dvs} = \frac{KP}{\Theta} \cdot \frac{W}{L} (V_{GS} - V_{TH}). \quad (3.28)$$

The parameter Θ is dependent on the channel length

$$\Theta = \frac{\mu}{2n} \cdot \frac{L}{v_{sat}}. \quad (3.29)$$

Eq. (3.28) can then be adjusted

$$I_{Dvs} = WC_{OX}v_{sat}(V_{GS} - V_{TH}). \quad (3.30)$$

The transconductance g_m , which is derived from the current, is expressed very simply, and it is not dependent on the channel length L anymore

$$g_{msat} = \frac{KP}{\Theta} \cdot \frac{W}{L} = WC_{OX}v_{sat}. \quad (3.31)$$

In this region, the transconductance reaches the highest (absolute) values that the MOS transistor can achieve. The g_m/W ratio is dependent only on the technological parameter C_{ox} and the physical parameter v_{sat} . It does not even respond to V_{GS} ; it is constant. Therefore, this region is not utilized by the analog designers. The transconductance does not grow any further, but the current consumption does. Hence, the highest values of V_{GS} , which are used in practice, are only located near the junction boundary of the velocity saturation region.

The junction voltage $V_{GS} - V_{TH}$ for the strong inversion region and the velocity saturation region can be easily calculated. It is necessary to compute the transconductances g_m for both regions in a way that they would be equivalent. The resulting $V_{GS} - V_{TH}$ will be equal to the value that marks a boundary value between both regions. The resulting value is

$$(V_{GS} - V_{TH})_{vs} = \frac{1}{\Theta} \approx 2nL \frac{v_{sat}}{\mu}. \quad (3.32)$$

The parameter Θ reaches large values for nanometer technologies. For 190nm technology, the boundary value of $V_{GS} - V_{TH}$ is $\sim 0.62V$. It is still possible to use the strong inversion region model, and a relatively precise value of the transconductance g_m can be acquired through having a low value of the coefficient Θ . Then there are the 90 nm technology transistors that operate in the velocity saturation region, and the parameter Θ reaches values that are no more possible to be omitted.

3.5 The MOS transistor – parasitic capacitances

Parasitic capacitances of the MOS structure begin to play an important role during the increase of operating frequencies. These capacitances must be added to capacitances within each node of the circuit where the MOS transistor is connected [6].

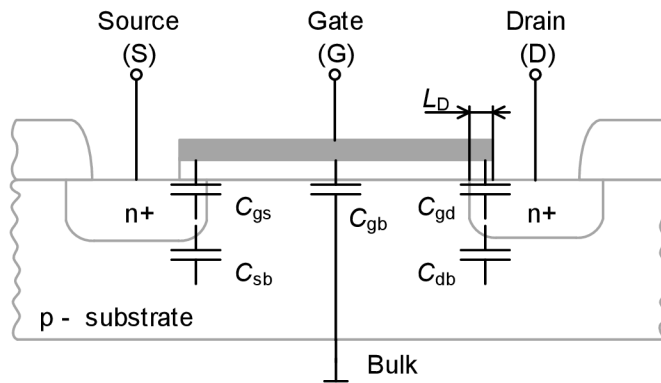


Fig. 3. 12: The parasitic capacitances of the MOS structure

Fig. 3.12 depicts the most important capacitances of the MOS structure are shown. The capacitance of gate oxide C_{ox} is the most crucial one, and it controls the current of the MOS transistor. The total capacitance of the gate oxide is

$$C_{ox} = C_{gs} + C_{gd}. \quad (3.33)$$

The size of the parasitic capacitances C_{gs} , C_{gd} and C_{gb} depends on the operating region of the MOS transistor.

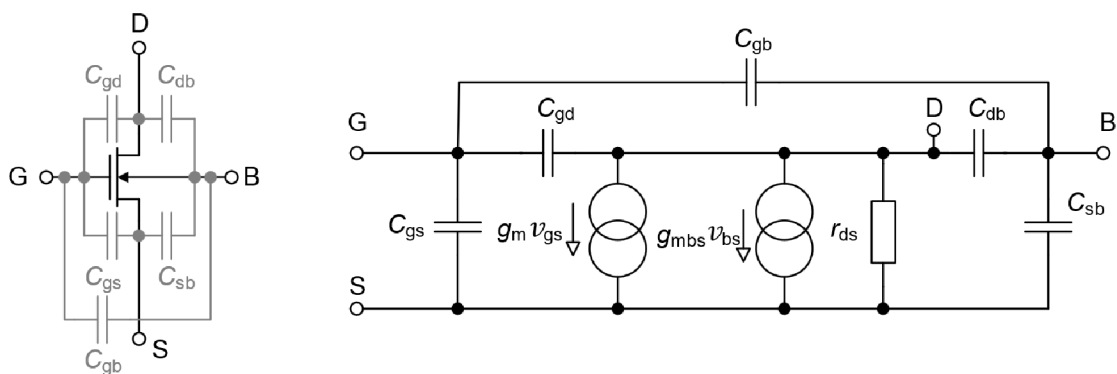


Fig. 3. 13: Small-signal model for the NMOS transistor with parasitic capacitances

In the ohmic/triode region, the whole channel is uniform (Fig. 2.4) between the drain and source; that is why the capacitances C_{gs} and C_{gd} are equal

$$C_{gs} = C_{gd} = \frac{1}{2}WLC_{OX} + C_{OX}WL_D \approx \frac{1}{2}WLC_{OX}, \quad (3.34)$$

$$C_{gb} \approx 0. \quad (3.35)$$

If the MOS transistor is pinched-off on the drain side while in the saturation region (Fig. 2.5), the capacitances C_{gs} a C_{gd} will not be even at that moment

$$C_{gs} = \frac{2}{3}WLC_{OX} + C_{OX}WL_D \approx \frac{2}{3}WLC_{OX}, \quad (3.36)$$

$$C_{gd} = C_{OX}WL_D \approx 0, \quad (3.37)$$

$$C_{gb} \approx 0. \quad (3.38)$$

No channel is created in the off region (Fig. 2.3), therefore

$$C_s = C_{gd} = C_{OX}WL_D \approx 0, \quad (3.39)$$

$$C_{gb} = WLC_{OX}. \quad (3.40)$$

From the given equations it is apparent that the largest total parasitic capacitance is in the off region and the ohmic/triode region. In contrast, the lowest one is in the saturation region. As it is evident from these equations, the total parasitic capacitance can be affected by altering L and at the same time, regulate the speed of the transistor this way (Chapter 3.4.2). If L rises at the given W/L ratio, so does W (their ratio must remain the same).

3. ANALYSIS OF THE TEXT

3.1. Functions and Style

The source and translated text are written in the style of science and technology. With regard to the subject matter, the translation is centred around the electrical engineering field of study. Specifically, it focuses on transistors. In compliance with Brown and Yule's (1983) division of language functions, it can be said that the function of this material is transactional. The transactional language primarily aims to convey factual and propositional information. Essentially, grasping the content in this type of technical text largely depends on its designated audience. Because the translated text is both technical in nature and uses language to transfer information, it implies that the target group of readers are experts (or students) who possess both systemic and schematic knowledge. To expand on this, systemic knowledge is important to decode the language itself (whether it is the Czech original or English translation), while schematic knowledge enables "to decode the specific information in spite of the fact that the information is implicit and all terms used in it cannot be defined explicitly" (Krhutová, 2009: 29).

Subsequently, educated readers give the author of technical texts the freedom to be implicit, rather than explain everything explicitly and possibly risking the text to become overwhelmed with descriptions. As Knittlová (2010) specifies, the main function of this style is to pass an idea in an accurate and relatively complete, yet concise manner. It can be mostly found in a written form (e.g. theses, dissertations, research papers), which is similar to the style of administration; however, the form is first and foremost monological. For a reader to comprehend the text, Knittlová (2010) says, basic features typical for this style must be included and to a greater or lesser extent be respected in all languages. These are objectivity, coherence, impersonal and logical constructions, non-emotionality, unambiguity, density, exactness, and the use of passive voice. Some of these features may blend with each other. For instance, objectivity can be achieved by using impersonal constructions and passive voice (see Chapter 3.4). Coherence and unambiguity are achieved by utilizing logical constructions and cohesive devices.

3.2. Stylistics Strategies

3.2.1. Cohesion

Within the purview of stylistic strategies, Krhutová firstly mentions cohesion. Cohesion ensures that a text is linked and consistent, thus hugely constituting to the coherence, which is crucial in understanding the message, and basically making them inseparable (Zmrzlá, 2013). Cohesive devices can be divided into structural and non-structural which then further divide into lexical and grammatical cohesion.

Lexical cohesion is “achieved by selection of vocabulary” (Halliday & Hassan, 1976: 274) and comprises of 2 classes:

a) **Reiteration** has additional 4 subtypes:

- 1) repetition (or same word), e.g. *režim* and *oblast* are both repeated as *region* in the translation;
- 2) synonym (or near-synonym), e.g. *bulk* and *substrate* refer to the same thing;
- 3) superordinate (or subordinate), e.g. *saturation region* is a specific *operating region*;
- 4) general word, e.g. *phenomena* can be considered as such in the scientific prose style;

b) **Collocation** which “are achieved through the association of lexical items that regularly co-occur” (Halliday & Hassan, 1976: 284), e.g. *to apply voltage, reverse bias*.

Reiteration is extensively utilized in the translated text, and the problem associated with the selection of the same uniform vocabulary is dedicated to in Chapter 3.3.

Grammatical cohesion is based on context and comprises of 4 classes:

- 1) **References** are items in every language which have the property of reference, “indicating that information is to be retrieved from elsewhere” (Halliday & Hassan, 1976: 31). Exophora refers to something concerned with the context of the situation. Endophora may be either anaphoric (a reference to the preceding text) or cataphoric (a reference to the following text). The only references found in the text are anaphora, mainly through the definite article *the*;
- 2) **Conjunctions** join sentences together and determine the relation between them, e.g. *and, but, or, so*;

- 3) **Ellipsis** is replacing one item with nothing;
- 4) **Substitution** is replacing one item with another.

According to Urbanová (2008), substitution and ellipsis incline towards vagueness and ambiguousness and are, therefore, typically found in spoken and informal communication, rather than in technical texts. However, to stay true to the translation and also because the retrievability span allows it, three instances of substitution can be found in the translated text, with one illustrated as follows:

*Fig. (3.12) depicts the most important **capacitances** of the MOS structure are shown. The capacitance of gate oxide C_{ox} is the most crucial **one**, and it controls the current of the MOS transistor.*

3.2.2. Signposting and Hedging

Another stylistic strategy that Krhutová (2009) classifies are signposting and hedging. Signposting enables the writer to arrange the text chronologically and logically, which is important in scientific and particularly electrical engineering texts. In both languages, this strategy can be found in the form of connectors referring to previous or following topics. An example of signposting is shown as follows:

*As was **mentioned in Chapter 2.1.3**, this current does not rise anymore because of the channel length modulation.*

*Mathematical formulae for each quantity are given **in the following paragraphs**.*

The next strategy is hedging which are “expressions we use to indicate that what we’re saying may not be totally accurate [...] their usage is connected with the habit common among native English users and that is the preference of indirect expression of one’s ideas.” (Krhutová, 2009: 89) Hedging expressions are more frequent in social sciences, where results cannot be always verified by exact results. However, they can be present in exact sciences as well, only not as much. Overall, hedging in the text is primarily found in the form of modal verbs. In the translated text it is mostly *can* which expresses ability or possibility.

*The MOS transistor **can** operate in the off, ohmic/triode and saturation region (Chapter 2.1.1). (**ability**)*

*If the length of the channel L is selected appropriately, it **can** reduce the effect of the modulation. (**possibility**)*

Other modal verbs are *would*, indicating condition and *could*, implying lower certainty. Their occurrence is very low; *would* is used only three times and *could* even once.

*If positive voltage V_{SB} was applied to the bulk, the p-n junction **would** be forward biased, and that **could** lead to the destruction of the transistor caused by high current.*

Technical texts regularly describe cases where conditions have to be observed. Such cases in the English language are, normally, indicated by *should*. Instead, to stay true to the original again, a similar, yet stronger, i.e. hinting higher certainty, modal verb *must* is used for that. As a result, no *should* expressions are used in the translation.

*If L rises at the given W/L ratio, so does W (their ratio **must** remain the same).*

Other typical hedging expressions like *may*, or *that clauses* (e.g., *it might be suggested, it could be that, ...*) do not appear at all, and adverbs, such as *usually* or *generally* are used slightly.

3.3. Lexical Analysis

This material's target audience are primarily, although not necessarily, the students of electrical engineering or other technical fields. This is an important factor as there appears another very distinctive feature typical for scientific writing, which serves an important role in the comprehension of the text, i.e. terminology. According to Krhutová's definition, terminology "is a lexical entity creating superior inner coherence in such texts as they describe conceptual systems. Terms of a specific discipline create its terminology and they associate the schemata of professional language. The term is a lexical unit whose function is to define a concept precisely, a phenomenon, an entity, which is a rather concrete matter in technical sciences" (2009: 107). Both the source text and translated material have a frequent occurrence of electrotechnical terms specific for the electrical engineering field of study, compounds in particular (e.g., *threshold/gate-source/source-bulk/drain-source voltage, transconductance parameter, saturation/ohmic/triode/off region*). Typically, the density of technical vocabulary is very high in the style of science and technology. It is its very distinctive quality when compared to other functional styles.

Additionally, as noted by Urbanová (2008), English terminology adapted many terms either from Latin or Greek, and in English for electrical engineering, this is not just seen in the names for qualities and phenomena but also in their symbols, for example, *the parameter Θ (theta)*, and units of measurement, for instance, *μm (micrometers), Ω (ohms)*. Because of that,

understanding them can prove to be a challenge for an uninitiated reader and sometimes even the target recipient. Nonetheless, because the readers will be mostly students possessing the necessary schemata, i.e. the specific technical knowledge and knowledge of electrical engineering, along with their professional experience of the subject, they should be able to interpret the electrotechnical expressions present in the material appropriately (Krhutová, 2009).

As it is expected in technical texts, the terminology utilizes words that are mostly non-emotional. Knittlová (2010) claims that the rare usage of interjections and words lacking emotion is what contributes to suppressing emotionality and expressiveness. Equally important, non-emotionality and expressiveness are closely related to objectivity which Krhutová (2009:45) declares to be “the essence of technical sciences as they deal with phenomena that are possible to verify either in mathematics or by experiments. There is a little space left for the subjectivity in opinion, which could be perceived as a synonym for unreliability.” Ultimately, the presence of expressive terminology in the source and translated text is very low – one of the few instances can be, for example, the *punch-through effect* (this term is exploited by Czech since there is no equivalent for it) that radiates a certain amount expressiveness. It is generally somewhat acceptable to name phenomena with undesirable effects or consequences in this way. They express motivation to avoid them (Knittlová, 2010).

While translating from the source language, it became apparent that selecting appropriate and consistent vocabulary is essential, because lexical distinctness allows for a smooth and clear understanding of sentences. Also, terminology is, as mentioned above, relevant in professional scientific translation. After all, special lexis is a significant characteristic of the style of science and technology. and the vocabulary is stereotyped. For this stylistic variety, this fact is not considered to be a negative attribute, though. There is an almost zero occurrence of synonyms as the style uses them so rarely (Krhutová, 2007). Because repeating the same term is regarded to be acceptable and adequate (Knittlová, 2010), in order to achieve that in the English text, the terminology incorporates a lexical cohesion class of reiteration, mainly in the form of repetition, i.e. using the same word, for almost every quantity, phenomenon, and quality, unlike the text in the source language, which sometimes uses synonyms when referring to the same thing. As a result, the English translation is nearly absent of them.

Given that a lot of specific technical, in this case electrotechnical, terms that appear in the Czech text do not have many, if any synonyms, for instance, components or parameters like *tranzistor*, *napětí*, and *proud* (excluding jargon where terms like *voltáž* and *amperáž* are present but unwanted in technical texts), they could be easily translated as *transistor*, *voltage*, and

current, in their respective order. These terms are unambiguous, and they posed no problem in the translation process. However, as Lipka states, it is possible for different linguistic means to denote the same extralinguistic object. There tends to be no clear-cut borderlines or distinctions in the extralinguistic world. “The lines between certain categories are only drawn in a specific language” (1992: 49). This concerns the more general terms, such as *oblast*, *režim*, or *vrstva*. The difficulties arising from this fact were challenging. Since terms like this have been frequently repeated in the original text, it caused a dilemma while choosing the most appropriate translation for them. Upon searching for the right translation equivalent of this rather general terminology, the issue presented itself in the form of a translation procedure called convergence where equivalents from the source language are both represented by one single term in the target language.

An example of convergence dilemma encountered during the translation is shown here, cf:

Czech.: pracovní režim / oblast

English.: operating region

For clarification, although it may seem that the problem here might not exactly be considered to be the convergence as *operating region* is not the only possible option in English when translating *pracovní režim* and *pracovní oblast* (*operating regime* can also be suggested), the aim here was to find a term that converges the two into a single word, thereby the vocabulary can conform to the style. A possible solution to this is choosing a word with the highest number of occurrences in the professional discourse. In this case, converging *režim* and *oblast* to *region* would be the more favoured alternative.

Another similar case emerged with *vrstva*, cf:

Czech.: depletiční vrstva / region

English.: depletion region

Again, *region* was selected over *layer* as a result of a higher number of occurrences.

Nonetheless, there was also a variety of other complications that demanded to be approached differently. Apart from synonyms in the Czech text that had to be unified into one word for the translation, a problem of opposite nature was also encountered where, as Lipka explains, “the same referent may be designated, or referred to, by means of a variety of different words. The choice of words with a different meaning depends on the speaker and his intentions” (1992: 51). To solve this issue sometimes required different solutions than those mentioned. In

this case, the form of translation technique adopted here is termed as divergence – the source term in question has two or more possibilities for how to be expressed in the target language.

Let us look at an instance concerned with divergence, cf:

Czech.: lineární režim

English.: linear / ohmic/triode region

Unlike in the previous example, a term with a fewer number of occurrences, which is *ohmic/triode region*, was chosen for the translation. The reason for this intentionally selective decision here is rather simple. It is the more preferred terminology in the technical course which teaches the transistor theory.

Probably the most misleading terminological problem was translating the term *odpor* which can be interpreted as follows, cf:

Czech.: odpor

English.: resistor / resistance

Under different circumstances, *odpor* can indeed refer to an electrical component and thus be translated as *resistor*, whereas in this case, it would be a mistake because it actually indicates a quantity, or more precisely, a property of the transistor. Therefore, the correct designation is *resistance*.

Another interesting aspect that can be also observed in the Czech text are English loan-words. “The fact that English is the leading language in electrical engineering, and therefore even some English words are used in Czech as loan-words for electrotechnical terms, enables even Czech students whose English competence is comparatively low, to follow the lexical cohesive chains and thus to comprehend the information delivered in English”(Krhutová, 2007:66). The source language contains many borrowed words that amplify its terminology and have certainly facilitated its translation. These words have a similar form and hold the same meaning as the target language. For this reason, it is possible to identify them easily, e.g.:

drain current/proud **drainem**;

depletion region / **depletiční** region;

oblast **inverze** / **inversion** region, and more.

Abbreviations are quite common in technical texts as well and serve an important role. The discussed Czech and English texts are no exception, and abbreviations can be found in both of them.

Here are examples from both versions, cf:

Czech: Výsledkem budou rozměrově menší a rychlejší tranzistory (malé parazitní kapacity), použitelné pro RF aplikace, nízkošumové operační zesilovače, oscilátory (VCO) atd.

English: The result will be transistors which are smaller in size and faster (small parasitic capacitances), applicable in RF applications, low-noise operational amplifiers, oscillators (VCO), etc.

Because these abbreviations are used in Czech and originate in English (*RF* – radio frequency, *VCO* – voltage-controlled oscillator), they can be also considered as an example of borrowing.

In the English text, there is also a case when abbreviation was employed instead of a word, cf:

*Czech: Model pro oblast velkých signálů umožňuje výpočet **stejnoseměrného** pracovního bodu. Malosignálový model je určen pro stanovení parametrů tranzistoru (zesilovače apod.) pro velmi malé **střídavé** vstupní signály [3].*

*English: The large-signal model enables to calculate a **DC** operating point. The purpose of a small-signal model is to set the parameters of the transistor (amplifiers, etc.) for very low **AC** input signals [3].*

Here, the abbreviations DC (direct current) and AC (alternating current) have been used because they are the corresponding equivalents for their Czech counterparts and are much more common in English.

3.4. Syntactic Analysis

On the one hand, popular scientific literature tries to explain technical complexities in an interesting manner, using the devices of the colloquial and journalistic style to appeal to most people and making the structure of the text richer. On the other hand, the syntax in the style of science and technology is, as Krhutová (2007) notes, fairly monotonous. The regarded approach of the style is to simply present information objectively. Moreover, subjectivity is rather

extraordinary in this style although writers occasionally expressing their own opinion is nothing unheard of. This to a great degree manifest itself in the form of impersonal structures where the personality of the author is suppressed, and the main attention is given to the description of phenomena, data, and facts (Knittlová, 2010). As a result, English scientific texts, especially in exact sciences like electrical engineering, widely utilize sentence construction with the passive voice. It is no wonder that according to Dušková's statistic, which is mentioned by Knittlová (2010), the share of passive forms in the technical style is about as much as 20 %, whereas, in a usual informal dialog, it is only 3%. Additionally, the occurrence of the general subject *one* and personal pronouns is also very rare, atypical even. In comparison to technical texts in English, Knittlová (2010) comments that the Czech didactic style maintains a reasonable balance between both impersonal and personal expressions. Mainly the tendency to use *we* is seen as nothing unusual – research is mostly done in teams anyway. Nevertheless, the first thing which the reader might notice in the source text, and maybe even find surprising, is that the structure is predominantly impersonal, and personal expressions that could be translated as *we* or *one* were not detected even once. The possible reason for this may be perhaps caused by the fact that the author of the Czech textbook drew information from English technical literature, hence the source text is affected by some of its syntactic rules. As a result, both texts share basically the same level objectivity and impersonality. Furthermore, the amount of content in both versions seems basically identical as well since there were not any cases in the source text where it might have been necessary to add or omit information.

Besides the impersonality aspect, another striking feature in technical style is the logical continuity accompanied with precise wording. This is partly achieved by the linking words, such as *therefore*, *furthermore*, *however*, and many more, which tend to be very beneficial for the recipient. They help to link the sentences and paragraphs together, combine ideas, and thus ensure that they are elegantly connected. Their high degree of formality is one of the typical style markers in the language of science and technology.

An additional factor is also the structure of the sentence itself. Knittlová (2010) outlines the reoccurring impersonal pattern initially described in *The structure of technical English* by A. J. Herbert which is important to express the facts and ideas in the technical texts. The typical sentence formula of the style of the science of technology found in modern texts is defined as follows:

IT IS + ADJ + TO + INF

This pattern with formal subject *it* often replaces long descriptive subjects used in Czech. Here are a few examples, cf:

Czech: Linearizaci proudu v oblasti saturace rychlosti nosičů je možné popsat parametrem Θ (theta)...

*English: **It is possible to describe** the linearization of the current in the velocity saturation region by parameter Θ (theta)...*

Czech: Pro aplikace, kde je vyžadován vysoký výstupní odpor tranzistoru MOS je vhodné zvolit $L > L_{min}$.

*English: **It is appropriate to select** $L > L_{min}$ in applications where a high output resistance of the MOS transistor is required.*

Despite the fact that the formula is considered to be typical for the scientific style, the occurrence of this pattern in the actual translation seems relatively not as frequent as one would expect. Only around eight instances in total have been found.

Another similar impersonal formula is:

IT IS + ADJ/Vpp+ THAT

Czech: Z uvedených rovnic vyplývá, že největší celková parazitní kapacita je v režimu zahrazení a v lineárním režimu.

*English: **From the given equations it is apparent that** the largest total parasitic capacitance is in the off region and the ohmic/triode region.*

This second formula appears even less frequently. Only two cases have been found. Therefore, this may seem rather unconventional for technical texts, although the possible explanation can be that the translator has not found many chances to use them. This is could be further solidified by the fact the author of the English translation is not a native speaker. Unlike him, the native speaker would perhaps find more opportunities to put the impersonal formulas into use.

With regard to the first two examples employing the first formula, when we compare them, it can be noted that while the pattern can be applied in both languages, there is a difference observable in the change of the word order. This is a contrast to the second formula, where the structures of both sentences match one another. Another instance where the word order of the source and translated texts could not stay the same is provided here, cf:

Czech: Proto pokud je potřeba dosáhnout velmi vysokého výstupního odporu tranzistoru MOS, nemá význam neustále zvyšovat L , ale je potřeba využít pokročilejší obvodové zapojení (kaskodování atd.).

English: Therefore, if there is a need to acquire a high output resistance of the MOS transistor, it is necessary to use more advanced circuitry (cascading, etc.), as increasing L constantly would be pointless.

These changes of the word order in the translation sometimes seemed necessary because of the discrepancy in the theme and rheme structure which also play an important role in the logical continuity of a sentence. In Czech, the theme, which is the carrier of already known information, comes first, and the rheme, which provides new information, is placed at the end. Besides, most of the sentences do not begin with a subject but with an adverbial (of time, place, manner), because the rules respecting the word order are more relaxed. Compared to that, the English language cannot always imitate this theme and rheme placement during the translation, as it has rather stricter rules, following the *subject-verb-object* order. Curiously enough, the tendency of the English technical style to follow the word order lead to circumstances where the adverbial, which is used in the Czech language very often, becomes a noun in order to serve as an impersonal subject at the beginning of the English sentence. And this is seen in the translated text as well.

Czech: V tab. 3.2 je označováno jako U_{TH0} .

English: Tab. 3.2 refers to it as V_{TH0} .

Czech: V kapitole 2.1.1 bylo ukázáno, že pokud se nachází tranzistor MOS ...

English: Chapter 2.1.1 has shown that if the MOS transistor ...

Czech: Na obr. 3.5 je model tranzistoru NMOS pro oblast velkých signálů.

English: Fig. 3.5 shows a large-signal model for the NMOS transistor.

The use of active voice in this way can be considered an alternative to the impersonal formula and could be further regarded as an additional reason for its low frequency of occurrence.

Usually, because the Czech is more casual about the word arrangement, it can convey complex ideas in one long sentence. Even though long sentences are not so exceptional in English scientific texts, the language needs to be, at times, appropriately adjusted by splitting

one sentence into two to make sure that the idea from the original is conveyed the same way into the translation. This is very important, otherwise the result could become a confusing word cluster for the reader and the meaning would get lost.

Czech: S nejmodernějšími technologiemi se oblast saturace rychlosti nosičů stále více přibližuje k hodnotě $U_{GS} - U_{TH} = 0,2 V$, což v těchto technologiích přináší větší složitost do dříve jasných modelů jednotlivých oblastí (obr.3.11).

English: With the latest technologies, the velocity saturation region progressively approaches the value of $V_{GS} - V_{TH} = 0.2V$. In these technologies, this brings more complexity into the formerly clear models of each region (Fig. 3.11).

Aside from that, splitting sentences was also a matter of adhering to the style. In the following example, we can see that a full stop was written instead of a comma. If the target language were to keep the same punctuation like the original, it would lead to a mistake called a comma splice, i.e. when two independent clauses are separated by a comma only. This type of fault is common in written English but considered to be informal. Therefore, it is not suitable to be used in the technical style which aims for formality. Aside from using the full stop, other possible solutions to correct it are either adding a conjunction behind the comma or swap it completely with a semicolon. Altogether four instances in the source text have been spotted where corrections had to be made because of the comma splice. Let us see one example, cf:

Czech: Prahové napětí tranzistoru NMOS roste se zvyšující se úrovní dotace, v případě tranzistoru PMOS je trend opačný (klesá).

English: The threshold voltage of the NMOS transistor increases with a growing doping level. In case of the PMOS transistor, the trend is opposite (decreasing).

In exact sciences like electrical engineering, it is quite regular to define the direct relation between phenomena. One of the common means of describing situations when one thing is or can be dependent on another is sufficiently provided by the conditional clauses. These clauses were more applied in the translation than the original. An example when if-clause was employed is shown as follows, cf:

Czech: Zvyšováním hodnoty $U_{GS} - U_{TH}$ nad 0,5 V přechází tranzistor do oblasti saturace rychlosti nosičů náboje.

English: If the value of $V_{GS} - V_{TH}$ rises over 0.5V, the transistor enters the velocity saturation region.

4. CONCLUSION

Same as the thesis itself, this conclusion is also be divided into two parts. The first part will deal with the translated text and the obstacles encountered while translating it. The second part will be dedicated to the results acquired in the analytical part.

Regarding the practical part, the aim of this paper was the translation of the selected technical text in its entirety. A chapter of the textbook for electrical engineering was selected by the author and served as a reliable source for acquiring the appropriate content for translation. The author's choice was based on the fact that the translated excerpt is sufficient for the objective of the thesis and his interest in the topic. During the translation of the text from one language to another, it was revealed that dealing with some of the translation challenges is not as simple as initially anticipated. There are many aspects where the English and Czech language show their differences, mainly in style and syntax. The differences related to stylistics in particular were relatively underestimated by the translator at the beginning of the translation process. Mostly affected was the vocabulary of the target language by avoiding synonyms, therefore narrowing the selection of possible terms that could be used in it. This presented the biggest difficulty which, apart from simply searching in technical dictionaries, required consultations with the consultant and conducting slightly deeper research into the scientific discourse about the rate of occurrence of each disputed term in order to choose the more preferable one. Overall, this resulted in terminology which, while maintaining the level of translation, should be considered satisfactory for its function as educational material while conforming to the style of technology and science in the English language.

Concerning the analytical part, the first thing that both texts share is possessing the type of knowledge that Czech and English readers need for conveying and understanding the message contained in the text. It is assumed that these recipients are already proficient English speakers along with acquired technical knowledge of electrical engineering because when the specific technical terms are stated, their meaning does not have to be explicitly described. Similarly, both languages utilize the stylistic strategies, particularly cohesion which ensures the correct understanding of the text. However, it can be noted that the English text adapted a different cohesion class, unlike the Czech one. Instead of more commonly used synonyms in the source language, the target language emphasizes the repetition of the same term to keep the vocabulary stereotyped, leading to the complications during the translation as mentioned above. Nevertheless, the density of terminology and its level of non-emotionality remains the same in both languages.

Furthermore, another interesting aspect that the analysis mentions are the English loan-words employed by Czech which again prove the worldwide influence of English as the leading language in science and technology. Additionally, what both texts also have in common is the impersonal, objective, and formal approach in which they try to transfer the information to recipients. Although personal expressions are rather more common in Czech, none were found in the original excerpt, probably as the structure of the source text was influenced by the English technical literature as well. However, other matters involving syntax demanded bigger or smaller adjustments in sentences, including the word order (because of the different theme and rheme structure), changing adverbials at the beginning of a Czech sentence into impersonal subjects, or increasing the occurrence of conditional clauses to describe relations between phenomena.

To conclude, due to the fact that English is *lingua franca*, it seemed to have a great impact on the vocabulary and impersonal structure of the source text in general, thereby significantly facilitating its translation to English without overtranslating or undertranslating it unnecessarily.

5. CZECH EXTENDED ABSTRACT

V dnešní moderní době není pochyb o tom, že anglický jazyk má celosvětový status nástroje používaného pro mezinárodní komunikaci coby lingua franca. Tento fakt lze dále zdůraznit skutečností, že angličtina se stala důležitou součástí pro vývoj a vzdělávání v různých vědeckých a technických oborech. Z toho důvodu se vyplatí překládání textů z češtiny do angličtiny, které jsou pak určeny pro vzdělávací účely čtenářům, u kterých se předpokládá, že jsou hlavně zahraničními studenty technických oborů, zejména elektrotechniky.

Překlad textu, který se zabývá vědou a technikou, je však obecně komplikovaný úkol, protože vyžaduje mimořádné znalosti nejen na technické, ale i jazykové úrovni, a to jak u překladatele, aby byl schopen správně přeložit myšlenku, tak i u čtenáře, aby ji správně pochopil. Hlavní náplní této práce je navíc komentovaný překlad učebního materiálu, což znamená, že bude komentovat možné změny a porovná rozdíly a podobnosti mezi českým originálem a anglicky přeloženým textem.

Jako zdroj překládaného textu byla konkrétně vybrána univerzitní učebnice zabývající se tématem analogové technologie, a to ze dvou důvodů. Zprv se jeví jako ideální téma, které může být využito pro účely této práce a vhodně zapadá do rozsahu studijního programu Angličtina v elektrotechnice a informatice. Za druhé je to autorova obeznámenost s teorií tranzistorů, což je téma, kterému by se rád věnoval ve svých budoucích studiích mikroelektroniky.

Práce je rozdělena na dvě hlavní části – praktickou část, kde se nachází překlad vybraného technického textu, a analytickou část, kde je poskytnuta analýza tohoto přeloženého textu. Praktická část zahrnuje překlad celé třetí kapitoly z učebnice *Návrh analogových integrovaných obvodů*. Cílem bylo přeložit text tak, aby nedošlo k narušení informace obsažené v originálu, a přitom si zachoval svůj patřičný styl. Analytická část je rozdělena do čtyř podkapitol. Zpočátku uvádí popis stylu a funkcí přeloženého textu. Dále vyjmenovává stylistické strategie – zdrojem inspirace pro tuto kapitolu byla kniha doc. Mileny Krhutové *Parameters of Professional Discourse*. Zbývající dvě kapitoly jsou věnovány lexikální a syntaktické analýze, kde je odhaleno mnoho problémů, ke kterým došlo během procesu překlada, a jejich řešení.

S ohledem na praktickou část, během překlada textu z jednoho jazyka do druhého se ukázalo, že vyřešit některé výzvy, které se při překlada vyskytly, není tak jednoduché, jak se původně očekávalo. Existuje mnoho aspektů, kde anglický a český jazyk ukazují své rozdíly, zejména ve stylu a syntaxi. Rozdíly týkající se zejména stylistiky byly ze začátku autorem

překladu relativně podceňovány. Nejvíce postihnout byl slovník cílového jazyka, tím, že se v rámci dodržení stylu vyhnul synonymům, čímž se zúžil výběr možných termínů, které by v cílovém jazyce mohly být použity. To představovalo největší problém, který, vyjma prostého vyhledávání v technických slovnících, vyžadoval konzultace s odborným konzultantem a provedení menšího výzkumu o míře výskytu každého sporného termínu se vědeckém diskurzu, aby se vybral ten nejvýhodnější. To celkově vedlo k výběru terminologie, která by při zachování úrovně překladu měla být považována za uspokojivou pro svou funkci vzdělávacího materiálu a v souladu se stylem vědy a technologie v anglickém jazyce.

Co se týče analytické části, první věc, kterou oba texty sdílejí, je typ znalostí, které čeští a angličtí čtenáři potřebují k tomu, aby pochopili informaci obsaženou v textu. Dá se předpokládat, že tito příjemci již ovládají anglický jazyk spolu se získanými technickými znalostmi elektrotechniky, jelikož když jsou uvedeny konkrétní technické pojmy, jejich význam nemusí být výslovně popsán. Podobně oba jazyky využívají stylistické strategie, zejména kohezi, která zajišťuje správné porozumění textu. Je však třeba poznamenat, že anglický text na rozdíl od českého víc využívá jiný typ koheze. Místo běžně používaných synonym ve zdrojovém jazyce klade cílový jazyk důraz na opakování stejného termínu, aby si tak udržel stereotypní slovní zásobu, což vedlo ke komplikacím během překladu, jak je uvedeno výše. Hustota terminologie a její absence citově zabarvených výrazů však zůstávají v obou jazycích stejné.

Dalším zajímavým aspektem, který analýza uvádí, jsou anglická přejatá slova používaná v češtině, která opět slouží jako důkaz celosvětového vlivu angličtiny jako hlavního jazyka používaného ve vědě a technice. Co mají zdrojový a přeložený text ještě společného, je také způsob, kterým se snaží předat informace čtenářům. Jde o neosobní, objektivní a formální přístup. Ačkoli osobní výrazy jsou v češtině spíše běžnější, žádné nebyly ve zdrojovém jazyce nalezeny, pravděpodobně proto, že struktura českého textu byla taky ovlivněna anglickou technickou literaturou. Další záležitosti týkající se syntaxe však v překladu vyžadovaly větší nebo menší úpravy vět, včetně pořadí slov (kvůli odlišnému umístění tématu a rématu), změnu příslovečného určení na začátku české věty na neosobní podměty ve větách anglických nebo zvýšení výskytu podmínkových vět, které popisují vztahy mezi jevy.

V závěru práce je provedeno shrnutí výsledků a jejich vyhodnocení, následuje český rozšířený abstrakt, seznam citované literatury a dodatek s českým originálem.

6. LIST OF REFERENCES

Source text

KLEDROWETZ, V. & HÁZE, J. *Návrh analogových integrovaných obvodů*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2015, p. 27-42.

Publications

BROWN, G. & YULE, G.: *Discourse Analysis*. Cambridge: Cambridge University Press, 1983, ISBN 0521284759

HALLIDAY, M. A. K. & HASAN, R.: *Cohesion in English*. London: Longman Ltd, 1976, ISBN 0582550416.

KNITTLOVÁ, D. et al.: *Překlad a překládání*. Olomouc: Univerzita Palackého, 2010.

KRHUTOVÁ, M.: *Parameters of Professional Discourse*. Brno: Tribun EU, s.r.o., 2009.

KRHUTOVÁ, M.: *The language of electrical engineering as a special province*. CERM, Brno, 2007.

LIPKA, L.: *An Outline of English Lexicology Lexical Structure*. Word Semantics and Word-Formation, Second Edition. Tübingen: Max Niemeyer Verlag GmbH & Co. KG, 1992.

URBANOVÁ, L.: *Stylistika anglického jazyka*. Brno: Barrister & Principal, 2008.

ZMRZLÁ, P.: *Co-referential Cohesive Chains in Research Articles*. Brno: Masarykova univerzita, Filozofická fakulta, 2013.

Supplementary literature – vocabulary

ALLEN, P., E. & HOLBERG, D., R.: *CMOS analog circuit design*. second edition. New York: Oxford University Press, 2002, ISBN 0-19-511644-5.

KLEDROWETZ, V. *HANA – Analog technology: Lecture 3: MOSFET, Transistor amplifiers*, Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2018, PDF file.

7. APPENDIX

Source text

3 Analogový model tranzistoru MOS

Pro modelování tranzistoru MOS existuje několik modelů, které se liší přesností popisu jeho reálného chování. Nejjednodušší model, vhodný pro ruční výpočty, je v SPICE terminologii označován jako LEVEL 1 model. Tento model zahrnuje základní parametry, jako jsou prahové napětí U_{TH0} , transkonduktanční parametr KP (A/V^2), modulaci délky kanálu λ , odpory drain r_D a source r_S (Ω), parazitní kapacity přechodů a další. Popisem tohoto modelu se bude věnovat tato kapitola.

Komplexnější model, SPICE LEVEL 3, zahrnuje mnoho jevů, které se vyskytují v moderních technologiích. Patří mezi ně např. podprahová vodivost, omezená rychlost nosičů náboje, vodivost v podprahové oblasti, degradace hybnosti nosičů a další. Nejdokonalejší model BSIM4 zahrnuje další jevy, jako jsou zbytkové a závěrné proudy, šumové rovnice a další. S tímto modelem počítají nejmodernější návrhové nástroje Cadence.

3.1 Základní parametry tranzistoru MOS

V dalších částech skript bude v rovnicích odkazováno na celou řadu parametrů. Znalost těchto parametrů je důležitá pro pochopení návrhu analogových IO. Všechny důležité parametry, které se budou vyskytovat v dalších částech skript, jsou uvedeny v této kapitole.

Tab. 3.1: Důležité fyzikální konstanty

| Symbol | Popis konstanty | Hodnota | Jednotka |
|-----------------|--|------------------------|------------------|
| q | elementární náboj | $1,602 \cdot 10^{-19}$ | C |
| k | Boltzmannova konstanta | $1,381 \cdot 10^{-23}$ | J/K |
| n_i | intrinzická koncentrace nosičů (27 °C) | $1,45 \cdot 10^{10}$ | cm^{-3} |
| ϵ_0 | permitivita vakua | $8,854 \cdot 10^{-14}$ | F/cm |
| ϵ_{Si} | permitivita křemíku | $11,7 \epsilon_0$ | F/cm |
| ϵ_{ox} | permitivita SiO_2 | $3,9 \epsilon_0$ | F/cm |

V tab. 3.1 jsou uvedeny základní parametry tranzistoru MOS pro ruční výpočty (LEVEL 1). Typické hodnoty uvedené v tab. 3.2 jsou hodnoty technologie ONSem i I2T100 ($L_{\min} = 0,7 \mu\text{m}$). Rozptyl těchto parametrů, způsobený výrobním procesem, je vyjádřen odchylkou od typické hodnoty. S těmito odchylkami je nutné počítat během návrhu obvodu. V krajním případě může např. zvýšení U_{TH} znamenat, že tranzistor nebude pracovat v požadovaném režimu.

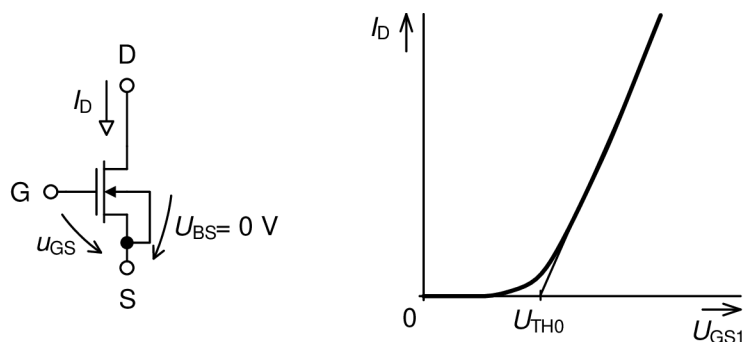
Tab. 3.2: Parametry modelu tranzistoru MOS včetně typických hodnot

| Symbol | Popis parametru | Typická hodnota (I2T100) | | Jednotka |
|-------------------|--|---|---|---------------------------|
| | | NMOS | PMOS | |
| U_{TH0} | prahové napětí ($U_{\text{BS}} = 0 \text{ V}$) | $0,77 \pm 0,12$ | $1,01 \pm 0,12$ | V |
| KP | transkonduktační parametr | $96,3 \pm 10$ | 30 ± 3 | $\mu\text{A}/\text{V}^2$ |
| γ | závislost prahového napětí na potenciálu substrátu | $0,78 \begin{pmatrix} +0,07 \\ -0,12 \end{pmatrix}$ | $0,565 \pm 0,55$ | $\sqrt{\text{V}}$ |
| λ | modulace délky (L) kanálu | $0,1 (L_{\min})$ $0,023 (3x L_{\min})$ | $0,1 (L_{\min})$ $0,027 (3x L_{\min})$ | V^{-1} |
| ϕ_{F} | potenciál při povrchu substrátu | 0,38 | 0,38 | V |
| C_{ox} | parazitní kapacita gate oxidu | $2 \pm 0,17$ | $2 \pm 0,17$ | $\text{fF}/\mu\text{m}^2$ |
| t_{ox} | tloušťka oxidu | $17 \pm 1,5$ | $17 \pm 1,5$ | nm |

Matematické vztahy pro jednotlivé veličiny jsou uvedeny v následujících odstavcích.

3.1.1 Prahové napětí

Prahové napětí je napětí, při kterém dochází k vytvoření vodivého kanálu mezi elektrodami source a drain. V tab. 3.2 je označováno jako U_{TH0} . Toto je prahové napětí při napětí $U_{\text{SB}} = 0 \text{ V}$, tedy když je spojen source a bulk.



Obr. 3.1: Prahové napětí tranzistoru NMOS

Prahové napětí je součtem flatband napětí U_{FB} , dvojnásobku potenciálu bulku (substrátu) ϕ_F a napětí na oxidu (vzniká díky náboji depletiční vrstvy).

$$U_{TH0} = U_{FB} + 2|\phi_F| + \frac{\sqrt{2q\epsilon_{Si}N_{SUB}2|\phi_F|}}{C_{ox}}, \quad (3.1)$$

kde N_{SUB} je dotace substrátu (akceptorů u PMOS, donorů u NMOS).

Napětí flatband je

$$U_{FB} = \phi_F - \phi_{F(gate)} - \frac{Q_{ss}}{C_{ox}}, \quad (3.2)$$

kde Q_{ss} je náboj oxidu.

Pro ϕ_F platí

$$\phi_F = \frac{kT}{q} \ln\left(\frac{N_{SUB}}{n_i}\right). \quad (3.3)$$

Kapacita oxidu C_{ox} je dána poměrem permitivity SiO_2 a tloušťky oxidu hradla t_{ox}

$$C_{ox} = \frac{\varepsilon_{ox}}{t_{ox}}. \quad (3.4)$$

Prahová napětí obou typů tranzistorů jsou v případě nízkých koncentrací dotací lehce záporné, a jejich rozdíl je roven čtyřnásobku absolutní hodnoty potenciálu substrátu (bulk). Prahové napětí tranzistoru NMOS roste se zvyšující se úrovní dotace, v případě tranzistoru PMOS je trend opačný (klesá). Změna flatband napětí v důsledku náboje oxidu způsobí snížení prahového napětí, pokud tento náboj bude kladný, a zvýšení v případě záporného náboje.

Uvedené prahové napětí U_{TH0} platí pro podmínku $U_{SB} = 0$ V. Napětí připojené k substrátu působí na prahové napětí tranzistoru (body effect). Potenciál mezi source a bulk, U_{BS} , mění šířku depletiční vrstvy a tím také mění napětí na oxidu (díky změnám náboje v depletiční vrstvě). Při uvažování těchto změn lze rovnici 1 upravit

$$U_{TH} = U_{FB} + 2|\phi_F| + \frac{\sqrt{2q\varepsilon_{Si}N_{SUB}(2|\phi_F| + U_{SB})}}{C_{ox}}. \quad (3.5)$$

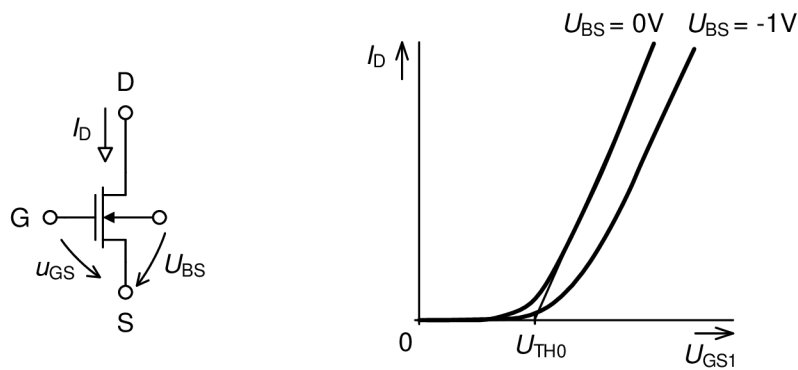
Změnu prahového napětí lze také vyjádřit

$$U_{TH} = U_{TH0} + \gamma \left(\sqrt{2|\phi_F| + U_{SB}} - \sqrt{2|\phi_F|} \right). \quad (3.6)$$

Závislost prahového napětí na potenciálu substrátu γ lze matematicky popsat

$$\gamma = \frac{\sqrt{2q\varepsilon_{Si}N_{SUB}}}{C_{ox}}. \quad (3.7)$$

Vliv změny prahového napětí U_{TH} při změně U_{BS} ukazuje obr. 3.2.



Obr. 3.2: Vliv změny prahového napětí U_{TH} při změně U_{BS}

Pokud je na bulk přivedeno záporné napětí vůči source ($U_{BS} = -1$ V), prahové napětí se zvýší. Pokud by bylo na bulk připojeno kladné napětí U_{BS} , byl by přechod PN pólován v propustném směru a vlivem vysokého proudu by mohlo dojít ke zničení tranzistoru.

3.1.2 Transkonduktační parametr KP

Transkonduktační parametr KP (v režimu saturace) je konstanta, která je dána použitou technologií pro výrobu IO. Závisí na pohyblivosti elektronů v kanálu μ_0 a na kapacitě oxidu C_{ox}

$$KP = \mu_0 C_{ox} = \mu_0 \frac{\epsilon_{ox}}{t_{ox}} = \mu_0 \frac{3,9\epsilon_0}{t_{ox}}. \quad (3.8)$$

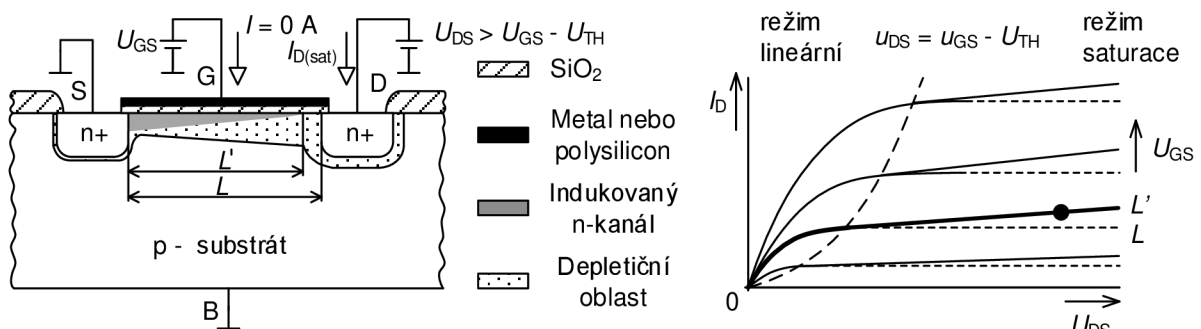
V technických dokumentacích technologií většinou není parametr KP uveden přímo, ale pomocí parametru β . Pro ten platí

$$\beta = KP \frac{W}{L}. \quad (3.9)$$

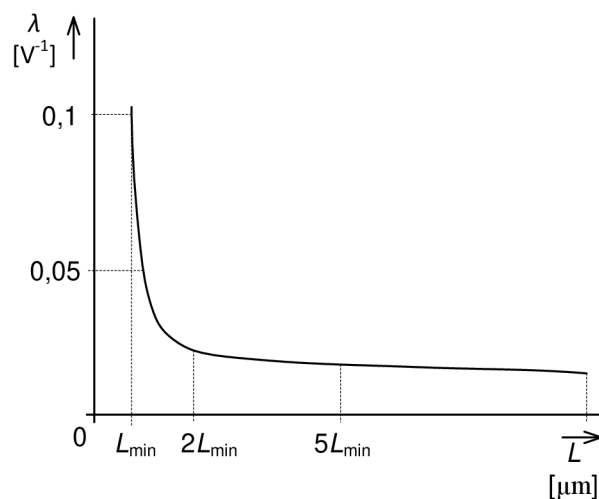
Výrobci uvádějí parametr β pro více rozměrů W/L tranzistorů NMOS a PMOS.

3.1.3 Modulace délky kanálu

V kapitole 2.1.1 bylo ukázáno, že pokud se nachází tranzistor MOS v režimu saturace, je proud drainem konstantní a nezávislý na napětí U_{DS} . Ve skutečnosti tento proud nebude konstantní a nezávislý na napětí U_{DS} . Je to způsobeno nárůstem šířky depletiční vrstvy kolem oblasti drain vlivem zvýšení napětí na této elektrodě. Výsledkem je zkrácení délky kanálu a nárůst proudu drainem (I_D). Na obr. 3.3 je vidět, že v režimu saturace (vlivem modulace délky kanálu) není proud konstantní, ale mírně roste. Vhodně zvolená délka kanálu L může redukovat vliv modulace délky kanálu. Typický průběh závislosti λ (parametr modulace délky kanálu) na L je na obr. 3.4.



Obr. 3.3: Modulace délky kanálu



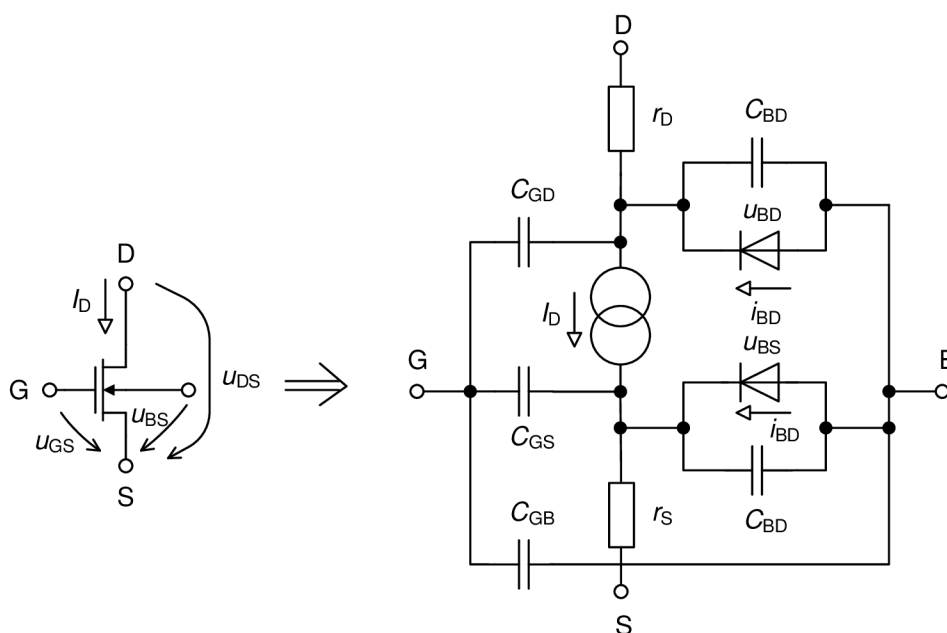
Obr. 3.4: Závislost parametru modulace délky kanálu na délce kanálu

Při použití minimální délky kanálu L_{\min} nabývá parametr λ maximální hodnoty. Pro aplikace, kde je vyžadován vysoký výstupní odpor tranzistoru MOS je vhodné zvolit $L > L_{\min}$. Při zvyšování L nad $3xL_{\min}$ je vidět, že parametr λ se již zmenšuje minimálně. Proto pokud je potřeba dosáhnout velmi vysokého výstupního odporu tranzistoru MOS, nemá význam neustále zvyšovat L , ale je potřeba využít pokročilejší obvodové zapojení (kaskodování atd.).

Extrémním případem jevu modulace délky kanálu je tzv. punch through, kdy depletiční vrstva okolo oblastí drain a source se spojí v jeden depletiční region. Elektrické pole pod hradlem se stane velmi silně závislé na napětí drain-source, stejně jako výstupní (drain) proud. Efekt punch through způsobuje strmý nárůst proudu při zvyšování napětí drain-source. Tento jev je nežádoucí a zvyšuje výstupní vodivost (snižuje výstupní odpor) a limituje maximální velikost výstupního napětí tranzistoru MOS.

3.2 Model tranzistoru MOS pro oblast velkých signálů

Na obr. 3.5 je model tranzistoru NMOS pro oblast velkých signálů. Model obsahuje parazitní kapacity přechodů, rezistory mezi source/drain (typicky 5 – 10 Ω) a diody. Tyto diody jsou přechody PN mezi oblastí source/substrát a drain/substrát. Pro správnou funkci tranzistoru musí být diody pólovány v závěrném směru. Tyto diody slouží k modelování svodových (leakage) proudů.



Obr. 3.5: Model tranzistoru NMOS pro oblast velkých signálů

Obecně lze proud I_D popsat

$$I_D = KP \frac{W}{L} \left[(U_{GS} - U_{TH}) - \frac{U_{DS}}{2} \right] U_{DS}. \quad (3.10)$$

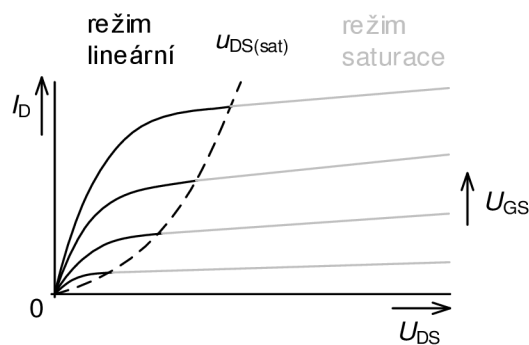
Tranzistor MOS může být v režimu zahrazení, v lineárním nebo v režimu saturace (kapitola 2.1.1). Tyto režimy závisejí na rozdílu napětí $U_{GS} - U_{TH}$. Pokud $U_{GS} - U_{TH}$ je nulové nebo záporné, nachází se tranzistor v režimu zahrazení. Rovnici 3.10 lze upravit

$$I_D = 0, \quad U_{GS} - U_{TH} \leq 0.$$

V tomto režimu se chová tranzistor MOS jako rozpojený obvod.

3.2.1 Lineární režim

Lineární model popisuje chování tranzistoru MOS při nízkých napětích U_{DS} (lineární režim). Jak odkazuje samotný název modelu, model popisuje tranzistor MOS v oblasti, kde pracuje jako lineární součástka. V této oblasti může být tranzistor modelován jako rezistor řízený napětím gate-source. V tomto režimu může tranzistor MOS sloužit jako spínač pro analogové i digitální aplikace nebo jako analogový dělič.



Obr. 3.6: Lineární režim tranzistoru MOS

V tomto režimu platí

$$0 < U_{DS} \leq (U_{GS} - U_{TH}) . \quad (3.11)$$

Hranice $U_{GS} - U_{TH}$, kdy tranzistor přechází do saturace je označován $U_{DS(sat)}$. Rovnici 3.11 pak lze také napsat

$$0 < U_{DS} \leq U_{DS(sat)} . \quad (3.12)$$

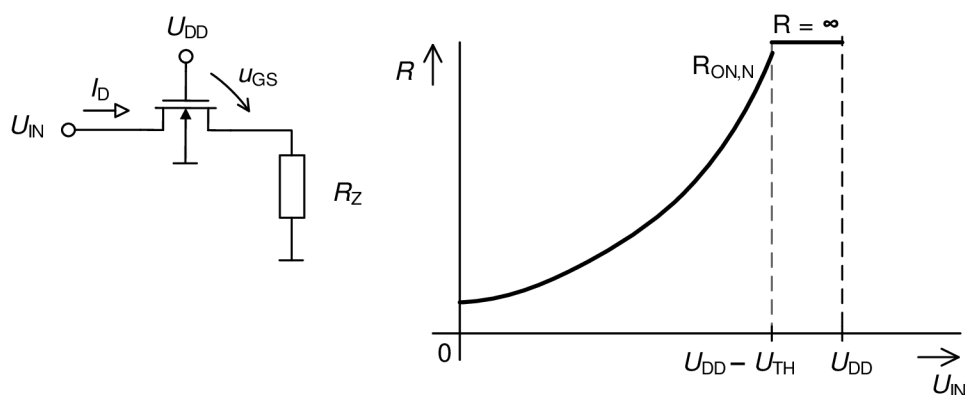
Pro proud v tomto režimu platí

$$I_D = KP \frac{W}{L} \left[(U_{GS} - U_{TH}) - \frac{U_{DS}}{2} \right] U_{DS} . \quad (3.13)$$

Pokud je tranzistor MOS zapojen jako spínač, jeho odpor v sepnutém stavu závisí na vstupním signálu [4], resp. rozdílu napětí mezi gate a source (U_{GS})

$$R_{ON,NMOS} = \frac{\delta U_{DS}}{\delta I_{DS}} = \frac{1}{KP_N \frac{W}{L} (U_{DD} - U_{GS} - U_{TH})} . \quad (3.14)$$

Se vzrůstajícím napětím U_{IN} se snižuje napětí U_{GS} a odpor spínače roste. Pokud překročí napětí U_{IN} hodnotu $U_{DD} - U_{TH}$, je U_{GS} menší než U_{TH} a spínač je rozpojen ($R = \infty$).



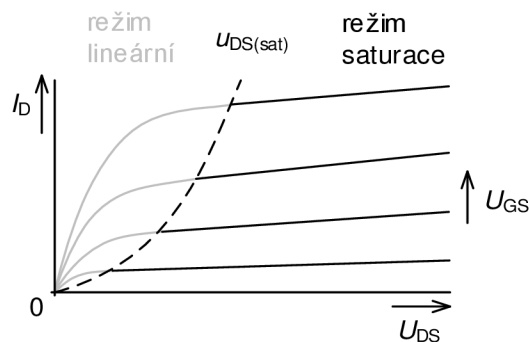
Obr. 3.7: Tranzistor MOS jako spínač a závislost jeho odporu na vstupním napětí

Ve skutečnosti i v podprahovém režimu protéká tranzistorem proud I_D . Pro odpor spínače pak platí

$$R_{OFF} \approx \frac{1}{i_D \lambda} = \frac{1}{i_{leakage} \lambda}. \quad (3.15)$$

3.2.2 Režim saturace

Proud I_D nejdříve roste lineárně spolu s napětím U_{DS} (lineární režim), pak dosahuje maxima. Podle rovnice 3.13 proud I_D může dále klesat a eventuálně se stát i záporným. Hustota náboje na konci kanálu u oblasti drain je nulová v maximum a mění znaménko při poklesu proudu oblastí drain. Náboj inverzní vrstvy se blíží nule a mění znaménko spolu s tím, jak dochází k akumulaci děr u přechodu. Tyto díry nemohou přispět k proudu drainu protože oblast drain/substrát je reverzně polarizovaný přechod PN a díry se nemohou dostat do oblasti drain. Proud tedy dosáhne svého maxima a dále zůstává stejný i při dalším zvyšování potenciálu drain-source. Toto chování se označuje jako proudová saturace. V tomto režimu je tranzistor MOS využíván především u zesilovačů.



Obr. 3.8: Režim saturace tranzistoru MOS

V tomto režimu platí

$$0 < (U_{GS} - U_{TH}) \leq U_{DS}. \quad (3.16)$$

Se zvyšujícím se napětím U_{DS} proud I_D neroste. Rovnici 3.13 lze potom za předpokladu $U_{DS} = U_{DS(sat)}$ upravit

$$I_D = \frac{1}{2} KP \frac{W}{L} (U_{GS} - U_{TH})^2. \quad (3.17)$$

Tato rovnice 3.17 platí pro ideální model. Jak již bylo zmíněno v kapitole 2.1.3, vlivem modulace délky kanálu tento proud dále poroste. Rovnici 3.17 je tedy možné rozšířit o parametr λ a napětí U_{DS} . Toto napětí však není napětí $U_{DS(sat)}$ (napětí, které tvoří hranici mezi lineárním režimem a režimem saturace), ale je aktuální napětí mezi drainem a sourcem.

$$I_D = \frac{1}{2} KP \frac{W}{L} (U_{GS} - U_{TH})^2 (1 + \lambda U_{DS}). \quad (3.18)$$

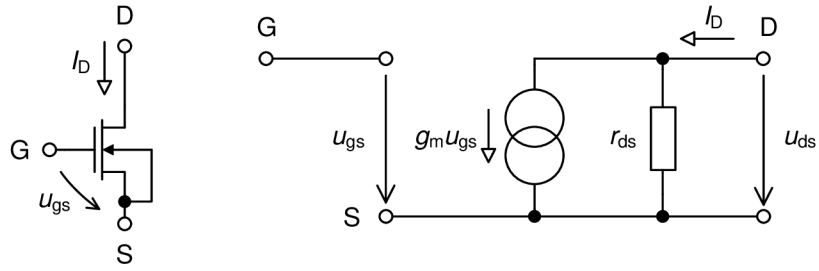
Výstupní dynamický odpor tranzistoru r_{out} je v ideálním případě nekonečný ($\Delta I_{OUT} = 0$). V reálném případě jej lze vyjádřit pomocí parametru λ

$$r_{out} = \frac{1}{\lambda I_D}. \quad (3.19)$$

Pro zvýšení výstupního odporu r_{out} je potřebné zmenšit parametr λ (zvětšením délky L – kapitola 2.1.3).

3.3 Malosignálový model tranzistoru MOS

Model pro oblast velkých signálů umožňuje výpočet stejnosměrného pracovního bodu. Malosignálový model je určen pro stanovení parametrů tranzistoru (zesilovače apod.) pro velmi malé střídavé vstupní signály [3]. Malosignálový model tranzistoru MOS je lineární model, který zjednodušuje ruční výpočty. Je platný pouze v těch režimech, kde napětí nebo proud lze nahradit lineární závislostí. V této kapitole budou odvozeny vztahy pro malosignálový model v režimu saturace.



Obr. 3.9: Zjednodušený malosignálový model tranzistoru NMOS

Na obr. 3.9 je malosignálový model pro tranzistor MOS při $u_{bs} = 0$ V (spojený bulk a source). Výstupní proud I_D je dán součinem transkonduktance g_m a napětí u_{gs} .

Transkonduktance g_m popisuje změnu výstupního proudu I_D v závislosti na vstupním napětí hradla U_{GS} při konstantním napětí U_{DS}

$$g_m = \left. \frac{\delta I_D}{\delta U_{GS}} \right|_{U_{DS}=\text{konst.}} \quad (3.20)$$

Vztah pro I_D byl ukázán v rovnici 3.17. Derivací této rovnice podle U_{GS} lze získat vztah pro transkonduktanci g_m

$$g_m = KP \frac{W}{L} (U_{GS} - U_{TH}) \quad (3.21)$$

Rovnice 3.21 zároveň ukazuje závislost malosignálových parametrů na pracovním bodu odvozeného z modelu pro velké signály.

Provedením substituce $U_{GS} - U_{TH}$ z rovnice pro I_D (rovnice 3.18) je získán další vztah pro transkonduktanci g_m .

$$g_m = \sqrt{2KP \frac{W}{L} I_D (1 + \lambda U_{DS})} \cong \sqrt{2KP \frac{W}{L} I_D} \quad (3.22)$$

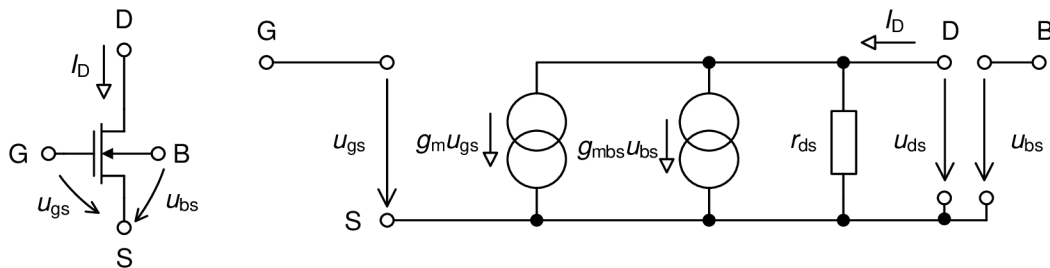
Poslední rovnici pro transkonduktanci g_m lze získat substitucí za W/L . V tomto vztahu se již nevyskytuje žádná technologická konstanta

$$g_m = \frac{2I_D}{U_{GS} - U_{TH}} \quad (3.23)$$

Byly uvedeny tři rovnice pro transkonduktanci g_m . Otázkou zůstává, kdy je g_m závislé na I_D a kdy na odmocnině I_D . Odpověď je jasná po přezkoumání ostatních parametrů v příslušných rovnicích. Při měření výsledků, kdy je hodnota W/L již pevně stanovena a nemůže se měnit, převažuje rovnice 3.22, teda závislost na odmocnině I_D . Při zvětšení tranzistoru 2x ($2W/L$) se zvětší g_m o 41 %. Ale v průběhu návrhu může návrhář nastavit $U_{GS} - U_{TH}$ na fixní hodnotu, např. 0,2 V. Potom g_m bude přímo úměrné proudu I_D (rovnice 3.23). Zdvojnásobení proudu I_D zdvojnásobí g_m .

Pro odpor r_{DS} (odpor mezi drain a source) platí

$$r_{DS} = \frac{1}{g_{DS}} = \frac{1 + \lambda U_{DS}}{\lambda I_D} \cong \frac{1}{\lambda I_D} = r_{out} \quad (3.24)$$



Obr. 3.10: Malosignálový model tranzistoru MOS, který nemá spojený bulk a source

Tranzistor MOS se může také řídit bulkem. Toto je ale potenciálně nebezpečné z hlediska polarizace přechodu kanál – bulk (normálně je polarizován závěrně). Většinou je nutné tyto situace ošetřit dalšími obvody. Na obr. 3.10 je malosignálový model tranzistoru MOS, který nemá spojený bulk a source. Proud I_D je nyní dán nejen součinem $g_m u_{gs}$, ale

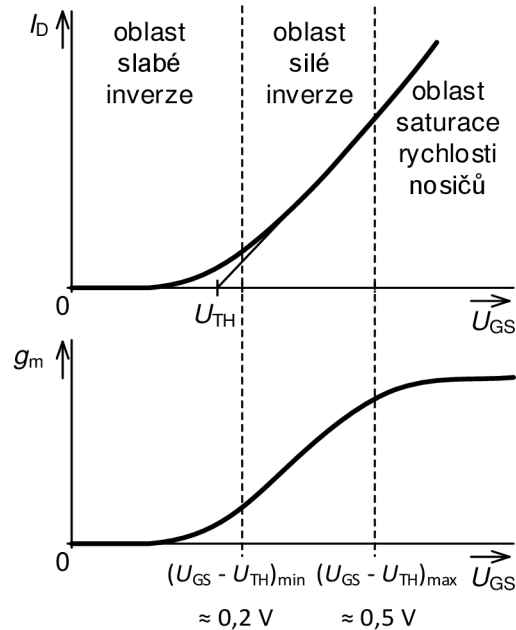
k tomuto proudu se přičítá proud daný součinem $g_{mbs}u_{bs}$. Kde transkonduktance g_{mbs} popisuje změnu proudu I_D při změně napětí U_{BS} . Platí

$$g_{mbs} = \frac{\delta I_D}{\delta U_{BS}} = g_m \frac{\gamma}{2\sqrt{2\phi_F + |U_{BS}|}} \quad (3.25)$$

Pro typické hodnoty z tab. 3.2 lze odvodit, že transkonduktance g_{mbs} je několikrát menší než g_m .

3.4 Pracovní oblasti tranzistoru MOS

V mnoha zesilovačích pracuje tranzistor MOS v saturaci, tzn. U_{DS} je větší než $U_{GS} - U_{TH}$. Při pohledu na závislost proudu I_D na napětí U_{GS} jsou vidět tři různé oblasti. Jedním z nejdůležitějších návrhových parametrů je volba rozdílu $U_{GS} - U_{TH}$. Tento rozdíl v podstatě určuje, v jaké oblasti bude tranzistor MOS pracovat. Pro průměrně velké proudy pracuje tranzistor MOS v silné inverzi (nejčastěji používaný). V oblasti nízkých proudů se tranzistor dostává až k oblasti slabé inverze. Tato oblast je důležitá pro přenosné a nízkonapěťové aplikace a obvody. Proud je exponenciálně závislý na U_{GS} . Pokud je nastaven pracovní bod tranzistoru MOS na nejvyšší možnou transkonduktanci (např. RF aplikace a nízkošumové aplikace), potom proudová hustota v kanálu je velká a transkonduktance tranzistoru MOS je omezoována saturací rychlosti nosičů náboje (velocity saturation). Na obr. 3.11 jsou vyznačeny všechny tři oblasti.



Obr. 3.11: Pracovní oblasti tranzistoru MOS v závislosti na napětí U_{GS}

Pro technologii 350 nm jsou typické hranice oblastí $(U_{GS} - U_{TH})_{\min} \approx 0,2$ V a $(U_{GS} - U_{TH})_{\max} \approx 0,5$ V (bezpečně). S nejmodernějšími technologiemi se oblast saturace rychlosti nosičů stále více přibližuje k hodnotě $U_{GS} - U_{TH} = 0,2$ V, což v těchto technologiích přináší větší složitost do dříve jasných modelů jednotlivých oblastí (obr.3.11).

3.4.1 Oblast slabé inverze

Velká část oblasti slabé inverze se nachází těsně pod prahovým napětím U_{TH} . Je to oblast, kde proud je exponenciálně závislý na napětí U_{GS} a platí

$$I_{Dsi} = I_{D0} \frac{W}{L} e^{n \frac{U_{GS}}{q}}, \quad (3.26)$$

kde I_{D0} je parametr procesu, který je také závislý na U_{BS} a U_{TH} , n je parametr sklonu v podprahové oblasti (typicky nabývá hodnoty 1-3).

Transkonduktance v této oblasti je dána

$$g_{mwi} = \frac{I_{Dsi}}{n \left(\frac{kT}{q} \right)}, \quad (3.27)$$

Absolutní hodnoty proudu při slabé inverzi jsou velmi malé a objevuje se zde problém se šumem. Navíc tranzistor při proudech slabé inverze je pomalý. Existují však oblasti, kde problém malého poměru signál/šum nebo malé rychlosti není hlavním problémem a využívá se jiných vlastností obvodů pracujících v tomto režimu. Jsou to hlavně biomedicínské aplikace nebo měření velmi slabých signálů.

3.4.2 Oblast silné inverze

Většinou se nastavuje pracovní bod do oblasti silné inverze, protože je to velmi dobrý kompromis mezi proudovou efektivitou a rychlostí. Pro tuto oblast platí vztahy uvedené v kapitole 2 pro režim saturace.

Při návrhu se musí pro každý tranzistor v signálové cestě určit dvě proměnné. Jsou to délka kanálu L a rozdíl $U_{GS} - U_{TH}$. Jednoduchý tranzistor MOS může dosáhnout velkého zesílení zvolením dlouhého kanálu L (vzroste r_{out} - rovnice 3.16) a malého $U_{GS} - U_{TH}$. (velké g_m - rovnice 3.23). Tuto volbu lze použít u všech aplikací, kde jsou rozhodujícími parametry velký zisk, nízká napěťová nesymetrie (offset) a malý šum. Mezi tyto aplikace patří především operační zesilovače.

Naopak aplikace, kde je důležitá rychlost, se volí krátká délka kanálu L a velké $U_{GS} - U_{TH}$. Výsledkem budou rozměrově menší a rychlejší tranzistory (malé parazitní kapacity), použitelné pro RF aplikace, nízkošumové operační zesilovače, oscilátory (VCO) atd.

Žádné rovnice nemohou určit tyto proměnné, musí být zvoleny na počátku návrhu. Tento kompromis je jedním z nejzákladnějších kompromisů v analogovém CMOS návrhu. Zjednodušeně proti sobě stojí zisk a rychlost.

Tab. 3.3: Kompromis volby délky kanálu L a $U_{GS} - U_{TH}$.

| | Vysoké zesílení | Vysoká rychlost |
|-------------------|-----------------|-----------------|
| $U_{GS} - U_{TH}$ | nízké (0,2 V) | vysoké (0,5 V) |
| L | dlouhé | krátké |

Hodnota $U_{GS} - U_{TH}$ nepřímo nastavuje poměr g_m/I_{DS} . Nastavení $U_{GS} - U_{TH}$ nebo g_m/I_{DS} je v podstatě stejnou volbou.

3.4.3 Oblast saturace rychlosti nosičů náboje

Zvyšováním hodnoty $U_{GS} - U_{TH}$ nad 0,5 V přechází tranzistor do oblasti saturace rychlosti nosičů náboje. V této oblasti většina nosičů prochází kanálem maximální rychlostí. Důsledkem toho proud poroste lineárně se zvyšujícím se potenciálem (U_{GS}) a transkonduktance přestává růst (obr. 3.11).

Díky velké intenzitě elektrického pole v kanálu dosahují nosiče náboje své maximální rychlosti. Ta je ovlivňována kolizními srážkami mezi nosiči v kanále a její průměrná hodnota je kolem 10^7 cm/s (u_{sat}). Linearizaci proudu v oblasti saturace rychlosti nosičů je možné popsat parametrem Θ (theta) – degradace hybnosti nosičů

$$I_{Dvs} = \frac{KP}{\Theta} \cdot \frac{W}{L} (U_{GS} - U_{TH}). \quad (3.28)$$

Parametr Θ je závislý na délce kanálu

$$\Theta = \frac{\mu}{2n} \cdot \frac{L}{u_{sat}}. \quad (3.29)$$

Potom lze rovnici 3.28 upravit

$$I_{Dvs} = WC_{OX}u_{sat}(U_{GS} - U_{TH}). \quad (3.30)$$

Transkonduktance g_m , která je opět odvozena z proudu, má velmi jednoduché vyjádření a už není závislá na délce kanálu L

$$g_{msat} = \frac{KP}{\Theta} \cdot \frac{W}{L} = WC_{OX}u_{sat}. \quad (3.31)$$

Transkonduktance v této oblasti dosahuje nejvyšších hodnot (absolutních), jakých může tranzistor MOS dosáhnout. Poměr g_{msat}/W závisí pouze na technologickém parametru C_{OX}

a fyzikálním parametru u_{sat} . Nezávisí ani na U_{GS} , je konstantní. Z tohoto důvodu není tato oblast využívána analogovými návrháři. Transkonduktance se dále nezvyšuje, ale proudová spotřeba ano. Z tohoto důvodu také nejvyšší hodnoty U_{GS} , které se prakticky využívají, leží pouze v blízkosti hranice přechodu do oblasti saturace rychlosti nosičů.

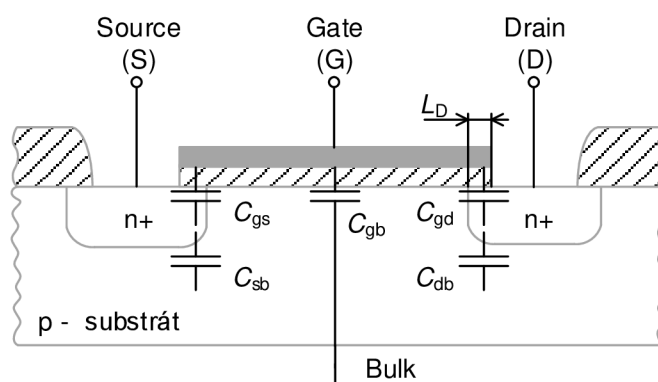
Přechodové napětí $U_{GS} - U_{TH}$ pro oblast silné inverze a oblast saturace rychlosti nosičů lze jednoduše vypočítat. Je nutné vypočítat transkonduktance g_m pro obě oblasti tak, aby si byly rovny. Výsledné $U_{GS} - U_{TH}$ bude rovno hraniční hodnotě mezi oběma oblastmi. Výsledná hodnota je

$$(U_{GS} - U_{TH})_{vs} = \frac{1}{\Theta} \approx 2nL \frac{u_{sat}}{\mu}. \quad (3.32)$$

Parametr Θ nabývá velkých hodnot pro nanometrové technologie. Pro technologii 130 nm je hraniční hodnota $U_{GS} - U_{TH}$ asi 0,62 V. Je stále ještě možné používat model pro oblast silné inverze a díky malé hodnotě koeficientu Θ lze získat i poměrně přesnou hodnotu transkonduktance g_m . Tranzistory 90 nm technologie pak pracují převážně v oblasti saturace rychlosti nosičů a parametr Θ nabývá hodnot, které není již možné zanedbávat.

3.5 Tranzistor MOS – parazitní kapacity

Při zvyšování pracovních kmitočtů začnou hrát důležitou roli parazitní kapacity struktury MOS. Tyto kapacity je nutné připočítat ke kapacitám v jednotlivých uzlech v obvodu, kde je tranzistor MOS připojen [6].

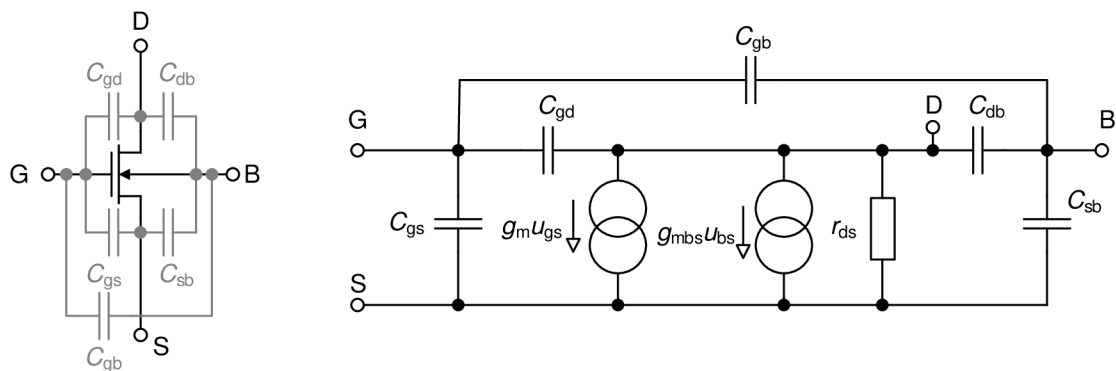


Obr. 3.12: Parazitní kapacity struktury MOS

Na obr. 3.12 jsou znázorněny nejdůležitější kapacity struktury MOS. Kapacita gate oxidu C_{OX} je nejdůležitější a řídí proud tranzistoru MOS. Celková kapacita gate oxidu C_{Oxt} je

$$C_{Oxt} = C_{gs} + C_{gd}. \quad (3.33)$$

Velikost parazitních kapacit C_{gs} , C_{gd} a C_{gb} závisí na režimu, ve kterém tranzistor MOS pracuje.



Obr. 3.13: Malosignálový model tranzistoru NMOS zahrnující parazitní kapacity

V lineárním režimu je kanál stejný (obr. 2.4) v celém rozsahu mezi drain a source, proto jsou kapacity C_{GS} a C_{GD} stejné

$$C_{gs} = C_{gd} = \frac{1}{2}WLC_{OX} + C_{OX}WL_D \approx \frac{1}{2}WLC_{OX}, \quad (3.34)$$

$$C_{gb} \approx 0. \quad (3.35)$$

Pokud je tranzistor MOS v režimu saturace přiškrcen na straně drainu (obr. 2.5), nebudou nyní kapacity C_{gs} a C_{gd} stejné

$$C_{gs} = \frac{2}{3}WLC_{OX} + C_{OX}WL_D \approx \frac{2}{3}WLC_{OX}, \quad (3.36)$$

$$C_{gd} = C_{OX}WL_D \approx 0, \quad (3.37)$$

$$C_{gb} \approx 0. \quad (3.38)$$

V režimu zahrazení není vytvořen kanál (obr. 2.3), proto

$$C_{gs} = C_{gd} = C_{OX}WL_D \approx 0, \quad (3.39)$$

$$C_{gb} = WLC_{OX}. \quad (3.40)$$

Z uvedených rovnic vyplývá, že největší celková parazitní kapacita je v režimu zahrazení a v lineárním režimu. Naopak nejnižší je v režimu saturace. Jak je zřejmé z těchto rovnic, celkovou parazitní kapacitu lze ovlivnit volbou L a zároveň tím upravit rychlost tranzistoru (kapitola 3.4.2). Při daném poměru W/L zvýšením L vzroste i W (musí být zachován jejich poměr).