

VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY

FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION

ÚSTAV RADIOELEKTRONIKY

DEPARTMENT OF RADIO ELECTRONICS

MODEL TRANZISTORU MOSFET V PROGRAME SYSTEMVISION

MODEL OF MOSFET TRANSISTOR IN PROGRAM SYSTEMVISION

BAKALÁRSKA PRÁCE

BACHELOR'S THESIS

AUTOR PRÁCE

AUTHOR

Branislav Michálek

VEDÚCI PRÁCE

SUPERVISOR

prof. Dr. Ing. Zdeněk Kolka

KONZULTANT PRÁCE

CONSULTANT

Ing. Milan Krkoška

BRNO 2016

Bakalářská práce

bakalářský studijní obor **Elektronika a sdělovací technika**

Ústav radioelektroniky

Student: Branislav Michálek

ID: 164338

Ročník: 3

Akademický rok: 2015/16

NÁZEV TÉMATU:

Model tranzistoru MOSFET v programu SystemVision

POKYNY PRO VYPRACOVÁNÍ:

Seznamte se s prostředím simulátoru SystemVision firmy Mentor Graphics. Prozkoumejte možnosti modelování tranzistoru typu MOSFET včetně modelování vlivu výrobních tolerancí a teploty. Použité matematické vztahy mezi parametry modelu a elektrickými charakteristikami tranzistoru ověřte v některém matematickém programu (Matlab, Mathcad) porovnáním se simulací pomocí PSpice.

Vytvořte modely pro stejnosměrnou analýzu alespoň tří tranzistorů MOSFET, vybraných podle pokynu vedoucího, včetně výrobních tolerancí a vlivu teploty s použitím katalogových údajů výrobce. Proved'te srovnání výsledků simulací s použitím vytvořených modelů a katalogových údajů výrobce.

DOPORUČENÁ LITERATURA:

[1] ANTOGNETTI, P., MASSOBRIO, G. Semiconductor Device Modeling with SPICE. New York: McGraw-Hill, 1993.

[2] System Vision An Introductory Training Course. Wilsonville, OR USA: Mentor Graphics, 2009.

Termín zadání: 8. 2. 2016

Termín odevzdání: 26. 5. 2016

Vedoucí práce: prof. Dr. Ing. Zdeněk Kolka

Konzultant bakalářské práce: Ing. Milan Krkoška

doc. Ing. Tomáš Kratochvíl, Ph.D., předseda oborové rady

UPOZORNĚNÍ:

Autor bakalářské práce nesmí při vytváření bakalářské práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

Fakulta elektrotechniky a komunikačních technologií, Vysoké učení technické v Brně / Technická 3058/10 / 616 00 / Brno

ABSTRAKT

Táto bakalárska práca sa zaoberá modelovaním tranzistora MOS. Súčasťou teoretickej časti sú rozbor základnej štruktúry a fungovania MOS tranzistora, základy modelovania vo všeobecnosti, popis SPICE modelov LEVEL1 a LEVEL3 a spôsob získavania modelových parametrov pomocou optimalizačnej metódy. Realizačná časť je venovaná vytvoreniu statických modelov pre DC analýzu troch konkrétnych tranzistorov v podobe netlistu pre simulátory SPICE s použitím parametrov, ktoré boli získané optimalizačnou metódou v programe Matlab. Platnosť realizovaných modelov je následne overená porovnaním ich simulovaných charakteristík v programe SystemVision s charakteristikami uvedenými v datasheetoch tranzistorov.

KLÚČOVÉ SLOVÁ

MOSFET, modelovanie MOSFETu, extrakcia parametrov, optimalizácia, SPICE, SystemVision

ABSTRACT

This bachelor thesis deals with modeling of MOS transistor. The theoretical part of the thesis is dedicated to analysis of basic MOSFET structure and operation, basics of modeling in general, descriptions of SPICE models LEVEL1 and LEVEL3 and model parameters extraction by using the optimization technique. The realization part is dedicated to creation of static models for DC analysis for three specific MOS transistors in the form of netlist used in SPICE circuit simulators, using the model parameters, which have been obtained by using the optimization technique in Matlab. Validity of realized models is then verified by comparing of its characteristics, obtained from simulation in SystemVision program, with characteristics from transistor's datasheets.

KEYWORDS

MOSFET, MOSFET modeling, parameter extraction, optimization, SPICE, SystemVision

MICHÁLEK, B. *Model tranzistora MOSFET v programe SystemVision*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav radioelektroniky, 2016. 29s., 2 s. příloh. Bakalárska práca. Vedúci práce: prof. Dr. Ing. Zdeněk Kolka. Konzultant práce: Ing. Milan Krkoška.

PREHLÁSENIE

Prehlasujem, že svoju bakalársku prácu na tému Model tranzistora MOSFET v programe SystemVision som vypracoval samostatne pod vedením vedúceho bakalárskej práce a s použitím odbornej literatúry a ďalších informačných zdrojov, ktoré sú všetky citované v práci a uvedené v zozname literatúry na konci práce.

Ako autor uvedenej bakalárskej práce ďalej prehlasujem, že v súvislosti s vytvorením tejto bakalárskej práce som neporušil autorské práva tretích osôb, najmä som nezasiahol nedovoleným spôsobom nezasiahol do cudzích autorských práv osobnostných a/alebo majetkových a som si plne vedomý následkov porušenia ustanovení § 11 a nasledujúcich zákona č. 121/2000 Sb., o práve autorskom, o právach súvisiacich s právom autorským a o zmene niektorých zákonov (autorský zákon), v znení neskorších predpisov, vrátane možných trestnoprávných dôsledkov vyplývajúcich z ustanovenia časti druhej, hlavy VI. Díel 4 Trestného zákonníka č. 40/2009 Sb.

V Brne dňa

.....

(podpis autora)

POĎAKOVANIE

Ďakujem pedagogickému vedúcemu prof. Dr. Ing. Zdeňkovi Kolkovi a externému konzultantovi mojej bakalárskej práce Ing. Milanovi Krkoškovi za účinnú metodickú, pedagogickú a odbornú pomoc a ďalšie cenné rady pri spracovaní tejto bakalárskej práce. Taktiež ďakujem firme Honeywell za poskytnutie pracoviska, na ktorom som mohol na tejto práci pracovať. Ďakujem aj mojej rodine a priateľom za vytrvalé povzbudzovanie, trpezlivosť a podporu a v neposlednom rade Pánu Bohu za pomoc a silu počas celej doby riešenia tejto bakalárskej práce.

V Brne dňa

.....

(podpis autora)

OBSAH

Zoznam obrázkov	viii
Zoznam tabuliek	ix
Úvod	1
1 MOS tranzistor	2
1.1 História.....	2
1.2 Štruktúra.....	2
1.3 Delenie	3
1.3.1 Na základe vodivosti kanálu	3
1.3.2 Na základe existencie kanála pri nulovom napätí U_{GS}	3
1.4 Schematické značky.....	4
1.5 Pracovné režimy	5
1.5.1 Vznik vodivého kanálu	5
1.5.2 Lineárny režim.....	5
1.5.3 Režim saturácie.....	5
2 Modelovanie tranzistora MOS	7
2.1 Modely pre obvodovú analýzu	7
2.2 SPICE model LEVEL1	8
2.2.1 Rovnice a parametre modelu LEVEL1 [8], [9]	9
2.2.2 Vplyv odporov R_D a R_S	10
2.3 SPICE model LEVEL3	11
2.3.1 Rovnice modelu LEVEL3 [8], [9]	11
2.4 Modelovanie vplyvu výrobných tolerancií	13
2.4.1 Worst Case Files	14
2.4.2 Analýza Monte Carlo [5]	14
2.5 Modelovanie vplyvov teploty	15
2.5.1 Teplotná závislosť KP	15
2.5.2 Teplotná závislosť U_{TH}	15
3 Optimalizácia parametrov	16
3.1 Princíp optimalizačnej metódy	16

3.2	Matematická definícia [1].....	16
3.3	Ošetrovanie záporných hodnôt	17
4	Realizácia modelov	18
4.1	Optimalizácia v programe Matlab	19
4.1.1	Extrakcia hodnôt z A-V charakteristík	20
4.1.2	Minimalizácia funkcie errorI.m	20
4.1.3	Počiatočný odhad parametrov.....	21
4.2	Modely pre program SystemVision.....	22
5	Simulácia tranzistorov	24
5.1	Výstupné charakteristiky	24
5.2	Prenosové charakteristiky	25
5.3	Prenosové charakteristiky s teplotnou závislosťou.....	27
6	Záver	29
	Literatúra	30
	Zoznam symbolov, veličín, skratiek	32
A	Zdrojové kódy Matlab	34
A.1	optimalizacia.m.....	34
A.2	errorI.m	34
B	Modely tranzistorov SPICE	35

ZOZNAM OBRÁZKOV

Obrázok 1	Štruktúra tranzistora: a) NMOS b) PMOS.....	3
Obrázok 2	Príklad schematických značiek diskretných MOS tranzistorov s prepojeným bulk a source: a) NMOS s indukovaným kanálom b) PMOS s indukovaným kanálom c) NMOS s trvalým kanálom d) PMOS s trvalým kanálom.....	4
Obrázok 3	Štruktúra tranzistora NMOS v počiatku režimu saturácie.....	5
Obrázok 4	Výstupná charakteristika tranzistora NMOS.....	6
Obrázok 5	Prevodná charakteristika tranzistora NMOS.....	6
Obrázok 6	Náhradná schéma tranzistora MOS pre statický model.....	8
Obrázok 7	Napätia prítomné na vonkajších a vnútorných svorkách MOS tranzistora	11
Obrázok 8	Porovnanie výstupnej charakteristiky tranzistora FDMC89521L z datasheetu so simuláciou výrobcom dodávaného modelu BSIM3 v programe PSpice.....	19
Obrázok 9	Princíp fungovania optimalizačného programu.....	19
Obrázok 10	Vzorkovanie výstupnej A-V charakteristiky tranzistora FDMC89521L v programe WebPlotDigitizer.....	20
Obrázok 11	Výstupná charakteristika tranzistora DMG2305UX prevzatá z [16].....	22
Obrázok 12	Schematické značky tranzistora NMOS (vľavo) a PMOS (vpravo) vytvorené v editore SystemVision.....	23
Obrázok 13	Simulácia výstupnej charakteristiky tranzistora FDMC89521L.....	24
Obrázok 14	Simulácia výstupnej charakteristiky tranzistora MSGF2N02EL.....	24
Obrázok 15	Simulácia výstupnej charakteristiky tranzistora DMG2305UX.....	25
Obrázok 16	Simulácia prenosovej charakteristiky tranzistora FDMC89521L.....	26
Obrázok 17	Simulácia prenosovej charakteristiky tranzistora MGSF2N02EL.....	26
Obrázok 18	Simulácia prenosovej charakteristiky tranzistora DMG2305UX.....	27
Obrázok 19	Simulácia prenosovej charakteristiky tranzistora MGSF2N02EL s krokovaním teploty.....	27

ZOZNAM TABULIEK

Tabuľka 1	Prehľad delenia MOS tranzistorov.	4
Tabuľka 2	Prehľad vybraných parametrov využívaných SPICE modelom LEVEL1 [10]-[12].	10
Tabuľka 3	Prehľad vybraných parametrov využívaných SPICE modelom LEVEL3 [10]-[12].	13
Tabuľka 4	Vybrané informácie o modelovaných tranzistoroch [14]-[16].	18
Tabuľka 5	Počiatočné hodnoty parametrov tranzistorov.	21
Tabuľka 6	Parametre tranzistorov po optimalizácii.	22
Tabuľka 7	Prehľad nominálnych hodnôt vybraných parametrov a ich absolútnych tolerancií.	23

ÚVOD

Úlohou tejto práce je preštudovať metódy modelovania tranzistora riadeného pol'om s hradlovou oxidovou vrstvou (z angl. *metal-oxide-semiconductor field-effect transistor*, skr. *MOSFET*) a vybrať metódu použiť pre vytvorenie modelov troch diskretných výkonových tranzistorov, zadaných firmou Honeywell, určených pre obvodový simulátor SystemVision firmy Mentor Graphics.

Význam počítačového modelovania elektrických obvodov a simulácie ich funkcií v obvodových analyzátoroch má význam predovšetkým vo fáze návrhu, pretože s ich pomocou je možné redukovať až eliminovať finančné a časové náklady vznikajúce pri prístupe typu pokus-omyl. Druhý veľký význam je neefektívnosť analýzy obvodov s použitím ručných výpočtov, keďže sú často zdĺhavé a často obsahujú množstvo zjednodušení, s ktorými nie je možné dosiahnuť dostatočne presné výsledky.

Okrem týchto výhod umožňuje počítačové modelovanie a simulácie relatívne jednoduché využívanie pokročilejších typov analýz, ako napr. tolerančná, citlivostná, či teplotná analýza, vďaka ktorým je možné obvod lepšie prispôbovať požiadavkám daným pred návrhom.

Mnoho výrobcov elektronických súčiastok, vrátane tranzistorov MOS, však vždy neposkytuje modely ku všetkým svojim výrobkom, resp. nimi poskytované modely nemusia vždy vyhovovať požiadavkám návrhára, ktorý musí byť schopný si tento model vytvoriť sám, s použitím dostupných údajov od výrobcu. Zdrojom takýchto údajov je v prípade MOS tranzistorov najmä ich datasheet a v ňom prítomné výstupné, či prenosové charakteristiky, informácie o jeho teplotnej závislosti a výrobných toleranciách. Cieľom tejto bakalárskej práce je identifikovať modely zadaných MOS tranzistorov práve na základe týchto údajov.

1 MOS TRANZISTOR

V tejto kapitole je popísaná história vzniku, štruktúra a základné vlastnosti tranzistora MOSFET.

1.1 História

Koncept MOSFETu bol predstavený a patentovaný J. E. Lilienfeldom už v roku 1928, avšak technológia pre jeho výrobu a všeobecné poznatky o polovodičoch boli dostatočne rozvinuté až začiatkom šesťdesiatych rokov, kedy D. Kahng a M. M. Atalla predstavili prvý funkčný prototyp [1].

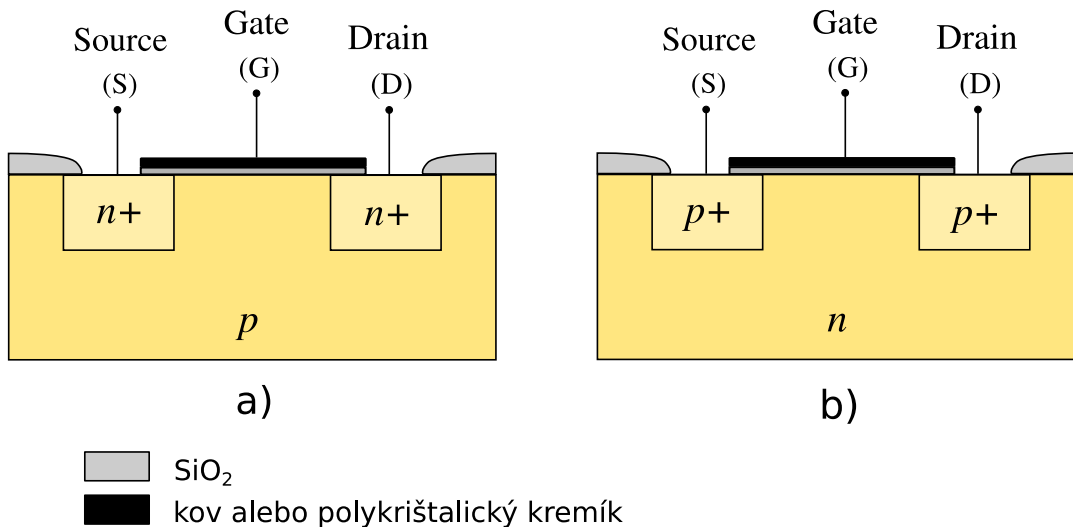
O výrobu poľom-riadených súčiastok sa po druhej svetovej vojne neúspešne pokúšali aj výskumníci z Bellových laboratórií, paradoxne pri týchto pokusoch boli svedkami iného fenoménu, dnes známeho ako *tranzistorový jav*, čo neskôr viedlo k zrodu bipolárneho tranzistora

Významnosť MOS tranzistorov však prudko vzrástla v roku 1963, kedy C. T. Sah a F. M. Wanlass predstavili technológiu *CMOS* (z angl. *complementary metal oxide semiconductor*). Nízke tepelné straty charakteristické pre CMOS integrované obvody umožnili stať sa MOS tranzistoru najpoužívanejšou polovodičovou súčiastkou od 80. rokov dvadsiateho storočia [2].

1.2 Štruktúra

MOS tranzistor (obr. 1) sa skladá z polovodičového, zvyčajne kremíkového substrátu, na ktorom sa nachádza tenká vrstva izolačného oxidu (SiO_2) o hrúbke 80 až 1000 Å (8-100 μm) [1]. Na vrstve izolantu je nanosená vodivá kovová vrstva, tvoriaca elektródu nazývanú *hradlo* (z angl. *gate*). Vzhľadom na to, že v súčasnosti sa pre izoláciu vrstvy gate, aj kontaktovanie používajú aj iné materiály, súhrnne sa MOS tranzistory označujú aj ako *IGFET* (z angl. *insulated gate FET*) [3]. Z každej strany hradla sú v substráte difúziou vhodnej prímеси vytvorené dve silne dotované oblasti opačnej vodivosti, ako je vodivosť substrátu, nazývané *source* a *drain*. Priestor medzi nimi tvorí oblasť vytvorenia vodivej vrstvy – *kanálu*. Keďže štruktúra je symetrická, o tom, ktorá z oblastí predstavuje source, a ktorá drain rozhodujú až napätia, ktoré sú privedené na ich svorky.

V normálnom pracovnom režime napätie U_{GS} medzi gate a source vytvára elektrické pole, ktoré riadi priechod voľných nosičov náboja cez kanálu tranzistora. Keď napätie U_{GS} prekročí úroveň nazývanú *prahové napätie* (z angl. *threshold voltage*), v blízkosti rozhrania oxid-polovodič vznikne inverzná vrstva minoritných nosičov náboja hrúbky okolo 100 Å [2]. Táto vrstva prepojí oblasti drain a source, vďaka čomu tranzistorom môže prechádzať prúd. V prípade, že je napätie $U_{GS} < U_{TH}$, tranzistor sa nachádza v tzv. *podprahovom* (z angl. *subthreshold*) režime. V tomto režime tranzistorom prechádza iba veľmi malý prúd, ktorý je zvyčajne uvažovaný ako nulový.



Obrázok 1 Štruktúra tranzistora: a) NMOS b) PMOS.

1.3 Delenie

1.3.1 Na základe vodivosti kanálu

Typ vodivosti kanálu určuje typ v ňom prítomných nosičov náboja. Podľa toho sa MOS tranzistory delia na tranzistory s kanálom typu n – *NMOS*, a s kanálom typu p – *PMOS*. Nosiče náboja tranzistora NMOS tvoria elektróny, v prípade tranzistora PMOS sú to diery. Prechod prúdu zabezpečuje u každého druhu iba jeden druh nosičov, čím sa MOSFET radí medzi *unipolárne* tranzistory, na rozdiel od bipolárneho tranzistora, ktorého činnosť zabezpečujú oba typy nosičov náboja.

Substrát tranzistora NMOS tvorí slabšie dotovaný polovodič typu p , do ktorého sú technologickým procesom difúzie alebo iónovej implantácie [4] vytvorené silne dotované oblasti typu n – source a drain, kým substrát tranzistora PMOS tvorí slabšie dotovaný polovodič typu n , a oblasti source a drain tvorí silne dotovaný polovodič typu p . Pre vytvorenie vodivej vrstvy medzi oblasťou source a drain – kanála, musí mať napätie privedené na gate takú polaritu, aby pod ním došlo k zhromažďovaniu minoritných nosičov náboja. Kladné napätie U_{GS} vytvorí kanál vodivosti n v substráte vodivosti p a záporné napätie U_{GS} vytvorí kanál vodivosti p v substráte vodivosti n . Prehľad tohto delenia sa nachádza v tabuľke 1.

1.3.2 Na základe existencie kanála pri nulovom napätí U_{GS}

V predchádzajúcej podkapitole bol uvážený len prípad, že vodivý kanál medzi oblasťou drain a source vznikne až po privedení kladného napätia pre tranzistor NMOS, resp. záporného napätia pre PMOS medzi gate a source a po dosiahnutí prahového napätia U_{TH} . Takýto typ tranzistora sa nazýva tranzistor s *indukovaným kanálom*, resp. tranzistor *obohacovací* (z angl. *enhancement-mode*) [3] – kanál musí byť pre dosiahnutie vodivosti obohatený o minoritné nosiče pritiažené zo substrátu.

Vodivý kanál však môže byť vytvorený už pri výrobe tranzistora, ktorý sa nazýva

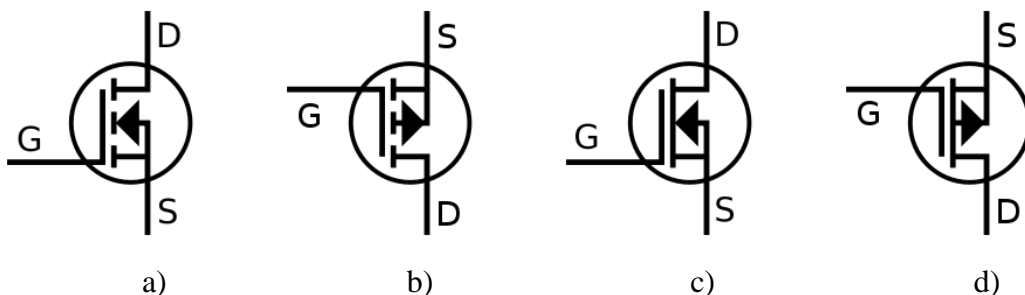
tranzistor s *trvalým kanálom*, resp. tranzistor *ochudobňovací* (z angl. *depletion-mode*). V tomto prípade sa napätím U_{GS} znižuje koncentrácia nosičov v kanále, ako prahové napätie sa označuje napätie, kedy dôjde k uzavretiu kanála. Prehľad tohto delenia MOS tranzistorov je uvedený v tabuľke 1, skratka ON značí otvorený režim, kedy je vytvorený vodivý kanál a tranzistorom môže prechádzať prúd, skratka OFF naopak režim, kedy je tranzistor uzavretý a prechádzajúci prúd je blízky nule.

Tabuľka 1 Prehľad delenia MOS tranzistorov.

Typ kanálu	Typ nosičov náboja	Vodivosť kanálu	Vodivosť substrátu	Režim pri $U_{GS} = 0\text{ V}$	Vplyv U_{GS}
Indukovaný	elektróny	n	p	OFF	$+ U_{GS} \rightarrow \text{ON}$
	dieri	p	n		$- U_{GS} \rightarrow \text{ON}$
Trvalý	elektróny	n	p	ON	$- U_{GS} \rightarrow \text{OFF}$
	dieri	p	n		$+ U_{GS} \rightarrow \text{OFF}$

1.4 Schematické značky

Schematické značky MOSFETu (obr. 2) reflektujú jeho základnú štruktúru, a to gate fyzicky izolovaný od oblastí drain a source. Typ vodivosti kanálu je znázornený orientáciou šípky na vývode substrátu, v angličtine nazývaného *bulk*. Keďže ide o schematické značky diskretných tranzistorov, ktoré nemajú bulk fyzicky vyvedený zo svojho puzdra, v schematickej značke sú bulk a source pevne spojené. V prípade, že v schematickej značke nie je prítomný vývod substrátu, je šípka súčasťou vývodu source. Orientácia šípky znázorňuje polaritu prechodu pn na rozhraní substrát-source resp. substrát-drain pričom smeruje od oblasti p k oblasti n prechodu. Ochudobňovací MOSFET má oblasti drain a source prepojené plnou čiarou pre naznačenie existencie trvalého vodivého kanálu.



Obrázok 2 Príklad schematických značiek diskretných MOS tranzistorov s prepojeným bulk a source: a) NMOS s indukovaným kanálom b) PMOS s indukovaným kanálom c) NMOS s trvalým kanálom d) PMOS s trvalým kanálom.

1.5 Pracovné režimy

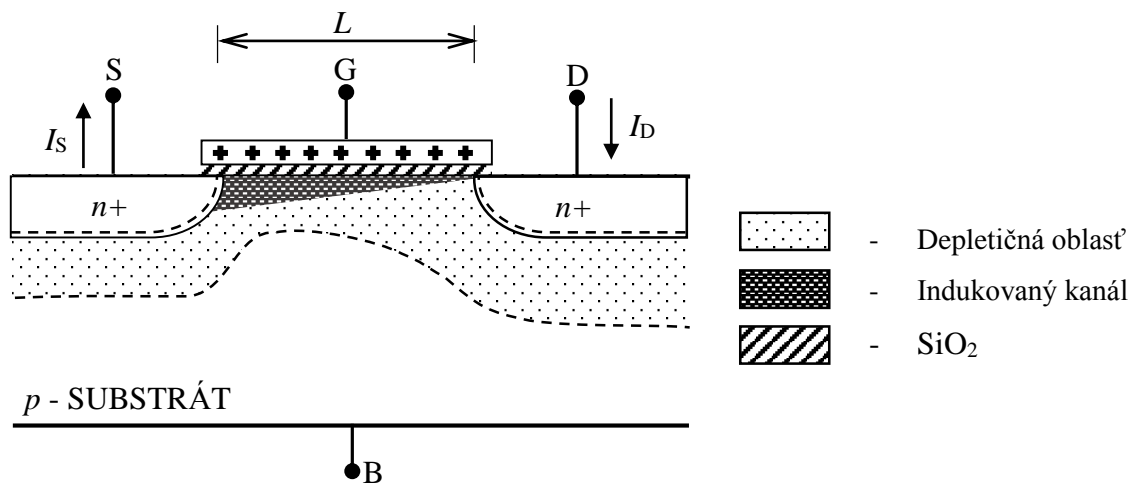
V tejto podkapitole je podrobnejšie popísaný vznik vodivého kanálu a princíp činnosti MOSFETu na príklade tranzistora NMOS s indukovaným kanálom (obr. 3).

1.5.1 Vznik vodivého kanálu

- Po pripojení kladného napätia U_{GS} najprv dochádza k odtlačeniu majoritných nosičov – dier pod rozhraním oxid-polovodič. Kladný náboj prítomný na gate je kompenzovaný záporným nábojom ionizovaných atómov vo vzniknutej vyprázdnenej oblasti (z angl. *depletion region*).
- Pri ďalšom zvyšovaní napätia U_{GS} až nad úroveň U_{TH} sú zo substrátu pritiažené minoritné nosiče – elektróny, ktoré pod gate vytvoria tenkú vodivú vrstvu – kanál, ktorý prepojí oblasti drain a source.

1.5.2 Lineárny režim

Pre malé napätia U_{DS} prúd I_D rastie lineárne – tranzistor sa správa ako lineárny rezistor riadený napätím U_{GS} . Pri zvyšovaní napätia U_{DS} dochádza k znižovaniu potenciálu medzi kanálom a elektródou gate zo strany oblasti drain, pričom sa v tejto oblasti zníži koncentrácia minoritných nosičov, vzrastá odpor kanálu a zároveň sa zväčšuje depletičná oblasť. Na výstupnej charakteristike (obr. 4) a prevodnej charakteristike (obr. 5) je oblasť, v ktorej sa tranzistor nachádza v tomto režime ohraničená prerušovanou čiarou.



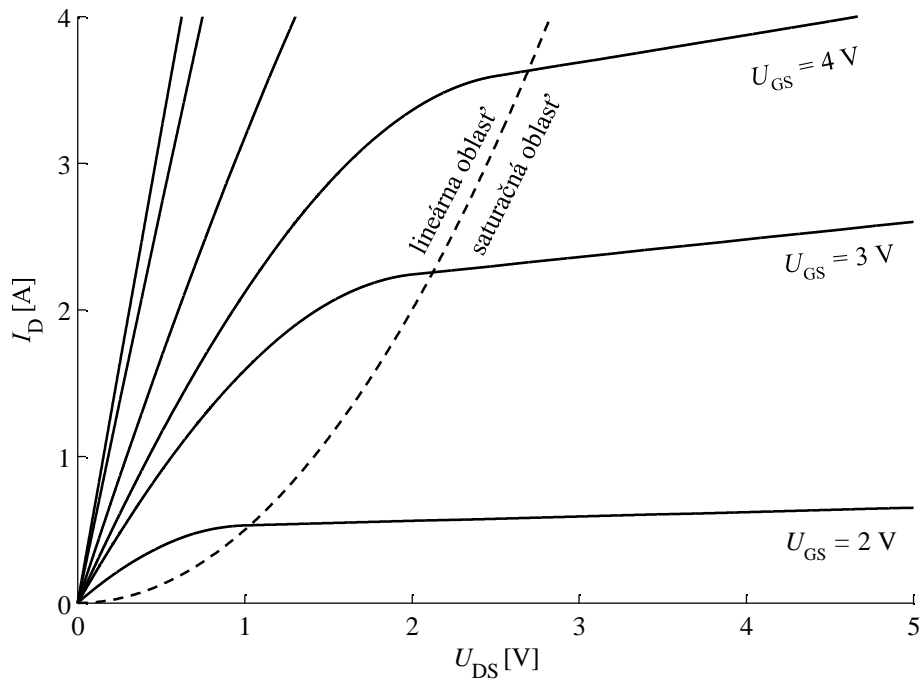
Obrázok 3 Štruktúra tranzistora NMOS v počiatku režimu saturácie.

1.5.3 Režim saturácie

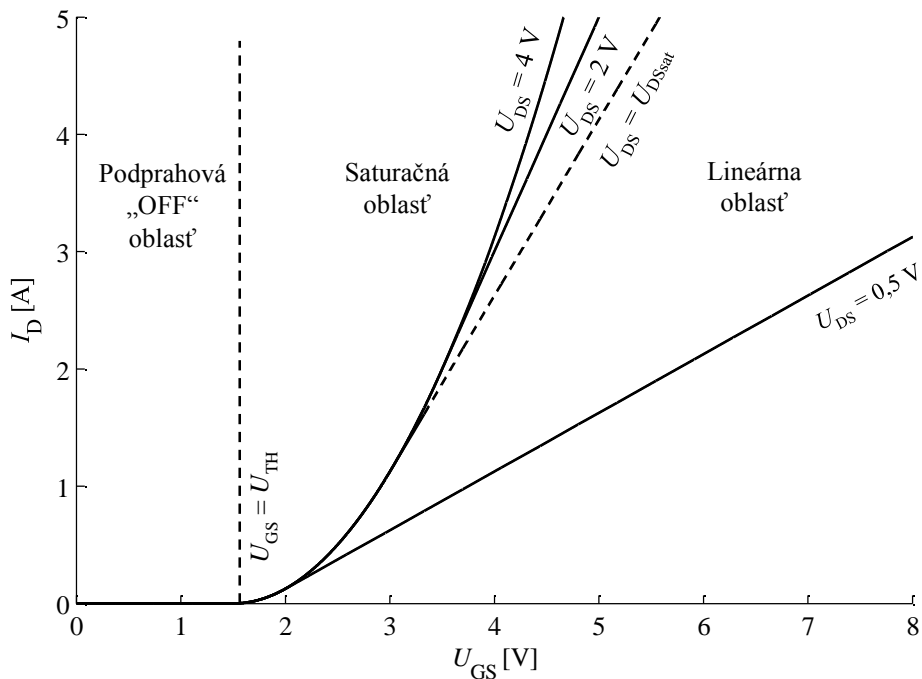
Nastane, keď napätie medzi drain a source dosiahne úroveň saturačného napätia U_{DSsat} , ktoré je definované ako

$$U_{DSsat} = U_{GS} - U_{TH}, \quad (1.1)$$

Dôjde k zaškrteniu kanálu v oblasti drain a koncentrácia minoritných nosičov tu klesne k nule. V ideálnom prípade prúd takto zaškrteným kanálom saturuje, teda ďalej nerastie. Pri ďalšom zvyšovaní napätia U_{DS} sa však zároveň skracuje dĺžka kanálu L , čo spôsobuje ďalší mierny nárast prúdu I_D s napätím U_{DS} (obr. 4), čo sa nazýva *modulácia dĺžky kanálu*.



Obrázok 4 Výstupná charakteristika tranzistora NMOS.



Obrázok 5 Prevodná charakteristika tranzistora NMOS.

2 MODELOVANIE TRANZISTORA MOS

Za model zariadenia sa vo všeobecnosti pokladá určitá reprezentáciu tohto zariadenia, ktorá z hľadiska skúmaných vlastností nahrádza modelované zariadenie. [5]. V prípade MOSFETu sa skúmajú jeho vlastnosti a chovanie na jeho vonkajších svorkách a technologické procesy súvisiace s pohybom nosičov náboja, ktoré sa odohrávajú v jeho vnútri. Je preto potrebné rozdeľovať modely do dvoch skupín:

- Modely založené na fyzickej štruktúre zariadenia.
- Modely založené na elektrických vlastnostiach zariadenia.

Model založený na fyzickej štruktúre obsahuje podrobnú definíciu geometrie zariadenia, koncentračný profilov prímiesí polovodiča, materiálové charakteristiky a rovnice popisujúce pohyb nosičov náboj. Modelovanie MOSFETu takýmto spôsobom predstavuje dvoj-dimenzionálny problém, keďže elektrické pole, mimo ostatných fyzikálnych parametrov, prítomne vo vodivom kanáli MOSFETu sa mení vo vertikálnej aj horizontálnej rovine [2]. Tieto problémy sa riešia numericky pomocou takzvaných *device* simulátorov, ktoré sú využívané pri hlbšom štúdiu fyziky MOSFETov a ich návrhu, avšak pre obvodovú simuláciu sa *device* simulátory nehodia z dôvodu veľkej zložitosti výpočtu obvodových veličín.

Model založený na elektrických vlastnostiach zariadenia je zložený z matematických rovníc, ktoré sú odvodené z tzv. ekvivalentného náhradného obvodu, ktorý tvoria obvodové prvky ako rezistory, kapacitory, riadené zdroje atď. [1]. Na úrovni obvodovej simulácie takýto model popisuje vzťahy medzi svorkovými veličinami (napätia a prúdy) [5]. Prvky náhradného obvodu sú pre polovodičové zariadenia, vrátane MOSFETov, značne nelineárne a ich hodnoty sú silne závislé na pracovnom bode, frekvencii, úrovni spracovávaného signálu a teplote.

2.1 Modely pre obvodovú analýzu

Pre potreby troch základných druhov obvodových analýz sa využívajú tieto tri typy modelov [1]:

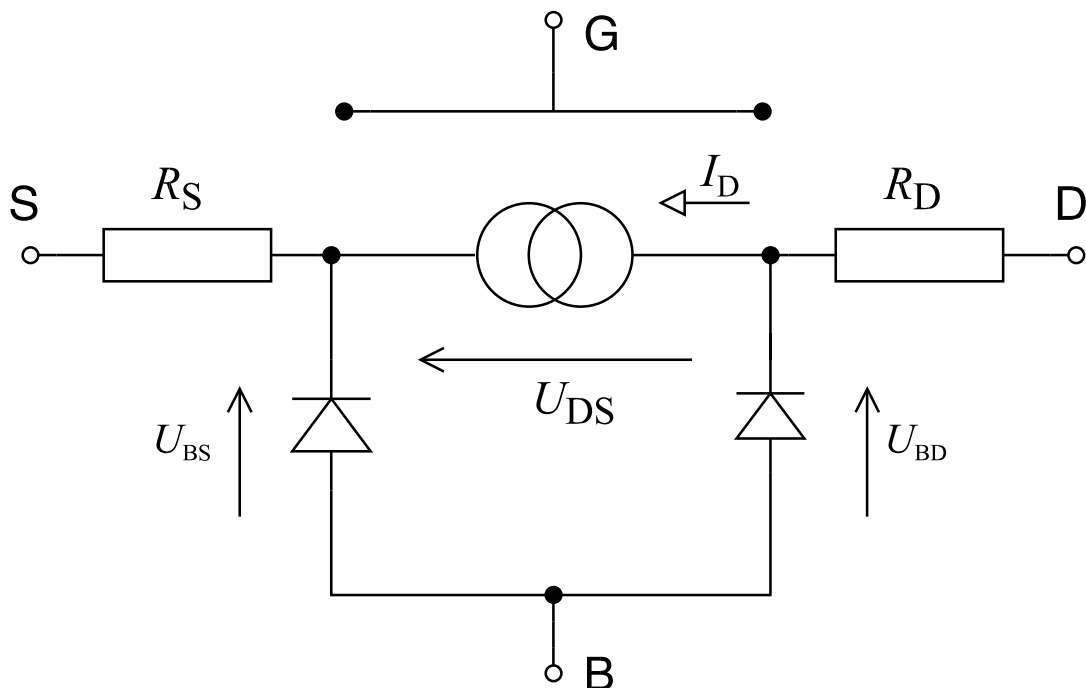
- **Statický model** pre jednosmernú **DC analýzu**, resp. pre výpočet pracovného bodu. Model počíta prúd prechádzajúci zariadením pre napätie na jeho svorkách, ktoré sa nemení s časom, v dôsledku čoho sú zanedbané dynamické javy ako napr. časové oneskorenie spôsobené prítomnosťou akumuláčnych prvkov
- **Veľkosignálový model** určený pre prechodovú – **Transient analýzu** v časovej oblasti. Pri jeho používaní nie sú kladené žiadne požiadavky na úroveň spracovávaných napätí. Prúd prechádzajúci zariadením je v tomto prípade súčtom jednosmerného prúdu a prúdov vznikajúcich pri prechodných javoch, ktoré spôsobuje nabíjanie a vybíjanie akumuláčnych prvkov, najmä kapacít.
- **Malosignálový model** pre striedavú **AC analýzu**, ktorý počíta prúd prechádzajúci zariadením pri premennom napätí na jeho svorkách. Zmena tohto napätia však musí byť dostatočne malá, aby výsledná malá zmena prúdu mohla byť vyjadrená ako lineárna závislosť. Model je určený pre analýzu vo frekvenčnej oblasti.

2.2 SPICE model LEVEL1

SPICE MOSFET model LEVEL1, určený pre obvodové simulátory rodiny SPICE (simulačný program s dôrazom na integrované obvody, z angl. *Simulation Program with Integrated Circuit Emphasis*). V týchto simulátoroch sa využívajú modely 2. kategórie (viď začiatok kapitoly 2), v ktorých sú vlastnosti zariadenia vyjadrené ekvivalentným náhradným obvodom (obr. 5). Jadro tohoto obvodu tvorí riadený zdroj prúdu, ktorý modeluje vnútorný (*intrinzičný*) MOSFET s využitím modelových rovníc a elektrických parametrov. Ostatné prvky v obvode modelujú parazitné vlastnosti tranzistora.

Jeho rovnice boli prvý krát odvodené C. T. Sahom v roku 1964 [2] zjednodušením zložitejších rovníc obsahujúcich množstvo technologických parametrov a zložitých matematických operácií a v roku 1968 [6] použité H. Schichmanom a A. Hodgesom, ktorí sú autormi tohto modelu. Pre svoju jednoduchosť je vhodný pre ručné výpočty a pre modelovanie diskretných tranzistorov, alebo vo všeobecnosti v prípadoch, kedy sa nevyžaduje vysoká presnosť.

Pre modelovanie tranzistorov na úrovni integrovaných obvodov je tento model nedostatočný keďže neuvažuje množstvo javov prítomných v tranzistoroch s malými rozmermi, ako napr. obmedzenú rýchlosť nosičov náboja, degradáciu mobility nosičov, šumové rovnice a ďalšie, ktoré sú zahrnuté v komplexnejších BSIM modeloch vyvíjaných na americkej Univerzite v Berkeley [4], [7]. Tieto tzv. empirické modely obsahujú aj množstvo parametrov, ktoré nemajú jasne definovaný fyzikálny význam, ale len zabezpečujú presnejšie priblíženie sa reálnym vlastnostiam tranzistora, napr. použitím polynomiálnych rovníc, či tabuľkových funkcií.



Obrázok 6 Náhradná schéma tranzistora MOS pre statický model.

2.2.1 Rovnice a parametre modelu LEVEL1 [8], [9]

SPICE model LEVEL1 využíva dve rôzne rovnice pre výpočet prúd I_D . V lineárnom režime, kedy $U_{GS} > U_{TH}$ a $U_{DS} < U_{GS} - U_{TH}$ platí rovnica:

$$I_D = KP \frac{W}{L} \left[(U_{GS} - U_{TH}) U_{DS} - \frac{U_{DS}^2}{2} \right] (1 + \lambda U_{DS}) \quad (2.1)$$

kde W je šírka a L dĺžka kanála tranzistora a KP transkonduktančný parameter definovaný ako:

$$KP = \mu_0 C_{ox} = \mu_0 \frac{\epsilon_{ox}}{t_{ox}} \quad (2.2)$$

kde μ_0 pohyblivosť nosičov náboja, C_{ox} kapacita izolačného oxidu medzi substrátom a hradlom, ϵ_{ox} permitivita oxidu a t_{ox} hrúbka oxidu. Prahové napätie U_{TH} je možné vypočítať pomocou rovnice:

$$U_{TH} = C + \gamma \left(\sqrt{2\phi_p - U_{BS}} - \sqrt{2\phi_p} \right) \quad (2.3)$$

kde γ je tzv. *body-effect* parameter vyjadrujúci závislosť napätia U_{TH} na napätí U_{BS} medzi bulk a source. U_{T0} je tzv. *zero-bias threshold voltage*, čiže napätie U_{TH} pri $U_{BS} = 0$ V. Tato podmienka je u diskretných tranzistorov, ktoré majú bulk pevne prepojený so source platná vždy a body effect sa neuplatňuje. Φ_p predstavuje potenciál substrátu. Napätie U_{T0} je možné ďalej rozviesť do tvaru:

$$U_{T0} = U_{FB} + \gamma \sqrt{2\phi_p} \quad (2.4)$$

kde U_{FB} je tzv. *flat-band* napätie. Ide o veličinu súvisiacu s fyzikálnym popisom tranzistora. Jej veľkosť závisí najmä na šírke zakázaného pásu polovodiča E_g , jeho intrinzickej koncentrácii nosičov n_i , koncentrácii dopantu N_A a teplote. Body-effect parameter γ je možné vypočítať pomocou rovnice:

$$\gamma = \frac{\sqrt{2q\epsilon_s N_A}}{C_{ox}} \quad (2.5)$$

kde q je elementárny elektrický náboj a ϵ_s permitivita kremíka.

Člen $(1 + \lambda U_{DS})$ je korekcia nenulovej vodivosti v saturačnej oblasti, ktorú zapríčiňuje modulácia dĺžky kanálu (viď kapitola 1.5.3). Bez uváženia tohto člena je prúd I_D kvadratickou funkciou napätia U_{DS} s priebehom tvaru paraboly s vrcholom v bode $U_{DS} = U_{GS} - U_{TH} = U_{DSsat}$. V tomto bode tranzistor prechádza z lineárneho režimu do režimu saturácie, kde pre prúd I_D platí rovnica:

$$I_D = \frac{1}{2} KP \frac{W}{L} (U_{GS} - U_{TH})^2 (1 + \lambda U_{DS}) \quad (2.6)$$

Z vyššie uvedených rovníc je zřejmé, že model LEVEL1 pracuje s množstvom parametrov. Tieto parametre je možné rozdeliť do dvoch skupín:

- Elektrické parametre – priamo súvisia s elektrickými vlastnosťami tranzistora.
- Procesné parametre – všetky parametre, ktoré popisujú tranzistor z hľadiska použitej technológie, geometrie, prípadne parazitných javov. Nazývajú sa aj primárne, pretože sa z nich počítajú odvodené, elektrické parametre.

V modeloch tranzistorov je možné špecifikovať elektrické aj procesné parametre. V prípade konfliktu (napr. súčasne špecifikované parametre KP a μ_0) je použitá v rovniciach vždy modelom špecifikovaná hodnota elektrického parametra a nepočíta sa z procesných parametrov. V nasledujúcej tabuľke je výber procesných a elektrických parametrov používaných modelom LEVEL1.

Tabuľka 2 Prehľad vybraných parametrov využívaných SPICE modelom LEVEL1 [10]-[12].

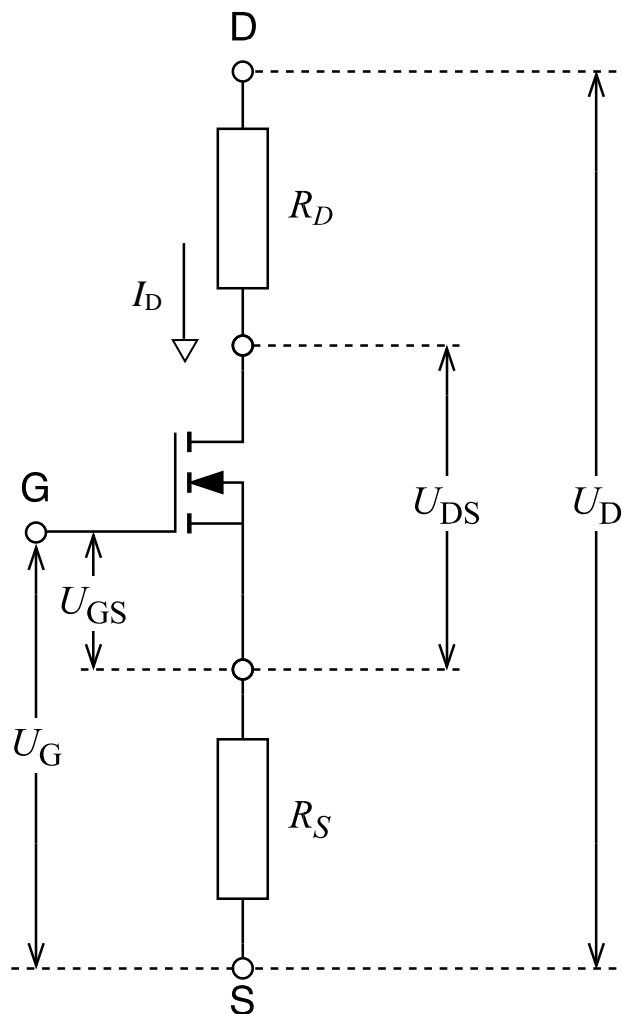
Symbol	SPICE názov	Jednotka	Názov	Druh
U_{T0}	VTO	V	Zero-bias prahové napätie	elektrický
KP	KP	A/V ²	Transkonduktančný parameter	elektrický
γ	GAMMA	V ^{0.5}	Body-effect parameter	elektrický
$2\Phi_p$	PHI	V	Inverzný potenciál	elektrický
λ	LAMBDA	V ⁻¹	Parameter modulácie dĺžky kanálu	elektrický
L	L	m	Dĺžka kanálu	procesný
W	W	m	Šírka kanálu	procesný
μ_0	UO	cm ² /(V·S)	Pohyblivosť nosičov	procesný
C_{ox}	COX	F/m ²	Kapacita hradlového oxidu	procesný
t_{ox}	TOX	m	Hrúbka oxidu	procesný
N_A	NSUB	cm ⁻³	Koncentrácia dopantu	procesný
R_S	RS	Ω	Odpor oblasti source	procesný
R_D	RD	Ω	Odpor oblasti drain	procesný

2.2.2 Vplyv odporov R_D a R_S .

Prítomnosť sériových odporov R_D a R_S oblastí drain a source spôsobuje, že prechodom prúdu I_D týmito odpormi, ktoré sú v sérii s kanálom tranzistora, na nich vznikajú úbytky napätia, v dôsledku ktorých sú napätia U_{GS} a U_{DS} , prítomné na termináloch vnútorného (*intrinického*) tranzistora menšie, než napätia U_D a U_G prítomné na jeho vonkajších svorkách (viď obr. 7). Napätia U_{GS} a U_{DS} sú preto rovné:

$$U_{DS} = U_D - I_D(R_S + R_D) \quad (2.7)$$

$$U_{GS} = U_G - I_D R_S \quad (2.8)$$



Obrázok 7 Napätia prítomné na vonkajších a vnútorných svorkách MOS tranzistora

2.3 SPICE model LEVEL3

Pôvodne bol vyvinutý pre simulácie tranzistorov s malou dĺžkou kanálu L (až do $2 \mu\text{m}$), teda tranzistory na úrovni integrovaných obvodov. Bežne sa však využíva aj pre modelovanie diskretných tranzistorov. Vychádza z modeli LEVEL2, s ktorým má veľa rovníc spoločných. Za účelom zvýšenia presnosti a taktiež zníženia výpočtového času je však veľa rovníc použitých v tomto modeli empirických, s ktorými súvisí aj prítomnosť empirických parametrov, ktorých prehľad je uvedený v tabuľke 3.

2.3.1 Rovnice modelu LEVEL3 [8], [9]

Prúd I_D je vyjadrený nasledujúcim vzťahom:

$$I_D = \frac{1}{2} \mu_{\text{eff}} C_{\text{ox}} \frac{W}{L} \left(U_{\text{GS}} - U_{\text{TH}} - \frac{1 + F_B}{2} U_{\text{DS}} \right) U_{\text{DS}} \quad (2.9)$$

kde F_B je tzv. *koefficient Taylorovho rozvoja náboja substrátu*. Ten sa vypočíta

nasledujúcou rovnicou:

$$F_B = \frac{\gamma F_s}{4\sqrt{2\phi_p - U_{BS}}} + F_n \quad (2.10)$$

kde F_s a F_n sú korekčné členy vyjadrujúce efekty krátkeho a úzkeho kanála na vlastnosti tranzistora. Pri diskretných výkonových tranzistoroch sa tieto efekty neuplatňujú, preto je možné v rovnici 2.10, i nasledujúcich vzťahoch možné uvažovať $F_s = 1$ (parameter $X_j = 0$) a $F_n = 0$ (parameter $\delta = 0$).

Pre prahové napätie U_{TH} platí rovnica:

$$U_{TH} = U_{FB} + 2\phi_p - \sigma U_{DS} + \gamma F_s \sqrt{2\phi_p - U_{BS} + F_n(2\phi_p - U_{BS})} \quad (2.11)$$

ktorá sa po dosadení z rovnice 2.4, položením $U_{BS} = 0$ V, $F_s = 1$ a $F_n = 0$ zjednoduší na:

$$U_{TH} = V - \sigma U_{DS} \quad (2.12)$$

kde σ vyjadruje závislosť napätia U_{TH} na napätí U_{DS} , ktorú spôsobuje jav DIBL (*drain-induced barrier lowering*) [1]. Parameter σ je rovný:

$$\sigma = \eta \frac{8,15 \cdot 10^{-22}}{C_{ox}L} \quad (2.13)$$

kde η predstavuje empirický parameter tzv. statickej spätnej väzby na prahové napätie.

μ_{eff} predstavuje efektívnu pohyblivosť nosičov, pre ktorú platí rovnica:

$$\mu_{eff} = \frac{\frac{\mu_0}{1 + \theta(U_{GS} - U_{TH})}}{1 + \frac{\mu_0}{1 + \theta(U_{GS} - U_{TH})} \frac{U_{DS}}{v_{max}L}} \quad (2.14)$$

kde θ je tzv. parameter modulácie pohyblivosti vplyvom elektrického poľa v okolí elektródy gate a v_{max} maximálnu (saturačnú) rýchlosť nosičov náboja. V modeli LEVEL3 sa počíta s hypotézou, že saturačného napätia je dosiahnuté vtedy, keď nosiče dosiahnu rýchlosť v_{max} . Pohyblivosť teda klesá v lineárnom režime s rastúcim napätím U_{DS} , čo má za následok pokles prúdu I_D a „mäkší“ prechod medzi lineárnou a saturačnou oblasťou na výstupnej charakteristike. Saturačné napätie je potom rovné:

$$U_{DSsat} = \frac{U_{GS} - U_{TH}}{1 + F_B} + \frac{v_{max}L}{\mu_s} - \sqrt{\left(\frac{U_{GS} - U_{TH}}{1 + F_B}\right)^2 + \left(\frac{v_{max}L}{\mu_s}\right)^2} \quad (2.15)$$

Po jeho dosiahnutí prechádza tranzistorom saturačný prúd I_{Dsat} (vypočíta sa dosadením U_{DSsat} do rovnice 2.9), ktorý ale pri ďalšom zvyšovaní napätia U_{DS} ďalej rastie vplyvom zmeny dĺžky kanálu podľa rovnice [11]:

$$I_D = \frac{I_{Dsat}}{1 - \frac{\Delta L}{L}} \quad (2.16)$$

kde zmena dĺžky kanálu ΔL sa vypočíta podľa rovnice:

$$\Delta L = -\frac{E_p X_d^2}{2} + \left[\left(\frac{E_p X_d^2}{2} \right)^2 + K X_d^2 (U_{DS} - U_{DSsat}) \right]^{\frac{1}{2}} \quad (2.17)$$

kde X_d je koeficient šírky depletičnej oblasti definovaný ako:

$$X_d = \sqrt{\frac{2\varepsilon_s}{qN_A}} \quad (2.18)$$

a E_p laterálne elektrické pole bode zaškrtenia kanálu (z angl. *pinch-off point*). Činiteľ saturačného poľa K je empirický parameter slúžiaci k prispôbeniu úrovne sklonu výstupnej charakteristiky v saturačnej oblasti.

Tabuľka 3 Prehľad vybraných parametrov využívaných SPICE modelom LEVEL3 [10]-[12].

Symbol	SPICE názov	Jednotka	Názov	Druh
X_j	XJ	m	Hĺbka <i>pn</i> prechodu	procesný
v_{max}	VMAX	m/s	Maximálna rýchlosť nosičov	elektrický
δ	DELTA	-	Parameter efektu úzkeho kanála	empirický
η	ETA	-	Parameter závislosti U_{TH} na U_{DS}	empirický
θ	THETA	V ⁻¹	Parameter modulácie pohyblivosti	empirický
K	KAPPA	-	Činiteľ saturačného poľa	empirický

2.4 Modelovanie vplyvu výrobných tolerancií

Pri hromadnej výrobe MOS tranzistorov dochádza, podobne ako pri výrobe iných polovodičových súčiastok, k nepresnostiam, ktoré môžu byť spôsobené rôznymi procesnými javmi, ako sú napr. nedokonalé leptanie a podleptanie, nedokonalé zarovnanie fotomasky pri fotolitografii a podobne. V dôsledku týchto javov dochádza k odchýlkam viacerých procesných parametrov od hodnôt, aké boli pre tranzistor navrhnuté, resp. vypočítané. Sú to najmä rozmery kanála – šírka W a dĺžka L , hrúbka hradlového oxidu, plošný odpor, prahové napätie a iné [1]. Zmeny týchto parametrov sa premietnu do zmien s nimi korelovaných elektrických parametrov a celkových vlastností

tranzistora – jeho statických a dynamických charakteristík, preto je potrebné tieto zmeny, ktoré sú určené toleranciou daného parametra brať do úvahy pri návrhu a simulácii elektrických obvodov. Obvykle sa sledujú zmeny jednej konkrétnej veličiny, resp. jej citlivosť na zmeny parametrov, na ktorých závisí, napr. citlivosť prúdu I_D , pri daných napätiach U_{DS} a U_{GS} , na zmenu prahového napätia alebo pomeru W/L .

2.4.1 Worst Case Files

Pre MOS tranzistory sa často identifikujú tzv. *Worst Case Files* [1], teda také hodnoty parametrov, ktoré majú na sledovanú funkciu tranzistora najhorší, resp. najlepší dopad. Súborný týchto parametrov sa delia do troch skupín:

- T (*Typical*): Súbor typických (nominálnych) parametrov, ktoré reflektujú najpravdepodobnejšie vlastnosti tranzistora.
- F (*Fast*): Súbor parametrov, ktoré predstavujú *best-case* – najlepší prípad, ktorý môže nastať pri danej odchýlke parametrov od ich typických hodnôt, napr. oproti počítaniu s typickými parametrami sa dosiahne vyšší prúd I_D pri rovnakých napätiach U_{DS} a U_{GS} . Zároveň z hľadiska dynamických vlastností bude tranzistor rýchlejší.
- S (*Slow*): Súbor parametrov, ktoré predstavujú *worst-case* – najhorší prípad, ktorý môže nastať pri danej odchýlke parametrov od ich typických hodnôt. Zároveň z hľadiska dynamických vlastností bude tranzistor pomalší.

Vyššie uvedené rozdelenie je však len teoretické a v praxi môžu nastať v závislosti na aplikácii situácie, kedy je skupina *Fast* v skutočnosti *worst-case* a naopak [13].

Hodnoty *worst-case/best-case* parametrov sa zvyčajne nachádzajú na okrajoch ich tolerančných intervalov $\pm 3\sigma$ (σ – smerodajná odchýlka od strednej, resp. typickej hodnoty). V prípade, že citlivosť sledovanej veličiny na daný parameter je kladná, znamená to, že s rastúcou hodnotou tohto parametra sa zlepšuje funkcia tranzistora a parameter bude patriť do súboru *best-case*. Opačne to platí pre parameter *worst-case*.

2.4.2 Analýza Monte Carlo [5]

Monte Carlo je štatistická analýza, ktorú je možné robiť v rámci simulácie v programoch SPICE. Princípom tejto analýzy je náhodný výber hodnôt parametrov z ich tolerančného pásma, pričom tolerancie parametrov sú priamo súčasťou modelu tranzistora. Je možné použiť dve rôzne rozloženia hustoty pravdepodobnosti náhodného výberu:

- Rovnomerné (z angl. *uniform*) – každá hodnota z tolerančného intervalu $\pm\sigma$ je rovnako pravdepodobná.
- Normálne (Gaussovo) – pravdepodobnosť je najväčšia v okolí strednej hodnoty a smerom k okrajom intervalu $\pm 3\sigma$ prudko klesá.

Tolerancie niektorých parametrov, napríklad napätia U_{TH} je možné nájsť priamo v datasheete príslušného tranzistora.

2.5 Modelovanie vplyvov teploty

Keďže vlastnosti každého MOS tranzistora sú silno závislé na teplote, ich funkčnosť je špecifikovaná v určitom teplotnom rozsahu. Z pohľadu statického modelu sa skúma teplotná závislosť prúdu I_D . V závislosti na privedených napätiach môže byť jeho teplotný koeficient kladný, záporný, ale i nulový.

Kladný teplotný koeficient má tranzistor v podprahovom režime a spôsobuje ho najmä nárast koncentrácie nosičov v dôsledku ich tepelnej generácie. Nulový teplotný koeficient má tranzistor len za podmienky, že napätie U_{GS} je veľmi blízke prahovému napätiu U_{TH} [1]. Mimo týchto špeciálnych prípadov má MOS tranzistor záporný teplotný koeficient. Túto závislosť je možné popísať teplotnou závislosťou dvoch najdôležitejších parametrov – transkonduktančného parametra KP a prahového napätia U_{TH} . V prípade tranzistorov na úrovni integrovaných obvodov je potrebné brať do úvahy aj teplotné závislosti ďalších parametrov, napríklad maximálnej rýchlosti nosičov.

2.5.1 Teplotná závislosť KP

Súvisí so silnou teplotnou závislosťou pohyblivosti nosičov μ_0 . Na popis tejto závislosti je možné použiť viacero rôznych matematických funkcií, avšak bolo odporované [1], že pohyblivosť nosičov pri akejkoľvek teplote T z intervalu 200-400 K (-73-127 °C), je možné vyjadriť vzťahom:

$$\mu_0(T) = \mu_0(T_0) \left(\frac{T}{T_0} \right)^{-m} \quad (2.19)$$

kde T_0 je referenčná (nominálna) teplota, pri ktorej bola nameraná hodnota μ_0 a m je empirická konštanta predstavujúca *teplotný exponent pohyblivosti*. Jeho predvolená hodnota, ktorá sa využíva v simulátoroch SPICE je 1,5 [10]-[12]. V prípade, že procesný parameter μ_0 nie je špecifikovaný, počíta sa priamo teplotná závislosť KP pomocou podobného vzťahu [12]:

$$KP(T) = KP(T_0) \left(\frac{T}{T_0} \right)^{-m} \quad (2.20)$$

2.5.2 Teplotná závislosť U_{TH}

Podobne ako u KP , aj teplotná závislosť prahového napätia U_{TH} je spôsobená teplotnou závislosťou veličín, ktoré ho definujú, a to najmä flat-band napätia U_{FB} a potenciálu substrátu Φ_p . V konečnom dôsledku je táto závislosť pre všetky typy MOS tranzistorov lineárna [1], preto je v praxi používaný a aj v datasheetoch výrobcov uvádzaný tzv. *teplotný koeficient prahového napätia* $\Delta U_{TH}/\Delta T$. Jeho hodnota môže byť kladná i záporná a zvyčajne je rovná rádovo jednotkám mV/K. Lineárna závislosť sa potom definuje ako:

$$U_{TH}(T) = U_{TH}(T_0) + \frac{\Delta U_{TH}}{\Delta T} (T - T_0) \quad (2.21)$$

3 OPTIMALIZÁCIA PARAMETROV

3.1 Princíp optimalizačnej metódy

Pod optimalizačnou metódou sa rozumie numerická technika, ktorá sa snaží o čo najlepšie priblíženie sa dát vypočítaných pomocou rovníc modelu, ku dátam získaných v experimentálnom meraní. Jej výsledkom je súbor parametrov, použitých v týchto rovniciach, kedy je dosiahnutý najmenší súčet kvadratických odchýlok vypočítaných dát od dát zmeraných [5].

Pred jej použitím je potrebné určiť počiatočný odhad parametrov, z ktorým sa po početných iteráciách určia parametre optimálne. Poznať správny, ideálne čo najpresnejší počiatočný odhad parametrov je dôležité, pretože jeho čisto náhodná voľba môže viesť k predĺženiu času výpočtu alebo k takému výsledku, kedy je síce dosiahnuté dobré priblíženie vypočítaných dát ku zmeraným, ale súbor optimalizovaných parametrov obsahuje fyzikálne nereálne hodnoty.

3.2 Matematická definícia [1]

Súbor parametrov modelu, ktoré majú byť optimalizované, predstavuje n -rozmerný vektor \mathbf{p} , definovaný ako:

$$\mathbf{p} = [p_1, p_2, \dots, p_j, \dots, p_n]^T \quad (3.1)$$

kde p_j je hodnota j -teho parametra, n je celkový počet parametrov. Funkciu, ktorá vyjadruje svojou hodnotou mieru nesúladu medzi nameranými a simulovanými dátami nazývame *účelová* funkcia $F(\mathbf{p})$ [5]. Optimálne hodnoty parametrov sa nachádzajú v bode \mathbf{p}^* , kedy dosahuje F svojho globálneho minima. Keďže priebeh účelovej funkcie $F(\mathbf{p})$ nie je zvyčajne dopredu známy, nemožno jednoznačne určiť, či nájdené minimum je skutočne globálne. V praxi je pre to optimalizácia opakuje niekoľko krát, každý raz s iným počiatočným odhadom parametrov \mathbf{p} a hľadá sa taký súbor optimalizovaných parametrov, z ktorého vychádza najmenšia hodnota funkcie $F(\mathbf{p})$.

Pre účely získania optimálnych parametrov modelu sa ako účelová funkcia najčastejšie využíva funkcia počítajúca *súčet kvadratických odchýlok* (z angl. *least-square function*) definovaná ako:

$$F(\mathbf{p}) = \sum_{i=1}^m w_i [r_i(\mathbf{p})]^2. \quad (3.2)$$

r_i je *chybová* funkcia počítajúca *absolútnu* odchýlku:

$$r_i(\mathbf{p}) = y(\mathbf{p}, \mathbf{x}_i) - y_{\text{mer}}(i) \quad (3.3)$$

w_i je *váha*, pomocou ktorej je možné priradiť údajom z určitej oblasti väčšiu váhu, ako ostatným, čím sa model v tejto oblasti stáva presnejším. $y_{\text{mer}}(i)$ predstavuje nameranú hodnotu veličiny, v bode i a $y(\mathbf{p}, \mathbf{x}_i)$ hodnoty vypočítané modelom, ktorého vstupmi sú vektor parametrov \mathbf{p} a nezávislá vstupná premenná \mathbf{x}_i . Vydelením rovnice (3) hodnotou $y_{\text{mer}}(i)$ vznikne vzťah pre chybovú funkciu r_i počítajúcu *relatívnu* odchýlku, definovanú vzťahom:

$$r_i(\mathbf{p}) = \frac{y(\mathbf{p}, \mathbf{x}_i) - y_{\text{mer}}(i)}{y_{\text{mer}}(i)} \quad (3.4)$$

Po minimalizácii účelovej funkcie je možné vypočítať celkovú chybu, podľa rovnice:

$$E = \sqrt{\frac{F(\mathbf{p})}{m}} \quad (3.5)$$

kde m je počet zmeraných bodov. Chyba vypočítaná podľa rovnice 3.5 predstavuje odmocninu z strednej hodnoty kvadratických odchýlok, ktorá je objektívnym kritériom pre kvantitatívne vyjadrenie miery nezhody medzi nameranými a simulovanými dátami.

Moderné softvérové nástroje určené pre optimalizáciu parametrov modelu, zvané *optimalizátory* (z angl. *optimizer*), využívajú pre samotné hľadanie minima účelovej funkcie robustné algoritmy, napr. *metódu najstrmšieho zostupu*, *Levenberg – Marquardtovu metódu*, *Gauss – Newtonovu metódu* a iné. Rozbor týchto algoritmov nie je súčasťou tejto práce.

3.3 Ošetrenie záporných hodnôt

V niektorých prípadoch, napriek všetkej snahe nájsť vhodný počiatočný odhad parametrov, môže nastať situácia, že po optimalizácii má niektorý z parametrov zápornú hodnotu, aj keď tá nemá žiadny fyzikálny význam (napr. záporná hodnota odporu R_D či R_S). Tejto situácii možno ľahko predísť transformáciou daného parametra $p \rightarrow \ln(p)$. Optimalizačný algoritmus teda hľadá optimálnu hodnotu logaritmu daného parametra, ktorá sa pred použitím v rovniciach modelu v každej iterácii opäť prevedie pomocou exponenciálnej funkcie do pôvodnej podoby. Obor hodnôt exponenciálnej funkcie množina kladných reálnych čísel, a teda aj parameter p bude z tejto množiny.

4 REALIZÁCIA MODELOV

Na základe zadania firmy Honeywell boli realizované modely pre tieto tri tranzistory:

- FDMC89521L (NMOS) firmy Fairchild Semiconductor.
- MGSF2N02EL (NMOS) firmy ON Semiconductor.
- DMG2305UX (PMOS) firmy Diodes Incorporated.

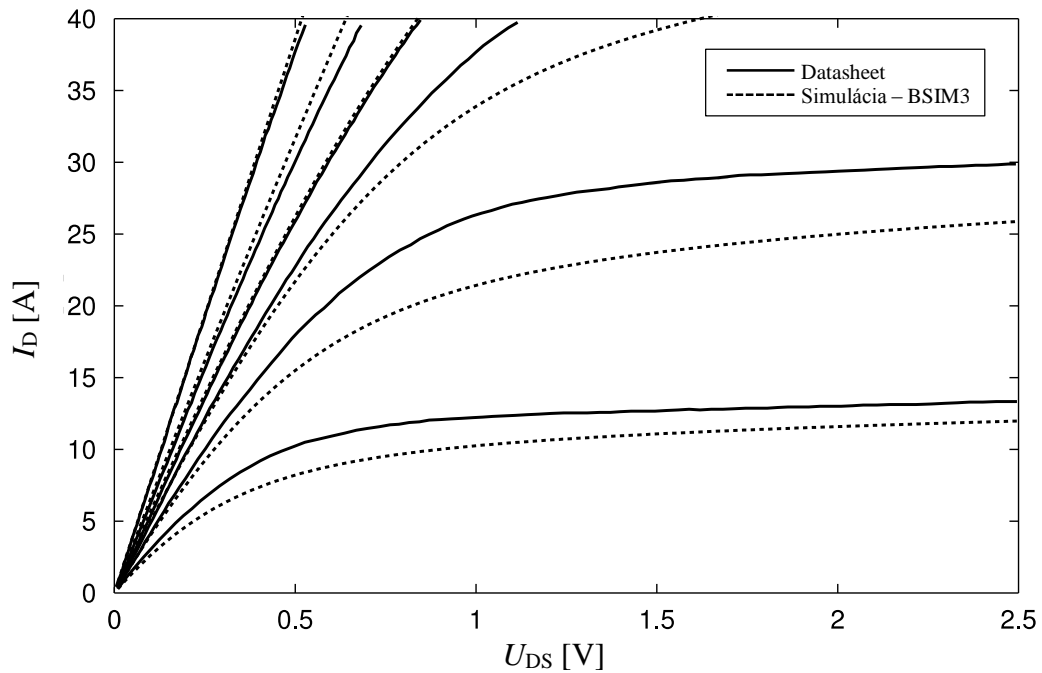
Všetky sa radia medzi diskkrétne tranzistory obohacovacieho typu, t. j. s indukovaným kanálom. Určené sú pre rôzne druhy výkonových aplikácií, napr. spínanie záťaží, DC-DC meniče, power management a iné. Výpis ich najdôležitejších parametrov je uvedený v nasledujúcej tabuľke 4

Tabuľka 4 Vybrané informácie o modelovaných tranzistoroch [14]-[16].

		FDMC89521L	MGSF2N02EL	DMG2305UX
U_{DSmax}	[V]	60	20	-20
U_{GSmax}		± 20	± 8	± 8
I_{Dmax}	[A]	kontinuálny	8,2	2,8
		pulzný	40	5,0
U_{TH}	[V]	minimálne	1	0,5
		typické	1,9	-
		maximálne	3	1,0
$\frac{\Delta U_{TH}}{\Delta T}$	[mV/°C]	-6	-2,3	-

Výrobcovia týchto tranzistorov umožňujú na svojich stránkach stiahnutie originálnych modelov, tie však často nie sú dostatočne presné. Simulácie s použitím týchto modelov potom nezodpovedajú hodnotám a charakteristikám, ktoré sú uvedené v datasheetoch. Napr. simulovaním výstupných charakteristík tranzistora FDMC89521L s použitím výrobcom dodávaného BSIM3 modelu v programe PSpice (obr. 8) sa ukázalo, že rozdiel medzi hodnotami prúdu I_D zo simulácie a datasheetu môže dosiahnuť až takmer 5 A.

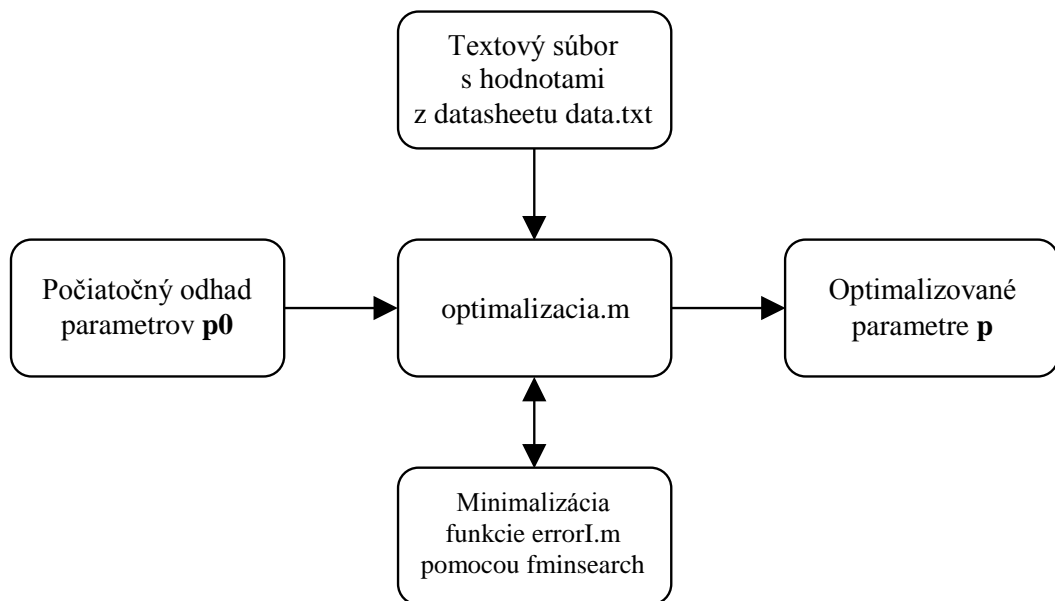
Pri výbere vhodného modelu pre riešenie v tejto práci pripadali do úvahy SPICE model LEVEL1 a semi-empirický SPICE model LEVEL3. S modelom LEVEL3 napriek tomu, že obsahuje viac stupňov voľnosti, a teda by s ním zrejme bolo možné dosiahnuť presnejšie priblíženie sa meraným charakteristikám, nebol dosiahnutý požadovaný výsledok, preto je riešenie postavené na modeli LEVEL1.



Obrázok 8 Porovnanie výstupnej charakteristiky tranzistora FDMC89521L z datasheetu so simuláciou výrobcom dodávaného modelu BSIM3 v programe PSpice.

4.1 Optimalizácia v programe Matlab

Optimalizácia parametrov je riešená jednoduchým kódom v programe Matlab. Jeho princíp a štruktúra (obr. 9) sú podobné ako v profesionálnych optimalizačných nástrojoch. Zdrojové kódy sú uvedené v prílohe A.

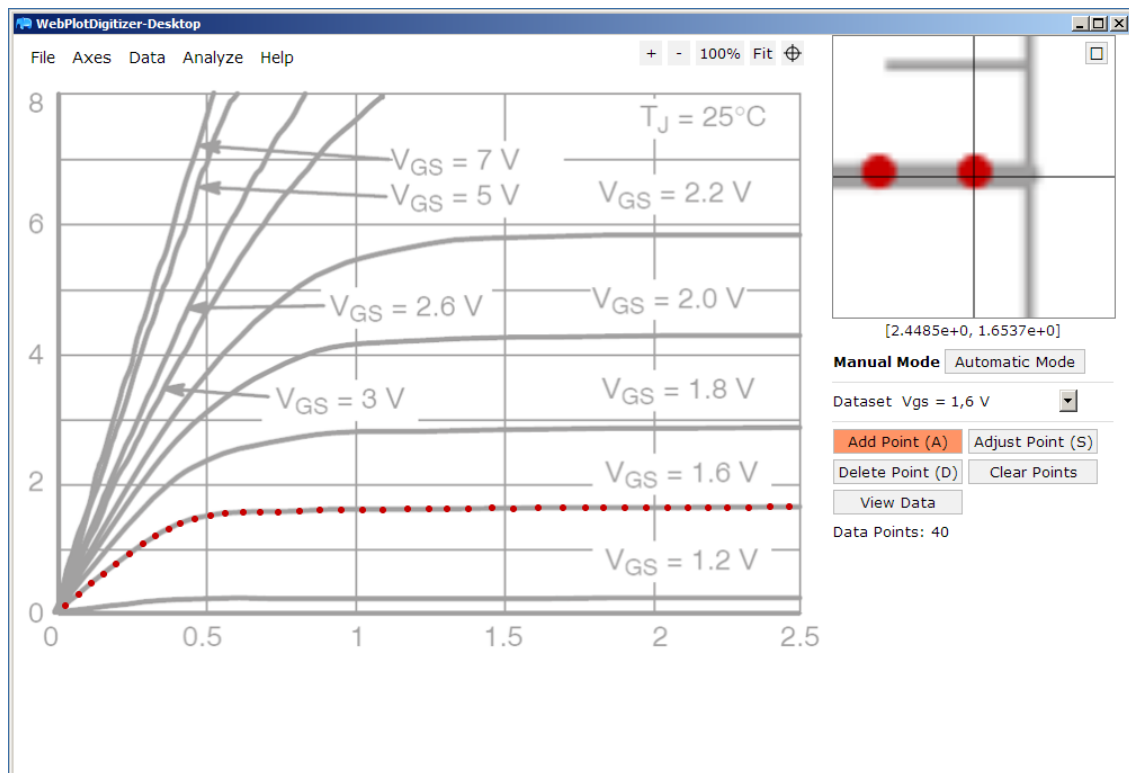


Obrázok 9 Princíp fungovania optimalizačného programu.

4.1.1 Extrakcia hodnôt z A-V charakteristík

Jedným zo vstupov pre optimalizačný program je sada výstupných A-V charakteristík tranzistora, teda závislosť prúdu I_D na napätí U_{DS} , pri rôznych napätíach U_{GS} . Tieto charakteristiky sú dostupné v podobe grafov v datasheete výrobcu každého tranzistora. Hodnoty z týchto grafov boli získané manuálnym „navzorkovaním“ vo voľne dostupnom programe WebPlotDigitizer [17]. Príklad vzorkovania výstupnej charakteristiky tranzistora FDMC89521L je na obr. 10.

WebPlotDigitizer umožňuje uložiť hodnoty z každej krivky do samostatného textového súboru. Tieto sú následne zjednotené do jediného súboru data.txt, kde 1. stĺpec obsahuje hodnoty napätia U_D , 2. stĺpec prúd I_D a 3. napätie U_G .



Obrázok 10 Vzorkovanie výstupnej A-V charakteristiky tranzistora FDMC89521L v programe WebPlotDigitizer.

4.1.2 Minimalizácia funkcie errorI.m

Funkcia errorI.m predstavuje účelovú funkciu (viď kapitola 3.2), ktorej návratová hodnota je súčet absolútnych kvadratických odchýlok prúdu I_D vypočítaného pomocou modelových rovníc 2.1 a 2.2 od hodnôt v súbore data.txt. Pre minimalizáciu funkcie účelovej funkcie errorI.m je použitá vstavaná funkcia programu Matlab – fminsearch, ktorá využíva Nelder-Meadov algoritmus.

Je dôležité, aby bol prúd I_D počítaný z takých napätí U_{DS} a U_{GS} , ku ktorým sa viaže navzorkovaný prúd vo vstupnom súbore. Tieto napätia však nie sú známe, pretože hodnoty z datasheetu patria napätiam prítomných na vonkajších svorkách tranzistora. Je preto potrebné ich najprv vypočítať pomocou vzťahov 2.3 a 2.4, čím je zároveň

zohľadnený vplyv odporov R_D a R_S . Táto úprava spôsobí, že ostatné parametre budú mať po optimalizácii také hodnoty, ako by mal mať tranzistor väčšiu strmosť, pretože sa porovnáva de facto rovnaký prúd I_D , ale pri nižších napätiach U_{DS} a U_{GS} . Toto ale v simulátore kompenzuje práve prítomnosť odporov R_D a R_S . Aby nenastal prípad, že po optimalizácii bude mať niektorý z odporov zápornú hodnotu, je využitá transformácia exponenciálnou funkciou (viď kapitola 3.3).

4.1.3 Počiatkový odhad parametrov

Pre odhad počiatkových hodnôt parametrov KP a U_{TH} bola použitá metóda ich extrakcie z prenosovej charakteristiky v saturačnej oblasti [8]. Úpravou rovnice 2.1, zanedbaním λ a položením $W = L$ môže byť prúd I_D vyjadrený nasledovne:

$$\sqrt{I_D} = \sqrt{\frac{KP}{2}} (U_{GS} - U_{TH}) \quad (4.1)$$

čo predstavuje lineárnu závislosť, z ktorej je možné vyriešením sústavy odvodiť vzťah pre napätie U_{TH} :

$$U_{TH} = \frac{U_{GS1} - \sqrt{\frac{I_{D1}}{I_{D2}}} U_{GS2}}{1 - \sqrt{\frac{I_{D1}}{I_{D2}}}} \quad (4.2)$$

kde I_{D1} a I_{D2} je vhodné vybrať také, aby platilo $I_{D2} = 4I_{D1}$. Po nájdení hodnoty U_{TH} je možné dosadením do rovnice 4.1 získať aj hodnotu KP .

Počiatkový odhad parametra λ je možné získať extrakciou zo saturačnej oblasti výstupnej charakteristiky ($U_{DS} > U_{DSsat}$) použitím vzťahu [4]:

$$\lambda \cong \frac{1}{r_{DS} I_D} = \frac{g_{DS}}{I_D} = \frac{\Delta I_D}{\Delta U_{DS} I_D} \quad (4.3)$$

Počiatkové hodnoty parametrov získané vyššie uvedenými postupmi pre všetky tri modelované tranzistory sú uvedené v tabuľke 5. Počiatkové hodnoty odporov R_D a R_S boli odhadnuté experimentálne, rádovo v jednotkách až desiatkach $m\Omega$. V tabuľke 6 sú uvedené výsledné parametre po optimalizácii.

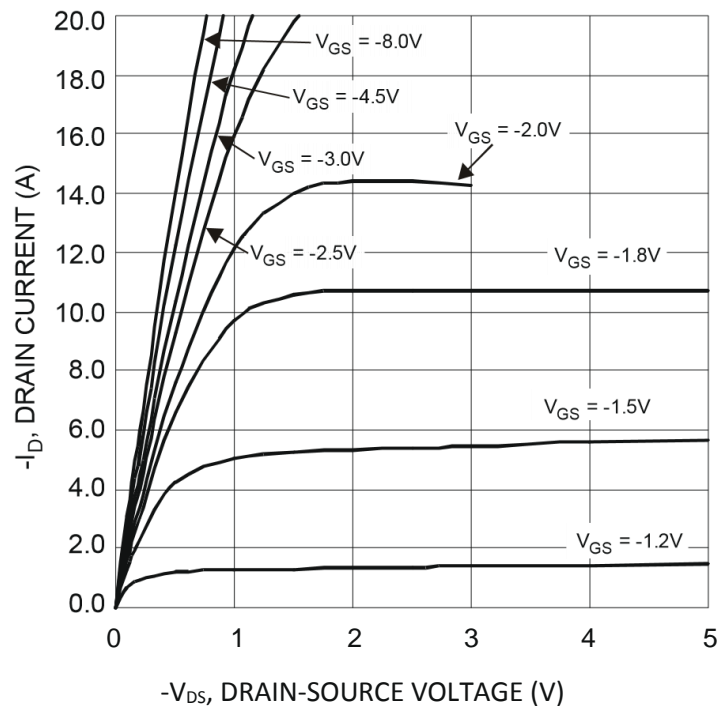
Tabuľka 5 Počiatkové hodnoty parametrov tranzistorov.

		FDMC89521L	MGSF2N02EL	DMG2305UX
U_{TH}	[V]	2,41	1,09	-0,63
KP	[A/V ²]	23	11	13
λ	[V ⁻¹]	0,047	0,014	0,02

Tabuľka 6 Parametre tranzistorov po optimalizácii.

		FDMC89521L	MGSF2N02EL	DMG2305UX
U_{TH}	[V]	2,738	1,054	-0,632
KP	[A/V ²]	59,50	14,41	21,46
λ	[V ⁻¹]	0,051	0,054	0,01*
R_D		$1,554 \cdot 10^{-14}$	2,503	12,27
R_S	[m Ω]	10,722	49,188	17,23

Predpokladom pre správnu optimalizáciu sú relevantné údaje z datasheetu. Výstupná charakteristika tranzistora DMG2305UX (obr. 11) je však zjavne chybná, pretože krivky pre prúd I_D v saturácii pri napätiach U_{GS} -1,2 a -1,5 V majú kladný sklon, pri napätí U_{GS} 1,8 V nulový sklon pri U_{GS} -2 V dokonca záporný. Tieto chybné hodnoty teda neboli pri optimalizácii použité. Keďže ide o oblasť saturácie, optimalizačný program nemal dostatok údajov pre správne určenie parametra λ , preto bola pri tomto tranzistore jeho hodnota určená experimentálne.



Obrázok 11 Výstupná charakteristika tranzistora DMG2305UX prevzatá z [16].

4.2 Modely pre program SystemVision

Jadrom programu SystemVision je SPICE simulátor Eldo. Modely súčiastok je preto potrebné do neho vkladať v textovej podobe v jazyku SPICE. Pri ich vytváraní sa vychádzalo z dokumentácie programu SystemVision [10].

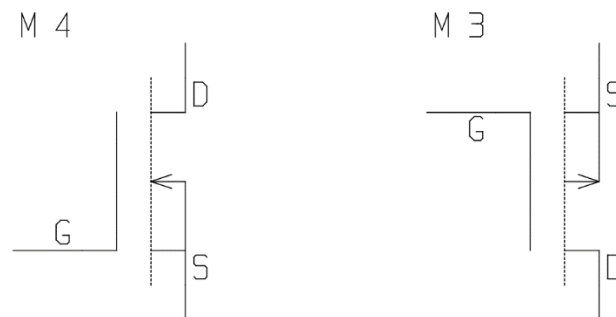
SystemVision neumožňuje pre model LEVEL1 špecifikovať teplotný koeficient prahového napätia $\Delta U_{TH}/\Delta T$ [10] a ani silne teplotne závislých odporov R_D a R_S , teda zmeny vplyvom teploty sú vyjadrené len zmenou parametra KP podľa rovnice 2.20.

Výrobné tolerancie sú špecifikované pre prahové napätie U_{TH} a väčší z odporov R_D a R_S , pri ktorom sa predpokladá rovnaký tolerančný interval, ako parametra $r_{DS(on)}$, ktorý je uvádzaný v datasheetoch. Keďže je použité normálne rozloženie hustoty pravdepodobnosti, ktoré počíta s veľkosťou tolerančného intervalu $\pm 3\sigma$, sú hodnoty tolerancií z datasheetu vydelené tromi. Prehľad je uvedený v nasledujúcej tabuľke.

Tabuľka 7 Prehľad nominálnych hodnôt vybraných parametrov a ich absolútnych tolerancií.

		FDMC89521L		MGSF2N02EL		DMG2305UX	
		NOM	TOL	NOM	TOL	NOM	TOL
U_{TH}	V	2,738	0,33	1,054	0,17	-0,632	-0,13
R_D	m Ω	$1,554 \cdot 10^{-14}$	-	2,503	-	12,27	-
R_S	m Ω	10,722	2	49,188	3,33	17,23	4

Výsledná textová podoba modelov tranzistorov je uvedená v prílohe **B**. Každý tranzistor je umiestnený vo vlastnom samostatnom makroobvode čo je potrebné, aby mohol byť priradený troj-vývodovej schematickej značke, nakoľko definícia .model počíta s tým, že tranzistor má vyvedený aj bulk, ktorý je u diskretných tranzistorov pevne spojený so source. V rámci makroobvodu sú source a bulk zapojené do spoločného uzla číslo 3.

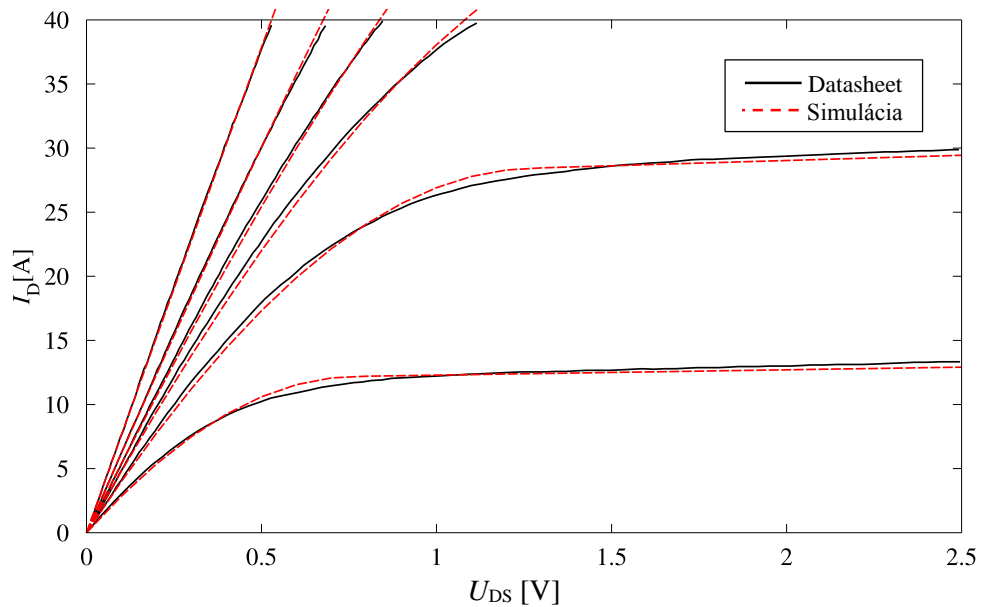


Obrázok 12 Schematické značky tranzistora NMOS (vľavo) a PMOS (vpravo) vytvorené v editore SystemVision.

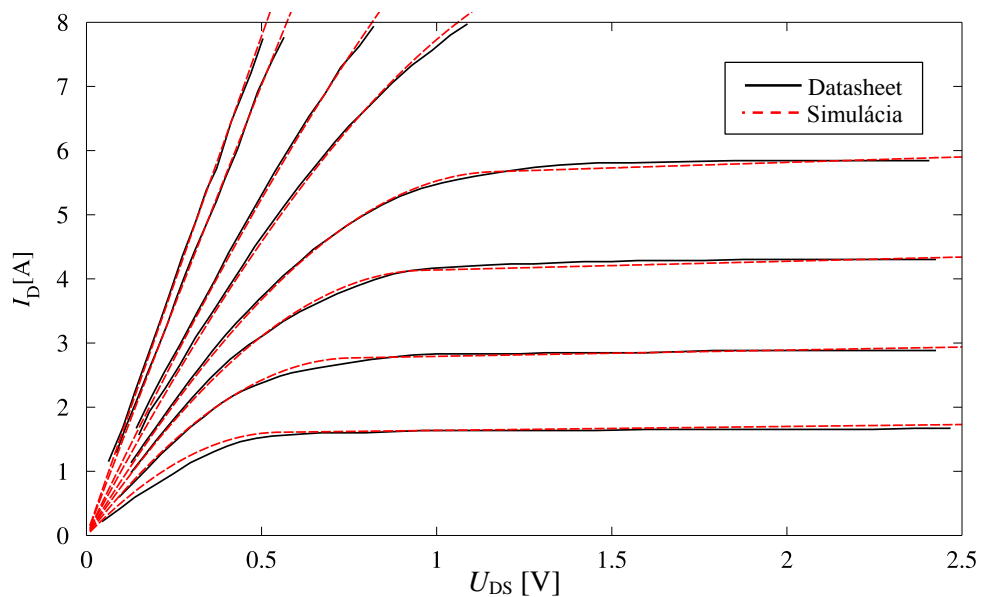
5 SIMULÁCIA TRANZISTOROV

Správnosť vytvorených modelov bola overená simuláciami v programe SystemVision a porovnaním príslušných charakteristík s datasheetovými údajmi. V nasledujúcich grafoch sú vždy čiernou farbou vykreslené krivky z datasheetu, červenou zo simulácie.

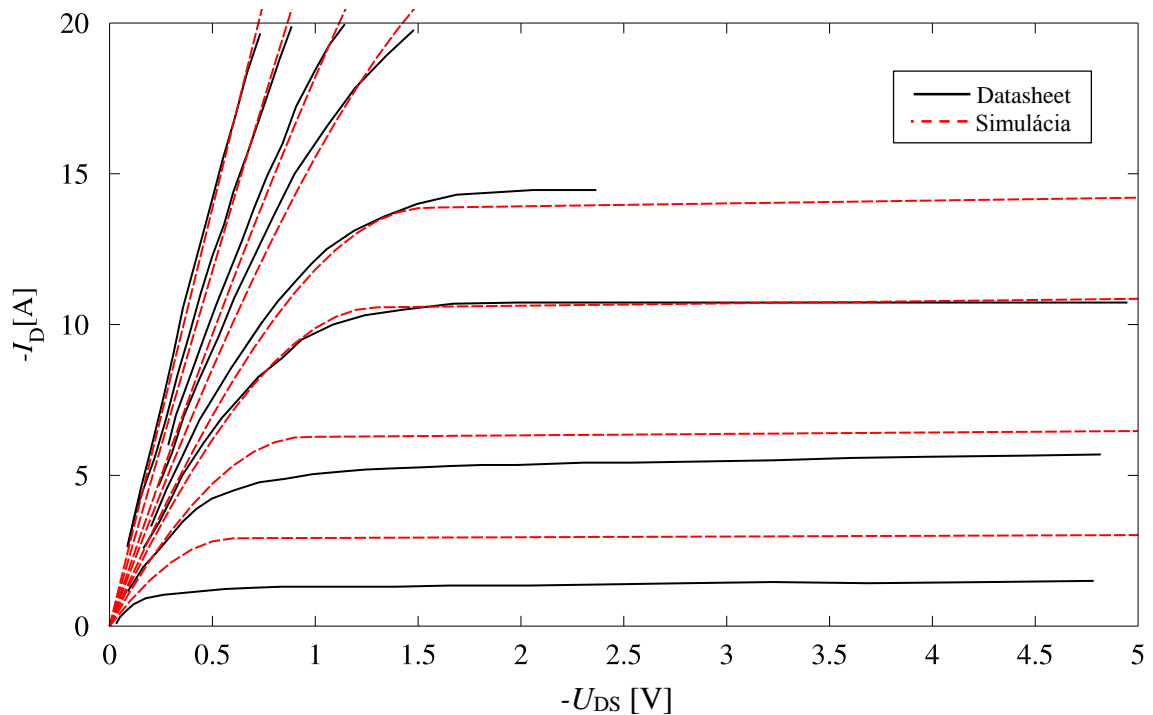
5.1 Výstupné charakteristiky



Obrázok 13 Simulácia výstupnej charakteristiky tranzistora FDMC89521L.



Obrázok 14 Simulácia výstupnej charakteristiky tranzistora MSGF2N02EL.



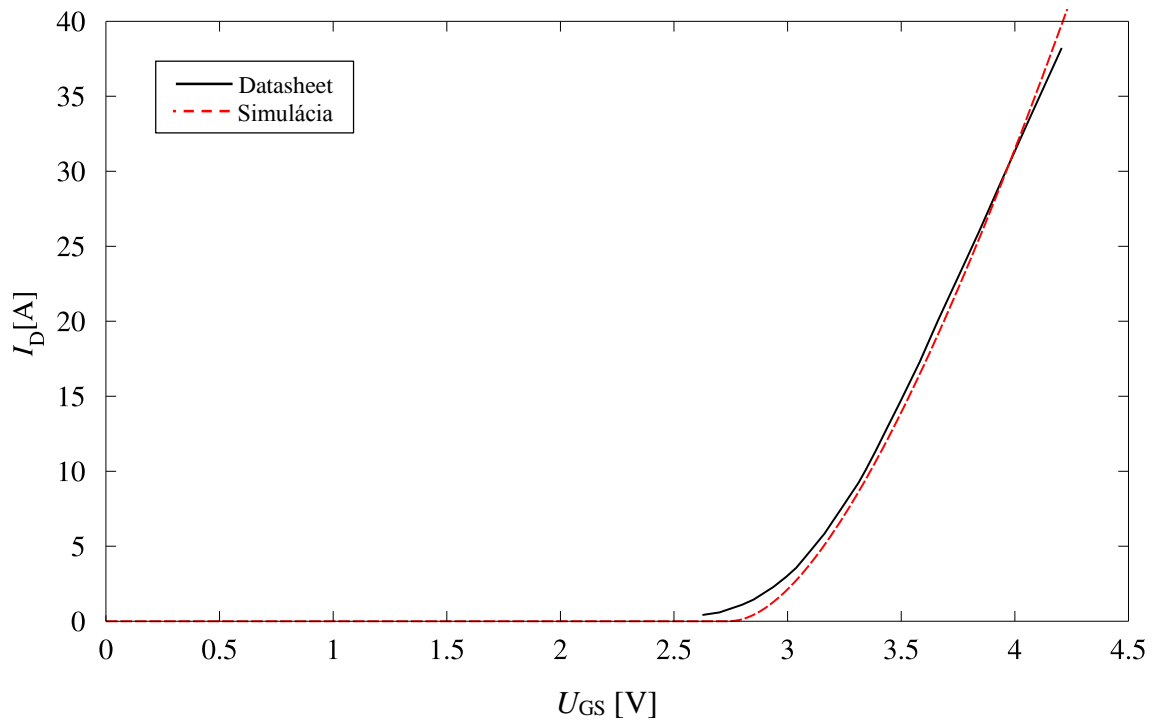
Obrázok 15 Simulácia výstupnej charakteristiky tranzistora DMG2305UX.

Na základe výsledkov simulácií je možné konštatovať, že realizované modely NMOS tranzistorov FDMC89521L a MSGF2N02EL sú správne, nakoľko bolo dosiahnuté veľmi dobré priblíženie sa ich simulovanej výstupnej charakteristiky k hodnotám z datasheetu (obr. 13 a 14). Prítomné odchýlky najmä v oblasti prechodu medzi lineárnym a saturačným režimom možno pripísať jednoduchosti použitého modelu a teda nízkemu počtu stupňov voľnosti.

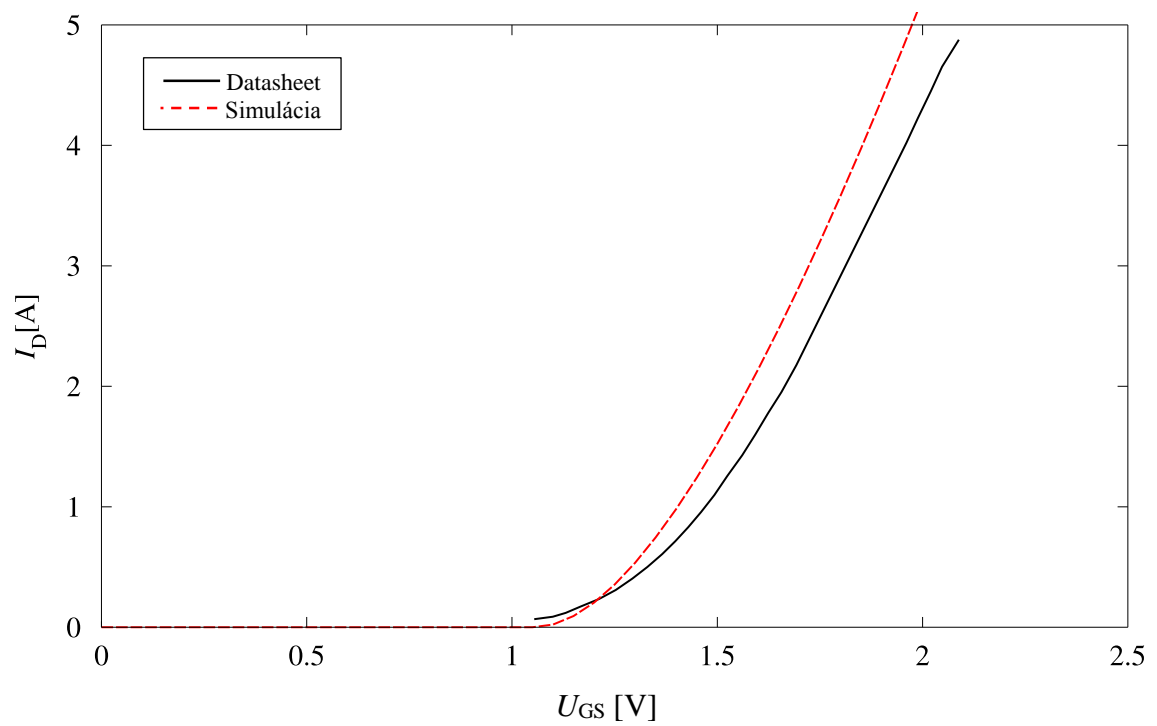
U PMOS tranzistora DMG2305UX je naopak priblíženie nedostatočné (obr. 15), najmä pri prvých dvoch krivkách pri napätí $U_{GS} = -1,2$ a $-1,5$ V. Dôvodom môže byť okrem spomínanej jednoduchosti modelu LEVEL1 taktiež pochybná relevantnosť výstupnej charakteristiky v datasheete tranzistora (viď obr. 11), na základe ktorej boli identifikované parametre modelu.

5.2 Prenosové charakteristiky

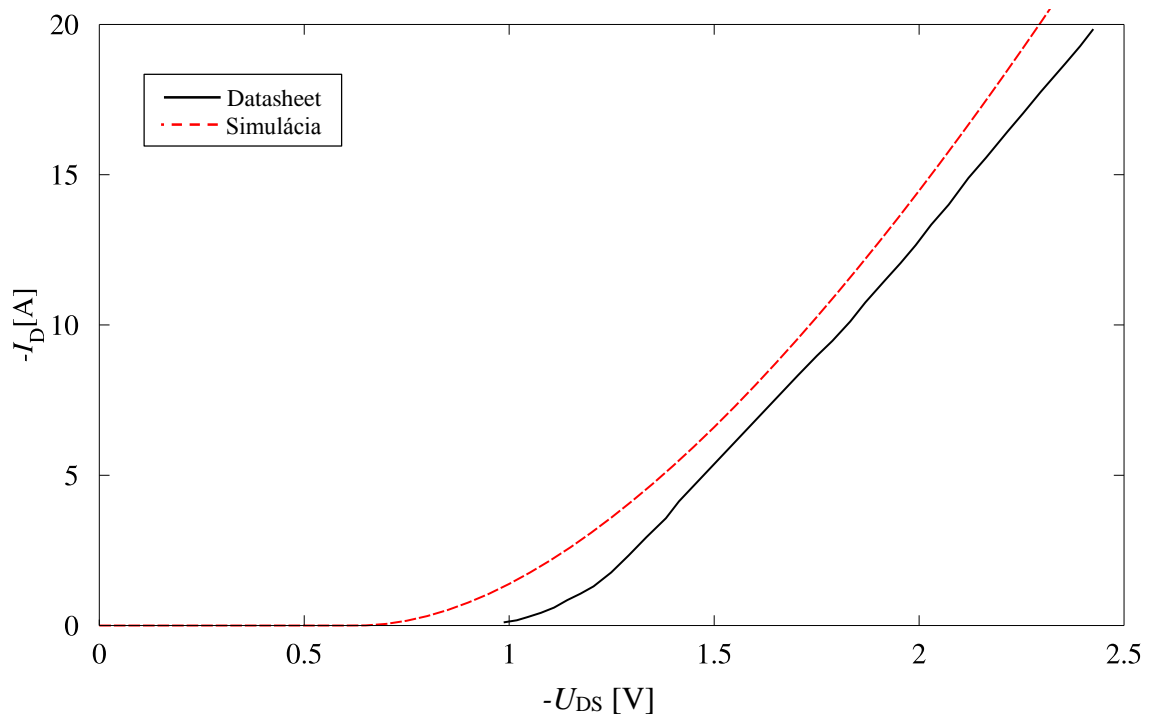
U prenosových charakteristik bol dosiahnuté uspokojivé priblíženie len v prípade NMOS tranzistora FDMC89521L (obr. 16). U prenosovej charakteristiky tranzistora NMOS MSGF2N02EL (obr. 17) a PMOS DMG2305UX (obr. 18) je evidentný posun simulovanej krivky voči krivke z datasheetu po napät'ovej ose, čo možno vysvetliť tým, že v ich datasheete je uvedená prenosová charakteristika získaná meraním iného kusu rovnakého tranzistora, ktorý má v rámci výrobnnej tolerancie iné prahové napätie U_{TH} ako kus, meraním ktorého bola získaná výstupná charakteristika a z ktorej boli optimalizáciou získané parametre modelu tranzistora. Na celkovú odchýlku má taktiež vplyv jednoduchosť modelu LEVEL1.



Obrázok 16 Simulácia prenosovej charakteristiky tranzistora FDMC89521L.

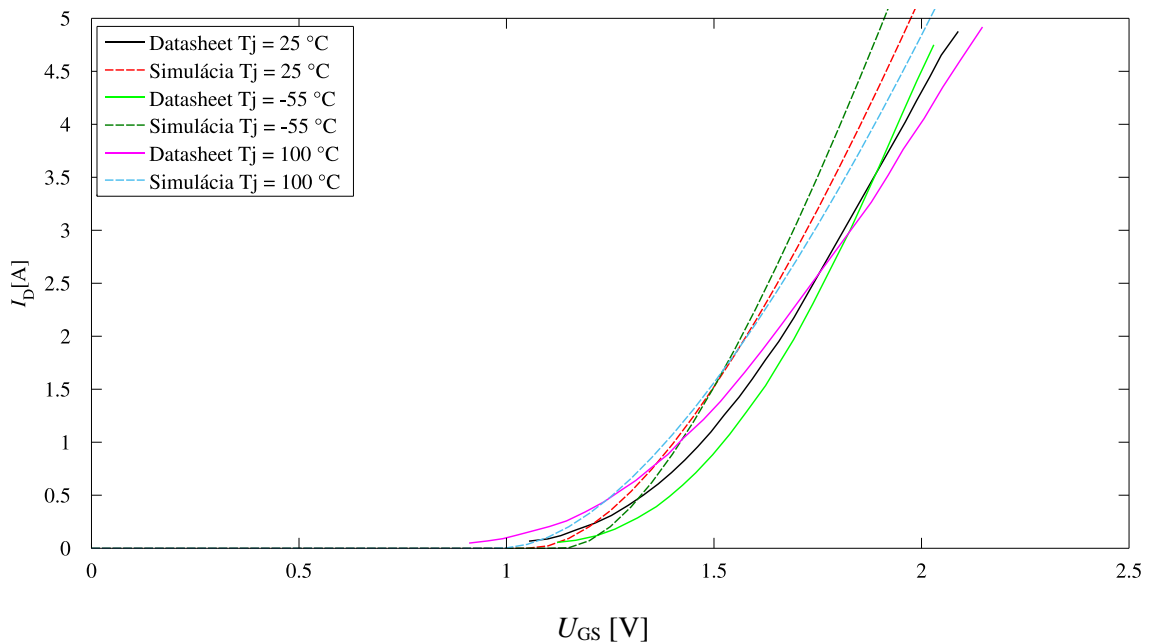


Obrázok 17 Simulácia prenosovej charakteristiky tranzistora MGSF2N02EL.



Obrázok 18 Simulácia prenosovej charakteristiky tranzistora DMG2305UX.

5.3 Prenosové charakteristiky s teplotnou závislosťou



Obrázok 19 Simulácia prenosovej charakteristiky tranzistora MGSF2N02EL s krokovaním teploty.

Overenie vplyvu teploty na prenosovú charakteristiku tranzistora bolo vykonané simuláciou tranzistora MGSF2N02EL (obr. 19). Simuláciou sa potvrdil predpoklad, že

vplyv teploty je u realizovaných modelov tranzistorov zahrnutý nedostatočne, nakoľko program SystemVision neumožňuje špecifikovať pre model LEVEL1 teplotný koeficient prahového napätia $\Delta U_{TH}/\Delta T$ a teplotné koeficienty odporov R_D a R_S .

6 ZÁVER

Úlohou tejto bakalárskej práce bolo preštudovať metódy modelovania tranzistoru MOS, vrátane vplyvu výrobných tolerancií a teploty, a vybranú metódu použiť pre vytvorenie SPICE modelov pre DC analýzu troch konkrétnych tranzistorov pre použitie v programe SystemVision.

Bol zvolený model SPICE LEVEL1 s uvažovaním matematických vzťahov popisujúcich chovanie vnútorného tranzistora a dvoch parazitných javov – modulácia dĺžky kanálu a nenulový odpor oblastí drain a source.

Parametre týchto rovníc (KP , U_{TH} , λ , R_S , R_D) boli získané optimalizačnou metódou v programe Matlab – hľadaním minima účelovej funkcie počítajúcej súčet absolútnych kvadratických odchýlok prúdu I_D , vypočítaného pomocou modelových rovníc, od výrobcami udávaných A-V charakteristík dostupných v datasheetoch daných tranzistorov. S použitím týchto parametrov boli vytvorené 3 samostatné modely v podobe netlistu pre simulátory SPICE, s uvažovaním vplyvu výrobných tolerancií a teploty tak, ako to umožňuje použitý model a program SystemVision.

Simuláciami v programe SystemVision bolo zistené, že realizované modely NMOS tranzistorov sú veľmi presné z hľadiska priblíženia sa simulovanej výstupnej charakteristiky, ku výstupným charakteristikám uvádzaným v datasheetoch. Naopak, simulované výstupné charakteristiky zadaného tranzistora PMOS nezodpovedajú priebehom z jeho datasheetu. Dôvodom môže byť prílišná jednoduchosť použitého modelu, ktorý nepopisuje všetky javy týkajúce sa tohto tranzistora, ale aj možnosť, že údaje v datasheete sú chybné, na základe čoho boli identifikované chybné parametre.

Z hľadiska modelovania vplyvu teploty na vlastnosti tranzistora nie sú realizované modely uspokojivé, nakoľko v modeli LEVEL1 nie je možné špecifikovať teplotné koeficienty všetkých jeho teplotne závislých parametrov, najmä prahového napätia U_{TH} , ktorého teplotný koeficient je dostupný v datasheetoch.

Na druhú stranu je jednoduchosť použitého modelu LEVEL1 v tom, že identifikácia modelových parametrov tranzistora je veľmi rýchla a potrebným vstupom je len zmeraná, resp. v datasheete prítomná výstupná charakteristika

Predpokladom pre ďalšie zvyšovanie presnosti a platnosti realizovaných modelov je každopádne použitie komplexnejšieho modelu, napríklad SPICE LEVEL3, resp. jeho modifikovanú verziu SystemVision LEVEL13, ktorý okrem pokročilejšej technike modelovania prúdu I_D tranzistora obsahuje aj širšie možnosti modelovania teplotných závislostí.

LITERATÚRA

- [1] ARORA, N. *MOSFET Modeling for VLSI Simulation: Theory and Practice*. Singapore: World Scientific Publishing, 2007, 633 s. ISBN 978-981-256-862-5
- [2] LIU, J. J., ORTIZ-CONDE, A., GARCIA-SANCHEZ, F. *Analysis and design of MOSFETs: modeling, simulation and parameter extraction*. Boston, MA: Kluwer Academic Publishers, 1998, xiv, 349 s. ISBN 0-412-14601-0.
- [3] BOUŠEK, J., KOSINA, P., MOJROVÁ, B. *Elektronické součástky* [elektronické skriptum]. Vysoké učení technické, Fakulta elektrotechniky a komunikačních technologií, 2015. 209 s. [cit. 2015-12-14]. Dostupné z: <https://www.vutbr.cz/elearning/mod/resource/view.php?id=309039>
- [4] KLEDROWETZ, V., HÁZE, J. *Návrh analogových integrovaných obvodů* [elektronické skriptum]. Vysoké učení technické, Fakulta elektrotechniky a komunikačních technologií, 2015. 122 s. [cit. 2015-12-14]. Dostupné z: https://www.vutbr.cz/elearning/file.php/148722/Haze_Kledrowetz_BNAO.pdf
- [5] KOLKA, Z. *Počítačové řešení elektronických obvodů* [elektronické skriptum]. Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií. 2007, 196 s. [cit. 2015-12-14]. Dostupné z: <https://moodle.vutbr.cz/file.php/160635/skripta/BREO.pdf>.
- [6] SHICHMAN, H., HODGES, D. A. Modeling and simulation of insulated-gate field-effect transistor switching circuits. *IEEE Journal of Solid-State Circuits* [online]. USA: IEEE, 1968, 3(3): 285-289 [cit. 2015-12-16]. DOI: 10.1109/JSSC.1968.1049902. ISSN 0018-9200. Dostupné z: <https://ieeexplore.ieee.org/iel5/4/22505/01049902.pdf>
- [7] Portál BSIM Group [online]. [cit. 2015-12-14]. Dostupné z: <http://bsim.berkeley.edu/>
- [8] MASSOBRIO, G., ANTOGNETTI, P. *Semiconductor Device Modeling With SPICE*. Second Edition. New York: McGraw-Hill, 1993, 479 s. ISBN 978-0071349550.
- [9] VLADIMIRESCU, A., L. *The Simulation of MOS Integrated Circuit Using SPICE2* [online]. Berkeley, CA: University of California, College of Engineering, 1980, 66 s., [cit. 2016-05-19]. Dostupné z: <http://www.eecs.berkeley.edu/Pubs/TechRpts/1980/ERL-80-7.pdf>
- [10] *SystemVision SPICE Reference, Software Version 5.7*. Wilsonville, OR: Mentor Graphics Corporation, 2010, 367 s., [cit. 2015-12-14]. Dostupné ako súčasť dokumentácie programu SystemVision.
- [11] *Star-Hspice Manual* [online]. Fremont: Avant! Corporation, 1998, 1714 s. [cit. 2015-12-14]. Dostupné z: <http://www.seas.harvard.edu/courses/es154/Star-Hspice.pdf>
- [12] *PSpice A/D Reference Guide*. San Jose: Cadence Design Systems. 2014, 552 s., [cit. 2015-12-14]. Dostupné ako súčasť dokumentácie softwareového balíka Orcad Capture.
- [13] TERRYSSW. *Re: SS, TT, FF corner* [príspevok v diskusním fóre]. V: What are the differences between SS, TT, FF corners? [online]. 06. 02. 2005, 11:09 [cit. 2016-05-18]. Dostupné z: <http://www.edaboard.com/thread31030.html#post143725>
- [14] Fairchild Semiconductor, „Dual N-Channel PowerTrench® MOSFET“, FDMC89521L datasheet, Júl 2013 [online]. [cit. 2015-12-16]. Dostupné z: <https://www.fairchildsemi.com/datasheets/FD/FDMC89521L.pdf>

- [15] ON Semiconductor, „*Power MOSFET*“, MGSF2N02EL datasheet, Január 2014, Rev. 4. [online]. [cit. 2016-05-25]. Dostupné z:
http://www.onsemi.com/pub_link/Collateral/MGSF2N02EL-D.PDF
- [16] Diodes Incorporated, „*P-CHANNEL ENHANCEMENT MODE MOSFET*“, DMG2305UX datasheet, Apríl 2016, Rev. 5. [online]. [cit. 2016-05-25]. Dostupné z:
http://www.diodes.com/_files/datasheets/DMG2305UX.pdf
- [17] ROHATGI, A. *WebPlotDigitizer* [software]. Verzia: 3.8 [cit. 2016-03-05]. Dostupné z:
<http://arohatgi.info/WebPlotDigitizer>

ZOZNAM SYMBOLOV, VELIČÍN, SKRATIEK

I_D	Elektrický prúd drain prechádzajúci tranzistorom.
U_{BS}	Napätie medzi bulk a source.
U_{GS}	Napätie medzi gate a source vnútorného tranzistora.
U_{DS}	Napätie medzi drain a source vnútorného tranzistora.
U_{DSsat}	Saturačné napätie tranzistora.
U_G	Napätie prítomné na vonkajšom termináli gate.
U_D	Napätie prítomné na vonkajšom termináli drain.
U_{TH}	Prahové napätie tranzistora.
U_{T0}	Prahové napätie tranzistora pri $U_{BS} = 0$ V.
U_{FB}	Flat-band napätie.
Φ_p	potenciál substrátu.
μ_0	Pohyblivosť nosičov náboja.
C_{ox}	Kapacita izolačného oxidu.
KP	Transkonduktančný parameter.
W	Šírka kanálu tranzistora.
L	Dĺžka kanálu tranzistora.
N_A	Koncentrácia dopantu.
n_i	Intrinzičná koncentrácia nosičov.
X_j	Hĺbka pn prechodu.
v_{max}	Maximálna rýchlosť nosičov.
γ	Body-effect parameter.
λ	Parameter modulácie dĺžky kanálu.
δ	Parameter efektu úzkeho kanála.
η	Parameter závislosti U_{TH} na U_{DS} .
θ	Parameter modulácie pohyblivosti.
K	Činiteľ saturačného poľa.
R_S	Odpor oblasti source.
R_D	Odpor oblasti drain.
m	Teplotný exponent pohyblivosti.

T	Aktuálna teplota.
T_0	Nominálna teplota.
E_p	Laterálne elektrické pole.
F_B	Koeficient Taylorovho rozvoja náboja substrátu.
F_s	Člen vyjadrujúci efekt krátkeho kanála.
F_n	Člen vyjadrujúci efekt úzkeho kanála.
MOSFET	Tranzistor riadený poľom s hradlovou oxidovou vrstvou.
CMOS	Technológia Complementary Metal Oxide Semiconductor.
NMOS	MOS tranzistor s kanálom vodivosti typu n.
PMOS	MOS tranzistor s kanálom vodivosti typu p.
IGFET	Tranzistor riadený poľom s izolovaným hradlo.
SPICE	S imulation P rogram with I ntegrated C ircuit E mphasis.

A ZDROJOVÉ KÓDY MATLAB

A.1 optimalizacia.m

```
%data z datasheetu
data = load('MGSF2N02EL.txt');
N = size(data,1);

%pociatocny odhad
M0(1) = 13;           %KP
M0(2) = 0.7;         %VT0
M0(3) = log(0.02);   %LAMBDA
M0(4) = log(0.010);  %ln(RS)
M0(5) = log(0.010);  %ln(RD)

[M,F] = fminsearch('errorI',M0,options,data);

%zobrazenie
PlotI(data,M);
```

A.2 errorI.m

```
function [e] = errorI(M,data)

e = 0;
N = size(data,1);

Vd = data(:,1);
Id = data(:,2);
Vg = data(:,3);

KP = M(1);
VT0 = M(2);
LAMBDA = exp(M(3));
RS = exp(M(4));
RD = exp(M(5));

Vds = Vd - Id.*(RS+RD);
Vgs = Vg - Id.*RS;

for i = 1:N
    if Vds(i) < (Vgs(i)-VT0)           %linearna oblast
        I = KP*(Vgs(i) - VT0 - (Vds(i)/2))*Vds(i)*(1+LAMBDA*Vds(i));
        abs = I - Id(i);
        e = e + (abs^2);
    else                               %saturacna oblast
        I = (KP/2)*((Vgs(i) - VT0)^2)*(1+LAMBDA*Vds(i));
        abs = I - Id(i);
        e = e + (abs^2);
    end
end

end
```

B MODELY TRANZISTOROV SPICE

```
.SUBCKT MGSF2N02EL 1 2 3
M1 1 2 3 3 mosfet
.MODEL mosfet NMOS (
+ KP=14.41
+ VTO=1.054 dev/gauss=0.17
+ LAMBDA=0.054
+ RS=49.188m dev/gauss=3.33m
+ RD=2.503m )
.ENDS

.SUBCKT FDMC89521L 1 2 3
M1 1 2 3 3 mosfet
.MODEL mosfet NMOS (
+ KP=59.5
+ VTO=2.738 dev/gauss=0.33
+ LAMBDA=0.051
+ RS=10.722m dev/gauss=2m
+ RD=1.554e-17 )
.ENDS

.SUBCKT DMG2305UX 1 2 3
M1 1 2 3 3 mosfet
.MODEL mosfet PMOS (
+ KP=22.03
+ VTO=-0.63 dev/gauss=0.13
+ LAMBDA=0.01
+ RS=17.23m dev/gauss=4m
+ RD=12.27m )
.ENDS
```