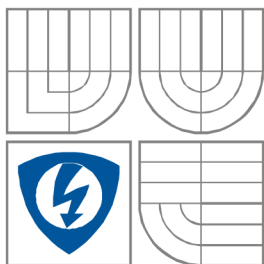


VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ
BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH
TECHNOLOGIÍ
ÚSTAV RADIOELEKTRONIKY

FACULTY OF ELECTRICAL ENGINEERING AND
COMMUNICATION
DEPARTMENT OF RADIO ELECTRONICS

Funkční generátor s DDS

DDS waveform generator

BAKALÁŘSKÁ PRÁCE
BACHELOR'S THESIS

AUTOR PRÁCE
AUTHOR

David Čada

VEDOUCÍ PRÁCE
SUPERVISOR

doc. Ing. JIŘÍ ŠEBESTA, Ph.D.

BRNO, 2013

VLOŽIT ORIGINAL ZADÁNÍ

(při odevzdávání více úzavěrečné práce, obsahuje originál zadání jen jedna z nich, ostatní obsahují pouze jeho okopírovanou kopii)

ABSTRAKT

Tato práce se věnuje návrhu a realizaci generátoru průběhů s přímou číslicovou syntézou. Řeší hardwarovou i softwarovou realizaci kompletního generátoru průběhů sinus, trojúhelník, obdélník, obdélník s nastavitelnou střídou, pulsně šířková modulace, frekvenční klíčování, puls, lineární rozmítání, logaritmické rozmítání a odesílání sériových dat po SPI sběrnici. Dále je v práci řešen komunikační interface využívající rotační enkodér a tlačítkovou klávesnici a zobrazení všech parametrů na displayi LCD.

KLÍČOVÁ SLOVA

Digitální syntéza, generátor průběhů, rekonstrukční filtr

ABSTRACT

This project deals with design and realization of the function generator using a direct digital synthesis. This work solves hardware and software of the function generator, which is capable to generate following shapes: sine, triangle, square with variable duty cycle, pulse width modulation, frequency shift keying, pulse, linear frequency sweeping, logarithmic frequency sweeping, and programable signals of a serial peripheral interface.

KEYWORDS

Digital synthesis, function generator, reconstruction filter

ČADA, D. Funkční generátor s DDS Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií. Ústav radioelektroniky, 2013. 36 s., 15 s. příloh. Bakalářská práce. Vedoucí práce: doc. Ing. Jiří Šebesta, Ph.D.

PROHLÁŠENÍ

Prohlašuji, že svou bakalářskou práci na téma Funkční generátor s DDS jsem vypracoval samostatně pod vedením vedoucího bakalářské práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené bakalářské práce dále prohlašuji, že v souvislosti s vytvořením této bakalářské práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a/nebo majetkových a jsem si plně vědom následků porušení ustanovení § 11 a následujících zákona č. 121/2000 Sb., o právu autorském, o právech souvisejících s právem autorským a o změně některých zákonů (autorský zákon), ve znění pozdějších předpisů, včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. Díl 4 Trestního zákoníku č. 40/2009 Sb.

V Brně dne

.....

(podpis autora)

PODĚKOVÁNÍ

Děkuji vedoucímu bakalářské práce doc. Ing. Jiří Šebesta, Ph.D. za účinnou metodickou, pedagogickou a odbornou pomoc a další cenné rady při zpracování mé bakalářské práce.

V Brně dne

.....

(podpis autora)

Obsah

Úvod.....	1
1. Teorie digitální syntézy.....	2
1.1 Princip digitální syntézy.....	2
1.2 Moderní zapojení digitální syntézy.....	3
1.3 Rekonstrukční filtr digitálního syntezátoru.....	5
2. Návrh generátoru.....	6
2.1 Požadavky na generátor průběhů.....	6
2.2 Popis blokového schématu generátoru.....	6
2.3 Výběr obvodu digitální syntézy.....	8
2.4 Výběr zesilovačů.....	8
2.5 Výběr komparátoru.....	8
2.6 Výběr řídicího mikrokontroléru.....	8
2.7 Návrh digitální části.....	9
2.8 Obvod digitální syntézy.....	10
2.9 Napěťové zesilovače.....	12
2.10 Generování obdélníkového signálu.....	12
2.11 Atenuátor.....	14
2.12 Koncový zesilovač.....	15
2.13 Rekonstrukční filtr.....	17
2.14 Napájecí zdroj.....	19
2.15 Návrhy plošných spojů.....	20
2.16 Návrh software a ovládání generátoru.....	20
3. Realizace generátoru a měření.....	24
3.1 Mechanické uspořádání.....	24
3.2 Měření vlastností generátoru.....	24
4. Závěr.....	32
Literatura.....	34

Seznam použitých zkratek.....	35
Seznam příloh.....	36

Seznam obrázků

Obr. 1.1	Blokové schéma zjednodušeného zapojení digitální syntézy.....	2
Obr. 1.2	Blokové schéma moderního obvodu digitální syntézy.....	3
Obr. 1.3	Zjednodušená tabulka funkce sinus.....	4
Obr. 1.4	Spektrum signálu na výstupu DDS obvodu.....	5
Obr. 2.3	Blokové schéma DDS generátorů průběhů.....	7
Obr. 2.4	Zapojení atenuátoru.....	14
Obr. 2.5	Zapojení rekonstrukčního filtru použitého v atenuátoru.....	18
Obr. 2.6	Simulace frekvenční charakteristiky rekonstrukčního filtru.....	19
Obr. 2.7	Vývojový diagram programu DDS generátoru.....	23
Obr. 3.1	Modulová frekvenční charakteristika DDS generátoru.....	25
Obr. 3.2	Frekvenční spektrum DDS generátoru při 1kHz.....	26
Obr. 3.3	Frekvenční spektrum DDS generátoru při 100kHz.....	26
Obr. 3.4	Frekvenční spektrum DDS generátoru při 1MHz.....	26
Obr. 3.5	Frekvenční spektrum DDS generátoru při 5MHz.....	27
Obr. 3.6	Frekvenční spektrum DDS generátoru při 15MHz.....	27
Obr. 3.7	Náběžná hrana obdélníku.....	27
Obr. 3.8	Lineární frekvenční rozmítání.....	28
Obr. 3.9	Logaritmické frekvenční rozmítání.....	29
Obr. 3.10	Sinusový průběh.....	29
Obr. 3.11	Frekvenční klíčování.....	29
Obr. 3.12	Trojúhelníkový signál s ofsetem.....	30
Obr. 3.13	Obdélníkový signál se střídou 20%.....	30
Obr. 3.14	Pulsně šířková modulace.....	30
Obr. 3.15	Frekvenční modulace.....	31
Obr. 3.16	Spektrum frekvenční modulace.....	31
Obr. 3.17	Emulovaná SPI komunikace.....	31

Seznam tabulek

Tab. 2.1: Kombinace rezistorů pro složení hodnot, jež nejsou běžně vyráběny 14

Úvod

Generátor průběhů patří bezesporu mezi jednu z nejdůležitějších součástí každého měřicího pracoviště. Výrazně pomáhá při vývoji elektronických obvodů a při případné opravě elektronických zařízení. S postupem času byly na generátory signálů kladeny neustále větší nároky a to především na nízké zkreslení, velký kmitočtový rozsah, možnosti generování speciálních průběhů a snadné a rychlé přeladování.

Starší analogové signálové generátory pokrývající kmitočtový rozsah přibližně do 10 MHz, byly založeny na Wienově článku. Jejich zkreslení dosahovalo velmi dobrých hodnot, avšak možnosti přeladění nebyly příliš dobré. Generátory obsahovaly několik kmitočtových rozsahů, které bylo nutné přepínat. Spodní kmitočet býval obvykle omezen desítkami Hz. Stabilita kmitočtu generátoru byla velmi závislá na kvalitě RC členů a ve srovnání s moderními generátory nebyla příliš dobrá. Určitého vylepšení bylo dosaženo přidáním fázového závěsu, jehož kmitočet byl řízen krystalem. Schopnosti generátoru z hlediska přeladění však zůstaly nezměněny a generátor proto nebylo možné rozmitat ve velkém kmitočtovém rozsahu.

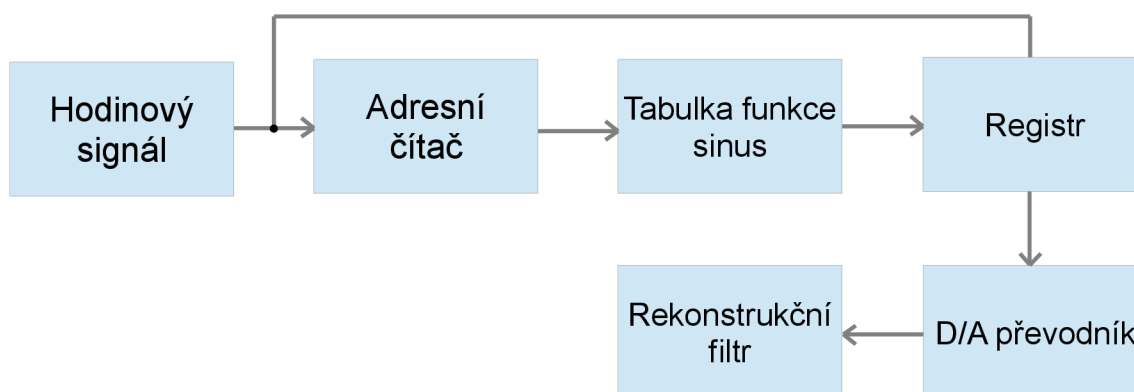
Vylepšení možností rozmitání generátorů přinesly generátory využívající tvarovací diodovou matici, na které byl vytvarován sinusový průběh z průběhu trojúhelníkového. V generátoru byl obvykle použit napětím řízený oscilátor s fázovým závěsem a to vše řízené mikrokontrolérem. Výstupem z generátoru byl obdélníkový průběh, trojúhelníkový průběh z RC čelenu napětím řízeného oscilátoru a sinusový průběh vytvarovaný z průběhu trojúhelníku. Nejznámější ze skupiny obvodů pro tyto generátory jsou obvody MAX038 a XR2206. Problémem těchto generátorů je jejich zkreslení. V katalogových listech obvodů je uváděno zkreslení sinusového průběhu dosahující hodnoty přibližně 0,5%. Tato hodnota zkreslení sice nepatří mezi nejlepší ale stále ve většině měřených zařízení nevádí. Větším problémem je přechodové zkreslení, které vytváří diodová matice v amplitudě průběhu. Přechodové zkreslení působí při měření například zesilovačů velmi rušivě.

Nejlepších výsledků dosahují dnes generátory průběhů využívající přímou digitální syntézu. Mají velmi malé zkreslení, vysokou stabilitu kmitočtu, velmi snadné a rychlé přeladění, jednoduché ovládání, malé rozměry a relativně nízkou cenu. Digitální syntéza vytváří výstupní průběh pomocí D/A převodníku a paměti ROM, ve které jsou uloženy parametry požadované funkce. Kmitočet digitální syntézy je odvozen z krystalového oscilátoru, což zaručuje vysokou stabilitu výstupního kmitočtu. Tato práce si klade za cíl najít vhodný obvod digitální syntézy a zkonstruovat s ním generátor průběhů včetně ovládací jednotky a kompletní analogové části. Následně otestovat a přeměřit všechny důležité parametry generátoru.

1. Teorie digitální syntézy

1.1 Princip digitální syntézy

Základní princip digitální syntézy je na Obr. 1.1. Jedná se o zjednodušený model obvodu digitální syntézy. Adresní čítač je inkrementován hodinovým signálem o konstantním kmitočtu. Jeho hodnota je odesílána do tabulky funkce sinus (nebo jinou požadovanou funkci), která je tvořena pamětí typu ROM. V tabulce funkce sinus jsou uloženy digitální hodnoty napětí nebo proudu jedné periody v jednotlivých fázích. Tyto hodnoty jsou postupně vyčítány a odesílány do registru, odkud jsou odesílány na D/A převodník, který jednotlivé vzorky převede na napětí. Následující rekonstrukční filtr provede odstranění zrcadlových kmitočtů a nežádoucích produktů digitální syntézy.



Obr. 1.1 Blokové schéma zjednodušeného zapojení digitální syntézy

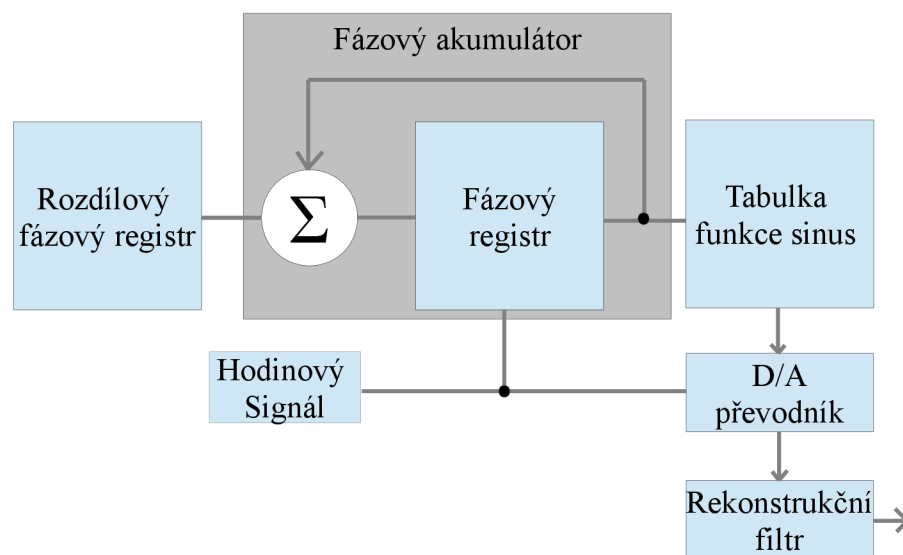
Při digitální syntéze je nutné zvážit veškerou problematiku spojenou s tímto systémem. Výstupní hodnoty D/A převodníku jsou vždy zaokrouhleny na nejbližší binární hodnotu paměti, a proto dochází k tzv kvantizačnímu šumu, který se negativně podílí na kvalitě výstupního signálu. Kvantizační šum klesá s rostoucím počtem bitů D/A převodníku. Dále na výstupu D/A převodníku vzniká zrcadlový kmitočet, s nímž je spojena problematika rekonstrukčního filtru, jehož účelem je tento zrcadlový kmitočet odstranit.

Pro moderní obvody digitální syntézy není zapojení podle Obr 1.1 používáno, jelikož není dostatečně flexibilní. Jeho výstupní kmitočet by bylo možné měnit buďto změnou kmitočtu hodinového signálu, nebo změnou hodnot v tabulce funkce sinus. Obě tyto možnosti by měly negativní vliv na vlastnosti výsledného zapojení. V případě, že by bylo vyžadováno velké přeladění, by bylo nutné mít tabulku funkce sinus uloženou ve značně rozměrné paměti. S vyšší kmitočtem by docházelo ke zhoršování rozlišení a paměť by byla zcela zbytečně zaplňována opakujícími se periodami funkce. Změnou

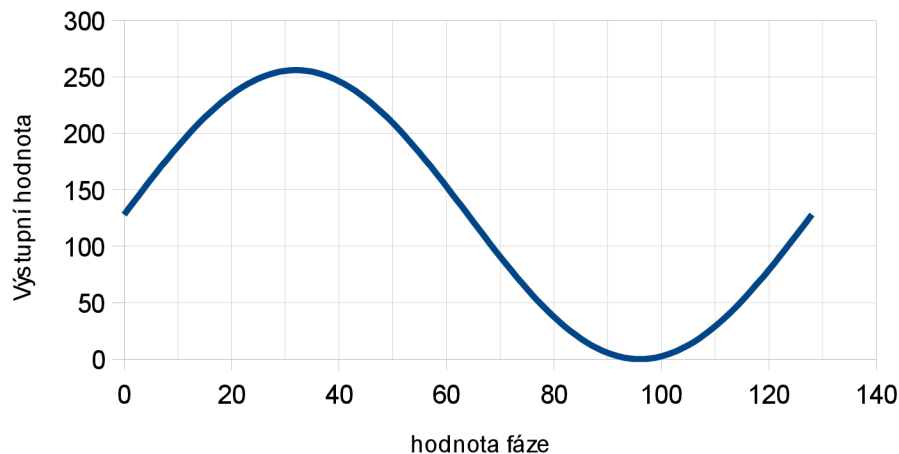
kmitočtu hodinového signálu by docházelo k posunům zrcadlových kmitočtů a byla by tak znemožněna možnost zrcadlové kmitočty odfiltrvat rekonstrukčním filtrem s pevnou frekvenční charakteristikou.

1.2 Moderní zapojení digitální syntézy

Jak již bylo řečeno, zapojení podle Obr 1.1 disponuje značnými nevýhodami v možnosti přeladění a proto není používáno. Moderní obvody digitální syntézy používají praktičtější zapojení podle Obr 1.2. Základem obvodu je Fázový akumulátor, k němuž je přičítána každý strojový cyklus binární hodnota rozdílového fázového registru. Binární hodnota fázového akumulátoru je tak neustále lineárně zvyšována dokud nedojde k přetečení. Po přetečení zůstává ve fázovém akumulátoru pouze zbytek po přetečení, k němuž je opět přičítána hodnota rozdílového fázového registru. Hodnota fázového akumulátoru je odesílána do tabulky funkce sinus, kde dochází k vyčítání hodnot v jednotlivých fázích periody, která odpovídá délce periody přetečení fázového registru.



Obr. 1.2 Blokové schéma moderního obvodu digitální syntézy



Obr. 1.3 Zjednodušená tabulka funkce sinus

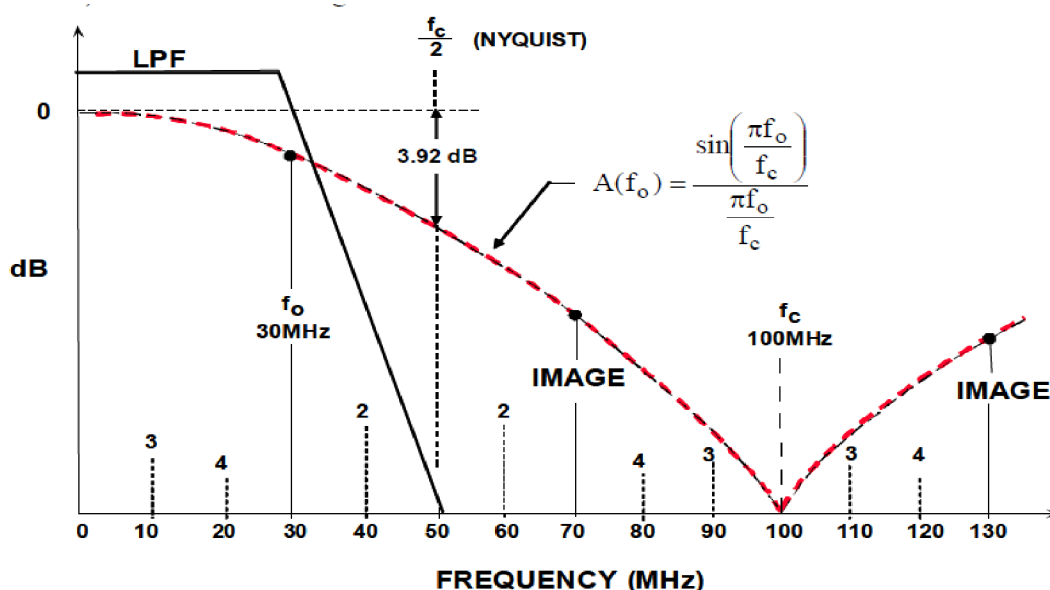
Obr. 1.3 reprezentuje zjednodušenou tabulku funkce sinus s osmibitovým rozlišením, délka tabulky je 128 bodů. Pokud by byla do rozdílového fázového registru umístěna hodnota 1, bude docházet k inkrementaci fázového akumulátoru o velikosti 128 po hodnotě 1. V případě že by měl hodinový kmitočet frekvenci 100 Hz znamená to, že bude docházet k inkrementaci fázového akumulátoru o délce 128 každých 10 ms. K přetečení tedy dojde po naplnění fázového akumulátoru které bude trvat 1,28 s. Po filtraci výstupu D/A převodníku by byl na výstupu získán sinusový signál o periodě 1,28 s což odpovídá kmitočtu 0,78125 Hz. V případě zvýšení hodnoty v rozdílovém fázovém registru na 2, vzrostla by se rychlost inkrementace fázového akumulátoru dvojnásobně, tudíž by byl získán dvojnásobně vyšší kmitočet. Výstupní kmitočet digitálního syntezátoru je tedy udáván vztahem 1.1,

$$f_o = \frac{M \cdot f_c}{2^n} [Hz] \quad (1.1)$$

kde M je obsah rozdílového fázového registru, f_c frekvence hodinového signálu v Hz a n symbolizující bitové rozlišení, v našem případě 7 bitů. V reálných systémech je používáno rozlišení daleko vyšší, obvykle 24 až 32 bitů.

1.3 Rekonstrukční filtr digitálního syntezátoru

Omezením výstupu digitálního syntezátoru je splnění vzorkovacího teorému, který říká že výstupní kmitočet musí být nižší než polovina vzorkovacího kmitočtu. V případě, že není tato podmínka dodržena, bude docházet k aliasingu. Vzhledem k tomu, že se jedná o vzorkovaný systém, dochází zde k periodizaci spektra a ve frekvenčním spektru se objevují periodicky se opakující obrazy základního kmitočtu. Obrazy jsou zrcadlově symetrické podle Nyquistova kmitočtu, který odpovídá polovině vzorkovacího kmitočtu viz obr.



Obr. 1.4 Spektrum signálu na výstupu DDS obvodu (převzato z [3])

Z tohoto důvodu je nutno provést filtraci výstupního signálu převodníku a odstranit tak nechtěné harmonické kmitočty. Obvyklým způsobem je použití filtru typu dolní propust. Tento filtr provede potlačení všech vyšších harmonických. Úroveň potlačení závisí na kvalitě filtru. Ideální filtr by měl mít přenos pouze v pásmu do Nyquistova kmitočtu. Ideální filtr však nelze realizovat a proto je nutné počítat se strmostí filtru a průnikem zrcadlových kmitočtů v nepropustném pásmu. Kromě zrcadlových kmitočtů se však na výstupu objevují další kmitočty jenž jsou násobkem základního kmitočtu, které jsou opět zrcadleny podle Nyquistova kmitočtu a pronikají tak i do pásma propustnosti. Z tohoto důvodu je nelze rekonstrukčním filtrem odstranit. Jejich amplituda je však malá ve srovnání s amplitudou základního kmitočtu. Z těchto skutečností vyplývá, že rekonstrukční filtr má zásadní vliv na kvalitu výstupního signálu a jeho čistotu. Dalším velice důležitým faktorem je vzorkovací kmitočet, jenž by měl být v ideálním případě co nejvyšší. S vyšším vzorkovacím kmitočtem tak narůstá i vzdálenost kmitočtu základního od svého obrazu.

2.Návrh generátoru

2.1 Požadavky na generátor průběhů

Požadovaný generátor má být schopný generovat základní průběhy sinus, trojúhelník, obdélník s nastavitelnou střídou, pulsně šířkovou modulaci. Dále bude schopen základní průběhy rozmítat jak lineárně tak logaritmicky, provádět frekvenční klíčování, frekvenční modulaci, vytvářet logické pulsy kombinované s frekvenčním klíčováním a emulovat SPI komunikaci na svém výstupu.

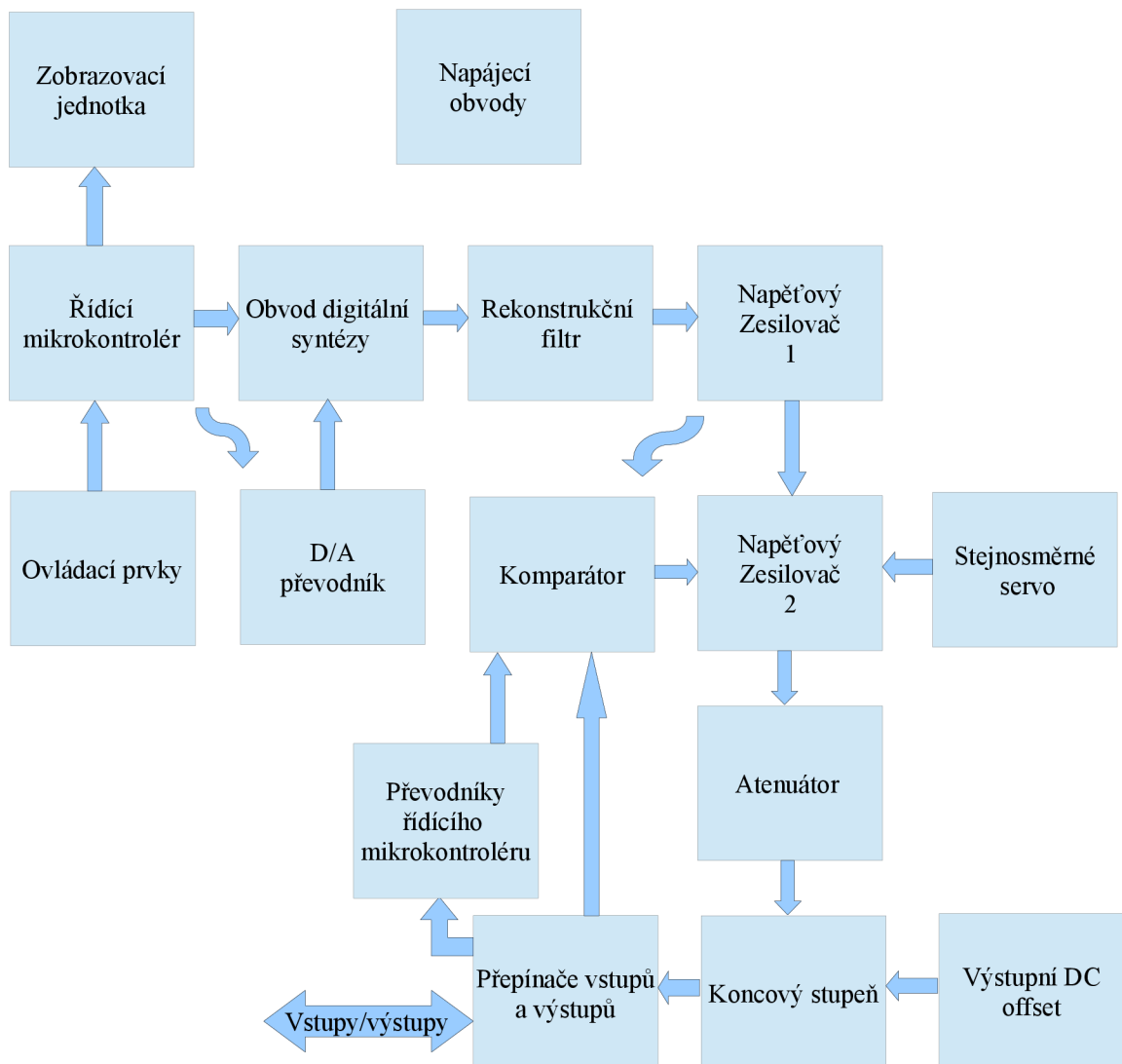
Předpokládaný maximální frekvenční rozsah generátoru je 15 MHz výstupní napětí generátoru 20 V_{pp} bez zátěže, výstupní impedance generátoru 50 Ω. Vstup pro FM a PWM modulaci, klíčování. Analogový výstup a logický výstup s nastavitelnou velikostí napětí pro 5 V a 3,3 V logiku.

Ovládání generátoru bude probíhat pomocí 2 prvků, a to tlačítkové klávesnice a rotačního enkodéru, který by měl umožnit snadnější a maximálně možně plynulé přeladování, kterým disponovaly analogové generátory průběhů. Veškeré parametry funkce budou zobrazovány na alfanumerickém LCD displayi 4x16znaků s podsvícením.

2.2 Popis blokového schématu generátoru

Základní blokové schéma funkčního generátoru s digitální syntézou je vyobrazeno na Obr. 2.1 Jako terminál pro ovládání celého zařízení slouží ovládací prvky které jsou tvořeny tlačítkovou klávesnicí a rotačním enkodérem. Ovládací prvky jsou snímány řídicím mikrokontrolérem zobrazujícím aktuální hodnoty, funkce a stav funkčního generátoru. Řídicí mikrokontrolér odesílá požadavky operátora do obvodu digitální syntézy, D/A převodníku a zároveň konfiguruje stav vstupních a výstupních analogově digitálních terminálů. Obvod digitální syntézy slouží k vytváření analogových průběhů sinus nebo trojúhelník. Amplituda těchto signálů je řízena pomocí D/A převodníku do něhož přichází instrukce z řídicího mikrokontroléru. Následuje rekonstrukční filtr který se stará o odstranění zrcadlových kmitočtů na výstupu obvodu digitální syntézy. Výstup rekonstrukčního filtru je zesílen na dostatečnou úroveň, která se pohybuje v nižších jednotkách V_{pp}. Výstup napěťového zesilovače 1 se dále přepíná mezi komparátorem a a napěťovým zesilovačem 2. V případě, že je na výstupu požadován obdélníkový průběh s nastavitelnou střídou nebo PWM modulace, je obvodem digitální syntézy generován trojúhelníkový signál. V případě požadované PWM modulace je na druhý vstup komparátoru připojen z přepínače vstupů a výstupu analogový signál. Obdélníkový signál s měnitelnou střídou je vytvářen opět pomocí trojúhelníkového průběhu, zatímco na druhý vstup je přiveden výstup z převodníků řídicího mikrokontroléru. Regulace výstupního napětí komparátoru probíhá pomocí změny napájecího napětí rezistoru v otevřeném kolektoru. Napětí je měněno pomocí vnějšího D/A převodníku, který sloužil k řízení výstupního napětí digitálního syntezátoru. Na vstup napěťového zesilovače 2 je přiváděno napětí ze zesilovače 1 nebo z výstupu komparátoru. V tomto zesilovači kromě napěťového zesílení probíhá odstraňování stejnosměrného offsetu pomocí stejnosměrného serva, který mohl vzniknout na úseku mezi obvodem digitální syntézy a napěťovým zesilovačem 2. Za zesilovačem 2 následuje atenuátor s útlumem 0 dB, 20 dB, 40 dB a 60 dB sloužící ke zvětšení

rozlišení nižších napětí. Napětí z atenuátoru je odesíláno do koncového stupně, kde je signál zesílen jak napěťově tak proudově. Blok „Výstupní DC offset“ obsahuje D/A převodník mikrokontroléru a umožňuje přičíst k výstupnímu napětí koncového stupně stejnosměrnou hodnotu. Následující přepínače vstupů a výstupů obsahují možnosti odpojení výstupů generátoru a připojení vstupů generátoru k blokům, kde je vstupní signál vyžadován. Napájecí obvody obsahují zdroj a stabilizátory napětí a jeho výstupy jsou přivedeny do všech bloků kromě rekonstrukčního filtru.



Obr. 2.1 Blokové schéma DDS generátorů průběhů

2.3 Výběr obvodu digitální syntézy

Na obvod digitální syntézy byly kladeny požadavky na výstupní frekvenční rozsah do 15 MHz, generování průběhů sinus, trojúhelník, možnost klíčování, nastavení výstupního napětí a jednoduché ovládání.

Vybrán byl obvod AD9834 [8] firmy Analog Devices jehož hodinový kmitočet dosahuje hodnoty 75 MHz s rozlišením 10 bitů. Generátor obsahuje symetrický výstup a

jeho výstupní napětí se dá snadno měnit pomocí proudu odebíraného z pinu FS_ADJUST. Ovládání probíhá po sběrnici SPI. Obvod obsahuje interní referenci.

2.4 Výběr zesilovačů

Napěťové zesilovače pro tento typ generátoru musí zvládat práci jak se stejnosměrným signálem tak se signálem v rozsahu minimálně do 20 MHz s dostatečným zesílením malým stejnosměrným ofsetem a malým zkreslením.

Pro tento účel byly vybrány dva trojnásobné operační videozesilovače ADA4861-3 [13] s šířkou pásma 730 MHz s poklesem -3 dB a rychlostí přeběhu 625 V/us. Důvodem vybrání vícenásobného zesilovače byla možnost rozložit napěťové zesílení do několika stupňů a tím dosáhnout větší šířky pásma.

Na výkonový koncový zesilovač jsou kladeny požadavky podobné jako na napěťový s tím rozdílem, že koncový zesilovač musí dodat zároveň také dostatečně velký proud.

Jako koncový zesilovač byl vybrán výkonový operační zesilovač AD811 [11] s rychlostí přeběhu 2500 V/us a výstupním proudem 100 mA. Pouzdro zesilovače bylo zvoleno DIL8 z důvodu lepšího odvodu tepla.

2.5 Výběr komparátoru

Napěťový komparátor bude v generátoru sloužit jako zdroj PWM signálu případně obdélníkového signálu. Je u něj požadováno malé vstupní ofsetové napětí a vysoká rychlost.

Obvod AD8561 [10] splňoval veškeré požadavky pro použití v tomto zapojení. Jeho maximální ofsetové napětí dosahuje 7 mV. Náběžná a sestupná hrana komparátoru dosahuje časů menších než 8 ns

2.6 Výběr řídicího mikrokontroléru

Jako řídicí mikrokontrolér byl vybrán osmibitový mikrokontrolér PIC18F87j10 [6] disponující všemi potřebnými periferiemi jako jsou SPI, interní PWM moduly, A/D převodník. Zároveň disponuje dostatečným výkonem k řízení funkčního generátoru.

2.7 Návrh digitální části

O řízení celého funkčního generátoru se stará mikropočítač PIC18F87J10. Programovací konektor je označen JP1 a jeho piny připojeny na příslušné programovací vstupy. MCLR pin je ošetřen resetovacím RC obvodem a je tvořen článkem R_{85} C_{47} . Prioritní přístup k MCLR pinu má sériový programátor a je zajištěn rezistorem R_{84} . Instrukce pro mikropočítač jsou přiváděny jak rotačním enkodérem s integrovaným tlačítkem, tak pomocí tlačítkové klávesnice s dvaceti mikrospínači. Rotační enkodér byl připojen na port RJ. Nejnižší 2 bity portu J, RJ0 a RJ2, byly použity pro snímání

polohy rotační části enkodéru. Bit RJ2 byl použit pro integrované tlačítko enkodéru. Samotný enkodér je připojen pomocí 5pin konektoru „ENKODER“, který zároveň slouží jako napájení pull-up rezistorů. Tlačítková klávesnice je připojena přes dvojici 12pin konektorů označených TLACITKA1 a TLACITKA2. V případě stisknutí tlačítka dojde k propojení příslušného pinu 1-10 s piny 11, 12, které jsou připojeny přes pull-down rezistor na zem. Při skenování klávesnice posílá mikrokontrolér po čtyřbitové sběrnici do BCD dekodéru 4028 IC7 binární hodnoty 0-9. Pokud během tohoto skenování dojde k detekci napětí na pinech 11 a 12, znamená to, že tlačítko jemuž odpovídá daná binární hodnota, bylo stisknuto. Logická hodnota 0 je udržována při nestisknutém tlačítku pomocí rezistoru R_{12} . Hodnota rezistoru R_{12} byla zvolena 10 k Ω . Důvodem pro zvolení takto vysoké hodnoty odporu bylo omezení proudu tekoucím sepnutým tlačítkem, který má značný vliv na životnost. RC člen R_{14} C_{17} nejspíš nebude osazen a rezistor R_{14} bude nahrazen nulovým rezistorem. Pokud by však vnikalo rušení do plochého kabelu, které by způsobovalo falešnou detekci sepnutí tlačítka, bude pomocí R_{15} a C_{17} vytvořen RC člen jehož účelem bude tomuto rušení zabránit. Ochrana proti zákmitům tlačítek bude řešena pomocí softwaru.

Řízení relé probíhá taktéž po čtyřbitové sběrnici. Data jsou odesílána do logických obvodů 4076 IC8, IC9 jenž jsou zapojeny jako čtyřbitový registr. V případě, že je požadována změna stavu relé, dojde k odeslání dat na čtyřbitovou sběrnici a následně bude poslán jeden hodinový cyklus na pin 7 označený CLK. Při zapnutí celého zařízení dojde k resetu obou logických obvodů za pomoci rezistoru R_{78} a C_{31} . Výstupy z těchto logických obvodů jsou připojeny přes rezistory 10 k Ω do bází tranzistorů řídících příslušná relé. Při hodnotě rezistoru 10k Ω vzniká na rezistorech úbytek přibližně 4 V, který způsobí proud 0,4 mA. Tranzistory bude spínán proud o maximální hodnotě 40 mA. Vzhledem k jejich zesílení vyššímu jak 250, bude tranzistor uveden proudem 0,4 mA do saturace, která je pro účel spínání relé vyžadována. Cívky relé jsou připojeny do kolektorů tranzistorů a jsou napájeny z napětí 5 V společného pro logické obvody. Každé cívce relé byla přiřazena ochranná dioda. Při rozepínání má cívka tendenci zachovávat proud a hrozilo by proražení tranzistorů. S diodou přidanou paralelně k cívce relé dojde k uzavření proudového okruhu přes diodu, a energie uložená v cívce se promění v teplo na vnitřním odporu cívky relé a na diodě.

Zobrazovací LCD display 16x4 disponuje standardním řadičem HD44780a je připojen pouze čtyřbitově. Zbývající 4 bity jsou zapojeny na nulový potenciál a tak uvedeny v logickou 0. LCD display je opět připojen na společnou čtyřbitovou sběrnici vedoucí z nižších čtyř bitů portu B. Bity 4 a 5 portu B jsou určeny pro zápis dat a výběr zápisu instrukcí nebo znaků. Pin 4 LCD displeje je připojen na rezistorový trimr R_{79} o hodnotě 1 k Ω sloužící k nastavení kontrastu displeje. Piny 15 a 16 slouží k napájení podsvícení LCD. Rezistor pro diody v podsvícení je integrován na plošném spoji LCD displeje. Filtrační keramický kondenzátor bude také připojen na samotném LCD displeji. Ostatní piny slouží jako napájení a připojení zemního potenciálu zařízení. Pin pro čtení nebo zápis je trvale připojen na logickou nulu. Je ho funkce není v zapojení vyžadována.

K portům H,E,F,D mikrokontroléru je připojena externí paměť RAM, která slouží pro uchovávání před počítaných hodnot pro lineární a logaritmické rozmítání. Port D je použit jako osmibitová datová sběrnice. Porty F a E jsou zapojeny jako adresní sběrnice. Nejvyšší bit A14 paměti RAM je nevyužit a připojen na logickou nulu. Nejnižšími bity <0:2> portu H je vybírán zápis nebo čtení z paměti, případně uvedení

čipu do stavu vysoké impedance. Možnost výběru stavu vysoké impedance pinů paměti RAM umožňuje uvolnění portů k této paměti připojených a využití portů k jiným účelům v případě požadavků na rozšíření zapojení.

Piny OSC2 a OSC1 jsou využity k připojení vnějšího krystalu o kmitočtu 10MHz. Krystal je zapojený dle běžného katalogového zapojení. K oběma pinům krystalu jsou připojeny rezonanční kondenzátory 27 pF.

Mezi další využití piny patří nejnižší bit portu A sloužící jako vstupní A/D převodník pro modulaci a proti přivedení vyššího napětí než je maximální povolené je chráněn pomocí dvojice Schottky diod D2 D6 a rezistoru R_{90} sloužícímu jako omezení proudu. Bity 4 a 3 portu G zapojené jako PWM D/A desetibitové převodníky. Na výstupu obou PWM modulů je zapojen RC člen jako dolní propust. PWM moduly pracují na kmitočtu blízkém 20 KHz. Pro odstranění střídavé složky je proto nutné zvolit výrazně nižší mezní kmitočet dolní propusti. Hodnoty RC filtru byly zvoleny 10 k Ω a 1 uF. Podle vztahu 2.1 lze vypočítat, že mezní kmitočet filtru vychází přibližně 15,9 Hz. K další filtraci zbytkového zvlnění dochází v analogové části.

$$f_m = \frac{1}{2\pi \cdot RC} = \frac{1}{2\pi \cdot 10 \cdot 10^3 \cdot 1 \cdot 10^{-6}} = 15,9 \text{ Hz} \quad (2.1)$$

Kde f_m je mezní kmitočet filtru, R sériový rezistor, C paralelní kondenzátor

Pro sériovou komunikaci s D/A převodníkem AD5620 a obvodem digitální syntézy AD9834 je využit SPI modul na pinech RC5 (datový) a RC3 (řídící hodiny). Pro výběr čipů byl zvolen pin RJ6 a RJ7. Při rozmítání bude třeba využít také alternaci vnitřních datových slov obvodu AD9834 pomocí pinu FSELECT. Pin FSELECT je připojen přes kontakt relé na bit 6 portu B. Kontakt relé umožňuje připojení pinu FSELECT na vstup generátoru pro frekvenční klíčování. Jako zdroj hodinového signálu pro DDS obvod slouží krystalový oscilátor ASF1 s kmitočtem 75 MHz.

2.8 Obvod digitální syntézy

Za počátek analogové části zařízení můžeme považovat obvody AD5620 a obvod digitální syntézy AD9834. Napájení této dvojice obvodů je napojeno na digitální část a řádně odděleno filtrační indukčností. U obou obvodů je u napájecích pinů připojen keramický kondenzátor jako filtrace napájení. U obvodu AD9834 dosahuje napájecí napětí vyšší úrovně než 2,7 V, proto bylo nutno použít interní regulátor napětí. Z tohoto důvodu není spojen pin 5 s pinem 6. Při této konfiguraci bylo nutné přidat další filtrační kondenzátory o hodnotě 100 nF a 1 uF k pinu 6. Pin 2 sloužící jako výstup referenčního napětí a k jeho vývodu je taktéž připojen filtrační kondenzátor 100 nF. Mezi piny 7 DGND a 10 AGND je zapojeno centrální propojení digitální a analogové země zařízení. Pin 1 FS_ADJUST je zapojen k výstupu obvodu AD5620 pomocí odporového děliče. Účelem tohoto pinu je regulace výstupního proudu obvodu AD9834 a s tím spojená možnost regulace výstupního napětí celého generátoru. Výstup obvodu digitální syntézy je zatížen katalogově doporučenými rezistory R_2, R_3 o hodnotě 220 Ω . Celková zatěžovací impedance výstupu je však snížena na polovinu zakončovacím odporem

filtru. Z tohoto důvodu je třeba počítat se zatěžovací impedancí 110Ω . Na výstupu DDS obvodu je vyžadováno maximální špičkové napětí $0,35 \text{ V}$. Z tohoto napětí lze vypočítat podle Ohmova zákona výstupní proud podle vztahu 2.2 proud. Rezistor R_{34} , ve vztahu 2.3 označený R_{SET} , slouží k nastavení výstupního proudu.

$$I_{OUT} = \frac{U}{R} = \frac{0,35}{110} = 3,18 \cdot 10^{-3} \text{ A} \quad (2.2)$$

Kde I_{OUT} je výstupní proud DDS obvodu, U výstupní napětí, R odpor zatěžující výstup DDS obvodu

$$R_{SET} = \frac{18 \cdot V_{REF}}{I_{OUT}} = \frac{18 \cdot 1,2}{(3,18 \cdot 10^{-3})} = 6792 \Omega \quad (2.3)$$

Kde R_{SET} je rezistor určující výstupní proud, V_{REF} napětí reference, I_{OUT} výstupní proud DDS obvodu.

Po zvolení vhodné nejbližší hodnoty z řady je výsledná hodnota rezistoru vybrána $6,8 \text{ k}\Omega$. K regulaci výstupního proudu obvodu AD9834 je zapotřebí měnit proud rezistorem R_{34} . Změnu proudu $0 \text{ mA} - I_{OUT}$ (maximálně $3,18 \text{ mA}$) je možno zařídit pomocí připojení vývodu rezistoru R_{34} na potenciál s proměnným napětím. Požadované napětí v tomto bodě je v rozmezí $0-1,2 \text{ V}$ odpovídající napětí V_{REF} . Výstupní napětí navazujícího obvodu AD5620 je v rozmezí $0-2,5 \text{ V}$. Bylo nutno výstupní napětí snížit tak, aby celý rozsah výstupu převodníku odpovídal rozsahu napětí $0 - V_{REF}$ a proto byl na výstup A/D převodníku AD5620 připojen odporový dělič. K tomu aby docházelo k minimálnímu ovlivňování napětí v uzlu bylo nutné, aby měly rezistory hodnotu řádově nižší stovky Ω . Poměr napětí převodníku a referenčního napětí je přibližně v poměru 2:1. Při praktickém testování se nejlépe osvědčily zvolené hodnoty rezistorů $R_{33} 330 \Omega$ a $R_{32} 220 \Omega$. Změna napětí uzlu proudem tekoucím rezistorem Rset je značně menší než proud tekoucí R_{32} a R_{33} a proto mohla být zanedbána. Přesnější nastavení proběhne pomocí kalibrační konstanty uvnitř mikrokontroléru.

Následující část rekonstrukční filtr, popsaná v samostatné části 2.13, má zatěžovací odpor 220Ω tvořený vstupními rezistory diferenciálního zesilovače. Rekonstrukční filtr bylo nutné zvolit symetrický z důvodu odstranění stejnosměrné složky. Výstupy obvodu digitální syntézy jsou vzájemně fázově otočeny o 180° avšak jejich střední stejnosměrná složka zůstává bez rozdílu i v případě, že se výstupní rozdílové střídavé napětí mění. Díky tomu bylo možné odstranit stejnosměrnou složku z výstupu DDS obvodu. Další výhodou použití obou symetrických výstupů je snížení nároku na zesílení následujících stupňů jelikož rozdílové napětí mezi výstupy je vyšší, než při použití pouze jednoho výstupu. Diferenciální zesilovač je zapojen se zesílením 1, proto bylo nutno použít rezistory R_4, R_5, R_6, R_7 souhlasné hodnoty 220Ω .

2.9 Napět'ové zesilovače

Napětí je dále vedeno do dvojice sériově zapojených zesilovačů se zesílením 1,8. Zesilovače jsou tvořeny operačními zesilovači zapojenými v invertujícím zapojení. Hodnoty byly voleny vzhledem k vysokofrekvenčnímu charakteru zapojení co nejnižší avšak takové, aby příliš nezatěžovaly výstupy operačních zesilovačů. Napět'ový zisk operačního zesilovače v invertujícím zapojení lze spočítat podle vztahu.

$$R_1 = \frac{R_2}{A_U} = \frac{1500}{1,8} = 833 \Omega \quad (2.4)$$

Kde R_2 je rezistor z výstupu na invertující vstup odpovídající ve schématu rezistoru R_{10} , vstupní rezistor R_1 odpovídající ve schématu rezistoru R_8 a A_U napět'ové zesílení

Po zvolení rezistoru R_2 1,5 k Ω vychází hodnota odporu R_1 833 Ω , byla proto zvolena nejbližší hodnota rezistoru v odporové řadě 820 Ω . Stejný postup byl zvolen i u ostatních napět'ových zesilovačů.

2.10 Generování obdélníkového signálu

Generování symetrického obdélníkového signálu je provedeno pomocí logických obvodů s otevřeným kolektorem 74HCT05D označeným ve schématu IC5. Pro tento účel jsou využita hradla IC5A a IC5B, hradlo IC5B je trvale uvedeno na svém výstupu v logickou nulu. Jeho úkolem je vytváření umělé nuly. Otevřený kolektor IC5A je zapojený jako generátor nesymetrického obdélníkového průběhu v rozsahu napájecího napětí kolektorových rezistorů a nulového napětí, ke kterému je přičten úbytek saturačního napětí tranzistoru s otevřeným kolektorem. Důvodem použití otevřeného kolektoru i při vytváření umělé nuly je kompenzace saturačního napětí tranzistoru. Při následném zpracování diferenciálním zesilovačem dojde k odečtení saturačního napětí.

Do kolektoru IC5A byl umístěn rezistor R_{16} 220 Ω . Po zavření otevřeného kolektoru je kombinace R_{16} zatížen vstupním odporem diferenciálního zesilovače o hodnotě 2 k Ω , tvořeného rezistory R_{24} , R_{26} . Hodnota vstupního odporu byla záměrně zvolena tak, aby co nejméně zatěžovala R_{16} v otevřeném kolektoru, avšak nezpůsobovala zbytečně velké časové konstanty RC způsobené vstupní kapacitou operačního zesilovače.

Vytváření umělé nuly v kolektoru IC5B probíhá za pomoci děliče R_{29} , R_{28} . Díky shodné hodnotě rezistorů je výstupní napětí poloviční oproti rozkmitu napětí otevřeného kolektoru IC5A. Případná ne symetrie bude seřízena pomocí trimru R_{105} a rezistoru R_{106} . Rezistor R_{18} slouží k nastavení kolektorového proudu přibližně shodného s proudem IC5A. Symetrizace průběhu probíhá pomocí diferenciálního zesilovače se zesílením 1. Proto aby bylo dosaženo zesílení 1 bylo nutno zvolit všechny rezistory se shodným odporem 1k.

Zdrojem napětí pro kolektorové rezistory je obvod AD5620 jehož výstupní

napětí se pohybuje v rozmezí 0-2,5V. Napětí bylo nutno napěťově i proudově posílit pomocí operačního zesilovače TL064 označeného IC2B. Pro dosažení napětí 0-5V vhodného pro následující obvody bylo nastaveno zesílení 2. Zesílení 2 je v tomto případě získáno dvojicí rezistorů R_{36} R_{35} zapojených ve zpětné vazbě z výstupu proudově posilujícího tranzistoru Q3 BC337. R_{36} byl zvolen 1 k Ω a dle vztahu 2.5 dopočítán R_{35} 1 k Ω . Kondenzátor C_{22} pokrývá krátkodobé odběry větších proudů.

$$R_2 = \frac{R_1}{A_U - 1} = \frac{1000}{2 - 1} = 1000 \Omega \quad (2.5)$$

Kde R_2 a R_1 jsou rezistory ve zpětné vazbě a A_U napěťové zesílení

Zdrojem nesymetrického obdélníkového signálu je komparátor AD8561. Na jeho invertující vstup je přiváděn trojúhelníkový signál. Na vstup neinvertující je přiváděno stejnosměrné případně střídavé napětí, jehož změnou je řízena střída obdélníkového signálu. U komparátoru bylo nutno zavést hysterezi z důvodu možných zákmitů při překlápění. Hystereze je tvořena rezistory R_{20} a R_{19} . Rezistor R_{20} byl zvolen, rezistor R_{19} vypočítán podle vztahu 2.6 tak, aby byla vstupní hystereze přibližně 15 mV. Jeho hodnota byla zaokrouhlena na 18 Ω .

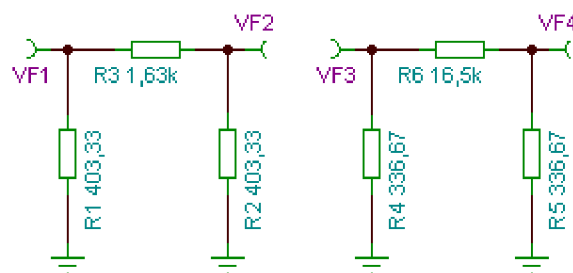
$$R_1 = \frac{R_2}{\frac{V_{CC} - 1}{V_H} - 1} = \frac{4700}{\frac{5 - 1}{0,015} - 1} = 17,7 \Omega \quad (2.6)$$

Kde R_1 a R_2 jsou rezistory ve zpětné vazbě, odpovídající ve schématu rezistorům R_{20} , R_{19} , V_{CC} napájecímu napětí a V_H hysterezní napětí.

Invertující vstup komparátoru je připojen přes kondenzátor C_{19} o hodnotě 100 pF k zemi. Kondenzátor působí jako snížení vysokofrekvenční impedance vstupu oproti zemi. R_{21} odděluje výstup zdroje pilového signálu od kapacitní zátěže způsobené C_{19} . Podobný účel plní kondenzátor C_{20} a rezistor R_{73} . Tyto hodnoty byly získány při praktickém testování komparátoru, značně vylepšily výstupní průběh a zamezily zákmitům při překlápění.

2.11 Atenuátor

Zvětšení výstupního napěťového rozsahu generátoru bylo zajištěno dvoustupňovým napěťovým atenuátorem Π se zátěžovou impedancí 330 Ω . První část atenuátoru dosahuje zeslabení 10, druhá část atenuátoru dosahuje zeslabení 100.



Obr. 2.4 Zapojení atenuátoru

Oba atenuátory byly vypočítány pomocí online kalkulátoru [5]

Atenuátor se zeslabením 10

Paralelní rezistory 403,33 Ω

Sériový rezistor 1633,5 Ω

Atenuátor se zeslabením 100

Paralelní rezistory 336,67 Ω

Sériový rezistor 16,5 k Ω

Tyto hodnoty rezistorů nejsou obsaženy v řadách rezistorů a běžně vyráběny, proto byly složeny ze sériových a paralelních kombinací běžně vyráběných rezistorů. Pro nalezení vhodných kombinací rezistorů byl napsán program, pomocí něhož byly zjištěny hodnoty pro složení požadovaných rezistorů.

Hodnota	zapojení	1. rezistor	2. rezistor
403,33 Ω	sériově	390 Ω	12 Ω
1633,5 Ω	paralelně	1,8 k Ω	18 k Ω
336,67 Ω	paralelně	470 Ω	1200 Ω
16,5 k Ω	sériově	1,5 k Ω	15 k Ω

Tab. 2.1 kombinace rezistorů pro složení hodnot, jež nejsou běžně vyráběny

Kompence ofsetu zesilovačů a odstranění stejnosměrné složky pro sinusový a trojúhelníkový signál je prováděna pomocí stejnosměrného serva. Stejnosměrné servo je tvořeno integrovaným operačním zesilovačem IC2D TL064. Přenos 1 stejnosměrného serva byl zvolen na kmitočtu 0,2 Hz. Rezistor R_{41} byl vypočítán po zvolení C_{23} 1 μ F dle vztahu 2.7.

$$R = \frac{1}{2\pi \cdot f \cdot C} = \frac{1}{2\pi \cdot 0,2 \cdot 1 \cdot 10^{-6}} = 795 \text{ k}\Omega \quad (2.7)$$

Kde R je rezistor pro vstupní signál, C zpětnovazební kondenzátor, f požadovaný kmitočet na kterém má být zesílení rovno 1.

Byla vybrána nejbližší hodnota rezistoru v řadě 820 k Ω . Výstupní napětí stejnosměrného serva bylo posléze ještě sníženo děličem 1:11 z rezistorů R_{102} , R_{103} za účelem snížení stejnosměrného ofsetu samotného stejnosměrného serva. Ve středním uzlu děliče je zapojen kondenzátor tvořící vysokofrekvenční spojení se zemí a neinvertující vstup posledního článku napěťových zesilovačů generátoru.

2.12 Koncový zesilovač

Obvod AD811 označený ve schématu IC4 zabezpečuje koncové napěťové a proudové zesílení. Zesílení generovaných průběhů je udáváno poměrem odporů rezistorů R_{42} , R_{43} a platí pro ně vztah vztah 2.4. Rezistor R_{43} udává vstupní odpor koncového zesilovače, který je zároveň zátěží a výstupním impedančním přizpůsobením atenuátoru. Výstupní odpor zesilovače je nastaven na trvalou hodnotu 50 Ω paralelní kombinací rezistorů R_{44} R_{45} .

Řízení výstupního ofsetu je zajištěno pomocí přivádění proudu přes rezistor R_{74} na invertující vstup IC4. Zesílení je udáváno poměrem rezistorů R_{42} a R_{74} . IC4 je zapojen jako sumační zesilovač, jehož výstupem je součet řídicího ofsetového napětí a střídavého napětí z atenuátoru.

Zdrojem stejnosměrného napětí pro výstupní ofset a nastavení střídy jsou PWM moduly zapojené jako D/A převodník. První část odfiltrování střídavé složky z PWM signálu je zajištěna ihned na výstupu mikrokontroléru, a je popsána v části 2.7. Obvody IC10C a IC10A pracují jako invertující zesilovače. Zesílení je nastaveno poměrem R_{69} R_{67} a R_{22} R_{66} a zároveň nastavením trimrů R_{107} a R_{108} . Ve střední poloze nastavení trimrů jsou stejné díly odporu drah přičteny k R_{69} R_{67} a R_{22} R_{66} a zesílení je rovno 1. Trimry slouží k seřízení výstupních napětí. Nastavení rozsahu zesílení IC107 je udáváno vztahem 2.8 a 2.9. Pro IC10A platí vztah také.

$$A_{U_{MAX}} = \frac{R_1}{R_1 + R_2} = \frac{10 \cdot 10^3}{10 \cdot 10^3 + 2,2 \cdot 10^3} = 0,82 \quad (2.8)$$

$$A_{UMIN} = \frac{R_1 + R_2}{R_2} = \frac{10 \cdot 10^3 + 2,2 \cdot 10^3}{10 \cdot 10^3} = 1,22 \quad (2.9)$$

Kde R_1 odpovídá zpětnovazebnímu rezistoru R_{67} , R_2 zpětnovazebnímu rezistoru R_{108} , $A_{u_{max}}$ maximálnímu zesílení $A_{u_{min}}$ minimálnímu zesílení

V obou případech PWM D/A převodníků je vyžadováno také záporné napětí. Na kladné vstupy obou zesilovačů bylo z tohoto důvodu přivedeno napětí tvořící virtuální zem. Napětí virtuálních zemí je zajištěno z napájecího napětí mikrokontroléru za pomoci děliče R_{31} R_{68} , R_{30} R_{28} . Pro napětí VIR_GND_2 má operační zesilovač zesílení dle vztahu 2.5 ve střední poloze trimrů R_{107} R_{108} zesílení rovno 2. K tomu, aby došlo k posunu maximálního výstupního napětí převodníku na hodnotu 1,65 V, je nutné aplikovat na neinvertující vstup obou operačních zesilovačů napětí 0,825 V. Po zesílení rovném hodnotě 2 bude výstupní napětí posunuto o 1,65 V. K získání napětí 0,825 V byly využity děliče R_{31} R_{68} , R_{30} R_{28} , hodnoty rezistorů R_{31} a R_{28} byly zvoleny 1 k Ω . Zbývající rezistory byly dopočítány podle vztahu 2.10.

$$R_2 = \frac{R_1}{\frac{V_{IN}}{V_{OUT}} - 1} = \frac{1000}{\frac{3,3}{0,825} - 1} = 333,3 \Omega \quad (2.10)$$

Kde R_2 a R_1 jsou rezistory děliče, V_{IN} vstupní napětí V_{OUT} výstupní napětí

Hodnota rezistoru R_{68} a R_{30} byla vypočítána 333,3 Ω a zvolena nejbližší hodnota rezistoru v řadě 333 Ω . Pro doladění výstupního napětí děliče byl přidán trimr R_{80} a rezistor R_{83} .

Důvodem pro přidání dolní propusti typu Sallen-Key s operačním zesilovačem TL064D IC2A bylo zamezení aliasingu vstupního samplovaného vstupu. Předpokládaný kmitočet vzorkování bude 12 kHz. Pro dodržení vzorkovacího teorému a po zvážení strmosti frekvenční charakteristiky byl zvolen mezní kmitočet 4 kHz. K výpočtu filtru Sallen-Key byl použit vztah 2.11. Rezistory byly zvoleny 4,7 k Ω . Výpočtem byla zjištěna hodnota 8,65 nF, která byla zaokrouhlena na nejbližší běžně vyráběnou hodnotu 8,2 nF.

$$C = \frac{1}{f_0 \cdot \pi \cdot R} = \frac{1}{4 \cdot 10^3 \cdot \pi} = 8,65 nF \quad (2.11)$$

Kde f_0 je mezní kmitočet filtru, R hodnota rezistorů filtru a C hodnota kondenzátorů

filtru.

Za dolní propustí Sallen-Key následuje obvod přičtení stejnosměrné složky. Obvod slouží k posunu střední hodnoty signálu do vstupního rozsahu A/D převodníku 0-3,3 V. Pro signál modulace, který je přiváděn přes rezistor R_{87} , má obvod zesílení rovno hodnotě 1. Zesílení je udáváno poměrem rezistorů R_{86} a R_{87} . Pro neinvertující vstup má zesilovač zesílení rovno hodnotě 2 a platí pro něj vztah 2.4. K tomu, aby byla dosažena na výstupu polovina napětí je nutné přivést na neinvertující vstup napětí 0,825 V. Toto napětí je zajištěno děličem R_{90} , R_{89} . Byla zvolena hodnota R_{88} 1 k Ω . Podle vztahu 2.5. byl dopočítán druhý rezistor obdobně jako v předchozích případech.

2.13 Rekonstrukční filtr

Rekonstrukční filtr je součást jenž má značný vliv na výsledné parametry generátoru. Bylo potřeba zvolit takový filtr, jehož frekvenční charakteristika je dostatečně rovná, a zároveň jeho potlačení v nepropustné části tak velké, aby nedocházelo k pronikání zrcadlových kmitočtů na výstup generátoru.

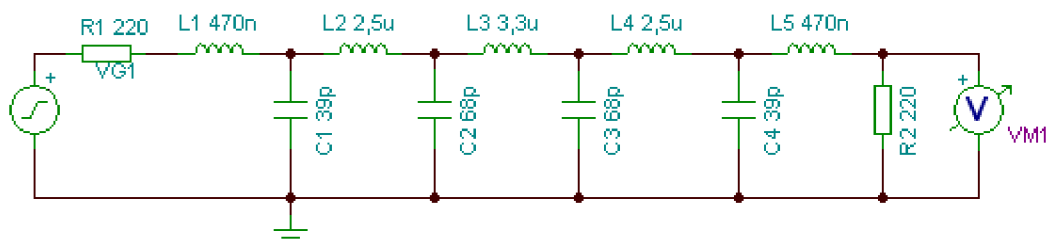
Filtr byl zvolen s aproximací Butterworth 9. řádu s mezním kmitočtem 21 MHz, díky jeho minimálnímu zvlnění a zároveň dobrému potlačení v nepropustném pásmu. Filtr byl navrhnout s pomocí online kalkulátoru[4], výsledné hodnoty jednotlivých prvků jsou

L1= 5.7936e-7 H
C2= 3.4467e-11 F
L3= 2.5558e-6 H
C4= 6.4777e-11 F
L5= 3.3364e-6 H
C6= 6.4777e-11 F
L7= 2.5558e-6 H
C8= 3.4467e-11 F
L9= 5.7936e-7 H

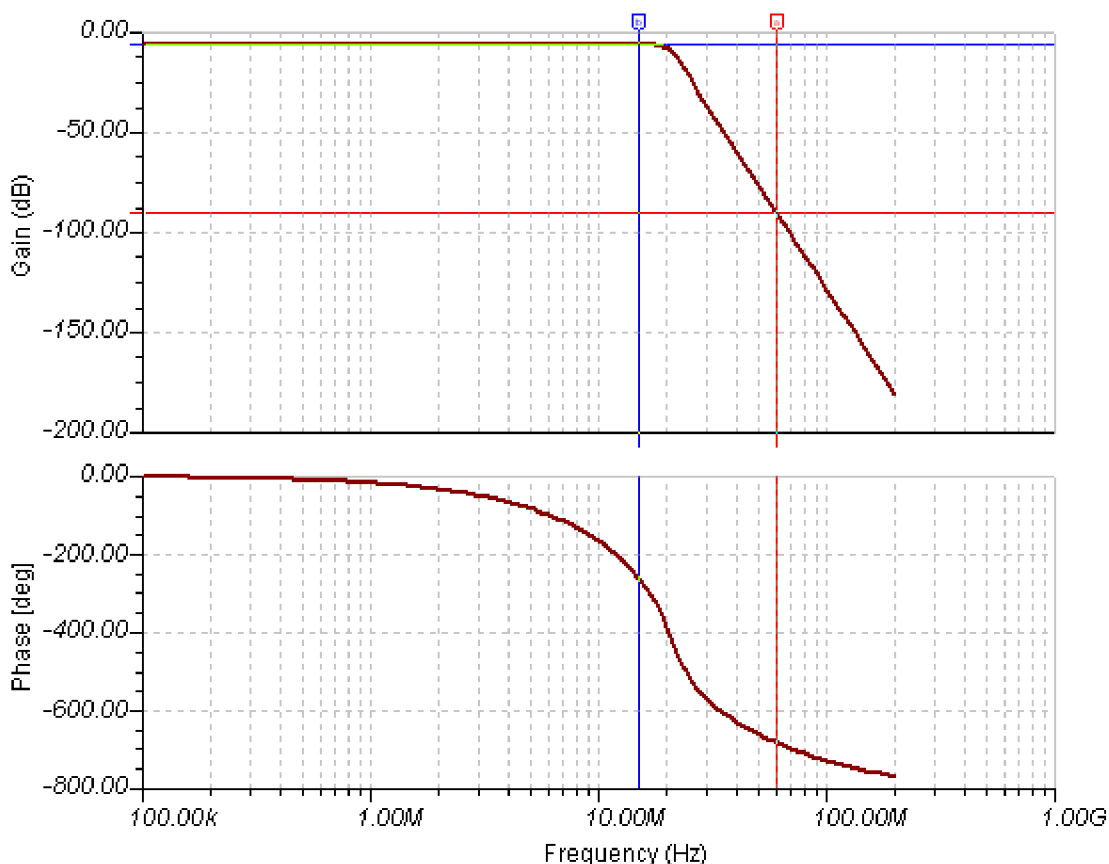
Byly zvoleny nejbližší hodnoty součástek

L1, L9 = 470 nH
L3, L7 = 2,2 uH a 220 nH sériově
C2, C8 = 39 pF
C4, C6 = 68 pF
L5 = 3,3 uH

Po zvolení součástek byla provedena simulace frekvenční charakteristiky filtru v programu Tina.



Obr. 2.5 Zapojení rekonstrukčního filtru použitého v atenuátoru



Obr. 2.6 Simulace frekvenční charakteristiky rekonstrukčního filtru

Ze simulace vyplývá, že potlačení zrcadlového kmitočtu symbolizovaného pravým kurzorem „a“ se blíží hodnotě 80 dB. Tato hodnota je považována za dostačující. Doladění hodnot filtru proběhne až při jeho praktickém měření.

2.14 Napájecí zdroj

O napájení celého zařízení se stará EI transformátor 20 VA se symetrickým výstupem +/-15V, napětí je usměrněno diodovým můstkem a vyfiltrováno dvojicí elektrolytických kondenzátorů o kapacitě 1 mF/35 V. Ze zdrojové části jsou požadována napětí 12 V symetrických a 5 V symetrických. Největší proud dosahující hodnoty maximálně 800 mA je požadován na kladné 5 V větvi která je zatěžována především cívkami relé a podsvícením LCD displeje. K zamezení velkým ztrátám při stabilizaci byl pro 5 V větev

použit spínaný stabilizátor L4960. Bylo použito zapojení uvedené přímo v katalogovém listu. Větve 12 V symetrických jsou stabilizovány obvody LM317 a LM337. Jedná se o lineární stabilizátory s možností nastavení výstupního napětí pomocí dvojice zpětnovazebních rezistorů. K výpočtu rezistorů byl použit vztah 2.11. Rezistor R2 byl zvolen 10 k Ω .

$$R_1 = \frac{R_2}{\frac{V_{OUT}}{1,25} - 1} = \frac{10000}{\frac{12}{1,25} - 1} = 1162 \Omega \quad (2.11)$$

Kde R_1 je hodnota rezistoru z výstupu na vstup pinu ADJ, R_2 rezistor vedoucí z pinu ADJ k zemi, V_{OUT} výstupní napětí stabilizátoru.

Výsledná hodnota rezistoru R_1 byla vypočítána 1162 Ω a zaokrouhlena na nejbližší vyráběnou hodnotu 1,1 k Ω . Obě hodnoty rezistorů platí pro kladný i záporný stabilizátor. Větve 12V budou zatěžovány pouze koncovým zesilovačem, a odběr nebude přesahovat 200mA. Při této zátěži bude výkonová ztráta dosahovat dle vztahu 2.12 maximální hodnoty 1W. Výkon 1W může být vyzářen i samotným pouzdrem stabilizátoru.

$$P = (U_{IN} - U_{OUT}) \cdot I_{OUT} = (17 - 12) \cdot 0,20 = 1 W \quad (2.12)$$

Kde P je výkonová ztráta stabilizátoru, U_{IN} předpokládané maximální vstupní napětí, U_{OUT} výstupní napětí a I_{OUT} výstupní proud.

Pro snížení tepelné zátěže stabilizátorů budou všechny stabilizátory chladicí plochou uchyceny do hliníkového šasi zařízení.

Záporná větev -5 V je tvořena za pomoci spínaného stabilizátoru MC34063 zapojeného jako invertující zapojení. Zatížení záporné větve nepřesahuje 75 mA a slouží pouze k napájení záporných větví několika operačních zesilovačů a komparátoru. Výpočet hodnot proběhl pomocí online kalkulátoru [12]. Napětí obou spínaných stabilizátorů je za účelem co nejmenšího zvlnění vyfiltrováno dvojicí nízko impedančních kondenzátorů C_9 , C_8 o kapacitě 2,2 mF /6,3V. K další filtraci pomocí tlumivek dochází na hlavní desce pomocí indukčností L_{15} , L_{18} , L_{16} , L_{17} a kondenzátorů C_{39} , C_{41} , C_{42} , C_{43} , C_{44} , C_{45} a C_{46} . Napájecí napětí 3,3 V je zajištěno z 5 V větve stabilizátorem IC11 LM1117 opět zapojeného dle katalogového zapojení. Napětí slouží k napájení mikrokontroléru, D/A převodníku a DDS obvodu. Napětí 3,3 V určené pro napájení analogových částí je pro odstranění vysokofrekvenčního rušení odděleno tlumivkou L_{19} 2,2 uH.

2.15 Návrhy plošných spojů

Plošný spoj pro generátor funkcí byl navržen jako oboustranný s prokovy. Při návrhu byl kladen důraz na vhodné oddělení digitální a analogové zemní části. Obě části jsou spojeny pouze v jednom bodě a to pod obvodem digitální syntézy. V obou

částech bylo provedeno vylití mědi v obou vrstvách. V analogové části byla maximální snaha vytvořit kolem obvodů celistvou zemní plochu tak, aby bylo zamezeno pronikání možného rušení do okolních obvodů. Napájecí napětí a řídicí proud relé analogové části je vedeno mimo její zemní plochu pomocí sběrnic v levé části plošného spoje. Levá dolní část plošného spoje zůstala nevyužita, důvodem pro toto volné místo je předpokládané umístění transformátoru v jeho blízkosti. Část volné plochy je využita jako chladič plocha lineárního stabilizátoru LM1117.

Zdrojová část je řešena na samostatném plošném spoji. Jeho předpokládané uchycení bude za pomoci dvojice distančních sloupků v dolní části plošného spoje. Horní část plošného spoje bude uchycena do hliníkového šasi zařízení pomocí trojice stabilizátorů. V pravé dolní části plošného spoje je umístěna centrální zem napájení do které jsou hvězdicovým systémem připojeny referenční body stabilizátorů, od kterých jsou odvozena napětí. Tento systém byl zvolen z důvodu minimalizace úbytků na silových spojích a tím zlepšení regulace výstupního napětí. S tímto systémem je zároveň dosaženo menšího zvlnění

Plošný spoj tlačítkové klávesnice slouží k uchycení tlačítek v horní a dolní části displeje. Je určen pouze jako propojení tlačítek se základní deskou. Deska na které je umístěno celkem 20 tlačítek je propojena se základní deskou pomocí dvojice plochých vícežilových kabelů.

2.16 Návrh software a ovládání generátoru

Software byl vytvořen v programovacím jazyce C v prostředí MPLAB s překladačem C18. Vzhledem k délce programu není možné zcela dopodrobna rozepsat veškeré funkce programu a zároveň jej přiložit do této práce. Program byl přiložen k elektronické verzi na CD. Na Obr 2.7 je vyobrazen zjednodušený vývojový diagram programu DDS generátoru. Po spuštění mikrokontroléru dojde k nastavení portů, převodníků, a PWM modulů. Následně proběhne inicializace externích periférií jako jsou displej, obvod digitální syntézy, relé a D/A převodník. Na displej je vypsáno výchozí menu.

V dalším kroku začne mikrokontrolér v hlavní smyčce scanovat tlačítkovou klávesnici, enkodér a tlačítko enkodéru. Pokud je zjištěno zmáčknutí tlačítka klávesnice, je zavolána funkce jenž začne vypisovat stisknuté znaky na displeji a zároveň zaznamenává znaky do znakového řetězce. Před výpisem stisknutých znaků je měněný původní měněný parametr z displeje vymazán. Pokud je zjištěn stisk tlačítka jiného než číslo, je zavolána funkce, které je přiřazen řetězec znaků. Funkce provede převod řetězce znaků na číslo, poté na základě stisknutého tlačítka vynásobí číslo konstantou. Jako příklad může být uvedeno stisknutí tlačítka 1 a následně tlačítka kHz. Znak 1 je převeden na číslo 1 a následně vynásoben konstantou 1000. Poté je zjištěno, zda je získané číslo přípustné pro příslušný parametr generátoru. Pokud ano, dojde ke změně parametru a obnovení zobrazeného menu. Výběr parametru určeného ke změně je závislý na umístění kurzoru.

Další možností zadávání kmitočtu je enkodér. Enkodér slučuje 2 funkce a to posuv kurzoru po displeji a zároveň inkrementaci nebo dekrementaci parametru na dané pozici. Výběr zda se jedná o změnu parametru nebo o posuv kurzoru je závislý na stisku tlačítka. V případě režimu změny parametru je na displej odeslána řídicí instrukce

nastavující blikání kurzoru. Je tak uživateli sdělena možnost měnit parametr. Pohyb kurzoru po displeji je možný oběma směry, v případě dosažení konce řádku dojde k přesunu kurzoru na řádek následující. Po dosažení konce displeje je kurzor přesunut na začátek prvního řádku. Tyto operace platí i při opačném pohybu. Při dosažení začátku řádku, přeskočí kurzor automaticky na konec předchozího.

V režimu editace parametrů je nejprve zjištěno, zda se jedná o inkrementaci nebo dekrementaci enkodéru, poté je zjištěno o jakou funkci generátoru se jedná, následně zjištěn interval a pozice.

Pokud je na pozici číslo, je jeho velikost měněna. Velikost změny záleží na pozici kurzoru od konce čísla. Pokud je kurzor na pozici jednotek, je měněna velikost čísla po jednotkách, pokud je kurzor umístěn na pozici desítek je měněna po desítkách. Obdobný postup platí i pro vyšší řády. Pokud je na dané pozici inkrementován znak 9, je nahrazen automaticky znakem 0 a číslo je převedeno do vyššího řádu. Při dekrementaci čísla 0 je číslo nahrazeno 9 a vyšší řád snížen o 1. Všechny tyto operace jsou provedeny pouze pokud je zjištěno, že je výsledek platný.

Pokud na pozici není číslo a je zjištěno, že se jedná o změnu nastavení generátoru, je provedena změna nastavení generátoru a displej obnoven s novým nastavením.

Přístroj disponuje dohromady čtveřicí menu. Parametry typ menu a funkce generátoru je vypsána v pravém dolním rohu. První menu označené jako „normal“ symbolizuje základní nastavení generátoru. Při spuštění tohoto menu se jedná o obyčejný generátor generující harmonické průběhy. V tomto menu je možné měnit kmitočet v rozsahu 0 Hz-15 MHz, následně typ průběhu ve kterém je možné zvolit průběh sinus, trojúhelník, obdélník s proměnlivou střídou a pulsně šířkovou modulaci. Nastavení pulsně šířkové modulace způsobí zobrazení nového parametru střída. Dalšími parametry v menu jsou stejnosměrný set a výstupní napětí. Všechny parametry signálu vyjma kmitočtu zůstávají zachovány pro použití v následujících menu sweep a FSK.

Menu sweep obstarává funkci rozmítání. Funkce převezme veškeré předchozí parametry generátoru a provádí jejich rozmítání ve vlastním zvoleném rozmezí kmitočtů. Je tedy možné například rozmítat obdélníkový průběh 100 mV s 10% střídou a nastaveným ofsetem 5 V. V menu je umístěna dvojice kmitočtů, f0 a f1. Kmitočet f0 znázorňuje spodní kmitočet rozmítání, kmitočet f1 horní kmitočet rozmítání. Rychlost rozmítání je nastavena parametrem čas. Veškeré rozmítání je prováděno pomocí přerušení tak, aby nastávaly změny kmitočtů v přesných časových intervalech. Parametr čas určuje rychlost přerušení. Pokud je rychlost rozmítání nastavena 1 s, je rychlost přerušení nastavena na 1 ms. V RAM je před počítáno 1000 hodnot kmitočtů k rozmítání. Celkový jeden cyklus 1000 hodnot s rychlostí přerušení tedy trvá 1 s.

V případě změn kmitočtů je situace komplikovanější. Vzhledem ke složitosti výpočtu hodnot rozmítání není možné v reálném čase měnit parametry kmitočtu a zároveň předpočítávat hodnoty rozmítání. Program má tedy v přerušení vytvořený odpočet času. Pokud není zjištěna žádná aktivita na displeji, před níž byla provedena změna, dojde po několika sekundách k automatickému spuštění před počítání hodnot. V přerušení je vytvořena statická proměnná symbolizující adresu RAM, jež je odesílána paměti RAM. Proměnná je vždy v přerušení inkrementována v intervalu 1-10 a zároveň z RAM vyčítány hodnoty na příslušných adresách a odesílány po SPI obvodu digitální

syntézy. V obvodu digitální syntézy je nutné využít dvojici kmitočtových registrů. Registry jsou vždy s každým následujícím kmitočtem komutovány. Důvodem pro toto řešení je spojitost signálu. Při použití jednoho registru nedokáže obvod plynule přecházet mezi dvojicí kmitočtů.

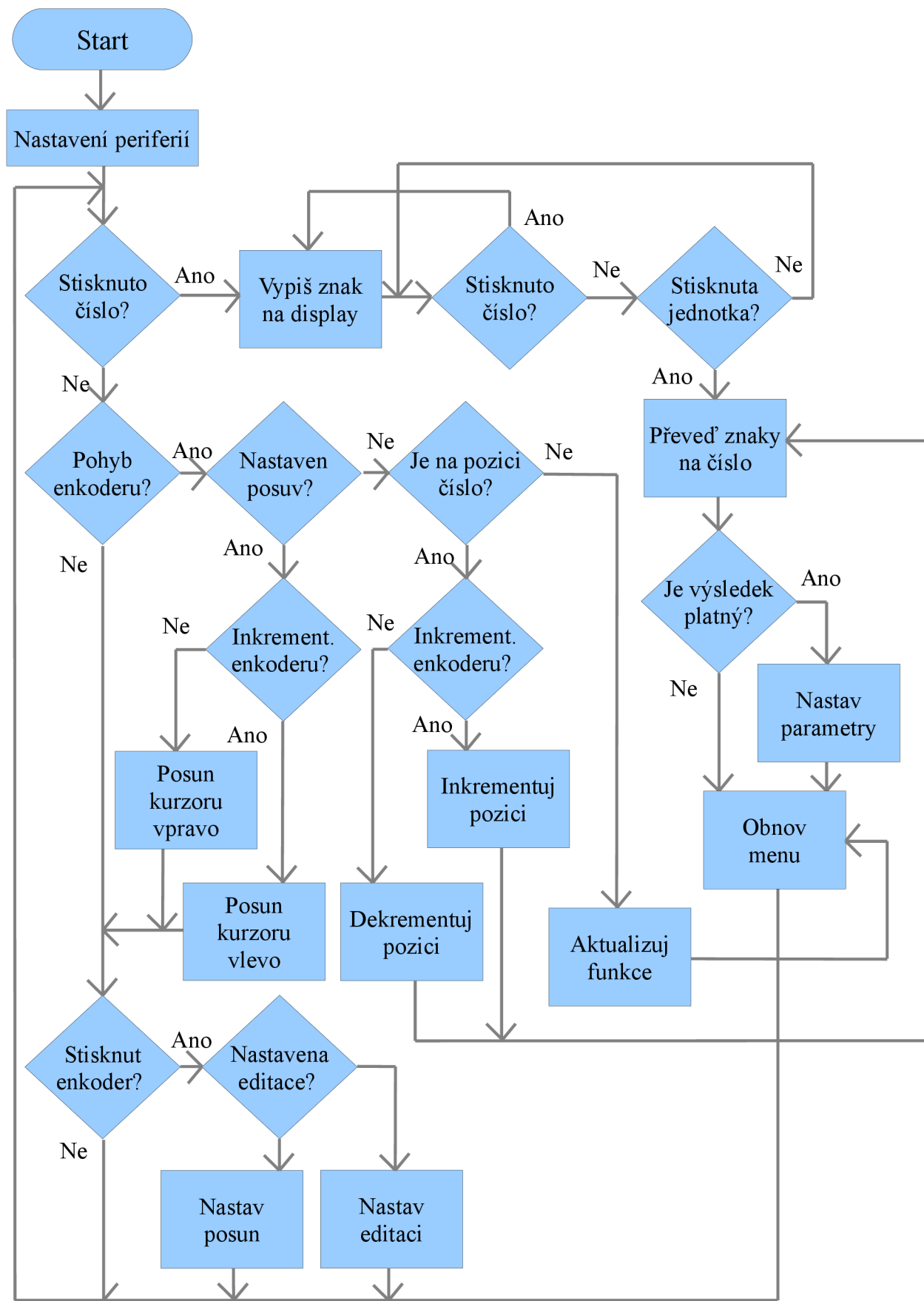
Přerušení je také využito pro generování synchronizačního impulsu. Při nižších adresách paměti RAM je zároveň na výstup odeslán synchronizační impuls pomocí pinu „SYNC“

V menu sweep je možnost změny typu rozmítání na lineární, logaritmické a frekvenční modulaci. Typ logaritmické rozmítání se od lineárního liší pouze jiným způsobem výpočtu před počítaných hodnot paměti RAM. V případě použití frekvenční modulace, jsou hodnoty před počítány obdobně jako u lineárního rozmítání. Rozdílem však je, že není využívána inkrementující se proměnná ale proměnná získaná z A/D převodníku. Hodnoty získané A/D převodníkem jsou přímo využívány k vyčítání hodnot kmitočtů z RAM.

Menu FSK je určeno k frekvenčnímu klíčování. Opět jsou zde uvedeny 2 kmitočty. Mikrokontrolér hodnoty obou kmitočtů zapíše do obvodu digitální syntézy a vstup alternace registrů obvodu DDS je připojen na vstup generátoru. Přiváděním logických úrovní na vstup generátoru dochází k přepínání frekvenčních registrů a k frekvenčnímu klíčování. Menu FSK podobně jako sweep přejímá parametry prvního menu.

Posledním menu generátoru je menu a funkcí generátoru je SPI. Generátor je schopen generovat testovací SPI výstup k řízení a testování obvodů využívající SPI sběrnici. Menu je tvořeno trojicí řádků ve formátu „ . FF . FF . FF . FF . FF .“ Tyto řádky je možné pomocí enkodéru editovat. Každá dvojice znaků „FF“ znamená jedno osmibitové číslo ve formátu hexa. Tečka mezi každou dvojicí znaků znamená synchronizační impuls. Pokud je vyžadován jiný než osmibitový formát je možné synchronizační tečku odstranit pomocí enkodéru. Pokud je tedy například mezi dvojicí osmibitových čísel vymazána tečka, stává se z dvojice osmibitových čísel automaticky číslo šestnáctibitové. V případě že není vyžadována celá kapacita SPI řetězce, lze odesílání dat ukončit dříve. Změna tečky za znak „>“ způsobí ukončení SPI komunikace a zbytek řetězce není využit. K odeslání řetězce slouží funkce RUN v levé dolní části displeje. V dolní části displeje je možnost změny SPI úrovně z 5V na 3,3V.

Program po spuštění funkce RUN převezme trojici řetězců, a převede dvojice znaků na osmibitová čísla, která odesílá. Pokud program zjistí mezi dvojicí osmibitových čísel tečku, odešle na výstup „SYNC“ synchronizační impuls. Při zjištění znaku „>“ je funkce RUN ukončena a pin „SYNC“ uveden do výchozího stavu 1.



Obr. 2.7 Vývojový diagram programu DDS generátoru

3.Realizace generátoru a měření

3.1 Mechanické uspořádání

Generátor byl umístěn do standardní hliníkové krabice Metcase M5501119. Napájecí části byly uchyceny do pravé bočnice krabice. Transformátor byl umístěn do co největší vzdálenosti od analogové části. V těsné blízkosti transformátoru je pouze chladičí plocha stabilizátoru 3,3 V. Pozice transformátoru byla zvolena z důvodu minimalizace indukce elektrických napětí na plošném spoji. Vínutí transformátoru jsou kolmá na hranu plošného spoje. Uchycení transformátoru hliníkovou bočnicí zároveň umožňuje transformátoru lepší chlazení. V na pravé bočnici je umístěn i napájecí zdroj. Vzhledem k tomu, že spínaný zdroj obsahuje i spínané stabilizátory, bylo prováděno měření vyzařování magnetického pole pomocí drátové smyčky s několika závity. Vyzařování akumulací se ukázalo jako nepřijatelné. Proto byl zdroj umístěn do hliníkového krytu, který zajistil minimální úroveň vyzařování elektromagnetického pole. Kryt zdroje se stará zároveň o chlazení stabilizátorů a odvádí teplo do hliníkové bočnice.

Síťová část je tvořena dvoužilovým napájecím konektorem SCHURTER – 4300.0098. Tento konektor umožňuje mechanické uchycení bez použití šroubků. Důvodem pro zvolení verze bez šroubků byla velmi malá využitelná plocha zadní stěny generátoru a zároveň estetická stránka. Za napájecím konektorem následuje nábojové pojistkové pouzdro na kabel s pojistkou a jednopólový síťový vypínač s doutnavkou. Všechny síťové části jsou řádně izolovány tak aby zařízení vyhovovalo bezpečnostní třídě 2. Transformátor byl použit s dvojitou izolací a maximální pracovní teplotou okolí T_a 130°C

Hlavní deska je s napájecím zdrojem propojena plochým kabelem s koncovkami MOLEX. Plochý kabel byl protažen feritovou tlumivkou za účelem snížení vysokofrekvenčního rušení.

Uchycení plošných spojů v generátoru je zajištěno pomocí hliníkových profilů L, které jsou uchyceny do bočních drážek. Hlavní plošný spoj byl uchycen pomocí standardních 5mm/M3 distančních sloupků. Plošný spoj displeje a tlačítkové klávesnice nebylo možné z rozměrových důvodů uchytnout standardními distančními sloupky, byly proto vyrobeny distanční sloupky z podélně provrtaných hliníkových válečků. Plošný spoj enkodéru byl uchycen přímo na L profily předního panelu.

O datová propojení jednotlivých se starají ploché kabely typu ribbon s počítačovými koncovkami. Signálové propojení BNC konektorů a SMB konektorů hlavní desky je provedeno kabelem RG174.

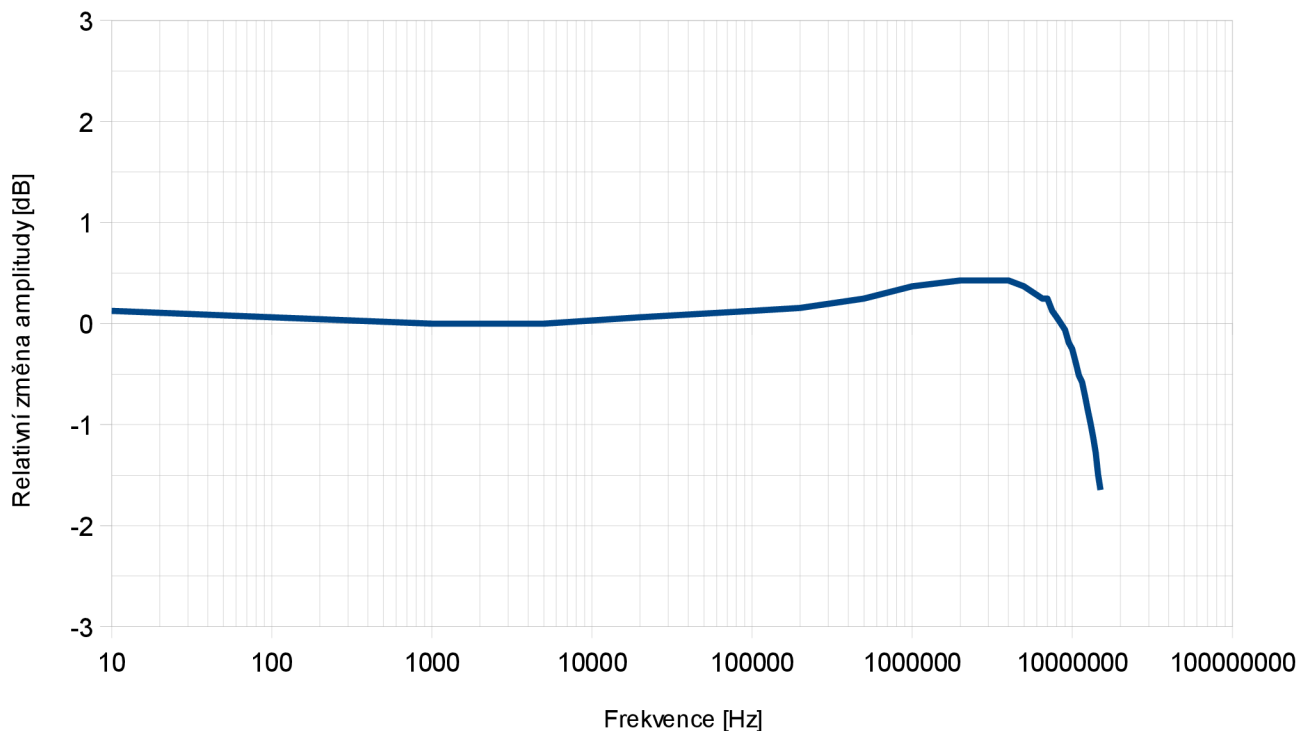
3.2 Měření vlastností generátoru

Měření probíhalo pomocí osciloskopu a digitálního multimetru. Pro měření SFDR generátoru byl použit digitální osciloskop Tektronix DPO2002b. Vzhledem k relativně nízkému 10 bitovému rozlišení obvodu digitální syntézy nebyl vyžadován spektrální analyzátor.

První měření bylo věnováno frekvenční charakteristice generátoru vyobrazené na Obr 3.1. Na generátoru byl nastaven kmitočet 1 kHz a napětí 2 V_{pp} do zátěže

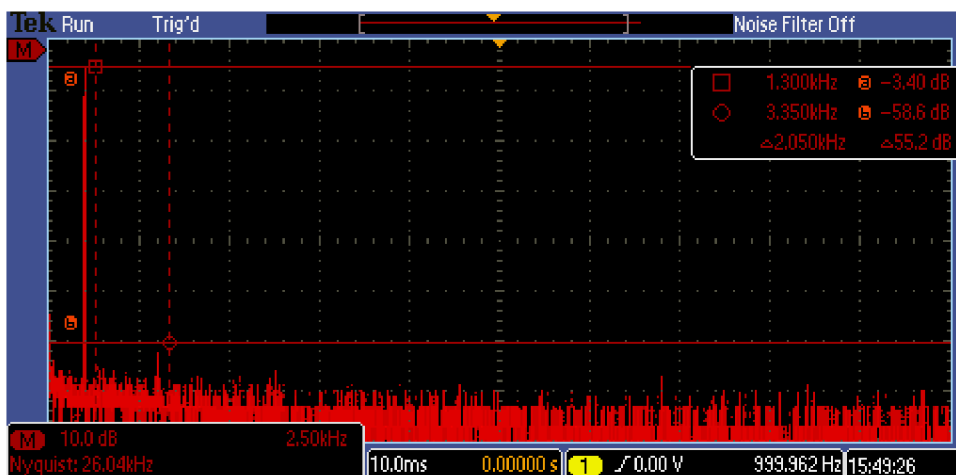
50 Ohm. Tato hodnota byla považována jako referenční pro frekvenční charakteristiku. Z měření vyplývá, že generátor dosahuje zvlnění frekvenční charakteristiky v rozsahu od 0 do 100 kHz do $\pm 0,25$ dB, pro frekvenční rozsah do 10 MHz je zvlnění menší jak 0,5 dB. Na kmitočtech vyšších jak 10 MHz již dochází k poklesu o 1,7 dB. Experimentálně bylo provedeno měření i při různých jiných výstupních napětí, avšak frekvenční charakteristika byla téměř stejná.

Modulová frekvenční charakteristika generátoru

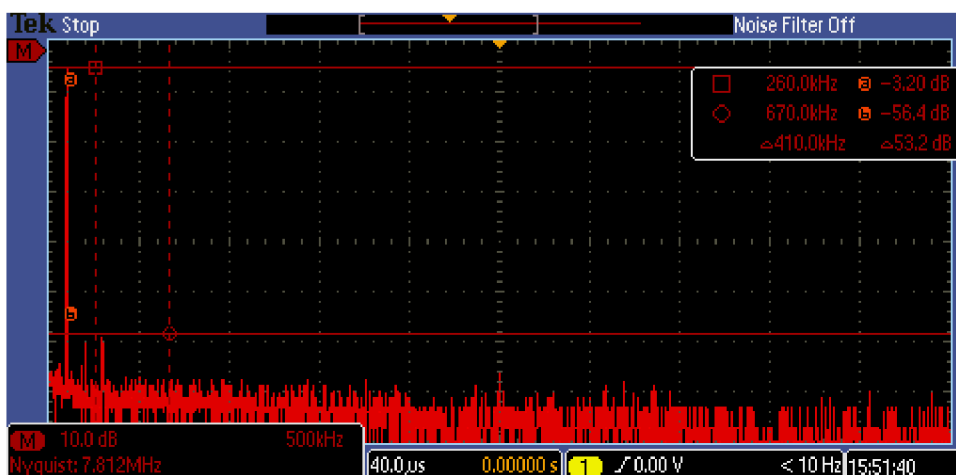


Obr. 3.1 Modulová rekvenční charakteristika DDS generátoru

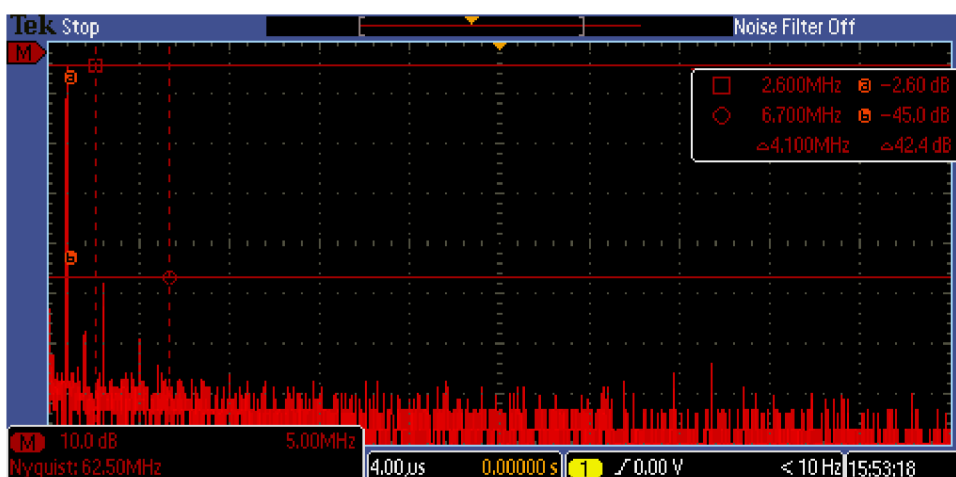
Dále bylo provedeno měření SFDR. Měření SFDR probíhalo při výstupním napětí 2 V_{pp} do zátěže 50 Ohm. Pro měření SFDR byly zvoleny kmitočty 1 kHz, 100 kHz 1 MHz, 5 MHz, 15 MHz. Spektrum pro tyto kmitočty je vyobrazeno na Obr 3.2 až Obr 3.6. Pro kmitočty do 100 kHz bylo zjištěno SFDR lepší jak 50 dB. Pro kmitočty do 15 MHz bylo změřeno SFDR lepší jak 40 dB.



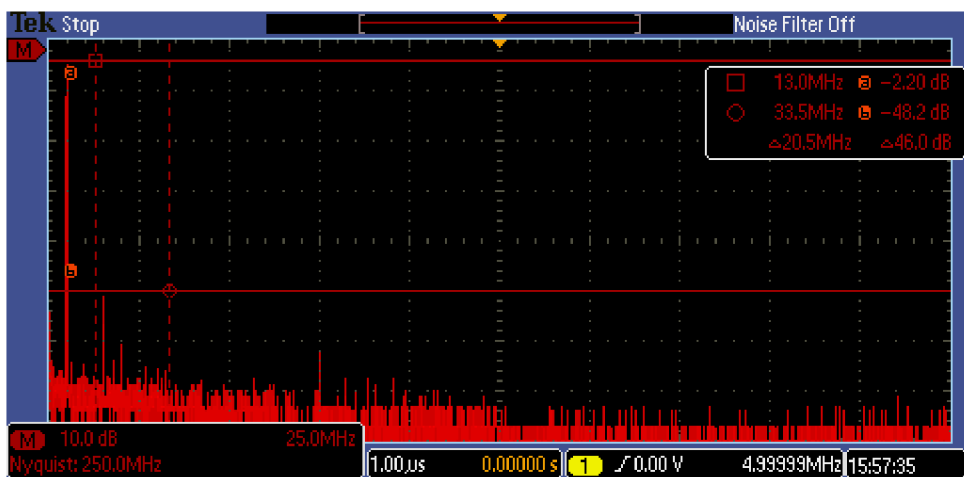
Obr. 3.2 Frekvenční spektrum DDS generátoru při 1 kHz



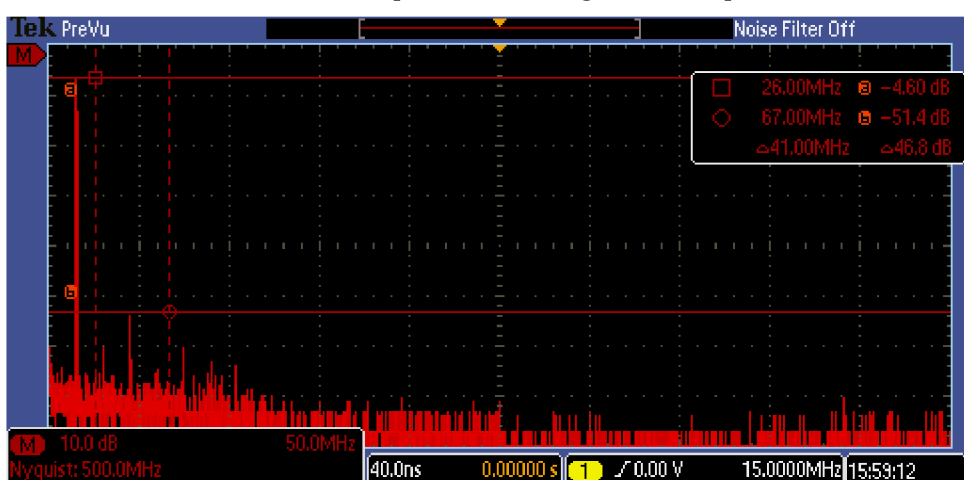
Obr. 3.3 Frekvenční spektrum DDS generátoru při 100 kHz



Obr. 3.4 Frekvenční spektrum DDS generátoru při 1 MHz

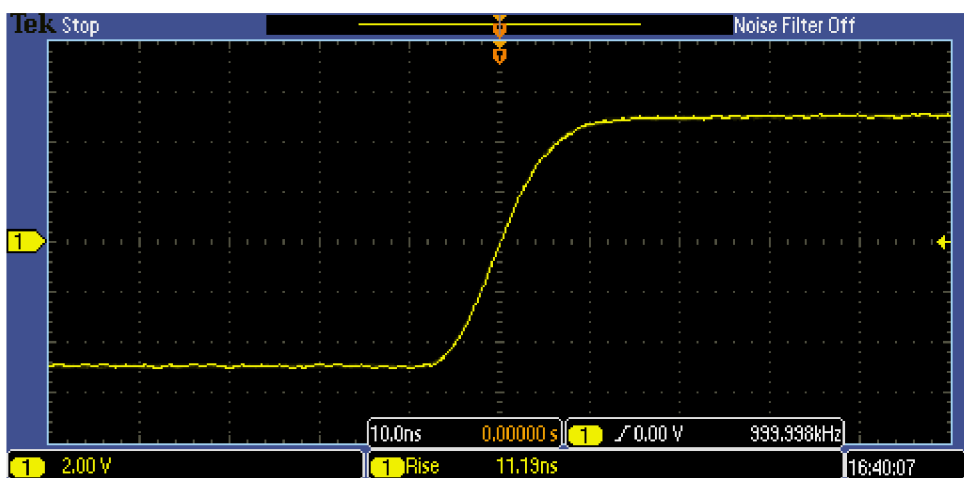


Obr. 3.5 Frekvenční spektrum DDS generátoru při 5 MHz



Obr. 3.6 Frekvenční spektrum DDS generátoru při 15 MHz

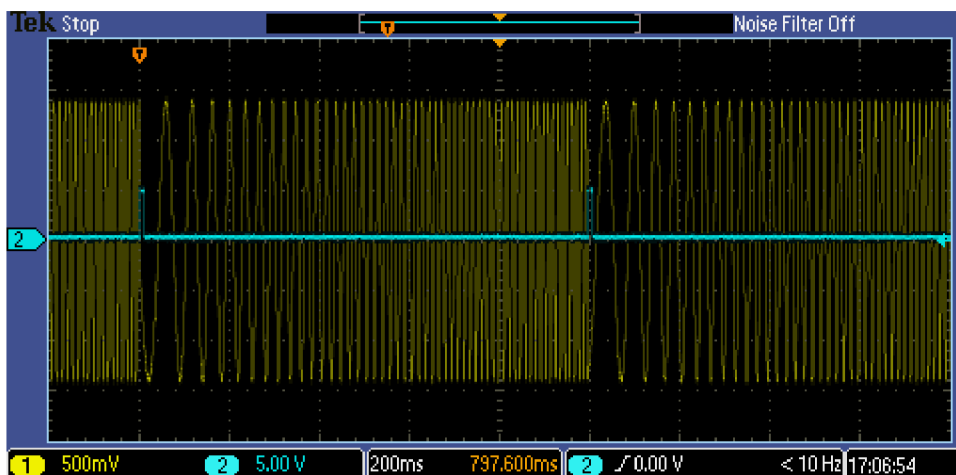
V dalším bodě byla testována rychlost náběžné hrany obdélníkového signálu. Pro měření bylo zvoleno maximální výstupní napětí 10 V_{pp} při 1 MHz do zátěže 50 ohm. Náběžná hrana obdélníkového signálu dosahovala rychlosti 11,19 ns. Změřenou náběžnou hranu je možné vidět na Obr. 3.7.



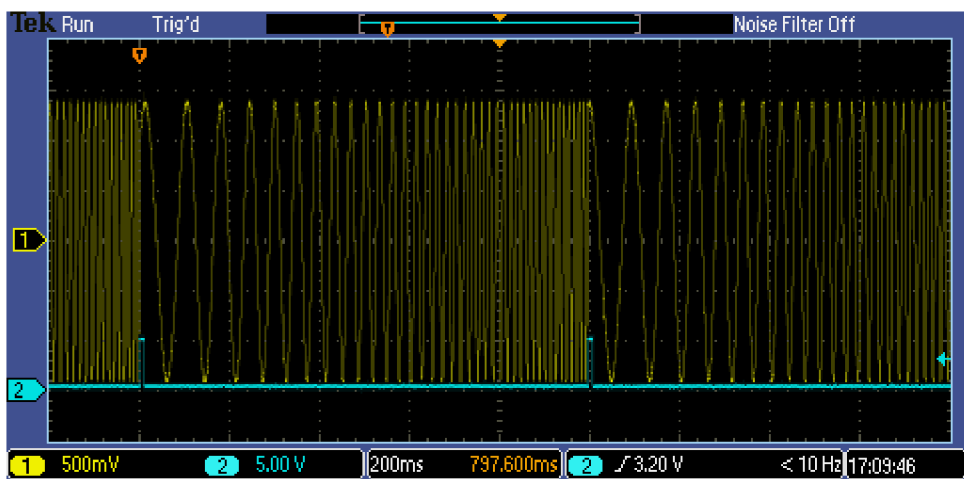
Obr 3.7 Náběžná hrana obdélníkového signálu

Dalším krokem měření bylo otestování všech funkcí generátoru. Na Obr. 3.8 je vyobrazeno testování lineárního rozmitání a na Obr 3.9 rozmitání logaritmické. V obou případech byly zvoleny kmitočty od 10 Hz do 100 Hz a dobou trvání 1s. Zároveň byl druhý kanál osciloskopu připojen na výstup „sync“ generující synchronizační impuls. Rozmitaný průběh byl díky alternaci registrů spojitý, bez přerušení.

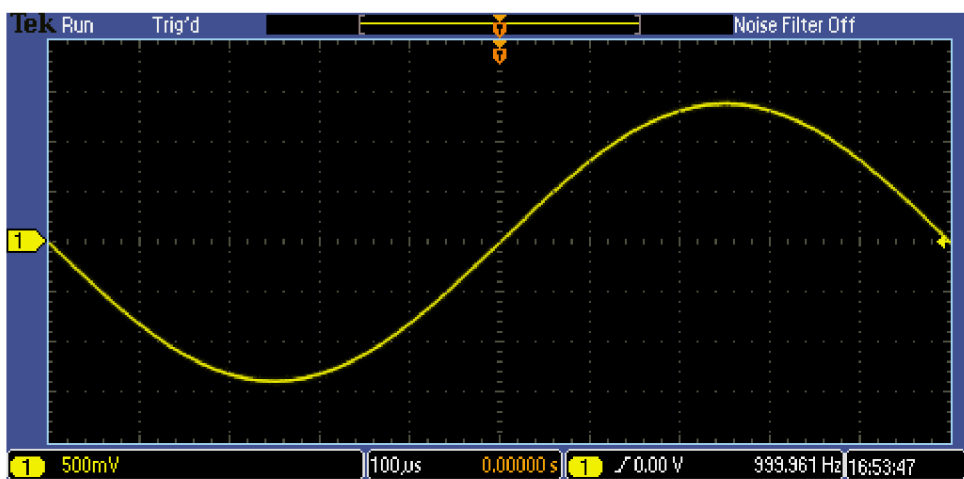
Základní sinusový průběh je zobrazen na Obr 3.10. Z průběhu je patrné, že je výstupní průběh generátoru velmi čistý a s minimálním zkreslením. Test funkce frekvenčního klíčování může být viděn na obrázku Obr 3.11. Na vstupní konektor generátoru byl přiveden obdélníkový průběh o kmitočtu 1 kHz, provádějící frekvenční klíčování mezi kmitočty 5 kHz a 20 kHz. Mezi další funkce generátoru patří také možnost nastavení výstupního napětového setu. Pro měření byl zvolen trojúhelníkový signál o kmitočtu 1 kHz s amplitudou 4 Vpp a následně byl posunut o napětový set 1 V. Výsledný průběh je zobrazen na obrázku Obr 3.12. Obr 3.13 znázorňuje možnost nastavení střidy obdélníkového průběhu. Generátor byl nastaven na generování obdélníkového průběhu 1 kHz se zápornou střidou 20 %. S možností změny výstupní střidy souvisí také funkce pulsně šířkové modulace jejíž průběh může být viděn na Obr 3.14. Střída obdélníkového signálu byla modulována sinusovým průběhem o kmitočtu 100 Hz. Mezi poslední funkce generátoru patří i možnost frekvenční modulace. Obrázek Obr 3.15 zobrazuje frekvenčně modulovaný průběh a Obr 3.16 zobrazuje spektrum výstupního frekvenčně modulovaného signálu. Hlavní nosný kmitočet byl zvolen 1555 Hz a byl modulován kmitočtem 200 Hz. V posledním bodě byla testována funkce SPI viz Obr 3.17. Na výstup generátoru byl odeslán testovací řetězec o délce 15 bajtů.



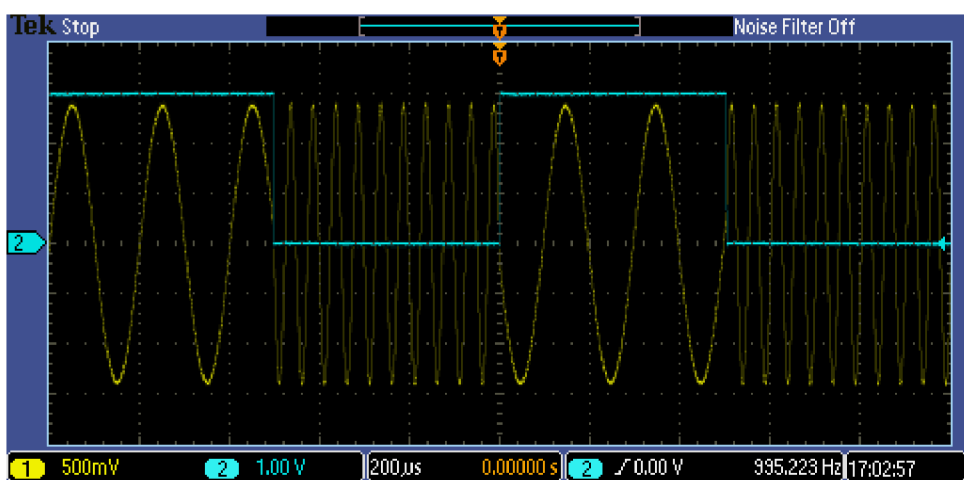
Obr 3.8 Lineární frekvenční rozmitání



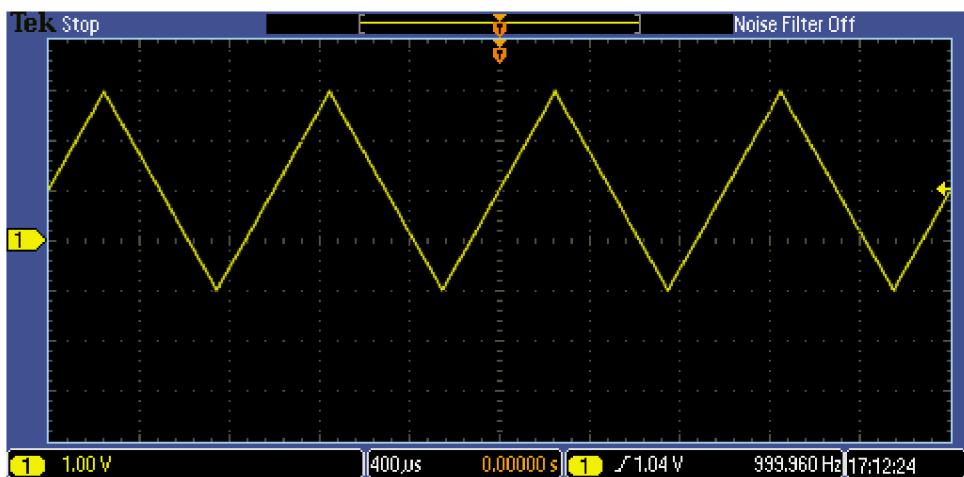
Obr 3.9 Logaritmičké frekvenční rozmítání



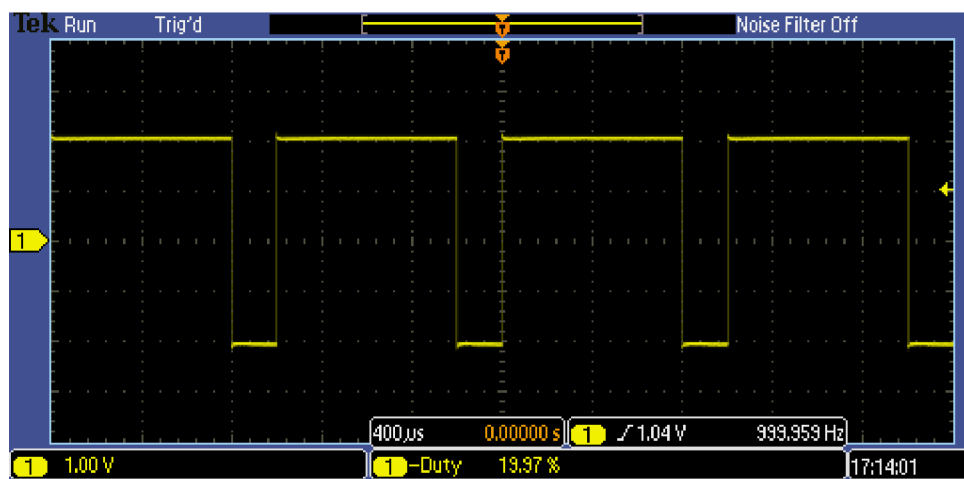
Obr 3.10 Sinusový průběh



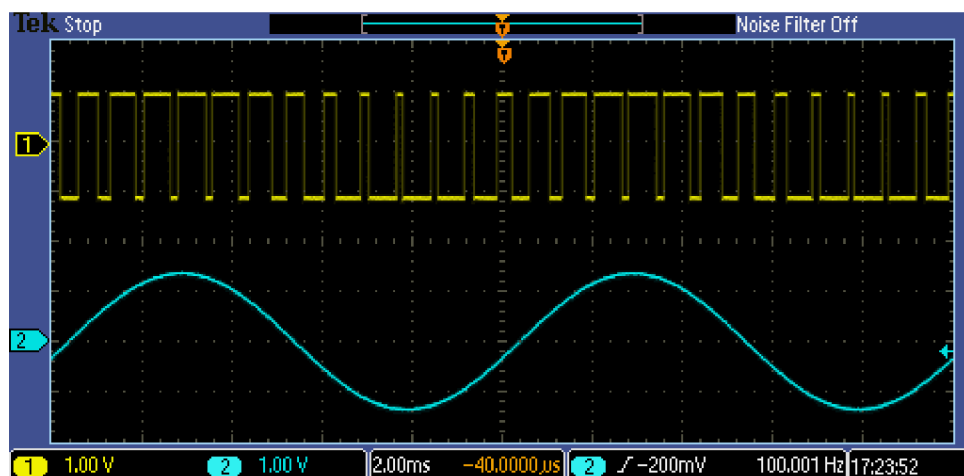
Obr 3.11 Frekvenční klíčování



Obr 3.12 Trojúhelníkový signál s offsetem



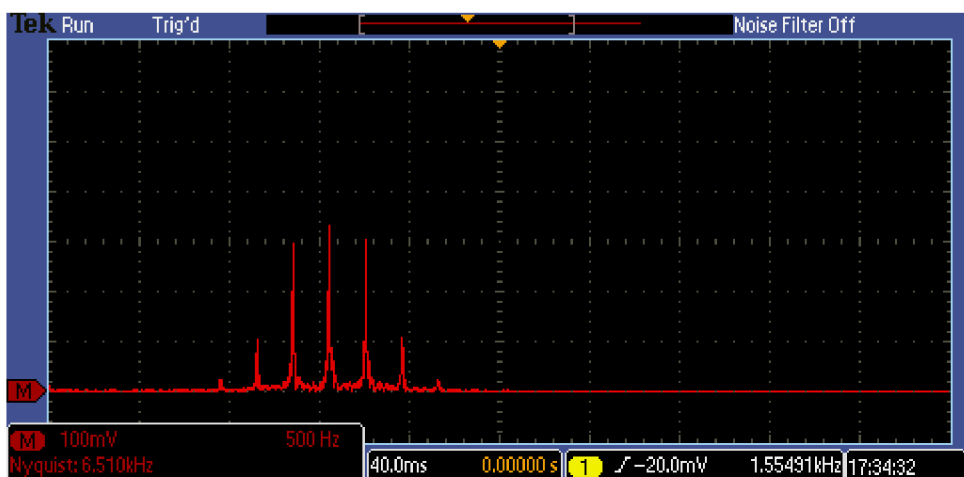
Obr 3.13 Obdélníkový signál se střídou 20%



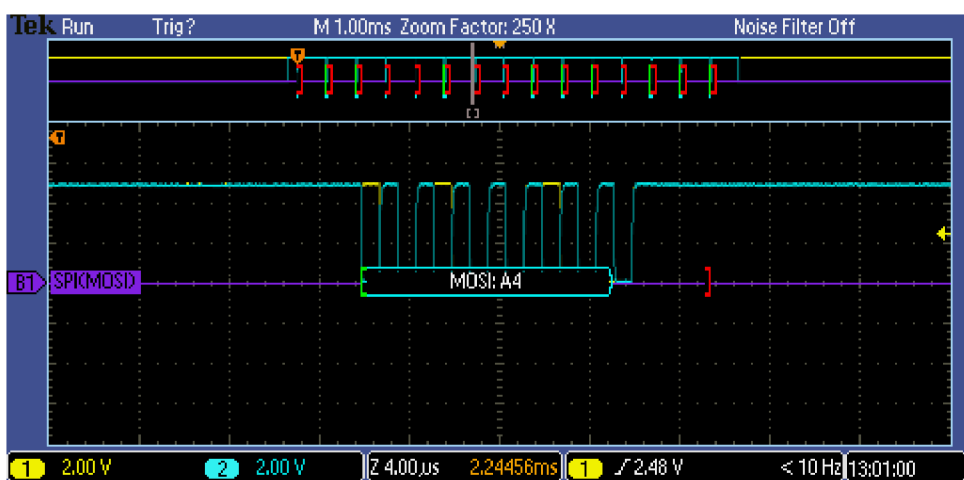
Obr 3.14 Pulsně šířková modulace



Obr 3.15 Frekvenční modulace



Obr 3.16 Spektrum frekvenční modulace



Obr 3.17 Emulovaná SPI komunikace

4. Závěr

Během práce bylo navrženo kompletní schéma zapojení generátoru funkcí. Byly navrženy a osazeny plošné spoje. Následně byly jednotlivé desky oživeny, byl dokončen řídicí software a celý generátor byl umístěn do kovové skříně.

Jednotlivé části generátoru byly v průběhu návrhu schématu testovány na vývojových deskách. Vzhledem ke kmitočtovému rozsahu a povaze zařízení bylo nutné některé části schématu i několikrát přepracovat jelikož nefungovaly podle teoretických předpokladů. Jedna z částí, která patřila mezi problematické byl rekonstrukční filtr, bylo testováno hned několik aproximací z nichž byla vybrána aproximace Butterworth. Indukčnosti použité ve filtrech byly při prvních experimentech s navrženým filtrem použity SMD. Frekvenční charakteristika však stále nebyla dostatečně rovná. Byl proveden experiment s axiálními THT tlumivkami, které se ukázaly být výrazně lepší.

Napěťové zesilovače bylo po několika experimentech nutné zvolit vícenásobné. Ukázalo se, že není možné požadovat od jednoho zesilovače velké napěťové zesílení při vysokém pracovním kmitočtu. Zesílení bylo rozděleno na několik stupňů.

Koncový zesilovač byl původně navržen jako diskretní, avšak přes veškeré snahy se nepodařilo dosáhnout kmitočtového rozsahu 15 MHz. Frekvenční rozsah se pohyboval pouze do 8 MHz. Jako koncový zesilovač byl proto použit integrovaný obvod AD811.

Značným problémem bylo generování obdélníkového signálu a PWM s možností změny amplitudy. Některé obvody digitální syntézy dokáží obdélníkový signál generovat. Na vyšších kmitočtech připomíná takto generovaný obdélník spíše sinusový průběh než obdélník. Byla zde možnost generovat obdélníkový a PWM signál pomocí MCU avšak s nedostatečným frekvenčním rozlišením. Druhou možností, která byla zvolena bylo použití trojúhelníkového průběhu z výstupu obvodu digitální syntézy a přivedení tohoto průběhu na vstup komparátoru. Na druhý vstup je přivedena stejnosměrná složka jejíž změnou se provádí změna střídy, nebo lze na tentýž vstup přivést signál, kterým je vytvářena PWM modulace.

Komparátor při prvních experimentech vykazoval záškuby při překlápění. Bylo nutné několikrát měnit parametry hystereze a provést lepší ošetření vstupů. Výstupem však byl pouze obdélníkový signál bez možnosti změny amplitudy. Zde se nabízel řešení použití otevřeného kolektoru, jímž by bylo možné měnit velikost výstupního napětí napětím napájecím. Při prvních měřeních se ukázalo použití diskretních tranzistorů jako nevhodné. Tranzistory nebylo možné dostatečně rychle zavírat a otevírat. Částečného vylepšení bylo dosaženo přidáním obvodů urychlení spínání a anti-saturační diody. Avšak i tyto zlepšení se ukázaly jako nedostatečné a ve výsledném zapojení byl použit logický obvod s otevřeným kolektorem, který dosahoval podstatně vyšší rychlosti.

Po otestování všech částí byl navržen plošný spoj generátoru, zdroje, enkodéru a tlačítkové klávesnice. Následovalo osazení plošných spojů a oživení. Generátor v tomto stavu již byl značně kompaktnější než první vývojová verze u které mohly být testovány jen dílčí části. Díky této skutečnosti bylo možné dokončit řídicí software.

Software pro DDS generátor se ukázal být značně komplikovaný. V některých částech kódu byly zvýšené požadavky na rychlost. Jako příklad může být uveden postup

odesílání kmitočtových dat obvodu DDS v přerušení. Zde byly značné nároky na rychlost kódu a bylo nutné použít z hlediska délky kódu méně efektivní, ale zato rychlejší postup. Při nastavování parametrů a funkcí generátoru bylo nutné hlídat přesné načasování nastavování hardware. Příkladem mohou být relé atenuátoru. Není možné nejdříve nastavit atenuátor pro vyšší napětí a následně snížit výstupní napětí DDS obvodu. Toto nastavení způsobovalo krátkodobé překročení nastaveného výstupního napětí a bylo nepřijatelné.

Kromě časování nastavování bylo vždy potřeba nastavit vhodně i samotný hardware. Variabilita hardware a software generátoru způsobovala značné prodloužení programu.

Po dokončení řídicího software byl generátor umístěn do kovové skříně a následně přeměřen. Veškerá měření jsou uvedena v kapitole 3.2. Generátor dosahuje dobrých parametrů a veškeré požadované funkce generátoru pracují dle požadavků.

Přední panel generátoru prozatím nebyl potisknut z důvodu pravděpodobného rozšíření generátoru o další funkce.

Literatura

[1] Analog Devices Inc. [on-line]. Design of analog filters.

[citováno 11.12.2012]. Dostupné z:

<http://www.analog.com/library/analogdialogue/archives/43-09/EDCh%20%20filter.pdf>

[2] Analog Devices Inc. [on-line]. Application note AN-837

[citováno 11.12.2012]. Dostupné z: http://www.analog.com/static/imported-files/application_notes/351016224AN_837.pdf

[3] Analog Devices Inc. [on-line]. Tutorial MT-085

[citováno 11.12.2012]. Dostupné z: <http://www.analog.com/static/imported-files/tutorials/MT-085.pdf>

[4] Daycounter Inc. [on-line]. LC filter calculator

[citováno 11.12.2012]. Dostupné z: <http://www.daycounter.com/Filters/LC-Butterworth-Filter/LC-Butterworth-Filter-Calculator.phtml>

[5] Daycounter Inc. [on-line]. Attenuator calculator

[citováno 11.12.2012]. Dostupné z: <http://www.daycounter.com/Calculators/PI-T-Pad-Attenuator-Calculator2.phtml>

[6] Microchip Inc. [on-line]. Datasheet PIC18F87J10 MCU [citováno 11.12.2012].

Dostupné z: <http://ww1.microchip.com/downloads/en/DeviceDoc/39663f.pdf>

[7] Punčochář J. Operační zesilovače v elektronice. Praha: BEN – technická literatura, 2002. ISBN 80-7300-058-X

[8] Analog Devices Inc. [on-line]. Datasheet AD9834. 75 MHz complete DDS [citováno 11.12.2012].

Dostupné z: http://www.analog.com/static/imported-files/data_sheets/AD9834.pdf

[9] Analog Devices Inc. [on-line]. Datasheet AD5620. SINGLE, 12-BIT nanoDAC®

[citováno 11.12.2012]. Dostupné z: <http://www.analog.com/en/digital-to-analog-converters/da-converters/ad5620/products/product.html>

[10] Analog Devices Inc. [on-line]. Datasheet AD8561 Ultrafast 7ns single supply

comparator [citováno 11.12.2012]. Dostupné z: http://www.analog.com/static/imported-files/data_sheets/AD8561.pdf

[11] Analog Devices Inc. [on-line]. Datasheet AD811 High Performance Video Op Amp

[citováno 11.12.2012]. Dostupné z: http://www.analog.com/static/imported-files/data_sheets/AD811.pdf

[12] Nomad. [on-line]. MC34063A development aid [citováno 20.5.2013]. Dostupné z:

<http://www.nomad.ee/micros/mc34063a/>

[13] Analog Devices Inc. [on-line]. Datasheet ADA4861-3 High Speed Low Cost Triple

Op Amp [citováno 11.12.2012]. Dostupné z: http://www.analog.com/static/imported-files/data_sheets/ADA4861-3.pdf

Seznam použitých zkratek

AC-Alternating Current (střídavý proud)

BCD - Binary Coded Decadic (binárně kódovaná desítková soustava)

DC - Direct Current (stejnoseměrný proud)

DDS – Direct Digital Synthesis (přímá digitální syntéza)

D/A – Digital/Analog (převodník z digitální podoby do analogové)

FM – Frequency Modulation (frekvenční modulace)

LCD - Liquid crystal displej (display s tekutými krystaly)

MCU - Micro Controller Unit (mikropočítač)

ROM – Read Only Memory (Programovatelná paměť pouze pro čtení)

PWM – Pulse Width Modulation (pulsně šířková modulace)

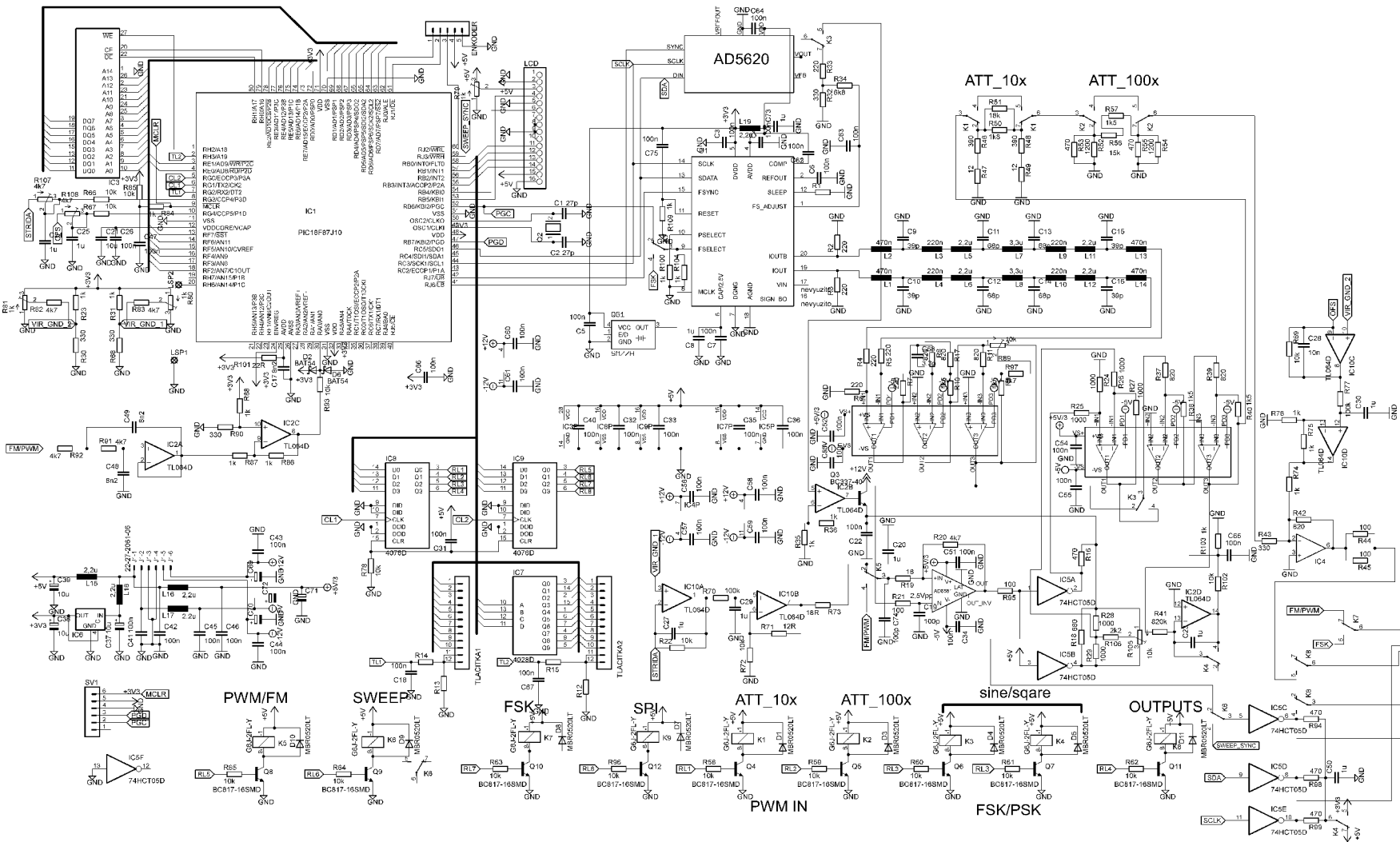
SPI- Serial Peripheral Interface (sérový periferiální interface)

SFDR – Spurious Free Dynamic Range (dynamický rozsah bez nežádoucích zkreslení)

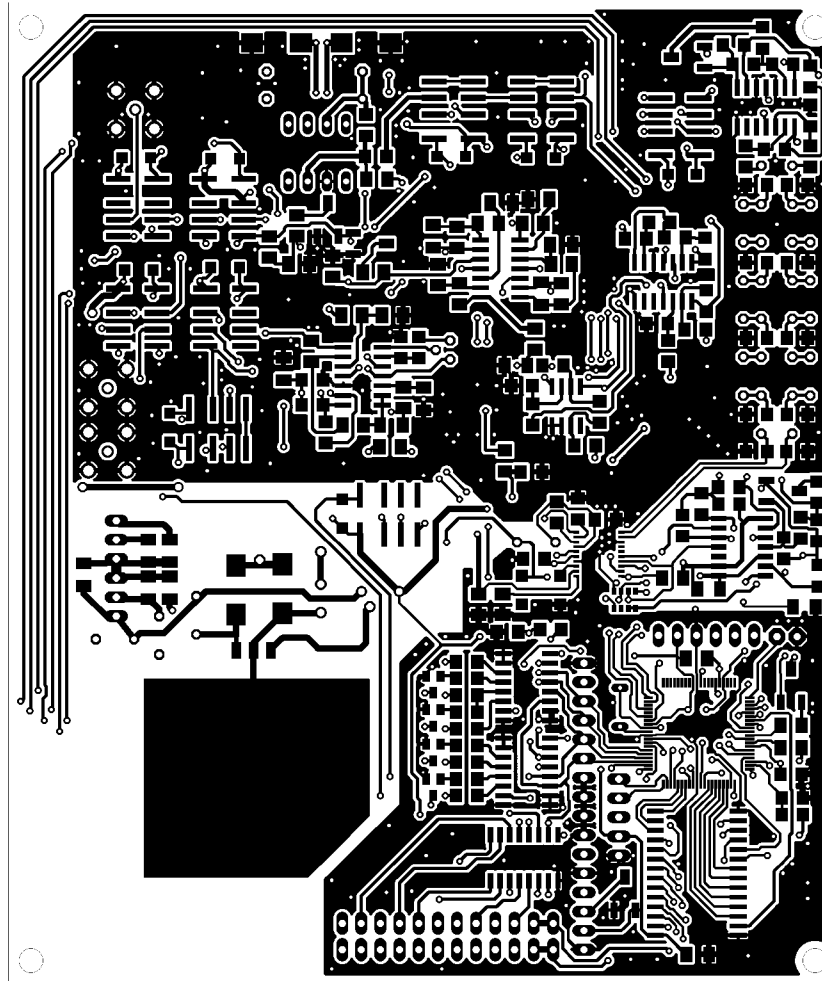
Seznam příloh

1. Schéma zapojení hlavní části.....	37
2. Motiv plošného spoje hlavní části horní vrstva.....	38
3. Motiv plošného spoje hlavní části spodní vrstva.....	39
4. Osazovací výkres hlavní části spodní vrstva.....	40
5. Osazovací výkres hlavní části horní vrstva.....	41
6. Schéma zapojení zdrojové části.....	42
7. Plošný spoj zdrojové části.....	42
8. Osazovací výkres zdrojové části horní a spodní vrstva.....	42
9. Schéma zapojení pro enkoder.....	43
10. Plošný spoj pro enkodér spodní vrstva.....	43
11. Osazovací výkres pro plošný spoj enkoderu.....	43
12. Schéma tlačítkové klávesnice.....	44
13. Plošný spoj tlačítkové klávesnice spodní vrstva.....	44
14. Osazovací výkres tlačítkové klávesnice.....	45
15. Obrázek generátoru vnější pohled.....	46
16. Menu generátoru.....	47
17. Seznam součástek.....	47

1. Schéma zapojení hlavní části

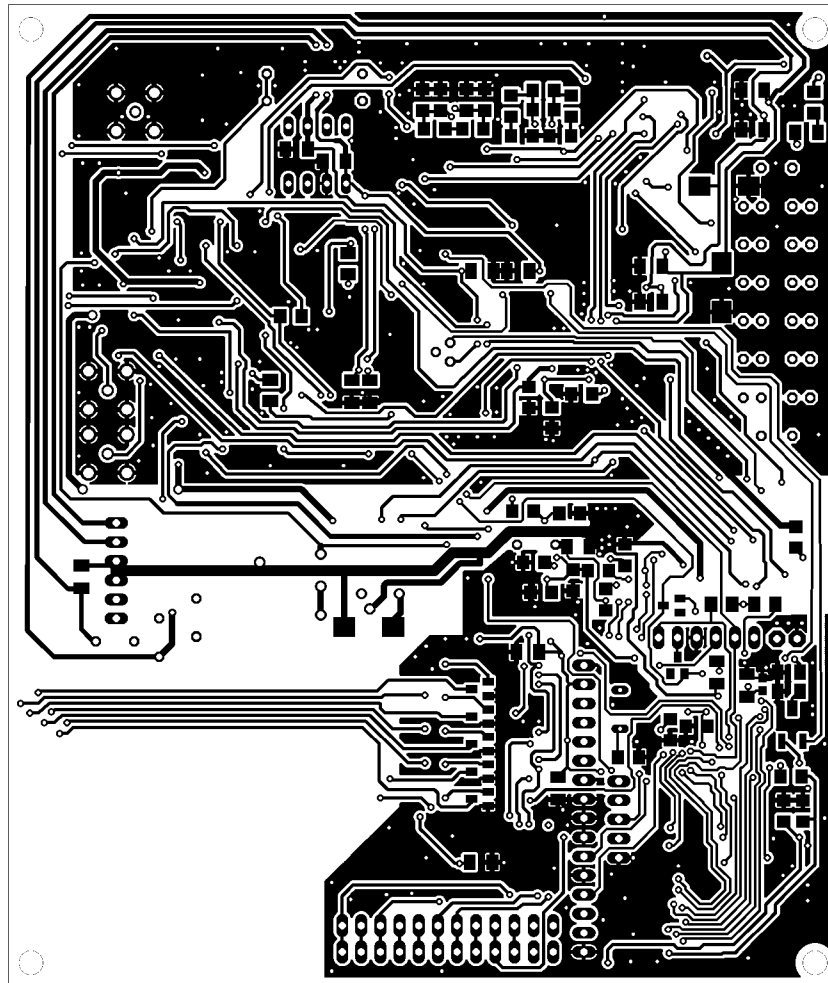


2. Motiv plošného spoje hlavní části horní vrstva



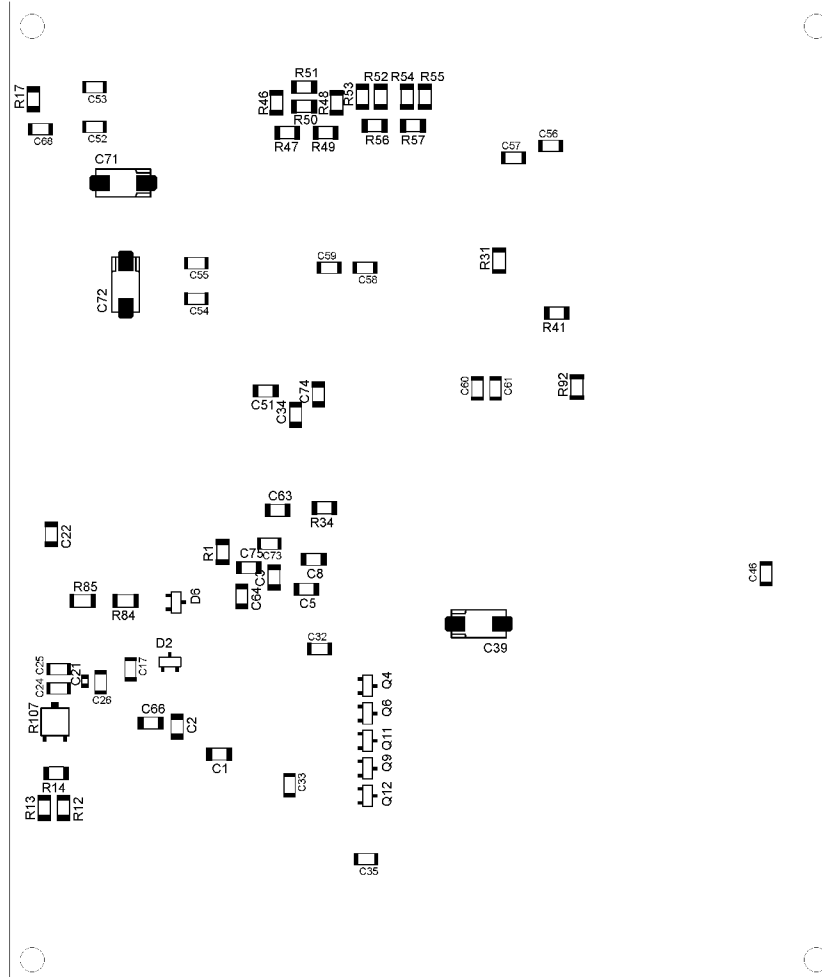
Rozměry desky 100x130 [mm], měřítko M 1:1

3. Motiv plošného spoje hlavní části spodní vrstva

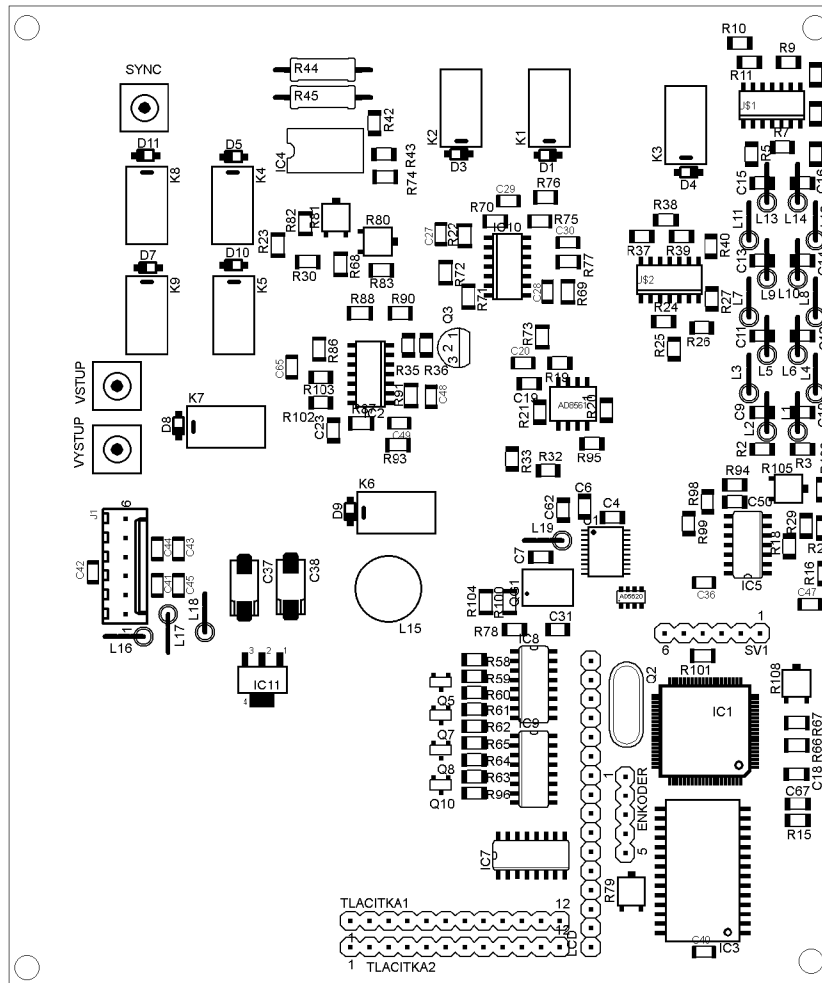


Rozměry desky 100x130 [mm], měřítko M 1:1

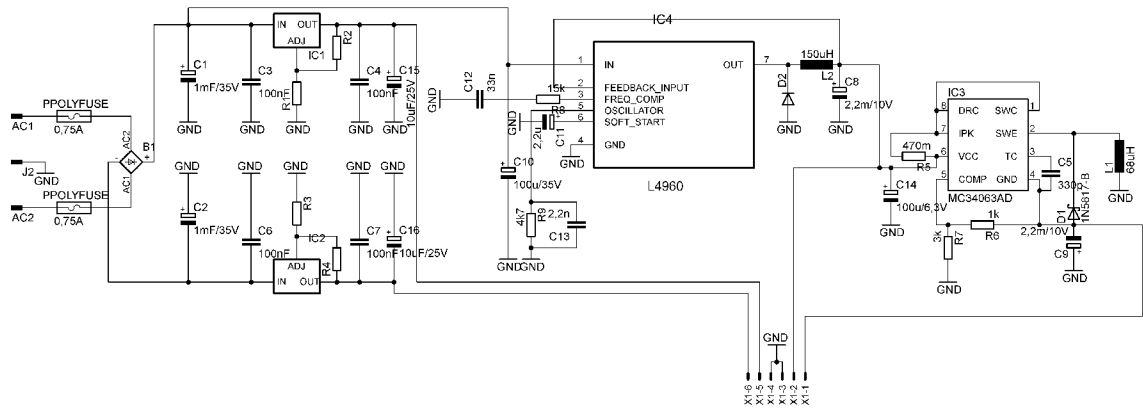
4. Osazovací výkres hlavní části spodní vrstva



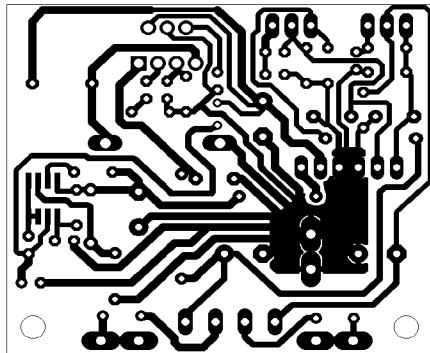
5. Osazovací výkres hlavní části horní vrstva



6. Schéma zapojení zdrojové části

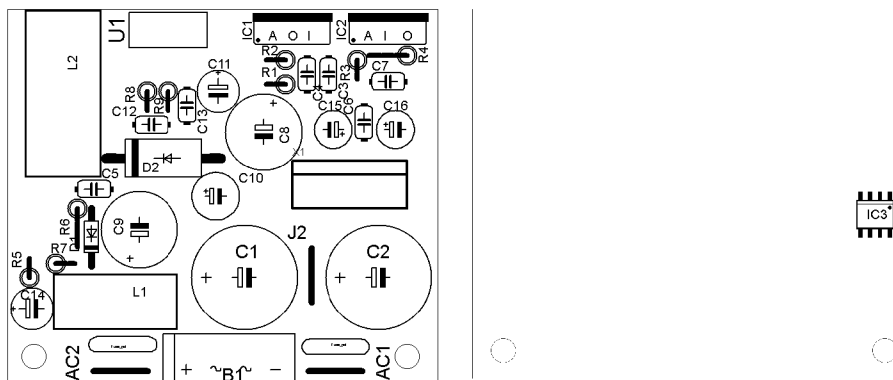


7. Plošný spoj zdrojové části

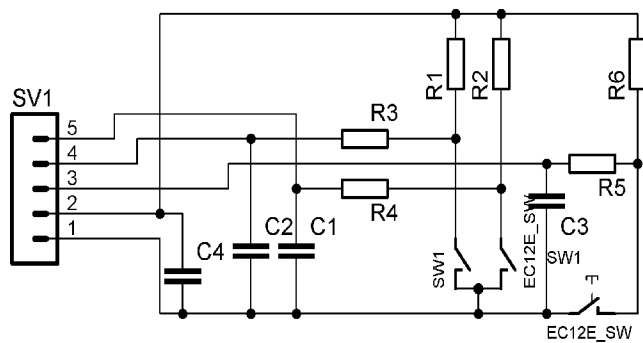


Rozměry desky 57x50 [mm], měřítko M 1:1

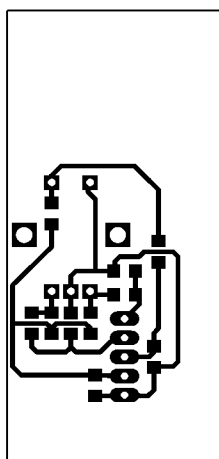
8. Osazovací výkres zdrojové části horní a spodní vrstva



9. Schéma zapojení pro enkodér

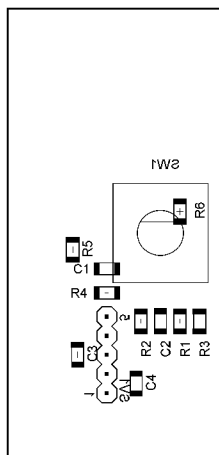


10. Plošný spoj pro enkodér spodní vrstva

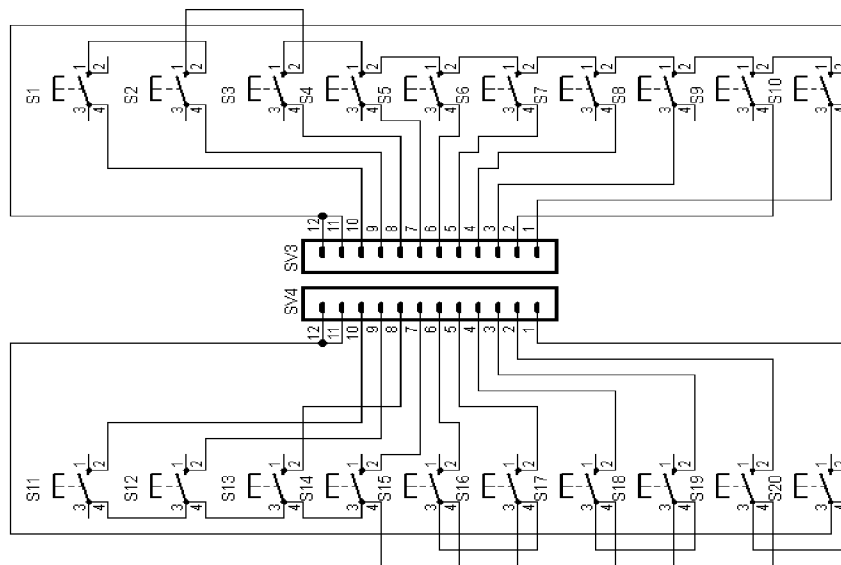


Rozměry desky 28,9x60 [mm], měřítko M 1:1

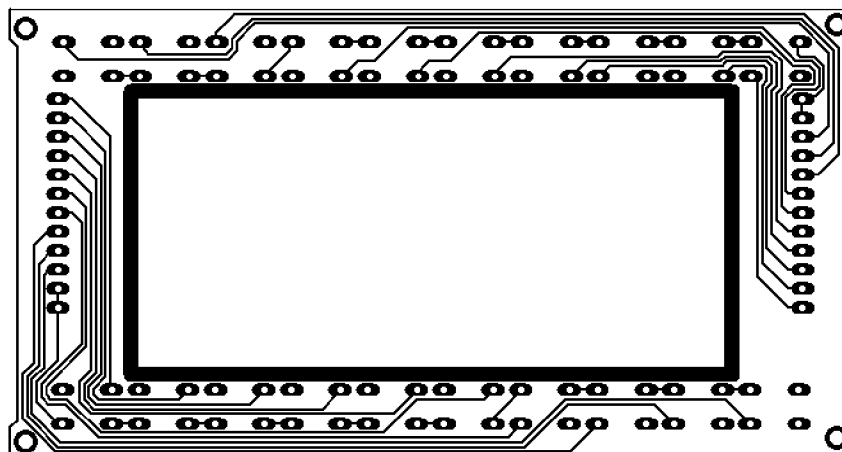
11. Osazovací výkres pro plošný spoj enkodér



12. Schéma tlačítkové klávesnice

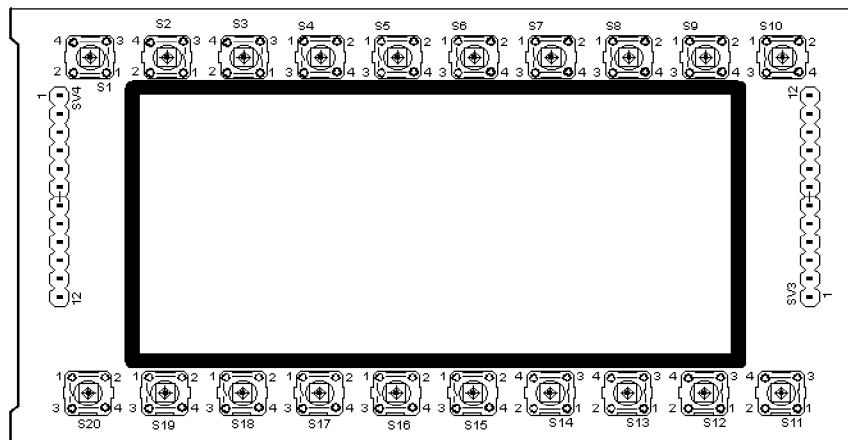


13. Plošný spoj tlačítkové klávesnice spodní vrstva

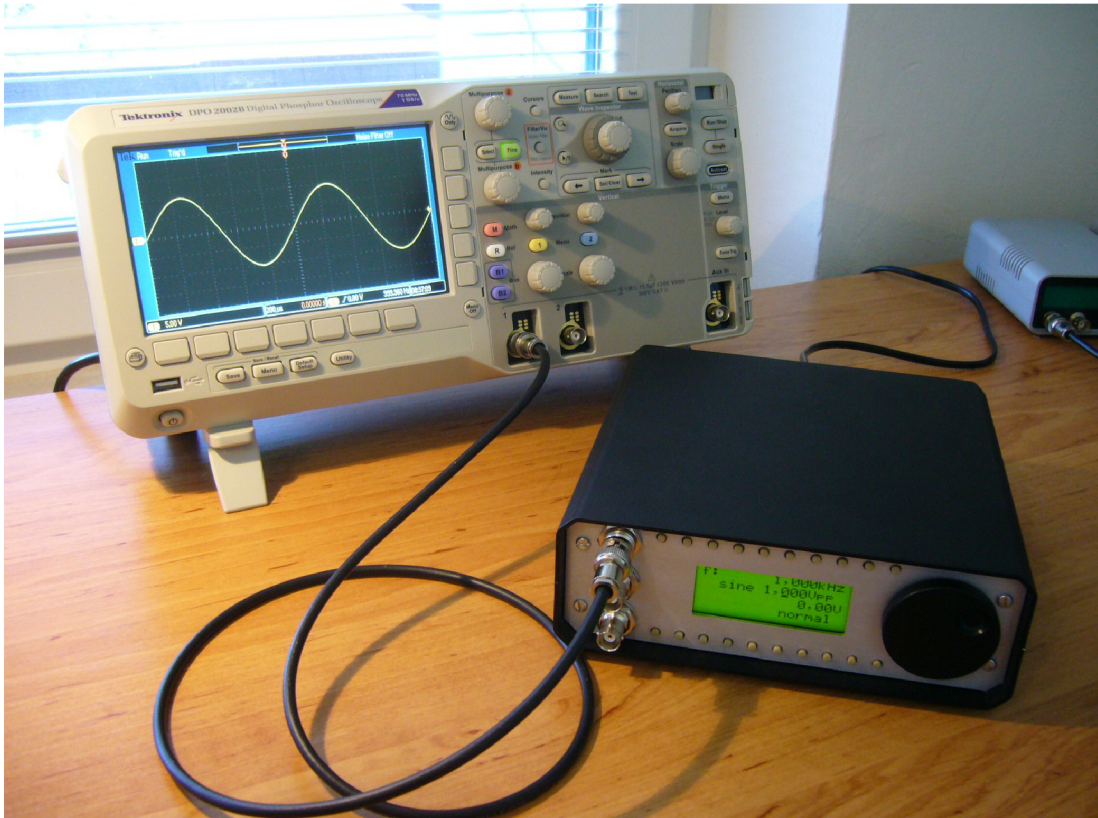


Rozměry desky 112x60 [mm], měřítko M 1:1

14. Osazovací výkres tlačítkové klávesnice



15.Obrázek generátoru vnější pohled



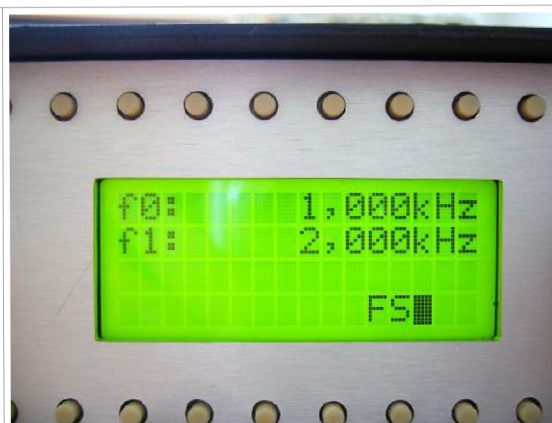
16.Obrázek generátoru vnější pohled



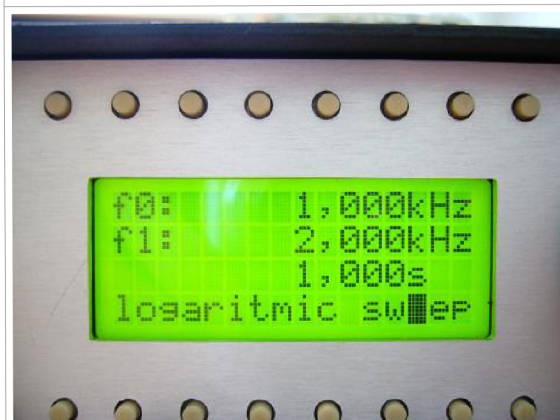
16. Menu generátoru



Menu SPI komunikace



Menu frekvenčního klíčování



Menu frekvenčního rozmitání



Hlavní menu generátoru

17. Seznam součástek

Počet kusů	součástka	označení na plošném spoji
1	AD811_N	IC4
1	LH52256CHN	IC3
1	LM1117	IC11
1	MA05-1	ENKODER
1	MA06-1	SV1
2	MA12-1	TLACITKA1, TLACITKA2
1	PINH1-1X16	LCD

5	R-EU_R1206	R1, R12, R13, R14, R15
1	XTAL/S	Q2
12 1k	R-EU_M1206	R23, R31, R71, R74, R75, R76, R84, R86, R87, R88, R100, R104
3 1k	R-EU_R1206	R35, R36, R103
3 1k	TRIM_EU-3223G	R79, R80, R81
5 1k5	R-EU_R1206	R9, R10, R38, R40, R57
1 1k8	R-EU_R1206	R50
3 1u	C-EUC1206	C8, C23, C50
5 1u	C-EUC1206K	C20, C24, C25, C29, C30
8 2,2u	L-EU0207/5V	L5, L6, L11, L12, L16, L17, L18, L19
1 2,2u	L-EU6000-XXX-RC	L15
1 2k2	R-EU_R1206	R106
2 3,3u	L-EU0207/5V	L7, L8
4 4k7	R-EU_M1206	R82, R83, R91, R92
1 4k7	R-EU_R1206	R20
2 4k7	TRIM_EU-3223G	R107, R108
1 6k8	R-EU_R1206	R34
3 8n2	C-EUC1206K	C17, C48, C49
7 10k	R-EU_M1206	R22, R66, R67, R69, R72, R85, R93
11 10k	R-EU_R1206	R58, R59, R60, R61, R62, R63, R64, R65, R78, R96, R102
1 10k	TRIM_EU-3223G	R105
2 10n	C-EUC1206K	C27, C28
1 10u	C-EUC1608	C21
3 10u	CPOL-EU085CS-1AR	C37, C38, C39
2 12	R-EU_R1206	R47, R49
1 15k	R-EU_R1206	R56
1 18	R-EU_R1206	R19
1 18R	R-EU_M1206	R73
1 18k	R-EU_R1206	R51
1 22-27-2061-06	22-27-2061-06	J1
1 22R	R-EU_M1206	R101
2 27p	C-EUC1206	C1, C2

4	39p	C-EUC1206	C9, C10, C15, C16
4	68p	C-EUC1206	C11, C12, C13, C14
1	74HCT05D	74HCT05D	IC5
2	100	R-EU_0309/12	R44, R45
2	100	R-EU_R1206	R21, R95
2	100k	R-EU_M1206	R70, R77
15	100n	C-EUC1206	C3, C4, C5, C6, C7, C18, C22, C31, C34, C51, C62, C63, C64, C66, C67
24	100n	C-EUC1206K	C26, C32, C33, C35, C36, C40, C41, C42, C43, C44, C45, C46, C47, C52, C53, C54, C55, C56, C57, C58, C59, C60, C61, C65
1	100p	C-EUC1206	C19
7	220	R-EU_R1206	R2, R3, R4, R5, R6, R7, R32
4	220n	L-EU0207/5V	L3, L4, L9, L10
3	330	R-EU_M1206	R30, R68, R90
2	330	R-EU_R1206	R33, R43
2	390	R-EU_R1206	R46, R48
6	470	R-EU_R1206	R16, R53, R55, R94, R98, R99
4	470n	L-EU0207/5V	L1, L2, L13, L14
1	680	R-EU_R1206	R18
5	820	R-EU_R1206	R8, R11, R37, R39, R42
1	820k	R-EU_R1206	R41
6	1000	R-EU_R1206	R24, R25, R26, R27, R28, R29
2	1200	R-EU_R1206	R52, R54
1	4028D	4028D	IC7
2	4076D	4076D	IC8, IC9
1	AD5620	AD5620	IC15
1	AD8561	AD8561	IC16
1	AD9834	AD9834	IC1
2	ADA4861-3	ADA4861-3	IC14, IC15
2	BAT54	BAT54	D2, D6
1	BC337-40	BC337-40	Q3
9	BC817-16SMD	BC817-16SMD	Q4, Q5, Q6, Q7, Q8, Q9, Q10, Q11, Q12
3	BU-SMB-V	BU-SMB-V	SYNC, VSTUP, VYSTUP
9	G6J-2FL-Y	G6J-2FL-Y	K1, K2, K3, K4, K5, K6, K7, K8, K9

9	MBR0520LT	MBR0520LT	D1, D3, D4, D5, D7, D8, D9, D10, D11
1	PIC18F87J10	PIC18F87J10	IC1
1	SM77H	SM77H	QG1
2	TL064D	TL064D	IC2, IC10

Součástky zdroj

Počet kusů	součástka	označení na plošném spoji
1	22-23-2061	X1
1	CPOL-EUE2,5-6E	C11
1	DIODE-DO27-15	D2
1	FBP1,5	B1
1	LM317TS	IC1
1	LM337TS	IC2
3	PIN2F061.100	AC1, AC2, J2
3	R-EU_0207/2V	R1, R2, R3
1	R-EU_0207/5V	R4
2	0,75A POLYSWITCH	POLYSWITCH
1	1N5817-B 1N5817-B	D1
2	1mF/35V CPOL-EUE5-13	C1, C2
2	2,2m/10V CPOL-EUE5-10.5	C8, C9
1	2,2n C-EU050-024X044	C13
1	3k R-EU_0207/5V	R6
1	4k7 R-EU_0207/2V	R9
2	10uF/25V CPOL-EUE5-5	C15, C16
1	15k R-EU_0207/2V	R8
1	33n C-EU050-024X044	C12
1	68uH L-EUTJ3-U1	L1
4	100nF C-EU050-024X044	C3, C4, C6, C7
1	100u/6,3V CPOL-EUE2,5-6E	C14
1	100u/35V CPOL-EUE5-6	C10
1	150uH L-EUTJ4-U1	L2
1	330p C-EU050-024X044	C5
1	470m R-EU_0207/2V	R5
1	1000 R-EU_0207/2V	R7

1	L4960	L4960	IC4
1	MC34063AD	MC34063AD	IC3

Součástky klávesnice

Počet kusů	součástka	Označení na plošném spoji
20	10-XX	S1, S2, S3, S4, S5, S6, S7, S8, S9, S10, S11, S12, S13, S14, S15, S16, S17, S18, S19, S20
2	MA12-1	SV3, SV4

Součástky enkodér

Počet kusů	součástka	Označení na plošném spoji
4	C-EUC1206	C1, C2, C3, C4
1	MA05-1	SV1
6	R-EU_R1206	R1, R2, R3, R4, R5, R6
1	EC12E_SW	EC12E_SW SW1