

VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY

FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ
ÚSTAV TELEKOMUNIKACÍ

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF TELECOMMUNICATIONS

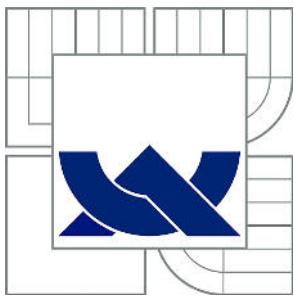
MONITOROVÁNÍ RUŠENÍ V SÍŤOVÉM NAPÁJENÍ

DIPLOMOVÁ PRÁCE
MASTER'S THESIS

AUTOR PRÁCE
AUTHOR

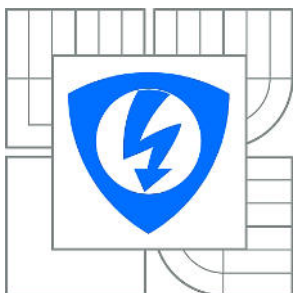
Bc. ZDENĚK JIRČÍK

BRNO 2014



VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH
TECHNOLOGIÍ

ÚSTAV TELEKOMUNIKACÍ

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF TELECOMMUNICATIONS

MONITOROVÁNÍ RUŠENÍ V SÍŤOVÉM NAPÁJENÍ

MONITORING INTERFERENCE IN THE MAINS SUPPLY

DIPLOMOVÁ PRÁCE

MASTER'S THESIS

AUTOR PRÁCE

AUTHOR

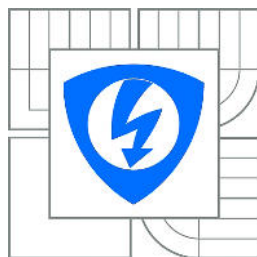
Bc. ZDENĚK JIRČÍK

VEDOUCÍ PRÁCE

SUPERVISOR

doc. Ing. VÁCLAV ZEMAN, Ph.D.

BRNO 2014



VYSOKÉ UČENÍ
TECHNICKÉ V BRNĚ

Fakulta elektrotechniky
a komunikačních technologií

Ústav telekomunikací

Diplomová práce

magisterský navazující studijní obor
Telekomunikační a informační technika

Student: Bc. Zdeněk Jirčík

ID: 120695

Ročník: 2

Akademický rok: 2013/2014

NÁZEV TÉMATU:

Monitorování rušení v síťovém napájení

POKYNY PRO VYPRACOVÁNÍ:

Cílem práce je návrh zařízení, které umožní monitorování síťového napětí (230VAC). Účelem zařízení bude monitorovat krátkodobé nestability a projevy rušení v síťovém napětí a zaznamenání časového průběhu těchto signálů na paměťové médium včetně údajů času a data.

Zařízení bude koncipováno jako relativně levný měřicí nástroj pro nekomerční užití v oblasti automatizace a řízení.

DOPORUČENÁ LITERATURA:

[1] GOSSEN-METRAWATT Power Quality Monitoring with MAVOLOG 10

[online]. 2001. Dostupné z URL:

<https://www.gossenmetrawatt.com/resources/resources/pdf_sonst/mavolog10show_gb.pdf>.

[2] DŘÍNOVSKÝ, Jiří et al. Elektromagnetická kompatibilita: přednášky. Vyd. 1. V Brně: VUT, FEKT, UREL, 2010, 229 s. ISBN 978-80-214-4202-3.

Termín zadání: 10.2.2014

Termín odevzdání: 30.5.2014

Vedoucí práce: doc. Ing. Václav Zeman, Ph.D.

Konzultanti diplomové práce: Ing. Jan Říha

doc. Ing. Jiří Mišurec, CSc.

Předseda oborové rady

UPOZORNĚNÍ:

Autor diplomové práce nesmí při vytváření diplomové práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

ABSTRAKT

Tento semestrální projekt se zabývá návrhem elektronického zařízení pro monitorování napájecí sítě. V teoretické části jsou popsána rušení napájecích sítí, vlastnosti analyzátorů sítě, komunikace a správa souborů na paměťovém médiu. V další části je návrh zapojení prototypu síťového analyzátoru, popis jeho částí a funkcí a ověření funkčnosti zhotoveného prototypu měření.

KLÍČOVÁ SLOVA

Monitorování, Rušení, Síťové napájení, Elektromagnetická kompatibilita, Souborový systém, XMEGA, Atmel AVR

ABSTRACT

This semester thesis describes design of electronic device adapted to monitoring of mains supply. Theoretical parts describes mains supply analysis, communication and management of files to memory. Next part is design electronics blocks and their cooperation. There are description of mains analyzer prototype and it's parts and functions. Prototype was submitted to test measurement.

KEYWORDS

Monitoring, Interference, Mains supply, EMC, File system, XMEGA, Atmel AVR

JIRČÍK, Zdeněk *Monitorování rušení v síťovém napájení*: diplomová práce. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav telekomunikací, 2014. 61 s. Vedoucí práce byl doc. Ing. Václav Zeman, Ph.D.

PROHLÁŠENÍ

Prohlašuji, že svou diplomovou práci na téma „Monitorování rušení v síťovém napájení“ jsem vypracoval samostatně pod vedením vedoucího diplomové práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této diplomové práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a/nebo majetkových a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., o právu autorském, o právech souvisejících s právem autorským a o změně některých zákonů (autorský zákon), ve znění pozdějších předpisů, včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb.

Brno

.....

(podpis autora)

PODĚKOVÁNÍ

Rád bych poděkoval vedoucímu diplomové práce panu doc. Ing. Václavu Zemanovi, Ph.D. za odborné vedení, konzultace, trpělivost a podnětné návrhy k práci.

Brno

.....

(podpis autora)

Výzkum popsáný v této diplomové práci byl realizován v laboratořích podpořených z projektu SIX; registrační číslo CZ.1.05/2.1.00/03.0072, operační program Výzkum a vývoj pro inovace.

OBSAH

Úvod	12
1 Úvod do elektromagnetické kompatibility	13
1.1 EMC	13
1.2 Systém elektromagnetické kompatibility	13
1.3 Přehled vlastností komerčních analyzátorů napájecí sítě	15
2 Návrh zařízení pro monitorování síťového napětí	17
2.1 Souborový systém	17
2.2 Paměťové médium SD	18
2.3 Serial Peripheral Interface	18
2.4 Rozbor řešení	19
2.5 Volba vstupního transformátoru	20
2.6 Ověření napěťového přenosu vstupního transformátoru	21
2.7 Blok přizpůsobení napěťové úrovně signálu	22
2.8 Výběr mikrokontroléru	24
2.9 Knihovna pro obsluhu souborového systému FAT pro mikrokontroléry AVR	24
3 Návrh a realizace analyzátoru sítě	27
3.1 Schématické zapojení analyzátoru síťového napětí	27
3.2 Programové řešení	29
3.3 Popis použití síťového analyzátoru	35
3.4 Ověření funkčnosti prototypu	36
4 Závěr	40
Literatura	41
Seznam symbolů, veličin a zkratk	42
Seznam příloh	43
A Rozbor řešení	44
A.1 Simulace napěťového přenosu úrovňového zesilovače	44
A.2 Měření vlastností oddělovacích transformátorů	44

B Zachycené grafické průběhy	47
B.1 Zachycený pokles napětí prototypem síťového analyzátoru.	47
B.2 Zachycený pokles napětí prototypem síťového analyzátoru.	47
B.3 Zachycený pokles napětí prototypem síťového analyzátoru.	47
B.4 Zachycený pokles napětí osciloskopem Agilent.	47
B.5 Zachycený pokles napětí osciloskopem Agilent.	47
B.6 Zachycený pokles napětí osciloskopem Agilent.	47
B.7 Zachycený pokles napětí osciloskopem Agilent.	47
C Návrh a realizace analyzátoru sítě	55
C.1 Schéma a DPS prototypu síťového analyzátoru.	55
C.2 Ukázka prototypu síťového analyzátoru.	55

SEZNAM OBRÁZKŮ

1.1	Základní řetězec EMC a příklady jednotlivých oblastí [1].	13
1.2	Projevy rušivých signálů v síťovém napájecím napětí [1].	14
1.3	Parametry napětí podle EN 50160 z technické dokumentace síťového analyzátoru Mavolog 10 [4].	15
1.4	Přehled sledovaných veličin síťovým analyzátozem Mavolog 10 [4]. . .	16
2.1	Rozmístění pinů SD karty [3].	18
2.2	Navržené blokové schéma monitorovacího zařízení sítě.	20
2.3	Zapojení měřeného transformátoru.	21
2.4	Průběhy napětí na vstupu a výstupu transformátoru (žlutý - vstup; zelený - výstup).	22
2.5	Schéma členu přizpůsobení napěťové úrovně.	24
2.6	Provázání typické konfigurace systému s vnořeným FatFs modulem [8].	25
3.1	Schéma napájecího obvodu síťového analyzátoru.	27
3.2	Zapojení integrovaného obvodu napěťové reference.	28
3.3	Schéma vstupního obvodu síťového analyzátoru.	28
3.4	Připojení rozhraní JTAG a indikačních diod k mikrokontroléru. . . .	29
3.5	Připojení slotu SD karty k mikrokontroléru.	29
3.6	Blokové schéma funkce mikrokontroléru.	30
3.7	Zadané parametry pro výpočet filtru v programu Filter Design. . . .	31
3.8	Zachycované napětí generované programovatelným zdrojem.	37
3.9	První zachycený pokles napětí prototypem síťového analyzátoru. . .	38
3.10	Druhý zachycený pokles napětí prototypem síťového analyzátoru. . .	38
3.11	Třetí zachycený pokles napětí prototypem síťového analyzátoru. . . .	39
3.12	Zachycené přepnutí rozsahu zdroje síťového napětí Diametral AC250K2D	39
A.1	Simulace napěťového přenosu úrovněového zesilovače.	44
A.2	Průběhy napětí na vstupu a výstupu transformátoru ERA BV EI30/12.5 1.2VA bez zátěže (žlutý - vstup; zelený - výstup).	45
A.3	Průběhy napětí na vstupu a výstupu transformátoru ERA BV EI30/12.5 1.2VA se zátěží $R = 120 \Omega$ (žlutý - vstup; zelený - výstup).	46
B.1	Zachycený pokles napětí prototypem síťového analyzátoru.	48
B.2	Zachycený pokles napětí prototypem síťového analyzátoru.	49
B.3	Zachycený pokles napětí prototypem síťového analyzátoru.	50
B.4	Zachycený pokles napětí osciloskopem Agilent.	51
B.5	Zachycený pokles napětí osciloskopem Agilent.	52
B.6	Zachycený pokles napětí osciloskopem Agilent.	53

B.7	Zachycený pokles napětí osciloskopem Agilent.	54
C.1	Kompletní schéma zapojení analyzátoru sítě.	56
C.2	Deska plošného spoje s popisky a oběma vrstvami.	57
C.3	Deska plošného spoje - bottom.	58
C.4	Deska plošného spoje - top.	59
C.5	Deska plošného spoje - top.	60
C.6	Deska plošného spoje - top.	60
C.7	Deska plošného spoje - top.	61
C.8	Deska plošného spoje - top.	61

SEZNAM TABULEK

2.1	Přehled oblastí disku s FAT souborovým systémem [2].	17
2.2	Popis pinů SD karty [3].	18
2.3	Signály pro komunikaci SPI sběrnici [3].	19

ÚVOD

Cílem této práce je navrhnout a realizovat zařízení, které bude schopné monitorovat síťové napětí (230 VAC). Zařízení bude z monitorovaného průběhu napětí vyhodnocovat nestability a změny napětí způsobené rušením.

Zařízení bude vyhodnocovat zkreslení či změnu průběhu síťového napětí oproti ideálnímu sinusovému průběhu. Při zjištění odchylce zařízení uloží vzorky napětového průběhu do paměti vložené SD karty a bude napájené z měřené sítě elektrického napětí. Zařízení bude používáno jako měřicí přístroj, monitorující dlouhodobě síťové napětí. Je třeba zachytit zejména výrazné rušení a změny napětového síťového průběhu způsobující výpadky synchronizace elektronických zařízení. Tento přístroj pomůže odhalení typu rušení a jeho možného zdroje. Po zjištění těchto informací bude dále možné upravit postižené zařízení a vybavit ho účinnějším obvodem pro potlačení EMC rušení.

Jedná se o prototyp levného měřicího přístroje poskytujícího pouze zlomek informací, které nám mohou poskytnout komerční analyzátory elektrické sítě. Ty se ovšem běžně pohybují až v mnohonásobně vyšších cenových relacích. Cílovým kritériem je také jednoduché ovládání a zobrazení stavu zachycení rušení či výpadku napětí.

1 ÚVOD DO ELEKTROMAGNETICKÉ KOMPATIBILITY

1.1 EMC

Elektromagnetická kompatibilita (EMC) je vlastnost zařízení nebo přístroje, která umožňuje správnou a neovlivňovanou funkci v prostředí, kde působí zdroje elektromagnetických signálů. Zařízení také nesmí vyzařovat signály, které by mohly rušit jiné okolní systémy.

1.2 Systém elektromagnetické kompatibility


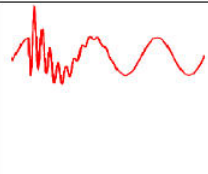
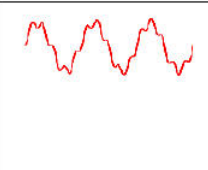
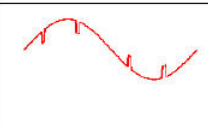
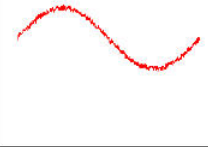

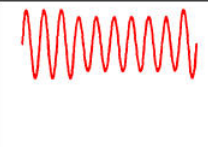
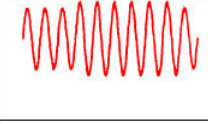

Na obr.1.1 jsou zobrazeny příklady jednotlivých částí EMC systému. Celý problém si můžeme rozložit na tyto tři části. První částí je zdroj elektromagnetického rušení, ten obsahuje výzkum vzniku elektromagnetického rušení, jeho charakter a intenzitu. Tyto zdroje mohou být uměle vytvořené či přírodního charakteru. Přírodními zdroji jsou například Slunce, elektrostatické výboje v atmosféře (blesk). Uměle vytvořené zdroje mohou být elektrické motory a generátory, spínací elektrické prvky, distribuce elektrické energie a zapalování spalovacích motorů. Druhá část EMC řetězce se zaměřuje na způsob přenosu elektromagnetické energie k postiženému systému. Může se jednat o přenosy vzduchem nebo po vedení s různými druhy elektrické vazby. Třetí část popisuje vlastnosti přijímače rušení a parametry, které jsou ovlivněny rušením. V řetězci se nikdy nevyskytuje pouze jeden zdroj elektromagnetického rušení. Vždy se počítá s kompletním systémem vzájemně ovlivňujících se prvků [1].



Obr. 1.1: Základní řetězec EMC a příklady jednotlivých oblastí [1].

Následkem rušení z různých zdrojů a různými prostředími se vyskytuje více druhů

rušení viz. obr. 1.2, kde jsou vyobrazeny příklady. Jestliže chceme mít kvalitní napájecí síť, je našim cílem omezit nebo zcela potlačit veškerá rušení. Analyzátor síťového napětí odhaluje tyto nedostatky a zaznamenává jejich výskyt. Naše monitorovací zařízení by mělo zaznamenávat pouze rušení takového rozsahu, které způsobí ztrátu synchronizace zařízení do sítě zapojeným.

Druh rušení	Časový průběh napájecího napětí	Možné příčiny vzniku	Možné důsledky
Impulzní		<ul style="list-style-type: none"> atmosférický výboj elektrostatický výboj spínání zátěže 	<ul style="list-style-type: none"> ztráta dat možná poškození výpadky systémů
Oscilační		<ul style="list-style-type: none"> spínání induktivní či kapacitní zátěže přepínání vedení či kabelů spínání kondenzátorů ferorezonance 	<ul style="list-style-type: none"> ztráta dat možná poškození namáhání izolací
Harmonické a meziharmonické složky		<ul style="list-style-type: none"> nelineární zátěže systémové rezonance frekvenční měniče poškozené zařízení oblouková technika 	<ul style="list-style-type: none"> prehřívání transformátorů, motorů, kabelů výpadky systémů blikání světel komunikační interference
Periodické pulzní rušení		<ul style="list-style-type: none"> řízené pohony obloukové pece fázové regulátory spínané zdroje 	<ul style="list-style-type: none"> ztráta dat výpadky systémů
Šum		<ul style="list-style-type: none"> poškozené zařízení nekvalitní uzemnění blízkost vf. zdroje impulzní usměrňovače 	<ul style="list-style-type: none"> ztráta dat výpadky systémů
Prerušení napájecího napětí		<ul style="list-style-type: none"> obecné poruchy selhání komponent systémové ochrany vypínače, pojistky 	<ul style="list-style-type: none"> vypnutí systémů možná poškození
Pokles napájecího napětí (podpětí)		<ul style="list-style-type: none"> připojování zátěží start motoru systémové poruchy zkratky v síti 	<ul style="list-style-type: none"> výpadky systémů ztráta dat
Zvýšení napětí (přepětí)		<ul style="list-style-type: none"> změny zatížení poruchy v systému 	<ul style="list-style-type: none"> nežádoucí přepínání zkracování životnosti poškození zařízení
Kolísání napájecího napětí		<ul style="list-style-type: none"> proměnná zátěž zapínání – vypínání zátěže obloukové pece 	<ul style="list-style-type: none"> blikání světel elektromechanické kmity zařízení

Obr. 1.2: Projevy rušivých signálů v síťovém napájecím napětí [1].

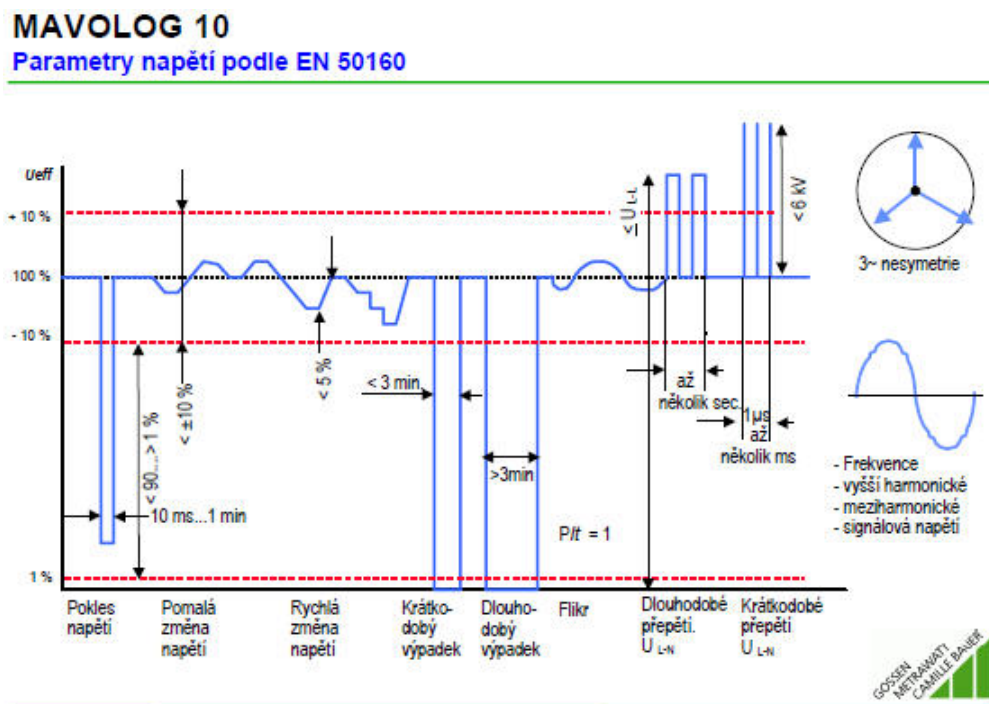
Nejdůležitějším typem rušení je přerušeni napájecího napětí. To způsobí vypnutí většiny zařízení, které nedisponují zálohou napájení. Přístrojům, které mají zálohu, ale jsou synchronizované s frekvencí napájecího napětí hrozí, že budou plnit špatně svoji funkci. Těžko se dá přerušeni napájecího napětí předejít či omezit. Je tedy důležité, aby monitorovací zařízení toto rušení zachytilo.

Šum je u zařízení se špatným uzemněním často přítomný, avšak v některých aplikacích nevádí a bývá přítomný s nízkou napětovou úrovní.

V napájecí síti se také mohou vyskytovat přepětí a podpětí, ta bývají nejčastěji způsobena zapojením nebo odpojením zátěže vysokého výkonu v rámci dané sítě.

1.3 Přehled vlastností komerčních analyzátorů napájecí sítě

Kvalita veřejných napájecích sítí je stanovena normou EN 50160. Ta stanovuje parametry napětí ve veřejných elektrických sítích. Norma udává mezní hodnoty a zkušební metody napájecí sítě a definuje náhodné procesy jako pokles napětí a přepětí viz obr. 1.3.



Obr. 1.3: Parametry napětí podle EN 50160 z technické dokumentace síťového analyzátoru Mavolog 10 [4].

Parametr	Požadavky	Interval měření	Doba trvání pozorování	Sledování pomocí MAVOLOG 10
Frekvence sítě	50 Hz \pm 0,5 Hz po dobu 95% jednoho týdne; 50 Hz +4% / -6% trvale	10-sekundová střední hodnota	1 týden	ano
Změny napětí	$U_n \pm 10\%$ po dobu 95% jednoho týdne; $U_n +10/-15\%$ trvale	10-minutová střední hodnota	1 týden	ano
Filtr	Všem dlouhodobého blikání Pit < 1 po dobu 95% jednoho týdne	2 hodiny (dle EN 61000-4-15)	1 týden	ano
Nesymetrie	Poměr U_i (protiběžná soustava) / U_j (souběžná soustava) < 2 % po dobu 95% jednoho týdne	10-minutová střední hodnota	1 týden	ano
Vyšší harmonické $U_{i2} \dots U_{i16}$	< Mezní hodnota dle tabulky normy a THD < 8% po dobu 95% jednoho týdne;	10-min. střední hodnota každé harmonické (dle EN 61000-4-7)	1 týden	ano
Meziharmonické	projednává se		1 týden	-
Signálová napětí	< Charakteristika dle normy $\sim f(f)$ po dobu 99% jednoho dne	3–sekundová střední hodnota	1 den	-
Poklesy napětí	Počet <10 ... 1000 / rok; z toho >50% trvajících <1s	10ms-efektivní hodnota $40\%U_n \leq U_{10ms} \leq 90\%U_n$	1 rok	ano
Krátkodobé výpadky napětí	Počet <10 ... 1000 / rok; z toho >70% trvajících <1s	10ms-efektivní hodnota $U_{10ms} \leq 1\%U_n$	1 rok	ano
Dlouhodobé výpadky napětí	Počet <10 ... 50 / rok trvajících >3 min		1 rok	ano
Dlouhodobá přepětí (L-N)	Počet <10 ... 1000 / rok; z toho >70% trvajících <1s	10ms-efektivní hodnota $U_{10ms} > 110\%U_n$	1 rok	ano
Krátkodobá přep. (L-N)	< 6 kV / μ s ... ms			-

Obr. 1.4: Přehled sledovaných veličin síťovým analyzátozem Mavolog 10 [4].

Tab. 2.1: Přehled oblastí disku s FAT souborovým systémem [2].

Popis oblasti	Velikost oblasti
Bootovací blok	1 blok
Alokační tabulka (FAT; může být několik kopií)	Záleží na velikosti souborového systému
Kořenový adresář disku	Volí se při formátování disku
Oblast datových souborů	Zbytek obsahu disku

2 NÁVRH ZAŘÍZENÍ PRO MONITOROVÁNÍ SÍŤOVÉHO NAPĚTÍ

2.1 Souborový systém

Souborový systém zajišťuje způsob organizace informací na paměť elektronického typu. Data se mohou nacházet na různých místech paměťového média, souborový systém tato data sdružuje. Běžně tak koncový uživatel může třídít data do souborů adresářů a lépe tak přistupovat na místo obsazené v paměti pomocí operačního systému, ten musí tento souborový systém podporovat. Běžně se tento princip používá u přenosných pamětí jako jsou USB paměťové klíčenky, diskety, cd, dvd, hardisky.

FAT alokační systém souborových tabulek se začal používat na přelomu 70. a 80. let a byl podporován operačním systémem Microsoft® MS-DOS®. Nejprve byl vyvíjen jako jednoduchý souborový systém pro disketová média (floppy disky) malých paměťových kapacit. Poté se vývoj zaměřil na podporu i větších paměťových médií. Momentálně existuje několik typů FAT souborového systému: FAT12, FAT16, FAT32, VFAT, exFAT a například FAT+ vyvinutý nezávislými programátory. Základní rozdíly mezi jednotlivými typy jsou počet používaných bitů v alokačním bloku, možná velikost souborového systému a maximální velikost souboru. Souborový systém FAT32 využívá 32-bitové adresy alokačních bloků. To nám umožňuje ukládat soubory do velikosti až 4 GB a udržovat velikost datového oddílu do 8 TiB [2].

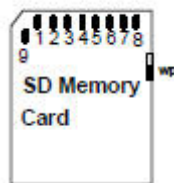
Paměťové médium, které využívá FAT souborový systém, je rozdělené do několika částí viz tab. 2.1. První oblast paměťového média je vyhrazena Bootovacímu bloku. Zde je umístěn speciální program pro načtení operačního systému. Další oblast je přiřazena alokační tabulce souborů FAT. FAT tabulka přiřazuje záznam odpovídajícímu clusteru v oddílu. Kořenový adresář disku je základním adresářem, kde se mohou umísťovat soubory. Také obsahuje záznam všech svých podadresářů.

Tab. 2.2: Popis pinů SD karty [3].

Pin	Název	Funkce (SPI)
1	CS	Chip select
2	DataIn	Vstupní data
3	VSS1	Uzemnění
4	VDD	Napájení
5	CLK	Hodinový signál
6	VSS2	Uzemnění
7	DataOut	Výstupní data
8	IRQ	Nevyužito
9	NC	Nevyužito

2.2 Paměťové médium SD

Paměťová karta SD (Secure digital) je typ elektronické paměti využívající flash paměť. Karta je určena pro mobilní zařízení. Maximální velikost paměti základní verze SD je 2 GB dat. V rozšířené verzi SDHC je to potom až 32 GB paměti. Je několik možností jak komunikovat s SD kartou. Karta má 9 pinů, kterými může komunikovat se zařízením viz. obr.2.1. Popis jednotlivých pinů a jejich funkce jsou uvedeny v tab.2.2.



Obr. 2.1: Rozmístění pinů SD karty [3].

2.3 Serial Peripheral Interface

SPI je externí sériové rozhraní, které je dostupné v mnoha mobilních elektronických zařízeních. Sběrnici lze implementovat hardwarově i softwarově. Je možné do komunikace zapojit i více zařízení najednou. Frekvence přenosu je závislá na hodinovém signálu, který může být až 70 MHz. Sběrnice využívá vodiče MISO, MOSI a SCK. Zařízení připojená ke sběrnici mohou pracovat ve dvou různých režimech. Hodinový

Tab. 2.3: Signály pro komunikaci SPI sběrnicí [3].

CS	Identifikace karty
CLK	Hodinový signál
DataIn	Vstupní data
DataOut	Výstupní data

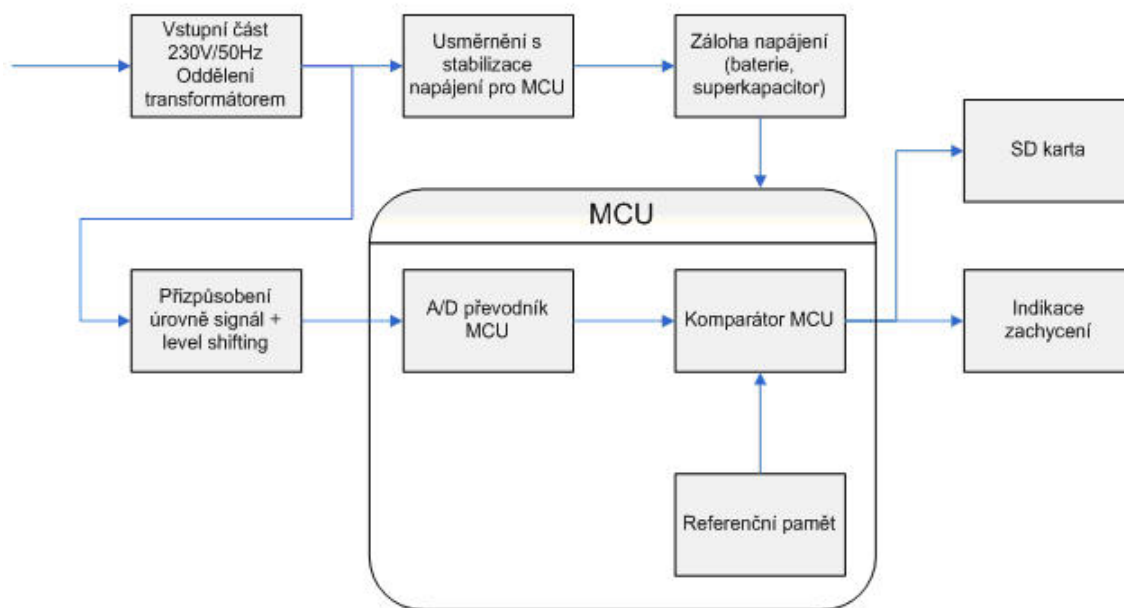
signál je generován zařízením v režimu MASTER. Ostatní uzly, ke kterým je SCK přiveden se nacházejí v režimu SLAVE. Nastavením signálu SSEL se určí, se kterým uzlem v režimu SLAVE bude MASTER komunikovat. SPI rozhraním disponuje v dnešní době většina dostupných mikrokontrolérů.

K rozpoznání karty a adresování slouží signál CS. V době odeslání příkazu musí mít karta nastavený signál CS na logickou nulu. Signál CS je nastavený po celou dobu komunikace, jinak příkaz nebude doručen. Signály DataIn a DataOut slouží k přenosu vstupních a výstupních dat při procesech čtení a zápisu.

2.4 Rozbor řešení

Na základě zadaných požadavků jsme se dopracovali k návrhu blokového schématu obr.2.2. Vzhledem k požadavku na cenu přístroje a obsluhu bylo zvoleno jako nejvhodnější využít zapojení s mikrokontrolérem. Vhodně zvolený mikrokontrolér můžeme použít pro převod analogového signálu na digitální a následnou komparaci. Do jeho paměti lze umístit referenční hodnoty síťového průběhu a taktéž vyhodnocovat, zdali již došlo k odchýlení od ideálního průběhu v takové míře, že je nutné vyhodnotit stav průběhu jako zdeformovaný. Mikrokontrolér také nabízí možnost čtení a zápisu navzorkovaných hodnot na SD kartu. Použitím vhodné knihovny lze také udržovat na paměťové kartě souborový systém pro snadné přenesení dat do PC. Do paměti by se dalo také zapisovat bez souborového systému jako do klasické paměti typu FLASH. Ovšem pro obsluhu by to přinášelo nutnost data přečíst speciálním zařízením či programem.

Prvním blokem ve schématu je vstupní část zařízení. Ta má za úkol upravit hodnotu vstupního napětí na požadovanou hodnotu tak, aby byl signál pro převodník dostatečně citlivý a nedocházelo k přebuzení vstupu A/D převodníku. Nabízejí se dva základní způsoby snížení vstupního napětí. Jednou možností je použití vstupního odporového děliče. Tento způsob ovšem není vhodný, jak z hlediska ztrátového výkonu na rezistorech, tak z hlediska možného poškození dalších připojených obvodů. Lepší variantou je zapojení transformátoru na 230 V s dobrým přenosem napětí.



Obr. 2.2: Navržené blokové schéma monitorovacího zařízení sítě.

Transformátor navíc galvanicky odděluje monitorovací zařízení od měřené sítě.

Blok usměrnění a stabilizace má za úkol připravit napájecí napětí pro mikrokontrolér. Nejčastější je použití integrovaného stabilizátoru, který disponuje potřebným výstupním proudem a napětím pro napájení MCU. Součástí stabilizace je několik kondenzátorů zapojených paralelně na výstup stabilizátoru.

Záloha napájení je důležitá pro nepřetržité měření a zaznamenání případného výpadku síťového napětí. Baterie sice poskytuje vyšší kapacitu energie, nebyl by tedy problém zaznamenávat i při dlouhodobém výpadku síťového napětí. My se ovšem spokojíme s udržení přístroje v činnosti po relativně krátkou dobu. Přístroj ovšem po novém zapnutí zaznamená, že vznikl dlouhodobý výpadek elektrického napětí. Pro udržení několika period výpadku nám postačí patřičně dimenzovaný superkapacitor, u kterého nemusíme, na rozdíl od baterie, brát zřetel na hladinu vybití a následné nabíjení.

2.5 Volba vstupního transformátoru

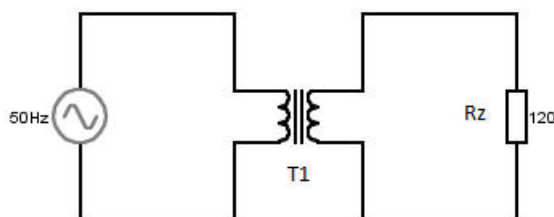
Vzhledem k potřebě snížení napájecího napětí kvůli napájení mikrokontroléru byl vybrán transformátor značky ERA se vstupním napětím 230 V a výstupním napětím 9 V typ BV EI30/12.5. Bylo by možné použít i speciální oddělovací transformátor.

Tyto transformátory jsou však vyráběny pouze s napětovým přenosem 1. Jeho použití by zkomplikovalo zapojení a musel by se řešit problém s převodem napětí. Přidání dalšího přenosového článku do cesty snímaného signálu by přineslo možné zkreslení snímaného napětí.

2.6 Ověření napětového přenosu vstupního transformátoru

Bylo třeba ověřit zda je zvolený vstupní transformátor vhodný k dané aplikaci. U transformátoru nesmí dojít k výraznému tvarovému zkreslení napětového signálu. Případné ovlivnění musí být řešeno kapacitní kompenzací obvodu.

Cílem měření bylo zobrazit na osciloskopu vstupní a výstupní napětí transformátoru a odhalit výrazné změny v průběhu výstupního napětí. Jako zdroj napětí byl zvolen záložní zdroj APC Back-UPS CS 350EI. Měření bylo zapojeno dle obr.2.3, na vstupní a výstupní svorky byly připojeny příslušné kanály osciloskopu.

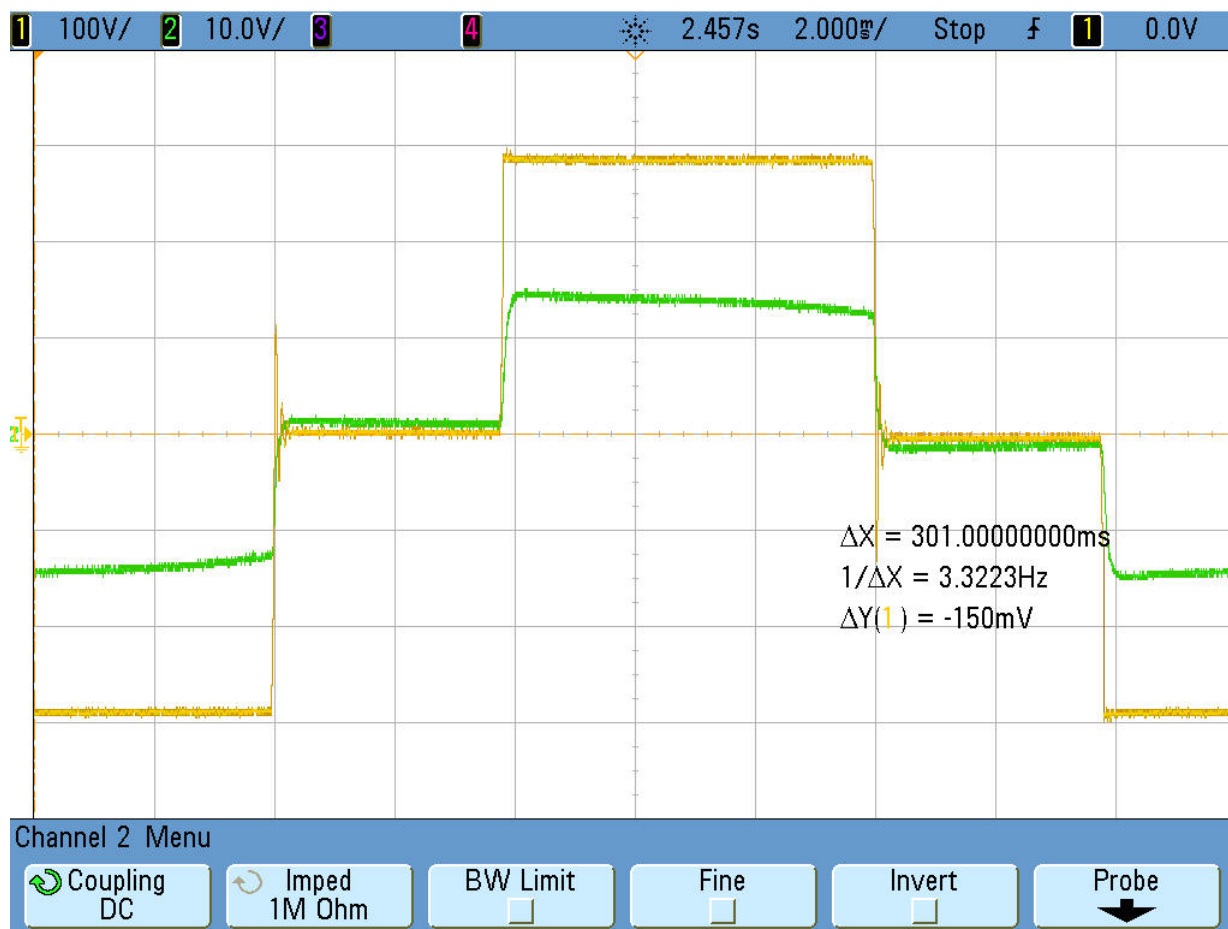


Obr. 2.3: Zapojení měřeného transformátoru.

Seznam použitých přístrojů:

- Záložní zdroj APC Back-UPS CS 350EI
- Transformátor ERA BV EI30/12.5 1.2VA
- Osciloskop Agilent Technologies DSO1002A
- Sada rezistorů

Na obr. 2.4 vidíme zachycenou obrazovku osciloskopu se zatěžovacím rezistorem s hodnotou odporu $R = 120 \Omega$.



Obr. 2.4: Průběhy napětí na vstupu a výstupu transformátoru (žlutý - vstup; zelený - výstup).

2.7 Blok přizpůsobení napěťové úrovně signálu

Tato část obvodu přizpůsobuje napěťovou úroveň signálu ze vstupního zesilovače na požadovanou úroveň, která je určena vstupním napětím A/D převodníku mikrokontroléru. Výstupní napětí vstupního transformátoru je $U = 9 \text{ V}$. Maximální vstupní napětí A/D převodníku je $U = 3,3 \text{ V}$. Tento blok využívá obvodu neinvertujícího zesilovače s operačním zesilovačem.

Pro napěťový přenos platí:

$$A_u = \frac{\frac{R_4}{R_1} * (R_1 + R_2)}{R_3 + R_4} \quad (2.1)$$

Jestliže $R_1 = R_3$ a zároveň $R_2 = R_4$

Můžeme napsat:

$$A_u = \frac{R_4}{R_1} \quad (2.2)$$

Stejnoseměrný napěťový offset je:

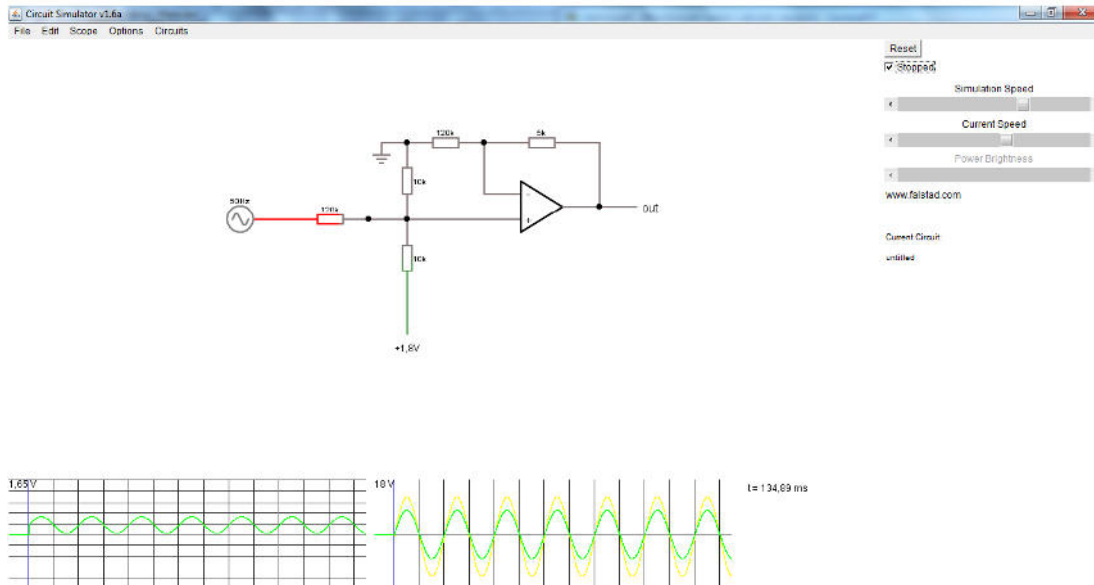
$$A_{offset} = \frac{R_2 + R_1}{R_1} * \frac{R_3}{R_3 + R_4} = \frac{R_3}{R_1} \quad (2.3)$$

Vypočtené hodnoty součástí členu přizpůsobení:

- $R_1 = 120 \text{ k}\Omega$
- $R_2 = 10 \text{ k}\Omega$
- $R_3 = 120 \text{ k}\Omega$
- $R_4 = 10 \text{ k}\Omega$
- $U_{offset} = 1,8 \text{ V}$

Funkčnost elektronického zapojení s vypočtenými hodnotami byla ověřena v simulátoru Falstad Circuit simulator¹ 1.6. Na obr. 2.5 se můžeme přesvědčit, že vstupní napětí s amplitudou 9 V je přeneseno na výstup bez tvarového zkreslení a výstupní napětí se pohybuje od 0 V do 1,8 V. Obvod tedy splňuje požadavky A/D převodníků většiny mikrokontrolérů.

¹Dostupné zde: <http://www.falstad.com/circuit/>



Obr. 2.5: Schéma členu přizpůsobení napětové úrovně.

2.8 Výběr mikrokontroléru

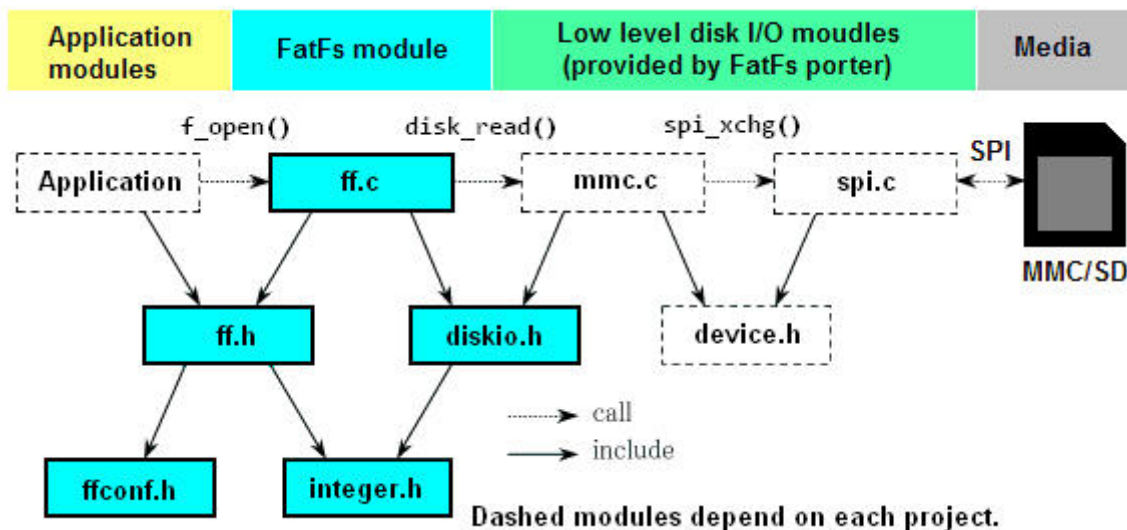
Mikrokontrolér v zapojení zastává několik úloh. Bude tedy nejdůležitější součástí elektronického zařízení. Vzhledem k záměru využívat integrovaný A/D převodník mikrokontroléru je nutné vybrat MCU s dostatečným rozlišením převodníku. Paměťová SD karta musí být napájena stejnosměrným napětím 3,3 V. Abychom předešli nutnosti použití konvertoru napětí zvolíme mikrokontrolér se stejným napájecím napětím. I jeho logika jeho vstupů a výstupů bude tedy pracovat s tímto napětím. Ke komunikaci s SD kartou bude využíváno SPI rozhraní.

Na základě požadavků zadavatele byl použit mikrokontrolér ATxmega64A3U z řady AVR od firmy Atmel z důvodu sjednocené výroby. Mikrokontrolér disponuje několika dvanáctibitovými převodníky. To znamená, že signál napětového rozsahu 0 V až 3,3 V bude vzorkován 4096 napětovými úrovněmi.

2.9 Knihovna pro obsluhu souborového systému FAT pro mikrokontroléry AVR

FatFs - Generic FAT File System Module je knihovna upravená pro různé typy mikrokontrolérů implementující správu FAT souborového systému na paměťových

kartách typu SD a MMC. Tato knihovna je vytvořena jako svobodný software za účely vzdělávání, výzkumu a vývoje. Knihovna může být změněna a dále šířena v rámci komerčních i nekomerčních projektů, avšak na vlastní zodpovědnost. Námí vytvořená aplikace komunikuje pomocí FatFs modulu přes SPI rozhraní s paměťovou kartou viz. obr .2.6. Knihovna je napsaná programovacím jazykem ANSI C [8].



Obr. 2.6: Provázání typické konfigurace systému s vnořeným FatFs modulem [8].

Podporované možnosti použití FatFs modulu [8]:

- typy FAT souborových systémů : FAT12, FAT16 and FAT32.
- Počet otevřených souborů: Neomezený (Podle dostupné paměti).
- Počet oddílů disku: Maximálně 10.
- Velikost souboru: Maximálně 4 GB.
- Velikost oddílu: Maximálně 2 TB.
- Velikost clusteru: Maximálně 64 KB
- Velikost sektoru: Maximálně 4 KB.

Přehled nejčastěji používaných příkazů [8]:

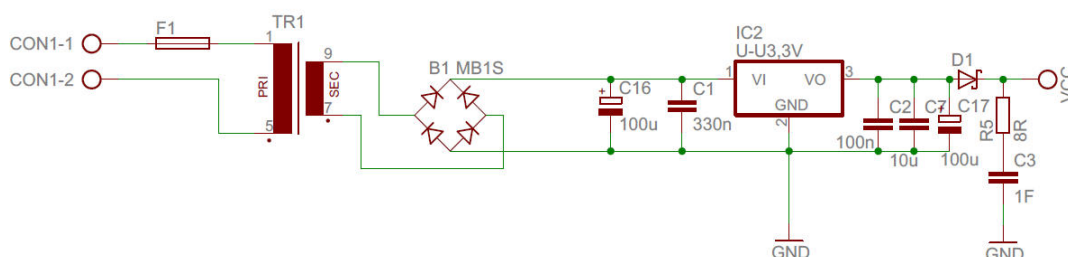
- `f_open` - Otevře nebo vytvoří soubor.
- `f_close` - Zavře otevřený soubor.
- `f_read` - Přečte soubor.
- `f_write` - Zapiše do souboru.
- `f_opendir` - Otevře adresář.

- `f_closedir` - Zavře otevřený adresář.
- `f_mkdir` - Vytvoří podadresář.
- `f_gets` - Načte řetězec.
- `f_putc` - Zapíše znak.
- `f_puts` - Zapíše řetězec.
- `f_size` - Vrátí velikost souboru.

3 NÁVRH A REALIZACE ANALYZÁTORU SÍTĚ

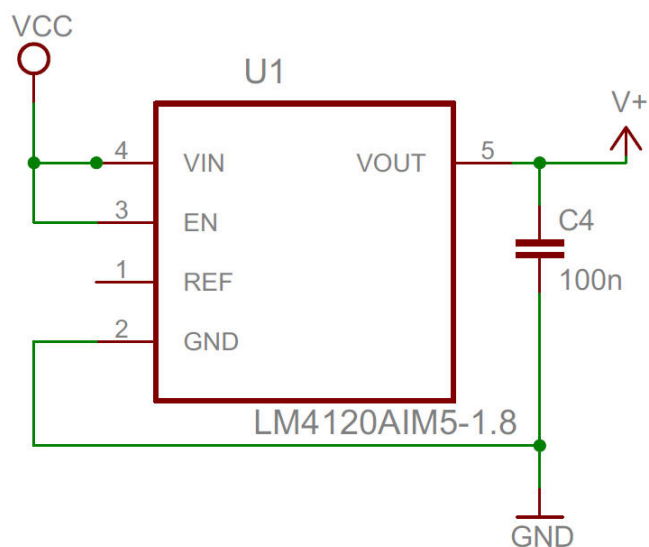
3.1 Schématické zapojení analyzátoru síťového napětí

Schéma prototypu je složeno z několika částí zapojení. První část viz. obr.3.1 poskytuje napájení pro analyzátor síťového napětí. Vstupní síťové napětí je vedeno přes ochranou pojistku F1 do transformátoru TR1. Na výstupu tohoto transformátoru se nachází usměrňovací můstek B1. Protože napájecí napětí mikrokontroléru a SD karty je 3,3V, je nutné napětí snížit na požadovanou hodnotu. Je zde použit DC/DC měnič napětí IC2 s výstupním napětím 3,3V. Obvod je doplněn filtračními kondenzátory. Na výstupu z napájecí části je zapojen superkapacitor C3 o kapacitě 1F s nízkou hodnotou ESR v sérii s omezovacím odporem R5. Omezovací odpor slouží ke snížení proudu tekoucího kondenzátorem při jeho nabíjení. Aby při výpadku síťového napětí nedošlo k vybití superkapacitoru, je do cesty zapojena Schottkyho dioda D1, která má nižší hodnotu propustného napětí.

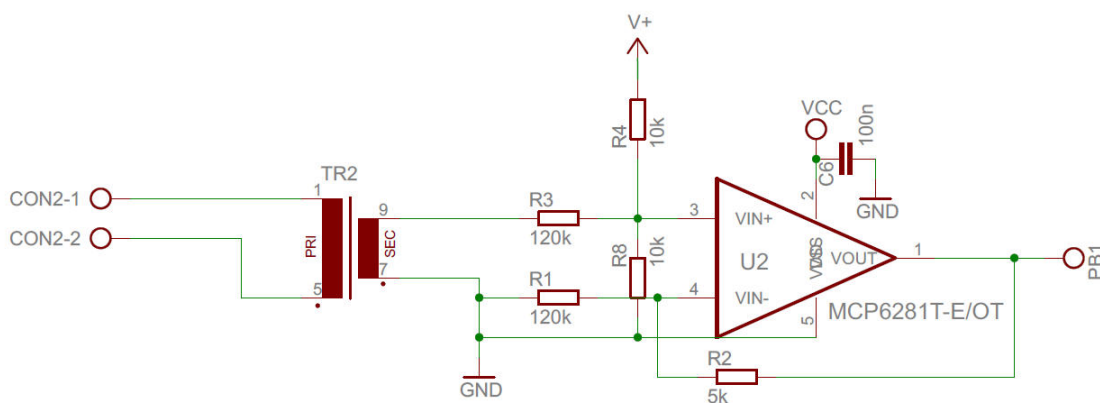


Obr. 3.1: Schéma napájecího obvodu síťového analyzátoru.

Vstupní obvod měřeného napětí je realizován transformátorem TR2 na jehož výstupu je zapojen obvod přizpůsobující napětí viz. obr.3.3. Jelikož amplituda výstupního napětí transformátoru naprázdno byla naměřena až 18 V, je zde nutné počítat i s napětím vyšším. Obvod napětového přizpůsobení má za úkol převést napětí s rozsahem až ± 21 V na napětí vstupního rozsahu mikrokontroléru. Převod napětí zajišťuje neinvertující zesilovač s příslušným napětovým přenosem. Jako U2 byl použit "Rail to Rail input/output" operační zesilovač s uzemněným záporným napájecím vstupem, tím je dosaženo výstupní napětí a rozsahu 0V až Uref. Pro zvýšení přesnosti převodu bylo použito referenční napětí z integrovaného obvodu napětové reference U1 viz. obr.3.2.



Obr. 3.2: Zapojení integrovaného obvodu napětové reference.

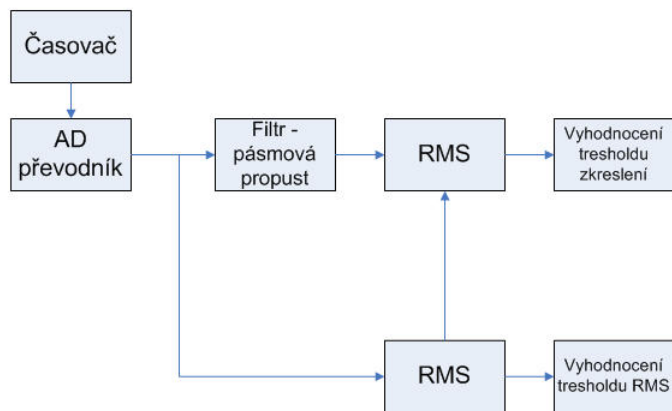


Obr. 3.3: Schéma vstupního obvodu síťového analyzátoru.

Zapojení mikrokontroléru IC1 je doplněno o rozhraní JTAG přivedené na konektor JP1, trojici indikačních diod a obvod pro komunikaci s SD kartou viz. obr.3.4 a obr.3.5.

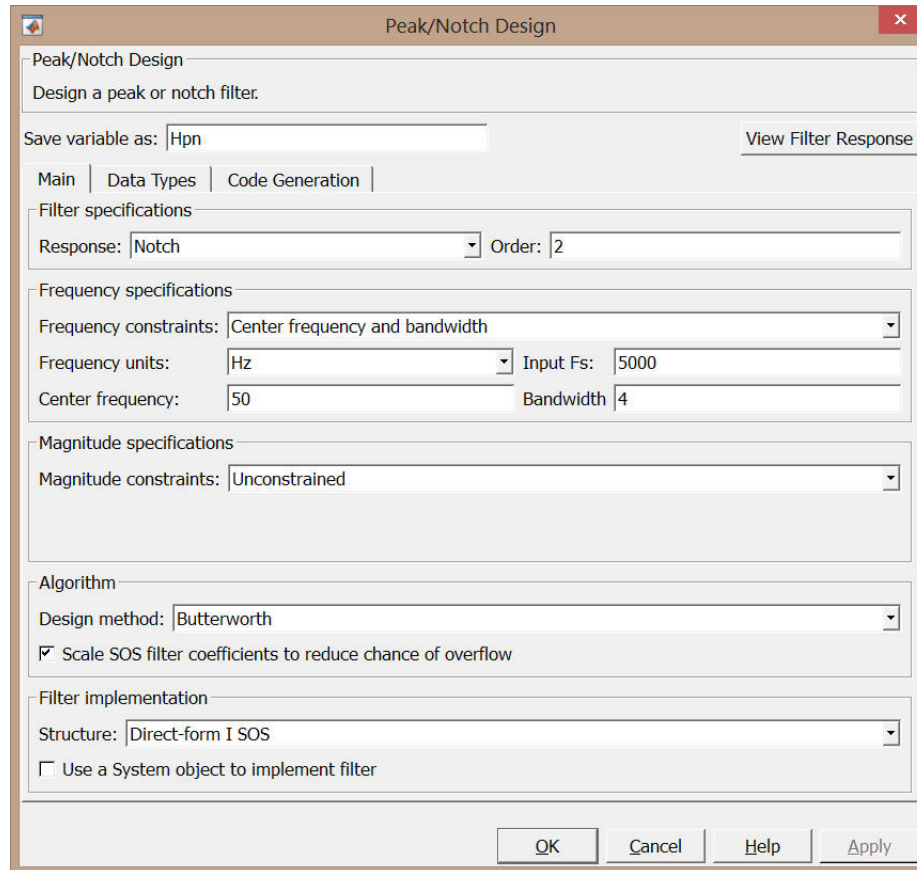
Ve schématu je k alternativnímu použití zakreslen synchronizační obvod, který detekuje průchod nulovým potenciálem vstupního napětového průběhu. Zapojení používá Schmittova klopného obvodu IC3. V případě prototypu nebylo tohoto obvodu použito. Problém detekce průchodu nulovým potenciálem byl vyřešen programem.

do úzkopásmové propusti. Výpočet RMS napětí probíhá pro vzorky vystupující z převodníku a pro vzorky vystupující z filtru. Z obou RMS hodnot je vyhodnocena velikost zkreslení průběhu vstupního signálu.



Obr. 3.6: Blokové schéma funkce mikrokontroléru.

Koeficienty filtru byli získány pomocí funkce Filter Design programu Matlab, kde byli zvoleny parametry návrhu viz obr.3.7.



Obr. 3.7: Zadané parametry pro výpočet filtru v programu Filter Design.

Následující zdrojový kód vloží do proměnných hodnotu koeficientu a upraví na potřebný formát.

Naplnění koeficientů hodnotami filtru

```
#define COEF_SCALE    (1<<14)
const int16_t b0 = (int16_t)(0.99749302132352868*COEF_SCALE);
const int16_t b1 = (int16_t)(-1.9910493934026068*COEF_SCALE);
const int16_t b2 = (int16_t)(0.99749302132302764*COEF_SCALE);

const int16_t a1 = (int16_t)( 1.9910493934026063*COEF_SCALE);
const int16_t a2 = (int16_t)(-0.9949860426465561*COEF_SCALE);
```


Metoda filtr3

```
int16_t filtr3( int16_t sample) // vzorek ve formátu Q11
{
    static int16_t ui1 = 0;
    static int16_t ui2 = 0;
    static int16_t yi1 = 0;
    static int16_t yi2 = 0;

    int32_t out;

    out = 0;

    out += (int32_t) b0*sample;
    out += (int32_t) b1*ui1;
    out += (int32_t) b2*ui2;
    out += (int32_t) a1*yi1;
    out += (int32_t) a2*yi2;

    out /= COEF_SCALE;

    if (out>32000) out = 32000;
    if (out<-32000) out = -32000;

    yi2 = yi1; // aktualizace pametových buněk
    yi1 = (int16_t) out;

    ui2 = ui1;
    ui1 = sample;

    return (int16_t)out;
}
```

Metoda ditortion_rms

```
void distorsion_rms( int16_t sample, int16_t after_filter ,
int16_t * distorsion , int16_t * line_rms)
{
    static unsigned char state_bef = 0;
    static int16_t count = 0;
    static int32_t integral = 0;
    static int32_t integral2 = 0;
    static int16_t output = 0;
    static int16_t output2 = 0;

    unsigned char state_act = 0;

    // Předchozí stav
    if (sample > 0) { state_act = 1; }
    else { state_act = 0; }

    // Detekce průchodu nulovým potenciálem
    if ( (state_bef == 0 ) && (state_act == 1) )
    {
        if (count > 5)
        {
            output = (integral/count)>>11;
            output2 = (integral2/count)>>11;
        }

        integral = 0;
        integral2 = 0;
        count = 0;
    }

    integral += ((int32_t)sample*sample);
    integral2 += ((int32_t)after_filter*after_filter);

    count++;

    state_bef = state_act;
}
```

```
    if (output>0)
    {
        *distorsion = output2;
    }
    else
    {
        *distorsion = 0;
    }

    *line_rms = output;
}
```

Vyhodnocení zkreslení průběhu signálu probíhá porovnáváním hodnoty RMS signálu se spodním a horním limitem. Nezávisle na velikosti RMS je porovnávána velikost zkreslení s nastaveným limitem. Po překročení těchto limitů je vyhodnocen chybový stav. Metoda kontrola vrací typ zjištěné chyby.

Metoda kontrola

```
unsigned char kontrola( int16_t distorsion , int16_t rms)
{
    unsigned char fault = 0;

    if (distorsion > DIST_TH)
    {
        fault |= DIST_FAULT;
    }

    if (rms > UPPER_TH)
    {
        fault |= UPPER_LIMIT_FAULT;
    }

    if (rms < LOWER_TH)
    {
        fault |= LOWER_LIMIT_FAULT;
    }

    return fault;
}
```

3.3 Popis použití síťového analyzátoru

Prototyp síťového analyzátoru se přivede do chodu jeho zapojením do sítě střídavého napětí 230 V. Po inicializaci a připojení karty provede první zápis prázdné FIFO paměti. Rozsvícení červené diody LED2 signalizuje zachycení zkresleného průběhu. Žlutá dioda LED3 signalizuje funkci časovače reálného času. Zelená dioda LED4 je aktivní po čas zápisu na SD kartu. Takto analyzátor pracuje až do doby odpojení. Při delším výpadku napětí dojde k vybití superkapacitoru a následně k vypnutí analyzátoru. Superkapacitor ovšem dostičuje k záloze napájení po dobu nutnou k záznamu na SD kartu několika první period napětí o frekvenci 50 Hz. O výpadku

napětí tedy máme záznam. Zápis na SD kartu je pováděn do textového souboru. Na začátku zápisu je hlavička s informací o typu chyby, časem záznamu. Pokud se provedl první zápis od začátku měření, zapíše se na začátek hlavičky heslo: "New write".

Formát hlavičky záznamu na SD kartě:

New write - značí zápis po spuštění analyzátoru

Chyba - zaznamenaný průběh je vyhodnocen jako chybný

0004 - parametr funkce kontrola(distortion = 1, přesažen horní limit = 2, přesažen dolní limit = 4)

0000 0000 0000 - časový údaj ve formátu [hodina; minuta; vteřina]

——- konec hlavičky

Příklad záznamu na kartě:

hodnota vzorku; distortion hodnota; *RMS hodnota

-0907 0000 0470

-0863 0000 0470

-0822 0000 0470

-0785 0000 0470

-1150 0000 0470

-1148 0000 0470

-1141 0000 0470

-1129 0000 0470

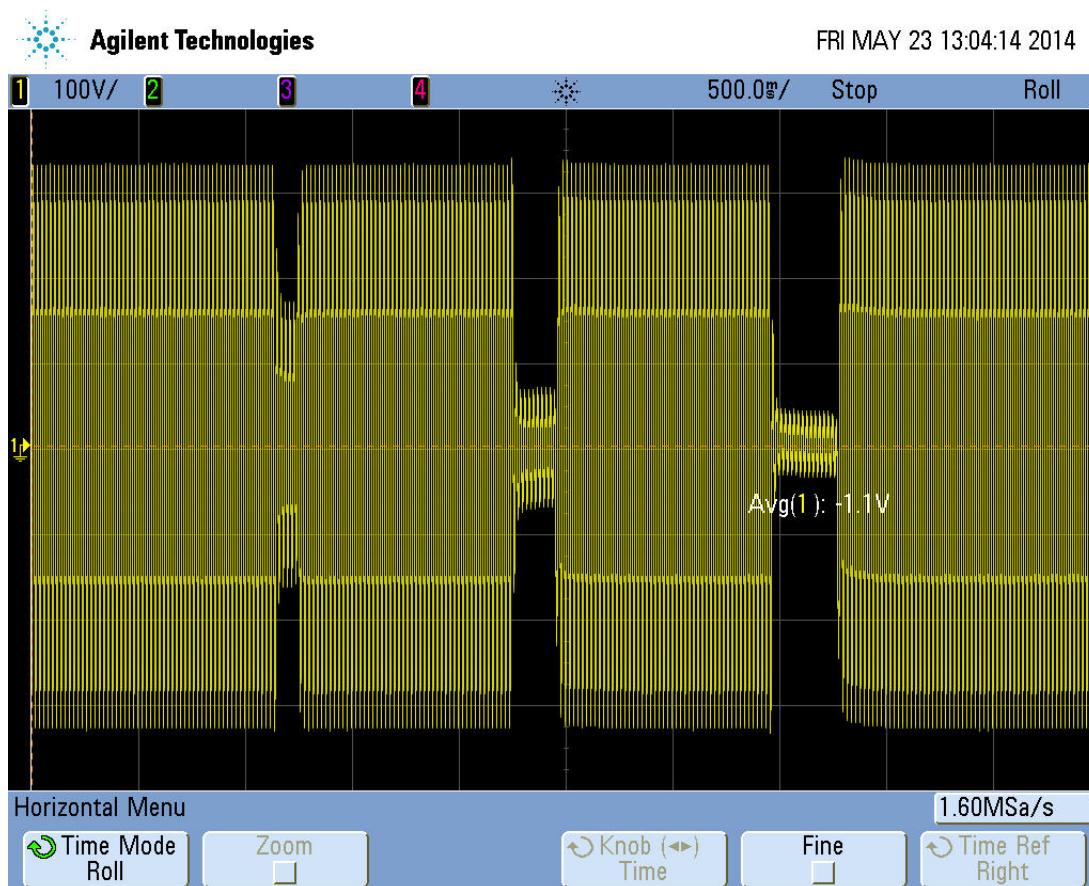
-1088 0000 0470

Ze zápisu hlavičky vidíme, že záznam vyvolala kontrola přesaženým dolním limitem.

3.4 Ověření funkčnosti prototypu

Vyrobený prototyp byl podroben zkušebnímu měření, které mělo ověřit jeho funkčnost. Na programovatelném zdroji byly postupně v čase nastaveny tři poklesy napětí na nastavené časy. Průběhy byly zachyceny osciloskopem.

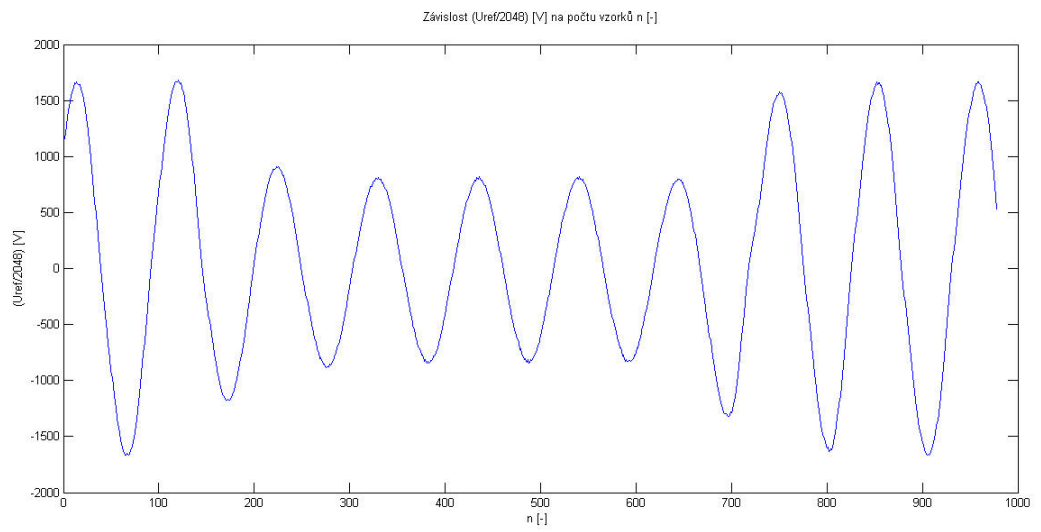
1. pokles na 50% síťového napětí po dobu 100ms
2. pokles na 30% síťového napětí po dobu 200ms
3. pokles na 20% síťového napětí po dobu 300ms



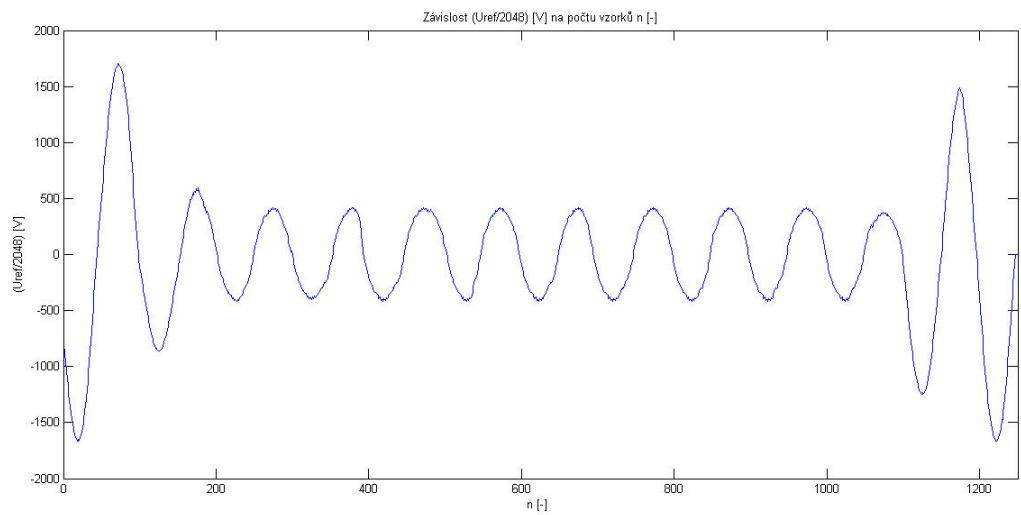
Obr. 3.8: Zachycované napětí generované programovatelným zdrojem.

Na obr.3.8 můžeme vidět průběh měřeného napětí. Detailní snímky jednotlivých poklesů jsou umístěny v příloze.

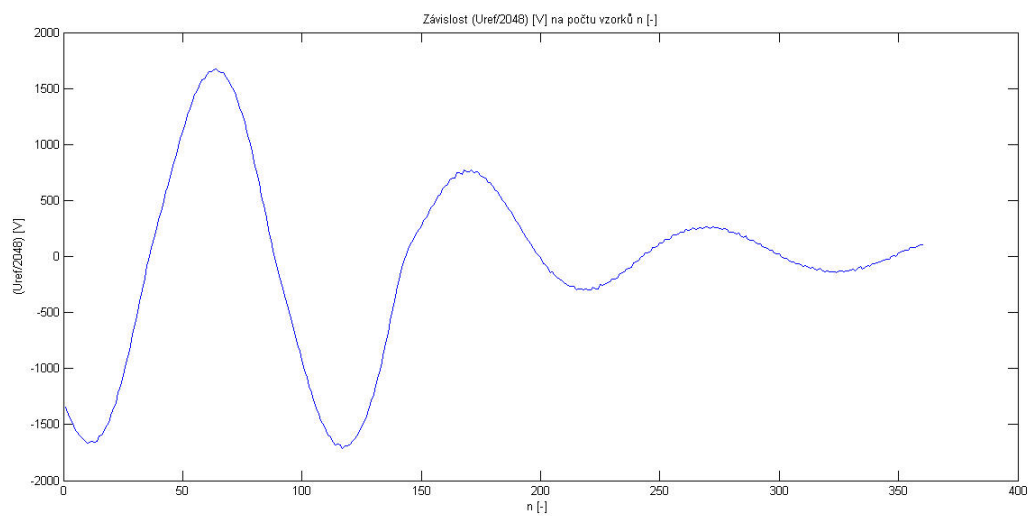
Z grafů na obr.3.9, obr.3.10 a obr.3.11 můžeme usoudit, že analyzátor sítě zachytil všechny testované poklesy napětí. Na obr.3.11 je pouze část vstupního průběhu. Tento nedostatek je způsoben již značným poklesem napájecího napětí. Byli zjištěny také nedostatky prototypu. Zápis na kartu nebyl vždy spolehlivý. Pro spolehlivou funkci bylo nutné před použitím SD kartu vždy naformátovat. Analyzátor reagoval na změny velikosti napětí, přerušení či zkreslení průběhu, které můžeme vidět na obr.3.12.



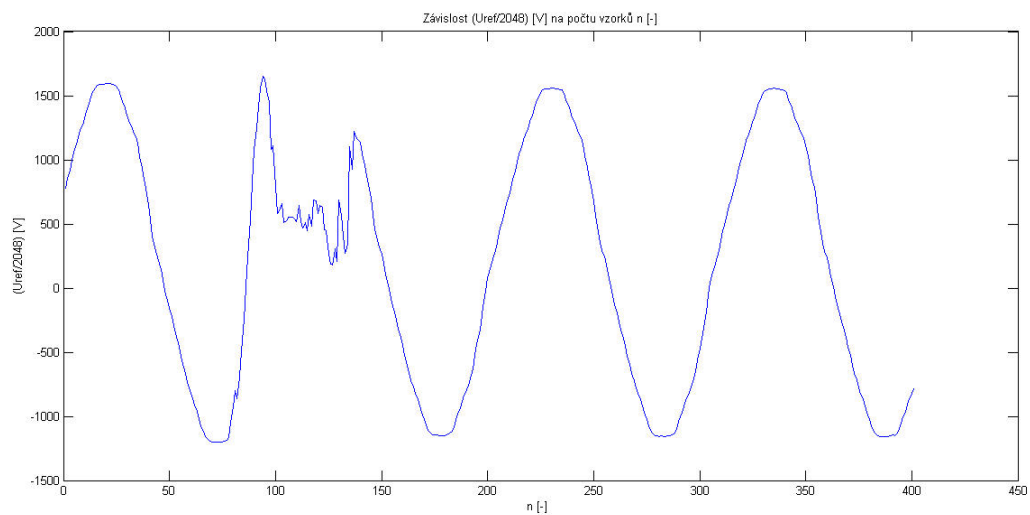
Obr. 3.9: První zachycený pokles napětí prototypem síťového analyzátoru.



Obr. 3.10: Druhý zachycený pokles napětí prototypem síťového analyzátoru.



Obr. 3.11: Třetí zachycený pokles napětí prototypem síťového analyzátoru.



Obr. 3.12: Zachycené přepnutí rozsahu zdroje síťového napětí Diametral AC250K2D

4 ZÁVĚR

Cílem práce bylo navrhnout zařízení, které umožní monitorování síťového napětí (230 VAC). Zařízení slouží ke sledování a záznamu takových krátkodobých nestabilit a projevů rušení v síťovém napětí, při kterých dochází k výrazné změně tvaru průběhu síťového napětí, podpětí či přepětí. Zařízení má být nápomocné k odhalení příčin ztrát synchronizace řídicích obvodů termoregulačních obvodů.

V rámci návrhu zařízení bylo vytvořeno schéma bloků, ze kterých se bude monitorovací zařízení sestavovat. Bloky zařízení jsou popsány a je navrženo jejich řešení. Jádrem zařízení je mikrokontrolér ATxmega64A3U, který má za úkol vykonávat funkce napětového převodníku, vyhodnocení chybného průběhu, signalizovat zachycení rušení a ukládat vzorky rušeného napětí spolu s údajem o čase na SD kartu.

V první části práce byla na vývojovém kitu Atmel Xplain ověřena vhodná vzorkovací frekvence, která je omezená výkonem mikrokontroléru a jeho schopností zapisovat data na SD kartu. Byl dodržen požadavek vzorkování 100 vzorků za periodu. Bylo navrženo schéma zapojení prototypu jednoduchého síťového analyzátoru, který je koncipován jako relativně levný měřicí nástroj pro nekomerční užití v oblasti automatizace a řízení. Byla navržena deska plošných spojů pro prototyp síťového analyzátoru v programu Eagle 6.4.0, která byla osazena součástkami a oživena. Mikrokontrolér byl vybaven napsaným zdrojovým kódem a bylo uskutečněno měření ověřující správnou funkci prototypu síťového analyzátoru. Prototyp síťového analyzátoru zachytil měřené změny síťového napětí. Byli ovšem občasné problémy se zápisem na SD kartu a zachycením pouze části průběhu při poklesu napájecího napětí pod 20 %. Tyto problémy lze odstranit optimalizací programu a úpravou napájecích obvodů síťového analyzátoru. Bylo by vhodné rozšířit nastavení parametrů síťového analyzátoru hodnotami zapsanými v souboru SD karty.

LITERATURA

- [1] DŘÍNOVSKÝ, Jiří et al. *Elektromagnetická kompatibilita: přednášky*. Vyd. 1. V Brně: Vysoké učení technické, Fakulta elektrotechniky a komunikačních technologií, Ústav radioelektroniky, 2010, 229 s. ISBN 978-80-214-4202-3.
- [2] *Microsoft Extensible Firmware Initiative FAT32 File System Specification* [online]. 2001, verze 1.03, poslední aktualizace 6.12.2000 [cit.19.11.2013]. Dostupné z URL: <<http://download.microsoft.com/download/1/6/1/161ba512-40e2-4cc9-843a-923143f3456c/fatgen103.doc>>.
- [3] SD Group (Panasonic, SanDisk, Toshiba) and SD Card Association *Physical Layer Simplified Specification Version 4.10* [online]. ©Copyright 2001-2013 SD Group 2013, poslední aktualizace 22.1.2013 [cit.15.11.2013]. Dostupné z URL: <https://www.sdcard.org/downloads/pls/simplified_specs/part1_410.pdf>.
- [4] GOSSEN-METRAWATT *Power Quality Monitoring with MAVOLOG 10* [online]. 2001, poslední aktualizace 13.9.2001 [cit.19.11.2013]. Dostupné z URL: <https://www.gossenmetrawatt.com/resources/resources/pdf_sonst/mavolog10show_gb.pdf>.
- [5] *Overview and Use of the PICmicro Serial Peripheral Interface* [online]. [cit.20.11.2013]. Dostupné z URL: <<http://ww1.microchip.com/downloads/en/devicedoc/spi.pdf>>.
- [6] *Precision Lowest-Cost ISOLATION AMPLIFIER* [online]. 1997, verze 1.03, poslední aktualizace FEBRUARY 2003 [cit.3.12.2013]. Dostupné z URL: <<http://pdf.datasheetcatalog.com/datasheet/texasinstruments/iso124.pdf>>.
- [7] Atmel Corporation *Atmel AVR XMEGA A Manual* [online]. 2012, Rev.: 8077I-AVR-11/2012, poslední aktualizace FEBRUARY 2012 [cit.5.12.2013]. Dostupné z URL: <<http://www.atmel.com/Images/doc8077.pdf>>.
- [8] *FatFs - Generic FAT File System Module* [online]. 2013, [cit.6.12.2013]. Dostupné z URL: <http://elm-chan.org/fsw/ff/00index_e.html>.

SEZNAM SYMBOLŮ, VELIČIN A ZKRATEK

VAC Střídavé napětí – jednotka Volt

EMC Elektromagnetická kompatibilita

SD Secure Digital

EN Evropská norma

USB Univerzální sériová sběrnice – Universal Serial Bus

FAT Systémová alokační tabulka – File Allocation Table

Cluster Alokační blok

SDHC Secure Digital High Capacity

SPI Sériové rozhraní periférií – Serial Peripheral Interface

CS Chip Select

DataIn Vstupní data

VSS Uzemnění

VDD Napájecí napětí

CLK Hodinový signál

DataOut Výstupní data

IRQ Interrupt Request

NC Not connected

SSEL Slave Select

FLASH Elektronicky programovatelná paměť

PC Osobní počítač – Personal Computer

MCU Mikrokontrolér - Microcontroller Unit

A/D Analogově číslicový

RMS Efektivní hodnota napětí - Root Mean Square

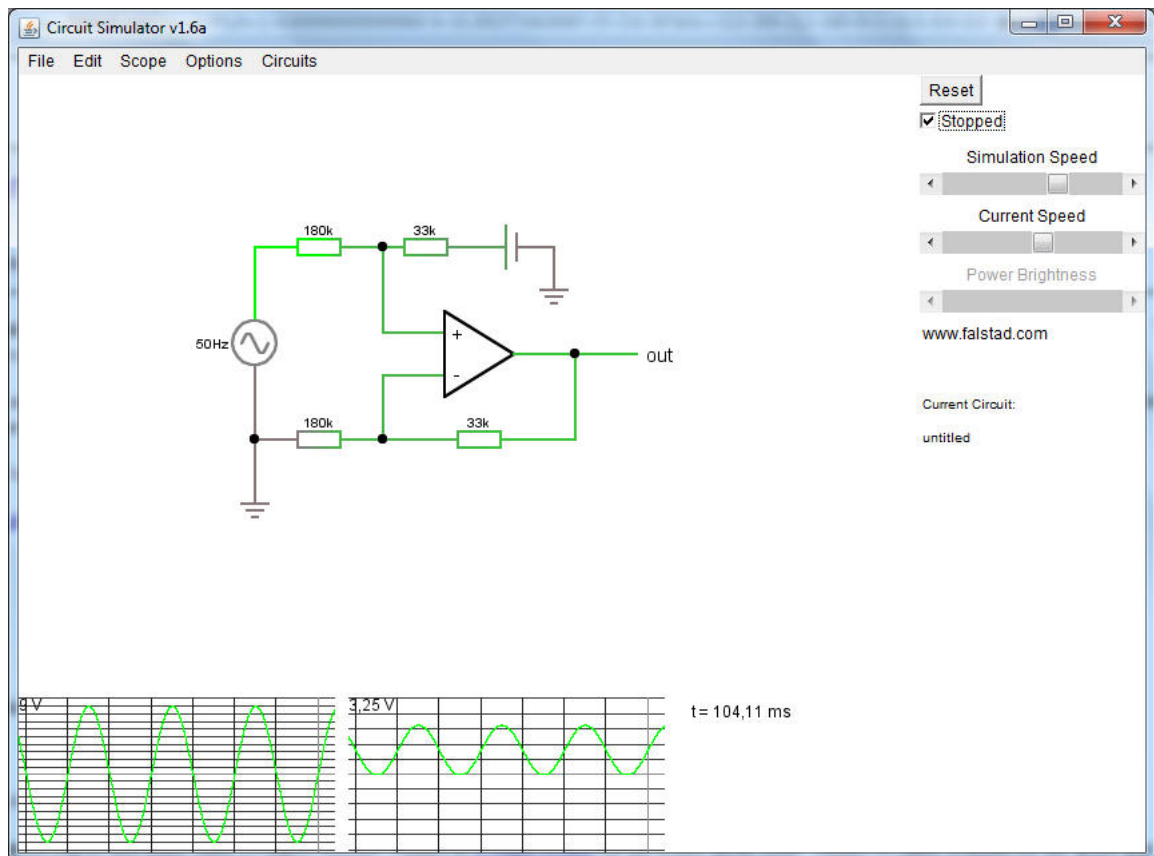
ESR Ekvivalentní sériový odpor - Equivalent series resistance

SEZNAM PŘÍLOH

A Rozbor řešení	44
A.1 Simulace napětového přenosu úrovnňového zesilovače	44
A.2 Měření vlastností oddělovacích transformátorů	44
B Zachycené grafické průběhy	47
B.1 Zachycený pokles napětí prototypem síťového analyzátoru.	47
B.2 Zachycený pokles napětí prototypem síťového analyzátoru.	47
B.3 Zachycený pokles napětí prototypem síťového analyzátoru.	47
B.4 Zachycený pokles napětí osciloskopem Agilent.	47
B.5 Zachycený pokles napětí osciloskopem Agilent.	47
B.6 Zachycený pokles napětí osciloskopem Agilent.	47
B.7 Zachycený pokles napětí osciloskopem Agilent.	47
C Návrh a realizace analyzátoru sítě	55
C.1 Schéma a DPS prototypu síťového analyzátoru.	55
C.2 Ukázka prototypu síťového analyzátoru.	55

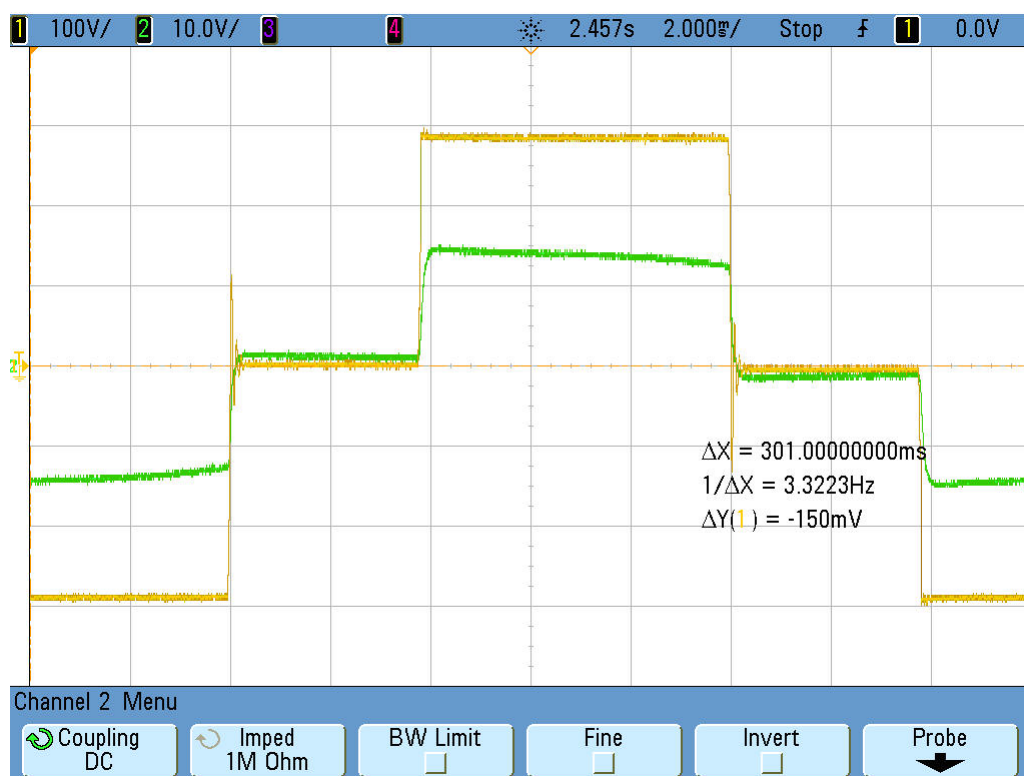
A ROZBOR ŘEŠENÍ

A.1 Simulace napěťového přenosu úrovnňového zesilovače

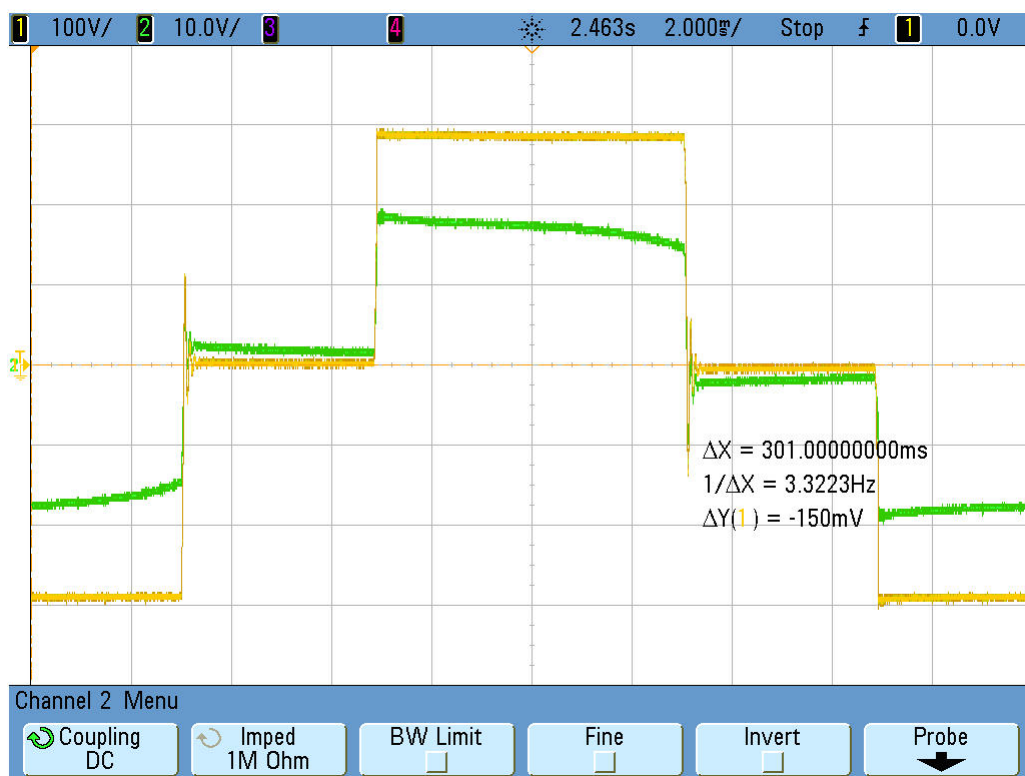


Obr. A.1: Simulace napěťového přenosu úrovnňového zesilovače.

A.2 Měření vlastností oddělovacích transformátorů



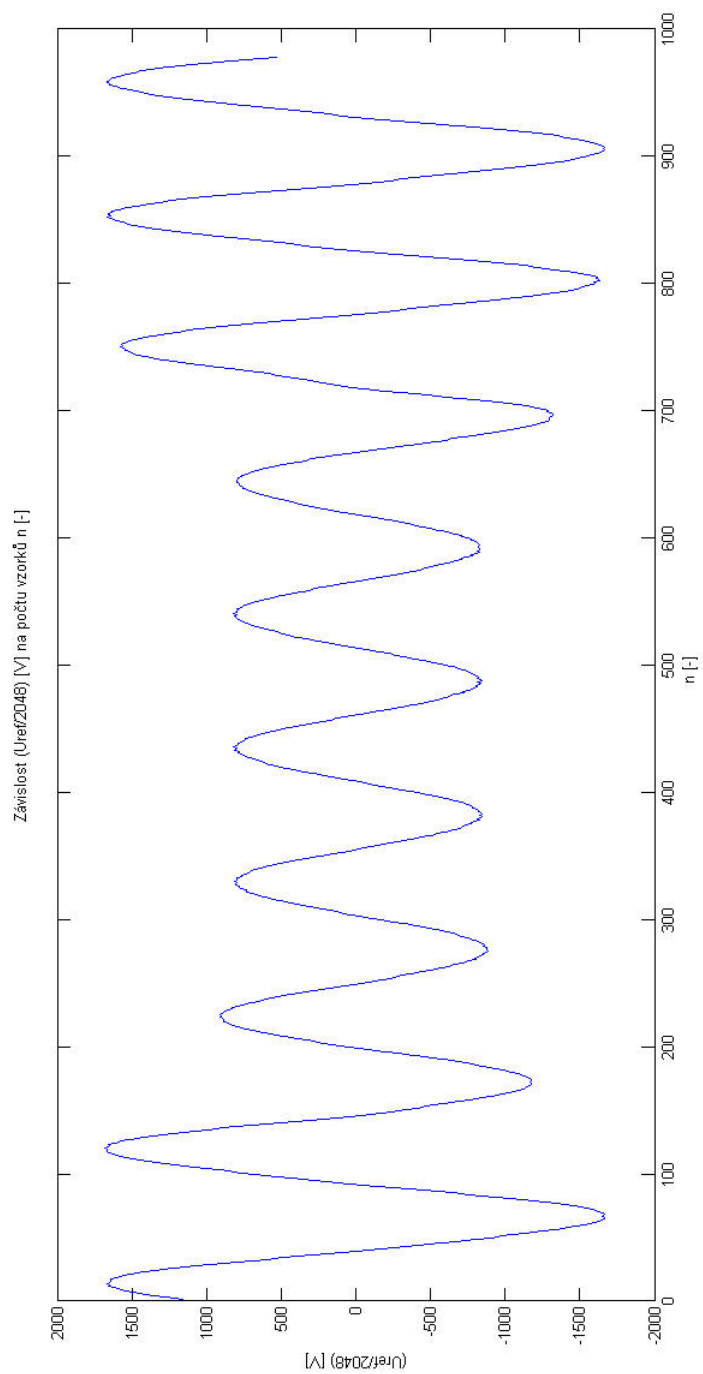
Obr. A.2: Průběhy napětí na vstupu a výstupu transformátoru ERA BV EI30/12.5 1.2VA bez zátěže (žlutý - vstup; zelený - výstup).



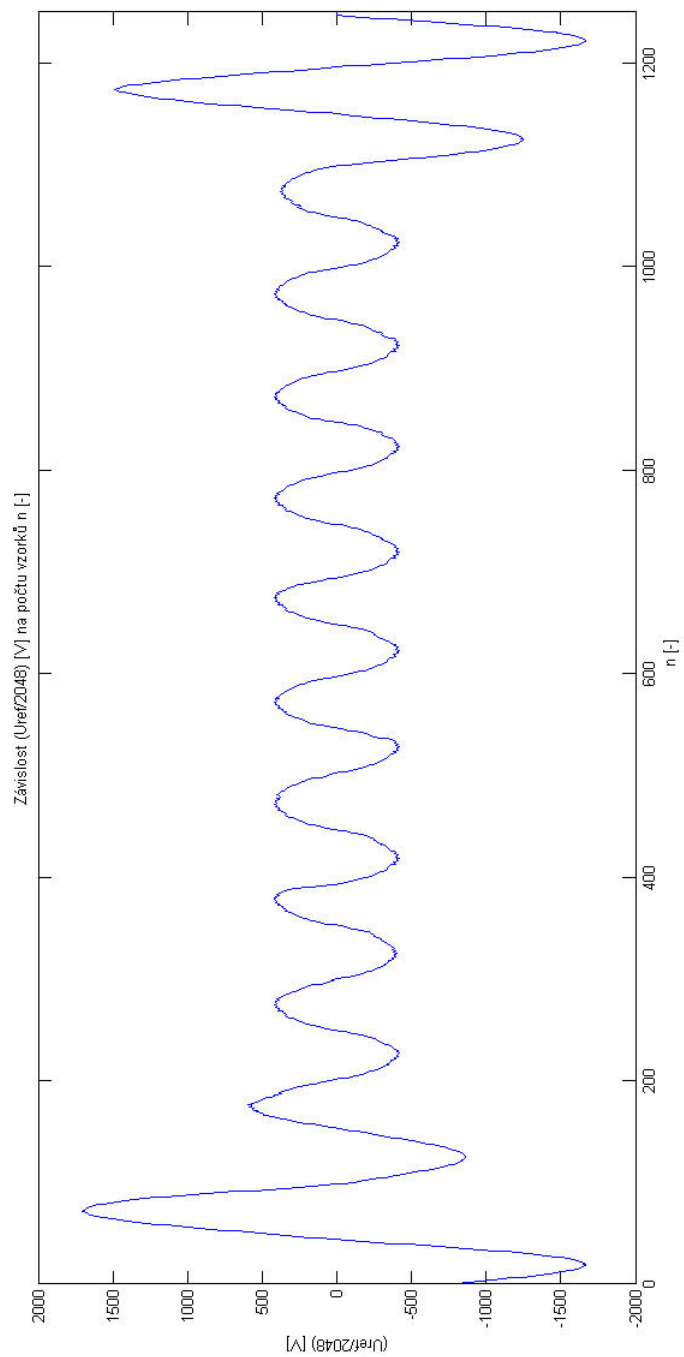
Obr. A.3: Průběhy napětí na vstupu a výstupu transformátoru ERA BV EI30/12.5 1.2VA se zátěží $R = 120 \Omega$ (žlutý - vstup; zelený - výstup).

B ZACHYCENÉ GRAFICKÉ PRŮBĚHY

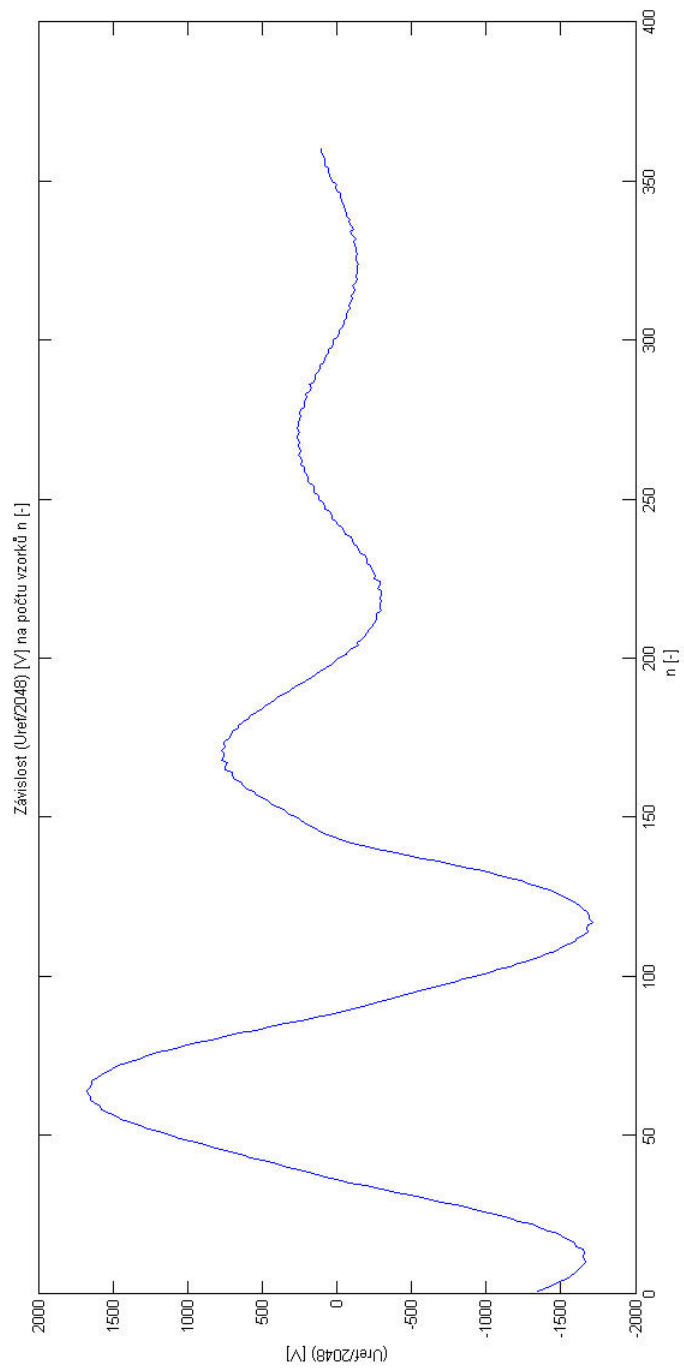
- B.1 Zachycený pokles napětí prototypem síťového analyzátoru.
- B.2 Zachycený pokles napětí prototypem síťového analyzátoru.
- B.3 Zachycený pokles napětí prototypem síťového analyzátoru.
- B.4 Zachycený pokles napětí osciloskopem Agilent.
- B.5 Zachycený pokles napětí osciloskopem Agilent.
- B.6 Zachycený pokles napětí osciloskopem Agilent.
- B.7 Zachycený pokles napětí osciloskopem Agilent.



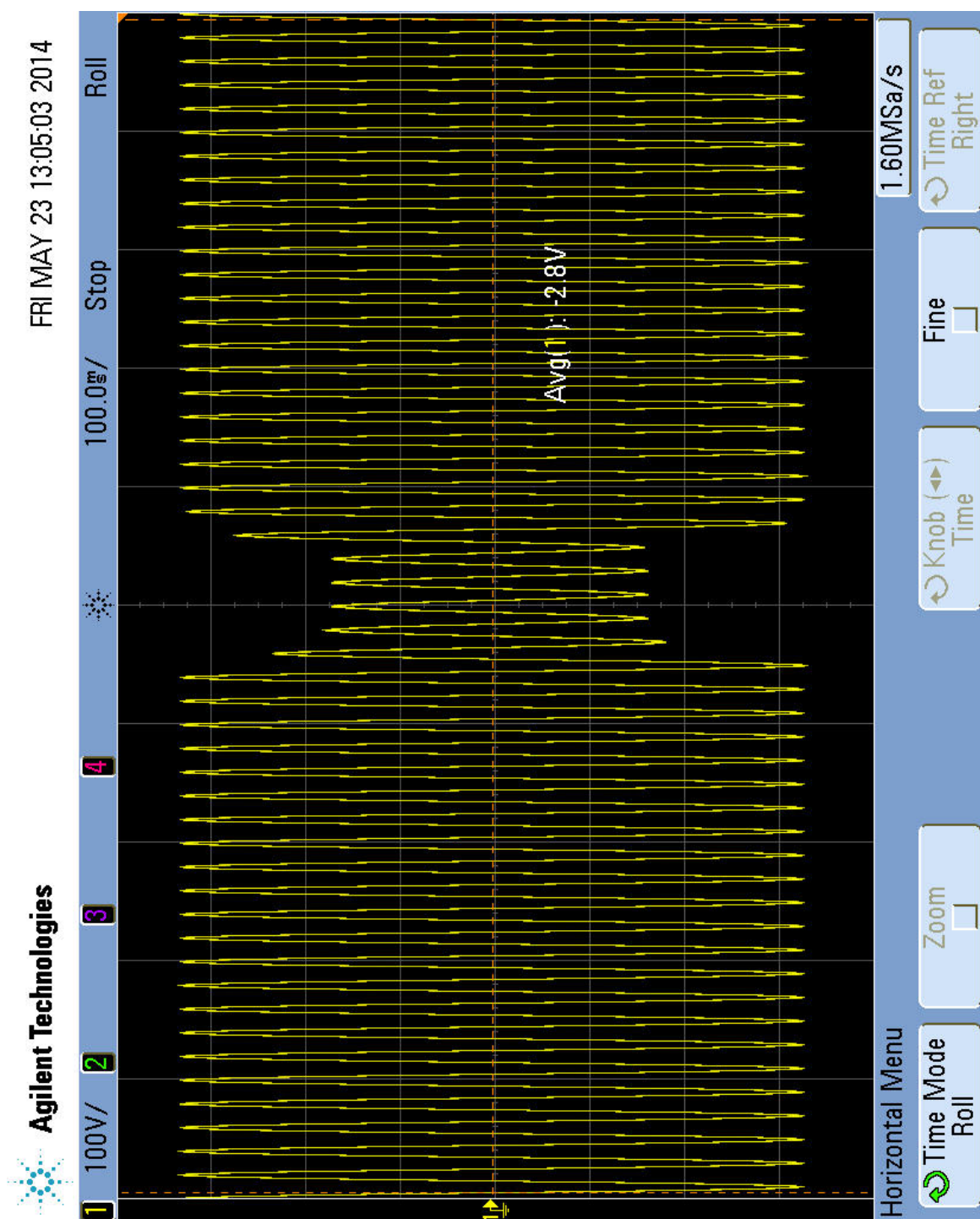
Obr. B.1: Zachycený pokles napětí prototypem síťového analyzátoru.



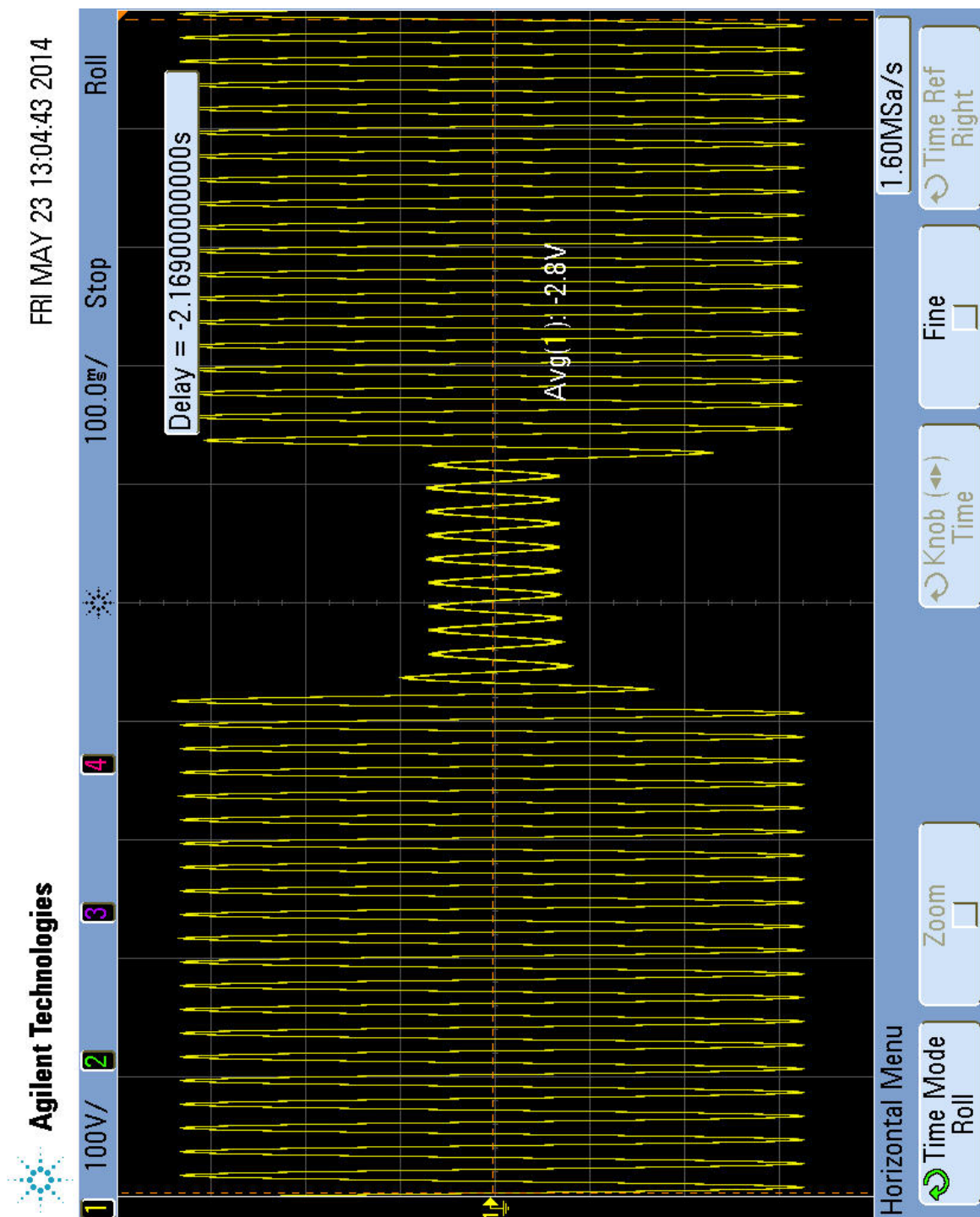
Obr. B.2: Zachycený pokles napětí prototypem síťového analyzátoru.



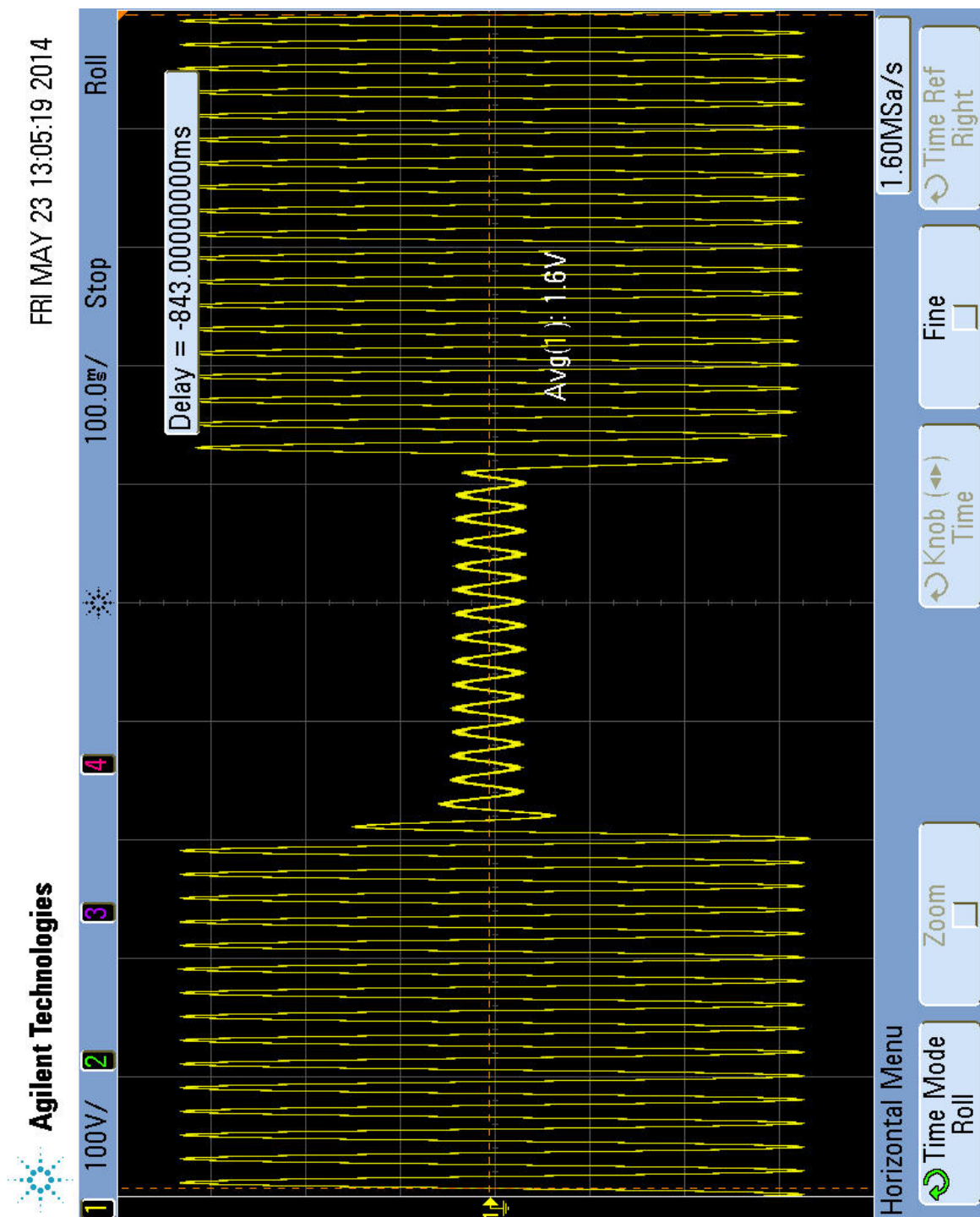
Obr. B.3: Zachycený pokles napětí prototypem síťového analyzátoru.



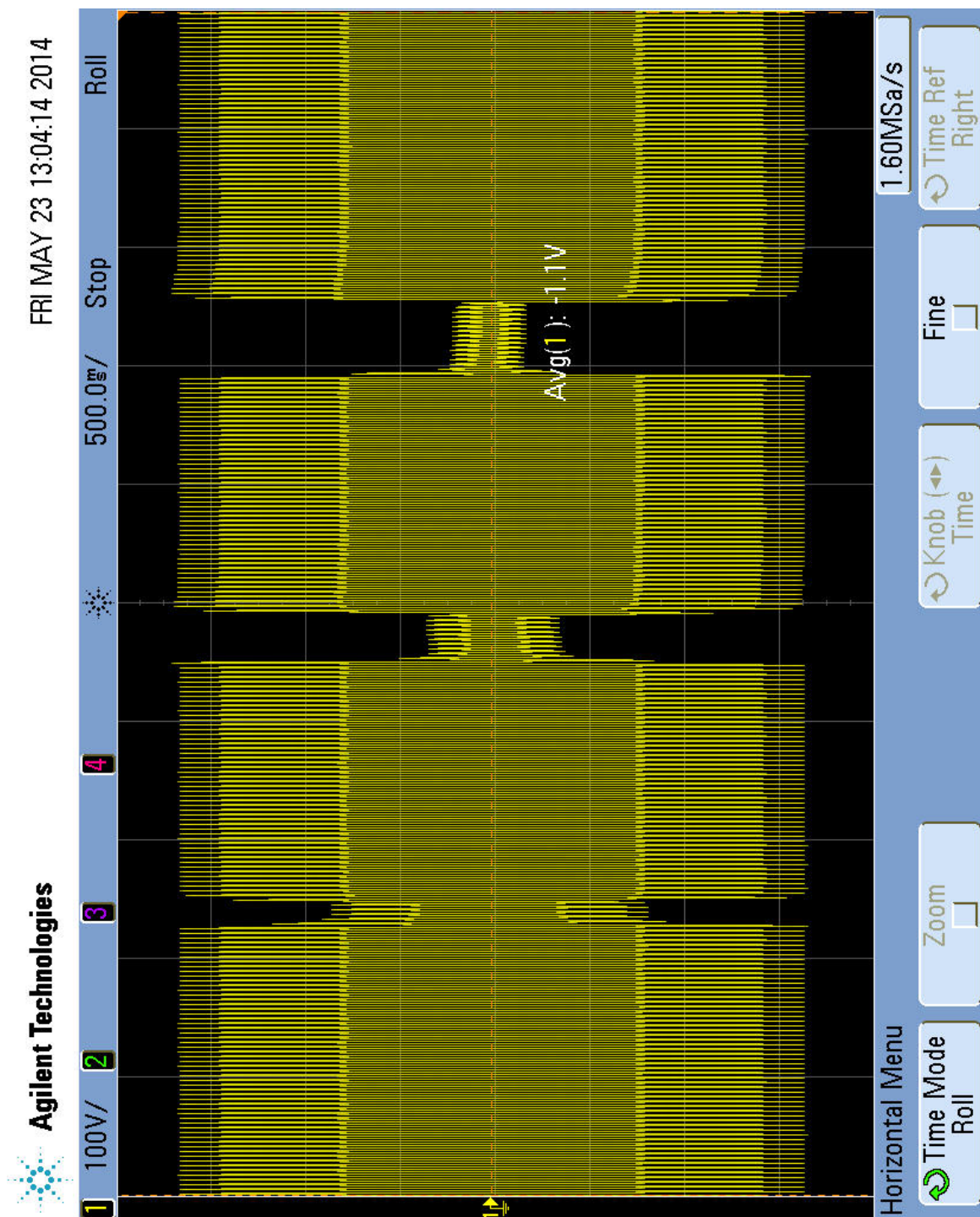
Obr. B.4: Zachycený pokles napětí osciloskopem Agilent.



Obr. B.5: Zachycený pokles napětí osciloskopem Agilent.



Obr. B.6: Zachycený pokles napětí osciloskopem Agilent.

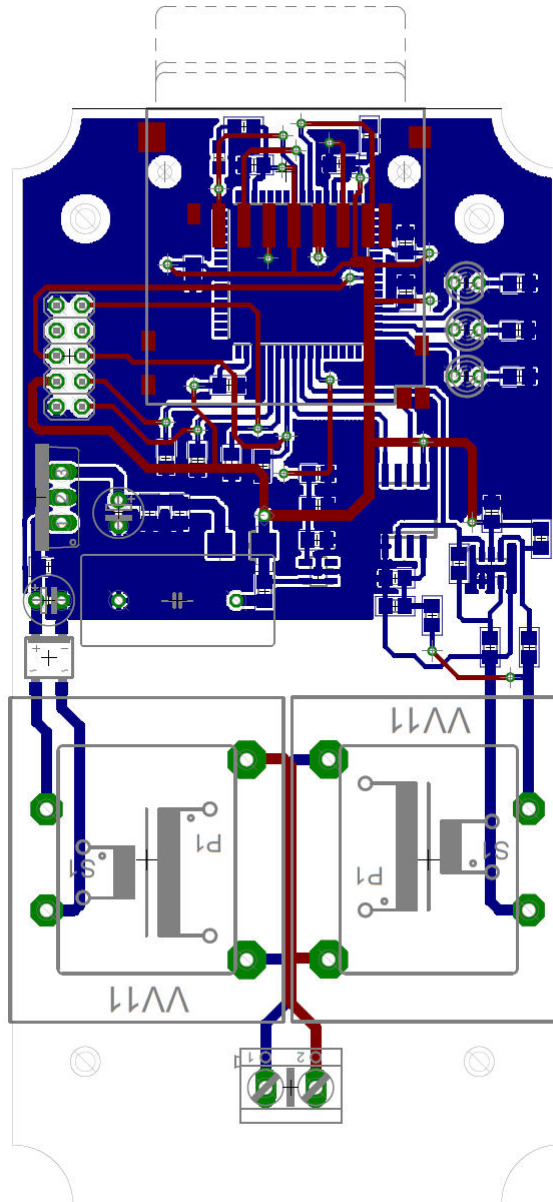


Obr. B.7: Zachycený pokles napětí osciloskopem Agilent.

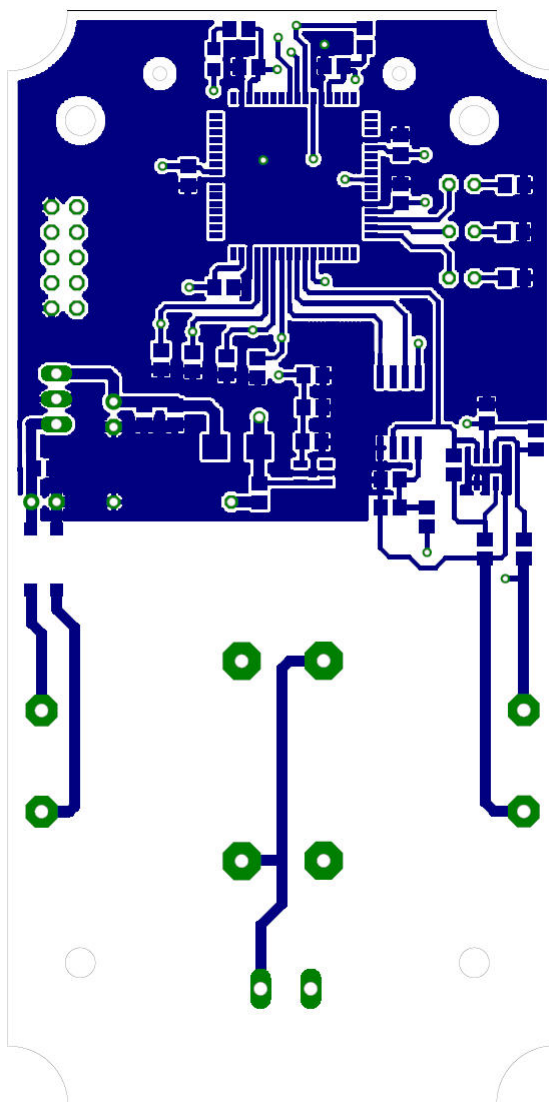
C NÁVRH A REALIZACE ANALYZÁTORU SÍTĚ

C.1 Schéma a DPS prototypu síťového analyzátoru.

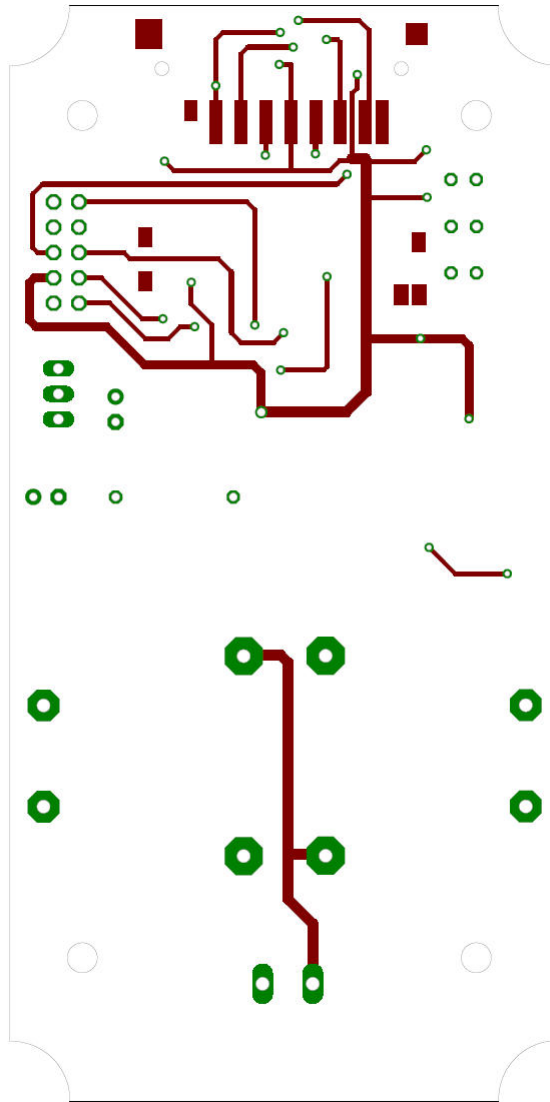
C.2 Ukázka prototypu síťového analyzátoru.



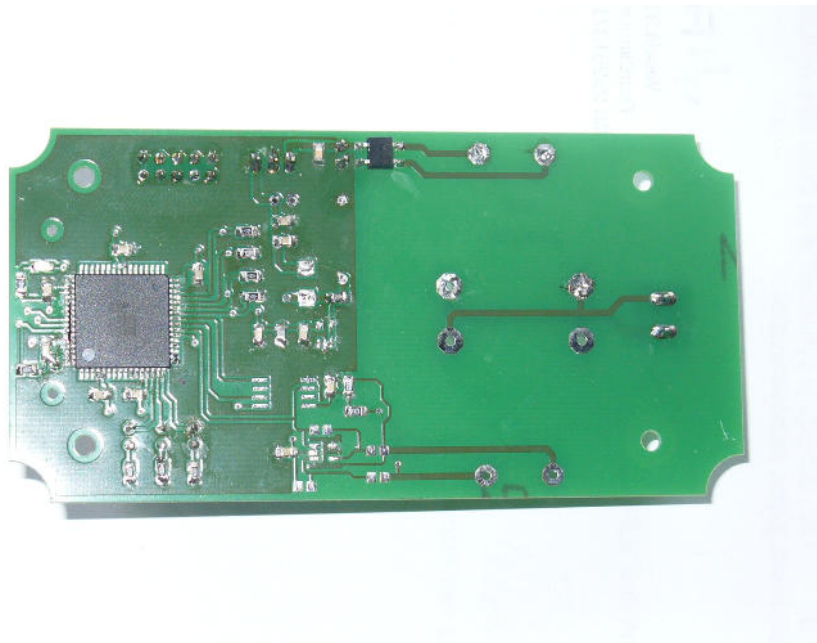
Obr. C.2: Deska plošného spoje s popisky a oběma vrstvami.



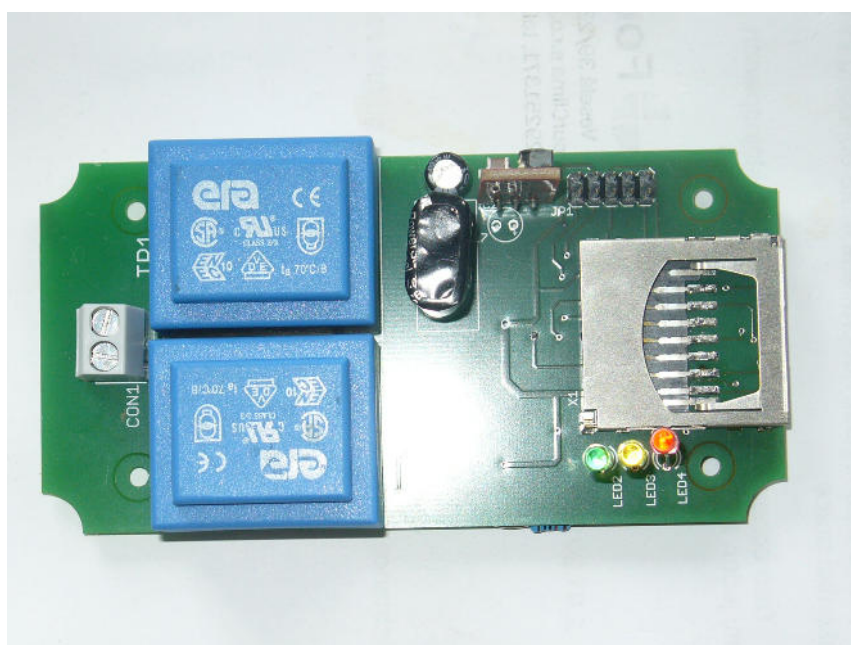
Obr. C.3: Deska plošného spoje - bottom.



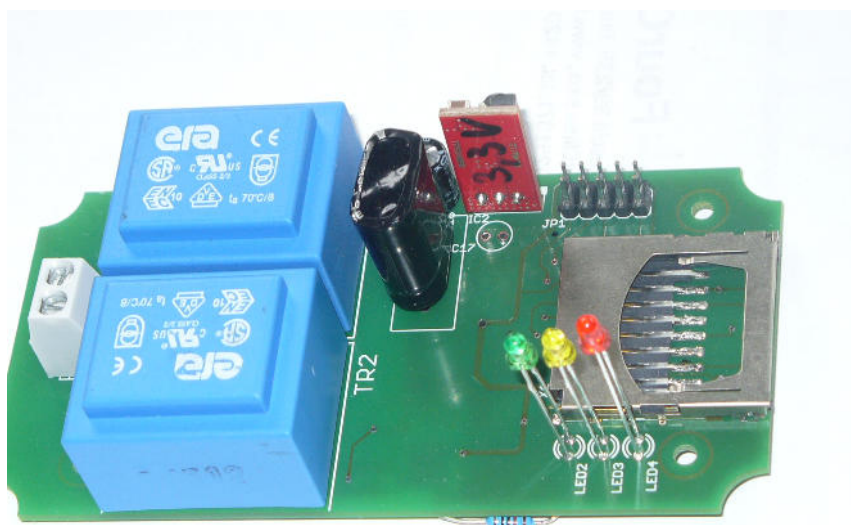
Obr. C.4: Deska plošného spoje - top.



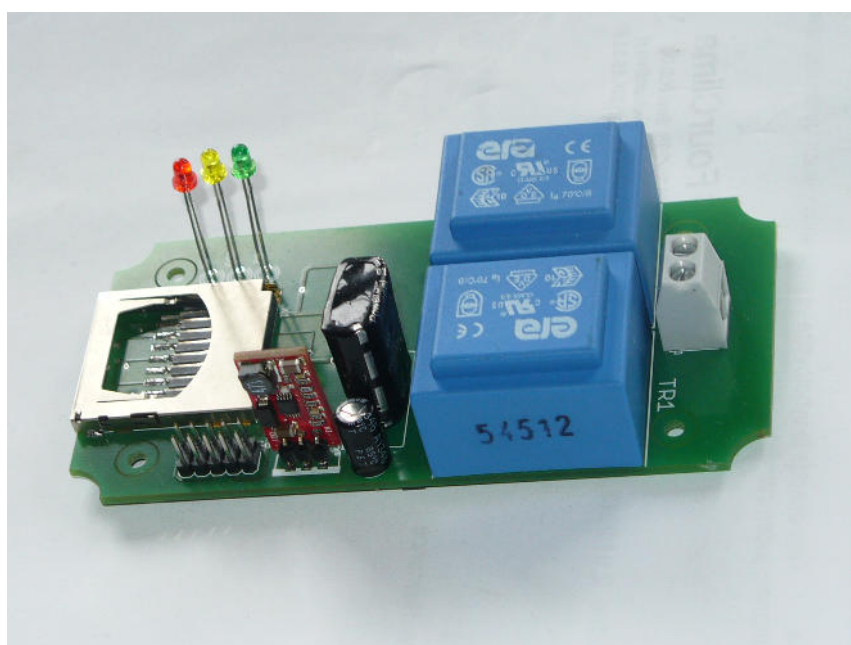
Obr. C.5: Deska plošného spoje - top.



Obr. C.6: Deska plošného spoje - top.



Obr. C.7: Deska plošného spoje - top.



Obr. C.8: Deska plošného spoje - top.