

VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

Fakulta elektrotechniky  
a komunikačních technologií

DIPLOMOVÁ PRÁCE

Brno, 2021

Bc. Jan Galia



# VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY

## FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION

## ÚSTAV VÝKONOVÉ ELEKTROTECHNIKY A ELEKTRONIKY

DEPARTMENT OF POWER ELECTRICAL AND ELECTRONIC ENGINEERING

## MĚNIČ S TRANZISTORY GAN PRO ELEKTRICKÝ KOMPRESOR

INVERTER FOR ELECTRIC SUPERCHARGER WITH GAN TRANSISTORS

### DIPLOMOVÁ PRÁCE

MASTER'S THESIS

### AUTOR PRÁCE

AUTHOR

Bc. Jan Galia

### VEDOUCÍ PRÁCE

SUPERVISOR

Ing. Jan Martiš, Ph.D.

BRNO 2021

# Diplomová práce

magisterský navazující studijní program **Silnoproudá elektrotechnika a výkonová elektronika**

Ústav výkonové elektrotechniky a elektroniky

**Student:** Bc. Jan Galia

**ID:** 186065

**Ročník:** 2

**Akademický rok:** 2020/21

**NÁZEV TÉMATU:**

## Měnič s tranzistory GaN pro elektrický kompresor

**POKYNY PRO VYPRACOVÁNÍ:**

1. Prostudujte problematiku přeplňovaných spalovacích motorů e elektrickým kompresorem.
2. Prostudujete problematiku transistorů GaN.
3. Navrhněte schéma zapojení 3f střídače s tranzistory GaN na požadované parametry.
4. Navrhněte layout výkonové desky s tranzistory GaN a nechte desku zhotovit.
5. Provedte oživení a ladění obvodů. Zhodnoťte dosažené parametry.

**DOPORUČENÁ LITERATURA:**

1. Miroslav Patočka: Magnetické jevy a obvody ve výkonové elektronice, měřicí technice a silnoproudé elektrotechnice.
2. Řídicí členy v elektrických pohonech (skriptum VUT)
3. Průmyslová elektronika (skriptum VUT)

**Termín zadání:** 8.2.2021

**Termín odevzdání:** 24.5.2021

**Vedoucí práce:** Ing. Jan Martiš, Ph.D.

**doc. Ing. Ondřej Vítek, Ph.D.**  
předseda rady studijního programu

**UPOZORNĚNÍ:**

Autor diplomové práce nesmí při vytváření diplomové práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

## **ABSTRAKT**

Tato diplomová práce se zabývá návrhem a realizací funkčního vzorku výkonového měniče pro elektrický kompresor, který je určen pro hybridní automobily. Navrhovaný měnič bude určen pro E-compressor od společnosti Garrett Advancing Motion. Samotný měnič bude založen na moderní technologii tranzistorů s vysokou elektronovou pohyblivostí, jimiž jsou tranzistory na bázi nitridu gália (GaN). Smyslem práce je ověřit možnost užití tranzistorů GaN v aplikaci *E-boosting*.

## **KLÍČOVÁ SLOVA**

automobilový průmysl, e-boosting, elektrický kompresor, EPC2206, GaN, měnič, nitrid gália, střídač, vícevrstvý plošný spoj

## **ABSTRACT**

This master's thesis deals with the design and realization of a functional sample power inverter for an electric compressor, which is used in hybrid cars. The electric compressor powered by the inverter is E-compressor by Garrett Advancing Motion. An inverter will be using modern High Electron Mobility Transistors which are based on gallium nitride (GaN). The purpose of this thesis is to find if GaN transistors can be used in *E-boosting* application.

## **KEYWORDS**

automotive, e-boosting, electric compressor, EPC2206, Gallium Nitride, GaN, inverter, multilayers printed circuit board

GALIA, Jan. *Měnič s tranzistory GaN pro elektrický kompresor*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav výkonové elektrotechniky a elektroniky, 2021, 117 s. Diplomová práce. Vedoucí práce: Ing. Jan Martiš, Ph.D.

## Prohlášení autora o původnosti díla

**Jméno a příjmení autora:** Bc. Jan Galia  
**VUT ID autora:** 186065  
**Typ práce:** Diplomová práce  
**Akademický rok:** 2020/21  
**Téma závěrečné práce:** Měníč s tranzistory GaN pro elektrický kompresor

Prohlašuji, že svou závěrečnou práci jsem vypracoval samostatně pod vedením vedoucí/ho závěrečné práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené závěrečné práce dále prohlašuji, že v souvislosti s vytvořením této závěrečné práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a/nebo majetkových a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., o právu autorském, o právech souvisejících s právem autorským a o změně některých zákonů (autorský zákon), ve znění pozdějších předpisů, včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb.

Brno .....

.....

podpis autora\*

---

\*Autor podepisuje pouze v tištěné verzi.

## PODĚKOVÁNÍ

Děkuji vedoucímu diplomové práce panu Ing. Janu Matišovi, Ph.D. a konzultantovi Ing. Ludkovi Závodnému za účinnou metodickou, pedagogickou a odbornou pomoc a další cenné rady při zpracování mé diplomové práce. Dále bych chtěl poděkovat společnosti Garrett Advancing Motion, která poskytla materiální a finanční prostředky na realizaci této diplomové práce.

# Obsah

Úvod	14
<b>1 Související problematika</b>	<b>15</b>
1.1 Historie přepřňovaných motorů . . . . .	15
1.2 Přepřňované spalovací motory . . . . .	15
1.3 Turbodmychadlo . . . . .	16
1.4 Supercharger . . . . .	17
1.5 Elektrické turbo . . . . .	18
1.6 Napájecí síť 48 V . . . . .	19
<b>2 Tranzistory GaN</b>	<b>21</b>
2.1 Historie tranzistorů MOSFET (1976-2010) . . . . .	21
2.2 Vývoj tranzistorů GaN . . . . .	21
2.3 Porovnání materiálových vlastností u tranzistorů MOSFET, SiC a GaN	22
2.3.1 Šířka zakázaného pásma $E_g$ . . . . .	22
2.3.2 Kritická intenzita elektrického pole $E_{krit.}$ . . . . .	23
2.3.3 Odpor sepnutého kanálu $R_{DS(on)}$ . . . . .	23
2.3.4 Dvourozměrný elektronový plyn . . . . .	24
2.4 Základní struktura tranzistorů GaN . . . . .	25
2.4.1 e-GaN struktura . . . . .	25
2.4.2 pGaN s obohaceným hradlem . . . . .	26
2.4.3 Hybridní kaskoda e-GaNu . . . . .	27
2.5 Základní elektrické vlastnosti . . . . .	27
2.5.1 Odpor kanálu v sepnutém stavu . . . . .	27
2.5.2 Prahové napětí hradla . . . . .	28
2.5.3 Kapacita hradla tranzistoru . . . . .	28
2.5.4 Reverzní vodivost . . . . .	28
<b>3 Řízení tranzistorů GaN</b>	<b>29</b>
3.1 Řídící napětí . . . . .	30
3.2 Plovoucí napájení horního tranzistoru . . . . .	32
3.3 Parazitní jevy . . . . .	33
3.3.1 Napěťová odolnost $du/dt$ . . . . .	33
3.3.2 Proudová odolnost $di/dt$ . . . . .	35
3.3.3 Rozdílný potenciál zemí . . . . .	36
3.3.4 Souhlasné proudy . . . . .	37



<b>4</b>	<b>Teorie návrhu plošného spoje</b>	<b>39</b>
4.1	Minimalizace parazitních indukčností . . . . .	39
4.1.1	Společná indukčnost smyček . . . . .	39
4.1.2	Indukčnost smyček . . . . .	40
4.2	Prostorová orientace výkonové smyčky . . . . .	42
4.2.1	Laterální smyčka . . . . .	42
4.2.2	Vertikální smyčka . . . . .	43
4.2.3	Optimalizovaná smyčka . . . . .	43
4.3	Další poznámky k návrhu . . . . .	44
<b>5</b>	<b>Návrh střídače</b>	<b>46</b>
5.1	Koncept měniče . . . . .	46
5.1.1	Ověření funkčnosti měniče . . . . .	47
5.1.2	Výpočet dosažitelných parametrů . . . . .	47
5.2	Návrh napěťového managementu (pomocný zdroj) . . . . .	48
5.2.1	Výběr externích součástek . . . . .	49
5.3	Návrh budicího obvodu . . . . .	51
5.3.1	Výběr <i>driverů</i> . . . . .	52
5.3.2	Volba externích součástek . . . . .	53
5.4	Volba zbylých komponent měniče . . . . .	57
5.5	Tepelné výpočty . . . . .	58
5.5.1	Výpočet ztrát na tranzistorech . . . . .	58
5.5.2	Chlazení . . . . .	59
<b>6</b>	<b>Schéma zapojení měniče</b>	<b>61</b>
6.1	Propojení výkonové desky s řízením . . . . .	61
6.2	Úprava napájecího napětí driverů . . . . .	61
6.3	Budicí signály . . . . .	62
6.4	Měření teploty desky . . . . .	62
6.5	Měření fázových proudů . . . . .	63
6.6	Budicí obvod . . . . .	63
6.7	Výkonová část měniče . . . . .	65
<b>7</b>	<b>Realizace návrhu plošného spoje</b>	<b>66</b>
7.1	Rozložení součástek na plošném spoji . . . . .	66
7.1.1	Strana chladiče . . . . .	66
7.1.2	Strana vrchní . . . . .	68
7.2	Rozložení vrstev v plošném spoji . . . . .	69
7.2.1	Uspořádání vrstev mimo budič . . . . .	70
7.2.2	Uspořádání vrstev pod budičem . . . . .	71

7.3	Kritické místo v návrhu plošného spoje . . . . .	74
7.4	Výroba a osazení DPS . . . . .	74
7.4.1	Výroba desky . . . . .	74
7.4.2	Problém s kvalitou DPS . . . . .	76
7.4.3	Osazení DPS součástkami . . . . .	76
<b>8</b>	<b>Oživení měniče</b>	<b>79</b>
8.1	Použité přístroje . . . . .	79
8.2	Pomocný napěťový zdroj . . . . .	79
8.3	Oživení hlavní části měniče . . . . .	81
8.3.1	Eklektická kontrola osazení tranzistorů . . . . .	81
8.3.2	Kontrola buzení tranzistorů . . . . .	82
8.3.3	Měření signálů na tranzistorech při zatížení . . . . .	83
8.3.4	Zhodnocení naměřených průběhů . . . . .	84
	<b>Literatura</b>	<b>93</b>
	<b>Seznam symbolů a zkratk</b>	<b>96</b>
	<b>Seznam příloh</b>	<b>101</b>
<b>A</b>	<b>Fotografie výsledného měniče</b>	<b>102</b>
<b>B</b>	<b>Schéma zapojení</b>	<b>103</b>
B.1	Detail Fáze A . . . . .	104
B.2	Detail Fáze B . . . . .	105
B.3	Detail Fáze C . . . . .	106
<b>C</b>	<b>Výrobní soubory</b>	<b>107</b>
C.1	Vrchní vrstva . . . . .	108
C.2	První vnitřní vrstva . . . . .	109
C.3	Druhá vnitřní vrstva . . . . .	110
C.4	Třetí vnitřní vrstva . . . . .	111
C.5	Čtvrtá vnitřní vrstva . . . . .	112
C.6	Pátá vnitřní vrstva . . . . .	113
C.7	Šestá vnitřní vrstva . . . . .	114
C.8	Spodní vrstva . . . . .	115
C.9	Potisk vrchní strany . . . . .	116
C.10	Potisk spodní strany . . . . .	117

# Seznam obrázků

1.1	Princip turbodmychadla [7]	16
1.2	Supercharger [10]	18
1.3	Princip činnosti <i>E-boosteru</i> [12]	19
2.1	Teoretický měrný odpor kanálu pro jednotlivé materiály [16]	24
2.2	Struktura GaN tranzistoru s ochuzeným hradle při záporném řídicím napětí [16]	25
2.3	Struktura e-GaN tranzistoru s obohaceným hradlem [19]	26
2.4	Struktura pGaN [16]	26
2.5	Hybridní kaskádní struktury e-GaNu [16]	27
3.1	Čtyři regiony při zapínání tranzistoru e-GaN [16]	29
3.2	Závislost řídicího napětí na velikosti náboje hradle [16]	30
3.3	Závislost odporu sepnutého kanálu $R_{DS(on)}$ na řídicím napětí pro tranzistor EPC2206 [16]	31
3.4	Schéma RLC obvodu buzení (a) při zapnutí, (b) při vypnutí [16]	31
3.5	Zjednodušené schéma zapojení <i>bootstap</i> obvodu pro buzení horního tranzistoru v půl mostu [16]	32
3.6	Cesty vysokofrekvenčního proudu nabíjející parazitní kapacity GaN tranzistoru [16]	34
3.7	Závislost poměru $Q_{GD}/Q_{GS1}$ na napětí $U_{DS}$ v tranzistoru EPC 2016 [16]	34
3.8	Vliv indukčnosti $CSI$ na rezonančních kmitech na hradle [16]	35
3.9	Nechtěné zapnutí tranzistoru způsobené zákmity na hradle [16]	36
3.10	Rozdílný potenciál mezi výkonovou a řídicí částí způsobený kapacitními proudy a indukčností cest (a) nevhodné řešení (b) vhodné řešení [16]	37
3.11	Rozdílný potenciál mezi výkonovou a řídicí částí způsobený kapacitními proudy a indukčností cest (a) potlačení RC filtrem (b) izolační oddělení [16]	38
3.12	Vznik souhlasných proudů rychlou změnou napětí na uzlu mezi tranzistory [16]	38
4.1	GaN tranzistor EPC2016 s <i>LGA</i> vývody s vyznačenou orientací smyček pro minimalizaci indukčnosti $CSI$ [16]	40
4.2	Demonstrace minimalizace indukčnosti smyčky [16]	40
4.3	Minimalizace indukčnosti vhodným odvodem proudu z pouzdra tranzistoru [16]	41
4.4	Minimalizace indukčnosti v prokovech [16]	41
4.5	Laterální provedení výkonové smyčky [16]	42

4.6	Vertikální provedení výkonové smyčky [16] . . . . .	43
4.7	Optimalizované provedení výkonové smyčky [16] . . . . .	44
5.1	E-kompresor od společnosti Garrett motion [11] . . . . .	46
5.2	Typické schéma zapojení integrovaného obvodu TPS62150A-Q1 [22] .	49
5.3	Zjednodušené schéma zapojení integrovaného obvodu LM5113-Q [20]	53
5.4	Blokové schéma zapojení integrovaného obvodu LM5113-Q [20] . . . .	54
5.5	Konfigurace zapojení hradel tranzistorů včetně vnitřních odporů <i>driveru</i> a odporu hradel (horního spínače resp. dolního spínače) . . . . .	56
6.1	Propojovací konektor mezi měničem a řízením . . . . .	61
6.2	Schéma zapojení snižujícího měniče . . . . .	62
6.3	Schéma zapojení teplotního čidla . . . . .	63
6.4	Schéma zapojení driveru fáze A . . . . .	64
6.5	Výkonová část měniče . . . . .	65
7.1	3D model rozložení součástek na straně chladiče (vrchní strana plošného spoje) . . . . .	66
7.2	Detail jedné z fází měniče . . . . .	67
7.3	Detailní záběr rozložení součástek okolo <i>driveru</i> . . . . .	68
7.4	3D model rozložení součástek na vrchní straně (spodní strana plošného spoje) . . . . .	69
7.5	Detail rozložení součástek u snižujícího měniče . . . . .	69
7.6	3D zobrazení výkonové smyčky ve vrstvách č.1 a č.2 . . . . .	70
7.7	Zobrazení vrstev č.2 - č.5 pod budičem . . . . .	71
7.8	Zobrazení vrstev č.5 - č.7 pod budičem . . . . .	72
7.9	Zjednodušené zapojení parazitních kapacit budičích cest a tranzistorů	73
7.10	Zúžené místo na vývodu fází ve vrstvě č.4 resp. č.5 . . . . .	74
7.11	Snímek plošek pod tranzistorem . . . . .	76
7.12	Potisk DPS překrývající kontakty <i>gate</i> a <i>source</i> . . . . .	77
7.13	Posun pouzdra vůči kontaktům na DPS . . . . .	77
8.1	Měření na pomocném měniči . . . . .	80
8.2	Detail míst měření signálů . . . . .	80
8.3	Průběh signálu na pomocném měniči při skokovém zatížení . . . . .	81
8.4	Průběh zapínacího proudu na hradle horního tranzistoru Q11 . . . . .	82
8.5	Průběh napětí $U_{GS}$ na horním tranzistoru Q11 bez napájení měniče .	83
8.6	Napětové zvlnění na <i>bootstrap</i> kondenzátoru . . . . .	83
8.7	Průběhy měřených signálů v jedné periodě fázového proudu . . . . .	84
8.8	Průběhy fázových proudů . . . . .	85
8.9	Zapnutí a vypnutí tranzistoru Q11 . . . . .	87
8.10	Zapnutí a vypnutí tranzistoru Q15 . . . . .	87
8.11	Detail zapnutí tranzistoru Q11 . . . . .	88

8.12	Detail zapnutí tranzistoru Q15 . . . . .	88
8.13	Detail vypnutí tranzistoru Q11 . . . . .	89
8.14	Detail vypnutí tranzistoru Q15 . . . . .	89
8.15	Porovnání $U_{DS}$ u horních tranzistorů jedné fáze při vypnutí . . . . .	90
8.16	Způsob měření signálů na tranzistorech . . . . .	90
A.1	Fotografie vrchní strany měniče . . . . .	102
A.2	Fotografie spodní strany měniče včetně úprav pro měření . . . . .	102

# Seznam tabulek

2.1	Srovnání pěti kritických vlastností u materiálů Si, SiC a GaN . . . . .	22
5.1	Parametry testovací zátěže . . . . .	47
5.2	Zadané parametry měniče . . . . .	48
5.3	Tabulka požadavků pomocného zdroje . . . . .	49
5.4	Vysvětlivky zkratk ze schéma 5.2 [22] . . . . .	50
5.5	Parametry tranzistoru EPC2206 [23] . . . . .	52
5.6	Základní parametry <i>driveru</i> LM5113-Q1 [20] . . . . .	53
5.7	Parametry pro výpočet oteplení tranzistorů [23] . . . . .	59
7.1	Tabulka rozložení jednotlivých vrstev mimo prostoru pod budičem . .	70
7.2	Tabulka rozložení jednotlivých vrstev pod budičem . . . . .	72
7.3	Síla jednotlivých vodivých vrstev a minimální šířky vodivých cest a izolačních mezer . . . . .	75

# Úvod

Zvyšující se legislativní nároky na ekologičnost dopravy tlačí automobilový průmysl ke zvyšování účinnosti svých produktů. V současnosti se jako nejvýhodnější krok jeví hybridizace automobilů, které jsou schopné rekuperovat energii z brzdění a zpětně ji vracet při akceleraci. Součástí hybridizace je nová architektura 48 V sítě, která částečně nahrazuje předešlou 12 V síť. Systémy v automobilech disponují čím dál tím většími nároky na elektrickou energii. Distribuce požadovaného množství energie na napěťové hladině 12 V by byla značně neefektivní.

Jedním z nových systémů v automobilovém průmyslu je tzv. *E-boosting*, který se používá u přeplňovaných motorů s turbodmychadly. Turbodmychadlo vykazuje jisté nedostatky, které se *E-boostingem* dají odstranit. Výsledkem jsou lepší jízdní vlastnosti a redukce škodlivých výfukových plynů jako je např.  $CO_2$ .

Společnost Garrett Motion Czech Republic s.r.o. se mimo jiné touto novou technologií zabývá a vyvíjí tzv. *E-compressor*, určený pro *E-boosting*. *E-compressor* není nic jiného, než elektrický kompresor napájený ze sítě 48 V poháněný střídavým motorem s permanentními magnety na rotoru (PMSM). Konverze stejnoměrného napájecího napětí na třífázové střídavé napětí obstarává střídač, který je spolu s řídicí elektronikou, součástí *E-compressor*.

V rámci vývoje společnost usiluje, mimo jiné, o zvyšování účinnosti *E-compressor*. Jedním z možných kroků, jak zvýšit účinnost je užití moderních tranzistorů na bázi nitridu gallia (GaN), které by nahradily stávající křemíkové tranzistory MOSFET. Tranzistory GaN jsou velice rychlé a disponují, oproti MOSFETům se stejnými parametry, daleko nižšími přepínacími ztrátami, což má významný vliv na účinnost měniče.

Smyslem této diplomové práce je navrhnout a vyrobit funkční vzorek střídače založeného na tranzistorech GaN a osvěžit jeho potenciál užití v elektrickém kompresoru napájeného z 48 V sítě. Jelikož se bude jednat o první iteraci měniče nebude se zde řešit problematiku elektromagnetické kompatibility a chlazení zde bude zmíněno pouze okrajově.

# 1 Související problematika

## 1.1 Historie přeplňovaných motorů

První pokusy s přeplňováním motorů prováděli na přelomu 19. a 20. století Gottlieb Daimler a Rudolf Diesel. Těm se u spalovacího motoru, za pomoci stlačeného vzduchu, povedlo zvýšit výkon. První funkční turbodmychadlo, poháněné spaliny z výfuku, sestrojil švýcarský inženýr Dr. Alfred J. Büchi v letech 1925. Reálné aplikace byly však omezené pouze na velké lodní motory.

V automobilovém průmyslu se přeplňované motory objevily až v roce 1938 u nákladních automobilů. První dva modely osobních aut s přeplňovanými motory byly okolo let 1962/63 Chevrolet Corvair Monza a Oldsmobile Jetfire. Jejich motory byly velice nespolehlivé, a proto rychle zmizely z trhu. Do 80. let byly náklady na výrobu přeplňovaných motorů příliš vysoké. Zlom nastal až v 80. letech, kdy došlo k zpřísnění emisních norem a k významnému navýšení přeplňovaných motorů u nákladních automobilů. Průlom v osobních autech nastal až v roce 1978 představením přeplňovaného motoru u modelu auta Mercedes-Benz 300 SD nasledovaný automobilkou VolksWagen a modelem auta Golf Turbodiesel [1].

## 1.2 Přeplňované spalovací motory

Přeplňované vznětové a přeplňované zážehové motory u automobilů jsou v dnešní době, až na výjimky, takřka samozřejmostí. Představují náhradu za klasické atmosférické motory, které do válců nasávají vzduch o atmosférickém tlaku. U přeplňovaných motorů dochází ke stlačení nasávaného vzduchu, který je následně smíchán s palivem a dopraven do spalovací komory. Právě větší množství vzduchu ve válcích (vyšší tlak) napomáhá lepšímu spalovacímu procesu a motor tak vykazuje vyšší výkon. Pro stlačení nasávaného vzduchu se využívá tzv. *turbodmychadlo* nebo *kompresor* [2].

Přeplňované motory jsou současně velice oblíbené, a to hned z několika důvodů. Prvním je jistě fakt, že dokážou generovat vyšší výkon a točivý moment při zachování stejného zdvihového objemu válců. Je tedy možné, při zachování stejného výkonu, použít motor o menších rozměrech (menším zdvihovém objemu), který bude lehčí a ekonomičtější. Přeplňované motory při nízkém zatížení vykazují nižší spotřebu paliva a nižší produkci  $CO_2$  [3].

Snižování zdvihového objemu, ale také snižování počtu válců, se nazývá *downsizing*. Trend *downsizingu* se objevil v posledních letech a je zapříčiněn legislativním tlakem na výrobce automobilů z důvodu snižování emisí  $CO_2$  a spotřeby paliva [4].

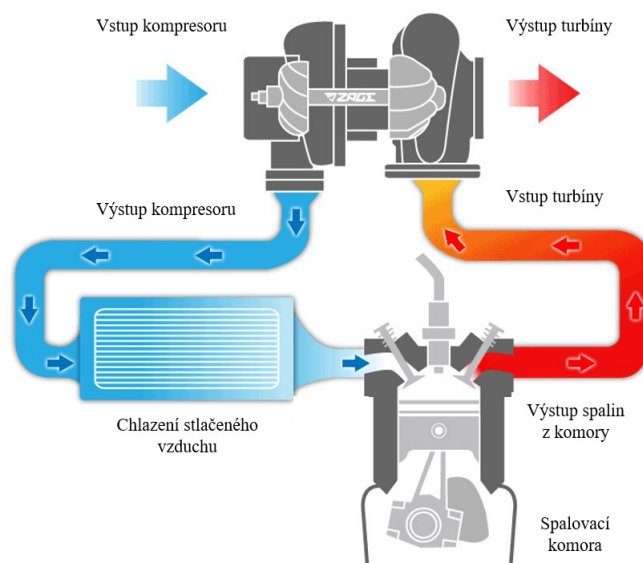
Redukcí  $CO_2$  (jakožto hlavní látky tvořící skleníkové plyny) se zabývá i evropský parlament. Bylo totiž zjištěno, že doprava se podílí 30 % na celkové produkci  $CO_2$



v EU, přičemž na rozdíl od ostatních odvětví, kde produkce od roku 1990 klesá, v dopravě je trend naprosto opačný. Z této produkce pak náleží 72 % silniční dopravě. Proto EU nastavila cíl omezit do roku 2050 celkovou produkci  $CO_2$  v dopravě o 60 %<sup>1</sup>. Tento aspekt tlačí výrobce automobilů k zvyšování účinnosti a snižování produkce škodlivých látek[5][6].

### 1.3 Turbodmychadlo

Turbodmychadlo představuje klíčový prvek klasických přeplňovaných motorů. Turbo, jak se mu také někdy zkráceně říká, je složené ze dvou částí, turbíny a kompresoru. Ty spolu sdílí jednu hřídel, na které jsou obě části pevně připojeny. Princip činnosti turba spočívá v tom, že spaliny o vysoké teplotě a tlaku jdoucí z motoru jsou směrovány potrubím na turbínu. Energie spalin je dostatečně vysoká na to, aby turbínu dokázaly roztočit. Mechanická energie turbíny je následovně hřídelí přenesena na kompresor. Ten nasává vzduch z okolí a za vysokého tlaku jej dopravuje do válců motoru. Před dosažením válců musí být tento stlačený vzduch ochlazen (stlačením dojde k jeho ohřátí) na tzv. *intercooleru*, neboť pro potřeby efektivního hoření paliva je chladnější vzduch výhodnější (schlazením vzduch navýší svojí hustotu)[3][8].



Obr. 1.1: Princip turbodmychadla [7]

Turbo může dosahovat rychlosti až 250 000 otáček za minutu. Aby nedocházelo k jeho přehřátí, tak je často vybaveno olejovým chladícím systémem. Často také

<sup>1</sup>Vztaženo k úrovni emisí z roku 1990.

bývají vybaveny tzv. *wastegate*, což ve ventil odklánějí spaliny z motoru od turbíny [3].

Přepřňované motory disponují významnými benefity jako vyšší výkon, točivý moment, ekologičnost, tišší chod motoru (tlumení výfukových plynů vloženým turbem) a menší objem válců resp. celého agregátu. Na druhou stranu přepřňované motory vyžadují více přídavných komponentů, které přinášejí vyšší komplexitu a s tím spojenou vyšší poruchovost celého motoru jako celek[3].

Další problém, který přepřňované motory s turby vykazují, je tzv. *turbo lag*. Jedná se v podstatě o zpoždění, mezi sešlápnutím pedálu plynu a nárůstem výkonu motoru. Je to způsobeno momentem setrvačnosti samotného rotačního ustrojí turbodmychadla, kterému určitou dobu trvá, než se roztočí na požadované otáčky. Toto zpoždění lze do jisté míry zkrátit užitím dvou menší turbodmychadel (biturbo) nebo tzv. sekvenčním turbochmychadlem, což je opět sestava dvou turbodmychadel, kde jedno je malé (rychlý náběh, ale malý objem průtoku stlačeného vzduchu) a druhé velké (pomalý náběh, ale velký průtok stlačeného vzduchu). Tato řešení jsou, ale převážně aplikována na sportovní modely aut[3].

Poslední nevýhodou je vyšší spotřeba paliva v případě nesprávné jízdy. Tím, že je vyšší hustota vzduchu (vyšší množství vzduchu) ve válcích, je do nich možné dopravovat i více paliva (musí být dodržený vhodný poměr paliva a vzduchu pro optimálního spalování), než je tomu u atmosférických motorů. To má za následek vyšší množství spáleného paliva za sekundu, což je sice žádoucí (vyšší výkon), ale na druhou stranu tím roste i spotřeba [8].

## 1.4 Supercharger

Supercharger je druhou možností jak docílit přepřňování motoru. Princip činnosti je velice podobný jako u turbodmychadla, až na ten rozdíl, že zatím co turbodmychadlo používá pro stlačení nasávaného vzduchu, energii z výfukových spalin z motoru, supercharger využívá mechanickou energii samotného motor (přímé spojení přes klínový řemen). Supercharger nevykazuje žádné zpoždění náběhu výkonu (resp. točivého momentu) jak je tomu u turba a je schopen dobře fungovat i při nízkých otáčkách motoru. Vykazuje lineární reakci na sešlápnutí plynového pedálu (obdobné chování jako atmosférický motor).

K jeho dalším výhodám patří jednoduchá a spolehlivá konstrukce, nízká provozní teplota (nezahřívají se tak výrazně jako turbodmychadla), nevyžaduje olejové mazání a jeho údržba je snazší. Jedním z důvodů, proč nejsou do osobních automobilů aplikovány (zde jsou na mysli běžná rodinná auta), jsou vyšší pořizovací náklady [9].



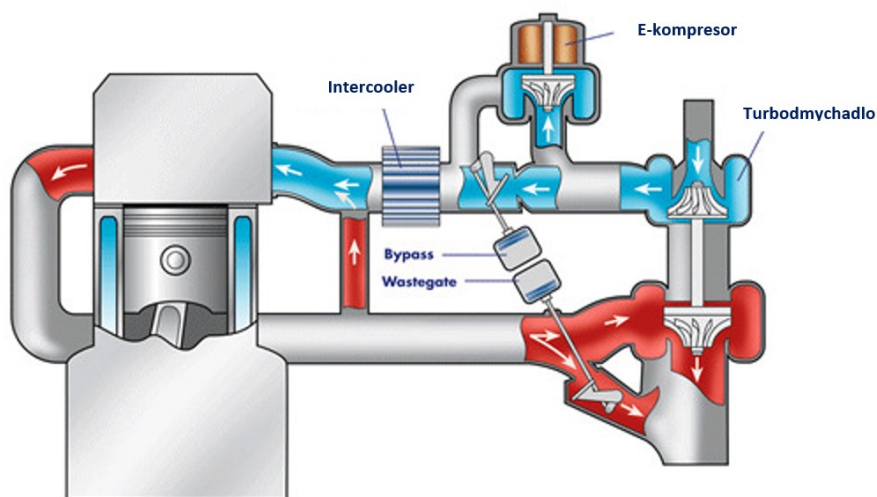
Obr. 1.2: Supercharger [10]

## 1.5 Elektrické turbo

Novým směrem v oblasti přeplňování motorů je tzv. *e-boosting*. Princip činnosti z pohledu motoru je stejný jako u turbodmychadla a superchargeru, a to dostat co nejvíce vzduchu do spalovací komory, aby bylo možné spálit větší množství paliva za sekundu (zvýšit výkon). Technicky se tento *e-boosting* realizuje přidáním elektrického kompresoru ke stávajícímu turbodmychadlu. Tímto spojením tak získáme výhody spojené s klasickým turbodmychadlem a elektrickým kompresorem odstraníme jeho nevýhody.

Jelikož je elektrický kompresor poháněn elektrickým motorem, lze jeho výkon nastavovat naprosto nezávisle na otáčkách motoru. Tím pádem i při nízkých otáčkách motoru, kdy nevzniká dostatečné množství spalin k roztočení turbodmychadla, je možné dostat do válců potřebné množství směsi paliva a vzduchu. Díky elektrickému kompresoru lze podstatným způsobem zkrátit dobu zpoždění náběhu výkonu motoru (*turbo lag*) [11].

V současné době je možné narazit na dvě konstrukční provedení elektrických turb. Prvním konstrukčním provedením je elektromotor umístěný na společnou hřídel turbodmychadla (mezi turbínu a kompresor) pod označením *E-Turbo*. Druhým provedením je užití samostatné jednotky elektrického kompresoru, která se umístí buďto, před turbodmychadlo nebo za něj. Takovýto elektrický kompresor se nazývá *E-booster* nebo *E-compressor* (podle výrobce). Největšími výrobci elektrických kompresorů jsou *Borg Warner*, *Valeo* a *Garrett Advancing Motion* [11].



Obr. 1.3: Princip činnosti *E-boost*erů [12]

## 1.6 Napájecí síť 48 V

Zpřísnování emisních limitů v dopravě <sup>2</sup> nutí výrobce automobilů přecházet z klasických spalovacích automobilů na elektromobily a hybridy. V současné době se dostávají do popředí hlavně hybridní automobily, jelikož přinášejí nízkou spotřebu paliva, redukci emisí a přitom nejsou tak finančně nákladné jako "čisté" elektromobily [14].

Hybridní auta využívají 48 V systém k zvýšení efektivity provozu spalovacího motoru. Dochází k nahrazování tradičního startéru motorgenerátorem. Běžné brzdění provádí brzdový generátorický chod motorgenerátoru a vzniklá elektrická energie je uložena do bateriového systému. V případě potřeby (akcelerace) je elektrická energie zpětně vrácena motorickým chodem motorgenerátoru. Pro dosažení lepších jízdních vlastností se do určitých typů hybridních aut umísťuje elektrický kompresor, který je stejně jako motorgenerátor sítě 48 V napájen [13].

Tyto nové systémy jako motorgenerátor, elektrický kompresor, ale také klimatizace, výkonné počítače jízdních asistentů, komplexní infotainment, žádají značný přísun energie. Je známo, že okamžitý výkon se rovná součinu okamžité hodnoty napětí a proudu. Tím pádem lze dopravit potřebné množství elektrické energie buďto za nízkého napětí a vyššího proudu nebo za vyššího napětí a nízkého proudu. Z hlediska účinnosti není první varianta příliš výhodná, protože ohmické ztráty jsou úměrné kvadrátu efektivní hodnoty proudu. Velikost napětí, které není při přímém dotyku nebezpečné je 50 V. Proto napětí soustavy bylo stanoveno na 48 V, jako

<sup>2</sup>Například Norsko říká, že od 2025 by měla všechna nová auta mít nulovou emisní stopu. Nizozemsko chce aby počínaje rokem 2025 byla polovina nových aut čistě elektrických a Dánsko chce od roku 2030 zastavit prodej aut se spalovacími motory [14].

násobek 12 V soustavy v bezpečné napěťové hladině.

Do budoucna bude hladina napájecí sítě u automobilů stále růst. Hladina 48 V představuje pouze jakýsi mezistupeň, který umožňuje výrobcům pozvolný přesun od malého k nízkému napětí<sup>3</sup>.

---

<sup>3</sup>malé napětí (mV) < 50V, 50 V < nízké napětí (mV) < 1000 V

## 2 Tranzistory GaN

Podklady k této kapitole jsou čerpány z literatury [16].

### 2.1 Historie tranzistorů MOSFET (1976-2010)

Přes tři dekády tranzistory typu MOSFET (z anglického *metal oxide semiconductor field effect transistor*) zaujímaly velice důležité místo ve výkonových aplikacích. Nicméně v novém tisíciletí se pomalu asymptoticky blíží ke svým teoretickým hranicím.

Výkonové tranzistory MOSFET se objevily v roce 1976 jako alternativa k, do té doby používaným, bipolárním tranzistorům (BT). Oproti BT nabízely vyšší rychlost, robustnost a řízeny byly napětím nikoli proudem jako BT, což bylo velice výhodné z pohledu budicích obvodů.

Jedním z prvních výkonových tranzistorů MOSFET byl IRF100 od společnosti International Rectifier Corporation, představený v roce 1978. Jeho závěrné napětí  $U_{DS(BR)}$  bylo 100 V a odpor sepnutého kanálu  $R_{DS(on)}$  byl 0,1  $\Omega$  a představoval ve své kategorii naprostou špičku. S plochou pouzdra 40 mm<sup>2</sup> a cenou 34 \$, nebylo možné okamžité záměny za tehdejší BT. S modernějšími metodami výroby tranzistorů MOSFET se začalo dosahovat lepších a lepších parametrů až byly BT prakticky z výkonové elektroniky vytlačeny. V současné době se limit měrného odporu kanálu pohybuje okolo 0.072  $\Omega\text{mm}^2$ <sup>1</sup>, což představuje téměř teoretický limit pro tranzistory na bázi Si.

### 2.2 Vývoj tranzistorů GaN

Tranzistory na bázi Nitridu Gállia (GaN, HEMT - high electron mobility transistor) se poprvé objevily okolo roku 2004. Za tímto výrobkem, který byl určený pro radio frekvenční aplikace, stála společnost Eudyna Corporation z Japonska, které se podařilo vytvořit sloučeninu nitridu gállia na substrátu z karbidu křemíku. Strukturu tranzistoru s vysokou elektronovou vodivostí popsal poprvé v roce 1975 T. Mimura a později v roce 1994 i M.A.Khan. Tyto jejich práce demonstrovaly netypicky rychlou elektronovou vodivost v regionu mezi AlGaN a GaN nazvanou jako *dvourozměrný elektronový plyn*. Společnost Eudyna Corporation s jejich tranzistory na bázi nitridu gállia vytvořených na sloučenině karbidu křemíku, byla schopna tyto tranzistory spínat na frekvencích v řádu GHz. V roce 2005 se společnosti Nitronix podařilo vytvořit sloučeninu GaN na substrátu z křemíku za pomoci technologie SIGANTIC®. Ačkoli

---

<sup>1</sup>Vztaženo k  $V_{DS} = 100V$ .

GaN tranzistory v oblasti radiofrekvenčních aplikací stále rozzrůstaly, v jiných odvětvích bylo jejich použití značně limitované jejich cenou a do jisté míry také nutností záporného napětí na hradle při vypnutí.

V roce 2009 společnost Efficient Power Conversion (EPC) představila první vylepšený GaN (enhancement-mode, tzv. eGaN®) tranzistor vytvořený na substrátu z křemíku, který již nevyžadoval pro vypnutí záporné napětí. Podobnost technologie výroby se standardním procesem výroby křemíkových tranzistorů, přinesla při velké produkci snížení ceny a tedy i dostupnost. Následně i další společnosti Matsushita, Transphorm, GaN Systems, RFMD, Panasonic, HRL, a International Rectifier představily své eGaNy pro výkonové aplikace.

## 2.3 Porovnání materiálových vlastností u tranzistorů MOSFET, SiC a GaN

Následující tabulka 2.1 ukazuje pět kritických vlastností polovodičových materiálů ve výkonové elektronice.

Tab. 2.1: Srovnání pěti kritických vlastností u materiálů Si, SiC a GaN

Parametr		Si	SiC	GaN
Šířka zakázaného pásma $E_g$	eV	1,12	3,26	3,39
Kritická intenzita elektrického pole $E_{krit.}$	Mv/cm	0,23	2,2	3,3
Elektrická vodivost $\mu_n$	$cm^2/V \cdot s$	1400	950	1500
Permitivita $\epsilon_r$	-	11,8	9,7	9
Tepelná vodivost $\lambda$	$W/cm \cdot K$	1,5	3,8	1,3

### 2.3.1 Šířka zakázaného pásma $E_g$

Šířka zakázaného pásma je spojena s chemickou vazbou mezi atomy a mřížkou. Čím je vazba pevnější, tím těžší je pro elektrony přeskocit tuto oblast (potřebují více energie pro přeskok). Některým z následků širšího zakázaného pásma u polovodičů, jsou menší svodový proud (proud, který teče skrze zavřený tranzistor) a vyšší provozní teplota. Dle tabulky 2.1 SiC i GaN mají větší šířku zakázaného pásma než Si.

### 2.3.2 Kritická intenzita elektrického pole $E_{krit.}$

Silnější chemická vazba, zapříčiněná větší šířkou zakázaného pásma, způsobuje vyšší elektrickou pevnost. Inicializace lavinového průrazu vyžaduje vyšší intenzitu elektrického pole. Hodnota napětí  $U_{BR}$ , při kterém dojde k lavinovému průrazu, lze vyčíslit následující rovnicí.

$$U_{BR} = \frac{1}{2} w_{drift} \cdot E_{krit.} \quad (2.1)$$

Z této rovnice plyne, že průrazné napětí  $U_{BR}$  je přímo úměrné šířce vodivého kanálu  $w_{drift}$ . Tabulka 2.1 ukazuje, že GaN a SiC mají o řád vyšší průrazné napětí než Si.

Pomocí Poissonovy 2.2 rovnice můžeme spočítat počet elektronů mezi dvěma terminály vodivého kanálu (uvažujeme polovodič typu N).

$$q \cdot N_D = \epsilon_o \cdot \epsilon_r \cdot \frac{E_{krit.}}{w_{drift}} \quad (2.2)$$

Kde  $q$  je náboj elektronu ( $q = 1,6 \cdot 10^{-19}C$ ),  $N_D$  je celkový počet elektronů v dané oblasti,  $\epsilon_o$  je permitivita vakua ( $8,854 \cdot 10^{-12}F/m$ ),  $\epsilon_r$  je relativní permitivita daného materiálu vztažená k vakuu.

Jelikož elektrická pevnost dosahuje oproti Si u obou materiálu více než desetinásobné hodnoty, je možné při zachování stejné hodnoty průrazného napětí zmenšit více jak desetinásobně šířku vodivého kanálu  $w_{drift}$ . Z Poissonovy rovnice 2.2 pak vyplývá, že množství elektronů může být až stonásobně větší než v případě Si. To je také důvod, proč vlastnostmi GaN a SiC převyšují Si.

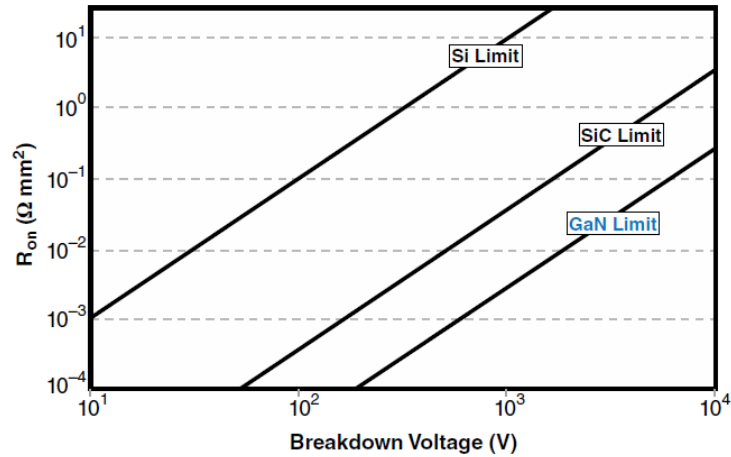
### 2.3.3 Odpor sepnutého kanálu $R_{DS(on)}$

Teoretický odpor sepnutého kanálu, lze určit z následující rovnice 2.3 resp. i z rovnice 2.4.

$$R_{DS(on)} = \frac{w_{drift}}{q \cdot \mu_n \cdot N_D} \quad (2.3)$$

$$R_{DS(on)} = \frac{4 \cdot U_{BR}^2}{\epsilon_o \cdot \epsilon_r \cdot E_{krit.}^3} \quad (2.4)$$





Obr. 2.1: Teoretický měrný odpor kanálu pro jednotlivé materiály [16]

Na obrázku 2.1 můžeme vidět teoretické limity měrného odporu kanálů pro jednotlivé materiály. Nutno podotknout, že se jedná o ideální hodnoty a dosažení těchto teoretických hodnot je u reálných součástek velice náročné. Například u MOSFETů trval vývoj 30 let, než se podařilo k těmto hodnotám přiblížit.

### 2.3.4 Dvourozměrný elektronový plyn

Nitrid gálie přirozeně vytváří hexagonální strukturu, která se nazývá "wurtzite". Jedná se o chemicky velice stabilní strukturu, která je mechanicky robustní a při vysokých teplotách nedochází k jejímu rozpadu. Krystalická struktura GaN také vykazuje piezoelektrický efekt, což jí umožňuje dosahovat vyšší vodivosti, než jakou mají ostatní polovodičové materiály. Piezoelektrický efekt je uvnitř GaN zapříčiněn přemístěním nabitých částic. V případě deformace způsobené vnější silou dojde k nepatrnému posunu atomů uvnitř krystalické mřížky, což zapříčiní vzniku elektrického pole.

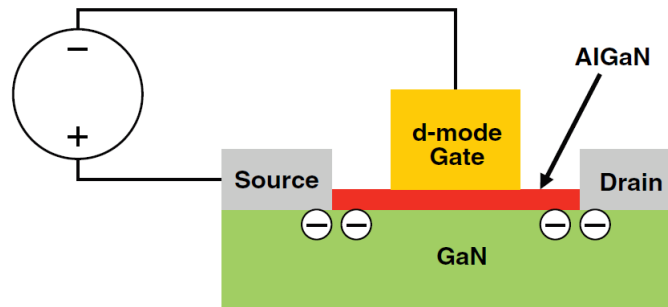
Vytvořením tenké vrstvy AlGaIn na GaN dojde ke vzniku rozhraní, které má na obou stranách opačný náboj. To zapříčiní vzniku *dvourozměrného elektronového plynu*, který náboj kompenzuje. Tento *dvourozměrný elektronový plyn* pak při připojení elektrického potenciálu efektivně pomáhá vést elektrický proud. Vysoká vodivost je způsobena vázáním velkého množství elektronů v malé oblasti, což napomáhá vysoké mobilitě elektronů v této oblasti. Pohyblivost je zde v rozmezí od  $1000 \text{ cm}^2/\text{V} \cdot \text{s}$  do  $2000 \text{ cm}^2/\text{V} \cdot \text{s}$  v případě, kdy není struktura napnutá. Vysoká pohyblivost a koncentrace elektronů představuje základ pro HEMT.

Na obrázku 2.2 můžeme vidět základní strukturu ochuzeného (*depletion-mode*) GaN tranzistoru. Jelikož se jedná o plem řízený tranzistor, označení je stejné jako

u všech ostatních palem řízených tranzistorů, tedy *gate* (hradlo), *drain* a *source*.

Kanál mezi elektrodami *drain* a *source* je za normálního stavu vodivý. V případě přiložení záporného napětí na *gate* proti *source* dojde k odčerpání dvourozměrného elektronového plynu z místa styku AlGaN a GaN a vodivý kanál zanikne. Krystaly obou látek nejsou sami o sobě vodivé.

Z hlediska výkonové elektroniky nejsou tranzistory GaN s ochuzeným hradlem příliš vhodné.



Obr. 2.2: Struktura GaN tranzistoru s ochuzeným hradlem při záporném řídicím napětí [16]

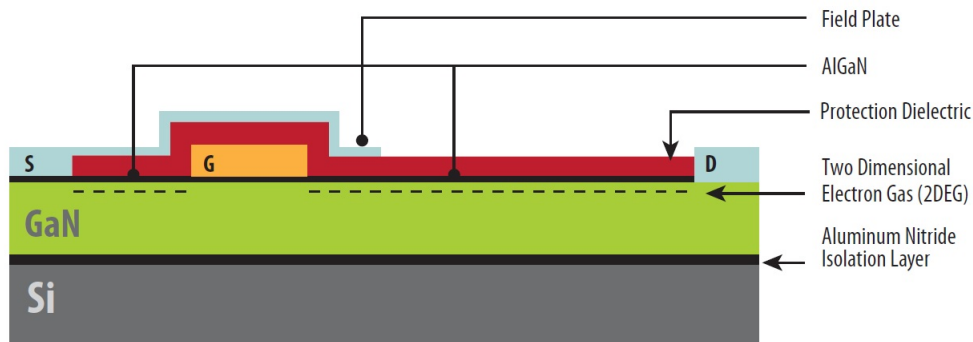
## 2.4 Základní struktura tranzistorů GaN

### 2.4.1 e-GaN struktura

Problematika řízení záporným napětím byla odstraněna obohacením hradla tranzistoru (*enhancement-mode*). Tyto obohacené GaN tranzistory jsou již pro užití ve výkonové elektronice vhodné. Za normálního stavu jsou nevodivé (napětí na *gate* je oproti *source* 0 V) a začínají vést až od určitého kladného napětí mezi *gate* a *source*.

Strukturu tranzistoru e-mode GaN (e-GaN) můžeme vidět na obrázku 2.3. Základem je křemíkový substrát, na kterém je nanosená tenká vrstva AlN, která vytváří základní podklad pro heterogenní vrstvu AlGaN a GaN.

Velmi tenká vrstva AlGaN je umístěna na vysoce rezistivní vrstvě GaN. Na rozhraní těchto dvou materiálů vzniká v krystalické struktuře interakce, která společně s piezoelektrickou povahou GaN vytváří na tomto rozhraní *dvourozměrný elektronový plyn*. Ten je tvořený elektrony s vysokou pohybovou rychlostí. Umístěním kovové elektrody na vrstvu AlGaN dojde k vyprázdnění *dvourozměrného elektronového plynu* z oblasti pod hradlem. Aplikací kladného napětí mezi *gate* a *source* dojde opět



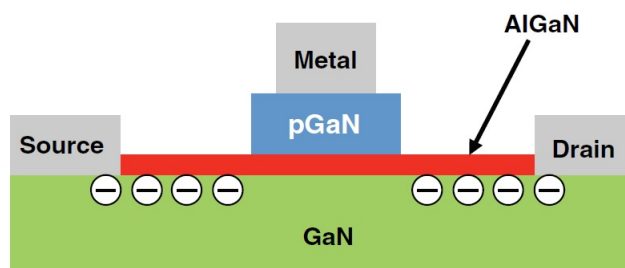
Obr. 2.3: Struktura e-GaN tranzistoru s obohacným hradlem [19]

k jeho vytvoření pod hradlem a tedy k zapnutí struktury, což je obdobné chování jako u obohacných tranzistorů MOSFET.

Struktur tranzistoru GaN s obohacným hradlem je několik typů, nicméně v této práci budou popsány pouze struktury pGaN s obohacným hradlem a hybridní kaskádní struktura (hybridní kaskoda).

## 2.4.2 pGaN s obohacným hradlem

Jedná se o první z tranzistor z řady e-GaN, který byl uvedený do komerčního prodeje. Tento typ má pozitivně nabitou vrstvu (p-type) umístěnou na vrchu izolační vrstvy z AlGaN. Tím dojde ke vzniku elektrického pole, které převyšuje pole generované piezo efektem a *dvourozměrný elektronový plyn* zanikne. Struktura je za normálního stavu, kdy není mezi *gate* a *source* propojeno kladné napětí, vypnutá.

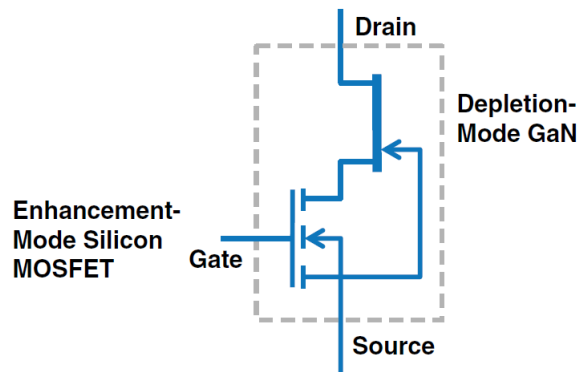


Obr. 2.4: Struktura pGaN [16]

### 2.4.3 Hybridní kaskoda e-GaNu

Druhým z možných způsobů výroby e-GaNu je umístění dvou tranzistorů do kaskody (v rámci jednoho čipu). Jedním z tranzistorů je HEMT (neobohacený GaN tranzistor s vysokým závěrným napětím), který je spínáný obohaceným MOSFETem (s nízkým závěrným napětím) v sérii (viz. obrázek 2.5). Pokud je napětí na *gatu* MOSFETu kladné dojde k sepnutí celé kaskody. Pro vypnutí stačí přivést na hradlo nulové napětí, které celou kaskodu vypne.

Tento typ tranzistorů je určený pro aplikace s napětím vyšším než 200 V. Kombinace je při vyšších hodnotách efektivnější, než samostatný MOSFET se stejným závěrným napětím a odporem kanálu. Důvodem je rychlost MOSFETu, která výrazně s velikostí závěrného napětí klesá.



Obr. 2.5: Hybridní kaskádní struktury e-GaNu [16]

## 2.5 Základní elektrické vlastnosti

### 2.5.1 Odpor kanálu v sepnutém stavu

Teplotní koeficient je kladný, stejně jako u tranzistorů MOSFET, ale dosahuje výrazně nižší hodnoty. Zatím co u MOSFET tranzistorů obecně při teplotě 125 °C vzroste odpor kanálu  $R_{DS(on)}$  přibližně 1.7 krát, u tranzistorů e-GaN je tomu pouze 1,45 krát <sup>2</sup>. Se vzrůstajícím závěrným napětím dochází k prohlubování rozdílu ku prospěchu e-GaN tranzistorů. Závislost odporu sepnutého kanálu  $R_{DS(on)}$  na řídicím napětí  $U_{GS}$  je tvarem velice podobná MOSFETů.

<sup>2</sup>Vztaženo k tranzistoru EPC1001.

## 2.5.2 Prahové napětí hradla

Prahové napětí je u e-GaNů podstatně nižší než u MOSFETů, jeho hodnota se pohybuje okolo 1,6 V. Jelikož je prahové napětí velice nízké, je nezbytné při návrhu budicích obvodů dbát na velice nízkou indukčnost v budicí smyčce.

Velice výhodná je i závislost prahového napětí  $U_{GS(TH)}$  na teploty. S nárůstem teploty pouze nepatrně klesá, v porovnání s MOSFETy.

## 2.5.3 Kapacita hradla tranzistoru

V případě shodné velikosti odporu kanálu  $R_{DS(on)}$  disponuje e-GaN daleko menšími parazitními kapacitami, než které má MOSFET. Tyto tranzistory umožňují spínat napětí u hodnotě stovek voltů v čase jednotek nanosekund. Jsou tak vhodné i pro aplikace, kde se spínací frekvence pohybují v desítkách MHz.

Důležitou kapacitou z pohledu spínání je kapacita  $C_{GD}$ , která je díky struktuře výrazně menší než u MOSFETů. Kapacita  $C_{GS}$  mezi *gate* - *source* se skládá z přechodu mezi hradlem a vodivým kanálem, ale také z parazitní kapacity mezi hradlem a substrátem Si. V porovnání s kapacitou  $C_{GD}$  je výrazně větší, což e-GaNu dává dobrou odolnost proti strmosti napětí  $dU/dt$ . Rychlé spínání e-GaNů umožňuje dobré ovládací vlastnosti v aplikacích s velice nízkými hodnotami střídání.

Závislosti kapacity na napětí mají obdobný tvar jak MOSFETy, však s výrazně nižšími hodnotami, při zachování stejného  $R_{DS(on)}$ .

## 2.5.4 Reverzní vodivost

Jak je patrné z obrázku 2.3 e-GaN neobsahuje parazitní PN přechod jako MOSFETy. Navzdory, že e-GaN substrátovou diodu neobsahuje, dokáže vést i v závěrném směru. V okamžiku, kdy mezi *gate* a *source* není kladné napětí je prostor pod hrdlem bez elektronů. Se snižujícím se napětím *drainu* (způsobené induktivní zátěží) roste kladné napětí mezi *gatem* a *drainem*, což způsobí injektáž elektronů pod hradlo. Jakmile dojde k dosažení prahového napětí  $U_{GS(TH,r)}$  (v reverzním směru), pod hradlem bude dostatek elektronů, kanál se zapne a struktura začne vést.

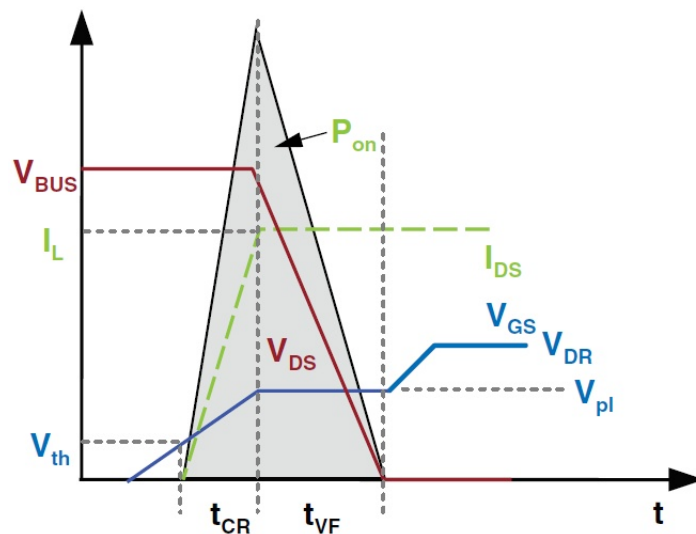
Výhodou tohoto mechanismu reverzní vodivosti je fakt, že zde nejsou žádné minoritní nosiče. To má za následek, že při komutaci nevznikají, žádné reverzní ztráty ( $Q_{RR}$  je nulové). Oproti MOSFETů e-GaNy vykazují podstatně menší hodnoty výstupní kapacity  $C_{OSS}$ , za předpokladu, že se jedná o tranzistory se stejným  $R_{DS(on)}$ .

Nevýhodnou je, vyšší hodnota úbytku napětí v reverzním směru a tedy i vyšší ztráty. Z mechanismu vzniku reverzní vodivosti je patrné, že úbytek napětí je závislý na přiloženém napětí na *gate* ve vypnutém stavu (proti *source*). Pokud je tranzistor vypínáný záporným napětím bude o toto napětí úbytek v reverzním směru větší.

### 3 Řízení tranzistorů GaN

V předchozí kapitole byly probrány základní vlastnosti tranzistorů na bázi nitridu gália. V této kapitole budou probrány základy řízení těchto tranzistorů ve výkonové elektronice. Podklady k této kapitole byly čerpány z literatury [16].

Tranzistory GaN mají velice obdobné chování jako křemíkové MOSFETy s tou výjimkou, že dosahují daleko kratších spínacích časů a vyšší proudové hustoty v čipu. Vstupní impedance e-GaN tranzistorů je (stejně jako u MOSFETů) značně vysoká a řízení se provádí přiváděním a odváděním elektrického náboje na *gate* (napětové řízení).



Obr. 3.1: Čtyři regiony při zapínání tranzistoru e-GaN [16]

Na obrázku 3.1<sup>1</sup> může vidět čtyři regiony při zapínání tranzistoru (stejně pro e-GaN a MOSFET).

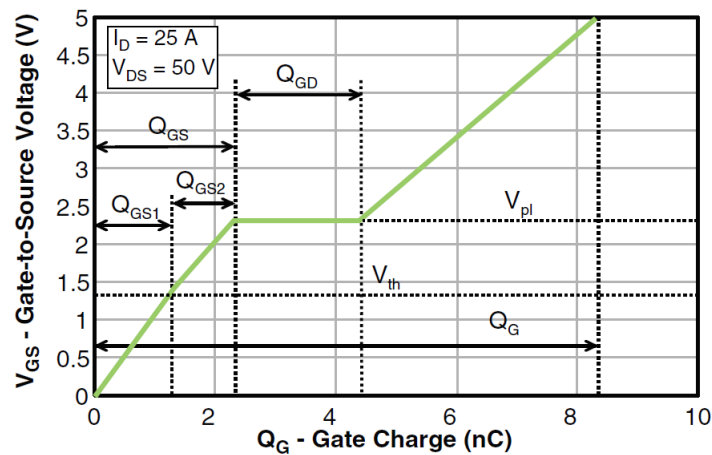
- V první části je na hradlo dodán náboj  $Q_{GS1}$ , který je nezbytný k dosažení prahového napětí  $U_{GS(TH)}$ . Tranzistor je zde plně zavřený, nevede žádný proud ( $I_{DS} = 0A$ ) a napětí na něm je rovné napětí v meziobvodu  $U_{BUS}$
- V dalším regionu dochází k přivedení náboje  $Q_{GS2}$ , který zvýší napětí z prahového  $U_{GS(TH)}$  na napětí odpovídající Mullerovu napětí  $U_{PL}$ . Zde dochází k otevírání tranzistoru, kdy při dosažení Mullerova napětí  $U_{PL}$  již přes tranzistor teče plný proud  $I_{DS} = MAX$ , ale napětí zůstává stále  $U_{BUS}$ . To má za

<sup>1</sup>Napětí u obrázků v této kapitole je značené písmenem  $V$ , totožní se značením v textu pomocí písmena  $U$

následek, že v okamžiku, kdy je dosaženo Mullerova napětí (platu)  $U_{PL}$ , jsou na tranzistoru maximální výkonové ztráty, jelikož  $p(t) = u(t) \cdot i(t)$ .

- V třetím regionu dochází k přivedení potřebného náboje  $Q_{GD}$  na přebití Mullerovy kapacity. Proud tranzistoru zůstává stejný a napětí  $U_{DS}$  klesá.
- V posledním regionu s nárůstem náboje dochází k nárůstu napětí na hradle, což způsobí pokles napětí na sepnutém tranzistoru a dosažení jeho plně sepnutého stavu.

Průběh napětí v závislosti na náboji přivedeného na hradlo tranzistoru, můžeme vidět na obrázku 3.2. Vypínání probíhá obdobným způsobem ale v opačné posloupnosti.

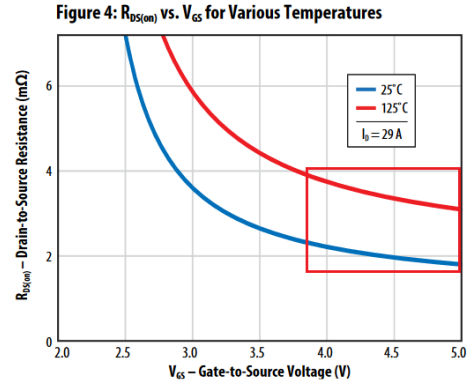
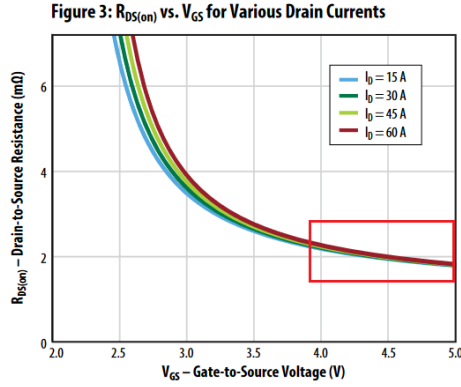


Obr. 3.2: Závislost řídicího napětí na velikosti náboje hradla [16]

### 3.1 Řídicí napětí

Jak obohacené tranzistory se strukturou pGaN, tak hybridní kaskádní struktura, disponuje určitou limitní hodnotou řídicího napětí, která může být na hradlo tranzistoru přivedena, aniž by došlo k jeho trvalému poškození. V případě kaskody to je  $\pm 18$  V a u pGaNu  $+6/-4$  V. Můžeme si všimnout, že řídicí napětí u pGaNu je velice nízké. Problém nastává v aplikacích, které vyžadují vysoké spínací frekvence, jelikož při rychlém spínání mohou vzniknout na hradle napěťové překmitly, které potenciálně mohou vést k proražení hradla.

K dostatečnému zapnutí struktury tranzistoru pGaN stačí řídicí napětí o hodnotě 4 V. Při dalším zvyšování napětí na hradle již  $R_{DS(on)}$  příliš neklesá, jak můžeme vidět na obrázku 3.3. Maximální doporučené budicí napětí je 5,25 V pro zachování určité napěťové rezervy ( $U_{GS,max} = +6V$ ).

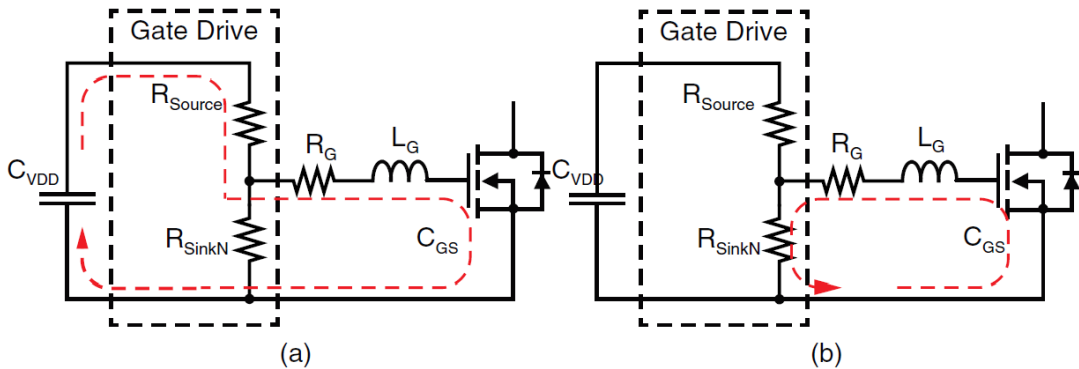


Obr. 3.3: Závislost odporu sepnutého kanálu  $R_{DS(on)}$  na řídicím napětí pro tranzistor EPC2206 [16]

Tranzistor s *driverem* a *bypass* kondenzátorem v kombinaci s indukčností propojovacích cest  $L_G$ , vytváří sériový rezonanční obvod (viz. obrázek 3.4).

Aby bylo dosaženo aperiodického průběhu v tomto RLC obvodu, to jest že ne-nastane napěťový překmit, musí být splněná následující nerovnost.

$$R_{G(eq)} \geq \sqrt{\frac{4L_G}{C_{GS}}} \quad (3.1)$$



Obr. 3.4: Schéma RLC obvodu buzení (a) při zapnutí, (b) při vypnutí [16]

Kde  $R_{G(eq)}$  představuje ekvivalentní hodnotu odporu složenou z vnitřního odporu *bypass* kondenzátoru (ESR), vnitřního odporu *driveru*, externího rezistoru  $R_G$ , vnitřního odporu hradla a odporu propojovacích cest. Z těchto odporů jsou dominantní především odpor *driveru* a externí zpomalovací (brzdící) odpor  $R_G$ .



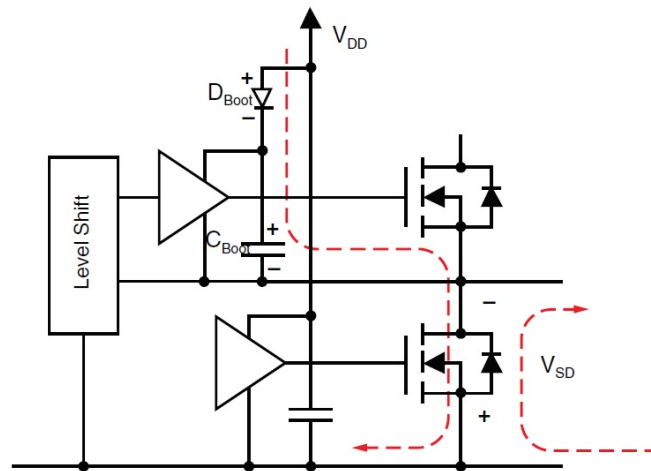
Ty jsou dané typem *driveru* a žádanou rychlostí zapnutí (s ohledem na překmit mezi *drain* - *source* a přepínacími ztrátami). Z těchto důvodů je jediným možným, praktickým řešením, pro dosažení aperiodického průběhu na hradle, snížení indukčnosti smyčky  $L_G$ , což se provede především zkrácením smyčky a vhodným návrhem DPS.

Vypínání tranzistoru může být prováděno malým záporným napětím, např. -3 V. Záporné napětí umožňuje rychlejší vypnutí tranzistoru. Při vypínání není již problém s kmitáním tak výrazný, jelikož spodní limit -5 V je dostatečně hluboko a prahové napětí  $U_{GS(TH)}$  je naopak zase dostatečně vysoké. Navíc smyčka, kterou se proud uzavírá, je menší a tedy i její indukčnost je nižší.

Požadavky na zapínání a vypínání jsou často rozdílné. Těmto požadavkům velice dobře vyhovuje driver, který má již na pouzdře separovaný kontakt pro zapnutí a vypnutí tranzistoru.

### 3.2 Plovoucí napájení horního tranzistoru

Pro napájení horního tranzistoru pGaN v topologii *půl mostu* je nejvhodnějším řešením tzv. *bootstrapping*. Jeho zjednodušené schéma můžeme vidět na obrázku 3.5.



Obr. 3.5: Zjednodušené schéma zapojení *bootstrap* obvodu pro buzení horního tranzistoru v půl mostu [16]

Princip tohoto obvodu je velice jednoduchý. Pro napájení horního budiče se používá *bootstrap* kondenzátor  $C_{Boot}$ . V době, kdy je spodní tranzistor ve větvi zapnutý, je minusový terminál této kapacity připojená na "nulové" napětí (totožný potenciál se *sourcem* horního tranzistoru), což způsobí otevření diody  $D_{Boot}$  a nabití kapacity  $C_{Boot}$  na hodnotu  $U_{DD}$ . Při zavření spodního tranzistoru a otevření horního

se napětí na *bootstrap* kondenzátor dostane na hodnotu  $U_{DD} +$  napětí  $U_{BUS}$  na tranzistorové větvi. Napětí proti hradlu horního tranzistoru je pouze  $U_{DD}$ .

Reálné chování je poněkud odlišné, jelikož kondenzátor  $C_{Boot}$  se kvůli úbytku napětí na diodě  $D_{Boot}$  nenabije na plné napětí  $V_{DD}$ , ale pouze na hodnotu o typicky půl voltu nižší. Současně s tím však zátěž *půl mostu* má velice často induktivní charakter (příkladem může být motor, impulzní měnič s transformátorem, LC filter). Induktivní zátěž otvírá spodní tranzistor v reverzním směru (vede "substrátová dioda") a dochází k poklesu napětí v uzlu mezi tranzistory. To znamená, že mínusový terminál kondenzátoru  $C_{Boot}$  není připojený na nulové napětí, ale na napětí záporné. Napětí na kondenzátoru  $C_{Boot}$  nemusí být nižší než napájení  $V_{DD}$ , ale může dosahovat hodnot vyšších (velikost závisí na velikosti reverzního proudu tranzistorem). V krajní mezi může dojít k překročení průrazné napětí hradla (6 V) a nenávratnému poškození tranzistoru. Přebití *bootstrap* kondenzátoru lze řešit následovně.

- Snížení času vedení "substrátové diody", tedy zkrácení doby *dead time* mezi vypnutím jednoho a zapnutím druhého tranzistoru na hodnotu v řádu nanosekund (u výkonových aplikacích těžko realizovatelné).
- Umístěný Shottkyho diody paralelně ke spodnímu tranzistoru, aby došlo ke snížení poklesu napětí v uzlu.
- Použit sériový napěťový regulátor umístěný ke kondenzátoru  $C_{Boot}$ . Případně použít speciální budicí *driver*, který vnitřně regulací disponuje (nejvýhodnější).

### 3.3 Parazitní jevy

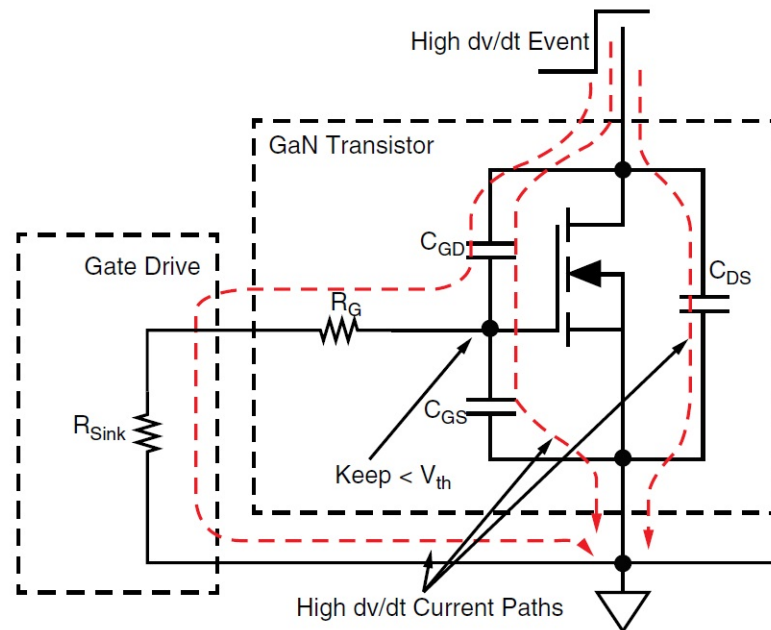
Výkonové tranzistory GaN jsou schopné spínat relativně vysoká napětí za jednotky nanosekund. Rychlé spínání generuje strmé hrany proudu a napětí, což vlivem parazitních jevů může významným způsobem omezit jejich funkčnost.

#### 3.3.1 Napěťová odolnost $du/dt$

S rychlým nárůstem napětí na tranzistoru (v aplikacích s měkkým i tvrdým spínáním), kdy přechází z vodivého stavu do stavu nevodivého, dochází k přebíjení parazitních kapacit. Patrné z obrázku 3.6.

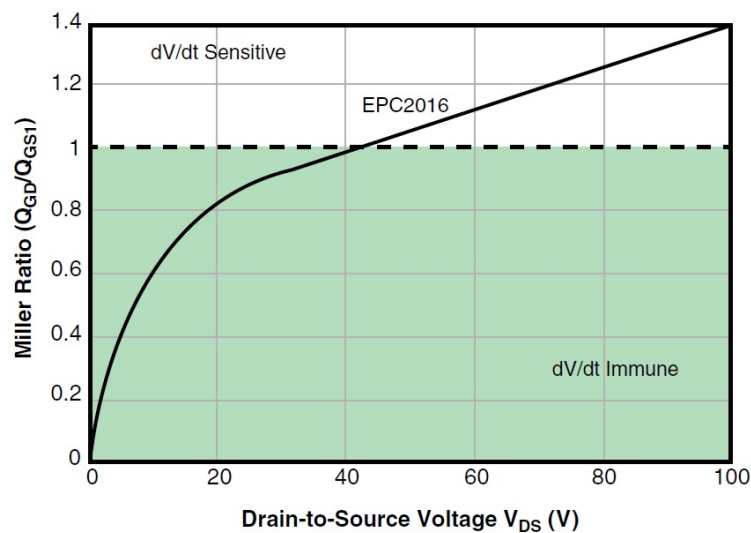
Během této události dojde k nabití kapacity  $C_{DS}$ , tak nabití paralelní sériové kombinace kapacit  $C_{GD}$  a  $C_{GS}$ . Nabíjecí proud kapacity  $C_{GD}$  protéká skrze  $C_{GS}$ , což může vyústit k její nabití na prahovou hodnotu  $U_{GS(TH)}$  a způsobit nechtěné přitopení, které by způsobilo průraz *půl mostu*.

Náchylnost k tomuto parazitnímu jevu lze posoudit z poměru nábojů  $Q_{GD}/Q_{GS1}$  k napětí  $U_{DS}$ . Pokud poměr pro danou hladinu napětí  $U_{DS}$  je nižší než 1, tak je



Obr. 3.6: Cesty vysokofrekvenčního proudu nabíjející parazitní kapacity GaN tranzistoru [16]

nechtěné sepnutí potlačené. Pokud naopak, je zde jisté riziko. Tuto závislost můžeme vidět na obrázku 3.7.



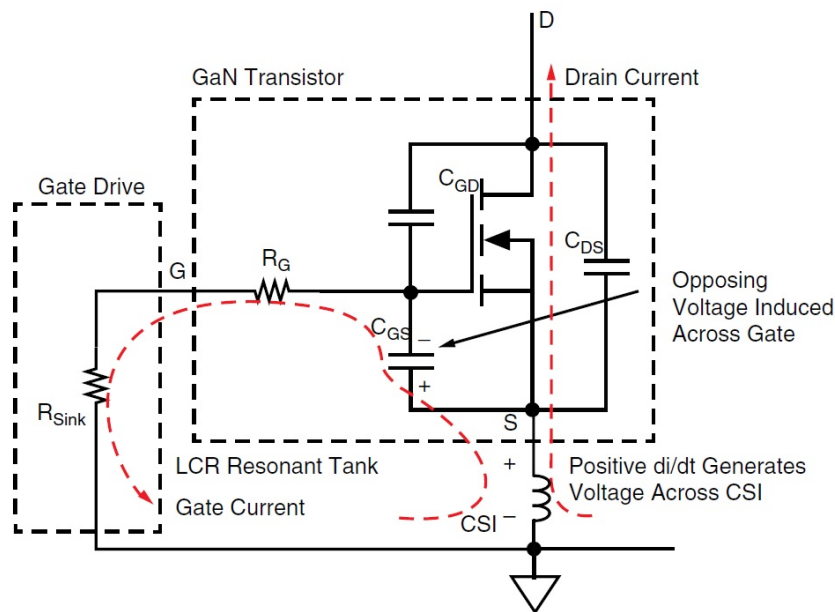
Obr. 3.7: Závislost poměru  $Q_{GD}/Q_{GS1}$  na napětí  $U_{DS}$  EPC 2016 [16]

Důvodem, proč je chtěné, aby byl poměr menší než jedna je fakt, že  $Q = \int i(t)dt$ . Jelikož proud přes obě kapacity je stejný (zanedbáme alternativní cestu přes *driver*)

a čas nabíjení je také stejný, znamená to, že se obě kapacity nabíjí stejným nábojem. Nyní je rozhodující jaké je napětí na tranzistoru  $U_{DS}$  (s velikostí tohoto napětí se mení i velikost kapacity  $C_{GD}$ ) a jaká je velikost kapacity  $C_{GS}$ . Tedy, že při nabití kapacity  $C_{GD}$  musí být dodané menší množství náboje než, které by na kapacitě  $C_{GS}$  způsobilo nárůst napětí nad prahovou hodnotu  $U_{GS(TH)}$ .

### 3.3.2 Proudová odolnost $di/dt$

Na obrázku 3.8 můžeme vidět náhradní zapojení výkonové (částečně) a budicí smyčky se společnou indukčností označenou jako  $CSI$  (z anglického *common-source inductance*).



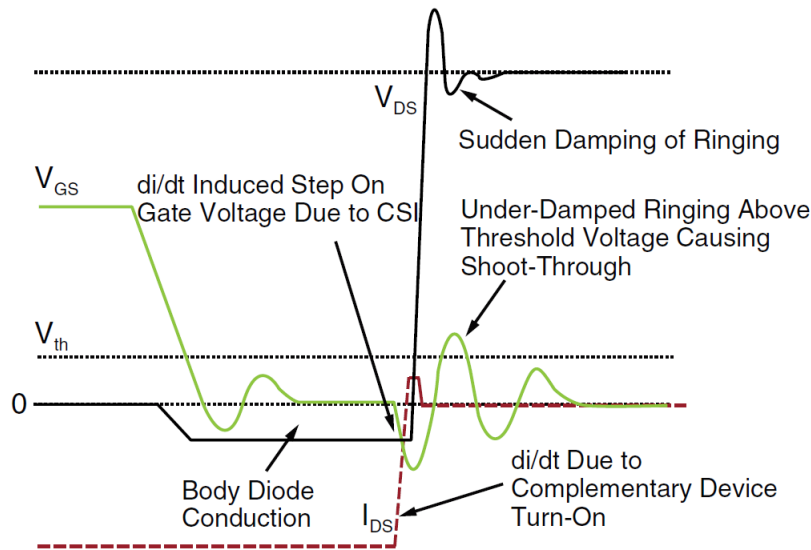
Obr. 3.8: Vliv indukčnosti  $CSI$  na rezonančních kmitech na hradle [16]

Předpokládejme, že tranzistor byl zapnutý a tekla přes něj proud ve směru červené šipky a následně došlo k jeho vypnutí. Proud přebrala "nulová dioda" (velikost proudu je stále prakticky neměnná). Nyní dochází k zapnutí horního tranzistoru a proud "nulovou diodou" resp. společnou indukčností začíná klesat. Změna proudu na indukčnosti vynutí změnu polarity napětí podle Faradayova zákona magnetické indukce. Toto napětí nabije parazitní kapacitu  $C_{GS}$  vypnutého tranzistoru (napětí na hradle má nyní zápornou polaritu). Nicméně, to samotný problém netvoří. Problém nastává v okamžiku, kdy proud indukčností  $CSI$  zanikne k nule. Budicí smyčka totiž tvoří s indukčností  $CSI$  sériový rezonanční obvod, kde jeden z členů (kapacita  $C_{GS}$ ) má v sobě nahromaděnou energii. Ta se uvolní a napruďí indukčnost, která zpětně část energie vrátí do kapacity  $C_{GS}$ , která je nyní nabita v kladné polaritě.

Napětí na kapacitě  $C_{GS}$  v tento okamžik může dosáhnout prahové hodnoty  $U_{GS(TH)}$  a tranzistor opětovně (nezáměrně) otevřít (viz. obrázek 3.9).

Jako jedno z logických řešení tohoto problému může být zvýšené tlumení rezonančního obvodu v budicí smyčce. Tím by ale došlo k prodloužení vypínacího děje, což nemusí být vždy žádoucí (nárůst přepínacích ztrát).

Jediným vhodným řešením je tak minimalizaci indukčnosti  $CSI$  na co nejnižší hodnotu, a to vhodným spojením výkonové a budicí smyčky nebo užitím tranzistoru, který již disponuje separací *source* uvnitř pouzdra.



Obr. 3.9: Nechtěné zapnutí tranzistoru způsobené zákmity na hradle [16]

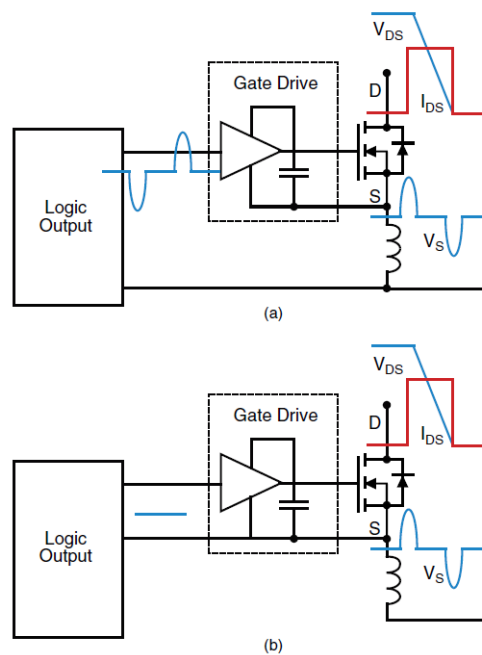
### 3.3.3 Rozdílný potenciál zemí

Problémy s rozdílným potenciálem mezi výkonovou (zemí budiče) a řídicí zemí, je u rychlých logických obvodů velice významný. Rychlé změny napětí na kapacitách jsou zdrojem velkých krátkých proudových pulzů. Proudové pulzy následně generují na indukčnostech cest plošného spoje dvojice dynamických napěťových pulzů. Tyto napěťové pulzy se při nesprávném spojení zemí (výkonové a řídicí) mohou objevit superponované na řídicím signálu (rozdílem potenciálů zemí *driveru* a řízení), což může potenciálně vést k nechtěnému zapnutí tranzistorů a jejich destrukci.

Tento případ můžeme vidět na obrázku 3.10 (a). V případě, že částí zemního spojení mezi *driverem* a řízením teče proud z výkonového obvodu, dojde vlivem indukčnosti k posunutí potenciálu zemí, což může vyústit v nežádoucí zapnutí tranzistoru.

Jedním ze způsobů, jak se proti tomuto jevu bránit, je spojení země *driveru* a řízení v jednom konkrétním uzlu, jak ukazuje obrázek 3.10 (b). V aplikacích, kde je více spodních tranzistorů (*plný most*), není toto řešení příliš praktické. V takovýchto případech je vhodnější použít k potlačení filtr typu dolní propust, umístěný na vstup *driveru* 3.11 (a). Velice důležité je zvolit správnou časovou konstantu filtru tak, aby nedocházelo k filtraci užitečného signálu (krátkých spínacích pulzů), ale zároveň docházelo k filtraci nežádoucího rušivého signálu.

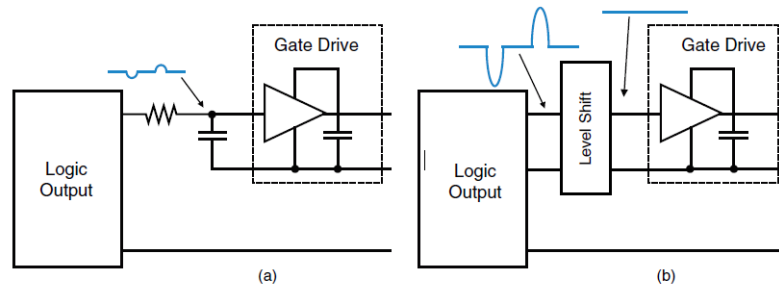
Druhým řešením v případě většího množství dolních spínačů je použít mezi řízením a *driverem* izolační oddělení 3.11 (b). Tím ale dojde k nárůstu komplexity celého řídicího obvodu.



Obr. 3.10: Rozdílný potenciál mezi výkonovou a řídicí částí způsobený kapacitními proudy a indukčností cest (a) nevhodné řešení (b) vhodné řešení [16]

### 3.3.4 Souhlasné proudy

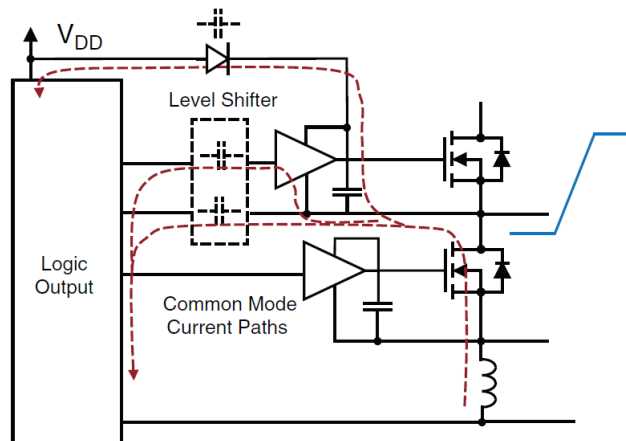
U tranzistorů GaN vznikají velké strmosti napěťových hran, které se pohybují v řádu stovek voltů za jednotky nanosekund. Díky těmto vysokým strmostem vznikají na izolačních oddělení a tzv. *Shiftrech* (obvod uvnitř *driveru*, jež řídí horní výkonový stupeň), vlivem jejich parazitních kapacit, souhlasné proudové pulzy. Na obrázku 3.12 můžeme vidět případ, kdy spodní tranzistor je v nevodivém stavu a horní přechází do vodivého. Tím dojde k rychlé změně virtuální "země" horního tranzistoru resp. budiče a k přebití parazitních kapacit souhlasnými proudy. To způsobí



Obr. 3.11: Rozdílný potenciál mezi výkonovou a řídicí částí způsobený kapacitními proudy a indukčností cest (a) potlačení RC filtrem (b) izolační oddělení [16]

rozdílový potenciál mezi zemí *driveru* a řízení, což může způsobit změnu logického stavu a nežádoucím způsobem ovlivnit spínání.

Řešení spočívá v minimalizaci kapacity mezi horním stupněm a zemí. To lze provést správnou realizací desky plošného spoje, kdy se minimalizuje překrývání řídicí země a horního stupně. Vhodné je i použití komponentů s nízkou parazitní kapacitou.



Obr. 3.12: Vznik souhlasných proudů rychlou změnou napětí na uzlu mezi tranzistory [16]

## 4 Teorie návrhu plošného spoje

Potenciál rychlého spínání tranzistorů GaN je do značné míry omezen parazitní indukčností, a proto je nutné při návrhu plošného spoje dbát na její maximální možné snížení. Parazitní indukčnost totiž může být důvodem, proč měnič nemusí správně pracovat. Podklady k této kapitole jsou převzaty z literatury [23].

### 4.1 Minimalizace parazitních indukčností

Minimalizace všech parazitních indukčností představuje u návrhů výkonových zařízení velmi důležitý bod. Parazitní indukčnost není tvořena pouze parazitními indukčnostmi použitých součástek, ale také vodivými cestami a jejich vzájemnými elektromagnetickými vazbami.

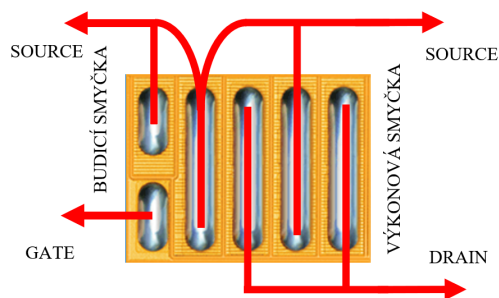
Minimalizace indukčnosti se týká především výkonové smyčky a smyčky buzení. Výkonová smyčka (půl mostu) je tvořena dvěma tranzistory (resp. jedním tranzistorem a nulovou diodou druhého tranzistoru) a nízkoimpedančními blokujícími kondenzátory připojenými paralelně k tranzistorové větvi. Budicí smyčku tvoří *driver*, blokující kondenzátor resp. *bootstrap* kondenzátor (v případě horního tranzistoru) a samotná spínaná součástka (tranzistor). Součástí těchto smyček jsou samozřejmě i indukčnosti vodivých cest.

#### 4.1.1 Společná indukčnost smyček

Problematika týkající se společné indukčnosti *CSI* výkonové a budicí smyčky byla popsána v kapitole 3.3.2. Řešení tohoto problému je převážně v kompetenci výrobců součástek, například pouzdra tranzistorů PQFN, která v sobě obsahují celou tranzistorovou větev (s GaN nebo MOSFET tranzistory). Ty mají interně rozdělený *source* tak, aby bylo dosaženo nejmenší možné hodnoty *CSI*. Tato pouzdra jsou typická pro aplikace na síťové napětí. V aplikaci na malá napětí u tranzistorů GaN jsou spíše běžná provedení WLCSP.

Některé tranzistory v tomto provedení nedisponují separovaným *sourcem* pro budicí smyčku. Nicméně mají výstupy v provedení LGA, kdy pouzdro disponuje velkým počtem nízkoindukčních terminálů. Chování tranzistoru v tomto provedení je obdobné jako se separátním *sourcem*. Důležitým bodem je spojení těchto dvou smyček. Spojení smyček se provede pouze v jednom bodě (v těsné blízkosti pouzdra) tak, aby směry budicí a výkonové smyčky byly fyzicky otočené o 180°. Toto uspořádání demonstruje obrázek 4.1.





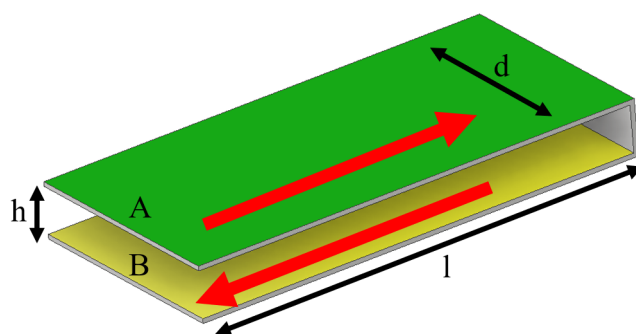
Obr. 4.1: GaN tranzistor EPC2016 s *LGA* vývody s vyznačenou orientací smyček pro minimalizaci indukčnosti *CSI* [16]

### 4.1.2 Indukčnost smyček

Například v případě tranzistorů EPC2206 je separace *source* uvnitř pouzdra součástky přítomná. Současně tento tranzistor disponuje i výstupy v provedení *LGA*. Společná indukčnost je tím maximálně potlačena.

Důraz však musí být kladen na samotné indukčnosti jednotlivých smyček, které se vhodným designem plošného spoje musejí taktéž minimalizovat. Jelikož magnetická energie uložená ve smyčce je dána indukčností této smyčky, je možné vzájemnou magnetickou vazbou mezi vodiči smyčky, při správné fyzické orientaci, docílit vzájemného vyrušení magnetických polí a snížit tak i indukčnost smyčky.

Na obrázku 4.2 si vysvětlíme potlačení indukčnosti smyčky. Můžeme vidět že v horní části smyčky teče proud jedním směrem a ve spodní opačným (naznačeno červenými šipkami). Indukčnost smyčky lze proporcčně vyčíslit z následující rovnice 4.1.

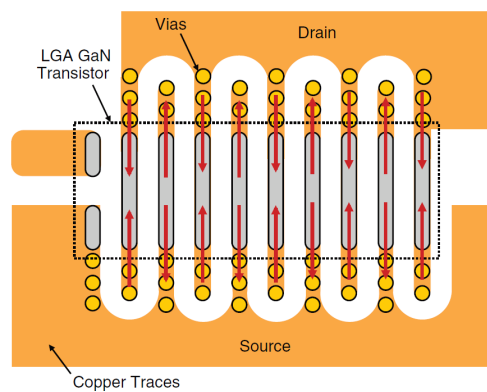


Obr. 4.2: Demonstrace minimalizace indukčnosti smyčky [16]

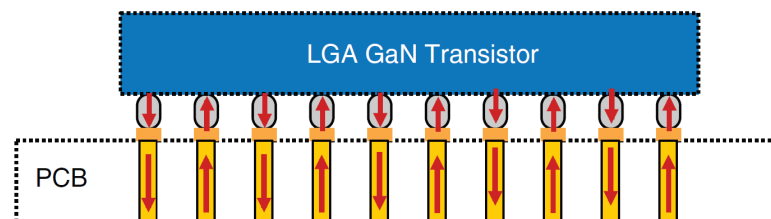
$$L_{A-B} \approx \mu_R \cdot \mu_0 \cdot \frac{h \cdot l}{d} \quad (4.1)$$

Z této rovnice vyplývá, že indukčnost smyčky je přímo úměrná relativní permeabilitě materiálu plošného spoje, permeabilitě vakua a součinu délky smyčky  $l$  a vzdáleností stran smyčky  $h$  (v případě vícevrstvého plošného spoje by to byla vzdálenost sousedních vrstev tvořící smyčky). Nepřímo úměrná je šířka smyčky  $d$ . Pro návrh smyček (jak výkonové, tak budicí) je podstatné, aby zpětná strana smyčky šla vždy v sousední vrstvě plošného spoje a měla co nejkratší délku  $l$  a maximální možnou šířku  $d$ .

Pouzdro tranzistoru EPC2206 disponuje, jak již bylo řečeno, velkým počtem vývodů v provedení *LGA*. Ty jsou střídavě připojeny na *drain* a *source*, obdobně jako na následujícím obrázku 4.3. Toto střídavé uspořádání je výrobcem navržené tak, aby zde vzniklo velké množství vodivých kanálů uvnitř čipu tranzistoru a bylo tak dosaženo celkově nízkého odporu v sepnutém stavu, nižší indukčnosti a lepšímu rozložení generovaného tepla.



Obr. 4.3: Minimalizace indukčnosti vhodným odvodem proudu z pouzdra tranzistoru [16]



Obr. 4.4: Minimalizace indukčnosti v prokovech [16]

V případě, že proud z kontaktního místa mezi tranzistorem s *LGA* vývody a plošným spojem bude odváděn do obou stran (viz. 4.3), budou proudy mezi sousedními

kontakty v opačném směru a jejich magnetická pole se vzájemně vyruší (indukčnost klesne).

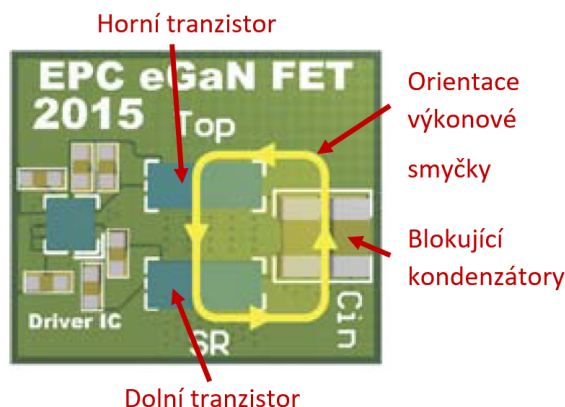
Obrázek 4.4 ukazuje směry proudů v proukovech pod tranzistorem, kde dochází také k vzájemnému vyrušení magnetických polí potažmo snížení indukčnosti.

## 4.2 Prostorová orientace výkonové smyčky

Pro fyzickou realizaci výkonové smyčky existují dvě možná řešení jak ji navrhnout s ohledem na minimalizaci parazitní indukčnosti. Těmito dvěma řešeními jsou *laterální 2D* (postranní) a *vertikální 3D* (sendvičové).

### 4.2.1 Laterální smyčka

V případě laterálního řešení, jsou jak blokující kondenzátory, tak tranzistory umístěny na společnou stranu plošného spoje, co nejbližše sobě, aby se dosáhlo minimalizace rozměrů vysokofrekvenční výkonové smyčky. V tomto uspořádání se výkonová smyčka vytvoří ve stejné vrstvě jako jsou součástky. Příklad laterální smyčky můžeme vidět na obrázku 4.5.



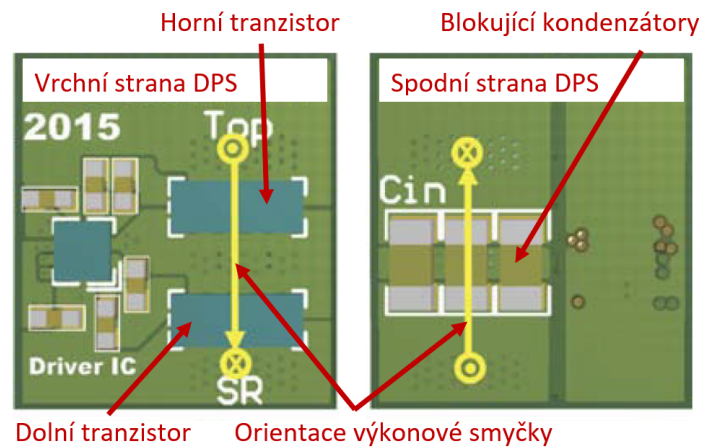
Obr. 4.5: Laterální provedení výkonové smyčky [16]

Ačkoli minimalizace rozměrů výkonové vysokofrekvenční smyčky je podstatná, design vnitřní vrstev představuje také kritický faktor. U tohoto typu fyzické orientace výkonové smyčky musí být první vnitřní vrstva plošného spoje tzv. "stínící". Tato vrstva slouží ke stínění vysokofrekvenčních magnetických polí generovaných výkonovou smyčkou. Vysokofrekvenční magnetické pole indukuje do stínící vrstvy proudy, které vytvářejí pole opačné polarity, než pole které tyto proudy vyvolalo. Výsledkem je vzájemné vyrušení těchto dvou polí, čímž dojde ke snížení indukčnosti

výkonové smyčky. Čím je stínící vrstva blíže vrstvě s výkonovou smyčkou, tím více indukčnost klesá. Výsledný pokles indukčnosti je silně závislý na vzdálenosti těchto dvou vrstev.

## 4.2.2 Vertikální smyčka

Vertikální řešení spočívá v umístění blokujících kondenzátorů na opačnou stranu plošného spoje do míst, přímo pod tranzistory (viz. 4.6). Výkonová smyčka má vertikální orientaci a skrz plošný spoj se uzavírá prostřednictvím prokůvů. Pro tranzistory s vývody *LGA* je toto řešení vhodnější než *laterální*.



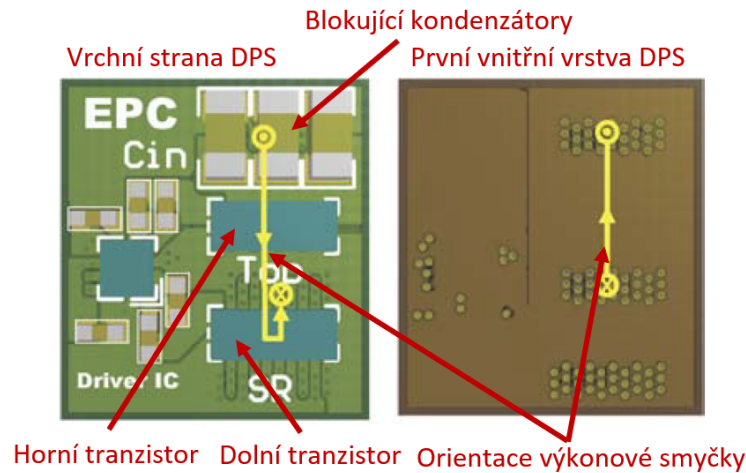
Obr. 4.6: Vertikální provedení výkonové smyčky [16]

Vertikální design výkonové smyčky nevyžaduje stínící vrstvy, jelikož orientace smyčky je fyzicky kolmá na vodivé vrstvy poslého spoje (není ani možné ji realizovat). Vysokofrekvenční magnetická pole generovaná jednou stranou smyčky jsou potlačena opačnou stranou smyčky, kde proud o stejné hodnotě vytváří opačně orientované pole. Délka vodivé cesty je v tomto případě menší, než u laterálního řešení. S nárůstem síly plošného spoje dochází k zvětšování smyčky, proto je vhodné držet sílu plošného spoje co nejmenší.

## 4.2.3 Optimalizovaná smyčka

Vhodnou kombinací předchozích dvou řešení lze dosáhnout optimálního výsledku. Tím jsou malé rozměry výkonové smyčky, vzájemné rušení magnetických polí, indukčnost nezávislá na síle plošného spoje, součástky umístěné pouze na jedné straně a vysoká efektivita provedení v případě vícevrstevných plošných spojů. Takovéto optimalizované řešení můžeme vidět na obrázku 4.7.

Zpětná strana výkonové smyčky je situována v první vnitřní vrstvě, těsně pod horním tranzistorem. Tím je dosaženo minimálních rozměrů a vzájemnému rušení magnetických polí. Blokující kondenzátory jsou umístěny v těsné blízkosti horního tranzistoru tak, aby terminál kondenzátoru s kladným napětím byl směrem k *drainu* horního tranzistoru. Pozice tranzistorů ve všech případech laterální, vertikální a optimalizovaná zůstává stejná.



Obr. 4.7: Optimalizované provedení výkonové smyčky [16]

### 4.3 Další poznámky k návrhu

Při návrhu plošného spoje *půl mostu*, kde je použito více tranzistorů na spínač, je vhodné vycházet z optimalizovaného řešení výkonové smyčky. Tranzistorové větve musí být rozloženy symetricky kolem *driveru*, aby jejich budicí smyčky měly, pokud možno, stejnou délku. Stejnou délku by měly mít i vodivé cesty mezi jednotlivými tranzistory a meziobvodem. Velikost výkonové smyčky musí být minimální možná. Ideální také je, aby mezi budicí a výkonovou smyčkou byla dodržena ortogonalita (pravoúhlost).

Vrstva, ve které se nachází signál *LOH*, nesmí sousedit s vrstvou *HS*. Rychlé změny napětí na *HS* by způsobily vlivem parazitní kapacity na *LOH* rušení, které by mohlo nežádoucím způsobem ovlivnit chování spodních tranzistorů. Z tohoto důvodu je nezbytné mezi tyto dvě vrstvy vložit stínící vrstvu připojenou na potenciál *source* spodních tranzistorů, kvůli minimalizaci parazitní kapacity mezi *HS* a *LOH*.

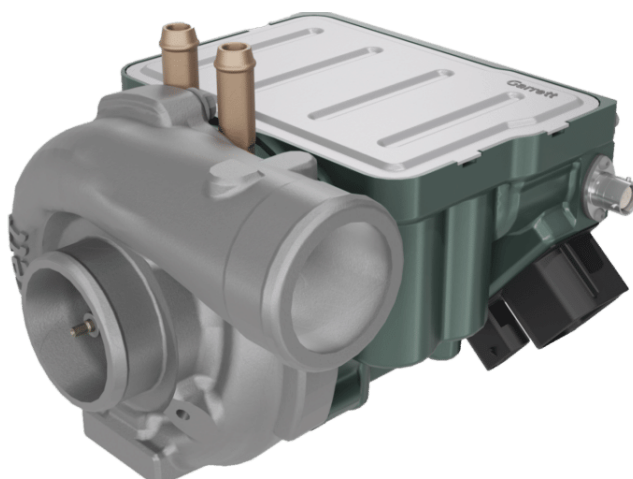
Velký problém mohou způsobit i "zemní" smyčky. Jsou to smyčky vytvořené ve vrstvě se "stejným" potenciálem. Kvůli proudům s vysokou strmostí v zemních smyčkách může dojít ke vzniku napěťových úbytků, které mohou způsobit posun potenciálu

mezi *source* tranzistorů a zemí *driveru*. To by následně mohlo vyústit v nechtěné přiotevírání tranzistoru. Z těchto důvodů je nezbytné spojovat vrstvy (místa) výkonových částí a budicích částí pouze v jednom místě. Nejlépe v tzv. *hvězdicovém* provedení, kdy vzdálenosti součástek propojených na jednu část jsou od místa spojení ve stejné délce a vzájemně si nekříží cesty. Obdobným způsobem funguje i rozlitá vrstva, kdy jsou součástky budicích obvodů připojeny na silnou monolitickou vrstvu mědi. Střed této vrstvy je pak spojen v jednom místě s výkonovou částí.

## 5 Návrh střídače

Střídač (dále měnič) patří do kategorie měničů DC/AC, což znamená že přeměňuje stejnosměrné napětí z meziobvodu (nebo stejnosměrného zdroje) na střídavé, kterým je následně napájený např. střídavý motor (asynchronní nebo synchronní s permanentními magnety).

Tato práce, jak je z názvu patrné, se bude zabývat návrhem výkonové elektroniky měniče určeného k napájení elektrického kompresoru, který můžeme vidět na obrázku 5.1. V rámci experimentu budou použity tranzistory na bázi nitridu gálie. Díky vysokým tranzientním rychlostem při spínání (krátký čas zapnutí resp. vypnutí) tranzistorů GaN, dochází k negativním vlivům způsobených parazitními indukčnostmi a kapacitami. Z tohoto důvodu je návrh DPS značně komplikovaný.



Obr. 5.1: E-kompresor od společnosti Garrett motion [11]

### 5.1 Koncept měniče

Elektrické kompresory jsou napájené ze sítě 48 V, která se nachází u hybridních automobilů. Příkon takovýchto kompresorů se pohybuje od jednotek kW až do cca 20 kW (jedná se o špičkový příkon při rozběhu kompresoru). Z těchto hodnot je patrné, že měniče musí přenášet proudy ve stovkách A. Vysoké proudy, v případě současně komerčně dostupných tranzistorů GaN, jsou značně nevýhodné. V podstatě téměř jediným vhodným tranzistorem GaN, který může pro tuto aplikaci být použitý je EPC2206 od společnosti *Efficient Power Conversion Corporation*.

Tento tranzistor disponuje proudovou zatížitelností  $I_{DS,max} = 90A$ , což je ale vztahené k teplotě čipu 25 °C. Tělo kompresoru, ve kterém se výkonová elektronika

nachází, chladí vodní okruh s teplotou cca 90 °C, takže proudová zatížitelnost bude ve výsledku podstatně nižší (odhadem poloviční). Aby bylo možné GaNy pro tuto aplikaci použít, bude nezbytné jejich paralelní řazení (více tranzistorů bude tvořit jeden spínač<sup>1</sup> v měniči).

Při velkém počtu paralelně řazených tranzistorů ve větvi, vzniká problém s buzením. S komerčně dostupnými *drivery* (myšleno jako integrovaný obvod) je možné budít nanejvýš tak čtyři tranzistory, aby spínací časy nebyly příliš dlouhé (omezený špičkový proud *driveru*). Při vyšším počtu už by bylo potřeba použít více *driverů* na jeden spínač v měniči (rozdělení paralelně řazených tranzistorů do skupin s vlastními *drivery*).

Pro potřeby funkčního vzorku<sup>2</sup> bude použito pouze čtyř tranzistorů EPC2206 na jeden spínač v měniči. S předpokládaným dovoleným zatížením jednoho tranzistoru  $I_{DS} = 45A$  (při provozní teplotě), se dostaneme na amplitudu fázového proudu 180 A.

### 5.1.1 Ověření funkčnosti měniče

Navržený měnič by měl prokázat schopnu přenášet fázový proud o hodnotě 180 A (v amplitudě) po omezenou dobu, řádově desítky až stovky milisekund bez chladiče. V případě příznivých výsledků, tedy že měnič bude schopen správně fungovat po omezenou dobu, bude umístěn do těla chladiče a vyzkoušen v střídavém cyklickém provozu  $t_{on,ch} = 2s$  (plný výkon)  $t_{off,ch} = 2s$  (vypnuto). Výstup měniče bude pracovat do RL zátěže, simulující zatížení střídavým motorem.

Tab. 5.1: Parametry testovací zátěže

Parametr	Značení	Hodnota	Jednotka
Impedance	Z	72	$m\Omega$
Účinník	$\cos \varphi$	0,7	-

### 5.1.2 Výpočet dosažitelných parametrů

Napájení měniče bude realizováno z výkonového regulovatelného laboratorního zdroje. Vstupní hladina napětí bude 48 V. Na základě zadaných parametrů 5.2 a parametrů

<sup>1</sup>Pojem "spínač" v této práci chápeme pouze jako tranzistor (spodní nebo dolní) v klasickém schématu střídače (tři půl mosty, celkem 6 tranzistorů), nikoli antiparalelní zapojení tranzistoru a nulové diody.

<sup>2</sup>Funkční vzorek nebude navržený na nominální výkon měniče jednotky elektrického kompresoru zobrazeného výše. Důvodem je utajení parametrů jednotky, která je ve stádiu vývoje.



zátěže 5.1 můžeme určit výstupní výkon měniče.

Tab. 5.2: Zadané parametry měniče

Parametr	Značení	Hodnota	Jednotka
Napájecí napětí	$U_{in}$	48	V
Amplituda fázového proudu	$I_{Amp}$	180	A

Jelikož algoritmus řízení pracuje s modulačním činitelem  $M_{pwm}$  rovno 1, lze efektivní hodnotu sdruženého napětí na zátěži určit z následující rovnice.

$$U_s = \frac{U_{in}}{\sqrt{2}} = \frac{48}{\sqrt{2}} = 33,9V \quad (5.1)$$

Teoretický výkon na výstupu měniče může dosahovat následující hodnoty.

$$P_{max,teor.} = \sqrt{3} \cdot U_s \cdot \frac{I_{Amp}}{\sqrt{2}} \cdot \cos\varphi = \sqrt{3} \cdot 33,9 \cdot \frac{180}{\sqrt{2}} \cdot 0,7 = 5231,4W \quad (5.2)$$

Reálné zatížení měniče testovací zátěží bude však menší. Důvodem je, že maximálního dovoleného fázového proudu bude dosaženo při nižší hodnotě napětí, jelikož zátěž má nižší impedanci, než která by byla potřebná k plnému zatížení měniče. Pro výpočet reálné hodnoty výkonu potřebujeme určit velikost sdruženého napětí, při kterém dojde k dosažení maximálního fázového proudu. Zátěž bude zapojena do hvězdy, takže velikost sdruženého napětí určíme pomocí následující rovnice.

$$U_{s,real.} = 2 \cdot Z \cdot \frac{I_{Amp}}{\sqrt{2}} = 2 \cdot 72 \cdot 10^{-3} \cdot \frac{180}{\sqrt{2}} = 18,3V \quad (5.3)$$

Nyní určíme výkon, kterým bude možné navržený měnič zatížit.

$$P_{max,real.} = \sqrt{3} \cdot U_{s,real.} \cdot \frac{I_{Amp}}{\sqrt{2}} \cdot \cos\varphi = \sqrt{3} \cdot 18,3 \cdot \frac{180}{\sqrt{2}} \cdot 0,7 = 2824W \quad (5.4)$$

## 5.2 Návrh napěťového managementu (pomocný zdroj)

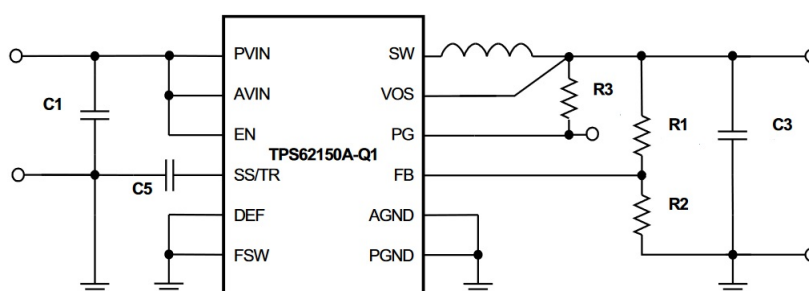
V této části práce bude probrán návrh napěťového managementu pro napájení *driverů* výkonových tranzistorů. Podklad k této části je čerpaný z literatury [22].

Z důvodu jednoduchosti a spolehlivosti návrhu, bude celý synchronní snižující měnič založený na integrovaném obvodu TPS62150A-Q1 od společnosti Texas Instruments. Ten interně obsahuje výkonový stupeň v topologii *půl mostu* a je schopen spínat na frekvenci až 2,5 MHz. Vysoká spínací frekvence je výhodná především z

Tab. 5.3: Tabulka požadavků pomocného zdroje

Parametr	Značení	Hodnota	Jednotka
Vstupní napětí	$U_{in.p.}$	12	V
Výstupní napětí	$U_{out.p.}$	5	V
Výstupní proud	$I_{out.p.}$	1	A

pohledu tlumivky (vyžaduje nižší indukčnost - menší rozměry). K dalším vlastnostem patří plynule nastavitelné výstupní napětí pomocí děliče na výstupu a zpětné vazby ( $FB$ ), nadproudová ochrana, tepelná ochrana a podpětová ochrana.



Obr. 5.2: Typické schéma zapojení integrovaného obvodu TPS62150A-Q1 [22]

## 5.2.1 Výběr externích součástek

### Výstupní dělič

Jako první budou vypočtené potřebné hodnoty rezistorů pro dělič sloužící k měření výstupního napětí. Pin  $FB$  je přivedený na interní chybový zesilovač. Ten signál ze zpětné vazby porovnává s konstantní hodnotou napětí 800 mV. Za předpokladu, že je napětí ze zpětné vazby nižší, dojde k zvýšení střídy spínání výkonového stupně a k navýšení výstupního napětí (resp. snížení střídy a výstupního napětí pokud je napětí ze zpětné vazby příliš vysoké). Pin  $FB$  je tedy regulovaný tak, aby ne něm bylo 800 mV. Z důvodu zachování správné dynamiky obvodu musí přes rezistor  $R2$ , v případě potřeby, téct z pinu  $FB$  proud o minimální hodnotě  $2 \mu\text{A}$ . To bude zajištěno jen tehdy, pokud rezistor  $R2$  bude roven nebo menší než  $400 \text{ k}\Omega$ .

Na základě tohoto požadavku byla zvolena hodnota odporu  $R2$  na  $82 \text{ k}\Omega$ . Z upravené rovnice pro napěťový dělič se získá hodnota odporu  $R1$ .

Tab. 5.4: Vysvětlivky zkratk ze schéma 5.2 [22]

Pin	Popis
SW	Výstup výkonového stupně
PG	Kontrola dosažení odpovídající hladiny výstupního napětí
FB	Zpětná vazba měřící výstupní napětí
AGND	Analogová zem
FSW	Výběr frekvence spínání
DEF	Měřítka výstupního napětí (logická 1 = +5%)
SS/TR	Připojení <i>SOFT-START</i> kondenzátoru
AVIN	Napájení vnitřních obvodů
PVIN	Napájení výkonového stupně
EN	Aktivace chodu měniče
VOS	Měření zvlnění tlumivkou
PGND	Zem výkonového stupně
Thermal Pad	Spodní část integrovaného obvodu určená k chlazení

$$R1 = R2 \left( \frac{U_{out.p.}}{0,8} - 1 \right) = 82 \cdot 10^3 \left( \frac{5}{0,8} - 1 \right) = 430,5 k\Omega \quad (5.5)$$

Z řady E24 byla vybrána nejbližší hodnota, která činí 430 kΩ. Zpětným výpočtem určíme přesné napětí na výstupu pomocného měniče  $U_{out.p.}$ .

$$U1 = U2 \left( \frac{R1}{R2} + 1 \right) = 0,8 \left( \frac{430 \cdot 10^3}{82 \cdot 10^3} + 1 \right) = 4,995V \quad (5.6)$$

### Výběr tlumivky

Druhým krokem je výběr vhodné tlumivky. Nejprve se zvolí maximální dovolené zvlnění proudu na tlumivce. To je zvoleno s ohledem na požadovaný výstupní proud  $I_{out.p.}$ , přičemž nesmí nastat režim přerušovaných proudů  $I_{out.p.} > \Delta I_{L(MAX)}/2$ , kde  $\Delta I_{L(MAX)}$  je maximální hodnota zvlnění proudu na tlumivce *peak-peak*. Volit příliš nízkou hodnotu není vhodné, jelikož to by vyžadovalo velikou indukčnost a tlumivka by byla příliš rozměrná (nákladná). Na základě těchto poznatků byla zvolena maximální dovolená hodnota zvlnění proudu  $\Delta I_{L(MAX)}$  na 0,5 A.

Důležitým údajem je také maximální špičková hodnota proudu tlumivku. Příliš vysoká hodnota by mohla přesytit jádro, což by vedlo k poklesu indukčnosti a narušení stability měniče.

$$I_{L(MAX)} = I_{out.p.} + \frac{\Delta I_{L(MAX)}}{2} = 1 + \frac{0,5}{2} = 1,25A \quad (5.7)$$

$$L = U_{out.p.} \cdot \left( \frac{1 - \frac{U_{out.p.}}{U_{in.p.}}}{I_{L(MAX)} \cdot f_{sw}} \right) = 4,995 \cdot \left( \frac{1 - \frac{4,995}{12}}{0,5 \cdot 2,5 \cdot 10^6} \right) = 2,33 \mu H \quad (5.8)$$

Na základě vypočtených hodnoty byla vybrána tlumivka 710-74437324022 od výrobce Würth Elektronik. Vybraná tlumivka má indukčnost  $2,2 \mu H$  a maximální proud  $3,25 A$ . Tlumivka má o  $0,13 \mu H$  nižší indukčnost a zvlnění proud proto bude o něco větší.

### Výstupní kondenzátor LC - filtru

Z technických informací k zvolenému integrovanému obvodu byla odečtena doporučená hodnota výstupní kapacity  $C3$  jako  $22 \mu F$ . Současné doporučení je, aby se jednalo o keramický kondenzátor s nízkým sériovým odporem (Low ESR). Kondenzátor s nízkou hodnotou ESR na výstupu měniče pomáhá snížit zvlnění výstupního napětí. Pro zachování nízkého ESR i pro vysoké frekvence je vhodné použít keramické kondenzátory s dielektrikem  $X7R$  nebo  $X5R$ . Tato dielektrika vykazují dobrou tepelnou stabilitu (s nárůstem teploty se jejich permitivita příliš nemění).

### Vstupní kondenzátor

Požadavky na vstupní kondenzátor jsou téměř totožné s požadavky na výstupní kondenzátor. Doporučená hodnota kapacity  $C1$  je  $10 \mu F$ .

### Soft-Start kondenzátor

Tento kondenzátor umístěný mezi piny  $SS/TR$  a  $AGND$  slouží k nastavení náběžné rampy výstupního napětí při zapnutí měniče. Hodnotu kapacity určíme z následující rovnice. Dobu náběhu výstupního napětí zvolíme jako  $1,65 ms$ .

$$C5 = t_{rr} \frac{2,5 \mu A}{1,25} = 1,65 \cdot 10^{-3} \frac{2,5 \cdot 10^{-6}}{1,25} = 3,3 nF \quad (5.9)$$

## 5.3 Návrh budicího obvodu

Podklady k této části jsou převzaty z literatury [20]. Nároky kladené na buzení hradel výkonových tranzistorů, obzvláště pak tranzistorů GaN, jsou velice vysoké. K základním sledovaným požadavkům *driverů* patří:

- Peak current - maximální hodnotu nabíjecího proudu hradla
- Peak sink current - maximální hodnota vybíjecího proudu hradla

- Pulldown a Pullup odpor - hodnoty vnitřních odporů budicích stupňů
- Propagation time - čas zpoždění mezi vstupním signálem a reakcí výkonového stupně *driveru*
- Propagation delay matching - načasování výkonových stupňů, když LO přejde do logické 0 a HO do logické 1 resp. opačně
- Dostatečný teplotní pracovní rozsah
- Dodatečné vlastnosti jako podpěťová ochrana, přepěťová ochrana atd.

Tab. 5.5: Parametry tranzistoru EPC2206 [23]

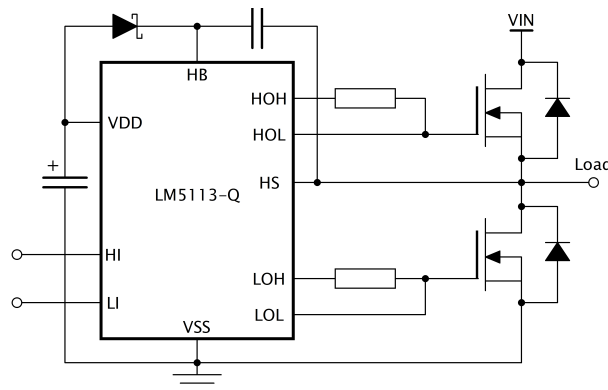
Parametr	Značka	Hodnota	Jednotka
Závěrné napětí	$U_{DS}$	80	V
Maximální trvalý proud	$I_{DS}$	90	A
Odpor kanálu	$R_{DS(ON)}$	2,2	$m\Omega$
Rozsah budicího napětí	$U_{GS}$	-4/6	V
Prahové napětí	$U_{GS(TH)}$	1,2	V
Kapacita vstupu	$C_{ISS}$	1610	pF
Celkový náboj hradla	$Q_G$	19	nC
Interní odpor hradla	$R_{G(in.)}$	0,3	$\Omega$
Provozní teplota čipu	$T_j$	-40 až 150	$^{\circ}\text{C}$

### 5.3.1 Výběr *driverů*

Jak bylo zmíněno v úvodu kapitoly, prakticky jediným vhodným typem GaN tranzistorů (pGaN), pro navrhovaný měnič, je EPC2206. Jeho parametry můžeme vidět v tabulce 5.5. Čtyři paralelně řazené tranzistory budou tvořit jeden spínač. Celkem tedy bude použito 24 tranzistorů EPC2206. Na jeden *půl most* bude použit jeden *driver* (celkem 3 *půl mosty* - tři fáze). Použité budou *drivery* LM5113-Q1 od společnosti Texas Instruments. Přehled základních parametrů je možné nalézt v 5.6. Jedná se o *driver* určený pro buzení výkonových tranzistorů pGaN v topologii *půl mostu* na frekvencích v řádu MHz. Předností tohoto *driveru* jsou dělené výstupy (separátní výstupy na pouzdru součásti pro nabíjení a vybíjení hradla), patrné na obrázku 5.3 a 5.4. Dále pak limitace výstupního budicího napětí na hodnotu 5,2 V (pouze pro horní tranzistory) jako prevenci proti napěťovému průrazu hradla. Napájení horního tranzistoru je zde řešené *bootstrap* obvodem.

Tab. 5.6: Základní parametry *driveru* LM5113-Q1 [20]

Parametr	Hodnota	Jednotka
Maximální nabíjecí proud	1,2	A
Maximální vybíjecí proud	5	A
Pullup interní odpor	2,1	$\Omega$
Pulldown interní odpor	0,6	$\Omega$
Propagation time (typ.)	28	ns
Propagation delay matching (typ.)	1,5	ns
Napájecí napětí UDD - VSS (max.)	7	V
Podpěťová ochrana	3.6	V
Přepětová interní ochrana výstupu (max.)	5,2	V
Provozní teplota	-40 až 125	$^{\circ}\text{C}$

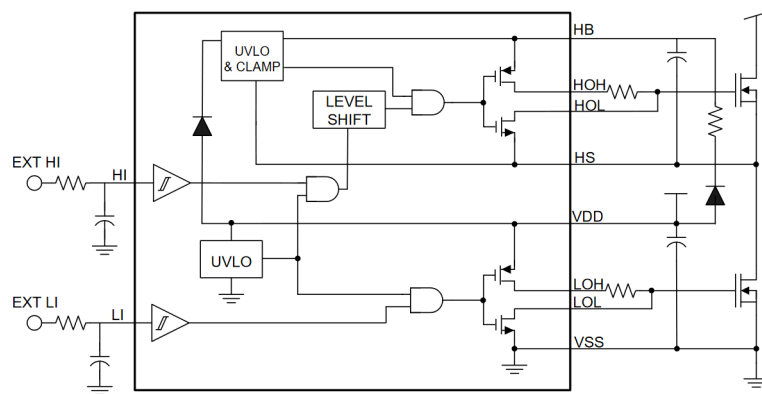


Obr. 5.3: Zjednodušené schéma zapojení integrovaného obvodu LM5113-Q [20]

### 5.3.2 Volba externích součástek

#### Návrh dolní propusti na vstupu *driveru*

Z pohledu potlačení rušivého signálu z kapitoly 3.3 je zapotřebí vstupní signál pinů *HI* a *LI* filtrovat dolní propustí. Filtrovací součástky musí být navrženy tak, aby byly schopny propustit řídicí *PWM* signál (i při nízkých hodnotách střídání), ale zároveň rušivý signál musí být eliminován. Z katalogového listu pro daný *driver* byla odečtena doporučená konfigurace součástek.



Obr. 5.4: Blokové schéma zapojení integrovaného obvodu LM5113-Q [20]

Doporučené hodnoty součástek pro dolní propust.

- $R_{DP} = 1k\Omega$
- $C_{DP} = 22pF$

V případě, že by byla filtrace neúčinná, bude snížen mezní kmitočet filtru.

### Volba *Bootstrap* kondenzátoru

*Bootstrap* kondenzátor slouží jako plovoucí zdroj napětí pro napájení horního tranzistoru (spínače) v topologii *půl mostu*. Tento kondenzátor musí být keramický vícevrstvý s nízkou impedancí (Low ESR a ESL), aby byl schopen dodávat špičkový nabíjecí proud hradla tranzistoru. Velikost jeho kapacity se odvíjí od velikosti kapacity hradla tranzistoru resp. o velikosti celkového náboje  $Q_G$  hradla. Velikost náhradní kapacity hradla se určí následovně.

$$C_G = \frac{4 \cdot Q_G}{U_{DD} - U_{Dioda}} = \frac{4 \cdot 15 \cdot 10^{-9}}{5 - 0,6} = 13,6nF \quad (5.10)$$

Při výpočtu se uvažuje úbytek napětí na diodě  $U_{Dioda} = 0,6V$ . Celkový náboj bude 4 násobný, jelikož jeden spínač je tvořený čtyřmi tranzistory. Aby při nabíjení hradla na blokujícím kondenzátoru příliš nepadalo napětí, je dobré aby jeho kapacita byla desetinásobná oproti kapacitě hradla (resp. hradel), tedy  $\approx 136nF$ . Z výrobní řady byla vybrána hodnota 150nF. Je důležité, aby kapacita *bootstrap* kondenzátoru nebyla menší než vypočítaných 136 nF. Nižší hodnota by mohla způsobit předčasnou aktivaci podpěťové ochrany a vypnutí horního tranzistoru. Z pohledu napěťového dimenzování je dobré, aby jeho napětí bylo 2x UDD [17].

## Dioda

Dioda (viz. 5.3) slouží k nabíjení *bootstrap* kondenzátor resp. zamezení zpětného toku proudu do zdroje, když je spodní tranzistor vypnutý a horní zapnutý. Dioda musí být dostatečně proudově i napěťově dimenzovaná. Musí vydržet počáteční proudový náraz při zapnutí napájení *driveru* a poté proudové dobíjecí pulzy (za chodu), které jsou již podstatně menší. Do série s diodou je vhodné zařadit omezující odpor, který limituje maximální nabíjecí proud. Napěťově musí být dioda dimenzována na napětí meziobvodu + napětí napájení *driveru*, tedy více jak na 53 V. Pro potlačení nežádoucích vlivů (ztráty a rušení na zemním spojení) je doporučeno použít rychle se zotavující diodu nebo Shottkyho diodu s nízkou hodnotou prahového napětí. Dioda musí také mít nízkou kapacitu PN přechodu  $C_J$ . Vhodnou diodou je například *BAT46* (Shottky) se závěrným napětím 100 V a trvalým proudem  $I_D$  150 mA<sup>3</sup> [21].

## Volba blokujícího kondenzátoru

Tato kapacita slouží jako nízkoimpedanční zdroj napětí pro *driver*. Ten je důležitý pro pokrytí proudových pulzů odebíraných *driverem*. Vodivá cesta mezi *driverem* a zdrojem (snižujícím měničem) má parazitní indukčnost. V případě absence blokujícího kondenzátoru, by tak docházelo k významným poklesům napájecího napětí na pinu *PVIN*. Aby při nabíjení *bootstrap* kondenzátoru nedocházelo na blokujícím kondenzátoru k příliš velkému poklesu napětí, je vhodné volit jeho kapacitu desetkrát větší než kterou má *bootstrap* kondenzátor [17].

$$C_{\text{blokující}} = 10 \cdot C_{\text{bootstrap}} = 10 \cdot 150 \cdot 10^{-9} = 1,5 \mu F \quad (5.11)$$

## Výběr zpomalujících odporů hradla

Velikost odporu  $R_G$  má výrazný vliv na chování výkonového obvodu. S malou hodnotou  $R_G$  vznikají na tranzistoru velká přepětí (při vypínání) a opačně, pokud se hodnota  $R_G$  zvyšuje, prodlužuje se tranzientní doba (celkový čas zapnutí resp. vypnutí tranzistoru). Tím rostou přepínací ztráty a účinnost měniče jako celku klesá.

Jak již bylo zmíněno, budicí smyčka tvoří sériový rezonanční obvod. Tento sériový rezonanční obvod disponuje určitou hodnotou činitele jakosti  $Q$ . Ten říká kolikrát bude větší hodnota napětí na indukčnosti (kondenzátoru) na rezonančním kmitočtu v porovnání s napětím na odporu (napájecí napětí RLC obvodu). Také lze tento činitel jakosti chápat jako podíl celkové energie v obvodu a energie vyzářené v podobě tepla (na odporu) za jeden cyklus. Z toho je již patrné, že  $Q$  může nabývat hodnoty  $+\infty$  (odpor se blíží k nule) oscilace nebo 1 přetlumení .

---

<sup>3</sup>Vztaženo k teplotě 25 °C.



$$L_s = \frac{1}{C_{ISS}(2\pi f_r)^2} \quad (5.12)$$

Kde  $L_s$  je sériová indukčnost rezonančního obvodu,  $C_{ISS}$  je vstupní kapacita hradla tranzistoru a  $f_r$  je rezonanční frekvence sériového RLC obvodu.

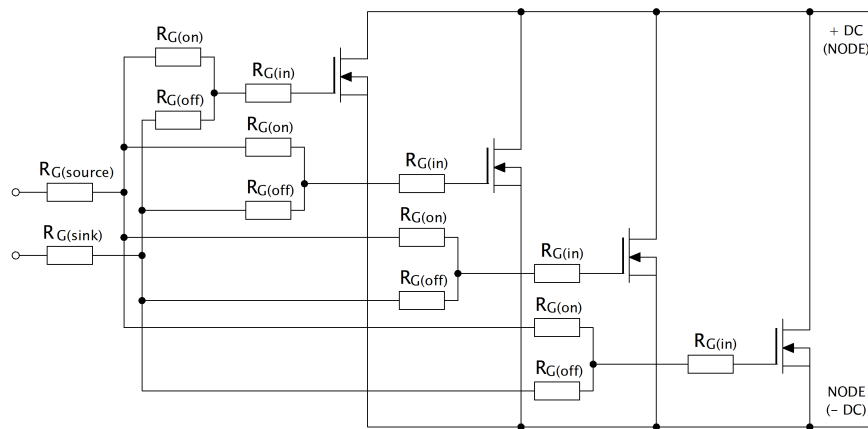
$$Q = \frac{\omega L_s}{R_G} \quad (5.13)$$

Pro dosažení optimální hodnoty  $R_G$  je nutné, aby jakostní činitel byl nepatrně větší než 0,5. Pak je zajištěn aperiodický průběh s krátkou dobou trvání.

Výběr odporu  $R_G$  představuje iterační metodu, kdy se začne od nejnižší možné hodnoty odporu, změří se rezonanční frekvence  $f_r$ , která se dosadí do 5.12 a získá se hodnota  $L_s$ . Ta se dosadí do 5.13, čím se získá hodnota jakostního činitele  $Q$ .

Na obrázku 5.5 můžeme vidět konfiguraci jednoho spínače. Tímto způsobem bude zapojeno všech šest spínačů ve střídači. Odpor  $R_{G(source)}$  je vnitřní odpor horního tranzistoru ve výstupním výkonovém stupni *driveru*. Odpor  $R_{G(sink)}$  je taktéž vnitřní odpor *driveru* s tou výjimkou, že se jedná o odpor spodního tranzistoru výkonového stupně. Odpor  $R_{G(in)}$  je vnitřní odpor hradla tranzistoru a odpory  $R_{G(on)}$ ,  $R_{G(off)}$  jsou zpomalovací hradlové odpory při zapínání resp. vypínání.

Výchozí hodnota zapínacího odporu  $R_{G(on)}$  bude  $8,2 \Omega$  a vypínacího  $R_{G(off)}$   $1,5 \Omega$ .



Obr. 5.5: Konfigurace zapojení hradel tranzistorů včetně vnitřních odporů *driveru* a odporu hradel (horního spínače resp. dolního spínače)

## 5.4 Volba zbylých komponent měniče

Posledními komponenty měniče jsou bočník pro měření fázových proudů a kondenzátory v meziobvodu.

### Fázové bočníky

Zde budou použity bočníky s odporem  $200 \mu\Omega$ .

$$P_{shunt} = R_{shunt} \cdot \left( \frac{I_{Amp}}{\sqrt{2}} \right)^2 = 200 \cdot 10^{-6} \left( \frac{180}{\sqrt{2}} \right)^2 = 3,24W \quad (5.14)$$

Bočník musí být schopen vydržet ztrátový výkon větší jak 3,24 W.

### Kondenzátor v meziobvodu

Navrhovaný měnič bude napájený ze stejnosměrného zdroje napětí (laboratorního stejnosměrný zdroj velkého výkonu - pro experimentální účely). Kondenzátory v meziobvodu (nejedná se o meziobvod v plném významu slova) nebudou sloužit jako filtrační kondenzátory, ale spíše jako nízkoimpedanční blokující kondenzátory.

Blokující kondenzátor slouží jako nízkoimpedanční zdroj pro vysokofrekvenční proudy, které jsou generovány komutačními ději. Absence by způsobila, že by se tyto vysokofrekvenční proudy odebíraly ze zdroje, nicméně vlivem parazitní indukčnosti přívodních cest by docházelo k napětovým úbytkům. Výsledkem by byl pokles napětí na tranzistorových větvích při každé komutaci. Z hlediska elektromagnetické kompatibility by střídač byl zdrojem velkého rušení.

Určení potřebné kapacity těchto blokujících kondenzátorů není jednoduché, jelikož dopředu není známá indukčnost napájecího zdroje, přívodních vodičů, plošného spoje, ale ani velikost a frekvence samotných vysokofrekvenčních proudů. Z tohoto důvodu bude použito větší množství keramických kondenzátorů o více hodnotách kapacity (220 nF a  $2,2 \mu F$ ), čím se dosáhne nižší impedance pro širší rozsah frekvencí. Problém, který zde může vyvstat je rezonance blokujících kondenzátorů a indukčností přívodů od zdroje. Proto je vhodné zde použít i elektrolytické kondenzátory s nízkou hodnotou ESR, které sníží jakost zmíněného rezonančního obvodu a zamezí vzniku rezonance.

## 5.5 Tepelné výpočty

Výpočet oteplení bude proveden pouze pro tranzistory. Ztráty na *driveru* a integrovaném obvodu budou velice nízké a budou efektivně odváděny do DPS.

### 5.5.1 Výpočet ztrát na tranzistorech

Společné ztráty vedením na horním a spodním tranzistoru můžeme určit ze znalosti efektivní hodnoty fázového proudu přes jednu z paralelních tranzistorových větví, která je  $I_{Amp}/(\sqrt{2} \cdot 4)$ . Ztráty na této dvojici tranzistorů jsou následující (uvažujeme i oteplení čipu na  $125\text{ }^\circ\text{C}$ , vyšší odpor vodivého kanálu).

$$P_{ved,vět} = R_{DS(on)} \cdot I_{ef,(vět)}^2 = 3 \cdot 10^{-3} \cdot \left( \frac{180}{\sqrt{2} \cdot 4} \right)^2 = 3,04\text{W} \quad (5.15)$$

Jelikož jsou tranzistory v měniči spínány synchronně (symetrická modulace), jsou ztráty na horním i dolním tranzistoru stejné.

$$P_{ved,T} = \frac{P_{ved,vět}}{2} = 1,52\text{W} \quad (5.16)$$

Celkové ztráty vedením na všech tranzistorech v měniči jsou následující.

$$P_{ved,tot} = 24 \cdot P_{ved,T} = 24 \cdot 1,52 = 36,48\text{W} \quad (5.17)$$

Z důvodu absence doporučené konfigurace odporů na hradle a zapínacích resp. vypínacích časů v katalogovém listu tranzistoru EPC2206, je určení přepínacích ztrát obtížné. Proto zavedeme odhad, že celkový čas  $t_{on} + t_{off}$  (zapnutí a vypnutí) bude 100 ns (reálně to bude pravděpodobně méně).

Spínací frekvence tranzistorů  $f_{pwm}$  bude zvolena jako 60 kHz. V případě běžných konvenčních střídačů bývá ideální spínací frekvence okolo 20 kHz. Tato frekvence je již dostatečně vysoká na to, aby spínání tranzistorů bylo neslyšitelné, ale zároveň přepínací ztráty ještě nebyly příliš vysoké. Zvyšovat spínací frekvenci v pohonářských aplikacích nad 20 kHz by se mohlo zdát zbytečné, nicméně vysoká spínací frekvence přináší výhody v oblasti EMC či rychlosti regulace proudových smyček.

Orientační velikost přepínacích ztrát na jednom tranzistoru při zvolené spínací frekvenci  $f_{pwm}$  60 kHz určíme následovně.

$$\begin{aligned} P_{př,T} &\approx \frac{1}{4} \cdot U_{in} \cdot \frac{I_{Amp}}{\pi \cdot 4} \cdot (t_{on} + t_{off}) \cdot f_{pwm} = \\ &= \frac{1}{4} \cdot 48 \cdot \frac{180}{\pi \cdot 4} \cdot 100 \cdot 10^{-9} \cdot 60 \cdot 10^3 = \\ &= 1,03\text{W} \end{aligned} \quad (5.18)$$

Člen  $I_{Amp}/(\pi \cdot 4)$  představuje střední hodnotu proudu tranzistorem. Přepínací ztráty na všech tranzistorech jsou následující.

$$P_{př} = 24 \cdot P_{př,T} = 24 \cdot 1,03 = 24,72W \quad (5.19)$$

Celkové ztráty na jeden tranzistor.

$$P_T = P_{ved,T} + P_{př,T} = 1,52 + 1,03 = 2,55W \quad (5.20)$$

Celkové ztráty v měniči generované tranzistory.

$$P_{tot} = P_{ved,tot} + P_{př,tot} = 36,45 + 24,72 = 61,17W \quad (5.21)$$

## 5.5.2 Chlazení

Jednotka elektrického kompresoru, kterou můžeme vidět na obrázku 5.1, je v podstatě vodní chladič, do kterého je vložený střídavý motor společně s výkonovou a řídicí elektronikou. Vodní okruh je v automobilu udržován na teplotě  $90\text{ }^\circ\text{C}$  (maximálně  $100\text{ }^\circ\text{C}$ ,  $T_A$ ). Vodní chlazení je především nutné k uchlazení ztrát vznikajících na motoru, ztráty na měniči jsou minoritní.

Tranzistory EPC2206 umožňují chlazení z vrchu. Mezi chladičem a pouzdrém součástky však musí být bezpečností mezera minimálně  $50\text{ }\mu\text{m}$  vyplněná teplovodivou pastou (elektricky nevodivou). Na druhou stranu musí být mezera dostatečně úzká, aby se přes ní tranzistor dokázal uchládit. Na základě tabulky 5.7 určíme maximální vzdálenost mezi pouzdrém tranzistoru a chladičem, tak aby nebyla překročena doporučení teplota čipu  $T_J$ . Vypočteno za pomoci poznatků z [24].

Tab. 5.7: Parametry pro výpočet maximální šířky mezery [23]

Parametr	Značení	Hodnota	Jednotka
Tepelný odpor čip - pouzdro	$R_{\theta,J-C}$	0,4	K/W
Max. doporučená teplota čipu	$T_J$	125	$^\circ\text{C}$
Chladicí plocha tranzistoru	$S_T$	8	$\text{mm}^2$
Tepelná vodivost pasty	$\lambda$	3	$\text{W}/\text{m} \cdot \text{K}$

$$\begin{aligned} l_{max} &= \lambda \cdot S_T \left( \frac{T_J - T_A}{P_T} - R_{\theta,J-C} \right) = \\ &= 3 \cdot 8 \cdot 10^{-6} \left( \frac{125 - 100}{2,55} - 0,4 \right) = \\ &= 226\mu\text{m} \end{aligned} \quad (5.22)$$

Aby bylo možné držet teplotu čipu tranzistoru na teplotě nižší jak  $125\text{ }^{\circ}\text{C}$  musí být mezera mezi tranzistorem a chladičem menší jak  $226\text{ }\mu\text{m}$ . Zároveň však musí být dodržena bezpečnostní mezera. Mezera se tedy může pohybovat v rozmezí od  $50\text{-}226\text{ }\mu\text{m}$ .

Jelikož profil součástek (v ose kolmé na DPS) např. u blokujících kondenzátorů je výrazně větší než u tranzistorů (výška tranzistoru cca  $0,7\text{ mm}$ , výška blokujících kondenzátorů cca  $1,25\text{ mm}$ ), bude nutné to chladiče vyfrézovat profily součástek tak, aby tranzistory byly v daném vzdálenosti od chladiče.

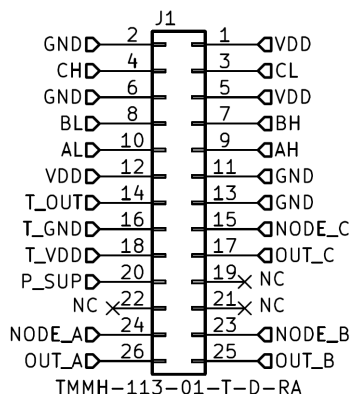
Jak již bylo řečeno v úvodu kapitoly, měnič bude nejprve provozován v krátkých intervalech (v desítkách, případně stovkách ms). Při tomto provozu bude provedena převážná většina měření na měniči (překmity na tranzistorech, budicí signály atd.). Tepelná kapacita samotného DPS (vodivých vrstev) bude dostatečně velká na to, aby se do ní tranzistory, během této krátké chvíle, efektivně chladily. Chladič tedy v tomto provozu není nutné používat. V případě, že měření ukáží plnou funkčnost měniče, bude měnič vsazený do upraveného chladiče a zatěžován v cyklickém provoz  $2\text{ s on}$  a  $2\text{ s off}$  pro měření tzv. *thermal performance* (reálné chování měniče v provozu při zvýšené teplotě).

## 6 Schéma zapojení měniče

Kompletní schéma zapojení měniče a pomocných obvodů můžeme najít v příloze B.

### 6.1 Propojení výkonové desky s řízením

K propojení výkonové desky s řízením slouží konektor, který můžeme vidět na následujícím obrázku 6.1.



Obr. 6.1: Propojovací konektor mezi měničem a řízením

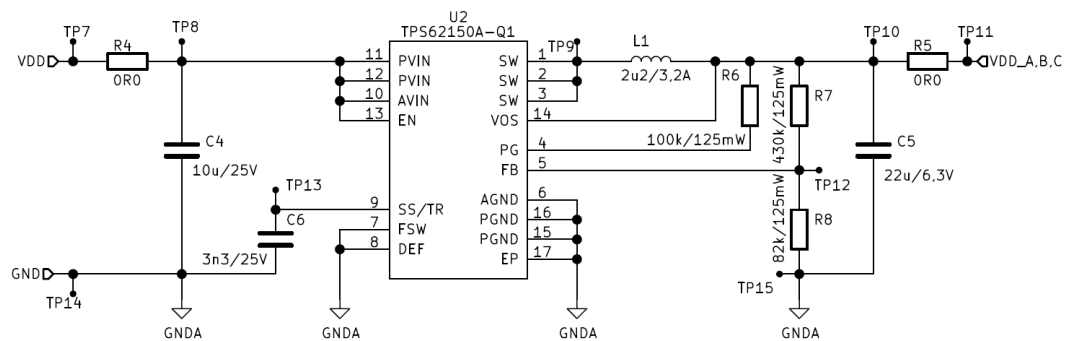
Přes konektor je na výkonovou desku přivedeno napájecí napětí pro *drivery*, napájení teplotního čidla a *drivovací* signály. Dále slouží k přenosu signálu z proudových bočniců, signálu z teplotního čidla a měření napájecího napětí výkonové části.

### 6.2 Úprava napájecího napětí driverů

Schéma zapojení snižujícího měniče je vyobrazeno na obrázku 6.2. Na vstup a výstup měniče byly umístěny keramické blokové kondenzátory, jejichž hodnoty byly určeny v předchozí kapitole 5.2.1. Dále zde můžeme najít dva "nulové" odpory  $R_4$  a  $R_5$ . Ty zde byly umístěny z důvodu měření vstupního resp. výstupního proudu měniče v případě potřeby (při oživování). Při měření budou osazeny odpory s např. hodnotou  $0,1 \Omega$ . Pro snadné měření byly na významných místech umístěny i testovací body (označeny zkratkou *TP*).

V případě selhání snižujícího měniče byla dodatečně přidána přepětová ochrana v podobě Zenerovy diody se závěrným napětím  $5,6 \text{ V}$  a tolerancí  $2\%$ . Hodnota za přepětovou ochranou může nanejvýš být  $5,712 \text{ V}$ , což nepřekračuje maximální dovolené

napětí hradla  $U_{GS,max}$  použitých GaN tranzistorů. Součástí ochrany je i optická indikace přítomnosti napětí na výstupu snižujícího měniče, která je realizovaná pomocí obyčejné LED diody. Přítomnost napětí napájející *driveru* je podstatná při připojování silového napájení samotného měniče (stejnoseměrných +48 V). *Driver* disponuje podpětovou ochranou, která drží hradla obou spínačů ve větvi ve vypnutém stavu do doby, než se na napájení *driveru* objeví příslušná hladina napětí, vhodná pro *drivování*. Navzdory tomu je, ale dobré při oživování nejprve zapojit obvody řídicí a posléze až obvody silové a vyvarovat se tak případným chybám, které by mohly poškodit některé součástky či plošný spoj samotný.



Obr. 6.2: Schéma zapojení snižujícího měniče

### 6.3 Budicí signály

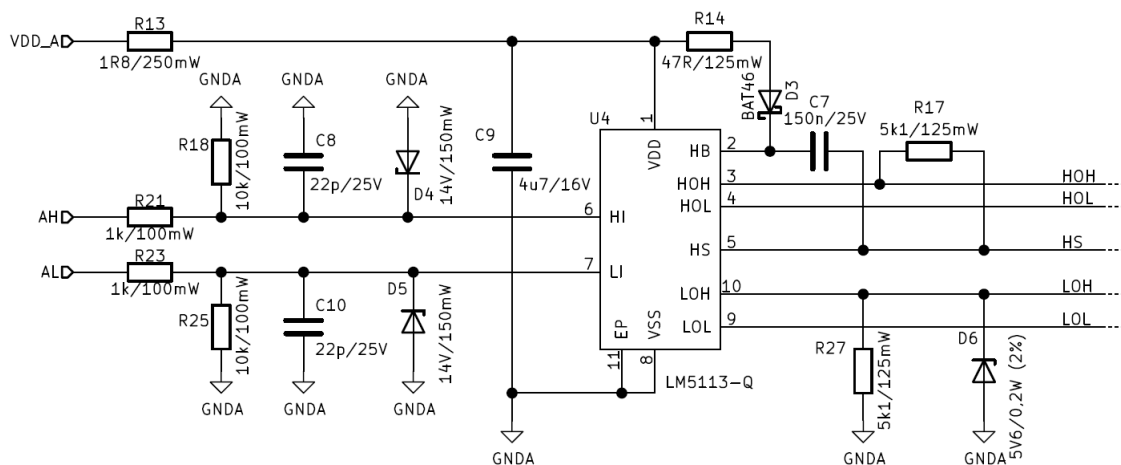
Signály pro *drivování* (spínání) tranzistorů jsou rozděleny do tří fází na spodní a horní tranzistory separátně. Na obrázku s konektorem 6.1 jsou označeny *AH*, *AL*, *BH*, *BL*, *CH* a *CL*. První písmeno značí příslušnou fázi a druhé písmeno značí zda se jedná o signál pro horní *H* tranzistor či spodní *L* tranzistor. Tento způsob *drivování* umožňuje pomocí řídicích algoritmů nastavovat libovolný *dead time* (čili dobu, kdy jsou horní i spodní tranzistor vypnutý). Budicí signál na vstupu *driveru* bude v režimu pulzní šířkové modulace (PWM), kde logická 1 bude mít napětovou úroveň 12 V.

### 6.4 Měření teploty desky

Schéma zapojení teplotního čidla můžeme vidět na obrázku 6.3. Jedná se o integrovaný analogový obvod LMT86 pro měření teploty. Jeho výstupní napětí je lineárně nepřímě úměrné teplotě. Význam tohoto čidla je v orientační měření teploty výkonové desky v jedné z kritických částí. Napájení čidla je provedeno nezávislým







Obr. 6.4: Schéma zapojení driveru fáze A

Jako prevenci proti proudovému pulzu přes diodu  $D3$  při nabíjení kondenzátorem  $C7$  byl do cesty vložený omezující odpor  $R14$  o hodnotě  $47\ \Omega$ . Ten omezí proud na přibližnou hodnotu  $0,1\ \text{A}$ , což je méně než dovolený špičkový proud, který pro tuto konkrétní diodu je  $750\ \text{mA}$ .

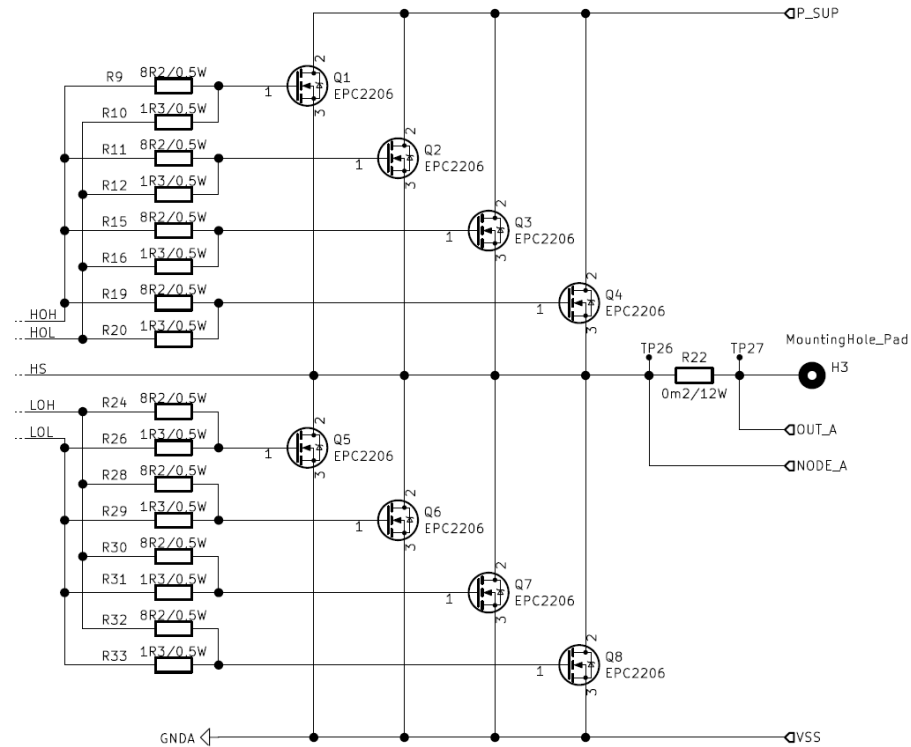
V této konfiguraci by po  $21\ \mu\text{s}$  mělo dojít k téměř plnému nabití *bootstrap* kondenzátoru. Při chodu už se bude pouze dobíjet část náboje, který bude odveden do hradel tranzistorů. Při vysoké třídě na horním tranzistoru by mohlo dojít k tomu, že by se kondenzátor nestihl přes tento omezující odpor dostatečně rychle dobíjet a v několika málo cyklech by mohlo dojít ke kritickému poklesu napětí. To by vedlo k nedostatečnému spínání tranzistorů (tranzistory by byl pouze přiotvírány), které by nadále nebyly provozovány ve spínacím režimu. Použitý *driver* však disponuje podpětovou ochranou, který zamezí sepnutí tranzistoru, pokud na *bootstrap* kondenzátoru není dostatečné napětí.

Na druhou stranu přetěžování této diody  $D3$  je nebezpečné, jelikož pokud by došlo k jejímu proražení došlo by k překročení dovoleného napájecího napětí *driveru*, které je pouhých  $7\ \text{V}$ . To by vedlo k destrukci samotného *driveru*, ale potenciálně i tranzistorů. Z těchto důvodů bude při ožívování případná hodnota odporu  $R14$  optimalizována.

Na výkonovém stupni *driveru* můžeme vidět dva *pull down* odpory  $R17$  a  $R27$ , které slouží k přizemění hradel tranzistorů k jejich vývodům *source*. Dále zde může najít ochranou Zenerovu diodu připojenou mezi  $LOH$  a zem *driveru*. Ta chrání hradlo spodního tranzistoru (tranzistorů) proti přepětí. Maximální ochranná hladina je  $5,712\ \text{V}$ . Hradla horních tranzistorů jsou proti přepětí chráněny interně *driverem*, proto není nutné přidávat další externí diodu mezi  $HOH$  a  $HS$ .

## 6.7 Výkonová část měniče

Na obrázku 6.5 můžeme vidět zapojení tranzistorové větve s brzdnými odpory.



Obr. 6.5: Výkonová část měniče

Z tohoto schématu je patrné paralelní řazení čtyř tranzistorů, které tvoří jeden spínač ve větvi. Každý z tranzistorů má svůj vlastní zapínací odpor  $R_{G,on}$  o hodnotě  $8,2 \Omega$  a vypínací odpor  $R_{G,off}$  o hodnotě  $1,5 \Omega$ . Rezistory, které zde budou použity musí mít označení *HP* (*High Power*), což jsou speciální hradlové rezistory s nízkou hodnotou indukčnosti pouzdra.

Výstupy *driveru* označené jako *HOH* a *HOL* slouží k zapínání resp. vypínání horních tranzistorů ve větvi. Stejným způsobem výstupy *LOH* a *LOL* značí budičí signály u spodních tranzistorů. Výstup *HS driveru* je připojen k uzlu větve resp. ke *sourceům* horních tranzistorů, proti kterému jsou hradla horních tranzistorů buzeny.

Na uzlu větve je také připojený proudový bočník pro měření fázového proudu. Ten bude osazený nízkoimpedančním rezistorem o hodnotě  $200 \mu$  a dovoleným ztrátovým výkonem 12 W.

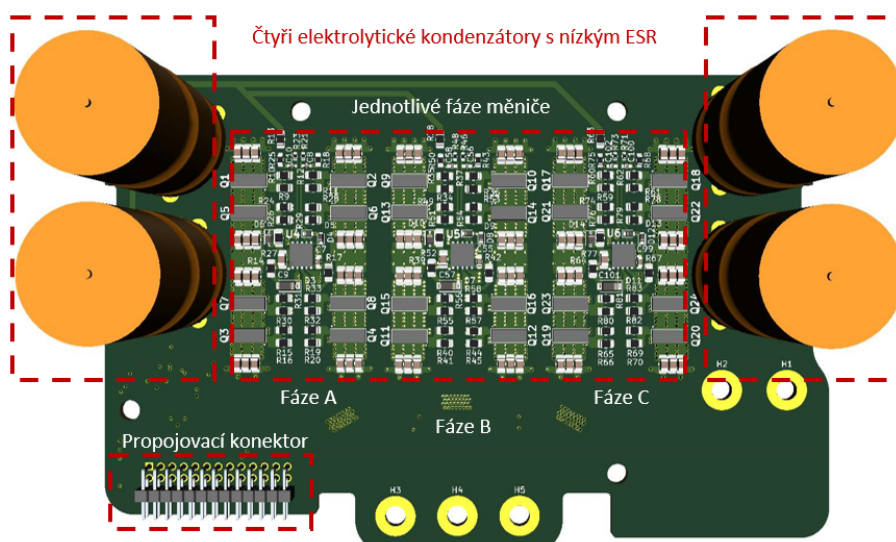
## 7 Realizace návrhu plošného spoje

Tato část práce je zaměřena na samotnou realizaci návrhu, výroby a osazení plošného spoje.

### 7.1 Rozložení součástek na plošném spoji

#### 7.1.1 Strana chladiče

Na obrázku 7.4 můžeme vidět 3D model rozložení součástek na vrchní straně plošného spoje (strana chladiče). Zde se nachází všech 12 tranzistorových větví (s blokujícími kondenzátory 220nF) společně s budičimi obvody a elektrolytickými kondenzátory. Tato strana bude přitisknuta na chladič resp. tělo kompresoru.



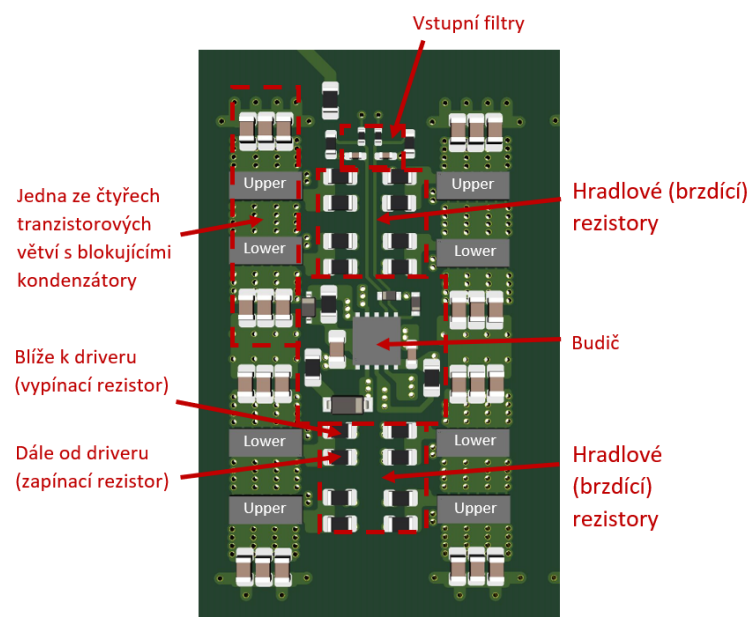
Obr. 7.1: 3D model rozložení součástek na straně chladiče (vrchní strana plošného spoje)

Jednotlivé fáze měniče jsou naprosto totožné a jsou umístěny mezi elektrolytické kondenzátory v těsné blízkosti (v rámci prostorových možností). Tranzistorové větve fáze *B* jsou od elektrolytů vzdálené nejvíce. Fáze *B* bude považovaná jako kritická a převážná část měření bude provedena právě na této fázi.

Obrázek 7.2 zobrazuje detailní rozložení součástek jedné z fází měniče. Jsou zde patrné čtyři paralelní tranzistorové větve rozložené symetricky okolo budiče. Tímto uspořádáním lze docílit relativně stejných délek budičích smyček ke stejným typům tranzistorů (horní, spodní). Horní tranzistory jsou označené jako *Upper* a tranzistory spodní jako *Lower*. Tranzistory ve větvi jsou vždy umístěny v 3 mm vzdálenosti od

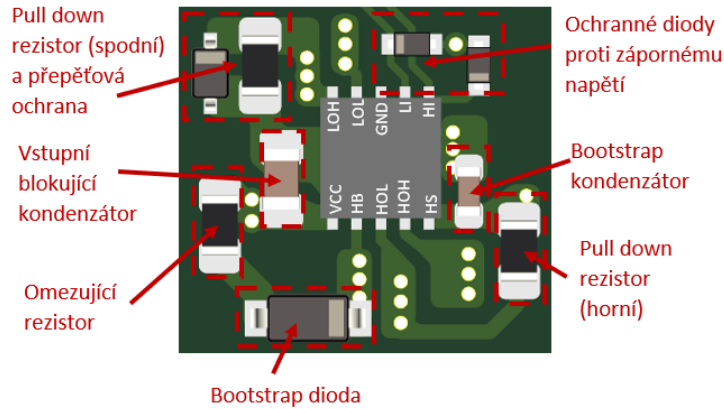
sebe. Těsnější umístění není možné, jelikož mezi horním a spodním tranzistorem se nachází definované množství prokůvů pro odvod fázového proud do vnitřních vrstev plošného spoje. V blízkém okolí tranzistorové větve je šest blokujících kondenzátorů rozdělených do dvou skupin. Ty jsou připojeny mezi *drain* horního tranzistoru a *source* spodního tranzistoru.

V blízkosti tranzistorů se nachází i hradlové (brzdící) rezistory. V horní části stejného obrázku můžeme vidět vstupní filtry budících signálů do *driveru* společně s *pull down* rezistory (větší pouzdra po stranách vyznačené oblastí). Nachází se zde i rezistor resp. bočník (vlevo nahoře) pro měření napájecího proudu *driveru*.



Obr. 7.2: Detail jedné z fází měniče

Na obrázku 7.3 můžeme vidět detail rozložení součástek kolem *driveru*. Jak vstupní blokující kondenzátor, tak *bootstrap* kondenzátor, musí být umístěný v těsné blízkosti pouzdra *driveru*, aby parazitní indukčnost mezi *driverem* a jednotlivými kondenzátory byla nejmenší možná. Dalším kritickým bodem je svedení budících signálů pomocí prokůvů do vnitřních vrstev plošného spoje. To musí být opět v těsné blízkosti pouzdra *driveru*, aby se eliminovala parazitní indukčnost. Vodivá cesta mezi blokujícím kondenzátorem a *bootstrap* kondenzátorem musí být taktéž krátká, kvůli vysokým proudovým pulzům při dobájení *bootstrap* kondenzátoru. Rozložení zbylých součástek již není kritické, ale stále je vhodné, aby byly v blízkosti pouzdra *driveru*.



Obr. 7.3: Detailní záběr rozložení součástek okolo *driveru*

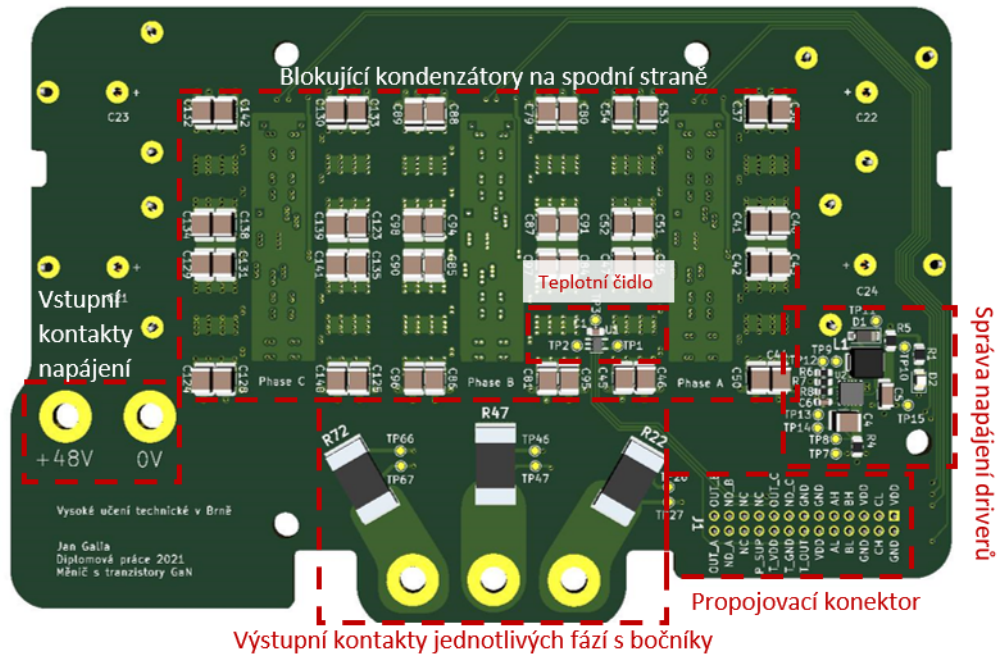
### 7.1.2 Strana vrchní

Obrázek 7.4 ukazuje rozložení součástek na vrchní straně měniče (odvrácená strana chladiče resp. spodní strana plošného spoje). V centrální části plošného spoje můžeme vidět zbylé blokující kondenzátory (2,2 uF). Ty se nacházejí přesně nad blokujícími kondenzátory z druhé strany desky. V této části se nachází také orientační měření teploty plošného spoje. Měření je realizováno v místě nad tranzistory fází *B* a *A*, kde se předpokládá velký nárůst oteplení (kvůli zúžení vodivé cesty v okolí prokovů).

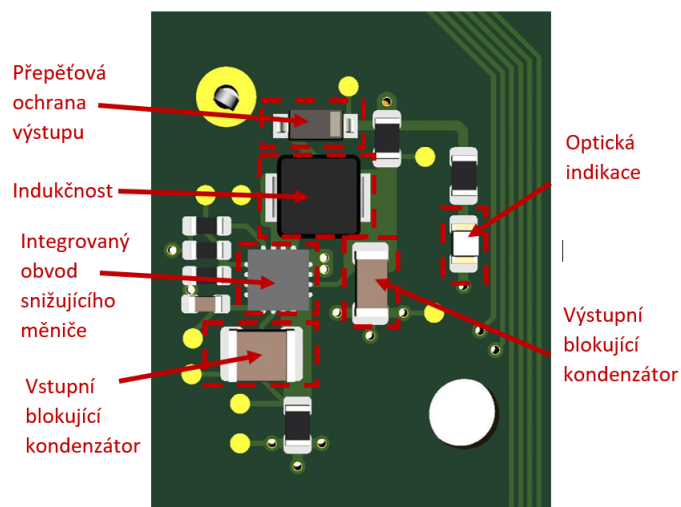
Dále jsou zde vyznačené oblasti přívodu stejnosměrného napájecího napětí 48 V, vývod fázových proudů přes bočníky, propojovací konektor desky s řízením a správa napájení *driverů*.

Detailní rozložení součástek správy napájení *driverů* (synchronní snižující měnič) je zobrazeno na obrázku 7.5. Rozložení součástek u spínaných zdrojů a s tím spojený i návrh plošného spoje (*layoutu*), představuje kritický bod, jehož významnost stoupá s velikostí frekvence, na které měnič pracuje. Špatný návrh může vyústit ve špatnou stabilitu výstupního napětí či bude měnič zdrojem značného rušení.

V centrální části obrázku 7.5 se nachází samotný integrovaný obvod snižujícího měniče. Kritickými součástkami v tomto zapojení jsou vstupní a výstupní blokující kondenzátor a tlumivka. Stejně jako v případě *driveru* musí, být blokující kondenzátory umístěny těsně vedle pouzdra integrovaného obvodu. Důvodem, proč musí být i tlumivka blízko pouzdra, je velikost smyčky tranzistorová větev - tlumivka - výstupní blokující kondenzátor, která by měla být co nejmenší. Kolem této smyčky by neměly být vedeny žádné signálové cesty jako *FB* a *VOS*. Zároveň tyto signálové cesty by měly být velice krátké, tedy i napěťový dělič měřící výstupní napětí by měl být v těsné blízkosti integrovaného obvodu [22].



Obr. 7.4: 3D model rozložení součástek na vrchní straně (spodní strana plošného spoje)



Obr. 7.5: Detail rozložení součástek u snižujícího měniče

## 7.2 Rozložení vrstev v plošném spoji

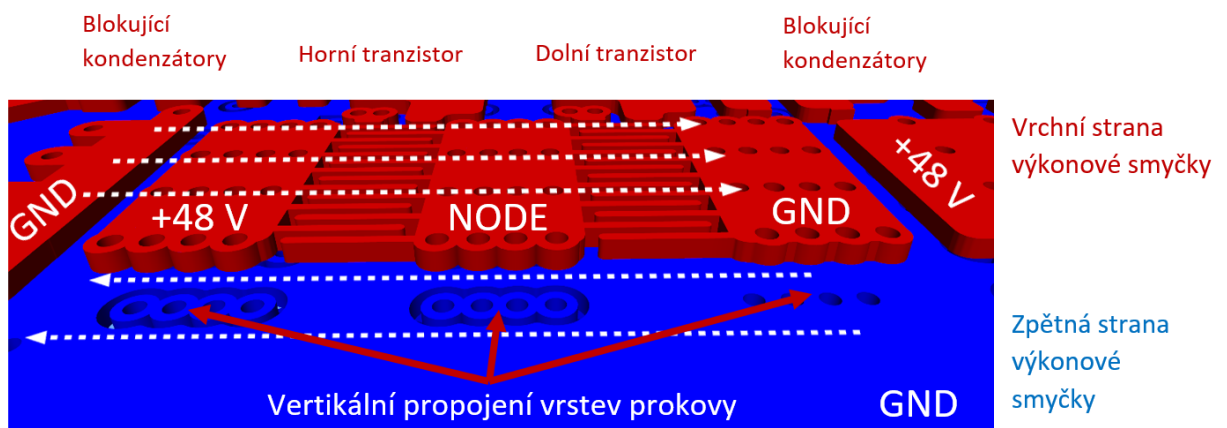
Navrhovaná výkonová deska měniče bude realizována jako osmivrstvá. Kompletní dokumentace výrobních souborů je možné najít v příloze C. Uspořádání jednotlivých vrstev plošného spoje můžeme vidět v následujících tabulkách 7.1 a 7.2.

## 7.2.1 Uspořádání vrstev mimo budič

První zmíněná tabulka ukazuje uspořádávání vrstev mimo prostoru pod budičem. Ve vrchní a spodní vrstvě (č.1 a č.8) se nacházejí jednotlivé součástky a je zde realizována i převážná většina jejich propojení s výjimkou zemních spojení a budičích cest k tranzistorům. Propojení zemí je po obou stranách v první vnitřních vrstvách (č.2 a č.6). Díky tomu je propojení zemí velice krátké a současně tyto vrstvy slouží jako stínění obvodů na povrchu.

Tab. 7.1: Tabulka rozložení jednotlivých vrstev mimo prostoru pod budičem

Vrstva	č.	Mimo obvod budiče	Poznámky
Vrchní vrstva	1	Nespecifikováno	Propojení součástek
První vnitřní vrstva	2	GND	Výkonová zem
Druhá vnitřní vrstva	3	+48V	Napájení
Třetí vnitřní vrstva	4	NODE	Výstupy fází
Čtvrtá vnitřní vrstva	5	NODE	Výstupy fází
Pátá vnitřní vrstva	6	+48 V	Napájení
Šestá vnitřní vrstva	7	GND	Výkonová zem
Spodní vrstva	8	Nespecifikováno	Propojení součástek



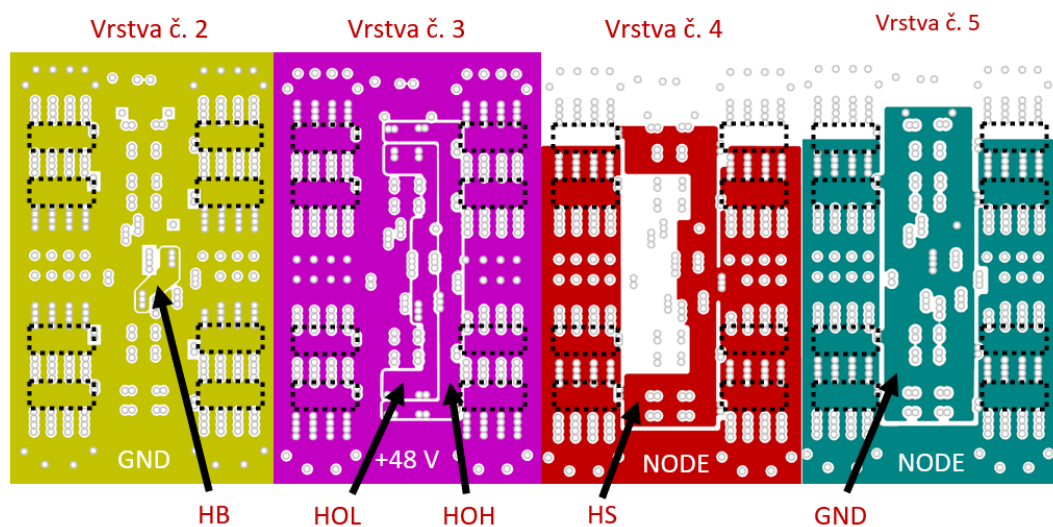
Obr. 7.6: 3D zobrazení výkonové smyčky ve vrstvách č.1 (červená) a č.2 (modrá)

Následují druhé vnitřní vrstvy (č.3 a č.6), které jsou připojené na kladnou polaritu napájecího napětí (+48 V). V posledních dvou vnitřních vrstvách (č.4 a č.5) jsou realizovány výstupy jednotlivých fází.

Na obrázku 7.6 je možné vidět prostorové uspořádání výkonové smyčky ve vrstvách č.1 a č.2. Bílé šipky zde naznačují cestu, kudy se smyčka uzavírá v horizontálním směru. Vertikálně jsou vrstvy spojeny pomocí prokovů. Vrstvy jsou od sebe vzdáleny přibližně  $250\mu m$ . Magnetická pole generovaná vysokofrekvenčními proudy při komutaci tranzistorů, mají silnou vazbu a vzájemně se ruší. Indukčnost smyčky by tedy měla být poměrně nízká.

## 7.2.2 Uspořádání vrstev pod budičem

Na obrázku 7.7 můžeme vidět zobrazení čtyřech vrstev pod budičem. Kompletní rozložení vrstev pod budičem ukazuje tabulka 7.2.



Obr. 7.7: Zobrazení vrstev č.2 - č.5 pod budičem (orientační umístění tranzistorů na vnější straně naznačeno čárkovaně )

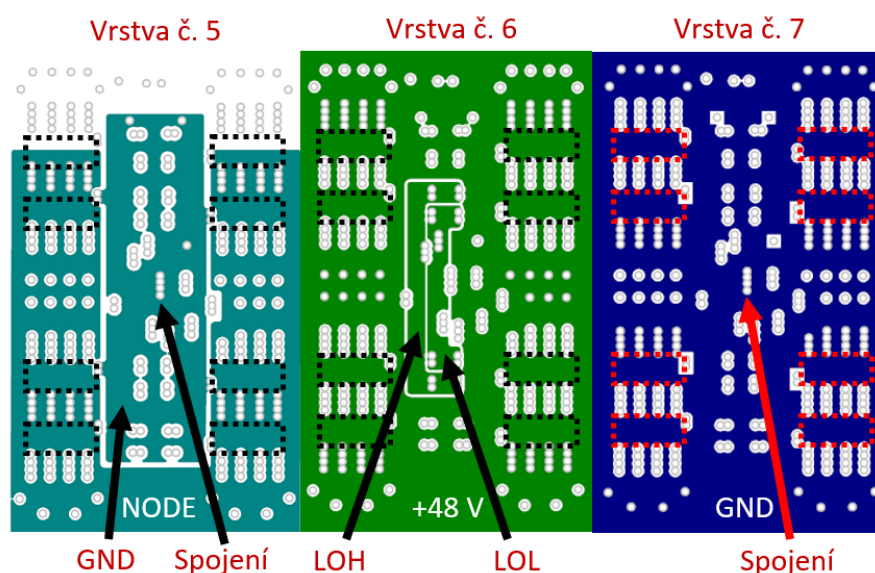
Ve vrchní vrstvě se nachází součástky budiče a jejich vzájemná propojení. První vnitřní vrstva (č.2) slouží ke stínění a je připojena na *GND*. V této vrstvě je možné najít i propojení mezi pinem *HB* a kladným terminálem *bootstrap* kondenzátory. V následující vrstvě č.3 se nachází budicí cesty k horním tranzistorům *HOH* a *HOL*. Zpětná strana budicí smyčky horních tranzistorů je v sousední vrstvě č.4. Tímto uspořádáním je docíleno, nejmenší možné vzdálenosti mezi stranami smyčky ( $250\mu m$ ) a tím i nízké indukčnosti. Nízké indukčnosti pomáhá i stínění, které je zde přítomné po obou stranách (vrstva č.2 a č.5).

Na obrázku 7.8 si můžeme všimnout místa spojení výkonové a budicí části mezi vrstvami č.5 a č.7 označené jako *spojení*. Vrstva č.5 má dvojí význam, jednak slouží jako stínění budicí smyčky horních tranzistorů, ale také jako zpětná strana smyčky



Tab. 7.2: Tabulka rozložení jednotlivých vrstev pod budičem

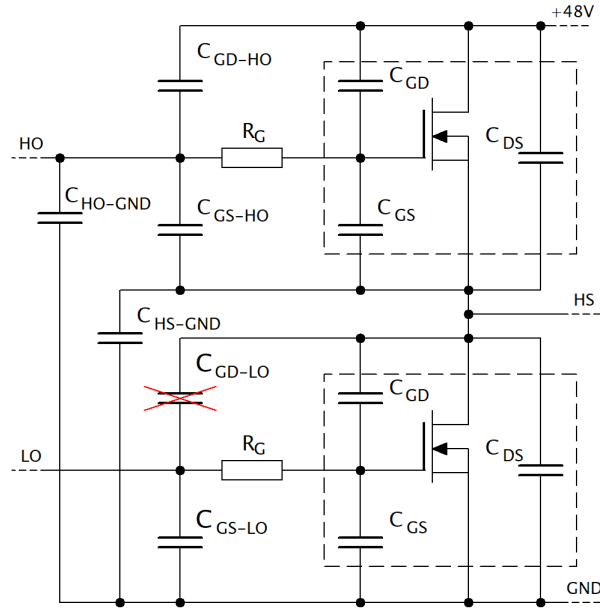
Vrstva	č.v.	Pod budičem	Poznámky
Vrchní vrstva	1	Propojení budiče	Propojení součástek
První vnitřní vrstva	2	GND	Stínění
Druhá vnitřní vrstva	3	HO	Buzení horních tranzistorů
Třetí vnitřní vrstva	4	HS	Zpětná cesta HO
Čtvrtá vnitřní vrstva	5	GND	Zpětná cesta LO + stínění
Pátá vnitřní vrstva	6	LO	Buzení dolních tranzistorů
Šestá vnitřní vrstva	7	GND	Stínění
Spodní vrstva	8	GND	Stínění



Obr. 7.8: Zobrazení vrstev č.5 - č.7 pod budičem (orientační umístění tranzistorů na vnější straně naznačeno čárkovaně )

buzení dolních tranzistorů (viz.7.8). Cesta buzení dolních tranzistorů *LOH* a *LOL* je v sousední vrstvě č.6. Opět buzení dolních tranzistorů vytváří nejmenší možnou smyčku.

Důležitým bodem návrhu je, že signály *HS* a *LO* (*LOH* a *LOL*) spolu nesmí sousedit. Signál *HS* představuje signál s vysokou napětovou strmostí ( $du/dt$ ). V případě, že by s tímto signálem sousedil signál *LO* došlo by ke zvětšení parazitní kapacity  $C_{GD-LO}$  (viz. 7.9). Stínící vrstvou č.5 vloženou mezi vrstvy se signály *HS* a *LO*, se vzniku této kapacity zamezí.



Obr. 7.9: Zjednodušené zapojení parazitních kapacit budících cest a tranzistorů

Umístěním stran budící smyčky v sousedních vrstvách je pro minimalizaci indukčnosti velice výhodné. Na druhou stranu se tím uměle zvětšuje kapacita  $C_{GS-HO}$  resp.  $C_{GS-LO}$ . V případě, že by tato kapacita měla podobnou velikost s kapacitou hradel  $C_{GS}$  (společná kapacita čtyř paralelně ražených tranzistorů), mohlo by to mít zásadní vliv na chování měniče (prodloužení doby spínání a s tím spojený nárůst přepínacích ztrát). Z tohoto důvodu je vhodné provést výpočet  $C_{GS-HO}$  resp.  $C_{GS-LO}$  a ověřit si, že k tomu nebude docházet.

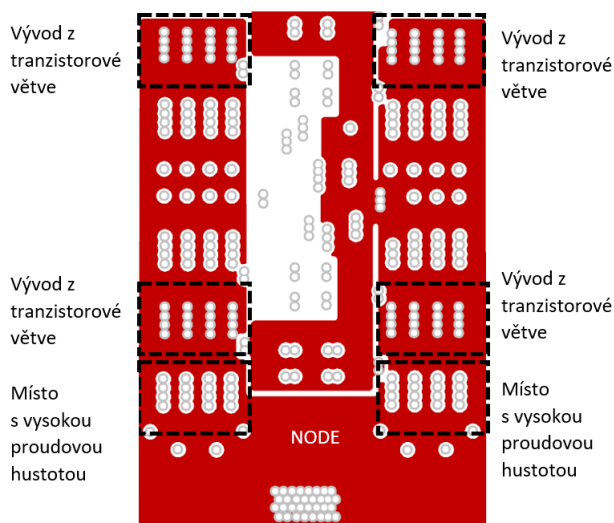
Ze zmíněných parazitních kapacit je větší  $C_{GS-LO}$  (viz. 7.8), ačkoli by se mohlo zdát, že plocha  $HO$  (součet ploch  $HOH$  a  $HOL$ ) je větší než  $LO$  (součet ploch  $LOH$  a  $LOL$ ). Plocha  $LO$  se musí započítat dvakrát, protože po obou stranách sousední z  $GND$ , takže její výsledná hodnota  $S_{LO}$  je cca  $200 \text{ mm}^2$ . Hodnotu kapacity  $C_{GS-LO}$  určíme z následující rovnice 7.1. Permittivita izolačního materiálu, ze kterého bude plošný spoj vyroben, je 4,8.

$$C_{GS-LO} = \epsilon_0 \cdot \epsilon_r \cdot \frac{S_{LO}}{d_{s.v.}} = 8,85 \cdot 10^{-3} \cdot 4,8 \cdot \frac{200 \cdot 10^{-6}}{0,25 \cdot 10^{-3}} = 34 \text{ pF} \quad (7.1)$$

Výsledná parazitní kapacita plošného spoje je řádově menší než kapacita hradel čtyř paralelně ražených tranzistorů, která činí cca 6,4 nF.

## 7.3 Kritické místo v návrhu plošného spoje

Obrázek 7.10 ukazuje místa s nejvyšší proudovou hustotou v plošném spoji. Jedná se o zúžená místa vývodů z tranzistorových větví ve vrstvách č.4 a č.5 (vrstvy jsou prokovy vzájemně propojené v místech označených jako "vývod z tranzistorové větve"). Ve spodní části kolem prokovů připojených na napájecí napětí +48 V vznikají zúžená místa, kde bude proudová hustota dosahovat významných hodnot. Tato místa představují nejslabší místo návrhu, bohužel v rámci prostorových dispozic uvnitř kompresoru (omezené rozměry DPS), nebylo možné tato místa výrazněji rozšířit.



Obr. 7.10: Zúžené místo na vývodu fází ve vrstvě č.4 resp. č.5

Tato zúžená místa jsou však relativně krátká (cca 3 mm) a vzniklé teplo bude efektivně rozvedeno do širších částí dané vrstvy DPS. Vhodné by bylo provést tepelnou simulaci DPS a ověřit hodnotu oteplení v tomto bodě. Realizace přesného simulačního modelu např. v programu Ansys Icepack, by však již byla nad rámec této diplomové práce.

Do míst tohoto zúžení bude na povrch plošného spoje umístěn teplotní senzor (viz. 7.4).

## 7.4 Výroba a osazení DPS

### 7.4.1 Výroba desky

Jak bylo řečeno, plošný spoj bude realizovaný jako osmivrstvý na základě výrobních souborů z přílohy C. Výrobu plošného spoje provede společnost Gatema PCB a.s.

Základním izolačním materiálem bude *ISOL400*. Jedná se o izolační materiál plošných spojů určený pro náročné aplikace, jako je průmysl nebo automobilová elektronika. Nabízí vysokou teplotní odolnost  $T_g = 150^\circ C$ <sup>1</sup> a nízkou roztažnost v ose *Z*. Tyto vlastnosti jsou ideální pro návrh vícevrstvých plošných spojů. Permeabilita tohoto materiálu je  $\epsilon_r = 4,8$  [26].

Z důvodu relativně vysokého proudu, který bude měnič přenášet a malých rozměrů vodivých cest, budou použity silné vrstvy mědi (*heavy copper*). Následující tabulka 7.4.1 ukazuje síly jednotlivých vrstev mědi a minimální sílu vodiče resp. izolační mezeru (totožné hodnoty).

Tab. 7.3: Síla jednotlivých vodivých vrstev a minimální šířky vodivých cest a izolačních mezer

Vrstva	č.v.	Výsledná síla mědi [ $\mu m$ ]	Minimální šířka vodivého spoje/izolační mezery [ $\mu m$ ]
Vrchní vrstva	1	95	200
První vnitřní vrstva	2	105	200
Druhá vnitřní vrstva	3	105	200
Třetí vnitřní vrstva	4	105	200
Čtvrtá vnitřní vrstva	5	105	200
Pátá vnitřní vrstva	6	105	200
Šestá vnitřní vrstva	7	105	200
Spodní vrstva	8	95	200

Z obrázku 7.10 z předchozí části je patrné, že se zde vyskytuje velké množství zúžených míst vlivem rozmístění prokovů. Jejich rozmístění je závislé na velikosti proud, který jimi poteče a orientací výkonové smyčky. Zmenšit velikost prokovu (vrtaných otvorů) nebo izolační mezeru možné není, jelikož existují jisté technologické limity.

Není možné vyvrtat otvory např. 0,15 mm skrz celou tloušťku plošného spoje, který bude ve výsledku 2,5 mm široký. Poměr velikostí mezi vrtaným otvorem a hloubkou vrtání se nazývá *Aspect Ratio* a představuje jakýsi limitující technologický prvek. Řešení by bylo možné nalézt v technologii tzv. pohřbených prokovů nebo slepých prokovů, což jsou typy prokovů, které nejdou skrz celou tloušťku plošného spoje. Z ekonomického hlediska se však jedná o poměrně finančně nákladné technologie [27].

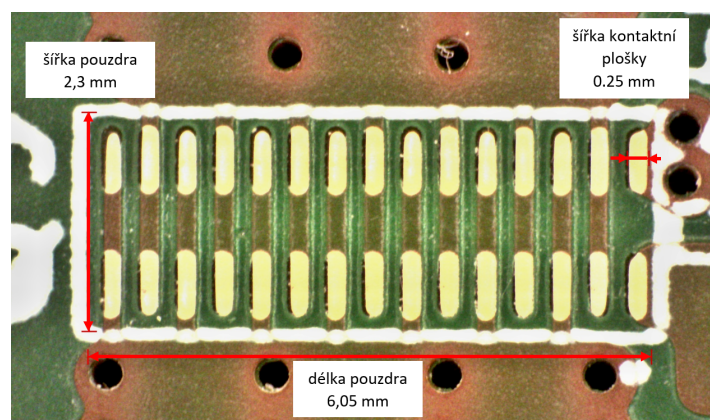
Minimální izolační vzdálenosti podle standardu *IPC-2221B* při špičkovém napětí 100 V pro vnitřní vodivé cesty je 100  $\mu m$  a v případě povrchových cest, které jsou

<sup>1</sup> $T_g$  představuje teplotu, při které začíná docházet k přechodu ("tečení") skleněných vláken.

opláštěné,  $130\ \mu\text{m}$ . Navržený plošný spoj má globálně minimální izolační vzdálenost nastavenou na  $200\ \mu\text{m}$ . Tato hodnota je dána technologickými možnostmi více zmíněné společnosti, při dodržení požadovaných mocností měděných vrstev (na povrchu a uvnitř) [28].

### 7.4.2 Problém s kvalitou DPS

Na obrázku 7.11 můžeme vidět detailní snímek plošek pod tranzistorem. Délka pouzdra tranzistoru je 6 mm a šířka 2,3 mm. Tranzistor EPC2206 disponuje, jak již bylo zmíněno, vývody v LGA provedení. Celkem jich je 30. Z rozměrů pouzdra a z tohoto počtu vývodů je patrné, že se jedná o velice jemné vývody, které mají na šířku přibližně  $200\ \mu\text{m}$  (na tranzistoru,  $250\ \mu\text{m}$  má šířku kontaktní ploška na DPS).

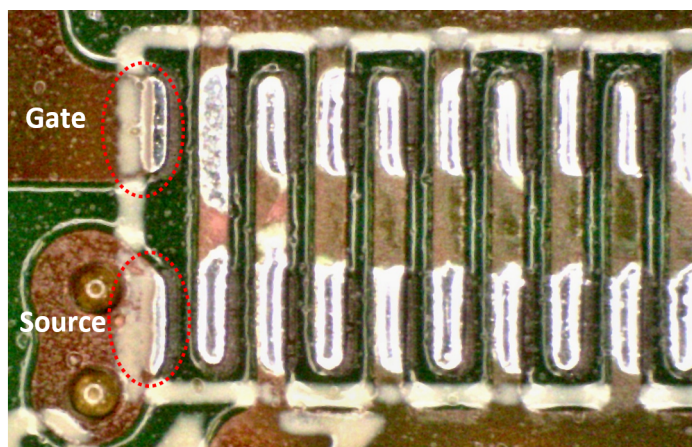


Obr. 7.11: Snímek plošek pod tranzistorem

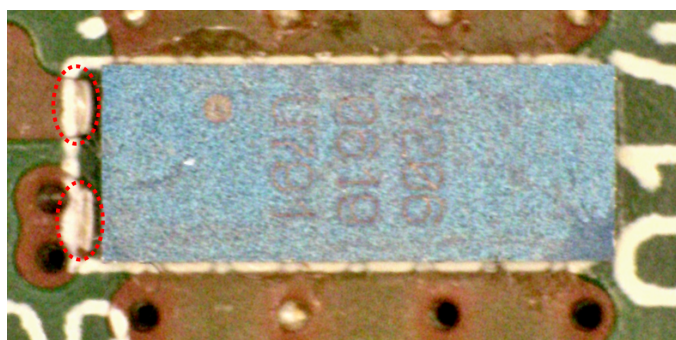
Na následujícím obrázku 7.12 můžeme vidět problém s překrýváním tranzistorových kontaktů potiskem. Tento problém se vyskytoval u poloviny tranzistorů (míst na DPS, kde mají být osazené tranzistory). Odstranění potisku z kontaktů se muselo realizovat za pomoci mikroskopu a skalpela. V případě neodstranění přebytečného potisku by mohlo dojít k nedokonalému nakontaktování pouzdra, což by v tomto případě vedlo k nemožnosti ovládat tranzistor, jelikož se jednalo o kontakty *gate* a budící *source*.

### 7.4.3 Osazení DPS součástkami

Vzhledem k vysoké jemnosti kontaktů LGA byla zvolena možnost osazení DPS v jedné *nejmenované* společnosti se sídlem v Brně. Osazené měly být pouze tranzistory, drivery a integrovaný obvod snižujícího měniče (součástky s drobnými vývody). Důvodem osazení pouze těchto komponent bylo, že cena se odvíjela od kusu osazených součástek, jelikož se jednalo o poloautomatické osazování.



Obr. 7.12: Potisk DPS překrývající kontakty *gate* a *source*



Obr. 7.13: Posun pouzdra vůči kontaktům na DPS

Při přebírání zakázky se zjistilo, že operátor který součástky osazoval, nerespektoval správné natočení tranzistorů dle dodané dokumentace, která byla naprosto v pořádku. Ve výsledku byla orientace pouzder poloviny tranzistorů otočená o 180°. Následná oprava již nevykazovala patřičnou kvalitu osazení (viz. 7.13). Problém nebyl pouze v nepřesném usazení součástek, ale jak se později zjistilo, kontakty pod tranzistory byly na hodně místech slité dohromady cínem (zkrat mezi *drain* a *source*). Výsledkem bylo, že deska nebyla absolutně schopna jakékoli funkčnosti.

V rámci časové tísně, kterou způsobila neprofesionalita *nejmenované* společnosti, nebylo možné objednat nové součástky (případně i DPS) a provést osazení znovu. Nehledě na otázku financí, jelikož cena tranzistorů na jednu desku byla cca 3000 Kč a cena nové desky cca 6000 Kč (bez přípravy). Z uvedených důvodů bylo rozhodnuto, že opravu osazení bude muset provést autor této práce <sup>2</sup>.

<sup>2</sup>Způsob opravy vzniklých škod byl velmi náročný a vyžadoval značnou míru trpělivost.

## Náprava osazení DPS

V první fázi bylo nezbytné sundat všechny tranzistory z DPS. Jelikož jsou kontakty schovány pod tranzistory, odpájení pomocí pájecího pera nebylo možné. Sundávání součástek, které nemají přístupné kontakty je možné provést několika způsoby. Prvním je zahřátí pomocí horkovzdušné pistole. Zde však vyvstává problém s poměrně dobrým odvodem tepla do DPS, které má poměrně velkou tepelnou kapacitu, a tím pádem by bylo nutné součástku zahřívat dlouhou dobu. To by ale mohlo vést k jejich poškození. Dále je možné použít tzv. *reworkovací stanici*, kde se součástka zahřeje pomocí fokusovaného paprsku infračerveného záření. Ta však nebyla k dispozici. Jako nejvhodnější a dostupné řešení se nejlépe jevila možnost (i s ohledem na pozdější osazování) kombinace spodního přehřevu a cínové lázně.

Samotné užití spodního přehřevu by nebylo možné, protože dosáhnout potřebné teploty by trvalo příliš dlouho (riziko poškození tranzistorů dlouhým působením zvýšené teploty). Spodní strana DPS (strana, kde nejsou tranzistory) byla nejprve podlepena kaptonová páskou (prevence proti nanesení cínu) a následně umístěna na spodní přehřev. Zde se deska vyhřála na  $180\text{ }^{\circ}\text{C}$  (prevence před teplotním šokem při přesunu na cínovou lázeň). Mezitím se nechala nahřát cínová lázeň na  $320\text{ }^{\circ}\text{C}$ . Vyhřátá deska se přesunula na cínovou lázeň tak, že rozehřátý cín se přes kaptonovou pásku dotýkal DSP. Během několika málo sekund bylo možné tranzistory z DSP pomocí pinzety bezpečně sundat.

Po sundání tranzistorů bylo nutné desku a tranzistory očistit od přebytečného cínu pomocí pájecího pera a licny. Následně bylo na kontakty tranzistorů nanášeno potřebné množství pájky. Na očištěnou desku se nanášela pájecí kapalina v dostatečné míře a do ní byly přesně posazeny tranzistory. Následně se deska opět přehřála a umístila na cínovou lázeň. Díky povrchovému napětí v cínu, který byl nanášený na kontaktech tranzistorů, se tranzistory srovnaly relativně přesně nad kontakty DPS. Osazení nebylo dokonalé, ale bylo funkční, na rozdíl od předchozího. Fotografie osazeného plošného spoje je možné najít v příloze A.

## 8 Oživení měniče

Oživení měniče představuje klíčový bod, při kterém se odstraňují potenciaální nedostatky, které by mohly ohrozit funkčnost měniče. Následně se provádí ladění obvodu, kdy se odstraňují nedokonalosti, tak aby obvod pracoval v optimálních rozsazích doporučených hodnot výrobcem.

### 8.1 Použité přístroje

Pro měření signálů proudu a napětí současně byly použity dva osciloskopy **RTH1004** se vzorkovací frekvencí 5 GSPS a šířkou pásma 500 MHz a **InfiniiVision 4000 X-Series** se stejnou vzorkovací frekvencí a šířkou pásma 1 GHz. Pro měření napěťových signálů byl použit první zmíněný osciloskop a druhý sloužil k měření proudu. Osciloskop RTH1004 disponuje diferenčními vstupy (izolované kanály) a je možné s ním měřit více signálů s rozdílnými potenciály zemnění sond. Napájení měniče bylo realizováno programovatelným stolním zdrojem **EA-PSI 9080-510 3U**. Řízení v otevřené smyčce obstarával speciálně navržený kontrolér pro řízení prototypových měničů, který umožňuje nastavovat různé hodnoty spínací frekvence, výstupního sdruženého napětí, motorové frekvence, dobu *deadtime* a je možné ho provozovat i v režimu pulzů (krátkého chodu), kdy řízení je omezeno na krátký časový interval (řádově desítky až stovky ms), který se může po nastavené době znovu opakovat.

### 8.2 Pomocný napěťový zdroj

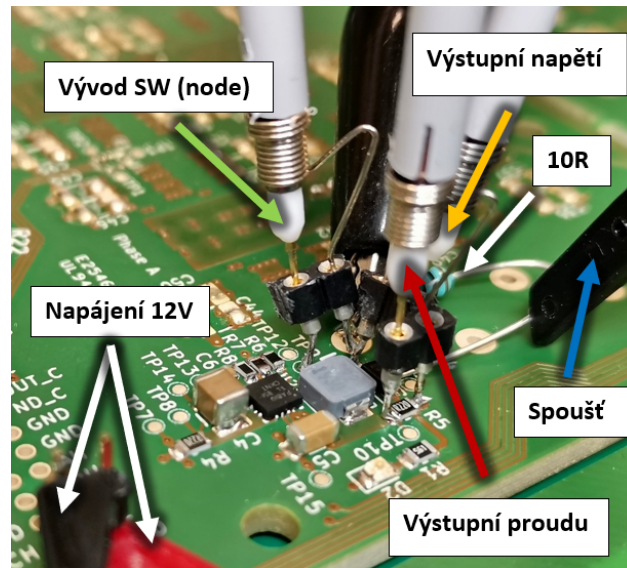
Prvním krokem při oživování měniče jako celek, bylo oživení synchronního snižujícího měniče, který snižuje napětí z 12 V poskytované řízením na 5 V, které je vhodné pro buzení tranzistorů GaN.

Při oživování byl snižující měnič napájený z malého regulovatelného laboratorního zdroje s proudovým omezením. Proudové omezení bylo nastaveno na 20 mA a vstupní napětí se pozvolna zvedalo. Při dosažení nastaveného výstupního napětí cca 5 V, se již při dalším zvyšování vstupního napětí, výstup nezvyšoval. Odběr ze zdroje při 12 V byl 2 mA, se zatížením výstupu pouze odběrem indikační diody. Po statické stránce měnič fungoval dle očekávání.

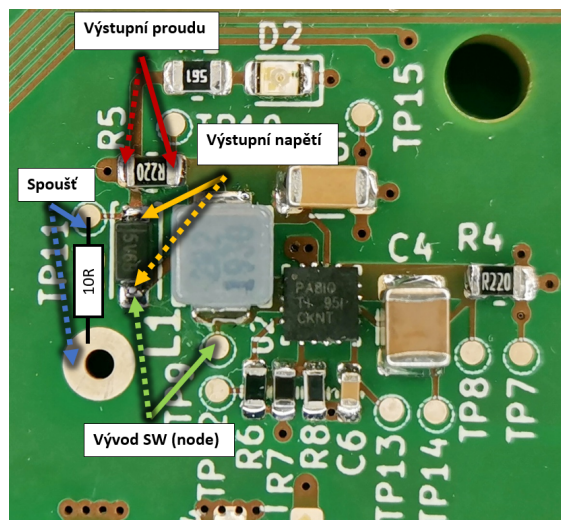
Dalším krokem byla kontrola dynamických vlastností, přesněji odezva na jednotkový skok na výstupu. Jako zátěž zde byl použitý rezistor s hodnotou 10  $\Omega$ . Při výstupním napětí 5 V byl tak měnič zatížen proudem cca 0,5 A, což je polovina maximálního dovoleného trvalého zatížení. Jelikož se neočekává, že by odběr budičů byl větší jak 100 mA, je testování zatížením 0,5 A dostatečné. Na obrázcích 8.1 a 8.2



můžeme vidět místa měření signálů (čárkované šipky značí "zemnění" jednotlivých sond).



Obr. 8.1: Měření na pomocném měnič

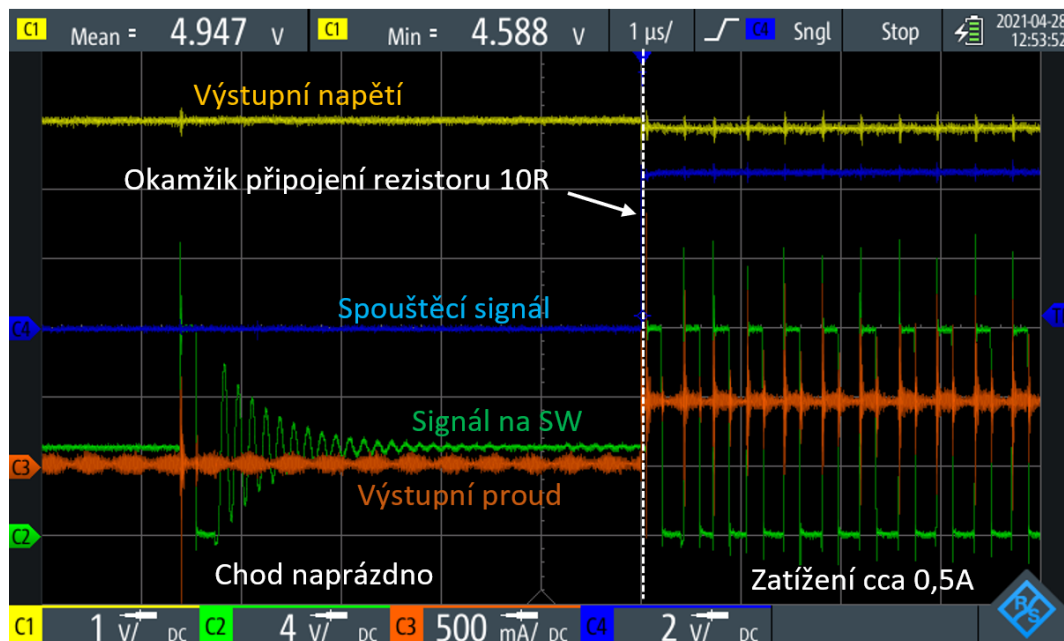


Obr. 8.2: Detail míst měření signálů

Sledovanými signály na měnič byly výstupní napětí (žlutě), napětí na výstupu tranzistorové větve (zeleně), výstupní proud (červeně) a poslední signál (modře) sloužil jako spouštěč (trigger). Naměřený průběh můžeme vidět na obrázku 8.3. Můžeme si všimnout, že obrázek je rozdělen do dvou částí. První část je chod naprázdno (nejedná se úplně o chod naprázdno, jelikož výstup je zatížený indikační

LED) a druhá chod se zatížením 0,5 A. Oblasti jsou od sebe odděleny okamžikem připojení rezistoru 10R. V první části si můžeme všimnout, že výstupní napětí je konstantní o hodnotě 5 V. Proud je zde prakticky nulový a střída spínání výkonového stupně integrovaného obvodu je nízká. Můžeme zde vidět rezonanční zákmity při vypnutí výkonového stupně. Frekvence těchto kmitů je 7,06 MHz, což je podstatně více než rezonanční frekvence výstupního LC filtru, která činí 22,9 kHz (nehrozí rozkmitání). V druhé oblasti můžeme vidět nárůst proudu a střídá spínání (frekvence spínání cca 2,94 MHz). Zde je patrný pokles napětí, který je způsoben měřením výstupního napětí až za bočnickem. Při měření výstupního napětí přímo na výstupním kondenzátoru *C5* se tento pokles neuplatní.

Po dynamické stránce se pomocný měnič chová dle předpokladů a je možné jej prohlásit za funkční.



Obr. 8.3: Průběh signálu na pomocném měniči při skokovém zatížení

## 8.3 Oživení hlavní části měniče

### 8.3.1 Eklektická kontrola osazení tranzistorů

Před osazením zbylých součástek měniče (součástky budiče, pomocného měniče a blokujícími kondenzátory) bylo nezbytné provést elektrickou kontrolu správného osazení tranzistorů. Kontrola se prováděla měřením odporu mezi *gate - drain*, *gate - source*, *drain - source* a měřením vstupní kapacity hradel tranzistorů. Prvně byla

měřena kapacita hradel tranzistorů, která měla odhalit, zda jsou hradla nakontak-  
tována k DPS. U všech tranzistorů se podařilo naměřit kapacitu přibližně 2,2 nF,  
což je hodnota totožná s technickou dokumentací. Následně se provádělo měření od-  
poru. Odpor mezi *drain* - *source* byl u všech tranzistorů ve stovkách  $k\Omega$ . Odpory  
mezi *gate* - *source* byly u všech tranzistorů také dostatečně vysoké (desítky  $M\Omega$ ). Při  
měření odporu mezi *gate* - *drain* se zjistilo, že tranzistor Q18 má pouze stovky  $\Omega$ ,  
což poukazovalo na proražené hradlo a tranzistor musel být dodatečně vyměněn.  
Zbylé tranzistory již byly v pořádku.

Po měření kapacit a odporů se ještě provedla kontrola zvýšeným napětím (*Hipot test*),  
kdy se na napájení ("meziobvod") připojil malý laboratorní zdroj s proudov-  
ým omezením nastavením na 1 mA. Napájecí napětí se zvyšovalo až na hodnotu  
60 V. Jelikož tranzistory nebyly osazeny na 100 % přesně, napětí se nezvedalo až  
na nominální závěrné napětí 80 V, aby nedošlo k jejich poškození. Tranzistory měly  
během zkoušky spojené hradlo se *source* přes 10  $k\Omega$  (jako prevence proti samovol-  
nému otevření). Během zkoušky byl proud prakticky nulový a zkouška neodhalila  
žádné selhání. Následně byla deska osazena zbylými komponenty.

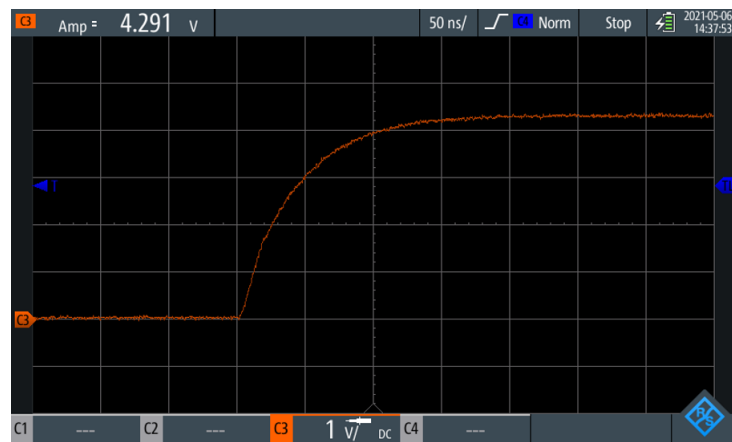
### 8.3.2 Kontrola buzení tranzistorů

Kontrola buzení se prováděla ve stavu naprázdno bez napájení výkonové části. Napá-  
jení budičů bylo nejprve realizováno z laboratorního zdroje s proudovým omezením  
(pomocný měnič byl přemostěn). Řízení bylo nastaveno na kontinuální generování  
trojfázové sinusové PWM se spínací frekvencí 60 kHz s téměř 50 % střídou (tranzis-  
tory pracovaly v komplementárním modu se stejnou dobou sepnutí). Doba nečinnosti  
(*deadtime*) byla nastavena na 250 ns.

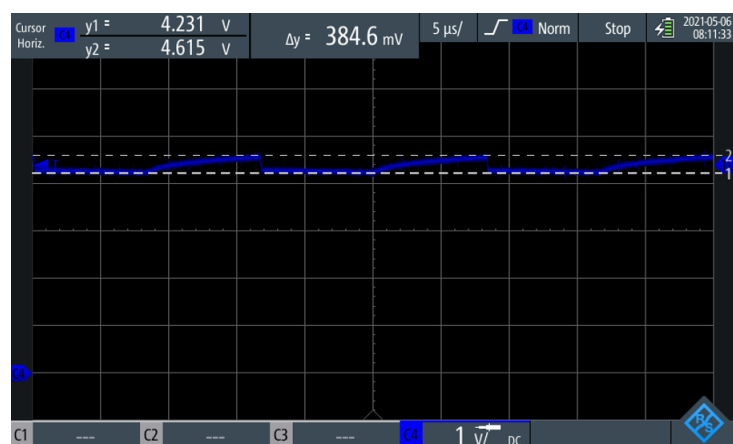


Obr. 8.4: Průběh zapínacího proudu na hradle horního tranzistoru Q11

Následně se pomocí osciloskopu měřily proudy přes hradlové odpory a napěťové průběhy na hradlech. Z těchto průběhů bylo patrné, že jsou hradla všech tranzistorů správně nakontaktovaná na DPS a jsou i správně buzena.



Obr. 8.5: Průběh napětí  $U_{GS}$  na horním tranzistoru Q11 bez napájení měniče



Obr. 8.6: Napěťové zvlnění na *bootstrap* kondenzátoru

### 8.3.3 Měření signálů na tranzistorech při zatížení

Pro ukázkové měření signálů na tranzistorech byla vybrána tranzistorová větev s tranzistory  $Q11$  (horní) a  $Q15$  (spodní). Měření na všech 24 tranzistorech by bylo příliš náročné, ačkoli v praxi by to bylo nezbytné. Jedná se o tranzistory prostřední fáze  $B$  v blízkosti fázových vývodů. Tyto tranzistory mají také jednu z nejdelších budících cest. Proto bylo vyhodnoceno, že se na nich budou nejvíce uplatňovat parazitní jevy.

Měníč byl připojen na výkonový zdroj a na výstup byla připojena zátěž (s parametry uvedenými v tabulce 5.1). Při nastavování řídicího obvodu bylo zjištěno, že v režimu pulzů není možné nastavit spínací frekvenci na víc než 30 kHz (měření se tak provádělo při této frekvenci PWM signálu). Doba trvání pulzu byla nastavena na 50 ms (měníč bude spouštěn pouze po tuto dobu). Budiče byly napájené již z pomocného zdroje na DPS.

Nyní se v malých krocích zvedalo napájecí napětí na zdroje společně s hodnotou výstupního sdruženého napětí. V každém kroku se sledovaly průběhy výstupního proudu a napětí  $U_{GS}$  a  $U_{DS}$  na obou tranzistorech ( $Q11$ ,  $Q15$ ). Při dosažení napájecího napětí 40 V a fázovém proudu 180 A v amplitudě, začaly na hradle horního tranzistoru vznikat nebezpečně vysoké překmity v oblasti Millerova plata. Na základě těchto potenciálně nebezpečných kmitů bylo rozhodnuto že bude vhodné nepřekračovat napájecí napětí 30 V a paralelně k odporům R17, R42 a R67 (schéma zapojení viz. příloha B) přidat ochranné Zenerovy diody (stejný typ jako u spodních tranzistorů). I při sníženém napájecím napětí je však možné dosáhnout žádané hodnoty výstupních proudů. Výstupní napětí pomocného zdroje bylo dodatečně sníženo na hodnotu 4,64 V.

### 8.3.4 Zhodnocení naměřených průběhů

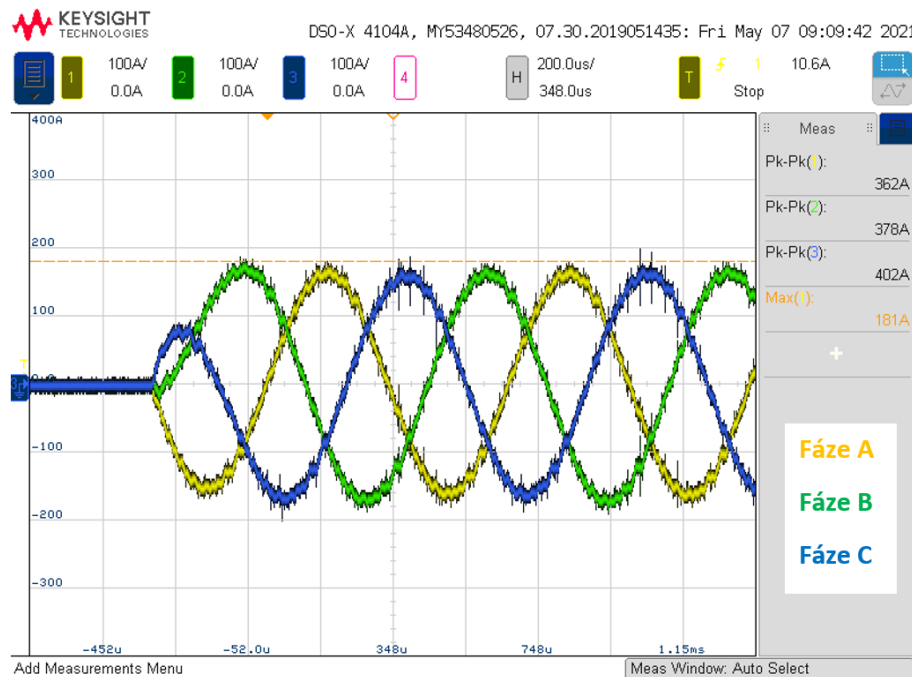
Měření byla prováděna při napájecím napětí 30 V. Detailní záběry pak byly pořízené v okamžiku průtoku špičkové hodnoty fázového proudu (180 A).



Obr. 8.7: Průběhy měřených signálů v jedné periodě fázového proudu

Na obrázku 8.7 můžeme vidět průběh sledovaných signálů během jedné periody fázového proudu. Na průbězích je velice dobře patrná PWM modulace signálu. Signál  $U_{GS,Q11}$  během periody stoupá a klesá. Střední hodnota zvlnění by měla teoreticky být 4,64 V minus úbytek napětí na *bootstrap* diodě. Z naměřeného průběhu je možné zjistit minimální a maximální hodnoty napětí  $U_{GS,Q11}$ . Minimální hodnota je cca 3,9 V a maximum je 5,7 V. Vyšší hodnota než je napájecí napětí budiče, je důsledkem poklesu napětí na pinu *HS* na zápornou hodnotu v době *deadtime*, kdy vede "nulová dioda" spodního tranzistoru Q15<sup>1</sup>. Pokles napětí  $U_{GS,Q11}$  během sepnutí je způsobený v tomto případě odporem *R52* (viz. B.2), který je připojený mezi hradlo a *source* (k tomuto rezistoru byla přidána ochranná Zenerova dioda, jako prevence proti průrazu hradla). Ačkoli hodnota budičeho napětí se může zdát nízká, dle obrázku 3.3 z technické dokumentace, je 3,9 V pro sepnutí dostatečné, byť ideální by bylo 5 V.

Na obrázku 8.8 můžeme vidět průběhy fázových proudů. Amplituda proudů se pohybuje okolo žádané hodnoty 180 A.



Obr. 8.8: Průběhy fázových proudů

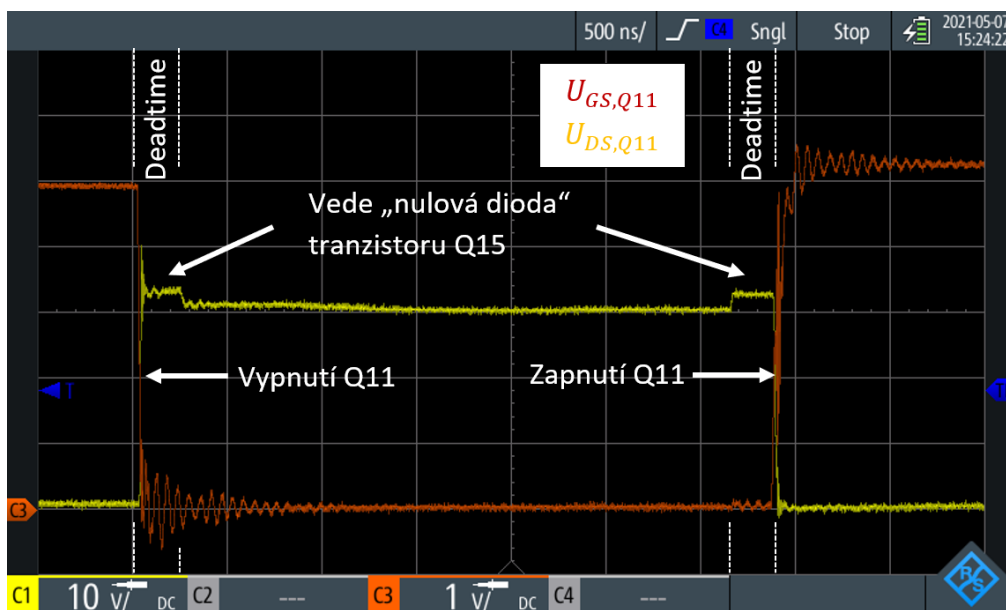
<sup>1</sup>Jak již bylo řečeno, nejedná se přímo o substrátovou diodu (*body diode*) tranzistoru, ale o jakýsi stav reverzní vodivosti při nulovém napětí na hradle. Reverzní vodivost VA charakteristiky má tvar lomené přímky, kdy prahové napětí je cca 1,5 V, což je podstatně více než u MOSFETů. V případě vypínání záporným napětím se prahové reverzní napětí zvýší ještě o toto záporné napětí na hradle.

Nyní se podíváme na detailní závěry při zapínání a vypínání tranzistorů  $Q11$  a  $Q15$ . Na obrázcích 8.9 a 8.10 můžeme vidět záběr vypnutí a zapnutí zmíněných tranzistorů. Na obou obrázcích jsou dobře patrné doby *deadtime*, kdy vede nulová dioda druhého tranzistoru ve větvi.

Na obrázcích 8.11 a 8.12 můžeme vidět detailní průběh napětí  $U_{DS}$  a  $U_{GS}$  při zapnutí tranzistoru  $Q11$  resp.  $Q15$ . V průběhu zapnutí tranzistoru  $Q11$  (horní) můžeme vidět značné kmitání  $U_{GS}$  v oblasti Millerova plata. Tyto kmity jsou důvod, proč nemohl být měnič napájen jmenovitým napětím 48 V. Amplituda těchto kmitů je totiž silně závislá na napájecím napětí a proudu přes tranzistor. Frekvence kmitů je 200 MHz. Za vznikem těchto rezonančních kmitů v oblasti Mullerova plata, je pravděpodobně zodpovědná kapacita mezi zemí výkonové části a budicími cestami horních tranzistorů (viz. 7.9 kapacita  $C_{HO-GND}$ ). Velkou napětovou strmostí horních budicích cest vůči zemi vzniká souhlasné rušení (zem budiče se "škube" proti zemi výkonové). Odstranění příčiny by bylo možné pouze novým návrhem DPS. Jako eliminace následků (nikoli příčin) může být zpomalení zapínacího děje (zvětšit hodnotu zapínacího odporů), případně použití tlumících RC článků mezi *drainem* a *sourcem*.

Dále zde můžeme pozorovat kmitání v budicí smyčce, které má frekvenci 20 MHz. Potlačení těchto kmitů by bylo možné opět zvětšením zapínacích hradlových odporů. Kmity však nemají nijak závratnou amplitudu a během pár stovek ns odezní. Doba zapnutí tranzistoru je přibližně 40 ns.

Na obrázcích 8.13 a 8.14 můžeme vidět detailní průběh napětí  $U_{DS}$  a  $U_{GS}$  při vypnutí tranzistoru  $Q11$  resp.  $Q15$ . Při vypnutí u obou tranzistorů jsou patrné rezonanční kmity signálu  $U_{DS}$ , které rychle odeznívají. Hodnota překmitu  $U_{DS}$  na horním tranzistoru je asi 11 V a 9 V v případě spodního tranzistoru, což vzhledem k době vypnutí která činí cca 8 ns, je poměrně pozitivní průběh. Méně příznivé jsou průběhy  $U_{GS}$ , kdy po zavření tranzistoru patrně ještě dochází k jeho opětovnému otevírání. Zvýšením hodnoty vypínacího hradlového rezistoru a prodloužením tak doby vypínání, by se dosáhlo příznivějších průběhů (potlačení kmitů). Případně je možné použít tlumící RC články mezi *drain* a *source*.



Obr. 8.9: Zapnutí a vypnutí tranzistoru Q11

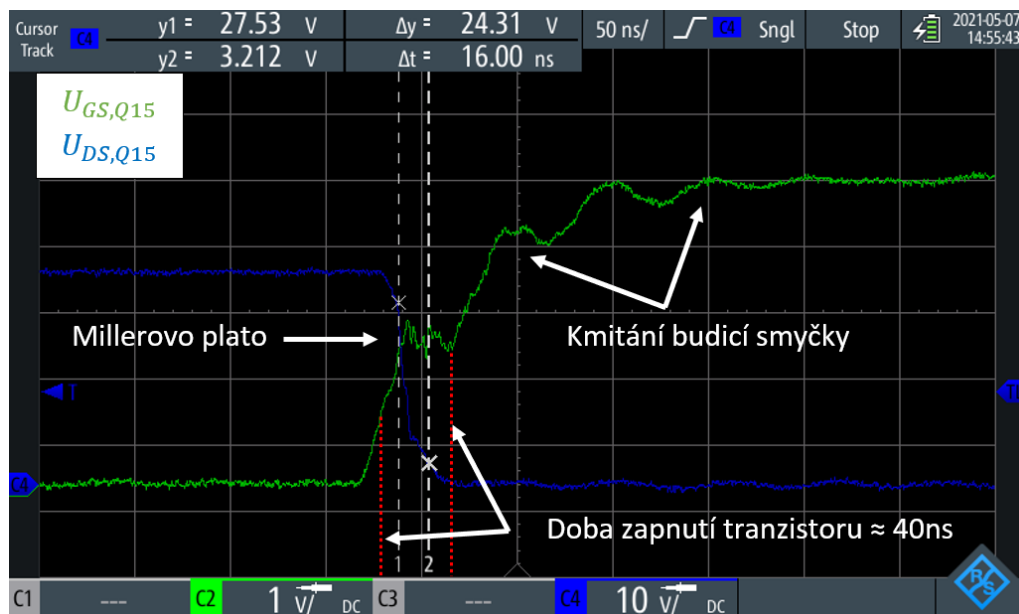


Obr. 8.10: Zapnutí a vypnutí tranzistoru Q15

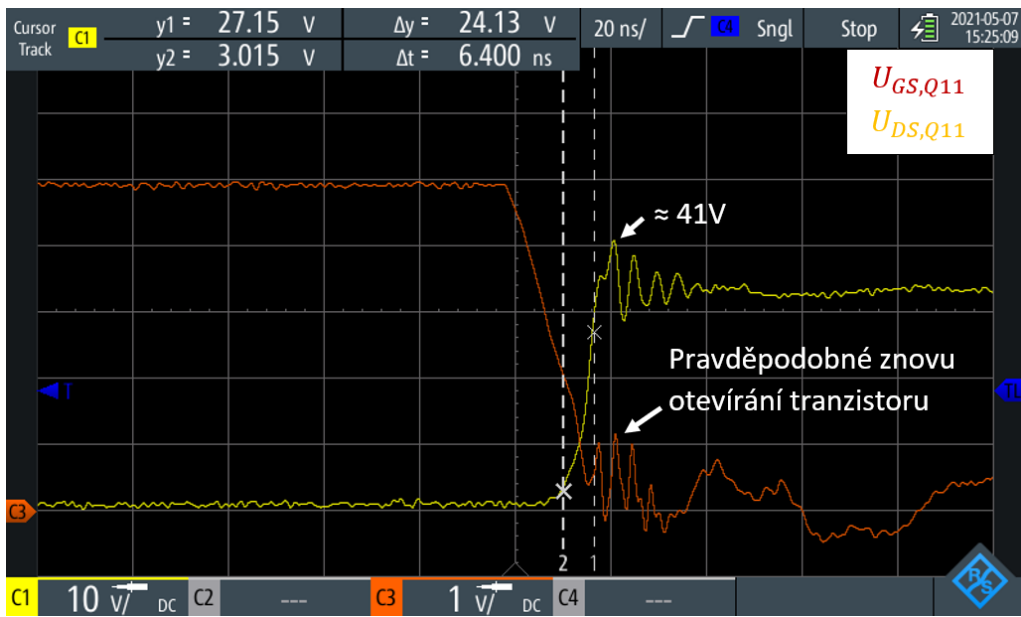




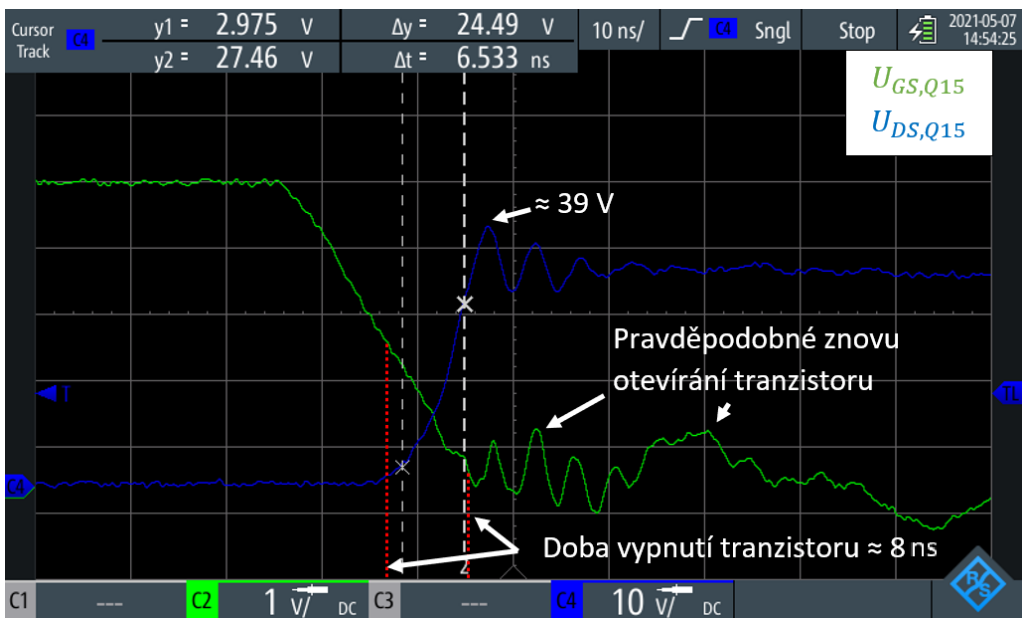
Obr. 8.11: Detail zapnutí tranzistoru Q11



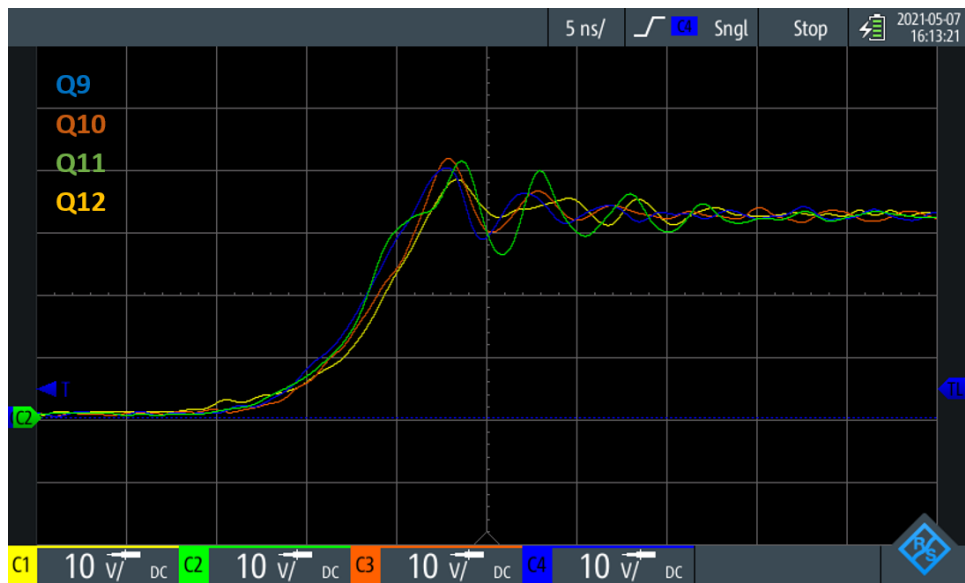
Obr. 8.12: Detail zapnutí tranzistoru Q15



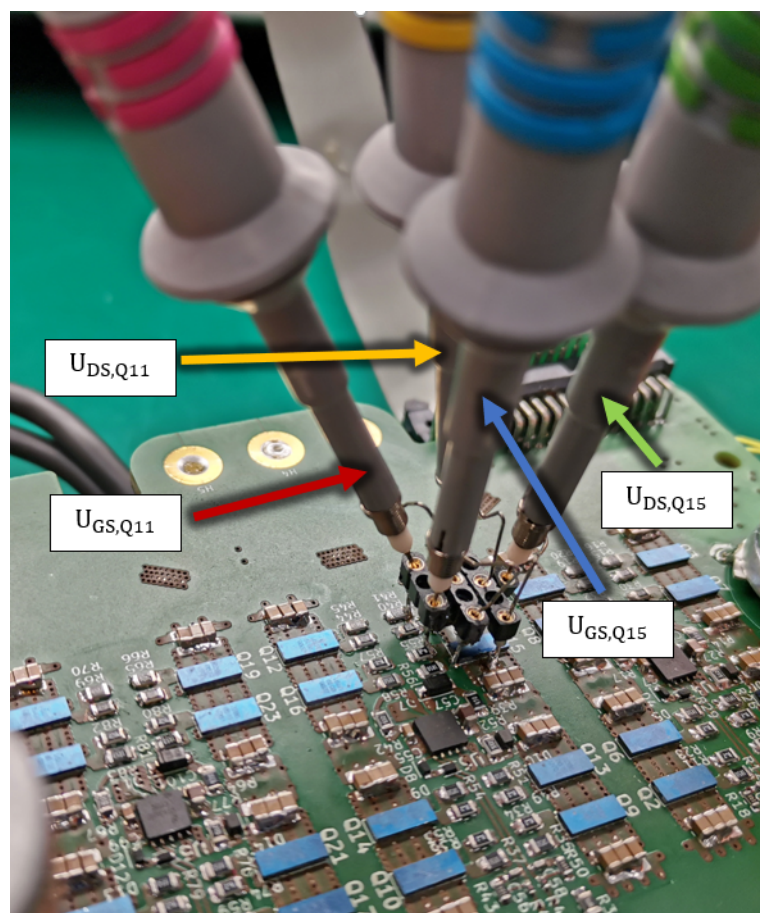
Obr. 8.13: Detail vypnutí tranzistoru Q11



Obr. 8.14: Detail vypnutí tranzistoru Q15



Obr. 8.15: Porovnání  $U_{DS}$  u horních tranzistorů jedné fáze při vypnutí



Obr. 8.16: Způsob měření signálů na tranzistorech

# Závěr

Tato diplomová práce se zabývá návrhem a realizací funkčního vzorku měniče určeného pro elektrický kompresor od společnosti Garrett Advancing Motion. V rámci experimentu byly použity moderní tranzistory na bázi nitridu gália. Tranzistory na bázi nitridu gália (GaN) nabízejí krátké spínací časy, což se projeví na snížení přepínacích ztrát, které mohou být, vzhledem k tranzistorům MOSFET (o stejných parametrech), několikanásobně nižší.

Teoretická část práce se zabývá významem užití elektrického kompresoru u hybridních automobilů, základními vlastnostmi a řízením tranzistorů GaN, včetně parazitních jevů způsobených vysokou strmostí napětí a proudů. Dále je jedna kapitola věnována teorii návrhu plošného spoje s ohledem na minimalizaci indukčnosti výkonové a budičiny smyčky.

Praktická část se věnuje volbě a počtu tranzistorů, návrhu budiče a pomocného napětového managementu. Jsou zde zmíněny požadavky na měnič i způsob jeho testování. Ačkoli se práce přímo nezaobírá problematikou chlazením tranzistorů, byl zde způsob chlazení okrajově zmíněn. Součástí je i orientační výpočet ztrát na tranzistorech v daném pracovním bodě. Dále se praktická část věnuje designu DPS a vhodnému umístění součástek. V závěru praktické části byla provedena sada měření na zhotoveném měniči.

Vývoj obdobných měničů může v praxi trvat i několik let, proto není možné, aby výstupem této práce byl plně funkční a odladěný prototyp, který by byl schopen nahradit současně používaný měnič v jednotce. Jedná se pouze o funkční vzorek měniče s tranzistory GaN, který má ověřit schopnost přenášet proudy o vysoké hodnotě. V dalších fázích vývoje, které již nebudou součástí této diplomové práce, se bude řešit problematika chlazení a elektromagnetické kompatibility.

## Zhodnocení dosazených výsledků

Navržený měnič prokázal funkčnost přenášet žádaný fázový proud, byť při sníženém napájecím napětí (napájecí napětí 30 V místo žádaných 48 V). Důvodem, provozu měniče při sníženém vstupním napětí, byla obava o proražení hradel horních tranzistorů rezonančními kmity v oblasti Millerova plata, což je pravděpodobně důsledek parazitní kapacity DPS mezi výkonovou zemí a cestami buzení horních tranzistorů (vznik souhlasného rušení). Odstranění příčiny by žádalo design nového DPS. Do jisté míry by bylo možné kmitání v oblasti Millerova plata omezit rychlostí přeběhu (zvýšením zapínacích hradlových odporů - nevhodné vzhledem k přepínacím ztrátám), či tlumícími RC články připojených paralelně k tranzistorům. Při vypínání tranzistorů dochází na hradle spodních i horních tranzistorů ke kmitání, kterému by

se teoreticky, prodloužením vypínací doby, či opět RC článkem připojeným paralelně k tranzistorů, dalo zabránit (nebo alespoň jej omezit).

Měnič byl zatížený po dobu 350 ms výkonem 2,6 kW, bez chlazení tranzistorů. Přepínací ztráty byly při frekvenci spínání  $f_{PWM}$  30 kHz, napájecím napětí 30 V a fázovém proudu 180 A v amplitudě, cca 24 W, při zmíněném výstupním výkonu. Velikost přepínacích ztrát byla určena na základě měření celkové účinnosti měniče pro tři různé hodnoty  $f_{PWM}$  (10, 20, 30 kHz). Přepínací ztráty jsou však spekulativní, vzhledem k citlivosti použitého měřícího přístroje.

Vzhledem k nedostatku času, který byl způsoben neprofesionalitou firmy pověřenou osazením tranzistorů, se práce opozdily oproti původnímu plánu o 3-4 týdny. Z tohoto důvodu tak nebylo možné v rámci vyměřeného času provést dodatečné ladění měniče a následné měření s jednotkou elektrického kompresoru.

Obecně užití tranzistorů GaN v měničích určených pro elektrické kompresory napájené ze sítě 48 V, je možné. Jejich význam bude však větší až vzroste hladina napájecí sítě. Nízká proudová zatížitelnost dostupných tranzistorů GaN vyžaduje k dosažení potřebného výkonu paralelní řazení více tranzistorů (složitá realizace a optimalizace DPS). Pro komerční užití se současně tranzistory GaN příliš nehodí, což je způsobeno především ekonomickým aspektem (vyšší pořizovací náklady v porovnání s křemíkovými tranzistory MOSFET). Tranzistory GaN však mají velký potenciál a s postupem času je pravděpodobné, že se začnou uplatňovat v mnoha aplikacích a není vyloučené, že tím může být i *E-boosting*.

# Literatura

- [1] *Borg Warner: History* [online]. [cit. 2020-10-31]. Dostupné z: <<http://www.turbos.bwauto.com/en/products/turbochargerHistory.aspx>>
- [2] *Co je atmosférický motor a proč u nových aut skoro vymizel? Zpětné zrcátko* [online]. 2019 [cit. 2020-10-25]. Dostupné z: <<https://vezpetnemzrcatku.cz/co-je-atmosfericky-motor-a-proc-u-novych-aut-skoro-vymizel/>>
- [3] *What is a Turbo Engine and How Does It Work?* Holts auto [online]. Holt Lloyd International Limited, 2017 [cit. 2020-10-25]. Dostupné z: <<https://www.holtsauto.com/redex/news/what-is-a-turbo-engine-and-how-does-it-work/>>
- [4] *Downsizing*. Auto blogger [online]. Praha-západ: Nad úvozy 304, 252 25 Zbuzany, 2020 [cit. 2020-10-25]. Dostupné z: <<http://www.autoblogger.cz/lexikon/downsizing-2/>>
- [5] *Emise CO<sub>2</sub> z aut: fakta a čísla (infografika)*. Evropský parlament [online]. 2019 [cit. 2020-10-25]. Dostupné z: <<https://www.europarl.europa.eu/news/cs/headlines/society/20190313ST031218/emise-co2-z-aut-fakta-a-cisla-infografika/>>
- [6] *Skleníkové plyny: emise podle zemí a odvětví (infografika)*. Evropský parlament [online]. 2018 [cit. 2020-10-25]. Dostupné z: <<https://www.europarl.europa.eu/news/cs/headlines/society/20180301ST098928/sklenikove-plyny-emise-podle-zemi-a-odvetvi-infografika/>>
- [7] *How a Turbo System Works* [online]. [cit. 2020-10-30]. Dostupné z: <<https://thecraftychemist.tumblr.com/post/60928536051/how-a-turbo-system-works-engine-power-is>>
- [8] *Explainthat stuff!: How turbochargers work*. [online]. Chris Woodford, 2020 [cit. 2020-10-30]. Dostupné z: <<https://www.explainthatstuff.com/how-turbochargers-work.html>>
- [9] *Pro Car Mechanics: Differences Between Superchargers And Turbochargers* [online]. 2018 [cit. 2020-10-31]. Dostupné z: <<https://procarmechanics.com/differences-between-superchargers-and-turbochargers/>>
- [10] *Kraftwerk-shop: Whipple Supercharger Kit RAM 5.7 2019+* [online]. [cit. 2021-03-27]. Dostupné z: <<https://www.kraftwerk-shop.cc/Whipple-Supercharger-Kit-RAM-57-2019>>

- [11] MIKE, Stoller. *Garrett Advancing Motion: Garrett To Launch Industry's First Electric Turbo* [online]. 2019 [cit. 2020-11-01]. Dostupné z: <<https://www.garrettmotion.com/electric-hybrid/48v-electric-compressor/>>
- [12] *Borg Warner: E-Booster* [online]. [cit. 2020-11-01]. <Dostupné z: <https://www.borgwarner.com/technologies/electric-boosting-technologies>>
- [13] *Avnet: The shift to 48V in automotive systems: What you need to know. Avnet* [online]. 2019 [cit. 2020-11-02]. Dostupné z: <<https://www.avnet.com/wps/portal/abacus/resources/article/the-shift-to-48v-in-automotive-systems/>>
- [14] *Messe Berlin: The advantages of 48-volt vehicle electronics* [online]. 2019 [cit. 2020-11-02]. Dostupné z: <<https://www.mes-insights.com/the-advantages-of-48-volt-vehicle-electronics-a-867979/>>
- [15] *Application Note: Design Considerations of Paralleled GaN HEMTs. GaN systems* [online]. 2020 [cit. 2020-12-17]. Dostupné z: <[https://gansystems.com/wp-content/uploads/2020/09/GN004-Design-Considerations-of-Paralleled-GaN-HEMTs\\_200910.pdf/](https://gansystems.com/wp-content/uploads/2020/09/GN004-Design-Considerations-of-Paralleled-GaN-HEMTs_200910.pdf/)>
- [16] *LIDOW, Alex, Johan STRYDOM, Michael DE ROOIJ a David REUSCH. GaN transistors for efficient power conversion.* 2015. United Kingdom: John Wiley, 2015. ISBN 978-1-118-84476-2.
- [17] *Texas Instruments: Bootstrap Circuitry Selection for Half-Bridge Configurations* [online]. 2018 [cit. 2021-04-04]. Dostupné z: <[https://www.ti.com/lit/an/slua887/slua887.pdf?ts=1617530474527&ref\\_url=https%253A%252F%252Fwww.google.com%252F](https://www.ti.com/lit/an/slua887/slua887.pdf?ts=1617530474527&ref_url=https%253A%252F%252Fwww.google.com%252F)>
- [18] *External Gate Resistor Design Guide for Gate Drivers* [online]. Dallas, Texas: Texas Instruments Incorporated, 2020 [cit. 2020-12-27]. Dostupné z: <[https://www.ti.com/lit/an/s11a385a/s11a385a.pdf?ts=1609041212852&ref\\_url=https%253A%252F%252Fwww.google.com%252F](https://www.ti.com/lit/an/s11a385a/s11a385a.pdf?ts=1609041212852&ref_url=https%253A%252F%252Fwww.google.com%252F)>
- [19] *Gallium Nitride (GaN) Technology Overview* [online]. 2012 [cit. 2020-12-27]. Dostupné z: <<https://epc-co.com/epc/Portals/0/epc/documents/papers/gallium%20nitride%20gan%20technology%20overview.pdf>>
- [20] *LM5113-Q1- Datasheet. Texas Instruments* [online]. Dallas, Texas: Texas Instruments, 2018 [cit. 2020-12-29]. Dostupné z: <<https://www.ti.com/lit/ds/symlink/lm5113-q1.pdf?ts=1608988432905>>

- [21] *GaN Systems Inc.: Design with GaN Enhancement mode HEMT* [online]. 2018 [cit. 2021-04-10]. Dostupné z: <[https://gansystems.com/wp-content/uploads/2018/04/GN001-Design\\_with\\_GaN\\_EHEMT\\_180412.pdf](https://gansystems.com/wp-content/uploads/2018/04/GN001-Design_with_GaN_EHEMT_180412.pdf)>
- [22] *TPS6215xA-Q1 - Datasheet. Texas Instruments* [online]. Dallas, Texas: Texas Instruments, 2020 [cit. 2020-12-29]. Dostupné z: <[https://www.ti.com/lit/ds/slvsc3d/slvsc3d.pdf?ts=1609175541819&ref\\_url=https%253A%252F%252Fwww.google.com%252F](https://www.ti.com/lit/ds/slvsc3d/slvsc3d.pdf?ts=1609175541819&ref_url=https%253A%252F%252Fwww.google.com%252F)>
- [23] *EPC2206 - Datasheet. Efficient Power Conversion (EPC)* [online]. Efficient Power Conversion Corporation (, 2020 [cit. 2020-12-29]. Dostupné z: <[https://epc-co.com/epc/Portals/0/epc/documents/datasheets/epc2206\\_datasheet.pdf](https://epc-co.com/epc/Portals/0/epc/documents/datasheets/epc2206_datasheet.pdf)>
- [24] *PATOČKA, Miroslav. Vybrané statě z výkonové elektroniky: Sv. I. Tepelné jevy a činný výkon.* [elektronické skriptum]. Brno: VUT, FEKT, 2005.
- [25] *Garrett Advancing Motion: Electric Compressor Hybrid Vehicles* [online]. [cit. 2021-04-10]. <Dostupné z: <https://www.garrettmotion.com/electric-hybrid/48v-electric-compressor/>>
- [26] *Isola: IS400, IS420, PCL370HR* [online]. [cit. 2021-03-26]. <Dostupné z: <http://www.jamiel.cz/files/products/cci/IS400.pdf>>
- [27] *Gatema - Technické informace: Konstrukční pravidla - vrtání a prokovy* [online]. 1.2021n. l. [cit. 2021-03-26]. Dostupné z: <<https://www.gatemapcb.cz/technicke-informace>>
- [28] *PETERSON, Zachariah. Altium PCB design: Using an IPC-2221 Calculator for High Voltage Design* [online]. 2020 [cit. 2021-03-26]. Dostupné z: <<https://resources.altium.com/p/using-an-ipc-2221-calculator-for-high-voltage-design>>



# Seznam symbolů a zkratek

## Zkratky

---

<b>AlGaN</b>	Chemická značka nitridu gália hliníku
<b>AlN</b>	Chemická značka nitridu hliníku
<b>BT</b>	Bipolární tranzistor
<b>HB</b>	Vývod <i>driveru</i> připojený na kladný terminál bootstrap kondenzátoru
<b>HOH</b>	Vývod <i>driveru</i> určený k zapínání horního tranzistoru v půl mostě
<b>HOL</b>	Vývod <i>driveru</i> určený k vypínání horního tranzistoru v půl mostě
<b>HS</b>	Vývod <i>driveru</i> připojený na výstup půl mostu
<b>LOH</b>	Vývod <i>driveru</i> určený k zapínání spodního tranzistoru v půl mostě
<b>LOL</b>	Vývod <i>driveru</i> určený k vypínání spodního tranzistoru v půl mostě
<b>CO<sub>2</sub></b>	Chemická značka oxidu uhličitého
<b>CSI</b>	Společná indukčnost budicí a výkonové smyčky - common serial inductance
<b>DPS</b>	Deska plošných spojů
<b>e-GaN</b>	Tranzistor GaN s obohaceným hradlem - Enhancement mode GaN
<b>EPC</b>	Výrobce tranzistorů GaN - Efficient Power Conversion Corporation
<b>ESL</b>	Sériová parazitní indukčnost - Equivalent serial inductance
<b>ESR</b>	Sériový parazitní odpor - Equivalent serial resistance
<b>EU</b>	Evropská unie
<b>GaN</b>	Chemická značka nitridu gália / tranzistor na bázi nitridu gália
<b>HEMT</b>	Tranzistory s vysokou pohyblivostí elektronů - High electron mobility transistor
<b>LGA</b>	Uspořádání vývodů z pouzdra součástky - Land grid array
<b>MOSFET</b>	Polem říditelný tranzistor - Metal oxide semiconductor field effect transistor

<b>PMSM</b>	Synchronní motor s permanentními magnety - Permanent magnet synchronous motor
<b>PQFN</b>	Speciální pouzdro MOSFET resp. GaN tranzistorů na vyšší napětí - Power Quad Flat No lead
<b>PWM</b>	Pulzní šířková modulace - Pulse width modulation
<b>Si</b>	Chemická značka křemíku
<b>WLCSP</b>	Typ pouzdra součástky - Wafer level chip-scale package

## Symboly

---

$C_{blokující}$	Kapacita blokujícího kondenzátoru <i>driveru</i>
$C_{Boot}$	Bootstrap kapacita
$C_{bootstrap}$	Kapacita bootstrap kondenzátoru
$C_G$	Kapacita čtyř hradel tranzistoru EPC2206
$C_{GD}$	Parazitní kapacita tranzistoru mezi hradlem a drainem
$C_{GS}$	Parazitní kapacita tranzistoru mezi hradlem a sourcem
$C_{ISS}$	Vstupní kapacita hradla tranzistoru
$\cos\varphi$	Účinník
$C_{OSS}$	Výstupní kapacita unipolární tranzistoru
$d$	Šířka smyčky
$D_{Boot}$	Dioda pro nabíjení bootstrap kapacity
$E_g$	Šířka zakázaného pásma
$E_{krit.}$	Kritická intenzita elektrického pole
$f$	Frekvence proudu zátěží
$f_{pwm}$	Spínací frekvence tranzistorů
$f_r$	Frekvence rezonančních kmitů na hradle
$f_{sw}$	Spínací frekvence pomocného zdroje

$h$	Vzdálenost stran smyčky
$I_{Amp}$	Amplituda fázového proudu
$I_{DS}$	Proud unipolárního tranzistoru
$I_{DS,max}$	Maximální proud unipolárního tranzistoru
$I_{L(max)}$	Maximální špičková hodnota proudu tlumivkou
$I_{out.p.}$	Výstupní proud pomocného měniče
$i(t)$	Okamžitá hodnota proudu
$l$	Délka smyčky
$L$	Indukčnost tlumivky
$L_{A-B}$	Indukčnost smyčky
$L_G$	Indukčnost v budicí smyčce
$l_{max}$	Maximální vzdálenost pouzdra tranzistoru od chladiče
$M_{pwm}$	Modulační činitel
$N_D$	Počet elektronů v oblasti
$P_{max,real.}$	Reálně dosažitelný výkon na dané zátěži
$P_{max,teor.}$	Maximální dosažitelný výkon na zátěži
$P_{shunt}$	Ztrátový výkon na bočníku
$p(t)$	Okamžitá hodnota výkonu
$P_T$	Celkové maximální ztráty na tranzistory
$q$	Náboje elektronu
$Q$	Činitel jakosti rezonančního obvodu v budicí smyčce
$Q_G$	Náboj tranzistoru EPC2205
$Q_{GD}$	Náboj mezi hradlem a drainem
$Q_{GS}$	Náboj na hradle unipolárního tranzistoru
$Q_{RR}$	Reverzní náboj přechodu PN parazitní diody unipolárního tranzistoru

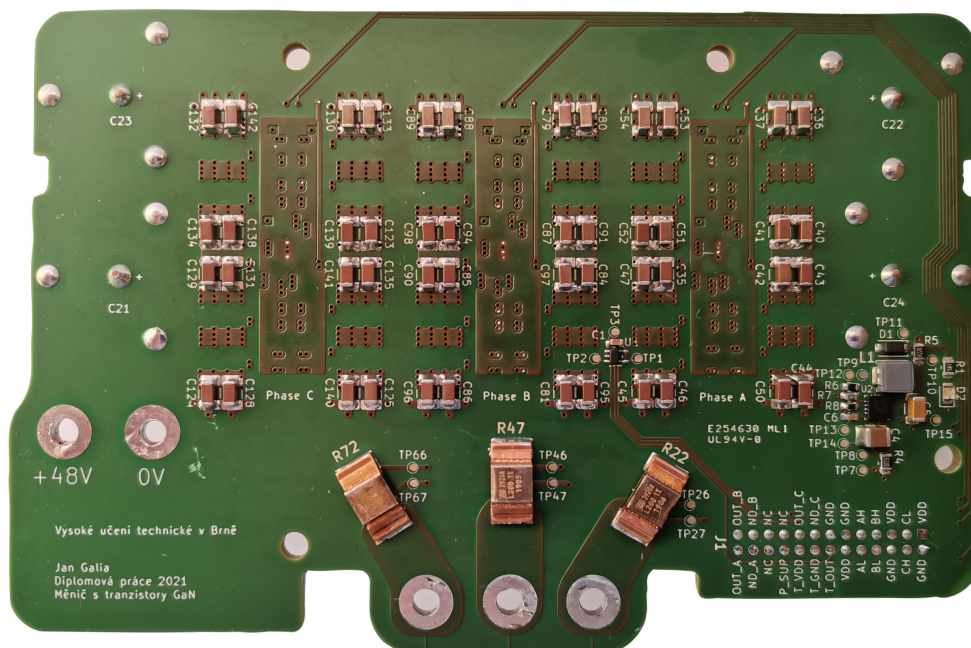
$R_{DS(on)}$	Odpor kanálu tranzistoru v sepnutém stavu
$R_G$	Brzdný odpor hradla
$R_{G(eq)}$	Ekvivalentní hodnota odporu v budicí smyčce
$R_{G(in)}$	Parazitní odpor hradla
$R_{G(off)}$	Brzdný odpor hradla pro vypínání tranzistoru
$R_{G(on)}$	Brzdný odpor hradla pro zapínání tranzistoru
$R_{shunt}$	Odpor bočníku pro měření fázového proudu
$t_{off}$	Celková doba vypnutí tranzistoru
$t_{off,ch}$	Doba nečinnosti elektrického kompresoru
$P_{př}$	Celkové přepínací ztráty na všech tranzistorech
$P_{př,T}$	Přepínací ztráty na jednom tranzistoru
$P_T$	Celkové ztráty na jednom tranzistoru
$P_{tot}$	Suma celkových ztrát na všech tranzistorech
$P_{ved,T}$	Ztráty vedením na jednom tranzistoru
$P_{ved,tot}$	Celkové ztráty vedením na všech tranzistorech
$P_{ved,vět}$	Ztráty vedením na jedné tranzistorové větvi
$R_{\theta,J-C}$	Tepelný odpor mezi čipem a pouzdrem
$S_T$	Chladicí plocha tranzistoru EPC2206
$T_J$	Maximální doporučená teplota čipu
$t_{on}$	Celková doba zapnutí tranzistoru
$t_{on,ch}$	Doba chodu elektrického kompresoru
$t_{rr}$	Doba náběhu výstupního napětí pomocného měniče
$U_{BUS}$	Napětí v/na meziobvodu/tranzistorových větvích
$U_{BR}$	Prahové napětí lavinového průrazu
$U_{DS(BR)}$	Závěrné napětí tranzistoru

$U_{GS,max}$	Maximální napětí hradla
$U_{GS(TH)}$	Prahové napětí hradla
$U_{GS(TH,r)}$	Prahové napětí hradla v závěrném směru
$U_{in}$	Napájecí napětí měniče
$U_{in.p}$	Vstupní napětí pomocného měniče
$U_{out.p}$	Výstupní napětí pomocného měniče
$U_{PL}$	Mullerovo napětí
$U_s$	Sdružená hodnota fázového napětí
$U_{s,real.}$	Sdružená hodnota fázového napětí na dané zátěži
$u(t)$	Okamžitá hodnota napětí
$U_{DD}$	Napájecí napětí budiče
$w_{drift}$	Šířka vodivého kanálu
$Z$	Impedance zátěže
$\Delta I_{L(max)}$	Maximální hodnota zvlnění proudu tlumivkou
$\epsilon_o$	Permitivita vakua
$\epsilon_r$	Relativní permitivita
$\lambda$	Tepelná vodivost
$\mu_n$	Elektrická vodivost
$\mu_o$	Permeabilita vakua
$\mu_r$	Relativní permeabilita

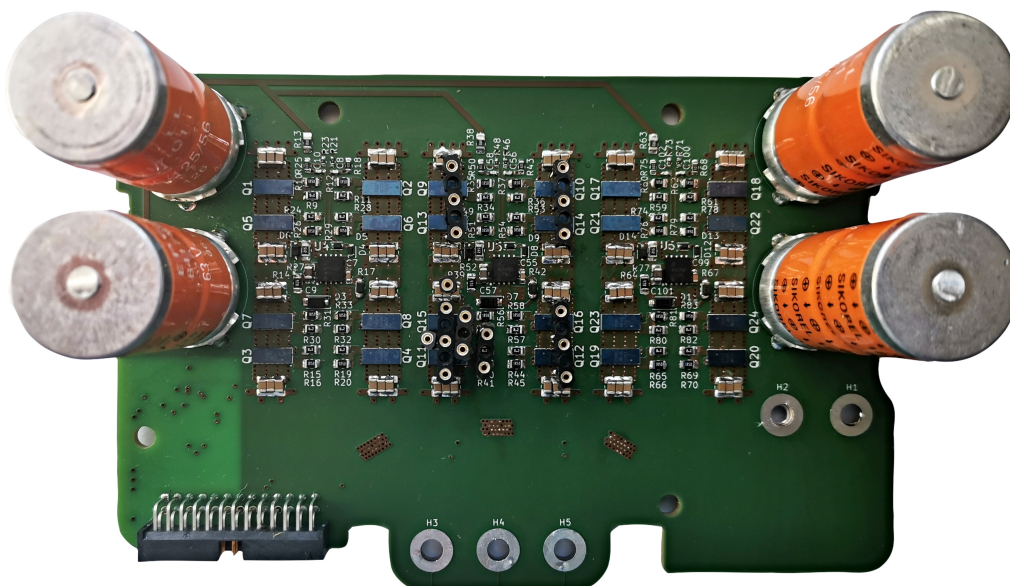
# Seznam příloh

<b>A</b>	<b>Fotografie výsledného měniče</b>	<b>102</b>
<b>B</b>	<b>Schéma zapojení</b>	<b>103</b>
B.1	Detail Fáze A . . . . .	104
B.2	Detail Fáze B . . . . .	105
B.3	Detail Fáze C . . . . .	106
<b>C</b>	<b>Výrobní soubory</b>	<b>107</b>
C.1	Vrchní vrstva . . . . .	108
C.2	První vnitřní vrstva . . . . .	109
C.3	Druhá vnitřní vrstva . . . . .	110
C.4	Třetí vnitřní vrstva . . . . .	111
C.5	Čtvrtá vnitřní vrstva . . . . .	112
C.6	Pátá vnitřní vrstva . . . . .	113
C.7	Šestá vnitřní vrstva . . . . .	114
C.8	Spodní vrstva . . . . .	115
C.9	Potisk vrchní strany . . . . .	116
C.10	Potisk spodní strany . . . . .	117

## A Fotografie výsledného měniče



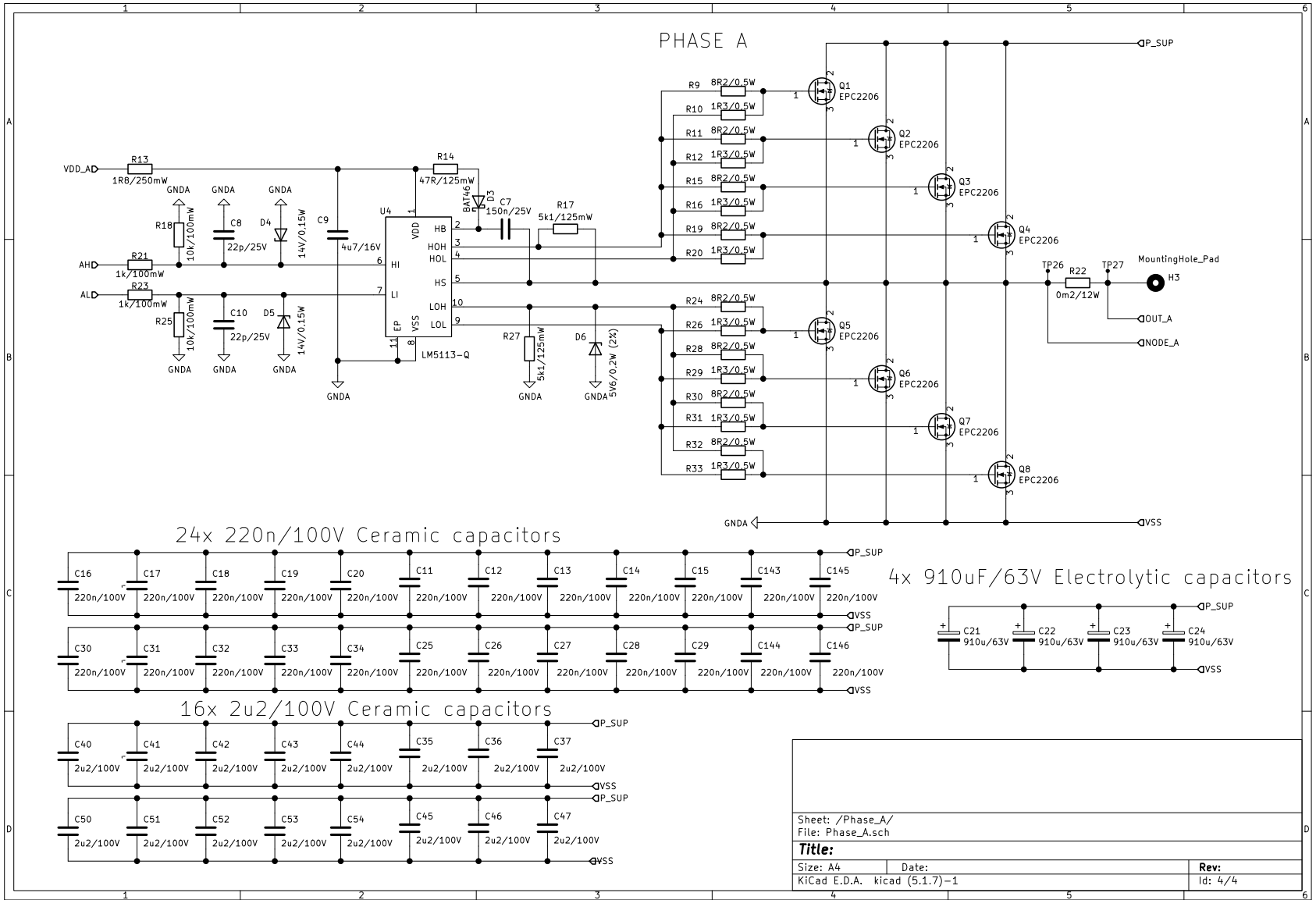
Obr. A.1: Fotografie vrchní strany měniče



Obr. A.2: Fotografie spodní strany měniče včetně úprav pro měření





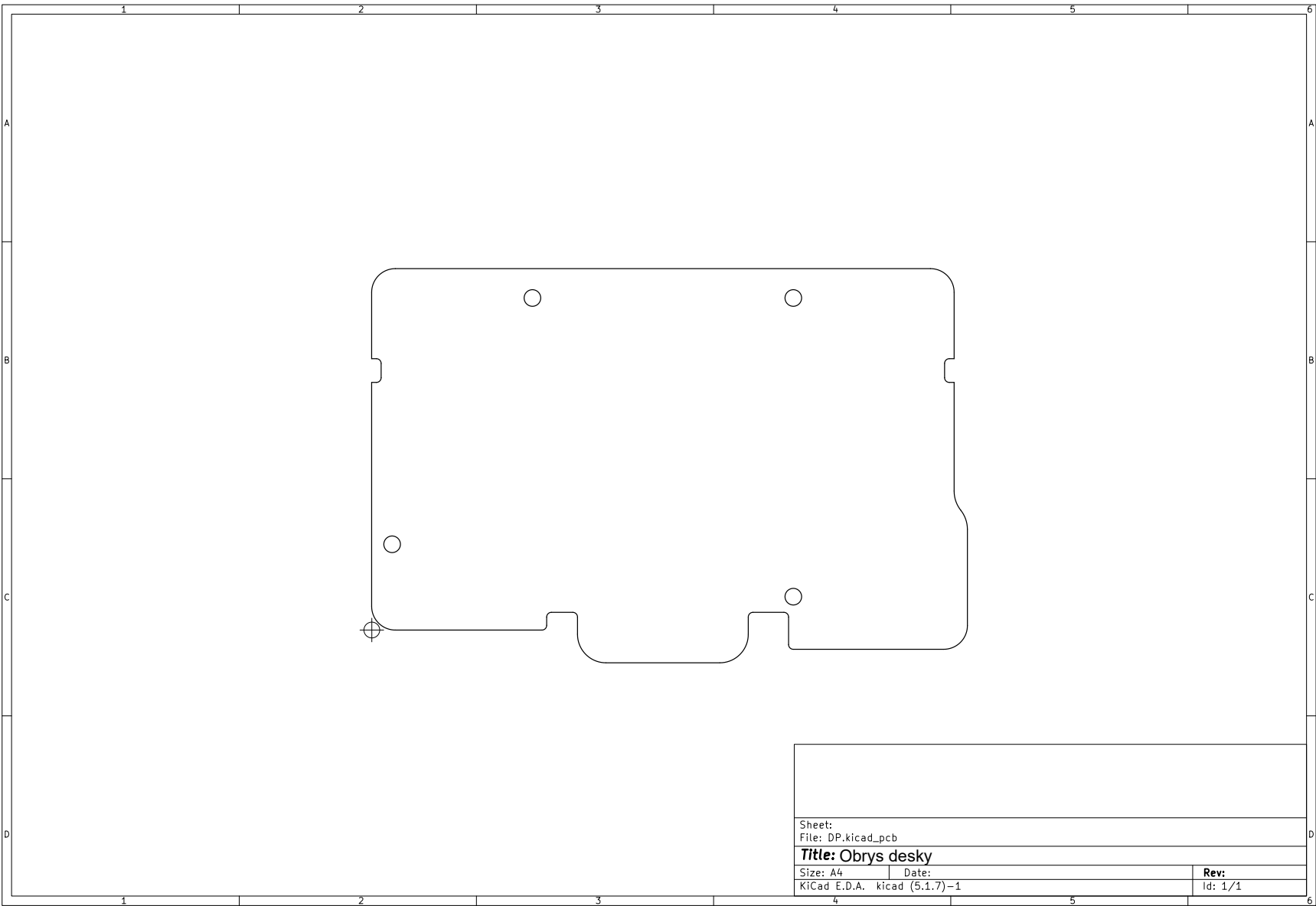


B.1 Detail Faze A

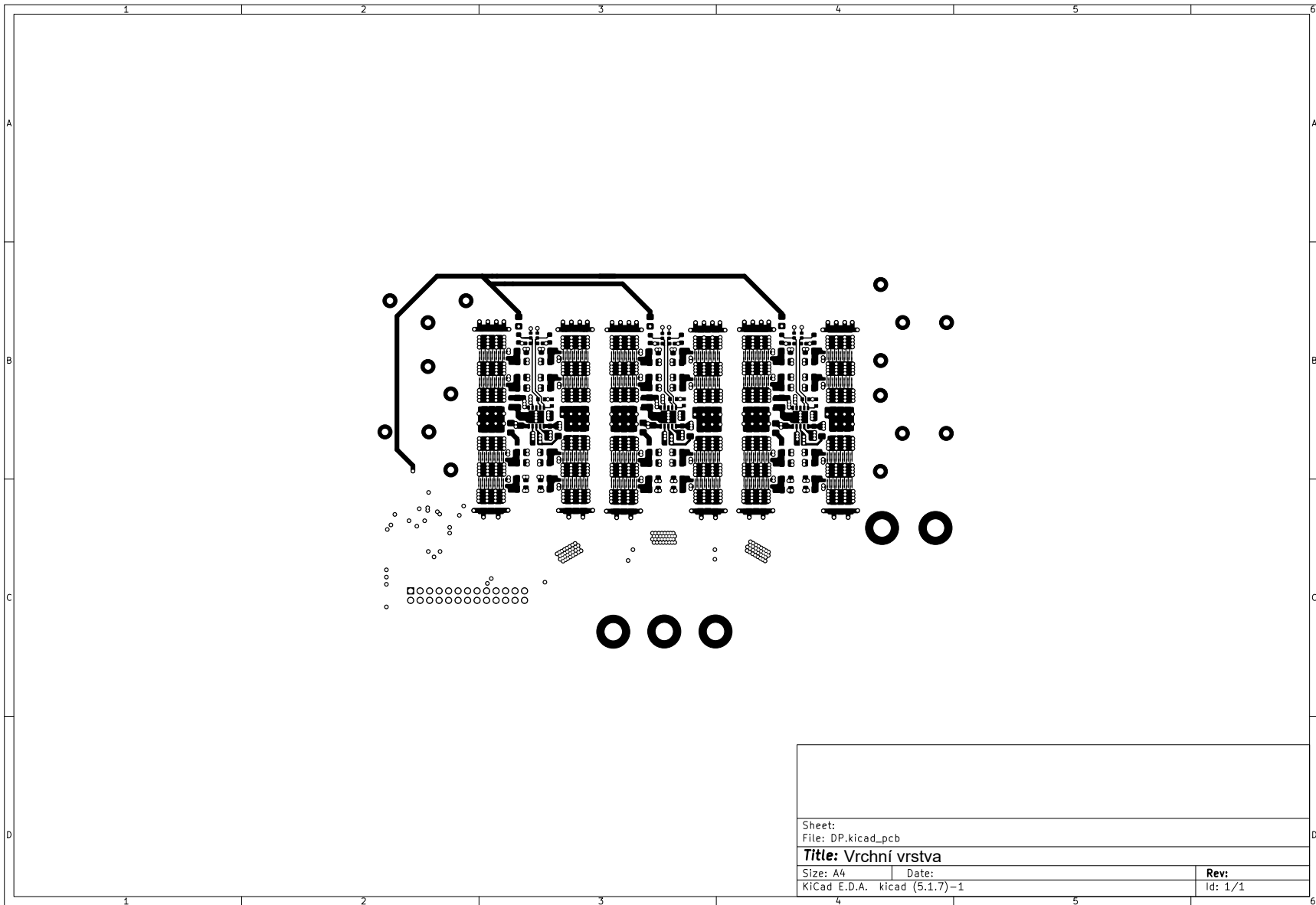




# C Výrobní soubory

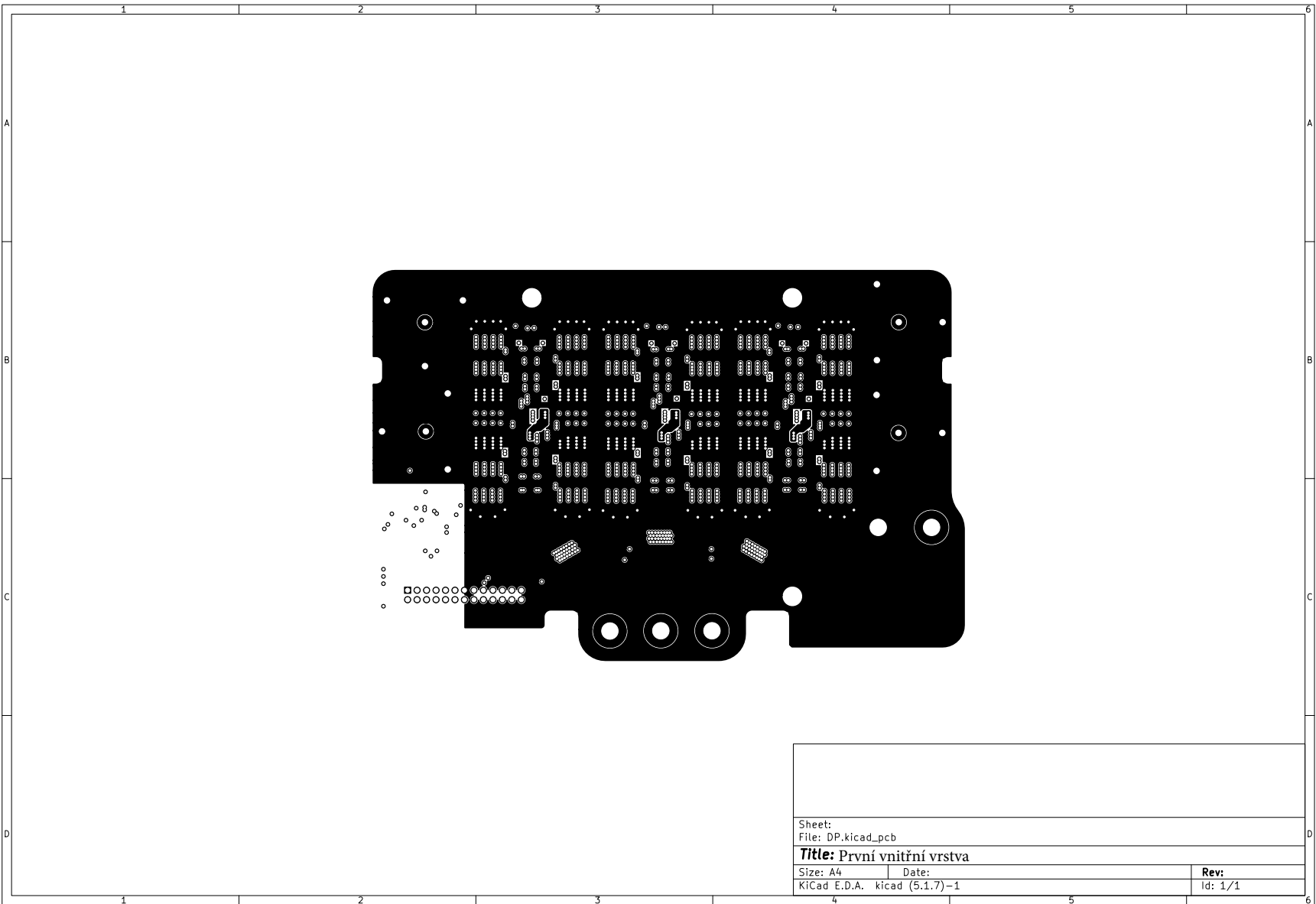


# C.1 Vrchní vrstva

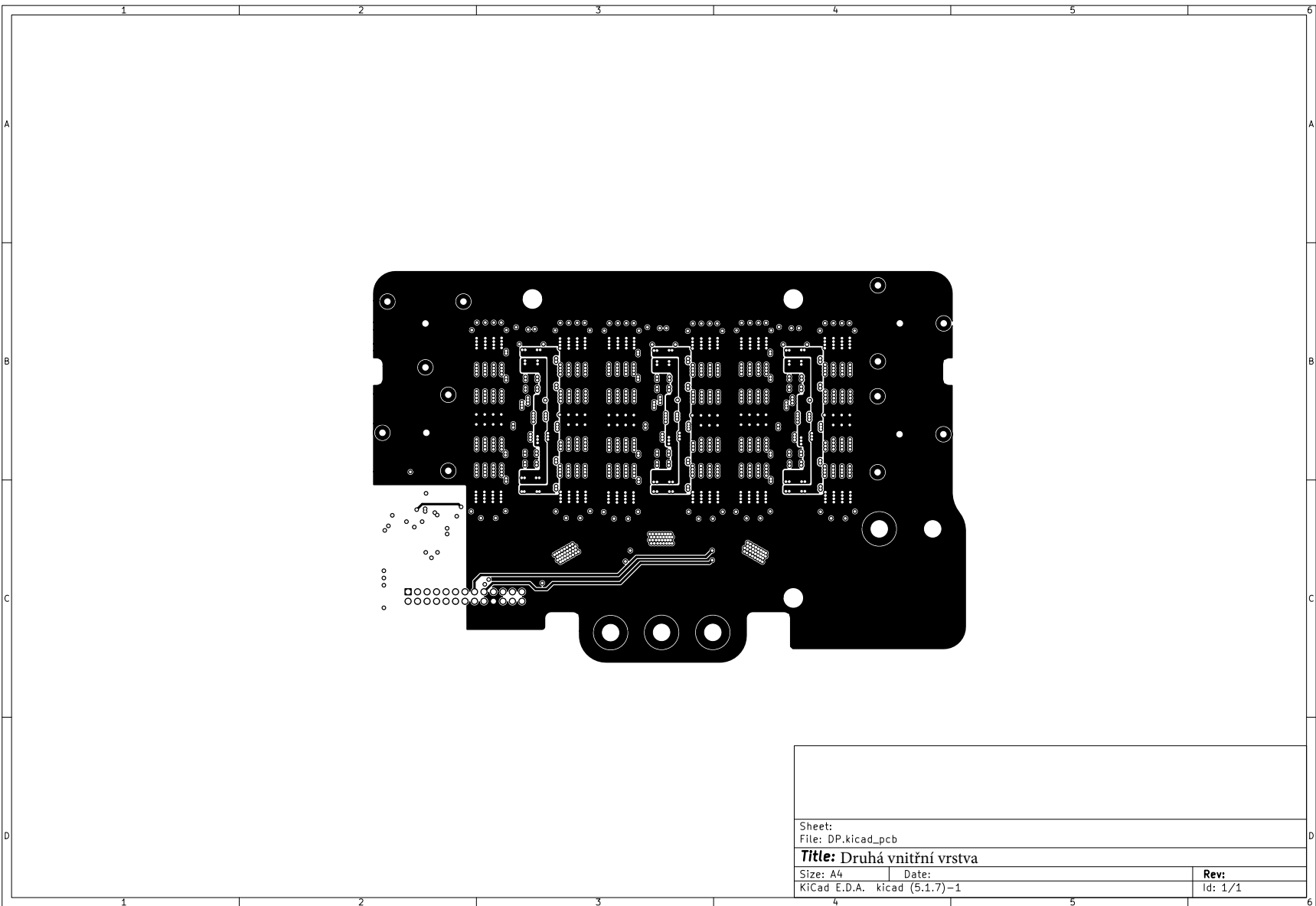


Sheet:		
File: DP.kicad_pcb		
<b>Title: Vrchní vrstva</b>		
Size: A4	Date:	Rev:
KiCad E.D.A. kicad (5.1.7)-1		Id: 1/1

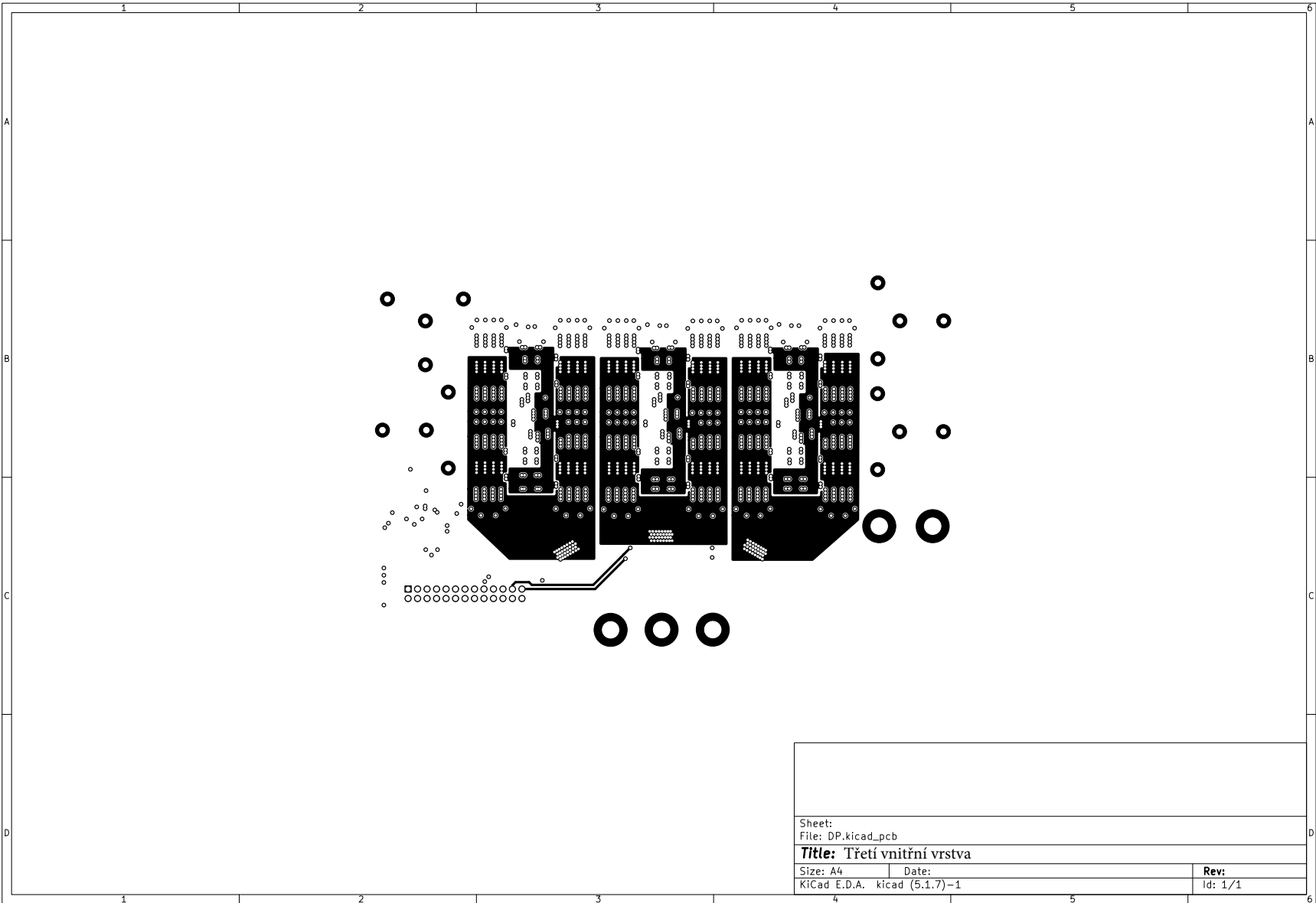
## C.2 První vnitřní vrstva



## C.3 Druhá vnitřní vrstva



# C.4 Třetí vnitřní vrstva



Sheet:  
File: DP.kicad\_pcb

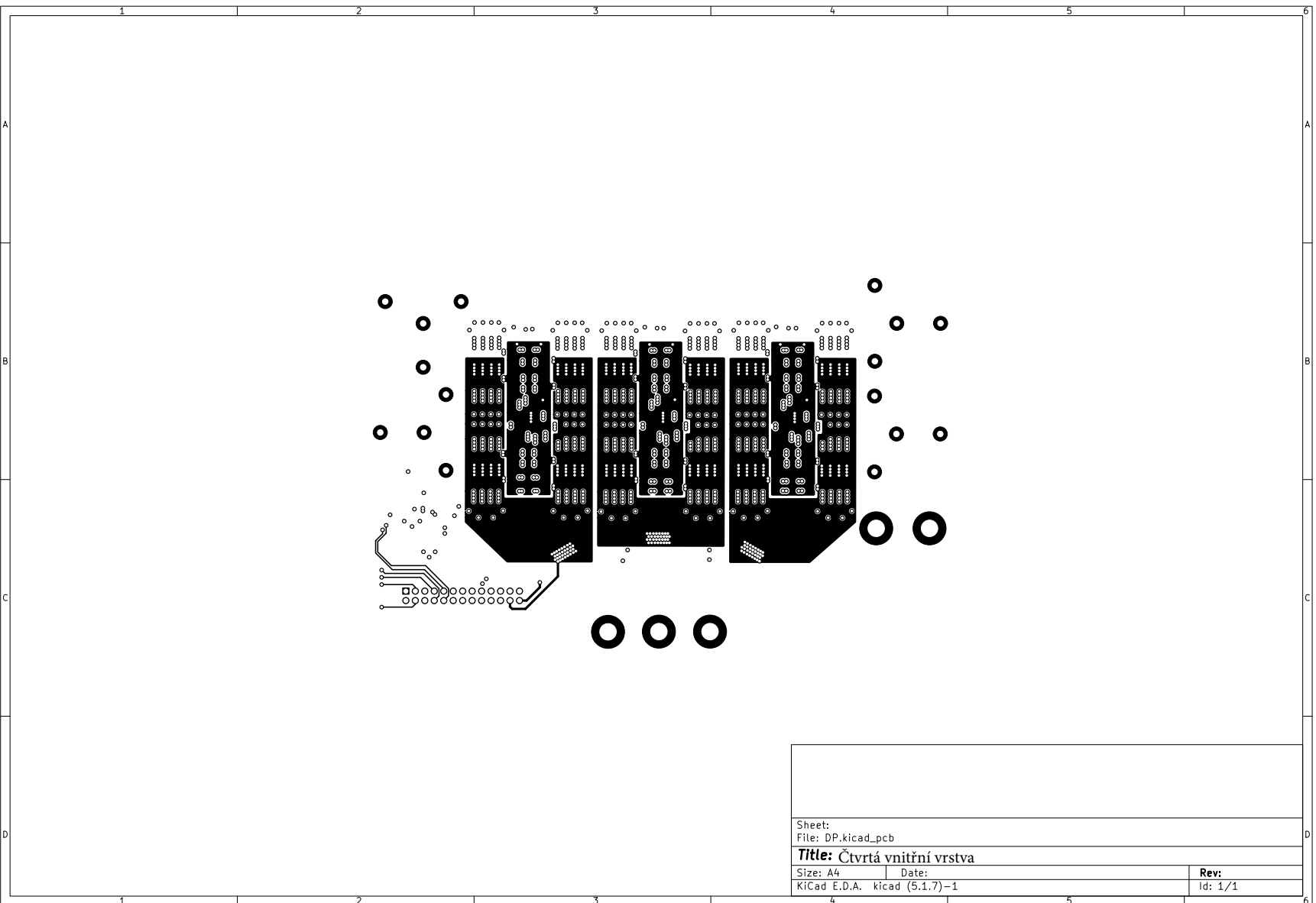
**Title:** Třetí vnitřní vrstva

Size: A4      Date:  
KiCad E.D.A.    kicad (5.1.7)-1

**Rev:**  
Id: 1/1

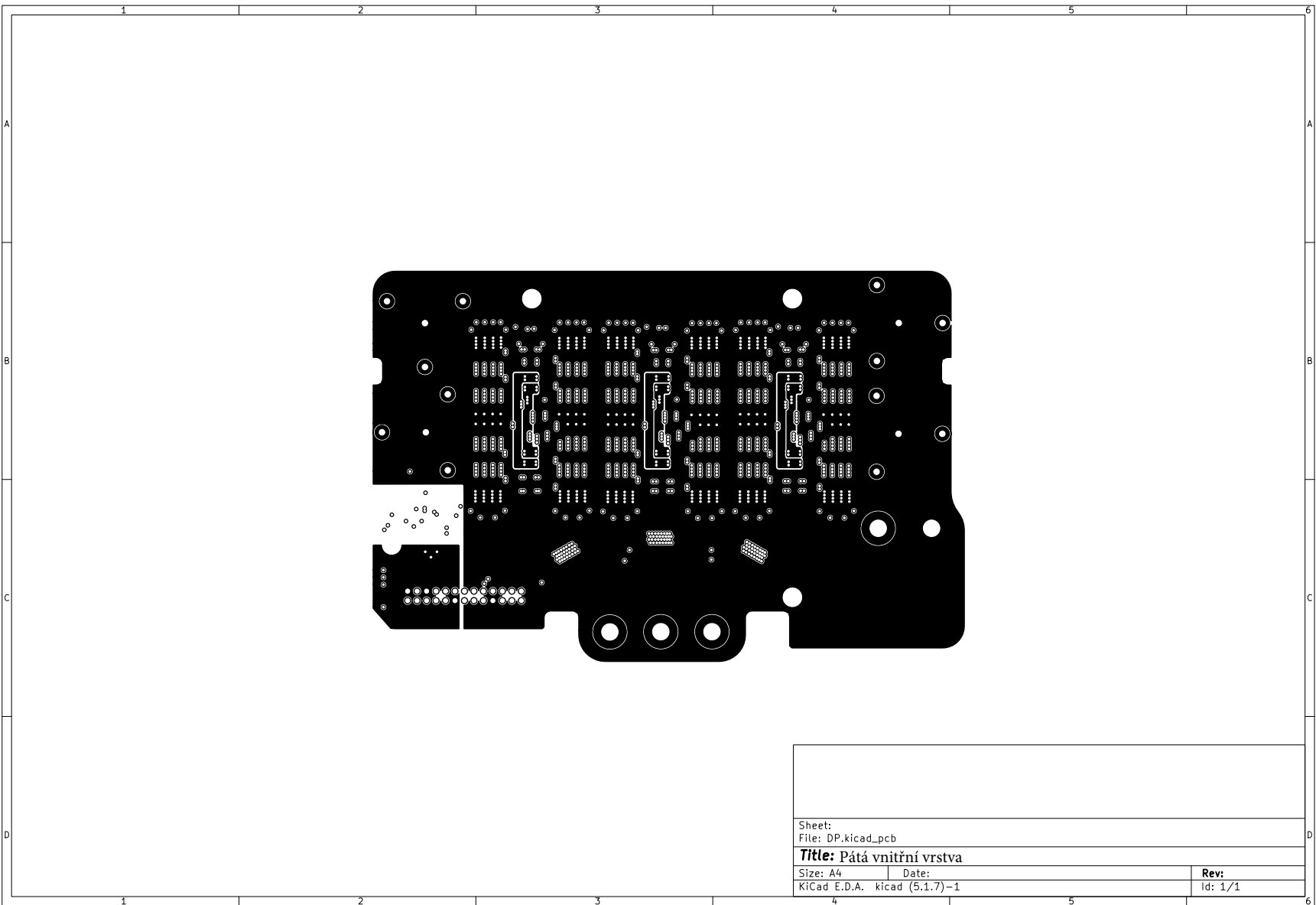


# C.5 Čtvrtá vnitřní vrstva

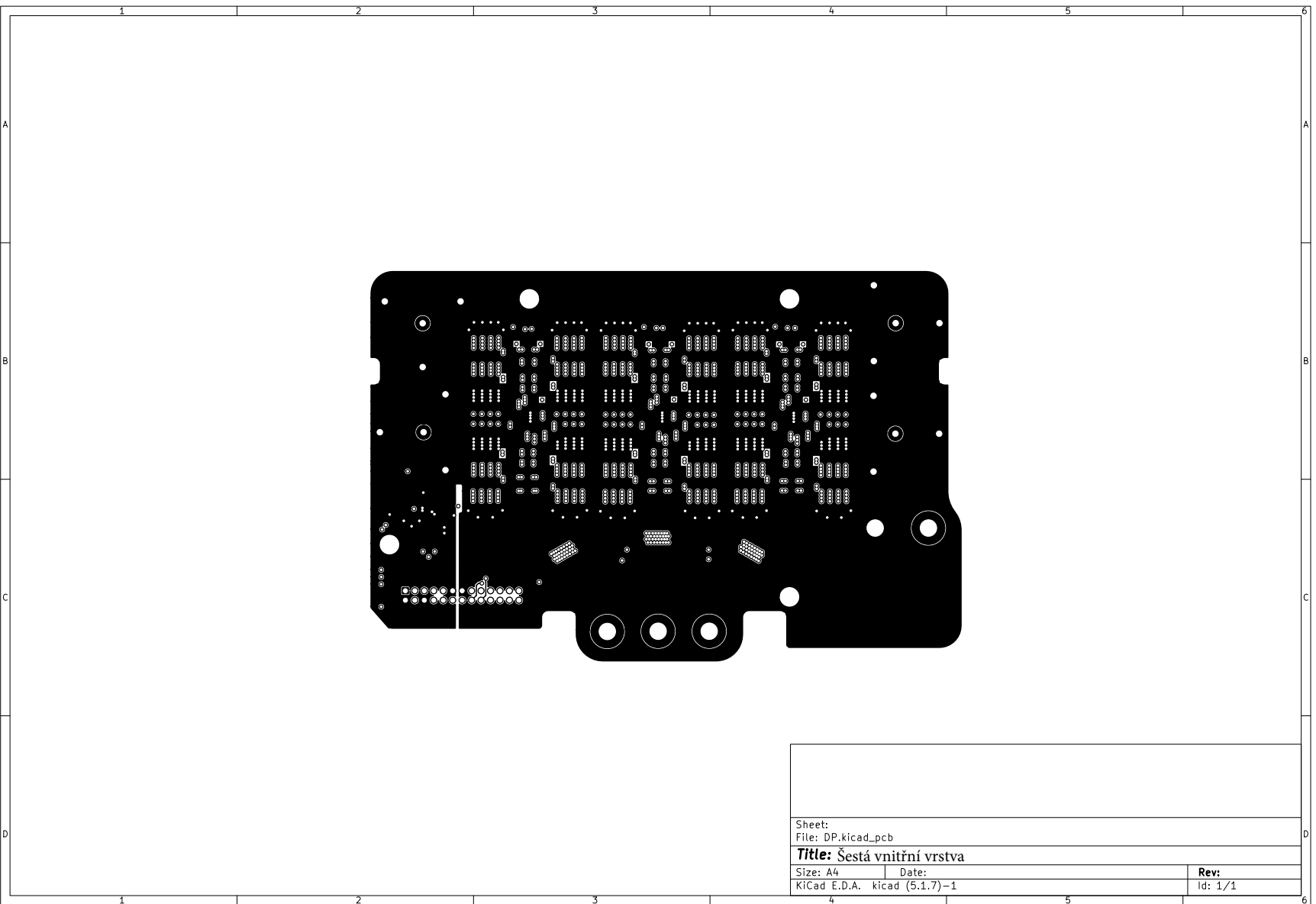


Sheet:		
File: DP.kicad_pcb		
<b>Title:</b> Čtvrtá vnitřní vrstva		
Size: A4	Date:	<b>Rev:</b>
KiCad E.D.A.	kicad (5.1.7)-1	Id: 1/1

# C.6 Pátá vnitřní vrstva



# C.7 Šestá vnitřní vrstva



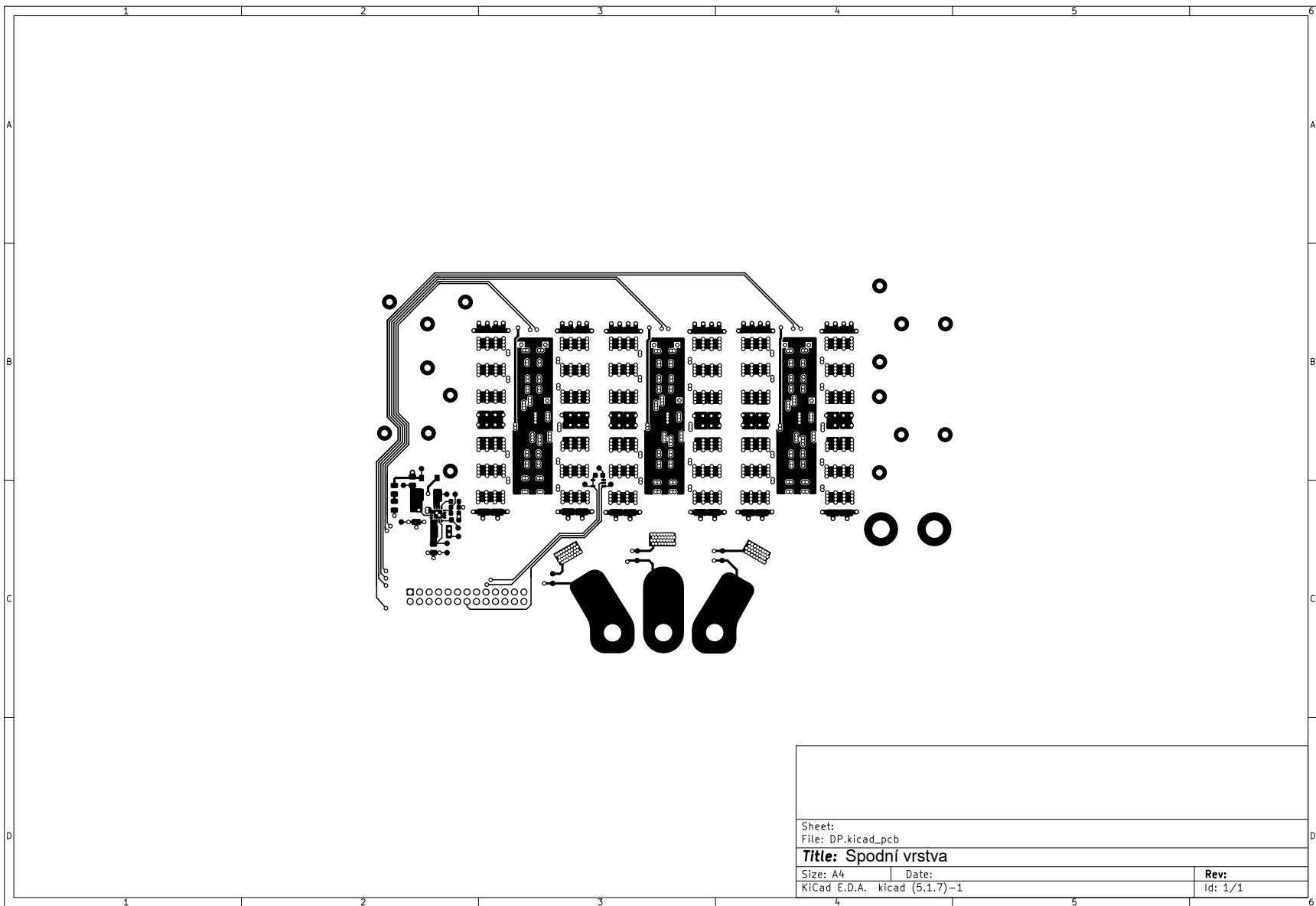
Sheet:  
File: DP.kicad\_pcb

**Title:** Šestá vnitřní vrstva

Size: A4      Date:  
KiCad E.D.A.      kicad (5.1.7)-1

**Rev:**  
Id: 1/1

# C.8 Spodní vrstva



Sheet:		
File: DP.kicad_pcb		
<b>Title: Spodní vrstva</b>		
Size: A4	Date:	Rev:
KiCad E.D.A.	kicad (5.1.7)-1	Id: 1/1

# C.9 Potisk vrchní strany

