

# VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

**BRNO UNIVERSITY OF TECHNOLOGY** 

# FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION

# ÚSTAV MIKROELEKTRONIKY

DEPARTMENT OF MICROELECTRONICS

# PLATFORMA PRO LADĚNÍ SPÍNANÝCH ZDROJŮ

SWITCHED POWER SUPPLY TESTBENCH

DIPLOMOVÁ PRÁCE MASTER'S THESIS

AUTOR PRÁCE AUTHOR Bc. Tomáš Zatloukal

VEDOUCÍ PRÁCE SUPERVISOR

Ing. Michal Pavlík, Ph.D.

**BRNO 2020** 



# Diplomová práce

magisterský navazující studijní obor Mikroelektronika

Ústav mikroelektroniky

*Student:* Bc. Tomáš Zatloukal *Ročník:* 2

*ID:* 164796 *Akademický rok:* 2019/20

NÁZEV TÉMATU:

### Platforma pro ladění spínaných zdrojů

#### POKYNY PRO VYPRACOVÁNÍ:

Testovací platforma by měla sloužit pro snadné ladění parametrů spínaných zdrojů různých topologií. Proveďte návrh měřicích obvodů, podložený simulacemi a proveďte měření na prototypu. Dále pak proveďte návrh platformy jako celku s tím, že se předpokládá využití standardních regulačních bloků implementovaných v FPGA.

#### DOPORUČENÁ LITERATURA:

Podle pokynů vedoucího práce

*Termín zadání:* 3.2.2020

Vedoucí práce: Ing. Michal Pavlík, Ph.D.

Termín odevzdání: 7.8.2020

doc. Ing. Lukáš Fujcik, Ph.D. předseda oborové rady

#### UPOZORNĚNÍ:

Autor diplomové práce nesmí při vytváření diplomové práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

Fakulta elektrotechniky a komunikačních technologií, Vysoké učení technické v Brně / Technická 3058/10 / 616 00 / Brno

# ABSTRAKT

Předkládaná práce se zabývá návrhem platformy, návrhem jejich výměnných modulů a obvodů pro jejich měření. Kompletní zařízení by mělo sloužit pro rychlejší návrh a ladění spínaných zdrojů. V práci jsou rozebrány základní topologie spínaných zdrojů, rozbor podpůrných obvodů a potřebné výpočty k realizaci. Na základě teoretických podkladů a zvolených parametrů bude vytvořen koncept zapojení, který bude následně ověřen zařízením, skládající se z hlavní desky, měnitelných modulů a měřicích obvodů.

# KLÍČOVÁ SLOVA

Platforma, spínaný zdroj, moduly, FPGA, propustný měnič, měření, testování, napětí, proud, A-D převodník

# ABSTRACT

The following work deals with a design of power supply testbench with design of their replaceable modules and circuits for their measurement. The final product should be used for faster design and tuning of switching power supplies. In this essay, there is detailed description of switching power supplies, analysis of support circuits and calculations for design. Based on theoretical background and selected parameters, a connection concept will be created. This concept will be validated by a device that will consist of main board, changeable modules and measurement circuits.

### **KEYWORDS**

Platform, switched mode power supply, modules, FPGA, forward convertor, measuring, testing, voltage, current, ADC

ZATLOUKAL, Tomáš. *Platforma pro ladění spínaných zdrojů*. Brno, 2020. Dostupné také z: <u>https://www.vutbr.cz/studenti/zav-prace/detail/127424</u>. Diplomová práce. Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav mikroelektroniky. Vedoucí diplomové práce Ing. Michal Pavlík, Ph.D.

# PODĚKOVÁNÍ

Děkuji vedoucímu diplomové práce Ing. Michalu Pavlíkovi, Ph.D. za odbornou pomoc při plnění jednotlivých úkolů a za vedení při zpracování diplomové práce, Ing. Lukáši Hrubému za výpomoci při řešení práce a mé přítelkyni a rodině za podporu při studiu.

V Brně dne .....

.....

(podpis autora)

# OBSAH

Úv	Úvod 8			
1	Topologie	spínaných zdrojů	9	
	1.1 1.1.1 1.1.2 1.1.3	Spínané zdroje bez transformátoru Snižující měnič Zvyšující měnič Invertující měnič	9 9 10 10	
2	1.2 1.2.1 1.2.2 1.2.3 1.2.4 1.2.5 1.2.6 1.2.7 <b>Obvody u</b>	Spínané zdroje s transformátorem Akumulující měnič Propustný měnič Jednočinný můstkový propustný měnič Dvojčinný měnič (push-pull) Poloviční můstek Plný most Weinbergův měnič <b>spínaných zdrojů</b>	11 11 12 12 13 13 14 15 <b>16</b>	
	2.1	Vstupní filtr	16	
	2.2	Spínače	17	
	2.3	Transformátor	18	
	2.4	Usměrňovače	19	
	2.5	Výstupní filtr	21	
	2.6 2.6.1 2.6.2 2.6.3	Zpětná vazba Kompenzační obvod typu I Kompenzační obvod typu II Kompenzační obvod III typu	22 22 23 23	
	2.7 2.7.1 2.7.2 2.7.3 2.7.4	Měřící obvody Měření proudu Hallovou sondou Měření proudu transformátorem Měření proudu bočníkem Měření napětí	24 24 25 26 27	
3	Navrh pla	tiormy	20	
	3.1	Parametry platformy	28	
	3.2	Blokový návrh	29	
	3.3	Napájecí obvody	29	
	3.4 3.4.1 3.4.2 3.4.3 3.4.4	Měřící obvody Měření proudu transformátorem Měření proudu bočníkem Měření proudu pomocí INA170 Měření napětí	33 33 34 35 36	

Seznam příloh			
Seznam tabu	lek	78	
Seznam obrá	zků	42 u	
Seznam zkra	tek	74	
Seznam použ	zité literatury	71	
Závěr		69	
5.2.	5 Testování kompletního zapojení		
5.2.	4 Modul usměrňovačů		
5.2.	3 Modul transformátoru	65	
5.2.	2 Modul spínačů		
<i>3.2</i> 5.2	1 Měření obvodů platformy		
5 2	Měření testovací platformy	63	
5.1.	4 Měření proudu pomocí INA170		
5.1.	<ul> <li>Mereni proudu diferenchim zesilovacem</li> <li>Măřaní proudu transformátorem</li> </ul>	60 62	
5.1.	1 Měření napětí		
5.1	Měřící obvody		
5 Výsledky	mereni	58	
4.6	Modul zpětné vazby		
4.5	Modul výstupního filtru		
4.4	Modul usměrňovačů	53	
4.3	Modul transformátoru		
4.2	Modul spinačů		
4.1	Modul vstupniho filtru		
		47	
4 Návrh tes	stovací platformy	47	
3.8.	5 Modul zpětné vazby		
3.8.4	4 Modul usměrňovačů		
3.8.	3 Modul transformátoru		
3.8.2	2 Modul spínačů		
3.8.	1 Modul vstupního filtru		
3.8	Design (koncept) modulů		
3.0 3 7	Mechanický koncent modulů		
3.6.2	2 Multiplexery		
3.6.	1 A-D převodníky		
3.6	Digitální obvody		
3.5	Oddělovací obvody		

# ÚVOD

Využití spínaných zdrojů s pokrokem technologií stále roste, jelikož je dlouhodobým trendem spotřební elektroniky zmenšování celkových zařízení a tím pádem i jejich dílů a součástí, ze kterých jsou složeny. Napájecí zdroje se postupem času stávají součástí většiny elektrických zařízení. Hojné využití spínaných zdrojů je způsobeno především vysokou účinností a malými rozměry v porovnání s lineárními zdroji, které se pro větší výkony neobejdou bez velkých chladičů, které odvádí energii spotřebovanou samotnými ztrátami na zdroji. Tím klesá jejich účinnost a vývoj tak dává přednost právě spínaným zdrojům.

Spínané zdroje, na rozdíl od lineárních, mají složitější zapojení, které vyžaduje i samotné řízení jejich aktivní části. Řízená část zdroje pracuje s frekvencemi vysokého kmitočtu většinou v řádu stovek kHz, tudíž je samotný zdroj taktéž i nechtěným rušičem okolních obvodů. Proto se návrhy těchto zdrojů neobejdou bez precizních filtrů a celkových kontrolních měření jejich parametrů.

Úkolem této diplomové práce je navrhnout měřicí platformu pro spínané zdroje, která by umožňovala testování a ladění simulovaných zařízení ve fyzické podobě. I když simulace jsou vhodným nástrojem pro popis chování zdroje, reálné chování se může lišit a většinou má za následek špatnou funkci celkového zapojení a následné zdlouhavé hledání chyb, problémů a rovněž jejich pracnou nápravu. Práce popisuje používané technologie u spínaných zdrojů a popis jednotlivých částí, ze kterých je reálný zdroj složen. V dalším bodě jsou rozebrány potřebné funkční bloky pro realizaci platformy, její měření, řízení a princip použití.

Následně je vytvořena testovací platforma, která slouží k ověření navržených měřících a řídících struktur na navrženém propustném měniči.

# 1 TOPOLOGIE SPÍNANÝCH ZDROJŮ

Výběru v typech a topologiích napájecích zdrojů je v dnešní době mnoho, přičemž rozlišujeme dva základní typy, a to lineární nebo spínané. Oba druhy mají uplatnění s ohledem na oblast využití, liší se však ve svých výhodách a nevýhodách, které mají odlišné. Mezi hlavní důvody vzrůstající oblíbenosti spínaných zdrojů jsou jejich účinnost, celková velikost a cena. Princip funkce spínaného zdroje není složitý. Spočívá ve spínání tranzistorů v primárním obvodu měniče. Spínání je řízeno pomocí PWM signálu, který nastavuje střídu spínání tranzistorů a tím kontroluje střední hodnotu proudu. [1]

Základní 2 typy spínaných zdrojů se dělí na izolované (galvanicky oddělené) a neizolované (bez galvanického oddělení). V poměru k vstupnímu napětí je pak dělíme na snižující nebo zvyšující měniče či invertující měniče.

# 1.1 Spínané zdroje bez transformátoru

Neizolované spínané zdroje jsou používanou formou DC – DC měničů, avšak vlivem galvanického spojení samostatně nejsou bezpečné, zvlášť při vyšších hodnotách napětí. Mají jen jeden výstup, který je navíc omezen střídou a vstupním napětím. Tyto obvody jsou však velice efektivní a dají se integrovat na malou plochu, jelikož nepotřebují galvanické oddělení.

### 1.1.1 Snižující měnič

Schéma snižujícího měniče (anglicky buck či step-down convertor) na obrázku 1.1 je základní zapojení neizolovaného měniče, který snižuje výstupní napětí vůči vstupu. Proud do zátěže je během sepnutí tranzistoru veden přímo z napájecího zdroje na cívku, kde se proud uzavírá přes zátěž do země. Po rozepnutí tranzistoru přechází cívka do režimu zdroje, kdy proud zachovává směr, ale napětí mění polaritu. Obvod se následně uzavře přes diodu. Pokud nedojde k opětovnému sepnutí tranzistoru, tak postupně proud cívkou lineárně zaniká.



Obrázek 1.1: Základní schéma snižujícího měniče (Převzato z:[4]) Hodnota výstupního napětí ve spojitém režimu je rovna:

$$V_{OUT} = D \cdot V_{IN} \quad [V]$$
 1.1

kde: V<sub>OUT</sub> ... výstupní napětí

V<sub>IN</sub> ... vstupní napětí D ... střída

Tento měnič se převážně používá pro jeho jednoduchost do výkonu přibližně 50 W, přičemž střída spínání se může pohybovat v celém rozsahu od 0 do 100 %.

### 1.1.2 Zvyšující měnič

Schéma zvyšujícího měniče (anglicky boost či step-up converter) na obrázku 1.2 lze klasifikovat jako nepřímý měnič přenosu energie ze vstupu na výstup, jelikož je energie akumulována v magnetickém poli cívky. Princip spočívá opět ve spínání tranzistoru, kdy během jeho sepnutí lineárně roste proud cívkou a v jejím magnetickém poli si akumuluje energii. Během rozepnutí tranzistoru protéká proud ze zdroje přes cívku, která se nyní chová také jako zdroj a celkové napětí se sčítá. Výhodou tohoto měniče je jednoduché dosažení vyššího napětí na výstupu bez použití transformátoru. Nevýhodou je vysoké výstupní zvlnění a omezený rozsah výkonu. [2]



Obrázek 1.2: Základní schéma zvyšujícího měniče (Převzato z:[4])

### 1.1.3 Invertující měnič

Schéma invertujícího měniče (anglicky inverting buck-boost converter) na obrázku 1.3 je zapojení, které mění kladné vstupní napětí na vyšší nebo nižší záporné napětí na výstupu. Opět záleží na spínání tranzistoru, který pracuje ve dvou intervalech. V sepnutém stavu přes tranzistor protéká proud, který na cívce lineárně vzrůstá a uzavírá se zpět ve zdroji. Výstupní napětí v této fázi klesá. Při rozepnutí tranzistoru se mění cívka na zdroj, směr proudu zůstává stejný, ale napětí mění svoji polaritu. Proud protéká přes zátěž a současně se dobíjí výstupní kondenzátor. Výstupní napětí roste. [2]



Obrázek 1.3: Základní schéma invertujícího měniče (Převzato z:[4])

### **1.2** Spínané zdroje s transformátorem

V případě, že potřebujeme galvanicky oddělit výstupní napětí od napětí na vstupu nebo chceme více výstupních napětí navzájem galvanicky oddělených, je nutno použít transformátor. Tyto zdroje jsou schopny splnit požadavky na vyšší výstupní výkony. Místo jednoduché cívky se zde využívá vinutí transformátoru, kde je energie přenášena přes jeho jádro.

### 1.2.1 Akumulující měnič

Na obrázku 1.4 je nejjednodušší schéma zapojení akumulujícího měniče (anglicky flyback convertor), který pracuje v nepřímém přenosu energie ze vstupu na výstup přes transformátor.

Hodnota výstupního napětí je rovna:

$$V_{OUT} = V_{IN} \cdot \left(\frac{N_S}{N_P}\right) \cdot \left(\frac{D}{1-D}\right) [V]$$
 1.2

Při sepnutém tranzistoru proud primárním vinutím lineárně narůstá a energie se ukládá v jádru transformátoru. Sekundárním vinutím žádný proud neteče vzhledem k závěrné orientaci diody. Při rozepnutí tranzistoru dochází k otočení polarity napětí na sekundárním vinutí a veškerá naakumulovaná energie v magnetickém poli jádra transformátoru se přemění na elektrický proud, který začne protékat do zátěže. Důležitý faktor je střída spínání tranzistoru, od kterého se odvíjí i velikost výstupních kondenzátorů. Tato kapacita dodává proud do zátěže v době sepnutého tranzistoru. Výstupní napětí je určeno vstupním napětím, střídou a poměrem závitů transformátoru. Výhodou je absence výstupní tlumivky a snadná realizace vysokého výstupního napětí vůči vstupnímu. Nevýhodou je využitelnost pouze pro malé výkony. [2][3]



Obrázek 1.4: Schéma akumulujícího měniče (Převzato z:[4])

### 1.2.2 Propustný měnič

Na obrázku 1.5 je nejjednodušší schéma zapojení propustného měniče (anglicky forward convertor), který je charakteristický přímým přenosem energie přes transformátor.



Obrázek 1.5: Schéma propustného měniče (Převzato z:[4])

Pokud prochází proud primárním vinutím, teče současně i sekundárním vinutím. Je to opačný princip jako u akumulujícího měniče. Výhodou je možnost použití menšího transformátoru, jelikož není potřeba ukládat tak velké množství energie v jádru.

Hodnota výstupního napětí je rovna:

$$V_{OUT} = V_{IN} \cdot \frac{N_S}{N_P} \cdot D \quad [V]$$
 1.3

V případě sepnutého tranzistoru teče proud primárním vinutím transformátoru. Vzhledem k orientaci zapojení vinutí se na sekundárním vinutí objeví napětí v polaritě, které je v propustném směru s diodou na sekundární straně a umožňuje průtok proudu přes zátěž. Rovněž se nabíjí výstupní kondenzátor. V případě rozepnutí tranzistoru se změní polarita na primárním i sekundárním vinutí transformátoru. Sekundárním vinutím již nemůže protékat proud, jelikož je dioda v závěrném směru, a tak je nutno akumulovanou energii v transformátoru odčerpat pomocí rekuperačního vinutí s diodou, která je vzhledem k polaritě diody v propustném směru. Zbytková energie pak dobíjí kondenzátor na vstupu měniče. S rekuperačním vinutím se zamezí saturace jádra a měnič tak dosahuje lepší účinnosti, ve výsledku se však zvyšuje složitost transformátoru. Výhodou je použití pouze jednoho spínače. [2]

### 1.2.3 Jednočinný můstkový propustný měnič

Jednočinný můstkový propustný měnič na obrázku 1.6 se liší od výše uvedeného propustného měniče dalším tranzistorem. Oba tranzistory se spínají i vypínají ve stejný okamžik. Při sepnutých tranzistorech se energie ukládá do jádra transformátoru. Při vypnutí tranzistoru se místo demagnetizačního vinutí používají diody  $D_3$  a  $D_4$ , které energii z transformátoru odvádí do vstupního kondenzátoru. [8]



Obrázek 1.6: Schéma jednočinného můstkového propustného měniče (Převzato z: [8])

### 1.2.4 Dvojčinný měnič (push-pull)

Dvojčinný měnič (anglicky push-pull) na obrázku 1.7 využívá transformátor se středovým vinutím na primární i sekundární straně.



Obrázek 1.7: Schéma dvojčinného (push-pull) měniče (Převzato z:[4])

Při sepnutí tranzistoru T<sub>2</sub> (tranzistor T<sub>1</sub> je rozepnutý) teče proud ze zdroje vinutím N<sub>P1</sub> a na druhou stanu se transformuje do vinutí N<sub>S2</sub>, jelikož je dioda orientovaná v propustném směru, a nabíjí výstupní kondenzátor. Při druhé polovině cyklu se to opakuje podobně u tranzistoru T<sub>1</sub> s využitím vinutí N<sub>P2</sub> a N<sub>S1</sub>, přičemž výstupní proud teče pokaždé stejným směrem. [9]

#### 1.2.5 Poloviční můstek

Základní schéma zapojení polovičního můstku popisuje schéma na obrázku 1.9. Opět se využívá 2 tranzistorů, každý je sepnutý půl cyklu. Zapojení obsahuje dva kondenzátory, které se nabíjí na polovinu vstupního napětí přes primární vinutí. Spínané napětí tranzistory je tak poloviční. [10]



Obrázek 1.8: Schéma polovičního můstku (Převzato z:[4])

### 1.2.6 Plný most

Na obrázku 1.9 je zapojení měniče označovaného jako plný most. Skládá ze čtyř tranzistorů, po jednom v každé větvi. Tranzistory  $T_1$  a  $T_4$  jsou sepnuty v první půlperiodě,  $T_2$  a  $T_3$  v druhé půlperiodě. Z důvodu, že při spínání dochází ke změně polarity napětí na primárním vinutí, tím se napětí na vstupu násobí dvakrát, a proto lze toto zapojení využívat pro nejvyšší výkony. Buzení tranzistorů je však komplikovanější. Musí se předcházet možným zkratům při současném sepnutí tranzistorů v sérii a zavést nečinné doby, tzv. deadtimes. Taktéž je nutno zajistit, aby napětí na primární cívce mělo nulovou střední hodnotu a nedocházelo k přesycení jádra transformátoru. Jednoduchým řešením je zapojení kondenzátoru do série s vinutím. [1][3]



Obrázek 1.9: Schéma plného mostu (Převzato z:[4])

### 1.2.7 Weinbergův měnič

Wienbergův měnič na obrázku 1.10 splňuje přísné požadavky na spínání pro pushpull měniče. Rovněž se na sekundární části nepoužívá žádná výstupní tlumivka. Převodník je však náchylný k napěťovým špičkám v důsledku existence rozptylové indukčnosti nejen ve střední odbočce transformátoru, ale také ve vstupním magnetiku. [4]



Obrázek 1.10: Weinbergův měnič (Převzato z:[4])

# 2 OBVODY U SPÍNANÝCH ZDROJŮ

Tato kapitola obsahuje teoretické poznatky potřebné pro kompletní návrh platformy. Spínané zdroje se skládají z několika funkčních bloků, které mají vliv na celkové chování měniče. Mezi ně patří vstupní filtr, spínače, transformátor, usměrňovače a výstupní filtr. Důležitým blokem je zpětná vazba, která celý spínaný zdroj řídí a stabilizuje. V následujících podkapitolách budou tyto bloky popsány, včetně jejich podpůrných obvodů.

# 2.1 Vstupní filtr

Vstupní filtry běžně tvoří vstupní část spínaných zdrojů, přičemž jeho funkce spočívá k filtraci rušení ze strany sítě a zároveň odstranění rušení směrem do sítě. Jedná se převážně o L-C filtry nebo síť L-C filtrů, které tyto rušivé proudy mají za úkol co nejvíce potlačit. Běžně při spínání tranzistorů na vysokých frekvencích vznikají rušivé proudy, které se přes parazitní kapacity dostávají do zemních potenciálů a vrací se zpět po napájecích trasách do zařízení. Proto jsou meze rušení produkovaných napájecími zdroji definovány normami podle použití v průmyslu.

Vstupní filtry jsou tvořeny složením dvou filtrů. Jako první jsou souhlasné filtry (obrázek 2.1), které se skládají s filtrovacích kondenzátoru a kompenzované tlumivky. Ta funguje jako filtr souhlasných proudů, přičemž vstupující proud se vrací opačným směrem, a tak se magnetická indukce v jádru tlumivky navzájem odečte. Změny na obou svorkách jsou potlačovány společně. Druhým typem jsou rozdílové filtry (obrázek 2.2), které filtrují zvlnění napětí a proudu při nižších hodnotách frekvence, řádově stovky kHz.[11]



Obrázek 2.1: Souhlasný filtr (Převzato z: [11])



Obrázek 2.2: Rozdílový filtr (Převzato z: [11])

U souhlasných filtrů se nejčastěji používají kompenzované tlumivky, které jsou realizovány ve vysokopermeabilních feritových jádrech. Typická charakteristika útlumu tlumivek jsou v grafu na obrázku 2.3. Z grafu lze vidět, že tlumivka se chová jako rezonanční obvod vlivem parazitního odporu, mezizávitových kapacit a rozptylové indukčnosti.



Obrázek 2.3 Charakteristika tlumivky P0353NL (převzato z: [30])

# 2.2 Spínače

Spínače, tvořené tranzistory, jsou u spínaných zdrojů využívány k přeměně stejnosměrného vstupního napětí na střídavé s obdélníkovým průběhem. Účelem této přeměny je umožnit transformovat vstupní primární napětí na potřebné výstupní sekundární napětí a zároveň vstup od výstupu galvanicky oddělit. Spínání se liší v závislosti na použité topologii. U některých zdrojů stačí k řízení jeden tranzistor, například u propustného měniče, naopak u topologie plného mostu se využívá 4 tranzistorů. Spínače jsou řízeny PWM signálem, který generuje zpětná vazba na základě porovnávání výstupního napětí s referenčním napětím.

Pro správný výběr tranzistorů je potřeba znát parametry DC – DC měniče. Mezi důležité parametry patří maximální proud, maximální napětí, avšak parametry tranzistoru je vhodné předimenzovat z důvodu zákmitů, které jsou tvořeny rychlými změnami při

spínání nebo při vybíjení energie z transformátoru. Ideální je zvolit tranzistory na minimálně 3x vyšší hodnotu napětí i proudu. Dalším parametrem je zvolení typu tranzistorů. Běžně se používají MOSFET nebo IGBT tranzistory, přičemž výběr závisí na typu použití. MOSFET tranzistory jsou vhodné pro vysokofrekvenční spínání, jelikož u nich nenastává doznívání proudu. To má za následek snížení výkonových ztrát. Výkonové ztráty jde rovněž omezit velikostí odporu kanálu otevřeného tranzistoru. Z vlastností tranzistoru obsahuje na substrátu rovněž diodu, která je zapojena paralelně s tranzistorem. U spínačů v DC – DC měničích funguje tato dioda jako ochrana před průrazem tranzistoru, nicméně je dobré připojit k tranzistoru vnější diskrétní diodu. IGBT tranzistory vznikly spojením unipolárního a bipolárního tranzistoru. Největší využití mají u spínání vysoce výkonových spínaných zdrojů. Umožňují pracovat ve vysokých napětích i proudech, avšak jsou pomalejší a využívají se maximálně do desítek kHz. Funkci obou tranzistorů ovlivňují parazitní kapacity, které vznikají mezi přechody na křemíkovém substrátu. Tyto parazity ovlivňují především rychlost sepnutí a vypnutí tranzistoru.

U spínačů se často využívají tlumící členy paralelně s tranzistorem. Protože je spínána induktivní zátěž, tak tyto rychlé změny vyvolávají prudký nárůst napětí, které vytváří elektromagnetické rušení v okolí tohoto obvodu. Pokud nárůst kmitavého napětí má vysokou hodnotu, může rovněž dojít ke zničení tranzistoru. Tlumící člen, složený z RC článku, poskytuje krátkodobě alternativní cestu a induktivní zátěž se může rychle vybít.

### 2.3 Transformátor

Transformátor umožňuje přenášet elektrickou energii z primární strany na sekundární pomocí elektromagnetické indukce. Výstupní napětí je obecně dáno poměrem závitů v transformátoru podle vzorce:

$$U_S = \frac{N_2}{N_1} \cdot U_P \quad [V]$$
 2.1

kde: U<sub>S</sub> ... výstupní napětí U<sub>P</sub> ... vstupní napětí N<sub>2</sub> ... počet závitů na sekundární straně N<sub>1</sub> ... počet závitů na primární straně

V rámci návrhu transformátoru pro spínaný zdroj je dále potřeba znát spínací frekvenci, velikost magnetické indukce v transformátoru, konstantu použitého jádra a střídu spínaní. Pro výpočet je nutné vypočítat nejprve celočíselný poměr počtu závitů:

$$N_{CP} = \frac{D_{max} \cdot V_{min}}{V_{OUT} + D_{max} \cdot V_D} \quad [-]$$
 2.2

V závislosti na maximálním vstupním napětí a velikosti magnetické indukce v jádře magnetika se vypočítá počet závitů primárního vinutí:

$$N_P = \frac{D_{max} \cdot V_{max} \cdot T}{B_{max} \cdot A_{min}} \quad [-]$$
 2.3

kde: V<sub>max</sub> ... maximální hodnota primárního napětí T ... perioda spínacího kmitočtu B<sub>max</sub> ... maximální velikost magnetické indukce A<sub>min</sub> ... minimální plocha jádra

Pro přepočet na požadovaný počet závitů vypočítanou hodnotu použijeme do vzorce, která se následně zaokrouhlí na celočíselnou hodnotu:

$$N_S = \frac{N_P}{n_{CP}} \quad [-] \tag{2.4}$$

Aktuálního výstupního napětí s přidáním zaokrouhlovací chyby při výpočtu sekundárních závitů se dosáhne změnou střídy ze vztahu:

$$D = D_{max} \cdot \frac{N_S}{N_P} \quad [-]$$
 2.5

Při maximálním vstupním napětí se minimální střída rovná:

$$D_{min} = D \cdot \frac{V_{min}}{V_{max}} \quad [-]$$
 2.6

### 2.4 Usměrňovače

V návaznosti na modul transformátoru, přes který se energie z primární části převede na sekundární v podobě střídavých proudů, je nutné střídavý signál převést zpět na stejnosměrný. K této funkci slouží usměrňovače. Platforma vychází ze dvou běžně používaných typů, a to z Graetzova můstku a synchronních usměrňovačů.

V případě spínaných zdrojů se jednoduché zapojení Graetzova můstku častěji nahrazuje synchronními usměrňovači (obrázek 2.4). Funkci diod převezmou tranzistory, nejčastěji typu MOSFET, JFET nebo IGBT. Důvodem je výsledná vyšší účinnost celkového zdroje, jelikož jsou na synchronním usměrňovači minimální ztráty. V grafu na obrázku 2.5 pak je porovnaní voltampérové charakteristiky diodového a synchronního usměrňovače. Zde lze vidět, že není potřeba překročit jakékoliv prahové napětí, jak je tomu u diody, ale charakteristika je přímo úměrná procházejícímu proudu. V praxi záleží na odporu kanálu tranzistoru, který běžně bývá v desítkách m $\Omega$ . Tento odpor se však začne výrazněji projevovat až při vyšších proudech, kde se dioda stává vhodnější pro použití.



Obrázek 2.4: Obecné zapojení synchronního usměrňovače



Obrázek 2.5: Porovnání voltampérových charakteristik synchronního a diodového usměrňovače (Převzato z: [28])

### 2.5 Výstupní filtr

Výstupní filtr je zpravidla posledním prvkem kompletního spínaného zdroje. Skládá se z filtrační tlumivky a filtračních kondenzátorů neboli L-C filtrem. Úkolem výstupního filtru je snížit zvlnění proudu a napětí, které vznikají vlivem spínání aktivních prvků ve zdroji. Průběh přenosové charakteristiky L-C filtru je vyznačen na obrázku 2.6.



Obrázek 2.6: Přenosová charakteristika L-C filtru (červená křivka je ideální, černá s chybějícím tlumícím obvodem)

Jak je z grafu patrné, ideální křivka by měla mít stejný zisk až po rezonanční frekvenci, při které klesá s rychlostí 40 dB/dek. Černá křivka je L-C filtr, který neobsahuje tlumící obvod a při rezonančním kmitočtu vzroste zisk filtru. To má za následek přenos rušení na tomto kmitočtu. Při nedokonalém návrhu výstupního filtru může být ovlivněna zpětná vazba a spínaný zdroj bude nestabilní. Výpočet paralelního tlumícího obvodu je uveden ve vzorci 2.7 a 2.8.

$$R_D = \sqrt{\frac{L_F}{C_F}} \quad [\Omega]$$
 2.7

kde: R<sub>D</sub> ... Rezistor tlumícího filtru L<sub>F</sub> ... Indukčnost cívky L-C filtru C<sub>F</sub> ... Kapacita kondenzátoru L-C filtru

$$C_D = 4 \cdot C_F \quad [F] \tag{2.8}$$

#### kde: C<sub>D</sub> ... Kondenzátor tlumícího filtru

Pro návrh L-C filtr je potřeba znát maximální výstupní proud a zvlnění výstupního proudu a napětí. Běžně se volí zvlnění proudu mezi 10 až 50 % maximálního proudu. Výpočet se pak uvádí podle vzorce 2.9.

$$L_F = (U_F + V_D) \cdot \frac{\Delta t}{\Delta I} = (U_F + U_D) \cdot \frac{(1 - D_{min}) \cdot T}{a \cdot I} \quad [H]$$
 2.9

kde: U<sub>F</sub> ... Výstupní napětí U<sub>D</sub> ... Úbytek napětí na diodě D<sub>min</sub> ... Minimální střída PWM signálu T ... Perioda PWM signálu a ... koeficient zvlnění proudu

U výpočtu filtračního kondenzátoru se postupuje podobně. Zvlnění vstupního napětí se běžně volí do 5 %.

$$C_F = \frac{I \cdot T}{\Delta U_F} \quad [F]$$
 2.10

Důležitá hodnota u kondenzátorů je také jejich ESR. Ta se vypočítá jako:

$$R_{ESR\_C} = \frac{\Delta U_F}{\Delta I_F} \quad [\Omega]$$
 2.11

### 2.6 Zpětná vazba

Zpětná vazba je nutným prvkem u nejen u spínaných zdrojů, ale i v mnoha dalších elektronických obvodech, kde výstup systému ovlivňuje jeho vstup. U spínaných zdrojů se pro zpětnou vazbu používá chybové napětí z výstupu měniče. To je upravováno pomocí napěťového děliče na hodnotu, která slouží jako vstup pro regulační obvod. Z hlediska výsledné přenosové charakteristiky dělíme zpětné vazby na několik druhů, popsaných v podkapitolách.

### 2.6.1 Kompenzační obvod typu I

Kompenzační obvod typu I je tvořen jednoduchým integrátorem. Díky tomu má stejnosměrný zisk, který je daný pouze ziskem operačního zesilovače a PWM stupně.



Obrázek 2.7: Kompenzační obvod typu I s operačním zesilovačem (Převzato z: [31]) Přenos tohoto obvodu je dán poměrem impedance kondenzátoru C1 a rezistoru R1.

$$H(s) = \frac{V_E(s)}{V_O(s)} = -\frac{1}{s \cdot C_1 \cdot R_1}$$
 2.12

Rezistor R4 slouží pouze pro nastavení stejnosměrné hodnoty výstupu a z hlediska přenosu střídavého signálu funguje pouze jako zátěž.

### 2.6.2 Kompenzační obvod typu II

Tento typ kompenzačního obvodu je nejčastěji používán. Vzhledem k čistě integračnímu chování kompenzátoru typu I je u tohoto typu přidána další dvojice nuly a pólu, pomocí které dojde k rozšíření šířky pásma PWM regulátoru posunutím fáze o 90°. Schéma s přenosovou funkcí je na obrázku 2.8.



Obrázek 2.8: Kompenzační obvod typu II s operačním zesilovačem (Převzato z: [31])

Přenos toho obvodu je dán poměrem impedance zpětnovazební smyčky Zf operačního zesilovače a rezistoru R1.

$$H(s) = \frac{V_e(s)}{V_o(s)} = -\frac{1 + sC_1R_2}{s^2C_1R_1C_3R_2 + s(C_1 + C_3)R_1}$$
 2.13

### 2.6.3 Kompenzační obvod III typu

Kompenzační obvod III typu se vytvoří z kompenzačního obvodu II typu přidáním další dvojice nuly a pólu. Využívá se tehdy, když je nezbytné posunout fázi o více než 90°. Právě přidáním další nuly a pólu se může hodnota fáze teoreticky posunout až o 180°.



Obrázek 2.9: Kompenzační obvod typu III s operačním zesilovačem (Převzato z: [31])

Přenosová funkce pak vychází rovněž z typu II jako podíl zpětnovazební impedance operačního zesilovače Zf a impedance Zi.

$$H(s) = \frac{V_e(s)}{V_o(s)} \approx \frac{(sC_2(R_1 + R_3) + 1)(sC_1R_2 + 1)}{(sC_1R_1)(sC_2R_3 + 1)(sR_2C_3 + 1)}$$
2.14

Za předpokladu, že C1>>C3

### 2.7 Měřící obvody

Měřící obvody mají využití ve velké části elektronických obvodů, ve kterých je potřeba sledovat jejich parametry, popisující vnitřní i vnější chování. Tyto měřené hodnoty mohou složit jako informativní hodnota nebo jsou například součástí celkové zapojení jako funkční prvek. Nejběžnějšími měřenými veličinami jsou napětí a proud. Pro měření napětí lze použít zapojení jednoduchého napěťového děliče. Měření proudu lze realizovat například úbytkem napětí na bočníku, měřicím transformátorem nebo Hallovou sondou. Pro měření proudu je třeba vybrat správnou metodu měření. S výše vypsaných typů nelze použít všechny do všech aplikací. Správný výběr závisí na amplitudě signálu, jeho průběhu (AC/DC), požadované přesnosti měření atd.

#### 2.7.1 Měření proudu Hallovou sondou

Obecné schéma měření Hallovou sondou je na obrázku 2.10. Využívá se zde Hallova jevu, kdy se v polovodičovém článku během působení magnetického pole po jeho stranách začne hromadit elektrický náboj. Tak na článku vzniká Hallovo napětí, jehož velikost udává velikost procházejícího proudu podle vzorce 2.2. V praxi se Hallova sonda využívá pro měření širokého rozmezí proudů (od miliampérů do stovek ampérů). Šířka pásma je však omezena v řádu několika desítek kHz, tudíž pro vyšší frekvence již nenachází uplatnění.

$$U_h = k \cdot i \cdot B \quad [V] \tag{2.15}$$

kde: U<sub>h</sub> ... Hallovo napětí k ... konstanta materiálu



Obrázek 2.10: Obecné zapojení Hallovy sondy

### 2.7.2 Měření proudu transformátorem

Tato metoda se využívá pro měření střídavých proudů. Princip spočívá v elektromagnetické indukci. V praxi se vyrábí transformátory, které mají na primární straně obvykle 1 závit, který při procházejícím proudu indukuje přes transformátorové jádro napětí do sekundárního vinutí, které má optimální počet závitů, aby bylo možné s výstupním napětí dále pracovat. Výhodou je galvanické oddělení od měřeného obvodu a jednoduchost zapojení. Na obrázku 2.11 je zobrazeno typické zapojení.





Výsledné napětí  $V_{out}$  závisí na poměru závitů, procházenému proudu  $I_{prim}$  a rezistoru  $R_T$  ze vztahu:

$$V_{OUT} = I_{PRIM} \cdot \frac{N_P}{N_S} \cdot R_T \quad [V]$$
 2.16

#### 2.7.3 Měření proudu bočníkem

Metoda měření proudu pomocí bočníku je založena na Ohmově zákoně, kdy na bočníku měříme úbytek napětí, odpovídající proudu, který jím protéká. Zapojuje se do série se zátěží. Nevýhodou jsou energetické ztráty, které vzniknou vlivem úbytku na měřícím rezistoru. Proto je nutné vybrat takovou hodnotu, která při jmenovité hodnotě výstupního napětí a proudu ovlivní obvod jen minimálně. Úbytek napětí na rezistoru se dále snímá například pomocí diferenčního zesilovače, kterým se získaný signál dále zesílí.



Obrázek 2.12: Zapojení diferenčního zesilovače

V závislosti na aplikaci rozlišujeme mezi vrchním (před zátěží) a spodním měřením (za zátěží). Oba typy zapojení jsou zobrazeny na obrázku 2.13. Obě zapojení mají výhody a nevýhody. Zapojení za zátěží je praktického hlediska jednodušší, měřená hodnota se porovnává se zemnícím potenciálem a tím pádem se nemusí přihlížet na vysoké potlačení souhlasného rušení CMR. Nevýhodou jsou unikající proudy, uzavírané do země mimo měřenou větev. Zapojení před zátěží tuto nevýhodu eliminuje, avšak jsou kladeny vyšší nároky na potlačení CMR, zvlášť při vyšších hodnotách potenciálu napětí na měřené lince. Operační zesilovač s přizemněným napájecím potenciálem tak musí potlačit vysoké napětí, vytvořené mezi vstupem a zemí zesilovače.



Obrázek 2.13 Diferenční měření proudu (vpravo za zátěží, vlevo před zátěží), převzato z: [7] Výstupního napětí diferenčního zesilovače je dáno poměrem zpětnovazebního

rezistoru Rzp a R1 a rozdílem napětí na vstupu zesilovače:

$$V_{O} = (V_{2} - V_{1}) \cdot \frac{R_{ZP}}{R_{1}} \quad [V]$$
 2.17

### 2.7.4 Měření napětí

Nejjednodušší způsob, kterým lze realizovat měření napětí je odporový dělič. Nastavení odporového děliče vychází z maximálního výstupního napětí a zvoleného maximálního napětí, které je vyžadováno pro měření na výstupu děliče. Měřící obvod by měl minimálně zatěžovat měřený obvod. Celková hodnota rezistorů by měla být dostatečně velká, aby měřícím děličem tekl jen minimální proud. Výstup děliče je většinou dále upravován a případně oddělen operačním zesilovačem.

# **3** NÁVRH PLATFORMY

Kapitola se zabývá rozborem jednotlivých částí platformy, potřebných obvodech k jejímu řízení, měření, a nakonec praktickým návrhem prototypu. Z hlediska použitelnosti platformy bylo potřeba stanovit parametry, které zajistí širší využitelnost platformy. V rámci testování by prototyp měl podporovat sestavení většiny běžných topologií spínaných zdrojů, které jsou zmíněny v teoretické části. V praxi při vývoji spínaných zdrojů se běžně využívá simulací, přičemž se zanedbávají parazitní vlastnosti diskrétních součástek ve zdroji. To ve výsledku může vést k nepřesnému praktickému návrhu, který zanedbává extrémy v tolerancích součástek. Následné opravy mohou být drahé a odstranění chyb náročné. Platforma by měla sloužit jako nástroj pro praktické testování ještě před finálním návrhem zdroje. Takový zdroj lze rozčlenit do jednotlivých částí a pracovat s jakoukoliv z nich nezávisle na ostatních, přičemž nejčastěji se jedná o výstupní filtr a transformátor, jelikož definují výstupní parametry zdroje.

Jako první bod bylo stanovení rozsahu vstupního a výstupního napětí a celkovému odebíranému výkonu, který byl neměl překročit 300 W. Pro většinu aplikací je tento výkon dostatečný. K platformě jsou navrženy napájecí obvody, které zajišťují kompletní funkčnost.

Dalším bodem byl rozbor modulárních části, kde bylo potřeba navrhnout design modulů a jakým mechanickým způsobem se tyto moduly navrhnou, aby byla zaručena vysoká spolehlivost.

Posledním bodem jsou návrhy měřících a podpůrných obvodů.

# **3.1 Parametry platformy**

Vstupní napětí bylo zvoleno na základě běžně dostupného rozsahu laboratorních zdrojů, a to do 60 V. Pro výstupní napětí bylo zvoleno maximum 36 V, jelikož se předpokládá testování nízkonapěťových spínaných zdrojů. Výchozí parametry jsou popsány v tabulce 3.1.

Veličina	Název	Min	Max	Jednotka
V <sub>IN</sub>	Vstupní napětí	5	60	V
P <sub>IN</sub>	Vstupní příkon	-	300	W
Vout	Výstupní napětí	-	36	V
I <sub>OUT</sub>	Výstupní proud	-	5	A
f	Spínací kmitočet	-	300	kHz
VP	Napájení platformy	18	36	V
IP	Odebíraný proud platformy	-	2	A

Tabulka 3.1: Parametry platformy

# 3.2 Blokový návrh

Obecné blokové schéma platformy je na obrázku 3.1. Skládá se z šesti výměnných modulů (vstupní filtr, spínače, transformátor, usměrňovače, výstupní filtr, PWM regulátor). Napájení platformy je realizováno pomocí galvanicky oddělených DC-DC měničů.



Obrázek 3.1: Obecné blokové schéma platformy

Celé ovládání platformy zajišťuje obvod s FPGA, ve kterém je implementováno řízení PWM regulátoru se vstupním komparačním obvodem pro snímání chybového napětí na výstupu. Toto napětí je převáděno pomocí rychlých A-D převodníků no digitální podoby. Tyto převodníky jsou vybrány s ohledem na minimální vliv na přenos zpětnovazebního signálu. Po odladění zkoušeného zdroje se platforma přepne z digitálního řízení na řízení analogové a měření se opakují. Cílem je vyladit digitálně řízenou zpětnovazební smyčku tak, aby odpovídala (nebo se téměř přiblížila) řízení pomocí diskrétního PWM regulátoru.

Z hlediska výstupů platforma nabízí až 5 možných výstupů, přičemž zatížitelností jsou limitovány maximálním příkonem platformy a výstupním proudem 5 A.

# 3.3 Napájecí obvody

Napájecí obvody jsou nezbytné pro činnost platformy. Zajišťují napájení všech měřících obvodů, budičů a řízení zpětné vazby. V některých případech jsou na jejich kvalitu kladeny vysoké nároky, a to především u souhlasného potlačení rušení. Výsledné parametry napájecího zdroje jsou uvedeny v tabulce 3.2. Zdroj by tak měl být dostatečně dimenzován, aby pokryl vlastní spotřebu.

Označení	Napětí [V]	Proud [mA]	
Napájení pro vstupní obvody	5	200	
Napájení primární části	15	500	
Napájení horní levé větve spínačů	15	200	
Napájení spodní pravé větve spínačů	15	200	
Napájení sekundární strany (měřící obvody)	5	1000	
Napájení sekundární strany (řídící obvody)	12	1000	

Tabulka 3.2: Parametry napájecího zdroje

Největší důraz je kladen na napájení plovoucích větví spínačů, kde je zapotřebí dostatečně potlačit souhlasné rušení (CMR), aby se zajistila správná funkce. Hodnota CMR klesá s frekvencí. To má za následek nižší úroveň potlačení a tím vyšší rušení. Pro řízení plovoucích budičů by tak hodnota měla být kolem 80 dB. Pro zbytek zdrojů takové nároky kladeny nejsou, avšak všechny musí být od sebe galvanicky oddělné. To neplatí u sekundární strany platformy, kde se požívá jedna sekundární zem, tudíž 5 V a 12 V zdroj mohou být na stejném zemnícím potenciálu.

Zemnící diagram je zaznačen na obrázku 3.2. Celkem se na platformě využívá pěti oddělených zemí. Na primární straně se používá hlavní primární zem, která slouží pro napájení spodních spínačů a napájení měřících obvodů společně s digitálními oddělovači. Další dvě plovoucí země pro vrchní páry spínačů a zem spojená se vstupní svorkou pro měření vstupního proudu a napětí. Na sekundární zem jsou připojeny všechny zbylé řídicí a měřící obvody.



Obrázek 3.2: Zemnící diagram

Při návrhu je také nutné počítat s parazitní vlivy, které vznikají u spínaných zdrojů. Především se jedná o parazitní kapacitu mezi primární a sekundární částí. Tato kapacita je zejména při vyšších kmitočtech nezanedbatelná a mohou se přes ni uzavírat velké ztrátové proudy. Jedná se především o parazitní kapacitu na DPS a mezi vinutími transformátoru. Při přibližném výpočtu se využívá obecný vzorec pro výpočet kapacity.

$$C_{par} = \varepsilon_0 \varepsilon_r \frac{S}{d} \quad [F]$$
 3.1

kde:  $\varepsilon_o \dots$  permitivita vakua  $\varepsilon_r \dots$  relativní permitivita materiálu  $S \dots$  šířka vodivé plochy  $d \dots$  vzájemná vzdálenost

Přibližná celková kapacita mezi primární a sekundární stranou na DPS pro materiál FR4 ( $\varepsilon_r = 4,4$ ) byla vypočítaná na přibližnou hodnotu 30 pF. V reálném zapojení je očekáváná kapacita větší a proto se vypočítaná hodnota zvětšuje. Zvolená hodnota parazitní kapacity je 100 pF.

Za napájecím zdrojem se nachází lineární stabilizátory (LDO), které upravují napětí pro měřící obvody a A-D převodníky. Na primární straně je použita 15 V větev, ze které se pomocí LDO vytváří 5 V pro použité operační zesilovače OPA4196 a 3,3 V pro A-D převodníky ADS7041. Na sekundární straně je použito LDO na 3,3 V pro A-D převodníky na sekundární straně, které upravuje 5 V větev. Blokové schéma zdroje je na obrázku 3.3.



Obrázek 3.3: Blokové schéma napájecího zdroje

Lineární stabilizátor pro 3,3 V používá LDO s označením MCP1700. Vyrábí se ve variantách s různým výstupním napětím od 1,2 V po 5 V. Pro spolehlivé zapojení vyžaduje jen dva blokovací kondenzátory na vstupu a na výstupu, jak je znázorněno na obrázku 3.4. [22]



Obrázek 3.4: Zapojení LDO na 3,3 V

Napětí 5 V je upravováno z 15 V větvě pomocí stabilizátoru 7805 v pouzdru TO252. Zapojení je obdobné jako u MCP1700, viz obrázek 3.5. [23]



Obrázek 3.5: Zapojení stabilizátoru na 5 V

Speciální reference musela být použita pro napájení operačních zesilovačů. Jelikož neexistuje ideální zapojení operačního zesilovače, které by pracovalo s celým napájecím rozsahem i na jeho výstupu, tak výstupního napětí kolem hodnoty 0 V zesilovač nikdy nedosáhne. Také napětí blízké napájecímu napětí operačního zesilovače je saturováno na nižší maximální výstupní hodnotu. Z hlediska diferenčních měření proudů, kde je potřeba zajistit měření malých hodnot proudů, které se na výstupu zesilovače blíží nulovým hodnotám. Proto je nutné posunout záporný potenciál napájecího pinu na potenciál nižší, než je nejnižší potenciál vůči vstupním pinům zesilovače (v tomto případě zemí). K tomuto účelu se v zapojení používá integrovaný obvod LM7705, který posouvá napětí o -0,232 V. Zapojení obvodu je na obrázku 3.6. [24]



Obrázek 3.6: Reference záporného napětí -0,232 V

### 3.4 Měřící obvody

Pro měření proudu je třeba vybrat správnou metodu měření. Z vypsaných typů v teorii však nelze použít všechny do všech aplikací. Správný výběr závisí na amplitudě signálu, jeho průběhu (AC/DC), požadované přesnosti měření atd.

### 3.4.1 Měření proudu transformátorem

V rámci diplomové práce je tato měřící metoda použita na primární straně u modulu spínačů. Byla vybrána důležitá místa, přičemž se jedná o celkový primární proud tekoucí do primární země ze spínačové části, výstupy ze středu pravé a levé větve spínačů a pro případ Weinbergova zapojení proud pravou větví spínačů (viz obrázek 3.7). Celkový primární proud taktéž slouží pro PWM regulátor jako zpětná vazba.



Obrázek 3.7: Místa pro měření pomocí proudového transformátoru

Měřené jsou také výstupy do modulu transformátoru. V těchto částech prochází střídavý proud s frekvencí řídící PWM modulace v řádu stovek kHz. Pro tyto parametry byly vybrány transformátory Murata 54050C s vinutím 1:50. Nastavení zisku je nastaveno na 0,3 V/A, který je nastaven paralelním odporem k sekundárnímu vinutí. [14]

Na obrázku 3.8 je použité zapojení obvodu na platformě.



Obrázek 3.8: Zapojení měřícího obvodu pro střídavé proudy

Rezistor R46 společně R48 tvoří nastavení zisku. Následuje operační zesilovač v neinvertujícím zapojení se ziskem 2, který při maximálním proudu 5 A zesílí vstupní napětí na 3 V výstupního napětí. Výsledná analogová hodnota se poté převádí A-D převodníkem do digitální podoby. Rezistor R62 a kondenzátor C46 tvoří filtr typu dolní propust, který slouží pro filtrování špiček a také jako antialiasingový filtr pro ADC.

### 3.4.2 Měření proudu bočníkem

Na zesilovač jsou kladeny vysoké nároky, především na vstupní napěťovou nesymetrii, klidový proud vstupů zesilovače, CMR a šířku pásma pro střídavé signály. S ohledem na tyto požadavky byl vybrán operační zesilovač OPA4196 se čtyřmi Rail-to-Rail vstupy i výstupy, vstupní offset je výrobcem udáván  $\pm 100 \mu$ V, klidový proud  $\pm 5$  pA, šířka pásma 2,5 MHz a potlačení CMR 140 dB. S těmito parametry je s přehledem využitelný pro návrh platformy pro všechny potřebné obvody. [12]

Schéma zapojení, používané na platformě, je na obrázku 3.9. Skládá se ze dvou zesilovacích stupňů, přičemž první je plně diferenční a druhý nastavuje zisk tak, aby bylo dosaženo maximálního rozkmitu vstupního napětí pro A-D převodník. S hodnotou nastaveného zisku se dále musí počítat při přepočtu reálné hodnoty proudu podle vzorce 3.2. V tomto případě je počítáno s měřícím odporem 20 m $\Omega$  a maximálním měřeným proudem 5 A. Maximální úbytek na rezistoru vychází 100 mV, které je potřeba upravit pro převod A-D převodníkem. Diferenční stupeň má nastavený zisk 1, čili potřebný zisk druhého stupně musí být 30, aby bylo dosaženo maximálně 3 V na vstupu ADC. Důležitou částí při návrhu je také správné použití rezistorů. Snímací rezistor by měl mít co nejvyšší přesnost (ideálně 0,5 % a méně) a minimální teplotní drift. Velikost odporu měřícího odporu by měla být stanovena s ohledem na maximální proud a používané napětí. V praxi se používají rezistory od desítek m $\Omega$  až po stovky m $\Omega$ . U rezistorů nastavují diferenční zesilovač (R38, R39, R42 a R43) by měly být použity také velmi přesné rezistory (ideálně 0,1 % a méně). Rezistory i s takovou přesností by měly být sesouhlaseny na ideálně stejné hodnoty. Při měření velmi malých hodnot úbytku napětí na snímacím rezistoru mohou tyto malé změny v hodnotách rezistoru rozvážit vstup diferenčního zesilovače a zapříčinit nepřesné měření.

$$U_{ADC} = U_M \cdot A_1 \cdot A_2 \quad [V] \qquad 3.2$$

kde:  $U_{ADC}$  ... napětí na vstupu převodníku  $U_M$  ... napětí na měřícím rezistoru  $A_1$  ... zesílení diferenčního zesilovače  $A_2$  ... zesílení neinvertujícího zesilovače



Obrázek 3.9: Zapojení diferenčního zesilovače

Na vstupu ADC se opět nachází antialiasingový filtr dolní propust, tvořený R6 a C48, který se v případě nutnosti může osadit.

### 3.4.3 Měření proudu pomocí INA170

Zapojení s čipem INA170 od Texas Instruments bylo zvoleno pro měření proudu za výstupními filtry (před výstupními svorkami platformy). Zapojení je na obrázku 3.10. Integrovaný obvod disponuje širokým rozmezím napájecího napětí až do 40 V a správně funguje až do 60 V souhlasného napětí. Obvod obsahuje na vstupu diferenční zesilovač, který řídí vnitřní proudový zdroj. Na externím odporu R151 pak tento proud vytváří úbytek napětí. Vnitřní transkonduktance obvodu je 1000  $\mu$ A/V. Ze vzorce 3.3 lze vypočítat napětí na odporu R151. Rezistor R146 slouží pro nastavení výstupního offsetu. Reference V<sub>REF</sub> slouží jako nastavení konstanty pro výpočet rezistorů. [13]



Obrázek 3.10: Použité zapojení s obvodem INA170

 $U_{OUT} = I_S \cdot R_S \cdot R_L \cdot 1000 \quad [mV]$  3.3

kde: U<sub>OUT</sub> ... výstupní napětí I<sub>S</sub> ... proud měřícím odporem R<sub>S</sub> ... odpor měřícího rezistor R<sub>L</sub> ... výstupní rezistor

Dle simulací a testování simulačního modelu čipu byly vybrány hodnoty  $R151 = 10 \text{ k}\Omega$  a  $R148 = 20 \text{ k}\Omega$ . Ze simulované voltampérové charakteristiky (obrázek 5.9) lze odečíst maximální hodnotu výstupního napětí 1 V při maximálním proudu 5 A.

Tato hodnota je pomocí neinvertujícího zesilovače se ziskem 3 zesílena na požadovanou maximální hodnotu vstupního napětí pro ADC a to 3 V.

Hodnota referenčního napětí byla stanovena rovněž na základě simulací. Pro správnou funkčnost byla reference stanovena 0,5 V. Toto napětí je vytvářeno pomocí precizní programovatelné reference TL1431, kde je paralelně k referenci zapojený napěťový dělič, napočítaný na výstup 0,5 V. Samotná reference udržuje napětí na 2,5 V za předpokladu dodržení minimálního protékajícího pracovního proudu. Ten je stanoven odporem R168. Použité zapojení je na obrázku 3.11. [21]



Obrázek 3.11: Zapojení napěťové reference 0,5 V

#### 3.4.4 Měření napětí

Z hlediska platformy se napětí měří na několika místech, a to vstup a výstupy DC-DC měniče a napětí U<sub>GS</sub> spodních primárních spínačů. Napětí je měřeno pomocí napěť ového děliče, vypočítaného podle maximálního napětí na celém děliči a maximální vstupní hodnoty pro operační zesilovač. Použité zapojení na platformě je na obrázku 2.16. Vstupní napětí u tohoto zapojení je maximálně 60 V, přičemž na vstupu A-D převodníku je přivedeno maximálně 3 V. Jelikož je zisk zesilovače dva, tak na jeho vstupu nesmí napětí překročit 1,5 V. Zvolený proud při maximálním napětí je 150  $\mu$ A. Pak již jednoduše podle Ohmova zákona lze dopočítat hodnoty rezistorů děliče, v tomto případě 390 k $\Omega$  a 10 k $\Omega$ . Na sekundární straně je maximální napětí 36 V, rezistory v děliči pak vychází 620 k $\Omega$  a 27 k $\Omega$ . Antialiasingový filtr lze opět v případě potřeby zapojit. Schéma obvodu je znázorněno na obrázku 3.12.


Obrázek 3.12: Použité zapojení pro měření napětí

## 3.5 Oddělovací obvody

Jak je již z pojmu izolované měniče patrné, tak tyto topologie mají galvanicky oddělenou primární část od sekundární části. Tento stav je taktéž nutné zajistit na celé platformě, a to nejen u silové části modulárního DC-DC měniče, ale i u jeho řídících a měřících obvodů. Protože se řízení platformy nachází na sekundární části, musí se izolovat všechny signály, které vedou na primární část a naopak. U běžných spínaných zdrojů je potřebné oddělit většinou jen chybový signál výstupního napětí. Pro tyto účely se využívá optočlenů nebo izolačních transformátorů. V případě platformy je zapotřebí přenést více signálů a tuto možnost nabízí integrovaný obvod ADuM od Analog Devices, které platforma využívá. Funguje na principu magnetického oddělení [15], kde v rámci jednoho čipu lze nezávisle přenést až šest signálů. Obvod funguje na principu modulace vstupního signálu na vysokofrekvenční přenosový signál, který se přenese před oddělovací transformátor na přijímací část, kde dojde k demodulaci zpět na tvar vstupního signálu. Jako u všech digitálních obvodů se musí počítat s vlastním zpožděním, které výrobce udává v jednotkách nanosekund. Obvod vyžaduje dva oddělené napájecí zdroje. Zapojení použitých obvodů ADuM je na obrázku 3.13. [15]



Obrázek 3.13: Schéma použitých obvodů ADuM

# **3.6** Digitální obvody

Významnou roli při řízení platformy odehrávají digitální obvody, které zajišťují správnou funkci celku. Hlavním řídícím prvkem je programovatelné hradlové pole (FPGA), zajišťující komunikaci platformy s počítačem, řízení a zpracovávání naměřených dat. Řízení zkoušeného spínaného zdroje je možné realizovat jak digitálně, tak i analogově. Změřená analogová data jsou do digitálních převáděna pomocí A-D převodníků, přepínání vstupů pro řízení zajišťují multiplexery. Komunikace na platformě je realizována přes SPI. Modul FPGA pro komunikaci s PC používá USB.

## 3.6.1 A-D převodníky

Platforma obsahuje dohromady třicet měřících míst. Některé z nich jsou pro vyhodnocování a ladění testovaného zdroje důležitá a slouží pro měření pracovních veličin, například primární proud nebo sekundární napětí. Některá měření jsou realizována jen pro informativní účely, tudíž na ně nemusí být kladeny větší nároky na přesnost a rychlost přijímaných dat ke zpracování.

Pro účely informativního měření byl vybrán A-D převodník ADS7041, který nabízí 10-ti bitové rozlišení s rychlostí převodu 1 Msps. Čtení nebude probíhat kontinuálně, ale pouze v intervalech, které budou definovány v FPGA. Proto stačí převodník s rychlostí převodu 1 Msps, jelikož postačí přesnost do 1 %. Výstupní komunikace se provádí po podporované sériové lince SPI až do rychlosti 14 MHz. Výběr spočíval i ve velikosti pouzdra (VSSOP-8) a minimální spotřebě 600  $\mu$ W při napájení 3,3V a rychlosti 1 Msps. Převodník reaguje na sestupnou hranu signálu CS. Zapojení převodníku je například na obrázku 3.12. Dle doporučení výrobce je vhodné připojit antialiasingový filtr podle vlastních požadavku a s ohledem na Nyquistův vzorkovací teorém. Převodník se využívá vzhledem k dobrým parametrům a ceně na všech místech informativního měření. [16]

Signály, které budou sloužit k řízení spínaného zdroje vyžadují vyšší rychlost přenosu dat, jejich paralelní zpracování a komunikaci. Aby byla splněna přesnost alespoň na 0,1 %, bude potřeba převodník s rychlostí převodu alespoň 10 Msps s 12-bitovým rozlišením. Konkrétní výběr převodníku však bude závislý na návrhu a typu digitálního kompenzačního obvodu, řídícího zpětnou vazbu.

#### 3.6.2 Multiplexery

Na základě dvojího řízení platformy bylo zapotřebí společné řídící signály přepínat mezi digitálním a analogovým řízením. Pro tuto funkci slouží multiplexer. Pro použití na platformě byl vybrán multiplexer 2 z 1 s označením PI5C3257. Obsahuje 4 vstupní brány po 2 vstupech a 4 výstupy. Podle stavu pinu S (select) je umožněno vybrat požadovanou čtveřici vstupních signálu a převést je na výstup. K tomuto vstupu je externě připojen pull-down rezistor, který v případě absence FPGA modulu bude nastaven do režimu přenosu signálů z modulu zpětné vazby Tento pin je na platformě trvale řízen pomocí FPGA. Negovaný vstup E (enable) řídí aktivní režim multiplexeru. V případě nízké úrovně je multiplexer trvale aktivní. Aktivní režim je trvalý u všech použitých multiplexerů na platformě. Část schématu zapojení s multiplexery je na obrázku 3.16. [17]



Obrázek 3.14: Schéma zapojení multiplexerů na platformě

### 3.6.3 Modul FPGA

Modul s FPGA zajišťuje kompletní řízení celé platformy. Zde se zpracovávají všechna naměřená data a provádí řízení zkoušených spínaných zdrojů.

Pro řízení platformy byl vybrán modul s FPGA s označením Spartan-3E 1600K s 512 Mbit DDR RAM a napájením přes USB 2.0 a podporou SPI komunikace. Modul má malé rozměry a 104 nastavitelných I/O pinů, které bezproblémově pokryjí požadavky platformy. Obsahuje vlastní napájecí blok, složený ze tří DC-DC měničů, který upravuje hladiny napětí pro vlastní funkci. K platformě se připojuje přes dva board-to-board konektory (zkráceně B2B), které zajišťují přenos signálu a napájení modulu. [18]

Celkový počet použitých I/O pinů je 55, přičemž 30 z nich jsou vstupní signály z měření včetně chybových signálů pro řízení. Dalších 14 výstupních signálů (IN\_FPGA1 až IN FPGA14) slouží k řízení tranzistorů na primární straně spínačů a na sekundární straně u synchronních usměrňovačů. Pro hodinový signál jsou použity 3 výstupní piny. Hlavní hodinový signál (CLK\_S) řídí chod všech informativních měření, tzv. "housekeping", které mají pouze informativní účel a pro jejich čtení bude použita nižší frekvence. U zbylých dvou (CLK CURRENT a CLK VOLTAGE) se využije maximální frekvence hodinového signálu, kterým se budou řídit A-D převodníky pro měření primárního proudu a sekundárního chybového napětí pro regulaci. Na tyto převodníky jsou kladeny vyšší nároky z hlediska rychlosti komunikace s modulem FPGA. Stejný princip je stanoven u tří signálů CS, přičemž signál CS ADC ovládá obvody pro informativní měření. Signály CS CURRENT REG a CS VOLTAGE REG slouží pro řízení rychlých ADC. Signál SEL FPGA ovládá nastavení multiplexerů. Pokud je výstupní pin v aktivní 1, tak výstupy multiplexerů jsou nastaveny pro digitální řízení, v případě 0 pro řízení diskrétním zapojením řídícího obvodu na modulu zpětné vazby. Poslední 4 signály jsou odděleny přes buffery a slouží pro spínání zátěží na výstupu. Přes B2B kontakty je modul taktéž napájen 5 V přímo z platformy. Komunikace mezi rozhraním platforma – FPGA probíhá přes komunikaci SPI.



Obrázek 3.15: Vnitřní struktura řízení FPGA

Požadované vnitřní zapojení FPGA je ukázáno na obrázku 3.15. Komunikaci s vnějším počítačem obstarává rozhraní USB 2.0 s koncovkou USB mini, které je součástí FPGA modulu. Následuje vstupní interface USB rozhraní s komunikačním protokolem, který převezme data z počítače a převede je do podoby pro zpracování FPGA. Tyto data jsou posílána přes hlavní sběrnici do funkčních bloků FPGA. Blok "CTRL" obsahuje program pro samotnou funkci a řízení FPGA. Další bloky již slouží ke zpracovávání dat a generování řídících pulzů pro platformu. Analogová hodnota chybového napětí je přes A-D převodník převedena do digitální podoby, která se porovnává s nastavenou přenosovou funkcí řízeného zdroje. Kvantovaný signál je pomocí Laplaceovy transformace převeden do Z-roviny. Vznikne tak IIR filtr, přes který jsou data posílána do regulátoru. Regulátor porovnává mezi sebou diskrétní data z IIR filtru s daty o hodnotě primárního proudu. Pomocí implementované funkce následně obsluhuje řídící obvody pro nastavování výstupních úrovní, včetně generování PWM.

Blok, pojmenovaný jako přenosová funkce, slouží pro vytvořenou přenosovou funkci podle typů, které byly uvedeny v kapitole 2.6. Podstatou platformy je právě tento blok, ve kterém bude možno upravovat přenosové funkce pomocí iterativních měření a dosáhnou co možná nejlepším hodnotám při porovnání s diskrétním PWM regulátorem.

Blok řízení PWM je určený pro generovaní veškerých řídících signálu pro funkci laděného zdroje. Jeho výstupy obsluhují buzení spínačů a buzení usměrňovačů. PWM signály pro řízení stejné, ale některé budou v čase posunuté, případně negované. Tato úprava signálů bude potřeba k řízení usměrňovačů, kde je nutné otevírání tranzistorů v čase zpozdit s ohledem na zpoždění spínačů.

Na platformě je dohromady 14 řízených signálů, přičemž 10 výstupů pro spínání synchronních usměrňovačů bude ve většině případů řízeno pouze jedním signálem. Zpracování dat z informativních měření zpracovává housekeeping blok, který se stará o jejich zpracování a nastavování SPI komunikace. Všechna informační měření se řídí pomocí jednoho hodinového signálu CLK\_S, jednoho signálu pro chip select CS\_ADC a 28 vstupních signálů z obsluhovaných ADC.

Pro spínání zátěží jsou na platformě rovněž zapojeny 4 napěťové sledovače, které je možno ovládat pomocí dalších 4 signálů z FPGA.

# 3.7 Mechanický koncept modulů

Jedna z nejdůležitějších věcí při mechanickém návrhu je správný návrh spojení modulů s platformou tak, aby vzájemný kontakt byl co nejdokonalejší. Na trhu se prodává velké množství různých typů konektorů, avšak jen málo z nich lze použít pro tuto aplikaci. Jelikož jsou moduly měnitelné a počítá se s jejich změnami a úpravami v rámci testování, je nutností vysoká životnost konektorů. Spojení by mělo být rovněž jednoduché, nesmí zanášet do obvodů parazitní vlastnosti (nebo jen minimální) a aby bylo schopné přenášet maximální proudy, které obvodem můžou protékat.

Pro tyto požadavky byly vybrány konektory PCB–1M3. Mají ideální konstrukci a jsou robustné. Výhodou je šroubovací mechanismus, který při dotažení modulu k platformě zajistí pevný kontakt. Kontaktní plocha se navíc znásobí, jelikož se nejedná jen o kontaktní dosedací plochu konektoru, ale i o kontakt hlavičky šroubu z vrchní strany DPS modulu a kontakt šroubu samotného. Délka šroubu je limitovaná deskou platformy, tudíž je nutné použít šrouby takové délky, aby při dotažení nedošlo ke kontaktu s platformou. Ke spojení byly použity šrouby M3x4 mm. Kontaktní plošky jsou navrženy pro využití kontaktu celé hlavičky šroubu a ze strany kontaktu DPS na konektor celé plochy konektoru. [19]

Signálové kontakty nevyžadují takto masivní kontakty, proto by jejich použití bylo zbytečné a zabíralo zbytečně velkou plochu. Výběr ideální kontaktů pro signálové spojení tak muselo splňovat navíc podmínku, kterou je výška silových kontaktů. Ta odpovídá přibližně 3,5 mm. Jelikož jsou moduly pevně uchyceny na místě pomocí šroubovacích konektorů a modul je tak zafixován, byly nakonec zvoleny kontakty typu SMD kontaktních sond. Tyto sondy jsou pružinového typu, jsou povrchně upravené mosazí a pomocí pájecí plošky se jednoduše připájí na desku. Byl vybrán konkrétně typ 0900-1-15-20-75-14-11-0 od Mill-Max. Pro dosedací kontaktní plochy na desce modulů byl použitý průměr 3,5 mm, aby byla zajištěna rezerva i při nepřesném zapájení kontaktních sond a byl vždy zaručen kontakt s ploškou. [20]

Moduly je nejvhodnější vyrábět na DPS typu FR4, která je nejběžnější a dostatečně pružná a odolná vůči mechanickému opotřebení, které bude při časté výměně modulů. Silové kontaktní plošky musí mít dostatečně velkou plochu, aby vzhledem k šroubovacímu mechanismu kontaktování nedošlo k poničení kontaktní plochy. Rovněž by měly být opatřeny alespoň povrchovou úpravou typu HAL, při které se kontaktní plošky pokryjí vrstvou cínu a ploška tak bude odolnější.

# 3.8 Design (koncept) modulů

Důležitou částí práce jsou i samotné moduly, podle nichž se navrhne výsledná platforma. K jejich designu je potřebný rozbor veškerých diskutovaných topologií a podle jejich možných zapojení moduly optimálně navrhnout tak, aby bylo možné určit jejich finální rozměry, které by neměly být příliš velké. Za předpokladu, že se jedná o první testovací návrhy, tak byl kladen důraz především na potřebné vstupy a výstupy, které musí moduly obsahovat v rámci kompatibility se všemi druhy zdrojů. Navržené koncepty modulů jsou popsány v podkapitolách. Rozměry jsou udávané v pořadí šířka – výška.

## 3.8.1 Modul vstupního filtru

Vstupní filtr důležitý pro výsledné vlastnosti a chování celého zdroje. Ideálně filtruje rušení spínaného zdroje do distribuční sítě a rovněž ze sítě směrem ke zdroji. Z toho důvodu je potřebné modul navrhnout tak, aby šel osadit několika diferenčními tlumivkami pro kladnou a zápornou větev, tlumivkou pro potlačení souhlasného rušení a rozměrově velkými kondenzátory v řádech jednotek mF. Z pohledu kontaktů modul obsahuje pouze vstupní a výstupní svorky a kontakty pro měření vstupního proudu, které jsou uvedeny v tabulce 3.3. Jeho výsledné rozměry jsou 91 x 50 mm.

Označení	Název	Typ kontaktu
IN	Vstupní kladné napětí	Výkonový
GND_IN	Vstupní záporné napětí (zem)	Výkonový
OUT	Výstupní kladné napětí	Výkonový
CENTER	Propoj mezi horní a spodní spínače	Výkonový
SGND	Sekundární zem	Výkonový
PGND	Primární zem	Výkonový
CURR_IN	Kladný kontakt pro měření proudu	Sonda
GND	Zemnící kontakt pro měření proudu	Sonda

Tabulka 3.3: Tabulka kontaktů pro modul vstupního filtru

## 3.8.2 Modul spínačů

Na tento modul byly kladeny největší nároky z hlediska velikosti a vzhledem k okolnosti, že modul byl navržen tak, aby se nemusel vůbec měnit vzhledem k rozdílným topologiím. Protože se jedná na spínače, které pracují na vysokých kmitočtech a jsou zároveň velkým zdrojem rušení pro okolní obvody, byla minimalizace modulu nezbytnou podmínkou. Modul obsahuje dohromady 21 kontaktů, a to především z důvodu 4 galvanicky oddělených napájecí zdrojů, potřebných k funkčnosti spínačů. S ohledem na existenci malých pouzder výkonových MOSFET tranzistorů v pouzdře TSDSON-8 bylo možné modul navrhnout o velikosti 49,5 x 55,0 mm. Popis kontaktů je uveden v tabulce 3.4.

Označení	Název	Typ kontaktu
IN	Vstupní napětí ze vstupního filtru	Výkonový

OUT_H1	Výstup na vinutí transformátoru	Výkonový
OUT_H2	Výstup na vinutí transformátoru	Výkonový
OUT_CL	Výstup na vinutí transformátoru	Výkonový
OUT_CR	Výstup na vinutí transformátoru	Výkonový
DP	Kontaktní "zemní" potenciál pro měření proudu	Výkonový
+12V_FL	Napájení pro horní levé tranzistory	Výkonový
PFGND1	Zem pro +12V_FL	Výkonový
+12V_FR	Napájení pro horní pravé tranzistory	Výkonový
PFGND2	Zem pro +12V_FR	Výkonový
+12V_P	Napájení pro spodní tranzistory	Výkonový
PGND	Primární zem	Výkonový
+5V_S	Napájení pro budiče	Výkonový
SGND	Sekundární zem	Výkonový
DP1	Kontakt pro měření proudu levou větví spínačů	Sonda
DP2	Kontakt pro měření proudu pravou větví spínačů	Sonda
DP	Kontaktní "zemní" potenciál pro měření proudu	Sonda
P1	Vstupní PWM pro levý horní budič	Sonda
P2	Vstupní PWM pro pravý horní budič	Sonda
P3	Vstupní PWM pro levý spodní budič Sonč	
P4	Vstupní PWM pro pravý spodní budič	Sonda

Tabulka 3.4:	Tabulka	kontaktů	pro m	odul s	spínačů
--------------	---------	----------	-------	--------	---------

## 3.8.3 Modul transformátoru

Z principu návrhu se jedná o nejjednodušší modul. Ve většině případů bude osazen pouze vysokofrekvenčním transformátorem. Vzhledem k přenášeným výkonům a počtů vinutí se zvolil typ transformátoru na kostře RM10. Výsledné rozměry modulu jsou 65 x 70 mm. Popis kontaktů je uveden v tabulce 3.5.

Označení	Název	Typ kontaktu
H1	Vstup vinutí č.1	Výkonový
H2	Výstup vinutí č.1	Výkonový
CL	Vstup na primární vinutí č.2 z levé strany spínačů	Výkonový
CR	Vstup na primární vinutí č.3 z pravé strany spínačů	Výkonový
PGND	Primární zem	Výkonový
OUT1.1	Výstupní sekundární vinutí č.1	Výkonový
OUT1.2	Výstupní sekundární vinutí č.1	Výkonový
OUT2.1	Výstupní sekundární vinutí č.2	Výkonový
OUT2.2	Výstupní sekundární vinutí č.2	Výkonový
OUT3.1	Výstupní sekundární vinutí č.3	Výkonový

OUT3.2	Výstupní sekundární vinutí č.3	Výkonový
OUT4.1	Výstupní sekundární vinutí č.4	Výkonový
OUT4.2	Výstupní sekundární vinutí č.4	Výkonový
OUT5.1	Výstupní sekundární vinutí č.5	Výkonový
OUT5.2	Výstupní sekundární vinutí č.5	Výkonový

Tabulka 3.5: Tabulka kontaktů pro modul transformátoru

## 3.8.4 Modul usměrňovačů

Tento modul je primárně navržen pro synchronní usměrňovače, což je největší možné zapojení co se týče výsledné velikosti využité plochy. Modul musí obsahovat kontakty pro řízení tranzistorů, kontakty pro měření proudů přes tranzistory a vstupní/výstupní svorky. Výsledná velikost modulu je 85 x 88 mm. Popis kontaktů je uveden v tabulce 3.6.

Označení	Název	Typ kontaktu	
OUT1.1	Vstup ze sekundárního vinutí č.1	Výkonový	
OUT1.2	Vstup ze sekundárního vinutí č.1	Výkonový	
OUT2.1	Vstup ze sekundárního vinutí č.2	Výkonový	
OUT2.2	Vstup ze sekundárního vinutí č.2	Výkonový	
OUT3.1	Vstup ze sekundárního vinutí č.3	Výkonový	
OUT3.2	Vstup ze sekundárního vinutí č.3	Výkonový	
OUT4.1	Vstup ze sekundárního vinutí č.4	Výkonový	
OUT4.2	Vstup ze sekundárního vinutí č.4	Výkonový	
OUT5.1	Vstup ze sekundárního vinutí č.5	Výkonový	
OUT5.2	Vstup ze sekundárního vinutí č.5	Výkonový	
OUT1	Výstup z usměrňovače č.1	Výkonový	
OUT2	Výstup z usměrňovače č.2	Výkonový	
OUT3	Výstup z usměrňovače č.3	Výkonový	
OUT4	Výstup z usměrňovače č.4	Výkonový	
OUT5	Výstup z usměrňovače č.5	Výkonový	
+12V_S	Napájení budičů	Výkonový	
SGND	Sekundární zem	Výkonový	
SGND	Sekundární zem	Výkonový	
P1	Vstupní PWM pro budič usměrňovače č.1	Sonda	
P2	Vstupní PWM pro budič usměrňovače č. 1	Sonda	
P3	Vstupní PWM pro budič usměrňovače č.2	Sonda	
P4	Vstupní PWM pro budič usměrňovače č.2	Sonda	
P5	Vstupní PWM pro budič usměrňovače č.3	Sonda	
P6	Vstupní PWM pro budič usměrňovače č.3 Sono		

P7	Vstupní PWM pro budič usměrňovače č.4	Sonda
P8	Vstupní PWM pro budič usměrňovače č.4	Sonda
P9	Vstupní PWM pro budič usměrňovače č.5	Sonda
P10	Vstupní PWM pro budič usměrňovače č.5	Sonda
S1 až S10	Výstupní kontakty pro měření proudů ve stejném číslování pro usměrňovače jako PWM signály	Sondy
GND	5x zemnící kontakt pro měření proudu	Sondy

Tabulka 3.6: Tabulka 3.5: Tabulka kontaktů pro modul usměrňovačů

#### 3.8.5 Modul výstupního filtru

Výstupní filtr, stejně jako vstupní filtr, je složen z kompenzovaných tlumivek, jednoduchých tlumivek a kondenzátorů, které mohou zabírat velkou plochu. U výstupních filtrů se již nepočítá s použitím tlumivek k potlačení souhlasného rušení, avšak se musí počítat i s 5 možnými zapojenými výstupy. Výsledné rozměry modulu jsou 72,5 x 80,0 mm. Popis kontaktů je uveden v tabulce 3.7.

Označení	Název	Typ kontaktu
IN1	Vstup z usměrňovače č.1	Výkonový
IN2	Vstup z usměrňovače č.2	Výkonový
IN3	Vstup z usměrňovače č.3	Výkonový
IN4	Vstup z usměrňovače č.4	Výkonový
IN5	Vstup z usměrňovače č.5	Výkonový
OUT1	Výstup z filtru č.1	Výkonový
OUT2	Výstup z filtru č.2	Výkonový
OUT3	Výstup z filtru č.3	Výkonový
OUT4	Výstup z filtru č.4	Výkonový
OUT5	Výstup z filtru č.5	Výkonový
BUFF	Výstup pro síťový analyzátor	Výkonový
COMP	Výstup děliče chybového napětí	Výkonový
SGND	Sekundární zem Výkonov	
SGND	Sekundární zem	Výkonový

Tabulka 3.7: Tabulka 3.5: Tabulka kontaktů pro modul výstupního filtru

## 3.8.6 Modul zpětné vazby

Na tomto modulu se nachází řízení pomocí diskrétních součástek. Základem je řídící PWM regulátor, který je určen pro danou topologii měniče. K tomuto obvodu jsou většinou přidaná další obvodová zapojení, ať už k regulátoru nebo jiná zapojení (soft start, zpožďovače signálu, kompenzační obvody atd.). Modul je napájen sekundárním 12 V zdrojem, obsahuji vstupní signály chybového napětí a hodnotě primárního proudu a řídící výstupy všech obvodů, řízených PWM. Rozměry modulu jsou 96 x 80 mm. Popis

Označení	Název	Typ kontaktu
REC1	Výstup pro řízení budiče usměrňovače č.1 (P1)	Výkonový
REC2	Výstup pro řízení budiče usměrňovače č.1 (P2)	Výkonový
REC3	Výstup pro řízení budiče usměrňovače č.2 (P3)	Výkonový
REC4	Výstup pro řízení budiče usměrňovače č.2 (P4)	Výkonový
REC5	Výstup pro řízení budiče usměrňovače č.3 (P5)	Výkonový
REC6	Výstup pro řízení budiče usměrňovače č.3 (P6)	Výkonový
REC7	Výstup pro řízení budiče usměrňovače č.4 (P7)	Výkonový
REC8	Výstup pro řízení budiče usměrňovače č.4 (P8)	Výkonový
REC9	Výstup pro řízení budiče usměrňovače č.5 (P9)	Výkonový
REC10	Výstup pro řízení budiče usměrňovače č.5 (P10)	Výkonový
SW1	Výstup pro řízení budiče spínače (P1)	Výkonový
SW2	Výstup pro řízení budiče spínače (P2)	Výkonový
SW3	Výstup pro řízení budiče spínače (P3)	Výkonový
SW4	Výstup pro řízení budiče spínače (P4)	Výkonový
BUFF	Vstup pro síťový analyzátor	Výkonový
COMP	Vstup děliče chybového napětí	Výkonový
CS	Vstupní hodnota primárního proudu	Výkonový
+12_S	Napájení modulu	Výkonový
SGND	Sekundární zem	Výkonový
SGND	Sekundární zem	Výkonový

kontaktů je uveden v tabulce 3.8.

Tabulka 3.8: Tabulka kontaktů pro modul zpětné vazby

# 4 NÁVRH TESTOVACÍ PLATFORMY

Tato kapitola pojednává o praktickém návrhu testovací platformy včetně modulů. Tento testovací prototyp slouží k ověření navržených obvodů a mechanického konceptu platformy jako celku. Testovací platforma byla vytvořena na topologii propustného měniče, kterou řídí diskrétní obvod. Je zde rovněž popsán návrh modulů, který využívá teoretických návrhů z předchozí kapitoly.

# 4.1 Modul vstupního filtru

Vstupní filtr patří mezi složitý blok spínaných zdrojů, co se týče jeho návrhu. Vychází se především z parazitních kapacit transformátoru. Vzhledem k průběhu spínaného proudu je nutné vyvodit jeho spektrum, ze kterého se následně vyvodí potřebný útlum filtru na daném kmitočtu.



Obrázek 4.1: Časový průběh spínaného proudu vlevo a spektrum spínaného proudu vpravo

Ve většině případů je pokles spektrálních čar s rychlostí -20 dB/dek. Vzhledem ke složitosti návrhu bylo nakonec zvoleno typické zapojení, které bylo možné vytvořit z dostupných součástek. Bylo zvoleno základní zapojení s indukčnosmi 100 µH. Výsledné zapojení vstupního filtru ze simulačního prostředí je na obrázku 4.2.



Obrázek 4.2: Výsledné schéma vstupního filtru (C5, C6, R4, R5 a R7 jsou parazitní odpory)

# 4.2 Modul spínačů

Tento modul byl v rámci návrhu nejkomplikovanější, jelikož modul by měl být univerzální a kompatibilní se všemi druhy zmíněných topologií a modul se tak nemusel měnit. Byla proto vytvořena tabulka 4.1, která uvádí stavy tranzistorů u různých topologií. V případě nutnosti nebo návrhu konkrétní topologie lze však modul vyjmout a vyměnit, princip modulárnosti byl zachován. Při návrhu se vycházelo z topologie plného mostu, který řídí čtyři tranzistory (viz. obrázek 1.9). Zjednodušené schéma spínačů je na obrázku 4.3.

Topologie měniče	Poznámka	<b>S</b> 1	S2	<b>S3</b>	<b>S4</b>
Blokující		PWM	Z	Z	Z
Propustný s demagnetizací	při použití diody spínač S3 nemusí být spínán	PWM	Z	PWM	Z
Propustný se dvěma spínači		PWM	PWM	PWM	PWM
Propustný s aktivním clampem		Z	Z	PWM	PWM
Push-pull		PWM	PWM	Z	Z
Polomost		Z	Z	PWM	PWM
Plný most		PWM	PWM	PWM	PWM
Weinberg		PWM	Z	PWM	Z
Rezonanční LLC		PWM	PWM	0	Ζ

Tabulka 4.1: Konfigurace spínačů pro různé topologie



Obrázek 4.3: Zjednodušené schéma vstupních spínačů

Při procházení spínání topologií se vyskytl problém, který spočíval v substrátové diodě tranzistoru, kterou z jejich vlastností obsahují. To znamená, že pokud by tranzistor byl zavřený, avšak jeho substrátová dioda by byla polarizována v propustném směru. Přes tyto diody by mohl téct proud a v určitých konfiguracích by zapojení nebylo funkční. Proto se zvolilo zapojení se zdvojenými tranzistory, přičemž jsou orientovány tak, aby diody byly polarizovány proti sobě. Výsledná zjednodušená podoba spínačů je na obrázku 4.4.

Pro řízení spínaného zdroje se využívá hodnota primárního proudu, která je transformovaná na sekundární stranu měniče, kde se nachází zpětná vazba a PWM regulátor. V případě platformy bylo k primárnímu měření proudu přidáno i měření proudu pravou i levou větví spínačů, které je schopno detekovat i stejnosměrné proudy. Princip zapojení je znázorněn na obrázku 4.5.



Obrázek 4.4: Univerzální zjednodušené schéma zapojení spínačů

Další část návrhu se zaměřuje na ovládání těchto spínačů. Primární část je napájena +15 V, toto dále neupravené napětí se využívá pouze pro buzení spínače S1 a S3. Tuto napájecí větev ale nelze použít pro buzení horních spínačů S2 a S4. V praxi pro buzení těchto spínačů existují tzv. bootstrapové budiče, které fungují na principu nabíjení kondenzátoru. Kondenzátor se nabíjí v případě sepnutých spodních spínačů a následně po jejich uzavření slouží jako zdroj pro řízení horních spínačů. Energie, uchovaná v kondenzátoru je závislá na jeho kapacitě a dobou jeho nabíjení, která je daná spínacím kmitočtem DC-DC měniče. Toto zapojení nelze na modulu spínačů použít. Některé topologie ke své funkci potřebují spínání například jednoho nebo dvou spínačů. To znamená, že zbytek spínačů musí být trvale v otevřeném nebo zavřeném stavu. Pomocí bootstrapového budiče je možné tranzistor řídit pouze po dobu, než se vybije bootstrapový kondenzátor. Horní spínače jsou ovládány oddělenými napájecími zdroji, jejichž zemnící potenciály jsou tzv. plovoucí, protože se nachází ve společném bodě vývodů source tranzistorů u spínače S2 a pro druhý zdroj spínače S4.



Obrázek 4.5: Měření proudu na modulu spínačů

Řídicí obvody pro modul spínačů se nachází na sekundární straně platformy. Nelze tedy tyto spínače jednoduše ovládat, protože se nachází na potenciálu primární země. Pro tyto účely jsou na trhu nabízeny izolované budiče. Použitý budič UCC5350M v pouzdru SOIC\_8, který při přivedení logické 1 na vstup generuje vysokofrekvenční signál. Tento signál se následně přenáší přes bariéru tvořenou kapacitou na bázi oxidu křemíku a poté převede zpět na logickou hodnotu na výstupu. Napěťová úroveň logické 1 závisí na napájecím napětí budiče, který vyžaduje napájení primární části a sekundární části. V případě platformy je vstupní část budiče napájena sekundárními 5 V a výstupní část primárními 15 V podle zapojení spínačů. Budiče jsou nezávisle řízené pomocí PWM signálů z modulu zpětné vazby nebo digitálním řízením z FPGA. Názorné zapojení celého modulu spínačů je na obrázku 4.6.



Obrázek 4.6: Názorné zapojení modulu spínačů

Budič UCC5350M obsahuje pin s označením CLAMP, který je připojen společně s výstupním pinem k hradlu tranzistoru. Jeho úkolem je předejít falešným sepnutím vlivem parazitních Millerových proudů. Obvod rovněž obsahuje UVLO, které má prahovou hodnotu nastavenou na 12 V. Napájecí napětí výrobce doporučuje nad 13,2 V. Typická doba propagačního zpoždění, udávaná výrobcem, je 65 ns. Použité zapojení budiče je na obrázku 4.7. [25]



Obrázek 4.7: Zapojení primárních budičů

Spínací tranzistory byly vybrány na základě maximálního spínaného napětí a proudu (60 V, 5 A). V tomto případě je nutné počítat se špičkovými proudy a napětí při sepnutí a vypnutí tranzistorů a vliv indukčnosti transformátoru. Proto byly vybrány tranzistory FDB33N25TM, které mají maximální napětí  $V_{DS} = 250$  V a proud  $I_D = 33$ A. Vlastní odpor tranzistoru je 96 m $\Omega$ , typická parazitní kapacita 39 pF a zpoždění sepnutí typicky 35 ns. [26]

Pro fyzický návrh modulu bylo nutné dodržet některá kritéria, aby se neprojevovaly parazitní jevy. Především modul co nejvíce zmenšit, aby vlivem dlouhých tras nedocházelo k nárůstu parazitní impedance a kapacity a indukčnosti cest. Budiče by měly být umístěny co možná nejblíže budícímu tranzistoru. Rovněž ochranné diody, zapojené mezi drain-source tranzistoru. Pro výrobu modulu se použila 4 vrstvá DPS z materiálu FR4. Vzhledem k úspoře místa se použily tranzistory v pouzdře TSDSON-8.

## 4.3 Modul transformátoru

Modul pro osazení transformátoru bylo potřeba navrhnout s ohledem na počet výstupních napětí. Při návrhu bylo stanoveno pět možných nezávislých výstupů. Vstupy pro modul vycházely ze zapojení spínačů, přičemž se při návrhu počítalo i s demagnetizačními vinutími nebo s použitím pomocného vinutí v případě Wienbergova zapojení. Rozměry modulu byly stanoveny na základě dostupného tvarovače cívky typu RM10, znázorněného na obrázku 3.12, na který lze navinout až 6 vinutí. Celkový transformátor je složen z několika dílů běžně dostupných na trhu. Pro jeho návrh lze vybrat z několika druhů feritových jader s různými magnetickými vlastnostmi. Některé vybrané typy jsou uvedeny v tabulce 4.2. [27]

Je možné tento modul osadit i jiným typem transformátoru, pokud to ovšem dovolená plocha umožní. Při výběru transformátoru je rovněž nutno počítat s vyhrazeným prostorem pro kontakty.

Označení	A <sub>L</sub> (nH)	μο	Vzduchová mezera (μm)	Výrobní číslo
3C81	400 ± 3 %	$\approx 147$	≈ 330	RM10/I-3C81-A400
3C90	4500 ± 25 %	≈ 1650	$\approx 0$	RM10/I-3C90
3C95	5500 ± 25 %	pprox 2020	pprox 0	RM10/I-3C95
3C96	4050 ± 25 %	$\approx 1680$	$\approx 0$	RM10/I-3C96
3F3	4050 ± 25 %	≈ 1490	$\approx 0$	RM10/I-3F3

Tabulka 4.2: Vybrané typy jader pro transformátor RM10 (převzato z: [32])

## 4.4 Modul usměrňovačů

Při návrhu modulu se přihlíželo ke zvoleným parametrům platformy, a proto byl vybrán synchronní usměrňovač. Ten je na modulu použitý pětkrát ve stejném zapojení pro různé výstupy. Výhodou zapojení je buzení obou tranzistorů vůči sekundární zemi a je možné použít společnou sekundární napájecí větev +12 V pro všechny budiče na modulu usměrňovačů. Schéma použitého zapojení pro jeden výstup je na obrázku 4.8.



Obrázek 4.8: Zapojení synchronních usměrňovačů na platformě

Schéma použitého zapojení je na obrázku 4.10. Toto zapojení lze použít pro všechny jmenované topologie, avšak za předpokladu kladného napětí na výstupu. V případě požadavku na záporné výstupní napětí je nutné navrhnout modul jiný, který to bude umožňovat.

Tranzistory jsou použity ze stejného typu, jako u modulu spínačů, tedy FDB33N25TM. Paralelně k nim je přidána ochranná dioda. Jako budiče byly zvoleny MCP14A0302 v pouzdře SOIC-8. Jsou neinvertující se špičkovým budícím proudem 3 A a typickou hodnotou propagačního zpoždění 20 ns. [29]

Způsob řízení tranzistorů závisí na řízení vstupních spínačů. Ovládací signály pro tranzistory v usměrňovači musí být proti sobě negovány, aby byla zajištěna správná funkce. U tohoto druhu řízení je třeba dbát na zpoždění PWM signálu, které může být odlišné pro spínače a usměrňovače. Ideální režim by nastal za předpokladu shodného času sepnutí primárních budičů a sekundárních usměrňovačů. V praxi se doby zpoždění mohou lišit v závislosti na propagační zpoždění budičů, zpoždění sepnutí tranzistoru nebo případně jinými obvody, které vytvoří při přenosu řídícího signálu zpoždění. Cílem pro buzení tranzistorů v usměrňovači je vytvořit ideálně signál, který bude od signálu pro spínače lehce zpožděný v závislosti na spínacím kmitočtu. Pro příklad je na obrázku 4.9 graf řídích signálů pro případ propustného měniče. Aby tranzistory nebyly ve stejné době oba otevřeny, je vhodné dodržet tzv. mrtvou zónu, ve které budou oba zavřeny.



Obrázek 4.9: Ideální průběhy řídících signálů usměrňovačů vzhledem k PWM pro řízení spínačů



Obrázek 4.10: Schéma zapojení synchronního usměrňovače (nahoře) a zapojení budiče (dole)

Modul usměrňovače umožňuje rovněž informativní měření proudu, který je měřen na měřícím rezistoru mezi source a sekundární zemí. Tyto uzly jsou vyvedeny přes kontaktní sondy na platformu, kde se měří pomocí diferenciálního zesilovače.

Modul disponuje svorkami pro 5 vstupních a 5 výstupních větví, 10 kontaktních ploch pro kontaktní sondy k řízení tranzistorů a 15 kontaktních ploch pro kontaktní sondy k měření proudů.

# 4.5 Modul výstupního filtru

V rámci návrhu modulu pro výstupní filtr se vycházelo ze zadaných parametrů. Pro potřeby testovaní a z důvodu jen dvou výstupních napětí byla při návrhu zanedbána kompenzovaná tlumivka. Návrh je zaměřen na výpočet L-C filtru a útlumových obvodů. Při návrhu zapojení se předpokládalo s možným dolaďováním filtru a byly zde nechány volná místa. Použité zapojení výstupního filtru je na obrázku 4.11.



Obrázek 4.11: Schéma zapojení výstupního filtru

Jelikož zvlnění výstupního proudu by se mělo pohybovat v mezích od 10 do 50 %, byla zvolena hodnota 20 %. Vypočítaná hodnota indukce je vztažená pro neaktivní dobu spínače tzv. zádržný stav. Pro výstupní napětí 5 V je výsledná indukčnost:

$$L_{5V} = (V_{5V} + V_D) \cdot \frac{\Delta t}{\Delta I} = (V_{5V} + V_D) \cdot \frac{(1 - S_{min}) \cdot T}{a \cdot I}$$
  
=  $(5 + 0.35) \cdot \frac{(1 - 0.215) \cdot 10 \cdot 10^{-6}}{0.2 \cdot 5} = 42 \,\mu H$  4.1

kde: a ... koeficient zvlnění

Pro výpočet tlumivky 30 V na výstupu se vyjde ze stejného vzorce:

$$L_{30V} = (V_{30V} + V_D) \cdot \frac{\Delta t}{\Delta I} = (V_{30V} + V_D) \cdot \frac{(1 - S_{min}) \cdot T}{a \cdot I}$$
  
= (30 + 0,35) \cdot \frac{(1 - 0,215) \cdot 10 \cdot 10^{-6}}{0,2 \cdot 1,5} = **794 \mu H** 4.2

Funkci zmenšení zvlnění výstupního napětí plní filtrační kondenzátory. Pro výstupních 5 V bylo zvoleno zvlnění do 2 %.

$$C_{5V} = \frac{I_{5V} \cdot T}{\Delta U_{5V}} = \frac{5 \cdot 10 \cdot 10^{-6}}{0.1} = 500 \,\mu F$$
 4.3

Výsledná hodnota maximálního ESR použitých kondenzátorů se spočítá jako:

$$R_{ESR_{5V}} = \frac{\Delta U_{5V}}{\Delta I_{5V}} = \frac{0,1}{1} = 100 \ m\Omega$$
 4.4

Pro 30 V větev bylo zvolena zvlnění napětí 3 %.

$$C_{30V} = \frac{I_{30V} \cdot T}{\Delta U_{30V}} = \frac{1,5 \cdot 10 \cdot 10^{-6}}{0,3} = 50 \,\mu F$$
 4.5

$$R_{ESR_{30V}} = \frac{\Delta U_{30V}}{\Delta I_{30V}} = \frac{0.3}{0.3} = 1000 \ m\Omega$$
 4.6

K výstupnímu filtru se běžně připojuje také paralelní útlumový obvod. Pro výpočet se použije vzorec z teoretické části:

$$R_{D5V} = \sqrt{\frac{L_{5V}}{C_{5V}}} = \sqrt{\frac{42 \cdot 10^{-6}}{500 \cdot 10^{-6}}} = 290 \, m\Omega \qquad 4.7$$

$$R_{D30V} = \sqrt{\frac{L_{30V}}{C_{30V}}} = \sqrt{\frac{794 \cdot 10^{-6}}{50 \cdot 10^{-6}}} = \mathbf{4} \,\mathbf{\Omega}$$
 4.8

Sériově zapojený kondenzátor se k tomuto rezistoru doporučuje dát alespoň 4x větší hodnoty než filtrační kondenzátor:

$$C_{D5V} = 4 \cdot C_{5V} = 4 \cdot 500 \cdot 10^{-6} = 2 \, mF \tag{4.9}$$

$$C_{D30V} = 4 \cdot C_{30V} = 4 \cdot 50 \cdot 10^{-6} = 200 \,\mu F$$
4.10

Zpětnovazební dělič pro regulační obvod je umístěn také na modulu výstupního filtru. Chybové napětí je snímáno na 5 V větvi. Jelikož je referenční napětí 2,5 V, dělící poměr tak bude 1:1. Byly vybrány rezistory 10 k $\Omega$ . Pro možnost připojení síťového analyzátoru je mezi výstupem a svorkou BUFF připojen rezistor o hodnotě 10  $\Omega$ . Zapojení je na obrázku 4.12.



Obrázek 4.12: Dělič pro snímaní chybového napětí

# 4.6 Modul zpětné vazby

Zpětná vazba je řešena pomocí PWM regulátoru UCC28C41. Tento diskrétní čip zajišťuje spínání primárního tranzistoru na nastavené frekvenci 100 kHz. Na základě porovnání chybového napětí s vnitřní referencí regulátoru a snímání primárního proudu obvod nastavuje střídu do maximální střídy 48 %. Chybové napětí je přivedeno na vstup

FB. Mezi vstupy COMP a FB je kompenzační obvod I řádu, který nastavuje tvar přenosové charakteristiky měniče. Primární proud je snímán pomocí proudového transformátoru, které je součástí primárního měření proudu a přiveden na přes napěť ový dělič na vstup CS. Dělič, složený z R45 a R47 slouží pro zajištění maximálního vstupního napětí do pinu CS na 1 V. Kondenzátor C18 filtruje napěť ové špičky, generující spínání tranzistoru. Frekvence PWM je nastavena rezistorem R44 a C20, přičemž interní obvody obsahují klopný obvod typu T, který tuto frekvenci dělí ještě dvěma. Obvod, složený z T1, C19, R46 a D5 slouží jako soft start při připojení ke zdroji. Schéma obvodu je na obrázku 4.13.



Obrázek 4.13: Schéma PWM regulátoru

Signál PWM se používá rovněž k řízení synchronních usměrňovačů, avšak se signál musí pro řízení upravit. Řízení usměrňovačů musí být opožděno vůči spínání primárních tranzistorů, aby nedocházelo ke zkratům výstupního napětí. Jak budiče, tak i samotný tranzistor má nějaké zpoždění, definované výrobcem, o které musí být zpožděny i PWM signály do usměrňovačů. Toto zpoždění se pak dále upravuje v návaznosti na reálné chování obvodu. Možné řešení realizace časové prodlevy nabízí obvod na obrázku 4.14. Jedná se o použité schéma při návrhu, které zpožďuje náběžné hrany a sestupné hrany nechává nezměněny (viz. obrázek 4.9). Pro druhý z páru tranzistoru je nutné signál negovat, aby nedošlo ke zkratu. Negace je vytvořena obvodem HEF4093BT. Jedná se o logickou funkci NAND v provedení CMOS, kdy oba vstupy jsou spojeny a z obvodu je tak jednoduše vytvořen logický obvod typu NOT.



Obrázek 4.14: Zpožďovací obvod

# 5 VÝSLEDKY MĚŘENÍ

Typ zařízení	Výrobce	Sériové číslo
Síťový analyzátor 4395A	Agilent	MY41001413
Napájecí zdroj E3631A	Agilent	MY50300164
Napájecí zdroj E3631A	Agilent	MY5260025
Napájecí zdroj L240R51D	Diametral	96
Osciloskop DSOX2024A	Keysight	MY58104219
Generátor průběhů	Agilent	MY43003907

Tato kapitola se zabývá měřením testovací platformy a měřících obvodů napětí a proudů. Změřené hodnoty jsou v dostupných případek porovnány se simulací.

Tabulka 5.1: Použité přístroje

# 5.1 Měřící obvody

Úvodní část měření se zabývá proměřením parametrů měřících obvodů. Pro tyto účely byly jednotlivé obvody vytvořeny jako samostatné DPS. Napájení obvodů je realizováno pomocí laboratorních zdrojů.

## 5.1.1 Měření napětí

Pro testování funkce obvodu pro měření napětí bylo provedeno měření výstupní charakteristiky, při které byl na vstup obvodu přivedeno stejnosměrné napětí z laboratorního zdroje a byla pozorována výstupní hodnota napětí. Tato hodnota byla následně porovnána se simulovanou charakteristikou.



Obrázek 5.1: Graf změřených hodnot pro obvod měření napětí



Obrázek 5.2: Simulace obvodu pro měření napětí

Ze změřených dat oproti simulaci došlo k mírné odchylce, kde na hodnotě 1V byla chyba měření 1,5 %. Chyba se ustálila přibližně na 4 V vstupního napětí a dále se pohybovala do 1 %. Graf odchylky měřené od simulované hodnoty je na obrázku 5.3.



Obrázek 5.3: Chyba měření napětí vzhledem k simulované hodnotě

Dalším bodem bylo proměření frekvenční charakteristiky obvodu. Obvod byl připojen k síťovému analyzátoru s doplněným modulem pro zvýšení vstupního odporu a zajištění minimálního zkreslení výsledků. Pomocí paralelního injekčního transformátoru, připojeného na vstup obvodu, byl do obvodu přidaná střídavá složka napětí. Z charakteristiky je patrné, že se obvod chová stabilně v celé šířce přenosové charakteristiky s koncovým kmitočtem 1 MHz. To také potvrzuje fázová charakteristika v grafu pod přenosovou charakteristikou.



Obrázek 5.4: Přenosové charakteristiky obvodu měření napětí

#### 5.1.2 Měření proudu diferenčním zesilovačem

Další měřenou a simulovanou částí měřících zařízení byl diferenční zesilovač pro měření proudu. K měřícímu rezistoru 20 m $\Omega$  byl sériově přidán zátěžový výkonový rezistor o hodnotě 1  $\Omega$ . Následnou regulací napětí v obvodu se zátěží byl po krocích 250 mA zvyšován proud až do maximální hodnoty, kterou měřící přístroj byl schopen změřit (3,5 A). Z výsledných hodnot byla následně vytvořena charakteristika, která je porovnána ze simulací.



Obrázek 5.5: Graf změřených hodnot pro diferenční měření proudu



Obrázek 5.6: Simulace zapojení diferenčního měření proudu

Při porovnání měřené a simulované charakteristiky byla výsledná chyba měření obvodu do 5 % (viz obrázek 5.7). Odchylky od simulace mohou být způsobeny tolerancemi součástek. I když byly vybrány 0,1 % rezistory pro celý obvod, tak zapojení může rovněž ovlivňovat vstupní napěťová nesymetrie operačních zesilovačů, přičemž druhý stupeň tuto chybu zesiluje 30x. Rovněž chyba nastaveného zisku druhého stupně pomocí rezistorů 100 k $\Omega$  a 3,3 k $\Omega$ , kde zisk vychází 31,3 krát místo požadovaného zesílení 30 krát. Kombinace těchto chyb má pravděpodobný vliv na zvyšující se odchylku při měření větších hodnot proudů.



Obrázek 5.7: Chyba měření proudu vzhledem k simulované hodnotě

Podobně jako v předchozí kapitole měření napětí i pro tento obvod byla zjištěna frekvenční charakteristika obvodu. Obvod po prvním měření vykazoval nestabilitu stejně

jako v simulaci na kmitočtu přibližně 700 kHz, kdy již překročil fázi 180° a měl kladnou hodnotu zisku. Tento problém byl vyřešen přidáním kondenzátorů o hodnotě 3,3 pF paralelně k rezistorům R42 a R43 na obrázku 3.9. Druhé měření již potvrdilo stabilitu s mezním kmitočtem přibližně 735 kHz.



Obrázek 5.8: Přenosová charakteristika diferenčního měření proudu

#### 5.1.3 Měření proudu transformátorem

Toto měření nebylo ověřeno v plném rozsahu, jelikož to vybavení laboratoře neumožňovalo. K proměření výstupní charakteristiky by bylo zapotřebí generátor s výkonovým zesilovačem na výstupu, aby bylo možné injektovat přes vhodnou zátěž střídavý průběh primárního vinutí měřícího transformátoru. Funkce obvodu byla orientačně ověřena za pomocí spínaného zdroje, přičemž hodnota proudu je zde omezena na střídu a vstupní napětí měniče. Změření orientační hodnoty bylo na celkovém primárním proudu vůči primární zemi při vstupním napětí spínaného zdroje 13 V a zátěži na výstupní 5 V větvi 2,2  $\Omega$ . Bohužel i toto měření může obsahovat větší chybu měření, jelikož je porovnávána s hodnotou výstupního proudu zdroje, která je měřená před vstupním filtrem. Za těchto podmínek byla změřena hodnota 0,81 V při vstupním proudu 1 A. Vzhledem k vypočítaným hodnotám, které pro proud 1 A vychází 0,6 V, nelze měření považovat za přesné. Rovněž je hodnota zkreslena případnou stejnosměrnou složkou proudu.

#### 5.1.4 Měření proudu pomocí INA170

Zapojení pomocí čipu INA170 se nepodařilo změřit, jelikož reálné zapojení bylo nefunkční. Ačkoliv byly použity 2 tyto čipy ve stejném zapojení, oba se ani z daleka nepřiblížily simulovaným hodnotám a při oživování obvodu vykazovaly stejně nepochopitelné hodnoty. Obvodová chyba zapojení na DPS nebyla nalezena. Zapojení bylo několikrát upravováno až do podoby doporučeného zapojení od výrobce, avšak ani tak nebylo dosaženo funkčního obvodu. S největší pravděpodobností se jedná o chybu integrovaného obvodu.

Z hlediska simulace se obvod choval správně. Výsledná charakteristika je na obrázku 5.7.



Obrázek 5.9: Simulace obvodu s INA170

# 5.2 Měření testovací platformy

Vzhledem ke komplexnosti celého zapojení byly jednotlivé části postupně oživovány a proměřeny zvlášť. Prvním bodem bylo oživení samostatné platformy bez připojených modulů. Po ověření její funkčnosti byly postupně přidávány poduly postupně od spínačů až po výstupní filtry.

#### 5.2.1 Měření obvodů platformy

Na testovací platformě se nachází PWM regulátor se zpožďovacím obvodem pro řízení synchronních usměrňovačů. Dále se zde nachází primární měřící obvody napětí, stejnosměrného a střídavého proudu. Na základě charakterizace měřících obvodů na oddělených DPS byly hlavně proměřeny obvody, pracující s PWM.

Regulátor je při odpojené zpětnovazební smyčce nastaven na maximální střídu přibližně 48 %. Funkce regulátoru však bude viditelná až při kompletním zapojení a zatížení DC-DC měniče.

Chování zpožďovacího obvodu pro synchronní usměrňovače je znázorněno na obrázku 5.10 pro náběžnou hranu generovaného PWM signálu se sestupnou hranou negovaného signálu. Zpoždění je přibližně 126 ns. Následně na obrázku 5.11 pro náběžnou hranu negovaného PWM signálu a sestupnou hranu generovaného PWM signálu, kde je zpoždění přibližně 36 ns. Generovaný signál spíná tranzistor, který otevírá cestu proudu z transformátoru a negovaný spíná druhý tranzistor, který je zapojen paralelně z výstupem usměrňovače.



Obrázek 5.10: Zpoždění mezi sestupnou hranou negovaného signálu a náběžnou hranou generovaného signálu



Obrázek 5.11: Zpoždění mezi sestupnou hranou generovaného signálu a náběžnou hranou negovaného signálu

#### 5.2.2 Modul spínačů

Funkce spínačů byla ověřována a měřena pomocí odporové zátěže, zapojenému v sérii ke spínanému tranzistoru. Vstupní napájecí napětí bylo nastaveno na +15 V, jako zátěž byl použit rezistor o hodnotě 12,2  $\Omega$  a frekvence spínání 100 kHz. I když zapojení na platformě k činnosti používá jen jeden spínač, byly otestovány všechny, jelikož má tento modul sloužit pro všechny druhy topologií měničů. Časové průběhy jsou na obrázku 5.12 a 5.13.



Obrázek 5.12: Průběhy spínání spodních tranzistorů (žlutá = řídící PWM)



Obrázek 5.13: Průběhy spínání horních tranzistorů (žlutá = řídící PWM)

Z grafů je patrné, že spodní tranzistory spínají proti zemnícímu potenciálu, zatím co horní pár spíná proti napájecímu napětí. Rovněž by bylo vhodné spínače doplnit o chybějící obvody k potlačení napěťových špiček při spínání.

## 5.2.3 Modul transformátoru

Následně k otestovanému modulu spínačů byl připojen modul transformátoru. Testování bylo prováděno především z důvodu ověření správného směru vinutí transformátoru. Zároveň se k řízení připojil funkční generátor místo diskrétního PWM regulátoru, aby bylo možné regulovat střídu. Nastavená střída byla na 33 % při kmitočtu 100 kHz a vstupním napětí +15 V. Průběhy primárního a demagnetizačního vinutí jsou na obrázku 5.14.



Obrázek 5.14: Průběhy primárního a demagnetizačního vinutí transformátoru (zelená = řídící PWM, modrá = demagnetizace, žlutá =  $U_{DS}$  tranzistoru)

### 5.2.4 Modul usměrňovačů

K platformě byl následně připojen modul usměrňovačů pro zjištění správnosti spínání a celkové funkci. Buzení probíhalo za připojeného funkčního generátoru s nastavenou střídou 33 % s kmitočtem 100 kHz a vstupním napětí +15 V bez zátěže. Ve výsledné charakteristice je patrné, že tranzistory spínají proti sobě. Stejně jako u modulu spínačů by bylo vhodné tento modul doplnit o obvody k potlačení napěťových špiček. Výsledná charakteristika je na obrázku 5.15.



Obrázek 5.15: Průběhy napětí  $U_{DS}$  tranzistorů synchronního usměrňovače (zelená = řídící PWM, růžová = tranzistor v propustném směru, modrá = tranzistor v zádržném směru,

 $žlutá = U_{DS} primárního spínače)$ 

#### 5.2.5 Testování kompletního zapojení

Po připojení výstupního filtru bylo možné otestovat celé zapojení. Po ověření funkce byl funkční generátor nahrazen diskrétním PWM regulátorem a následně byla proměřena základní funkčnost zdroje.

Při prvním měření byly otestovány obě výstupní napětí naprázdno. Vstupní napětí bylo 17 V, výstupní napětí 5,05 V v případě 5 V větve a 29,64 V v případě 30 V větvě.



Obrázek 5.16: Průběhy na různých bodech pro 5 V větev (zelená = řídící PWM, modrá = výstup z usměrňovače, žlutá =  $U_{DS}$  primárního spínače, růžová = výstupní napětí)



Obrázek 5.17: Průběhy na různých bodech pro 30 V větev (zelená = řídící PWM, modrá = výstup z usměrňovače, žlutá =  $U_{DS}$  primárního spínače, růžová = výstupní napětí)

U výstupního napětí na výstupu z usměrňovače pro 30 V větve nastává kmitavý děj,

který dosahuje ve špičce hodnot napětí až 250 V. Zde by výrazně pomohl RC článek k zatlumení těchto vysokofrekvenčních kmitů.

U dalších měření již byla použita odporová zátěž o velikosti 2,42  $\Omega$ . Měření bylo prováděno pouze na 5 V výstupu, přičemž vstupní napětí bylo nastaveno na hodnotu 12,8 V, při které měl PWM regulátor maximální střídu a výstupní napětí již bylo regulované a stabilní. Hodnota výstupního napětí byla 4,92 V. Následně bylo napětí zvýšeno na hodnotu minimální střídy, při které bylo vstupní napětí 24 V. Hodnota výstupního napětí byla 4,94 V. Výsledné charakteristiky jsou na obrázku 5.18 a 5.19.



Obrázek 5.18: Průběhy při nastavení maximální střídy PWM regulátoru (zelená = řídící PWM, růžová = výstupní napětí, žlutá =  $U_{DS}$  primárního spínače)



Obrázek 5.19: Průběhy při nastavení minimální střídy PWM regulátoru (zelená = řídící PWM, růžová = výstupní napětí, žlutá =  $U_{DS}$  primárního spínače)

# ZÁVĚR

V rámci diplomové práce bylo navrženo obvodové zapojení platformy, které umožňuje ladění spínaných zdrojů pomocí měnitelných modulových částí. Řízení konceptu platformy tvořeno modulem s FPGA, který má nahradit diskrétní formu regulátoru a zároveň sbírat data z podpůrných měřicích obvodů.

Práce se v úvodní části věnuje popisu topologií, které jsou následně použity pro vývoj měnitelných modulů. V návaznosti na topologie se v druhé kapitole přechází k popisu jednotlivých bloků, ze kterých se spínané zdroje skládají. Teoretická část je doplněna o měřící obvody, které rovněž tvoří důležitou část z hlediska dalšího návrhu. Všechny tyto poznatky jsou současně s vzorci pro výpočet použity při vývoji konceptu a testovací platformy.

Praktická část práce se věnuje návrhu zapojení platformy, řízenou modulem FPGA. Na základě stanovených parametrů, skýtajících maximální příkon 300 W při vstupním napětím 5 až 60 V a výstupním napětím do 36 V. Při návrhu bylo nejprve potřeba stanovit napájecí požadavky pro samostatnou funkci platformy, přičemž se vycházelo z vybraných komponentů. Z důvodu použití aktivních součástek, které mají různé napájecí hladiny a zároveň některé z nich musí být galvanicky oddělené, byla vytvořena struktura pro napájení platformy, obsahující požadavky pro kompletní návrh zdroje. Následně jsou vybrané napájecí hladiny upravovány pomocí obvodových zapojení lineárních stabilizátorů na 5 V a 3,3 V pro měřicí a řídicí obvody.

Dále byly navrženy zapojení pro měření proudů a napětí na platformě, které jsou následně zpracovávány v FPGA modulu. Z oblasti digitálních signálů práce popisuje vybrané A-D převodníky, multiplexery pro ovládání vstupů a návrh struktury modulu FPGA s rozborem ovládacích signálů a zpracování vstupních hodnot.

V závěru 3. kapitoly je uveden mechanický rozbor modulů, ve kterém byly určeny potřebné vstupy a výstupy modulu a princip spojení těchto modulů s platformou. Vybrané konektory PCB-1M3 byly vhodným řešením pro uchycení k platformě, protože mají šroubovací mechanismus, který má výborný kontakt s kontaktními ploškami. Rovněž použité pružinové POGO piny jsou odolné a mají trvalý kontakt s modulem, což bylo ověřeno při fyzickém návrhu.

Čtvrtá kapitola se zabývá návrhem testovací platformy, která slouží pro ověření navržených zapojení a designu platformy. Toto řešení bylo zvoleno na základě nedodaných podkladů pro digitální řízení, které již nebyly součástí této práce. Testovací platforma je testována na topologii propustného měniče. Jako řídící prvek byl použit diskrétní PWM regulátor UCC28C41, který byl doplněn o podpůrné obvody pro řízení synchronních usměrňovačů. Pro tuto topologii byly následně navrženy moduly. Na základě zvoleného napájecího napětí 12 až 24 V byl vytvořen vstupní filtr a byly napočítány parametry pro návrh transformátoru. Ke zvoleným výstupům 5 V/ 5 A a 30 V/ 1,5 A byl navržen modul výstupního filtru tak, aby výstupní napětí mělo zvlnění napětí a proudu ve stanovených hodnotách.

Poslední kapitola obsahuje výsledky měření testovací platformy a měřících modulů. Zapojení pro měření napětí fungovalo podle očekávání a výsledek je srovnatelný se simulací. Chyba měřené hodnoty vůči simulované nepřesáhla 1 % v celé šířce měřeného napětí. Také bylo ověřeno chování obvodu ve frekvenčním spektru, kde chování obvodu odpovídá teoretickým požadavkům. Porovnáním měřené a simulované hodnoty u diferenčního měření proudu byla potvrzena správná funkce obvodu, kde průběh je rovněž lineární bez jakýchkoliv změn. Průběh chyby měření odpovídá logaritmické funkci, přičemž se chyba ustálí pod 5 %. Během frekvenčního testování obvod vykazoval nestabilitu v okolí kmitočtu 700 kHz, která byla odstraněna přidáním kondenzátorů do zpětné vazby diferenčního zesilovače. Měření proudu transformátorem nemohlo být plně otestováno z důvodu nedostačujícího vybavení. Zapojení bylo pouze ověřeno ze zapojení na testovací platformě, kde je vstupní definován vstupním napětím, střídou spínání primárního tranzistoru, která je závislá na výstupní zátěži. Měření proudu v zapojení s integrovaným obvodem INA170 se nepodařilo změřit, jelikož obvodové zapojení nefungovalo, jak bylo očekáváno dle simulací. Správnou funkci obvodu se nepodařilo získat ani při použití doporučeného zapojení výrobcem.

Výsledky měření samostatného zdroje, postaveného na testovací platformě, obsahují především reálné průběhy v čase, snímané pomocí osciloskopu. Funkce zpožďovacího členu pro řízení usměrňovačů byla ověřena změřením zpoždění mezi stavem VYP/ZAP obou signálů. Mezi aktivním režimem byla v jednom případě změřeno 126 ns a v druhém 36 ns. Nesymetrie prodlev je dána logickým obvodem NAND, spíná výstup již při napětí kolem 3 V, zatímco u vypínaní se uplatňuje zpoždění obvodu.

Samotný spínaný zdroj byl testován postupně od spínačů až po výstupní filtr a průběh výstupního napětí. U spínačů bylo z průběhů patrné, že v zapojení chybí tlumící člen, který by omezil kmitavé děje při spínání. Dále byly ověřeny průběhy mezi primárním a sekundárním vinutím, kde byla zjištěna špatná polarita demagnetizačního vinutí. Po opravě již průběhy odpovídaly reálným průběhům s viditelným doznívajícím dějem. Při následném připojení modulu usměrňovačů byla ověřena správnost řízení tranzistorů a výstupní průběh napětí. Následně celkové zapojení bylo zkompletováno po zapojení výstupního filtru. Pro otestování se použila odporová zátěž 2,42  $\Omega$ , pomocí které bylo sledováno nastavení střídy PWM regulátoru vůči vstupnímu napětí.

Na závěr je nutné podotknout, že zadaná práce měla obsahovat již předpřipravené struktury a principy pro digitální řízení, které se doposud vzhledem k jejich složitému návrhu nepodařilo zcharakterizovat. Zároveň byla očekávána spolupráce při návrhu napájecích částí a designu modulů, která rovněž nebyla uskutečněna v plném rozsahu a práce tak nemohla dosáhnout 100% úplnosti.

# SEZNAM POUŽITÉ LITERATURY

- [1] BROWN, Marty. *Practical switching power supply design*. San Diego: Academic Press, c1990. ISBN 9780121370305.BALANIS, C.A. Antenna theory: analysis and design. 3rd ed. Hoboken: Wiley-Interscience, 2005, xvii, 1117 s. ISBN 978-0-471-66782-7.
- [2] KREJČIŘÍK, Alexandr. *DC/DC měniče*. Praha: BEN, 2001. ISBN 80-7300-045-8.
- [3] KREJČIŘÍK, Alexandr. *Napájecí zdroje I*. Praha: BEN technická literatura, 1996. ISBN 80-86056-02\_3.
- [4] ZEHENDNER, Marcus a Matthias ULMANN. Power Topologies Handbook. Texas Instruments [online]. 2017, , 199 [cit. 2019-12-04]. Dostupné z: <u>https://www.ti.com/seclit/ug/slyu036/slyu036.pdf</u>
- [5] Galvanic Isolation: Purpose and Methodologies Technical Articles. *All about circuits* [online]. 2016 [cit. 2019-12-04]. Dostupné z: https://www.allaboutcircuits.com/technical-articles/galvanic-isolation-purposeand-methodologies/
- [6] Selecting Current Sensors and Transformers. *Coilcraft* [online]. 2015, , 3 [cit. 2019-12-4]. Dostupné z URL: <u>https://www.mouser.com/pdfdocs/Coilcraft-Selecting-Currsent-Sensors-Transformers.pdf</u>
- [7] Getting Started with Current Sense Amplifiers, Session 1: When to choose a Current Sense Amp. *TI training and videos: Getting Started with Current Sense Amplifiers - The Basics* [online]. 2015 [cit. 2019-12-04]. Dostupné z: <u>https://training.ti.com/getting-started-current-sense-amplifiers-session-1-whenchoose-current-sense-amp?context=456802-1138857-146139</u>
- [8] XI, Youhao a Robert BELL. Understand two-switch forward/flyback converters. PowerElectronics [online]. 2010 [cit. 2019-12-04]. Dostupné z: http://eas.uccs.edu/~cwang/ECE5955\_F2015/PowerElectronics\_f2015/PowerElec tronics/ForwardConverter.pdf
- [9] Application Note Low Power DC/DC Converter. *Dialog semiconductor* [online]. 2018, , 15 [cit. 2019-12-04]. Dostupné z: <u>https://www.dialog-</u> <u>semiconductor.com/sites/default/files/an-cm-232\_low\_power\_dc-to-</u> <u>dc\_converter.pdf</u>
- [10] Half-Bridge Converter. Industrial Electronics [online]. 2019 [cit. 2019-12-05]. Dostupné z: <u>http://www.industrial-electronics.com/Industrial\_Power\_Supplies\_Inverters\_and\_Converter/36\_Half-Bridge%20Converter.html</u>
- [11] Jak funguje EMC filtr? SOS electronic [online]. 2018 [cit. 2019-12-09]. Dostupné z: <u>http://www.soselectronic.cz/articles/schurter/jak-funguje-emc-filtr-2164</u>

- [12] Datasheet OPAx196 36-V, Low-Power, Low Offset Voltage, Rail-to-Rail Operational Amplifier [online-PDF]. 2020, 49 [cit. 2020-07-27]. Dostupné z: https://www.ti.com/lit/ds/symlink/opa2196.pdf?ts=1595885271368&ref\_url=https %253A%252F%252Fwww.google.com%252F
- [13] Datasheet INA170, High-Side, Bidirectional CURRENT SHUNT MONITOR [online-PDF]. 2001, , 15 [cit. 2020-07-27]. Dostupné z: https://www.ti.com/lit/ds/symlink/ina170.pdf?ts=1595885906788
- [14] Datasheet Murata, KMP\_5400C\_B02 [online-PDF]. 2011, , 2 [cit. 2020-07-28]. Dostupné z: <u>https://www.murata-ps.com/datasheet?/data/magnetics/kmp\_5400c.pdf</u>
- [15] Datasheet ADuM150N/ADuM151N/ADuM152N [online\_PDF]. 2016, , 22 [cit. 2020-07-28]. Dostupné z: <u>https://www.analog.com/media/en/technical-documentation/data-sheets/ADuM150N-151N-152N.pdf</u>
- [16] Datasheet ADS7041, Ultra-Low Power, Ultra-Small Size, 10-Bit, 1-MSPS, SAR ADC [online-PDF]. 2014, , 42 [cit. 2020-07-28]. Dostupné z: https://www.ti.com/lit/ds/symlink/ads7041.pdf?ts=1595970083018&ref\_url=https %253A%252F%252Fwww.ti.com%252Fstore%252Fti%252Fen%252Fp%252Fpr oduct%252F%253Fp%253DADS7041IRUGR
- [17] Datasheet PI5C3257, Quad 2:1 Mux/DeMux Bus Switch [online-PDF]., 8 [cit. 2020-07-28]. Dostupné z: <u>https://www.diodes.com/assets/Datasheets/PI5C3257.p</u> <u>df</u>
- [18] FPGA Module with Spartan-3E 1600K, 01IBM, 512 MBit DDR RAM, USB 2.0. Trenz-Electronic [online]. [cit. 2020-07-28]. Dostupné z: <u>https://shop.trenz-electronic.de/en/TE0300-01IBM-FPGA-Module-with-Spartan-3E-1600K-01IBM-512-MBit-DDR-RAM-USB-2.0?c=113</u>
- [19] Šroubová svorka PCB-1M3 FIX&FASTEN. TME e-shop [online]. [cit. 2020-07-28]. Dostupné z: <u>https://www.tme.eu/en/details/pcb-1m3/solder-terminals-pcbmount/fix-fasten/</u>
- [20] Datasheet: DISCRETE SPRING-LOADED CONTACTS SURFACE MOUNT: Kontaktní sonda [online-PDF]., 2 [cit. 2020-07-29]. Dostupné z: https://cz.mouser.com/datasheet/2/273/023-259631.pdf
- [21] Datasheet TL1431-SP Class V, Precision Programmable Reference [online -PDF], 2013, Texas Instruments [cit. 2020-07-29] Dostupné z: <u>http://www.ti.com/lit/ds/symlink/tl1431-sp.pdf</u>
- [22] Datasheet MCP1700 Low Quiescent Current LDO [online-PDF]., 30 [cit. 2020-07-29]. Dostupné z: <u>https://ww1.microchip.com/downloads/en/DeviceDoc/MCP1700-Low-Quiescent-Current-LDO-20001826E.pdf</u>
- [23] Datasheet 7805 Positive voltage regulator ICs [online-PDF]., 55 [cit. 2020-07-29]. Dostupné z: <u>https://www.st.com/resource/en/datasheet/178.pdf</u>
- [24] Datasheet LM7705 Low-Noise Negative Bias Generator [online-PDF]. 2008, , 27 [cit. 2020-07-29]. Dostupné z: <u>https://www.ti.com/lit/ds/symlink/lm7705.pdf?ts=1</u> 596012323788&ref\_url=https%253A%252F%252Fwww.ti.com%252Fproduct%2 52FLM7705
- [25] Datasheet UCC5350-Q1 Single-Channel Isolated Gate Driver for SiC/IGBT and Automotive Applications [online-PDF]. 2020, , 41 [cit. 2020-07-29]. Dostupné z: <u>https://www.ti.com/lit/ds/symlink/ucc5350-q1.pdf?ts=159196152378</u> <u>9&ref\_url=https%253A%252F%252Fwww.ti.com%252Fproduct%252FUCC535</u> 0-Q1
- [26] Datasheet FDB33N25 N-Channel UniFET MOSFET [online-PDF]. 2006, , 10 [cit. 2020-08-01]. Dostupné z: <u>https://www.tme.eu/Document/b5e8d7d65cc70e0e</u> <u>a4e2eede4cd93dbb/FDB33N25.pdf</u>
- [27] Datasheet RM 10 Ferrites and accessories [online-PDF]. 2017, , 15 [cit. 2020-08-01]. Dostupné z: <u>https://www.tdk-electronics.tdk.com/inf/80/db/fer/rm\_10.pdf</u>
- [28] Chapter Two. Synchronous Rectification [online]. In: . [cit. 2020-08-01]. Dostupné z: <u>https://docplayer.net/21332138-Chapter-two-synchronous-rectification.html</u>
- [29] Datasheet MCP14A030x 3.0A MOSFET Driver with low threshold Input and Enable [online-PDF]., 34 [cit. 2020-08-02]. Dostupné z: <u>https://www.tme.eu/Doc</u> ument/5aaa28d419fa2e616a4e2896a4c7f235/MCP14A030x.pdf
- [30] Datasheet P0353NL, SMT Common Mode Chokes [online-PDF]., 4 [cit. 2020-08-02]. Dostupné z: <u>https://cz.mouser.com/datasheet/2/336/SPM2007\_63-1526983.pdf</u>
- [31] Demystifying Type II and Type III Compensators Using OpAmp and OTA for DC/DC Converters [online-PDF]. 2014, , 16 [cit. 2020-08-03]. Dostupné z: https://www.ti.com/lit/an/slva662/slva662.pdf?ts=1596488268909&ref\_url=https %253A%252F%252Fwww.google.com%252F
- [32] Datasheet RM10/I, RM RM/I RM/ILP cores and accessories [online-PDF]. [cit. 2020-08-6]. Dostupné z: http://ferroxcube.home.pl/prod/assets/rm10i.pdf

### SEZNAM ZKRATEK

FPGA	Field Programmable Gate Arrays
ADC	Analog-Digital Converter
LDO	Low Dropout Regulator
MOSFET	Metal Oxid Semiconductor Field Efect Tranzistor
JFET	Junction gate Field Effect Tranzistor
PWM	Pulse Width Modulation
CMR	Common Mode Rejection
DPS	Deska Plošných Spojů
SPI	Serial Peripheral Interface
USB	Universal Serial Bus
RAM	Random Access Memory
I/O	Input/Output
IIR	Infinite Impulse Response
UVLO	Under Voltage Lock Out
HAL	Hot Air Leveling
CMOS	Complementary Metal Oxide Semiconductor

# SEZNAM OBRÁZKŮ

Obrázek 1.1: Základní schéma snižujícího měniče (Převzato z:[4])9
Obrázek 1.2: Základní schéma zvyšujícího měniče (Převzato z:[4])10
Obrázek 1.3: Základní schéma invertujícího měniče (Převzato z:[4])10
Obrázek 1.4: Schéma akumulujícího měniče (Převzato z:[4])11
Obrázek 1.5: Schéma propustného měniče (Převzato z:[4])12
Obrázek 1.6: Schéma jednočinného můstkového propustného měniče (Převzato z: [8])
Obrázek 1.7: Schéma dvojčinného (push-pull) měniče (Převzato z:[4])13
Obrázek 1.8: Schéma polovičního můstku (Převzato z:[4])14
Obrázek 1.9: Schéma plného mostu (Převzato z:[4])14
Obrázek 1.10: Weinbergův měnič (Převzato z:[4])15
Obrázek 2.1: Souhlasný filtr (Převzato z: [11])16
Obrázek 2.2: Rozdílový filtr (Převzato z: [11])17
Obrázek 2.3 Charakteristika tlumivky P0353NL (převzato z: [30])17
Obrázek 2.4: Obecné zapojení synchronního usměrňovače
Obrázek 2.5: Porovnání voltampérových charakteristik synchronního a diodového usměrňovače (Převzato z: [28])
Obrázek 2.6: Přenosová charakteristika L-C filtru (červená křivka je ideální, černá s chybějícím tlumícím obvodem)21
Obrázek 2.7: Kompenzační obvod typu I s operačním zesilovačem (Převzato z: [31]). 22
Obrázek 2.8: Kompenzační obvod typu II s operačním zesilovačem (Převzato z: [31]) 23
Obrázek 2.9: Kompenzační obvod typu III s operačním zesilovačem (Převzato z: [31])
Obrázek 2.10: Obecné zapojení Hallovy sondy25
Obrázek 2.11: Zjednodušené zapojení měřícího transformátoru (Převzato z: [6])25
Obrázek 2.12: Zapojení diferenčního zesilovače
Obrázek 2.13 Diferenční měření proudu (vpravo za zátěží, vlevo před zátěží), převzato z: [7]26
Obrázek 3.1: Obecné blokové schéma platformy
Obrázek 3.2: Zemnící diagram
Obrázek 3.3: Blokové schéma napájecího zdroje
Obrázek 3.4: Zapojení LDO na 3,3 V
Obrázek 3.5: Zapojení stabilizátoru na 5 V 32

Obrázek 3.6: Reference záporného napětí -0,232 V	32
Obrázek 3.7: Místa pro měření pomocí proudového transformátoru	33
Obrázek 3.8: Zapojení měřícího obvodu pro střídavé proudy	33
Obrázek 3.9: Zapojení diferenčního zesilovače	35
Obrázek 3.10: Použité zapojení s obvodem INA170	35
Obrázek 3.11: Zapojení napěťové reference 0,5 V	36
Obrázek 3.12: Použité zapojení pro měření napětí	37
Obrázek 3.13: Schéma použitých obvodů ADuM	37
Obrázek 3.14: Schéma zapojení multiplexerů na platformě	39
Obrázek 3.15: Vnitřní struktura řízení FPGA	40
Obrázek 4.1: Časový průběh spínaného proudu vlevo a spektrum spínaného provo vpravo	oudu 47
Obrázek 4.2: Výsledné schéma vstupního filtru (C5, C6, R4, R5 a R7 jsou para odpory)	zitní 48
Obrázek 4.3: Zjednodušené schéma vstupních spínačů	49
Obrázek 4.4: Univerzální zjednodušené schéma zapojení spínačů	50
Obrázek 4.5: Měření proudu na modulu spínačů	51
Obrázek 4.6: Názorné zapojení modulu spínačů	51
Obrázek 4.7: Zapojení primárních budičů	52
Obrázek 4.8: Zapojení synchronních usměrňovačů na platformě	53
Obrázek 4.9: Ideální průběhy řídících signálů usměrňovačů vzhledem k PWM pro ř spínačů	ízení 54
Obrázek 4.10: Schéma zapojení synchronního usměrňovače (nahoře) a zapojení bu (dole)	ıdiče 54
Obrázek 4.11: Schéma zapojení výstupního filtru	55
Obrázek 4.12: Dělič pro snímaní chybového napětí	56
Obrázek 4.13: Schéma PWM regulátoru	57
Obrázek 4.14: Zpožďovací obvod	57
Obrázek 5.1: Graf změřených hodnot pro obvod měření napětí	58
Obrázek 5.2: Simulace obvodu pro měření napětí	59
Obrázek 5.3: Chyba měření napětí vzhledem k simulované hodnotě	59
Obrázek 5.4: Přenosové charakteristiky obvodu měření napětí	60
Obrázek 5.5: Graf změřených hodnot pro diferenční měření proudu	60
Obrázek 5.6: Simulace zapojení diferenčního měření proudu	61
Obrázek 5.7: Chyba měření proudu vzhledem k simulované hodnotě	61

Obrázek 5.8: Přenosová charakteristika diferenčního měření proudu
Obrázek 5.9: Simulace obvodu s INA17063
Obrázek 5.10: Zpoždění mezi sestupnou hranou negovaného signálu a náběžnou hranou generovaného signálu
Obrázek 5.11: Zpoždění mezi sestupnou hranou generovaného signálu a náběžnou hranou negovaného signálu
Obrázek 5.12: Průběhy spínání spodních tranzistorů (žlutá = řídící PWM)65
Obrázek 5.13: Průběhy spínání horních tranzistorů (žlutá = řídící PWM)65
Obrázek 5.14: Průběhy primárního a demagnetizačního vinutí transformátoru (zelená = řídící PWM, modrá = demagnetizace, žlutá = U <sub>DS</sub> tranzistoru)66
Obrázek 5.15: Průběhy napětí U <sub>DS</sub> tranzistorů synchronního usměrňovače (zelená = řídící PWM, růžová = tranzistor v propustném směru, modrá = tranzistor v zádržném směru, žlutá = U <sub>DS</sub> primárního spínače)66
Obrázek 5.16: Průběhy na různých bodech pro 5 V větev (zelená = řídící PWM, modrá = výstup z usměrňovače, žlutá = U <sub>DS</sub> primárního spínače, růžová = výstupní napětí)
Obrázek 5.17: Průběhy na různých bodech pro 30 V větev (zelená = řídící PWM, modrá = výstup z usměrňovače, žlutá = U <sub>DS</sub> primárního spínače, růžová = výstupní napětí)67
Obrázek 5.18: Průběhy při nastavení maximální střídy PWM regulátoru (zelená = řídící PWM, růžová = výstupní napětí, žlutá = U <sub>DS</sub> primárního spínače)68
Obrázek 5.19: Průběhy při nastavení minimální střídy PWM regulátoru (zelená = řídící PWM, růžová = výstupní napětí, žlutá = U <sub>DS</sub> primárního spínače)68

## SEZNAM TABULEK

Tabulka 3.1: Parametry platformy	
Tabulka 3.2: Parametry napájecího zdroje	30
Tabulka 3.3: Tabulka kontaktů pro modul vstupního filtru	42
Tabulka 3.4: Tabulka kontaktů pro modul spínačů	43
Tabulka 3.5: Tabulka kontaktů pro modul transformátoru	44
Tabulka 3.6: Tabulka 3.5: Tabulka kontaktů pro modul usměrňovačů	45
Tabulka 3.7: Tabulka 3.5: Tabulka kontaktů pro modul výstupního filtru	45
Tabulka 3.8: Tabulka kontaktů pro modul zpětné vazby	46
Tabulka 4.1: Konfigurace spínačů pro různé topologie	48
Tabulka 4.2: Vybrané typy jader pro transformátor RM10 (převzato z: [32])	53
Tabulka 5.1: Použité přístroje	58

## SEZNAM PŘÍLOH

#### A) Elektrická schémata

- A.1 ... Schéma pro měření napětí
- A.2 ... Schéma pro měření proudu diferenčním OZ
- A.3 ... Schéma pro měření proudu pomocí INA170
- A.4 ... Schéma modulu spínačů
- A.5 ... Schéma modulu transformátoru
- A.6 ... Schéma modulu usměrňovačů
- A.7 ... Schéma modulu výstupního filtru
- A.8 ... Schéma modulu testovací platformy (list 1)
- A.9 ... Schéma modulu testovací platformy (list 2)

A.10 ... Schéma konceptu platformy (list 1)

- A.11 ... Schéma konceptu platformy (list 2)
- A.12 ... Schéma konceptu platformy (list 3)
- A.13 ... Schéma konceptu platformy (list 4)
- A.14 ... Schéma konceptu platformy (list 5)
- A.15 ... Schéma konceptu platformy (list 6)
- A.16 ... Schéma konceptu platformy (list 7)
- A.17 ... Schéma konceptu platformy (list 8)

#### B) Podklady pro výrobu DPS

- B.1 ... Deska plošných spojů pro měření napětí TOP
- B.2 ... Deska plošných spojů pro měření napětí BOT
- B.3 ... Deska plošných spojů pro měření napětí osazení
- B.4 ... Deska plošných spojů pro měření proudu diferenčním OZ TOP
- B.5 ... Deska plošných spojů pro měření proudu diferenčním OZ BOT
- B.6 ... Deska plošných spojů pro měření proudu diferenčním OZ osazení
- B.7 ... Deska plošných spojů pro měření proudu pomocí INA170 TOP
- B.8 ... Deska plošných spojů pro měření proudu pomocí INA170 BOT
- B.9 ... Deska plošných spojů pro měření proudu pomocí INA170 osazení
- B.10 ... Deska plošných spojů modulu spínačů TOP
- B.11 ... Deska plošných spojů modulu spínačů BOT
- B.12 ... Deska plošných spojů modulu spínačů IN1

B.13 ... Deska plošných spojů modulu spínačů – IN2 B.14 ... Deska plošných spojů modulu spínačů – osazení TOP B.15 ... Deska plošných spojů modulu spínačů – osazení BOT B.16 ... Deska plošných spojů modulu transformátoru – TOP B.17 ... Deska plošných spojů modulu transformátoru – BOT B.18 ... Deska plošných spojů modulu transformátoru – osazení TOP B.19 ... Deska plošných spojů modulu transformátoru – osazení BOT B.20 ... Deska plošných spojů modulu usměrňovačů – TOP B.21 ... Deska plošných spojů modulu usměrňovačů – BOT B.22 ... Deska plošných spojů modulu usměrňovačů – IN1 B.23 ... Deska plošných spojů modulu usměrňovačů – IN2 B.24 ... Deska plošných spojů modulu usměrňovačů – osazení TOP B.25 ... Deska plošných spojů modulu usměrňovačů – osazení BOT B.26 ... Deska plošných spojů modulu výstupního filtru – TOP B.27 ... Deska plošných spojů modulu výstupního filtru – BOT B.28 ... Deska plošných spojů modulu výstupního filtru – osazení TOP

B.29 ... Deska plošných spojů modulu výstupního filtru – osazení BOT

B.30 ... Deska plošných spojů testovací platformy – TOP

B.31 ... Deska plošných spojů testovací platformy – BOT

B.32 ... Deska plošných spojů testovací platformy – osazení TOP

B.33 ... Deska plošných spojů testovací platformy – osazení BOT

C) Fotografie kompletního zapojení platformy

































+5V SAN/5.7D

R168







Г	1	2	3	4	5
	CLK_S/7.6A	·	·		SEL_FPGA
	CLK_CURRENT/3.8B			S10_FPGA/5.4B	IN_FPGA1
	CLK_VOLTAGE/7.3A			IO1_FPGA/6.4A	IN_FPGA2
	CS_ADC/7.6A		.14.10	IO2_FPGA/6.4C	IN_FPGA3
	A CS_CURRENT_REG/3.88		J4\$6_B3_L07_P	IO3_FPGA/6.4D	IN_FPGA4
	CS_VOLTAGE_REG/7.3A	J4\$9_B3_L01_N J4\$9_B3_L02_P	J4\$8_B3_L07_N J4\$10_B3_L03_N	KIO4_FPGA/6.8A	IN_FPGA5
		J4\$11_55_L02_N J4\$15_B0_I0_C3 14\$17_B0_L24_N	J4\$12_B3_L03_P J4\$16_B0_L19_P 14\$18_B0_L19_N	LIO5 FPGA/6.8C	
		J4\$17_B0_L24_P J4\$19_B0_L24_P J4\$21_B0_IQ_C4	J4\$20_B0_L21_N J4\$22_B0_L21_P	UO1 FPGA/7.3A	IN FPGA7
	PRIM V2 FPGA	J4\$25_B0_L23_N J4\$27_B0_L23_P	J4\$26_B0_L18_N J4\$28 B0 L18 P		
F		J4\$29_B0_L20_P J4\$31_B0_L20_N	J4\$30_B0_L17_N J4\$32_B0_L17_P		
		J4\$35_B0_IO_A7 J4\$37_B0_IO_G9	J4\$36_B0_IO_A8		
	PRIM_DPZ_FPGA	>J4\$39_GCLK_L13_P	J4\$38_GCLK_L14_N< J4\$40_GCLK_L14_P<	005_FPGA7.6A	
		>J4\$41_GCLK_L13_N >J4\$45_GCLK_L12_P	J4\$42_GCLK_L11_N< J4\$44_GCLK_L11_P<		
		>J4\$47_GCLK_L12_N	J4\$48_B0_L09_N		
	IPAC4 FPGA/3.88		J4\$50_B0_L09_P		LOAD1 FPGA/7.6B
	S1_FPGA/4.4A	J4555_B0_L08_N J4557_B0_L08_N J4559_B0_L05_B	J4\$58_B0_IO_A12		LOAD2_FPGA/7.6C
	S2_FPGA/4.4B	J4\$61_B0_L05_N J4\$65_B0_L04_N	J4\$62_B0_L06_N		LOAD3_FPGA/7.6C
	S3 FPGAV4.4C	J4\$67_B0_L04_P J4\$69_B0_L03_N	J4\$68_B0_IO_E13 J4\$77_B0_L01_P		LOAD4 FPGA7.6C
	S4 FPGAV4.4D	J4\$71_B0_L03_P	J4\$75_B0_L01_N		
	S5 FPGA/4.8A	J			
	S6_FPGA/4.8B	I	L		
	S7_FPGA/4.8C		HPG/		
	S8_FPGA/4.8D		EL		
ľ	C		Ŷ		
	+5V_SAN/7.8C	J5\$5_5V J4\$73_1.2V			
		J4\$1_VCCI0 J4\$13_GNDJ4\$33_3.3V J5\$11_GND	<b>→</b>	SEL_FPGA	MUX1
				IN_AN1/1.7D	1 S VCC 16
			SGND SGND		3 IA1 ID0 13
					5 IB0 YD 12 6 IB1 IC0 11
					7 YB IC1 10 8 GND YC 9
		1054		PWM2/1.4B	PI5C3257
	D +5V_PI/2.6A	1 VDD1   VDD2 16	+5V_SAN/7.8C		
	<u>  Pl/2.4A</u>	2 GND1:1 GND2:1 15 3 VIA VOA 13		SGN	ID
		5 VOC VIC 12			
					MUX2
	CS_ADC_PV2.4A	ADUM142D	CS_ADCI1.6A		1 S VCC 16 2 140 E 15
	-	IĞND SĞND			3 IA1 ID0 14 4 YA ID1 13
	+5V PAN/3.2D	IC52	+5V SAN/7.8C	IN AN6/1.8D	5 IB0 YD 12 6 IB1 IC0 11
	PRIM_V2/3.4E		PRIM_V2_FPGA	IN_FPGA6	7 YB IC1 10 8 GND YC 9
	PRIM_V3/3.7E	2 VIA ++++ VOA 15 3 VIB ++++ VOA 14 4 VIB ++++ VOB 13	PRIM_V3_FPGA	PWM6/1.3D	PI5C3257
	PRIM_DP1/3.4C		PRIM_DP1_FPGA	×.	ID.
	PRIM_DP2/3.8C	7 VOE VIE 10 8 GND1 L CND2 9	PRIM_DP2_FPGA	SGN	
	CLK_P/3.8C	ADUM162N	CLK_S/7.6A		
	CS_ADC_P/3.8C	PĞND SĞND	CS_ADC/7.6A		
	1	2	3	4	5

SEL_FPGA		
IN_FPGA1	1	
IN_FPGA3	CON1A	J5 IO
IN_FPGA4	J5\$7 B2B D P	J5\$6 /MR
	J5\$9_B2B_D_N	J5\$8_/RESET
	J5\$13_B3_L22_P	J5\$10_RESET
IN FPGA6	J5\$15_B3_L22_N	J5\$14_B3_IO_T2
	J5517_B2_IP_V4	JS\$16_B3_L21_N
IN FPGA7	.15\$21_B3_L20_N	15\$20 B3 L23 N
	J5\$25 B2 L04 N	J5\$22 B3 L23 P
	J5\$27 B2 L04 P	J5\$26 B3 IO L18N
	J5\$29_B2_L05_P	J5\$28_B2_IO_L03
IN_FPGA9	J5\$31_B2_L05_N	J5\$30_B2_IO_U5
	J5\$33_B2_IO_V7	J5\$32_B2_L06_P
	J5\$37_B2_L07_N	J5\$34_B2_L06_N
IN FPGA11	J5\$39_B2_L07_P	J5\$38_B2_IO_U6
	15\$41 P3 CCLK13	J5\$40_B3_L17_N
IN_FPGA12	JOSBAT_B2_GCEKIS	15\$46 B2 IP T7
	J5\$45 B2 L10 N	J5\$48 B2 IP U8
IN_FPGA13	J5\$47 B2 L10 P	J5\$50 B3 L19 P
IN EDGA14		J5\$52_B3_L19_N
IN_FPGA14	——>J5\$49_B2_GCLK_L13_N	J5\$56_B2_L09_P
EPGA/7.6B	J5\$51_B2_GCLK_L13_P	J5\$58_B2_L09_N
		J5\$60_B2_IO_P9 -
FPGA/7.6C	J5\$55_B2_L18_N	J5\$62_B2_I0_R11
	J5557_B2_L18_P	15560_B2_IO_P10
3_FPGA/7.6C	J5\$61_B2_L20_N	.15\$70 B2 L21 N
	J5\$65 B2 L19 N	J5\$72 B2 L21 P
FPGA/7.6C	J5\$67 B2 L19 P	J5\$76 B2 IP V14
	J5\$69_B2_L22_N	J5\$78_B2_I0_U13
	J5\$71_B2_L22_P	
	J5\$75_B2_L24_P	

+5V\_SAN/7.8C

SGND/7.8C

IN\_AN4/1.7D

IN\_FPGA4

PWM4/1.4B

IN AN3/1.7D

IN FPGA3

PWM3/1.4B

+5V\_SAN/7.8C

SGND/7.8C

IN AN8/1.8D

N FPGA8

PWM8/1.3D

N\_AN7/1.8D

N\_FPGA7

PWM7/1.3D

6

c





7

8
































































	4	^	2	4	<b></b>	<u> </u>	7	0
А	1	2	3	4	5	6	7	8
в		8 8 8 8 8 8 8 8 8 8 8 8 8 8 8 8 8 8 8 8	**** • • •		**************************************		ତ ୦ ୦ ୦ ତ ୦ ୦ ୦ ୦ ୦ ୦ ୦ ୦	<b>0 0</b>
С								
D			2		0000		000	0 0 0 0 D
E	1	2	3	4	5	6	7	E Testovací platforma Příloha B.33 - osazení BOT 8

## Fotografie kompletního zapojení platformy

