

# VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY

FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ  
ÚSTAV RADIOELEKTRONIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION  
DEPARTMENT OF RADIO ELECTRONICS

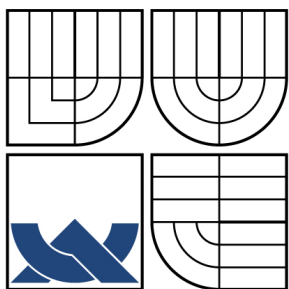
VYSOKOFREKVENČNÍ OBVODOVÝ ANALYZÁTOR S DDS

DIPLOMOVÁ PRÁCE  
MASTER'S THESIS

AUTOR PRÁCE  
AUTHOR

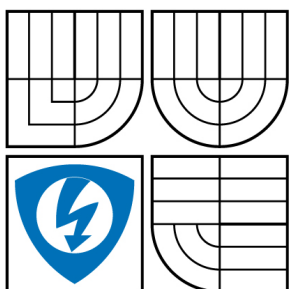
Bc. JIŘÍ PRIŠKIN

BRNO 2010



VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH  
TECHNOLOGIÍ

ÚSTAV RADIOELEKTRONIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION  
DEPARTMENT OF RADIO ELECTRONICS

# VYSOKOFREKVENČNÍ OBVODOVÝ ANALYZÁTOR S DDS

DDS BASED HIGH-FREQUENCY CIRCUIT ANALYZER

DIPLOMOVÁ PRÁCE

MASTER'S THESIS

AUTOR PRÁCE

AUTHOR

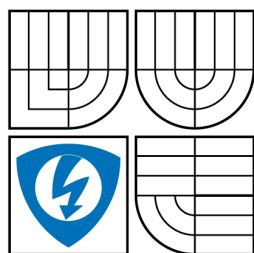
Bc. JIŘÍ PRIŠKIN

VEDOUCÍ PRÁCE

SUPERVISOR

Ing. JIŘÍ ŠEBESTA, Ph.D.

BRNO 2010



VYSOKÉ UČENÍ  
TECHNICKÉ V BRNĚ

Fakulta elektrotechniky  
a komunikačních technologií

Ústav radioelektroniky

# Diplomová práce

magisterský navazující studijní obor  
**Elektronika a sdělovací technika**

**Student:** Bc. Jiří Priškin

**ID:** 74590

**Ročník:** 2

**Akademický rok:** 2009/2010

## NÁZEV TÉMATU:

### Vysokofrekvenční obvodový analyzátor s DDS

#### POKYNY PRO VYPRACOVÁNÍ:

Seznamte se s principem činnosti a obvodovým řešením polyskopu. Navrhněte blokové schéma obdobného systému s využitím DDS a mikropočítače s grafickým displejem a s rozhraním pro komunikaci s PC s kmitočtovým rozsahem do 150 MHz.

Navrhněte obvodové zapojení analyzátoru a desku plošných spojů a celkové mechanické řešení. Ve zdůvodněných případech realizujte vybrané subsystémy na zkušební desce.

Navržený analyzátor sestavte, naladte a oživte. Sestavte řídicí program mikrokontroléru a komunikační protokol pro ovládání z PC.

#### DOPORUČENÁ LITERATURA:

[1] HANUS, S., SVAČINA, J. Vysokofrekvenční a mikrovlnná technika. Skriptum. Brno: FEKT VUT v Brně, 2002.

[2] ŠENFELD, M. Wobler 800 MHz. Praktická elektronika A-rádio. Roč. 1998, č. 4, s. 8-11.

**Termín zadání:** 8.2.2010

**Termín odevzdání:** 21.5.2010

**Vedoucí práce:** Ing. Jiří Šebesta, Ph.D.

**prof. Dr. Ing. Zbyněk Raida**

*Předseda oborové rady*

#### UPOZORNĚNÍ:

Autor diplomové práce nesmí při vytváření diplomové práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

## **ABSTRAKT**

Tato práce se nejdříve zabývá základními principy obvodových analyzátorů a potom postupně přechází na návrh koncepce polyskopu, jako speciálního případu skalárního obvodového analyzátoru, určeného pro měření modulové kmitočtové charakteristiky dvojbranů. Výsledkem této části je blokové zapojení obvodového řešení polyskopu a také volba klíčových integrovaných obvodů v rozmítaném generátoru, logaritmickém detektoru a řídicích obvodech. Jako následující část této práce je návrh všech základních obvodů analyzátoru jehož výstupem jsou jejich schémata zapojení i desky s plošnými spoji, osazení a oživení všech modulů, a také návrh mechanické konstrukce přístroje a vzhledu čelního panelu. Jeden z úkolů je také implementace programu pro mikrořadič i aplikace pro osobní počítač, která je schopná stáhnout naměřená data z obvodového analyzátoru přes USB a vygenerovat graf v sešitu Microsoft Office Excel.

## **KLÍČOVÁ SLOVA**

Obvodový analyzátor, Polyskop, Rozmítaný generátor, DDS, AD9954, Logaritmický detektor, AD8310, MCP3202, MCU, Mikrořadič, AVR, ATmega2561, ISP, LCD, ATM12864D, KS0108, KS0107, Rotační snímač polohy, FT232

## **ABSTRACT**

At first this thesis is dealing with the basic principles of network analyzers and afterwards goes to propose conception of a polyscope, as a special type of the scalar network analyzer, designed for magnitude frequency response measurement of two-port devices. As a result of this part of the thesis is the polyscope's block circuit diagram and also selection of key integrated circuits for sweep generator, logarithmic detector and control circuits. As the following part of the thesis is a design of the all basic analyzer's circuits resulting in their schematics diagrams and printed circuit boards, do assembly of all modules and mechanical construction of the instrument and look of the front panel. Some of the tasks is implementation of the firmware and personal computer application able to download measured data from the circuit analyzer via USB and generate chart in Microsoft Office Excel book.

## **KEYWORDS**

Network Analyzer, Polyscope, Sweep Generator, DDS, AD9954, Logarithmic Detector, AD8310, MCP3202, MCU, Microcontroller, AVR, ATmega2561, ISP, LCD, ATM12864D, KS0108, KS0107, Rotary Encoder, FT232

PRIŠKIN, Jiří *Vysokofrekvenční obvodový analyzátor s DDS*: diplomová práce. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav radioelektroniky, 2010. 94 s. Vedoucí práce byl Ing. Jiří Šebesta, Ph.D.

## PROHLÁŠENÍ

Prohlašuji, že svou diplomovou práci na téma „Vysokofrekvenční obvodový analyzátor s DDS“ jsem vypracoval samostatně pod vedením vedoucího diplomové práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této diplomové práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení § 152 trestního zákona č. 140/1961 Sb.

Brno .....

.....

(podpis autora)

## PODĚKOVÁNÍ

Na tomto místě bych rád poděkoval vedoucímu diplomové práce Ing. Jiřímu Šebestovi, Ph.D. za technickou pomoc, vstřícnost a věcné připomínky při vypracování této práce a také Ing. Alešovi Povalačovi za náměty během řešení některých technických problémů.

Brno .....

.....

(podpis autora)

# OBSAH

Úvod	12
<b>1 Obvodové řešení</b>	<b>15</b>
1.1 Rozmítaný generátor	17
1.1.1 Přímý číslicový syntezátor	17
1.1.2 Přizpůsobení výstupu syntezátoru	19
1.1.3 Rekonstrukční filtr	20
1.1.4 Realizace generátoru	21
1.1.5 Měření vlastností generátoru	24
1.2 Logaritmický detektor	30
1.2.1 Logaritmický zesilovač	30
1.2.2 Analogově-číslcový převodník	31
1.2.3 Realizace detektoru	31
1.2.4 Měření vlastností detektoru	32
1.3 Řízení	34
1.3.1 Mikrořadič	34
1.3.2 Zobrazovač	36
1.3.3 Ovládací prvky	37
1.3.4 USB rozhraní	38
1.3.5 Realizace obvodů řízení	38
1.4 Napájecí zdroj	39
1.4.1 Chlazení stabilizátorů	41
1.4.2 Realizace zdroje	42
<b>2 Program pro mikrořadič</b>	<b>43</b>
2.1 Popis algoritmu	43
2.1.1 Vstupní bod programu	45
2.1.2 Obsluha časovače	46
2.1.3 Časově nekritické rutiny	47
2.2 Obsluha analyzátoru	50
<b>3 Počítačová aplikace</b>	<b>52</b>
3.1 Komunikace po USB	52
3.2 Automatizace Microsoft Office Excel	53
<b>4 Závěr</b>	<b>55</b>
<b>Literatura</b>	<b>57</b>

<b>Seznam symbolů, veličin a zkratk</b>	<b>59</b>
<b>Seznam příloh</b>	<b>62</b>
<b>A Obsah přiloženého CD</b>	<b>64</b>
<b>B Rozmítaný generátor</b>	<b>66</b>
B.1 Schéma zapojení . . . . .	66
B.2 Deska s plošnými spoji . . . . .	67
B.3 Osazovací plán . . . . .	68
B.4 Seznam součástek . . . . .	69
<b>C Logaritmický detektor</b>	<b>71</b>
C.1 Schéma zapojení . . . . .	71
C.2 Deska s plošnými spoji . . . . .	72
C.3 Osazovací plán . . . . .	73
C.4 Seznam součástek . . . . .	74
<b>D Řízení</b>	<b>75</b>
D.1 Modul řízení . . . . .	76
D.1.1 Schéma zapojení . . . . .	76
D.1.2 Deska s plošnými spoji . . . . .	77
D.1.3 Osazovací plán . . . . .	78
D.2 Ovládací panel . . . . .	79
D.2.1 Schéma zapojení . . . . .	79
D.2.2 Deska s plošnými spoji . . . . .	80
D.2.3 Osazovací plán . . . . .	81
D.3 Funkční tlačítka . . . . .	82
D.3.1 Schéma zapojení . . . . .	82
D.3.2 Deska s plošnými spoji . . . . .	83
D.3.3 Osazovací plán . . . . .	84
D.4 USB rozhraní . . . . .	85
D.4.1 Schéma zapojení . . . . .	85
D.4.2 Deska s plošnými spoji . . . . .	86
D.4.3 Osazovací plán . . . . .	87
D.5 Seznam součástek . . . . .	88
<b>E Napájecí zdroj</b>	<b>90</b>
E.1 Schéma zapojení . . . . .	90
E.2 Deska s plošnými spoji . . . . .	91
E.3 Osazovací plán . . . . .	92



E.4	Seznam součástek . . . . .	93
<b>F</b>	<b>Vzhled čelního panelu</b>	<b>94</b>

# SEZNAM OBRÁZKŮ

1	Princip měření rozptylových parametrů. . . . .	12
1.1	Blokové schéma obvodového analyzátoru. . . . .	15
1.2	Vnitřní blokové schéma integrovaného obvodu AD9954. . . . .	18
1.3	Schéma zapojení idealizovaného rekonstrukčního filtru. . . . .	21
1.4	Přenos idealizovaného rekonstrukčního filtru. . . . .	21
1.5	Schéma zapojení rekonstrukčního filtru s hodnotami řady E12. . . . .	21
1.6	Přenos rekonstrukčního filtru s hodnotami řady E12. . . . .	22
1.7	Fotografie modulu rozmítaného generátoru. . . . .	23
1.8	Přenos výstupního transformátoru. . . . .	24
1.9	Přenos výstupních obvodů generátoru. . . . .	25
1.10	Vstupní impedance výstupních obvodů generátoru. . . . .	26
1.11	Úzkopásmové spektrum generovaného stálého kmitočtu. . . . .	27
1.12	Širokopásmové spektrum generovaného stálého kmitočtu. . . . .	28
1.13	Závislost výstupní úrovně na kmitočtu generovaného signálu. . . . .	29
1.14	Fotografie logaritmického detektoru. . . . .	32
1.15	Kmitočtová závislost vstupní impedance detektoru. . . . .	32
1.16	Převodní charakteristiky detektoru. . . . .	33
1.17	Kmitočtová závislost naměřeného údaje detektorem. . . . .	34
1.18	Sledy pravoúhlých pulsů na výstupech rotačního snímače polohy. . . . .	38
1.19	Fotografie modulu řízení a USB rozhraní. . . . .	39
1.20	Fotografie víka s deskami plošných spojů a zobrazovačem. . . . .	40
1.21	Fotografie celkového uspořádání modulů včetně zdroje. . . . .	42
2.1	Vstupní bod programu a obsluha časovače. . . . .	44
2.2	Komunikace s převodníkem MCP3202. . . . .	47
2.3	Časově nekritické rutiny. . . . .	48
2.4	Komunikace se syntezátorem AD9954. . . . .	49
2.5	Editační režim pro zadávání parametru. . . . .	50
2.6	Zobrazená charakteristika se skrytou kontextovou nabídkou. . . . .	51
2.7	Celkový pohled na zhotovený analyzátor. . . . .	51
3.1	Dialogové okno počítačové aplikace. . . . .	53
3.2	Kmitočtová charakteristika vygenerovaná počítačovou aplikací. . . . .	54

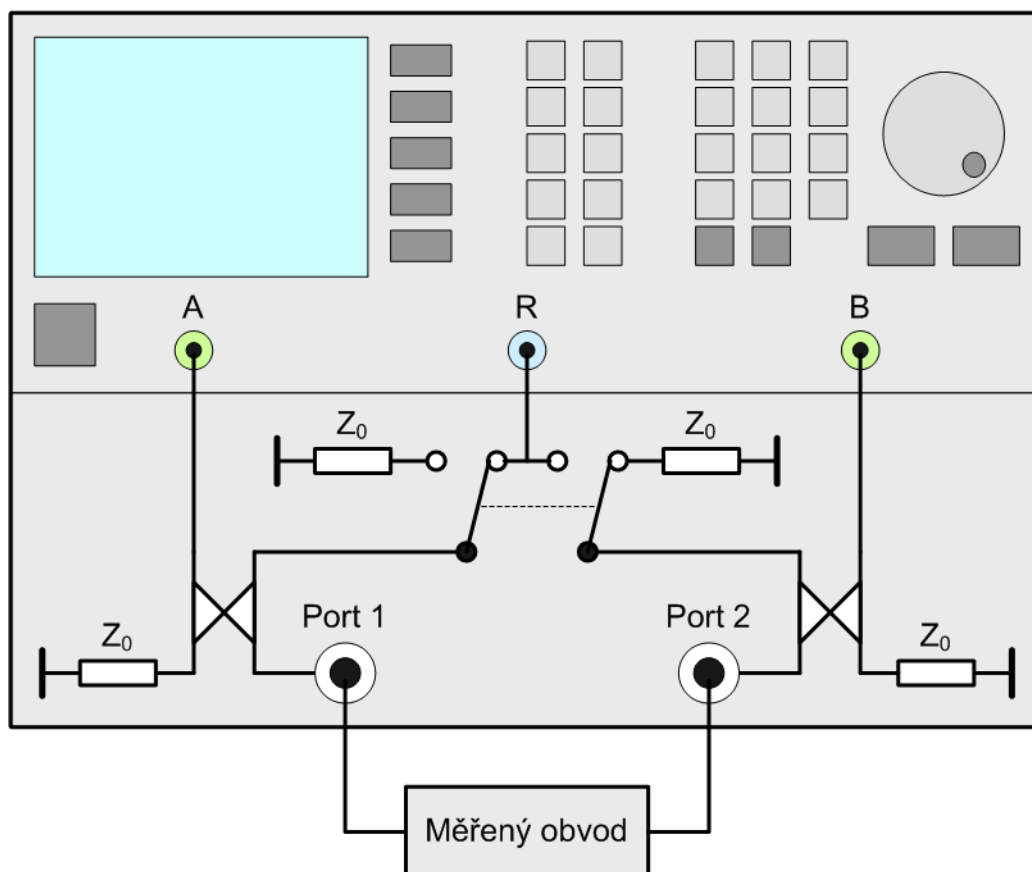
# SEZNAM TABULEK

1.1	Parametry navržených cívek pro rekonstrukční filtr. . . . .	23
-----	---	----

# ÚVOD

Obvodové analyzátoři slouží k měření kmitočtově závislých vlastností dvojbranů nebo vícebranů. Vektorové obvodové analyzátoři (VNA) pracují s hodnotami vyjádřenými modulem a argumentem vektorových veličin, zatímco skalární obvodové analyzátoři (SNA) zpracovávají pouze jejich modul.

Současné přístroje tohoto typu měří rozptylové parametry, kterými jsou vstupní činitel odrazu  $s_{11}$ , činitel přenosu  $s_{21}$  v přímém směru, činitel zpětného přenosu  $s_{12}$  a výstupní činitel odrazu  $s_{22}$ . K tomu využívají širokopásmové směrové vazební členy (odbočnice), které jsou vkládány mezi výstup generátoru vysokofrekvenčního signálu a měřený obvod. Měření rozptylových parametrů obvodovým analyzátořem je zjednodušeně znázorněno na obrázku 1.



Obr. 1: Princip měření rozptylových parametrů.

Komerčně vyráběné analyzátoři jsou obecně složeny ze dvou částí:

- základní jednotky, obsahující generátor, měřící přijímače, vyhodnocovací obvody a řízení se zobrazovačem i ovládacími prvky,
- bloku rozdělujícího signály z generátoru mezi porty a referenční přijímač, ale také k rozdělení přímé a odražené vlny pomocí směrových odbočnic.

Značení jednotlivých signálů odpovídají konvenci jaká je v dokumentu [1], kde jsem čerpal úvodní informace o obvodových analyzátoch. Generátor se automaticky přeladuje v zadaném rozmezí, aby bylo možné získat kmitočtovou závislost modulu, u VNA také argumentu parametrů měřeného dvojbranu. Signál z generátoru je rozbočen přímo do referenčního přijímače ke srovnání ve vyhodnocovacích obvodech a přes konektor, na obrázku označeném písmenem R, na odpovídající odbočnici, dle směru ve kterém probíhá měření. V tomto konkrétním případě je výstup z generátoru přiveden na levou odbočnici a měření se provádí od portu 1 k portu 2. Signál postupuje v přímém směru přes odbočnici, kde se vlivem i nepatrného impedančního nepřizpůsobení mezi portem 1 a vstupní bránou měřeného obvodu část odrazí a ta je přivedena na měřicí přijímač A. Část signálu z odbočnice projde portem 1 i měřeným obvodem. Se změnou amplitudou i počáteční fází se dostane na port 2 a přes pravou odbočnici do měřicího přijímače B. Ve vyhodnocovacích obvodech se porovnají vstupy A i B jednotlivých portů s referenčním signálem od generátoru a na základě toho se určí činitele odrazu a přenosu. Poté se přepne smysl měření a určí se činitele odrazu a přenosu ve zpětném směru. Z naměřených rozptylových parametrů se zobrazí modulové a fázové kmitočtové charakteristiky v kartézských či polárních souřadnicích, skupinová zpoždění, činitele odrazu, poměr stojatých vln, impedance nebo admitance na některé bráně měřeného vícebranu, například ve formě Smithova diagramu. Na podobném principu funguje i měření vícebranů, rozdíl je jen v počtu měřících portů, pokud se měření provádí automaticky na všech branách. Každý port má svůj měřicí přijímač nebo je možné v levnějším řešení sdílet přijímače více porty a pomocí přepínací matice jsou vybírány různé kombinace cest pro měřicí a měřené signály z portů a přijímače. Další informace o principu měření rozptylových parametrů jsou k nalezení v aplikačních poznámkách [2] a [3].

Profesionální obvodové analyzátoři založené na měření rozptylových parametrů jsou vybaveny velmi kvalitním širokopásmovým generátorem, na opačné straně zase většinou nepřímo zesilujícími měřícími přijímači s vysokým dynamickým rozsahem. Také směrové vazební členy jsou velmi precizně zkonstruovány pro tyto účely, protože přesnost měření je závislá na vlastnostech celého řetězce. Samostatným problémem je kalibrace za použití výrobně složitých kalibračních přípravků a měřících normálů. Zhotovení všech částí takového měřicího systému je velmi náročným procesem, jenž se pouze s obtížemi dá realizovat v podmínkách mimo vývojové laboratoře výrobců těchto zařízení. Tato práce se tedy pro složitost nadále už nebude zabývat návrhem obvodového analyzátoři napodobujícího komerčně vyráběné VNA nebo SNA.

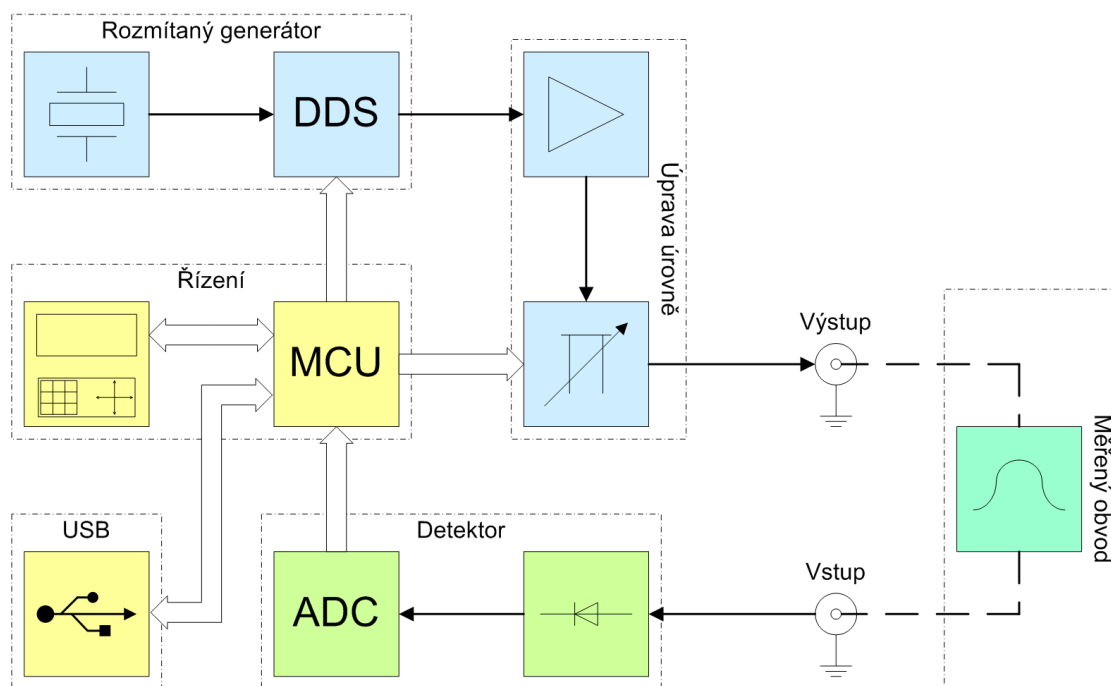
Mezi obvodové analyzátoři lze také zařadit polyskopy, které jsou určeny právě k měření modulových kmitočtových charakteristik dvojbranů. V základě se jedná o rozmítaný generátor (wobbler) jehož výstup o definované úrovni je připojen na vstup měřeného dvojbranu a výstupní brána obvodu potom na amplitudový de-

tektor. Výstup z něho je potom zobrazován, nejčastěji logaritmicky, na svislé ose modulové charakteristiky. Vodorovná osa zobrazované charakteristiky představuje kmitočty přes které se generátor periodicky přeladuje. Rozmítač je navíc vybaven generátorem kmitočtových značek pro snazší orientaci v naměřeném průběhu. Příkladem takového rozmítaného generátoru může být amatérská konstrukce, uvedená v časopisu Praktická elektronika [4]. Charakteristiku lze zobrazit pomocí externího osciloskopu, kde je logaritmický detektor připojen na vertikální vstup Y, zatímco horizontální vstup X je buzen generátorem pilovitého průběhu z rozmítače. Časová základna je tak vychylovaná s tím, jak se mění výstupní kmitočet rozmítaného generátoru. Polyskopy už mají v sobě zabudován zobrazovač naměřených průběhů a všechny další podpůrné obvody, tudíž nepotřebují žádné vnější přístroje.

V této práci jde tedy o konstrukci polyskopu, protože jej lze už také v amatérských podmínkách zrealizovat za rozumnou cenu a v čase vyhrazeném pro tento projekt, ve srovnání s mnohem náročnějšími typy analyzátorů měřícími rozptylové parametry. Kromě návrhu a realizace obvodů polyskopu je třeba napsat řídicí program pro zabudovaný mikrořadič a potom také aplikaci pro osobní počítač, komunikující s analyzátozem přes rozhraní USB. Aplikace rozšiřuje možnosti prezentace naměřených hodnot, protože vestavěný zobrazovač LCD má rozlišení pouze 128 x 64 bodů a uživatelské rozhraní je zde proto mnohem skromnější ve srovnání s tím jaké může poskytnout prostředí počítačového programu.

# 1 OBVODOVÉ ŘEŠENÍ

Princip činnosti analyzátoru je zřejmý z blokového schématu 1.1.



Obr. 1.1: Blokové schéma obvodového analyzátoru.

Základem je rozmítaný vysokofrekvenční generátor, kde jako klíčový prvek figuruje přímý číslicový syntezátor kmitočtu (DDS) v jednočipovém provedení. Princip přímé číslicové syntézy bude popsán později, v části 1.1.1. K této funkci byl vybrán integrovaný obvod AD9954 (400 MSPS) od výrobce Analog Devices, Inc. Tento čip je uvnitř vybaven funkcí automatického rozmítání, kdy mikrořadič (MCU) pošle po sběrnici SPI pouze spodní a horní okraj pásma ve kterém se má DDS přeladovat, velikost a rychlost kroku rozmítání. Toto řešení s využitím automatického rozmítání v DDS ušetří výpočetní kapacitu MCU, který nebude muset pro každý krok posílat zvlášť příkaz po sběrnici SPI k nastavení následujícího výstupního kmitočtu.

Integrovaný obvod AD9954 má v sobě násobič ke generování systémového taktovacího kmitočtu až 400 MHz, využívající smyčku fázového závěsu (PLL). Proto je možné u těchto DDS přímo připojit krystalový rezonátor 25 MHz k dosažení 400 MHz systémových hodin. Druhá možnost je použít jako zdroj referenčního kmitočtu pro DDS vnější generátor, který bude mít lepší spektrální čistotu než vnitřní násobič s využitím PLL. Ovšem tento přístup by vyžadoval další obvod s referenčním generátorem navíc a v rámci zachování jednoduchosti řešení i s ohledem na rozměry výsledného přístroje, bylo nakonec zvoleno generování systémových hodin

pomocí vnitřního násobiče kmitočtu. Pro účely měření modulové charakteristiky obvodů není naštěstí požadavek spektrální čistoty tak kritický, než jaký je například u signálních generátorů, určených k měření citlivosti přijímačů nebo u kmitočtových ústředěn radiostanic.

Protože DDS generuje diskretní vzorkovaný signál, musí být k získání spojitého harmonického průběhu zařazen na výstup číslicového syntezátoru rekonstrukční filtr typu dolní propust s lomovým kmitočtem kolem 40 % systémových hodin (vzorkovacího kmitočtu) použitého integrovaného obvodu. Pro AD9954 se vzorkovacím kmitočtem 400 MHz to potom vychází na 160 MHz mezního kmitočtu kam se může přeladovat rozmítaný generátor. V zadání této práce je požadavek, že kmitočtový rozsah polyskopu má být do 150 MHz, proto horní mezní kmitočet dostatečně vyhovuje požadavku.

V původním návrhu se také počítalo s obvody pro úpravu úrovně, kdy měl být signál za rekonstrukčním filtrem, ještě před přivedením na výstupní souosý konektor, zesílen oddělovacím zesilovačem s automatickým řízením zisku na stabilní výkon 10 dBm s následnou možností zeslabení dvěma útlumovými články v kaskádě, řízenými programově z MCU na hodnoty úrovně v krocích: 10 dBm (bez zeslabení), 0 dBm, -10 dBm a -20 dBm. I když se nakonec pro zjednodušení od těchto obvodů upustilo, při návrhu se s nimi počítalo, proto je možné je dodatečně do modulu rozmítaného generátoru přidat, včetně komunikace s mikrořadičem.

Průchodem přes měřený obvod se změní amplituda i počáteční fáze signálu a ten je potom přiveden na vstupní souosý konektor analyzátoru. Díky převodní charakteristice detektoru stejnosměrné napětí na jeho výstupu sleduje amplitudovou obálku měřeného signálu s logaritmickou závislostí. Naměřené hodnoty úrovně je takto možné udávat v decibelech bez nutnosti logaritmování při dalším zpracování výsledných dat. Dynamický rozsah je u logaritmického detektoru mnohem větší než pokud by měl detektor lineární převodní charakteristiku. Také nízké naměřené úrovně bude možné zpracovat s požadovanou přesností<sup>1</sup>. Konkrétně zde je na pozici logaritmického detektoru použit integrovaný obvod AD8310, také od výrobce Analog Devices, Inc. Získané stejnosměrné napětí logaritmicky sledující měřenou úroveň vstupního signálu se analogově-číslicovým převodníkem (ADC) kvantuje na číslicový údaj a ten je potom přenesen po sběrnici SPI do mikrořadiče.

Kromě zpracování naměřených dat z převodníku, MCU zajišťuje také spolupráci všech vnitřních obvodů analyzátoru a interakci s uživatelem pomocí vestavěného zobrazovače LCD o rozlišení 128 x 64 bodů, tlačítek a knoflíku s inkrementálním

---

<sup>1</sup>Prezentovat úroveň signálu v decibelové míře je výhodné nejen pro snadnější přepočty veličin a jejich násobků mezi sebou, protože násobení nebo dělení přechází na výpočetně méně náročné operace součtů nebo rozdílů údajů v decibelech, ale také je možné pracovat s velkým rozsahem hodnot aniž by se snižovala přesnost vyjádření při nízkých úrovních.



rotačním kóděrem pro plynulé nastavování parametrů.

Aby bylo možné propojit obvodový analyzátor s osobním počítačem, je zde k dispozici komunikační modul s rozhraním USB, využívající osvědčený integrovaný obvod FT232R od výrobce Future Technology Devices International Ltd. Jedná se o převodník rozhraní USB-UART, který je připojen k mikrořadiči přes asynchronní sériovou linku.

## 1.1 Rozmítaný generátor

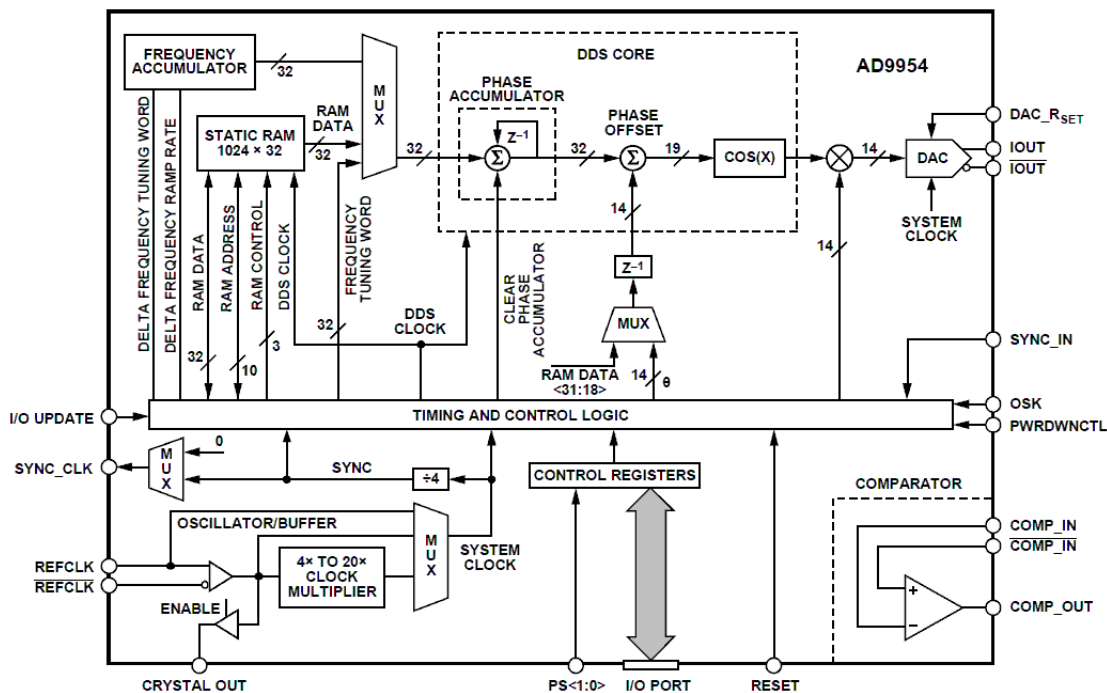
K získání modulové kmitočtové odezvy měřeného obvodu je nezbytnou součástí polyskopu zdroj signálu, který se bude automaticky přeladovat v zadaném rozpětí frekvencí. Generované kmitočty musí být vždy jednoznačně dány, aby bylo možné k nim jednotlivě přiřadit naměřené útlumy nebo zisky obvodu na daných místech modulové charakteristiky. Proto se jako zdroj měřícího signálu využívá kmitočtový syntezátor. Je více způsobů jak lze generovat harmonický signál nabývající diskretních hodnot kmitočtu, odvozením z jednoho nebo několika oscilátorů s požadovanou stabilitou. Různé způsoby realizace kmitočtových syntezátorů je možné najít například ve skriptech [5]. Jak je uvedeno v předchozí části textu, obvodový analyzátor v této práci využívá generátor pracující na principu přímé číslicové syntézy (DDS). Výhodou DDS v porovnání s jinými principy kmitočtových syntezátorů je vysoká rychlost přeladění a jemný kmitočtový krok. Právě schopnost rychlého přeladění je vlastnost využitelná u rozmítaného generátoru, který se musí automaticky přeladovat v zadaném rozmezí a přitom musí být výstupní kmitočet u každého kroku co nejdříve ustálen na očekávané hodnotě.

### 1.1.1 Přímý číslicový syntezátor

V realizovaném polyskopu je přímý číslicový syntezátor řešen pomocí integrovaného obvodu AD9954 od výrobce Analog Devices, Inc. Následující popis DDS vychází z blokového schématu jeho vnitřní struktury 1.2.

Základními částmi DDS je akumulátor fáze a převodník na hodnoty funkce kosinus. V jádru DDS je navíc sčítačka k nastavení počáteční fáze generovaného signálu. S každým taktém vzorkovacího kmitočtu  $f_s$ , odpovídajícímu systémovým hodinám 400 MHz, se přičítá 32-bitová hodnota  $FTW$  k dřívějšímu údaji fáze v akumulátoru. Hodnota  $FTW$  představuje krok s jakou rychlostí bude narůstat fáze a tedy jak vysoký bude kmitočet na výstupu syntezátoru. Výstupní kmitočet  $f_o$  je s hodnotou  $FTW$  svázán vztahem [6]

$$f_o = FTW \frac{f_s}{2^{32}}, \quad (1.1)$$



Obr. 1.2: Vnitřní blokové schéma integrovaného obvodu AD9954 (převzato z [6]).

kde  $FTW$  může nabývat hodnot v rozsahu  $0 \leq FTW \leq 2^{31}$ . Údaj z akumulátoru fáze adresuje přes sčítačku, pomocí které je možné měnit počáteční fázi signálu, aktuální číselnou hodnotu funkce kosinus. Ta je potom před převedením do analogové oblasti v DAC násobena 14-bitovým činitelem  $ASF$  upravujícím amplitudu výstupního signálu. Protože je za číslicově-analogovým převodníkem diskretní signál je k získání spojitého harmonického průběhu nutné mít na výstupu rekonstrukční dolní propust.

V integrovaném obvodu AD9954 je také akumulátor kmitočtu umožňující lineární rozmítání s pevným krokem a v zadaném frekvenčním rozsahu. S nastavitelnou rychlostí se v akumulátoru k údaji kmitočtu z dřívějšího cyklu přičítá velikost kroku přeladování. Po dosažení krajní hodnoty se přeladování zastaví nebo automaticky pokračuje od začátku. Rozmítání je možné v obou směrech, tedy také od vyššího k nižšímu kmitočtu v závislosti na nastavení.

Výstupní kmitočet lze rozmítat nejen lineárně s pevným krokem ale také přeladovat přes libovolnou sadu přednastavených frekvencí uložených v RAM. Kmitočty jsou z RAM vybírány také s volitelnou rychlostí, způsobem i směrem.

Jak již bylo zmíněno v úvodu, jako zdroj systémových hodin je použit násobič PLL referenčního kmitočtu krystalového oscilátoru 25 MHz. K aktivaci vnitřního referenčního oscilátoru je nutné připojit řídicí vstup  $CLKMODESELECT$  in-

tegrovaného obvodu na kladné napětí 1,8 V. Také je třeba programově nastavit po řídicí sběrnici SPI odpovídajícím registrem násobící faktor PLL a rozsah výstupních kmitočtů násobiče. Filtr smyčky fázového závěsu násobiče má vyveden vodič LOOP\_FILTER pro připojení vnějšího RC členu, jehož hodnoty součástí byly vybrány dle doporučení výrobce v katalogovém listu [6], v závislosti na násobícím faktoru, který je v tomto případě 16.

Číslicově-analogový převodník má dva proudové komplementární výstupy, které jsou vztaženy vůči kladnému napájecímu napětí AVDD 1,8 V namísto obvykle používané referenční zemi. Největší výstupní proud (plný proudový rozsah) se nastavuje pomocí vnějšího rezistoru, zapojeném mezi vývod DAC\_RSET a zem převodníku, která je vyvedena jako ploška umístěná ve spodní části pouzdra 48-TQFP-EP integrovaného obvodu AD9954. Hodnota rezistoru  $R_{\text{SET}}$  je pro požadovanou velikost plného proudového rozsahu  $I_{\text{OUT}}$  na výstupu DAC určena vztahem [6]

$$R_{\text{SET}} = \frac{39,19}{I_{\text{OUT}}} = \frac{39,19}{10 \cdot 10^{-3}} \Omega = 3,9 \text{ k}\Omega. \quad (1.2)$$

Výrobce integrovaného obvodu doporučuje pro dostatečný odstup základní složky užitečného signálu od jeho nejvyšší rušivé spektrální složky, parametr SFDR, hodnotu nejvyššího výstupního proudu 10 mA.

### 1.1.2 Přizpůsobení výstupu syntezátoru

Komplementární výstupy číslicově-analogového převodníku jsou připojeny ke kladnému napájecímu napětí přes zatěžovací rezistory, jejichž hodnota byla vybrána tak, aby na výstupu byl dostatečný výkon generovaného signálu a současně byl snadno realizovatelný výstupní transformátor (balun), který kromě impedančního přizpůsobení také převádí symetrický výstup DDS na nesymetrický vstup rekonstrukčního filtru. Užitečným zdrojem informací k návrhu přizpůsobení výstupu DDS jsou aplikační poznámky [7].

V případě správného přizpůsobení komplementárních výstupů DAC syntezátoru je za ideálních podmínek na vstupu filtru výkon signálu dán vztahem [7]

$$P_L = \frac{R_L}{2} \cdot \left( \frac{I_{\text{OUT}}}{4N} \right)^2 = \frac{50}{2} \cdot \left( \frac{10 \cdot 10^{-3}}{4 \cdot 0,5} \right)^2 \text{ W} = 0,625 \text{ mW} = -2 \text{ dBm}, \quad (1.3)$$

kde  $R_L = 50 \Omega$  je reálná složka charakteristické zatěžovací impedance na výstupu balunu a  $N$  je převrácená hodnota transformačního poměru. Hodnotu  $N$ , která přímo představuje kolikrát je větší počet závitů sekundárního vinutí transformátoru vůči

primárnímu, lze odvodit ze zvoleného zatěžovacího odporu  $R_O = 100 \Omega$  komplementárního výstupu DAC [7]

$$R_O = \frac{R_L}{2N^2}, \quad (1.4)$$

potom

$$N = \sqrt{\frac{R_L}{2R_O}} = \sqrt{\frac{50}{2 \cdot 100}} = 0,5. \quad (1.5)$$

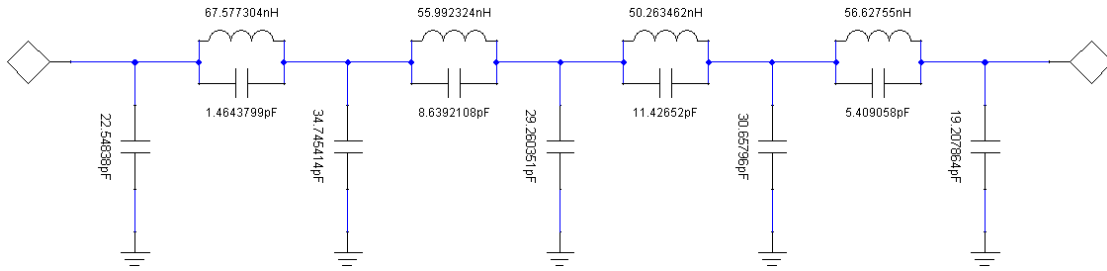
Transformační poměr (počet závitů primárního vinutí ku sekundárnímu) výstupního balunu je převrácenou hodnotou  $N$ , tedy 2:1. Protože se jedná o převod symetrického vstupu na nesymetrický dělí se celkový počet závitů primárního vinutí transformátoru na dvě poloviny se stejným (polovičním počtem) závitů a mezi nimi je potom vyveden střed, který je připojen na stejné napájecí napětí AVDD 1,8 V jako číslicově-analogový převodník.

### 1.1.3 Rekonstrukční filtr

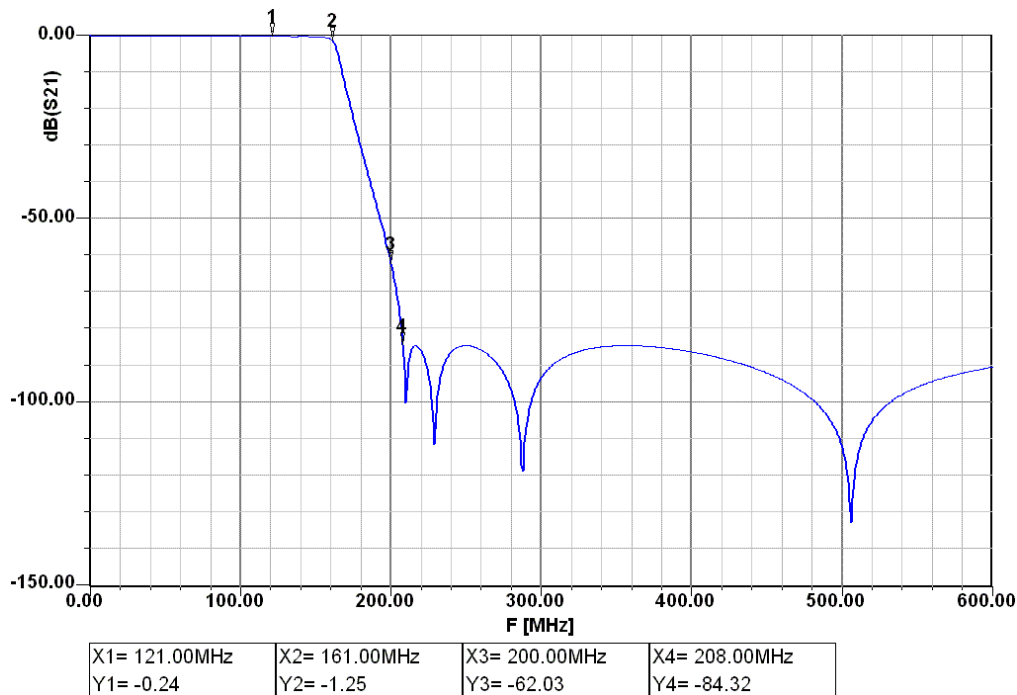
Filtr je typu dolní propust s lomovým kmitočtem 160 MHz a řádu 9, i když se obvykle k těmto integrovaným obvodům používá rekonstrukční filtr řádu 7. Je to z toho důvodu, že bylo při návrhu snahou docílit co nejmenšího zvlnění v propustném pásmu filtru při zachování dostatečné strmosti v přechodném pásmu. Také v této práci byla zvolena eliptická aproximace filtru, protože tak nejlépe splní požadavek strmosti. Návrh byl proveden pomocí programu Ansoft Designer, kde se nejdříve pomocí průvodce Filter Design Wizard vytvořila dolní propust ze součástek s libovolnými hodnotami. V průvodci byly zadány tyto upřesňující parametry pro návrh: aproximace eliptická, řád filtru 9, zvlnění 0,1 dB a činitel tvaru 1,3.

Výsledkem je filtr 1.3 jehož přenosová charakteristika je znázorněna na obrázku 1.4.

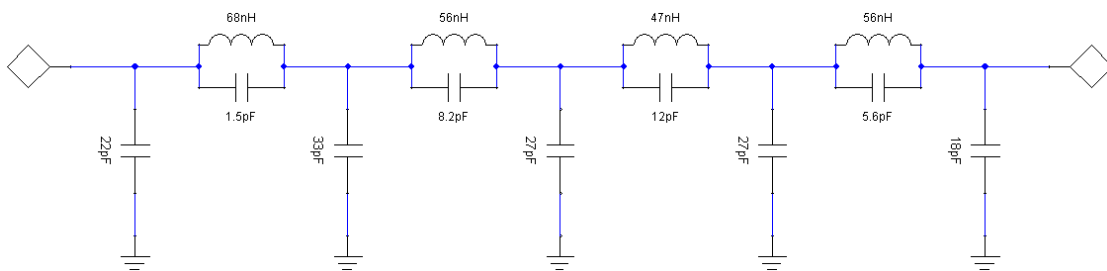
V praxi je ovšem třeba počítat se jmenovitými hodnotami dostupných součástek, omezenými číselnými řadami. Ve výsledném rekonstrukčním filtru 1.5 byly zvoleny jmenovité hodnoty z řady E12, tolerance součástek bude tedy 1/12. Kmitočtová charakteristika 1.6 se sice nepatrně liší od původního návrhu ale větší vliv na přenos bude mít nakonec praktické provedení celého generátoru.



Obr. 1.3: Schéma zapojení idealizovaného rekonstrukčního filtru.



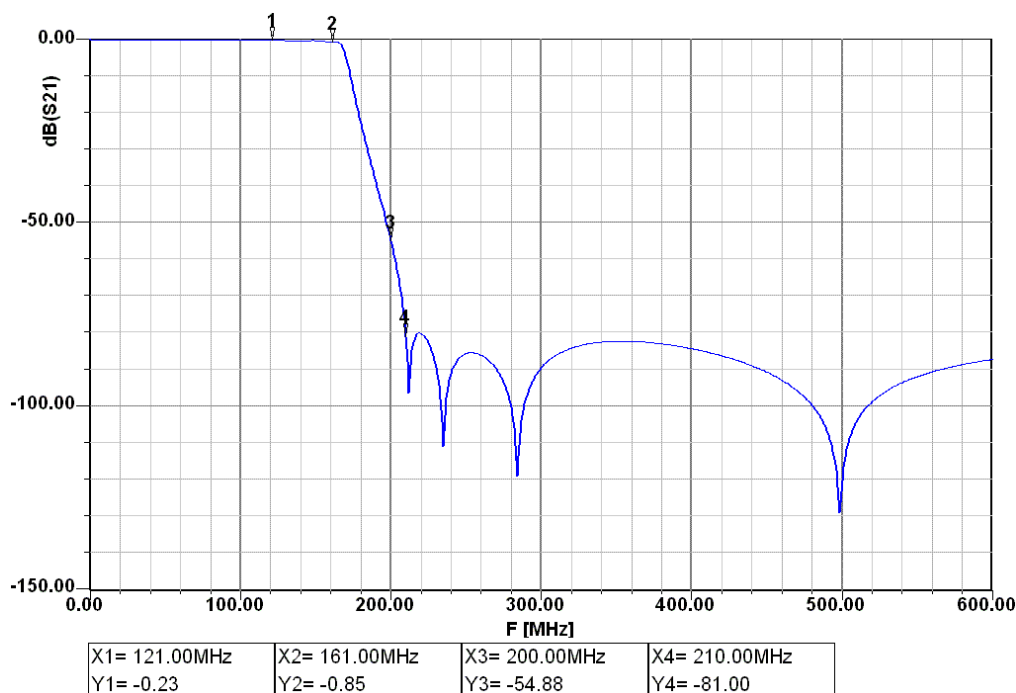
Obr. 1.4: Přenos idealizovaného rekonstrukčního filtru.



Obr. 1.5: Schéma zapojení rekonstrukčního filtru s hodnotami řady E12.

### 1.1.4 Realizace generátoru

Schéma zapojení generátoru je v příloze B.1, podklady pro výrobu desky s plošnými spoji a osazovací plán potom v přílohách B.2 a B.3. Modul generátoru je nezbytné



Obr. 1.6: Přenos rekonstrukčního filtru s hodnotami řady E12.

umístit do stíněné krabičky, kde jsou také odděleny výstupní vysokofrekvenční obvody od zbytku generátoru, zejména číslicové části. Mechanické provedení je možné vidět na fotografii 1.7.

Výstupní transformátor je navinut na dvouděrové feritové jádro BN-61-202 od výrobce Amidon Associates, smaltovaným drátem CuL o průměru 0,6 mm. Pro požadovaný transformační poměr 2:1 je primární vinutí tvořeno 2 x 3 závity bifilárně s tím, že jedny konce obou polovin vinutí jsou spojeny tak, aby výsledný magnetický tok ve feritovém jádru byl součtem příspěvků od obou komplementárních výstupů z DAC. Sekundární vinutí je tvořeno 3 závity.

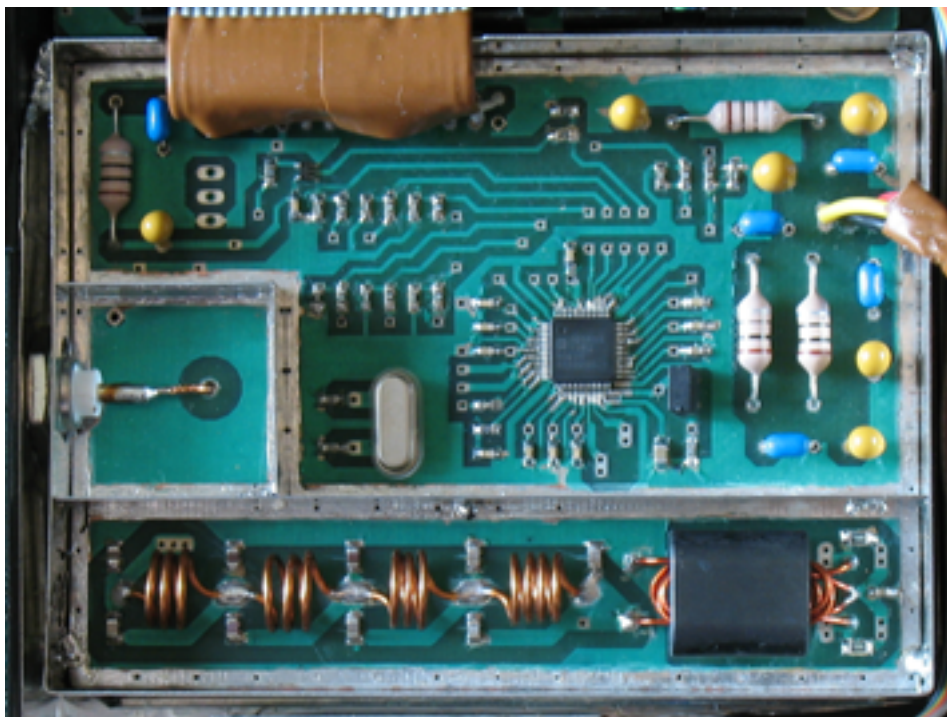
Indukčnosti rekonstrukčního filtru jsou řešeny jako samonosné vzduchové cívky jejichž hodnoty v nH jsou dány vztahem [8]

$$L = \frac{t^2}{l + 0,45D}, \quad (1.6)$$

kde celková délka  $t$  navinutého vodiče

$$t = \pi ND. \quad (1.7)$$

Po dosazení vztahu 1.7 do 1.6 je možné indukčnost cívek vypočítat z jejich fyzických rozměrů v cm jako



Obr. 1.7: Fotografie modulu rozmítaného generátoru.

$$L = \frac{(\pi ND)^2}{l + 0,45D}. \quad (1.8)$$

Průměr cívky je  $D$  a její délka je  $l$ . Počet závitů  $N$  je volen jako celé číslo. Postupným hledáním optimálních průměrů cívek, aby se také vešly do stínící krabičky, byly nakonec navrženy indukční filtry s parametry uvedenými v tabulce 1.1.

Tab. 1.1: Parametry navržených cívek pro rekonstrukční filtr.

Cívka	Indukčnost $L$ [nH]	Počet závitů $N$ [-]	Průměr $D$ [mm]	Délka $l$ [mm]
L101	67,5	4	6,2	6,2
L102	55,4	3	7	4,7
L103	46,5	3	7	6,2
L104	55,4	3	7	4,7

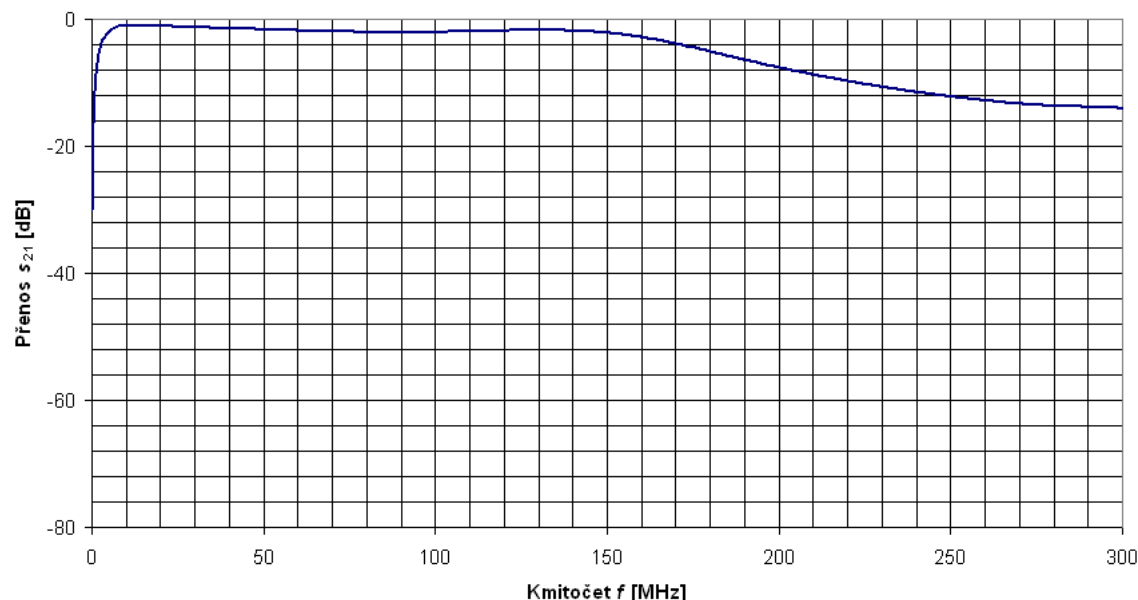
Cívky jsou vinuty smaltovaným drátem CuL o průměru 1,2 mm. Samozřejmě je možné osadit místo nich SMD indukční filtry v čipovém provedení (pouzdro 0805 nebo 0603), které se mohou připájet na odpovídající paralelně zapojené kapacitory v rekonstrukčním filtru.

Protože číslicové rozhraní integrovaného obvodu AD9954 pracuje s logikou 3,3 V zatímco mikrořadič je napájen 5 V, je na vstupech DDS logická úroveň přizpůsobena napěťovými děliči. V opačném směru je datový výstup syntezátoru připojen ke sběrnici SPI mikrořadiče přes oddělovač 74HCT1G125 s třístavovým výstupem. Označení některých řídicích vodičů vychází z původního návrhu, kde se počítalo s integrovaným obvodem AD9910 (1 GSPS) namísto AD9954. Jedná se hlavně o tyto řídicí signály:

- DDS\_DRC je připojen na vývod PS0, slouží k výběru profilu a řízení automatického rozmítání,
- DDS\_DRH je připojen na vývod PS1, slouží také k výběru profilu a řízení automatického rozmítání, avšak v opačném směru,
- DDS\_SYN a DDS\_OVR jsou nezapojeny a původně měly sloužit k synchronizaci funkce automatického rozmítání s řízením načítání úrovní z logaritmického detektoru generováním vnějších přerušení na mikrořadiči.

### 1.1.5 Měření vlastností generátoru

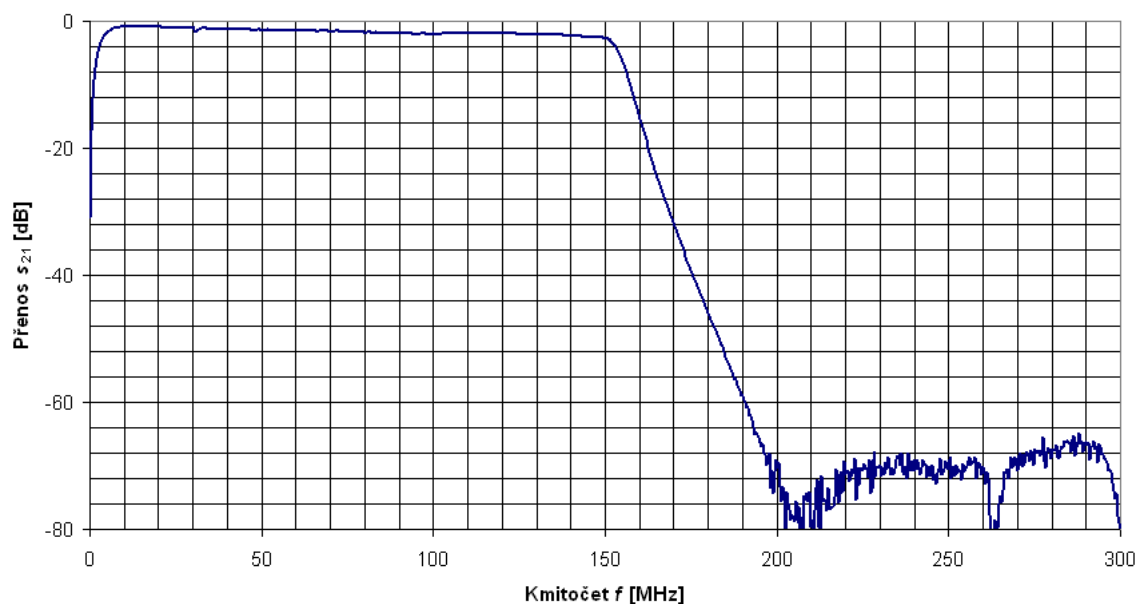
Ještě před osazením integrovaného obvodu AD9954 byly změřeny vlastnosti výstupních obvodů zahrnujících transformátor a rekonstrukční filtr. Z kmitočtové závislosti přenosu 1.8 samotného výstupního transformátoru je patrné, že sice dochází k mírnému nárůstu útlumu v přenosovém pásmu směrem k vyšším kmitočtům ale i tak naprosto vyhovuje požadavkům pro realizované zařízení.



Obr. 1.8: Přenos výstupního transformátoru.



V dalším kroku byl změřen přenos 1.9 celého výstupu generátoru od transformátoru až po souosý konektor BNC.



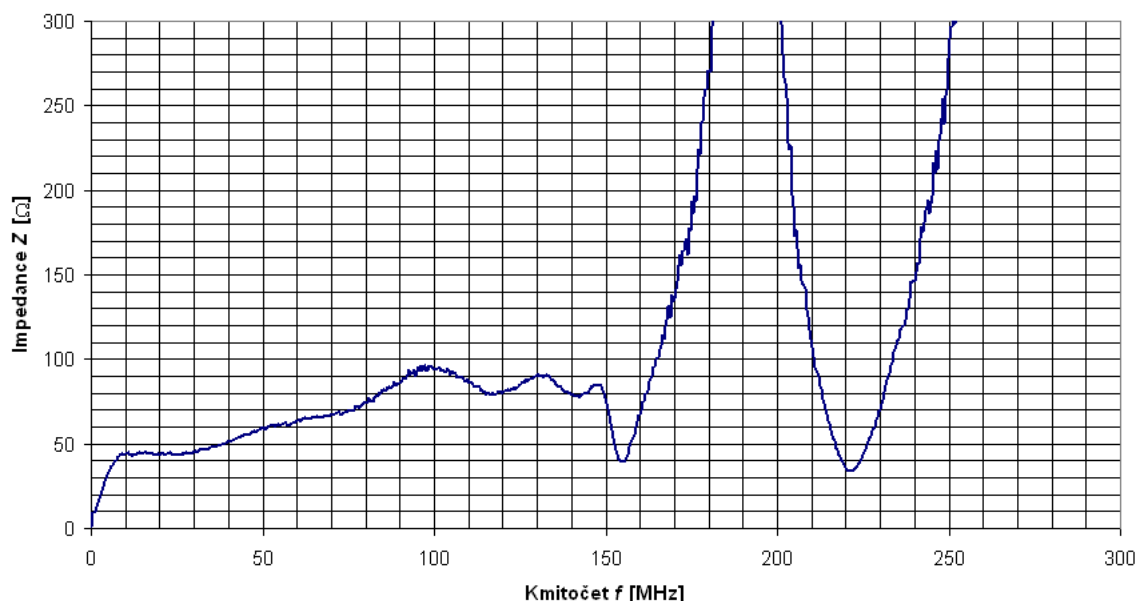
Obr. 1.9: Přenos výstupních obvodů generátoru.

Impedanční přizpůsobení měřeného řetězce bylo řešeno předřazením výstupního transformátoru dalším s podobnými vlastnostmi, zapojeném v opačném smyru (prohozeno sekundární vinutí s primárním). Na naměřeném průběhu přenosu je možné si všimnout, že k přechodu z propustné oblasti do nepropustné dochází nyní už od 150 MHz narozdíl od simulovaného přenosu 1.6, kde nárůst útlumu začíná až od 160 MHz. Důvodem je nejen příspěvek přenosu samotného výstupního a předřadného transformátoru, vyvedení signálu na konektor BNC, měřících přívodů, ale také to, že se při výběru hodnot součástek nepočítalo s navýšením kapacity, po jejich zapájení na desku s plošnými spoji. I přes tento pokles mezního kmitočtu, výstupní obvody nadále splňují požadavek v zadání na kmitočtový rozsah do 150 MHz.

Na obrázku 1.10 je tentokrát kmitočtová závislost vstupní impedance výstupních obvodů.

Měření bylo ovlivněno předřazeným transformátorem, ale přesto lze vidět, že se v požadovaném kmitočtovém pásmu impedance pohybuje v přijatelném rozmezí a tedy odrazy signálu od výstupních obvodů směrem zpět k DDS by neměly příliš ovlivnit činnost generátoru. Zde opět není zohledněn například vliv cesty od čipu AD9954 přes spoje na desce až po přívod výstupního transformátoru.

Po osazení AD9954 a oživení modulu rozmítaného generátoru včetně implementace řídicího programu pro mikrořadič, který kromě jiných činností, také přes sběrnici SPI nastavuje požadovaný výstupní kmitočet, pokud se jedná o režim generování

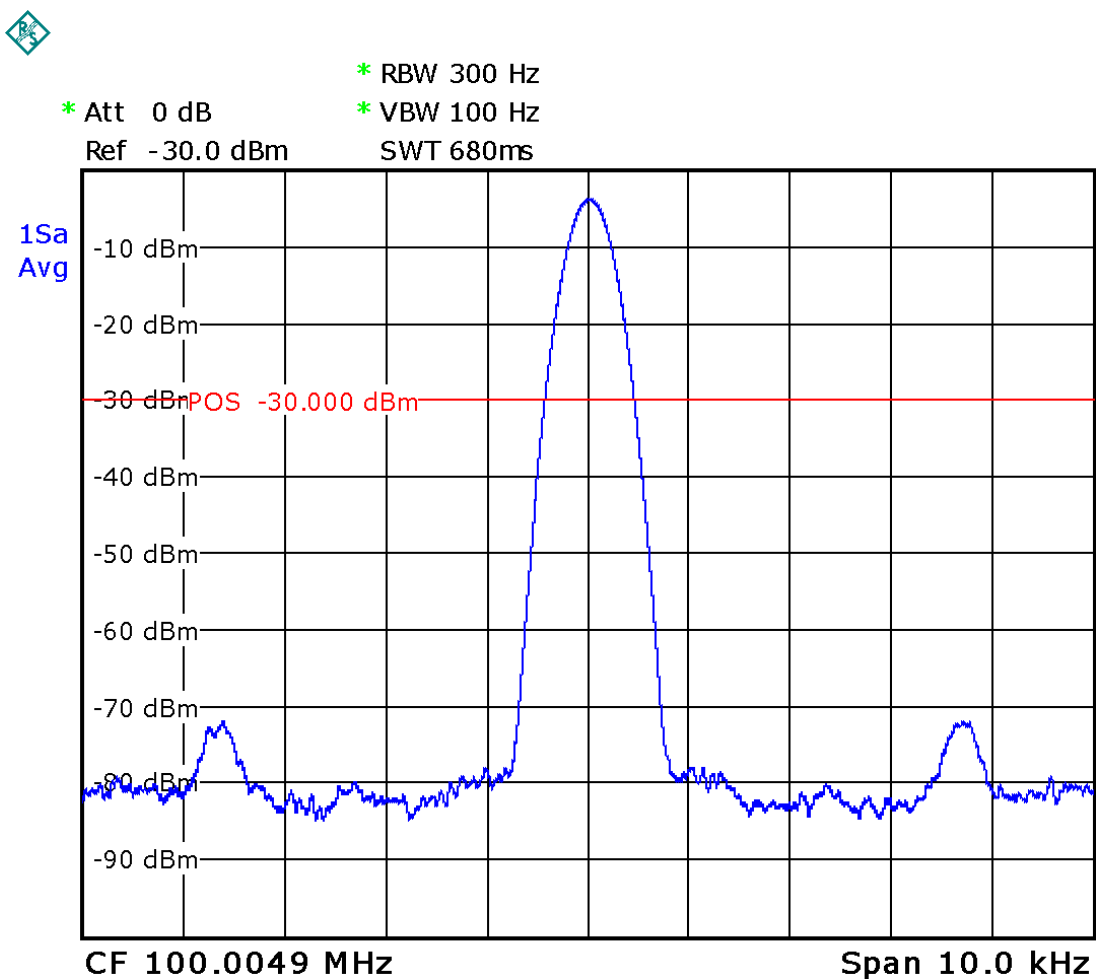


Obr. 1.10: Kmitočtová závislost vstupní impedance výstupních obvodů generátoru.

stálé frekvence, nebo nastavuje kmitočtové rozpětí a krok, v případě, že je nastaven režim rozmitání, bylo možné změřit také spektrální vlastnosti generovaného výstupního signálu pomocí spektrálního analyzátoru Rohde & Schwarz FSL3.

Nejdříve bylo nastaveno generování stálého kmitočtu 100 MHz za účelem zjištění výskytu rušivých spektrálních produktů a určení odstupu základní složky užitečného signálu od jeho nejvyšší rušivé složky (SFDR). Jako první byly sledovány úzkopásmové vlastnosti výstupního signálu, které jsou na obrázku 1.11.

Jak lze vidět na obrázku, nastavený střední kmitočet není přesně 100 MHz neboť výstupní frekvence je nastavována v diskretních hodnotách, kmitočet referenčního krystalového oscilátoru DDS nemusí odpovídat jmenovité frekvenci 25 MHz a také kmitočtový normál ve spektrálním analyzátoru není ideálně přesný. S ohledem na to, že největší rozlišovací schopnost (nejúžší šířka pásma mezifrekvenčního filtru) spektrálního analyzátoru FSL3 je 300 Hz, nebyl změřen přímo fázový šum, protože to by vyžadovalo ještě užší filtr (nejlépe o šířce 1 Hz), který by se postupně přeladovával od požadované frekvence do strany a na každém tomto kmitočtovém offsetu by se změřila úroveň rušivého produktu. Na velikost úzkopásmové SFDR má největší vliv kvalita generátoru systémového taktovacího kmitočtu pro DDS. Protože je použitý vnitřní násobič PLL referenčního kmitočtu jsou zde další rušivé složky, než kdyby se použil vnější generátor systémového kmitočtu bez násobiče, protože samotný fázový závěs je sám o sobě zdrojem parazitních produktů. Násobič pracující na principu PLL neustále dorovná fázi i kmitočet napětím řízeného oscilátoru ke kmitočtové referenci a to má za následek nejen zmiňovaný fázový šum ale i kolísání systémového

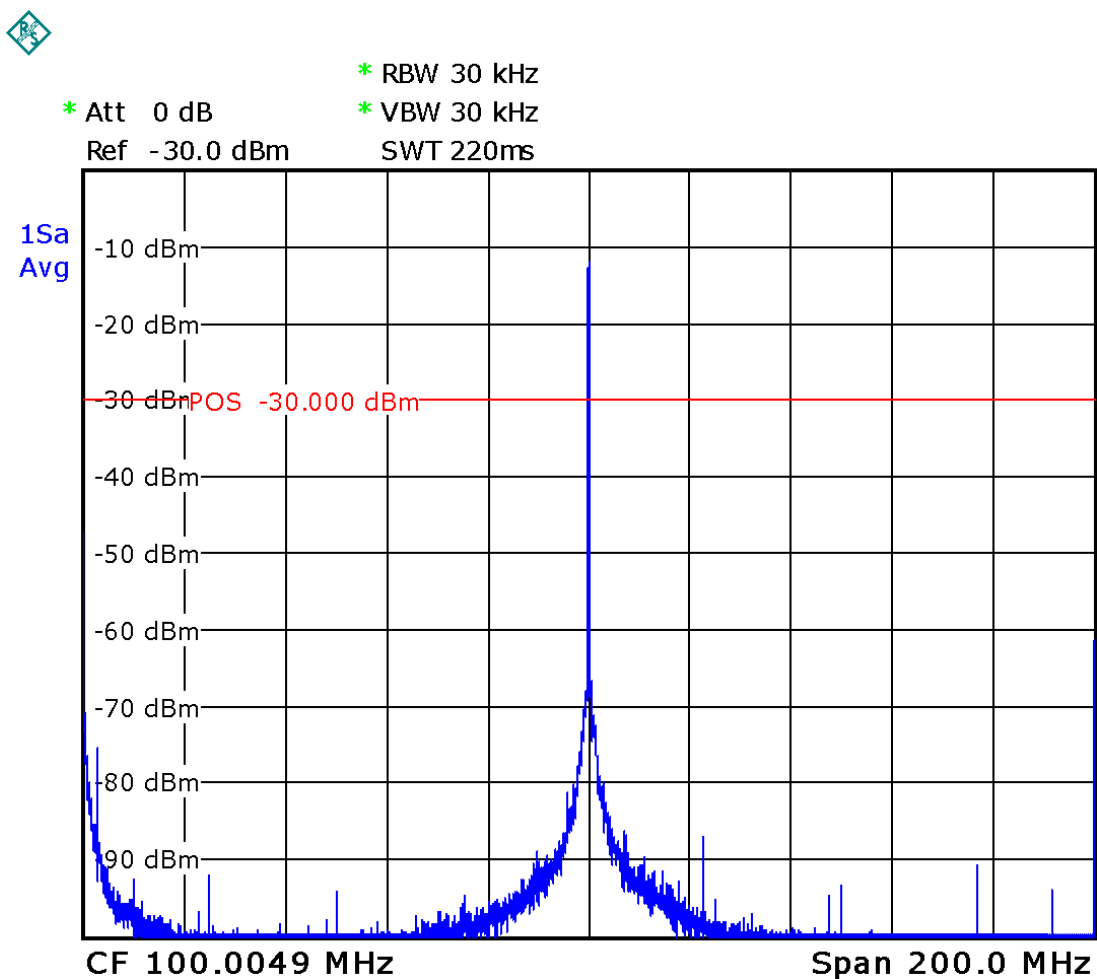


Obr. 1.11: Úzkopásmové spektrum generovaného stálého kmitočtu.

kmitočtu (jitter). Všechno toto přispívá k produkci parazitních spektrálních složek. Největší rušivé složky v tomto spektru jsou po obou stranách kmitočtově vzdáleny od základního generovaného signálu o 3,7 kHz a jejich úroveň je přibližně o 70 dB od něj nižší. Úzkopásmové SFDR má tedy hodnotu kolem 70 dBc. Ovšem při měření spektrálních složek o nízkých úrovních je třeba brát také na zřetel šumový práh, který je dán vlastním šumem spektrálního analyzátoru.

V dalším kroku bylo zjištěno širokopásmové spektrum kolem stálého kmitočtu 100 MHz, viz obrázek 1.12.

Měřený kmitočtový rozsah odpovídá Nyquistovu meznímu kmitočtu dle vzorkovacího teorému, tedy polovině vzorkovací frekvence (systémových hodin) DDS. Tady má na SFDR největší vliv kvalita číslicově-analogového převodníku a také architektura jádra DDS. Parazitní produkty jsou zde tentokrát obrazy generovaného kmitočtu a referenčního oscilátoru nejen v základním pásmu omezeném Nyquistovým kmitočtem, ale i pronikáním jejich součtů a rozdílů s násobky vzorkovacího

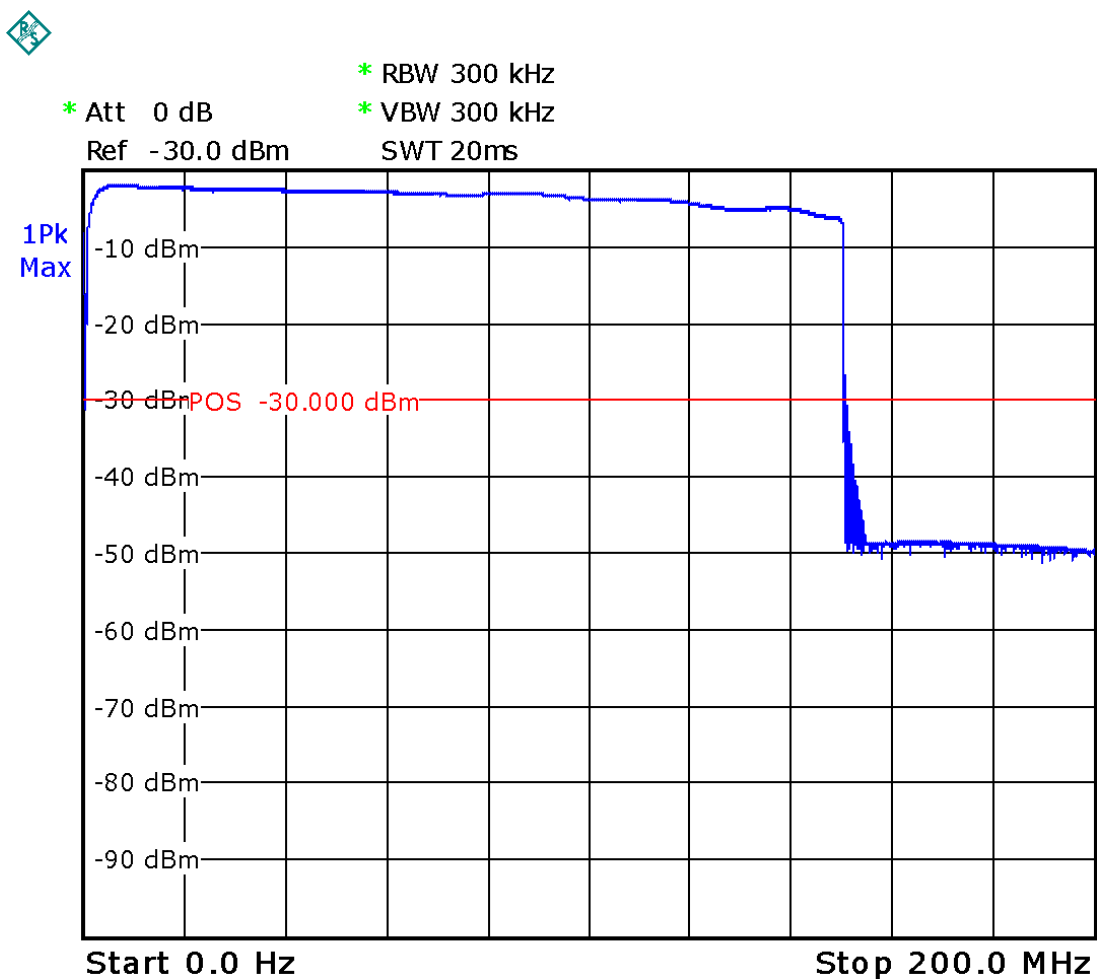


Obr. 1.12: Širokopásmové spektrum generovaného stálého kmitočtu.

kmitočtu vlivem aliasingu, protože i přes filtraci rekonstrukční dolní propustí tyto nežádoucí obrazy proniknou na výstup generátoru. Největší úroveň má rušivá spektrální složka kmitočtově vzdálena od základní o 25 MHz a její úroveň je přibližně o 75 dB nižší. Potom má širokopásmové SFDR hodnotu přibližně 75 dBc.

Jako poslední měřená vlastnost generátoru je závislost výstupní úrovně signálu na kmitočtu, která je na obrázku 1.13. Toto měření bylo prováděno pomocí funkce spektrálního analyzátoru MAX HOLD, která vždy uchová největší hodnotu úrovně na daném kmitočtu při vícenásobném procházení kmitočtovým pásmem. Tímto je získána obálka spektra v zadaném rozmezí. Zde byl generátor nastaven do režimu rozmítání tím, že byl zvolen dolní a horní mezní kmitočet, rozsah od 1 MHz do 150 MHz. Rozsah rozmítání odpovídal použitelnému kmitočtovému rozsahu obvodového analyzátoru. Kmitočtový rozsah spektrálního analyzátoru byl opět do poloviny systémové taktovací frekvence DDS, tedy do 200 MHz.

Výstupní úroveň kolem kmitočtů řádu jednotek MHz nejdříve strmě narůstá až



Obr. 1.13: Závislost výstupní úrovně na kmitočtu generovaného signálu.

na hodnotu kolem  $-2$  dBm, čímž se potvrzuje očekávaný výstupní výkon, který je dán vztahem 1.3. S rostoucím kmitočtem výstupní úroveň pozvolně klesá, dokud se nedosáhne mezní frekvence 150 MHz nastavené na generátoru. Teď je výstupní výkon o 3 dB nižší, tedy poloviční než maximum, které je na začátku kmitočtového rozsahu. Sice se může jevit, že je tady velký rozdíl ve výstupních úrovních mezi nejnižším a nejvyšším používaným výstupním kmitočtem ale je třeba si uvědomit, že se při měření amplitudové odezvy obvodů pracuje s velkým dynamickým rozsahem. Při návrhu obvodového analyzátoru se počítá i s funkcí kalibrace. Pomocí ní se bude kompenzovat nejen změna výstupní úrovně v závislosti na kmitočtu generátoru, ale i vliv přenosových vlastností propojovacích kabelů, konektorů a také logaritmického detektoru.

## 1.2 Logaritmický detektor

Úroveň signálu na výstupu měřeného obvodu je sledována detektorem a posléze převedena do číslicové podoby, kterou potom zpracovává mikrořadič. Při práci s velkým výkonovým rozsahem a také pro snadnější výpočty je výhodné používat údaje v decibelové míře, proto je převodní charakteristika detektoru logaritmická.

### 1.2.1 Logaritmický zesilovač

K získání logaritmické závislosti stejnosměrného napětí na vstupní úrovni je použitý logaritmický zesilovač AD8310, který je schopen pracovat v napěťovém dynamickém rozsahu  $-91$  dBV až  $+4$  dBV. Aby bylo možné úroveň signálu na detektoru prezentovat ve výkonových decibelech, musí se napěťový vstup AD8310 převést na výkonový tím, že se před něj zařadí zátěž, jejíž výsledný odpor odpovídá charakteristické impedanci vstupního konektoru, tedy obvyklých  $50\ \Omega$ . Vnitřní odpor integrovaného obvodu AD8310 je kolem  $1\ \text{k}\Omega$  a jeho paralelní kombinace s vnějšími rezistory vytváří požadovanou vstupní impedanci. Pokud je znám vstupní odpor  $R_{\text{IN}} = 50\ \Omega$ , je potom snadné převést hodnotu napětí na této zátěži v dBV na výkon

$$\begin{aligned} P_{\text{dBm}} &= 10 \log \left( \frac{U^2}{R_{\text{IN}}} \cdot 1000 \right) = 10 \log \left( U^2 \cdot \frac{1000}{50} \right) \\ &= 20 \log U + 10 \log 20 = U_{\text{dBV}} + 13. \end{aligned} \quad (1.9)$$

Jak je patrné z odvozeného vztahu 1.9, převod vstupního napětí na výkon v dBm je výpočetně nenáročná matematická operace, protože se jedná o prosté přičtení konstanty na základě znalosti vstupního zatěžovacího odporu. Po připojení vhodných kapacitorů na příslušné vývody obvodu AD8310, výstupní napětí z logaritmického zesilovače představuje amplitudovou obálku vysokofrekvenčního signálu. Toto stejnosměrné výstupní napětí sleduje vstupní úroveň podle vztahu [9]

$$U_A = k_S(P_{\text{dBm}} - P_0), \quad (1.10)$$

kde  $k_S = 24\ \text{mV/dB}$  je strmost převodní charakteristiky detektoru a  $P_0 = -95\ \text{dBm}$  je její počátek.

## 1.2.2 Analogově-číslicový převodník

Převod analogového napětí reprezentujícího úroveň signálu na číslicovou hodnotu je prováděn 12-bitovým převodníkem MCP3202. Jedná se o běžně dostupný dvoukanálový ADC s přenosem naměřených hodnot přes SPI. Tento převodník už obsahuje vzorkovač s pamětí, proto lze připojit na jeho vstup přímo měřené napětí, bez nutnosti dalších vnějších obvodů ke správnému převodu analogového napětí na číslicový kód. Činnost vnitřního vzorkovače je řízena automaticky na začátku komunikačního cyklu SPI.

Při napájecím napětí 5 V, které je současně napěťovou referencí, se v závislosti na vstupním napětí přicházejícího z logaritmického detektoru přeneše přes SPI do mikrořadiče binární hodnota

$$B = U_A \frac{2^{12}}{5}, \quad (1.11)$$

pro měřenou vstupní výkonovou úroveň to potom při využití vztahu 1.10 a dosažení všech konstant vychází na

$$\begin{aligned} B &= [k_S(P_{dBm} - P_0)] \frac{4096}{5} = [P_{dBm} - (-95)] \frac{24 \cdot 10^{-3} \cdot 4096}{5} \\ &= [P_{dBm} + 95] \frac{24 \cdot 4096}{5000}. \end{aligned} \quad (1.12)$$

Zapojení převodníku je standardní dle katalogového listu [10] integrovaného obvodu MCP3202. Pro účely měření úrovně signálu je využitý pouze jeden vstup, zatímco druhý zůstává nezapojen.

## 1.2.3 Realizace detektoru

Schéma zapojení je v příloze C.1, podklady pro výrobu desky s plošnými spoji a osazovací plán potom v C.2 a C.3. Logaritmický zesilovač i analogově-číslicový převodník jsou společně na jedné desce s plošnými spoji, která je umístěna do pocínované krabičky. Na fotografii 1.14 lze také vidět jak je přiveden signál z konektoru BNC. Protože je mezi stíněnou krabičkou a konektorem mezera, bylo potřeba propojit konektor pomocí měděného drátu přes izolační průchodku. Pro lepší ochranu před rušivými vlivy, byl tento drát obalen izolační bužírkou a přes ní namotána hliníková fólie která je propojená se zemí.

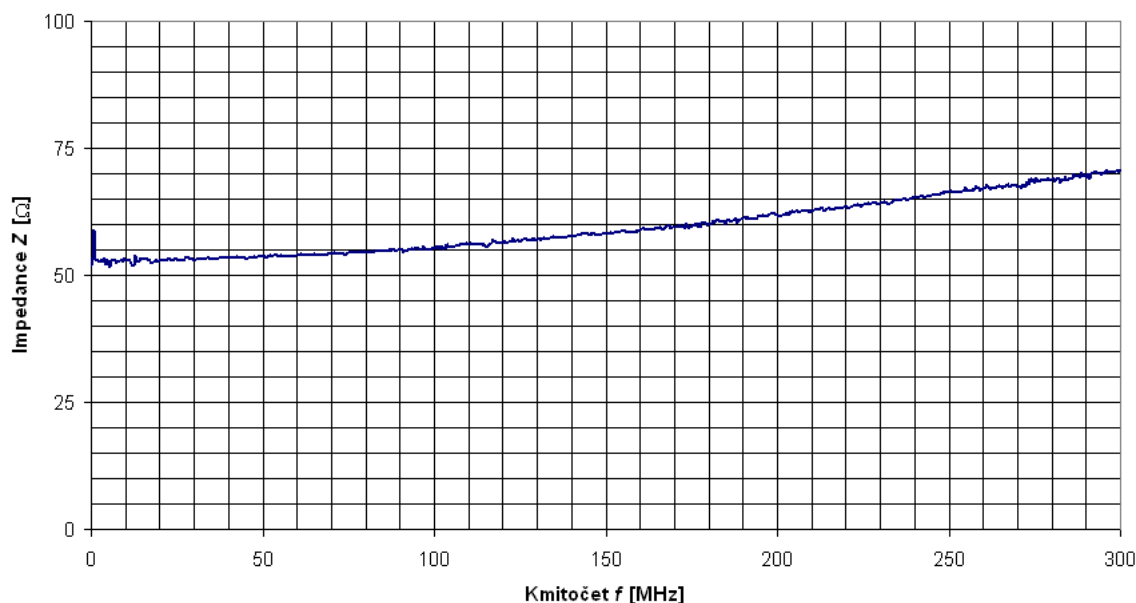
Zde není nutné přizpůsobovat logické úrovně, protože ADC je podobně jako mikrořadič napájen napětím 5 V.



Obr. 1.14: Fotografie logaritmického detektoru.

### 1.2.4 Měření vlastností detektoru

Ještě před osazením integrovaných obvodů byla změřena kmitočtová závislost vstupní impedance a výsledkem je obrázek 1.15.

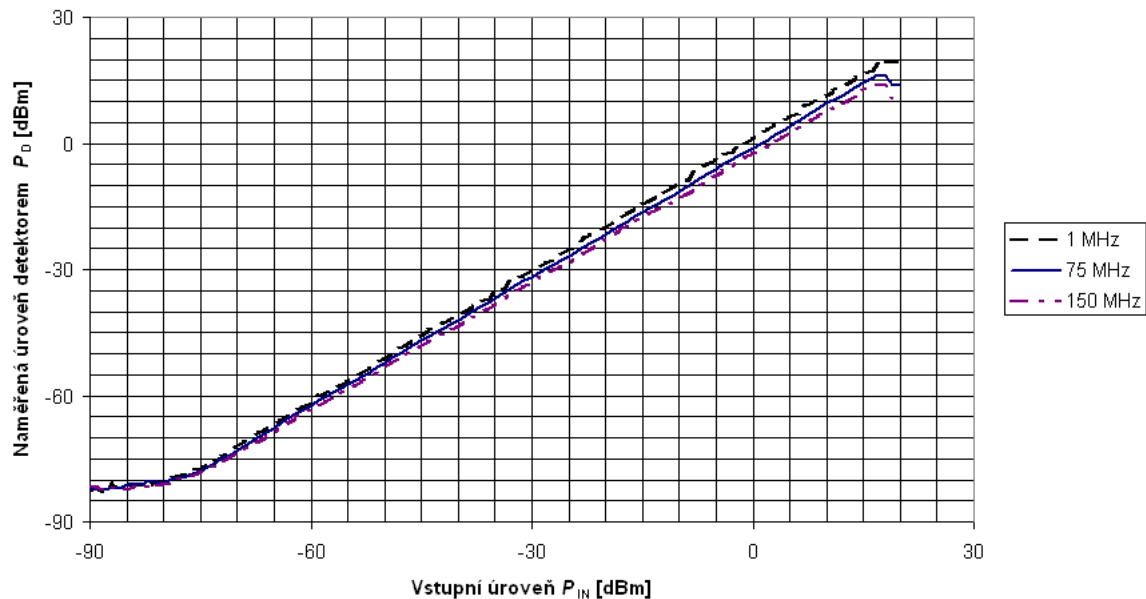


Obr. 1.15: Kmitočtová závislost vstupní impedance detektoru.

Vstupní impedance je nepatrně vyšší než očekávaný vstupní odpor  $R_{IN} = 50 \Omega$ . Bylo samozřejmě možné připájet paralelně ke vstupní zátěži další rezistor aby jejich celková kombinace, dohromady ještě s vnitřním odporem logaritmického zesilovače AD8310, dávala požadovaných  $50 \Omega$ . Ovšem toto není zapotřebí neboť se naměřená vstupní impedance pohybuje v přijatelném rozmezí a odražený signál způsobený impedancením nepřizpůsobením detektoru nebude mít zásadní vliv na měření úrovně.



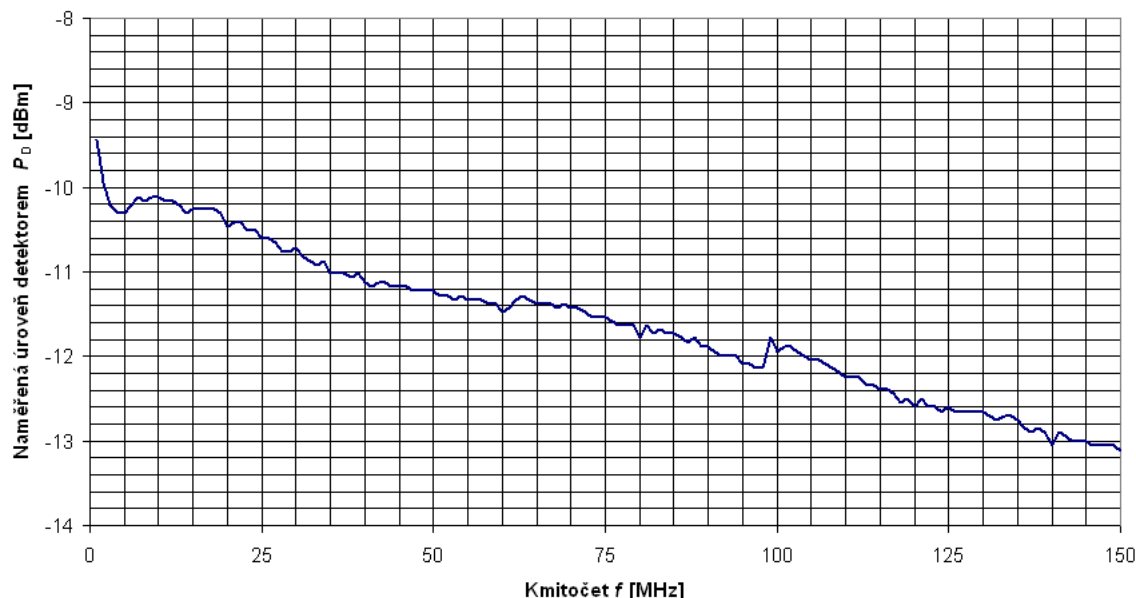
Po zapájení integrovaných obvodů a umístění celého modulu logaritmického detektoru do stínícího krytu byla provedena další dvě měření a to za použití k tomu určené speciální funkce krokování v programu pro mikrořadič. Naměřené hodnoty byly potom přeneseny přes rozhraní USB do osobního počítače, kde klientská aplikace získanými daty naplnila sešit Microsoft Office Excel a z nich vytvořila graf. Jako první byly změřeny převodní charakteristiky detektoru pro kmitočty 1 MHz, 75 MHz a 150 MHz, které jsou po sloučení znázorněny do jednoho grafu 1.16.



Obr. 1.16: Převodní charakteristiky detektoru.

Převodní charakteristiky se příliš neliší pro všechny tři kmitočty. Za povšimnutí stojí nelinearita v dolní oblasti pod úrovní menší než  $-80$  dBm. Při měření velmi nízkých úrovní signálu se začíná uplatňovat vlastní šum, rušení z okolních obvodů a další parazitní napětí na logaritmickém zesilovači i analogově-číslicovém převodníku. Na opačném konci převodní charakteristiky, nad úrovní 15 dBm je další nelinearita způsobená saturací, když už logaritmický zesilovač není schopen sledovat větší úrovně signálu. Dynamický rozsah AD8310 je tedy skutečně 95 dB, jak je uvedeno v katalogovém listu [9]. Při vstupní úrovni vyšší než 15 dBm přicházejí od měřeného zesilovače je nezbytné zařadit před logaritmický detektor útlumový člen. Kalibrace obvodového analyzátoru se potom provádí nejen s propojenými měřicími kabely ale i s případným útlumovým členem.

Jako poslední vlastnost detektoru byla zjištěna kmitočtová závislost naměřeného údaje při konstantní vstupní úrovni signálu  $-10$  dBm. Opět byla využita funkce krokování v řídicím programu a klientská aplikace v osobním počítači. Výsledek měření je graf 1.17.



Obr. 1.17: Kmitočtová závislost naměřeného údaje detektorem.

Graf má svislou osu nastavenou pro podrobné zobrazení i malých výkyvů naměřených hodnot. Kromě nepatrných zvlnění naměřený údaj plynule klesá s rostoucím kmitočtem z úrovně  $-9,4$  dBm na  $-13,1$  dBm. To představuje rozdíl  $3,7$  dB, který je také zdrojem chyb, ale opět odstranitelných kalibrací.

## 1.3 Řízení

Ke koordinaci všech částí analyzátoru a komunikaci s uživatelem je určen modul řízení, jehož nezbytnou součástí je mikrořadič, který pomocí svých rozhraní komunikuje s okolními obvody a zpracovává data na základě programu nahraného do vnitřní paměti.

### 1.3.1 Mikrořadič

Jako mikrořadič byl vybrán integrovaný obvod ATmega2561 od Atmel Corporation, který je založen na osmibitovém mikroprocesorovém jádře AVR<sup>®</sup>, architektury s omezenou instrukční sadou RISC. Důvodem volby rodiny mikrořadičů ATmega je jejich dobrá podpora programovým vybavením, zejména volně dostupné sady nástrojů s překladači jazyka C a symbolických adres (Assembleru), včetně integrovaného vývojového prostředí AVR Studio určeném pro operační systémy Windows<sup>®</sup> společnosti Microsoft. Tyto nástroje lze stáhnout zdarma ze stránek produktu [11], kde je k dispozici veškerá dokumentace a programové vybavení související s tímto

MCU. Nezanedbatelnou výhodou je, že ATmega má velké nasazení v úspěšně realizovaných projektech, zveřejněných na Internetu a je možné tam nalézt řešení většiny problémů, které se mohou vyskytnout v této práci. Právě řada ATmega2561 byla zvolena, protože disponuje kapacitou 8 KB vnitřní datové statické paměti SRAM, což je nezbytné pokud je třeba zpracovávat naměřené úrovně pro všechny kmitočtové kroky během rozmítání a také pro tabulku obsahující kalibrační konstanty. Kromě toho je zde 256 KB vnitřní programovatelné paměti Flash. To zase zaručí dostatečnou kapacitu aniž by byl problém s nedostatkem místa pro všechny funkce během pozdější fáze vývoje řídicího programu.

Integrovaný obvod ATmega2561 má 54 vodičů v sedmi vstupně-výstupních branách k všeobecnému použití. Každý z těchto vývodů může být nezávisle na ostatních programově nastaven jako vstupní se zařazeným nebo vyřazeným vnitřním zdvihacím rezistorem nebo jako třístavový výstupní. Doporučuje se nevyužité vstupy logických obvodů trvale připojit na definovanou logickou úroveň. V ATmega2561 stačí programově nastavit příslušné bity tak, aby byly vodiče nastaveny jako vstupní s připojenými vnitřními zdvihacími rezistory. Na těchto vstupech potom bude trvale úroveň logické „1“. Většina vodičů vstupně-výstupních bran má kromě všeobecného použití také přiřazeny alternativní funkce, specifické pro konkrétní rozhraní. Jako nejčastější případ alternativního využití jsou signály rozhraní USART nebo SPI. Z toho důvodu je nutné počítat s tím, že některé přívody MCU už budou rezervovány pro konkrétní rozhraní a k obsluze jiných periférií bude třeba použít vodiče u nichž jejich přiřazená alternativní funkce nebude využita. Alternativní funkce se nastavují opět programově příslušnými bity nezávisle pro každý vstupně-výstupní vodič.

V následujícím přehledu jsou uvedeny některé z dalších vlastností integrovaného obvodu ATmega2561:

- taktovací kmitočet až 16 MHz (při napájecím napětí  $V_{CC}$  minimálně 4,5 V),
- průchodnost mikroprocesorového jádra 1 MIPS na 1 MHz taktovacího kmitočtu,
- 32 pracovních registrů k všeobecnému použití,
- přídatné datové úložiště realizované vnitřní pamětí EEPROM o kapacitě 4 KB,
- dvě programovatelná sériová rozhraní USART,
- synchronní sériové rozhraní SPI,
- dvoudrátové rozhraní (TWI),
- testovací a ladící rozhraní JTAG,
- dva 8-bitové a čtyři 16-bitové časovače/čítače,
- čtyři 8-bitové a šest kanálů s programovatelným rozlišením 2 a 16 bitů pulsně šířkové modulace (PWM),
- osmikanálový 10-bitový ADC,
- 64-vývodové pouzdro TQFP.

Mikrořadiče výrobce Atmel Corporation jsou vybaveny funkcí programování osazených obvodů přímo v systému (ISP). Není proto nutné MCU vyjmát z desky plošného spoje při každé modifikaci řídicího programu. Program se do paměti Flash nahrává přes dvouřadý konektor ISP. Datové vodiče rozhraní ISP odpovídají standardu synchronní sériové komunikace SPI. Konkrétně v obvodech ATmega2561 je k tomu vyhrazen vodič bitu 0 brány E, s alternativní funkcí programovacího vstupu PDI (Programming Data Input) a vodič bitu 1 stejné brány s funkcí výstupu PDO (Programming Data Output). Signálu PDI odpovídá MOSI (Master Out – Slave In) a PDO potom MISO (Master In – Slave Out) standardu sběrnice SPI. Toto řešení je atypické, protože u mnoha jiných AVR jsou přímo sdíleny odpovídající vývody rozhraní SPI s funkcí ISP. Tak je to například také u obvodu ATmega2560, kde má kromě většího počtu vstupně-výstupních bran jinak podobné vlastnosti jako ATmega2561. Pro účely polyskopu, který využívá rozhraní SPI také ke komunikaci s DDS a analogově-číslicovým převodníkem je lepší pokud jsou použity jiné vodiče pro ISP než ke komunikaci s okolím po sběrnici SPI. Z tohoto důvodu je upřednostněno použití ATmega2561 namísto mikrořadiče ATmega2560, i když tento obvod má 86 vodičů vstupně-výstupních bran, narozdíl od ATmega2561, kde je jejich počet 54, ale pro tento projekt je dostačující. V průběhu nahrávání programu (při aktivním signálu RESET<sup>2</sup> vygenerovaném připojeným programátorem ke konektoru ISP) má MCU v komunikaci SPI roli jako jednotka slave a programátor je master. Bitovou synchronizaci SCK (Serial Clock) generuje jednotka master, tedy programátor. Tato synchronizace je přivedena na vodič bitu 1 brány B mikrořadiče.

Detailní popis všech vlastností a použití mikrořadiče ATmega2561 je uvedeno v příručce [12], ze které jsem čerpal většinu informací pro tuto část práce.

Taktovací kmitočet obvodu ATmega2561 byl zvolen 14,7456 MHz jako celistvý násobek přenosové (modulační) rychlosti 115200 bit/s asynchronní sériové linky pro komunikaci přes USB rozhraní. Na základě toho je potom možné přesně nastavit předděličku taktovacího generátoru rozhraní USART v mikrořadiči.

### 1.3.2 Zobrazovač

K zobrazování naměřeného průběhu i uživatelského rozhraní slouží vestavěný grafický zobrazovač LCD o rozlišení 128 x 64 bodů v provedení modulu ATM12864D. Výhodou tohoto modulu je, že už má v sobě zabudován zdroj záporného napětí potřebný pro funkci zobrazovače LCD. Výstup zdroje je označen jako VEE. Napětím

---

<sup>2</sup>Signál RESET je jako obvykle aktivní ve stavu logické „0“, proto musí být tento přívod připojen přes zdvihací rezistor na napájecí napětí a v běžném pracovním režimu mikrořadiče je potom na tomto vodiči logická „1“.

na vstupu V0, řízeném pomocí odporového trimru zapojeném mezi výstup záporného napětí VEE a společný vodič (zem), lze nastavit kontrast. Podsvícení LCD je realizováno pomocí světlo emitujících diod (LED), jejichž napájení je přivedeno na vstupy A (anoda) a K (katoda).

Zobrazovač je rozdělen na dvě poloviny 64 x 64 bodů, kde každá polovina má přidělen svůj vlastní řadič KS0108B obsluhující sloupce matice LCD. Výběr požadované poloviny zobrazovače se provádí pomocí odpovídajícího vstupu jednoho z řadičů CS1 nebo CS2. Společný řadič KS0107B je potom připojen na řádky matice LCD.

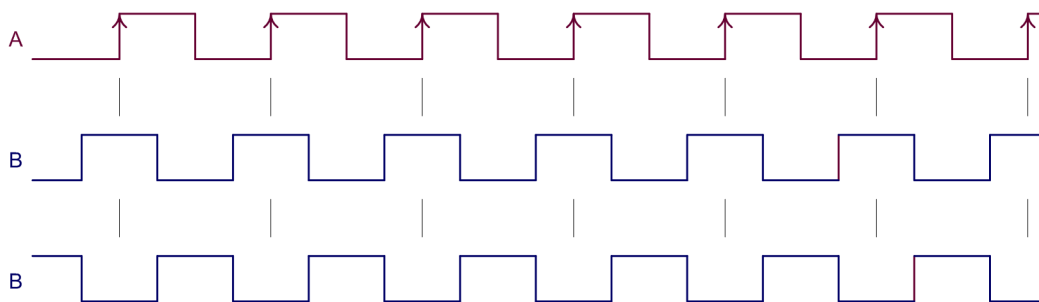
Modul komunikuje s MCU přes obousměrné paralelní 8-bitové rozhraní, tvořené datovými vodiči DB0 až DB7 a řídicím signálem E (Enable). Směr komunikace je určen signálem RW (Read/Write) a zda se jedná o zobrazovanou nebo řídicí data signálem RS. V popisu elektrického zapojení rozhraní modulu ATM12864D na straně 6 uživatelské příručky [14] je signál RS pojmenován jako D/I (ploška 4).

### 1.3.3 Ovládací prvky

Na ovládacím panelu obvodového analyzátoru jsou tři skupiny tlačítek. První z nich tvoří numerickou klávesnici k zadávání parametrů měření. Další skupinou jsou funkční tlačítka vedle zobrazovače LCD, jejichž význam záleží na aktuálně otevřené kontextové nabídce uživatelského rozhraní. Poslední dvě tlačítka jsou určena k nastavení velikosti kroku plynulé změny parametrů otočným ovladačem. Tlačítka všech třech skupin jsou zapojena do matice 4 řádků a 6 sloupců. Řádky matice jsou navíc spojeny přes diody na vodič KEY\_EVT signalizující událost stisku libovolného tlačítka přechodem z logické „1“ na logickou „0“. Tento signál o stisku některé z tlačítek může být zpracován jako vnější přerušení nebo jak je v současné verzi řídicího programu řešeno, pravidelně zjišťován stav tohoto vodiče. Výhodou generování události o stisku libovolného tlačítka jedním vodičem je ten, že není nutné neustále cyklicky přepínat celou matici se všemi tlačítky (procházet všechny řádky nebo sloupce a zjišťovat, zda se nezměnil jejich stav). Tato myšlenka byla převzata z aplikačních poznámek [13].

Některé parametry měření je možné nastavovat plynule pomocí ovladače s inkrementálním rotačním kóděrem. V tomto projektu je použit mechanický snímač, který sice není tak spolehlivý jako optický ale pro realizaci prototypu analyzátoru vyhovuje bez problémů. Snímač je dvoukanálový s kvadraturním výstupem, aby bylo možné rozlišit směr otáčení. Jeho princip je založen na generování dvou sledů pravoúhlých pulsů, navzájem posunutých o 90° jak lze vidět na obrázku 1.18.

Výstupy A a B mechanického snímače jsou obvykle připojeny přes zdvihací rezistory na stejné napětí jakým je napájen mikrořadič. Společný přívod je potom



Obr. 1.18: Sledy pravoúhlých pulsů na výstupech rotačního snímače polohy.

připojen logickou zem. Mechanické kontakty otáčením rotačního kodéru přerušovaně připojují výstupy A a B na zem a tím vytváří sledy pravoúhlých pulsů z nichž jeden předbíhá nebo je naopak opožděn vůči druhému v závislosti na směru rotace. Po připojení jednoho z výstupů, například A (v analyzátoru vodič ROT\_EVT), na vstup mikrořadiče reagující na náběžnou nebo sestupnou hranu impulsu, je možné podle logické úrovně výstupu B (vodič ROT\_DIR) určit kterým směrem se snímač otáčí a na základě toho zvýšit nebo snížit nastavovaný parametr o daný krok.

### 1.3.4 USB rozhraní

K řídicím obvodům analyzátoru patří také komunikační modul s USB rozhraním, které zprostředkovává komunikaci s osobním počítačem. Zde je použitý integrovaný obvod FT232R ve standardním katalogovém zapojení. Jedná se o převodník rozhraní USB-UART, který si veškerá potřebná napětí i taktovací kmitočet, potřebný k časování komunikace po USB, vyrábí sám. Proto celý USB modul vyžaduje minimum okolních součástek.

### 1.3.5 Realizace obvodů řízení

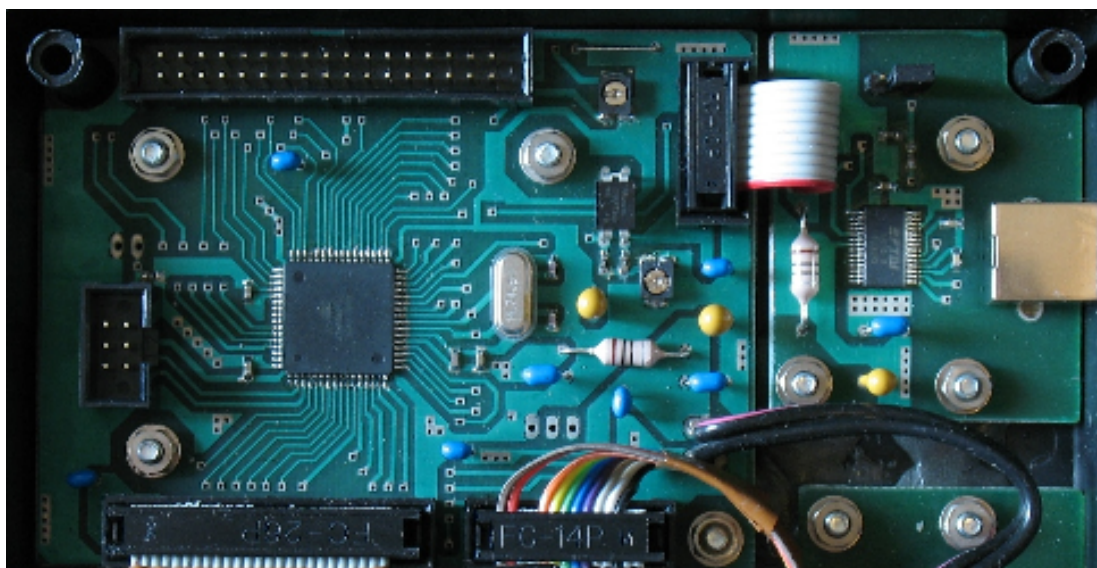
Řídicí obvody jsou na 4 deskách s plošnými spoji:

- modul řízení – schéma zapojení je v příloze D.1.1, podklady pro výrobu desky s plošnými spoji příloze D.1.2 a osazovací plán v D.1.3,
- ovládací panel – schéma D.2.1, plošný spoj D.2.2, osazovací plán D.2.3,
- funkční tlačítka – schéma D.3.1, plošný spoj D.3.2, osazovací plán D.3.3,
- USB rozhraní – schéma D.4.1, plošný spoj D.4.2, osazovací plán D.4.3.

Nejdůležitější z nich je modul řízení s mikrořadičem, který je opatřen dvouřadými datovými konektory kterými se připojují okolní bloky. První konektor je 34-pólový (ve schématu označen X302) pro připojení obvodů připevněných na horní víko plastové skříňky. Tam je deska s numerickými tlačítky přímo spojená se zobrazovacím

modulem ATM12864D a také deska s funkčními tlačítky na kterou je také přichycen inkrementální rotační kodér. Takto jsou jedním 34-žilovým kabelem propojeny všechny obvody ovládacího panelu s modulem řízení a díky tomu je snadné v případě potřeby víko odklopit do strany a dostat se tak ke všem částem analyzátoru i v zapnutém stavu. K propojení mikrořadiče s komunikačním modulem USB rozhraní přes asynchronní sériovou linku slouží 10-pólový konektor (X303). Modul rozmiřtaného generátoru je řízen přes 26-pólový konektor (X304) a naměřené hodnoty z modulu logaritmického detektoru jsou přenášeny přes 14-pólový konektor (X305). Samozřejmě nesmí chybět 6-pólový konektor (JP301) pro nahrávání řídicího programu, funkce ISP.

Na fotografii 1.19 je možné vidět jak jsou okolní bloky propojené s modulem řízení. Vpravo od modulu řízení je deska s plošnými spoji rozhraní USB. Na další fotografii je víko plastové krabičky na které jsou připevněné desky s numerickými a funkčními tlačítky. Nad ně je potom přišroubován zobrazovací modul ATM12864D.

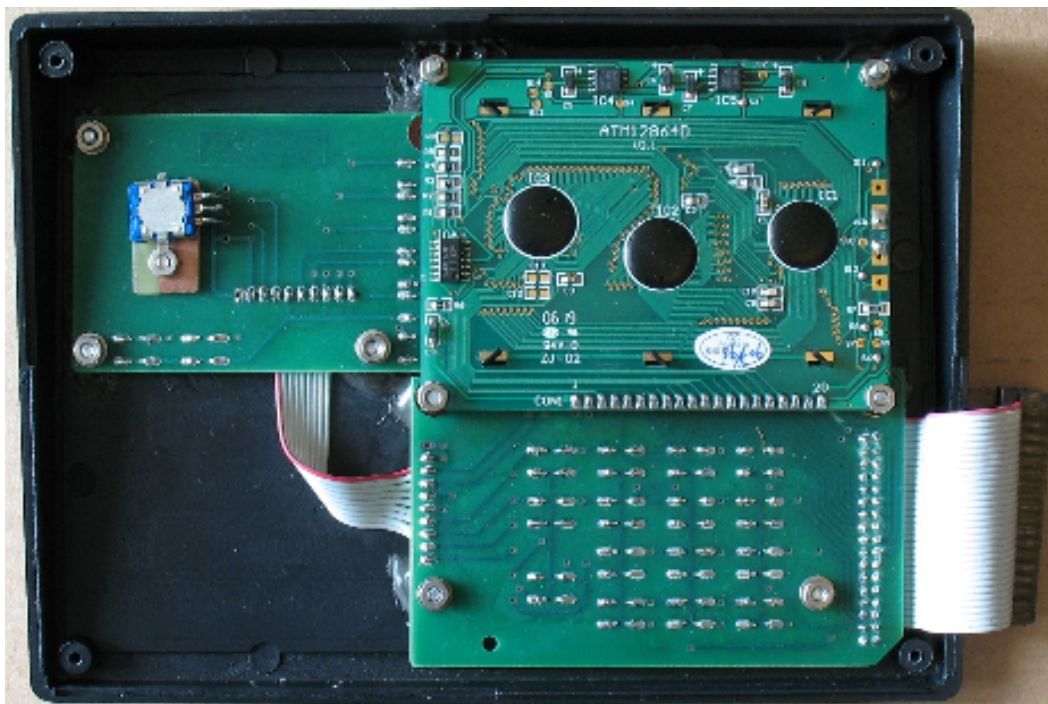


Obr. 1.19: Fotografie modulu řízení a USB rozhraní.

## 1.4 Napájecí zdroj

Obvodový analyzátor je napájen vnějším síťovým adaptérem o jmenovitém stejnosměrném napětí 9 V. Na vstupu zdroje jsou ochranné diody proti přepólování. Na výstupu jsou celkem 4 napětí:

- 5 V – integrovaný obvod IC401, lineární stabilizátor 7805 s pevným výstupem. Napětí je využíváno číslicovými řídicími obvody a logaritmickým detektorem,



Obr. 1.20: Fotografie víka s deskami plošných spojů a zobrazovačem.

- 6 V – integrovaný obvod IC402, lineární stabilizátor 7806 s pevným výstupem. Připraveno pro napájení případného výstupního zesilovače rozmítaného generátoru,
- 1,8 V – integrovaný obvod IC403, lineární stabilizátor 317T s nastavitelným výstupem. Napájení jádra DDS,
- 3,3 V – integrovaný obvod IC404, lineární stabilizátor LF33CV s pevným výstupem. Napájení řídicích číslicových vstupů/výstupů DDS.

Pro napětí 5 V, 6 V a 3,3 V nebyl problém sehnat stabilizátor s požadovaným výstupem, ale pro napájení jádra DDS 1,8 V bylo třeba vytvořit požadované napětí stabilizátorem s nastavitelným výstupním napětím. Na této pozici je osvědčený integrovaný obvod 317T. Velikost výstupního napětí z 317T je dána vztahem [15]

$$U_{\text{OUT}} = 1,25 \left( 1 + \frac{R_2}{R_1} \right) + I_{\text{ADJ}} R_2. \quad (1.13)$$

Ve schématu zapojení napájecího zdroje v příloze E.1 je hodnota odporu  $R_1$  představována rezistorem R401, hodnota  $R_2$  paralelní kombinací R402 a R403. Veličina  $I_{\text{ADJ}} = 100 \mu\text{A}$  je chybový proud řídicím vývodem stabilizátoru. Po dosazení hodnot do vztahu 1.13 je výstupní napětí

$$U_{\text{OUT}} = 1,25 \left( 1 + \frac{110}{240} \right) + 100 \cdot 10^{-6} \cdot 110 \text{ V} = 1,83 \text{ V}. \quad (1.14)$$



### 1.4.1 Chlazení stabilizátorů

Každý ze čtyř stabilizátorů je dimenzován na proud větší než 1 A. Omezení je tedy dáno největším proudem, který může poskytnout síťový adaptér ale také největším ztrátovým výkonem, které dokážou chladiče ještě odebírat ze stabilizátorů. Ztrátový výkon lineárních stabilizátorů je dán přibližně

$$P_D = \Delta U \cdot I, \quad (1.15)$$

kde napěťový rozdíl  $\Delta U$  představuje úbytek napětí na regulačním tranzistoru stabilizátoru. Ten je při vstupním napětí 9 V ze síťového adaptéru pro 5V stabilizátor 4 V a na stabilizátoru 1,8 V je úbytek napětí dokonce 7,2 V. Veličina  $I$  je odebíraný proud ze stabilizátoru. Do výpočtu ztrátového výkonu není uvažován přídatný proud procházející řídicím vývodem, protože dosahuje hodnoty pouze kolem  $100 \mu\text{A}$ , což je ve srovnání s proudovým odběrem napájených obvodů zanedbatelný. Naměřený proudový odběr napětí 5 V je 140 mA. Největší spotřebu zde má podsvícení zobrazovače, řešené pomocí většího množství LED, které jsou součástí modulu ATM12864D. Po připojení rozmítaného generátoru vzrostla celková spotřeba ze síťového adaptéru na 240 mA, proto je ze stabilizátoru 1,8 V odebírán jádrem DDS proud kolem 100 mA. Napětí 3,3 V je určeno pouze k napájení řídicích číslicových vstupů/výstupů DDS a tudíž je odběr z tohoto stabilizátoru ve srovnání s 1,8 V minimální.

Při výpočtu teplotního gradientu mezi chladičem a okolním prostředím, neboli míru oteplení chladiče je možné využít dualitu tepelného odporu s elektrickým odporem. Pokud se elektrický proud nahradí ztrátovým výkonem  $P_D$  a elektrické napětí rozdílem teplot  $\Delta T$  mezi chladičem a okolním prostředím, potom lze aplikovat Ohmův zákon také pro výpočet míry oteplení v závislosti na tepelném odporu  $R_{th}$  a ztrátovém výkonu

$$\Delta T = R_{th} \cdot P_D. \quad (1.16)$$

Snahou bylo použít chladiče s co nejmenším tepelným odporem i přes nedostatek místa v plastové krabici. Nakonec se jako nevhodnější ukázaly dva černě eloxované chladiče s označením V7131-BLK pro dvojici součástek v pouzdře TO-220. Jejich udávaný tepelný odpor je  $R_{th} = 9 \text{ K/W}$ . K jednomu chladiči jsou dohromady přišroubované stabilizátory na 5 V a 6 V, na druhý chladič potom 1,8 V a 3,3 V. Výhodou je, že je vždy spárován stabilizátor s větším ztrátovým výkonem (u kterého se očekává větší proudový odběr) se stabilizátorem, který je menším zdrojem tepla.

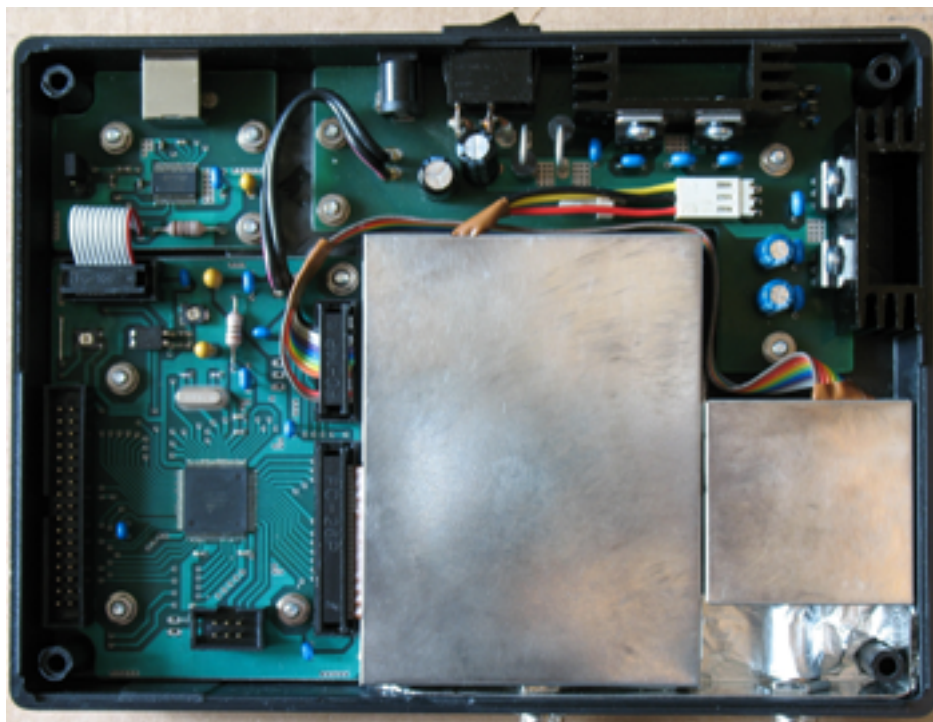
Ke snížení stykového tepelného odporu mezi pouzdrem stabilizátoru TO-220 a chladičem byla použita silikonová vazelína. Je ovšem třeba brát v úvahu, že celý zdroj včetně chladičů je umístěn do uzavřené plastové krabičky. Samozřejmě lze vyvrtat do krabičky v okolí chladičů větrací otvory ale pokud je analyzátor napájen síťovým adaptérem o jmenovitém napětí 9 V nebo i 12 V je chlazení stabilizátorů dostačující také pro dlouhodobější nepřetržitý provoz bez dalších úprav.

### 1.4.2 Realizace zdroje

Podklady pro výrobu desky s plošnými spoji jsou v příloze E.2 a osazovací plán v E.3.

K dodatečnému oddělení napájecích větví jsou v jednotlivých modulech filtrační tlumivky a kapacity. Také jsou blokové kapacity rozmístěny na deskách s plošnými spoji v bezprostřední blízkosti napájecích vývodů integrovaných obvodů a dalších významných bodech.

Fotografie 1.21 ukazuje nejen celkové uspořádání modulů v základně plastové krabičky, ale vpravo nahoře lze také vidět napájecí zdroj včetně zmíněných dvojic stabilizátorů připevněných na jeden chladič přes izolační slídové podložky a podložky pod šroub.



Obr. 1.21: Fotografie celkového uspořádání modulů včetně zdroje.

## 2 PROGRAM PRO MIKROŘADIČ

Řídící program pro mikrořadič (firmware) je nezbytnou součástí vestavného (embedded) systému, bez něhož by samotné obvodové řešení nesloužilo k účelu ke kterému bylo navrženo. Program byl napsán v programovacím jazyce C pod integrovaným vývojovým prostředím AVR Studio 4 od stejné společnosti, která vyrábí použitý mikrořadič ATmega2561. V době psaní tohoto textu je využita programová paměť Flash 256 KB z 9 %, datová SRAM 8 KB z 56,1 % a pro uchování parametrů měření i kalibračních konstant je rezervováno v EEPROM 4 KB z 48,6 %. Pokud by tedy postačovala funkčnost obvodového analyzátoru jaká je nyní, mohl by být mikrořadič nahrazen levnějším ATmega1281 s poloviční kapacitou paměti Flash.

Celková velikost zdrojových souborů v současné verzi programu je 89,3 KB. Zdrojový kód je rozdělen do těchto souborů:

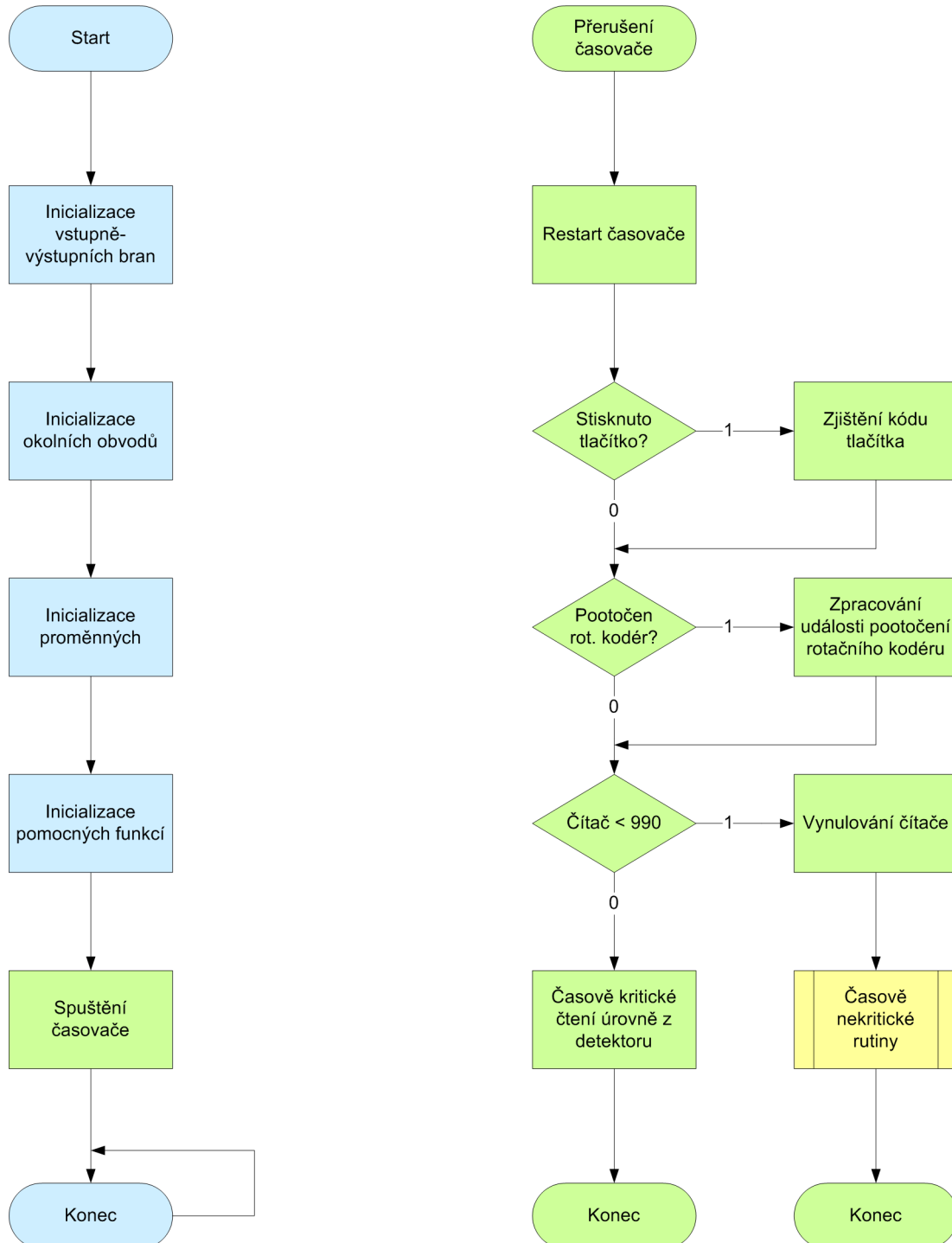
- adresář `glcd` – knihovna pro práci se zobrazovači obsahující řadič KS0108, jejíž autorem je Fabian Maximilian Thiele,
- soubor `data.c` – rutiny pro načítání a přepočítání naměřených hodnot, manipulaci s parametry, kalibračními konstantami a jejich zálohování do EEPROM,
- soubor `dds.c` – rutiny pro komunikaci s DDS, výpočet FTW pro nastavení kmitočtů i parametrů rozmítání,
- soubor `main.c` – vstupní bod programu, inicializace bran mikrořadiče, inicializace ostatních částí programů a těch obvodů analyzátorů pro které je možné generovat signál RESET, také je zde obslužná rutina časovače, na které je postaveno plánování jednotlivých úloh programu,
- soubor `serial.c` – rutiny pro komunikaci přes rozhraní SPI a USART,
- soubor `ui.c` – uživatelské rozhraní, reakce na uživatelské podněty a kontextová nabídka.

### 2.1 Popis algoritmu

Protože je využito automatického rozmítání přímo ve vnitřní struktuře DDS, je nutné s touto funkcí synchronizovat načítání naměřených hodnot z logaritmického detektoru přes sběrnici SPI, aby byly úrovně správně přiřazeny ke kmitočtům. Původní myšlenkou bylo použít některý z už navržených operačních systémů pracujících v reálném čase (RTOS). Nakonec bylo zvoleno napsat si vlastní algoritmus, který není sice tak univerzální jako oficiálně distribuované RTOS třetích stran, zato je méně náročný na využití programové paměti. Po tomto rozhodnutí bylo nutné vyřešit plánování různých typů úloh (například časově kritické měření úrovní a na druhé straně pomalé vykreslování na zobrazovači), které se navenek jeví jakoby běžely paralelně, ale ve skutečnosti může mikrořadič v daném okamžiku zpracovávat

jen jednu úlohu.

Ve vývojovém diagramu 2.1 je zobrazen algoritmus programu po inicializaci mikrořadiče a při vykonávání obslužné rutiny přerušení časovače.



Obr. 2.1: Vstupní bod programu a obsluha časovače.

V rámci jednoduchosti bylo vybráno přímočaré řešení a to tak, že se během nor-

mální činnosti programu s každým přerušением časovače provádí jen časově nenáročné úlohy, ale vyžadující okamžitou odezvu, kam patří kromě již zmiňovaného čtení naměřených hodnot z detektoru, také sledování, zda byla stisknuta tlačítka nebo byl pootočen inkrementální rotační kodér, aby byl uživatelský vstup včas zaregistrován a spustilo se odložené zpracování těchto událostí po odeznění parazitních impulsů vlivem odsakování mechanických kontaktů tlačítek a rotačního kodéru. Pro reakci na uživatelský podnět při návrhu obvodového řešení bylo počítáno s využitím vnějších přerušení, reagujících na sestupnou hranou vodičů KEY\_EVT a ROT\_EVT, ale nakonec bylo od toho upuštěno z důvodu možných problémů s kolizním přístupem ke sdíleným datům od více asynchronních událostí (přerušení). Toto je známý problém také u složitějších operačních systémů, kde se přístup z více asynchronních úloh (vláken) ke kritickým sekcím řeší synchronizačními objekty jako jsou atomické proměnné, semaforey nebo mutexy. Některé dostupné RTOS mají tyto synchronizační mechanismy také implementovány, ale jak už bylo zmíněno dříve, jejich univerzalita je na úkor velikosti výsledného programu. Dalším důvodem, proč veškerá činnost programu mikrořadiče je spouštěna jen jedním zdrojem přerušení (časovačem), je možnost ovlivňování konkurenčními asynchronními událostmi načítání hodnot z detektoru, které musí být prováděno v reálném čase.

### 2.1.1 Vstupní bod programu

Po zapnutí analyzátoru nebo vygenerování signálu RESET, běh programu začne skokem na příslušný vektor přerušení odkud jsou iniciovány registry mikrořadiče, datové segmenty a nakonec je vše připraveno k zahájení vykonávání samotného programu nepodmíněným skokem na adresu funkce `main`. Jako první se v samotném programu nastaví směr a stav jednotlivých vodičů vstupně-výstupních bran dle jejich použití. Potom se programově vygenerují pulsy pro inicializaci těch okolních obvodů, které mají vyveden resetovací vstup. Také se nastaví počáteční hodnoty proměnných používaných v obslužné rutině časovače. Z funkce `main` se postupně zavolají funkce k inicializaci objektů ve kterých jsou sdruženy pomocné funkce se společným významem, například práce s parametry měření, SPI a USART rozhraní (což také znamená nastavení alternativních funkcí těch vodičů mikrořadiče, které jsou využity k sériovým komunikacím), počáteční nastavení registrů v DDS, inicializace zobrazovače a dalších věcí kolem uživatelského rozhraní. Poslední krokem než přejde funkce `main` do prázdné nekonečné smyčky je nastavení časovače a globální povolení přerušení.

## 2.1.2 Obsluha časovače

Veškerá další činnost programu analyzátoru je řízená periodickým přerušením od časovače v jehož obslužné rutině se dle potřeby volají jednotlivé funkce. Časovač generuje přerušení 3600-krát za sekundu.

Nejdříve se naplánuje příští cyklus časovače, aby různě trvající běh některých funkcí neměl vliv na pravidelnost cyklů časovače. Zjištěním logické úrovně na vodiči KEY\_EVT se zjistí, zda nebylo stisknuto některé tlačítko. Logická „0“ na tomto vodiči naplánuje odložené zjištění kódu tlačítka po odeznění odskoků mechanických kontaktů. Protože jsou na začátku obsluhy tlačítek řádky matice připojeny přes vnitřní zdvihací rezistory mikrořadiče na kladné napájecí napětí, zatímco vodiče sloupců jsou nastaveny jako výstupní s logickou „0“, je také na tom řádku nízka logická úroveň, kde je stisknuto tlačítko. Potom se funkce vodičů řádků a sloupců prohodí tak, že jsou nyní řádky nastaveny jako výstupní s logickou „0“ a sloupce jako vstupní připojené přes zdvihací rezistory na logickou „1“. Ten sloupec, který přesto zůstává v logické „0“, patří stisknutému tlačítku. Kombinací kódů reprezentujících řádek a sloupec je určena pozice stisknutého tlačítka v matici.

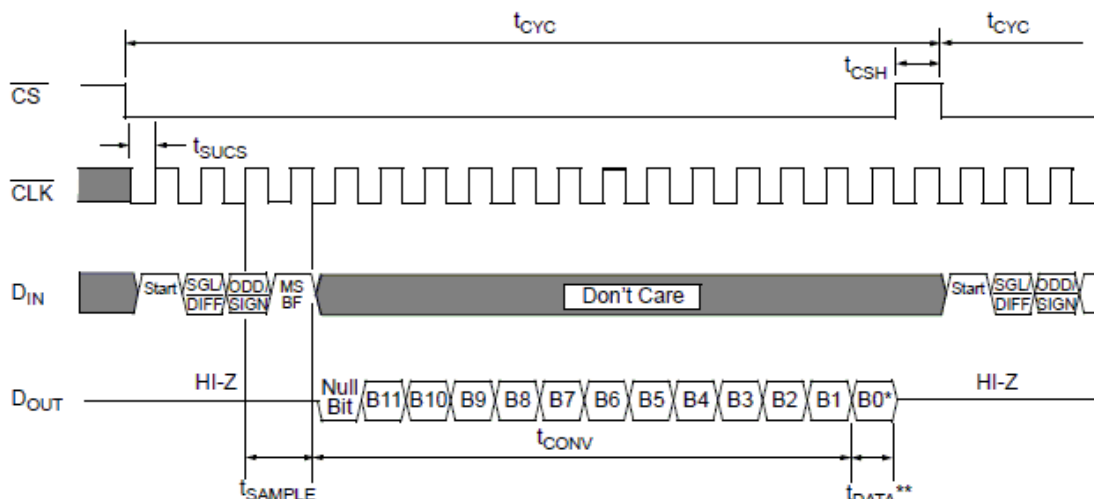
Informaci o tom, zda uživatel otáčí rotačním ovladačem dá změna logického stavu na vodiči ROT\_EVT. V tom případě se naplánuje po jisté prodlevě, po odeznění zakmitávání kontaktů rotačního kodéru, zpracování této události, která je obsloužena vždy pro stejnou logickou úroveň, protože potom je možné na základě stavu vodiče ROT\_DIR určit také směr otáčení.

V normálním režimu je 990 cyklů časovače určeno k načtení další hodnoty úrovně z logaritmického detektoru, protože analyzátor měří charakteristiku vždy pro 990 bodů<sup>1</sup>. Komunikace s analogově-číslicovým převodníkem MCP3202 v modulu detektoru po sběrnici SPI je znázorněna na obrázku 2.2.

Před přenosem naměřené hodnoty je nejdříve započata komunikace nastavením vodiče DET\_SS na logickou „0“. Mikrořadičem jsou vyslány řídicí bity určující polaritu, analogový vstup, formát dat a následně MCP3202 odpoví odesláním bitové sekvence obsahující výsledek převodu. K tomu aby bylo přečteno všech 12 bitů je nutné poslat o jeden byte navíc, protože generátor bitové synchronizace SCK v mikrořadiči je v činnosti jen pokud jsou data k odeslání. Bitová rychlost sběrnice SPI je dána taktovacím kmitočtem SCK a ten je 230,400 kHz. Délka jednoho bitu je tedy 4,34  $\mu$ s a celkem se přenesou 3 úplné bajty za dobu 104,17  $\mu$ s. Časovač generuje přerušení každých 277,78  $\mu$ s, proto je zde dostatečná rezerva k načtení a přepočtu hodnoty. Pro rychlejší matematické operace jsou všechny parametry měření i úrovně v programu interpretovány jako 16-bitové celé číslo a to převážně v setinách původní

---

<sup>1</sup>Počet měřících bodů je celočíselným násobkem počtu bodů na LCD vyhrazených k zobrazení kmitočtové charakteristiky a to jak s viditelnou kontextovou nabídkou, tak i bez ní.



Obr. 2.2: Komunikace s převodníkem MCP3202 (převzato z [10]).

hodnoty. Číslo se potom také snadněji převádí na textový řetězec pro zobrazení na LCD panelu.

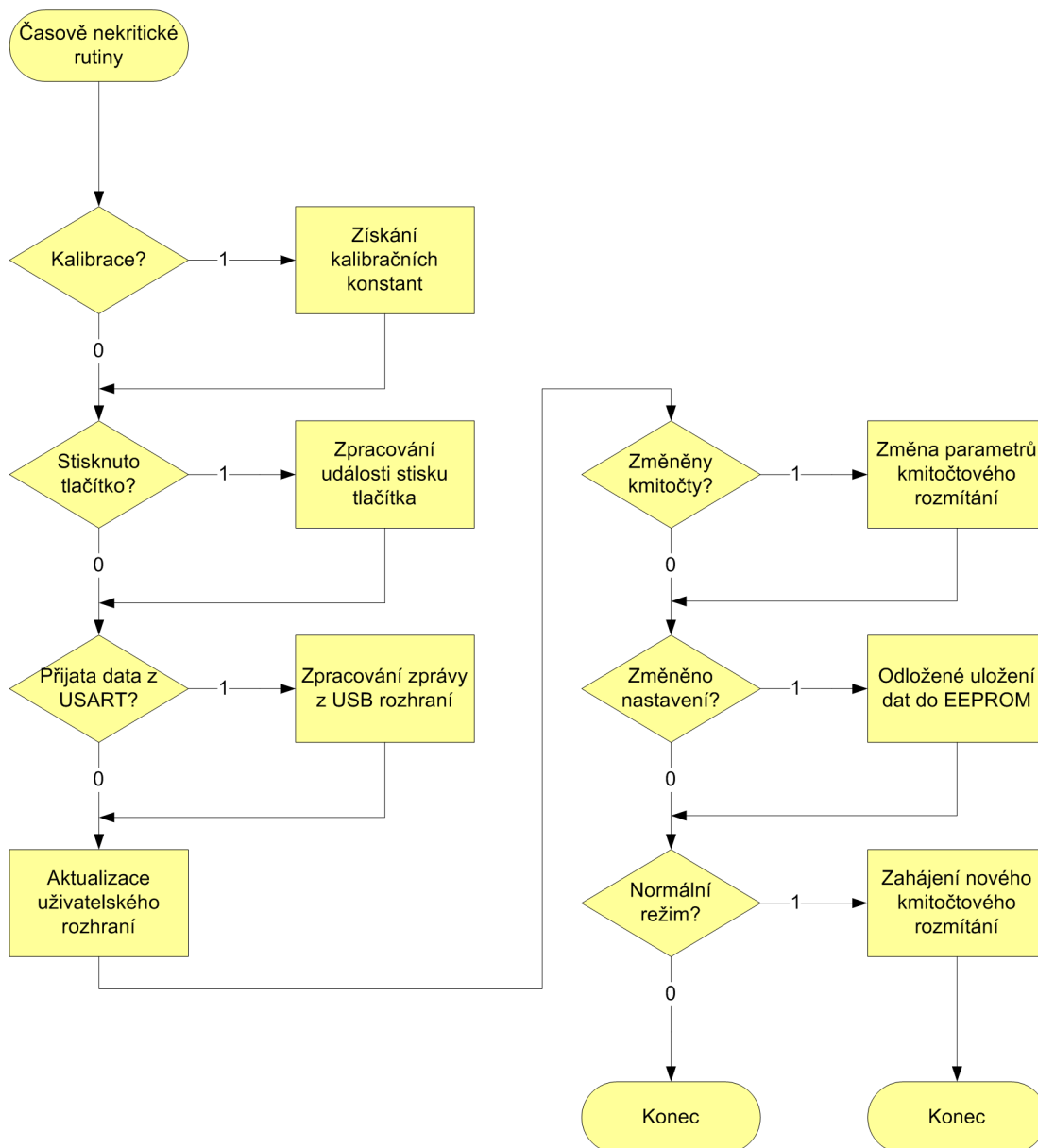
### 2.1.3 Časově nekritické rutiny

Když je napočítáno 990 cyklů časovače (rozmítaný generátor dosáhne horního mezního kmitočtu) provedou se všechny akce, které vyžadují delší dobu zpracování avšak není u nich kritický časový okamžik kdy jsou volány. Posloupnost činností, které se vykonávají v tomto prodlouženém cyklu jsou znázorněny ve vývojovém diagramu 2.3.

Pokud byla v přechozích cyklech spuštěna kalibrace je na její konci uloženo pole naměřených úrovní z detektoru, které se zobrazují stejným způsobem jako kmitočtová charakteristika při samotném měření avšak se neprovádí korekce kalibračními konstantami. Teprve po zkopírování úrovní z kalibračního měření do pole s korekčními konstantami se budou jimi výsledky upravovat. Při každé změně některého z kmitočtů (počáteční, koncový, střední nebo rozpětí) se kalibrační konstanty zneplatní a pro zvýšení přesnosti měření je nezbytné opět provést kalibraci.

V případě, že byl detekován nový kód stisknutého tlačítka je zavolána funkce obsluhující tuto událost a na základě typu (zadávání čísla, funkční tlačítko, krok) i předchozího stavu uživatelského rozhraní se provede akce, ovšem zatím beze změny na zobrazovači.

V dalším kroku se také zjistí zda není ve vyrovnávací paměti bajt přijatý asynchronní linkou, kterou je propojen komunikační USB modul a USART mikrořadiče. Pokud tak tomu je, zkontroluje se, zda je správný formát zprávy a zda nechybí další očekávané bajty. Současná verze programu podporuje jednoduchou komunikaci typu



Obr. 2.3: Časově nekritické rutiny.

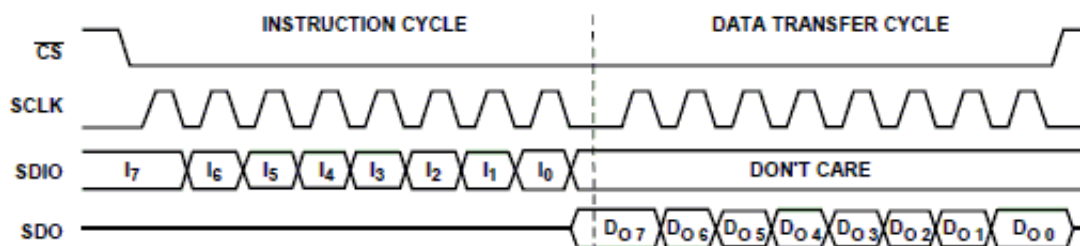
požadavek/odpověď, kdy klientská aplikace v osobním počítači se přes USB dotazuje na parametry a výsledky měření analyzátoru, který vystupuje v roli serveru. Zpráva se skládá ze záhlaví obsahující jen operační kód (příznak zda se jedná o požadavek nebo o odpověď a identifikátor typu informace), druhou položkou záhlaví je počet bajtů přenášených dat, který může být i nulový. Druhou částí zprávy jsou volitelná data.

Po přechozích událostech je pozměněn stav uživatelského rozhraní a je třeba tyto změny také udělat na zobrazovaném výstupu. Protože je zápis na LCD panel pomalý je snahou překreslovat jen to, co se změnilo. Například, když je obsah kontextové



nabídky nebo nastavený kmitočet stejný, potom je většinu času pouze překreslován průběh modulové charakteristiky.

Na změnu některého z kmitočtů se vyvolá funkce, která přes rozhraní SPI pošle příkaz generátoru ke změně kroku a kmitočtového rozsahu rozmítání. V případě, že je nastaveno nulové rozpětí, je rozmítání zastaveno a místo toho syntezátor generuje stálý kmitočet, který je dán nastavenou střední frekvencí. Formát dat které se přenáší mezi mikrořadičem a syntezátorem AD9954 je na obrázku 2.4.



Obr. 2.4: Komunikace se syntezátorem AD9954 (převzato z [6]).

Komunikace má dvě fáze. V instrukčním bajtu je informace o tom, zda se jedná o čtení nebo zápis a také adresa registru. Počet bajtů v druhé fázi závisí na tom o jaký registr se jedná, podle adresy registru z prvního bajtu potom stavový automat v DDS očekává příslušný počet taktovacích pulsů SCK. Data pro daný registr musí být přenesena celá. Aby se změna v některém z registrů projevila musí být také potvrzena náběžnou hranou pulsu na vodiči DDS\_UPD (I/O UPDATE v DDS).

Při každé změně parametru měření nejen po zadání z numerické klávesnice ale i plynulým nastavováním otočným ovladačem jsou ukládána data do EEPROM, aby při bylo možné při příštím zapnutí analyzátoru pokračovat v práci tam, kde se končilo. Nevýhodou EEPROM je omezený počet zápisů/mazání, kterých je podle katalogového listu v [11] do 100000. Proto je v řídicím programu funkce odloženého zápisu, kdy jsou změněná data zapisována do EEPROM až po několika vteřinách od poslední změny. Jestliže se v tomto čekacím intervalu opět změní data, například se pokračuje v zadávání kmitočtů nebo se stále otáčí rotačním ovladačem, čekací interval se bude stále obnovovat na počáteční nulovou, dokud se nepřestanou měnit parametry. Po uplynutí čekací doby se data uloží.

Na konci všeho v případě, že se jedná o normální režim analyzátoru, tedy není aktivní režim pauzy při přenosu naměřeného průběhu do osobního počítače (HCOPY) nebo není měření ručně krokováno, se restartuje měření zase od počátečního kmitočtu. Nové rozmítání se zahájí změnou vodiče DDS\_DRC (PS0 v DDS) z logické „0“ na logickou „1“.

## 2.2 Obsluha analyzátoru

Po zapnutí se z EEPROM načtou data a měření probíhá s naposledy uloženým nastavením. Ukládán je také příznak platných kalibračních konstant a pokud tento příznak není přítomen nebo jsou dokonce buňky v EEPROM prázdné, v levém dolním rohu LCD je zobrazeno písmeno „U“.

Na obrázku 2.5 je zachycen snímek zobrazovače během zadávání mezního kmitočtu.

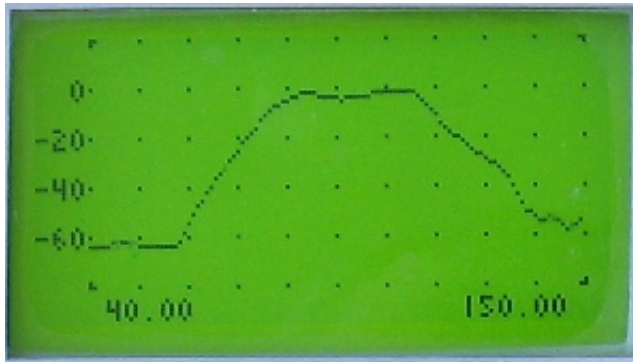


Obr. 2.5: Editační režim pro zadávání parametru.

Inverzní zobrazení parametru signalizuje uživateli, že editační políčko očekává přímé zadávání parametru z numerické klávesnice nebo lze plynule měnit tento parametr rotačním ovladačem. Po výběru parametru odpovídajícím funkčním tlačítkem napravo od zobrazené kontextové nabídky a stisku některé číslice se inverzně zobrazené pole přepne automaticky do editačního režimu, který je indikován blikajícím kurzorem. Z editačního režimu lze odejít potvrzením nové hodnoty nebo pomocí tlačítka „ESC“. Další možností jak přerušit zadávání je návrat do hlavní nabídky pomocí funkčního tlačítka se zobrazenou položkou „RETN“.

Pro nastavování kmitočtů je nutné vejít do podnabídky „FREQ“. Potom se pomocí odpovídajícího funkčního tlačítka vybere parametr a zadá se nová hodnota. Je možné nastavit počáteční „STAR“ a koncovou „STOP“ frekvenci nebo lze rozmittání definovat středním „CENT“ kmitočtem a rozpětím „SPAN“. Po spojení výstupu generátoru se vstupem logaritmického detektoru kabel, který potom bude použit k samotnému měření, se po zmáčknutí tlačítka s funkcí nabídky „CAL“ spustí proces kalibrace, který se ukončí po dosáhnutí všech 990 měřících bodů. S každou kmitočtovou změnou se musí kalibrace provést znovu, protože přepočítávání konstant pro jinak zvolené kmitočtové rozmezí není implementováno.

Pro zobrazení modulové charakteristiky o pár horizontálních bodů navíc, jak je vyfoceno na obrázku 2.6, lze skrýt kontextovou nabídku.



Obr. 2.6: Zobrazená charakteristika se skrytou kontextovou nabídkou.

Na poslední fotografii 2.7 je celý obvodový analyzátor v konečné podobě. K němu je jako testovaný obvod připojena kaskáda dolní a horní propusti, které dohromady ohraničují rozhlasové pásmo VKV.



Obr. 2.7: Celkový pohled na zhotovený analyzátor.

## 3 POČÍTAČOVÁ APLIKACE

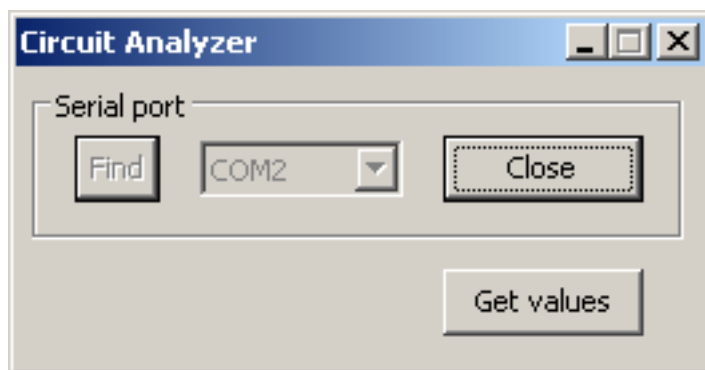
Součástí zadání je také vytvořit aplikaci pro osobní počítač, která přes rozhraní USB načte naměřené hodnoty a vytvoří z nich graf kmitočtové závislosti. Počítačový program byl napsán v integrovaném vývojovém prostředí wxDev-C++ a grafické uživatelské rozhraní bylo řešeno za pomoci C++ knihovny wxWidgets. Protože wxDev-C++ obsahuje průvodce generování koster aplikací, bylo vytvoření grafického uživatelského rozhraní snadné, včetně napsání metod pro zpracování událostí, jako je stisk tlačítka, výběr položky ze seznamu nebo zobrazení standardního okna Průzkumníka pro výběr adresáře a názvu souboru s příponou \*.xls sešitu Microsoft Office Excel, kam se má vygenerovat graf.

Největší práce potom byla zajistit samotnou logiku komunikace přes USB, to zajišťuje třída CClient a napsat třídu CExcel zastřešující naplnění souboru \*.xls daty.

### 3.1 Komunikace po USB

Datový přenos přes USB rozhraní nepracuje přímo s protokolem nebo knihovnami určenými k USB, ale místo toho je využit virtuální COM port (VCP). Virtuální sériová zařízení operačním systémem vytváří dynamicky ovladač dostupný ke stažení na stránce [16] výrobce Future Technology Devices International Ltd integrovaného obvodu FT232R. Přítomnost těchto zařízení je zjišťována v registrech operačního systému Microsoft Windows místem HKLM\HARDWARE\DEVICEMAP\SERIALCOMM, kde se hledají všechny hodnoty se jménem obsahující řetězec \Device\VCP. V datové části registrové hodnoty je potom přímo název virtuálního COM portu na který se potom odkazuje aplikace, když se pokouší tento port otevřít. Tento název si aplikace také ukládá do registrů a při novém spuštění jej předvybírání ze seznamu nalezených zařízení. Na zařízení se přistupuje stejně jako na běžný soubor, kde název souboru je například jméno \\.\COM2. Čtení a zápis je stejný, jedinou výjimkou je, že Microsoft Windows API má k dispozici navíc speciální funkce pro práci s COM porty, kterými lze měnit parametry přenosu nebo časový interval čekání na přenos, než je pokus o komunikaci přerušen. Na obrázku 3.1 je vzhled aplikace.

Jak lze vidět, jedná se jednoduché dialogové okno s výběrem virtuálního COM portu využívaném pro komunikaci s analyzátozem. Poté co je otevřen COM port, aktivuje se tlačítko „Get values“, pomocí něhož se zahájí komunikace s analyzátozem. Pokud je všechno v pořádku otevře se okno Průzkumníka s dotazem na název a místo souboru \*.xls. Po potvrzení se načtenými daty z analyzátozu zvolený soubor naplní.

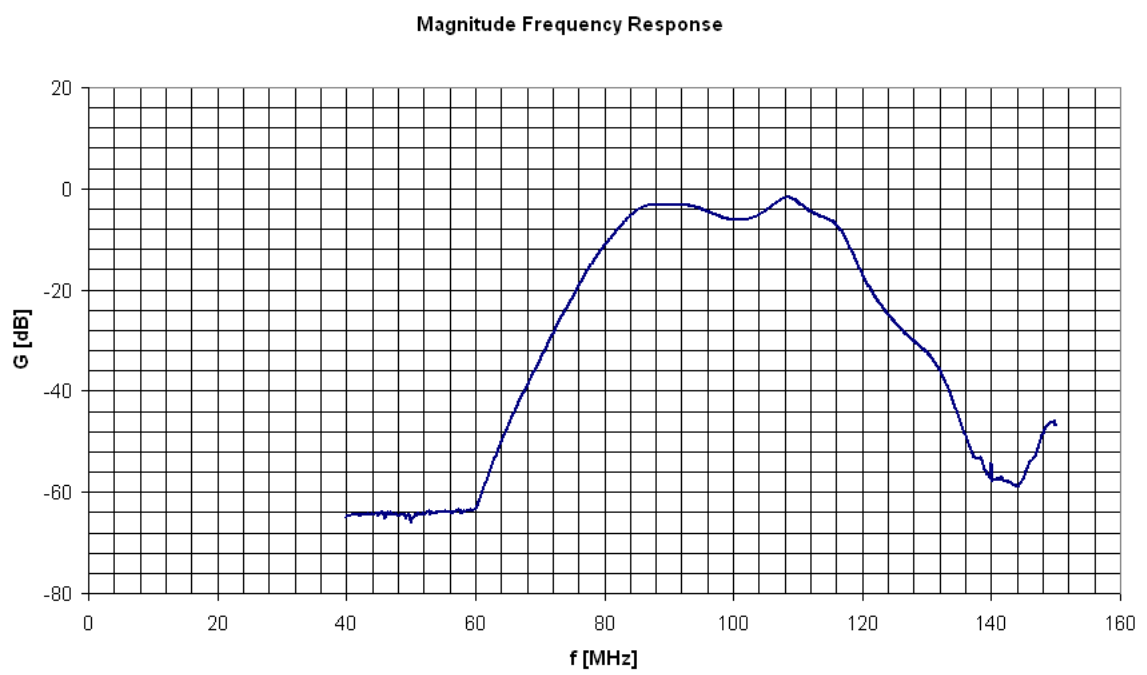


Obr. 3.1: Dialogové okno počítačové aplikace.

## 3.2 Automatizace Microsoft Office Excel

K zobrazení naměřené charakteristiky byla vybrána aplikace Microsoft Excel, protože lze později s daty pracovat a uživatel si může přizpůsobit vzhled grafu podle svých potřeb. Excel stejně jako další aplikace z rodiny Microsoft Office disponují rozhraním OLE automation, pomocí něhož lze volat z jiného programu objekty zastřešené aplikací. Volání objektů rozhraní vychází z komponentního modelu, který je nezávislý na platformě a na programovacím prostředí ve kterém byl OLE klient nebo server napsán. Ovšem největšího rozšíření OLE automatizace dosáhla v prostředí Microsoft Visual Basic. Protože narozdíl od jazyka C je Visual Basic netypový bylo zavedeno rozhraní IDispatch a datový typ VARIANT, aby i vyšší programovací jazyky mohly volat metody a měnit atributy objektů bez znalosti konkrétního typu zvenčí. Ke zjištění jaká rozhraní, metody s jejich argumenty a atributy OLE automation server obsahuje, musí se při instalaci do operačního systému zaregistrovat jeho typová knihovna s jednoznačným unikátním identifikátorem. Při vytváření instance objektu lze na základě znalosti identifikátoru najít o jaký spustitelný soubor se jedná a jakou má typovou knihovnu. V prostředí jazyka C++ je samozřejmě nutné všechno, co je ve vyšších programovacích jazycích zastřešeno, explicitně naprogramovat, včetně práce s datovým typem VARIANT a volání metod rozhraní IDispatch.

Výstupem počítačového programu je nakonec tento graf 3.2, vygenerovaný aplikací Microsoft Excel. Modulová kmitočtová charakteristika byla naměřena opět na stejně kaskádě dvou filtrů naladěných na rozhlasové pásmo VKV, jako je v případě fotografie analyzátoru 2.7.



Obr. 3.2: Kmitočtová charakteristika vygenerovaná počítačovou aplikací.

## 4 ZÁVĚR

V úvodu diplomové práce bylo všeobecné seznámení se s principy obvodových analyzátorů. Zbývající části se už zabývají pouze speciálním případem obvodového analyzátoru a to polyskopem. Tento typ dokáže určit pouze modulovou kmitočtovou charakteristiku měřených dvojbranů, ale i přes mnohá omezení ve srovnání s analyzátory měřícími rozptylové parametry má nezastupitelné místo při oživování vysokofrekvenčních obvodů.

Nejdříve bylo za úkol navrhnout koncepci analyzátoru typu polyskop a vybrat klíčové součástky. V blokovém schématu 1.1 se počítalo také s obvody pro úpravu úrovně, zahrnující výstupní zesilovač s automatickým řízením zisku a útlumové členy, ale nakonec se od nich upustilo pro rozsáhlost tématu.

Dalším krokem byl návrh řídicích obvodů, protože do té doby nebyl ještě znám termín dodání klíčových integrovaných obvodů pro vysokofrekvenční moduly jako je DDS a logaritmický detektor, ty se proto odsunuly na později. Ke konstrukci řídicí části s mikrořadičem patří i návrh způsobu ovládání přístroje a vzhled čelního panelu, protože podle očekávaných ovládacích prvků je potom vybrán vhodný mikrořadič s dostatečným počtem vstupně-výstupních bran a potřebných rozhraní. Součástí projektu je i návrh počítačové aplikace, která se připojuje k polyskopu přes USB, muselo se tedy počítat i s tímto rozhraním, které je řešeno převodníkem USB-UART. Mezitím byly dodány zbývající integrované obvody a mohlo se začít s návrhem a realizací ostatních částí.

Součástí práce bylo také řešit různé konstrukční záležitosti související s omezeným prostorem uvnitř plastové skříňky. Například se musely dělat nové bočnice stíněné krabičky vysokofrekvenčního generátoru, protože originální, v zakoupené krabičce byly příliš vysoké. Nakonec se z původní pocínované krabičky využila jen víka. Při návrhu se zvažoval každý milimetr místa, zejména na výšku. Z tohoto důvodu bylo například nutné znovu vyrobit desky s plošnými spoji pro numerickou klávesnici i funkční tlačítka na tenčí substrát. Nakonec se podařilo vyřešit podobné konstrukční problémy a postupně oživit jednotlivé moduly.

Přistoupilo se proto k napsání řídicího programu (firmware) pro mikrořadič a po odzkoušení USB komunikace přes virtuální sériový port s terminálovým programem v osobním počítači také k návrhu vlastní aplikace, získávající data z obvodového analyzátoru a následně vytářející modulovou kmitočtovou charakteristiku do sešitu Microsoft Office Excel.

Poslední věcí bylo dokončení vnější povrchové úpravy obvodového analyzátoru a nalepení samolepící fólie s motivem ovládacího panelu. Výsledné provedení přístroje je vyfoceno na tomto obrázku 2.7.

Vytvořený obvodový analyzátor může být užitečnou součástí přístrojového vyba-

vení každého radioamatéra zajímající se o vysokofrekvenční techniku. Programové vybavení lze rozšiřovat o další funkce a díky tomu, že je v jednom přístroji sdružen vysokofrekvenční generátor a logaritmický detektor, může se používat nejen k měření modulových kmitočtových charakteristik, ale i jako zdroj zkušebního signálu nebo měřič úrovně signálu.



## LITERATURA

- [1] Agilent Technologies, Inc. *Network Analyzer Basics. Application Note* [online]. 5965-7917E. Srpen 2004 [cit. 16. února 2009]. Dostupné z: <<http://www.home.agilent.com>>.
- [2] Agilent Technologies, Inc. *Understanding the Fundamental Principles of Vector Network Analysis. Application Note AN 1287-1* [online]. 5965-7707E. Srpen 2000 [cit. 24. února 2009]. Dostupné z: <<http://www.home.agilent.com>>.
- [3] Agilent Technologies, Inc. *Exploring the Architectures of Network Analyzers. Application Note AN 1287-2* [online]. 5965-7708E. Prosinec 2000 [cit. 26. února 2009]. Dostupné z: <<http://www.home.agilent.com>>.
- [4] ŠENFELD, Martin. Wobbler 800 MHz. *A Radio. Praktická elektronika*, 1998, roč. 3, č. 4, s. 8–11. ISSN 1211-328X.
- [5] PROKEŠ, Aleš. *Rádiové přijímače a vysílače: Přednášky*. Skriptum, dotisk. Brno: VUT v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav radioelektroniky, 2005. 178 s. ISBN 80-214-2263-7.
- [6] Analog Devices, Inc. *AD9954 – Direct Digital Synthesizer. Data Sheet* [online]. Rev. B, Květen 2009 [cit. 2. ledna 2010]. Dostupné z: <[http://www.analog.com/static/imported-files/data\\_sheets/AD9954.pdf](http://www.analog.com/static/imported-files/data_sheets/AD9954.pdf)>.
- [7] Analog Devices, Inc. *Driving a Center-Tapped Transformer with a Balanced Current-Output DAC. Application Note AN-912* [online]. Rev. 0, 2007 [cit. 2. ledna 2010]. Dostupné z: <<http://www.analog.com>>.
- [8] FORTUNA, Ján. *Rádiotechnická příručka I*. Prvé vydanie. Bratislava: Slovenské vydavateľstvo technickej literatúry, n.p., 1967. 448 s.
- [9] Analog Devices, Inc. *AD8310 – 95 dB Logarithmic Amplifier. Data Sheet* [online]. Rev. E, Červen 2005 [cit. 3. ledna 2010]. Dostupné z: <[http://www.analog.com/static/imported-files/data\\_sheets/AD8310.pdf](http://www.analog.com/static/imported-files/data_sheets/AD8310.pdf)>.
- [10] Microchip Technology Inc. *MCP3202 – 2.7 V Dual Channel 12-Bit A/D Converter with SPI Serial Interface. Data Sheet* [online]. Únor 2008 [cit. 3. ledna 2010]. Dostupné z: <<http://ww1.microchip.com/downloads/en/DeviceDoc/21034e.pdf>>.
- [11] Atmel Corporation® *ATmega2561 Product Card* [online]. ©2009 [cit. 4. května 2009]. Dostupné z: <[http://www.atmel.com/dyn/products/Product\\_card.asp?part\\_id=3631](http://www.atmel.com/dyn/products/Product_card.asp?part_id=3631)>.

- [12] Atmel Corporation® *ATmega640/1280/1281/2560/2561 Preliminary* [online]. Rev. 2549L-08/07, Srpen 2007 [cit. 6. května 2009]. Dostupné z: <[http://www.atmel.com/dyn/resources/prod\\_documents/doc2549.pdf](http://www.atmel.com/dyn/resources/prod_documents/doc2549.pdf)>.
- [13] Atmel Corporation® *AVR240: 4 x 4 Keypad - Wake-up on Keypress. Application Note* [online]. Rev. 1232D-AVR-06/06, Červen 2006 [cit. 4. dubna 2010]. Dostupné z: <[http://www.atmel.com/dyn/resources/prod\\_documents/doc1232.pdf](http://www.atmel.com/dyn/resources/prod_documents/doc1232.pdf)>.
- [14] HB Electronic Components *ATM12864D - Liquid Crystal Display Module. User's Guide* [online]. [cit. 6. května 2009]. Dostupné z: <<http://www.hebeild.com.cn/lcm.datasheet/ATM12864D.pdf>>.
- [15] National Semiconductor Corporation *LM117/LM317A/LM317 3-Terminal Adjustable Regulator. Data Sheet* [online]. Březen 2010 [cit. 10. dubna 2010]. Dostupné z: <<http://www.national.com/profile/snip.cgi/openDS=LM317>>.
- [16] Future Technology Devices International Ltd. *Virtual COM Port Drivers* [online]. ©2010 [cit. 5. května 2010]. Dostupné z: <<http://www.ftdichip.com/Drivers/VCP.htm>>.

## SEZNAM SYMBOLŮ, VELIČIN A ZKRATEK

ADC	Analog to Digital Converter – analogově-číslicový převodník
API	Application Programming Interface – rozhraní k programování aplikací
ASF	Amplitude Scale Factor – činitel nastavující amplitudu
DAC	Digital to Analog Converter – číslicově-analogový převodník
DDS	Direct Digital Synthesizer – přímý číslicový syntezátor kmitočtu
EEPROM	Electrically Erasable Programmable Read-Only Memory – elektricky mazatelná a programovatelná trvalá paměť
FTW	Frequency Tuning Word – hodnota nastavující kmitočet
ISP	In-System Programming – programování osazených obvodů přímo v systému
JTAG	Joint Test Action Group – standard testovacího a ladícího rozhraní
LCD	Liquid Crystal Display – zobrazovač z tekutých krystalů
LED	Light Emitting Diode – světlo emitující dioda
MCU	MicroController Unit – mikrořadič
MIPS	Million Instructions Per Second – průchodnost procesoru v miliónech instrukcí za sekundu
OLE	Object Linking and Embedding – spojení a vložení objektu
PLL	Phase-Locked Loop – smyčka fázového závěsu
PWM	Pulse Width Modulation – pulsně šířková modulace
RAM	Random Access Memory – paměť s náhodným přístupem
RISC	Reduced Instruction Set Computer – systém s omezenou instrukční sadou
RTOS	Real-Time Operating System – operační systém pracující v reálném čase
SFDR	Spurious Free Dynamic Range – odstup užitečného signálu od nejvyšší rušivé spektrální složky

SMD	Surface Mount Device – součástka pro povrchovou montáž
SNA	Scalar Network Analyzer – skalární obvodový analyzátor
SPI	Serial Peripheral Interface – sériové rozhraní pro periferie
SRAM	Static Random Access Memory – statická paměť s náhodným přístupem
TWI	Two-Wire Interface – dvoudrátové rozhraní
UART	Universal Asynchronous Receiver/Transmitter – univerzální asynchronní přijímač/vysílač
USART	Universal Synchronous/Asynchronous Receiver/Transmitter – univerzální synchronní/asynchronní přijímač/vysílač
USB	Universal Serial Bus – univerzální sériové rozhraní
VCP	Virtual COM port – virtuální COM port
VNA	Vector Network Analyzer – vektorový obvodový analyzátor
$B$	Digital output code – číslicový výstupní kód
$\Delta U$	Dropout voltage – úbytek napětí
$f_o$	Output frequency – výstupní kmitočet
$f_s$	Sampling frequency – vzorkovací kmitočet
$I_{OUT}$	DAC output current – výstupní proud Č/A převodníku
$k_S$	Transfer function slope – strmost převodní funkce
$P_0$	Transfer function intercept – počátek převodní funkce
$P_D$	Power dissipation – ztrátový výkon
$P_{dBm}$	Power in dB referenced to one milliwatt – výkon v dB vztažený k jednomu miliwattu
$P_L$	Power in the output transformer load – výkon na zátěži výstupního transformátoru
$R_L$	Output transformer load – zátěž výstupního transformátoru
$R_{IN}$	Input resistance – vstupní odpor

$R_O$	DAC load resistors – zatěžovací rezistory Č/A převodníku
$R_{SET}$	DAC reference current resistor – rezistor k nastavení referenčního proudu Č/A převodníku
$R_{th}$	Thermal resistance – tepelný odpor
$\Delta T$	Thermal rise – teplotní přírůstek
$U_A$	Output voltage from the logarithmic amplifier – výstupní napětí logaritmického zesilovače

# SEZNAM PŘÍLOH

<b>A</b>	<b>Obsah přiloženého CD</b>	<b>64</b>
<b>B</b>	<b>Rozmítaný generátor</b>	<b>66</b>
	B.1 Schéma zapojení . . . . .	66
	B.2 Deska s plošnými spoji . . . . .	67
	B.3 Osazovací plán . . . . .	68
	B.4 Seznam součástek . . . . .	69
<b>C</b>	<b>Logaritmický detektor</b>	<b>71</b>
	C.1 Schéma zapojení . . . . .	71
	C.2 Deska s plošnými spoji . . . . .	72
	C.3 Osazovací plán . . . . .	73
	C.4 Seznam součástek . . . . .	74
<b>D</b>	<b>Řízení</b>	<b>75</b>
	D.1 Modul řízení . . . . .	76
	D.1.1 Schéma zapojení . . . . .	76
	D.1.2 Deska s plošnými spoji . . . . .	77
	D.1.3 Osazovací plán . . . . .	78
	D.2 Ovládací panel . . . . .	79
	D.2.1 Schéma zapojení . . . . .	79
	D.2.2 Deska s plošnými spoji . . . . .	80
	D.2.3 Osazovací plán . . . . .	81
	D.3 Funkční tlačítka . . . . .	82
	D.3.1 Schéma zapojení . . . . .	82
	D.3.2 Deska s plošnými spoji . . . . .	83
	D.3.3 Osazovací plán . . . . .	84
	D.4 USB rozhraní . . . . .	85
	D.4.1 Schéma zapojení . . . . .	85
	D.4.2 Deska s plošnými spoji . . . . .	86
	D.4.3 Osazovací plán . . . . .	87
	D.5 Seznam součástek . . . . .	88
<b>E</b>	<b>Napájecí zdroj</b>	<b>90</b>
	E.1 Schéma zapojení . . . . .	90
	E.2 Deska s plošnými spoji . . . . .	91
	E.3 Osazovací plán . . . . .	92

E.4 Seznam součástí . . . . .	93
<b>F Vzhled čelního panelu</b>	<b>94</b>

## A OBSAH PŘILOŽENÉHO CD

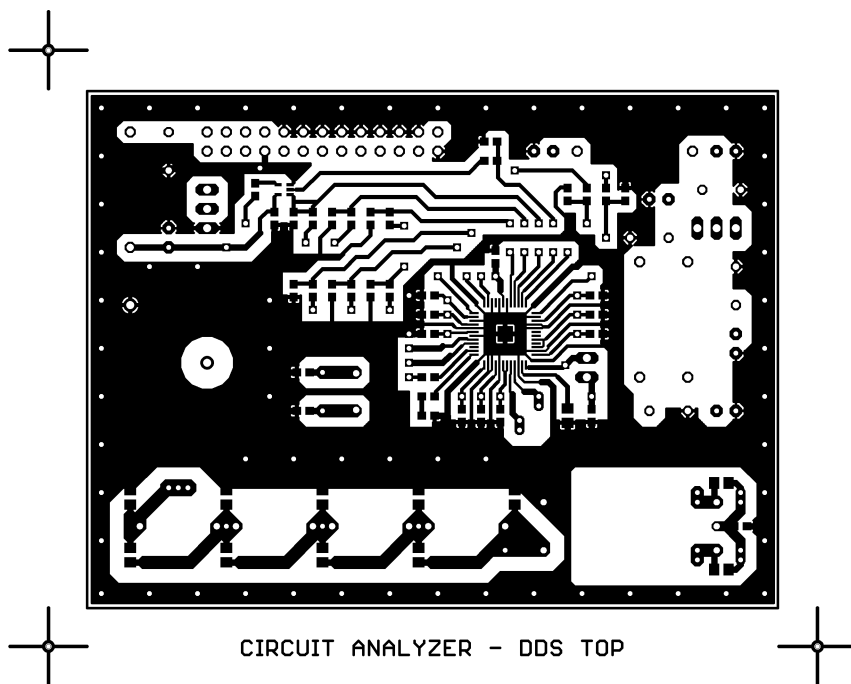
```
/
|-- analyzer/
| |-- ansoft/          soubory Ansoft Designer s navrženým filtrem pro DDS
| |-- eagle/          schémata zapojení a výkresy plošných spojů ve formátu EAGLE
| |-- firmware/      program pro mikrořadič
| |-- software/      počítačová aplikace
|-- datasheets/      katalogové listy součástek
|-- images/          obrázky čelního panelu
|-- tools/
| |-- atmel/          instalace vývojového prostředí AVR Studio 4
| |-- eagle.4.16r2/   instalace použité verze EAGLE
| |-- ftdi/           dokumentace a ovladače k USB čipům
|-- readme.txt        soubor s tímto seznamem
'-- thesis.pdf        text diplomové práce
```



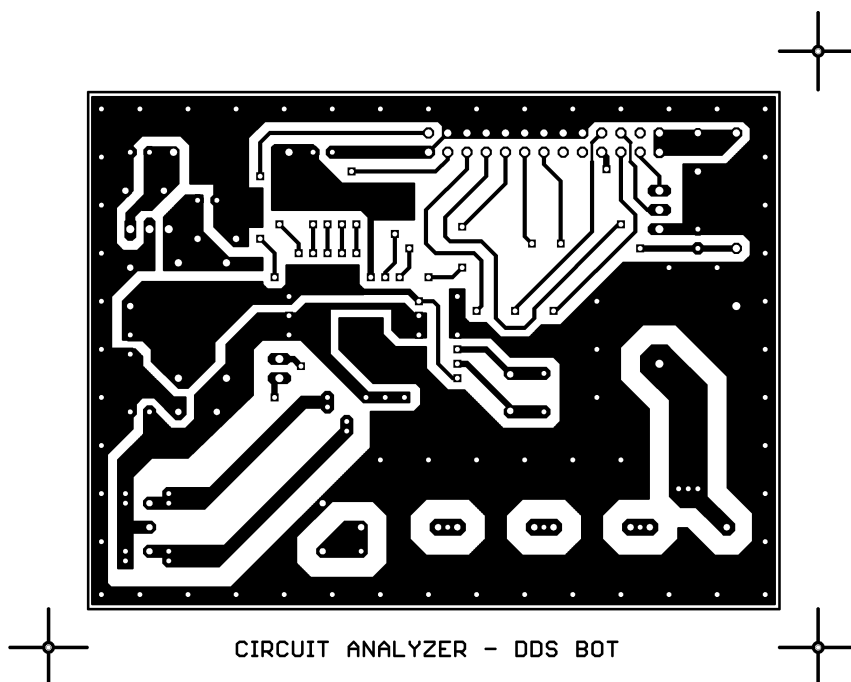




## B.2 Deska s plošnými spoji

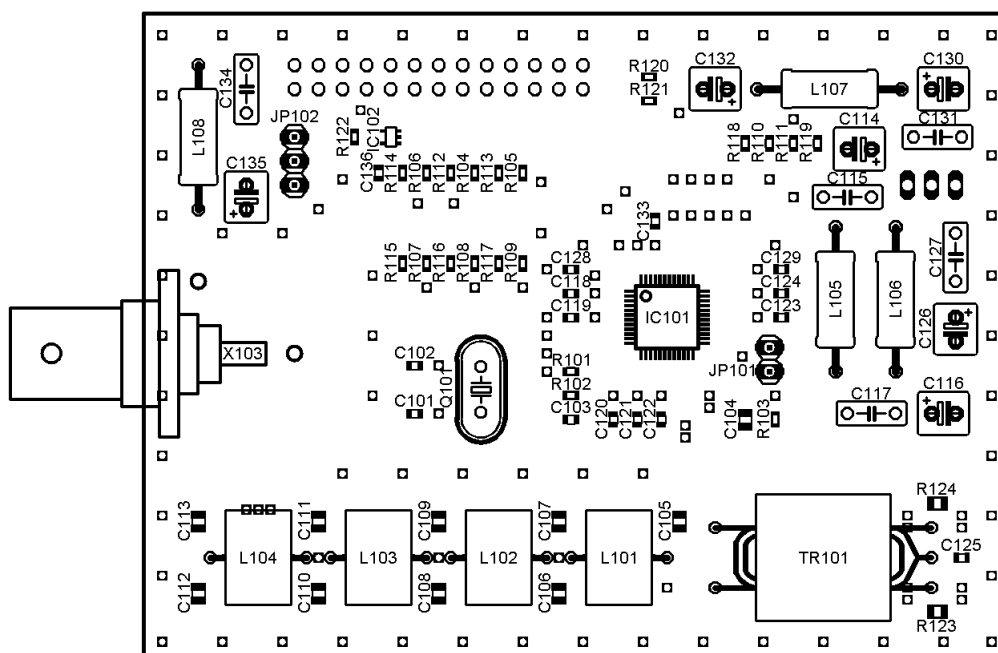


Obrazec horní vrstvy (měřítko 1:1).

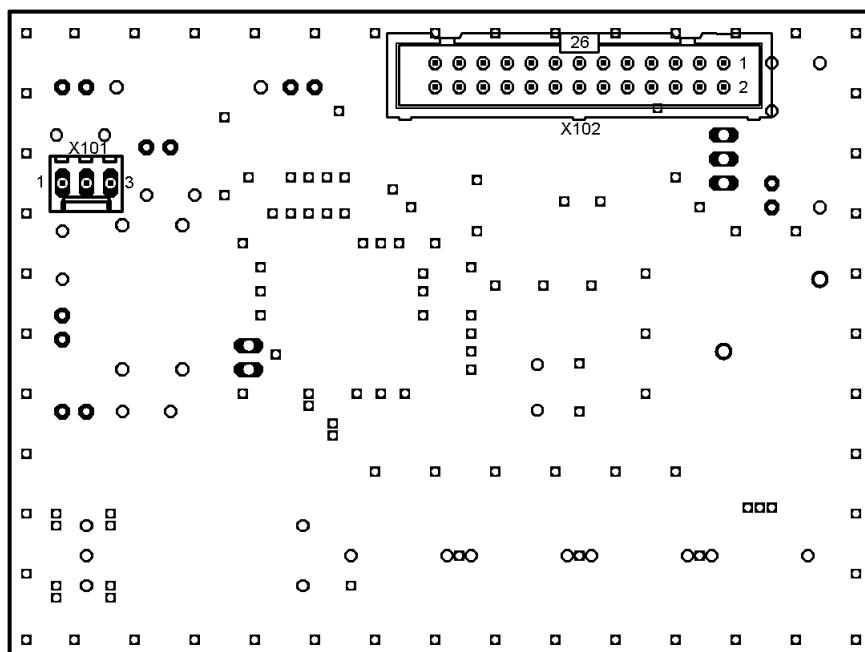


Obrazec spodní vrstvy (měřítko 1:1).

## B.3 Osazovací plán



Rozmístění součástek na horní straně desky s plošnými spoji (zvětšeno).



Rozmístění součástek na spodní straně desky s plošnými spoji (zvětšeno).

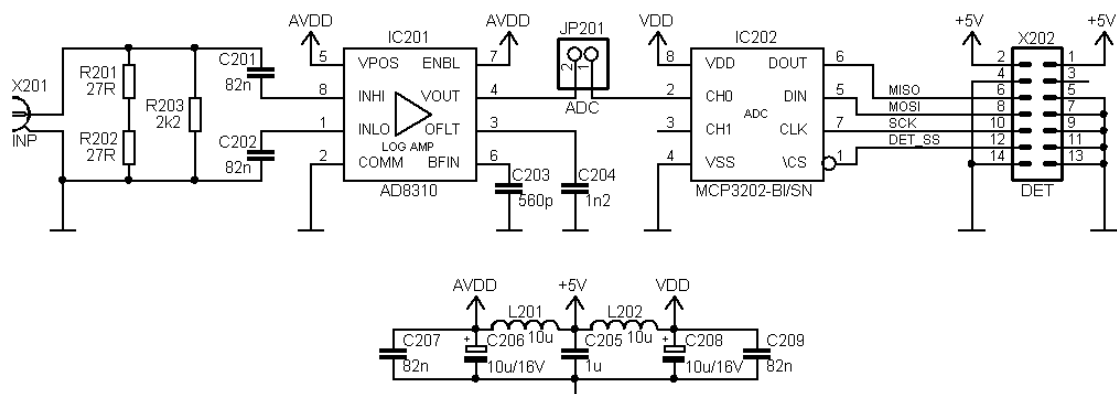
## B.4 Seznam součástek

R121, R122	220 $\Omega$	SMD 0603
R102	270 $\Omega$	SMD 0603
R104, R105, R106, R107	560 $\Omega$	SMD 0603
R108, R109, R110, R111	560 $\Omega$	SMD 0603
R101	1 k $\Omega$	SMD 0603
R112, R113, R114, R115	1 k $\Omega$	SMD 0603
R116, R117, R118, R119	1 k $\Omega$	SMD 0603
R103	3,9 k $\Omega$	SMD 0603
R120	33 k $\Omega$	SMD 0603
R123, R124	100 $\Omega$	SMD 0805
C101, C102	39 pF	SMD 0603 (NPO)
C103	10 nF	SMD 0603 (X7R)
C118, C119, C120, C121	82 nF	SMD 0603 (X7R)
C122, C123, C124, C125	82 nF	SMD 0603 (X7R)
C128, C129, C133, C136	82 nF	SMD 0603 (X7R)
C106	1,5 pF	SMD 0805 (NPO)
C112	5,6 pF	SMD 0805 (NPO)
C108	8,2 pF	SMD 0805 (NPO)
C110	12 pF	SMD 0805 (NPO)
C113	18 pF	SMD 0805 (NPO)
C105	22 pF	SMD 0805 (NPO)
C109, C111	27 pF	SMD 0805 (NPO)
C107	33 pF	SMD 0805 (NPO)
C104	1 $\mu$ F	SMD 0805 (X7R)
C115, C117, C127, C131	1 $\mu$ F	RM 5 mm, 2,5 x 7,5 mm (X7R)
C134	1 $\mu$ F	RM 5 mm, 2,5 x 7,5 mm (X7R)
C132	10 $\mu$ F/10 V	RM 2,54 mm, 5 x 5 mm (Tantalový)
C135	10 $\mu$ F/16 V	RM 2,54 mm, 5 x 5 mm (Tantalový)
C116, C126	22 $\mu$ F/6,3 V	RM 2,54 mm, 5 x 5 mm (Tantalový)
C130	33 $\mu$ F/10 V	RM 2,54 mm, 5 x 5 mm (Tantalový)
C114	47 $\mu$ F/6,3 V	RM 2,54 mm, 5 x 5 mm (Tantalový)
L103	47 nH	Viz text
L102, L104	56 nH	Viz text
L101	68 nH	Viz text
L105, L106, L107, L108	10 $\mu$ H	$D = 4$ mm, $l = 9,5$ mm (GME: TL.10 $\mu$ H)
TR101	2:1	Viz text
Q101	25 MHz	HC49/US
IC101	AD9954	TQFP_EP-48 (AD9954YSV)
IC102	74HCT1G125	SOT-353 (74HCT1G125GW)
JP101	PINHD-1X2	RM 2,54 mm, Lišta 1 x 2

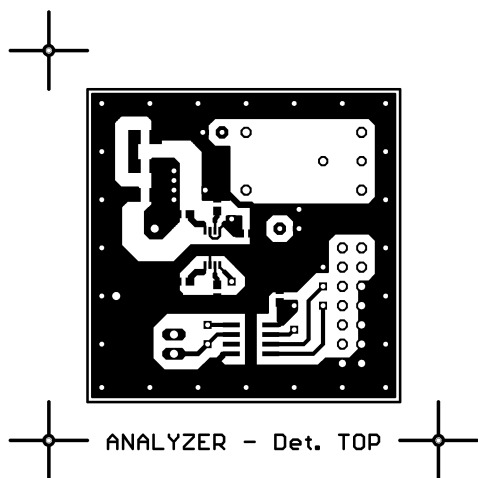
JP102	PINHD-1X3	RM 2,54 mm, Lišta 1 x 3
X101	3PIN	Jen pájecí plošky na DPS
X102	ML26	Jen pájecí plošky na DPS
X103	BNC 50 $\Omega$	BNC zásuvka panelová

# C LOGARITMICKÝ DETEKTOR

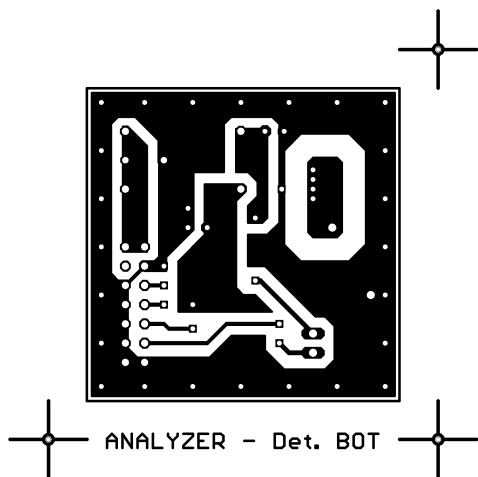
## C.1 Schéma zapojení



## C.2 Deska s plošnými spoji



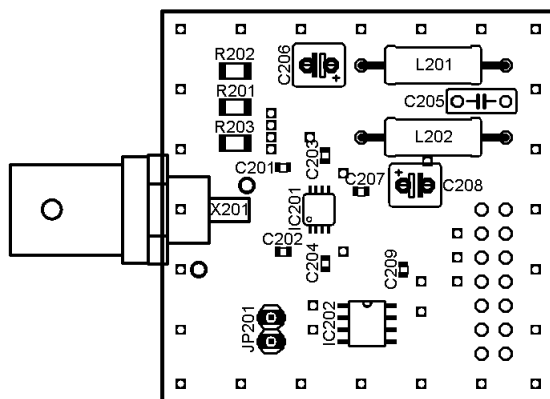
Obrazec horní vrstvy (měřítko 1:1).



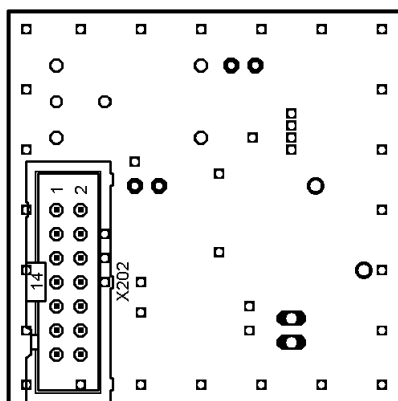
Obrazec spodní vrstvy (měřítko 1:1).



### C.3 Osazovací plán



Rozmístění součástek na horní straně desky s plošnými spoji (zvětšeno).



Rozmístění součástek na spodní straně desky s plošnými spoji (zvětšeno).

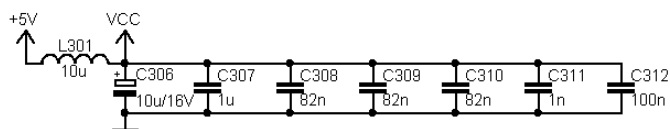
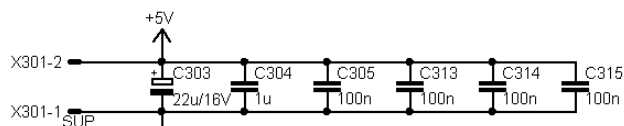
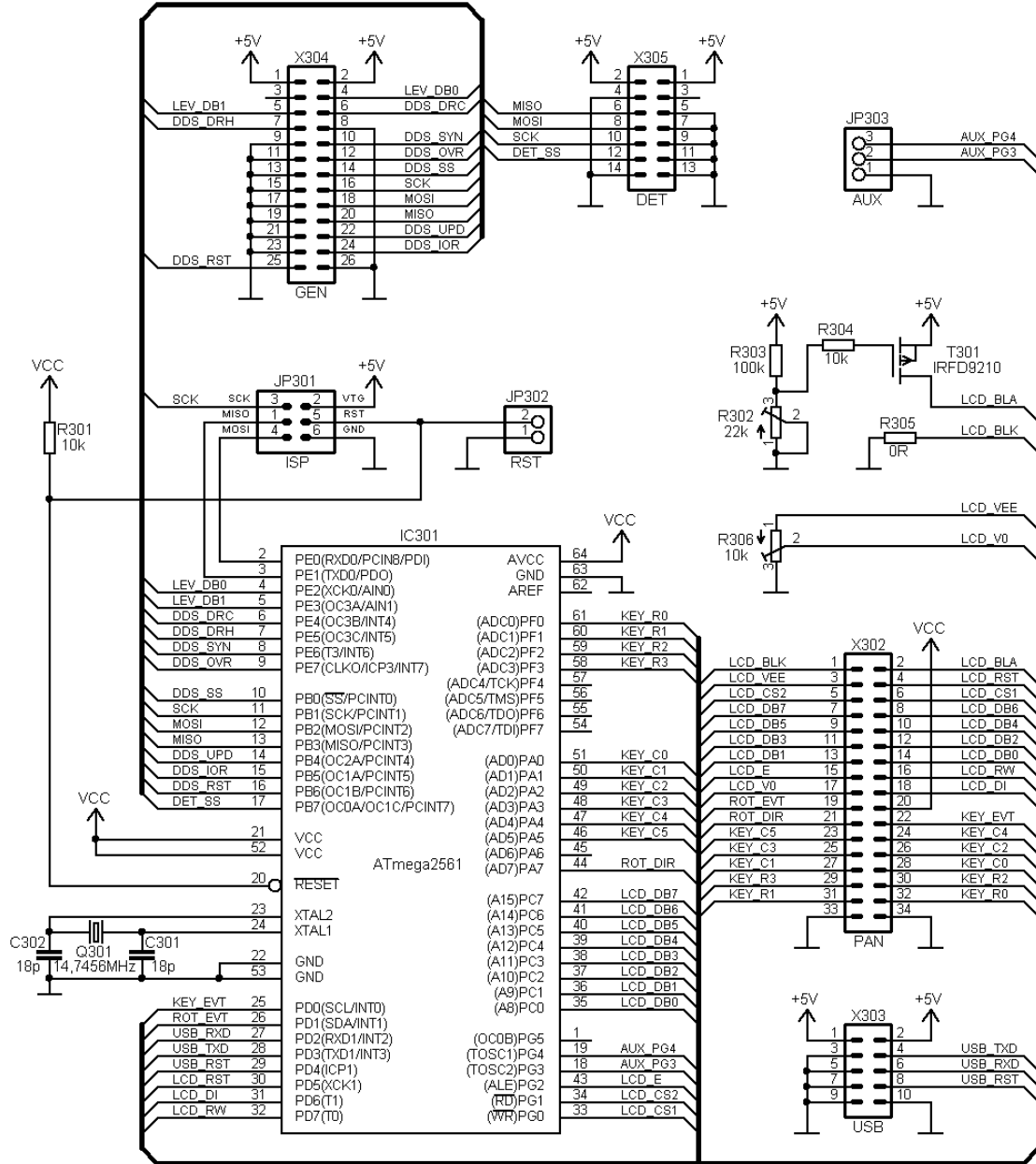
## C.4 Seznam součástek

R201, R202	$27\ \Omega$	SMD 1206
R203	$2,2\ \text{k}\Omega$	SMD 1206
C203	$560\ \text{pF}$	SMD 0603 (NPO)
C204	$1,2\ \text{nF}$	SMD 0603 (X7R)
C201, C202, C207, C209	$82\ \text{nF}$	SMD 0603 (X7R)
C205	$1\ \mu\text{F}$	RM 5 mm, $2,5 \times 7,5\ \text{mm}$ (X7R)
C206, C208	$10\ \mu\text{F}/16\ \text{V}$	RM 2,54 mm, $5 \times 5\ \text{mm}$ (Tantalový)
L201, L202	$10\ \mu\text{H}$	$D = 4\ \text{mm}$ , $l = 9,5\ \text{mm}$ (GME: TL.10 $\mu\text{H}$ )
IC201	AD8310	MSOP-8 (AD8310ARM)
IC202	MCP3202	SOIC-8 (MCP3202-BI/SN)
JP201	PINH-1X2	RM 2,54 mm, Lišta 1 x 2
X201	BNC 50 $\Omega$	BNC zásuvka panelová
X202	ML14	Jen pájecí plošky na DPS

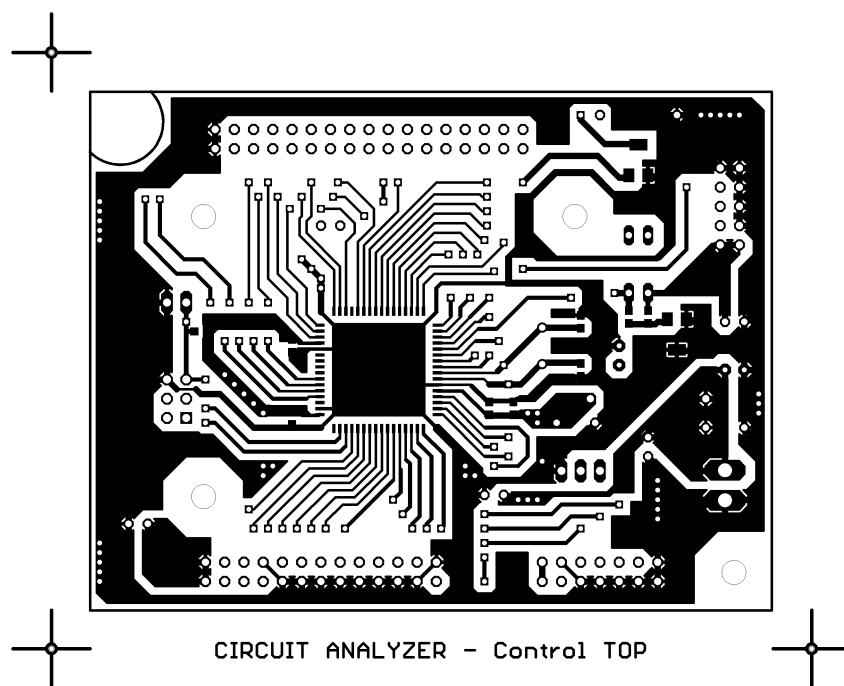
## D ŘÍZENÍ

# D.1 Modul řízení

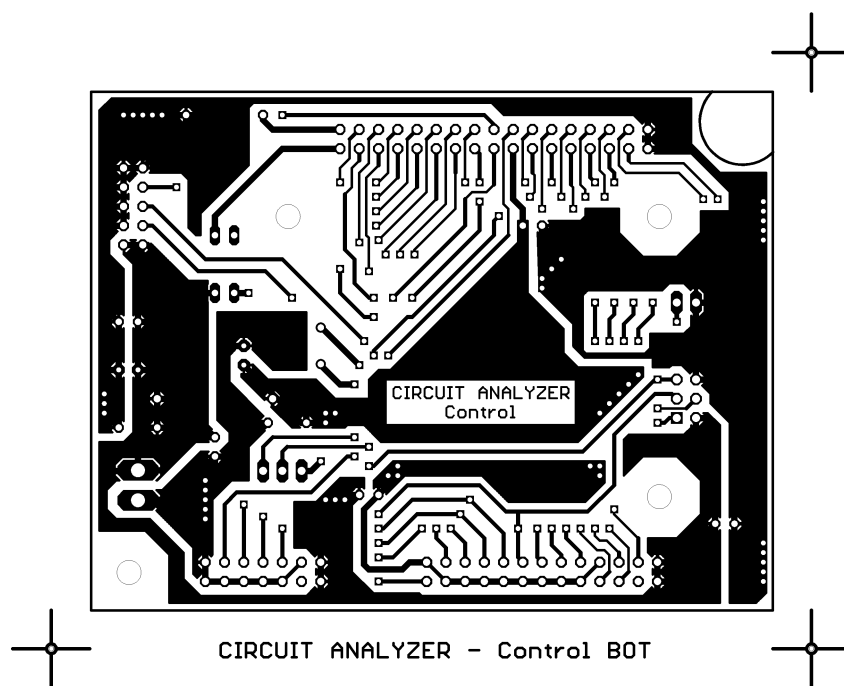
## D.1.1 Schéma zapojení



## D.1.2 Deska s plošnými spoji

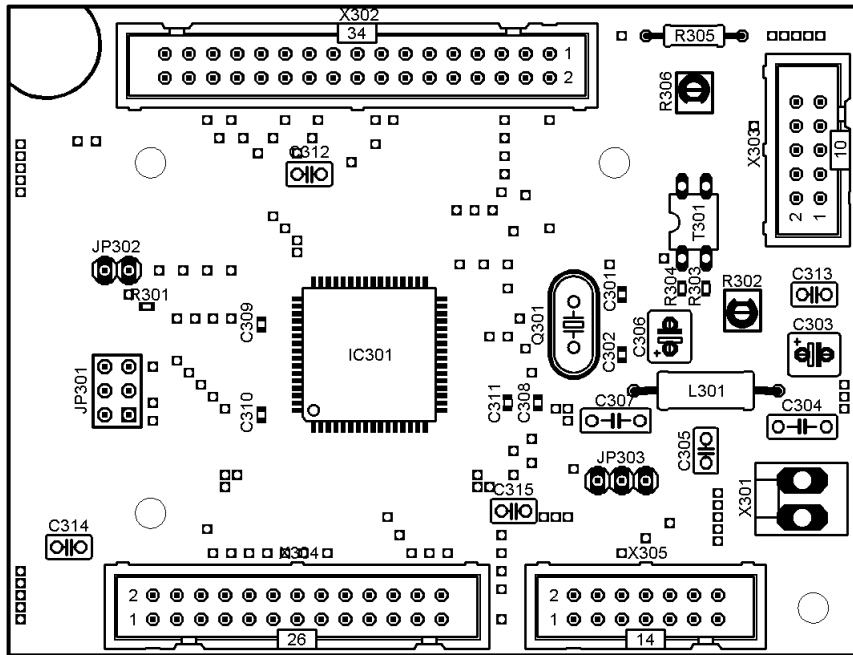


Obrazec horní vrstvy (měřítko 1:1).



Obrazec spodní vrstvy (měřítko 1:1).

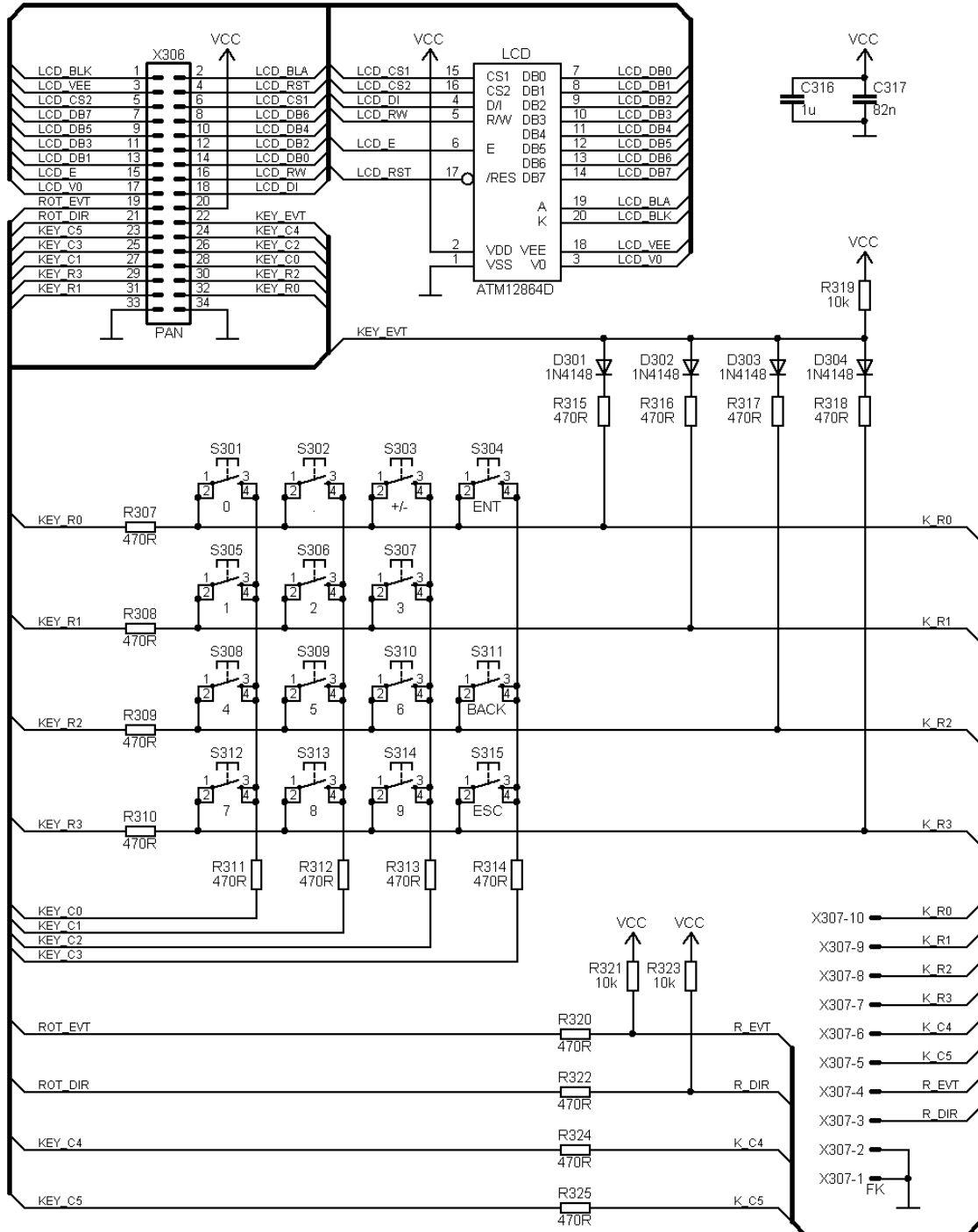
### D.1.3 Osazovací plán



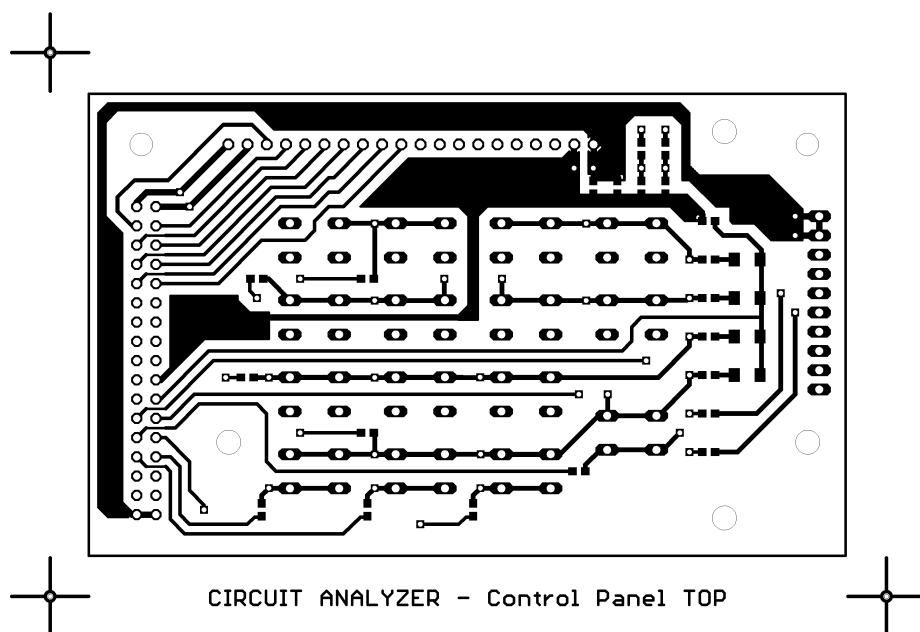
Rozmístění součástek na horní straně desky s plošnými spoji (zvětšeno).

## D.2 Ovládací panel

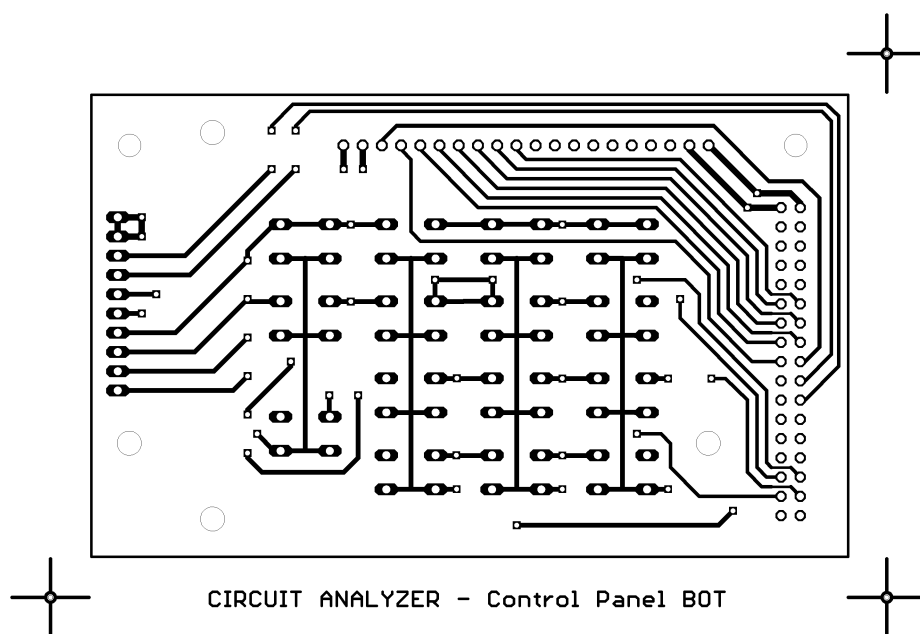
### D.2.1 Schéma zapojení



## D.2.2 Deska s plošnými spoji



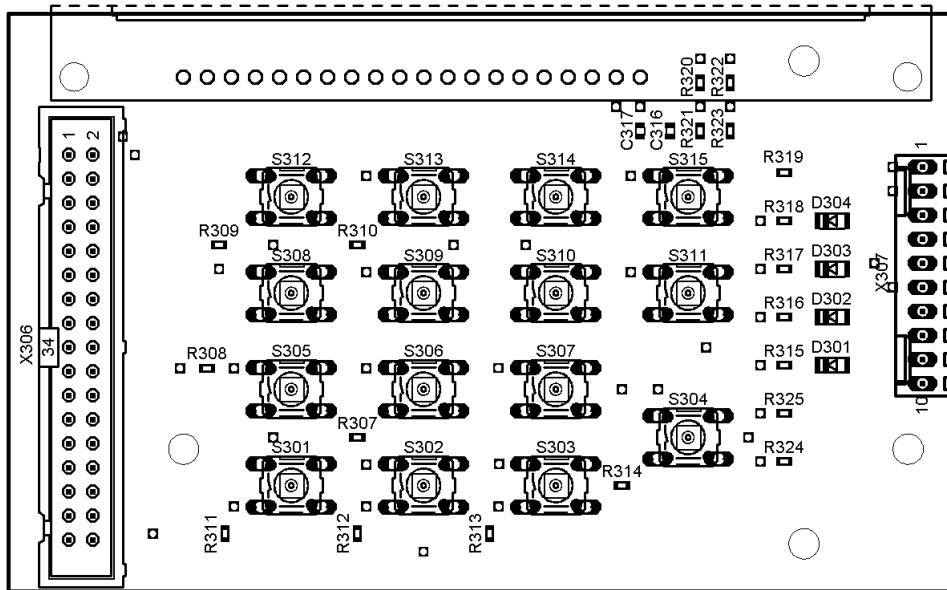
Obrazec horní vrstvy (měřítko 1:1).



Obrazec spodní vrstvy (měřítko 1:1).



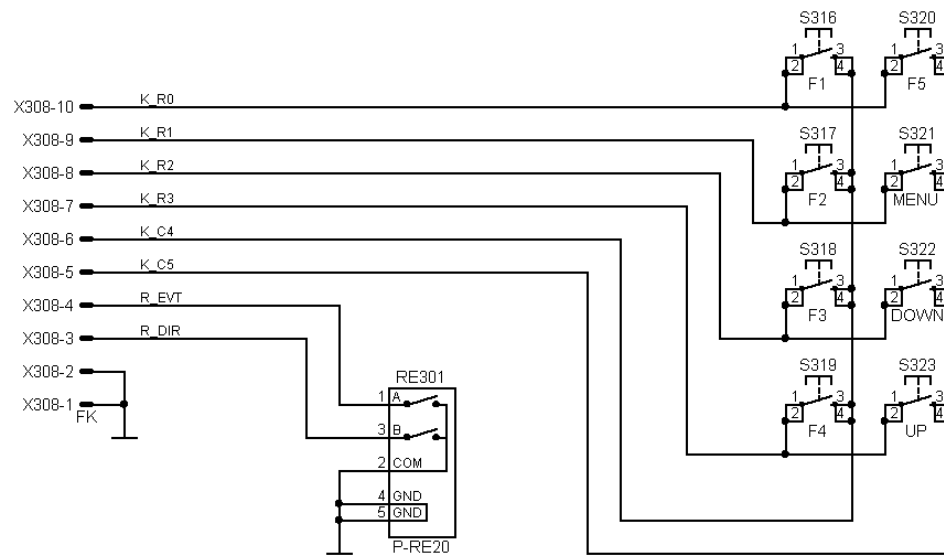
## D.2.3 Osazovací plán



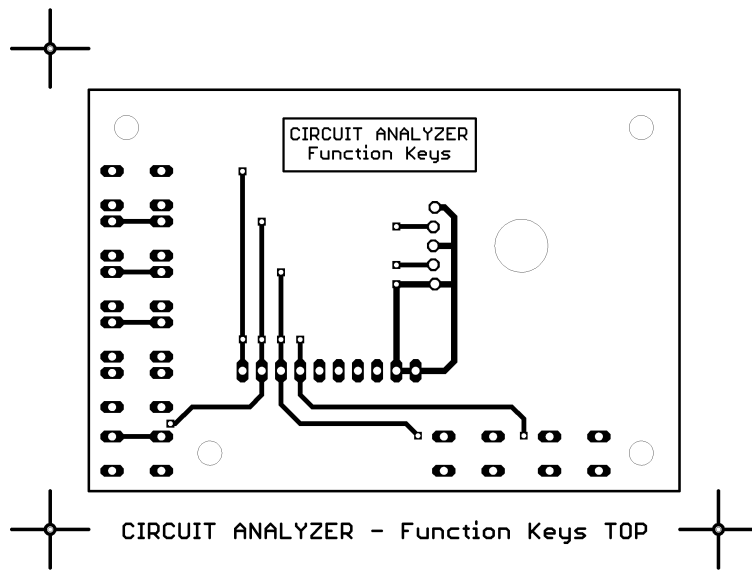
Rozmístění součástek na horní straně desky s plošnými spoji (zvětšeno).

## D.3 Funkční tlačítka

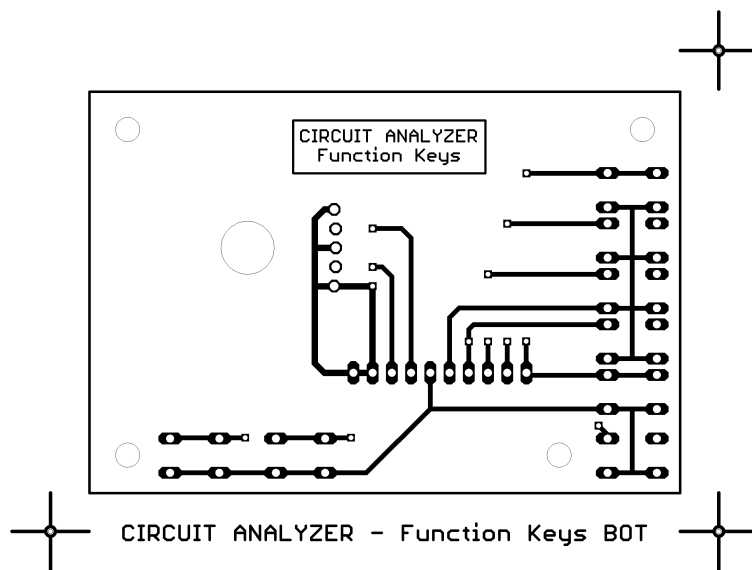
### D.3.1 Schéma zapojení



### D.3.2 Deska s plošnými spoji

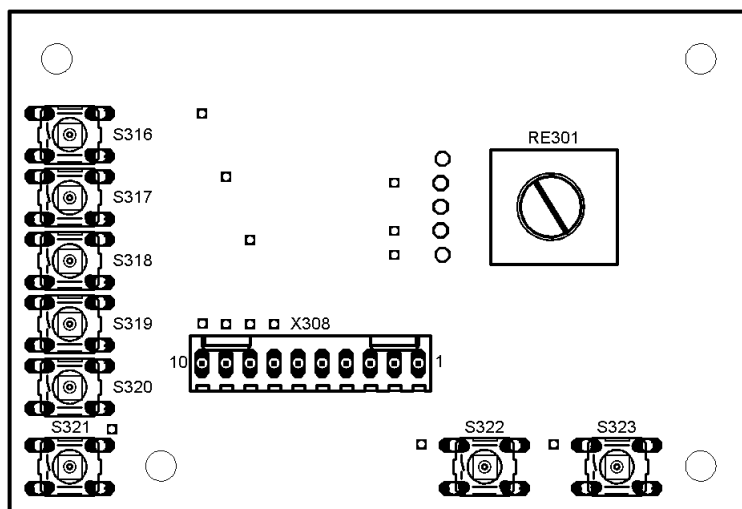


Obrazec horní vrstvy (měřítko 1:1).



Obrazec spodní vrstvy (měřítko 1:1).

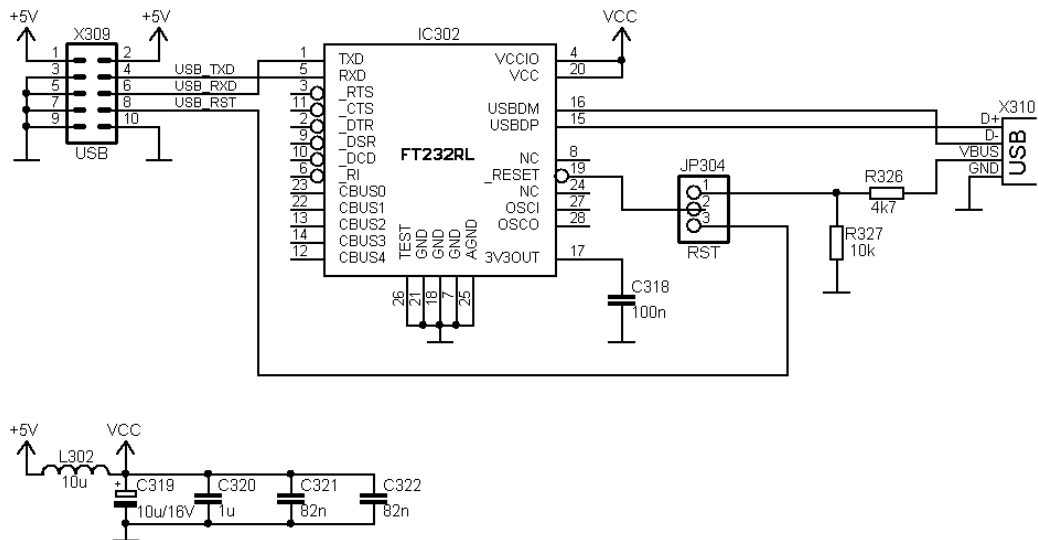
### D.3.3 Osazovací plán



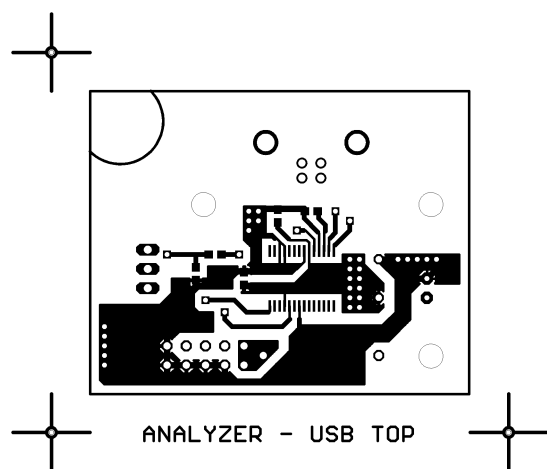
Rozmístění součástek na horní straně desky s plošnými spoji (zvětšeno).

## D.4 USB rozhraní

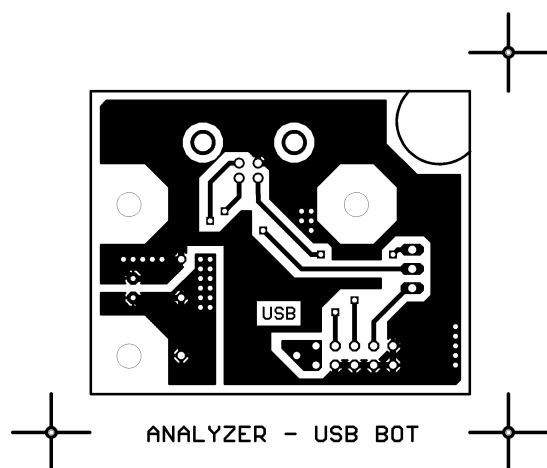
### D.4.1 Schéma zapojení



## D.4.2 Deska s plošnými spoji

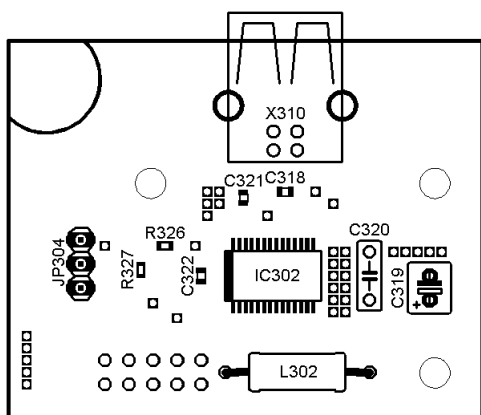


Obrazec horní vrstvy (měřítko 1:1).

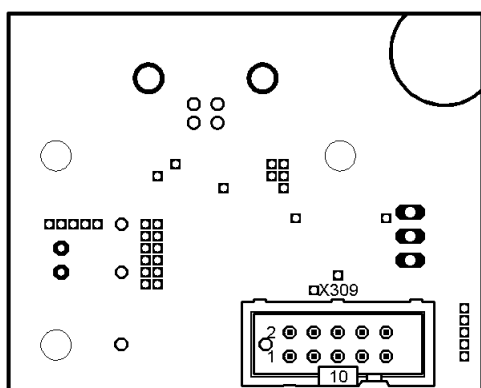


Obrazec spodní vrstvy (měřítko 1:1).

### D.4.3 Osazovací plán



Rozmístění součástek na horní straně desky s plošnými spoji (zvětšeno).



Rozmístění součástek na spodní straně desky s plošnými spoji (zvětšeno).

## D.5 Seznam součástek

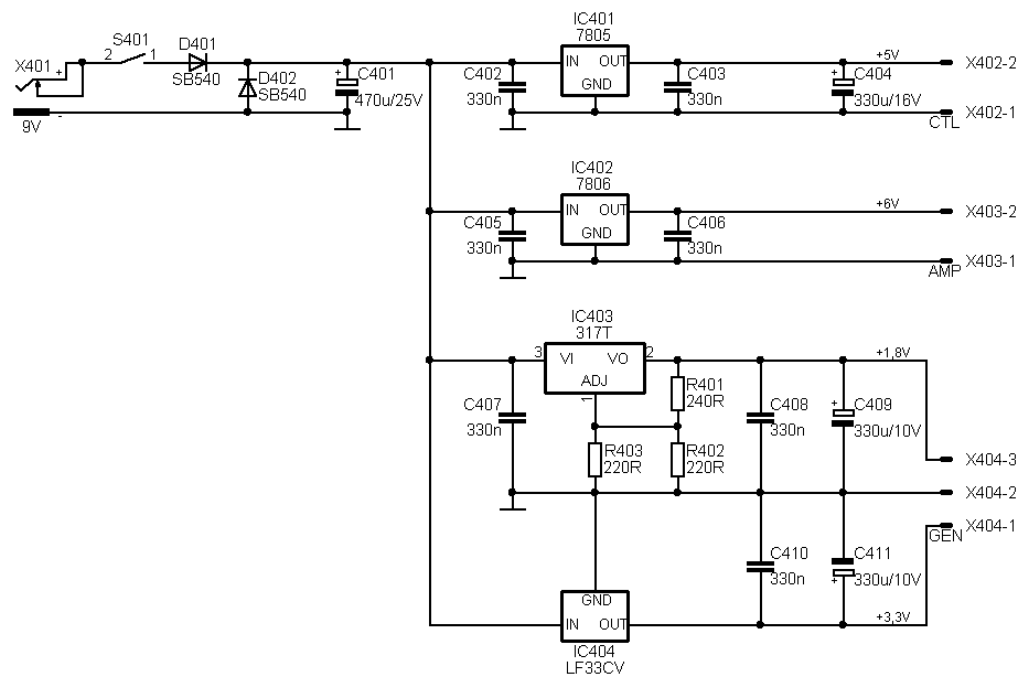
R307, R308, R309, R310	470 $\Omega$	SMD 0603
R311, R312, R313, R314	470 $\Omega$	SMD 0603
R315, R316, R317, R318	470 $\Omega$	SMD 0603
R320, R322, R324, R325	470 $\Omega$	SMD 0603
R326	4,7 k $\Omega$	SMD 0603
R301, R304, R319, R321	10 k $\Omega$	SMD 0603
R323, R327	10 k $\Omega$	SMD 0603
R303	100 k $\Omega$	SMD 0603
R305	0 $\Omega$	0207
R306	Trimr 10 k $\Omega$	SMD 4315
R302	Trimr 22 k $\Omega$	SMD 4315
C301, C302	18 pF	SMD 0603 (NPO)
C311	1 nF	SMD 0603 (NPO)
C308, C309, C310, C317	82 nF	SMD 0603 (X7R)
C321, C322	82 nF	SMD 0603 (X7R)
C318	100 nF	SMD 0603 (X7R)
C316	1 $\mu$ F	SMD 0603 (X7R)
C304, C307, C320	1 $\mu$ F	RM 5 mm, 2,5 x 7,5 mm (X7R)
C305, C312, C313, C314	100 nF	RM 2,5 mm, 2,5 x 5 mm (X7R)
C315	100 nF	RM 2,5 mm, 2,5 x 5 mm (X7R)
C306, C319	10 $\mu$ F/16 V	RM 2,54 mm, 5 x 5 mm (Tantalový)
C303	22 $\mu$ F/16 V	RM 2,54 mm, 5 x 5 mm (Tantalový)
L301, L302	10 $\mu$ H	$D = 4$ mm, $l = 9,5$ mm (GME: TL.10 $\mu$ H)
Q301	14,7456 MHz	HC49/US
D301, D302, D303, D304	1N4148	SMD MiniMELF (SOD-80)
T301	IRFD9210	HexDIP (DIL-4)
IC301	ATmega2561	TQFP-64 (ATmega2561-16AU)
IC302	FT232R	SSOP-28 (FT232RL)
JP301	AVR-ISP-6	RM 2,54 mm, Lišta 2 x 3
JP302	PINHD-1X2	RM 2,54 mm, Lišta 1 x 2
JP303, JP304	PINHD-1X3	RM 2,54 mm, Lišta 1 x 3
X301	2PIN	Jen pájecí plošky na DPS
X302	ML34	RM 2,54 mm, 2 x 17 (GES: WSL 34G)
X303	ML10	RM 2,54 mm, 2 x 5 (GES: WSL 10G)
X304	ML26	RM 2,54 mm, 2 x 13 (GES: WSL 26G)
X305	ML14	RM 2,54 mm, 2 x 7 (GES: WSL 14G)
X306	ML34	Jen pájecí plošky na DPS
X307, X308	10PIN	Jen pájecí plošky na DPS
X309	ML10	Jen pájecí plošky na DPS
X310	USB Type B	USB zásuvka B, 90° (GME: USB1X90B PCB)



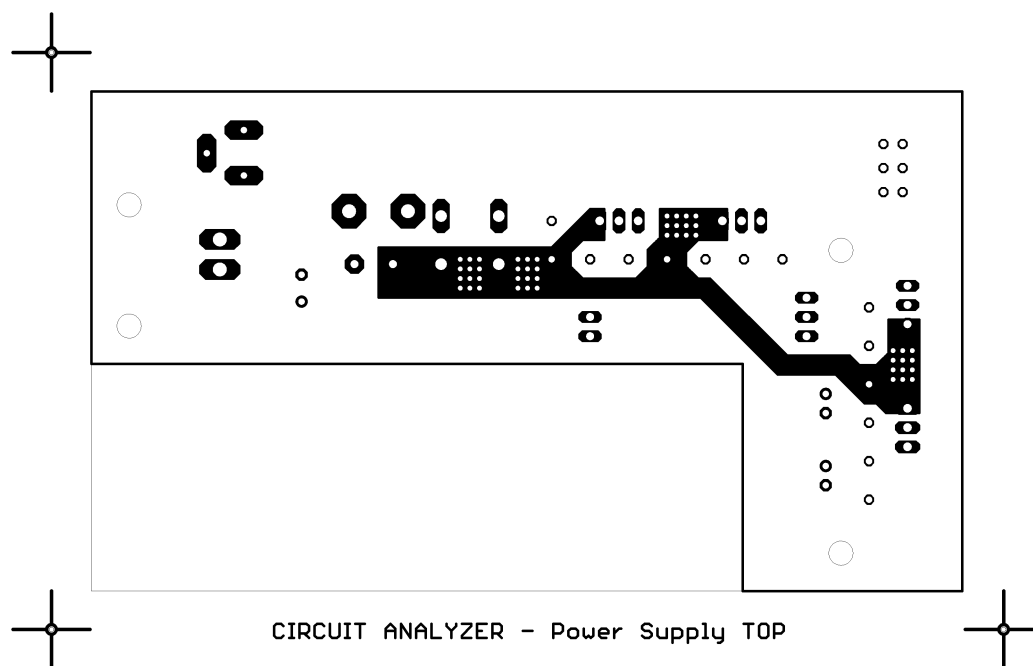
S301, S302, S303, S304	Tlačítko 6 x 6 mm	$\phi = 3,5 \text{ mm}$ , $H = 7,3 \text{ mm}$ (GME: P-B1720B)
S305, S306, S307, S308	Tlačítko 6 x 6 mm	$\phi = 3,5 \text{ mm}$ , $H = 7,3 \text{ mm}$ (GME: P-B1720B)
S309, S310, S311, S312	Tlačítko 6 x 6 mm	$\phi = 3,5 \text{ mm}$ , $H = 7,3 \text{ mm}$ (GME: P-B1720B)
S313, S314, S315, S316	Tlačítko 6 x 6 mm	$\phi = 3,5 \text{ mm}$ , $H = 7,3 \text{ mm}$ (GME: P-B1720B)
S317, S318, S319, S320	Tlačítko 6 x 6 mm	$\phi = 3,5 \text{ mm}$ , $H = 7,3 \text{ mm}$ (GME: P-B1720B)
S321, S322, S323	Tlačítko 6 x 6 mm	$\phi = 3,5 \text{ mm}$ , $H = 7,3 \text{ mm}$ (GME: P-B1720B)
RE301	ROT-ENC	Snímač polohy (GME: P-RE20)
LCD	ATM12864D	LCD modul 128 x 64 bodů

# E NAPÁJECÍ ZDROJ

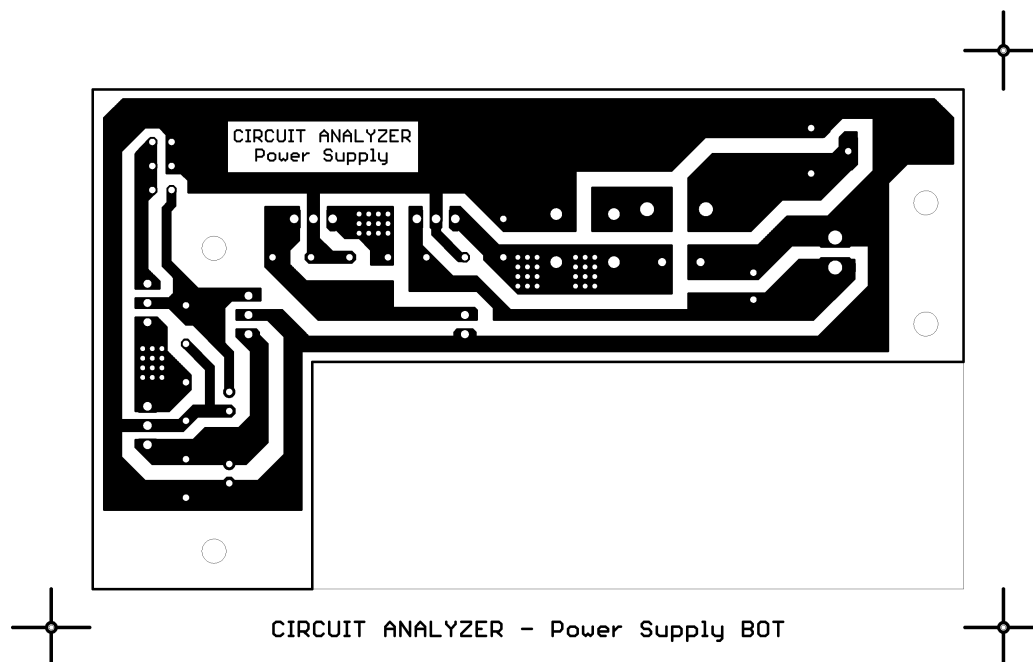
## E.1 Schéma zapojení



## E.2 Deska s plošnými spoji

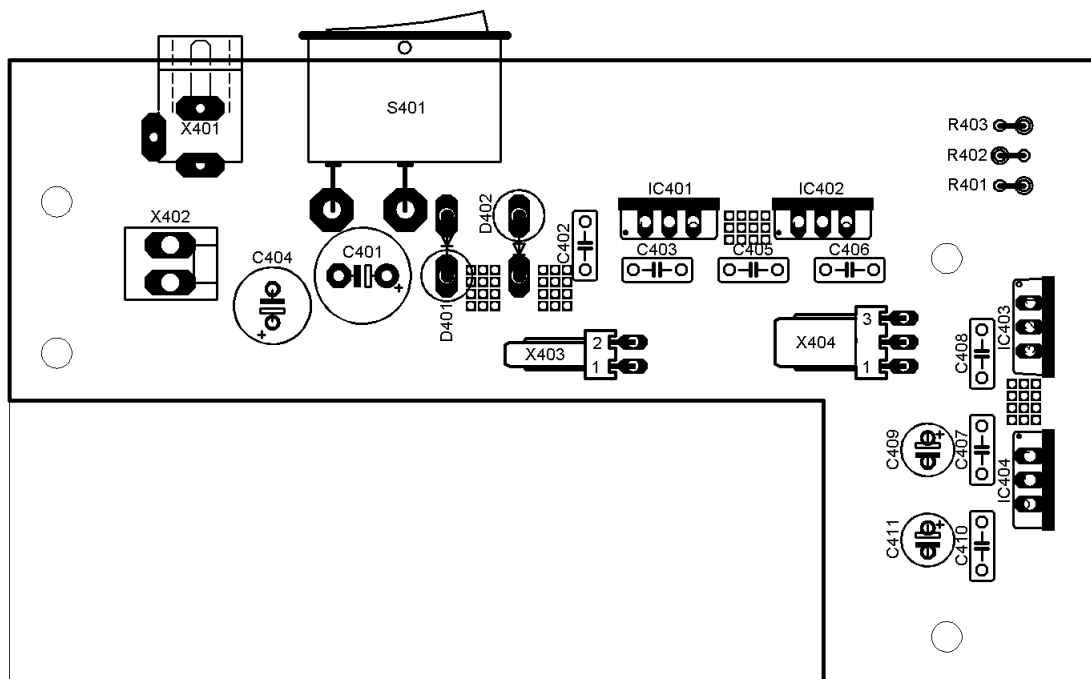


Obrazec horní vrstvy (měřítko 1:1).



Obrazec spodní vrstvy (měřítko 1:1).

## E.3 Osazovací plán

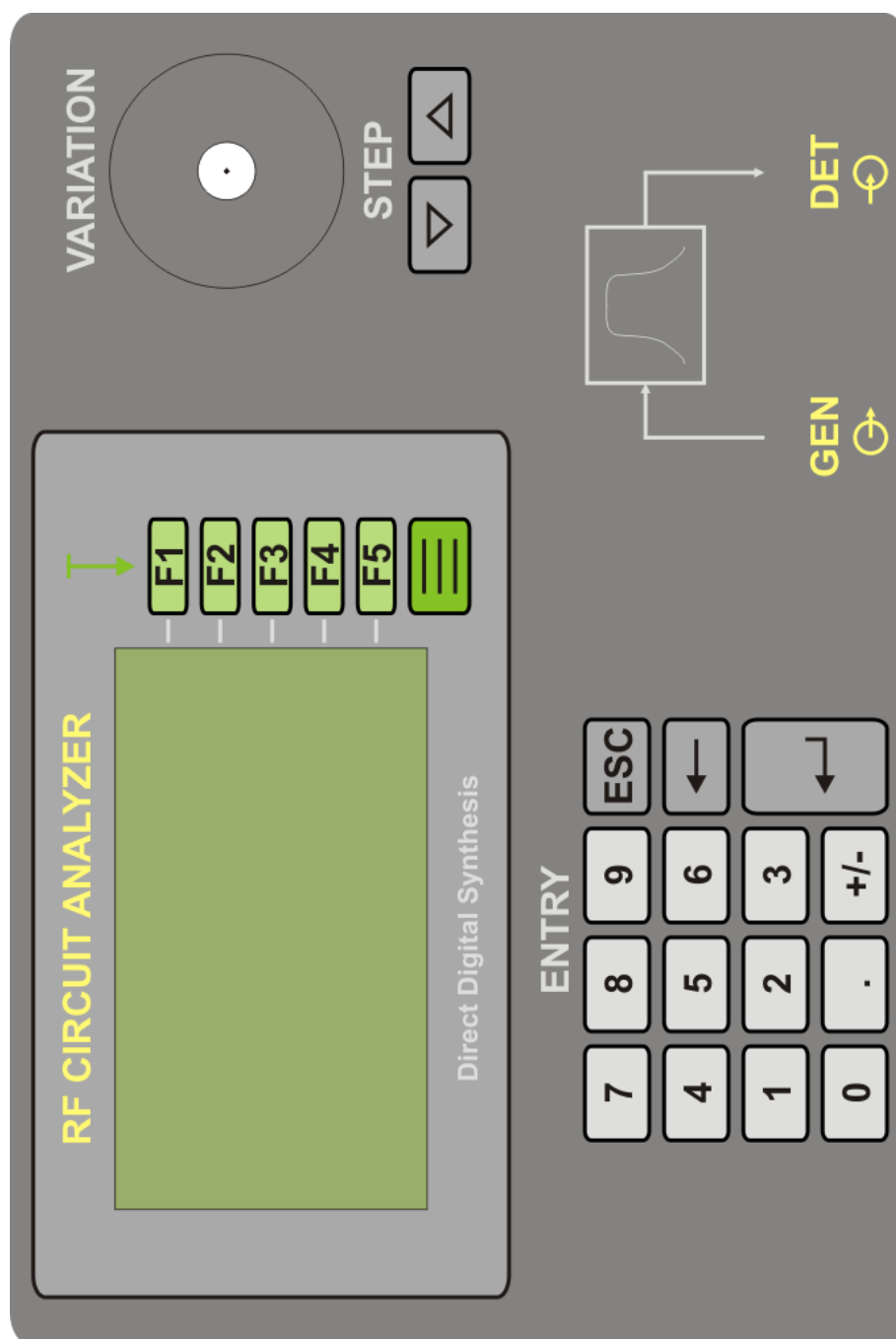


Rozmístění součástek na horní straně desky s plošnými spoji (zvětšeno).

## E.4 Seznam součástek

R402, R403	220 $\Omega$	0204 (Metalizovaný)
R401	240 $\Omega$	0204 (Metalizovaný)
C402, C403, C405, C406	330 nF	RM 5 mm, 2,5 x 7,5 mm (Z5U)
C407, C408, C410	330 nF	RM 5 mm, 2,5 x 7,5 mm (Z5U)
C409, C411	330 $\mu$ F/10 V	RM 2,5 mm, $D = 6$ mm (Radiální)
C404	330 $\mu$ F/16 V	RM 3,5 mm, $D = 8$ mm (Radiální)
C401	470 $\mu$ F/25 V	RM 5 mm, $D = 10,5$ mm (Radiální)
D401, D402	SB540	DO-201AD
IC401	7805	TO-220 (LM7805CT)
IC402	7806	TO-220 (LM7806CT)
IC403	317T	TO-220 (LM317T)
IC404	LF33CV	TO-220
S401	Kolébkový spínač	12,9 x 18,5 mm (GES: WSB 2100)
X401	Napájecí zásuvka	$\phi = 2,1$ mm, 90° (GES: HEB 21BB)
X402	2PIN	RM 3,96 mm (GES: PWL 02S)
X403	2PIN	RM 2,54 mm, 90° (GES: PSS 254/02W)
X404	3PIN	RM 2,54 mm, 90° (GES: PSS 254/03W)
Chladiče (2 kusy)	V7131-BLK	$s = 44$ mm, $h = 13$ mm, $v = 25$ mm

## F VZHLED ČELNÍHO PANELU



Čelní panel (rozměry 171,0 x 115,0 mm).