



VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY

FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION

ÚSTAV MIKROELEKTRONIKY

DEPARTMENT OF MICROELECTRONICS

NÁVRH RAIL-TO-RAIL PROUDOVÉHO KONVEJORU V TECHNOLOGII CMOS

DESIGN OF THE RAIL-TO-RAIL CURRENT CONVEYOR IN CMOS TECHNOLOGY

DIPLOMOVÁ PRÁCE

MASTER'S THESIS

AUTOR PRÁCE

AUTHOR

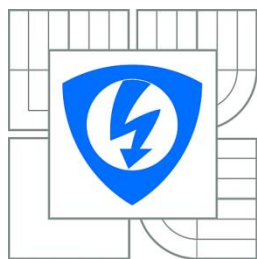
Bc. Martin Hudzik

VEDOUCÍ PRÁCE

SUPERVISOR

Ing. Roman Prokop, Ph.D.

BRNO 2016



VYSOKÉ UČENÍ
TECHNICKÉ V BRNĚ

Fakulta elektrotechniky
a komunikačních technologií

Ústav mikroelektroniky

Diplomová práce

magisterský navazující studijní obor
Mikroelektronika

Student: Bc. Martin Hudzik

ID: 146835

Ročník: 2

Akademický rok: 2015/2016

NÁZEV TÉMATU:

Návrh Rail-to-Rail proudového konvejeoru v technologii CMOS

POKYNY PRO VYPRACOVÁNÍ:

Navrhněte proudový konvejeor se vstupním rozsahem odpovídajícím napájecímu napětí v technologii CMOS. Rozbor, výpočet, simulace, layout. Software Cadence, PSpice.

DOPORUČENÁ LITERATURA:

- [1] SMITH, K.C., SEDRA, A.: The current conveyer. Proceedings of the IEEE, 1968, ISSN 0018-9219
- [2] FERRI, G., GUERINI, N.C.: Low-voltage low-power CMOS current conveyors. Boston.: Kluwer Academic Publishers, 2003. ISBN 1-4020-7486-7

Termín zadání: 8.2.2016

Termín odevzdání: 26.5.2016

Vedoucí práce: Ing. Roman Prokop, Ph.D.

Konzultanti dílpomové práce:

doc. Ing. Lukáš Fucík, Ph.D.

Předseda oborové rady

UPOZORNĚNÍ:

Autor diplomové práce nesmí při vytváření diplomové práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

Abstrakt

Diplomová práca sa zaoberá návrhom rail-to-rail prúdového konvejora druhej generácie v technológii CMOS. Opisuje princípy funkcie jednotlivých generácií prúdových konvektorov a taktiež základný princíp návrhu prúdového konvejora druhej generácie založeného na operačnom zosilňovači. Venuje sa obvodovému riešeniu vstupného rail-to-rail stupňa a koncového stupňa v triede AB. Cieľom tejto práce je navrhnúť, charakterizovať vlastnosti a vytvoriť topológiu prúdového konvejora druhej generácie s rail-to-rail vstupným súhlasným napäťovým rozsahom v technológii ONSem i I3T25.

Kľúčové slová

rail-to-rail, prúdový konvektor, prúdový konvektor druhej generácie, operačný zosilňovač, vstupný rail-to-rail stupeň, koncový stupeň v triede AB, CMOS

Abstract

Master's thesis deals with design of rail-to-rail second generation current conveyor in CMOS technology. Describes principles of function of different generations of current conveyors, as well as the basic principle of design of second generation current conveyor based on operational amplifier. Addresses circuit topology of input rail-to-rail stage and class AB output stage. The objective of this thesis is to design, characterize performance and create layout of second generation current conveyor with input common mode voltage rail-to-rail capability in ONSemI I3T25 technology.

Keywords

rail-to-rail, current conveyor, second generation current conveyor, operational amplifier, input rail-to-rail stage, class AB output stage, CMOS

Bibliografická citácia

HUDZIK, M. *Návrh Rail-to-Rail proudového konveju v technologii CMOS*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2016. 98 s. Vedoucí diplomové práce Ing. Roman Prokop, Ph.D..

Prehlásenie

Prehlasujem, že som svoju diplomovú prácu na tému „*Návrh Rail-to-Rail proudového konvejoru v technológii CMOS*“ vypracoval samostatne pod vedením vedúceho diplomovej práce s použitím odbornej literatúry a ďalších informačných zdrojov, ktoré sú všetky citované v práci a uvedené v zozname literatúry na konci práce.

Ako autor uvedenej diplomovej práce ďalej prehlasujem, že v súvislosti s vytvorením tejto diplomovej práce som neporušil autorské práva tretích osôb, najmä som nezasiahol nedovoleným spôsobom do cudzích autorských práv, osobnostných a/alebo majetkových. Som si plne vedomý následkov porušenia ustanovenia § 11 a nasledujúcich ustanovení zákona č. 121/2000 Sb., vrátane možných trestnoprávných dôsledkov vyplývajúcich z ustanovení § 152 trestného zákona č. 140/1961 Sb.

V Brne dňa 26. mája 2016

.....

podpis autora

Pod'akovanie

Ďakujem vedúcemu diplomovej práce Ing. Romanovi Prokopovi, Ph.D. za účinnú metodickú, pedagogickú a odbornú pomoc a jeho ďalšie cenné rady pri spracovaní mojej diplomovej práce.

V Brne dňa 26. mája 2016

.....

podpis autora

Experimentálna časť tejto diplomovej práce bola realizovaná na výskumnej infraštruktúre
vybudovanej v rámci projektu CZ.1.05/2.1.00/03.0072
Centrum senzorických, informačných a komunikačných systémů (SIX)
operačného programu Výzkum a vývoj pro inovace.

Obsah

Úvod	11
1 Prúdové konvejory	12
1.1 Prúdový konvektor prvej generácie	12
1.2 Prúdový konvektor druhej generácie	13
1.2.1 Reálny prúdový konvektor druhej generácie	16
1.2.2 Nesymetria v prúdovom konvektore druhej generácie	17
1.3 Prúdový konvektor tretej generácie	19
2 Návrh pre nízke napájacie napätie a nízku spotrebu	20
2.1 Teória návrh prúdového konvektora druhej generácie pre nízke napájacie napätie a nízku spotrebu	21
3 Vstupné stupne	24
3.1 Rail-to-rail signály	24
3.2 Vstupné rail-to-rail stupne	25
3.3 Vstupné rail-to-rail stupne s konštantnou transkonduktanciou	29
3.3.1 Komplementárny vstupný stupeň s reguláciou transkonduktancie pomocou prúdových zrkadiel v pomere 1:3	31
3.3.2 Komplementárny vstupný stupeň s reguláciou transkonduktancie pomocou elektronickej Zenerovej diódy	33
4 Koncové stupne	36
4.1 Koncové stupne v triede AB	38
4.2 Feedforward koncové stupne v triede AB	40
5 MOS tranzistor	44
5.1 Technológia ON Semi I3T25	45
5.2 Topológia čipu	46
6 Návrh rail-to-rail prúdového konvektora druhej generácie	48
6.1 Návrh rail-to-rail operačného zosilňovača	49
6.2 Vytvorenie rail-to-rail prúdového konvektora pomocou operačného zosilňovača	55
7 Výsledky simulácií	56
7.1 Simulácie rail-to-rail operačného zosilňovača	56
7.1.1 Simulácia napät'ovej nesymetrie	56
7.1.2 Simulácia regulácie transkonduktancie	58
7.1.3 Frekvenčná simulácia	59
7.1.4 Simulácia vstupného a výstupného rozsahu	60

7.1.5	Dosiahnuté parametre.....	61
7.2	Simulácie rail-to-rail prúdového konvejora druhej generácie	62
7.2.1	Simulácia nesymetrie	62
7.2.2	Frekvenčná simulácia.....	64
7.2.3	Jednosmerná simulácia.....	66
7.2.4	Simulácia parazitných impedancií	68
7.2.5	Dosiahnuté parametre.....	70
	Záver	72
	Použitá literatúra	74
	Zoznam obrázkov	76
	Zoznam tabuliek	79
	Zoznam skratiek a symbolov	80
	Zoznam príloh	82

Úvod

Spracovaniu signálu v súčasnosti dominuje hlavne číslicová technika. Výhodou digitálneho signálu je, že je reprezentovaný diskretnými hodnotami, čo vedie k tomu, že číslicový signál je odolnejší voči rušeniu, šumu a rôznym odchýlkam výrobného procesu. Všetky signály vyskytujúce sa v prírode však majú analógový (spojitý) charakter, preto sa pri spracovaní signálov nedá zaobísť bez analógových častí [1]. Analógové obvody sú stále potrebné napr. v oblasti filtrovania signálu alebo v oblasti prevodu signálu. V poslednej dobe sa značne rozšíril trend dizajnu analógových blokov pre nízke napájacie napätie (LV) a nízku spotrebu (LP), ktoré sú vo veľkej miere používané v prenosných zariadeniach [5].

V oblasti LV LP je tradičný napäťový prístup postupne nahrádzaný obvodymi pracujúcimi v tzv. prúdovom móde, ktoré sú schopné prekonať obmedzenie konštantnosti šírky pásma jednotkového zisku a kompromis medzi šírkou pásma a rýchlosťou, tak aby bola zlepšená výkonnosť obvodu v rámci jeho nízkonapäťových charakteristík. Prúdový mód je charakterizovaný tým, že signál nesúci informáciu je spracovávaný v prúdovej doméne. Obvody pracujúce v prúdovom režime nepotrebujú veľký napäťový zisk (nie sú potrebné výkonné zosilňovače), presné pasívne súčiastky (kompatibilné s digitálnymi procesmi) a vyznačujú sa vysokou výkonnosťou v oblasti rýchlosti, šírky pásma a presnosti [5]. So znižovaním napájacieho napätia klesá pomer signál-šum a taktiež aj dynamický rozsah, ktorý je obvod schopný spracovať. Pri použití prúdu ako nosnej veličiny sa tieto neželané účinky prejavujú menej [1]. Dôležité je tiež, že všetky analógové funkcie realizované v napäťovom móde sa dajú realizovať aj v prúdovom móde [5].

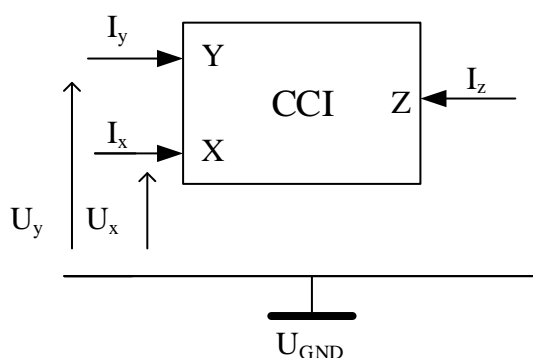
Prúdový konvektor (CC) resp. prúdový konvektor druhej generácie (CCII) je považovaný za základný stavebný blok prúdového módu, pretože všetky aktívne prvky, používané v prúdovom móde, môžu byť zostavené pomocou spojenia jedného alebo dvoch prúdových konvektorov druhej generácie [5]. Diplomová práca je venovaná návrhu prúdového konvektora druhej generácie s rail-to-rail vstupným súhlasným napäťovým rozsahom, ktorého topológia je založená na rail-to-rail operačnom zosilňovači. V práci je taktiež uskutočnený rozbor prúdových konvektorov ako aj teoretický rozbor vstupných rail-to-rail stupňov a koncových stupňov v triede AB.

1 Prúdové konvejory

Prúdové konvejory sú obvodové prvky pracujúce v zmiešanom móde, čo znamená, že veličiny, s ktorými pracujú z vonkajšieho pohľadu, a ktoré sú používané k popisu ich vlastností, sú tak napätia ako aj prúdy.[1]. Prvá generácia prúdového konvejora (CCI) bola predstavená už v roku 1968[2]. O dva roky neskôr bola rovnakými autormi uvedená aj druhá generácia prúdového konvejora [3]. Tretia generácia (CCII) bola definovaná až v roku 1995[4]. Postupne vzniklo u každej generácie prúdových konvektorov značné množstvo vylepšených obvodov ako napr. invertujúce prúdové konvejory, konvejory s diferenčnými vstupmi alebo konvejory s riaditeľným prúdovým prenosom[1]. V dôsledku zvyšujúceho sa používania prúdového módu ako spôsobu dizajnu obvodov s nízkym napájacím napätím a nízkou spotrebou sa tieto bloky dostávajú do popredia záujmu dizajnérov[5].

1.1 Prúdový konvektor prvej generácie

Pôvodný obvod predstavený Sedrou a Smithom [2] je z dnešného pohľadu označovaný ako prúdový konvektor prvej generácie. Prúdový konvektor prvej generácie je aktívny obvodový prvok s tromi terminálmi, ktorého schematická značka je znázornená na Obr. 1.1.



Obr. 1.1: Schematická značka CCI [5].

Prúdový konvektor prvej generácie pracuje nasledovne: napätie priložené na vstup Y sa bez zmeny preniesie na vstup X, zatiaľ čo pre prúdy tečúce vstupnými uzlami X a Y platí presný opak [5], [6]. Prúd tečúci vstupom Y je rovnaký ako ten, ktorý tečie vstupom X a tento prúd sa preniesie na výstupný uzol Z. Koncept prenosu prúdu medzi dvoma portami s extrémne rozdielnymi veľkosťami impedancie sa nazýva konvejdoring [2]. Impedančné úrovne terminálov CCI sú znázornené v Tab. 1.1. Funkcia CCI je popísaná nasledovnou ideálnou hybridnou maticou [5]:

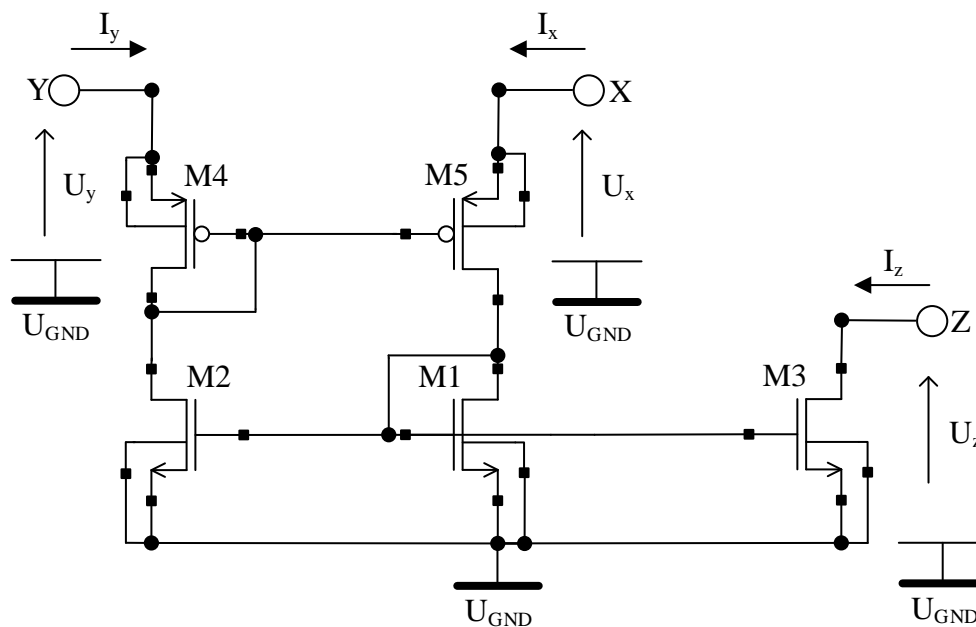
$$\begin{bmatrix} I_y \\ U_x \\ I_z \end{bmatrix} = \begin{bmatrix} 0 & 1 & 0 \\ 1 & 0 & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} U_y \\ I_x \\ U_z \end{bmatrix}. \quad (1)$$

Prúd uzlom Z môže tečť v smere prúdu I_x ale i opačne, čo je v matici znázornené pomocou ± 1 . Ak prúdy I_x a I_z majú rovnaký smer tak sa jedná o kladný CCI (CCI+), ak majú opačný smer tak sa jedná o záporný CCI (CCI-).

Tab. 1.1: Impedančné úrovně terminálov CCI [5].

Terminál CCI	Impedančná úroveň
X	nízka (ideálne 0)
Y	nízka (ideálne 0)
Z	vysoká (ideálne ∞)

Na Obr. 1.2 je znázornená obvodová implementácia CCI v CMOS technológii [5], [6] (pôvodne boli použité bipolárne tranzistory a v emitoroch NPN tranzistorov sa nachádzali odpory [2]). Tranzistory M5 a M4 plnia funkciu sledovania napätia medzi terminálmi Y a X, zatiaľ čo prúdové zrkadlo M1-M2, zabezpečuje aby prúd I_y bol zhodný s prúdom tečúcim portom X. Pomocou tranzistora M3 je prúd I_x konvektorovaný na vysokoimpedančný prúdový výstup Z [5]. Problém daného zapojenia CCI je, že dokáže pracovať s prúdmi len jednej polarita. Doplnením komplementárneho päťtranzistorového zapojenia nad pôvodné zapojenie dostávame obvod schopný pracovať s oboma smermi prúdov (zapojenie v triede AB) [6].



Obr. 1.2: CCI v triede A [5],[6].

1.2 Prúdový konvektor druhej generácie

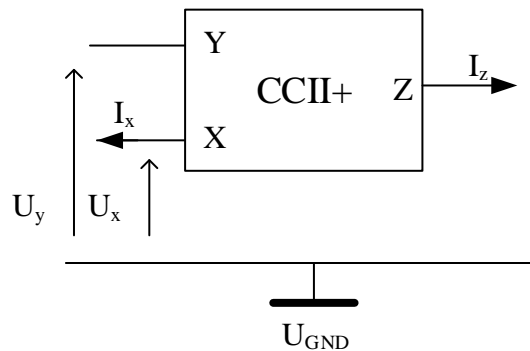
Predstavenie prúdového konvektora druhej generácie (v roku 1970 [3]) viedlo k rozšíreniu používania prúdových konvektorov. V podstate je medzi CCI a CCII len malý rozdiel, ale v praktických aplikáciách sa CCII ukázal ako univerzálnejší stavebný blok analógových obvodov [5]. Prúdový konvektor druhej generácie dokáže realizovať všetky štyri druhy riadených zdrojov [3] a môže byť taktiež použitý k realizácii množstva lineárnych a nelineárnych funkčných obvodov s minimom externých pasívnych súčiastok, a pritom s jednoduchším obvodovým riešením ako je tomu u rovnakých obvodov s využitím tradičných operačných zosilňovačov (OpAmp)[6]. Prúdový konvektor druhej generácie je topologicky veľmi podobný jeho predchodcovi a je definovaný ideálnou hybridnou maticou [5]:

$$\begin{bmatrix} I_y \\ U_x \\ I_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} U_y \\ I_x \\ U_z \end{bmatrix}. \quad (2)$$

Inováciou CCII (v porovnaní s CCI) je absencia prúdu I_y , vďaka vysokej impedančnej úrovni terminálu Y. Rovnako ako u CCI dochádza aj u CCII ku konvejirovanému prúdu medzi uzlami X a Z. Reálne implementácie CCII vedú podobne k dvom možnostiam orientácie prúdov I_x a I_z : záporný CCII (CCII-, opačná orientácia) a kladný CCII (CCII+, rovnaká orientácia). Schematická značka CCII+ je ukázaná na Obr. 1.3. Tab. 1.2 predstavuje impedančné úrovne jednotlivých portov CCII [5].

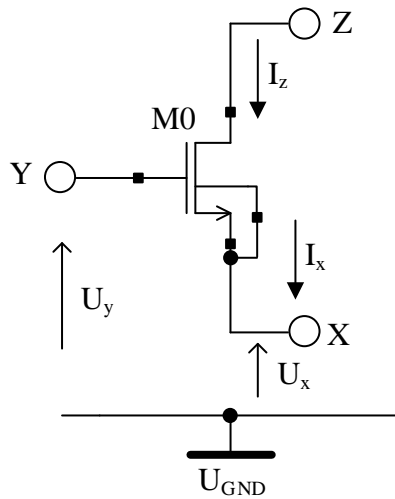
Tab. 1.2: Impedančné úrovne terminálov CCII [5].

Terminál CCII	Impedančná úroveň
X	nízka (ideálne 0)
Y	vysoká (ideálne ∞)
Z	vysoká (ideálne ∞)



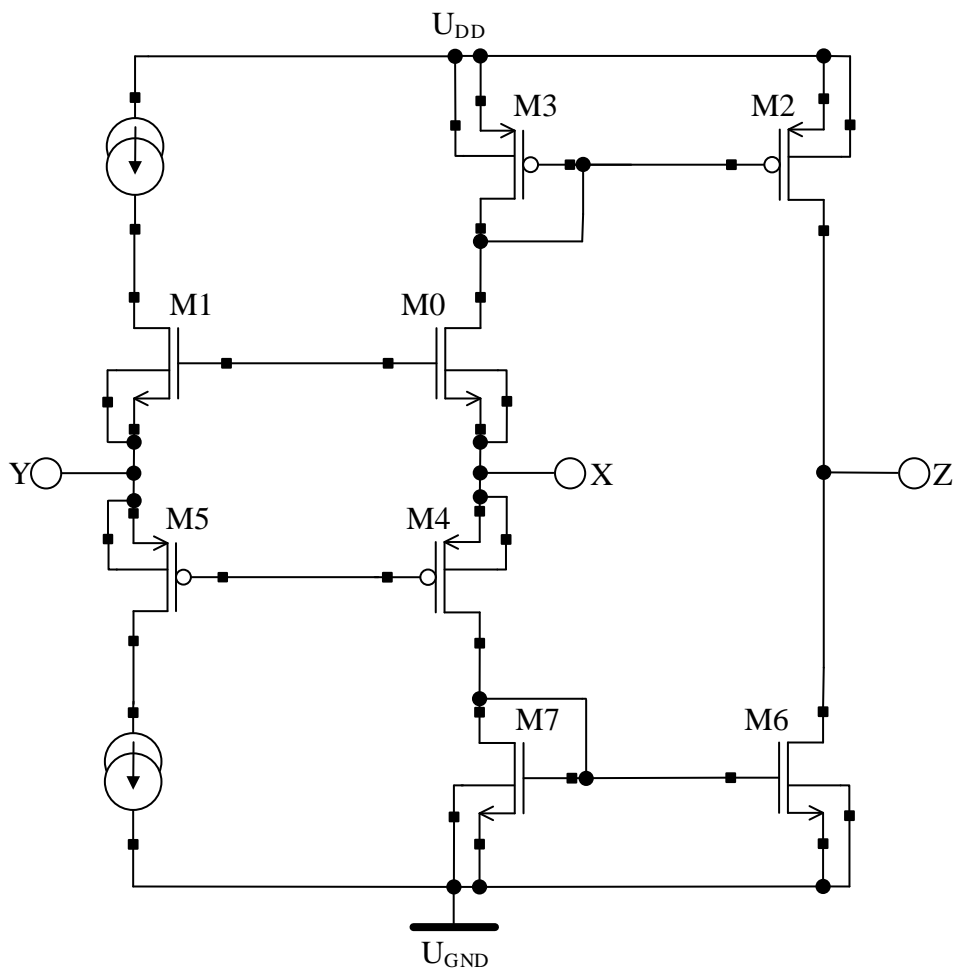
Obr. 1.3: Schematická značka CCII+ [5].

Prúdový konvektor druhej generácie bol predstavený ako prirodzený stavebný blok v oblasti návrhu analógových obvodov. Inak povedané má rovnaké vlastnosti ako tranzistor na nižšej dizajnovej úrovni. Na Obr. 1.4 je znázornené, že ideálny NMOS tranzistor môže byť chápaný ako CCII. Gate NMOS tranzistora je poňatý ako terminál Y a netečie do neho žiadny prúd. Medzi gate a source (port X), nie je žiadny pokles napätia (inak odpovedajúci približne jednému prahovému napätiu), takže napätie na terminále X sleduje napätie na uzle Y. Terminál Z je definovaný ako drain NMOS tranzistora s vysokou výstupnou impedanciou a tečie ním rovnaký prúd ako cez jeho source. Ideálny NMOS tranzistor sa správa ako CCII-. Napät'ový pokles medzi gate a source reálneho NMOS tranzistora sa dá obísť použitím jednoduchého prúdového zrkadla [5].



Obr. 1.4: Ekvivalencia NMOS tranzistora a CCII [5].

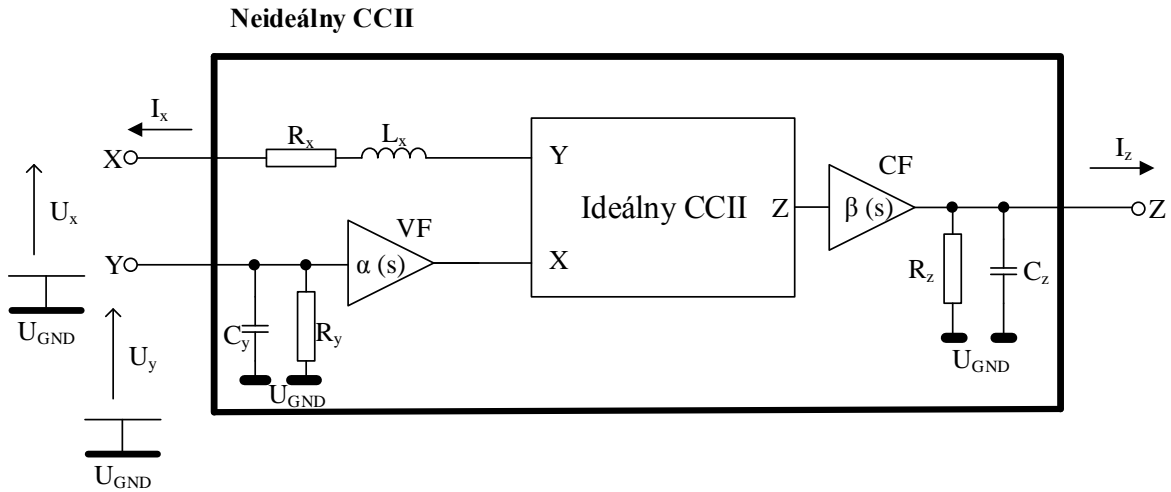
Na Obr. 1.5 je znázornená CCII+ topológia založená na jednoduchých prúdových zrkadlách [5].



Obr. 1.5: CCII+ topológia v triede AB založená na jednoduchých prúdových zrkadlách [5].

1.2.1 Reálny prúdový konvektor druhej generácie

Obvodové riešenia implementujúce CCII vedú nevyhnutne k tvorbe blokov, ktorých charakteristiky sa blížia ideálnym no nie sú ideálne [5]. Obr. 1.6 ilustruje nelineárny model CCII charakterizovaný parazitnými vnútornými impedanciami a frekvenčne závislým napäťovým (VF) a prúdovým (CF) sledovačom [7].



Obr. 1.6: Neideálny model CCII [7].

Reálny model CCII je charakterizovaný hybridnou maticou [7]:

$$\begin{bmatrix} I_y \\ U_x \\ I_z \end{bmatrix} = \begin{bmatrix} 1/Z_y & 0 & 0 \\ \alpha(s) & Z_x & 0 \\ 0 & \beta(s) & 1/Z_z \end{bmatrix} \begin{bmatrix} U_y \\ I_x \\ U_z \end{bmatrix}. \quad (3)$$

Parazitná impedancia Z_x na termináli X je tvorená sériovou kombináciou R_x a L_x a vyznačuje sa rezistívnym chovaním na nízkych frekvenciách a induktívnym chovaním na vyšších frekvenciách. Hodnota L_x je definovaná ako [7]:

$$L_x = \frac{R_x}{2\pi \cdot f_{x,+3dB}}, \quad (4)$$

kde $f_{x,+3dB}$ je medzná frekvencia impedancie Z_x . Na porte Y je parazitná impedancia Z_y modelovaná ako paralelné spojenie R_y a C_y . Hodnota impedancie na nízkych frekvenciách odpovedá hodnote rezistoru R_y . Hodnota parazitnej kapacity C_y sa dá vypočítať pomocou frekvencie trojdecibelového poklesu $f_{y,-3dB}$ podľa [7]:

$$C_y = \frac{1}{2\pi \cdot f_{y,-3dB} \cdot R_y}. \quad (5)$$

Podobne ako na termináli Y tak aj na výstupnom uzle Z je parazitná impedancia Z_z modelovaná paralelnou kombináciou R_z a C_z . Hodnota rezistoru R_z je rovná veľkosti impedancie na nízkych frekvenciách. Veľkosť C_z sa dá určiť pomocou obdobného vzťahu ako pre C_y [7]:

$$C_z = \frac{1}{2\pi \cdot f_{z,-3dB} \cdot R_z}, \quad (6)$$

kde $f_{z,-3dB}$ je medzná frekvencia impedancie Z_z . Hodnoty napät'ového $\alpha(s)$ a prúdového $\beta(s)$ prenosu sú charakterizované vzťahmi [7]:

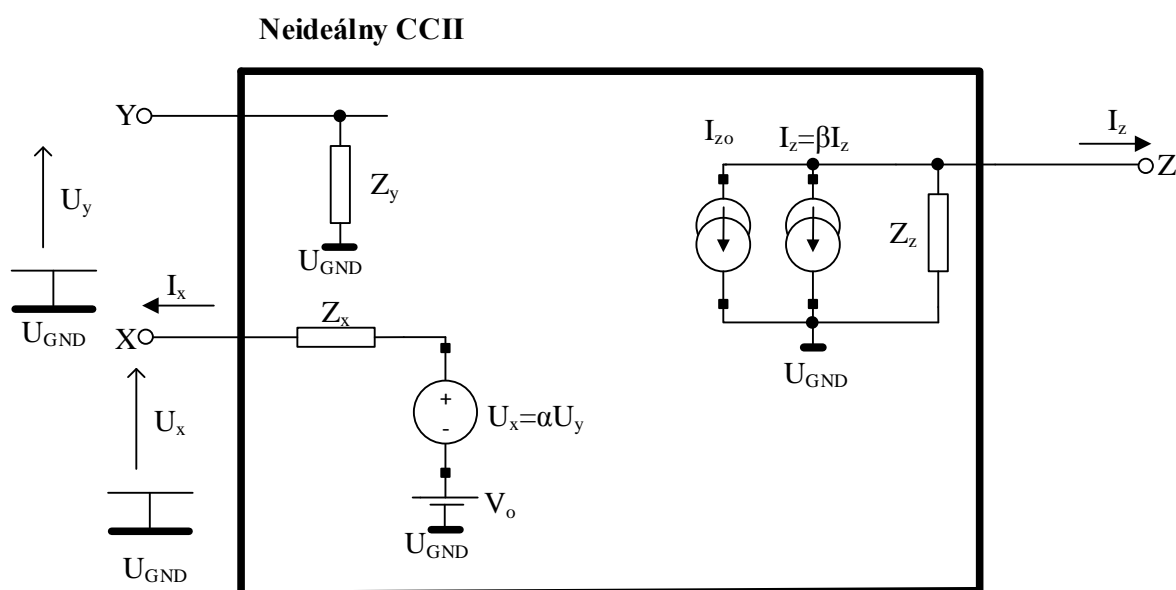
$$\alpha(s) = \frac{\alpha_0}{1 + s/\omega_\alpha}, \quad (7)$$

$$\beta(s) = \frac{\beta_0}{1 + s/\omega_\beta}, \quad (8)$$

kde α_0 a β_0 sú veľkosti napät'ového resp. prúdového prenosu pri nízkych frekvenciách s korešpondujúcimi pólmami reprezentovanými ω_α a ω_β . Pre hodnotu napät'ového prenosu platí: $\alpha_0 = 1 - \varepsilon_U$, pričom ε_U je chyba sledovania napätia ($|\varepsilon_U| \ll 1$). Obdobne pre veľkosť prúdového prenosu platí: $\beta_0 = 1 - \varepsilon_I$, kde ε_I je chyba sledovania prúdu ($|\varepsilon_I| \ll 1$) [7].

1.2.2 Nesymetria v prúdovom konvejore druhej generácie

Na prúdový konvektor druhej generácie sa dá nazerať ako na spojenie napät'ového a prúdového sledovača. Funkciou napät'ového sledovača je zabezpečiť nízku impedanciu na porte X. V dôsledku nevyhnutného neideálneho chovania reálnych obvodových riešení vznikne napät'ová nesymetria medzi napätiami na termináloch X a Y. Reálny model CCII zahrňujúci napät'ovú nesymetriu je znázornený na Obr. 1.7. Vyhodnotenie napät'ovej nesymetrie je značne dôležité pri znížených napájacích napätíach, pretože signály dosahujú menšiu amplitúdu a každé narušenie má väčší vplyv [5].

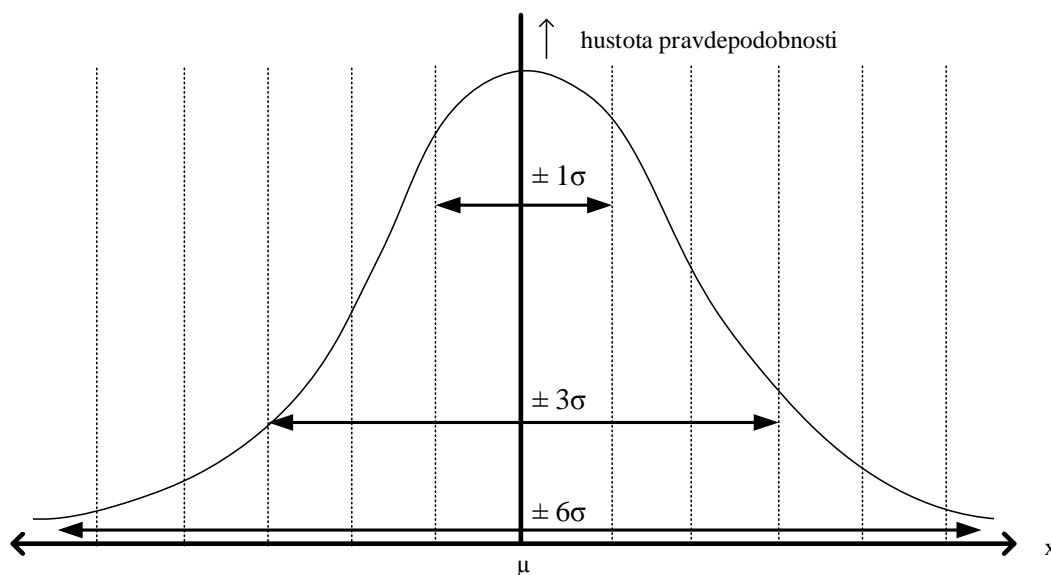


Obr. 1.7: Neideálny model CCII zahrňujúci napät'ovú nesymetriu [5].

Napät'ová nesymetria U_o spôsobuje prúdovú nesymetriu I_{zo} , pretože aby sa získal výstupný prúd I_z , tak je prúd I_x zrkadlený do vysokoimpedančného uzlu Z. Výstupný prúd v dôsledku napät'ovej nesymetrie U_o je závislý na zaťažovacej impedancii (Z_L) pripojenej k uzlu X [5]:

$$I_x = \frac{\alpha U_y + U_o}{Z_x + Z_L} = \frac{U_o}{Z_x + Z_L}, \text{ ak } U_y = 0. \quad (9)$$

Napät'ová nesymetria medzi uzlami X a Y môže spôsobiť značnú chybu v charakteristikách CCII. Pre zníženie nesymetrie je potrebné dbať na návrh vstupného diferenčného páru rovnako ako aj na návrh koncového (výstupného) stupňa. Pre kompletnú analýzu nesymetrie CCII je potrebné brať do úvahy zmeny napät'ovej nesymetrie na uzle X a taktiež pokojového prúdu (I_Q) výstupného stupňa [5]. Nesymetria môže byť spôsobená náhodnými javmi ako aj systematickými chybami v dizajne. Ak je vyhodnotený značný množstvo rovnakých tranzistorov súbor nazbieraných dát vykazuje vlastnosti normálneho rozdelenia, ktorého príklad je znázornený na Obr. 1.8. Normálne rozdelenie je dané strednou hodnotou μ (reprezentuje systematické chyby) a rozptylom σ^2 ($\sqrt{\sigma^2}$ je smerodajná odchýlka a vyjadruje náhodne javy) [8].



Obr. 1.8: Normálne rozdelenie [20].

Pomocou násobku smerodajnej odchýlky sa dá určiť interval, do ktorého prípadne určitá časť celkového súboru vyrobených prvkov. Pre interval $\pm 3\sigma$ prípadne do zvoleného intervalu približne 99,73 % prvkov. Pravdepodobnosť výskytu hodnoty v rozsahu násobku smerodajnej odchýlky pre normálne rozdelenie je znázornená v Tab. 1.3 [20].

Tab. 1.3: Pravdepodobnosť výskytu hodnoty v rozsahu násobku smerodajnej odchýlky pre normálne rozdelenie [20], [21].

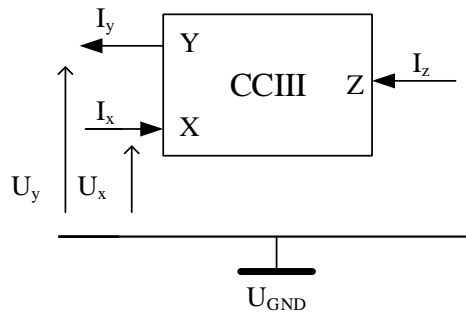
Rozsah	Pravdepodobnosť výskytu v rozsahu [%]	Pravdepodobnosť výskytu mimo rozsah
$\pm 1\sigma$	68,2689492	1 z 3
$\pm 2\sigma$	95,4499736	1 z 22
$\pm 3\sigma$	99,7300203	1 z 370
$\pm 4\sigma$	99,9936657	1 z 15 787
$\pm 5\sigma$	99,9999426	1 z 1 744 278
$\pm 6\sigma$	99,9999998	1 z 506 797 346

1.3 Prúdový konvektor tretej generácie

Prúdový konvektor tretej generácie bol predstavený Fabrem v roku 1995 [4]. Charakteristiky CCI a CCII sa bežne vyjadrujú pomocou hybridnej matice. Z obecnjšieho pohľadu je možné považovať tieto dva aktívne bloky ako konkrétne prípady všeobecnejšej štruktúry definovanej hybridnou maticou [4], [5]:

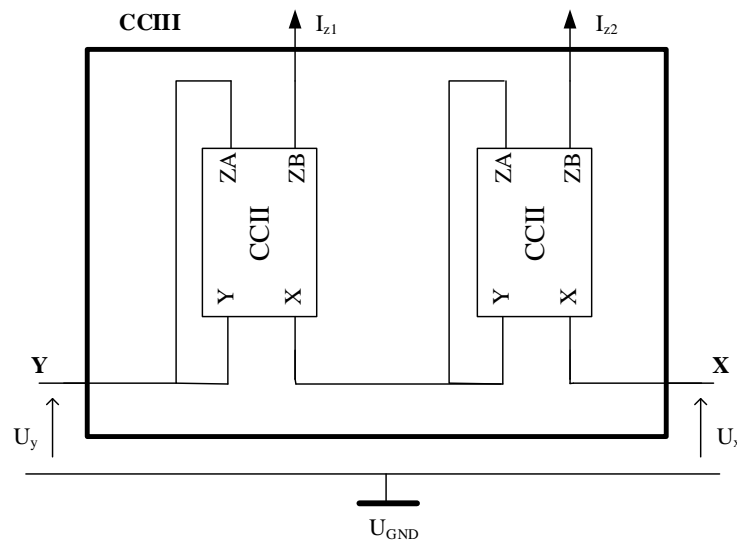
$$\begin{bmatrix} I_y \\ U_x \\ I_z \end{bmatrix} = \begin{bmatrix} 0 & a & 0 \\ 1 & 0 & 0 \\ 0 & b & 0 \end{bmatrix} \begin{bmatrix} U_y \\ I_x \\ U_z \end{bmatrix}. \quad (10)$$

Parameter b je charakteristika prevodu prúdu z terminálu X na uzol Z. Ak je kladný tak sa jedná o CCI+ alebo CCII+, ak je záporný tak ide o CCI- resp. CCII-. Parameter a sa vzťahuje k povahe konvejora. V prípade, že $a = 1$ tak sa aktívny prvok správa ako CCI. Ak $a = 0$, tak sa jedná o CCII. Tretí prípad (pre $a = -1$) definuje nový prvok CCIII [4]. Prúdové konvejory tretej generácie sa používajú v aplikáciách na snímanie prúdu (napr. plávajúcou vetvou obvodu). Prúdová sonda by mala snímať prúd na veľmi malej sériovej impedancii a taktiež mať vysokoimpedančný prúdový výstup, čo je presne funkcia CIII [4], [5]. Schematická značka CCIII je znázornená na Obr. 1.9.



Obr. 1.9: Schematická značka CCIII [5].

Na Obr. 1.10 je ukázaná implementácia CCIII pomocou dvoch dvojitých výstupových (výstupy ZA a ZB sú identické) CCII+. Výstupy CCIII majú vzájomný 180° fázový posun, takže dané zapojenie súčasne plní funkciu CCIII+ a CCIII- [4].



Obr. 1.10: Implementácia CCIII pomocou CCII [4], [5], [6].

2 Návrh pre nízke napájacie napätie a nízku spotrebu

Vývoj integrovaných obvodov sa v poslednom období sústreďuje s čoraz väčším úsilím na zníženie napájacieho napätia a celkovej spotreby analógových, digitálnych alebo zmiešaných obvodov a systémov. Táto snaha má niekoľko dôvodov. V prvom rade sa jedná o potrebu zmenšenia spotreby moderných digitálnych obvodov s vysokou hustotou integrácie. So zmenšovaním vzdialenosti medzi jednotlivými komponentami obvodu začína hrať značnú rolu rozvod vzniknutého tepla a taktiež so zmenšovaním geometrie klesajú aj prierné napätia týchto komponentov. Ďalšou príčinou je obrovský nárast trhu s prenosnými zariadeniami napájanými z batérie, ktorý zvýšil potrebu po LP topológiách schopných správnej funkcie pri nižších napájacích napätiach, aby bola zaručená predĺžená životnosť batérie. V tomto zmysle je LV LP dizajn nevyhnutný napr. pre implantované zdravotnícke zariadenia. Tretím dôvodom je prenikanie LP riešení do odvetví ako filtre, spracovanie audio signálu alebo elektromagnetická kompatibilita. V neposlednom rade je vo svete veľký vedecký záujem v skúmaní technologických a fyzikálnych limitov integrovaných obvodov, berúci do úvahy neustále znižovanie minimálnych rozmerov prvkov, ktoré zvyšuje rýchlosť a hustotu digitálnych architektúr a elektrické pole spojené s konštantným napájacím napätím [5].

Digitálne obvody vždy charakterizujú hodnotu referenčného napájacieho napätia. V digitálnych bunkách sa dá znížiť spotreba pomocou zníženia hodnoty napájacieho napätia (dynamická spotreba je úmerná druhej mocnine napájacieho napätia). Spracovanie analógových signálov má veľký význam vďaka analógovej podstate všetkých signálov vznikajúcich v prírode. Techniky analógového LV dizajnu sa značne líšia od tradičného prístupu. Základné analógové bloky musia, byť prehodnotené a prepracované v prostredí nízkeho napájacieho napätia. Požiadavky LV dizajnu sa dajú zosumarizovať v nasledujúcich bodoch. Nízkonapät'ové obvody by mali byť kompatibilné s hodnotami napätia u bežne používaných batérii. Ďalej by mali implementovať požadovanú analógovú funkciu s dostatočujúcou kvalitou. V tomto zmysle sú tradičné zapojenia dostupné pre LV zvyčajne nedostačujúce, podobne ako modely používaných tranzistorov, ktoré sa musia prepracovať zo zvýšením dôrazom na hranicu silnej a slabej inverzie. Vo všetkých základných blokoch, ako napr. OpAmp, nové obmedzenia zvyšujú potrebu využitia plného vstupného a výstupného rozsahu napätia, aby bola zaručená plná rail-to-rail funkcia. Na vstupe sa v prevažnej miere využíva komplementárne zapojenie dvoch diferenčných párov, ktoré musí vykazovať nezávislosť transkonduktancie na vstupnom súhlasnom (CM) napätí, aby obvod mal rovnaké vlastnosti v každom pracovnom bode. Na výstupe sa používajú zapojenia v AB triede s nízkym pokojovým prúdom schopné dodávať požadovaný prúd cez celý rozsah napájacieho napätia. Tieto požiadavky v podstate charakterizujú LV návrh ako efektívne využívanie rozsahu napájacieho napätia [5].

Hranica medzi obvodom v LV kategórii a tradičným obvodom sa dá určiť pomocou množstva nad sebou nachádzajúcich sa gate-source a drain-source (saturačných) napätí. Hranica nie je presne definovaná, ale termín LV sa typicky používa pre obvody schopné správnej funkcie pri minimálnom napájacom napätí:

$$U_{DD,min} = 2 \cdot |U_{GS}| + 2 \cdot |U_{DS,sat}| \quad (11)$$

Obvody pracujúce s veľmi nízkym napájacím napätím (VLV) sú schopné pracovať pri napájacom napätí len:

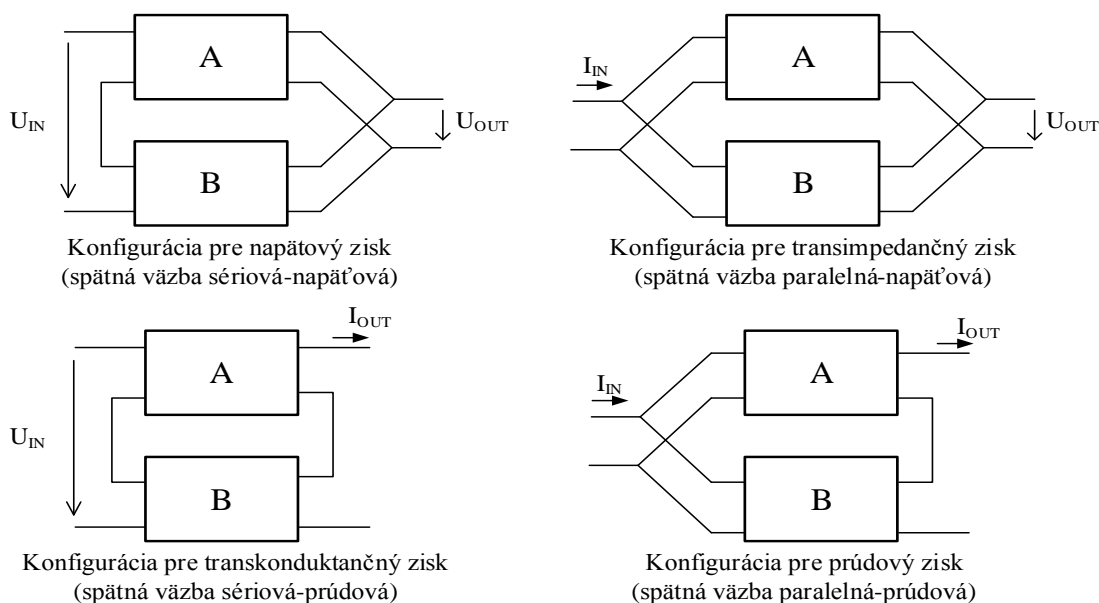
$$U_{DD,min} = |U_{GS}| + |U_{DS,sat}| \quad (12)$$

V analógových obvodoch zníženie napájacieho napätia nemusí vždy korešpondovať so znížením spotreby energie [5], [11].

Pre LP dizajn sa používajú, namiesto tradičnejších teleskopických, zložené techniky usporiadania tranzistorov v obvode. Pre zníženie spotreby je potrebné navrhovať obvody najjednoduchšie ako je to možné. Jednoduché zníženie pracovných prúdov (zníženie spotreby obvodu) sa nepoužíva, pretože znižuje výkonnosť obvodu (šírka pásma, dynamické vlastnosti). Limity obmedzenia spotreby sú spojené hlavne s parazitnými kapacitami. LP dizajn sa dá klasifikovať ako efektívne využívanie dodávaného prúdu pomocou využitia výstupných stupňov v AB triede a efektívnej frekvenčnej stabilizácie. Kombinácia obmedzení pre LP a LV dáva základne požiadavky pre návrh analógových obvodov schopných funkcie v prostredí nízkeho napájacieho napätia. Pri používaní pracovných prúdov v rozmedzí μA , takéto obvody všeobecne vykazujú zníženú spotrebu (prakticky $< 1 \text{ mW}$). Neustále znižovanie prahových napätí tranzistorov v CMOS technológii jednoznačne vedie LV návrh k CMOS topológiám, ktoré sú sami o sebe typicky charakterizované veľmi nízkou pokojovou spotrebou [5].

2.1 Teória návrh prúdového konvejora druhej generácie pre nízke napájacie napätie a nízku spotrebu

Praktické obvodové implementácie CCII sa musia vysporiadať z neideálnymi vlastnosťami základných zosilňovacích prvkov, podobne ako s ich vstupnými a výstupnými impedanciami. Je známe, že charakteristiky daného zosilňovača sa dajú vylepšiť použitím spätnej väzby. V elektrických obvodoch je možné prepojiť zosilňovač a spätnoväzobný článok štyrmi rôznymi spôsobmi. Jednotlivé konfigurácie sú zobrazené na Obr. 2.1.



Obr. 2.1: Možné spôsoby prepojenia zosilňovacieho prvku (A) a spätnoväzobnej siete (B) [5], [8], [9].

Ak sa berú do úvahy štyri základne aktívne zosilňovacie elementy, teda :

- Zdroj napätia riadený napätím (VCVS, zosilňovač napätia)
- Zdroj prúdu riadený prúdom (CCCS, zosilňovač prúdu)
- Zdroj prúdu riadený napätím (VCCS, transkonduktančný zosilňovač)
- Zdroj napätia riadený prúdom (CCVS, transimpedančný zosilňovač)

a pre každý element štyri možné zapojenia spätnoväzobnej siete, tak je možné získať šesťnásť rôznych kombinácií. Žiadúcou vlastnosťou spätnej väzby je, že dokáže dať obvodu vo výsledku charakteristiky, ktoré sú nezávislé od použitého zosilňovača. Dobrá spätnoväzobná topológia prakticky musí zabezpečiť čo najlepší výkon obvodu bez závislosti na charakteristikách použitého zosilňovacieho prvku. Z tohto pohľadu sa zo šesťnástich kombinácií medzi aktívnym blokom a použitou spätnou väzbou ukazujú štyri ako preferované. Tab. 2.1 ukazuje preferované kombinácie, ich vplyv na impedancie (vstupnú a výstupnú) a šírku pásma vzniknutého zapojenia. Pri týchto kombináciách spätnoväzobná sieť vylepšuje impedančné úrovne celkového obvodu, ale šírka pásma jednotkového zisku (GBW) je konštantná [5].

Tab. 2.1: Preferované kombinácie aktívneho prvku (A) a spätnoväzobnej siete (B) a ich vplyv na parametre obvodu [5], [8], [9].

Konfigurácia pre napät'ový zisk (sériová-napät'ová) $A_v = U_{OUT}/U_{IN} [-]$					
aktívny prvok	impedancia		šírka pásma	impedancia so SV	
	vstupná	výstupná		vstupná	výstupná
VCVS	vysoká	nízka	GBW konštanta	$*(1+AB)$	$/(1+AB)$
Konfigurácia pre prúdový zisk (paralelná-prúdová) $A_i = I_{OUT}/I_{IN} [-]$					
aktívny prvok	impedancia		šírka pásma	impedancia so SV	
	vstupná	výstupná		vstupná	výstupná
CCCS	nízka	vysoká	GBW konštanta	$/(1+AB)$	$*(1+AB)$
Konfigurácia pre transimpedančný zisk (paralelná-napät'ová) $A_R = V_{OUT}/I_{IN} [\Omega]$					
aktívny prvok	impedancia		šírka pásma	impedancia so SV	
	vstupná	výstupná		vstupná	výstupná
CCVS	nízka	nízka	GBW konštanta	$/(1+AB)$	$/(1+AB)$
Konfigurácia pre transkonduktančný zisk (sériová-prúdová) $A_G = I_{OUT}/V_{IN} [S]$					
aktívny prvok	impedancia		šírka pásma	impedancia so SV	
	vstupná	výstupná		vstupná	výstupná
VCCS	vysoká	vysoká	GBW konštanta	$*(1+AB)$	$*(1+AB)$

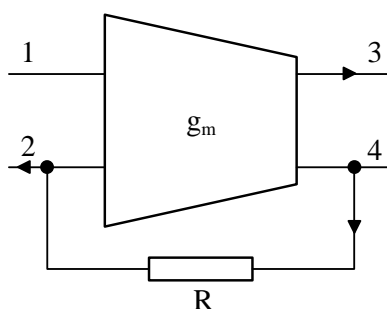
Pri hľadaní lepších aktívnych blokov môže LV LP prístup hrať dôležitú úlohu. V dôsledku obmedzeného rozkmitu napätia (nízkym napájacím napätím) nie je vždy možné spojiť dvojzuzlové siete do série, takže snímanie prúdu a porovnávanie napätí nie sú najvhodnejšou voľbou pre spätnoväzobnú topológiu. Pre LV LP aplikácie sa zdá najvhodnejšia transimpedančná spätná väzba, ktorá využíva snímanie napätia a porovnávanie prúdu. Zo šesťnástich možných kombinácií medzi aktívnym prvkom a spätnoväzobnou sieťou vyplýva, že transkonduktančný zosilňovač (OTA)

s transimpedančnou spätnou väzbou, môže byť najpoužiteľnejšia topológia, pretože takýto zosilňovač nie je limitovaný konštantnou šírkou pásma jednotkového zisku (Tab. 2.2) [5].

Tab. 2.2: Kombinácia transkonduktančného zosilňovača a transimpedančnej spätnej väzby a jej vplyv na parametre obvodu [5], [8], [9].

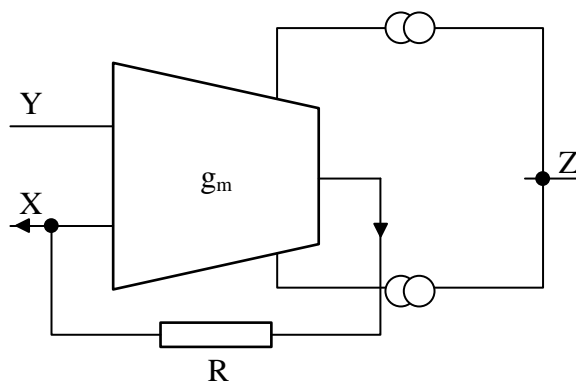
Konfigurácia pre transimpedančný zisk (paralelná-napät'ová) $A_R = V_{OUT}/I_{IN} [\Omega]$					
aktívny prvok	impedancia		šírka pásma	impedancia so SV	
	vstupná	výstupná		vstupná	výstupná
VCCS	vysoká	vysoká	potenciálne konštantná	$/(1+AB)$	$/(1+AB)$

V dôsledku toho, že transimpedančná spätnoväzobná sieť znižuje vstupnú a výstupnú impedanciu je možné definovať pre blok na Obr. 2.2: vysokoimpedančný napät'ový vstupný terminál (1), nízkoimpedančný prúdový vstupný terminál (2), vysokoimpedančný prúdový výstupný terminál (3) a nízkoimpedančný napät'ový výstupný terminál (4). Táto kombinácia zosilňovacieho prvku a spätnej väzby poskytuje všetky možné kombinácie impedančných úrovní na vstupných a výstupných svorkách, takže sa jedná o všeobecný prvok. Blok s rovnakými vlastnosťami sa nedá vytvoriť pomocou VCVS alebo CCCS, takže topológia s OTA je zvolená ako základný blok pre LV LP aplikácie [5].



Obr. 2.2: Transkonduktančný zosilňovač s transimpedančnou spätnou väzbou [5].

Ak OTA využíva iba jeden prúdový výstup tak, je možné vytvoriť CCII pomocou techniky snímania prúdu (Obr. 2.3). Prúd je snímaný jednoducho duplikovaním výstupných tranzistorov OTA [10].



Obr. 2.3: CCII z OTA v transimpedančnej spätnej väzbe s technikou snímania prúdu [5].

3 Vstupné stupne

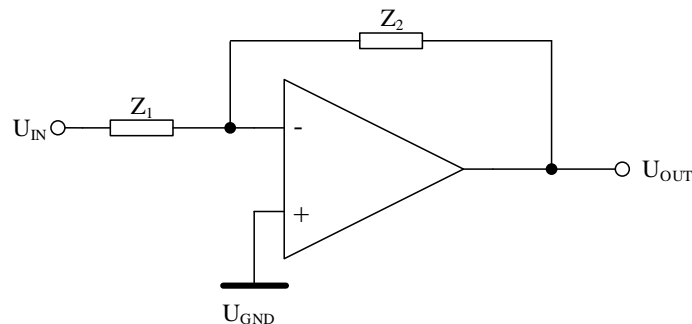
Hlavnou funkciou vstupného stupňa operačného zosilňovača je zosilňovať diferenčný signál a potlačiť vstupné súhlasné napätie. Dôležitou charakteristikou vstupného stupňa je rozsah vstupného súhlasného napätia (ICMR). Ak je vstupné súhlasné napätie ($U_{IN,cm}$) v pracovnom rozsahu, tak vstupný stupeň správne reaguje na malé diferenčné signály. Aplikácia musí byť teda navrhnutá tak, aby vstupné súhlasné napätie zostalo v pracovnom rozsahu. Ďalšie dôležité parametre vstupného stupňa sú šum na vstupe, napät'ová nesymetria a činiteľ potlačenia súhlasného napätia (CMRR) [11].

3.1 Rail-to-rail signály

Rail-to-rail rozsah zosilňovača znamená, že zosilňovač dokáže pracovať so vstupným a výstupným signálom v rozsahu od napájacieho napätia do potenciálu zeme. Schopnosť zosilňovača pracovať rail-to-rail sa dá relatívne jednoducho zabezpečiť na výstupe zosilňovača. Na vstupe zosilňovača sa jedná o komplikovanejšiu záležitosť. V princípe je na vstupe zosilňovača schopná zabezpečiť rail-to-rail rozsah len zložená kaskóda. Alternatívne sa na vstupe zosilňovačov využívajú MOS tranzistory s trvalým kanálom, ktoré využívajú záporné prahové napätie [8]. Zníženie napájacieho napätia a spotreby má značný dopad na hodnotu odstupe signálu od šumu (SNR) analógového obvodu. Odstup klesá nie len so znižujúcim sa dostupným napätím pre signál, ale aj pretože so znížením spotreby resp. pracovných prúdov rastie šum v obvode. Aby bol dosiahnutý maximálny SNR je vhodné aby signály v obvode boli najväčšie možné, teda rail-to-rail. Toto kladie špeciálne požiadavky na výstupný napät'ový rozsah a taktiež na rozsah vstupného súhlasného napätia. Na Obr. 3.1 je zobrazený invertujúci zosilňovač, ktorého zosilnenie je dané vzťahom [11]:

$$A_{inv} = -\frac{Z_2}{Z_1} . \quad (13)$$

Pre dosiahnutie čo najväčšieho SNR, musí byť rozkmit výstupného napätia najväčší dosiahnuteľný resp. rail-to-rail. Požiadavka na vstupný súhlasný rozsah je miernejšia. Tento rozsah môže byť malý pretože neinvertujúci vstup je pripojený na konštantné napätie. Neinvertujúci vstup sa preferovane pripája na polovičné napájacie napätie, pretože potom môže mať výstupný signál maximálny kladný a záporný rozkmit [11].



Obr. 3.1: Invertujúce zapojenie operačného zosilňovača [11].

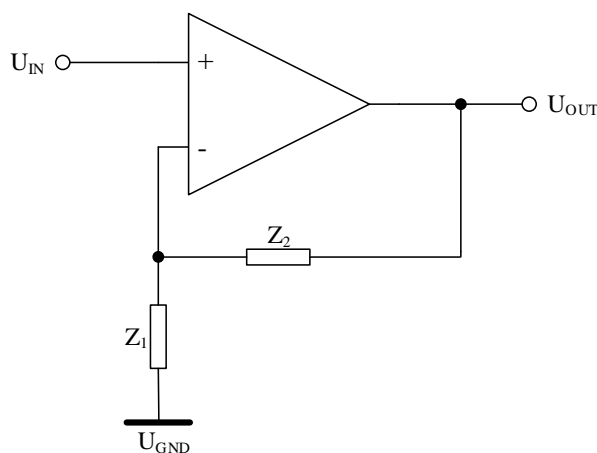
Na Obr. 3.2 je znázornený operačný zosilňovač v neinvertujúcej konfigurácii, ktorého zosilnenie je charakterizované vzťahom [11]:

$$A_{neinv} = 1 + \frac{Z_2}{Z_1} . \quad (14)$$

Podobne ako pri invertujúcom zapojení pre dosiahnutie maximálneho SNR je potrebný rail-to-rail výstupný napät'ový rozsah (OCMR). Požiadavka na vstupný súhlasný rozsah je prísnejšia ako pre invertujúcu konfiguráciu. V dôsledku toho, že spätná väzba je pripojená v sérii s výstupom, tak ICMR je rovnako veľký ako vstupný signál. Pri predpoklade, že výstup môže pracovať rail-to-rail, sa dá určiť že vstupný súhlasný rozsah musí byť minimálne [11]:

$$U_{IN,cm} = \frac{U_{DD}}{A_{neinv}} . \quad (15)$$

Podľa rovnice (15) sa vstupný súhlasný napät'ový rozsah musí zväčšovať ak sa znižuje zosilnenie. V limitnom prípade ak Z_1 ide k nekonečnu a Z_2 dosiahne nulu sa jedná o napät'ový sledovač so zosilnením jedna. Pre takúto konfiguráciu musí byť ICMR rovnako ako výstupný rozsah rail-to-rail [11].



Obr. 3.2: Neinvertujúce zapojenie operačného zosilňovača [11].

3.2 Vstupné rail-to-rail stupne

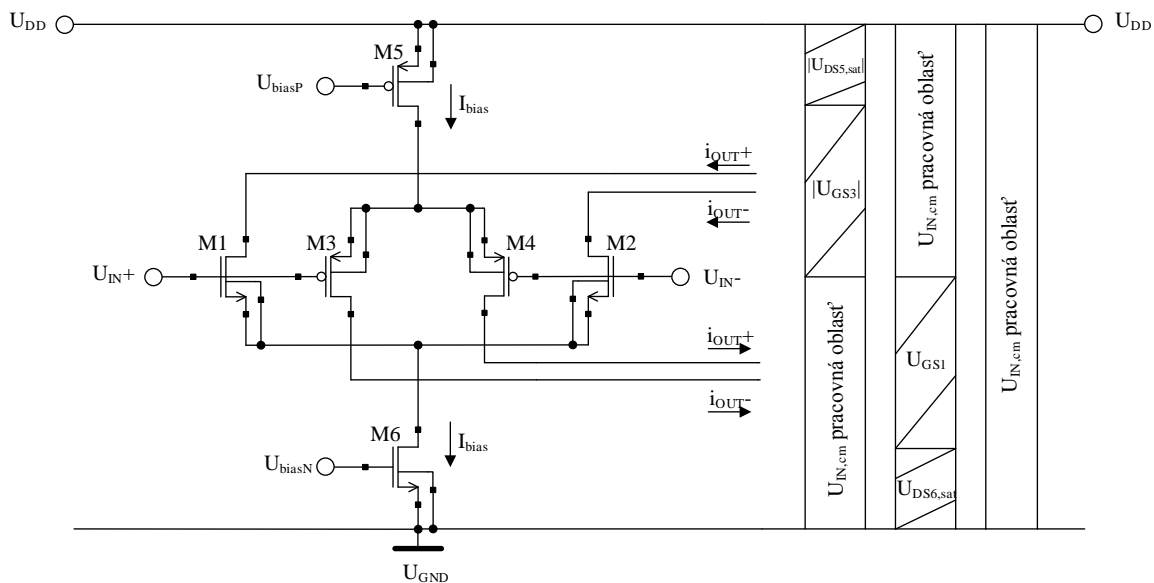
Pri návrhu napät'ového sledovača (súčasťou CCII) je vyžadovaný rail-to-rail rozsah vstupného súhlasného napätia. Rozsah vstupného súhlasného napätia vstupného stupňa založeného na NMOS diferenčnom páre je pre správnu funkciu definovaný ako [11]:

$$U_{GND} + U_{GS1} + U_{DS6,sat} < U_{IN,cm} < U_{DD} . \quad (16)$$

Naopak pre správnu funkciu vstupného stupňa založeného na PMOS diferenčnom páre musí platiť [11]:

$$U_{GND} < U_{IN,cm} < U_{DD} - |U_{GS3}| - |U_{DS5,sat}| . \quad (17)$$

V dôsledku obmedzenia súhlasného napätia pre NMOS a PMOS vstupný diferenčný pár, je potrebné pre dosiahnutie vstupného rail-to rail rozsahu komplementárne paralelné zapojenie NMOS a PMOS diferenčného páru (Obr. 3.3) [8].

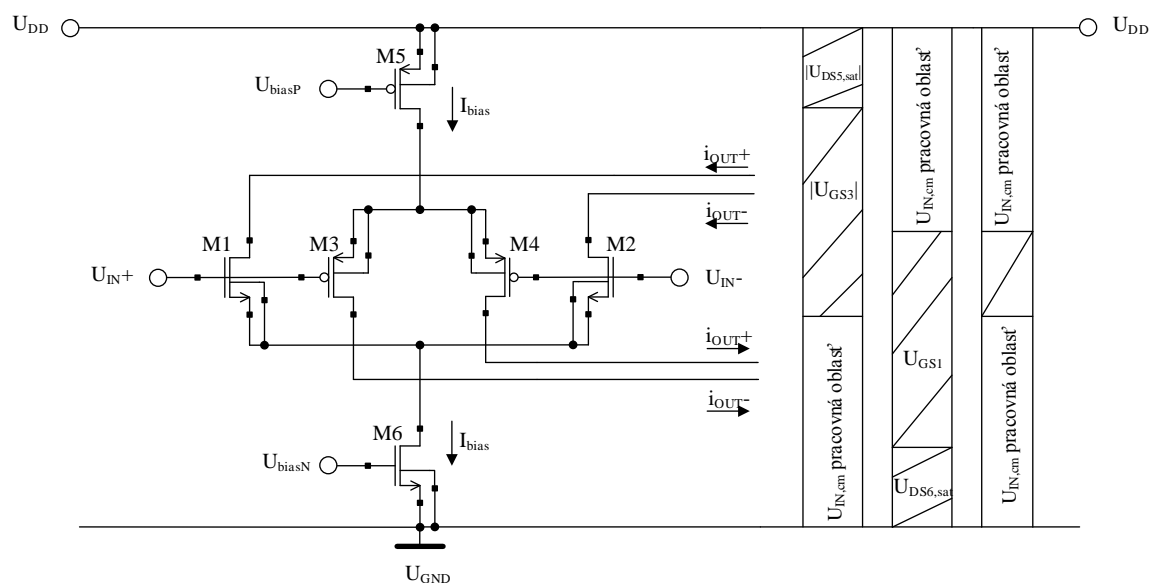


Obr. 3.3: Tradičné komplementárne paralelné spojenie NMOS a PMOS diferenciálneho páru s vyznačeným ICMR [8],[12].

Spojenie oboch diferenciálnych párov paralelne limituje minimálny vstupný súhlasný rozsah napätia, v dôsledku čoho musí byť pre optimálnu funkciu zaručené minimálne napájacie napätie:

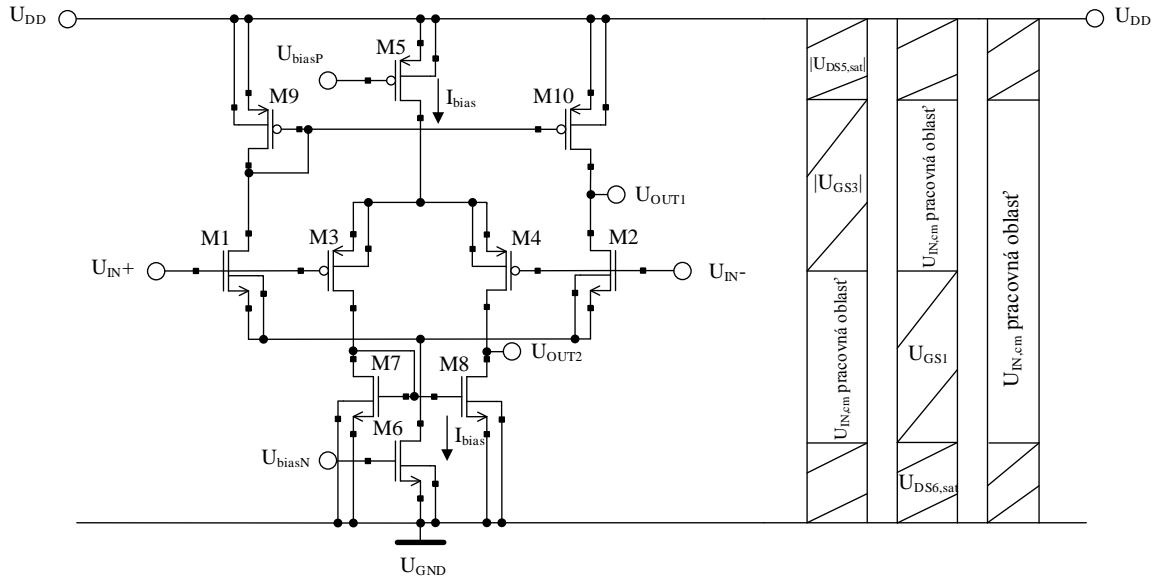
$$U_{DD,min} = U_{GSn} + |U_{GSp}| + 2 \cdot |U_{DS,sat}|, \quad (18)$$

pre prípad, že NMOS a PMOS tranzistory majú rovnaké saturačné napätia [8]. Ak nie je splnená rovnica (18) tak sa v strede ICMR objaví oblasť kde komplementárny diferenciálny pár nepracuje správne ako je to viditeľné na Obr. 3.4 [11].



Obr. 3.4: Vstupný súhlasný napät'ový rozsah paralelne spojeného NMOS a PMOS diferenciálneho páru pri nesplnení minimálneho napájacieho napätia [11].

Diferenčné páry sú schopné správnej funkcie aj vtedy, keď poklesne napätie na ich prúdových zdrojoch pod hodnotu $U_{DS,sat}$. Prúdové zdroje prechádzajú do lineárneho režimu a ich výstupne impedancie sú v tomto prípade relatívne malé, čo ma za následok zníženie CMRR vstupného stupňa. Samostatný PMOS resp. NMOS diferenčný pár s aktívnou záťažou vo forme prúdového zrkadla (zobrazený na Obr. 3.5 v spoločnom paralelnom zapojení) je schopný pracovať pri minimálnom napájacom napätí odpovedajúcom jednému gate-source napätiu a jednému saturačnému napätiu [11].



Obr. 3.5: Vstupný súhlasný napäťový paralelne spojeného NMOS a PMOS diferenčného páru s aktívnou záťažou vo forme prúdového zrkadla [11], [22].

Nevýhodou daného zapojenia diferenčného páru je, že pri použití prúdového zrkadla ako prevodníka diferenčného výstupu na jednoduchý je značne znížený vstupný súhlasný napäťový rozsah. Napríklad pri PMOS diferenčnom páre je tranzistor M3 schopný dosiahnuť potenciál zeme v rámci jedného gate-source napätia tranzistoru M7:

$$U_{GND} + U_{GS7} - |U_{TH3}| < U_{IN,cm} < U_{DD} - |U_{GS3}| - |U_{DS5,sat}| . \quad (19)$$

Pri rovnakých prahových napätiach pre PMOS a NMOS tranzistory je ICMR znížený o saturačné napätie [11].

Použitie zloženej kaskódy (Obr. 3.6) ako záťaže diferenčného páru prekonáva problém zníženia ICMR spojeného so záťažou v podobe prúdového zrkadla a zachováva sa rail-to-rail vstupný súhlasný rozsah. Implementácia vstupného stupňa pozostáva z tranzistorov M1-M4 tvoriacich komplementárne zapojenie NMOS a PMOS diferenčného páru a zo sčítacieho obvodu. Sčítací obvod tvoria tranzistory zloženej kaskódy M9-M10 a LV prúdové zrkadlo M5-M8. Tranzistory LV prúdového zrkadla nastavujú pracovný bod tranzistorov NMOS obdobne ako tranzistory zloženej kaskódy, takže prúdové zrkadlo neobmedzuje rail-to-rail funkciu vstupného stupňa [11]. Pre vstupný súhlasný napäťový rozsah PMOS diferenčného páru platí [23]:

$$U_{GND} + U_{DS11,sat} - |U_{TH3}| < U_{IN,cm} < U_{DD} - |U_{GS3}| - |U_{DSB5,sat}| . \quad (20)$$

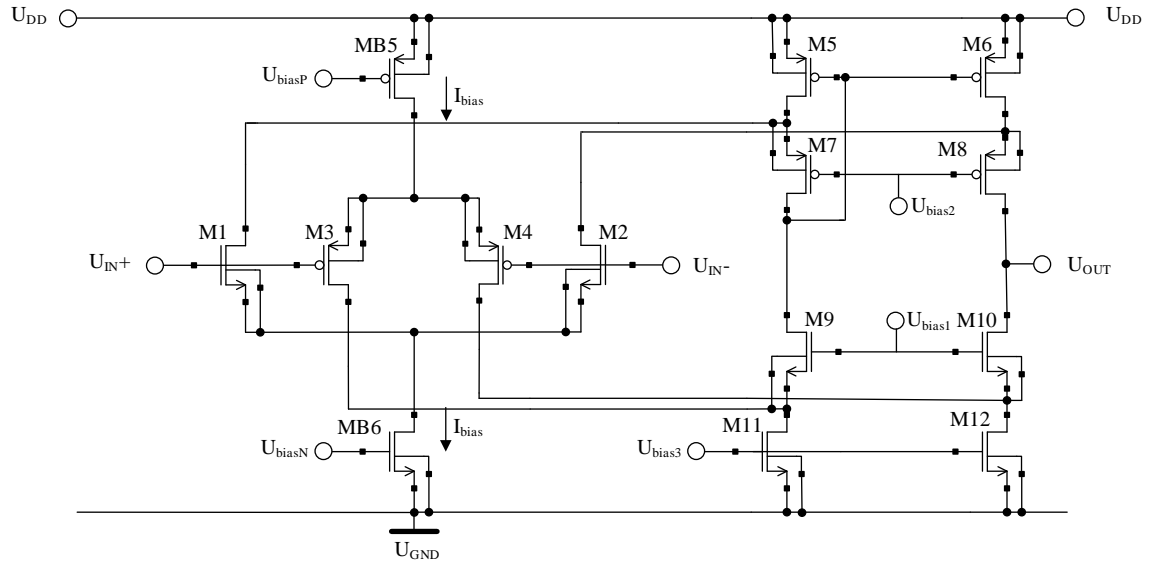
Rovnako pre vstupný súhlasný napäťový rozsah NMOS diferenčného páru platí [23]:

$$U_{GND} + U_{GS1} + U_{DSB6,sat} < U_{IN,cm} < U_{DD} + U_{TH1} - |U_{DS5,sat}| . \quad (21)$$

Z rovníc (20) a (21) vyplýva pre ICMR vstupného stupňa na Obr. 3.6 [23]:

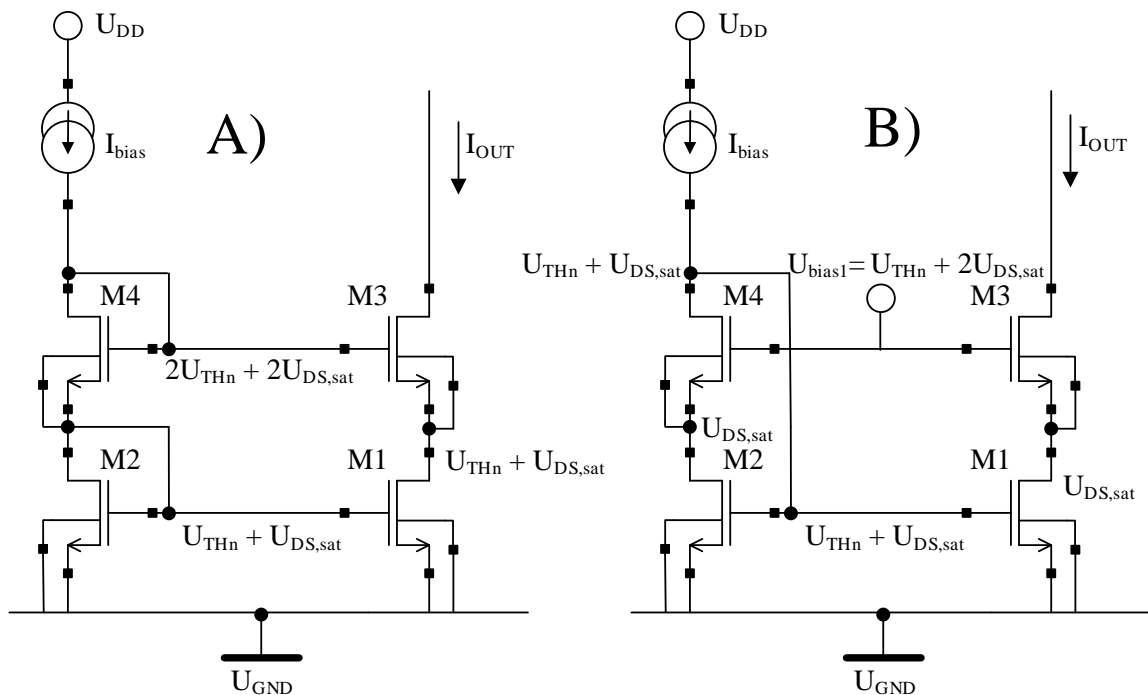
$$U_{GND} + U_{DS11,sat} - |U_{TH3}| < U_{IN,cm} < U_{DD} + U_{TH1} - |U_{DS5,sat}|. \quad (22)$$

Pre hodnotu napájacieho napätia 3 V, prahové napätia NMOS a PMOS tranzistorov 0,6 V a zhodné saturačné napätia 0,2 V sa ICMR komplementárneho zapojenia so zloženou kaskódou nachádza v intervale od $-0,4$ V do $3,4$ V.



Obr. 3.6: Rail-to-rail vstupný stupeň založený na paralelnom spojený NMOS a PMOS diferenčného páru s aktívnou záťažou vo forme zloženej kaskódy [11], [23].

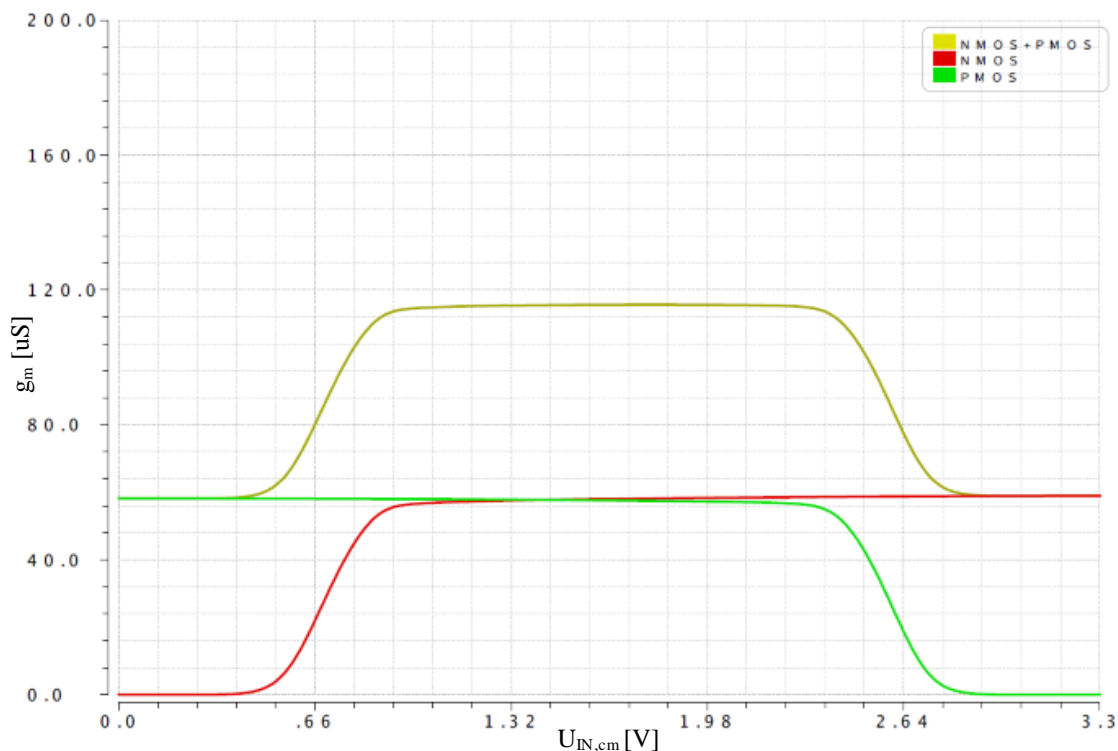
Použitie LV prúdové zrkadlo taktiež zvyšuje výstupný rozsah vstupného stupňa o jedno prahové napätie, čo je znázornené na Obr. 3.7 .



Obr. 3.7: A) Kaskódové prúdové zrkadlo B) LV kaskódové prúdové zrkadlo [23].

3.3 Vstupné rail-to-rail stupne s konštantnou transkonduktanciou

Hlavný nedostatok komplementárneho zapojenia diferenčných párov spočíva v premenlivosti hodnoty celkovej transkonduktancie (g_m) v závislosti na $U_{IN,cm}$. Celková transkonduktancia vstupného rail-to-rail stupňa by sa mala blížiť čo najviac konštantnej hodnote v celom ICMR [12]. Závislosť celkovej g_m na veľkosti vstupného súhlasného napätia je znázornená na Obr. 3.8. Rozsah vstupného súhlasného napätia sa da rozdeliť do troch oblastí. V blízkosti potenciálu zeme pracuje len PMOS diferenčný pár a celková transkonduktancia sa rovná transkonduktancii PMOS diferenčného páru. V blízkosti napájania pracuje len NMOS diferenčný pár, takže celková transkonduktancia je rovná transkonduktancii NMOS diferenčného páru. Pre vstupné súhlasné napätie pohybujúce sa v okolí polovice napájacieho napätia sú funkčne oba diferenčné páry a celková transkonduktancia sa rovná súčtu transkonduktancií jednotlivých diferenčných párov. Celková transkonduktancia sa teda zdvojnásobí [8]. Nestálosť veľkosti transkonduktancie v celom ICMR ma za následok variabilitu jednosmerného zosilnenia a šírky pásma jednotkového zisku, nekonštantnú rýchlosť prebehu (SR) a neoptimálnu frekvenčnú kompenzáciu [12].



Obr. 3.8: Závislosť transkonduktancie na vstupnom súhlasnom napätí pre tradičné komplementárne paralelné zapojenie NMOS a PMOS diferenčného páru.

Pre optimálnu funkciu vstupnej rail-to-rail časti napät'ového sledovača je potrebná nezávislosť jej celkového výkonu na súhlasnej zložke vstupného signálu bez toho aby bol ovplyvnený frekvenčný rozsah celého zapojenia. Na obvodovej úrovni to znamená, že je potrebné najprv zaručiť konštantnú hodnotu celkovej transkonduktancie pre udržanie konštantnej šírky pásma jednotkového zisku, čo vo výsledku vyústí v nemenné malosignálové správanie obvodu cez celý ICMR. Ideálne by mala byť táto požiadavka dosiahnutá robustnou a univerzálnou metódou. Robustnosť metódy znamená, že schopnosť obvodu udržiavať konštantnú hodnotu transkonduktancie nezávisí na žiadnych striktných

súbehových požiadavkách medzi vstupnými tranzistormi. Univerzálnosť metódy zaručuje nezávislosť na pracovnom bode vstupných tranzistorov. V podstate je metóda nezávislá na charaktere inverzie, v ktorej by mal vstupný tranzistor pracovať a platí pre každý typ závislosti medzi transkonduktanciou a prúdom tečúcim cez drain vstupného tranzistoru. Taktiež je potrebné zaručiť konštantnú rýchlosť prebehu (súvisí so súčtom prúdov dodávaných do NMOS a PMOS diferenčného páru), aby bolo zaručené konštantné veľkosignálové chovanie obvodu cez plný ICMR. Technika použitá pre udržanie nemenného malosignálového a veľkosignálového správania by vo výsledku nemala negatívne ovplyvňovať frekvenčný rozsah a značne zvyšovať spotrebu celého obvodu [14].

Pre udržanie konštantnej veľkosti transkonduktancie existuje niekoľko metód. Prvá technika spočíva vo zmene pracovných prúdov vstupných diferenčných párov (metóda I). Do tejto techniky patria napr. prúdové prepínače, ktoré menia pracovné prúdy diferenčných párov keď sa $U_{IN,cm}$ nachádza v blízkosti okrajov napájacieho rozsahu (pracuje len jeden diferenčný pár) [12]. Prúdové zrkadlo v pomere 1:1 sa používa pre diferenčné páry tvorené bipolárnymi tranzistormi a MOS tranzistormi pracujúcimi v slabej inverzii (MOS tranzistory v silnej inverzii touto technikou dosahujú rozptyl transkonduktancie 41 %). Pre MOS pracujúci v silnej inverzii je potrebné udržať konštantný súčet druhých odmocnín pracovných prúdov, takže sa používa prúdové zrkadlo v pomere 1:3, ktoré znižuje rozptyl transkonduktancie na 15 % [15]. Limitácia použitia prúdového zrkadla 1:3 spočíva vo vysokej závislosti na kvadratickej charakteristike prúdu cez drain tranzistora, takže sa nedá použiť univerzálne. Taktiež dochádza ku dvojnásobnému zväčšeniu SR cez rail-to-rail vstupný súhlasný rozsah [12].

Druhou technikou pre nemennú hodnotu transkonduktancie je použitie obvodov na výber maximálneho resp. minimálneho prúdu (metóda II). Keď vstupné CM napätie dostane tranzistor dodávajúci pracovný prúd diferenčnému páru z aktívneho režimu, tak pracovný prúd značne poklesne. Diferenčný pár s väčším pracovným prúdom by mal ale pracovať správne. Pri použití obvodu na výber maximálneho prúdu, by vždy mal byť vybraný vstupný diferenčný pár s väčším pracovným prúdom, zatiaľ čo výstup druhého diferenčného páru by mal byť odstránený. Technika dosahuje rozptyl transkonduktancie okolo 5 %. Výberom len najväčšieho pracovného prúdu zostáva SR konštantné. Táto technika dokáže tiež pracovať vo všetkých operačných regiónoch MOS tranzistoru. Avšak časové chovanie nie je dokonalé, pretože obvod pre výber prúdu môže obsahovať vysokoimpedančné uzly zabraňujúce vysokým pracovným frekvenciám [12].

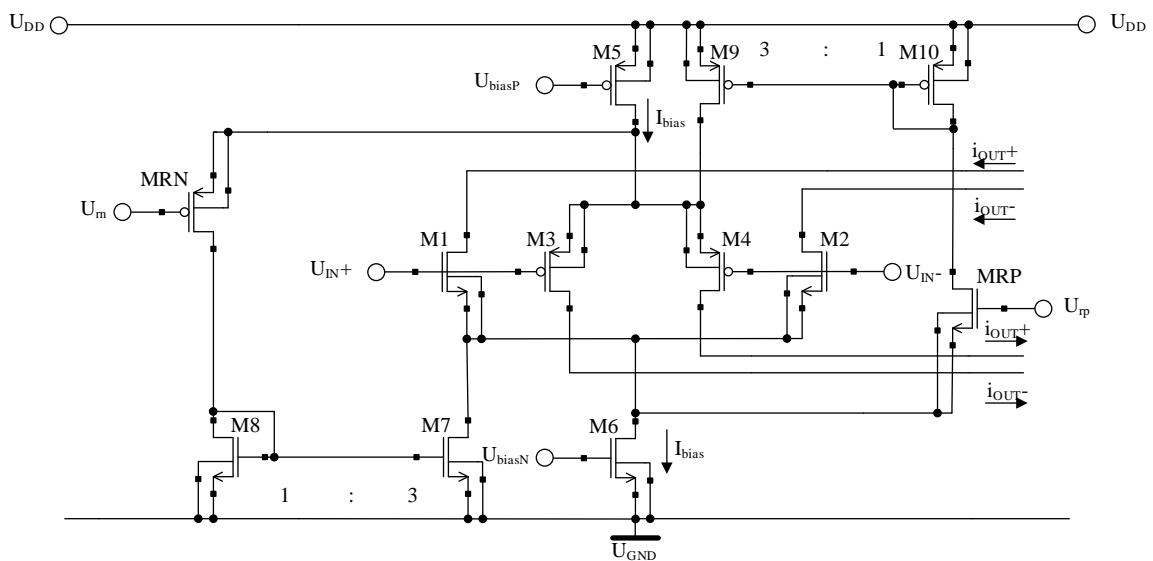
Tretia technika spočíva v posune napätových úrovní vstupných diferenčných párov použitím tranzistorových napätových posúvačov (metóda III). Pomocou tejto techniky je možné dosiahnuť rozptyl transkonduktancie a rýchlosti prebehu v rozmedzí $\pm 5\%$. Obvody využívajúce posun napätových úrovní sú citlivé na prahové napätie, kolísanie vstupného napätia a súbeh NMOS a PMOS vstupných diferenčných párov. Medzi iné techniky udržania konštantnej transkonduktancie patrí napr. snímanie a regulácia transkonduktancie zosilňovača alebo regulácia pomocou elektronickej Zenerovej diódy. Väčšina použitých techník je platná len pre minimálne napájacie napätie definované podľa rovnice (18). Prehľad a porovnanie jednotlivých metód pre udržanie konštantnej transkonduktancie je uvedený v Tab. 3.1 [12].

Tab. 3.1: Prehľad a porovnanie metód pre udržanie konštantnej veľkosti transkonduktancie [12].

Metóda	Metóda I	Metóda II	Metóda III
Rozptyl g_m	15 % - 20 %	5 % - 7 %	8 % - 9 %
Rozptyl SR	2 násobný/ konštanta	konštanta	konštanta
Univerzálnosť	nie vždy	áno	áno
Zložitosť	jednoduchá	stredná	stredná
Rýchlosť	rýchla	stredná	rýchla

3.3.1 Komplementárny vstupný stupeň s reguláciou transkonduktancie pomocou prúdových zrkadiel v pomere 1:3

Jedným zo spôsobov pre udržanie konštantnej hodnoty transkonduktancie v celom vstupnom súhlasnom napäťovom rozsahu je použitie prúdových zrkadiel. Tento spôsob patrí pod techniku založenú na zmene pracovných prúdov vstupných diferenčných párov. Pre diferenčné páry vytvorené z bipolárnych tranzistorov a MOS tranzistorov v slabej inverzii je použité prúdové zrkadlo v pomere 1:1, pretože pre udržanie konštantnej transkonduktancie je potrebné udržať konštantný súčet pracovných prúdov. Pre diferenčné páry z MOS tranzistorov v silnej inverzii je pre konštantnú transkonduktanciu nutné zaručiť aby bol nemenný súčet druhých odmocnín pracovných prúdov, takže sa používa prúdové zrkadlo v pomere 1:3. Obvodové riešenie komplementárneho vstupného stupňa s použitím prúdových zrkadiel v pomere 1:3 je znázornené na Obr. 3.9 [8].



Obr. 3.9: Komplementárny vstupný stupeň s reguláciou transkonduktancie pomocou prúdových zrkadiel v pomere 1:3 [8].

Zapojenie na Obr. 3.9 funguje nasledovne: pre vstupne súhlasne napätie v strede napájacieho rozsahu sú funkčné oba diferenčné páry (NMOS a PMOS). Tranzistor MRN je vypnutý a netečie ním žiadny prúd. Napätie na gate tranzistora MRN je príliš vysoko v porovnaní so vstupným CM napätím. Ak sa zvýši vstupné súhlasné napätie dôjde ku vypnutiu PMOS tranzistorov diferenčného páru v dôsledku čoho, celý prúd I_B tranzistoru M5 tečie cez tranzistor MRN do prúdového zrkadla M7-M8, ktoré násobí tento prúd trikrát

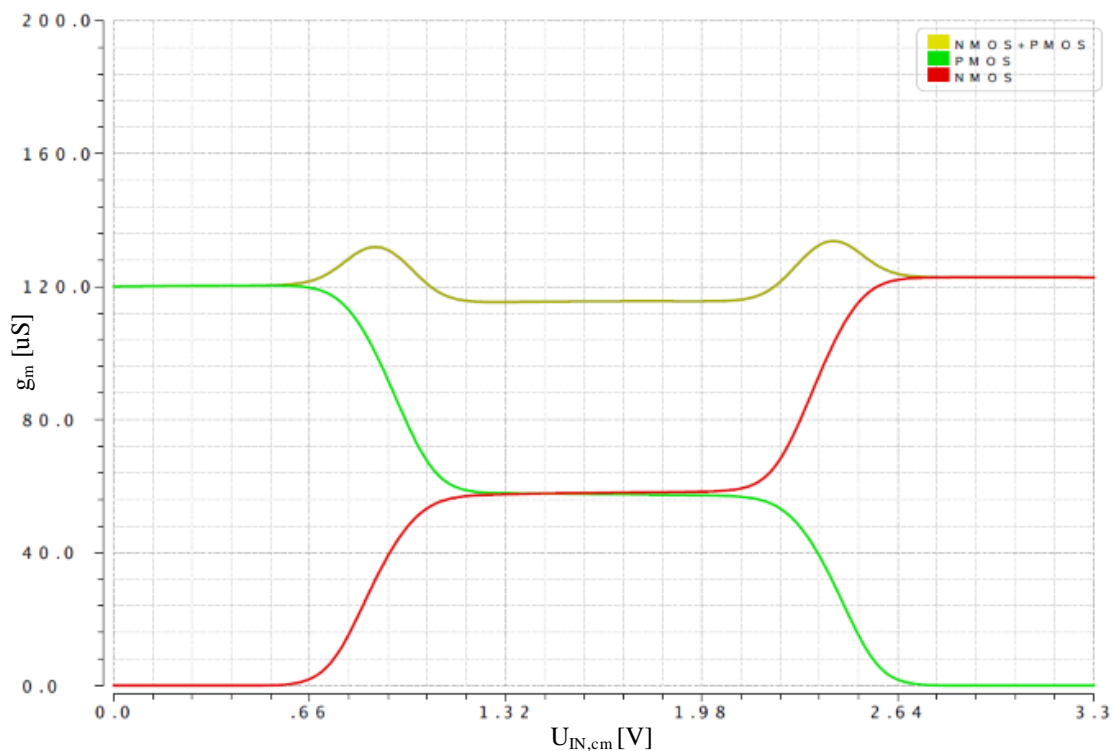
a pričíta ho ku prúdu I_B prúdového zdroja NMOS diferenčného páru. To vo výsledku znamená, že NMOS diferenčným párom tečie štvornásobný prúd a jeho transkonduktancia je zdvojnásobená. Napätie pri ktorom začne prúd I_B (namiesto PMOS diferenčného páru) prúdiť cez tranzistor MRN je referenčné napätie U_{rn} . Tranzistor MRN vytvorí diferenčný pár z oboma PMOS tranzistormi vstupného diferenčného páru. Pri vstupnom súhlasnom napätí rovnom referenčnému napätiu U_{rn} tečie tranzistorom MRN presne polovica prúdu I_B . Ak je vstupné CM napätie väčšie ako U_{rn} tranzistorom MRN prúdi v podstate celý pracovný prúd I_B . Vstupný PMOS diferenčný pár je teraz úplne vypnutý. Pre hodnotu U_{rn} platí [8]:

$$U_{rn} = U_{DD} - |U_{GS3}| + |U_{DS5,sat}| . \quad (23)$$

Rovnaký princíp sa dá uplatniť pre NMOS diferenčný pár. Pri poklese súhlasného vstupného napätia začne pracovný prúd NMOS diferenčného páru tiecť cez tranzistor MRP do prúdového zrkadla M9-M10 (v pomere 1:3) a následne je pričítaný k I_B PMOS diferenčného páru. Obdobne dôjde ku štvornásobnému zväčšeniu pracovného prúdu a zdvojnásobeniu transkonduktancie PMOS diferenčného páru. Hodnota referenčného napätia U_{rp} je daná ako [8]:

$$U_{rp} = U_{GND} + U_{GS1} + U_{DS6,sat} . \quad (24)$$

Závislosť celkovej g_m na veľkosti vstupného CM napätia pre komplementárny vstupný stupeň s použitím regulácie transkonduktancie pomocou prúdových zrkadiel v pomere 1:3 je znázornená na Obr. 3.10. Na oboch okrajoch vstupného súhlasného rozsahu je viditeľné zdvojnásobenie transkonduktancie. Pri prechodoch medzi jednotlivými oblasťami súhlasného napätového rozsahu nie je transkonduktancia konštantná ale vykazuje rozptyl 15,4 %. Charakteristika je získaná v technológii ONSemi I3T25 pre pracovný prúd $10 \mu A$ a saturačné napätie (všetky tranzistory) 200 mV . Rozmery tranzistorov sú volené tak aby bolo dosiahnutá rovnaká veľkosť transkonduktancie medzi NMOS a PMOS tranzistormi.



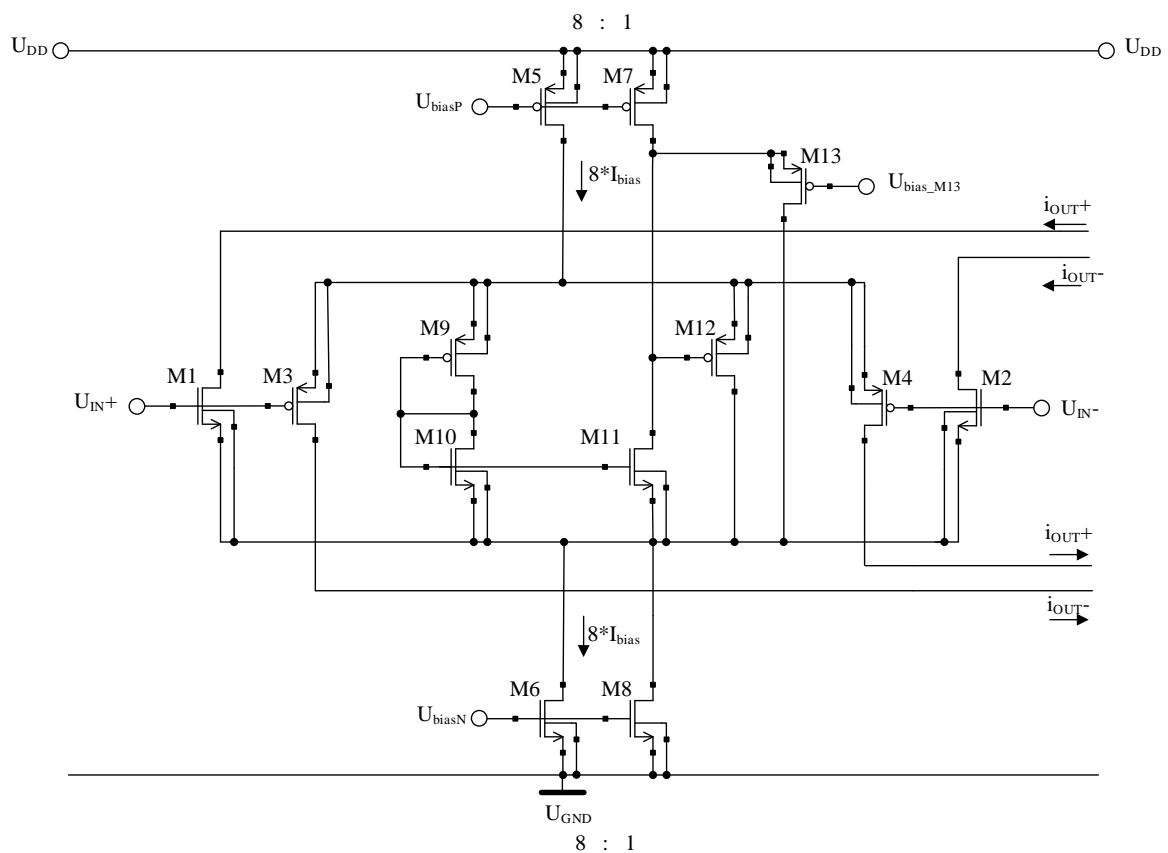
Obr. 3.10: Závislosť transkonduktancie na vstupnom súhlasnom napätí pre komplementárny vstupný stupeň s použitím regulácie transkonduktancie prúdových zrkadiel v pomere 1:3.

3.3.2 Komplementárny vstupný stupeň s reguláciou transkonduktancie pomocou elektronickej Zenerovej diódy

Pre reguláciu konštantnosti celkovej transkonduktancie MOS tranzistorov pracujúcich v silnej inverzii sa dá použiť veľmi kompaktná metóda založená na funkcii elektronickej Zenerovej diódy, ktorá je vložená medzi zdroje prúdu diferenčných párov. Elektronickej Zenerovej diódy udržia konštantnú hodnotu súčtu gate-source napätí vstupných tranzistorov NMOS a PMOS diferenčného páru a tým pádom aj konštantnú hodnotu celkovej transkonduktancie. Pre získanie nemennej g_m je potrebné na dióde udržiavať Zenerové napätie rovné [16]:

$$U_{ref} = U_{GS1} + |U_{GS3}|, \quad (25)$$

pre vstupné tranzistory diferenčných párov s pracovnými prúdmi o hodnote $4 \cdot I_B$. Komplementárny vstupný stupeň s reguláciou transkonduktancie pomocou elektronickej Zenerovej diódy je znázornený na Obr. 3.11 [16].



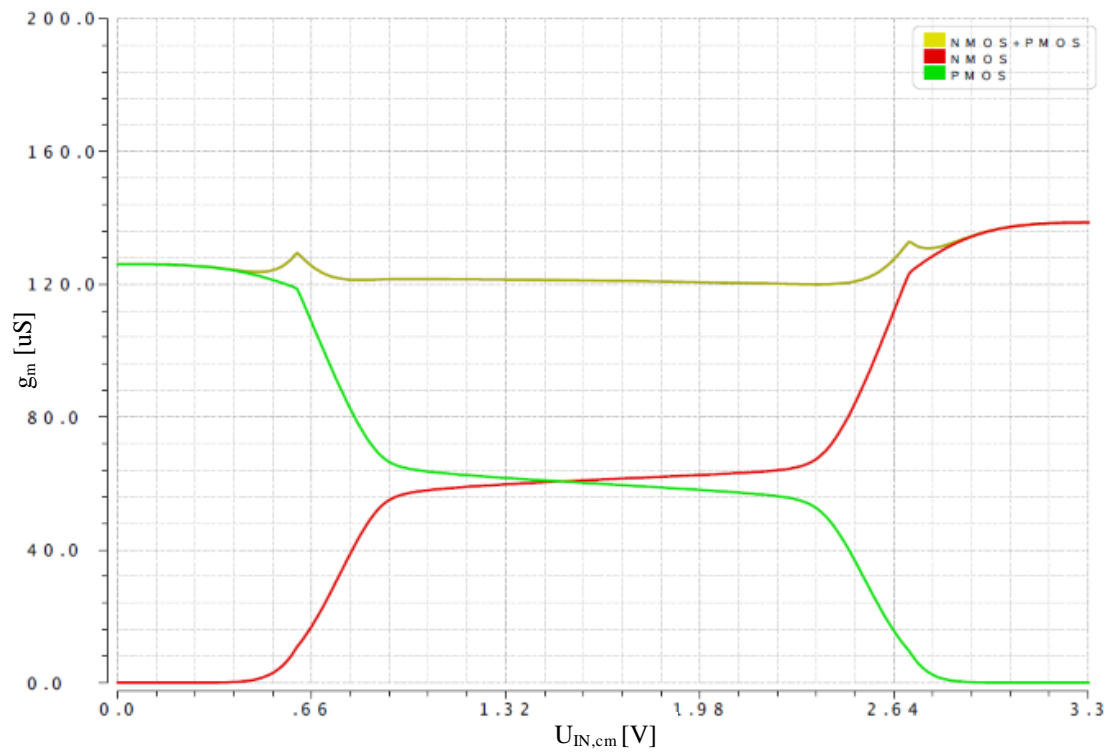
Obr. 3.11: Komplementárny vstupný stupeň s reguláciou transkonduktancie pomocou elektronickej Zenerovej diódy [16].

Obvod s elektronickej Zenerovou diódou funguje nasledovne: ak sa nachádza vstupné súhlasné napätie v spodnej časti napájacieho rozsahu pracuje len PMOS diferenčný pár. V tomto prípade je napätie medzi napájacími zdrojmi jednotlivých diferenčných párov menšie ako Zenerové napätie. Vo výsledku cez elektronickej Zenerovej diódy netečie žiadny prúd a pracovný prúd PMOS diferenčného páru je $8 \cdot I_B$. Pre vstupné CM napätie v okolí polovice napájacieho rozsahu, kde pracujú oba diferenčné páry, je súčet napätí gate-source vstupných tranzistorov rovný Zenerovému napätiu (podľa rovnice (25)). Ako následok tečie cez elektronickej Zenerovej diódy prúd rovný $6 \cdot I_B$ a pracovné prúdy NMOS a PMOS diferenčného páru majú veľkosť $2 \cdot I_B$. Nakoniec pre vstupné súhlasné napätie

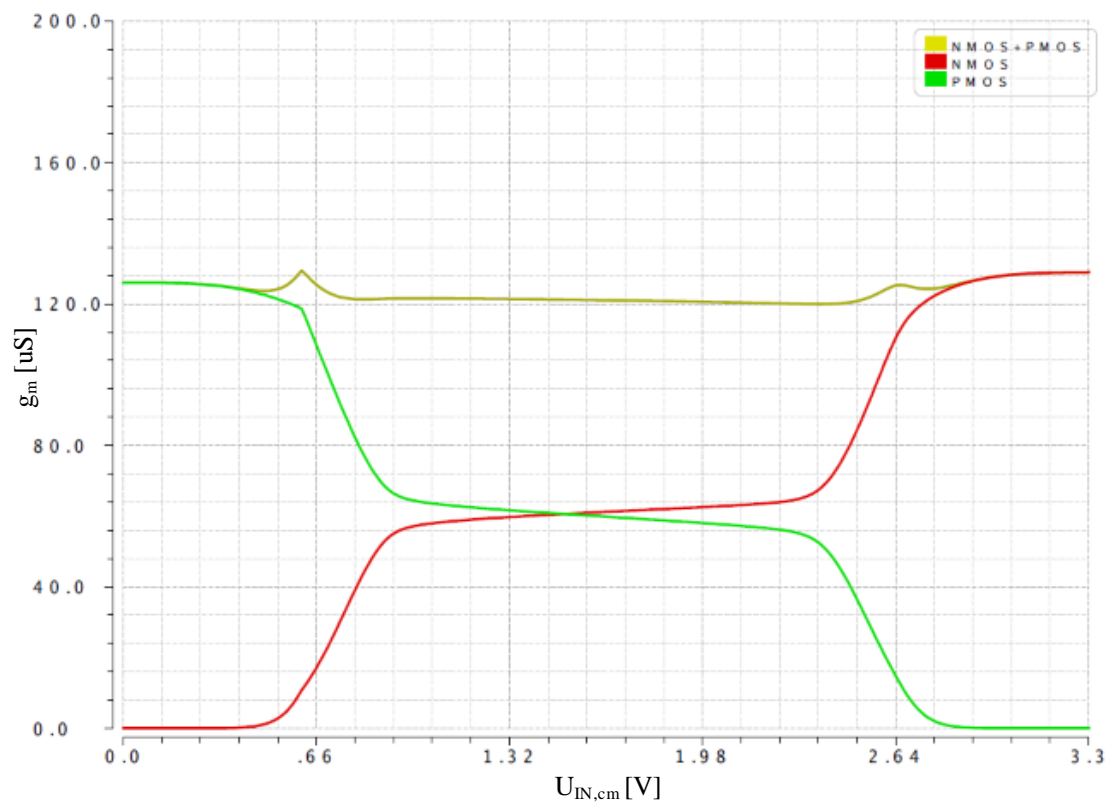
v blízkosti napájania pracuje len NMOS diferenčný pár. Obdobne je napätie medzi zdrojmi prúdu diferenčných párov menšie ako Zenerové napätie a cez elektronickú Zenerovú diódu neprúdi žiadny prúd. Pracovný prúd NMOS diferenčného páru má teda hodnotu $8 \cdot I_B$ [16].

Elektronická Zenerová dióda je implementovaná pomocou tranzistorov M7-M12. Pozostáva z dvoch komplementárne diódovo zapojených tranzistorov M9 a M10, ktoré určujú Zenerové napätie. Aby bolo zaručené Zenerové napätie podľa rovnice (25), tak rozmery tranzistorov zapojených ako dióda musia byť zhodné s rozmermi vstupných tranzistorov diferenčných párov a tranzistory M7 a M8 musia byť osemkrát menšie ako tranzistory M5 a M6. Regulačný tranzistor M12 odoberá časť pracovného prúdu zdrojov prúdu, tak aby prúd cez tranzistor M11 bol zhodný z konštantným prúdom tranzistoru M7. Pretože tranzistory M10 a M11 majú rovnaké rozmery, tak prúd cez komplementárne diódovo zapojené tranzistory M9 a M10 je tiež konštantný. Tranzistor M13 limituje napätie na drain tranzistora M7. Ak sa toto napätie dostane na hodnotu napätia U_b tranzistor M13 sa stáva vodivým a presúva prúd tečúci tranzistorom M7 do pracovného prúdu NMOS diferenčného páru. Ak by tranzistor M13 nebol prítomný, tak napätie na draine tranzistora M7 by bolo približne rovné napájaciemu napätiu, keď by vstupné súhlasné napätie bolo v blízkosti okrajov napájacieho rozsahu. Vo výsledku by tranzistor M8 zvýšil pracovný prúd NMOS diferenčného páru čo by neželane zvýšilo celkovú transkonduktanciu v blízkosti horného okraja vstupného súhlasného napäťového rozsahu [16].

Závislosť celkovej g_m na veľkosti vstupného súhlasného napätia pre komplementárny vstupný stupeň s reguláciou transkonduktancie pomocou elektronickej Zenerovej diódy je ukázaná na Obr. 3.12 a Obr. 3.13 . Na oboch okrajoch vstupného súhlasného rozsahu je viditeľné zdvojnásobenie transkonduktancie. Bez použitia tranzistora M13 limitujúceho drain napätie tranzistoru M7 má rozptyl transkonduktancie hodnotu 13 %. S použitím tranzistora M13 je rozptyl g_m len 6 %. Charakteristika je získaná v technológii ONSEMI I3T25 pre pracovný prúd $5 \mu A$, aby prúd jednotlivými diferenčnými párami v strede vstupného CM napätia (oba diferenčné páry aktívne) odpovedal $10 \mu A$. Rozmery NMOS a PMOS tranzistorov sú upravené v pomere ich transkonduktančných parametrov (KP), aby bola dosiahnutá zhodnosť transkonduktancií. Saturačné napätie jednotlivých tranzistorov je 200 mV.



Obr. 3.12: Závislosť transkonduktancie na vstupnom súhlasnom napätí pre komplementárny vstupný stupeň s reguláciou transkonduktancie pomocou elektronickej Zenerovej diódy bez použitia tranzistora M13.

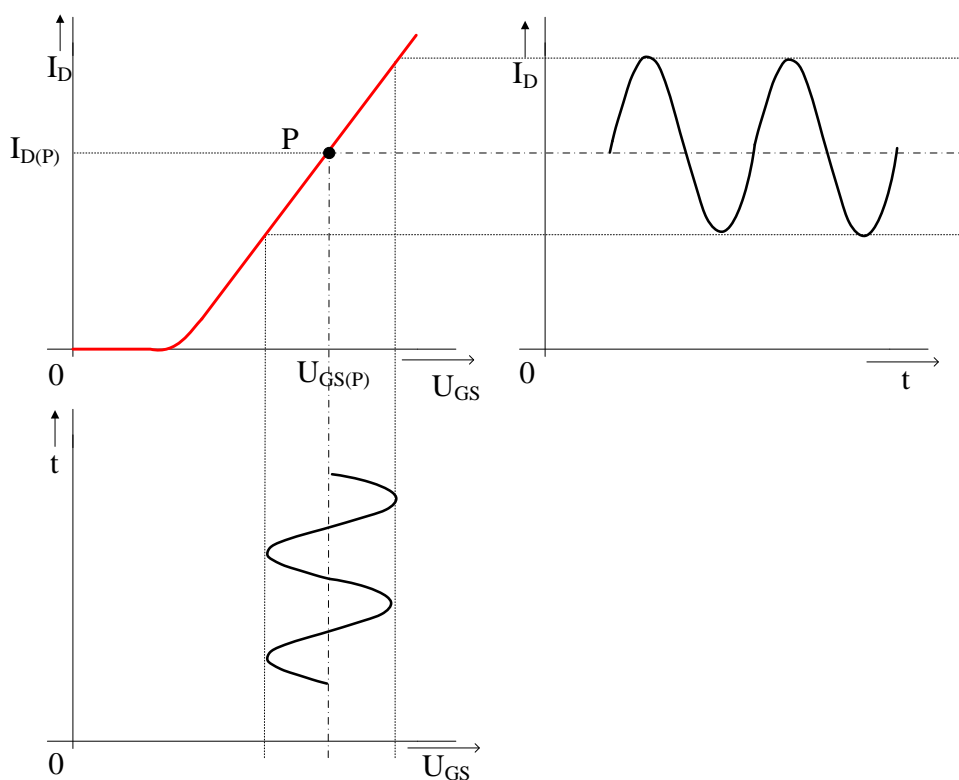


Obr. 3.13: Závislosť transkonduktancie na vstupnom súhlasnom napätí pre komplementárny vstupný stupeň s reguláciou transkonduktancie pomocou elektronickej Zenerovej diódy s použitím tranzistora M13.

4 Koncové stupne

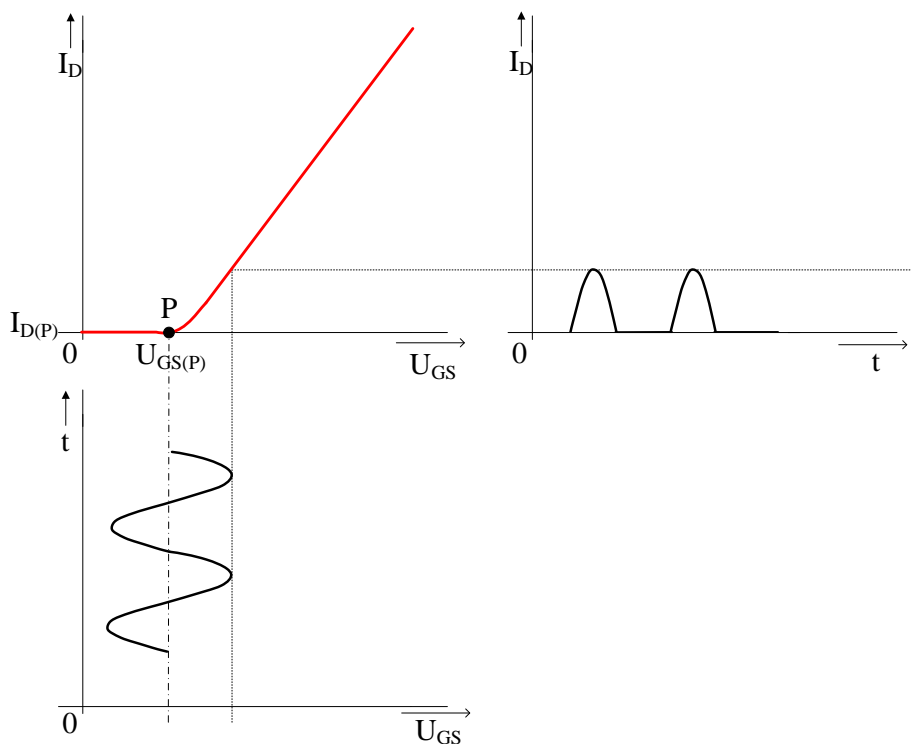
Hlavnou funkciou koncového stupňa zosilňovača je dodať požadovaný signál do záťaže s čo najnižším skreslením. Pre LV LP návrh musí byť táto funkcia dosiahnutá efektívnym využitím napájacieho napätia a pracovného prúdu. To znamená, že vo výsledku výstupný napäťový rozsah by mal byť rail-to-rail. Pre dosiahnutie rail-to-rail rozsahu je potrebné aby výstupné tranzistory boli zapojené drain-to-drain a k efektívnemu použitiu dodaného prúdu je nevyhnutné aby výstupne tranzistory pracovali v triede AB [11].

Koncové stupne v triede A majú pracovný bod umiestený v strede lineárnej časti svojej prevodnej charakteristiky. Tranzistor je otvorený počas celej periódy riadiaceho signálu, takže obvodom stále prechádza prúd. Poloha pracovného bodu koncového stupňa v triede A je znázornená na Obr. 4.1. Trieda A sa vyznačuje veľmi nízkou účinnosťou, ktorá dosahuje maximálne hodnotu 25 % [22].



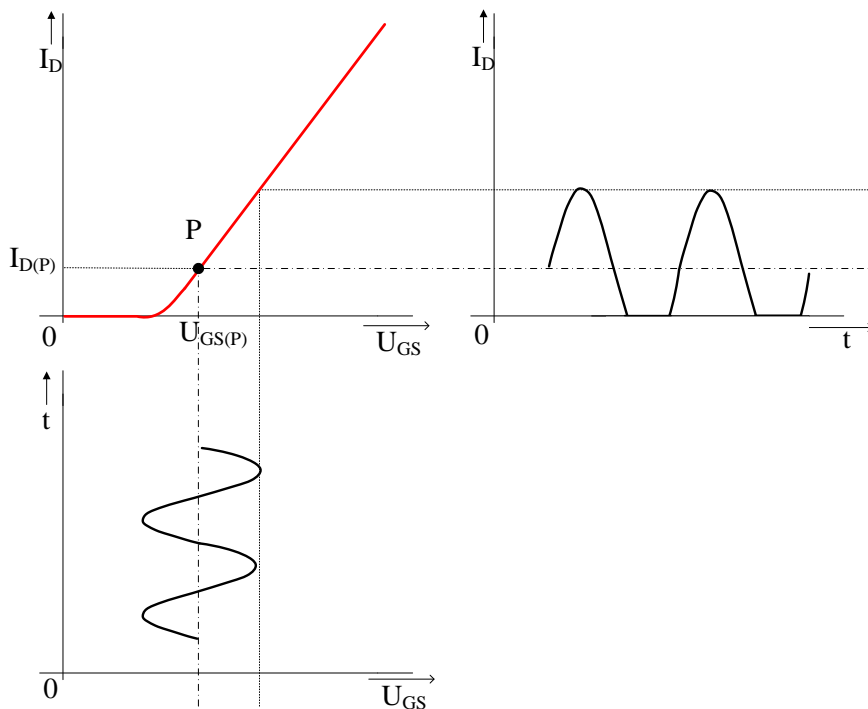
Obr. 4.1: Poloha pracovného bodu koncového stupňa v triede A [22].

Koncové stupne v triede B majú pracovný bod umiestený na kraji prevodnej charakteristiky. Prúd aktívnym prvkom prechádza len počas jednej polaroty signálu. V pokojovom pracovnom bode nepreteká tranzistorom žiadny prúd. Poloha pracovného bodu koncového stupňa v triede B je vyobrazená na Obr. 4.2. Trieda B sa takmer výlučne využíva u tzv. dvojčinných zosilňovačov, kde jeden prvok spracováva kladné hodnoty signálu a druhý prvok spracováva záporné hodnoty signálu. Výhodou koncového stupňa v triede B v porovnaní s triedou A je vyššia účinnosť (maximálne 75 %) a nulová spotreba pri neprítomnosti vstupného signálu. Nevýhodou je tzv. prechodové skreslenie [22].



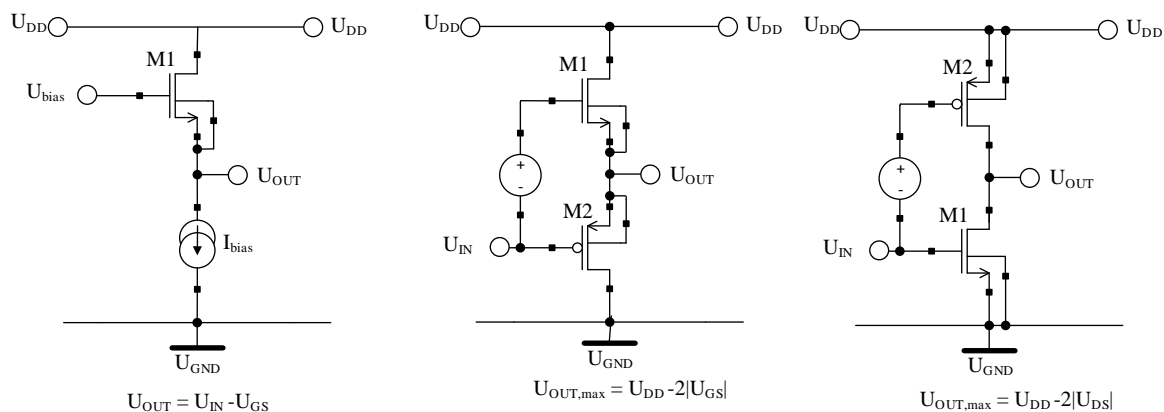
Obr. 4.2: Poloha pracovného bodu koncového stupňa v triede B [22].

Trieda AB je kompromisom medzi triedami A a B. V porovnaní s triedou A má trieda AB väčšiu účinnosť a oproti triede B má menšie skreslenie. Pokojový pracovný bod tranzistorov je posunutý tak aby viedli aktívne prvky i v oblasti minimálnych amplitúd signálov, kde koncové stupne v triede B vykazujú prechodové skreslenie. Poloha pracovného bodu koncového stupňa v triede AB je vyobrazená na Obr. 4.3 [22].



Obr. 4.3: Poloha pracovného bodu koncového stupňa v triede AB [22].

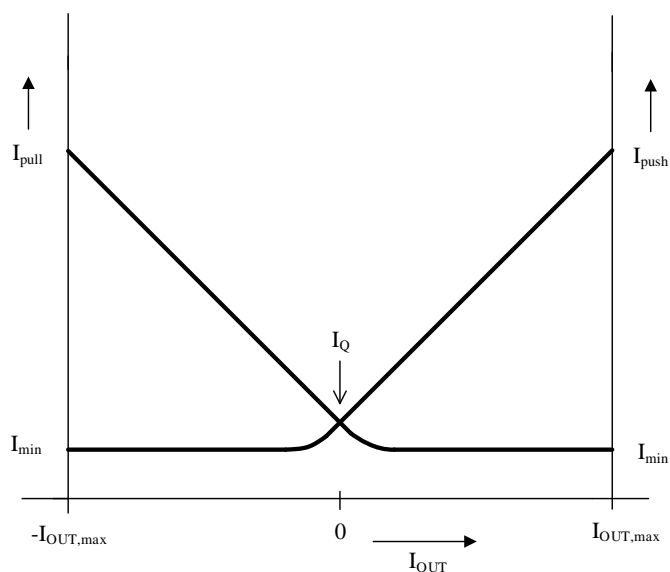
Zapojenie dvoch tranzistorových source sledovačov source-to-source dokáže dodať resp. pohliť relatívne veľké prúdy, keď je to potrebné a zároveň má nízky pokojový prúd (v závislosti na rozmeroch tranzistorov). Hlavným nedostatkom tohto zapojenia je, že výstupný napäťový rozsah je obmedzený jedným napätím gate-source z oboch strán napájacieho rozsahu. Pre dosiahnutie rail-to-rail výstupného rozsahu väčšina koncových stupňov pre LV v triede AB využíva zapojenie výstupných tranzistorov drain-to-drain. Týmto vzniká dvojstupňový zosilňovač, pretože výstupný uzol má vysokú impedanciu, takže je potrebné vyšetrovať stabilitu zosilňovača. Zapojenie koncového stupňa source-to-source a drain-to-drain je zobrazené na Obr. 4.4 [8].



Obr. 4.4: Koncové stupne [8].

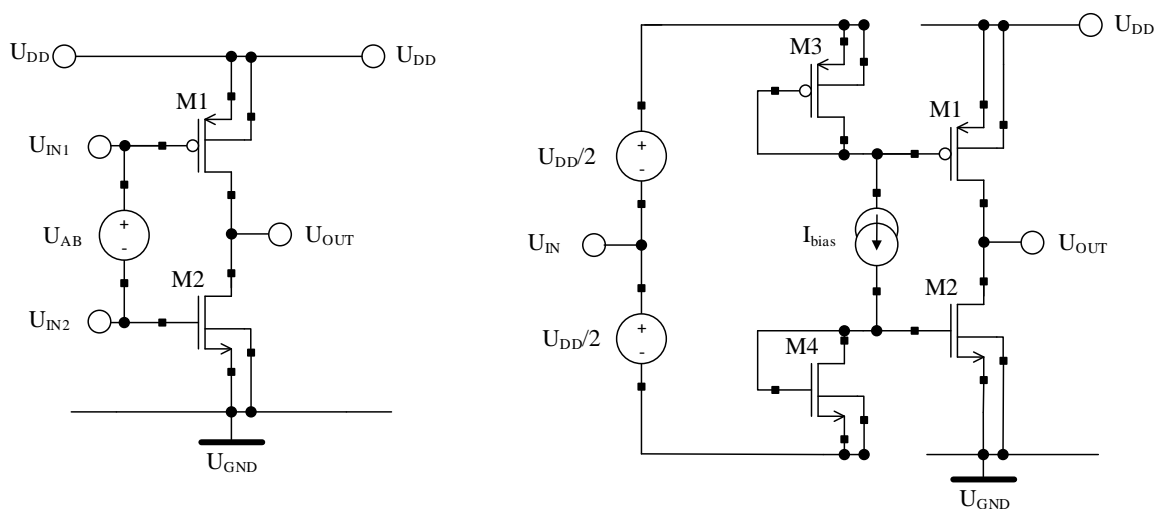
4.1 Koncové stupne v triede AB

Na Obr. 4.5 je zobrazená požadovaná prevodná charakteristika koncového stupňa v triede AB. Z prevodnej charakteristiky je viditeľné, že výstupné tranzistory sú nastavené v pracovnom bode s malým pokojovým prúdom I_Q , ktorý znižuje prechodové skreslenie v porovnaní s tranzistormi pracujúcimi v triede B. Maximálny výstupný prúd koncového stupňa je násobne väčší ako pokojový prúd, čo zvyšuje účinnosť v porovnaní s koncovým stupňom v triede A [11].



Obr. 4.5: Požadovaná prevodná charakteristika koncového stupňa v triede AB [11].

Z prevodnej charakteristiky taktiež vyplýva, že tranzistor, ktorý nedodáva výstupný prúd, by mal byť v pracovnom bode s minimálnym prúdom I_{min} . Tento minimálny prúd zabraňuje oneskoreniu pri zapínaní neaktívneho výstupného tranzistora a takto znižuje prechodové skreslenie. Pre rail-to-rail rozsah výstupného napätia je možné dosiahnuť túto charakteristiku tým, že je napätie medzi hradlami oboch výstupných tranzistorov udržiavané na konštantnej hodnote. Tento princíp je ukázaný na Obr. 4.6. Aby bol vzťah medzi push a pull prúdom výstupných tranzistorov odolný voči zmenám napájacieho napätia a procesným variáciami tak zdroj napätia U_{AB} musí sledovať tieto parametre. Toho sa dá dosiahnuť pomocou obvodu zobrazeného na Obr. 4.6 vpravo [11].



Obr. 4.6: Základný princíp kontrolného obvodu pre triedu AB [11].

Tranzistory M3-M4 zapojené ako diódy, ktoré majú nastavený pracovný bod pomocou konštantného prúdu I_{bias} a dvoch konštantných napät'ových zdrojov s polovičnou hodnotou napájacieho napätia, nahrádzajú funkciu zdroja U_{AB} . Následne vzťah medzi push prúdom tranzistora M1 a pull prúdom tranzistora M2 je daný ako:

$$\sqrt{I_{push}} + \sqrt{I_{pull}} = 2 \cdot \sqrt{I_Q} \quad (26)$$

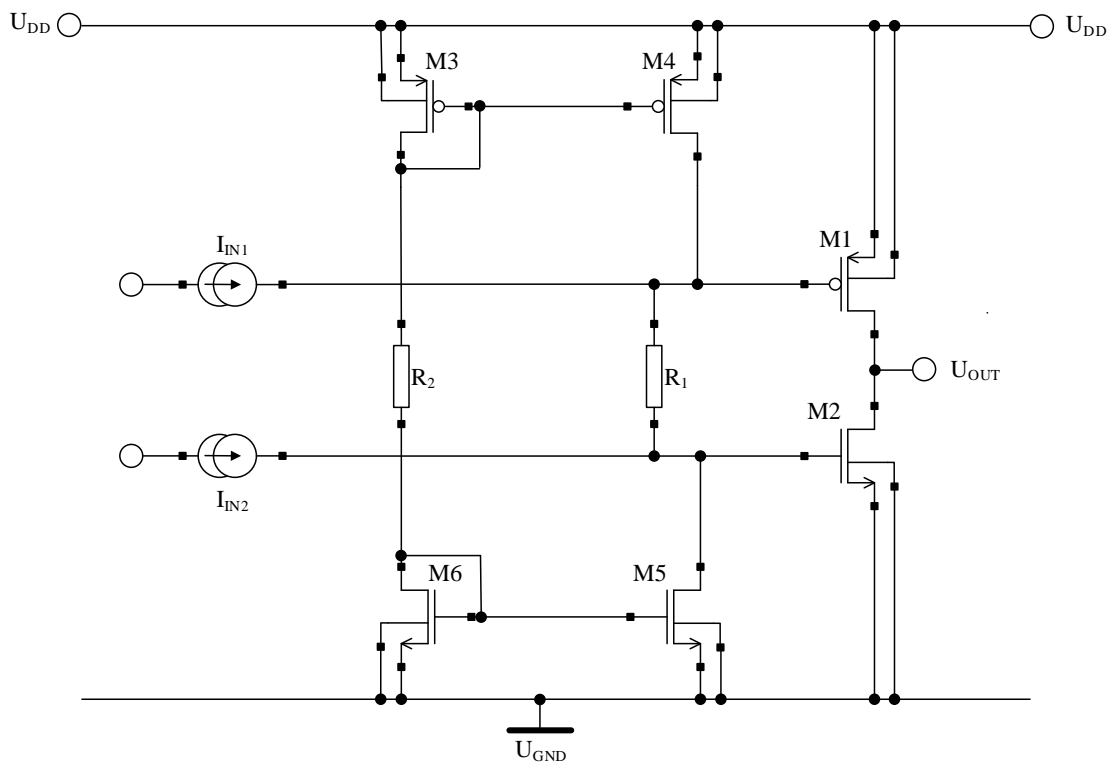
pri predpoklade, že tranzistory pracujú v silnej inverzii a ich rozmery sú v pomere ich transkonduktančných parametrov. Vo väčšine výstupných stupňov je podmienka zahrňujúca transkonduktančné parametre tranzistorov splnená, pretože znižuje skreslenie. Pokojový prúd výstupného stupňa je definovaný nasledovne [11]:

$$I_Q = \frac{(W/L)_1}{(W/L)_3} \cdot I_{bias} \quad (27)$$

Najdôležitejší parameter koncového stupňa v triede AB pre LV LP je minimálne potrebné napájacie napätie. Feedforward koncové stupne v triede AB sú schopné pracovať s minimálnym napájacím napätím splňujúcim podmienku pre LV aplikácie podľa rovnice (11). Feedback koncové stupne v triede AB môžu pracovať v prostredí VLV s minimálnym napájacím napätím daným rovnicou (12). Pre dosiahnutie LP podmienok je nutné aby kontrolný obvod pre triedu AB značne nezvyšoval pokojový prúd koncového stupňa. Požiadavky na výkon koncového stupňa ďalej zahŕňajú: schopnosť dodať dostatočný výstupný prúd, dobré vysokofrekvenčné chovanie, malú plochu a nezávislosť pokojového prúdu na procesných variáciách a zmenách napájacieho napätia [11].

4.2 Feedforward koncové stupne v triede AB

Priama aplikácia princípu popísaného na Obr. 4.6 je uskutočnená obvodom na Obr. 4.7. Tento obvod sa skladá z rail-to-rail koncového stupňa (tranzistory drain-to-drain) M1-M2 a z resistívne spojeného feedforward kontrolného obvodu pre triedu AB (rezistory R1-R2 a tranzistory M3-M6). Koncový stupeň je riadený dvoma prúdovými signálmi I_{IN1} a I_{IN2} , ktoré sú vo fáze. Tranzistory M3-M6 spolu s rezistorom R2 vytvárajú referenciu, ktorá generuje pracovný prúd I_{bias} . Tento prúd je zrkadlený pomocou prúdových zrkadiel M3-M4 a M5-M6 a dodaný do rezistoru R1, ktorý nastavuje napätie medzi tranzistormi M1-M2 [11].

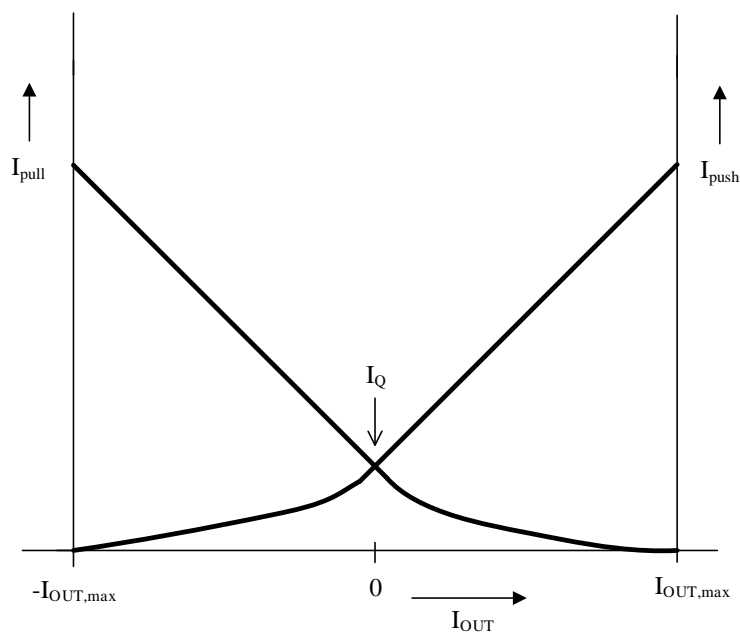


Obr. 4.7: Rail-to-rail koncový stupeň s resistívnym feedforward kontrolným obvodom pre triedu AB [11].

Ak oba rezistory majú zhodnú veľkosť tak pracovný prúd je nezávislý na hodnote napájacieho napätia a platia rovnice (26) a (27). Prechodová charakteristika koncového stupňa s resistívnym feedforward kontrolným obvodom pre triedu AB je znázornená na Obr. 4.8 a prakticky sa zhoduje s požadovanou prevodnou charakteristikou na Obr. 4.5. Maximálny výstupný prúd je limitovaný k priemerným hodnotám, pretože sa gate pre oba výstupné tranzistory môže priblížiť napájaciemu napätiu resp. potenciálu zeme na vzdialenosť jedného saturačného napätia a DC napätia na rezistore R1. Pre minimálne napájacie napätie platí [11]:

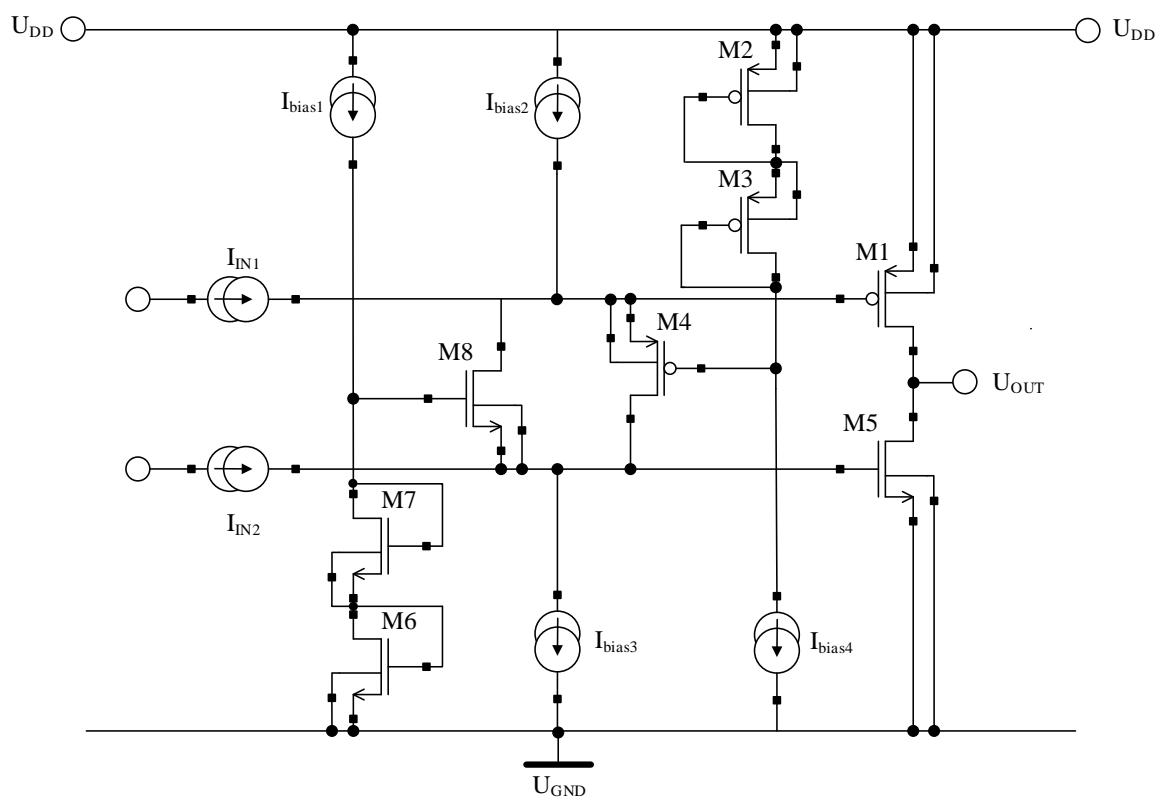
$$U_{DD,min} = 2 \cdot |U_{GS}| + |U_{DS,sat}| . \quad (28)$$

Najväčšou výhodou daného zapojenia je, že len minimálne zvyšuje pokojový prúd výstupného stupňa, pretože pracovný prúd môže byť dostatočne malý pri použití veľkých hodnôt rezistorov (to ale zapríčiňuje horšie chovanie obvodu na vysokých frekvenciách). Nevýhodou je, že kontrolný obvod je citlivý na zmeny napájacieho napätia a taktiež, že zaberá značnú plochu na čípe (v dôsledku použitia veľkých hodnôt rezistorov) [11].



Obr. 4.8: Prechodová charakteristika koncového stupňa s rezistívnym feedforward kontrolným obvodom pre triedu AB [11].

Spomínané nedostatky sa dajú prekonať použitím tranzistorovo spojeného feedforward kontrolného obvodu pre triedu AB, ktorý je znázornený na Obr. 4.9. Obvod sa skladá z rail-to-rail koncového stupňa M1 a M5 a kontrolného obvodu pre triedu AB M4 a M8. Pretože sa kontrolný obvod skladá len z tranzistorov, tak zaberá potencionálne menšiu plochu ako pri použití rezistorov [11].



Obr. 4.9: Rail-to-rail koncový stupeň s tranzistorovým feedforward kontrolným obvodom pre triedu AB [11].

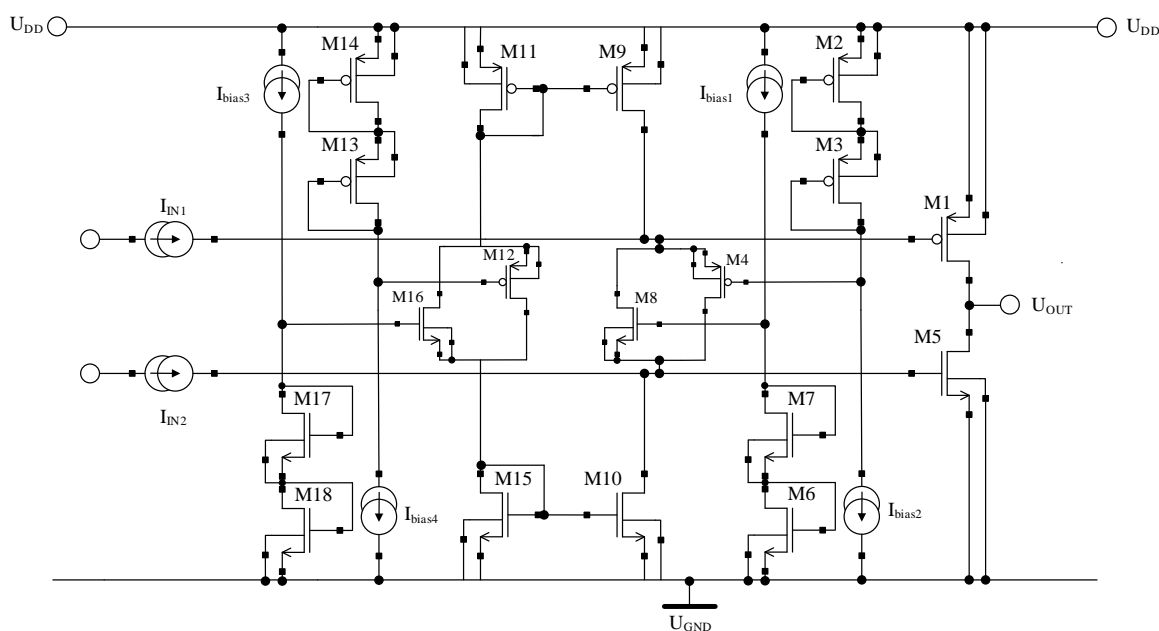
Kontrolný obvod je zložený z dvoch translineárnych slučiek M1-M4 a M5-M8, ktoré nastavujú konštantné napätie medzi výstupnými tranzistormi podľa princípu na Obr. 4.6. Prevodná charakteristika koncového stupňa je zhodná s požadovanou prevodnou charakteristikou na Obr. 4.5. V pokojovom pracovnom bode je prúd I_{bias2} rovnomerne rozdelený medzi tranzistormi M4 a M8. Pre kompenzáciu body efektu je potrebné aby tranzistory M7-M8 a M3-M4 mali rovnaké gate-source napätie a vo výsledku aj napätie gate-source tranzistorov M5-M6 a M1-M2 bolo zhodné. Pri splnení tejto podmienky sa dá určiť pokojový prúd ako [11]:

$$I_Q = \frac{(W/L)_5}{(W/L)_6} \cdot I_{bias1}, \quad (29)$$

kde je predpokladané, že prúdy I_{bias1} a I_{bias4} majú rovnakú hodnotu a rozmery tranzistorov sú v pomere :

$$\frac{(W/L)_5}{(W/L)_1} = \frac{(W/L)_6}{(W/L)_2} = \frac{(W/L)_7}{(W/L)_3} = \frac{(W/L)_8}{(W/L)_4}. \quad (30)$$

Tranzistorovo spojený feedforward kontrolný obvod pre triedu AB je schopný pracovať pokiaľ jeden z výstupných tranzistorov nevytlačí zo saturácie tranzistor M4 alebo tranzistor M8. V dôsledku toho sa gate pre oba výstupné tranzistory môže priblížiť napájaciemu napätiu resp. potenciálu zeme v rámci jedného saturačného a jedného gate-source napätia. Pre minimálne napájacie napätie koncového stupňa platí rovnica (28). Výhodou daného kontrolného obvodu je, že značne nezvyšuje spotrebu a taktiež je dosiahnuté dobré vysokofrekvenčné chovanie, pretože spojenie medzi výstupnými tranzistormi je realizované jediným tranzistorom. Kontrolný obvod ďalej neznižuje zosilnenie otvorenej slučky. Kontrolný obvod na Obr. 4.9 vykazuje závislosť vlastností na zmene napájacieho napätia. Riešenie danej závislosti pomocou nastavenia pracovného bodu kontrolného obvodu pre triedu AB plávajúcim zdrojom prúdu (má rovnakú topológiu ako kontrolný obvod v triede AB) je zobrazené na Obr. 4.10 [11].



Obr. 4.10: Rail-to-rail koncový stupeň s tranzistorovým feedforward kontrolným obvodom pre triedu AB a nastavením pracovného bodu pomocou plávajúceho zdroja prúdu [11].

Plávajúci zdroj prúdu M12 a M16 poskytuje pracovný prúd pre tranzistorový feedforward kontrolný obvod pre triedu AB, a pretože má rovnakú štruktúru ako kontrolný obvod dochádza ku vykompenzovaniu závislosti vlastností na napájacom napätí. Podobne ako pre samotný kontrolný obvod, pracovný prúd je daný dvoma translineárnymi slučkami M11-M14 a M15-M18. Pre kompenzáciu body efektu tranzistory M15 a M18 a tranzistory M11 a M14 musia mať rovnaké gate-source napätia. V dôsledku, čoho môžu byť tranzistory M16-M17 a M12-M13 pojaté ako prúdové zrkadlá a pracovný prúd kontrolného obvodu triedy AB je daný ako [11]:

$$I_{AB} = 2 \cdot I_{bias4} \frac{(W/L)_{12}}{(W/L)_{13}}, \quad (31)$$

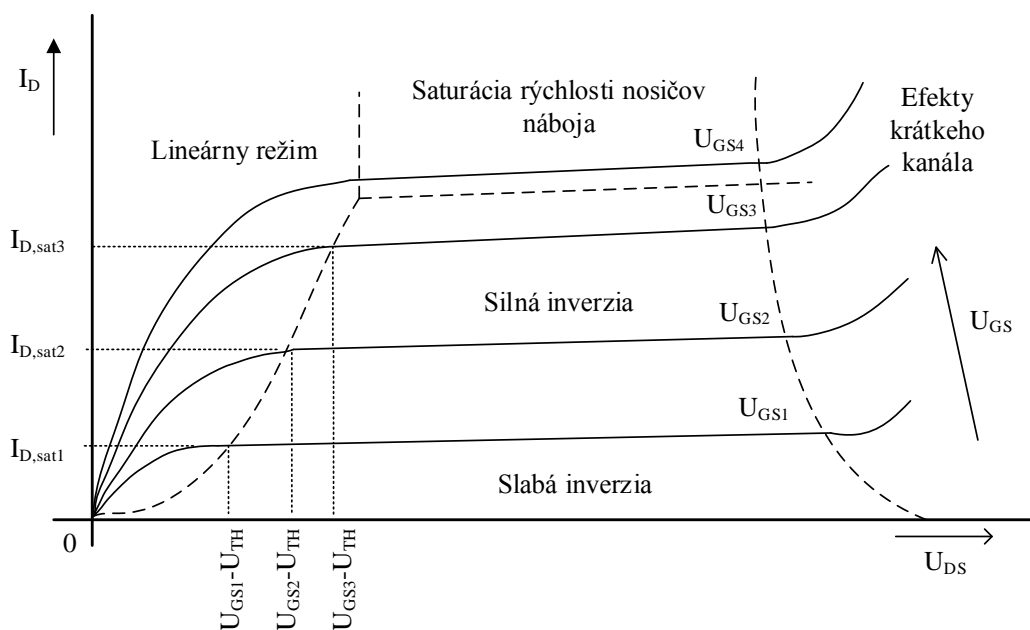
pri predpoklade, že prúdy I_{bias3} a I_{bias4} majú rovnakú hodnotu a rozmery tranzistorov sú v pomere [11]:

$$\frac{(W/L)_{12}}{(W/L)_{13}} = \frac{(W/L)_{16}}{(W/L)_{17}}. \quad (32)$$

Feedback koncový stupeň v triede AB na rozdiel od feedforward koncového stupňa v triede AB (kde je pokojový prúd riadený priamo) riadi pokojový prúd pomocou spätnej väzby. Najprv je push a pull prúd odmeraný a potom je regulovaný spôsobom odpovedajúcim triede AB. Feedback koncový stupeň je schopný pracovať vo VLV prostredí, ale za cenu zhoršenia vysokofrekvenčného chovania a zvýšenia spotreby, v dôsledku použitia viac zložených topológií. Stabilizovanie feedback koncového stupňa je taktiež zložitejšie ako je tomu u feedforward stupňov [11].

5 MOS tranzistor

Jedným z najdôležitejších elektrických parametrov MOS tranzistora z pohľadu návrhu pre znížené napájacie napätie je napätie gate-source, pretože určuje minimálne napájacie napätie pri, ktorom je obvod schopný správne pracovať. S napätím gate-source je spojená transkonduktancia, pretože MOS tranzistor je prvok riadený napätím [11]. Na Obr. 5.1 je vykreslená výstupná charakteristika MOS tranzistora s vyznačením operačných regiónov tranzistora.



Obr. 5.1: Výstupná charakteristika MOS tranzistora s vyznačením operačných regiónov [24].

Tranzistor sa nachádza v aktívnom režime a v silnej inverzii ak [24]:

$$U_{DS} > U_{GS} - U_{TH}; U_{GS} > U_{TH} . \quad (33)$$

Pri návrhu OpAmp sa v praxi skoro všetky MOS tranzistory nastavujú do silnej inverzie, pretože poskytuje najväčší napäťový zisk pre daný prúd cez drain a geometriu tranzistora [11]. Pre výstupný prúd tranzistora a transkonduktanciu platia nasledovné vzťahy používané pre ručné výpočty [24]:

$$I_D = \frac{1}{2} \cdot KP \cdot \left(\frac{W}{L}\right) \cdot (U_{GS} - U_{TH})^2, \quad (34)$$

$$g_m = KP \cdot \left(\frac{W}{L}\right) \cdot (U_{GS} - U_{TH}) = \sqrt{2 \cdot KP \cdot \left(\frac{W}{L}\right) \cdot I_D} = \frac{2 \cdot I_D}{(U_{GS} - U_{TH})} . \quad (35)$$

Tranzistor MOS sa nachádza v slabej inverzii keď sa hodnota napätia gate-source nachádza v blízkosti prahového napätia resp. pod ním. Saturačné napätie tranzistora pracujúceho v slabej inverzii je menšie ako pre tranzistor pracujúci v silnej inverzii. Pre výstupný prúd tranzistora v slabej inverzii a jeho transkonduktanciu platí (ručné výpočty) [24]:

$$I_D = I_{D0} \cdot \left(\frac{W}{L}\right) \cdot \exp\left(\frac{U_{GS}}{n \cdot k \cdot T/q}\right), \quad (36)$$

$$g_m = \frac{I_D}{n \cdot k \cdot T/q} \quad (37)$$

5.1 Technológia ONSem i I3T25

Technológia ONSem i I3T25 ponúka MOS tranzistory s minimálnou dĺžkou kanálu 0,35 μm pracujúce pri napätí 3,3 V, ale aj vysokonapäťové DMOS tranzistory schopné pracovať pri napätí až 18 V (možné je použiť aj bipolárne tranzistory). Technológia I3T25 poskytuje ďalšie možnosti ako napr.[17]:

- kov-kov lineárne kondenzátory
- polykremík-polykremík kondenzátory
- polykremíkové rezistory s vysokou rezistivitou
- plávajúce NDMOS a PDMOS tranzistory
- plávajúce LV diódy
- Schottkyho diódy
- pochované Zenerové diódy pre preklápanie

Parametre používaných súčiastok technológie I3T25 sú uvedené v Tab. 5.1, Tab. 5.2, Tab. 5.3 a Tab. 5.4.

Tab. 5.1: Parametre tranzistoru NMOS o rozmeroch W/L = 10 μm / 10 μm v technológii ONSem i I3T25 [18].

Parameter	Min	Typ	Max	Jednotka	Podmienky
U_{thn}	542	599	656	mV	$U_{\text{ds}} = 100 \text{ mV}, U_{\text{bs}} = 0 \text{ V}$
KP_n	138,6	166,1	197,2	$\mu\text{A}/\text{V}^2$	$U_{\text{ds}} = 100 \text{ mV}, U_{\text{bs}} = 0 \text{ V}$
$I_{\text{D,satn}}$	384,7	428,7	495,2	μA	$U_{\text{ds}} = U_{\text{gs}} = 3,3 \text{ V}, U_{\text{bs}} = 0 \text{ V}$
γ_n	0,49	0,55	0,61	\sqrt{V}	$U_{\text{ds}} = 100 \text{ mV}, U_{\text{bs}}$ rozptyl
$\text{TC}(U_{\text{thn}})$	-	-0,99	-	mV/K	$U_{\text{ds}} = 100 \text{ mV}, U_{\text{bs}} = 0 \text{ V}$

Tab. 5.2: Parametre tranzistoru PMOS o rozmeroch W/L = 10 μm / 10 μm v technológii ONSem i I3T25 [18].

Parameter	Min	Typ	Max	Jednotka	Podmienky
U_{thp}	-0,681	-0,598	-0,519	mV	$U_{\text{ds}} = -100 \text{ mV}, U_{\text{bs}} = 0 \text{ V}$
KP_p	32,9	38,9	41	$\mu\text{A}/\text{V}^2$	$U_{\text{ds}} = -100 \text{ mV}, U_{\text{bs}} = 0 \text{ V}$
$I_{\text{D,satp}}$	-99	-89,2	-76,8	μA	$U_{\text{ds}} = U_{\text{gs}} = -3,3 \text{ V}, U_{\text{bs}} = 0 \text{ V}$
γ_p	-0,73	-0,69	-0,65	\sqrt{V}	$U_{\text{ds}} = -100 \text{ mV}, U_{\text{bs}}$ rozptyl
$\text{TC}(U_{\text{thp}})$	-	1	-	mV/K	$U_{\text{ds}} = -100 \text{ mV}, U_{\text{bs}} = 0 \text{ V}$

Tab. 5.3: Parametre polykrémikového rezistoru s vysokou rezistivitou (HIPOR) v technológii ONSem i3T25 [18].

Parameter	Min	Typ	Max	Jednotka
R _{sh}	775	975	1175	Ω/■
TC1	-1,42	-1,42	-1,42	mK ⁻¹
TC2	2,87	2,87	2,87	μK ⁻²

Tab. 5.4: Parametre kovového kondenzátora (mimc) v technológii ONSem i3T25 [25].

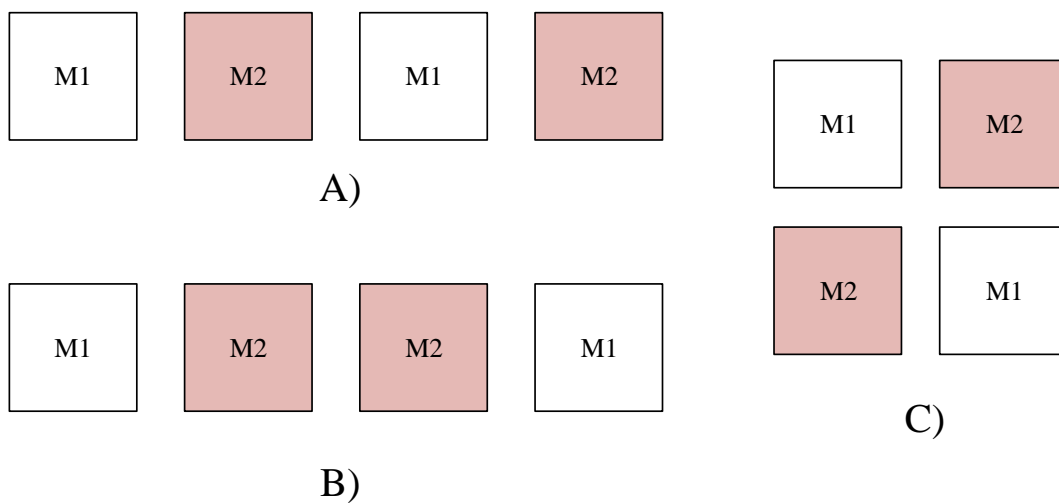
Parameter	Min	Typ	Max	Jednotka
ca	1,30E-03	1,50E-03	1,70E-03	F/m ²
dW	1,00E-07	1,00E-07	1,00E-07	m
tc1_ca	2,00E+01	4,55E+01	6,00E+01	ppm/K ⁻¹

5.2 Topológia čipu

Topológia čipu alebo tzv. layout reprezentuje fyzickú podobu navrhnutého obvodu na kremíkovej doske. Vhodne navrhnutou topológiou je možné minimalizovať variácie výrobného procesu, dosiahnuť veľmi dobrý súbeh požadovaných prvkov a takto značne znížiť napr. náhodnú napäťovú nesymetriu [8],[22].

Existuje mnoho topologických pravidiel, ktoré zlepšujú súbeh jednotlivých prvkov. Napríklad prvky, ktoré potrebujú kvalitný súbeh by mali byť rovnakej povahy. Nie je možné zaistiť súbeh medzi rezistorom a odporom v source tranzistora. Ďalšou podmienkou pre dobrý súbeh je, že zariadenia v súbehu by sa mali nachádzať na jednej izoterme. Najpodstatnejšie je zväčšenie rozmerov prvkov, pretože rozptyl prahového napätia a ďalších parametrov je nepriamo úmerný odmocnине z (W/L). Okrem rozmerov zariadení aj ich vzájomná vzdialenosť hraje určitú rolu pri súbehu. Dôležitejším bodom ako vzájomná vzdialenosť je však orientácia prvkov, pretože kremík nikdy nemá rovnakú štruktúru v dvoch rozdielnych smeroch a teda ani rovnaké vlastnosti [8].

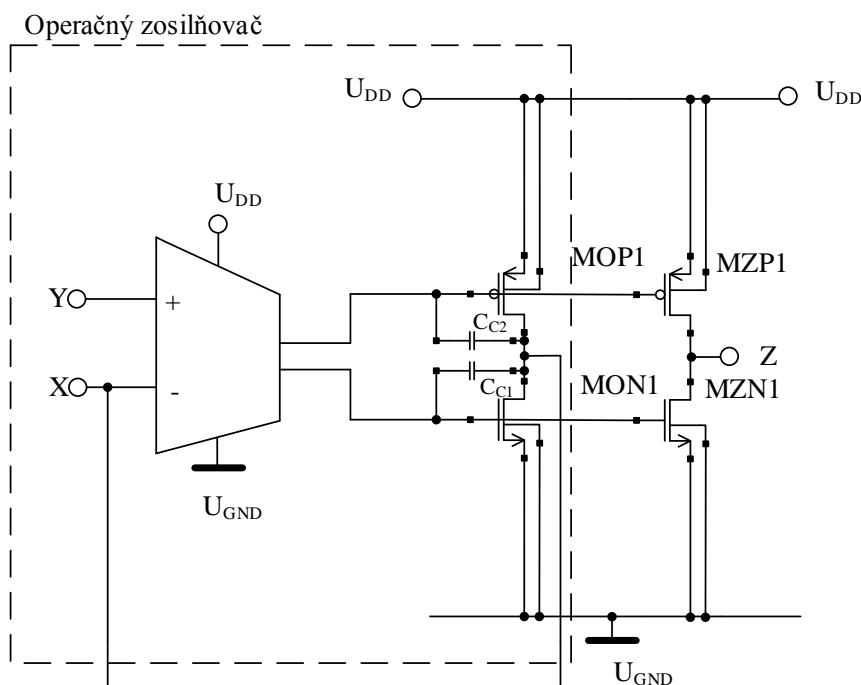
Pokročilejšie metódy (Obr. 5.2) zlepšenia súbehu prvkov (tranzistorov) resp. zníženia nesymetrie používajú zložitejšie topológie, zložené z viacerých častí [22]. Výsledný layout je overovaný kontrolami pre určenie správnosti vytvoreného návrhu. Kontrola DRC (desing rule check) overuje dodržanie návrhových pravidiel pre danú technológiu. Overenie LVS (layout versus schematic) porovnáva výslednú topológiu s jej elektrickou schémou a antenna check kontroluje navrhnutý layout voči vzniku antenna efektu.



Obr. 5.2: Metódy pre dosiahnutie lepšieho súbehu prvkov: A) inter-digitization, B) common-centriod, C) cross-quad [22].

6 Návrh rail-to-rail prúdového konvejora druhej generácie

Topológia prúdového konvejora druhej generácie založená na jednoduchých prúdových zrkadlách znázornená na Obr. 1.5, nie je vhodná pre rail-to-rail návrh, pretože vstupný súhlasný napäťový rozsah je obmedzený z oboch strán napájania jedným gate-source a jedným saturačným napätím. Pre návrh rail-to-rail prúdového konvejora druhej generácie je potrebné založiť topológiu konvejora na operačnom zosilňovači. Operačný zosilňovač so schopnosťou spracovať rail-to-rail signál (na vstupe aj výstupe) je použitý k implementovaniu jednotkového napäťového sledovača medzi uzlami Y a X. Prúdový sledovač je vytvorený jednoduchým snímaním vstupného prúdu I_x duplikovaním výstupných tranzistorov napäťového sledovača. Princíp prúdového konvejora druhej generácie založeného na operačnom zosilňovači je ukázaný na Obr. 6.1 [5],[10].

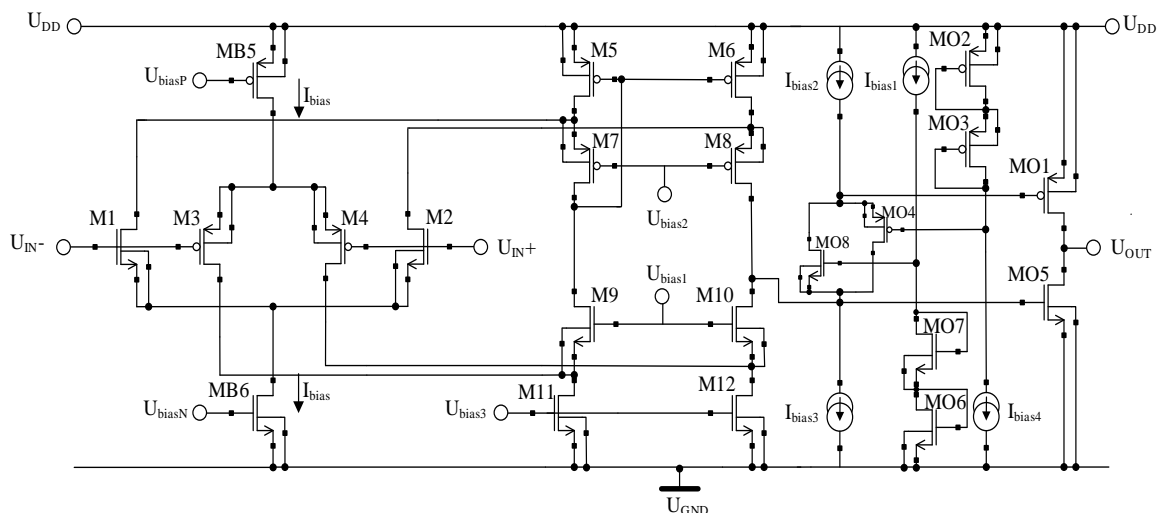


Obr. 6.1: Princíp prúdového konvejora druhej generácie založeného na operačnom zosilňovači [10].

V dôsledku toho, že tranzistory MON1-MZN1 resp. MOP1-MZP1 majú rovnaké rozmery tak prúd I_x by mal byť presnou kópiou prúdu I_x . Pretože nie je potreba vkladať žiadne ďalšie tranzistory medzi napájacie svorky a OpAmp, tento prístup k návrhu prúdového konvejora nezvyšuje minimálne napájacie napätie nad rámec napätia potrebného k správnej funkcii operačného zosilňovača. Navyše napäťový sledovač je založený na OpAmp, takže si zachová všetky jeho vlastnosti (výhody aj nevýhody) ako napr. dobré sledovanie napätia za cenu zníženia pracovnej frekvencie. Napäťový sledovač je implementovaný ako dvojstupňový zosilňovač, takže pre väčšinu praktických realizácií bude potrebné použiť frekvenčnú kompenzáciu pre zaistenie stability. Pridanie kompenzačnej kapacity môže potencionálne narušiť prúdový prenos medzi uzlami X a Z. Pri vysokých frekvenciách a za šírkou pásma jednotkového zisku napäťového sledovača, sa časť prúdu I_x stratí v kompenzačnej kapacite ako aj v parazitných kapacitách [10].

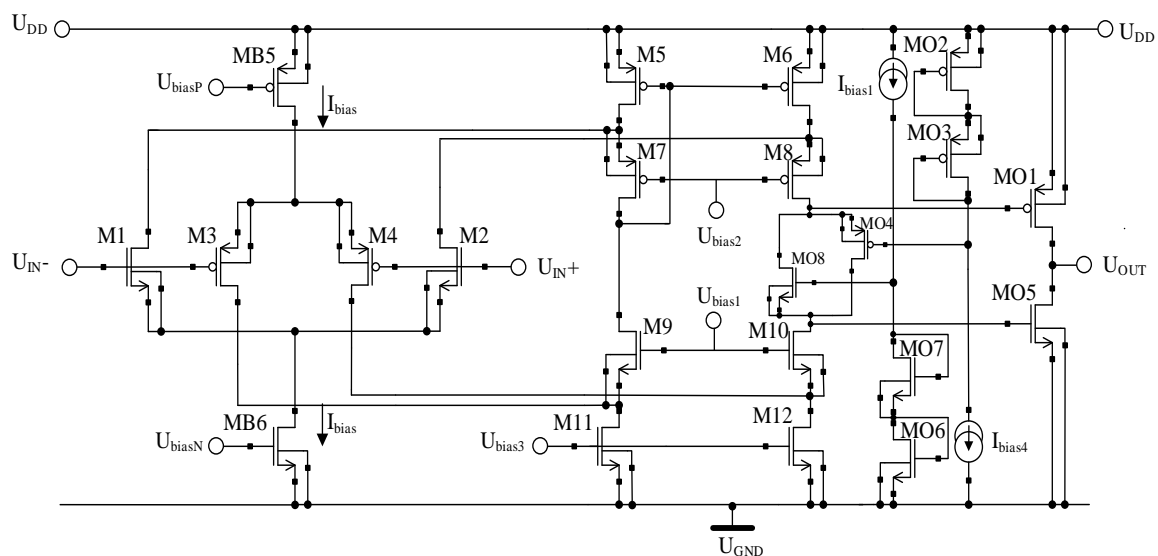
6.1 Návrh rail-to-rail operačného zosilňovača

Operačný zosilňovač použitý pre návrh rail-to-rail prúdového konvejora je založený na vstupnom stupni s reguláciou transkonduktancie pomocou prúdových zrkadiel v pomere 1:3, popísanom v časti 3.3.1 a na feedforward koncovom stupni v triede AB opísanom v kapitole 4.2. Obvyklou cestou návrhu dvojstupňového operačného zosilňovača je kaskádne spojenie vstupného stupňa so zloženou kaskádou (M1-M12) a koncového stupňa v triede AB (MO1-MO8). Vzniknutá topológia je zobrazená na Obr. 6.2.



Obr. 6.2: Dvojstupňový operačný zosilňovač so zloženou kaskádou [11].

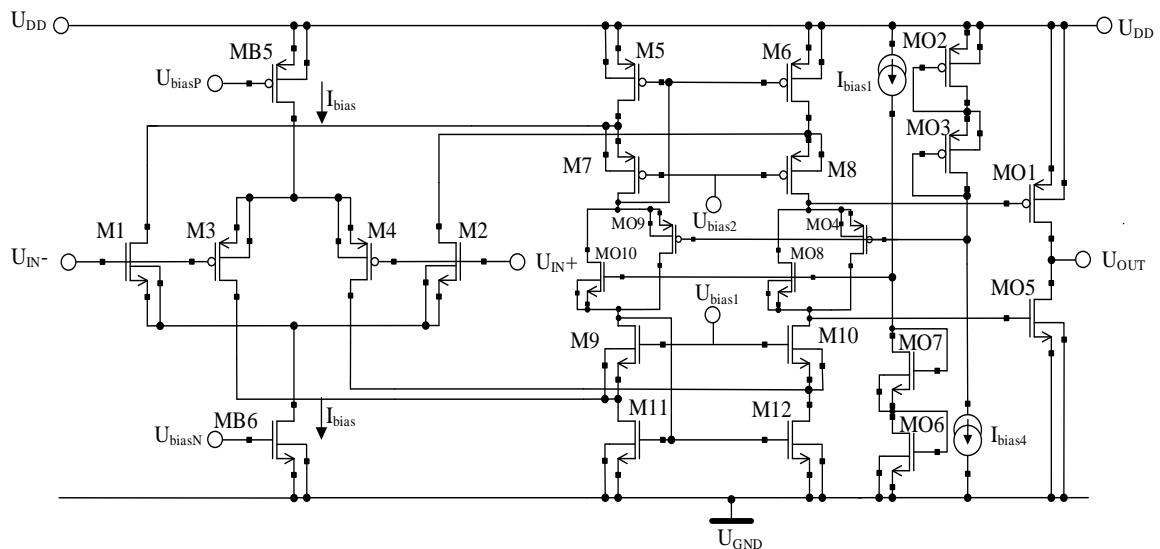
Hoci je takto dosiahnutý kompaktný návrh, tak výsledné zapojenie má niekoľko nedostatkov. Zosilnenie OpAmp klesá v dôsledku toho, že prúdové zdroje kontrolného obvodu pre triedu AB sú paralelne s tranzistorami M9-M10 resp. M7-M8. K napätovej nesymetrii a šumu okrem vstupných tranzistorov a sumačného obvodu prispievajú opäť zdroje prúdu kontrolného obvodu pre triedu AB. Riešenie týchto nedostatkov je zobrazené na Obr. 6.3 [11].



Obr. 6.3: Dvojstupňový operačný zosilňovač. Kontrolný obvod pre triedu AB má nastavený pracovný bod pomocou kaskád sumačného obvodu [11].

Eliminácia príspevku kontrolného obvodu pre triedu AB k vstupnej napäťovej nesymetrii a šumu spočíva vo vsunutí kontrolného obvodu MO4-MO8 do sumačného obvodu. Takto má plávajúci kontrolný obvod pre triedu AB nastavený pracovný pomocou kaskód M8 a M10 sumačného obvodu. Vstupná napäťová nesymetria a šum sú teraz určené len vstupnými tranzistorami a sumačným obvodom. Nedostatkom presunu kontrolného obvodu do sumačného obvodu je, že pokojový prúd výstupných tranzistorov závisí na vstupnom súhlasnom napätí vstupného komplementárneho diferenčného páru. Pri zmene $U_{IN,cm}$ sa mení pracovný prúd vstupných diferenčných párov a takto zákonite aj prúd zloženou kaskódou. Vo výsledku sa pracovný bod kontrolného obvodu pre triedu AB a následne aj pokojový prúd výstupných tranzistorov stanú závislé na vstupnom súhlasnom napätí [11].

Riešením je použitie sumačného obvodu s dvoma LV kaskódovými prúdovými zrkadlami zobrazenými na Obr. 3.7. Do oboch vetví každého LV kaskódového prúdového zrkadla sú dodávané vstupnými diferenčnými párami rovnaké CM prúdy. LV prúdové zrkadlá majú nastavený pracovný bod pomocou plávajúceho prúdového zdroja MO9-MO10, ktorý ma rovnakú topológiu ako kontrolný obvod pre triedu AB, takže sa vyruší závislosť vlastností kontrolného obvodu na napájacom napätí. Pretože sa jedná o plávajúci prúdový zdroj tak neprispieva ku vstupnej napäťovej nesymetrii a šumu. Výsledné zapojenie je ukázané na Obr. 6.4 [11].



Obr. 6.4: Kompaktný dvojtupňový operačný zosilňovač [11].

Pri návrhu dvojtupňového operačného zosilňovača, ktorého celková schéma je uvedená v prílohe P1, je potrebné vychádzať z podmienky pre fázovú bezpečnosť. Návrhové vzťahy platia aj pre prípad, že v prvom stupni sa nachádza kaskódové zapojenie tranzistorov [11], [26]. Najplochejšia odozva vo frekvenčnej oblasti sa dosiahne pri fázovej bezpečnosti 60° [8]. Pre model OpAmp s dvoma pólmi a jednou RHP nulou (ak má nula desaťkrát väčšiu hodnotu ako GBW) platí, že druhý pól musí byť umiestnený minimálne na 2,2-krát vyššej frekvencii ako je hodnota GBW, pretože [26]:

$$\begin{aligned} \phi_M &= \pm 180^\circ - \text{Arg}[A(j\omega) \cdot F(j\omega)] = \\ &= \pm 180^\circ - \tan^{-1}\left(\frac{\omega}{|p_1|}\right) - \tan^{-1}\left(\frac{\omega}{|p_2|}\right) - \tan^{-1}\left(\frac{\omega}{|z_1|}\right) \\ &= 60^\circ . \end{aligned} \quad (38)$$

Pri predpoklade, že ω je nahradená GBW ďalej platí:

$$120^\circ = \tan^{-1}\left(\frac{GBW}{|p_1|}\right) + \tan^{-1}\left(\frac{GBW}{|p_2|}\right) + \tan^{-1}\left(\frac{GBW}{|z_1|}\right) \quad (39)$$

$$= \tan^{-1}(A_U(0)) + \tan^{-1}\left(\frac{GBW}{|p_2|}\right) + \tan^{-1}(0,1) .$$

V prípade, že napät'ové zosilnenie je považované za veľké tak sa dá rovnica (39) zjednodušiť na:

$$24,3^\circ \approx \tan^{-1}\left(\frac{GBW}{|p_2|}\right) \rightarrow |p_2| \geq 2,2 \cdot GBW . \quad (40)$$

Pre kompenzačnú kapacitu C_C potom platí:

$$C_C > 0,22 \cdot C_L . \quad (41)$$

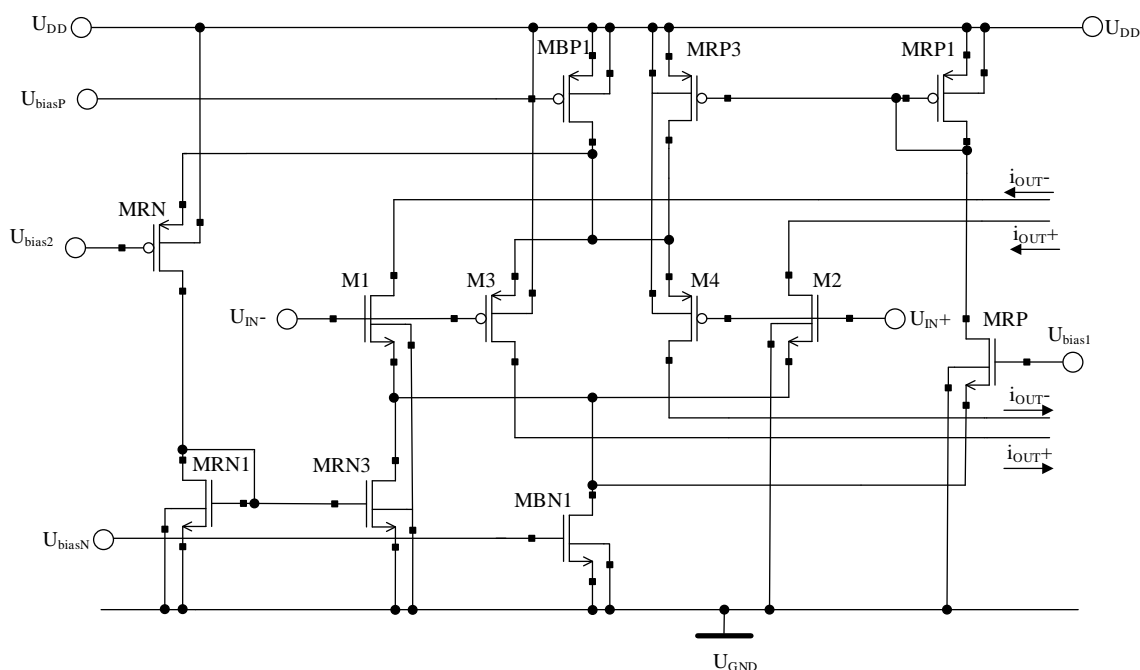
Požiadavka na transkonduktanciu vstupného stupňa sa dá určiť z vedomosti GBW a veľkosti kompenzačnej kapacity [26]:

$$g_{mIN} = 2\pi \cdot f \cdot C_C \cdot GBW . \quad (42)$$

Pre fázovú bezpečnosť 60° bolo predpokladané, že RHP nula má desaťkrát väčšiu hodnotu frekvencie ako GBW, takže pre transkonduktanciu koncového stupňa platí:

$$g_{mOUT} = 2,2 \cdot g_{mIN} \cdot \left(\frac{C_L}{C_C}\right) . \quad (43)$$

Na Obr. 6.5 je znázornený vstupný stupeň použitý v operačnom zosilňovači tvoriacom jadro prúdového konvejora druhej generácie.



Obr. 6.5: Vstupný stupeň s reguláciou transkonduktancie pomocou prúdových zrkadiel v pomere 1:3 použitý v operačnom zosilňovači [8] [11].

Použitie vstupného stupňa s reguláciou transkonduktancie pomocou prúdových zrkadiel v pomere 1:3 limituje minimálne dosiahnuteľné napájacie napätie, pretože prúdové spínače MRN resp. MRP majú nastavenú prepínaciu úroveň pomocou referenčných napätí U_{bias2} a U_{bias1} . Pri znížení napájacieho napätia pod minimálnu úroveň dochádza v strede ICMR k vzniku pozitívnej spätnej väzby, pretože oba tranzistory MRN

aj MRP súčasne vedú prúd a OpAmp sa stáva nestabilný. Vzniku pozitívnej spätnej väzby sa dá zabrániť tým, že sa gate tranzistora MRN pripojí na napájacie napätie za cenu znefunkčnenia regulácie transkonduktancie v hornej časti ICMR. Obdobne to platí pre tranzistor MRP a pripojenie jeho gate na potenciál zeme (znefunkčnenie kontroly výslednej transkonduktancie v spodnej časti ICMR) [11]. Minimálna úroveň napájacieho napätia bola stanovená na hodnotu 3 V (technológia ONSemí I3T25 umožňuje nesymetrické napájanie do 3,3 V).

Prvý stupeň použitého operačného zosilňovača tvorí komplementárny diferenčný pár so zloženou kaskódou, ktorá zaručuje rail-to-rail ICMR. Transkonduktancia vstupného stupňa je regulovaná tak aby vo všetkých troch regiónoch ICMR (región I – funguje len PMOS diferenčný pár; región II – fungujú oba diferenčné páry; región III – funguje iba NMOS diferenčný pár), bola konštantná. Pre transkonduktanciu vstupného stupňa platí podľa rovnice (35):

$$g_{mIN} = \sqrt{2 \cdot KP_p \cdot \left(\frac{W}{L}\right)_3 \cdot 4 \cdot I_{D3,región2}} \quad \text{región 1,} \quad (44)$$

$$g_{mIN} = \sqrt{2 \cdot KP_p \cdot \left(\frac{W}{L}\right)_3 \cdot I_{D3}} + \sqrt{2 \cdot KP_n \cdot \left(\frac{W}{L}\right)_1 \cdot I_{D1}} \quad \text{región 2,} \quad (45)$$

$$g_{mIN} = \sqrt{2 \cdot KP_n \cdot \left(\frac{W}{L}\right)_1 \cdot 4 \cdot I_{D1,región2}} \quad \text{región 3 .} \quad (46)$$

Výstupný odpor prvého stupňa je daný paralelnou kombináciou výstupných odporov LV kaskádových prúdových zrkadiel [23]:

$$r_{OI} = [g_{m8} \cdot r_{O8} \cdot (r_{O2} || r_{O6})] || [g_{m10} \cdot r_{O10} \cdot (r_{O4} || r_{O12})]. \quad (47)$$

Zosilnenie prvého stupňa je potom definované ako:

$$A_{UI} = g_{mIN} \cdot r_{OI}. \quad (48)$$

Pre prúdy zloženej kaskódy by malo platiť, že sú 1,3 až 1,5-krát väčšie ako pracovné prúdy vstupných diferenčných párov aby nedošlo ku stavu, že vetvou kaskódy nepreteká žiadny prúd [26].

Druhý stupeň navrhnutého operačného zosilňovača je vytvorený drain-to-drain (dosiahnutie rail-to-rail OCMR) spojením tranzistorov MON1 a MOP1. Pre transkonduktanciu, výstupný odpor a zosilnenie druhého stupňa platí [23]:

$$g_{mOUT} = \sqrt{2 \cdot KP_p \cdot \left(\frac{W}{L}\right)_{OP1} \cdot I_{DOP1}} + \sqrt{2 \cdot KP_n \cdot \left(\frac{W}{L}\right)_{ON1} \cdot I_{DON1}}, \quad (49)$$

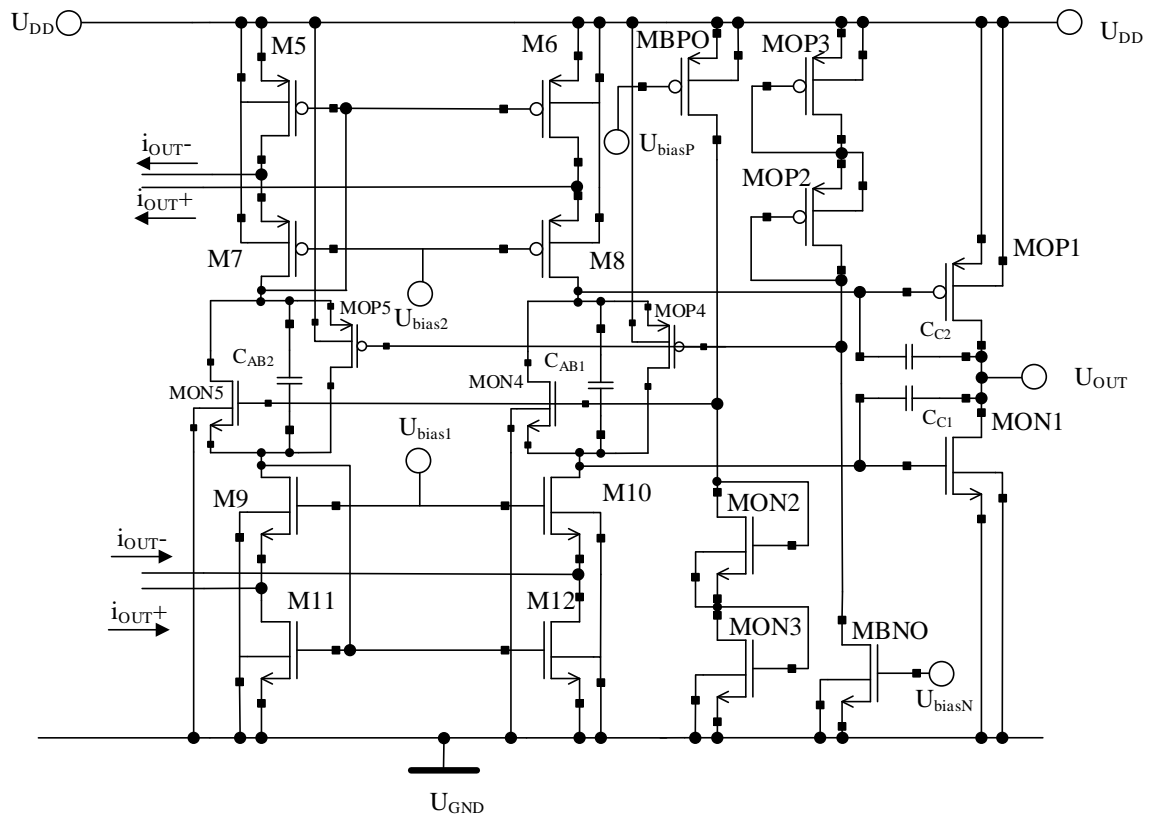
$$r_{OII} = r_{OOP1} || r_{OON1}, \quad (50)$$

$$A_{UII} = g_{mOUT} \cdot r_{OII}. \quad (51)$$

Celkové zosilnenie operačného zosilňovača je dané ako:

$$A_U = A_{UI} \cdot A_{UII} = g_{mIN} \cdot r_{OI} \cdot g_{mOUT} \cdot r_{OII}. \quad (52)$$

Sumačný obvod spolu s kontrolným obvodom pre triedu AB použitý v operačnom zosilňovači je ukázaný na Obr. 6.6. Podrobnejší popis kontrolného obvodu sa nachádza v kapitole 4.2.



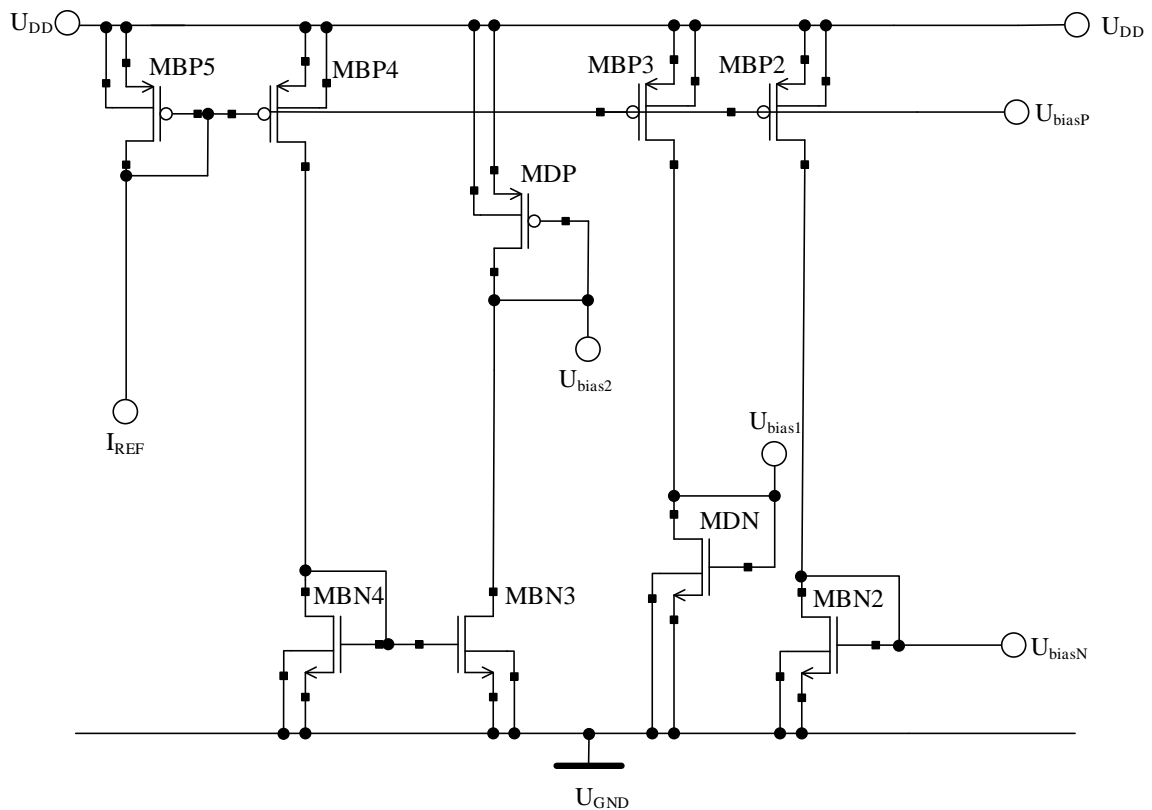
Obr. 6.6: Sumačný obvod spolu s kontrolným obvodom pre triedu AB použitý v operačnom zosilňovači [11].

Ak koncový stupeň dodáva značné prúdy do záťaže, tak je potrebné podrobnejšie preskúmanie stability, pretože transkonduktancia koncového stupňa a zosilnenie značne závisí na výstupnom prúde, a taktiež pretože samotný kontrolný obvod pre triedu AB môže začať limitovať šírku pásma OpAmp. V praktickom zmysle musí byť operačný zosilňovač stabilný pre každý pracovný bod koncového stupňa nie len pre pokojový pracovný bod. Toto sa zaisťuje pomocou zrkadlovej Millerovej frekvenčnej kompenzácie (kapacity symetricky umiestnené okolo výstupných tranzistorov). Okrem signálovej stability OpAmp musí byť zabezpečená aj stabilita samotnej slučky kontrolného obvodu pre triedu AB. Typicky pre Millerovu frekvenčnú kompenzáciu nie je potrebné použiť kapacitu C_{AB} pre stabilizáciu AB slučky [27]. Prakticky sa ukázalo, že kapacita C_{AB} , zlepšuje vlastnosti fázovej bezpečnosti.

Na Obr. 6.7 je znázornený obvod pre nastavenie pracovného bodu tranzistorov operačného zosilňovača. Obvod využíva referenčný prúd o hodnote $10 \mu\text{A}$ vytvorený obvodom, ktorý nie je súčasťou návrhu (typicky sa na čipe nachádza jeden obvod, ktorý slúži ako referencia pre všetky bloky a návrh OpAmp predpokladá túto skutočnosť). Napätia pre nastavenie pracovného bodu OpAmp sú uvedené v Tab. 6.1.

Tab. 6.1: Napätia pre nastavenie pracovného obvodu operačného zosilňovača.

U_{bias1}	U_{bias2}	U_{biasN}	U_{biasP}
1,3 V	1,7 V	0,8 V	2,2 V



Obr. 6.7: Obvod pre nastavenie pracovného bodu tranzistorov operačného zosilňovača.

Požiadavky na vlastnosti operačného zosilňovača použitého ako základ prúdového konvejora druhej generácie sú vypísané v Tab. 6.2.

Tab. 6.2 Požiadavky na vlastnosti operačného zosilňovača.

Parameter	Skratka	Hodnota
Jednosmerné zosilnenie	A_U	≥ 100 dB
Šírka pásma jednotkového zisku	GBW	≈ 2 MHz
Fázová bezpečnosť	Φ_M	$\approx 60^\circ$
Napájacie napätie	U_{DD}	3 V
Spotreba	P_{diss}	≤ 1 mW
Zaťažovacia kapacita	C_L	10 pF
Prúdový rozsah koncového stupňa	-	-0,3 mA - 0,3 mA

Rozmery jednotlivých tranzistorov sa určia z rovníc (34) a (35) pre ručné výpočty, pretože všetky tranzistory OpAmp majú pracovný bod nachádzajúci sa v oblasti silnej inverzie. Vypočítané rozmery všetkých tranzistorov operačného zosilňovača sú uvedené v Tab. 6.3.

Tab. 6.3: Rozmery tranzistorov operačného zosilňovača.

	Tranzistor	(W/L) [μm]/[μm]
Nastavenie pracovného bodu tranzistorov	MBP1, MBP2, MBP3, MBP4, MBP5, MBPO	25,6 / 2,0
	MBN1, MBN2, MBN3, MBN4, MBNO	6,0 / 2,0
	MDP	3,2 / 2,0
	MDN	0,8 / 2,0
Vstupné diferenčné páry a regulácia transkonduktancie	M1, M2, MRP, MRN1	6,0 / 2,0
	M3, M4, MRN, MRP1	25,6 / 2,0
	MRN3	18,0 / 2,0
	MRP3	76,8 / 2,0
Sumačný obvod (zložená kaskóda)	M11, M12	30,0 / 2,0
	M9, M10	18,0 / 2,0
	M7, M8	76,75 / 2,0
	M5, M6	128,0 / 2,0
Kontrolný obvod pre triedu AB a výstupné tranzistory	MON4, MON5	9,0 / 2,0
	MOP4, MOP5	38,4 / 2,0
	MON3	16,0 / 3,0
	MON2	10,3 / 2,0
	MOP3	68,25 / 3,0
	MOP2	44,0 / 2,0
	MON1	128,0 / 3,0
MOP1	546,0 / 3,0	

6.2 Vytvorenie rail-to-rail prúdového konvejora pomocou operačného zosilňovača

Princíp vytvorenia prúdového konvejora druhej generácie založeného na operačnom zosilňovači je ukázaný na Obr. 6.1. Postup popísaný v kapitole 6 je uplatnený na navrhnutý operačný zosilňovač. Samotný operačný zosilňovač, tvoriaci jadro CCII, je zapojený v spätnej väzbe ako napät'ový sledovač. Výstupné tranzistory koncového stupňa sú zdublikované, aby bol vytvorený prúdový sledovač medzi terminálmi X a Z. CCII navrhnutý týmto spôsobom je typu CCII+, pretože prúdy I_x a I_z majú rovnaký smer. Celková schéma odvodeného prúdového konvejora sa nachádza v prílohe P2. V Tab. 6.4 sú uvedené rozmery tranzistorov MZN1 A MZP1 pridané k operačnému zosilňovaču pre vytvorenie CCII resp. CCII+.

Tab. 6.4: Rozmery tranzistorov prúdového sledovača.

Tranzistor	(W/L) [μm]/[μm]
MON1, MZN1	128,0 / 3,0
MOP1, MZP1	546,0 / 3,0

7 Výsledky simulácií

Simulácie navrhnutých obvodov boli uskutočnené v návrhovom prostredí Cadence Virtuoso. Rozmery tranzistorov OpAmp a CCII v Tab. 6.3 a Tab. 6.4 boli určené pomocou rovníc pre ručný návrh ((34) a (35)), ktoré zanedbávajú niektoré zložitejšie javy vplyvajúce na vlastnosti a charakteristiky MOS tranzistorov. V rámci simulácií boli rozmery tranzistorov upravované pre zlepšenie funkcie výsledných obvodov.

Pre charakterizáciu výsledného návrhu boli vykonané aj corner analýzy pre zistenie vplyvu procesných odchýlok a teploty na vlastnosti zapojení. Corner analýzy prebiehali (ak nebude uvedené inak) pre okrajové a typické hodnoty $U_{IN,cm}$ (100 mV, 1,5 V a 2,9 V) a prúdu dodávaného do záťaže (-300 μ A, 0 μ A a 300 μ A), aby bol obvod preverený v celom rozsahu svojej funkcie. Technológia ONSemi I3T25 disponuje týmito corner procesnými modelmi pre MOS tranzistory: AWC1 (PMOS rýchly, NMOS pomalý), AWC0 (PMOS pomalý, NMOS rýchly), AWCS (PMOS pomalý, NMOS pomalý) a AWCP (PMOS rýchly, NMOS rýchly). Pre kapacity má technológia I3T25 hraničné modeli MAX a MIN. Corner simulácie boli uskutočnené pre rozmedzie teplôt od 0 °C do 80 °C.

7.1 Simulácie rail-to-rail operačného zosilňovača

Pre overenie a optimalizáciu vlastností rail-to-rail operačného zosilňovača bolo uskutočnených niekoľko rôznych druhov simulácií. Charakterizované boli: vstupná napäťová nesymetria, funkcia regulácie konštantnosti celkovej transkonduktancie, frekvenčné vlastnosti obvodu, vstupný a výstupný CM rozsah, a ďalšie vlastnosti operačného zosilňovača. Doplnujúce simulácie a takisto aj corner analýzy sú uvedené v prílohe P3.

7.1.1 Simulácia napäťovej nesymetrie

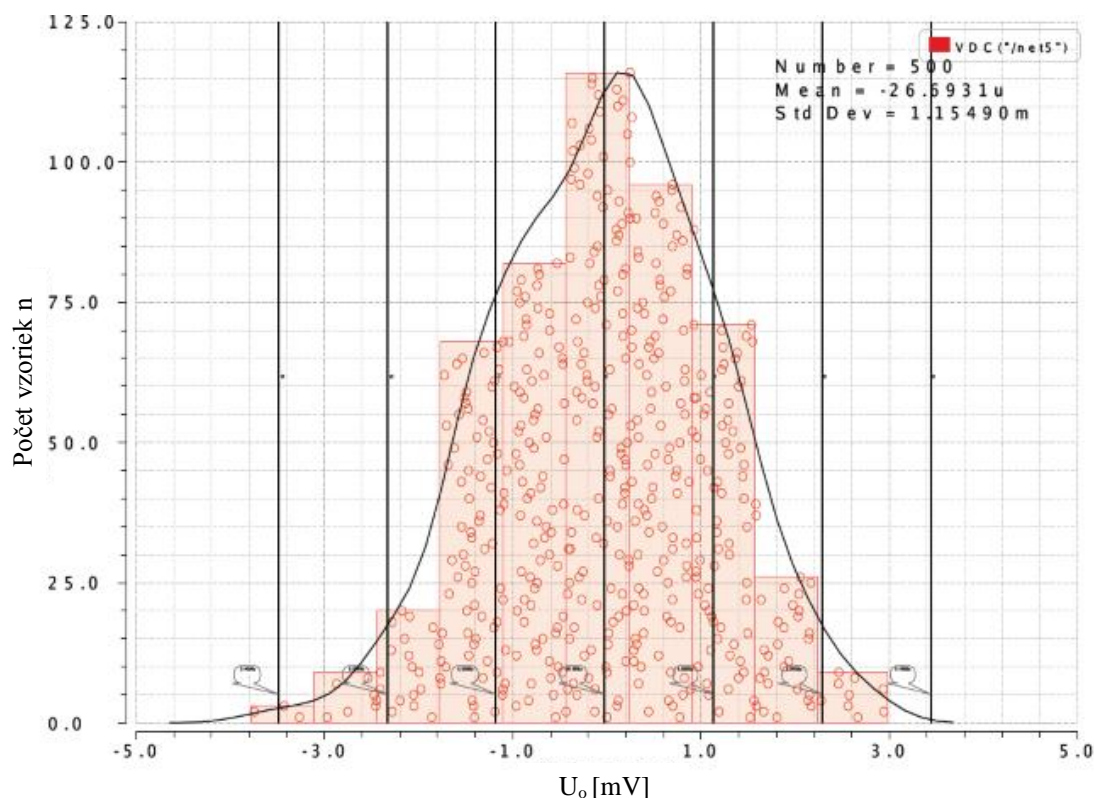
V kapitole 1.2.2 je opísaná nesymetria CCII. Prvou časťou pre charakterizáciu nesymetrie CII je určenie napäťovej nesymetrie napäťového sledovača implementovaného pomocou operačného zosilňovača. Systematická napäťová nesymetria je spôsobená nepresným návrhom a dá sa jej do značnej miery predísť. Odsimulovať sa dá pomocou DC simulácie pracovného bodu. Náhodná napäťová nesymetria vzniká procesnými odchýlkami pri výrobe kremíkového čipu. Zníženie náhodnej nesymetrie je možné zlepšením súbehu tranzistorov pomocou vhodného layoutu. Simulácia náhodnej nesymetrie sa dá uskutočniť pomocou analýzy DCmatch alebo analýzy Monte Carlo [8].

Pri návrhu presného dvojstupňového zosilňovača je potrebné navrhnuť prvý stupeň s čo najmenšou napäťovou nesymetriou (σ_{U_o} je smerodajná odchýlka napäťovej nesymetrie) a dostatočne veľkým ziskom, ktorý potom eliminuje nesymetriu druhého stupňa podľa [28]:

$$\sigma_{U_o} = \sqrt{\sigma_{U_{oi}}^2 + \left(\frac{\sigma_{U_{oi}}}{A_{UI}}\right)^2} . \quad (53)$$

Ak je príspevok druhého stupňa polovičný v porovnaní s príspevkom prvého stupňa tak je napäťová nesymetria prakticky definovaná nesymetriou prvého stupňa.

Napät'ová nesymetria operačného bola simulovaná pomocou analýzy Monte Carlo. Operačný zosilňovač bol pre analýzu zapojený ako napät'ový sledovač. Na Obr. 7.1 je znázornené štatistické rozloženie hodnôt napät'ovej nesymetrie operačného zosilňovača pre hodnotu $U_{IN,cm}$ 1,5 V. Systematická napät'ová nesymetria sa pohybuje v jednotkách μV (pri analýze Monte Carlo bol okrem vplyvu súbehu sledovaný aj vplyv výrobného procesu, čo má za následok vyššiu hodnotu systematickej napät'ovej nesymetrie). Hodnota systematickej napät'ovej nesymetrie, taktiež narastá zo zvyšujúcim sa odoberaným prúdom.



Obr. 7.1: Štatistické rozloženie hodnôt napät'ovej nesymetrie operačného zosilňovača pre hodnotu $U_{IN,cm}$ 1,5 V.

Hodnoty náhodnej napät'ovej nesymetrie operačného zosilňovača sú uvedené v Tab. 7.1.

Tab. 7.1: Hodnoty náhodnej napät'ovej nesymetrie operačného zosilňovača.

$U_{IN,cm}$ [V]	σ_{Uo} [mV]	$4\sigma_{Uo}$ [mV]
0,1	$\pm 1,318$	$\pm 5,272$
1,5	$\pm 1,155$	$\pm 4,620$
2,9	$\pm 1,267$	$\pm 5,068$

Pre dosiahnutie uvedených hodnôt náhodnej napät'ovej nesymetrie bolo potrebné upraviť rozmery tranzistorov, ktoré majú najväčší príspevok k výslednej hodnote σ_{Uo} . Jedná sa o tranzistory sumačného obvodu M5-M6 a M11-M12 a taktiež o vstupné diferenčné páry M1-M2 a M3-M4. Pre zníženie príspevkov jednotlivých tranzistorov je potrebné predĺžiť dĺžku ich kanálov [28]. Taktiež bolo potrebné zmenšiť saturačné napätie vstupných diferenčných párov na hodnotu 150 mV [11]. Jednotlivé dvojice tranzistorov

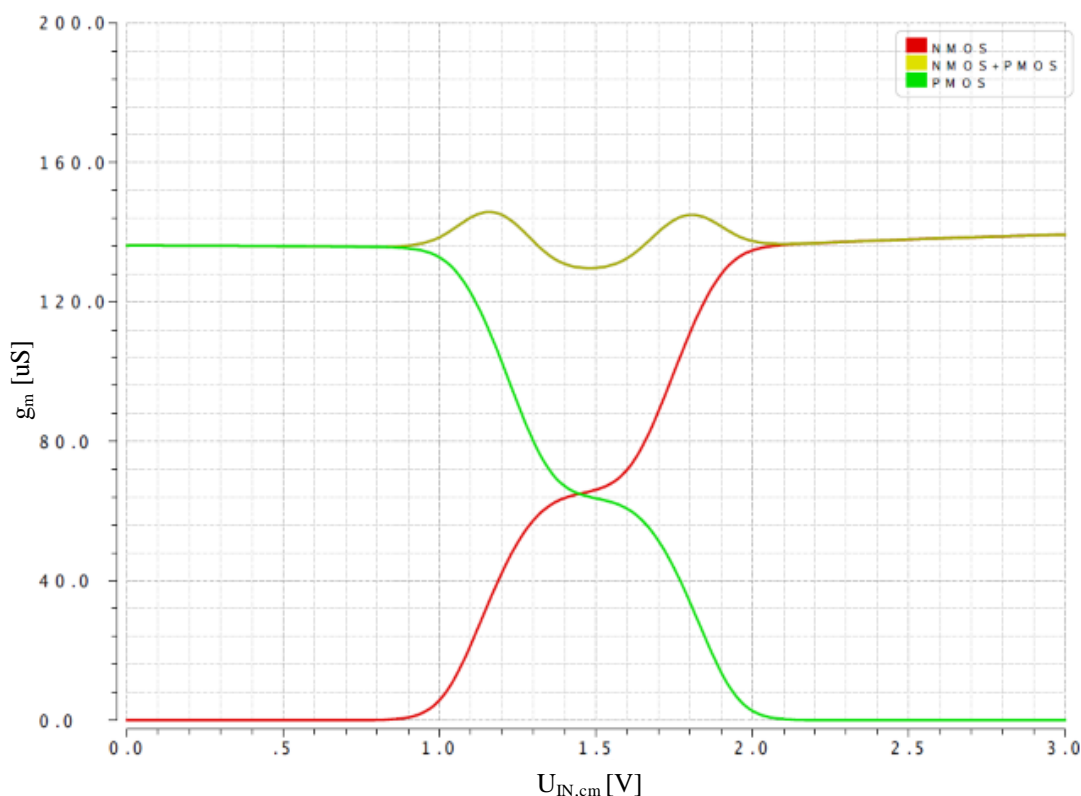
budú pri tvorbe topológie čipu usporiadané v konfigurácii cross-quad pre dosiahnutie lepšieho súbehu. Zmenené rozmery tranzistorov sú uvedené v Tab. 7.2. Na okrajoch ICMR je náhodná nesymetria väčšia, pretože príspevky problematických tranzistorov M11-M12 resp. M5-M6 sú ešte výraznejšie ako je tomu v strede ICMR.

Tab. 7.2: Zmena rozmerov tranzistorov pre zlepšenie náhodnej napät'ovej nesymetrie operačného zosilňovača

Tranzistor	(W/L) [μm]/[μm]	Násobiteľ'
M1, M2	16,0 / 8,0	2
M3, M4	34,1 / 4,0	2
M11, M12	45,0 / 8,0	2
M5, M6	100,0 / 4,0	2

7.1.2 Simulácia regulácie transkonduktancie

Regulácia konštantnosti transkonduktancie vstupného stupňa je realizovaná pomocou prúdových zrkadiel v pomere 1:3 popísaných v kapitole 3.3.1. Tento regulačný obvod bol vybraný pre jednoduchosť jeho implementácie, ale ako bolo vysvetlené v kapitole 6.1 tak jeho použitie limituje minimálne možné napájacie napätie. Výsledná závislosť transkonduktancie cez ICMR je ukázaná na Obr. 7.2. Rozptyl transkonduktancie sa pohybuje na úrovni 15 %.



Obr. 7.2: : Závislosť transkonduktancie vstupného stupňa operačného zosilňovača na vstupnom súhlasnom napätí.

Pre zníženie náhodnej napät'ovej nesymetrie napät'ového sledovača bolo znížené saturačné napätie vstupných tranzistorov M1-M4 komplementárneho diferenčného páru na

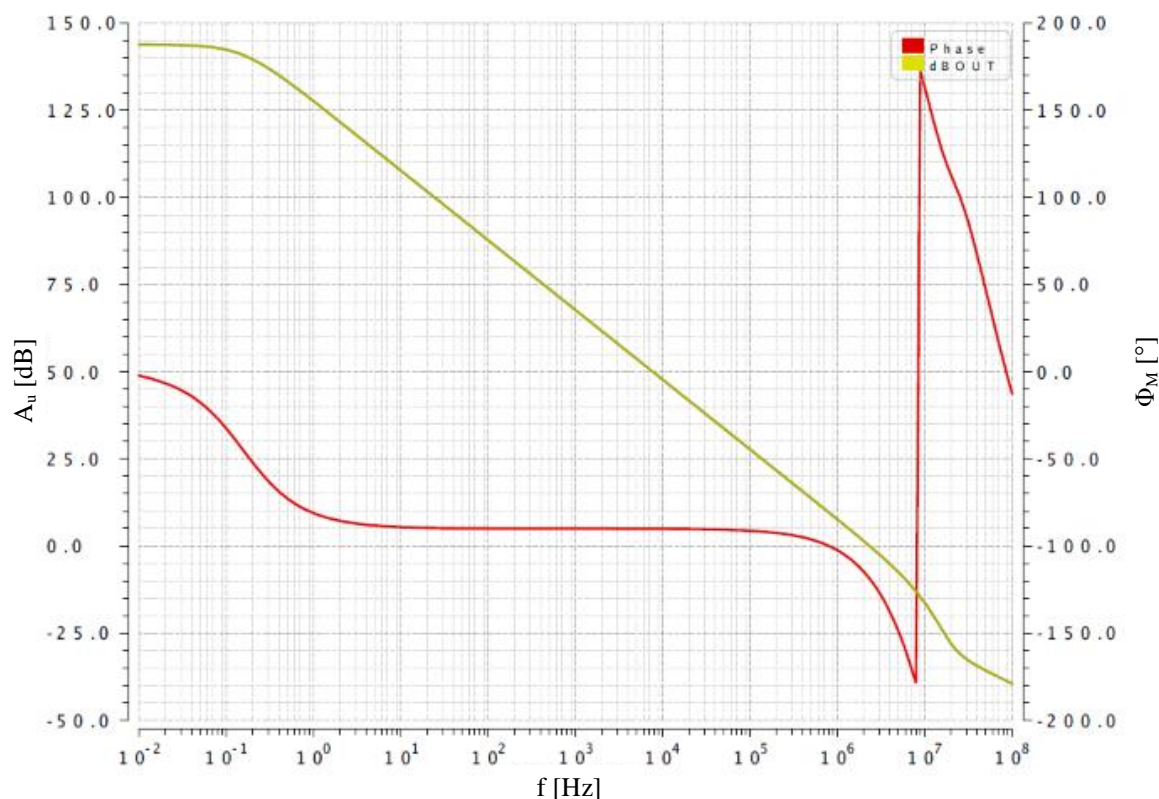
hodnotu 150 mV. Transkonduktancia sa pri tomto saturačnom napätí už nespráva presne podľa kvadratickej charakteristiky (rovnica (35)). Štvornásobné zväčšenie pracovného prúdu diferenčných párov v regióne I a regióne III ICMR, spôsobovalo značný nárast transkonduktancie pri okrajoch napájacieho rozsahu. Preto bolo potrebné mierne upraviť rozmery tranzistorov MRN3 a MRP3. Upravené rozmery sú vypísané v Tab. 7.3.

Tab. 7.3: Zmena rozmerov tranzistorov pre dosiahnutie konštantnosti transkonduktancie vstupného stupňa operačného zosilňovača na vstupnom súhlasnom napätí.

Tranzistor	(W/L) [μm]/[μm]
MRN3	14,0 / 2,0
MRP3	63,9 / 2,0

7.1.3 Frekvenčná simulácia

Frekvenčná simulácia navrhnutého rail-to-rail operačného zosilňovača slúži, k získaniu hodnôt jednosmerného zosilnenia, fázovej bezpečnosti, medznej frekvencie a šírky pásma jednotkového zisku. Zosilňovač bol zapojený v spätnej väzbe ako napäťový sledovač, pričom výstup bol držaný v strede OCMR. Zaťažovacia kapacita mala hodnotu 10 pF. Pre nastavenie správnych pracovných podmienok bol použitý AC killer. Typická frekvenčná simulácia pre hodnotu $U_{IN,cm}$ 1,5 V je znázornená na Obr. 7.3.



Obr. 7.3: Frekvenčná charakteristika operačného zosilňovača pre hodnotu $U_{IN,cm}$ 1,5 V.

Požiadavky na vlastnosti operačného zosilňovača sú uvedené v Tab. 6.2. Hodnoty jednosmerného zosilnenia, šírky pásma jednotkového zisku a fázovej bezpečnosti pre typický proces sú uvedené v Tab. 7.4. Operačný zosilňovač splňuje návrhové požiadavky s určitou rezervou, aby vznikol priestor pre vplyv procesných variácií a vplyv teploty na parametre obvodu.

Tab. 7.4: Typické hodnoty jednosmerného zosilnenia, šírky pásma jednotkového zisku a fázovej bezpečnosti

$U_{IN,cm}$ [V]	A_U [dB]	GBW [MHz]	Φ_M [°]
0,1	141,90	2,63	65,82
1,5	143,90	2,34	61,28
2,9	143,30	2,38	58,22

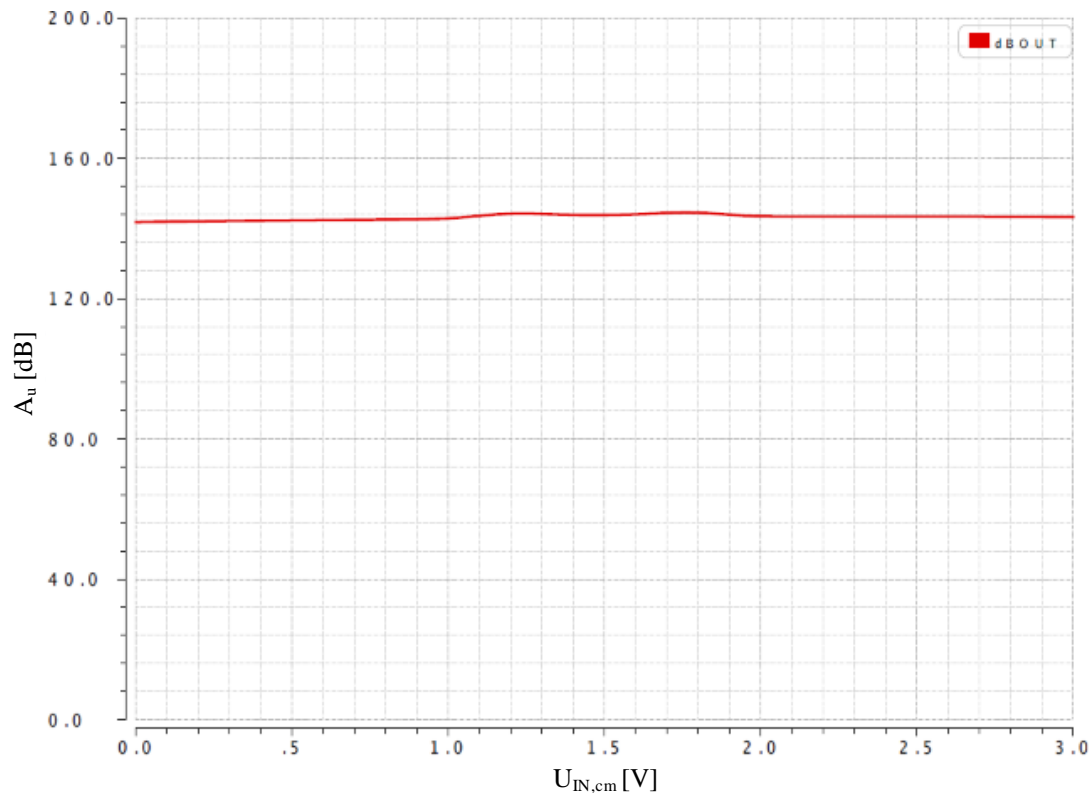
Podľa rovnice (41) by malo pre hodnotu kompenzačnej kapacity platiť, že je 0,22 násobkom zaťažovacej kapacity. Počas simulácii bola hodnota kompenzačných kapacít upravená na hodnotu uvedenú v Tab. 7.5, aby bola dosiahnutá požiadavka na fázovú bezpečnosť. Ako bolo uvedené v kapitole 6.1 kapacity C_{AB1} - C_{AB2} majú pozitívny vplyv na rozbiehanie fázovej bezpečnosti v rámci ICMR, ktoré je viditeľné už pri typickom procese.

Tab. 7.5: Rozmery a hodnoty použitých kompenzačných kapacít (mimc).

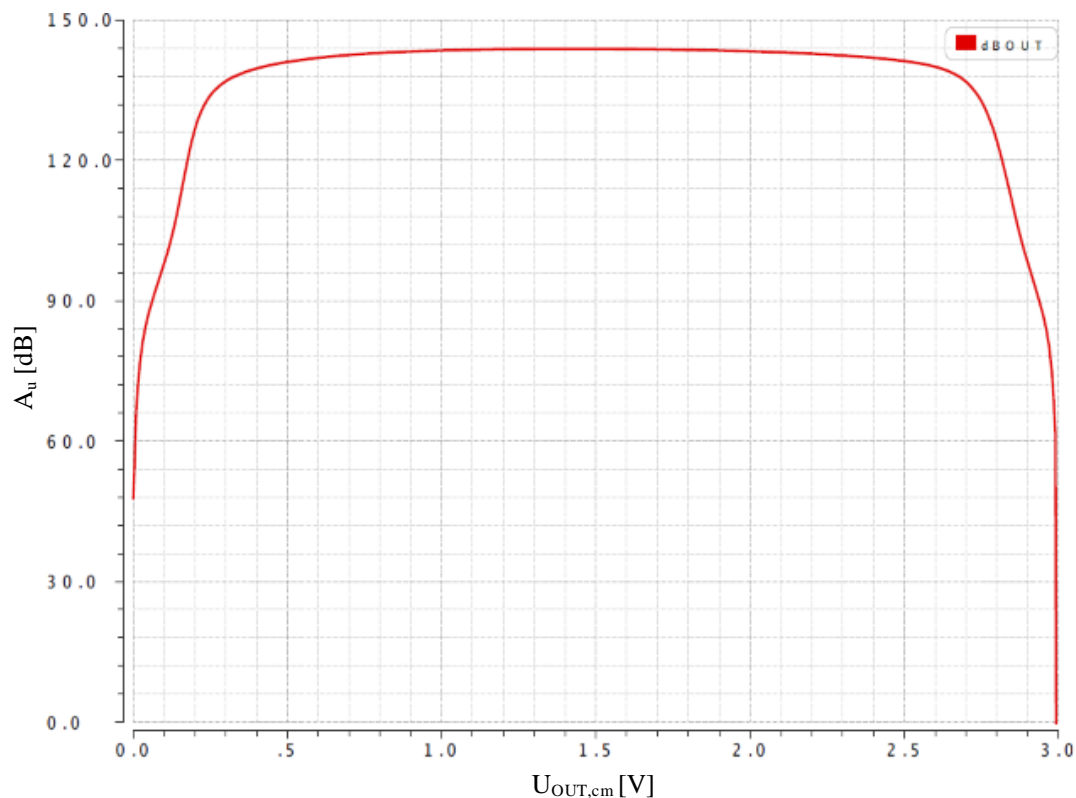
Kapacita	Plocha [μm^2]	Hodnota [pF]
$C_{C1}, C_{C2}, C_{AB1}, C_{AB2}$	2500	3,75

7.1.4 Simulácia vstupného a výstupného rozsahu

Na Obr. 7.4 a Obr. 7.5 je znázornený vstupný resp. výstupný súhlasný napät'ový rozsah navrhnutého operačného zosilňovača.



Obr. 7.4: Vstupný napät'ový rozsah operačného zosilňovača pre typické parametre (hodnota $U_{OUT,cm}$ 1,5 V).



Obr. 7.5: Vstupný napät'ový rozsah operačného zosilňovača pre typické parametre (hodnota $U_{IN,cm}$ 1,5 V).

Vstupný a výstupný rozsah operačného zosilňovača bol definovaný ako rozsah súhlasného napätia, v ktorom neklesne jednosmerné zosilnenie pod úroveň 80 dB. Pri simulácii vstupného rozsahu bolo krokované vstupné súhlasné napätie pre tieto hodnoty $U_{OUT,cm}$: 100 mV, 1,5 V a 2,9 V. Z Obr. 7.4 vyplýva, že zmena $U_{IN,cm}$ nemá vplyv na vlastnosti zosilňovača v celom napájacom rozsahu, takže ICMR je v podstate rail-to-rail. Operačný zosilňovač si drží zosilnenie aj keď sa vstupné súhlasné napätie dostane nad resp. pod napájací rozsah. Zosilňovač pracuje bez zmeny minimálne v rozsahu $U_{IN,cm}$ od -450 mV do 3,45 V. Pre hodnoty $U_{OUT,cm}$ 100 mV a 2,9 V dochádza k poklesu zosilnenia operačného zosilňovača, pretože výstupné tranzistory sa nachádzajú v lineárnom režime a značne im poklesne výstupný odpor.

Pre simuláciu OCMR bolo podobne krokované výstupné súhlasné napätie (pre hodnoty $U_{IN,cm}$: 100 mV, 1,5 V a 2,9 V). Pre zlepšenie výstupného rozsahu sú výstupné tranzistory koncového stupňa MON1 a MOP1 navrhnuté pre hodnotu saturačného napätia 150 mV. Týmto sa tranzistory dostanú do saturácie, v menšej vzdialenosti od napájacieho napätia resp. potenciálu zeme ako pri vyššej hodnote minimálneho saturačného napätia. Výstupný napät'ový rozsah je pre typické parametre v intervale od 28 mV do 2,97 V, čo sa dá považovať za rail-to-rail rozsah.

7.1.5 Dosiahnuté parametre

V Tab. 7.6 sú uvedené dosiahnuté parametre rail-to-rail operačného zosilňovača. Typické hodnoty sú uvedené pre prípad, že vstupné a výstupné súhlasné napätie sa nachádza v strede napájacieho rozsahu. Minimálne hodnoty sú uvedené pre najhoršie prípady (Worst Case) simulácii z corner analýz, kde sú brané do úvahy procesné odchýlky a vplyv teploty na vlastnosti OpAmp.

Najkritickejšie sa ukázali podmienky simulácie keď bol OpAmp zapojený ako sledovač napätia a výstupný prúd bol dodávaný resp. pohltený tranzistorom, ktorý sa nachádzal v lineárnom režime. Napríklad ak sa vstupné napätie nachádza v regióne III ICMR (pracuje NMOS diferenčný pár M1-M2) a maximálny prúd je dodávaný tranzistorom MOP1, dôjde k značnému zhoršeniu parametrov v porovnaní s typickými hodnotami. V dôsledku toho, že sa výstupný tranzistor nachádza hlboko v lineárnom režime a dodáva relatívne veľký prúd tak dôjde k zníženiu hodnoty výstupného odporu na minimálnu hodnotu, čo má veľmi negatívny vplyv na výkon obvodu.

Tab. 7.6: Parametre navrhnutého rail-to-rail operačného zosilňovača.

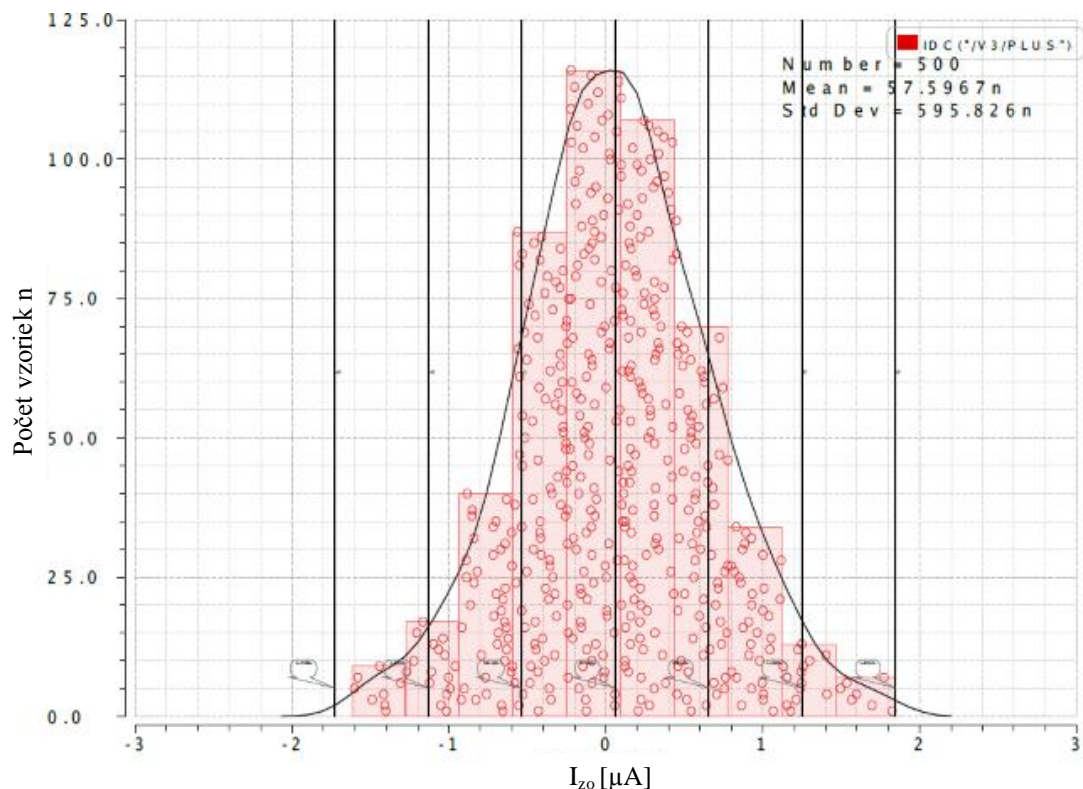
Parameter	Jednotka	Typ	Min
Jednosmerné zosilnenie A_U	[dB]	143,9	127,8
Šírka pásma jednotkového zisku GBW	[MHz]	2,34	1,8
Fázová bezpečnosť Φ_M	[°]	61,28	52
Napájacie napätie U_{DD}	[V]	0 - 3	-
Spotreba P_{diss}	[mW]	0,639	-
Prúdový rozsah koncového stupňa	[mA]	-0,3 - 0,3	-
Činiteľ potlačenia súhlasného napätia CMRR (DC)	[dB]	159,9	115
Činiteľ potlačenia zmien napájacieho napätia PSRR (DC)	[dB]	156	80,52
Vstupný súhlasný rozsah ICMR	[V]	0 - 3	0 - 3
Výstupný súhlasný rozsah OCMR	[V]	28m - 2,97	119m - 2,862
Náhodná napät'ová nesymetria $4\sigma_{U_o}$	[mV]	$\pm 4,620$	-

7.2 Simulácie rail-to-rail prúdového konvejora druhej generácie

Z navrhnutého rail-to-rail operačného zosilňovača bol vytvorený rail-to-rail prúdový konvektor druhej generácie podľa princípu ukázaného na Obr. 6.1. V rámci charakterizácie parametrov vzniknutého CCII+ boli uskutočnené nasledujúce simulácie: simulácia nesymetrie prúdového konvejora druhej generácie, simulácia frekvenčných vlastností napät'ového a prúdového sledovača, DC simulácia ich pracovných rozsahov a simulácia impedančných úrovní terminálov CCII. Corner analýzy ako aj doplnujúce simulácie sú uvedené v prílohe P4.

7.2.1 Simulácia nesymetrie

Táto simulácia nadväzuje na kapitolu 1.2.2 a simuláciu napät'ovej nesymetrie vykonanej v časti 7.1.1. Podľa rovnice (9) vstupná napät'ová nesymetria operačného zosilňovača spôsobuje prúdovú nesymetriu I_{zo} . Systematická prúdová nesymetria (analýza Monte Carlo okrem vplyvu súbehu bol sledovaný aj vplyv procesu) nepresiahla ani v najhoršom prípade hodnotu $0,25 \mu A$. Štatistické rozloženie hodnôt nesymetrie prúdového sledovača pre typické podmienky funkcie je uvedené na Obr. 7.6.



Obr. 7.6: Štatistické rozloženie hodnôt nesymetrie prúdového sledovača pre hodnoty $U_{IN,cm}$ 1,5 V a I_x 0 A.

Hodnoty náhodnej nesymetrie prúdového sledovača sú uvedené v Tab. 7.7. Hodnoty sú značne závislé na pracovnom bode, v ktorom sa nachádza CCII.

Tab. 7.7: Hodnoty náhodnej nesymetrie prúdového sledovača pre σ_{Izo} .

$U_{IN,cm}$ [V]	σ_{Izo} [A]		
	$I_{OUT} = -300 \mu A$	$I_{OUT} = 0 \mu A$	$I_{OUT} = 300 \mu A$
0,1	$\pm 4,045 \mu$	$\pm 741,654 n$	$\pm 601,959 n$
1,5	$\pm 1,296 \mu$	$\pm 595,826 n$	$\pm 600,745 n$
2,9	$\pm 1,309 \mu$	$\pm 787,849 n$	$\pm 3,841 \mu$

Z Tab. 7.7 je vidieť, že najlepšie vlastnosti má prúdový sledovač pokiaľ nie je z prúdového konvejora odoberaný žiadny prúd. Vtedy náhodná nesymetria prúdového sledovača nezávisí prakticky na hodnote vstupného súhlasného napätia. Celkovo na náhodnú nesymetriu prúdového sledovača majú najväčší príspevok tranzistorové dvojice MON1-MZN1 a MOP1-MZP1, čo sa dá očakávať. Väčší absolútny príspevok majú pri rovnakej dĺžke kanálov NMOS tranzistoru, čo má za následok väčšiu náhodnú nesymetriu keď je výstupný prúd pohlcovaný tranzistorom MZN1 (rozdielne dĺžky kanálov vedú k systematickej chybe sledovania prúdu). Najhoršie vlastnosti má sledovač pokiaľ je prúd dodávaný alebo pohlcovaný tranzistorom, ktorý sa v dôsledku napätového sledovania medzi uzlami Y a X dostal do lineárneho režimu, pretože vstupné súhlasné napätie sa nachádza v blízkosti napájacieho rozsahu. Vtedy sa náhodná nesymetria prúdového zosilňovača značne zhorší - prakticky sa zväčší päťkrát oproti hodnote s nulovým výstupným prúdom.

Na prúdový konvektor druhej generácie sa dá taktiež nazerať ako na prevodník napätia na prúd. Pri takomto prevode sa náhodné nesymetrie napät'ového a prúdového sledovača sčítajú nekorelované podľa rovnice:

$$\sigma_{celk} = \sqrt{\left(\frac{\sigma_{Uo}}{R_L}\right)^2 + \sigma_{Izo}^2}, \quad (54)$$

kde je zanedbaný parazitný odpor na termináli X (nízka hodnota) a odpor R_L je externý odpor pripojený k uzlu X. Zanedbať nesymetriu napät'ového sledovača je možné ak je jej príspevok k celkovej nesymetrii minimálne polovičný v porovnaní s príspevkom prúdového sledovača. Vtedy je vo výsledku po nekorelovanom súčte príspevok napät'ového sledovača len 12 % a celková nesymetria je prakticky definovaná príspevkom prúdového sledovača [28].

Pre zlepšenie súbehu prúdového sledovača je potreba zmeniť usporiadanie tranzistorov MON1-MZN1 a MOP1-MZP1, aby ich bolo možné pri tvorbe topológie čipu zapojiť v konfigurácii cross-quad. Zmenené rozmery sú uvedené v Tab. 7.8.

Tab. 7.8: Zmena rozmerov tranzistorov pre zlepšenie náhodnej nesymetrie prúdového sledovača.

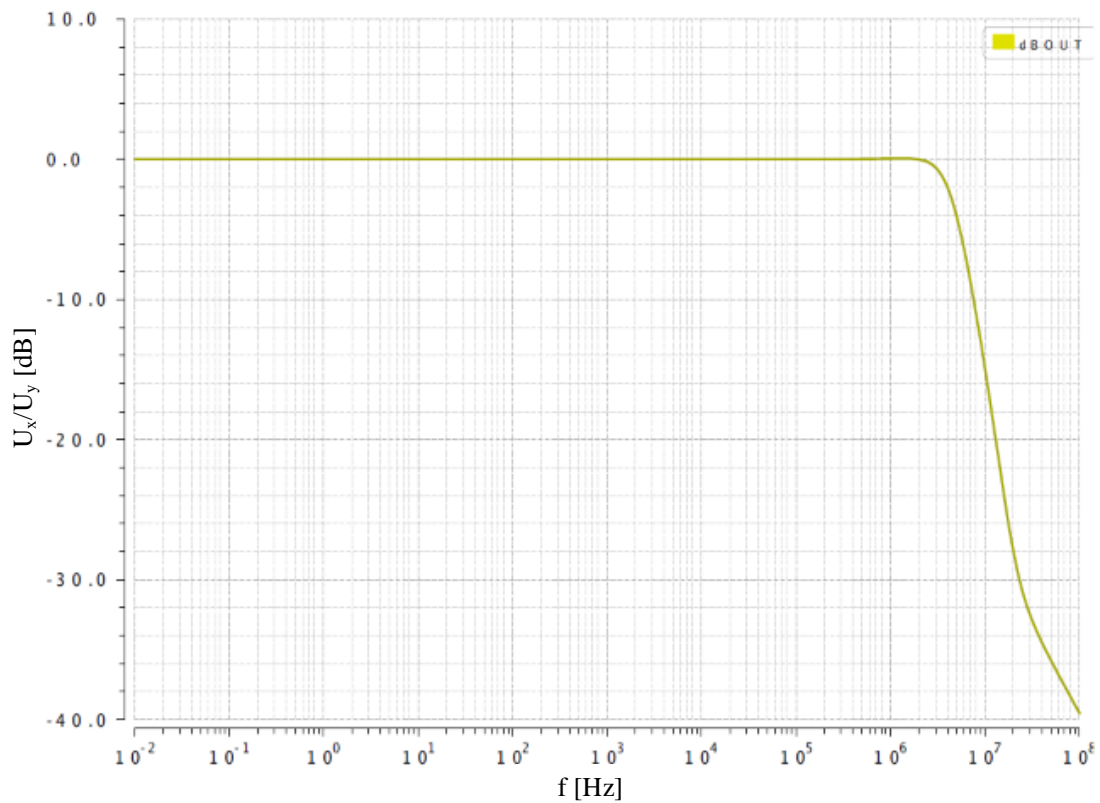
Tranzistor	(W/L) [μm]/[μm]	Násobiteľ
MON1, MZN1	64,0 / 3,0	2
MOP1, MZP1	273,0 / 3,0	2

7.2.2 Frekvenčná simulácia

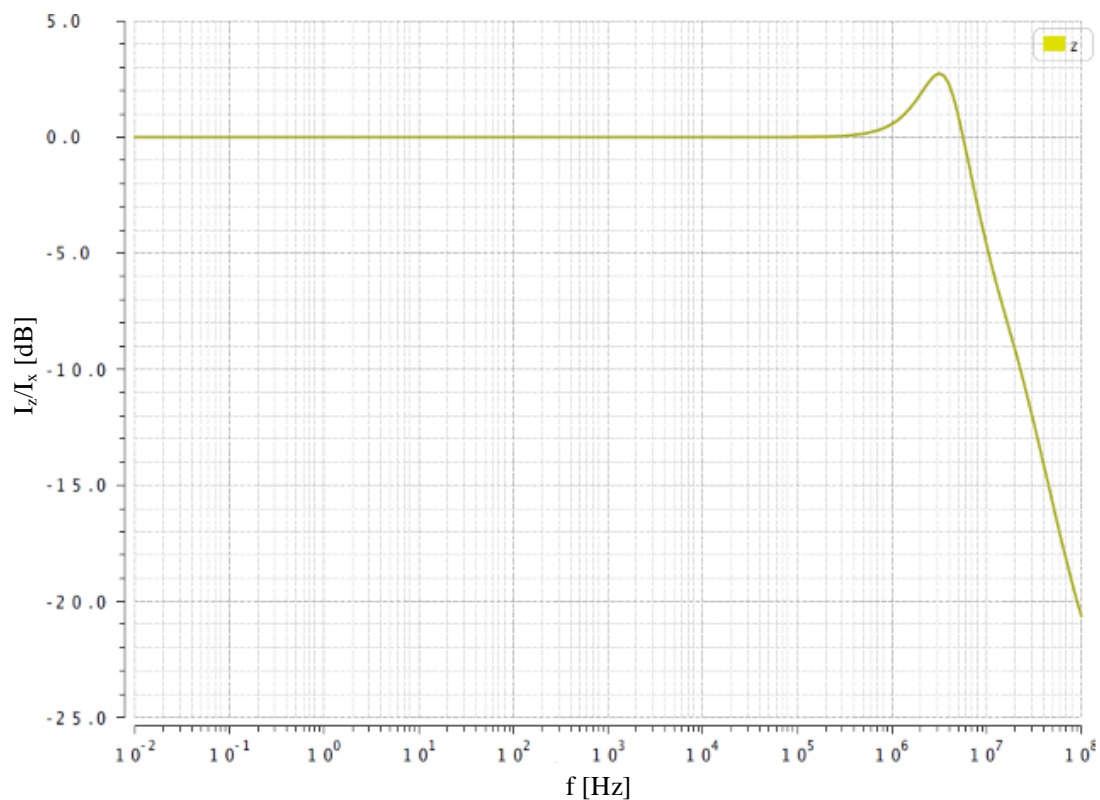
Frekvenčné simulácie sú uskutočnené pre zistenie frekvenčného chovania napät'ového a prúdového sledovača. Frekvenčná odozva napät'ového sledovača (pre zaťažovaciu kapacitu 10 pF) je uvedená na Obr. 7.7 a frekvenčná odozva prúdového sledovača je znázornená na Obr. 7.8. V Tab. 7.9 sú uvedené typické hodnoty šírky pásma napät'ového a prúdového sledovača. Rozdiely v šírke pásma sledovačov sa dajú vysvetliť frekvenčným chovaním rail-to-rail operačného zosilňovača, na ktorom je postavený CCII+. Pri zapojení OpAmp ako sledovača napätia sa dostávajú výstupné tranzistory koncového stupňa pri sledovaní napätia v okrajoch napájacieho rozsahu do oblasti lineárneho režimu. Dochádza k citel'nému zníženiu výstupného odporu tranzistorov a teda aj zníženiu jednosmerného zosilnenia spoločne so zmenšením šírky pásma jednotkového zisku.

Tab. 7.9: Typické hodnoty šírky pásma napät'ového a prúdového sledovača.

$U_{IN,cm}$ [V]	3 dB šírka pásma U_x/U_y [MHz]	3 dB šírka pásma I_z/I_x [MHz]
0,1	2,43	4,22
1,5	4,54	8,10
2,9	2,46	2,92



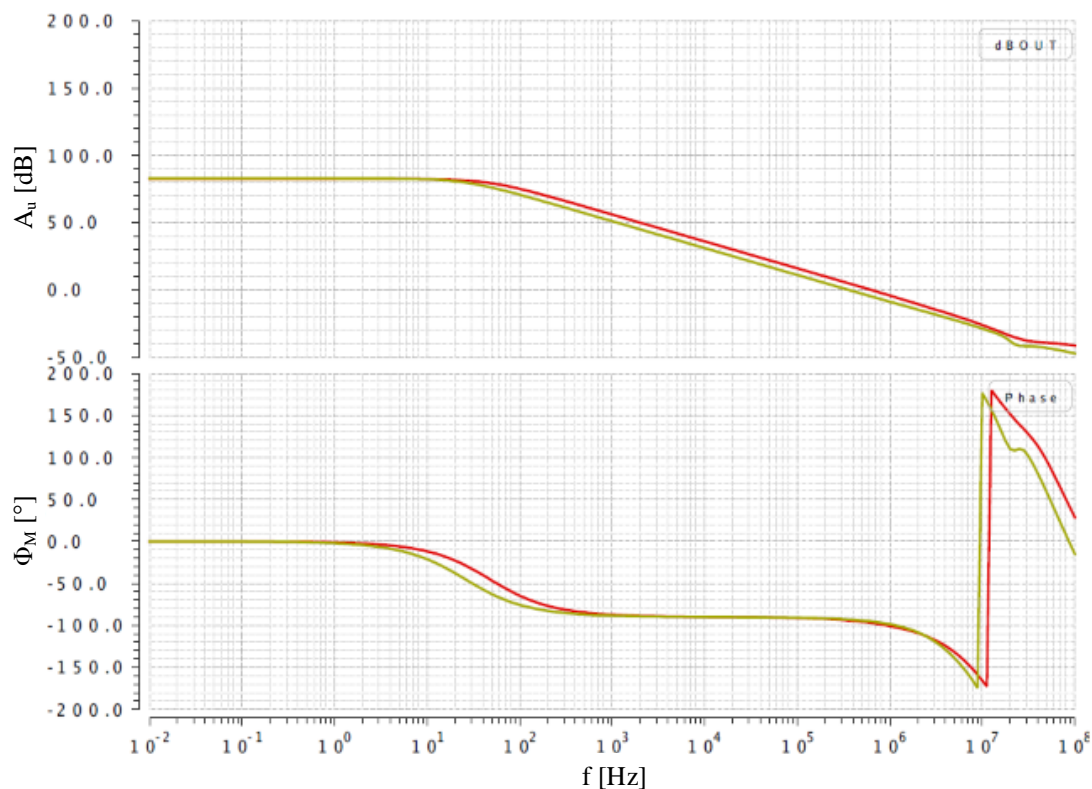
Obr. 7.7: Frekvenčná odozva napät'ového sledovača pre hodnoty $U_{IN,cm}$ 1,5 V a I_x 0 A.



Obr. 7.8: Frekvenčná odozva prúdového sledovača pre hodnoty $U_{IN,cm}$ 1,5 V a I_x 0 A.

Zníženie celkovej výkonnosti OpAmp pri zapojení v konfigurácii sledovača napätia je ešte výraznejšie pokiaľ operačný zosilňovač musí dodávať alebo pohlcovať prúd do (zo)

záťaže. V prípade, že koncový tranzistor, ktorý sa v dôsledku sledovania napätia dostane do lineárneho režimu je nútený dodávať prúd, dochádza k zvýšeniu minimálneho saturačného napätia (resp. rastie napätie U_{GS}). Tranzistor sa dostáva prakticky hlbšie do lineárnej oblasti a jeho vlastnosti sa zhoršia ešte výraznejšie. Frekvenčná charakteristika operačného zosilňovača pre najhorší prípad pracovných podmienok (maximálny prúd tečie cez výstupný tranzistor v lineárnom režime) je zobrazená na Tab. 7.9. Správnej funkcii CCII v podstate nevadí, premenlivosť celkovej transkonduktancie v rámci ICMR [5], ale bez regulácie transkonduktancie by bol pokles šírky pásma jednotkového zisku a jednosmerného zosilnenia ešte výraznejší. Pre $U_{IN,cm}$ vzdialené 200 mV od napájacieho rozsahu dosahuje GBW aj pre najhoršie prípady hodnotu pohybujúcu sa okolo 1 MHz.

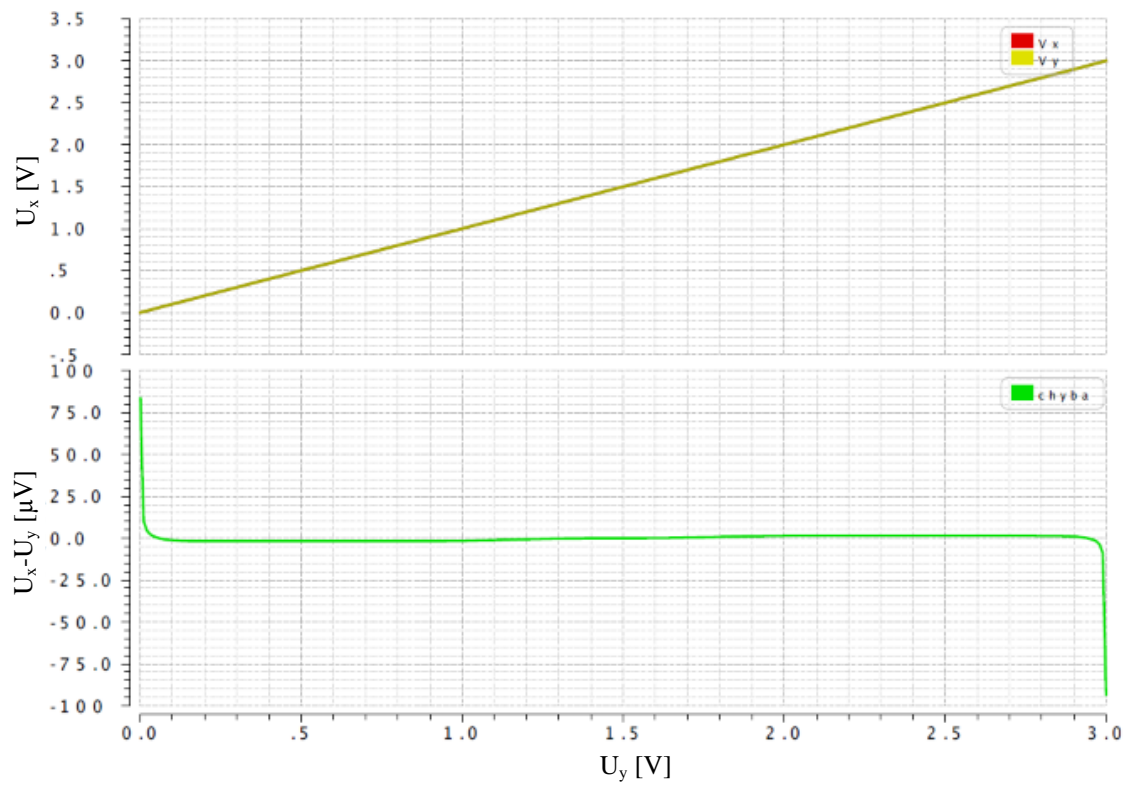


Obr. 7.9: Frekvenčná charakteristika operačného zosilňovača pre najhorší prípad pracovných podmienok.

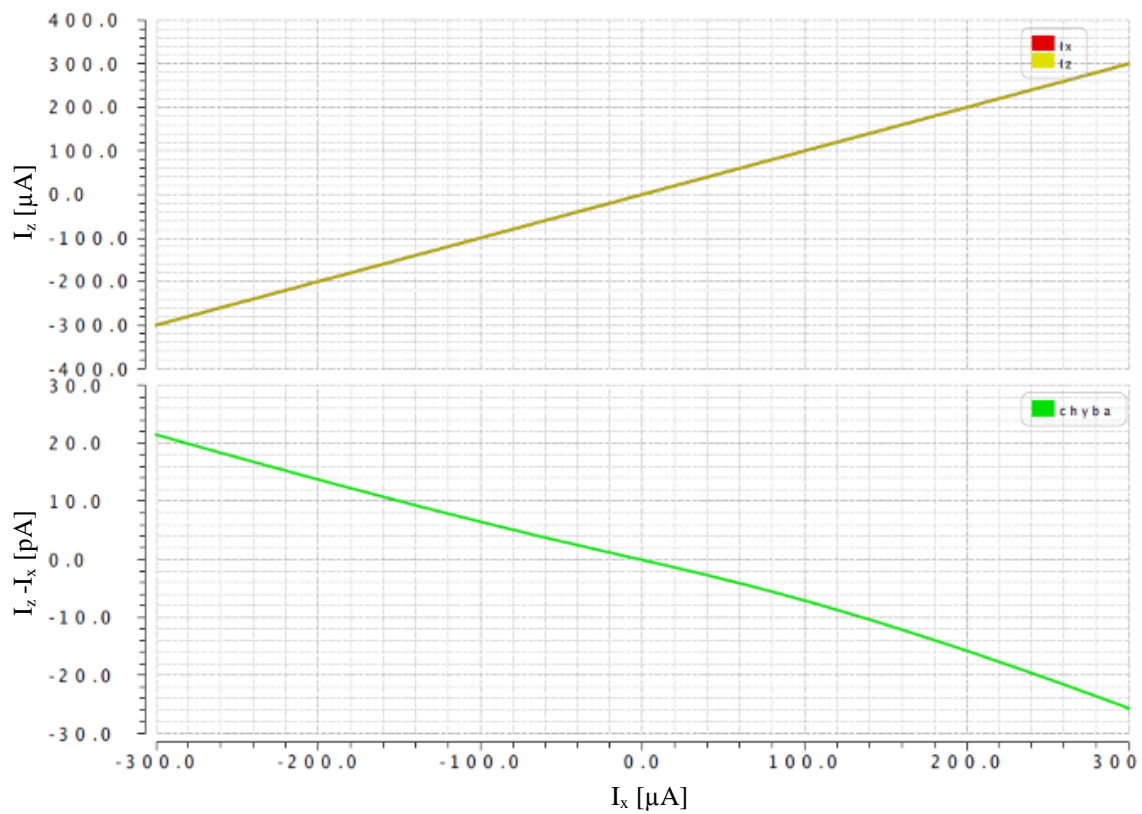
7.2.3 Jednosmerná simulácia

Na Obr. 7.10 je znázornená jednosmerná charakteristika napätového sledovača pre nulovú hodnotu prúdu I_x . Na Obr. 7.10 je taktiež ukázaná aj systematická chyba sledovania napätia medzi uzlami Y a X. Na charakteristike je viditeľný rail-to-rail rozsah napätového sledovača. Sledovač je schopný pracovať s chybou pohybujúcou sa pod hodnotou $\pm 30 \mu V$ v rozsahu od 8 mV do 2,992 V.

Na Obr. 7.11 je znázornená jednosmerná charakteristika prúdového sledovača spolu so systematickou chybou sledovania prúdu pre vstupné súhlasné napätie v strede napájacieho rozsahu. Pre tieto pracovné podmienky nepresiahne chyba sledovania prúdu 20 pA v rozsahu od -280 μA do 240 μA .



Obr. 7.10: Jednosmerná charakteristika napät'ového sledovača pre hodnotu I_x 0 A.



Obr. 7.11: Jednosmerná charakteristika prúdového sledovača pre hodnotu $U_{IN,cm}$ 1,5 V.

7.2.4 Simulácia parazitných impedancií

V kapitole 1.2.1 je uvedené, že reálne implementácie CCII+ vedú k blokom s neideálnymi vlastnosťami, ktoré sú charakterizované parazitnými impedanciami na jednotlivých termináloch prúdového konvejora druhej generácie. Za hlavný parazitný parameter CII sa považuje parazitný odpor na porte X (Obr. 7.12) [19]. V Tab. 7.10 sú uvedené typické hodnoty parazitných impedancií terminálov prúdového konvejora druhej generácie (z CCII nie je odoberaný žiadny prúd). Parazitný odpor na termináli Z (Obr. 7.13) je definovaný ako paralelné spojenie výstupných odporov tranzistorov MZP1 a MZN1 podľa rovnice:

$$R_z = r_{OZP1} || r_{OZN1}. \quad (55)$$

Hodnota parazitného odporu terminálu Z závisí na vstupnom súhlasnom napätí. Ak sa výstupné tranzistory dostanú do lineárneho režimu tak parazitný odpor na uzle Z klesne a to má značný dopad na vlastnosti celého obvodu. Ani hodnota R_z pre stred ICMR nedopovedá úplne požiadavkám v Tab. 1.2. Prípadné zvýšenie parazitného odporu je možné kaskádovým zapojením výstupných tranzistorov za cenu zníženia OCMR.

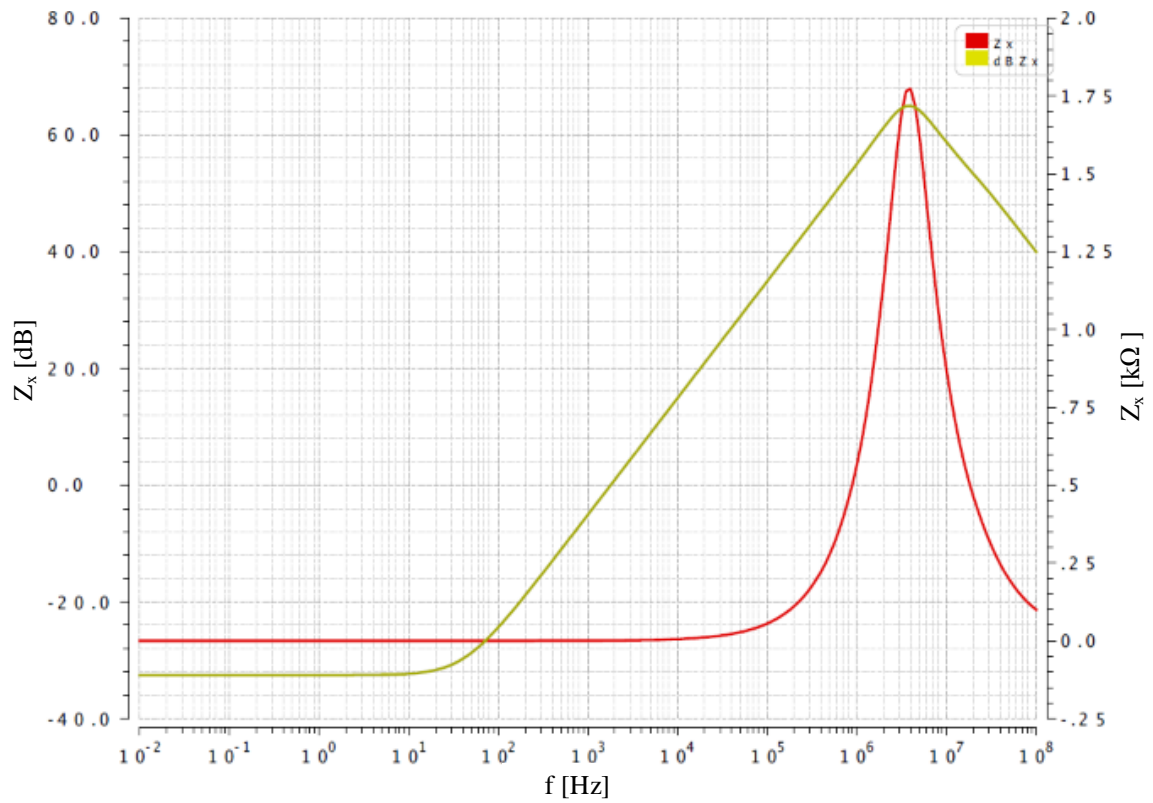
Medzi hodnotami parazitných odporov na uzloch Z a X platí vzťah (pretože odpor na uzle Z je zhodný s odporom na uzle X pred zavedením spätnej väzby v dôsledku duplikovania tranzistorov):

$$R_x = \frac{R_z}{1 + A_U \cdot B}, \quad (56)$$

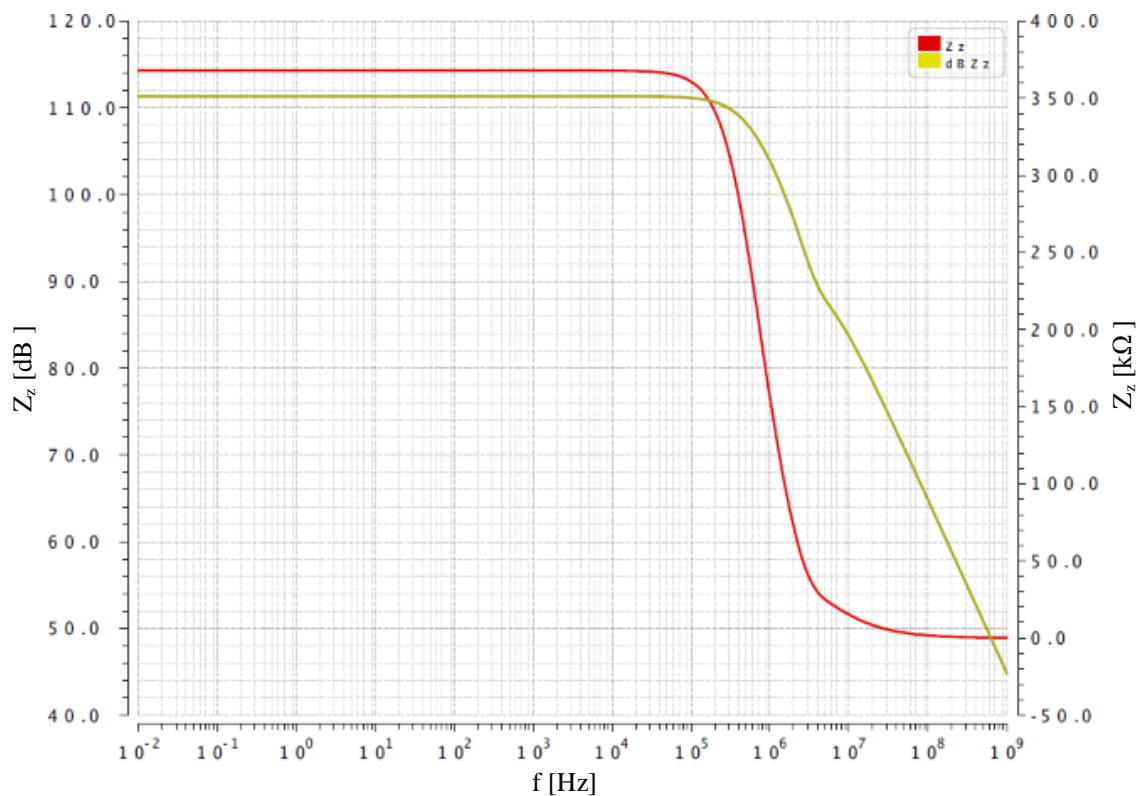
kde B (prenos spätňoväzobnej siete) je v prípade napät'ového sledovača rovný jednej a A_U je jednosmerné zosilnenie OpAmp. Takže v dôsledku relatívnej nižšieho parazitného odporu na termináli Z a vysokému jednosmernému zosilneniu použitého OpAmp je možné dosiahnuť veľmi nízky parazitný odpor na termináli X. Parazitný odpor na uzle Y je tvorený gate oxidom vstupných tranzistorov M2 a M4 a ako taký sa môže pokladať za nekonečný.

Tab. 7.10: Typické hodnoty parazitných impedancií terminálov prúdového konvejora druhej generácie.

$U_{IN,cm}$ [V]	R_x [Ω]/ L_x [μ H]	R_z [k Ω]/ C_z [pF]	R_y [Ω]/ C_y [pF]
0,1	0,0377/ 104,42	2,205/ 1,11	∞ / 0,37
1,5	0,0235/ 88,79	367,282/ 0,88	∞ / 0,36
2,9	0,0310/ 112,06	2,355/ 2,27	∞ / 0,39



Obr. 7.12: Frekvenčná odozva parazitnej impedancie na termináli X pre hodnoty $U_{IN,cm}$ 1,5 V a I_x 0 A.



Obr. 7.13: Frekvenčná odozva parazitnej impedancie na termináli Z pre hodnoty $U_{IN,cm}$ 1,5 V a I_x 0 A.

7.2.5 Dosiahnuté parametre

V Tab. 7.11 sú uvedené dosiahnuté parametre navrhnutého rail-to-rail prúdového konvejora druhej generácie. Typické parametre obvodu platia pre pracovné podmienky keď je vstupné súhlasné napätie v strede napät'ového rozsahu a prúdový konvektor nedodáva (resp. nepohlcuje) žiadny prúd. Parametre pre najhorší prípad sú určené z príslušných corner analýz, ktoré berú do úvahy vplyv variácií výrobného procesu a takisto vplyv teploty na charakteristiky CCII (corner analýzy sú uskutočnené pre prípady keď obvod nedodáva žiadny prúd* alebo obvod dodáva maximálny definovaný prúd prúdového sledovača**). Navrhnutý CCII vznikol podľa princípu uvedeného na Obr. 6.1., takže sa jedná o CCII+.

Tab. 7.11: Dosiahnuté parametre navrhnutého rail-to-rail CCII+.

Parameter	Jednotka	Typ	Min
Napájacie napätie U_{DD}	[V]	0 - 3	-
Spotreba P_{diss}	[mW]	0,893	-
Rozsah napät'ového sledovača (DC)	[V]	0 - 3	28m - 2,97**
Rozsah prúdového sledovača (DC)	[mA]	-0,3 - 0,3	-0,3 - 0,3
3 dB šírka pásma U_x/U_y	[MHz]	4,54	1,5*
3 dB šírka pásma I_z/I_x	[MHz]	8,1	1,69*
Napät'ový zisk (DC) α	[-]	1	1**
Prúdový zisk (DC) β	[-]	1	1**
Impedancia terminálu X (DC) R_x/L_x	[Ω]/ [μ H]	0,0235 / 88,79	0,15 / 124,3*
Impedancia terminálu Z (DC) R_z/C_z	[k Ω]/ [pF]	367,282 / 0,88	1,958 / 1,17*
Impedancia terminálu Y (DC) R_y/C_y	[Ω]/ [pF]	∞ / 0,36	∞ / 0,65*
Náhodná nesymetria σ_{U_o}	[mV]	1,155	-
Náhodná nesymetria σ_{I_zo}	[nA]	595,826	-
* analýza pre nulový dodávaný prúd			
** analýza pre maximálny definovaný dodávaný prúd			

Minimálne napájacie napätie je limitované použitím regulácie transkonduktancie pomocou prúdových zrkadiel v pomere 1:3 (vstupné tranzistory diferénčného páru majú pracovný bod v oblasti silnej inverzie), pretože prúdové spínače MRN a MRP vytvárajú, pri poklese napájacieho napätia pod minimálnu úroveň pozitívnu spätnú väzbu a obvod OpAmp tvoriaci CCII sa stáva nestabilným. Prúdový pokojový odber má hodnotu 298 μ A a spotreba CCII+ je 0,893 mW. Značnú časť pokojového prúdu tvoria prúdy vetiev prúdového sledovača (MOP1-MON1 a MZP1- MZN1), kde v každej vetve tečie pokojový prúd 85 μ A.

Na Obr. 7.10 a Obr. 7.11 je ukázaná jednosmerná charakteristika napät'ového resp. prúdového sledovača, na ktorých je vidno schopnosť CCII pracovať v rámci rail-to-rail rozsahu (pri simulácii samotného OpAmp bola použitá odlišná definícia ICMR a OCMR). Ako bolo napísané v kapitole 7.2.2 správnej funkcii CCII nevedí nekonštantnosť transkonduktancie v rámci ICMR. Samotná regulácia zlepšuje frekvenčné chovanie prúdového konvejora druhej generácie v regióne I a regióne III ICMR, čo zabraňuje ešte markantnejšiemu poklesu šírky pásma napät'ového a prúdového sledovača. Pokles šírky

pásma je spôsobený tým, že sledovaním napätia medzi terminálmi Y a X sa výstupné tranzistory koncového stupňa dostanú do lineárneho režimu, výrazne im poklesne výstupný odpor a zhorší sa výkonnosť celého obvodu. Ak nie je z CCII odoberaný žiadny prúd tak šírka pásma poklesne na hodnotu okolo 1,5 MHz pre oba sledovače. Ak je z výstupných tranzistorov nachádzajúcich sa v lineárnom režime odoberaný maximálny definovaný prúd ($\pm 300 \mu\text{A}$), tak šírka pásma sledovačov klesne hlboko pod hodnotu 1 MHz (pre $U_{IN,cm}$ vzdialené 200 mV, je pozorované značné zlepšenie vlastností i pri najhorších prípadoch, pretože sa tranzistory nenachádzajú tak hlboko v lineárnom režime). Zisk napät'ového a prúdového sledovača sa prakticky nemení.

Frekvenčné chovanie CCII+ (sledovačov ako aj parazitných impedancií) sa dá z časti predpokladať z frekvenčnej charakteristiky OpAmp, tvoriaceho základ prúdového konvejora druhej generácie [10]. Parazitný odpor na uzle Z v rozsahu stoviek k Ω by bolo vhodné zväčšiť. V dôsledku toho, že tranzistormi MZP1 a MZN1 tečie pokojový prúd 85 μA (zabezpečuje stabilitu napät'ového sledovača resp. OpAmp), nie je úplne dobre možné dosiahnuť predĺžením dĺžky kanálu tranzistorov výstupný odpor v jednotkách M Ω . Zvýšiť odpor by bolo možné kaskádovým zapojením tranzistorov na výstupe napät'ového a prúdového sledovača, ale je potrebné rátať so znížením OCMR. Z nárastom výstupného odporu by taktiež mohol nastať problém so stabilitou celého zapojenia. Na druhu stranu kvôli vysokému jednosmernému zisku použitého OpAmp a nižšieho parazitného odporu na uzle Z je možné dosiahnuť minimálny parazitný odpor na uzle X (považovaný za hlavný parazitný parameter [19]). Na veľkosti parazitného odporu Z je pozorovateľný opísaný významný pokles jeho hodnoty v dôsledku prechodu jedného z tranzistorov do lineárneho režimu pre hodnoty vstupného súhlasného napätia v blízkosti napájacieho rozsahu.

Pri charakterizácii vlastností CCII bola tiež určená nesymetria celkového obvodu. Nesymetria a jej vlastnosti sú popísané v kapitolách 1.2.2, 7.1.1 a 7.2.1. Pri prevode medzi napätím a prúdom v rámci CCII sa nekorelované sčítajú príspevky náhodných nesymetrií napät'ového a prúdového sledovača podľa rovnice (54). Z danej rovnice sa dá v konečnom dôsledku určiť dominantný činiteľ na celkovú nesymetriu v závislosti na externej záťaži pripojenej k uzlu X.

Záver

Diplomová práca sa zaoberá návrhom rail-to-rail prúdového konvejora druhej generácie v technológii CMOS. Diplomová práca pozostáva z teoretického rozboru problematiky a z praktickej časti, venujúcej sa návrhu, overeniu vlastností a vytvoreniu fyzickej topológie obvodového riešenia prúdového konvejora druhej generácie.

Prvá kapitola sa venuje prúdovým konvejjorom ako obvodoým prvkom. Popísané sú jednotlivé generácie prúdových konvejjorov a ich vlastnosti. Väčšia pozornosť je zameraná na CCII, pri ktorom sú rozobrané jeho reálne vlastnosti a nesymetria vznikajúca na napäťovom a prúdovom sledovači. Druhá kapitola vysvetľuje teóriu návrhu CCII pre znížené napájacie napätie a potrebu na základe spätnoväzobnej teórie.

Tretia kapitola definuje potrebu rail-to-rail rozsahu vstupného stupňa. Popisuje tradičné komplementárne paralelné zapojenie diferenčných párov pre dosiahnutie rail-to-rail ICMR a metódy regulácie transkonduktancie pre jej konštantnosť v rámci vstupného súhlasného napäťového rozsahu. Štvrtá kapitola opisuje koncové stúpane s dôrazom na koncové stupne pracujúce v triede AB. Piata kapitola sa zaoberá vlastnosťami použitej technológie ONSemi I3T25, ako aj základnými pravidlami pre vytvorenie vhodného layoutu.

Praktická časť začína šiestou kapitolou venovanej návrhu prúdového konvejora druhej generácie. Na Obr. 6.1 je znázornený princíp vytvorenia CCII založeného na operačnom zosilňovači, ktorý plní funkciu napäťového sledovača. Touto metódou je možné implementovať CCII+, pretože prúd uzlom X a uzlom Z má vždy rovnaký smer. Návrh operačného zosilňovača, tvoriaceho jadro CCII+ je popísaný v kapitole 6.1. Požiadavky na OpAmp sú uvedené v Tab. 6.2. Vytvorenie CCII z OpAmp je uskutočnené jednoduchým duplikovaním výstupných tranzistorov koncového stupňa OpAmp (prúdový sledovač medzi uzlami X a Z) a zapojením samotného operačného zosilňovača v jednotkovej spätnej väzbe (napäťový sledovač medzi uzlami Y a X).

Siedma kapitola sa venuje charakterizácii navrhnutých obvodov. Simulácie boli uskutočnené v návrhom prostredí Cadence Virtuoso. Jednotlivé simulácie berú do úvahy aj variácie výrobného procesu a vplyv teploty v rozsahu od 0 °C do 80 °C. Dosiahnuté parametre rail-to-rail operačného zosilňovača sú uvedené v Tab. 7.6. Pri použití komplementárneho diferenčného páru a sumačného obvodu v podobe zloženej kaskódy, ako vstupného stupňa OpAmp bol dosiahnutý ICMR v rozmedzí -450 mV do 3,45 V (450 mV nad napájací napäťový rozsah). Hodnota jednosmerného zosilnenia sa pre typický proces pohybovala nad úrovňou 140 dB.

Parametre navrhnutého rail-to-rail CCII resp. CCII+ sú uvedené v Tab. 7.11. Nesymetrii sa venujú kapitoly 7.1.1 a 7.2.1, kde je rozobrané chovanie samostatných príspevkov napäťovej nesymetrie a nesymetrie prúdového sledovača k celkovej nesymetrii CCII. Pri prevode medzi napätím a prúdom v rámci CCII sa tieto príspevky nekorelované sčítajú. Rozsah napäťového sledovača sa dá považovať za rail-to-rail o čom svedčí charakteristika na Obr. 7.10. Rozsah prúdového sledovača CCII bol definovaný v rozmedzí -300 μ A až 300 μ A.

Frekvenčné charakteristiky napäťového a prúdového sledovača (presnejšie ich 3 dB šírka pásma) sú značne závislé na vstupnom súhlasnom napätí. Ak sa vstupné súhlasné napätie nachádza v blízkosti napájacieho napätia alebo potenciálu zeme, dochádza v dôsledku sledovania napätia k tomu, že výstupné tranzistory sa dostávajú zo saturácie do

lineárneho režimu a dochádza k značnému zhoršeniu ich vlastností. Pre zmenšenie tohto vplyvu boli výstupné tranzistory navrhnuté s minimálnym saturačným napätím o hodnote 150 mV.

Pri charakterizácii CCII boli overené aj vlastnosti parazitných impedancií terminálov CCII (ideálne požiadavky na ich impedančné vlastnosti sú uvedené v Tab. 1.2). Parazitný odpor na uzle Z má typickú hodnotu 367 k Ω , túto hodnotu by bolo vhodné navýšiť napríklad kaskódovým zapojením výstupných tranzistorov za cenu zníženia OCMR a možných problémov so stabilitou obvodu. Parazitný odpor na termináli Z vykazuje spomínané značné zníženie hodnoty pokiaľ sa jeden z výstupných tranzistorov dostane do lineárneho režimu. V dôsledku vysokého jednosmerného zosilnenia použitého OpAmp je typická hodnota parazitného odporu na uzle X (hlavný parazitný parameter CCII [19]) iba 0,0235 Ω .

V rámci diplomovej práce bol uskutočnený aj návrh fyzickej topológie CCII+ uvedený v prílohe P5. Navrhnutá topológia zaberá plochu 0,058 cm² (rozmery 200 μm x 290 μm). Pre overenie, že boli dodržané návrhové pravidlá a existuje zhoda topológie so schémou boli uskutočnené na výslednej topológii kontroly DRC, LVS a antenna check.

Použitá literatura

- [1] JEŘÁBEK, J. *Kmitočtové filtry s proudovými aktivními prvky*. Brno, 2011. Dostupné tiež z: https://www.vutbr.cz/www_base/zav_prace_soubor_verejne.php?f_ile_id=43398. Doktorská práca. Vysoké učení technické v Brne, Fakulta elektrotechniky a komunikačních technologií, Ústav telekomunikací. Vedoucí práce prof. Ing. Kamil Vrba, CSc.
- [2] SMITH, K.C. a A. SEDRA. The current conveyor. *Proceedings of the IEEE*. 1968, **56**(8): 1368-1369. DOI: 10.1109/PROC.1968.6591. ISSN 0018-9219. Dostupné tiež z: <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=1448521>
- [3] SEDRA, A. a K. SMITH. A second-generation current conveyor and its applications. *IEEE Transactions on Circuit Theory*. 1970, **17**(1): 132-134. DOI: 10.1109/TCT.1970.1083067. ISSN 0018-9324. Dostupné tiež z: <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=1083067>
- [4] FABRE, A. Third-generation current conveyor: a new helpful active element. *Electronics Letters*. 1995, **31**(5): 338-339. DOI: 10.1049/el:19950282. ISSN 0013-5194. Dostupné tiež z: http://digital-library.theiet.org/content/journals/10.1049/el_19950282
- [5] FERRI, Giuseppe a Nicola C. GUERRINI. *Low-voltage low-power CMOS current conveyors*. Boston: Kluwer Academic Publishers, 2003. ISBN 1-4020-7486-7.
- [6] SENAMI, Raj, D.R. BHASKAR a A.K. SINGH. *Current Conveyors: Variants, Applications and Hardware Implementations*. Heidelberg New York Dordrecht London: Springer International Publishing, 2015. ISBN 978-3-319-08683-5.
- [7] KHATEB, Fabian, Nabhan KHATIB a David KUBÁNEK. Low-Voltage Ultra-Low-Power Current Conveyor Based on Quasi-Floating Gate Transistors. *RADIOENGINEERING*. 2012, **21**(2): 725-735. Dostupné tiež z: http://www.radioeng.cz/fulltexts/2012/12_02_0725_0735.pdf
- [8] SANSEN, Willy M. C. *Analog design essentials*. Dordrecht: Springer, 2006. ISBN 0-387-25746-2.
- [9] BIOLEK, Dalibor, Karel HÁJEK a Antonín KRTIČKA. *Analogové elektronické obvody: Prednášky*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav mikroelektroniky, 2007, 264 s.
- [10] ELDBIB, Issa. *Low Voltage Current Conveyor Design Techniques*. Brno, 2008. Dostupné tiež z: https://www.vutbr.cz/www_base/zav_prace_soubor_verejne.php?file_id=9860. Doktorská práca. Vysoké učení technické v Brne, Fakulta elektrotechniky a komunikačních technologií, Ústav mikroelektroniky. Vedoucí práce Prof. Ing. Jaromír Brzobohatý, CSc.
- [11] HOGERVORST, Ron a Johan H. HUIJSING. *Design of Low-Voltage, Low-Power Operational Amplifier Cells*. Boston, MA: Springer US, 1996. ISBN 978-147-5724-899.
- [12] SHOULI YAN, JINGYU HU, TONGYU SONG a E. SANCHEZ-SINENCIO. Constant-gm Techniques for Rail-to-Rail CMOS Amplifier Input Stages: A Comparative Study. 2005 *IEEE International Symposium on Circuits and Systems*. IEEE, 2005, : 2571-2574. DOI: 10.1109/ISCAS.2005.1465151. ISBN 0-7803-8834-8. Dostupné tiež z: <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=1465151>

- [13] WU, Zhao, Fu RUI, Zhang ZHI-YONG a Cheng WEI-DONG. Design of a Rail-to-Rail Constant-gm CMOS Operational Amplifier. 2009 *WRI World Congress on Computer Science and Information Engineering*. IEEE, 2009, : 198-201. DOI: 10.1109/CSIE.2009.173. ISBN 978-0-7695-3507-4. Dostupné tiež z: <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=5170689>
- [14] ARRILLO, J.M., J.F. DUQUE-CARRILLO, G. TORELLI a J.L. AUSIN. Constant-gm constant-slew-rate high-bandwidth low-voltage rail-to-rail cmos input stage for vlsi cell libraries. *IEEE Journal of Solid-State Circuits*. 2003,**38**(8): 1364-1372. DOI: 10.1109/JSSC.2003.814430. ISSN 0018-9200. Dostupné tiež z: <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=1214729>
- [15] FERRI, G. a W. SANSEN. A rail-to-rail constant-gm low-voltage CMOS operational transconductance amplifier. *IEEE Journal of Solid-State Circuits*. **32**(10): 1563-1567. DOI: 10.1109/4.634665. ISSN 00189200. Dostupné tiež z: <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=634665>
- [16] HOGERVORST, R., J.P. TERO a J.H. HOIJISING. Compact CMOS constant-gm rail-to-rail input stage with gm-control by an electronic zener diode. *IEEE Journal of Solid-State Circuits*. **31**(7): 1035-1040. DOI: 10.1109/4.508218. ISSN 00189200. Dostupné tiež z: <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=508218>
- [17] ON SEMICONDUCTOR. *I3T25: 0.35 μ m Process Technology* [online]. 2015 [cit. 2015-12-08]. Dostupné z: <http://www.onsemi.com/PowerSolutions/content.do?id=16687>
- [18] ON SEMICONDUCTOR. *C035U (0.35Micron) Core CMOS Design Rules: DES-0005 Rev. 14.0*. 2012.
- [19] BEČVÁŘ, Daniel a Jiří STEHLÍK. *Návrh analogových integrovaných obvodů (BNAO)*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav mikroelektroniky, 2006, 151 s.
- [20] N, Vivekananthamoorthy a Sankar S. *Lean Six Sigma. Six Sigma Projects and Personal Experiences*. InTech, 2011. DOI: 10.5772/17288. ISBN 978-953-307-370-5. Dostupné tiež z: <http://www.intechopen.com/books/six-sigma-projects-and-personal-experiences/lean-six-sigma>
- [21] *Wikipedia: 68–95–99.7 rule* [online]. [cit. 2016-05-16]. Dostupné z: https://en.wikipedia.org/wiki/68%E2%80%9595%E2%80%9399.7_rule
- [22] KLEDROWETZ, Vilém a Jiří HÁZE. *Návrh analogových integrovaných obvodů*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav mikroelektroniky, 2015.
- [23] SEDRA, Adel S. a Kenneth C. SMITH. *Microelectronic circuits*. 6th ed. New York: Oxford University Press, 2010. Oxford series in electrical and computer engineering. ISBN 01-953-2303-3.
- [24] HORSKÝ, Pavel. *Analogue Integrated Circuits*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav mikroelektroniky, 2011.
- [25] ON SEMICONDUCTOR. *I3T25 (0.35 μ m) Design Rules: 1000115 Rev: F*. 2010.
- [26] ALLEN, Phillip E. a Douglas R. HOLBERG. *CMOS analog circuit design*. 3rd ed. New York: Oxford University Press, USA, 2012. ISBN 01-997-6507-3.
- [27] LOIKKANEN, Mikko. *Design and compensation of high performance class AB amplifiers*. Tampere: Jevenes Print, 2010. ISBN 978-951-42-6177-0.
- [28] KADAŇKA, Petr. *Presný návrh: Prednáška predmetu MNAI*. Brno, 2013.

Zoznam obrázkov

Obr. 1.1: Schematická značka CCI [5].	12
Obr. 1.2: CCI v triede A [5],[6].	13
Obr. 1.3: Schematická značka CCII+ [5].	14
Obr. 1.4: Ekvivalencia NMOS tranzistora a CCII [5].	15
Obr. 1.5: CCII+ topológia v triede AB založená na jednoduchých prúdových zrkadlách [5].	15
Obr. 1.6: Neideálny model CCII [7].	16
Obr. 1.7: Neideálny model CCII zahrňujúci napät'ovú nesymetriu [5].	17
Obr. 1.8: Normálne rozdelenie [20].	18
Obr. 1.9: Schematická značka CCIII [5].	19
Obr. 1.10: Implementácia CCIII pomocou CCII [4], [5], [6].	19
Obr. 2.1: Možné spôsoby prepojenia zosilňovacieho prvku (A) a spätnoväzobnej siete (B) [5], [8], [9].	21
Obr. 2.2: Transkonduktančný zosilňovač s transimpedančnou spätnou väzbou [5].	23
Obr. 2.3: CCII z OTA v transimpedančnej spätnej väzbe s technikou snímania prúdu [5].	23
Obr. 3.1: Invertujúce zapojenie operačného zosilňovača [11].	24
Obr. 3.2: Neinvertujúce zapojenie operačného zosilňovača [11].	25
Obr. 3.3: Tradičné komplementárne paralelné spojenie NMOS a PMOS diferenčného páru s vyznačeným ICMR [8],[12].	26
Obr. 3.4: Vstupný súhlasný napät'ový rozsah paralelne spojeného NMOS a PMOS diferenčného páru pri nesplnení minimálneho napájacieho napätia [11].	26
Obr. 3.5: Vstupný súhlasný napät'ový paralelne spojeného NMOS a PMOS diferenčného páru s aktívnou záťažou vo forme prúdového zrkadla [11], [22].	27
Obr. 3.6: Rail-to-rail vstupný stupeň založený na paralelnom spojený NMOS a PMOS diferenčného páru s aktívnou záťažou vo forme zloženej kaskódy [11], [23].	28
Obr. 3.7: A) Kaskódové prúdové zrkadlo B) LV kaskódové prúdové zrkadlo [23].	28
Obr. 3.8: Závislosť transkonduktancie na vstupnom súhlasnom napätí pre tradičné komplementárne paralelné zapojenie NMOS a PMOS diferenčného páru.	29
Obr. 3.9: Komplementárny vstupný stupeň s reguláciou transkonduktancie pomocou prúdových zrkadiel v pomere 1:3 [8].	31
Obr. 3.10: Závislosť transkonduktancie na vstupnom súhlasnom napätí pre komplementárny vstupný stupeň s použitím regulácie transkonduktancie prúdových zrkadiel v pomere 1:3.	32
Obr. 3.11: Komplementárny vstupný stupeň s reguláciou transkonduktancie pomocou elektronickej Zenerovej diódy [16].	33

Obr. 3.12: Závislosť transkonduktancie na vstupnom súhlasnom napätí pre komplementárny vstupný stupeň s reguláciou transkonduktancie pomocou elektronickej Zenerovej diódy bez použitia tranzistora M13.	35
Obr. 3.13: Závislosť transkonduktancie na vstupnom súhlasnom napätí pre komplementárny vstupný stupeň s reguláciou transkonduktancie pomocou elektronickej Zenerovej diódy s použitím tranzistora M13.	35
Obr. 4.1: Poloha pracovného bodu koncového stupňa v triede A [22].	36
Obr. 4.2: Poloha pracovného bodu koncového stupňa v triede B [22].	37
Obr. 4.3: Poloha pracovného bodu koncového stupňa v triede AB [22].	37
Obr. 4.4: Koncové stupne [8].	38
Obr. 4.5: Požadovaná prevodná charakteristika koncového stupňa v triede AB [11].	38
Obr. 4.6: Základný princíp kontrolného obvodu pre triedu AB [11].	39
Obr. 4.7: Rail-to-rail koncový stupeň s rezistívnym feedforward kontrolným obvodom pre triedu AB [11].	40
Obr. 4.8: Prechodová charakteristika koncového stupňa s rezistívnym feedforward kontrolným obvodom pre triedu AB [11].	41
Obr. 4.9: Rail-to-rail koncový stupeň s tranzistorovým feedforward kontrolným obvodom pre triedu AB [11].	41
Obr. 4.10: Rail-to-rail koncový stupeň s tranzistorovým feedforward kontrolným obvodom pre triedu AB a nastavením pracovného bodu pomocou plávajúceho zdroja prúdu [11].	42
Obr. 5.1: Výstupná charakteristika MOS tranzistora s vyznačením operačných regiónov [24].	44
Obr. 5.2: Metódy pre dosiahnutie lepšieho súbehu prvkov: A) inter-digitization, B) common-centriod, C) cross-quad [22].	47
Obr. 6.1: Princíp prúdového konvejora druhej generácie založeného na operačnom zosilňovači [10].	48
Obr. 6.2: Dvojstupňový operačný zosilňovač so zloženou kaskódou [11].	49
Obr. 6.3: Dvojstupňový operačný zosilňovač. Kontrolný obvod pre triedu AB má nastavený pracovný bod pomocou kaskód sumačného obvodu [11].	49
Obr. 6.4: Kompaktný dvojstupňový operačný zosilňovač [11].	50
Obr. 6.5: Vstupný stupeň s reguláciou transkonduktancie pomocou prúdových zrkadiel v pomere 1:3 použitý v operačnom zosilňovači [8] [11].	51
Obr. 6.6: Sumačný obvod spolu s kontrolným obvodom pre triedu AB použitý v operačnom zosilňovači [11].	53
Obr. 6.7: Obvod pre nastavenie pracovného bodu tranzistorov operačného zosilňovača. ...	54
Obr. 7.1: Štatistické rozloženie hodnôt napät'ovej nesymetrie operačného zosilňovača pre hodnotu $U_{IN,cm}$ 1,5 V.	57
Obr. 7.2: : Závislosť transkonduktancie vstupného stupňa operačného zosilňovača na vstupnom súhlasnom napätí.	58
Obr. 7.3: Frekvenčná charakteristika operačného zosilňovača pre hodnotu $U_{IN,cm}$ 1,5 V. ...	59

Obr. 7.4: Vstupný napät'ový rozsah operačného zosilňovača pre typické parametre (hodnota $U_{OUT,cm}$ 1,5 V).....	60
Obr. 7.5: Vstupný napät'ový rozsah operačného zosilňovača pre typické parametre (hodnota $U_{IN,cm}$ 1,5 V).....	61
Obr. 7.6: Štatistické rozloženie hodnôt nesymetrie prúdového sledovača pre hodnoty $U_{IN,cm}$ 1,5 V a I_x 0 A.	63
Obr. 7.7: Frekvenčná odozva napät'ového sledovača pre hodnoty $U_{IN,cm}$ 1,5 V a I_x 0 A.....	65
Obr. 7.8: Frekvenčná odozva prúdového sledovača pre hodnoty $U_{IN,cm}$ 1,5 V a I_x 0 A.	65
Obr. 7.9: Frekvenčná charakteristika operačného zosilňovača pre najhorší prípad pracovných podmienok.....	66
Obr. 7.10: Jednosmerná charakteristika napät'ového sledovača pre hodnotu I_x 0 A.....	67
Obr. 7.11: Jednosmerná charakteristika prúdového sledovača pre hodnotu $U_{IN,cm}$ 1,5 V. ..	67
Obr. 7.12: Frekvenčná odozva parazitnej impedancie na termináli X pre hodnoty $U_{IN,cm}$ 1,5 V a I_x 0 A.	69
Obr. 7.13: Frekvenčná odozva parazitnej impedancie na termináli Z pre hodnoty $U_{IN,cm}$ 1,5 V a I_x 0 A.	69

Zoznam tabuliek

Tab. 1.1: Impedančné úrovne terminálov CCI [5].....	13
Tab. 1.2: Impedančné úrovne terminálov CCII [5].	14
Tab. 1.3: Pravdepodobnosť výskytu hodnoty v rozsahu násobku smerodajnej odchýlky pre normálne rozdelenie [20], [21].	18
Tab. 2.1: Preferované kombinácie aktívneho prvku (A) a spätnoväzobnej siete (B) a ich vplyv na parametre obvodu [5], [8], [9].	22
Tab. 2.2: Kombinácia transkonduktančného zosilňovača a transimpedančnej spätnej väzby a jej vplyv na parametre obvodu [5], [8], [9].....	23
Tab. 3.1: Prehľad a porovnanie metód pre udržanie konštantnej veľkosti transkonduktancie [12].....	31
Tab. 5.1: Parametre tranzistoru NMOS o rozmeroch $W/L = 10 \mu\text{m}/ 10 \mu\text{m}$ v technológii ONSEmi I3T25 [18].....	45
Tab. 5.2: Parametre tranzistoru PMOS o rozmeroch $W/L = 10 \mu\text{m}/ 10 \mu\text{m}$ v technológii ONSEmi I3T25 [18].....	45
Tab. 5.3: Parametre polykremíkového rezistoru s vysokou rezistivitou (HIPOR) v technológii ONSEmi I3T25 [18].....	46
Tab. 5.4: Parametre kovového kondenzátora (mimc) v technológii ONSEmi I3T25 [25]..	46
Tab. 6.1: Napätia pre nastavenie pracovného obvodu operačného zosilňovača.	53
Tab. 6.2 Požiadavky na vlastnosti operačného zosilňovača.	54
Tab. 6.3: Rozmery tranzistorov operačného zosilňovača.....	55
Tab. 6.4: Rozmery tranzistorov prúdového sledovača.	55
Tab. 7.1: Hodnoty náhodnej napät'ovej nesymetrie operačného zosilňovača.	57
Tab. 7.2: Zmena rozmerov tranzistorov pre zlepšenie náhodnej napät'ovej nesymetrie operačného zosilňovača.....	58
Tab. 7.3: Zmena rozmerov tranzistorov pre dosiahnutie konštantnosti transkonduktancie vstupného stupňa operačného zosilňovača na vstupnom súhlasnom napätí....	59
Tab. 7.4: Typické hodnoty jednosmerného zosilnenia, šírky pásma jednotkového zisku a fázovej bezpečnosti.....	60
Tab. 7.5: Rozmery a hodnoty použitých kompenzačných kapacít (mimc).	60
Tab. 7.6: Parametre navrhnutého rail-to-rail operačného zosilňovača.....	62
Tab. 7.7: Hodnoty náhodnej nesymetrie prúdového sledovača pre $\sigma_{I_{zo}}$	63
Tab. 7.8: Zmena rozmerov tranzistorov pre zlepšenie náhodnej nesymetrie prúdového sledovača.....	64
Tab. 7.9:Typické hodnoty šírky pásma napät'ového a prúdového sledovača.....	64
Tab. 7.10: Typické hodnoty parazitných impedancií terminálov prúdového konvejora druhej generácie.....	68
Tab. 7.11: Dosiahnuté parametre navrhnutého rail-to-rail CCII+.....	70

Zoznam skratiek a symbolov

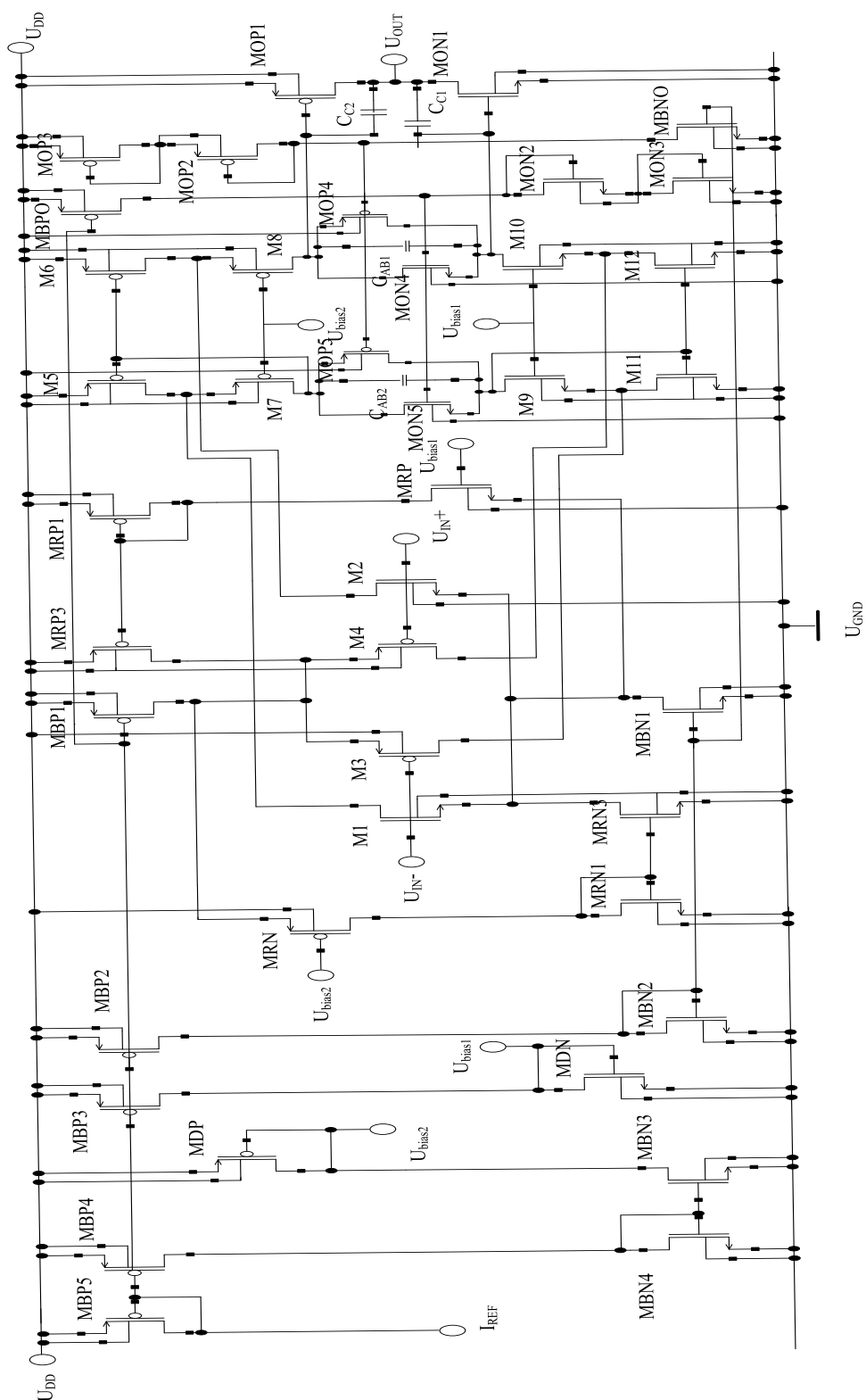
CC	prúdový konvektor, current conveyor
CCI	prúdový konvektor prvej generácie, first generation current conveyor
CCI+	kladný prúdový konvektor prvej generácie, positive first generation current conveyor
CCI-	záporný prúdový konvektor prvej generácie, negative first generation current conveyor
CCII	prúdový konvektor druhej generácie, second generation current conveyor
CCII+	kladný prúdový konvektor druhej generácie, positive second generation current conveyor
CCII-	záporný prúdový konvektor druhej generácie, negative second generation current conveyor
CCIII	prúdový konvektor tretej generácie, third generation current conveyor
CCIII+	kladný prúdový konvektor tretej generácie, positive third generation current conveyor
CCIII-	kladný prúdový konvektor tretej generácie, positive third generation current conveyor
CCCS	zdroj prúdu riadený prúdom, current controlled current source
CCVS	zdroj napätia riadený prúdom, current controlled voltage source
CF	prúdový sledovač, current follower
CM	súhlasné, common mode
CMOS	complementary metal-oxide-semiconductor
CMRR	činiteľ potlačenia súhlasného napätia, common mode rejection ratio [dB]
DC	jednosmerný prúd, direct current
GBW	šírka pásma jednotkového zisku, gain bandwidth [Hz]
g_m	transkonduktancia, transconductance [S]
HIPOR	polykrémikový rezistor s vysokou rezistivitou, high ohmic poly resistor
ICMR	vstupný súhlasný rozsah, input common mode range [V]
I_Q	pokojevý prúd, quiescent current
KP	transkonduktančný parameter, transconductance parameter [$\mu\text{A}/\text{V}^2$]
LP	nízka spotreba, low power
LV	nízke (napájacie) napätie, low voltage
NMOS	N-typ unipolárny tranzistor s izolovanou riadiacou elektródou, N-type metal-oxide-semiconductor
OCMR	výstupný súhlasný rozsah, output common mode range [V]
OpAmp	operačný zosilňovač, operational amplifier

OTA	operačný transkonduktančný zosilňovač, operational transconductance amplifier
PMOS	P-tyt unipolárny tranzistor s izolovanou riadiacou elektródou, P-type metal-oxide-semiconductor
PSRR	činiteľ potlačenia zmien napájacieho napätia, power supply rejection ratio [dB]
RHP	pravá polrovina (komplexnej roviny), right half-plane
R_{sh}	odpor na štvorec, sheet resistance [Ω/\blacksquare]
s	Laplaceov operátor, Laplace operator
SNR	odstup signálu od šumu, signal to noise ratio [dB]
SR	rýchlosť prebehu, slew rate [$V/\mu S$]
TC	teplotný koeficient, termal coefficient [K^{-1}]
U_{DD}	napájacie napätie, supply voltage [V]
$U_{DS,sat}$	saturačné napätie, saturation voltage [V]
$U_{IN,cm}$	vstupné súhlasné napätie, input common mode voltage [V]
U_o	napät'ová nesymetria, voltage offset [V]
U_{TH}	prahové napätie, treshold voltage [V]
VCCS	zdroj prúdu riadený napätím, voltage controlled current source
VCVS	zdroj napätia riadený napätím, voltage controlled voltage source
VF	napät'ový sledovač, voltage follower
VLV	veľmi nízke (napájacie) napätie, very low voltage
Z_L	zaťažovacia impedancia, load impedance [Ω]

Zoznam príloh

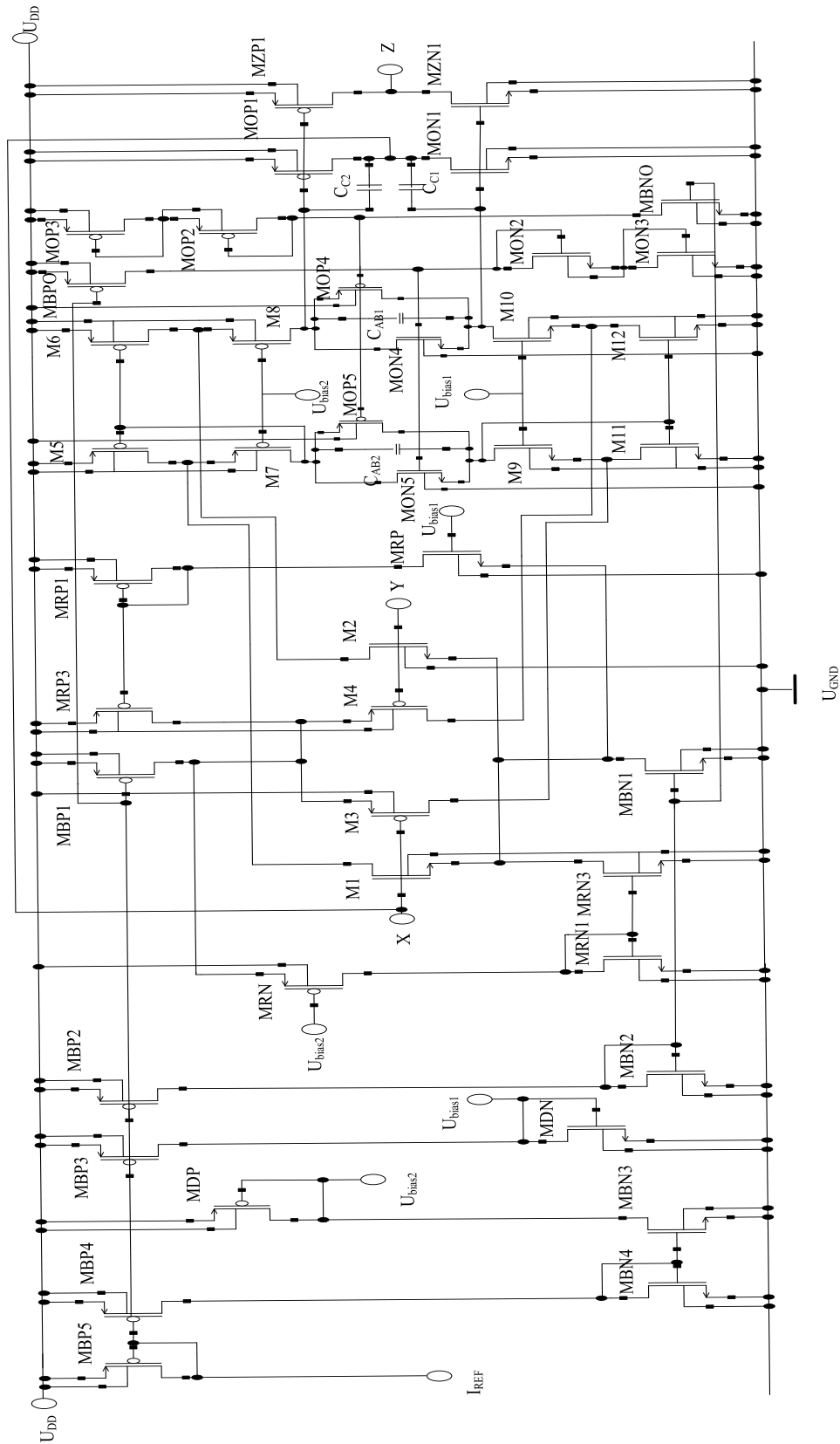
P1 Celková schéma rail-to-rail operačného zosilňovača	I
P2 Celková schéma rail-to-rail prúdového konvejora druhej generácie	II
P3 Doplnujúce simulácie rail-to-rail operačného zosilňovača	IV
P4 Doplnujúce simulácie rail-to-rail prúdového konvejora druhej generácie	VIII
P5 Topológia čipu	XIV

P1 Celková schéma rail-to-rail operačního zesilňovača



Obr.P1.1: Celková schéma rail-to-rail operačního zesilňovača.

P2 Celková schéma rail-to-rail prúdového konvejora druhej generácie



Obr.P2.1: Celková schéma rail-to-rail prúdového konvejora druhej generácie.

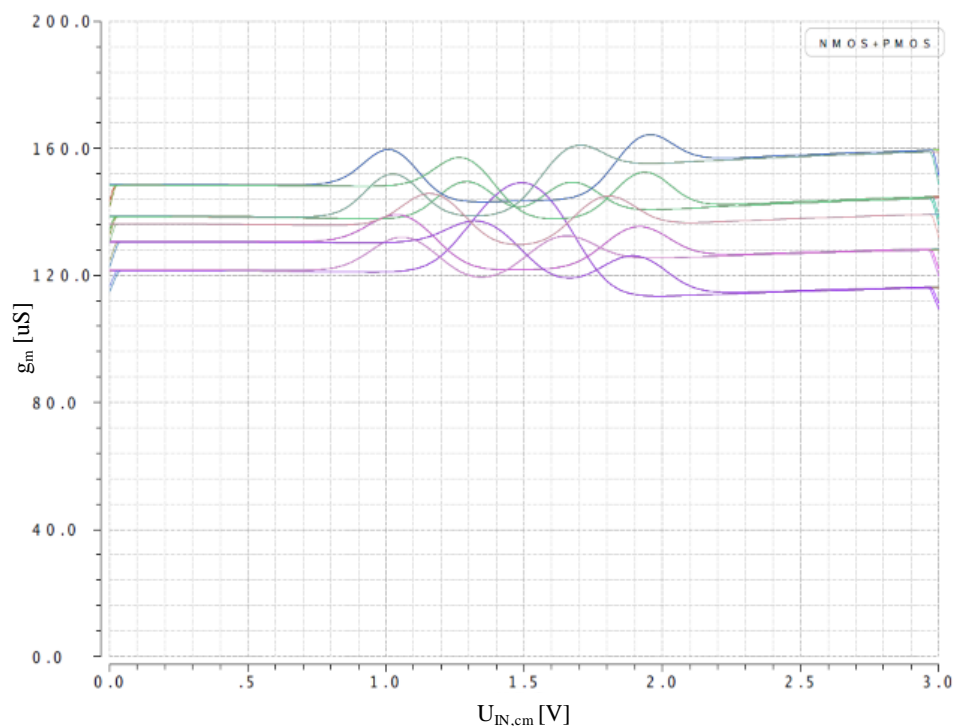
Tab.P2.1: Konečné rozmery použitých tranzistorov.

	Tranzistor	(W/L) [μm]/[μm]	Násobiteľ
Nastavenie pracovného bodu tranzistorov	MBP1, MBP2, MBP3, MBP4, MBP5, MBPO	25,6 / 2,0	1
	MBN1, MBN2, MBN3, MBN4, MBNO	6,0 / 2,0	1
	MDP	3,2 / 2,0	1
	MDN	0,8 / 2,0	1
	MRP, MRN1	6,0 / 2,0	1
Vstupné diferenčné páry a riadenie transkonduktancie	MRN, MRP1	25,6 / 2,0	1
	M1, M2	16,0 / 8,0	2
	M3, M4	34,1 / 4,0	2
	MRN3	14,0 / 2,0	1
	MRP3	63,9 / 2,0	1
	M11, M12	45,0 / 8,0	2
Sumačný obvod (zložená kaskóda)	M9, M10	18,0 / 2,0	1
	M7, M8	76,75 / 2,0	1
	M5, M6	100,0 / 4,0	2
	MON4, MON5	9,0 / 2,0	1
Kontrolný obvod pre triedu AB a výstupné tranzistory	MOP4, MOP5	38,4 / 2,0	1
	MON3	16,0 / 3,0	1
	MON2	10,3 / 2,0	1
	MOP3	68,25 / 3,0	1
	MOP2	44,0 / 2,0	1
	MON1	64,0 / 3,0	2
	MOP1	273,0 / 3,0	2
	MZN1	64,0 / 3,0	2
Prúdový sledovač	MZP1	273,0 / 3,0	2

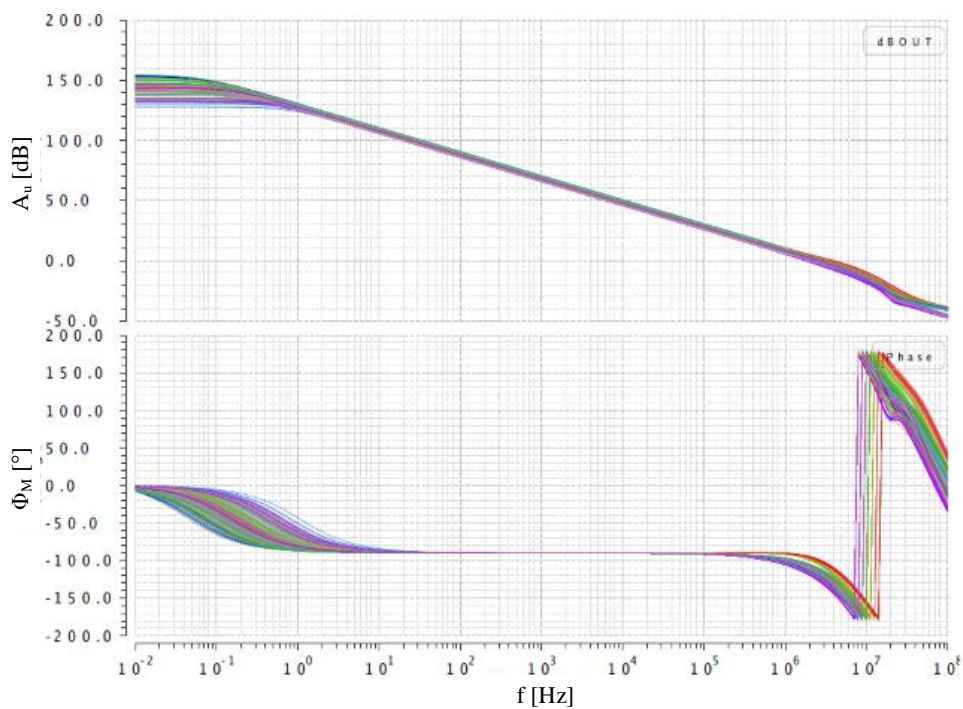
Tab. P2.2: Rozmery a hodnoty použitých kompenzačných kapacít (mime).

Kapacita	Plocha [μm^2]	Hodnota [pF]
$C_{C1}, C_{C2}, C_{AB1}, C_{AB2}$	2500	3,75

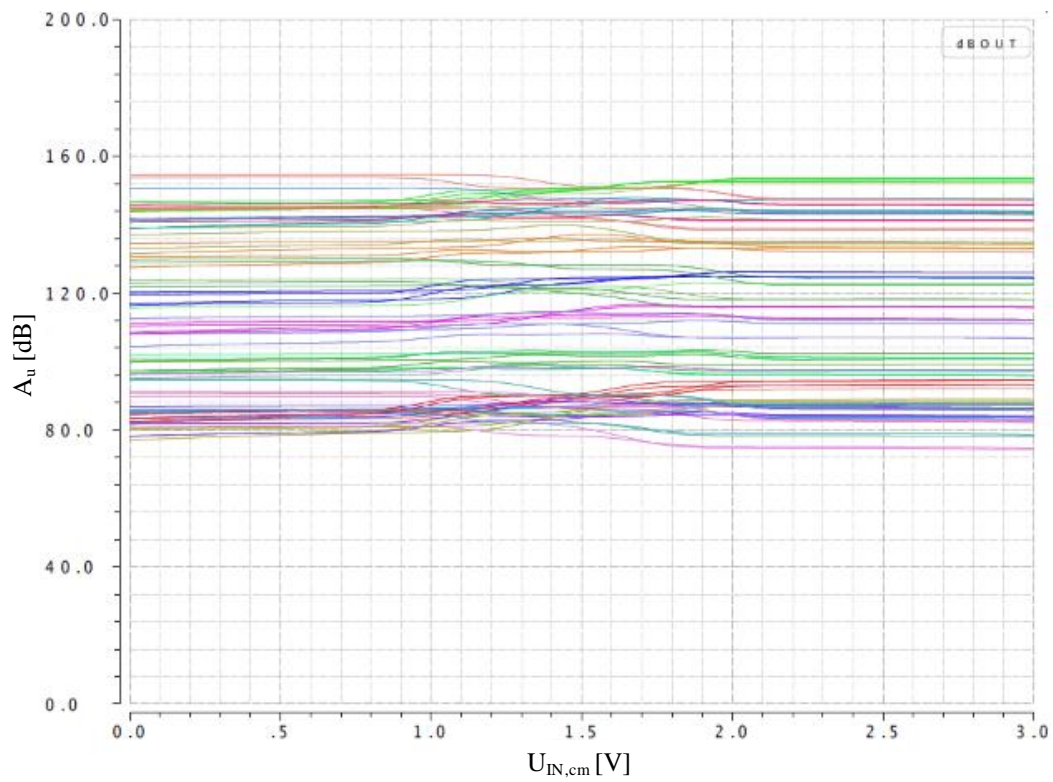
P3 Doplnujúce simulácie rail-to-rail operačného zosilňovača



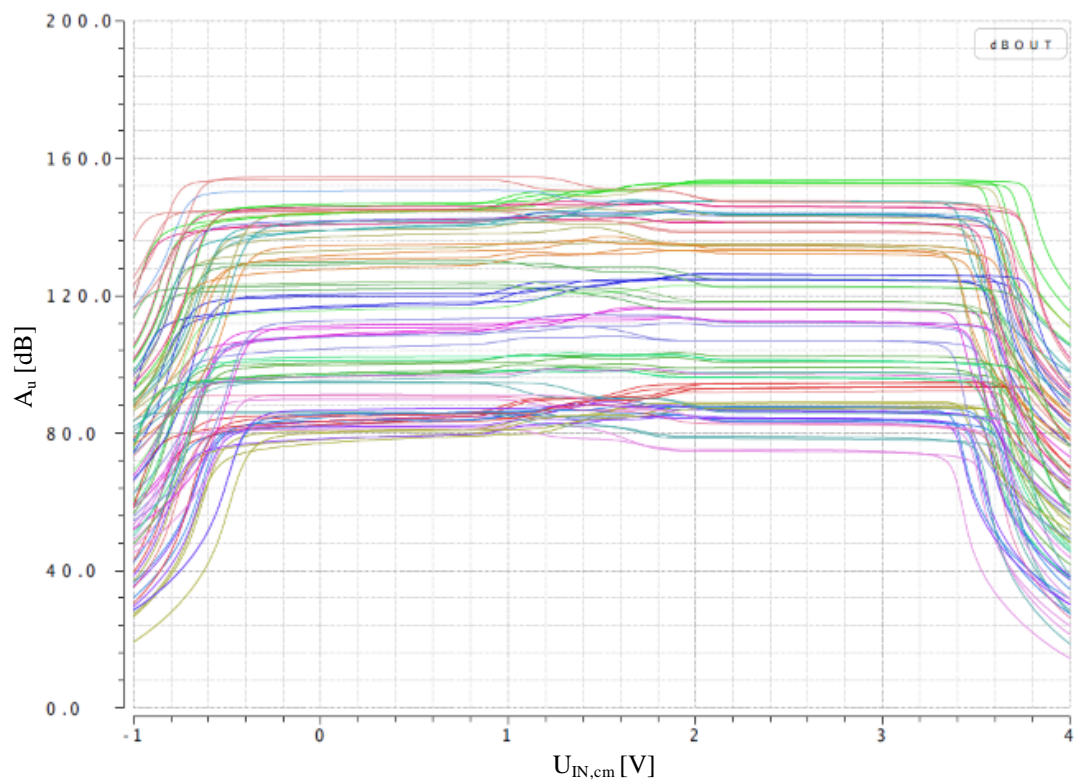
Obr.P3.1: Corner analýza závislosti transkonduktancie vstupného stupňa operačného zosilňovača na vstupnom súhlasnom napätí.



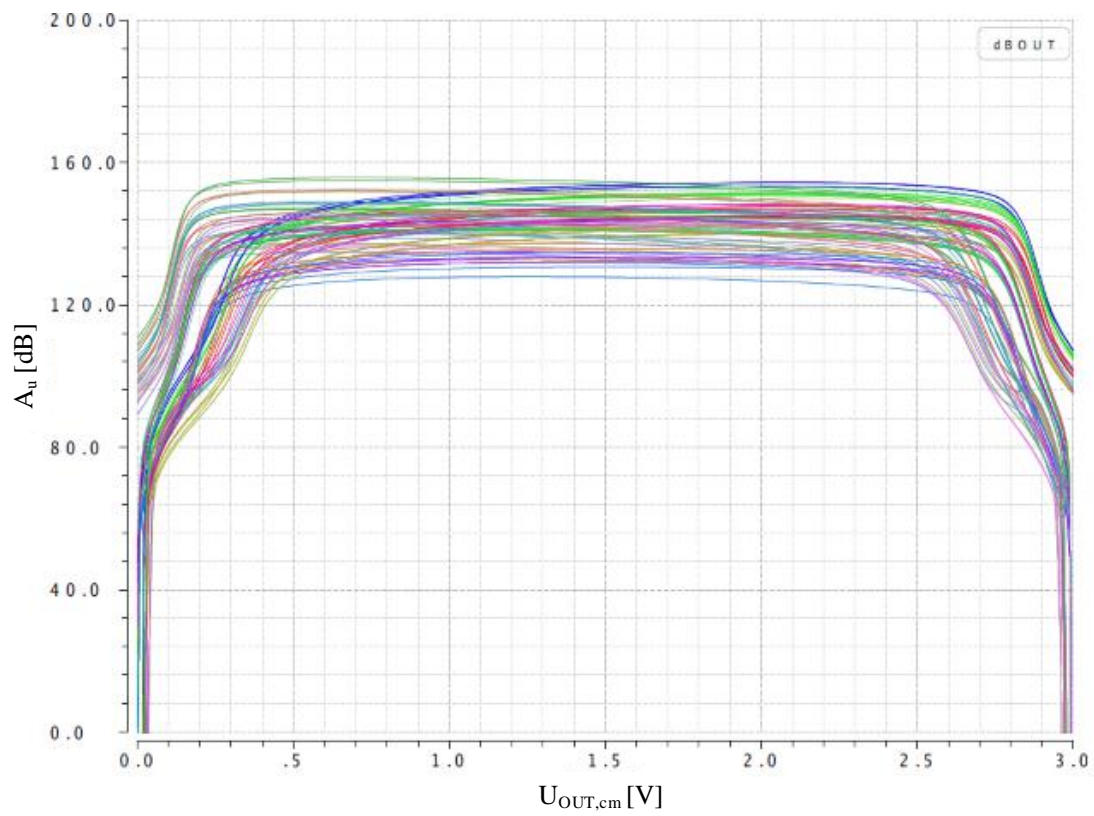
Obr.P3.2: Corner analýza frekvenčnej charakteristiky operačného zosilňovača.



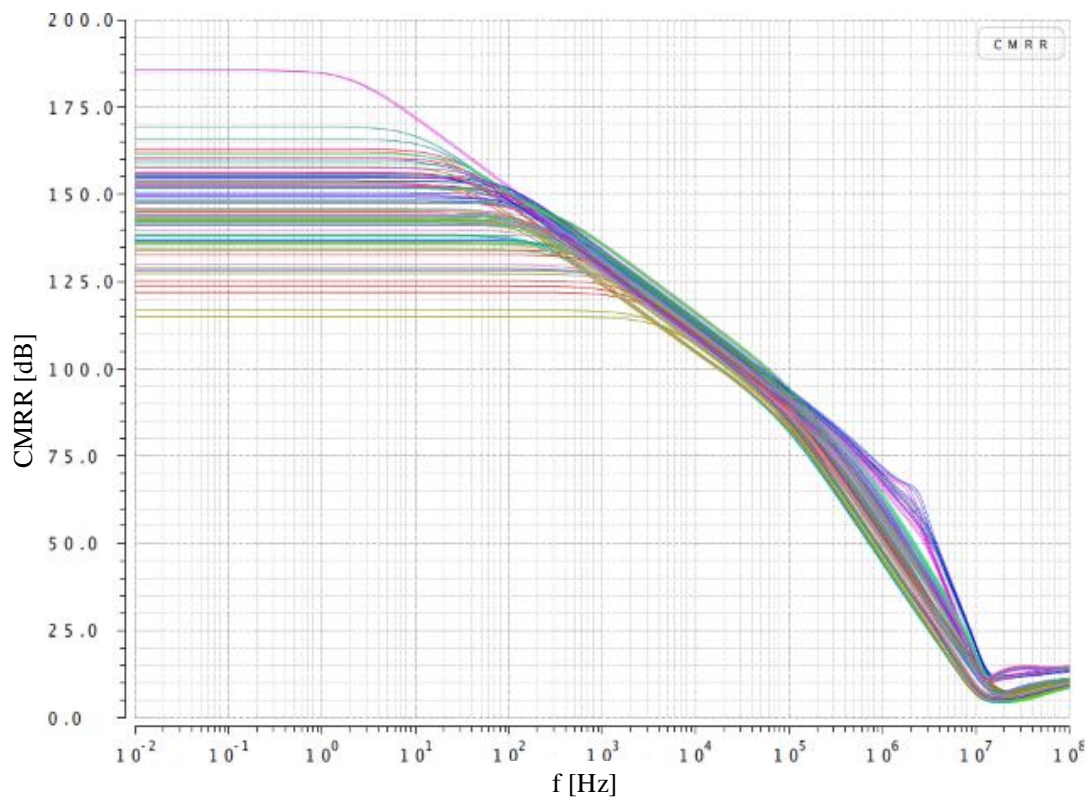
Obr.P3.3: Corner analýza vstupného rozsahu operačného zosilňovača.



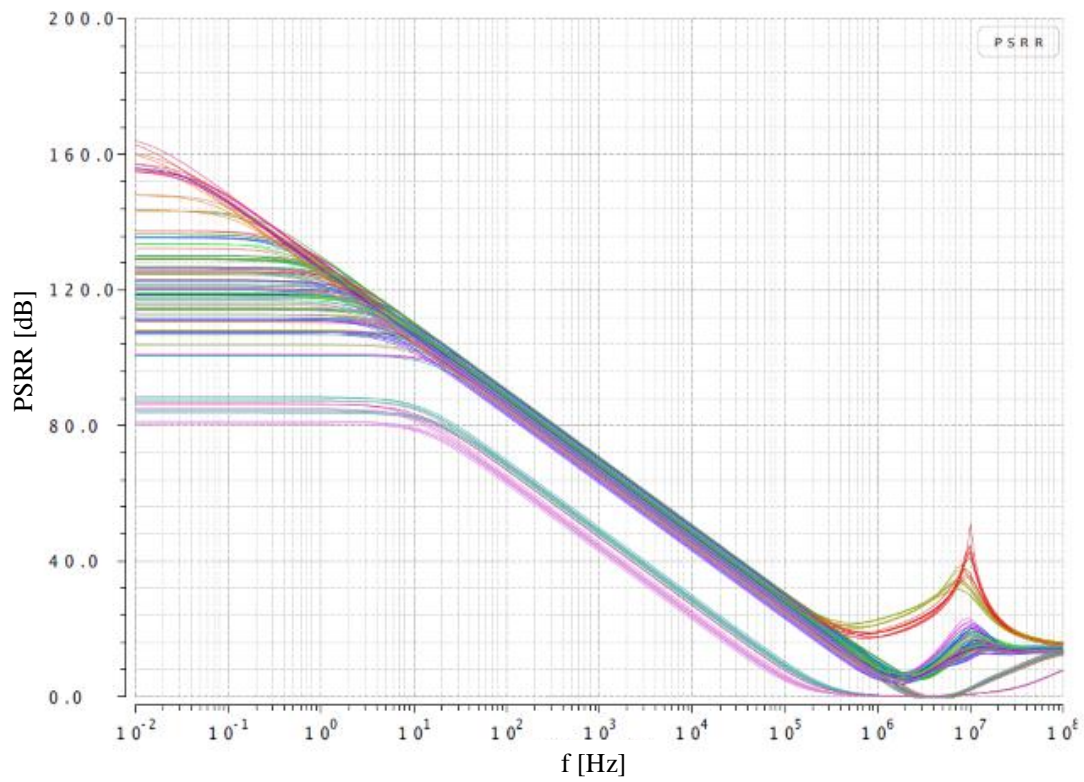
Obr.P3.4: Corner analýza vstupného rozsahu operačného zosilňovača (väčší rozsah simulácie).



Obr.P3.5: Corner analýza výstupného rozsahu operačného zosilňovača.

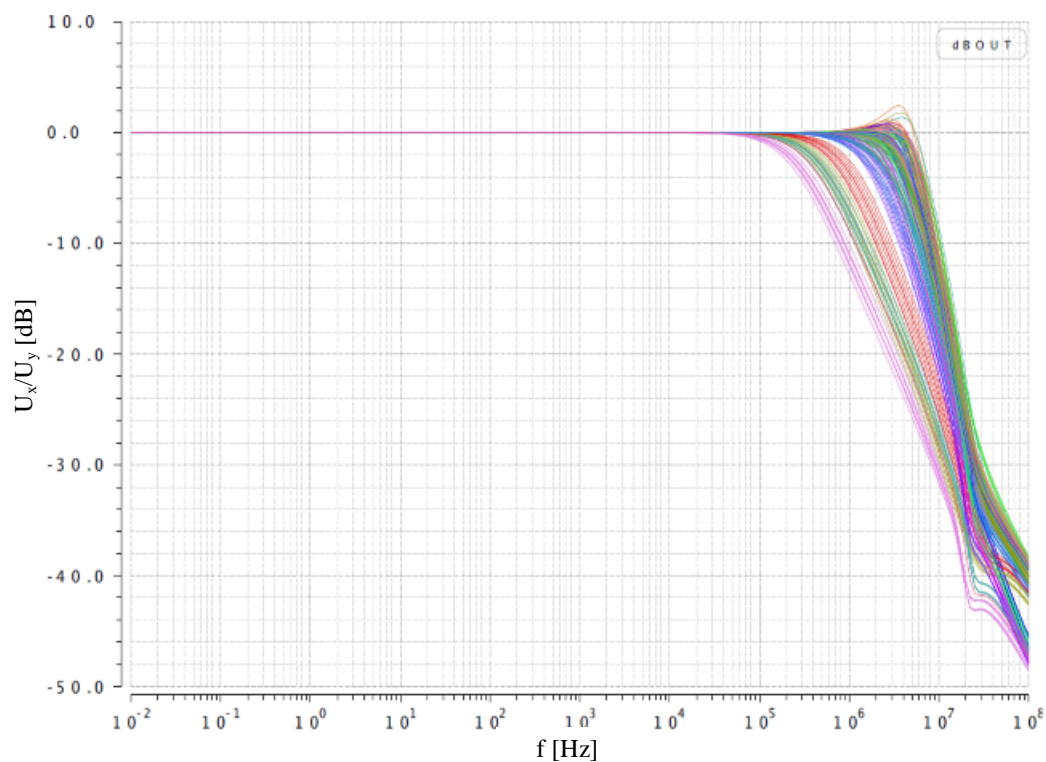


Obr.P3.6: Corner analýza pre CMRR operačného zosilňovača.

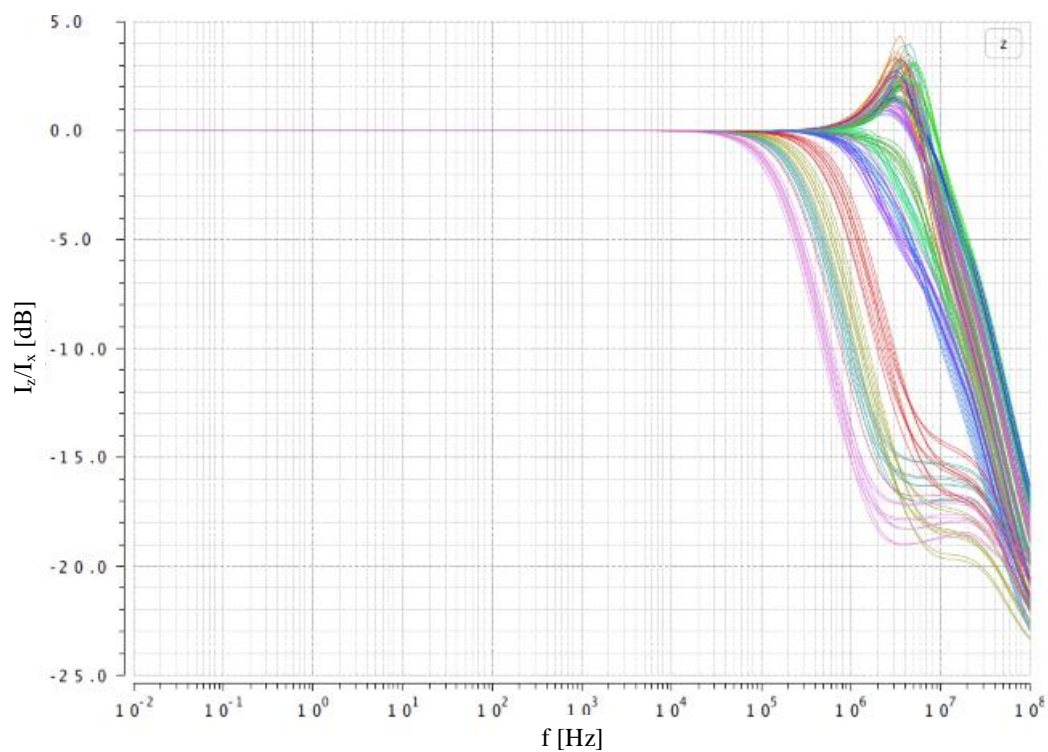


Obr.P3.7: Corner analýza pre PSRR operačného zosilňovača.

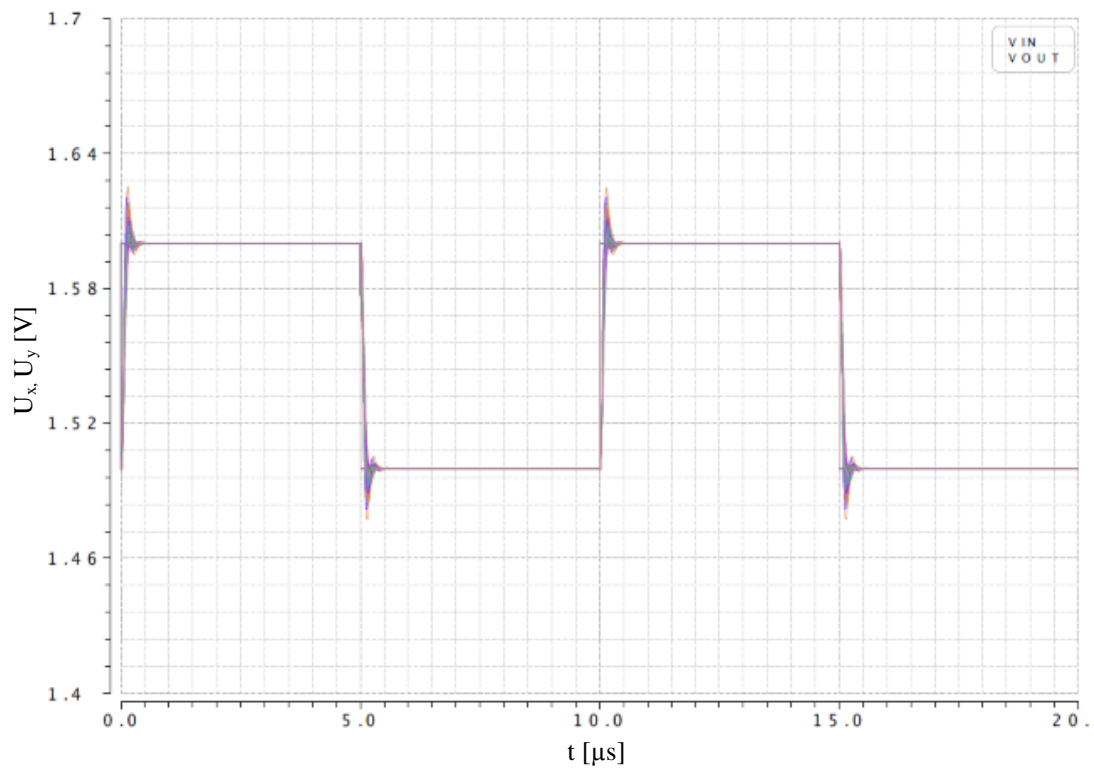
P4 Doplnujúce simulácie rail-to-rail prúdového konvejora druhej generácie



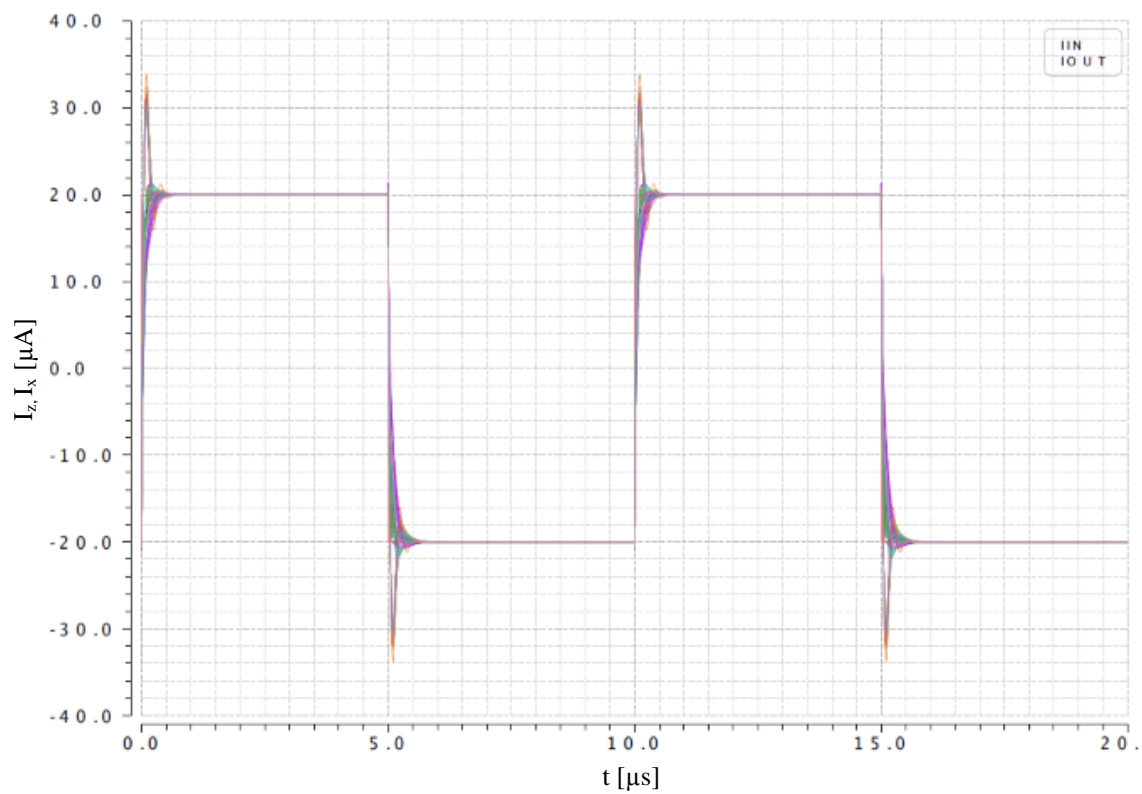
Obr.P4.1: Corner analýza frekvenčnej odozvy napät'ového sledovača.



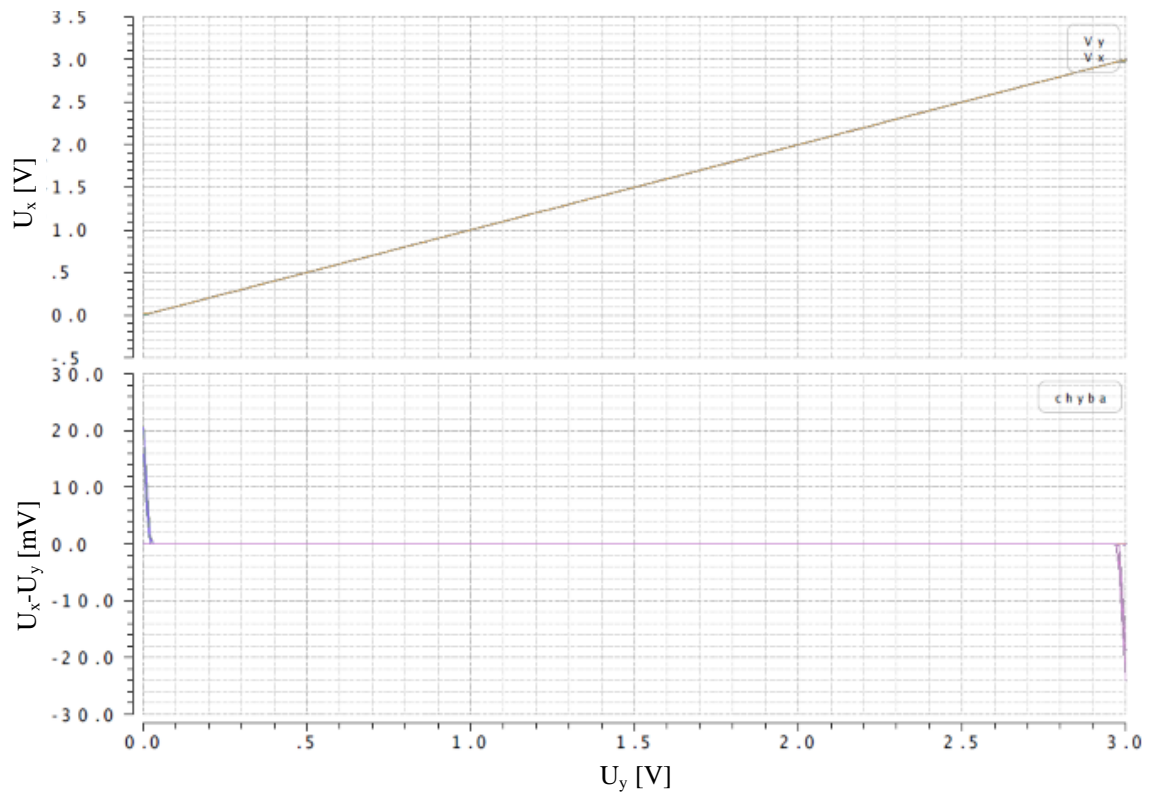
Obr.P4.2: Corner analýza frekvenčnej odozvy prúdového sledovača.



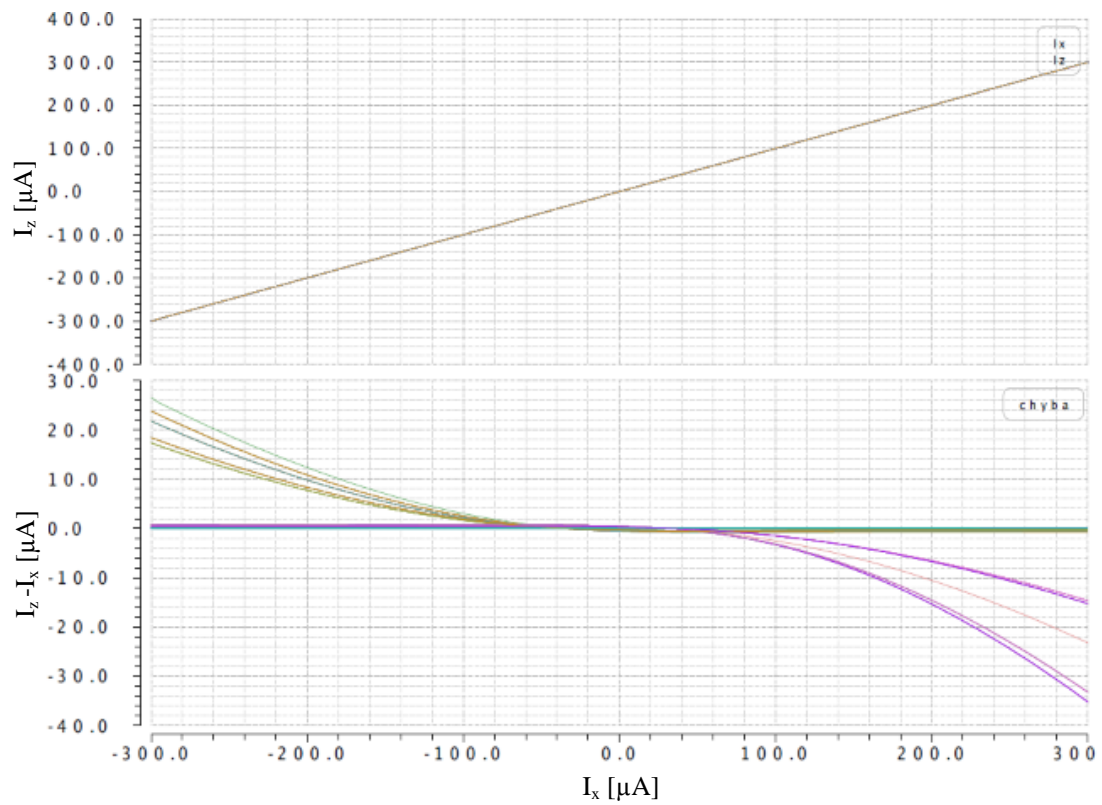
Obr.P4.3: Corner analýza časovej odozvy napät'ového sledovača na obdĺžnikový signál.



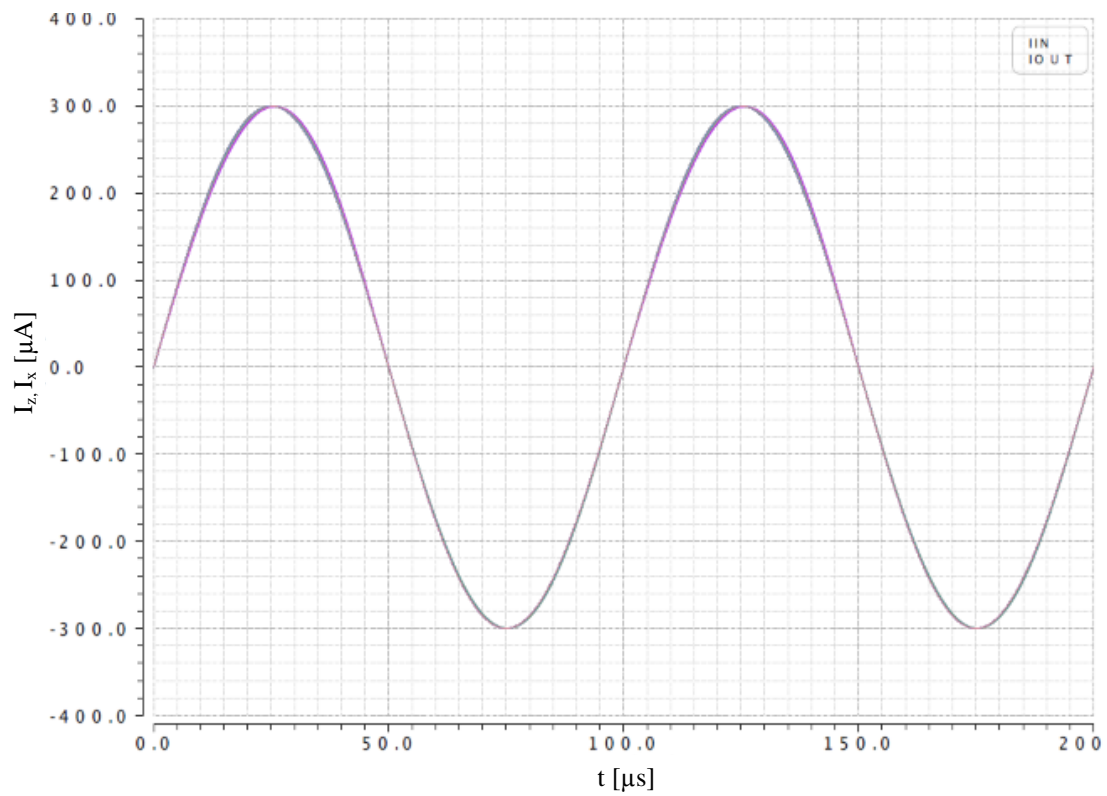
Obr.P4.4: Corner analýza časovej odozvy prúdového sledovača na obdĺžnikový signál.



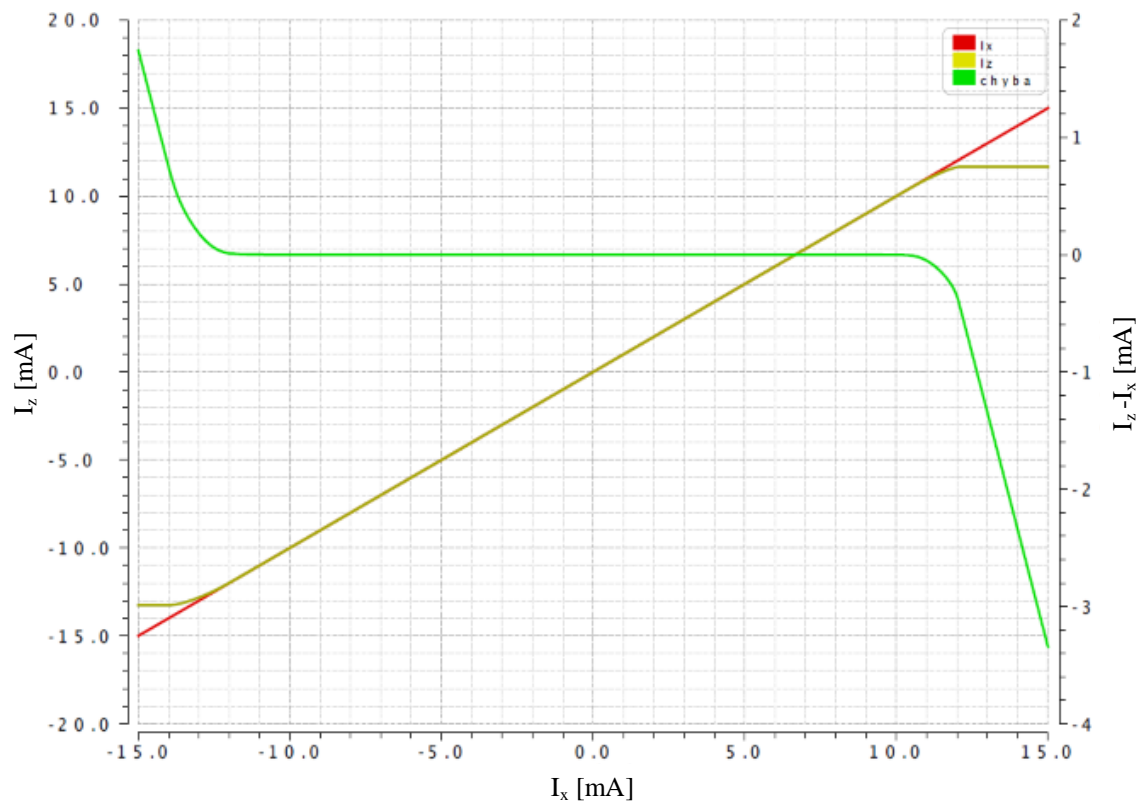
Obr.P4.5: Corner analýza jednosmernej charakteristiky napät'ového sledovača.



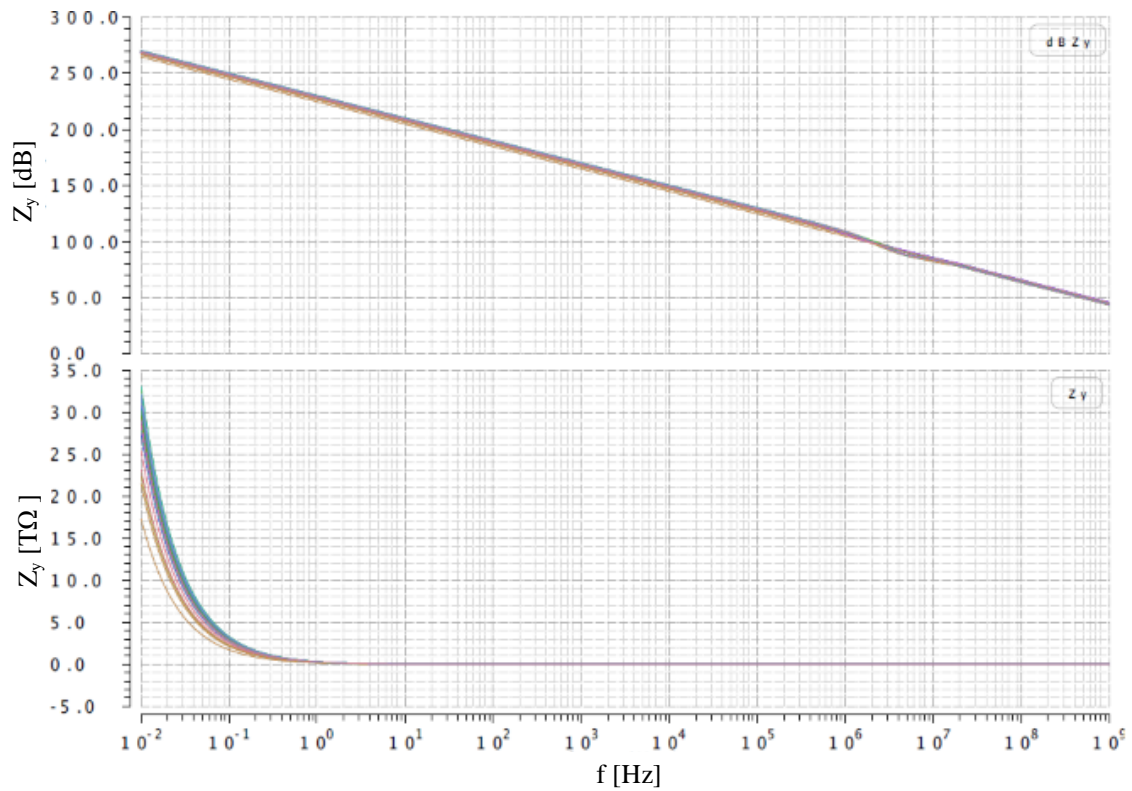
Obr.P4.6: Corner analýza jednosmernej charakteristiky prúdového sledovača.



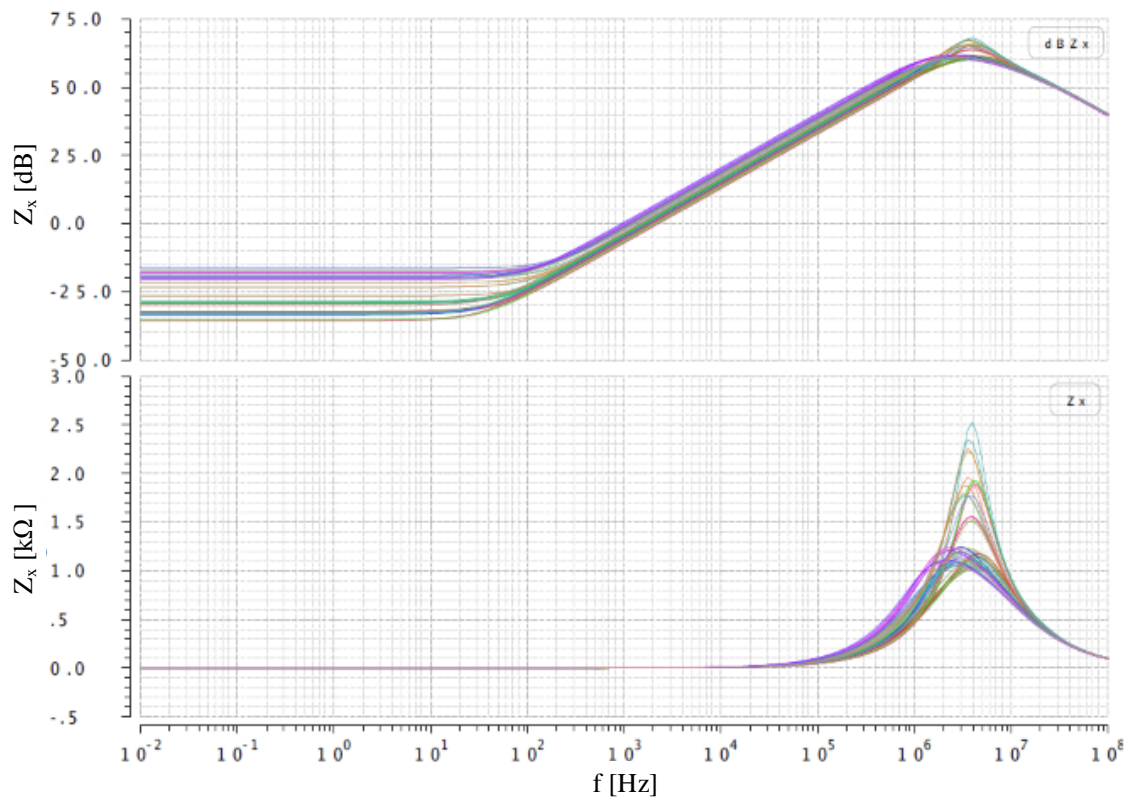
Obr.P4.7: Corner analýza časovej odozvy prúdového sledovača na sínusový signál.



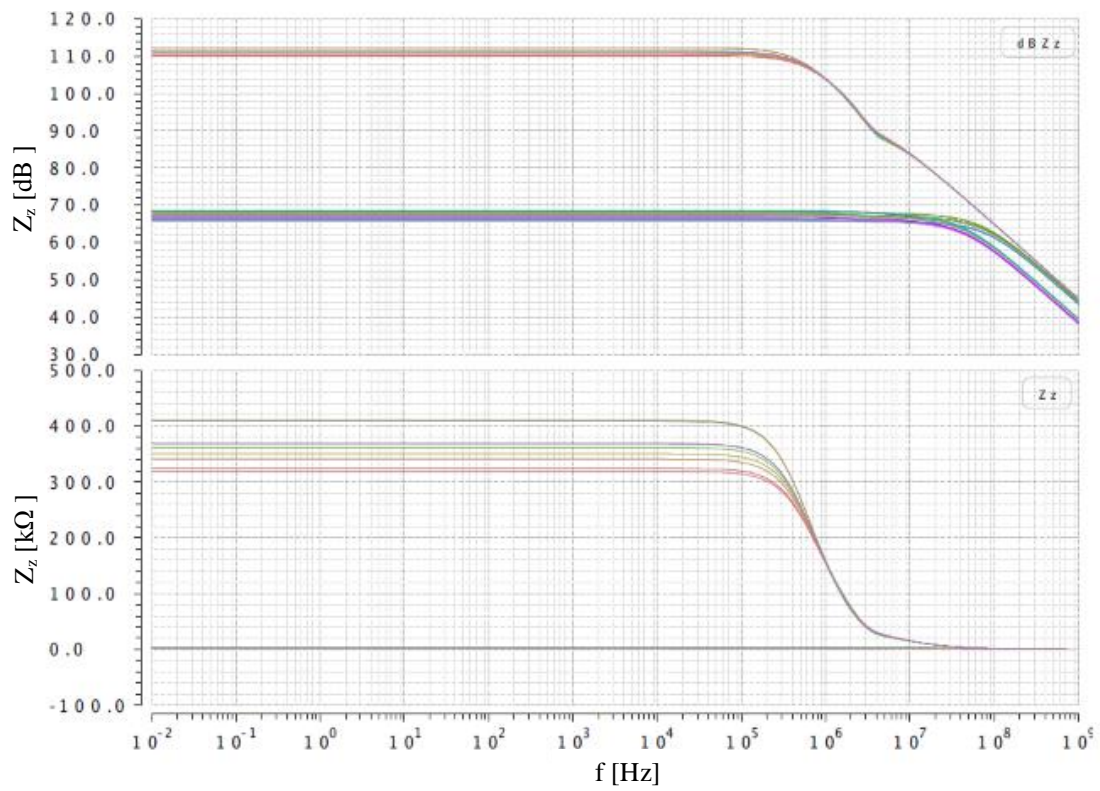
Obr.P4.8: Maximálny dosiahnuteľný rozsah prúdového sledovača.



Obr.P4.9: Corner analýza frekvenčnej odozvy parazitnej impedancie na termináli Y.

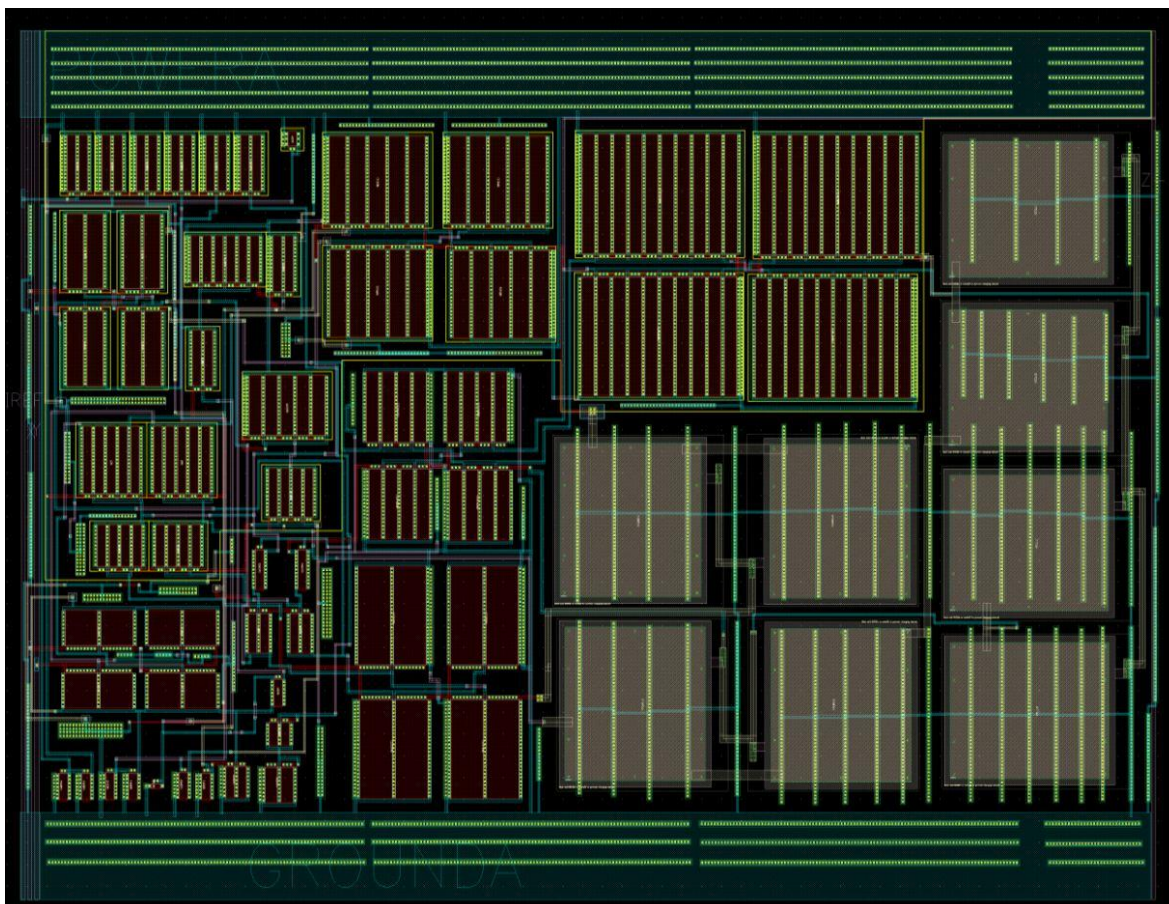


Obr.P4.10: Corner analýza frekvenčnej odozvy parazitnej impedancie na termináli X.



Obr.P4.11: Corner analýza frekvenčnej odozvy parazitnej impedancie na termináli Z.

P5 Topológia čipu



Obr.P5.1: Topológia navrhnutého rail-to-rail prúdového konvejora druhej generácie.

CELL COMPARISON RESULTS (TOP LEVEL)

```

#          #          #####
#          #          #          *      *
#   #      #          #   CORRECT  #          |
#   #      #          #          #          \____/
#          #          #####
    
```

LAYOUT CELL NAME: CCII_ver3_layout_ver2
 SOURCE CELL NAME: CCII_ver3_layout_ver2

 INITIAL NUMBERS OF OBJECTS

	Layout	Source		Component Type
	-----	-----		-----
Ports:	6	6		
Nets:	27	27		
Instances:	52	27	*	MN (4 pins)
	118	28	*	MP (4 pins)
	8	8		C (2 pins)
	2	2		D (2 pins)
	-----	-----		
Total Inst:	180	65		

NUMBERS OF OBJECTS AFTER TRANSFORMATION

	Layout	Source		Component Type
	-----	-----		-----
Ports:	6	6		
Nets:	27	27		
Instances:	21	21		MN (4 pins)
	22	22		MP (4 pins)
	4	4		C (2 pins)
	2	2		D (2 pins)
	-----	-----		
Total Inst:	49	49		

* = Number of objects in layout different from number in source.

INFORMATION AND WARNINGS

Component	Matched	Matched	Unmatched	Unmatched	Type
	Layout	Source	Layout	Source	
	-----	-----	-----	-----	-----
Ports:	6	6	0	0	
Nets:	27	27	0	0	
Instances:	21	21	0	0	MN (nenm)
	22	22	0	0	MP (pepm)
	4	4	0	0	C (mimc)
	1	1	0	0	D (nlvd)
	1	1	0	0	D (pwlnd)
	-----	-----	-----	-----	
Total Inst:	49	49	0	0	

o Statistics:

159 layout mos transistors were reduced to 32.
127 mos transistors were deleted by parallel reduction.
24 source mos transistors were reduced to 12.
12 mos transistors were deleted by parallel reduction.

8 parallel layout capacitors were reduced to 4.
8 parallel source capacitors were reduced to 4.

o Initial Correspondence Points:

Ports: X Y GROUND A IREF POWER A Z+

SUMMARY

Total CPU Time: 0 sec
Total Elapsed Time: 0 sec