



# **BRNO UNIVERSITY OF TECHNOLOGY**

VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

## **FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION**

FAKULTA ELEKTROTECHNIKY  
A KOMUNIKAČNÍCH TECHNOLOGIÍ

## **DEPARTMENT OF FOREIGN LANGUAGES**

ÚSTAV JAZYKŮ

## **COMMENTED TRANSLATION OF A TEXT ON SCIENCE AND TECHNOLOGY**

KOMENTOVANÝ PŘEKLAD ODBORNÉHO TEXTU

### **BACHELOR'S THESIS**

BAKALÁŘSKÁ PRÁCE

### **AUTHOR**

AUTOR PRÁCE

**Jan Jirák**

### **SUPERVISOR**

VEDOUCÍ PRÁCE

**PaedDr. Alena Baumgartnerová**

**BRNO 2020**

# Bachelor's Thesis

Bachelor's study field **English in Electrical Engineering and Informatics**

Department of Foreign Languages

**Student:** Jan Jirák

**ID:** 206687

**Year of  
study:** 3

**Academic year:** 2019/20

**TITLE OF THESIS:**

## **Commented translation of a text on science and technology**

**INSTRUCTION:**

The aim is to translate an original Czech text of 15 pages related to the latest smart home technologies and the following analysis of the linguistic means used in both languages.

**RECOMMENDED LITERATURE:**

Krhutová Milena: Parameters of Professional Discourse, Tribun EU, 2009,

Knittlová Dagmar: Překlad a překládání, Olomouc, 2015

Krhutová Milena: The language of electrical engineering as a special province, CERM, Brno, 2007

**Date of project  
specification:** 6.2.2020

**Deadline for submission:** 12.6.2020

**Supervisor:** PaedDr. Alena Baumgartnerová

**doc. PhDr. Milena Krhutová, Ph.D.**  
Subject Council chairman

**WARNING:**

The author of the Bachelor's Thesis claims that by creating this thesis he/she did not infringe the rights of third persons and the personal and/or property rights of third persons were not subjected to derogatory treatment. The author is fully aware of the legal consequences of an infringement of provisions as per Section 11 and following of Act No 121/2000 Coll. on copyright and rights related to copyright and on amendments to some other laws (the Copyright Act) in the wording of subsequent directives including the possible criminal consequences as resulting from provisions of Part 2, Chapter VI, Article 4 of Criminal Code 40/2009 Coll.

## **Abstract**

The aim of this semester thesis is to translate technical text from Czech language to English language in order to show translating capabilities of the author. Furthermore, author's task is to comment on the topic of translation and differences between these two languages.

This thesis, apart from introduction and conclusion, consists of two main parts. First one is Czech text dealing with technical problematics and translation of this text into English. In the thesis, both texts are present in order to be compared. This part is dominant in the means of extent. The second main part of this thesis is commentary to this translation, or rather commentary of the differences between target and source language. In this part the procedure of translation is also described, as well as some linguistic features that has been used.

Keywords: Translation, Technical text, Commented translation, Language differences, Linguistic features

## **Abstrakt**

Cílem této semestrální práce je přeložení textu technického zaměření, z jazyka českého do anglického, k demonstrování překladatelských schopností autora. Dalším úkolem bylo okomentování problematiky překladu a rozdílů mezi těmito dvěma jazyky.

Tato práce sestává ze dvou hlavních částí, vyjma úvodu a závěru. První částí je původní český text, zabývající se technickou problematikou a jeho překlad do angličtiny. Oba texty jsou obsaženy v semestrální práci kvůli možnosti porovnání. Tato část je v rámci rozsahu dominantní. Druhá, neméně, důležitá část této práce je komentář tohoto překladu, respektive rozdílů mezi překládanými jazyky. V této části je také popsán postup překladu, stejně tak jako lingvistické vlastnosti, jež byly použity.

Klíčová slova: Překlad, Komentovaný překlad, Technický text, Jazykové rozdíly, Lingvistické vlastnosti

## **Bibliographic citation**

JIRÁK, Jan. *Komentovaný překlad odborného textu*. Brno, 2020. Dostupné také z: <https://www.vutbr.cz/studenti/zav-prace/detail/127145>. Bakalářská práce. Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav jazyků. Vedoucí práce Alena Baumgartnerová.

## **Prohlášení**

Prohlašuji, že svou semestrální práci na téma Komentovaný překlad odborného textu jsem vypracoval samostatně pod vedením vedoucího semestrální práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce. Jako autor uvedené semestrální práce dále prohlašuji, že v souvislosti s vytvořením této semestrální práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení § 152 trestního zákona č. 140/1961 Sb.

## **Overview**

Abstract.....	1
Abstrakt.....	2
Bibliographic citation.....	3
Prohlášení.....	4
Introduction.....	6
Original text.....	7
Translation.....	34
Text analysis.....	35
Conclusion.....	37
References.....	39

## **Introduction**

As a part of my semester thesis I had chosen a technological text which I would translate. Using advice from my thesis leader I have asked lecturers from my previous studies whether they needed to have any textbooks translated for foreigners within Erasmus programme. Fortunately, I received positive response from my HANA (Analogue Technologies) lecturer. So, I received from him Textbook about CMOS technologies, part of which I have translated. I was not the first one to translate this textbook for foreigners and therefore, the part I have translated starts at chapter 4.

In the translation part the original text is translated from source (Czech) language into target (English) language. In this part I tried to keep the meaning of the sentences as same as possible, although it sometimes required certain syntactic changes.

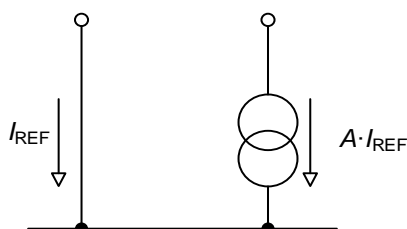
In the commentary part there are differences between the two mentioned languages described and commented from several points of view. Then there are procedures employed during translation described.



# Original Text

## 4 Proudová zrcadla

Předchozí kapitoly rozebíraly základní vlastnosti technologie CMOS a princip činnosti tranzistorů MOS. Tato kapitola se již věnuje obvodovým principům, konkrétně proudovým zrcadlům. Proudová zrcadla se stala významným stavebním prvkem analogových obvodů. Proudová zrcadla se v integrovaných obvodech velmi často používají jako zdroje konstantního proudu či proudové opakovací, ale také k náhradě vysokohmových rezistorů. Obvykle se využívá velkého výstupního odporu proudového zdroje při realizaci zatěžovacího rezistoru zesilovače, takže proudový zdroj má funkci tzv. aktivní zátěže. V porovnání s vysokohmovými rezistory, vyrobenými difúzí, aktivní zátěže zabírají menší plochu na čipu a vykazují i menší parazitní kapacity. Aplikace aktivních zátěží také dovoluje realizovat nízkopříkonové režimy funkčních bloků elektronických obvodů, umožňuje dosažení podstatně vyšších zisků zesilovacích stupňů a konečně u diferenčních zesilovačů dovoluje snadnou konverzi symetrického výstupu na nesymetrický, čímž je umožněno jednoduché připojení dalších obvodů.

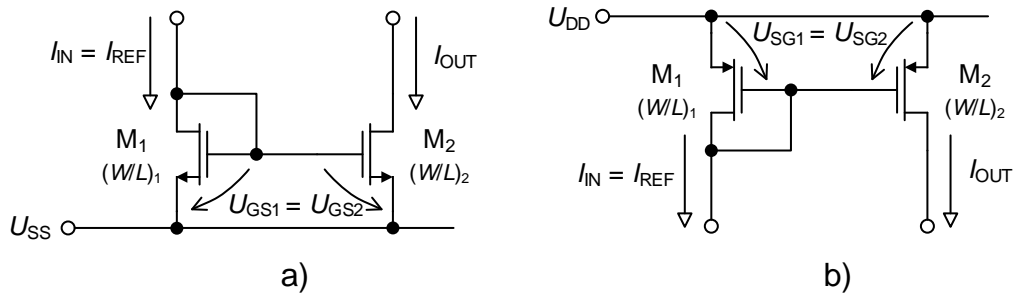


Obr. 0.1: Model ideálního proudového zrcadla

Proudové zrcadlo je tedy ve svém principu zdroj proudu řízený proudem. Ideální proudové zrcadlo zrcadlí proud bez ohledu na jeho směr. Ve skutečnosti proudové zrcadlo není schopno plnit přesně funkci zdroje proudu řízeného proudem. Zesílení může být pouze kladné, výstupní impedance (malosignálová), dynamický rozsah a rychlost má samozřejmě konečnou velikost. Navíc proud tekoucí referenční větví také není „měřen“ (snímán) ideálně (to by vstupní impedance této větve musela být nulová). Referenční větev tvoří tranzistor v diodovém zapojení.

### 4.1 Jednoduché proudové zrcadlo

Jednoduché proudové zrcadlo (obr. 4.2) je složeno ze dvou tranzistorů stejného typu. Tranzistor  $M_1$  je zapojen v diodovém zapojení a procházející proud nastaví referenční napětí  $U_{GS1}$ , resp. nastavuje pracovní bod tranzistoru  $M_2$  ( $U_{GS2}$ ). Oba tranzistory musí pracovat v saturačním režimu a pro proudy, které jimi procházejí, platí rovnice 4.2. Z těchto rovnic po úpravě ( $KP_1 = KP_2$ ,  $U_{GS1} = U_{GS2}$ ,  $U_{TH1} = U_{TH2}$ ) lze získat vztah pro velikost výstupního proudu



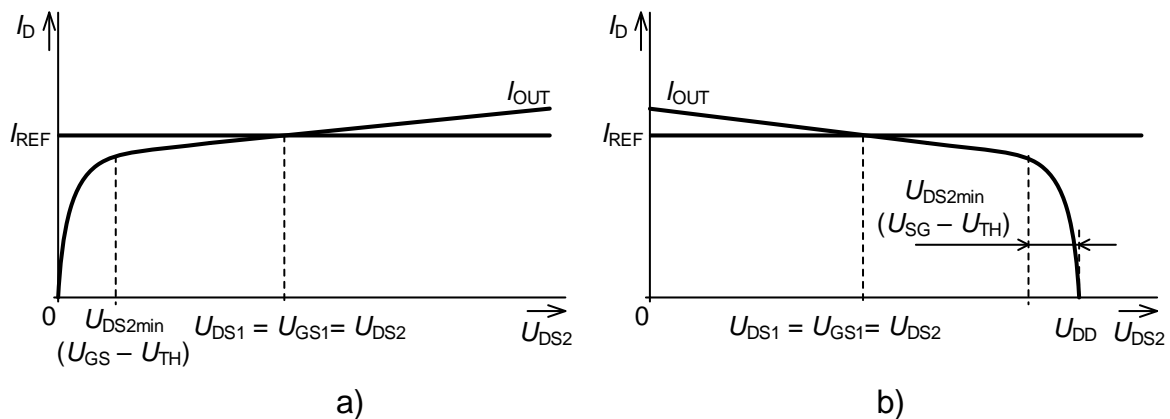
**Obr. 0.2:** Jednoduché proudové zrcadlo

$$\frac{I_{OUT}}{I_{IN}} = \frac{(W/L)_2}{(W/L)_1} \quad (0.1)$$

Z této rovnice pak plyne, že když bude poměr  $W/L$  tranzistoru  $M_1$  stejný jako  $M_2$ , budou i proudy jimi procházející stejné. Bude-li poměr  $W/L$  tranzistoru  $M_2$   $x$ -krát větší než  $M_1$ , pak výstupní proud bude také  $x$ -krát větší než vstupní proud. Pro proud v saturaci platí

$$I_D = \frac{1}{2} KP \frac{W}{L} (U_{GS} - U_{TH})^2 \quad (0.2)$$

Parametr  $\lambda$  je zanedbán ( $\lambda = 0$ , rovnice 3.18)



**Obr. 0.3:** Průběhy vstupního a výstupního proudu v závislosti na napětí mezi drain a source tranzistoru a) NMOS a b) PMOS

Na obr. 4.3 je průběh vstupního ( $I_{REF}$ ) a výstupního proudu ( $I_{OUT}$ ) pro  $(W/L)_1 = (W/L)_2$ . Na průběhu  $I_{OUT}$  si lze všimnout dvou důležitých bodů. Prvním z nich je bod označený  $U_{DS2min}$ . Je to minimální napětí, kdy je tranzistor  $M_2$  v režimu saturace. Pokud napětí  $U_{DS2}$  klesne pod hodnotu  $U_{DS2min}$  je tranzistor  $M_2$  v lineárním režimu a obvod se nechová jako proudové zrcadlo, výstupní odpor  $r_{out}$  je nízký. Odpor  $r_{out}$  v režimu

saturace je v ideálním případě nekonečný (průběh  $I_{OUT}$  by byl rovnoběžný s osou x). Výstupní odpor však dosahuje konečných hodnot a je dán

$$r_{out} \cong \frac{1}{\lambda I_D}, \quad (0.3)$$

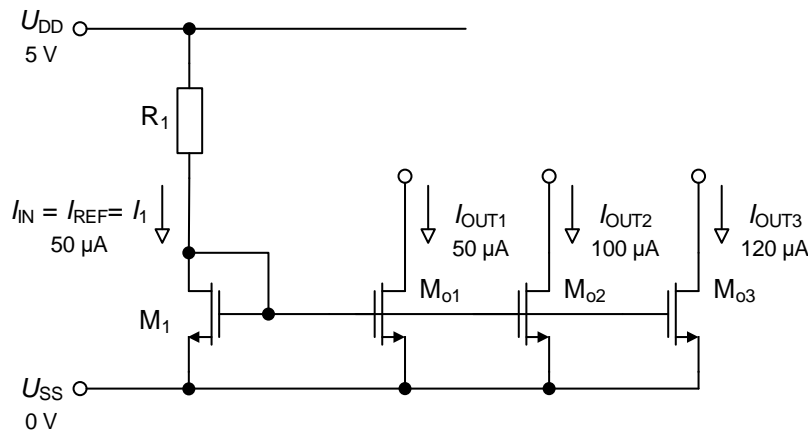
kde  $\lambda$  je parametr modulace délky kanálu (kapitola 3.1.3).

Druhým důležitým bodem na průběhu  $I_{OUT}$  je bod, kde  $I_{REF} = I_{OUT}$ , platí  $U_{DS1} = U_{GS1} = U_{DS2}$ . V tomto bodě je napětí na drainu tranzistorů  $M_1$  a  $M_2$  stejné a tedy oba tranzistory mají přesně stejné pracovní podmínky.

#### 4.1.1 Postup návrhu

Postup návrhu jednoduchého zrcadla je vysvětlen na příkladu. Úkolem je navrhnout proudové zrcadlo s tranzistory NMOS a výstupním proudem  $I_{OUT1} = 50 \mu A$ ,  $I_{OUT2} = 100 \mu A$ ,  $I_{OUT3} = 120 \mu A$  a dynamickým rozsahem  $I_{OUT}$  0,3 až 5 V. Dalším úkolem je vypočítat  $r_{out}$ . Použitá technologie je I2T100. Vstupní proud  $I_{IN} = 50 \mu A$ .

V prvním kroku si musí návrhář nakreslit kompletní schéma proudového zrcadla. Jsou požadovány tři výstupní proudy. Proto na NMOS v diodovém zapojení, který nastavuje pracovní bod, jsou připojeny tři výstupní tranzistory. Ve vstupní větvi je proud nastaven pomocí rezistoru  $R_1$ , ale může být použit např. tranzistor v diodové konfiguraci.



**Obr. 0.4:** Jednoduché proudové zrcadlo s několika výstupními proudy

Odpor  $R_1$  nastavuje hodnotu vstupního proudu  $I_{IN}$ . Aby mohla být vypočítána hodnota odporu, je nejdříve nutné určit napětí  $U_{GS1}$ . Toto napětí mezi gate a source je stejné pro všechny tranzistory (mají gate na společném vodiči a i source). Hodnota  $U_{GS1}$  není v zadání

a je třeba ji zvolit. Tranzistory pracují v silné inverzi (kap 3.4.2), a proto je zvolen rozdíl  $(U_{GS1} - U_{TH1})$  v rozmezí 0,2 až 0,5 V. Volbou této hodnoty je ovlivněna velikost tranzistoru, šumové vlastnosti, parazitní kapacity,..., ale hlavně tato hodnota určuje minimální napětí, kdy bude tranzistor v režimu saturace ( $U_{DSmin}$ ). V zadání je požadován výstupní dynamický rozsah od 0,3 V do 5 V. Znamená to, že v tomto případě lze zvolit  $(U_{GS1} - U_{TH1})$  v rozmezí 0,2 až 0,3 V. Je tedy zvoleno 0,3 V. Potom lze pomocí Ohmova zákona dopočítat hodnotu  $R_1$

$$R_1 = \frac{U_R}{I_{IN}} = \frac{U_{DD} - U_{GS1}}{I_{IN}} = \frac{U_{DD} - (U_{DS1min} + U_{TH1})}{I_{IN}} = \frac{5 - (0,3 + 0,77)}{50\mu} \quad (0.4)$$

$$= 78,6 \text{ k}\Omega .$$

Nyní lze dopočítat rozměry  $(W/L)_1$  tranzistoru  $M_1$  pomocí rovnice 4.2 pro proud v saturaci, ze které je vyjádřeno  $(W/L)_1$

$$\left(\frac{W}{L}\right)_1 = \frac{2I_{IN}}{KP(U_{GS} - U_{TH})^2} = \frac{2 \cdot 50\mu}{96,3\mu(0,3)^2} = 11,5 . \quad (0.5)$$

Pomocí této rovnice lze dopočítat rozměry zbývajících tranzistorů nebo jednodušeji lze dopočítat rozměry zbývajících tranzistorů pomocí poměru proudů (rovnice 4.1)

$$\frac{I_{OUT1}}{I_1} = \frac{(W/L)_{o1}}{(W/L)_1} \Rightarrow (W/L)_{o1} = \frac{I_{OUT1}}{I_1} (W/L)_1 = \frac{50\mu}{50\mu} \cdot 11,5 = 11,5 , \quad (0.6)$$

$$\frac{I_{OUT2}}{I_1} = \frac{(W/L)_{o2}}{(W/L)_1} \Rightarrow (W/L)_{o2} = \frac{I_{OUT2}}{I_1} (W/L)_1 = \frac{100\mu}{50\mu} \cdot 11,5 = 23 , \quad (0.7)$$

$$\frac{I_{OUT3}}{I_1} = \frac{(W/L)_{o3}}{(W/L)_1} \Rightarrow (W/L)_{o3} = \frac{I_{OUT3}}{I_1} (W/L)_1 = \frac{120\mu}{50\mu} \cdot 11,5 = 27,6 . \quad (0.8)$$

Byly vypočítány poměry  $W/L$ . Nyní je nutné zvolit hodnotu  $L$ , aby následně bylo dopočítáno  $W$ . Hodnota  $L$  ovlivní velikost tranzistorů a především výstupní odpor  $r_{out}$  (kapitola 3.1.3). Pro názornost je nejdříve počítáno s  $L_{min}$  ( $0,7 \mu m$ ). Potom

$$\left(\frac{W}{L}\right)_{o1} = 11,5 \Rightarrow W_{o1} = L_{o1} \cdot 11,5 = 0,7 \cdot 11,5 = 8 \mu m, \quad (0.9)$$

$$\left(\frac{W}{L}\right)_{o2} = 23 \Rightarrow W_{o2} = L_{o2} \cdot 23 = 0,7 \cdot 23 = 16 \mu m, \quad (0.10)$$

$$\left(\frac{W}{L}\right)_{o3} = 27,6 \Rightarrow W_{o3} = L_{o3} \cdot 27,6 = 0,7 \cdot 27,6 = 19,3 \mu m. \quad (0.11)$$

Pro  $L_{min}$  lze odečíst (z grafu závislosti  $\lambda$  na  $L$ ) pro zvolené  $L$  parametr  $\lambda = 0,105 \text{ V}^{-1}$ . Výstupní odpory jednotlivých tranzistorů budou

$$r_{out1} = \frac{1}{\lambda I_{OUT1}} = \frac{1}{0,105 \cdot 50\mu} = 190 \text{ k}\Omega, \quad (0.12)$$

$$r_{out2} = \frac{1}{\lambda I_{OUT2}} = \frac{1}{0,105 \cdot 100\mu} = 95 \text{ k}\Omega, \quad (0.13)$$

$$r_{out3} = \frac{1}{\lambda I_{OUT3}} = \frac{1}{0,105 \cdot 120\mu} = 79 \text{ k}\Omega. \quad (0.14)$$

Pro srovnání jsou přepočítány rozměry  $W/L$  tranzistorů, tentokrát s  $L = 3 \mu\text{m}$  ( $\lambda = 0,02 \text{ V}^{-1}$ ). Postup je stejný jako u  $L_{\text{min}}$ , proto již není uváděn. Výstupní odpor potom je

$$r_{out1} = \frac{1}{\lambda I_{OUT1}} = \frac{1}{0,02 \cdot 50\mu} = 997,5 \text{ k}\Omega, \quad (0.15)$$

$$r_{out2} = \frac{1}{\lambda I_{OUT2}} = \frac{1}{0,02 \cdot 100\mu} = 499 \text{ k}\Omega, \quad (0.16)$$

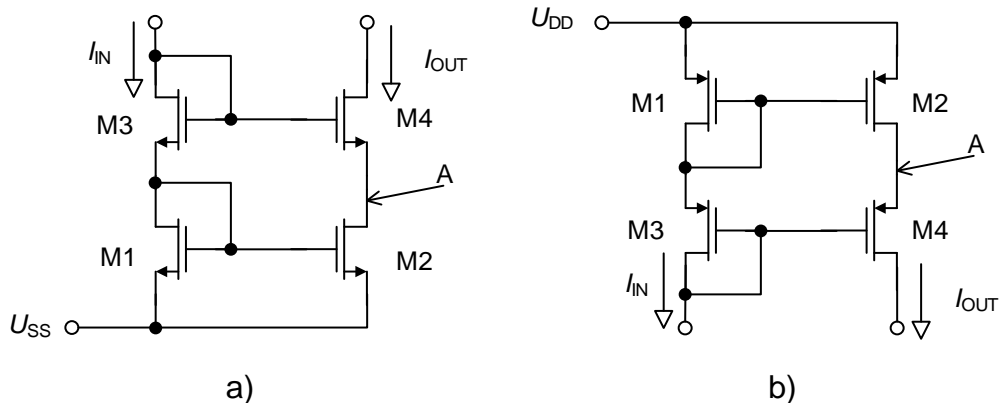
$$r_{out3} = \frac{1}{\lambda I_{OUT3}} = \frac{1}{0,02 \cdot 120\mu} = 414,8 \text{ k}\Omega. \quad (0.17)$$

Výstupní odpor vzrostl 5,25 krát (poměr  $\lambda_{L_{\text{min}}}/\lambda_L$ ).

Výhodou jednoduchého proudového zrcadla je velký dynamický rozsah. Nevýhodou je nízký výstupní odpor  $r_{\text{out}}$ , který je nedostačující pro většinu aplikací. Další zvyšování  $L$  nepřinese výraznější zvýšení  $r_{\text{out}}$  ( $\lambda$  se již zmenšuje s rostoucím  $L$  minimálně – obr. 3.4), ale výrazně vzrostou rozměry tranzistorů. Proto je nutné pro další zvýšení  $r_{\text{out}}$  použít pokročilejší obvodové řešení.

## 4.2 Kaskodové proudové zrcadlo

Možnou cestou, jak dosáhnout vyššího výstupního odporu  $r_{\text{out}}$  je zapojení podle obr. 4.5.



**Obr. 0.5:** Kaskodové proudové zrcadlo s tranzistory a) NMOS b) PMOS

Tranzistory  $M_2$  a  $M_4$  jsou zapojeny v kaskodovém uspořádání a ve vstupní větvi jsou dva tranzistory v diodové konfiguraci ( $M_1$ ,  $M_3$ ), které nastavují jejich pracovní body. Stejně jako

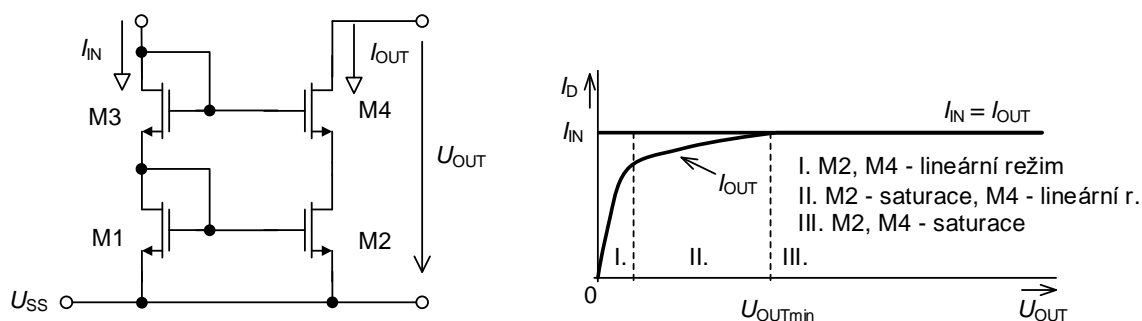
v předchozích případech, pokud budou tranzistory  $M_1$  a  $M_2$  shodné, bude stejné i jejich napětí  $U_{GS}$  a tedy bude tranzistor  $M_2$  zrcadlit do výstupní větve proud tranzistoru  $M_1$ . Výstupní odpor zrcadla bude zvýšen díky principu kaskodového zapojení - tranzistor  $M_4$  udržuje konstantní napětí v bodě A. Pokud v tomto bodě napětí vzroste (platí pro zrcadlo s NMOS, u PMOS naopak pokud napětí klesne), sníží se napětí  $U_{GS4}$  a tranzistor  $M_4$  se přivře. Pro dosažení co největšího výstupního odporu je nutné, aby tranzistor  $M_4$  měl vysokou citlivost změny výstupního proudu na napětí  $U_{GS}$  ( $g_m$ ). V tomto důsledku napětí v bodě A klesne na původní hodnotu. Pro výstupní odpor  $r_{out}$  pak lze po úpravě odvodit

$$r_{out} = r_{ds4}(1 + g_{m4}r_{ds2}) + r_{ds2} \cdot \quad (0.18)$$

Pokud budou tranzistory  $M_2$  a  $M_4$  stejné, lze psát

$$r_{out} = g_{m4}r_{ds}^2 + 2r_{ds} \cong r_{ds}^2 g_{m4} \cdot \quad (0.19)$$

Typický průběh výstupního proudu kaskodového proudového zrcadla v závislosti na napětí  $U_{OUT}$  je na obr. 4.6.



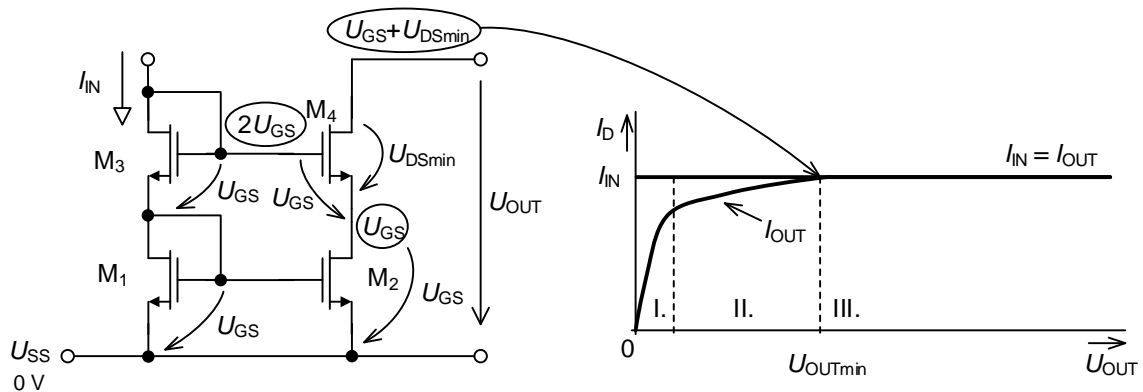
**Obr. 0.6:** Průběh výstupní proudu kaskodového proudového zrcadla s rostoucím napětím  $U_{DS}$

Výstupní průběh lze rozdělit na tři části. V první části v oblasti, kde je  $U_{OUT} < 2U_{DSmin}$  jsou oba tranzistory ( $M_2$  a  $M_4$ ) v lineárním režimu. Při dalším zvyšování napětí  $U_{OUT}$  nad hodnotu  $2U_{DSmin}$  přejde tranzistor  $M_2$  do saturace,  $M_4$  je stále v lineárním režimu. Při překročení  $U_{OUTmin}$  jsou oba tranzistory v saturaci a je dosaženo maximálního odporu  $r_{out}$ . Pro napětí  $U_{OUTmin}$  platí

$$U_{OUTmin} = U_{GS1} + U_{GS3} - U_{GS4} + U_{DS4min}. \quad (0.20)$$

Když bude  $(U_{GS} - U_{TH})$  všech tranzistorů stejné

$$U_{OUTmin} = U_{GS} + U_{DSmin} = U_{TH} + 2U_{DSmin}. \quad (0.21)$$

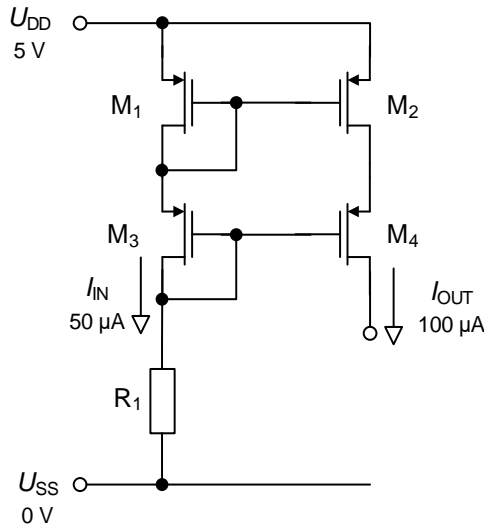


**Obr. 0.7:** Minimální napětí na výstupu kaskádového proudového zrcadla

Ve srovnání s jednoduchým proudovým zrcadlem má kaskádové proudové zrcadlo výrazně vyšší odpor. Nevýhodou je vyšší minimální napětí na výstupu  $U_{OUTmin}$ , kdy je dosaženo maximálního výstupního odporu  $r_{out}$ .

#### 4.2.1 Postup návrhu

Postup návrhu kaskádového proudového zrcadla je ukázán na příkladu. Úkolem je navrhnout kaskádové proudové zrcadlo s tranzistory PMOS a výstupním proudem  $I_{OUT} = 100 \mu A$ . Dalším úkolem je vypočítat  $R_1$ ,  $r_{out}$ ,  $U_{OUTmin}$ . Použitá technologie I2T100. Vstupní proud  $I_{IN} = 50 \mu A$ .



**Obr. 0.8:** Schéma zapojení kaskodového proudového zrcadla

Odpor  $R_1$  nastavuje hodnotu vstupního proudu  $I_{IN}$ . Aby mohla být vypočítána hodnota odporu, je nejdříve nutné určit napětí  $U_{GS1}$ . Protože není v zadání žádný konkrétní požadavek na  $U_{DSmin}$  (je rovno  $U_{GS} - U_{TH}$ ) je zvolena hodnota 0,25 V (hranice 0,2 až 0,5 V – kapitola 3.4.2). Při tomto napětí bude dosaženo vysokého dynamického rozsahu (nízké  $U_{OUTmin}$ ) a také vysokého  $g_m$  a tedy i  $r_{out}$ . Nevýhodou jsou velké rozměry tranzistorů.

$$R_1 = \frac{U_R}{I_{IN}} = \frac{U_{DD} - U_{GS1} - U_{GS3}}{I_{IN}} = \frac{U_{DD} - 2(U_{DS13min} + U_{TH13})}{I_{IN}} \quad (0.22)$$

$$= \frac{5 - 2(0,25 + 1,01)}{50\mu} = 49,6 \text{ k}\Omega.$$

Ze známé hodnoty  $U_{DSmin}$  je dopočítáno  $U_{OUTmin}$

$$U_{OUTmin} = U_{TH} + 2U_{DSmin} = 1,01 + 2 \cdot 0,25 = 1,51 \text{ V}. \quad (0.23)$$

Nyní lze dopočítat rozměry  $(W/L)_1$  tranzistoru  $M_1$  a  $M_3$  pomocí rov. 3.17 pro proud v saturaci, z které je vyjádřena šířka  $W$ . Délka kanálu  $L$  je zvolena 3  $\mu\text{m}$ . Tato délka je dobrým kompromisem mezi velikostí  $\lambda$  a rozměry tranzistoru (kapitola 3.1.3)

$$W_{1,3} = \frac{2I_{IN}L}{KP(U_{GS} - U_{TH})^2} = \frac{2 \cdot 50\mu \cdot 3\mu}{30\mu(0,25)^2} = 159,9 \mu\text{m}. \quad (0.24)$$

Poměrem proudů  $I_{OUT}$  a  $I_{IN}$  jsou dopočítány rozměry  $M_2$  a  $M_4$ . Délka  $L$  je stejná pro všechny tranzistory



$$\frac{I_{OUT}}{I_{IN}} = \frac{W_{2,4}}{W_{1,3}} \Rightarrow W_{2,4} = \frac{I_{OUT}}{I_{IN}} W_{1,3} = \frac{100\mu}{50\mu} \cdot 159,9\mu = 319,8 \mu m. \quad (0.25)$$

Zbývá určit  $r_{out}$ . K tomu je nutné dopočítat  $g_m$  podle rovnice 3.21 (popř. 3.22 nebo 3.23)

$$g_m = \frac{2I_D}{U_{GS} - U_{TH}} = \frac{200\mu}{0,25} = 800 \mu S. \quad (0.26)$$

A také výstupní odpor tranzistoru  $M_2$  a  $M_4$

$$r_{ds2} = r_{ds4} = \frac{1}{\lambda I_{OUT}} = \frac{1}{0,015 \cdot 100\mu} = 666,6 k\Omega. \quad (0.27)$$

Potom

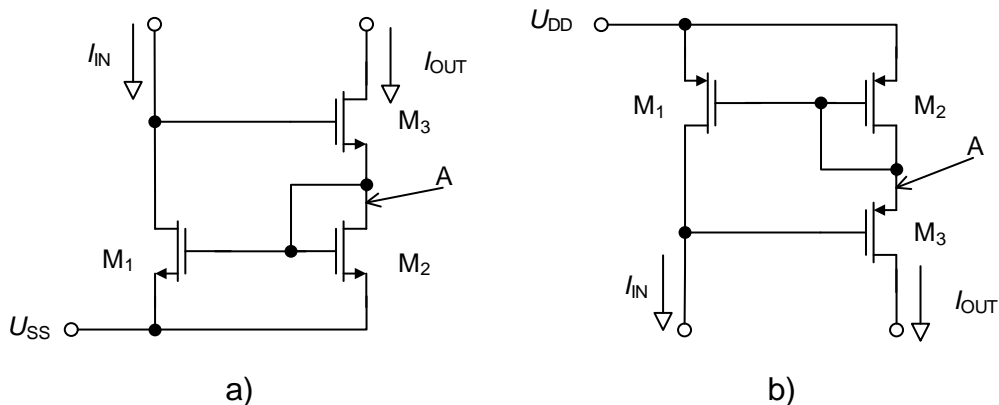
$$r_{out} \cong r_{ds}^2 g_{m4} = 666,6k^2 \cdot 800\mu = 355 M\Omega. \quad (0.28)$$

Je nutné si uvědomit, že tyto výpočty neuvažovaly změnu prahového napětí tranzistorů  $M_3$  a  $M_4$ , které nemají spojený bulk a source, ale mají source na vyšším potenciálu. Dochází

k nárůstu prahového napětí (kapitola 3.1.1). Na odporu  $R_1$  bude nižší napětí, než se kterým bylo počítáno (rovnice 4.22) a vstupní proud  $I_{IN}$  nebude  $50 \mu A$ , ale o něco menší. Pro návrháře je však jednodušší počítat s  $U_{TH0}$  (prahové napětí pro tranzistor se spojeným source a bulk) a po té doladit hodnotu odporu  $R_1$  v návrhovém softwaru na základě výsledků simulací, než přesně dopočítávat změny  $U_{TH}$ .

### 4.3 Wilsonovo proudové zrcadlo

Další možností, jak zvýšit výstupní odpor proudového zrcadla, je použití Wilsonova proudového zrcadla. Jeho zapojení je na obr.4.9.



**Obr. 0.9:** Wilsonovo proudové zrcadlo s tranzistory a) NMOS b) PMOS

Wilsonovo proudové zrcadlo je tvořeno třemi tranzistory MOS. Princip je podobný kaskodovému proudovému zrcadlu. V obvodu je vytvořena pomocí  $M_3$  zpětná vazba, která udržuje konstantní napětí v bodě A (tedy i proud procházející  $M_2$ ). Pokud např. u obr. 4.9a stoupne napětí v bodě A, zvýší se napětí  $U_{GS1} = U_{GS2}$  a také proud  $I_{IN}$  a  $I_{OUT}$ . Tranzistor  $M_1$  se více otevře a sníží se napětí na drainu  $M_1$  – zároveň se sníží napětí  $U_{GS3}$  a tranzistor  $M_3$  se přivře a zmenší se tak napětí v bodě A. Je nutné, aby všechny tranzistory pracovaly v saturaci.

Tranzistor  $M_1$  spolu s tranzistorem  $M_0$  (popř. odporem  $R_0$ ) tvoří zesilovací stupeň (obr. 4.10), který zesiluje změny v bodě A. Pro maximální výstupní odpor je tedy nutné, aby toto zesílení bylo co možná nejvyšší. Jak bude ukázáno a vysvětleno v pozdějších kapitolách, pro zesílení  $M_1$  spolu s  $M_0$  (popř. odporem  $R_0$ ) platí

$$A = g_{m1}R_{L01} = g_{m1}(r_{ds1} \parallel R_0), \quad (0.29)$$

kde  $R_{L01}$  je celkový odpor v uzlu, ke kterému je připojen drain  $M_1$ .

Pro dosažení maximálního výstupního odporu je zapotřebí dosáhnout co nejvyššího  $g_{m1}$  a  $R_{L01}$ . U Wilsonova proudového zrcadla závisí výstupní odpor  $r_{out}$  na odporu  $R_0$  (popř.  $M_0$ ), na rozdíl od jednoduchého nebo kaskodového proudového zrcadla, kde na něm  $r_{out}$  nezávisí.



Na obr. 4.11 je ukázán průběh výstupního proudu  $I_{OUT}$  při zvyšování  $U_{OUT}$ . V první části má proud diodový průběh. Je to dáno diodovým zapojením  $M_2$  ve výstupní větvi.

Pomocí Wilsonova proudového zrcadla lze dosáhnout vysokého výstupního odporu. Nevýhodou je omezení výstupního dynamického rozsahu. Další nevýhodou je, že v zrcadle tvořeném tranzistorem  $M_1$  a  $M_2$  (obr. 4.11) mají tyto tranzistory jiné napětí  $U_{DS}$ . Dochází tak k systematické chybě výstupního proudu (z důvodu konečné hodnoty výstupního odporu – obr. 4.3).

### 4.3.1 Postup návrhu

Postup návrhu Wilsonova proudového zrcadla je ukázán na příkladu. Úkolem je navrhnout Wilsonovo proudové zrcadlo (obr. 4.10a) s tranzistorem NMOS a výstupním proudem  $I_{OUT} = 100 \mu A$ . Dalším úkolem je vypočítat  $R_0$ ,  $r_{out}$ ,  $U_{OUTmin}$ . Použitá technologie I2T100. Vstupní proud  $I_{IN} = 50 \mu A$ .

Odpor  $R_0$  nastavuje hodnotu vstupního proudu  $I_{IN}$ . Aby mohla být vypočítána hodnota odporu, je nejdříve nutné určit napětí  $U_{GS2}$  a  $U_{GS3}$ . Při zanedbání změny prahového napětí  $U_{TH3}$  (rozdílný potenciál na bulk a source) budou  $U_{GS2}$  a  $U_{GS3}$  stejné. Protože není v zadání žádný konkrétní požadavek na  $U_{DSmin}$  (je rovno  $U_{GS} - U_{TH}$ ) je zvolena hodnota 0,25 V (hranice 0,2 až 0,5 V – kapitola 3.4.2). Při tomto napětí bude dosaženo vysokého dynamického rozsahu (nízké  $U_{OUTmin}$ ) a také vysokého  $g_m$  a tedy i  $r_{out}$ . Nevýhodou jsou velké rozměry tranzistorů

$$R_1 = \frac{U_R}{I_{IN}} = \frac{U_{DD} - U_{GS3} - U_{GS2}}{I_{IN}} = \frac{U_{DD} - 2(U_{DS2,3min} + U_{TH2,3})}{I_{IN}} \quad (0.32)$$

$$= \frac{5 - 2(0,25 + 0,77)}{50\mu} = 59,2 \text{ k}\Omega.$$

Ze známé hodnoty  $U_{DSmin}$  je dopočítáno  $U_{OUTmin}$

$$U_{OUTmin} = U_{TH} + 2U_{DSmin} = 0,77 + 2 \cdot 0,25 = 1,27 \text{ V}. \quad (0.33)$$

Nyní lze dopočítat rozměry  $(W/L)_1$  tranzistoru  $M_1$  pomocí rovnice 3.17 pro proud v saturaci, z které je vyjádřena šířka  $W$ . Délka kanálu  $L$  je zvolena 3  $\mu m$ . Tato délka je dobrým kompromisem mezi velikostí  $\lambda$  a rozměry tranzistoru (kapitola 3.1.3)

$$W_1 = \frac{2I_{IN}L}{KP(U_{GS} - U_{TH})^2} = \frac{2 \cdot 50\mu \cdot 3\mu}{96,3\mu(0,25)^2} = 49,8 \mu m. \quad (0.34)$$

Poměrem proudů  $I_{OUT}$  a  $I_{IN}$  jsou dopočítány rozměry  $M_2$  a  $M_3$ . Délka  $L$  je stejná pro všechny tranzistory

$$\frac{I_{OUT}}{I_{IN}} = \frac{W_{2,3}}{W_1} \Rightarrow W_{2,3} = \frac{I_{OUT}}{I_{IN}} W_1 = \frac{100\mu}{50\mu} \cdot 49,8\mu = 99,6 \mu m. \quad (0.35)$$

Zbývá vypočítat  $r_{out}$ . K jeho výpočtu je potřeba dopočítat  $g_{m1}$  podle rovnice 3.21 (popř. 3.22 nebo 3.23)

$$g_{m1} = \frac{2I_D}{U_{GS} - U_{TH}} = \frac{100\mu}{0,25} = 400 \mu S. \quad (0.36)$$

Výstupní odpor tranzistoru  $M_3$

$$r_{ds3} = \frac{1}{\lambda I_{OUT}} = \frac{1}{0,02 \cdot 100\mu} = 500 k\Omega. \quad (0.37)$$

a  $r_{ds1}$

$$r_{ds1} = \frac{1}{\lambda I_{IN}} = \frac{1}{0,02 \cdot 50\mu} = 1 M\Omega. \quad (0.38)$$

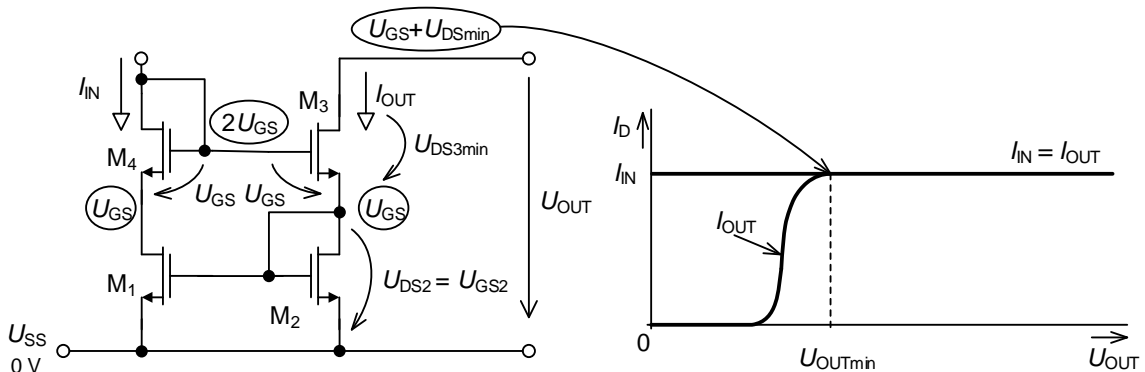
Potom

$$r_{out} \cong r_{ds3} [1 + g_{m1} (r_{ds1} \parallel R_0)] = 500k \left[ 1 + 400\mu \left( \frac{1M \cdot 59,2k}{1M + 59,2k} \right) \right] = 11 M\Omega. \quad (0.39)$$

Cesta, kterou by šel zvýšit výstupní odpor  $r_{out}$ , je použití tranzistoru  $M_0$  (obr. 4.10) namísto  $R_0$ . Tento tranzistor má mnohem větší výstupní odpor než  $R_0$  – je zapojený jako výstup jednoduchého proudového zrcadla s odporem v řádu stovek  $k\Omega$  - viz. kapitola 4.1.

#### 4.4 Modifikované Wilsonovo proudové zrcadlo

Systematická chyba proudového přenosu způsobená rozdílným napětím  $U_{DS}$  tranzistorů  $M_1$  a  $M_2$  je řešena v zapojení na obr. 4.12 pomocí přidaného tranzistoru  $M_4$ . Napětí  $U_{GS}$  tohoto tranzistoru kompenzuje stejné napětí tranzistoru  $M_3$ .



Obr. 0.12: Modifikované Wilsonovo proudové zrcadlo

Nyní je napětí na  $U_{DS}$  tranzistoru  $M_1$

$$U_{DS1} = U_{GS2} + U_{GS3} - U_{GS4}. \quad (0.40)$$

V případě, že tranzistory  $M_3$  a  $M_4$  mají stejné ( $U_{GS} - U_{TH}$ ) lze rovnici 4.40 zjednodušit

$$U_{DS1} = U_{GS2} = U_{DS2}. \quad (0.41)$$

Přidaný tranzistor  $M_4$  lehce změní výstupní odpor zrcadla. Tranzistor  $M_4$  je zapojen v diodové konfiguraci a přidává do série s  $M_0$  (popř.  $R_0$  – odpor v referenční větvi – viz. obr. 4.10) odpor  $1/g_{m4}$ . Pro odpor  $R_{L01}$  uzlu zesilovače (mezi drain  $M_1$  a source  $M_3$ ) platí

$$R_{L01} = r_{ds1} \parallel \left( R_0 + \frac{1}{g_{m4}} \right). \quad (0.42)$$

Pro výstupní odpor zrcadla  $r_{out}$  lze psát

$$r_{out} \cong r_{ds3} \frac{g_{m3}}{g_{m2}} g_{m1} R_{L01} \frac{R_0 g_{m3}}{1 + R_0 g_{m3}}. \quad (0.43)$$

Modifikované Wilsonovo proudové zrcadlo vyřešilo nevýhodu rozdílných napětí  $U_{DS}$  tranzistorů  $M_1$  a  $M_2$ , nevýhoda redukce výstupního dynamického rozsahu však zůstala.

#### 4.4.1 Postup návrhu

Postup návrhu modifikovaného Wilsonova proudového zrcadla je stejný jako obyčejného Wilsonova proudového zrcadla. Navíc je zde pouze nutné dopočítat rozměry  $M_4$  a přepočítat výstupní odpor  $r_{out}$ . Pokud je rozdíl ( $U_{GS} - U_{TH}$ ) tranzistorů  $M_1$  a  $M_4$  stejný, pak i jejich poměr  $W/L$  bude stejný.

### 4.5 Modifikované kaskodové proudové zrcadlo

Jak bylo ukázáno, pro Wilsonovo (rovnice 4.31) a kaskodové (rovnice 4.21) proudové zrcadlo platí, že zvýšení výstupního odporu je zapláceno redukcí dynamického rozsahu výstupního signálu (oblast výstupních napětí, kdy jsou všechny tranzistory v saturaci). Velmi často ovšem bývá tento rozsah jedním z klíčových parametrů proudového zrcadla. Je tedy požadován velký rozsah výstupního napětí zároveň s vysokým výstupním odporem při zachování korekce systémové chyby výstupního proudu. Požadavky na návrh proudové reference mohou být částečně protichůdné a je věcí návrháře tyto požadavky posoudit a najít vhodné kompromisní řešení.

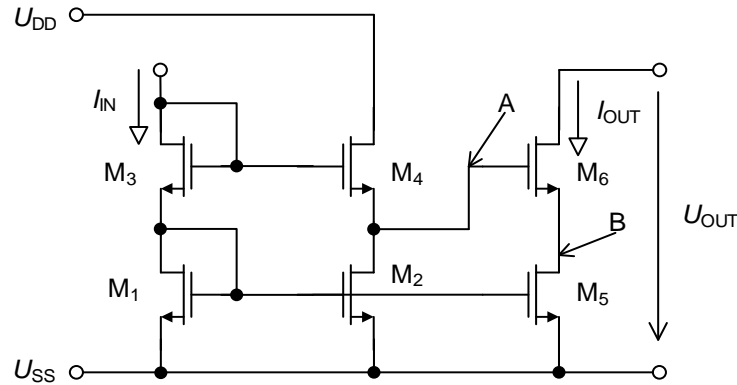
V kapitole 4.2 bylo uvedeno, že vysoký výstupní odpor kaskodového zapojení je zajištěn za podmínky práce obou kaskodových tranzistorů v saturační oblasti. Při této podmínce platí pro minimální napětí na výstupu proudového zrcadla s tranzistory NMOS

$$U_{OUTmin} = U_{GS} + U_{DSmin} = U_{TH} + 2U_{DSmin}. \quad (0.44)$$

Požadavkem je snížit minimální výstupní napětí na hodnotu

$$U_{OUTmin} = 2U_{DSmin}. \quad (0.45)$$

Na obr. 4.13 je možné řešení.



**Obr. 0.13:** Modifikované kaskodové proudové zrcadlo

Podmínkou požadované funkce je, aby bylo udržováno v bodě B napětí  $U_{DS5min}$ . Na hradle  $M_3$  je pak udržováno konstantní napětí  $U_{GS} + U_{DSmin}$ . U klasického kaskodového proudového zrcadla bylo v bodě A napětí  $U_{GS}$ . Nyní je potřeba obvod upravit, aby v tomto bodě bylo napětí  $U_{GS} + U_{DSmin}$ . Pro napětí mezi gate a source tranzistoru  $M_3$  platí

$$U_{GS3} = U_{GS4} + U_{DS5min}. \quad (0.46)$$

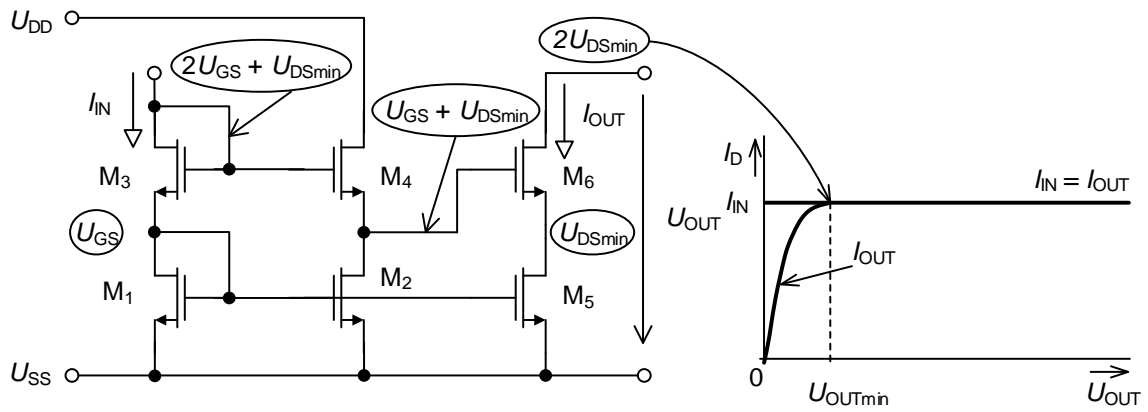
Pokud jsou všechny tranzistory navrženy na stejné napětí  $U_{DSmin}$ , platí

$$\left(\frac{W}{L}\right)_3 = \frac{1}{4} \left(\frac{W}{L}\right)_{1,2,4}. \quad (0.47)$$

Pokud budou tranzistory  $M_5$  a  $M_6$  stejné, lze psát

$$r_{out} = g_{m6}r_{ds}^2 + 2r_{ds} \cong r_{ds}^2 g_{m6}. \quad (0.48)$$

Napěťové poměry v obvodu a typický průběh výstupního proudu kaskodového proudového zrcadla v závislosti na napětí  $U_{OUT}$  jsou na obr. 4.14.



**Obr. 0.14:** Minimální výstupní napětí a typický průběh výstupního proudu modifikovaného kaskodového proudového zrcadla

Nevýhodou tohoto zapojení je, že tranzistory  $M_1$  a  $M_5$  mají jiné napětí  $U_{DS}$  a proud tekoucí tranzistorem  $M_1$  je zrcadlem s chybou (viz. kapitola 4.1).

#### 4.5.1 Postup návrhu

Postup návrhu modifikovaného kaskodového proudového zrcadla je obdobný jako v případě obyčejného kaskodového proudového zrcadla (kapitola 4.2). Rozdílem je čtvrtinová velikost tranzistoru  $M_3$  a jiné napětí na rezistoru.

### 4.6 Další proudová zrcadla s velkým dynamickým rozsahem

Příklady dalších proudových zrcadel, které mají vysoký výstupní dynamický rozsah ( $U_{OUTmin} = 2U_{DSmin}$ ), jsou uvedeny v této kapitole. Podstata zapojení je vždy stejná – udržovat na gate výstupního kaskodového tranzistoru napětí  $U_{GS} + U_{DSmin}$ . Na obr. 4.15 je zapojení proudového zrcadla, které se skládá ze čtyř tranzistorů, kde  $U_{GS4}$  nastavuje tranzistor  $M_3$  a  $U_{GS2}$  tranzistor  $M_1$ . Tranzistor  $M_3$  je navržen vyšším napětí  $U_{GS}$ , pro které platí

$$U_{GS3} = U_{GS4} + U_{DS2min}. \quad (0.49)$$

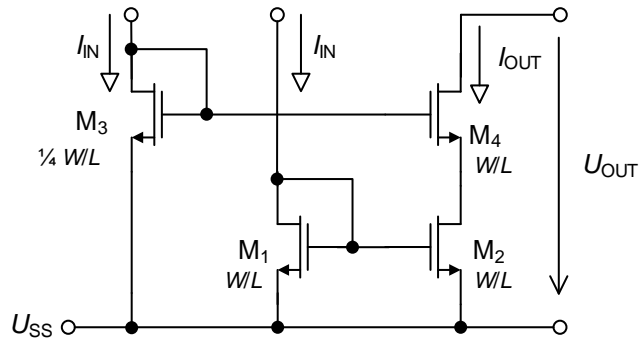
Pokud jsou všechny tranzistory navrženy na stejné napětí  $U_{DSmin}$ , platí

$$\left(\frac{W}{L}\right)_3 = \frac{1}{4} \left(\frac{W}{L}\right)_{1,2,4}. \quad (0.50)$$

Pokud budou tranzistory  $M_2$  a  $M_4$  stejné, lze psát

$$r_{out} = g_{m4} r_{ds}^2 + 2r_{ds} \cong r_{ds}^2 g_{m4}. \quad (0.51)$$

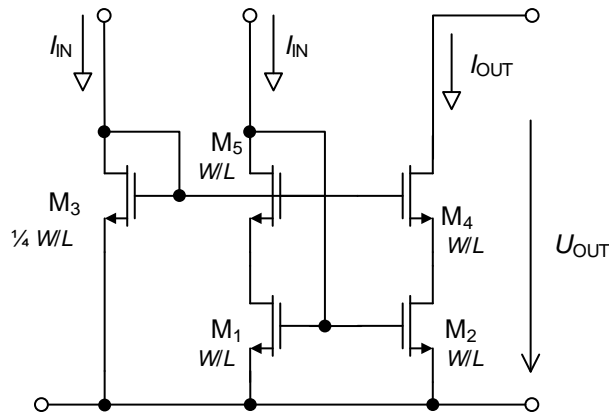




**Obr. 0.15:** Proudové zrcadlo s velkým dynamickým rozsahem

Nevýhodou tohoto zapojení je, že tranzistory  $M_1$  a  $M_2$  mají jiné napětí  $U_{DS}$  a proud tekoucí tranzistorem  $M_1$  je zrcadlen s chybou (viz. kapitola 4.1).

Na obr. 4.16 je do zapojení z obr. 4.15 přidán další tranzistor  $M_5$ . Touto úpravou je dosaženo stejného napětí  $U_{DS}$  tranzistoru  $M_1$  a  $M_2$ , čímž je splněna podmínka pro přesné zrcadlení proudu (kapitola 4.1).



**Obr. 0.16:** Modifikované proudové zrcadlo s velkým dynamickým rozsahem

Rovnice pro výstupní odpor se nezmění (rovnice 4.51).

## 5 Proudové reference

Většina základních bloků integrovaných obvodů využívá referenčních proudů. Používají se většinou pro správné nastavení pracovních bodů samotných bloků. Velikost proudu určuje přenosovou vodivost tranzistoru ( $g_m$ ) a tak ovlivňuje statické i dynamické vlastnosti obvodu. Navíc pracovní proudy většinou určují celkovou spotřebu čipu, což je jeden z klíčových parametrů téměř všech dnešních aplikací [5].

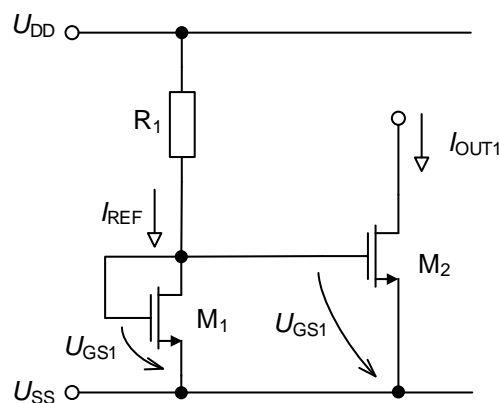
Většinou je pracovní proud v různých blocích čipu odvozen pomocí proudových zrcadel z jednoho proudu referenčního. Také z tohoto důvodu je nutné umět navrhnout blok, který bude poskytovat dostatečně přesný referenční proud, který bude pokud možno nezávislý na napájecím napětí a teplotě. V následující kapitole je popsáno několik možných řešení proudových referencí.

### 5.1 Jednoduchá proudová reference

Za nejjednodušší proudovou referenci lze považovat jednoduché proudové zrcadlo. Proud v referenční větvi je

$$I_{ref} = \frac{U_{DD} - U_{GS1}}{R_1}. \quad (0.1)$$

Tento proud protéká tranzistorem  $M_1$  v diodové konfiguraci, který následně generuje řídicí napětí pro tranzistor  $M_2$  zrcalící tento proud do výstupní větve.



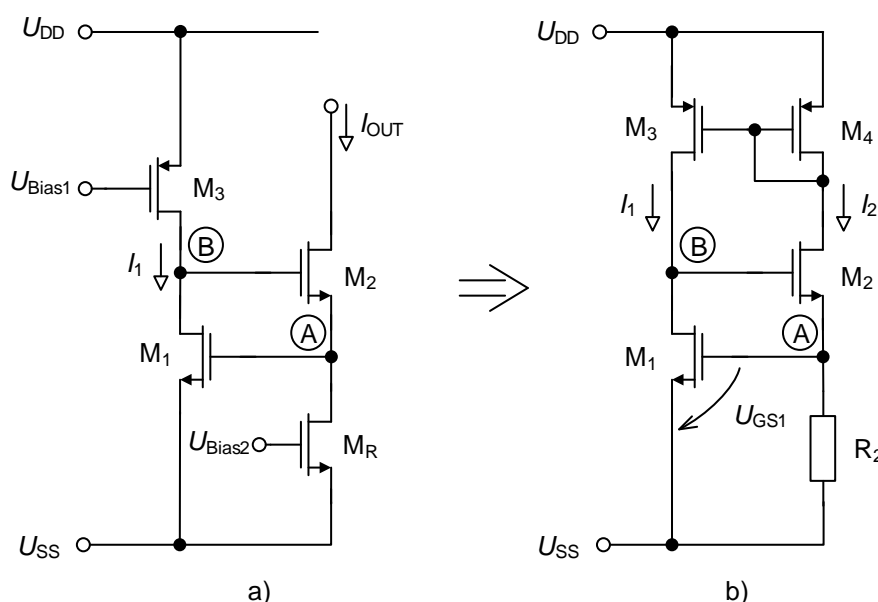
**Obr. 0.1:** Jednoduchá proudová reference

Princip uvedené metody, využívající Ohmova zákona, je jednoduchý a je popsán v kapitole 4.1. Přesnost výstupního proudu je ale u uvedeného obvodu nedostatečná, protože je založena na přesnosti všech hodnot v rovnici 5.1. Kolísání napájecího napětí  $U_{DD}$  se obvykle uvažuje  $\pm 10\%$ , přesnost realizace rezistoru na čipu (v rovnici 5.1  $R_1$ ) je  $\pm 20\%$ . Napětí  $U_{GS}$  je závislé na parametrech tranzistoru MOS ( $KP$ ,  $U_{TH0}$ ,...). Ty mohou v závislosti na výrobním procesu mít odchylku až  $\pm 20\%$ . Dalšími faktory ovlivňující přesnost je teplotní závislost.

## 5.2 Proudová reference nezávislá na napájecím napětí

Proudová reference, která umí generovat proud téměř nezávislý na napájecím napětí je na obr. 5.2b. V anglické literatuře je označována jako „self-biased“ tedy „samonastavovací“. Jádrem této reference je odvozeno z proudového zrcadla s regulovanou kaskodou (obr. 5.2a). Toto zrcadlo využívá záporné zpětné vazby ( $M_1$  a  $M_2$ ) ke stabilizaci výstupního proudu  $I_{OUT}$ . Funkce je následující. Pokud vzroste výstupní proud  $I_{OUT}$  vzroste napětí  $U_{DS,MR}$  - tedy napětí v bodě A. Vyšší napětí v bodě A znamená vyšší napětí  $U_{GS1}$ , což má za následek větší otevření tranzistoru (proud  $I_{DM3}$  je konstantní). Napětí v bodě B pak klesne, zmenší se  $U_{GS2}$  a tranzistor  $M_2$  se přivře a sníží tím proud  $I_{D2}$  tedy  $I_{OUT}$ . Výhodou tohoto zrcadla je velký  $r_{out}$ .

$$r_{out} = g_{m1}g_{m2}(r_{o1}\parallel r_{o3})r_{o2}r_{oMR} \quad (0.2)$$



**Obr. 0.2:** Obvod a) proudového zrcadla s regulovanou kaskodou a b) proudová reference nezávislá na napájecím napětí

Úpravou obvodu regulované kaskody podle obr. 5.2b je vytvořen obvod proudové reference, který je schopen generovat proud téměř nezávislý na napájecím napětí (změny  $\pm 10\%$ ). Je to způsobeno tranzistory  $M_2$  a  $M_3$  a jejich vysokou výstupní impedancí, která dokáže absorbovat změny ( $\Delta U_{DS}$ ) v napájecím napětí, aniž by došlo k významnější změně v proudech v jednotlivých větvích. Tedy, při změně  $U_{DS}$  bude proud  $I_D$  konstantní (dosaženo při  $r_{out} = \infty$ ). Napětí  $U_{DS1}$  a  $U_{DS4}$  se naopak libovolně měnit nemůže. Tranzistor  $M_1$  má na elektrodě drain (bod B) vůči zemi dvě napětí  $U_{GS}$  ( $U_{GS2} + U_{GS1}$ ) a  $M_4$  jedno  $U_{GS}$  pod  $U_{DD}$ . Jakékoliv změny v napájení musí být tedy pohlceny pouze pomocí výstupního odporu  $M_2$  a  $M_3$ .

Pokud jsou poměry  $W/L$  tranzistorů  $M_3$  a  $M_4$  stejné, pak i proudy v obou větvích jsou stejné ( $I_1 = I_2$ ). Proud vstupní větve zrcadla  $M_3, M_4$  je nastavován pomocí odporu  $R_2$ . Tedy

$$I_2 = \frac{U_{R2}}{R_2}. \quad (0.3)$$

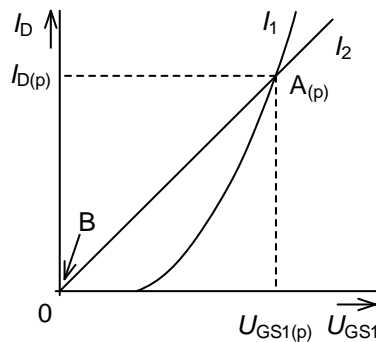
Napětí  $U_{R2}$  je stejné jako napětí  $U_{GS1}$

$$U_{GS1} = R_2 I_2 = U_{TH1} + \sqrt{\frac{2I_1 L_1}{KP \cdot W_1}}. \quad (0.4)$$

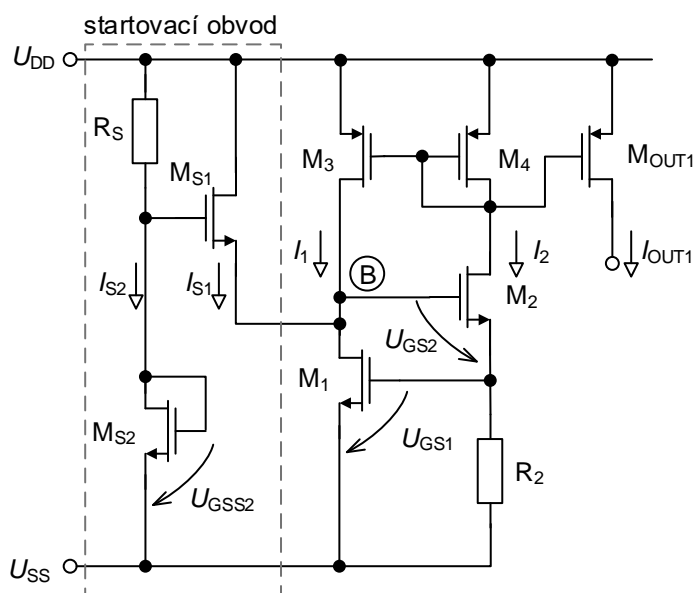
Protože všechny tranzistory v obvodu pracují v saturaci, lze napětí  $U_{GS1}$  získat z rovnice pro proud v saturaci (rovnice 3.17). Stejně tak rozměry ostatních tranzistorů lze dopočítat z rovnice 3.17. Proud  $I_1$  a  $I_2$  si většinou návrhář volí sám s ohledem na požadované parametry (např. spotřebu, rozměry součástek atd.).

Soustava rovnic 5.3 a 5.4 má dvě řešení. Řešení tohoto nelineárního systému je provedeno graficky na obr. 5.3. Jsou vidět dva možné výsledky označené body A a B. Řešení v bodě B je pro nulový proud  $I$  a napětí  $U_{GS}$ . Požadovaný pracovní bod je A. Avšak není předem jasné,

v jakém bodě se bude po připojení napájecího napětí obvod nacházet. Aby se tedy obvod nacházel vždy v pracovním bodě A, vyžaduje pro správnou funkci startovací obvod.



**Obr. 0.3:** Pracovní body proudové reference



**Obr. 0.4:** Proudová reference obsahující startovací obvod

Pokud je obvod reference v pracovním bodě B, měl by startovací obvod zajistit přechod do bodu A. V případě, že je obvod v pracovním bodě A neměl by startovací obvod nijak ovlivňovat funkci reference. Tyto podmínky splňuje obvod na obr. 5.4. Funkce je následující. V pracovním bodě B jsou napětí  $U_{GS1}$  a proud  $I_2$  nulové. Tranzistor  $M_{S1}$  je otevřen a sepne tranzistor  $M_2$ , který má na hradle dostatečné napětí (bod B). Sepnutím  $M_2$  začne procházet proud  $I_2$ , roste napětí  $U_{R2}$  a otevírá se  $M_1$ . To má za následek odebrání proudu  $I_{S1}$  tranzistorem  $M_1$ . Zároveň roste proud  $I_1$  a klesá  $I_{S1}$ . Napětí v bodě B roste a až dosáhne hodnoty napětí, kdy na tranzistoru  $M_{S1}$  bude  $U_{GSS1} < U_{TH}$ . Tranzistorem  $M_{S1}$  přestane procházet proud a startovací obvod přestane ovlivňovat obvod reference. Hodnoty proudů  $I_{S1}$  a  $I_{S2}$  jsou opět kompromisem mezi spotřebou, velikostí součástek atd.

Nevýhodou této proudové reference je závislost na přesnosti výroby rezistoru  $R_2$ , která je  $\pm 20\%$ . Pro dosažení lepší přesnosti je potřeba tento odpor trimovat.

### 5.3 Proudová reference využívající násobení beta

Další proudová reference nezávislá na kolísání napájecího napětí je popsána v této kapitole. Namísto umístění rezistoru na drain tranzistoru MOS je umístěn na stranu source (obr. 5.5a). Pokud budou proudy tekoucí tranzistory  $M_1$  a  $M_2$  stejné, platí

$$U_{GS1} = U_{GS2} + U_R = U_{GS2} + I_{REF} R. \quad (0.5)$$

Aby byly proudy tekoucí tranzistory  $M_1$  a  $M_2$  stejné, je do zapojení na obr. 5.5a přidáno proudové zrcadlo tvořené tranzistory  $M_3$  a  $M_4$  (obr. 5.5b). Výstupní proud je zrcadlen do vstupní větve. Výstupy  $U_{biasp}$  a  $U_{biasn}$  mohou sloužit k nastavení pracovního bodu dalších tranzistorů.

Uvedená rovnice 5.5 může platit pouze za podmínky  $U_{GS1} > U_{GS2}$ . Aby tato podmínka byla splněna, je tranzistor  $M_2$  navržen s vyšším parametrem beta ( $\beta$ ) ve srovnání s  $M_1$

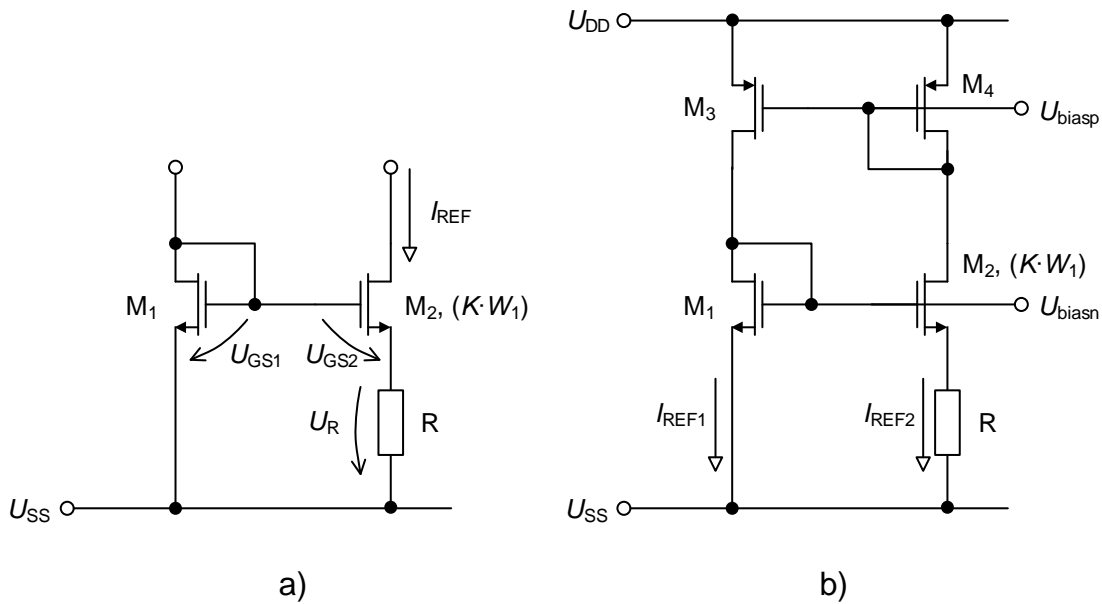
(odtud beta-násobící reference). Zvýšení parametru  $\beta$  (rovnice 3.9) lze jednoduše dosáhnout pomocí vyššího  $W_2$ . Pro  $U_{GS}$  platí

$$U_{GS} = \sqrt{\frac{2I_D}{\beta}} + U_{TH0}, \quad (0.6)$$

kde  $\beta = KP \cdot W/L$  a

$$\beta_2 = K \cdot \beta_1, \quad (0.7)$$

kde  $K$  je poměr  $W_2/W_1$  (při stejném  $L$ ).



**Obr. 0.5:** Proudová reference využívající násobení beta - a) jádro reference, b) obvodové řešení

V ideálním případě platí

$$I_{REF1} = I_{REF2} = I_{REF}, \quad (0.8)$$

Tato reference využívá kladné zpětné vazby. Přidaný rezistor  $R$  snižuje zesílení uzavřené smyčky (obvod s kladnou zpětnou vazbou může být stabilní, pouze pokud je zesílení uzavřené smyčky menší než jedna). Při zmenšování hodnoty rezistoru  $R$  se zvyšuje zesílení smyčky

a obvod se může stát nestabilní. Jako příklad podmínek, kdy může obvod oscilovat je velká parazitní kapacita mezi source a bulk (source a zem) tranzistoru  $M_2$ . Dochází ke snižování odporu mezi sourcem  $M_2$  a zemí. Tento stav může nastat, pokud je rezistor  $R$  vyveden mimo čip (vzniká parazitní kapacita vstupního pinu atd.).

Pro transkonduktanci  $M_1$  lze psát

$$g_{m1} = \frac{2I_{REF}}{U_{DS1,sat}} = \frac{2\Delta U_{DS}}{R \cdot U_{DS1,sat}} = \frac{2}{R} \left( 1 - \frac{U_{DS2,sat}}{U_{DS1,sat}} \right). \quad (0.9)$$

Protože oběma tranzistory teče stejný proud, mají pouze jinou šířku kanálu  $W$ , platí poměr  $U_{DS,sat}$  (saturační napětí – minimální napětí mezi drain a source, kdy je tranzistor v saturaci)

$$\frac{U_{DS2,sat}}{U_{DS1,sat}} = \sqrt{\frac{W_1}{W_2}} = \frac{1}{\sqrt{K}}. \quad (0.10)$$

Rovnici 5.9 lze přepsat

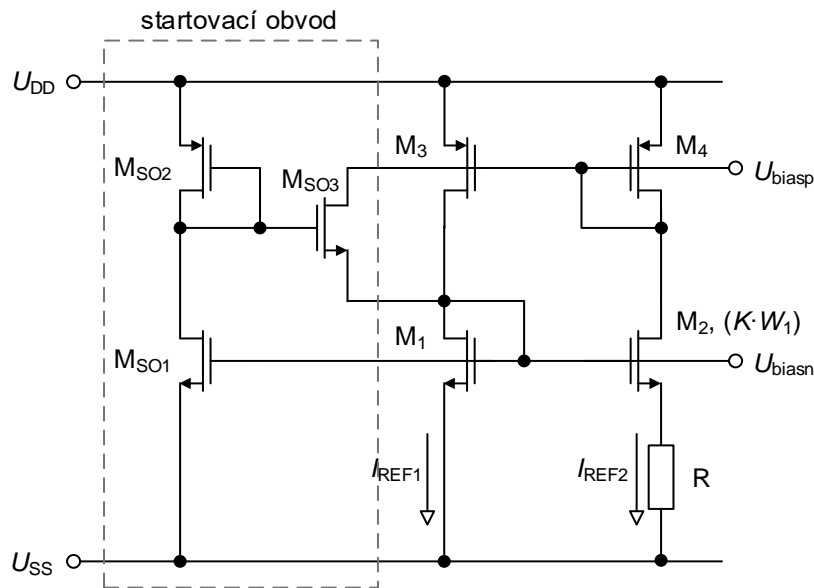
$$g_{m1} = \frac{2}{R} \left( 1 - \frac{1}{\sqrt{K}} \right). \quad (0.11)$$

Transkonduktance  $g_{m1}$  závisí pouze na hodnotě rezistoru  $R$  a na poměru  $K$ . Všechny parametry procesu ( $KP$ ,  $U_{TH0}, \dots$ ) ze závislosti zmizí. To je velká výhoda tohoto zapojení. Ve zvláštním případě, kdy je parametr  $K = 4$  je  $g_{m1}$  závislé pouze na rezistoru  $R$

$$g_{m1} = \frac{1}{R}, \text{ pro } K = 4. \quad (0.12)$$

Z tohoto důvodu se tato reference také někdy nazývá reference s konstantním  $g_m$ .

Stejně jako v proudové referenci popsané v předchozí kapitole i tato reference má dva možné pracovní body. Aby se obvod nacházel vždy v požadovaném pracovním bodě (druhý stav je, když jsou proudy nulové) je potřeba použít startovací obvod. Pokud je obvod v požadovaném pracovním bodě, neměl by startovací obvod nijak ovlivňovat jeho funkci. V případě, že je v nepožadovaném, donutí obvod přejít do požadovaného stavu. Na obr. 5.6 je možné řešení.

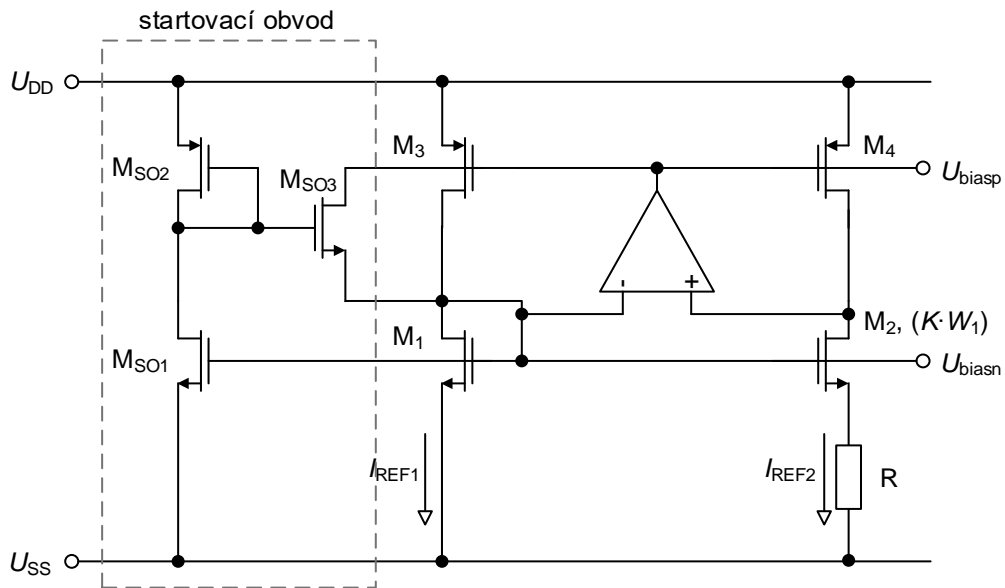


**Obr. 0.6:** Obvod proudové reference s přidaným startovacím obvodem

Pokud se obvod nachází v nepožadovaném stavu (gate  $M_1$ ,  $M_2$  jsou na  $U_{SS}$  a  $M_3$ ,  $M_4$  na  $U_{DD}$ ) je činnost startovacího obvodu následující. Gate  $M_{SO1}$  je spojen s gate  $M_1$  a  $M_2$  – tyto tranzistory jsou uzavřeny, neprochází jimi žádný proud. Gate  $M_{SO2}$  se nachází někde mezi  $U_{DD}$  a  $U_{DD} - U_{TH0}$ . Tranzistor  $M_{SO3}$ , který se chová jako spínač NMOS, je sepnut a protéká jím malý proud z gate  $M_3$ ,  $M_4$  (podprahový proud  $I_{DS4}$ ) do gate  $M_1$ ,  $M_2$  (podprahový proud  $I_{DS1}$ ). Dochází ke snižování napětí na gate  $M_3$ ,  $M_4$  a zvyšování napětí na gate  $M_1$ ,  $M_2$ . Obvod přejde do požadovaného stavu. Současně se sníží napětí  $U_{GS(SO3)}$  a tranzistor  $M_{SO3}$  se uzavře – startovací obvod už nijak neovlivňuje funkci referenčního obvodu.

Tím, že tranzistory  $M_1$  a  $M_2$  mají jiné napětí  $U_{DS}$ , dochází vlivem změny  $\lambda$  (kapitola 3.1.3) k chybě referenčního proudu. Rovnice 5.8 v reálném případě neplatí,  $I_{REF1}$  a  $I_{REF2}$  mají rozdílné hodnoty. Zajištěním stejného napětí  $U_{DS1}$  a  $U_{DS2}$  by bylo dosaženo vyššího výstupního odporu  $r_{o2}$  a tím k dosažení přesnějšího proudu  $I_{REF}$ . Zapojení splňující tuto podmínku je představeno na obr. 5.7.



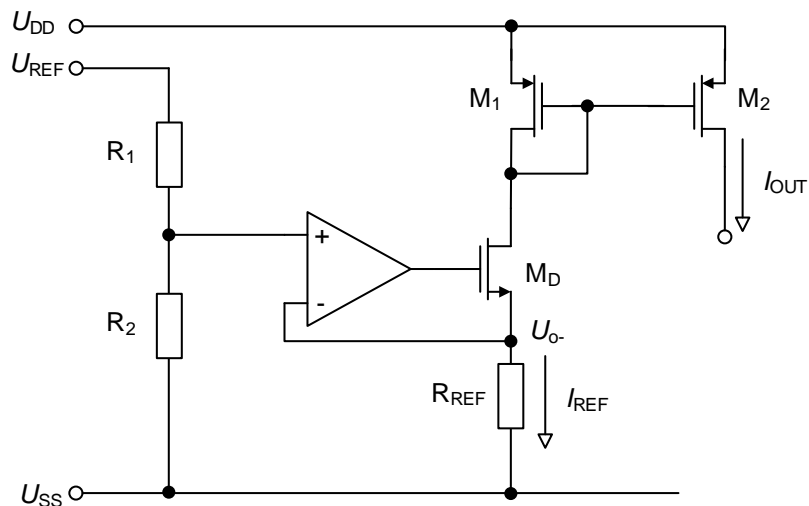


**Obr. 0.7:** Modifikace proudové reference s využitím diferenčního zesilovače

Do obvodu je přidán diferenční zesilovač a  $M_4$  již není zapojený v diodové konfiguraci, čímž je umožněno nastavit napětí na drainu  $M_2$  téměř v celém rozsahu (není dané jako  $U_{DD} - U_{GS4}$ ). Vstupy diferenčního zesilovače jsou zapojeny na drain  $M_1$  a  $M_2$ , porovnávají a udržovány na stejném napětí. Výsledkem je vyšší výstupní odpor  $r_{o2}$ . Popis funkce lze názorně popsat na příkladu, kdy např. napětí na drainu  $M_2$  (vstup +) je vyšší než na drainu  $M_1$  (vstup -). Napětí na výstupu diferenčního zesilovače se zvýší a tranzistory  $M_3$  a  $M_4$  se přivřou. Klesne proud  $I_{REF2}$  a napětí na drainu  $M_2$ . V první větvi také klesne proud  $I_{REF1}$ . Tranzistor  $M_1$  je zapojen v diodové konfiguraci a v ideálním případě je na něm napětí nezávislé na protékajícím proudu (ve skutečnosti bude klesat, ale ne tolik, jako na  $M_2$ ).

## 5.4 Proudová reference využívající referenčního napětí

Většina IO obsahuje napěťovou referenci, kterou lze využít pro generování různých referenčních proudů pro další součásti navrhovaného systému (operační zesilovače, komparátory,...). Příklad proudové reference založené na přesném napětí je uveden na obr. 5.8.



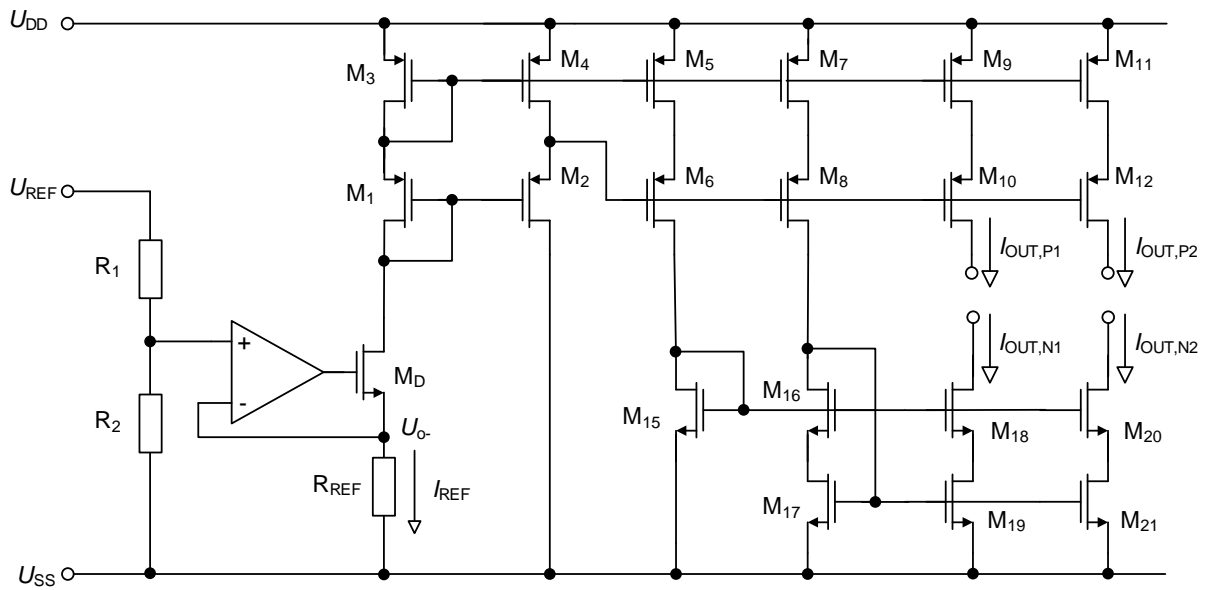
**Obr. 0.8:** Proudová reference využívající referenčního napětí

Zapojení se skládá z napěťového děliče, tvořeného odpory  $R_1$  a  $R_2$ . Jejich poměr lze realizovat s vysokou přesností (0,1% - kapitola 2.2.2.). Výstupní napětí děliče je přivedeno na operační zesilovač (vstup +), jehož druhý vstup je připojen na odpor  $R_{REF}$  a udržuje na tomto odporu pomocí řízení tranzistoru  $M_D$  konstantní napětí. Výsledný referenční proud je dán jako

$$I_{REF} = \frac{U_{O-}}{R_{REF}}. \quad (0.13)$$

Jak již bylo napsáno, obvod udržuje konstantní napětí  $U_{O-}$ . Přesná hodnota odporu  $R_{REF}$  je však nevyrobitelná a hodnota  $R_{REF}$  může mít odchylku až 20% (kapitola 2.2.2). Proto je nutné tento odpor trimovat (např. elektronicky). Napětí  $U_{O-}$  musí být zvoleno s ohledem na napěťový rozsah mezi  $U_{DD}$  a  $U_{SS}$  ve větvi  $R_{REF}$ . Volba také ovlivňuje velikost  $R_{REF}$ .

Obvod lze rozšířit pomocí proudových zrcadel tak, aby si návrhář na výstupu mohl nastavit libovolný počet proudových referencí (PMOS i NMOS) s libovolnými hodnotami referenčních proudů (zde je třeba si dát pozor na výstupní odpory dílčích tranzistorů – kapitola 4). Na obr. 5.9 je obvod z obr. 5.8 rozšířen o čtyři výstupní referenční proudy (PMOS a NMOS). Tyto proudy mají vysoký výstupní odpor a velký dynamický rozsah napětí, zajišťovaný pomocí proudových zrcadel probraných v kapitola 4.5 resp. 4.6.



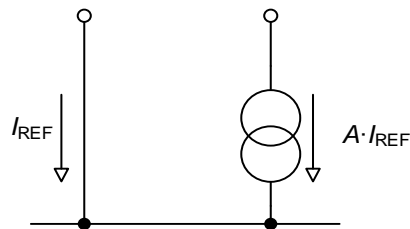
**Obr. 0.9:** Proudová reference využívající referenčního napětí s více výstupy

U tohoto zapojení je kritický souběh tranzistorů NMOS a souběh tranzistorů PMOS v proudových zrcadlech. Také napěťová nesymetrie se projeví v celkové přesnosti výstupních proudů.

# Translation

## 4 Current mirrors

Previous chapters dealt with basic technology of CMOS and basic operation of MOS transistors. However, this chapter will deal with circuits, namely current mirrors. Current mirrors have become a rather significant element in construction of analogue circuits. In integrated circuits, the current mirrors are very often used as a source of constant current or current repeater or as a substitution of high resistance resistors. Usually the high output resistance of current source is utilized when performing load resistor of the amplifier. In this setup the current source functions as an active load. Compared to simple high resistance resistor created by diffusion, the active load covers considerably smaller area on the chip and also shows smaller parasitic capacitance. Application of the active load allows for following things: realisation of low input power modes of active blocks of electronic circuits, reaching much higher gain in amplifiers, and finally in differential amplifiers it allows easy conversion from symmetrical output to asymmetrical one, which makes further connection of circuits very easy.

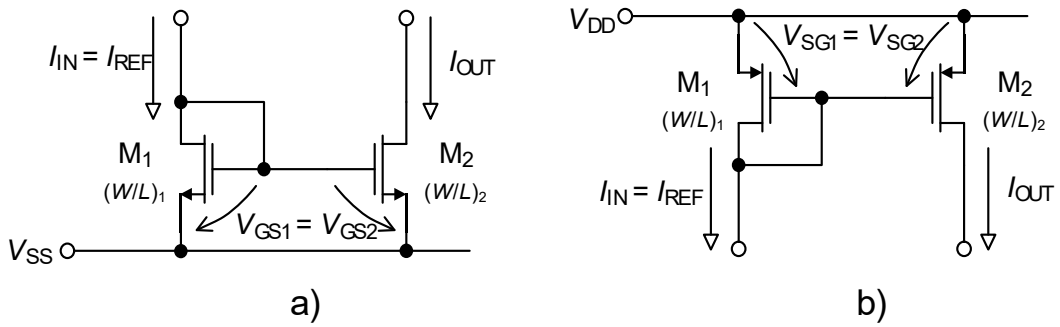


**Fig. 4.1.** Ideal Current Mirror Model

As shown in the figure the current mirror is, in its principle, source of current controlled by current. Ideal current mirror reflects the current regardless of direction of its flow. However, the real-life current mirror is not able to operate as ideal current source controlled by current. Gain can only be positive, output impedance, dynamic range and velocity have finite value. Furthermore, current flowing through control branch is not measured ideally (in order to fix this, the input impedance of this branch would need to be zero). Referential branch is realised by transistor in diode configuration.

## 4.1 Simple current mirror

Simple current mirror (fig. 4.2) consists of two transistors of the same type. Transistor  $M_1$  is connected in diode configuration and the flowing current sets referential voltage  $V_{GS1}$ , i.e. it sets working point of the second transistor  $M_2(V_{GS2})$ . Both transistors need to operate in saturation region and currents flowing through them are given by equation 4.2. By altering these equations, ( $KP1 = KP2$ ,  $V_{GS1} = V_{GS2}$ ,  $V_{TH1} = V_{TH2}$ ) we can determine relation for calculating output current.



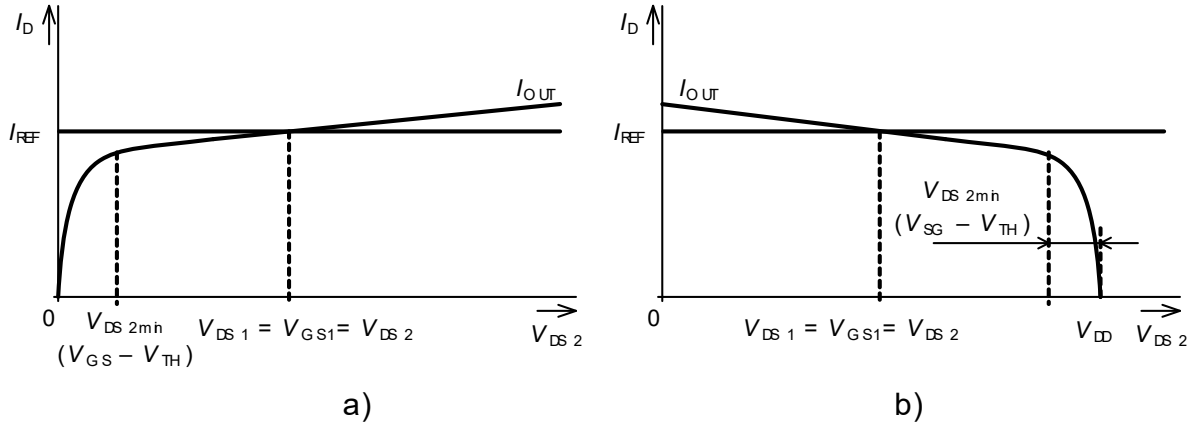
**Fig. 4.2** Simple current mirror

$$\frac{I_{OUT}}{I_{IN}} = \frac{(W/L)_2}{(W/L)_1}. \quad (4.1)$$

This equation states that if the  $W/L$  ratio of transistor  $M_1$  equals the  $W/L$  ratio of transistor  $M_2$ , the currents flowing through them will be the same. Then if the  $W/L$  ratio of transistor  $M_2$  is  $x$ -times larger than  $M_1$  the output current will also be  $x$ -times larger than input current. Saturation current equals:

$$I_D = \frac{1}{2} KP \frac{W}{L} (V_{GS} - V_{TH})^2. \quad (4.2)$$

Parameter  $\lambda$  is neglected in this case ( $\lambda = 0$ , more in equation 3.18)



**Fig. 4.3.** Graphs showing input and output currents in dependence on voltage between drain and source electrodes of transistor a) NMOS and b) PMOS

In the figure 4.3 we can see the diagrams of input current ( $I_{REF}$ ) and output current ( $I_{OUT}$ ) for  $(W/L)_1 = (W/L)_2$ . We can see two important points on the diagram of  $I_{OUT}$ . First one is marked as  $V_{DS2min}$ . It is the minimal voltage, at which the  $M_2$  transistor is in saturation region. If the voltage  $V_{DS2}$  drops below  $V_{DS2min}$  transistor  $M_2$  is in linear region and does not operate as current mirror and output resistance  $r_{out}$  is low. Resistance  $r_{out}$  in saturation region is ideally infinite ( $I_{OUT}$  diagram would be parallel to x axis). However, the output resistance is finite and given.

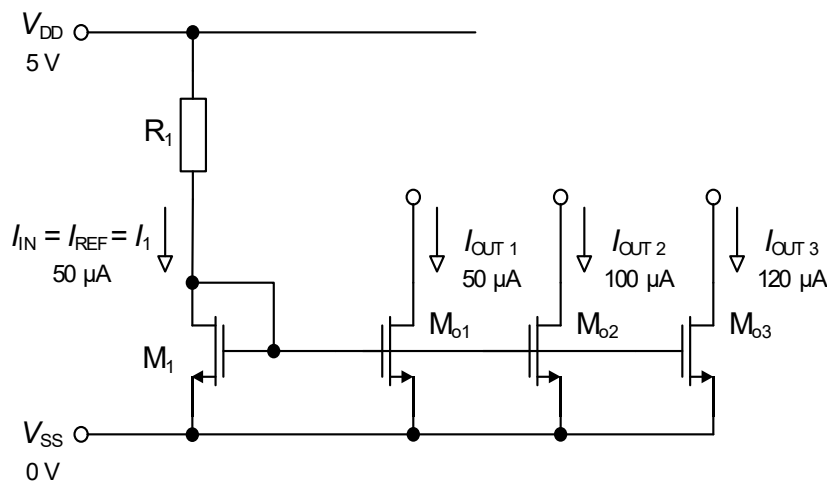
$$r_{out} \cong \frac{1}{\lambda I_D}, \quad (4.3)$$

Second important point on the diagram of  $I_{OUT}$  is where  $I_{REF} = I_{OUT}$  and  $V_{DS1} = V_{GS1} = V_{DS2}$ . At this point both transistors,  $M_1$  and  $M_2$ , have the same voltage on the drain electrode. Therefore, both transistors have the same operation conditions.

### 4.1.1 Design procedure

The procedure of designing simple current mirror is explained using following example. Task of this example is to design current mirror using NMOS transistors with following properties: output current  $I_{OUT1} = 50 \mu\text{A}$ ,  $I_{OUT2} = 100 \mu\text{A}$ ,  $I_{OUT3} = 120 \mu\text{A}$  and dynamic range of  $I_{OUT}$  0,3 – 5V. Associated task is to calculate  $R_{OUT}$ . Used technology is I2T100 and input current is  $I_{IN} = 50 \mu\text{A}$ .

In the beginning the designer draws complete diagram of the current mirror. Three output currents are required, therefore, there are three output transistors connected to NMOS transistor in diode setup, which sets the working point. Current flowing through output branch is set using resistor  $R_1$ , however, other methods may be used, for example transistor in diode setup.



**Fig. 4.4 Simple current mirror with multiple output currents**

Resistor  $R_1$  sets the value of input current  $I_{IN}$ . In order to calculate the value of this resistor, it is required to determine the voltage between gate and source electrodes. The value of the  $V_{GS1}$  is the same for all transistors, because they all share the conductor for

gate and source. This value is not given and must be decided. These transistors work in strong inversion (more in chapter 3.4.2.), and thus the difference ( $V_{GS1} - V_{TH1}$ ) is chosen in range from 0,2V to 0,5V. This value then influences size of the transistor, noise properties, parasitical capacitances and most importantly minimal voltage required to reach saturation region ( $V_{DSmin}$ ). In assignment there is required dynamical range from 0,3V to 5V. This means that in this case it is possible to choose difference ( $V_{GS1} - V_{TH1}$ ) in range from 0,2V to 0,3V, which is used in this example. Then it is possible to calculate the value of  $R_1$  resistor using Ohm's law.

$$R_1 = \frac{V_R}{I_{IN}} = \frac{V_{DD} - V_{GS1}}{I_{IN}} = \frac{V_{DD} - (V_{DS1min} + V_{TH1})}{I_{IN}} = \frac{5 - (0,3 + 0,77)}{50\mu} = 78,6k\Omega \quad (4.4)$$

Now it is possible to calculate dimensions  $(W/L)_1$  of transistor  $M_1$  using equation 4.2, that deals with saturation current. The equation needs to be transformed to calculate dimensions.

$$\left(\frac{W}{L}\right)_1 = \frac{2I_{IN}}{KP(V_{GS} - V_{TH})^2} = \frac{2 \cdot 50\mu}{96,3\mu(0,3)^2} = 11,5 \quad (4.5)$$

Using the same equation, it is simple to calculate dimensions of the remaining transistors, or more conveniently, the dimensions can be calculated thanks to the ratios of currents flowing through them (using equation 4.1.)

$$\frac{I_{OUT1}}{I_1} = \frac{(W/L)_{o1}}{(W/L)_1} \Rightarrow (W/L)_{o1} = \frac{I_{OUT1}}{I_1} (W/L)_1 = \frac{50\mu}{50\mu} \cdot 11,5 = 11,5 \quad (4.6)$$

$$\frac{I_{OUT2}}{I_1} = \frac{(W/L)_{o2}}{(W/L)_1} \Rightarrow (W/L)_{o2} = \frac{I_{OUT2}}{I_1} (W/L)_1 = \frac{100\mu}{50\mu} \cdot 11,5 = 23, \quad (4.7)$$

$$\frac{I_{OUT3}}{I_1} = \frac{(W/L)_{o3}}{(W/L)_1} \Rightarrow (W/L)_{o3} = \frac{I_{OUT3}}{I_1} (W/L)_1 = \frac{120\mu}{50\mu} \cdot 11,5 = 27,6. \quad (4.8)$$



Here the W/L ratios have been calculated, and now, in order to determine W, it is required to choose the value of L. Magnitude of this value influences size of the transistor and mainly output resistance  $r_{out}$  (see chapter 3.1.3.). In order to demonstrate this fact properly, the equations are calculated with  $L_{MIN}$  ( $0,7 \mu m$ ).

$$\left(\frac{W}{L}\right)_{o1} = 11,5 \Rightarrow W_{o1} = L_{o1} \cdot 11,5 = 0,7 \cdot 11,5 = 8 \mu m, \quad (4.9)$$

$$\left(\frac{W}{L}\right)_{o2} = 23 \Rightarrow W_{o2} = L_{o2} \cdot 23 = 0,7 \cdot 23 = 16 \mu m, \quad (4.9)$$

$$\left(\frac{W}{L}\right)_{o3} = 27,6 \Rightarrow W_{o3} = L_{o3} \cdot 27,6 = 0,7 \cdot 27,6 = 19,3 \mu m. \quad (4.11)$$

From the chart of dependence of  $\lambda$  on L it is easy determine  $\lambda$  for the given L. Then  $\lambda = 0.105 V^{-1}$ . Output resistances of separate transistors will be:

$$r_{out1} = \frac{1}{\lambda_{OUT1}} = \frac{1}{0,105 \cdot 50\mu} = 190 k\Omega \quad (4.12)$$

$$r_{out2} = \frac{1}{\lambda_{OUT2}} = \frac{1}{0,105 \cdot 100\mu} = 95 k\Omega, \quad (4.13)$$

$$r_{out3} = \frac{1}{\lambda_{OUT3}} = \frac{1}{0,105 \cdot 120\mu} = 79 k\Omega. \quad (4.14)$$

To demonstrate the importance of the L parameter, below are the very same equations, only now with L value changed to  $L = 3 \mu m$  (in that case  $\lambda = 0.02 V^{-1}$ ). Calculation procedures are the same as for  $L_{MIN}$  and therefore they are not written.

$$r_{out1} = \frac{1}{\lambda_{OUT1}} = \frac{1}{0,02 \cdot 50\mu} = 997,5 k\Omega \quad (4.15)$$

$$r_{out2} = \frac{1}{\lambda I_{OUT2}} = \frac{1}{0,02 \cdot 100\mu} = 499 \text{ k}\Omega \quad (4.16)$$

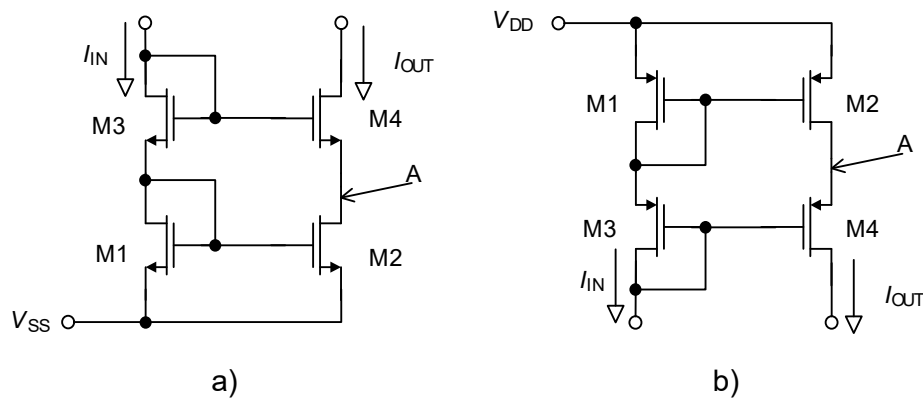
$$r_{out3} = \frac{1}{\lambda I_{OUT3}} = \frac{1}{0,02 \cdot 120\mu} = 414,8 \text{ k}\Omega \quad (4.17)$$

Output resistance grew 5.25 times (ratio of  $\lambda_{Lmin}/\lambda_L$ ).

An advantage of simple current mirror is broad dynamic range. On contrary, the disadvantage is low output resistance  $r_{out}$ , which is insufficient for most applications. Further increasing of L parameter does not deliver significant increase in  $r_{out}$  (with increasing L parameter, the  $\lambda$  decreases just slightly), but dimensions increase greatly. Because of this fact, a more complex circuit solution needs to be introduced, in order to increase output resistance.

## 4.2 Cascode current mirror

One of the possible ways of achieving greater output resistance is to create circuit as shown in fig. 4.5.



**Fig. 4.5** Cascode current mirror constructed using a) NMOS b) PMOS transistors

$M_2$  and  $M_4$  transistors are connected in cascode setup and in the output branch there are two transistors in diode setup ( $M_1$ ,  $M_3$ ).  $M_1$  and  $M_3$  transistors set the working points of  $M_2$  and  $M_4$ . Just like in previous cases, if  $M_1$  and  $M_2$  transistors are the same, then the voltage  $V_{GS}$  will have the same magnitude and therefore the  $M_2$  transistor will reflect current of  $M_1$  transistor into the output branch. Output resistance of such current mirror is increased thanks

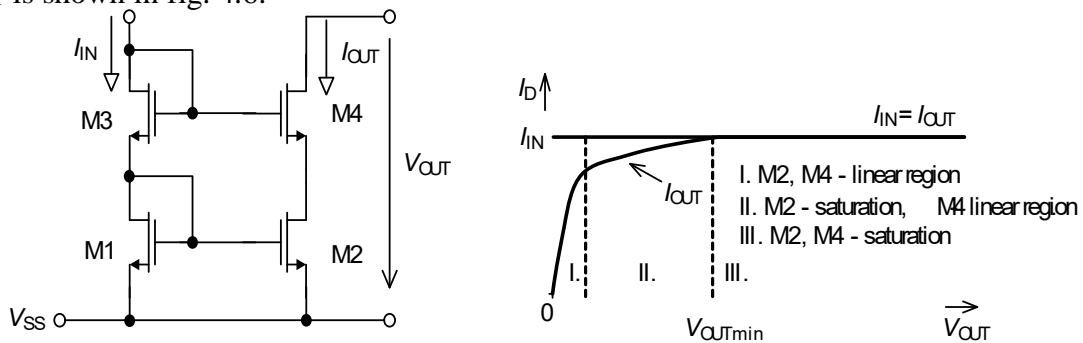
to utilization of cascode technique – transistor  $M_4$  keeps the same voltage at point A. In the case of increasing voltage at this point (only for NMOS mirror, in case of PMOS mirror the voltage shall decrease), the  $V_{GS4}$  decreases and that causes the  $M_4$  transistor to close to some extent. In order to achieve greatest possible output resistance, it is required for  $M_4$  transistor to be highly sensitive to the change of output current at  $V_{GS}$  ( $g_m$ ). As a result of this, the voltage at point A decreases back to its original value. After proper interpretation it is possible to calculate output resistance.

$$r_{out} = r_{ds4}(1 + g_{m4}r_{ds2}) + r_{ds2} \cdot \quad (4.18)$$

In case of transistors  $M_2$  and  $M_4$  being the same the formula is

$$r_{out} = g_{m4}r_{ds}^2 + 2r_{ds} \cong r_{ds}^2 g_{m4} \cdot \quad (4.19)$$

Typical output current diagram of cascode current mirror in dependence on output voltage  $V_{OUT}$  is shown in fig. 4.6.



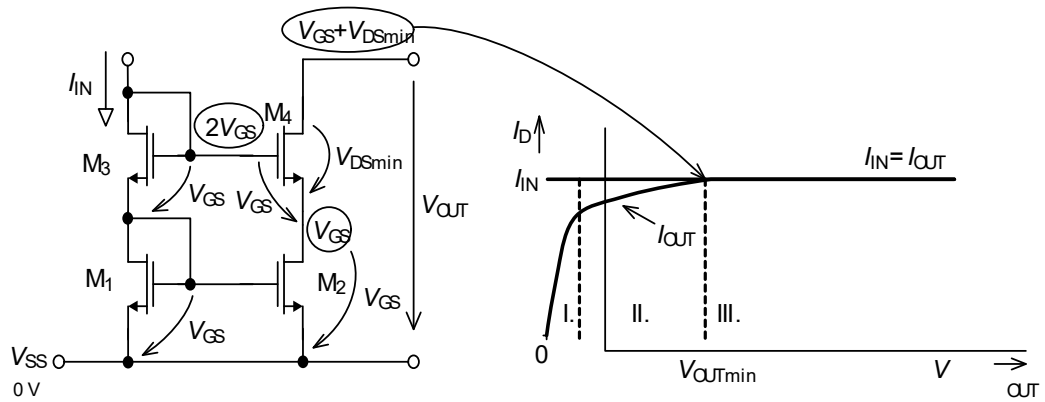
**Fig. 4.6** Graph of output current through cascode current mirror depending on raising voltage  $V_{DS}$

The output diagram can be divided into three parts. In the first part, where  $V_{OUT} < 2V_{DSmin}$ , both transistors ( $M_2$  and  $M_4$ ) are in linear region. With further increase of output voltage above the value of  $2V_{DSmin}$  the transistor  $M_2$  reaches saturation, while  $M_4$  remains in linear region. After exceeding the value  $V_{OUTmin}$  both transistors reach saturation and maximal possible output resistance is achieved. Formula for  $V_{OUTmin}$  is

$$V_{OUTmin} = V_{GS1} + V_{GS3} - V_{GS4} + V_{DS4min} \cdot \quad (4.20)$$

In case, where difference between  $V_{GS}$  and  $V_{TH}$  is the same

$$V_{OUTmin} = V_{GS} + V_{DSmin} = V_{TH} + 2V_{DSmin}. \quad (4.21)$$

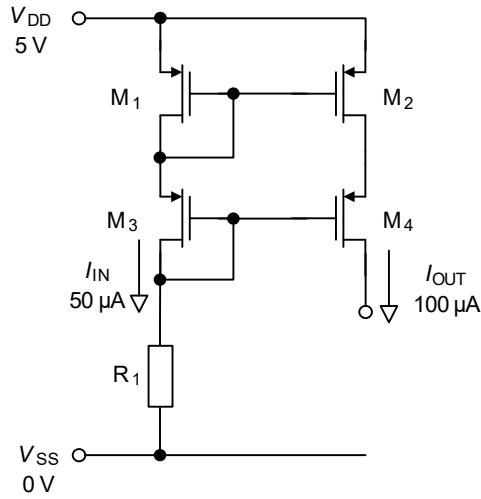


**Fig. 4.7** Minimal output voltage of the Cascode current mirror

Compared to simple current mirror, the cascode current mirror has significantly greater output resistance. Its disadvantage is higher minimal output voltage in order to achieve maximal possible output resistance.

#### 4.2.1. Design procedure

Design procedure of cascode current mirror is shown in following example. The task is to design cascode current mirror using PMOS transistors with output current  $I_{OUT} = 100 \mu A$ . Further task is to calculate  $R_1$ ,  $r_{out}$ ,  $V_{OUTmin}$ . Used technology is I2T100. Input current  $I_{IN} = 50 \mu A$ .



**Fig. 4.8** Circuit diagram of Cascode current mirror

Resistor  $R_1$  is used to set value of input current  $I_{IN}$ . In order to calculate the value of this resistor, firstly the voltage  $V_{GS1}$  must be decided. Since there is no specific requirement on  $V_{DSmin}$  ( $V_{GS} - V_{TH}$ ), the value 0,25V is chosen. (limits 0,2V – 0,5V see chapter 3.4.2). With this voltage the high dynamic range will be achieved as well as high  $g_m$  and  $r_{out}$ . The disadvantage of such setup is the large size of transistors.

$$R_1 = \frac{V_R}{I_{IN}} = \frac{V_{DD} - V_{GS1} - V_{GS3}}{I_{IN}} = \frac{V_{DD} - 2(V_{DS13min} + V_{TH13})}{I_{IN}} \quad (4.22)$$

$$= \frac{5 - 2(0,25 + 1,01)}{50\mu} = 49,6 \text{ k}\Omega$$

$V_{OUTmin}$  can be calculated thanks to known value  $V_{DSmin}$

$$U_{OUTmin} = U_{TH} + 2U_{DSmin} = 1,01 + 2 \cdot 0,25 = 1,51 \text{ V}. \quad (4.23)$$

Now it is possible to calculate dimensions (W/L) of transistors  $M_1$  and  $M_3$  using equation 3.17 for current in saturation, namely width W. Then the length L is chosen to be 3  $\mu\text{m}$ . This length is good compromise between magnitude of  $\lambda$  and transistor dimensions. (see chapter 3.1.3)

$$W_{1,3} = \frac{2I_{IN}L}{KP(V_{GS} - V_{TH})^2} = \frac{2 \cdot 50\mu \cdot 3\mu}{30\mu(0,25)^2} = 159,9 \mu\text{m} \quad (4.24)$$

Afterwards the dimensions of  $M_2$  and  $M_4$  are calculated using output and input currents ratio. Length is same for all transistors

$$\frac{I_{OUT}}{I_{IN}} = \frac{W_{2,4}}{W_{1,3}} \Rightarrow W_{2,4} = \frac{I_{OUT}}{I_{IN}} W_{1,3} = \frac{100\mu}{50\mu} \cdot 159,9\mu = 319,8 \mu m \quad (4.25)$$

Then it is necessary to determine  $r_{out}$ . For this  $g_m$  must be calculated using equation 3.21 (eventually 3.22 or 3.23):

$$g_m = \frac{2I_D}{V_{GS} - V_{TH}} = \frac{200\mu}{0,25} = 800 \mu S.$$

$$g_m = \frac{2I_D}{V_{GS} - V_{TH}} = \frac{200\mu}{0,25} = 800 \mu S \quad (4.26)$$

And also, output resistance of  $M_2$  and  $M_4$  transistors:

$$r_{ds2} = r_{ds4} = \frac{1}{\lambda I_{OUT}} = \frac{1}{0,015 \cdot 100\mu} = 666,6 k\Omega \quad (4.27)$$

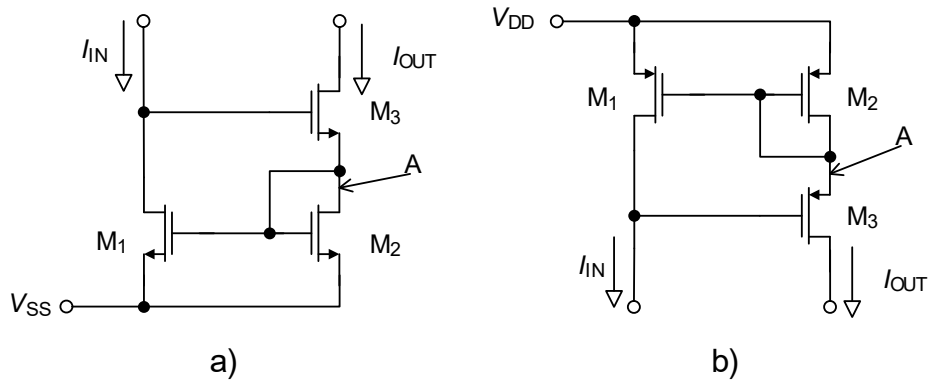
And then:

$$r_{out} \cong r_{ds}^2 g_{m4} = 666,6k^2 \cdot 800\mu = 355 M\Omega \quad (4.28)$$

It is necessary to realise that these calculations do not consider change of threshold voltage of transistors  $M_3$  and  $M_4$ , which do not have common bulk and source, but instead they have source electrode on higher potential (see chapter 3.1.1). There will be smaller voltage on resistor  $R_1$  than what value which has been calculated with, (equation 4.22) and input current will be slightly smaller than required  $50 \mu A$ . However, it is easier for the designer to calculate the result with  $V_{TH0}$  (threshold voltage for transistor with common source and bulk) and afterwards adjust  $R_1$  resistor in design software based on the simulation, rather than precisely calculate changes of threshold voltage.

### 4.3 Wilson current mirror

Another possible way of increasing output resistance of a current mirror is to use Wilson current mirror. Diagram of such current mirror is shown in figure 4.9.

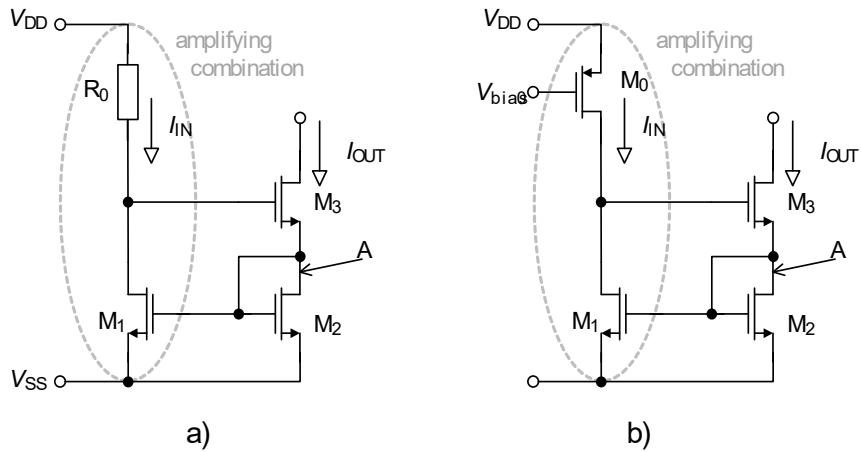


**Fig. 4.9** Wilson current mirror constructed using a) NMOS b) PMOS transistors

Wilson current mirror consists of three MOS transistors connected in similar way as in cascode current mirror.  $M_3$  transistor creates feedback in the circuit, which keeps constant voltage at point A (and thus also current flowing through  $M_2$ ). So, for example if there is an increase in voltage at point A in the figure 4.9a, there will also be increase of  $V_{GS1} = V_{GS2}$ , and also in input and output currents.  $M_1$  transistor then opens more and decreases voltage on drain electrode, at the same time voltage  $V_{GS3}$  of  $M_3$  transistor is decreased and this transistor closes and as a result voltage at point A is decreased. It is required for all transistors to be in saturation. The combination of transistors  $M_1$  and  $M_0$  (or eventually resistor  $R_0$ ) works as amplifier (figure 4.10) which amplifies any changes at point A. In order to achieve greatest possible output resistance, this amplification must be as high as possible. From following chapters there is formula to determine amplification of the beforementioned transistor combination.

$$A = g_{m1}R_{L01} = g_{m1}(r_{ds1} \parallel R_0) \quad (4.29)$$

In this instance the  $R_{L01}$  parameter is resistance in the node to which the drain electrode of  $M_1$  transistor is connected. In order to achieve greatest possible output resistance, it is required to have greatest possible parameters  $R_{L01}$  and  $g_{m1}$ . In Wilson setup of current mirror, the output resistance is directly proportional to  $R_0$  (eventually  $M_0$ ), unlike simple or cascode one, where the output resistance is independent of this parameter.



**Fig. 4.10** Wilson current mirror with a) resistor  $R_0$  b) transistor  $M_0$

For output resistance there is formula

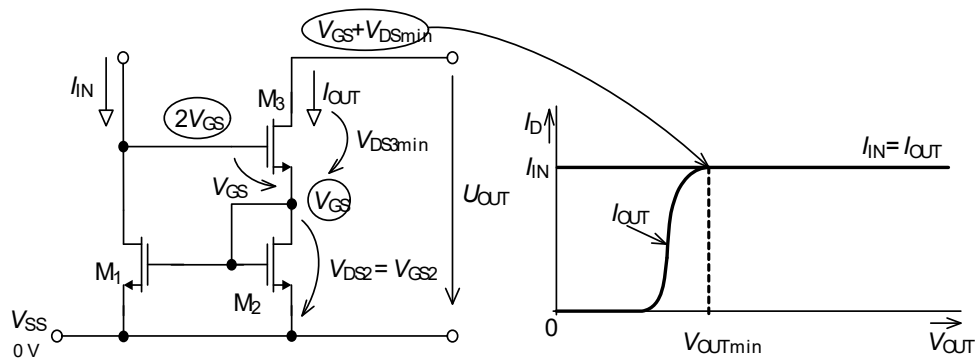
$$r_{out} \cong r_{ds3} [1 + g_{m1} (r_{ds1} \parallel R_0)] \quad (4.30)$$

It is worth mentioning that this formula has undergone certain simplification. Some parts of the full equation are left out because they do not influence the overall value of output resistance. Output resistance of Wilson current mirror are comparable to the cascode one.

Main disadvantage of cascode current mirror is low output dynamic range (see equation 4.21). For Wilson current mirror is given by following formula, in case when transistors  $M_2$  and  $M_3$  are in saturation.

$$V_{OUTmin} = V_{GS2} + V_{DS3min} = V_{TH} + 2V_{DSmin} \quad (4.31)$$





**Fig. 4.11** Minimal output voltage of Wilson current mirror

Figure 4.11 shows diagram of output current in dependence of increasing output voltage. In the first segment the current behaves like it would do in diode. This is caused by diode setup of transistor  $M_2$ , located in the output branch.

With Wilson current mirror it is possible to reach high output resistance. Drawback of this current mirror is the limitation of output dynamic range. Another drawback is that in the mirror consisting of  $M_2$  and  $M_4$  (see figure 4.11) there is different voltage  $V_{DS}$  on these transistors. Because of that there is systematic error of output current (because of the final value of output resistance – see fig. 4.3).

#### 4.3.1 Design procedure

Design procedure of Wilson current mirror is shown in the following example. The task is to design Wilson current mirror (fig. 4.10a) using transistors NMOS with output current  $I_{OUT} = 100 \mu\text{A}$ . An associated task is to calculate  $R_0$ ,  $r_{out}$ ,  $V_{OUTmin}$ . Technology I2T100 is used and input current equals  $I_{IN} = 50 \mu\text{A}$ .

The value of the input current  $I_{IN}$  is set by resistor  $R_0$ . In order to calculate the value of the resistor, it is firstly required to determine voltages  $V_{GS2}$  and  $V_{GS3}$ . When not considering changes of threshold voltage  $V_{TH3}$  (different potential on bulk and source electrodes), the voltages  $V_{GS2}$  and  $V_{GS3}$  will have the same value. Since there is no specific requirement of parameter  $V_{DSmin}$  (equals  $V_{GS} - V_{TH}$ ) it is decided to be 0,25V (limits are 0,2V – 0,5V see chapter 3.4.2). With this voltage high dynamic range, high  $g_m$  and  $r_{out}$  will be achieved (due to  $V_{OUTmin}$ ). This setup has the disadvantage of having large dimensions of transistor.

$$R_1 = \frac{V_R}{I_{IN}} = \frac{V_{DD} - V_{GS3} - V_{GS2}}{I_{IN}} = \frac{V_{DD} - 2(V_{DS2,3min} + V_{TH2,3})}{I_{IN}}$$

$$= \frac{5 - 2(0,25 + 0,77)}{50\mu} = 59,2 \text{ k}\Omega .$$

$$\begin{aligned} R_1 &= \frac{V_R}{I_{IN}} = \frac{V_{DD} - V_{GS3} - V_{GS2}}{I_{IN}} = \frac{V_{DD} - 2(V_{DS2,3min} + V_{TH2,3})}{I_{IN}} \\ &= \frac{5 - 2(0,25 + 0,77)}{50\mu} = 59,2 \text{ k}\Omega . \end{aligned} \quad 4.32$$

From known value  $V_{DSmin}$  the parameter  $U_{OUTmin}$  is calculated.

$$V_{OUTmin} = V_{TH} + 2V_{DSmin} = 0,77 + 2 \cdot 0,25 = 1,27 \text{ V} \quad 4.33$$

Now the dimensions(W/L) of the transistor  $M_1$  can be calculated. For this the formula for calculating current in saturation is transposed to calculate width W. Length of channel is chosen as  $3\mu\text{m}$ . This Length is a good compromise between magnitude of  $\lambda$  and dimensions of transistor (see chapter 3.1.3)

$$W_1 = \frac{2I_{IN}L}{KP(V_{GS} - V_{TH})^2} = \frac{2 \cdot 50\mu \cdot 3\mu}{96,3\mu(0,25)^2} = 49,8 \mu\text{m} \quad (4.34)$$

Using the ratio of input and output currents the dimensions of transistors  $M_2$  and  $M_3$  can now be calculated. Length L is same for all transistors.

$$\frac{I_{OUT}}{I_{IN}} = \frac{W_{2,3}}{W_1} \Rightarrow W_{2,3} = \frac{I_{OUT}}{I_{IN}} W_1 = \frac{100\mu}{50\mu} \cdot 49,8\mu = 99,6 \mu\text{m} \quad (4.34)$$

Now the calculation of  $r_{out}$  remains. This requires calculation of  $g_{m1}$  using equation 3.21 (eventually 3.22 or 3.23)

$$g_{m1} = \frac{2I_D}{V_{GS} - V_{TH}} = \frac{100\mu}{0,25} = 400 \mu\text{S} \quad 4.36$$

Output resistance of  $M_3$  transistor then equals

$$r_{ds3} = \frac{1}{\lambda I_{OUT}} = \frac{1}{0,02 \cdot 100\mu} = 500 \text{ k}\Omega \quad (4.37)$$

And  $r_{ds1}$  equals

$$r_{ds1} = \frac{1}{\lambda I_{IN}} = \frac{1}{0,02 \cdot 50\mu} = 1 \text{ M}\Omega. \quad (4.38)$$

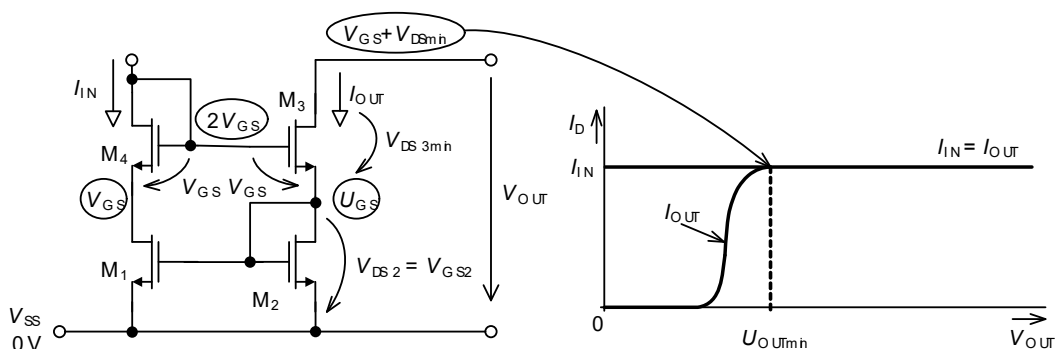
Output resistance equals

$$\begin{aligned} r_{out} &\cong r_{ds3} [1 + g_{m1} (r_{ds1} \parallel R_0)] = 500k \left[ 1 + 400\mu \left( \frac{1M \cdot 59,2k}{1M + 59,2k} \right) \right] \\ &= 11 \text{ M}\Omega. \end{aligned} \quad (4.39)$$

One possible way of increasing output resistance is to use  $M_0$  transistor (see fig. 4.10) instead of  $R_0$  resistor. This transistor has much greater output resistance than  $R_0$  – it is connected as output of simple current mirror with resistivity in hundreds of  $k\Omega$  (see chapter 4.1).

#### 4.4 Modified Wilson current mirror

In Figure Fig. 4.12 there is an example of modified Wilson current mirror used to eliminate systematic error caused by different voltage  $V_{DS}$  of transistors  $M_1$  and  $M_2$ . This error is being eliminated by introducing an additional transistor  $M_4$ . Voltage  $V_{GS}$  If this transistor compensates for the same voltage of the transistor  $M_3$ .



**Fig. 4.12** Modified Wilson Current Mirror

In this case the voltage  $V_{DS}$  of  $M_1$  transistor is dependent as following:

$$U_{DS1} = U_{GS2} + U_{GS3} - U_{GS4} \quad (4.44)$$

If the  $M_3$  and  $M_4$  transistors have same value of  $(V_{GS} - U_{TH})$ , the equation can be simplified to the following form:

$$U_{DS1} = U_{GS2} = U_{DS2} \quad (4.45)$$

The additional transistor  $M_4$  slightly changes the output resistance of the current mirror. The  $M_4$  transistor is implemented in the circuit in diode configuration and adds the resistance  $1/g_{m4}$  in series with  $M_0$  (eventually  $R_0$  – resistance in the reference branch – see fig. 4.10). There is equation to calculate resistance of the node of amplifier (node between drain of the  $M_1$  transistor and source of the  $M_3$  transistor):

$$R_{L01} = r_{ds1} \parallel \left( R_0 + \frac{1}{g_{m4}} \right) \quad (4.46)$$

And then the output resistance of the current mirror  $r_{out}$  can be calculated:

$$r_{out} \cong r_{ds3} \frac{g_{m3}}{g_{m2}} g_{m1} R_{L01} \frac{R_0 g_{m3}}{1 + R_0 g_{m3}} \quad (4.47)$$

Modified Wilson current mirror can be used to eliminate the disadvantage of having different voltages  $V_{DS}$  of the transistors  $M_1$  and  $M_2$ . Nevertheless, this modification does not resolve the reduction of dynamic output range.

#### 4.4.1 Design Procedure

Procedure of designing a Modified Wilson current mirror is the same as designing an unmodified one. The additional task in this case is to calculate the dimensions of the  $M_4$  transistor and recalculate the output resistance  $r_{out}$ . If the difference  $(V_{GS} - V_{TH})$  of transistors  $M_1$  and  $M_4$  is the same, they will have the same W/L ratio as well.

## 4.5 Modified cascode current mirror

As demonstrated with Wilson current mirror (equation 4.31) and Cascode current mirror (equation 4.21), when increasing output resistance of current mirror there is reduction in dynamic range of output signal (area of output voltages with all transistors in saturation). However, very often this parameter is one of the key parameters of current mirror. Therefore, it is required to ensure high output voltage range, with high output resistance, whilst preserving means of correcting systematic error of output current. Requirements on design of current reference can sometimes be ambiguous and it is the designer's task to evaluate all possibilities and find the best compromise of the key parameters.

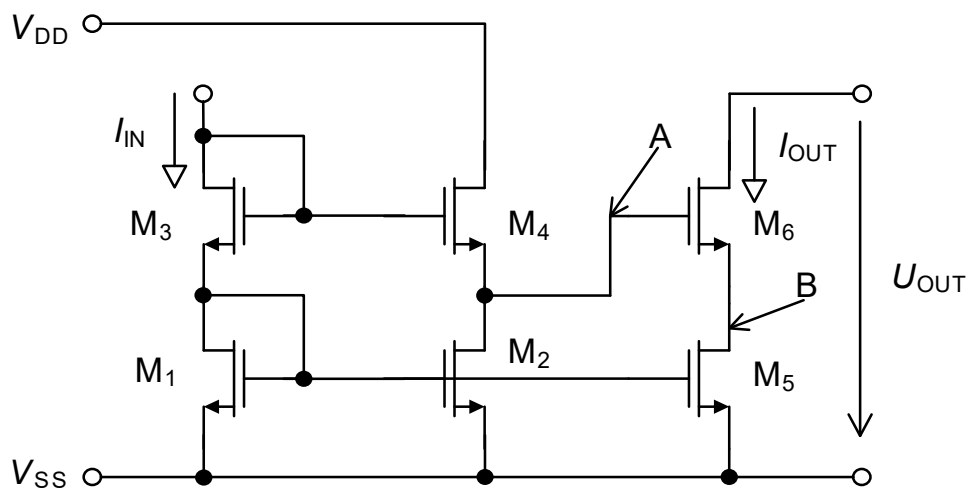
Chapter 4.2, which dealt with normal cascode current mirror, states that high output resistance of cascode configuration is ensured when both cascode transistors operate in saturation region. When this condition is met it is possible to calculate minimal output voltage of current mirror with NMOS transistors:

$$U_{OUTmin} = U_{GS} + U_{DSmin} = U_{TH} + 2U_{DSmin}. \quad (4.48)$$

It is required to lower the minimal output voltage to the value:

$$U_{OUTmin} = 2U_{DSmin} \quad (4.49)$$

One of the possible solutions:



**Fig. 4.13** Modified Cascode Current Mirror

The required function has a condition and that is to retain voltage  $V_{DS5min}$  at point B. On gate of the  $M_3$  transistor is constant voltage  $V_{GS} - V_{DSmin}$ . When considering usual cascode current mirror, there was voltage  $V_{GS}$  at point A. However, in this case the circuit shall be reconfigured in order to have voltage  $V_{GS} - V_{DSmin}$  at this point. Voltage between gate and source electrodes of the  $M_3$  transistor can be calculated using following formula:

$$U_{GS3} = U_{GS4} + U_{DS5min} \quad (4.50)$$

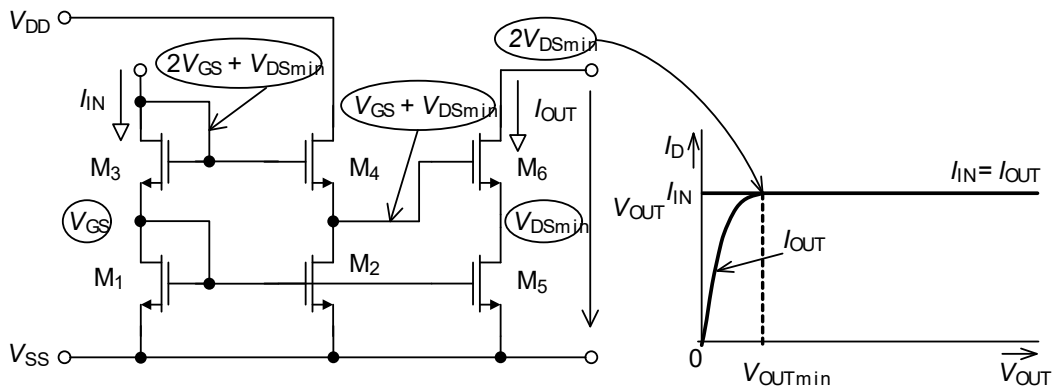
If all the transistors are designed for the same voltage  $V_{DSmin}$ :

$$\left(\frac{W}{L}\right)_3 = \frac{1}{4} \left(\frac{W}{L}\right)_{1,2,4} \quad (4.51)$$

If transistors  $M_5$  and  $M_6$  are the same, it can be calculated:

$$r_{out} = g_{m6}r_{ds}^2 + 2r_{ds} \cong r_{ds}^2g_{m6} \quad (4.52)$$

Voltage ratios in the circuit and usual behaviour of output current in dependence on output voltage can be seen in fig. 4.14.



**Fig. 4.14** Minimal output voltage and expected output current of Modified Cascode Current Mirror

There is a disadvantage to this configuration and that is the fact that the  $M_1$  and  $M_5$  transistors have different voltage  $V_{DS}$  and the current flowing through the  $M_1$  transistor is reflected with an error (see chapter 4.1).

### 4.5.1 Design Procedure

Procedure for designing a modified cascode mirror is similar to designing a regular one (chapter 4.2). Difference in the modified cascode current mirror design procedure is the quarter size of the transistor  $M_3$  and different voltage on the resistor.

### 4.6 Further examples of current mirrors with high dynamic range

In this chapter, there are further examples of current mirrors, having high output dynamic range ( $V_{OUT} = 2V_{DSmin}$ ). The intention of the following examples is always the same, and that is to retain voltage  $V_{GS} - V_{DSmin}$  on the gate electrode of the output cascode transistor. In the figure 4.15 there is an example of current mirror, comprised of four transistors, where  $V_{GS4}$  sets voltage on the transistor  $M_3$  and voltage  $V_{GS2}$  sets the voltage on the transistor  $M_4$ . The  $M_3$  transistor is designed to accommodate for higher voltage  $V_{GS}$ , for which there is a formula:

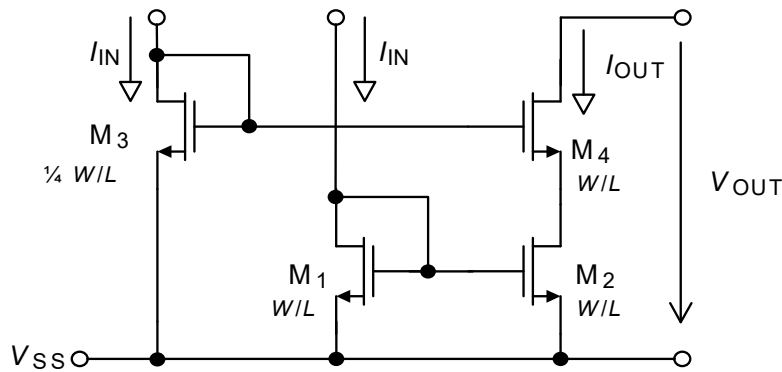
$$U_{GS3} = U_{GS4} + U_{DS2min} \quad (4.53)$$

If all the transistors are designed to work with the same voltage  $V_{DSmin}$  then the dimensions can be computed using following formula:

$$\left(\frac{W}{L}\right)_3 = \frac{1}{4} \left(\frac{W}{L}\right)_{1,2,4} \quad (4.54)$$

In the case that the transistors  $M_2$  and  $M_4$  have the same dimensions, the output resistance is:

$$r_{out} = g_{m4} r_{ds}^2 + 2r_{ds} \cong r_{ds}^2 g_{m4} \quad (4.55)$$



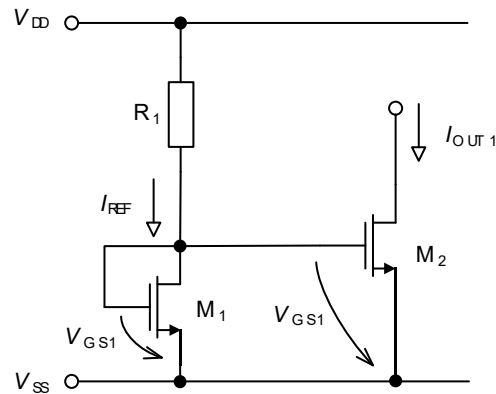
**Fig. 4.15** Current mirror with high dynamic range





$$I_{ref} = \frac{U_{DD} - U_{GS1}}{R_1} \quad (5.1)$$

This current flows through the transistor  $M_1$  connected in diode configuration, which then produces control voltage of the  $M_2$  transistor, which then reflect this current into the output branch.



**Fig. 5.1** Simple current reference

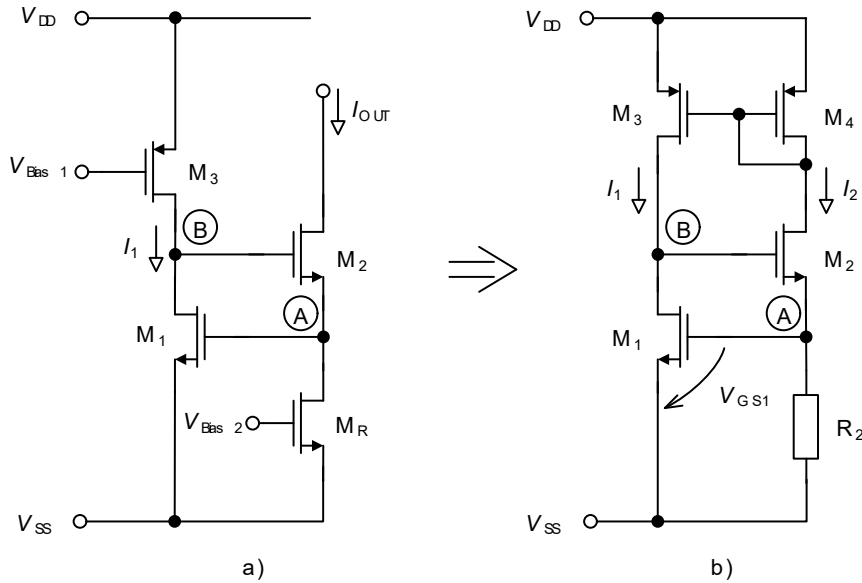
Basic principle utilized in this method, using Ohm's Law, is simple and is described in chapter 4.1. However, the accuracy of the output current is insufficient, because it is based on the accuracy of all values mentioned in the equation 5.1. The fluctuation of the source voltage  $V_{DD}$  is usually considered to be  $\pm 10\%$ , the accuracy of the resistor realisation on the chip is considered  $\pm 20\%$ . The voltage  $V_{GS}$  is directly dependant on the parameters of the MOS transistor ( $KP$ ,  $V_{TH0} \dots$ ). These parameters can have deviation up to  $\pm 20\%$  due to imperfections in the production process. Another factor highly influencing accuracy is thermal dependence.

## 5.2 Current reference independent of source voltage

In the figure Fig 5.2b there is a diagram of current reference that is almost independent of the source voltage. This circuit is often called self-biased. Basis for this current reference is divided from regulated cascode current mirror (see figure 5.2a). This current utilizes the negative feedback (transistors  $M_1$  and  $M_2$ ) to stabilize the output current  $I_{OUT}$  by following means. When the output current  $I_{OUT}$  raises the voltage  $V_{DSMR}$  (voltage at point A) raises as well. This consequently causes the voltage  $U_{GS1}$  to raise, which then causes the transistor to open more (whilst keeping the current  $I_{DM3}$  constant). Voltage at the point B then decreases,

as well as  $U_{GS2}$  and then the transistor  $M_2$  closes and by that it lowers the current  $I_{D2}$  and  $I_{OUT}$  as well. This current mirror has the advantage of having high output resistance  $r_{out}$ .

$$r_{out} = g_{m1}g_{m2}(r_{o1}\parallel r_{o3})r_{o2}r_{oMR}. \quad (5.2)$$



**Fig. 5.2** a) Circuit of a current mirror with regulated cascode b) current reference independent of source voltage

It is possible to create current reference circuit capable of generating current, which is almost independent of the source voltage (fluctuation  $\pm 10\%$ ), by modifying the circuit of the regulated cascode according to the figure 5.2b. This behaviour is caused by the  $M_2$  and  $M_3$  transistors and namely their high output impedance, capable of absorbing changes in source voltage  $\Delta U_{DS}$  without any significant changes in the currents in separate branches. In other words, with changes of voltage  $V_{GS}$  the current  $I_D$  remains the same (this is achieved when  $r_{out} = \infty$ ). On contrary the voltages  $V_{DS1}$  and  $V_{DS4}$  can not change arbitrarily. The  $M_1$  transistor has two voltages ( $V_{GS1}$  and  $V_{GS2}$ ) on the drain terminal (point B) and the  $M_2$  transistor has one voltage  $V_{GS}$  under the voltage  $V_{DD}$ . This means that any changes in the source voltage have to be absorbed by the output resistance of the transistors  $M_2$  and  $M_3$ .

If the  $W/L$  ratios of the transistors  $M_3$  and  $M_4$  are equal, then the current in both branches are equal ( $I_1 = I_2$ ). In order to set the current of the output branch of the current mirror a resistor  $R_2$  can be used.

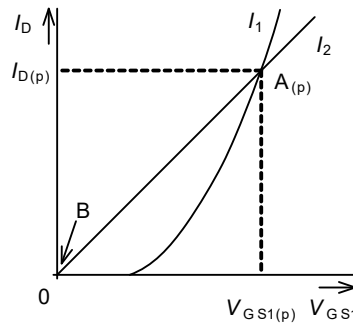
$$I_2 = \frac{U_{R2}}{R_2} \quad (5.3)$$

The voltage  $V_{R2}$  is the same as the voltage  $V_{GS1}$

$$U_{GS1} = R_2 I_2 = U_{TH1} + \sqrt{\frac{2I_1 L_1}{KP \cdot W_1}} \quad (5.4)$$

Since all transistors in the circuit operate in the saturation region, the voltage  $V_{GS1}$  can be obtained from the equation for computing current in saturation (equation 3.17). The dimensions can also be obtained from the same equation. The currents  $I_1$  and  $I_2$  are usually chosen by the designer himself, regarding the desired parameters of the current reference (such as power consumption, dimensions of the components etc.).

The simultaneous equations 5.3 and 5.4 have two possible solutions. Solutions of this nonlinear system is realised graphically in the figure Fig.5.3. Two possible results can be seen there, marked by points A and B. The result at point B works with zero current  $I$  and zero voltage  $V_{GS}$ . Point A is a desired operating point. However, in real situation it is not predefined at what state the circuit will be after connecting the circuit to the source. To compensate this fact and to ensure that the circuit is always operating in the point A, it is required to add starting circuit.



**Fig. 5.3** Operating points of the current reference



$$U_{GS1} = U_{GS2} + U_R = U_{GS2} + I_{REF}R \quad (5.5)$$

To ensure the equality of the current flowing through the transistors  $M_1$  and  $M_2$  a current mirror realised by the transistors  $M_3$  and  $M_4$  is added to the circuit (figure Fig.5.5b). The output current is reflected into the output branch. The outputs  $V_{biasp}$  and  $V_{biasn}$  may serve the purpose of setting the operating points of further transistors.

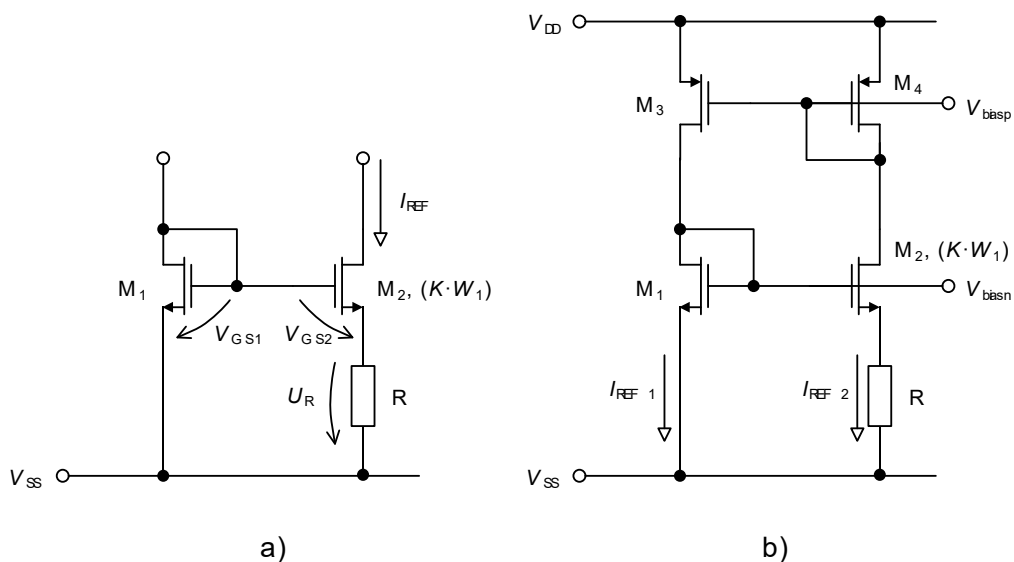
The equation 5.5 is valid only if the condition  $V_{GS1} > V_{GS2}$  is met. To achieve this the  $M_1$  transistor is designed with higher parameter beta compared to that of the transistor  $M_2$  (this is the reason for naming this method multiplication of beta). Increasing the parameter (equation 3.9) can be easily achieved by increasing the  $W_2$ .

$$U_{GS} = \sqrt{\frac{2I_D}{\beta}} + U_{TH0} \quad (5.6)$$

In this equation  $\beta = KP \cdot W/L$  and

$$\beta_2 = K \cdot \beta_1, \quad (5.7)$$

In this case the  $K$  is ratio of  $W_2/W_1$  (with keeping the  $L$  constant).



**Fig. 5.5** Current reference using the beta multiplication a) principle of the reference, b) solution circuit

In the ideal situation following statement is true:

$$I_{REF1} = I_{REF2} = I_{REF} \quad (5.8)$$

This current reference circuit utilizes the positive feedback. The additional resistor R reduces the closed loop amplification (positive feedback circuit can only be stable when its closed loop amplification is lower than 1) When decreasing the value of the resistor R, the closed loop amplification is increasing, and this may result in the circuit becoming unstable. An example of the conditions, when the circuit oscillates, is large parasite capacitance between source and bulk terminals of the M<sub>2</sub> transistor. In this case, the resistance between source terminal of the M<sub>2</sub> transistor and the ground is decreasing. This can occur when the resistor R is not on the same circuit board with the rest of the circuit.

For the calculation of the transconductance of the M<sub>1</sub> the following equation is true

$$g_{m1} = \frac{2I_{REF}}{U_{DS1,sat}} = \frac{2\Delta U_{DS}}{R \cdot U_{DS1,sat}} = \frac{2}{R} \left( 1 - \frac{U_{DS2,sat}}{U_{DS1,sat}} \right) \quad (5.9)$$

Since the same current flows through both transistors, they only differ in the width of the channel W, the ratio  $V_{DSat}$  applies (saturation voltage – minimal value of the voltage between the drain and source terminal to obtain saturation of the transistor).

$$\frac{U_{DS2,sat}}{U_{DS1,sat}} = \sqrt{\frac{W_1}{W_2}} = \frac{1}{\sqrt{K}} \quad (5.10)$$

The equation can then be rewritten

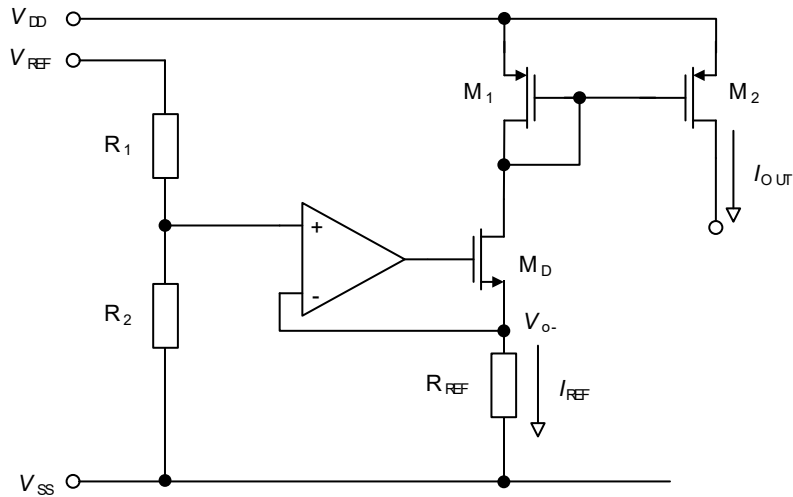
$$g_{m1} = \frac{2}{R} \left( 1 - \frac{1}{\sqrt{K}} \right) \quad (5.11)$$

The transconductance  $g_{m1}$  depends only on the value of the resistor R and the ratio K. All parameters of the process (KP,  $V_{TH}$ ...) disappear from the dependence. This is the undisputed advantage of this configuration. There is also a special case where the  $g_{m1}$  is only depend on the resistor R, and that is when the parameter  $K = 4$ . In that case:









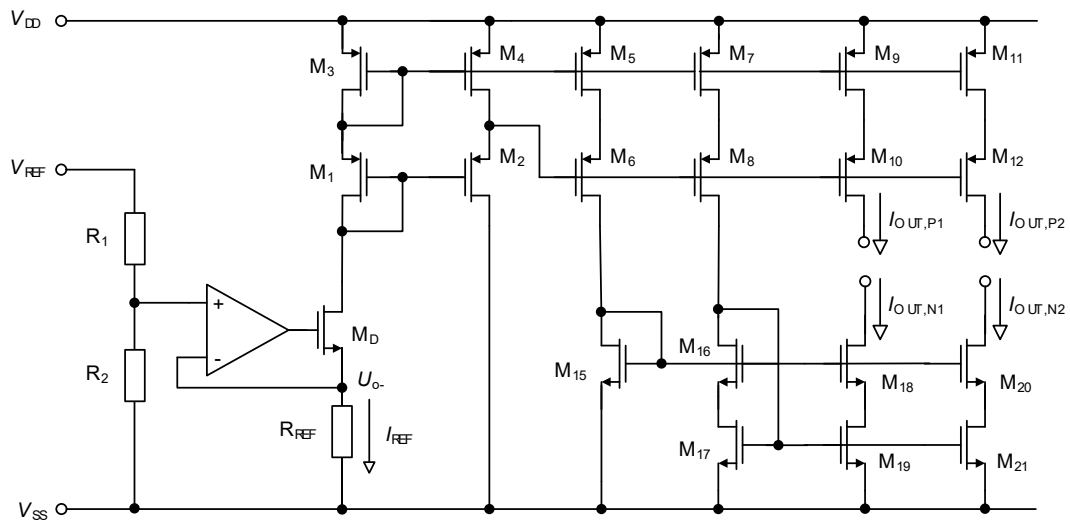
**Fig. 5.8** Current reference utilizing referential voltage

This connection consists of voltage divider, realised using resistors  $R_1$  and  $R_2$ . Their ratio may be realised with high accuracy (0,1% - see chapter 2.2.2). Output voltage of the divider is then brought to the + terminal of the operational amplifier. The other input node of the amplifier is connected to the resistor  $R_{REF}$  and is used to keep a constant value of the control voltage on this resistor, by controlling the transistor  $M_D$ . The resulting referential current can be calculated employing the following formula.

$$I_{REF} = \frac{U_{0-}}{R_{REF}}. \quad (5.13)$$

As stated before, the circuit keeps a constant value of voltage  $V_{0-}$ . Accurate value of the  $R_{REF}$  resistor is hard to realise and can have deviation of up to 20% (see chapter 2.2.2). Due to this fact, this resistor must be finely tuned (electronical tuning is one possibility). The  $V_{0-}$  voltage must be chosen with respect to the voltage range of  $U_{DD}$  and  $U_{SS}$  in the referential branch.

The circuit may be enhanced by adding current mirrors in such way that the designer can create any number of current references (both PMOS and NMOS), with any values of referential currents (in this case it is required to add adequate output resistors to the individual transistors – see chapter 4). In the figure Fig 5.9 there is a diagram of the circuit used in Fig. 5.8 with added four output referential currents (PMOS and NMOS). These currents have high output resistance and high voltage dynamic range. These parameters are ensured by employing current mirrors discussed in chapters 4.5 and 4.6.



**Fig. 5.9** Current reference utilizing referential voltage with multiple outputs

In this connection the concurrency of NMOS and PMOS transistors used in the current mirrors is crucial. The voltage asymmetry can influence the overall accuracy of the output currents.

# Commentary

This part of my thesis deals with commentary of the translated text. There are few parts on which this commentary is aimed. The logical way of dividing the commentary would be as following. Firstly, there should be the commentary of the differences between the target and source language including the problems and difficulties of translation originating from said differences. Secondly, after properly commenting on the differences between the languages, there should be a part focused only on the translated text and it should be presented in the form of discourse analysis.

## Language Differences

In this chapter I would like to describe both, the subtle and major differences between the Czech (source) and English (target) languages. It is expected that these two languages have certain differences just from looking at two basic features.

First of the features is the distinction in the Indo-European language family. Indo-European language family is the biggest language family, with about 3.5 billion people using a language from this family as their native language. Both source and target language belong to this language family as well. However, this language family can be divided further into many branches and subbranches which may differ to various extent. An example would be (on the specific language level) Czech and German languages. Despite the countries using the languages neighbour each other, the languages are quite different, and the translators require extensive study of the given language in order to be fluent in it. However, the northern or eastern border (Polish or Slovak languages), the language users can communicate much more easily. This is because these languages belong to the same language family as the Czech language. Now, with this stated, the source of the differences between Czech and English language is the different language families (as with the German language). Namely the Czech is a Slavic language and the English is Germanic language.

The second feature is type of the language. The English is mostly analytic (apart for some exceptions) while Czech is mostly synthetic language. Both language types have some unique features.

Analytic language, unlike a synthetic one, is any language that uses specific grammatical markers words or particles, to express syntactic relations within sentences, according to Britannica. In general usage this means that the sentence has given word order

with little or no possibility to change it, without shifting the meaning. The example of the given word order in sentence can be seen in the following example: *You are looking quite handsome today* and *Are you looking quite handsome today* are almost identical sentences, the only difference is the words are and you being switched. This however causes the whole sentence to shift meaning. In the first instance, the producer of the message is complimenting someone, they are declaring the fact of someone looking handsome. In the other instance the producer is not declaring anything, in this case the sentence is question and the producer awaits some response to this sentence.

The other type of language from this point of view is a synthetic language, a category to which even the Czech language belongs. According to Britannica a synthetic language is any language that uses inflection (the change in the form of a word that indicates the distinction of tense, person, gender, number, mood voice and case) to express relations within the sentence. This can be demonstrated on the following example: *Přijela*. Despite this being just one word, it is a full sentence. From this one-word sentence we can deduct several facts. Just like in the definition we can conclude that the subject of the sentence is feminine gender, probably *Ona* or some name, then we can conclude that the action of arriving already happened because the verb is in the form of past tense. In the matter of number and voice it is possible to distinguish that the subject is in the singular number and the verb is in active voice. These grammatical distinctions can be concluded just from one-word sentence which is typical feature of the synthetic language.

## **Translation difficulties occurring from the differences**

Some difficulties occur from the differences described in the previous chapter. Keeping the chronological order of that chapter, the language family differences will be covered first.

As stated above, the source and target language belong to different language families. In practical usage this means that, apart from specific professional terms and some exceptions, the lexicology and syntax are completely different and the person translating text between these languages is required to fully (if possible) understand both languages. Nevertheless, the process of learning a language is rather complicated task which can take several years to master. And this is one of the main sources of the translation difficulties, because in most cases, one of the languages (either source or target) is native to the translator while the other is taught and a less known to some extent. Because of this, translation may get tricky thanks to the lack or

incompleteness of the translator's vocabulary and the translator need to seek help of a dictionary or other translation tools.

There are some difficulties originating from the different types of source and target languages (analytical and synthetic language). As shown on the example, when translating into an analytic (English) language the resulting word order is very important for proper understanding of the translated text. This is even more important when translating from synthetic language as the word order has much smaller importance. When translating it is also important to transfer all the meaning included in the inflection of the language (tense, voice and others).

## **Translation approach**

For this paper I have been tasked with translation of educational textbook for study programme Analogue Technologies. This textbook, or at least the part I have been assigned with, is written in fully formal, impersonal style. I tried to reflect this fact in the translation and therefore have translated the English text in rather formal and impersonal style. This, for example, required substituting active voice in Czech original text with passive voice in English translation, as it is more formal. Another required alteration was decreasing the subjectivity in translated text. This means that sentence *můžeme dopočítat rozměry tranzistoru* could be translated as *dimensions of the transistor can be calculated*. In the Czech sentence the verbs states that there is plural subject *My*, although it is not written down. In the translation I would translate this sentence using rather passive voice instead of an active one. I have decided for such an approach because English professional or scientific texts tend to be absent of singular subject, although plural subject may appear. This needed to be acknowledged and as a result I tried to avoid using subjects at all. However, this approach, although it is advisable, requires much more syntactic changes in order to sound natural to English speaker. This text is very closely related to the study programme I am currently studying because last year I attended Analogue Studies as it is compulsory to complete this study programme. This specific task has been given to me by the lecturer, because he teaches this subject to Erasmus students, as well as local ones, and he needs this textbook in English.

## Lexicology

The most obvious lexicological aspect of this professional text is, of course, terminology. In both languages we may find many professional terms mainly from the field of electrical engineering. This is quite convenient, because we may say that electrical engineering or study of electricity started in the 1800s, and by that time the world was already globalized to some extent. As a result of this, the terminology for this, newly created, field of study was accepted in the whole western civilization. However, because of some historical influences there are some differences, and specifically these differences are making translating of such terminology rather tricky. Let me demonstrate on few examples. For example, *transistor* in English is completely the same in Czech *transistor*, and even in German *Transistor* or French *transistor*. The very same with minor differences is applied to other electrical components such as *condenser*, which in Czech is *kondenzátor*, in German it is *Kondesator* and in French it is *condensateur*. Of course, there are terms that are completely different in respective languages. Such bright example is *voltage*, because into Czech it translates as *napětí*, into German as *Stromspannung*, and into French as *Tension*. As seen on the examples, we can state that a word by word translation is not the best procedure, as it may cause incorrect translation. In order to avoid such mistakes, I obtained texts dealing with the same problematics in both languages. From these texts I was able to identify the correct translation for words and terms.

Helpful fact is that despite source and target language belong to different language families they share some scientific terms originating from Greek or Latin, although slightly changed to fit the nature of the given language. For example: literature – *literatura*, grammar – *gramatika*, technology – *technologie*.

Another troublemaker in translation of the text are synonyms. By this I mean that if one of the languages (target or source) has a synonym for a word where the other does not, it creates another obstacle in translation. Let me demonstrate this on an example. In original Czech text there is often used the word *vzorec*, and this word in English translation has two possibilities, since they are synonyms. These are *equation* and *formula* and this fact is rather complicating the translation process because it is often difficult to decide which one is more adequate.

## Conclusion

In the translation we can see that both languages, although dealing with the same matter, employ a little different approach to conveying information. This had been required to remain during the translation process. Both languages differ in some aspects, such as morphology, syntax, lexicology and even pragmatics. These little differences must be considered when translating, despite the fact that one could think that it is not required since this is a technical text and these differences are mostly applied in general use of the language. Another source of such differences is different cultural background of source and target language. Although this fact does not influence the translation of technical text so much, it still does.

Both languages also differ in way the academic or technical text is written. For example, in English, which is the target language of this thesis, personality is hugely avoided. This resulted in replacing active voice in original text with passive voice and avoiding first person both singular and plural. This on the other side is not the case of source language. In the Czech text there are both active voices and first persons used to create the feeling that the author of the text is directly addressing the reader.

With technical text there is one more important feature to consider and that is mental schemata, or cohesion. This translation has technical meaning, so it is expected that the reader, or rather recipient to be more general, has certain mental schemata that allows them to understand such technical text. If a person without beforementioned mental schemata reads the text, for example an artist, they would not comprehend the information that is conveyed here as they do not have any electrical or technical education.

As I mentioned in previous paragraphs the process of translation of such text is not as simple as it may seem. Obvious approach would be just directly translating the text (also known as word-by-word translation), but hopefully I cleared that such approach is not just insufficient but could render the translation incomprehensible. So, the next logical step is to translate the text with respecting proper syntax, lexicology and morphology so that the translation makes sense and is easily understandable. But that is still not best outcome and not just because that everyone who would read it would know that the translator does not understand target language very much. Therefore, the proper formation of the text must be introduced. This means, for example, avoiding personal terms, first person, active voice and other mentioned differences. It is also wise to consider adding some form of hedging to the

text, as it is considered polite and formal. When all of these properties are carefully and properly applied to the text, we finally get the desired, properly translated text.



## References

KRHUTOVÁ, Milena. *Parameters of professional discourse: English for electrical engineering*. Brno: Tribun EU, 2009. ISBN 978-80-7399-839-4

JANATA, Petr. *Překládáme do angličtiny, příručka pro překladatele odborných textů*. Vyd.1. Plzeň: Fraus, 1999. ISBN 80-7238-052-4

ALLEN, Phillip E. and Douglas R. HOLBERG. *CMOS Analog Circuit Design*. Second Edition. Oxford: Oxford University Press, 2002. ISBN 0-19-511644-5

*Analytic language*. Encyclopædia Britannica, inc. [online]. Poslední aktualizace 16.9.2011 [cit. 6.6.2016]. Dostupné na: <https://www.britannica.com/topic/analytic-language>

*Synthetic language*. Encyclopædia Britannica, inc. [online]. Poslední aktualizace 16.9.2011 [cit. 6.6.2016]. Dostupné na: <https://www.britannica.com/topic/synthetic-language>

## Rozšířený abstrakt

Téma mé bakalářské práce je komentovaný překlad odborného textu (v angličtině Commented translation of a text on science and technology). Abych mohl splnit téma zadání, bylo třeba splnit dva separátní úkoly, které se ve výsledné práci spojí. První úkol, a tedy první část výsledné práce, je samotný překlad odborného textu. Překládá se z češtiny do angličtiny, kvůli tomu že obor, jenž studuji, ač je zaměřen na studium angličtiny, je oficiálně vyučován v češtině. Na tomto se také projeví, jak dobře student rozumí anglickému jazyku. Neméně důležitým faktorem je volba správného textu k překladu. Samozřejmě nelze použít ledajaký český text, ale je potřeba aby splňoval určité náležitosti. Například je třeba aby se jednalo o odborný text, nikoliv o populární či populárně naučný. Dále je vhodné, aby se text zaměřoval na techniku, ideálně na elektrotechniku či informatiku, vzhledem k tomu že tyto zaměření jsou součástí oboru, jenž studuji. Po zvolení nejvhodnějšího textu je na místě samotný překlad zmíněného textu. V překladu je třeba uplatnit veškeré zatím dosažené znalosti především z oblasti odborné angličtiny. Po přeložení textu následuje druhá, neméně podstatná část, a to komentář. Komentář obsahuje například jazykový rozbor překladu nebo zhodnocení obtížnosti překladu textu. V práci nesmí samozřejmě chybět náležitosti jako úvod a závěr, seznam referencí a abstrakt.

### Postup řešení

V této kapitole rozšířeného abstraktu se budu věnovat postupu řešení úkolů které jsem nastínil v předchozí kapitole. Tyto úkoly samozřejmě vychází ze zadání bakalářské práce školou. Zde budu popisovat, jak jsem zadanou problematiku řešil v mém případě, čímž rozhodně nedávám najevo že se jedná o nejlepší možný postup řešení, či o nejsprávnější, je to pouze mnou zvolený postup, u kterého jsem se snažil splnit všechna kritéria a náležitosti.

Prvním úkolem byl překlad. Ve výsledku je tato část dominantní svým rozsahem, ne však svou důležitostí. Prvním krokem pro zpracování překladu bylo získání materiálu, jenž by bylo možné přeložit. Zde bylo možné vybrat si z několika variant. Jak již jsem zmínil v předchozí kapitole je třeba najít vhodný text k překladu, ideálně odborný text technického rázu. První možnost, kterou jsem zvažoval bylo využití internetu k nalezení vhodného textu. Nicméně s tímto řešením vyvstalo hned několik možných obtíží. První bylo že při nalezení textu by se mohlo jednat pouze o úryvek textu z nějakého obsáhlejšího díla. V tomto případě je dost pravděpodobné že by rozsah nestačil na pokrytí potřeb mé bakalářské práce. Dalším problémem

při použití obsahu získaného z internetu je samozřejmě možné porušení autorských práv. V případě že by se mi podařilo najít adekvátní text v potřebné délce, stále bych se mohl jeho přeložením a prezentováním v mé bakalářské práci dopustit porušení autorských práv. Tomuto by se dalo předejít zkontaktováním autora onoho textu a požádáním o možnost použití v mé bakalářské práci. Vzhledem k tomu že původní text má být v českém jazyce tak by tato komunikace s autorem mohla být jednodušší, ovšem mohlo by dojít i k tomu že autor bych chtěl poplatek za poskytnutí textu. Tomu jsem se chtěl vyhnout, a tak jsem možnost využití internetu k nalezení vhodného textu zavrhl. Lepší řešení mi poradila vedoucí práce. Tímto řešením bylo oslovení vyučujících na VUT, ideálně vyučujících, s nimiž jsme již měli nějaký předmět, zdali by nestáli o překlad jejich skript do angličtiny. Volba vyučujících našeho oboru bylo vhodná, jelikož takový vyučující má blízko k angličtině. S touto prosbou jsem oslovil hned tři vyučující. Postupně se mi s kladnou odpovědí ozvali všichni. Nicméně jako první se mi ozval vyučující předmětu HANA – Analogová Technika. Proto jsem se rozhodl právě pro skripta do předmětu HANA. Bylo mi řečeno že předmět HANA je vyučován i pro zahraniční studenty v programu Erasmus nebo Erasmus+. Nicméně náš vyučující neměl čas vytvořit skripta i v anglické verzi, právě pro ony zahraniční studenty, a proto mi navrhl spolupráci a to takovou, že on mi poskytne skripta jako text na překlad a já mu po přeložení poskytnu přeloženou verzi kterou následně použije v anglické verzi skript. Nicméně se nemohlo jednat o plnou verzi skript, kvůli jejich rozsahu, a tak jsme se domluvily pouze na dvou kapitolách, konkrétně 4. a 5. protože nejsem první, kdo do předmětu HANA překládá skripta. Takto jsem získal velmi dobrý zdroj původního textu a mohl jsem začít překládat.

Při překládání jsem se opíral hned o několik různých pomůcek a zdrojů, jenž mi s překladem pomohli. První je moje znalost angličtiny, kterou studuji již od základní školy, a proto je značná, především pak díky studiu angličtiny na VUT. Nicméně, tato znalost nestačila na všechny problémy, s nimiž jsem se v překladu setkal. Tudíž bylo třeba sáhnout po jiných pomůckách. Prvním logickým krokem bylo samozřejmě použití slovníku. Využil jsem volně dostupných slovníků na internetu, ovšem ty někdy nebyly nejvhodnějším řešením v případě potřeby přeložení vysoce odborných termínů, pro ty jsem musel zvolit jiný postup. Řešení tohoto problému mi poskytl sám vyučující předmětu HANA, jelikož spolu s jeho skripty mi poskytl i knihu ze které čerpal informace při vytváření skript, která je sepsána v angličtině. V této knize jsem následně mohl vyhledat vhodný termín, případně četnost užití tohoto termínu.

Neznalost správného termínu nebyla ovšem jediná překážka při překládání textu, se kterou jsem se setkal. Dalším nezbytným krokem při překládání bylo zohlednit správné

vytváření slov a vět v anglickém jazyce tak aby vyzněly přirozeně a splňovaly náležitosti odborného, akademického stylu. To především spočívá v nahrazování rodu činného v českém jazyce rodem trpným (jeho ekvivalentem *passive voice*) v jazyce anglickém. Dále bylo třeba upustit od subjektivity v českém jazyce i když ta se objevovala spíše sporadicky. Tyto dva fenomény dohromady jsou důvodem, proč bylo několikrát potřeba rozdělit původní větu nebo přidat větu která lépe vystihuje vysvětlení v anglickém jazyce.

Právě tyto rozdíly a obtíže z nich vznikající jsou popsány v části Commentary. Tato část má tři oddělené sekce. První sekcí je popis rozdílů mezi oběma jazyky, a to jak z hlediska rozdělení mezi indoevropskými jazyky, tak i z hlediska typu jazyku (syntetický, analytický). Následuje část, kde popisují obtíže v překladu, které vyvstávají právě z těchto rozdílů. Třetí část komentáře je věnována diskurzivní analýze překládaného textu.

## **Shrnutí výsledků**

Závěrem abstraktu bych rád shrnul výsledky mé bakalářské práce. Zadáním práce bylo překlad textu odborného textu a následný komentář. Věřím, že požadavky ze zadání jsem splnil. Text, jenž jsem překládal se dozajista dá považovat za odborný vzhledem k jeho využití pro studium na vysoké škole. Text jsem přeložil, a díky kontrole podle poskytnuté knize v anglickém jazyce, jsem přesvědčen že dostatečně. Dále se tento překlad bude používat pro studium na VUT zahraničními studenty, což nasvědčuje dostatečné úrovni překladu. V části komentáře jsou jednak popsány rozdíly jazyků a jednak je zde jazykovědný rozbor překladu. Toto považuji za dostatečný komentář překladu. Na konci bakalářské práce je samozřejmě uveden seznam použitých zdrojů včetně jejich bibliografické citace.

