

VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ
BRNO UNIVERSITY OF TECHNOLOGY

FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ
ÚSTAV ELEKTROENERGETIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF ELECTRICAL POWER ENGINEERING

ZPŮSOBY TESTOVÁNÍ DESEK PLOŠNÝCH SPOJŮ

BAKALÁŘSKÁ PRÁCE
BACHELOR'S THESIS

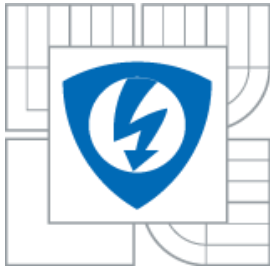
AUTOR PRÁCE
AUTHOR

TOMÁŠ PRŮŠA

BRNO 2014



VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ
BRNO UNIVERSITY OF TECHNOLOGY



**FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH
TECHNOLOGIÍ**
ÚSTAV RADIOELEKTRONIKY

**FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF RADIO ELECTRONICS**

ZPŮSOBY TESTOVÁNÍ DESEK PLOŠNÝCH SPOJŮ

METHODS OF TESTING PRINTED CIRCUIT BOARDS

BAKALÁŘSKÁ PRÁCE
BACHELOR'S THESIS

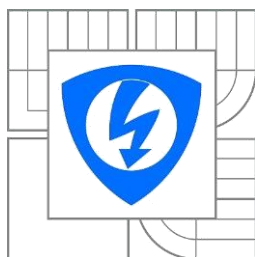
AUTOR PRÁCE
AUTHOR

Tomáš Průša

VEDOUCÍ PRÁCE
SUPERVISOR

Prof. Dr. Ing Zbyněk Raida

BRNO 2014



VYSOKÉ UČENÍ
TECHNICKÉ V BRNĚ

Fakulta elektrotechniky
a komunikačních technologií

Ústav radioelektroniky

Bakalářská práce

bakalářský studijní obor
Elektronika a sdělovací technika

Student: Tomáš Průša
Ročník: 3

ID: 78001
Akademický rok: 2013/2014

NÁZEV TÉMATU:

Způsoby testování desek plošných spojů

POKYNY PRO VYPRACOVÁNÍ:

Seznamte se rozhraním modulu PC – typ iTC. Provedte rozbor jeho vstupů a výstupů.
Stanovte charakteristiku jednotlivých vstupů a výstupů.

Provedte rozbor možných vstup/výstupních charakteristik desek, na které jsou moduly PC instalovány a k tomu definujte možné typy chyb a způsobů jejich identifikace.

Na základě charakteristik vstupů/výstupů navrhnete způsoby jejich měření správnosti obvodů, které se nacházejí na deskách, ve kterých bude modul PC používán.

Tyto obvody realizujte a ověřte správnost funkce.

DOPORUČENÁ LITERATURA:

[1] Comulab: CM-iTC Computer-On-Module. Reference Guide. 2010.

Termín zadání: 10.2.2014

Termín odevzdání: 30.5.2014

Vedoucí práce: prof. Dr. Ing. Zbyněk Raida
Konzultanti bakalářské práce: .

doc. Ing. Tomáš Kratochvíl, Ph.D.
Předseda oborové rady

UPOZORNĚNÍ:

Autor bakalářské práce nesmí při vytváření bakalářské práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

ABSTRACT

Tato práce se zabývá návrhem testeru pro základové desky používající modul počítače typu PC pod názvem CM-iTC a rozborem jeho vstupních/výstupních pinů. Jsou zde uvedeny kombinace vstupů/výstupů testovaných desek a modulu se zaměřením na možné chyby a jejich specifikace. Jsou uvedeny návrhy na řešení, jak tyto chyby zjistit.

KLÍČOVÁ SLOVA

Modul CM-iTC, tester, vstupy/výstupy modulu, chyby na deskách

ABSTRACT

This work describes design of tester for motherboards that uses the PC's called CM-iTC and analysis of input / output pins. There are combinations of inputs / outputs for tested boards and modules focusing on possible errors and their specifications. They include proposals for solutions to detect these errors.

KEYWORDS

Modul CM-iTC, inputs/outputs of the modul, errors on boards

Průša, T. Způsob testování desek plošných spojů. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2014. 51 s. Bakalářská práce. Vedoucí práce: prof. Dr. ing. Zbyněk Raida.

Prohlášení

Prohlašuji, že svou bakalářskou práci na téma „Způsoby testování desek plošných spojů“ jsem vypracoval samostatně pod vedením vedoucího bakalářské práce, s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny uvedeny v seznamu literatury na konci práce.

V Brně dne 30. května 2014

.....
podpis autora

Poděkování

Děkuji vedoucímu bakalářské práce prof. Dr. ing. Zbyňku Raidovi za vedení při vypracování bakalářské práce a ing. Ivo Hermanovi, CSc. za účinnou metodickou, pedagogickou a odbornou pomoc a další cenné rady při zpracování mé bakalářské práce.

V Brně dne 30. května 2014

.....
podpis autora

Obsah

Seznam obrázků	9
Seznam tabulek	10
1 Úvod	11
1.1 Cíl práce	11
1.2 Jednoduchý popis PC modulu CM-iTC.....	11
1.3 Blokové schéma modulu CM-iTC.....	13
2 Důvod návrhu testeru a jeho základní popis	15
2.1 Zdůvodnění potřeby testeru	15
2.2 Popis testovacího pracoviště	16
2.2.1 Tester přítomnosti napětí a zemí	16
2.2.2 Tester vstupů/výstupů.....	16
2.3 Rozpis skupin vstupů/výstupů modulu	17
2.3.1 Způsob řešení napájení testerů	20
2.3.2 Způsob řešení analogových přepínačů	20
2.3.3 Parametry kladené na řídicí procesor testeru	20
2.4 Nejčastější chyby na deskách plošných spojů	20
2.5 Realizace obvodů.....	21
2.5.1 Způsob měření napětí – (obvod měření napětí)	21
2.5.2 Výsledky obvodu pro měření napětí	22
2.5.3 Způsob měření proudu – (obvod měření proudu)	22
2.5.4 Měření a porovnání výsledků pro obvod měření proudu	24
2.5.5 Chyba měření proudu způsoben procesorem	25
3 Rozpis jednotlivých vstupů/výstupů podle skupin	26
3.1 Vstupní napětí	26
3.1.1 Napětí VCC_SBY pro tester přítomnosti napětí a zemí	26
3.1.2 Napětí VCC_SBY pro tester vstupů/výstupů.....	27
3.1.3 Porovnání měření napětí VCC_SBY při zátěži a bez zátěže	28
3.1.4 Napětí VCC pro tester přítomnosti napětí a zemí	29
3.1.5 Napětí VCC pro tester vstupů/výstupů.....	30
3.1.6 Porovnání měření napětí VCC při zátěži a bez zátěže	31
3.1.7 Nulové napětí (zem)	31
3.1.8 Test baterie pro RTS	32

3.1.9	Porovnání měření napětí baterie bez zátěže a při zátěži	32
3.2	Jednobitové vstupy/výstupy GPIO	33
3.2.1	Výstupy GPIO0-1.....	33
3.2.2	Vstupy/výstupy GPIO2-9	33
3.2.3	Vstupy/výstupy GPIO 10-11.....	35
3.2.4	Vstupy/výstupy GPIO12-13	36
3.2.5	Vstupy/výstupy GPIO14-17	37
3.2.6	Postup testování GPIO 0-17	38
3.3	Další jednobitové porty se speciálním účelem	39
3.3.1	Časovač pro kontrolu LVDS - STRAP_EN.....	39
3.3.2	Ověření napájení - PWRGOOD	39
3.3.3	Zakázání zápisu do BIOSU - BIOS_WP	40
3.3.4	Výstup řízení externího napájení modulu - SUSP_S3	40
3.3.5	Ovládání externího reproduktoru - TIMER_SPKR.....	40
3.3.6	Spouštěcí signál pro FWH_INIT	40
3.3.7	Vypínání modulu - PWRBTN	40
3.3.8	Vstup hardwarového restu - RSTIN	41
3.3.9	Signalizace hardwarového resetu - RESET.....	41
3.4	Testování rozhraní typu Ethernet a kontrolních led diod	41
3.4.1	Ethernetový port s reverzní logikou kontrolní signalizace pomocí LED diod.....	42
3.4.2	Ethernetové rozhraní s klasickou logikou kontrolní signalizace pomocí LED diod.....	44
3.5	Sériové porty	44
3.5.1	Sériový port jedna	44
3.5.2	Sériové porty dva až čtyři	45
3.6	Vstupy a výstupy analogových signálů	46
3.6.1	Vstupy pro analogové signály.....	46
3.6.2	Výstup analogového signálu.....	47
3.7	Výstupy USB.....	47
3.8	Výstupy obrazu.....	48
3.8.1	Výstup SDVO.....	48
3.8.2	Výstup LVDS.....	49
4	Závěr.....	51
	Použitá literatura.....	52
	Seznam zkratk.....	53

Seznam příloh.....	55
A. Rozpis vstupů/výstupů na konektoru modulu CM-iTC.....	56
A.1 Napájecí vstupy	56
A.2 Jednabitové vstupy/výstupy GPIO	57
A.3 Speciální jednabitové výstupy/vstupy.....	58
A.4 Ethernetové porty	59
A.5 Sériové porty	60
A.6 Vstupy/výstupy zvukových signálů.....	60
A.7 USB porty.....	61
A.8 Obrazové výstupy	62
A.8.1 Obrazové výstupy LCD.....	62
A.8.2 Obrazové výstupy SDVO.....	63
A.8.3 Obrazové výstupy LVDS.....	63

Seznam obrázků

Obr. 1: Foto konektoru atomu na testované desce plošného spoje.....	11
Obr. 2: Fotografie používaného CM-iTC modulu.....	12
Obr. 3: Blokové schéma modulu CM-iTC	13
Obr. 4: Foto konektoru umístěného na modulu CM-iTC – typ AMP 8-5353183-0.....	14
Obr. 5: Foto příkladu testované desky plošného spoje bez modulu CM-iTC	15
Obr. 6: Foto testované desky plošného spoje s modulem CM-iTC.....	15
Obr. 7: Cílové schéma zapojení testovacího pracoviště	16
Obr. 8: Blokové schéma zapojení testeru vstupů/výstupů.....	19
Obr. 9: Náhradní schéma obvodu měření napětí	21
Obr. 10: Foto realizovaného obvodu měření napětí	22
Obr. 11: Převodník proud/napětí	23
Obr. 12: Schéma měření proudu (obvod měření proudu).....	24
Obr. 13: Náhradní schéma měření proudu	24
Obr. 14: Foto realizovaného obvodu měření proudu.....	25
Obr. 15: Obvyklé zapojení napájecího zdroje pro modul CM-iTC, jehož výstup bude testovat.....	26
Obr. 16: Ilustrativní schéma napájení modulu CM-iTC.....	26
Obr. 17: Schéma obvodu pro prověření pinů pro napětí VCC_SBY	27
Obr. 18: Schéma zapojení pro test napájení VCC_SBY.	28
Obr. 19: Schéma obvodu pro prověření pinů pro napětí VCC	29
Obr. 20: Schéma pro měření napájení VCC	30
Obr. 21: Schéma pro ověření pinů nulového nažmpětí	31
Obr. 22: Schéma měření baterie	32
Obr. 23: Náhradní schéma TTL logiky	34
Obr. 24: Rozložení úrovní pro vstupní a výstupní signály	34
Obr. 25: Náhradní schéma obvodu s pull-upem	36
Obr. 26: Náhradní schéma obvodu s pull-downem	37
Obr. 27: Navrhované schéma pro celkové měření vstupů/výstupů GPIO	39
Obr. 28: Příklad zapojení ethernetového portu v testované desce a jeho vnitřní schéma zapojení	42
Obr. 29: Schéma měření ethernetu	42
Obr. 30: Schéma zapojení LED diod.....	43
Obr. 31: Celkové navrhované blokové schéma pro měření LED diod ethernetu	44
Obr. 32: Blokové schéma celkového měření na portech UART	46
Obr. 33: Ilustrativní zapojení USB portu	47
Obr. 34: Blokové schéma zapojení USB.....	48
Obr. 35: Příklad zapojení SDVO na testované desce.	49
Obr. 36: Blokové schéma celkového měření signálů LVDS a SDVO	50
Obr. 37: Ukázka zapojení LVDS výstupu na testované desce	50

Seznam tabulek

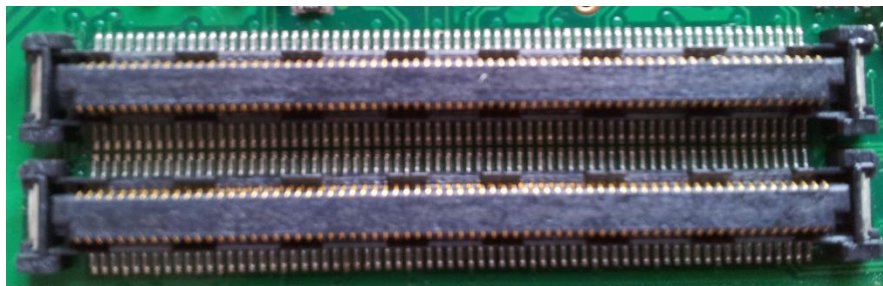
Tab. 1: Popis používaného modulu CM-iTC	12
Tab. 2: Tabulka měřených a vypočtených napětí pro obvod měření napětí	22
Tab. 3: Tabulka výsledků měření pro obvod měření proudu	24
Tab. 4: Tabulka napájecích proudů VCC_SBY modulu MC-iTC	27
Tab. 5: Rozsah napětí pro VCC_SBY při zátěži a bez zátěže	29
Tab. 6: Tabulka napájecích proudů VCC modulu MC-iTC	30
Tab. 7: Rozsah napětí pro VCC při zátěži a bez zátěže	31
Tab. 8: Rozsah napětí pro měření baterie při zátěži a bez zátěže	33
Tab. 9: Tabulka využití vstupů/výstupů GPIO na jednotlivých zařízeních.....	35

1 Úvod

U mého zaměstnavatele se v některých složitějších zařízeních začaly používat moduly počítačů PC. Důvod použití těchto modulů je různý: ať už je to náročnost na výkon v palubních počítačích městské hromadné dopravy nebo schopnost převést různá přijatá data na obraz s možností zpětné kontroly v LCD zastávkovém panelu (označnicku), dálkově řízeném LED panelu nebo zobrazovacím LED panelu ve vozidlech městské hromadné dopravy.

1.1 Cíl práce

Počítačový modul CM-iTC typu PC se ve firmě používá již nějakou dobu bez toho, aby byly vstupy/výstupy zmíněného modulu otestovány před jeho připojením, což již mělo za následek několik zničených modulů. Standardní měření pinů pomocí voltmetru nebo osciloskopu není kvůli rozložení a počtu vývodů téměř vůbec možné. Vývody konektoru jsou totiž velmi blízko u sebe a ne vždy je ke všem snadný přístup. Pro ilustraci obrázek č. 1, kde je zobrazen konektor, typ AMP 8-5353189-0, pro připojení modulu na testované desce.



Obr. 1: Foto konektoru atomu na testované desce plošného spoje

Za cíl mé bakalářské práce jsem si vybral návrh měřících metod pro otestování desek plošných spojů včetně definování principů pro budoucí návrh testeru. Důvodem použití testeru je ověřit testovanou desku plošného spoje před vložením modulu CM-iTC tak, aby bylo možné připojit do zařízení modul CM-iTC bez jeho poškození způsobeného chybami vzniklými při osazování desek plošných spojů na automatu nebo při ručním osazení součástek.

Modul CM-iTC má mnoho vstupů a výstupů, které je potřeba na zařízení otestovat. Jako například rozhraní RS 232, USB, jednobitové vstupy/výstupy (GPIO) a další, které budou zmiňovány v průběhu práce podle toho, jak budou simulovány odpovídajícími náhradami podle požadavků zařízení, které je potřeba před vložením zmíněného modulu otestovat.

1.2 Jednoduchý popis PC modulu CM-iTC

Používaný modul CM-iTC je vlastně miniaturní jednodeskový počítač typu PC ve formě modulu. Modul obsahuje procesor od firmy Intel, paměti, flash disk a periferie. Přehledový soupis vlastností používaného modulu je v tabulce č. 1. Fotografie používaného modulu je umístěna v obrázku č. 2.

Tab. 1: Popis používaného modulu CM-iTC

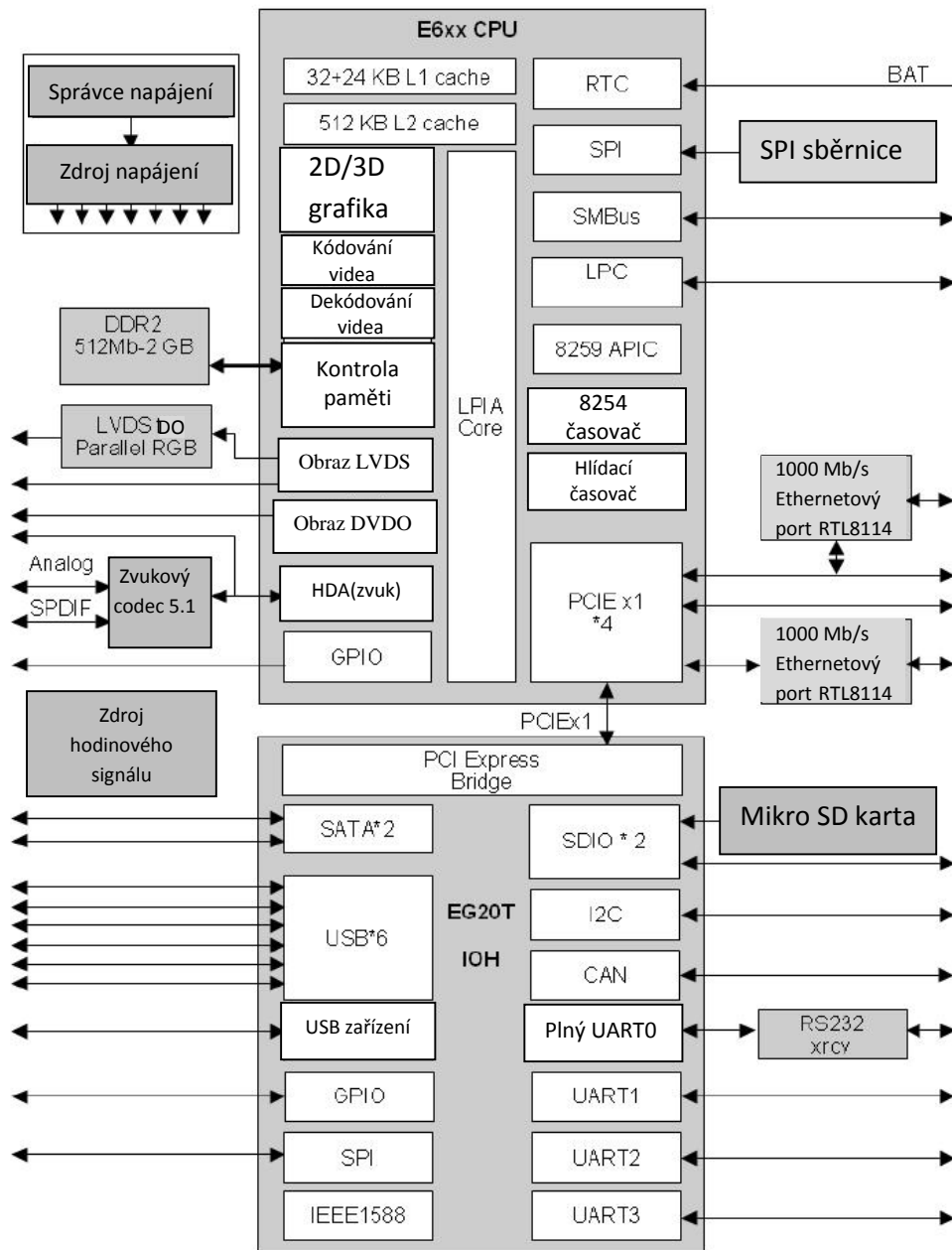
Popis	Specifikace modulu CM-iTC
Procesor	Intel Atom E640 @ 1.0GHz
Paměť RAM	1GB DDR2
Paměťová karta	8GB micro SD flash disk
Další paměťové média	rozhraní SATA HDD
	komunikační port SDIO
Obrazové výstupy	RGB/LVDS/SDVO 1920x1080
Ethernetové porty	2 x Ethernet o rychlosti až 1000Mb/s
	PCI Express
Komunikační porty	USB x6, COM x4, I2C, sběrnice CAN
Zvukové výstupy	HDA / analogový signál
Jednobitové porty	GPIO
Příkon	0.2 až 7 watů
Rozměr	75 x 65 x 8 mm

**Obr. 2: Fotografie používaného CM-iTC modulu**

Jak již z tabulky vyplynulo, centrální procesorová jednotka (CPU) je založená na nové nízkonapěťové architektuře Intel. Novou strukturou rozdělení je zde myšleno integrování 3D grafiky, spravování paměti a další bloky připojené k CPU na jednu desku plošného spoje. Tento procesor se odchyľuje od ostatních sad integrovaných obvodů rozhraním, používaným na jiných procesorových jednotkách, aby povolil otevřený standard, kterým je v průmyslu osvědčené datové rozhraní PCI Express. To umožňuje, aby mohl být osazen do zákaznickem daných zařízení používajících IOH, ASIC, FPGA, přičemž poskytuje maximální flexibilitu ve vstupně/výstupních řešeních, což je důležité pro vysoce přizpůsobené aplikace, ve kterých na rozdíl od tradičních PCIO liší od jedné aplikace ke druhé.

1.3 Blokové schéma modulu CM-iTC

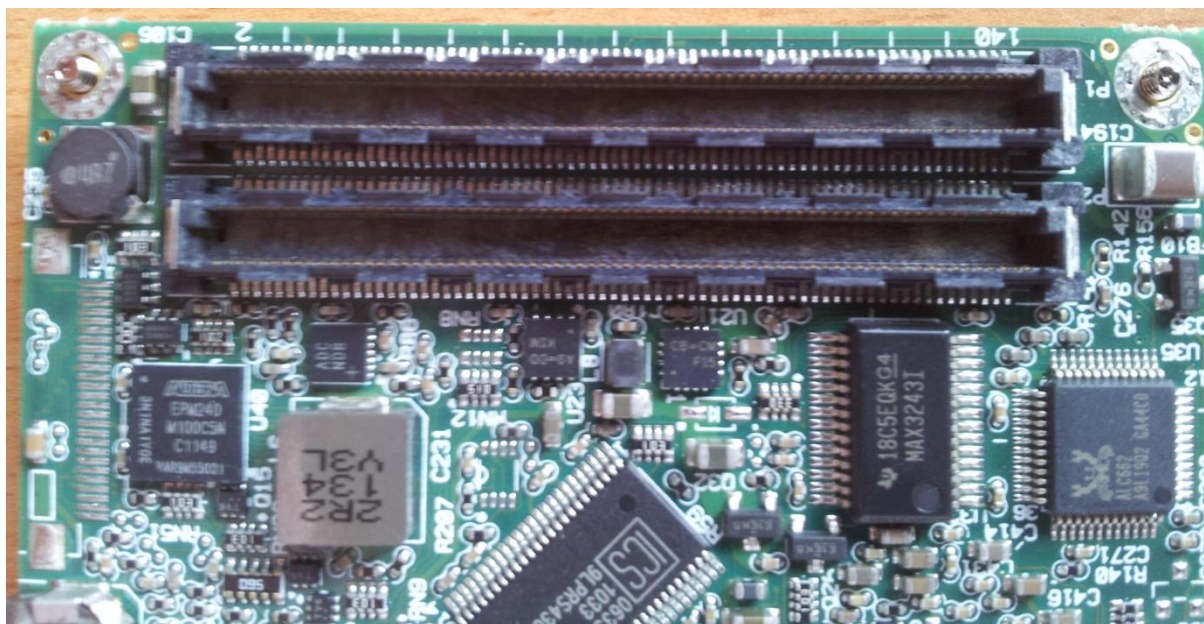
V obrázku č. 3 je znázorněno blokové schéma samotného procesoru Intel Atom E640 s jeho vstupy a výstupy, na které je navázána sada integrovaných obvodů EG20T umožňující rychlou komunikaci s dalšími zařízeními, které jsou na ni připojeny



Obr. 3: Blokové schéma modulu CM-iTC

Všechny vstupy/výstupy z modulu jsou přivedeny na dva konektory osazené blízko u sebe. Také všechny piny na jednotlivých konektorech jsou osazené velmi blízko u sebe. Konektor je

pak možno vyhledat pod označením AMP 8-5353183-0. Pro lepší přehled je zobrazen na obrázku č. 4.



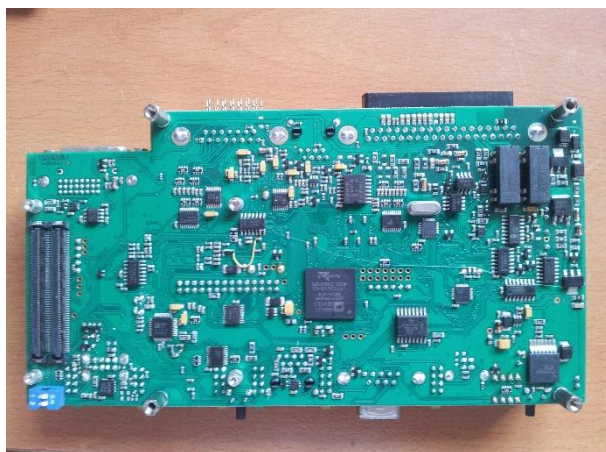
Obr. 4: Foto konektoru umístěného na modulu CM-iTC – typ AMP 8-5353183-0

2 Důvod návrhu testeru a jeho základní popis

2.1 Zdůvodnění potřeby testeru

Při oživování desek obsahujících modul CM-iTC (obrázek č. 5) se nám ve firmě již několikrát stalo, že po vložení modulu do desky plošného spoje byl některý vstup/výstup ve zkratu nebo byla neprůchodná nějaká cesta na plošném spoji. To mělo za následek nefunkčnost zmíněného modulu a již také několikrát jeho úplné zničení. Pokud bychom chtěli těmito situacím předejít, je nutné zkontrolovat každý konektor od modulu CM-iTC na desce, jelikož každá jednotlivá deska je již před osazením modulu CM-iTC proměřena z hlediska správnosti napětí zdrojů. Proměření konektoru je v našem případě myšleno zkontrolováním chybových stavů na konektoru, které vlivem osazení mohou nastat.

Měření vývodů konektorů se provádí pomocí voltmetru, ampérmetru a osciloskopu a je časově velmi náročné. Při tom je nutno proměřit přibližně 100 vstupů/výstupů s rizikem, že pokud nám měřící sonda sklouzne z měřeného bodu, můžeme vytvořit zkrat a zničit tak nějaký obvod na desce. Navíc měření je ještě náročnější či rovnou nemožné kvůli konstrukci samotné desky, která je u desek osazených modulem CM-iTC často čtyřvrstvá, nebo kvůli rozložení součástek na desce, či kvůli umístění samotných konektorů na desce. Pro představu je zde přiložena ještě fotka s osazeným modulem CM-iTC (obrázek č. 6).



Obr. 5: Foto příkladu testované desky plošného spoje bez modulu CM-iTC

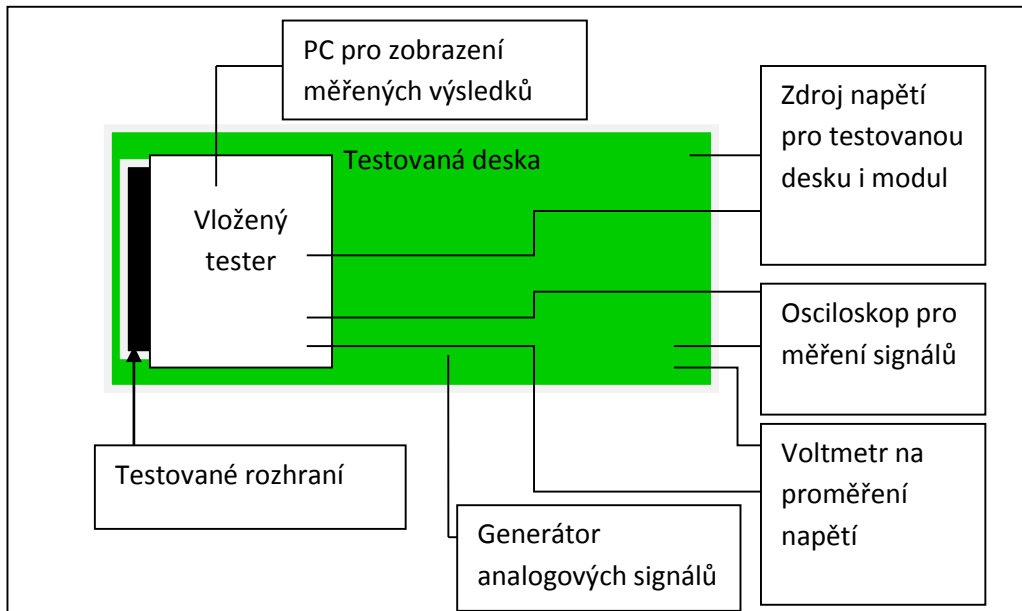


Obr. 6: Foto testované desky plošného spoje s modulem CM-iTC

Z tohoto důvodu bylo stanoveno navrhnout způsoby měření vstupů/výstupů modulu, které budou schopny identifikovat přítomnost chyb na těchto vstupech/výstupech, případně tato měření integrovat do testeru. V nejlepším případě odhalí i typ chyby na konektoru testované desky, aby nedošlo k případnému poškození nebo zničení modulu CM-iTC. Z praxe mám zkušenost, že nejčastějším typem závady jsou pak různé zkraty na deskách. Pro přesnější přehled vyjmenované a seřazené v kapitole 2.4.

2.2 Popis testovacího pracoviště

Na proměření jednotlivých vstupů/výstupů (obrázek č. 7) pak bude potřeba sestavit pracoviště s nezbytnými měřicími přístroji, pomocí kterého pak bude možno proměřit rozhraní dané konektory testované desky směrem na modul CM-iTC (jednotlivé vstupy/výstupy, napájení, apod.).



Obr. 7: Cílové schéma zapojení testovacího pracoviště

Pro otestování potřebných vstupů/výstupů rozhraní (pinů konektorů) bude nutno navrhnout dva testery s tím, že každý z daných testerů bude sloužit k jinému účelu. Jedná se o:

2.2.1 Tester přítomnosti napětí a zemí

První z uvažovaných testerů bude sloužit k proměření přítomnosti napájecího napětí na napájecích pinech konektoru, kde prověříme, jestli je na všech těchto pinech napětí a tudíž, že jsou všechny piny zaletovány nebo že nemají přerušené cesty ke zdroji napětí. Testy jsou pak přesněji popsány v kapitole 3.1.1, kde je zobrazena testovací část pro napětí VCC_SBY a 3.1.3, kde je pak část pro napětí VCC.

Nedílnou součástí testeru pak bude i test nulového napětí. Budeme zde testovat, jestli jsou všechny piny nulového napětí správně zapájeny a jestli nejsou navzájem napěťově oddělené (přerušeni na desce). Tento test je pak přesněji rozebrán v kapitole 3.1.5.

2.2.2 Tester vstupů/výstupů

Druhý a značně složitější tester pak bude sloužit pro proměřování samotných vstupů/výstupů z modulu CM-iTC. Princip testeru je pak rozepisován ve všech podkapitolách kapitoly 3, kde se rozebírají jednotlivé vstupy/výstupy modulu CM-iTC.

Přesnější rozpis měřených skupin začleněných do testeru jsou uvedeny v následující kapitole 2.3.

2.3 Rozpis skupin vstupů/výstupů modulu

Pro lepší postup při návrhu testovacího přípravku si nejprve určím skupiny vstupů/výstupů, které mohou být testovány stejnou metodou, a proto jsem na základě svých poznatků navrhnul rozdělení vstupů/výstupů do následujících skupin:

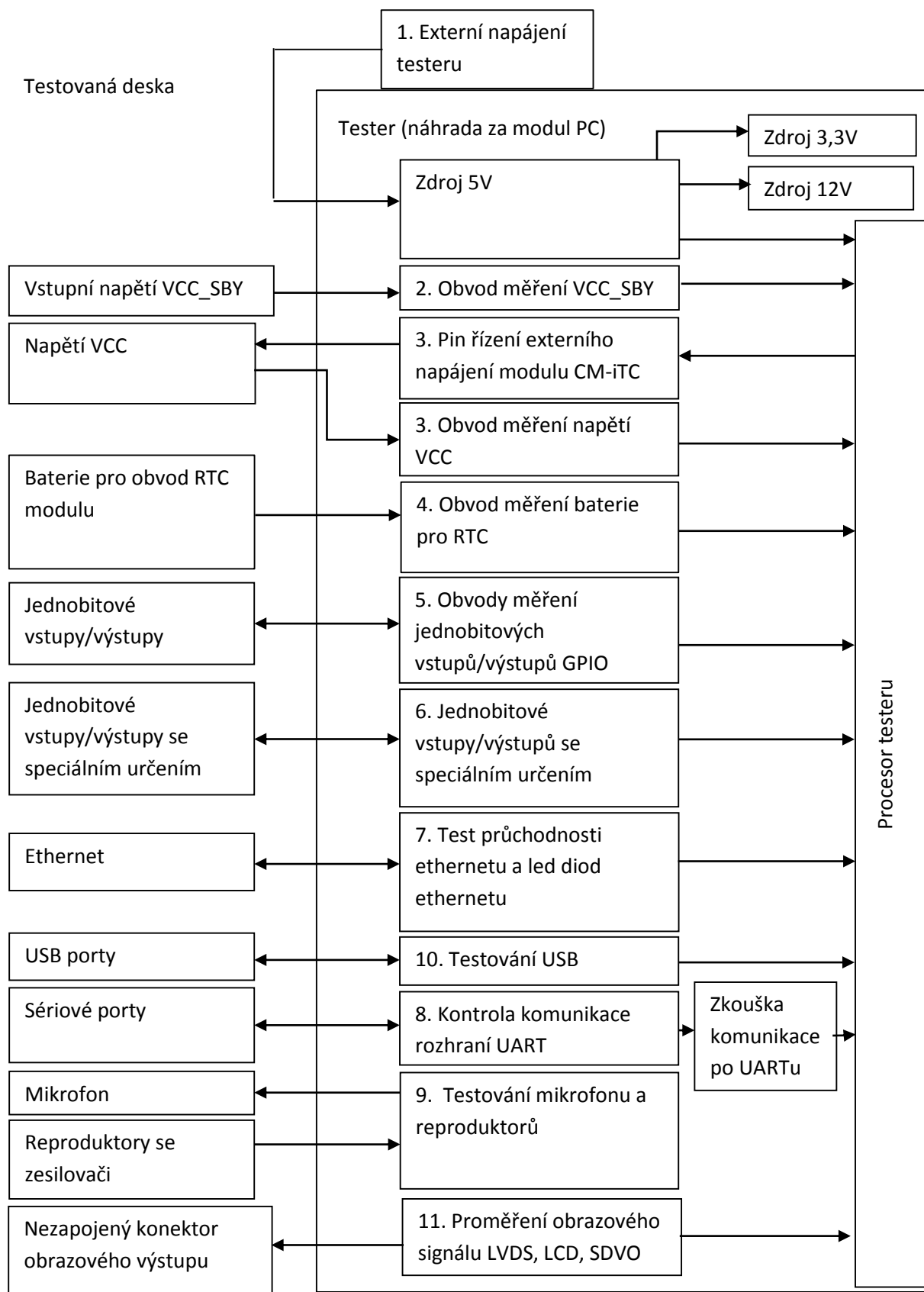
1. **Externí napájení testeru** – Vzhledem k některým testům je potřeba vyřešit napájení a to nejlépe z externího zdroje, aby bylo zaručeno, že tester zůstane funkční při všech v této práci definovaných testech. Základní návrh napájení je pak popsán v této kapitole.
2. **Napětí měření VCC_SBY** – Napětí VCC_SBY je trvalé napájení modulu CM-iTC. Jedná se o trvalé napájecí napětí přiváděné do modulu. Napětí pak bude měřeno procesorem testeru a je specifikováno v kapitole 3.1.1.
3. **Napětí měření napětí VCC** – Je napětí které si sepne modul CM-iTC sám po jeho zapnutí z klidového režimu. Napětí pak bude měřeno procesorem testeru. Spínání je provedeno pomocí procesoru testeru, kde tento spínací výstup je veden na konektor a simuluje nám Řízení externího napájení modulu CM-iTC. Napětí VCC je dále popsáno v kapitole 3.1.3.
4. **Měření baterie pro RTC** – Zde se testuje baterie, která napájí obvod RTC modulu CM-iTC v případě, že je cílová deska odpojena od napájení. Není zde tedy přítomno napájení VCC_SBY. Testovat se zde bude napětí, které dodává baterie do modulu. Napětí je dále rozebráno v kapitole 3.1.8.
5. **Obvody měření jednobitových vstupů/výstupů GPIO** – Jako další se bude testovat skupina jednobitových vstupů/výstupů GPIO 0-17. Sloužící pro zjišťování stavů daného zařízení či k ovládání jednoduchých výstupů. Testovat se zde bude pomocí měření napětí a proudu pomocí procesoru testeru. Dále je rozebráno v kapitole 3.2.
6. **Jednobitové vstupy/výstupy se speciálním účelem** – Jednobitové vstupy/výstupy se speciálním účelem jako jsou RESET, RESTIN, PWRGOOD, a další se budou testovat podobně jako piny GPIO, ale jelikož již mají jistou definovanou funkci, kterou může daný test ovlivnit, pak tyto piny budou otestovány ve zvláštní skupině. Stejně jako u jednobitových vstupů a výstupů se zde bude testovat pomocí měření proudu a napětí pomocí procesoru testeru. Testování je rozebráno v kapitole 3.3.
7. **Test průchodnosti ethernetu a LED diod ethernetu** - Další skupinu, která bude testována, budou tvořit rozhraní typu Ethernet. U ethernetu se proměří jednak správnost zapojení LED diod, pak i průchodnost jednotlivých ethernetových rozhraní. Test zde bude prováděn opět pomocí měření napětí a proudu pomocí procesoru testeru. Tato skupina je rozebrána v kapitole 3.4.
8. **Kontrola komunikace UART** – Jednou z komunikačních rozhraní jsou sériové porty UART. Rozhraní UART jsou komunikační porty obsahující linku příjmu a odpovědi. Zde budeme měřit napětí a proud pomocí procesoru testeru a tím zkusíme jejich funkčnost. Pokud to bude možné, můžeme také odzkoušet komunikaci po těchto rozhráních. Podrobněji je test popsán v kapitole 3.5.
9. **Testování mikrofonu a reproduktorů** – Další testovanou skupinou bude tvořit mikrofonní vstup a výstup na reproduktor. Testovat se zde bude pomocí měření analogového signálu. Jednotlivé vstupy/výstupy jsou i s testy rozebrány v kapitole 3.6.
10. **Testování USB** – Samostatnou skupinou budou i USB rozhraní modulu CM-iTC. Stejně jako porty UART se jedná o komunikační porty. Také zde se budou testovat jednotlivé

komunikační linky prostřednictvím měření proudu a napětí pomocí A/D převodníku procesoru přítomných na jednotlivých pinech. Testování je rozebráno v kapitole 3.7.

11. **Proměření obrazového signálu LVDS, LCD, SDVO** – Jako poslední skupina výstupů určených pro otestování jsou obrazové výstupy LCD, SDVO a LVDS. Zde bude základní metodou proměření jednotlivých výstupů prostřednictvím změření napětí a proudu pomocí A/D převodníku procesoru. Test a jednotlivé obrazové výstupy jsou rozepsány v kapitole 3.8.

Pro lepší přehlednost jednotlivých skupin je v příloze č. 1 uveden rozpis pinů na konektoru modulu CM-iTC.

Z definovaných skupin vstupů/výstupů, které otestuji stejnou metodou, a z naznačených metod mohu sestavit blokové schéma zapojení testeru (obrázek č. 8), jenž bude popisovat jednotlivé bloky a jakým způsobem budou tyto bloky navzájem propojené



Obr. 8: Blokové schéma zapojení testeru vstupů/výstupů

2.3.1 Způsob řešení napájení testerů

Kromě testování jednotlivých bloků je zde potřeba taky vyřešit napájení testerů, které bude u obou testerů přivedeno z externího laboratorního zdroje, přičemž výstupní napětí musí být nastaveno na +12V. Proto zde jako hlavní zdroj testeru umístíme zdroj 5V, který vytvoříme pomocí obvodu TPS5041. Jedná se 5V spínaný zdroj s maximální trvalou zátěží 3A, takže zde nevznikne problém s přehřátím zdroje.

Pro testy, které vyžadují napětí 3,3V, bude realizován tento zdroj napětí pomocí obvodu LM 2734. Některé obvody budou ale potřebovat i vyšší napětí, proto bude na testeru umístěn i zdroj 12V. Na realizaci tohoto zdroje použiji dva oddělené zdroje, který umí převést 5V na 12V - TMV0512. Přičemž jeden použiji k vytvoření napájecího napětí +12V a druhý k vytvoření napájecího napětí -12V.

2.3.2 Způsob řešení analogových přepínačů

Dalším nezbytným prvkem v testeru pak budou analogové přepínače. Ty jsou důležité z důvodu, že nám při špatném zvolení můžou vytvořit velmi nepříjemnou chybu měření v rámci svých vnitřních odporů mezi vstupem a výstupem přepínače. Tedy pro co nejpřesnější měření je tedy potřeba vybrat přepínač s co nejmenším vnitřním odporem. Při prozkoumávání přepínačů jsem našel několik vhodných procesorem řízených analogových přepínačů, které by se daly v našem zařízení využít. A to přepínač ADG714, který má vnitřní odpor pouze 2,5Ω, je napájen napětím maximálně 5V. Nevýhodou je, že spíná napětí pouze do velikosti napájecího napětí. To by ale pro většinu uvažovaných testů mělo být dostačující.

Druhým uvažovaným přepínačem by mohl být například MAX335, který má spínací napětí ±15V, ale nevýhodou je velký vnitřní odpor, který je běžně 100Ω.

2.3.3 Parametry kladené na řídicí procesor testeru

Pro budoucí realizaci pak je potřeba vybrat procesor, který má kromě obecných vstupů/výstupů také několik 8 bitových A/D převodníků, nejlépe s velkým vstupním odporem. Vhodným procesorem takového testeru pak bude například procesor Atmega 64 (viz. [3]). Zdůvodnění potřeby alespoň 8 bitového převodníku je uvedeno v kapitole 2.5.5.

Při konkrétní realizaci by mohl nastat problém s nedostatkem vstup/výstupních pinů na procesoru, a proto předpokládám jejich rozšíření pomocí expanderů PCF 8574 připojených přes sběrnici I2C. Tím je možno zvýšit počet vstupů/výstupů o 64 a tak realizovat potřebné přepínače pro analogové spínače použité v jednotlivých částech navržených testovacích obvodů – viz. obrázek č. 8.

2.4 Nejčastější chyby na deskách plošných spojů

Základní chyby, které vznikají při osazování desek plošných spojů na automatu nebo následně při ručním osazování jsou:

- nezapájený vývod konektoru
- zkratování vývodu konektoru, nejčastěji se sousedním vývodem
- zkrat přes chybu v obvodě na napájecí napětí

- zkrat k zemi
- nefunkční obvod
- přerušená cesta plošného spoje.

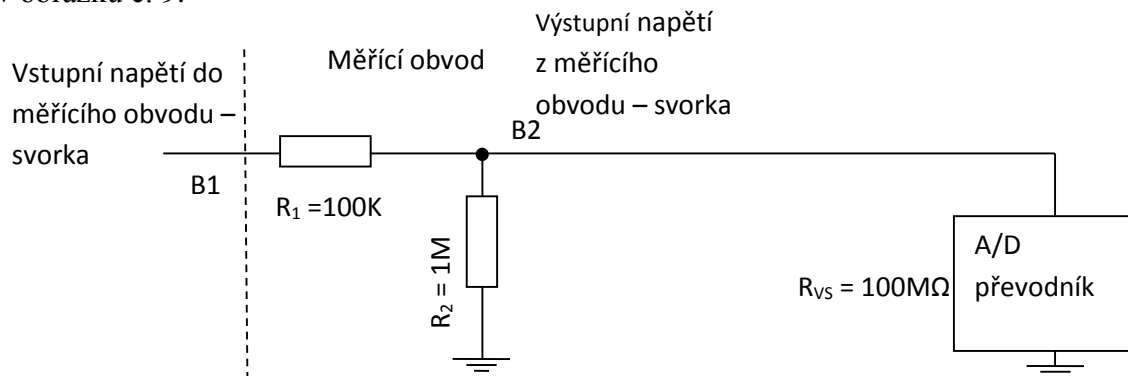
Všechny tyto chyby mají za následek nefunkčnost daného vývodu a tudíž i modulu samotného. Některé z těchto chyb (zkrat na napájecí napětí nebo zkrat k zemi) pak mohou mít za následek i zničení připojeného vývodu a dokonce i samotného modulu.

2.5 Realizace obvodů

Ve většině měření budu potřebovat měřit napětí a proudy, a proto bude vhodné tyto obvody nejprve navrhnout.

2.5.1 Způsob měření napětí – (obvod měření napětí)

Napětí se bude měřit přes vstup procesoru s měřicím děličem napětí. Přičemž nejvyšší povolené správné napětí je 5V. Rozsah měření tedy bude 0 - 5V. Schéma měření pak je navrženo v obrázku č. 9.



Obr. 9: Náhradní schéma obvodu měření napětí

Jako v každém měření se i zde bude vyskytovat chyba měření kvůli ovlivnění odporu R_2 přes vnitřní odpor procesoru R_{VS} , tak i rozložení napětí na samotném měřicího členu. Tuto chybu pak můžeme spočítat, pokud známe vnitřní odpor procesoru, na kterém budeme měřit napětí. Pokud zvolíme procesor Atmega 64 (viz. [3]), pak bude tento odpor $R_{VS} = 100M\Omega$. Proto se nám tedy změní hodnota odporu R_2 a to tak, že klesne na $R_{2V} = 0,99M\Omega$.

$$R_{2V} = \frac{R_2 * R_{VS}}{R_2 + R_{VS}} = \frac{1 * 100}{1 + 100} = 0,99M\Omega \quad (2.1)$$

Napětí se nám pak rozloží podle těchto odporů a to tak, že 9,2% napětí se ztratí na odporu R_1 a zbylých 90,8% pak budeme vlastně měřit na odporu R_{2V} .

$$U_{2V\%} = \frac{R_{2V}}{R_{2V} + R_1} * 100 = \frac{0,99}{0,99 + 0,1} = 90,8\% \quad (2.2)$$

V případě napětí 5V pak budeme ve skutečnosti měřit napětí 4,51V a v případě měření 3,3V pak 3V.

Tuto chybu ovšem ve výsledku opravíme pomocí přepočítávacího vztahu v programu procesoru dle rovnice 2.3.

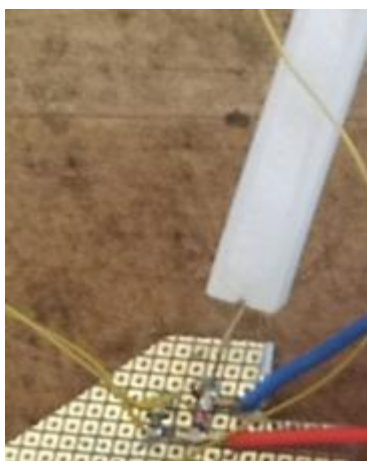
$$U = \frac{U_{2V}}{0,908} \quad (2.3)$$

2.5.2 Výsledky obvodu pro měření napětí

Po realizaci obvodu pro měření napětí a přivedení správného napětí na tento obvod jsem změřil napětí a porovnal ho s napětím vypočteným podle vztahu (2.3). Výsledek je pak uveden v tabulce č. 2.

Tab. 2: Tabulka měřených a vypočtených napětí pro obvod měření napětí

Vstupní napětí ($U_{MĚŘ}$)	Měření pro převodník ($U_{MĚŘ}$)	Vypočtené hodnoty
3,3V	3,02V	3V
5V	4,49V	4,51V

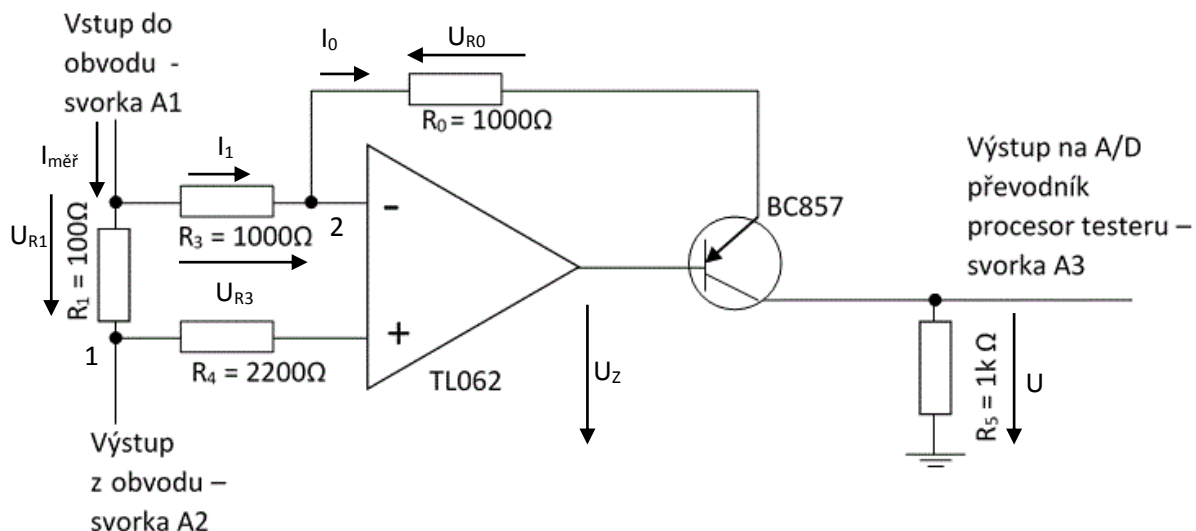


Obr. 10: Foto realizovaného obvodu měření napětí

2.5.3 Způsob měření proudu – (obvod měření proudu)

Pro měření proudu použiji operační zesilovač, který bude převádět měřený proud na napětí a to pak budu měřit procesorem. Maximální proud, který zde bude téct přes měřicí obvod, pak zvolím po domluvě s konzultantem o 2mA větší, maximální proud vstupů/výstupů je tedy 10mA.

Jako v každém měření se i zde bude vyskytovat chyba měření kvůli ovlivnění odporů přes vnitřní odpor procesoru, tak i měřicího obvodu proudu. Tuto chybu ovšem ve výsledku opravím pomocí přepočítávacího vztahu na procesoru. Schéma navrženého zapojení je pak na obrázku č. 11.



Obr. 11: Převodník proud/napětí

Převodník budeme počítat, že vstupní proud je 10mA a že odpory R_3 a R_0 mají stejnou hodnotu.

Zvolíme-li, že budeme měřit přes odpor $R_1 = 100\Omega$ a $R_0 = R_3 = 1000\Omega$, pák bude úbytek napětí na R_1 roven úbytku napětí na R_3 .

$$\Delta U_{R_1} = \Delta U_{R_3} = R_1 * I_{\text{měř}} = 100 * 0,01 = 1V \quad (2.4)$$

Tedy proud tekoucí přes odpor R_3 bude taktéž 1mA. Dále pak platí, že proud I_1 a I_0 musí být stejné. Tedy napětí na výstupu operačního zesilovače U bude nižší o úbytek napětí na odporu R_0 .

$$\Delta U_{R_0} = I_0 * R = 0,001 * 1000 = 1V \quad (2.5)$$

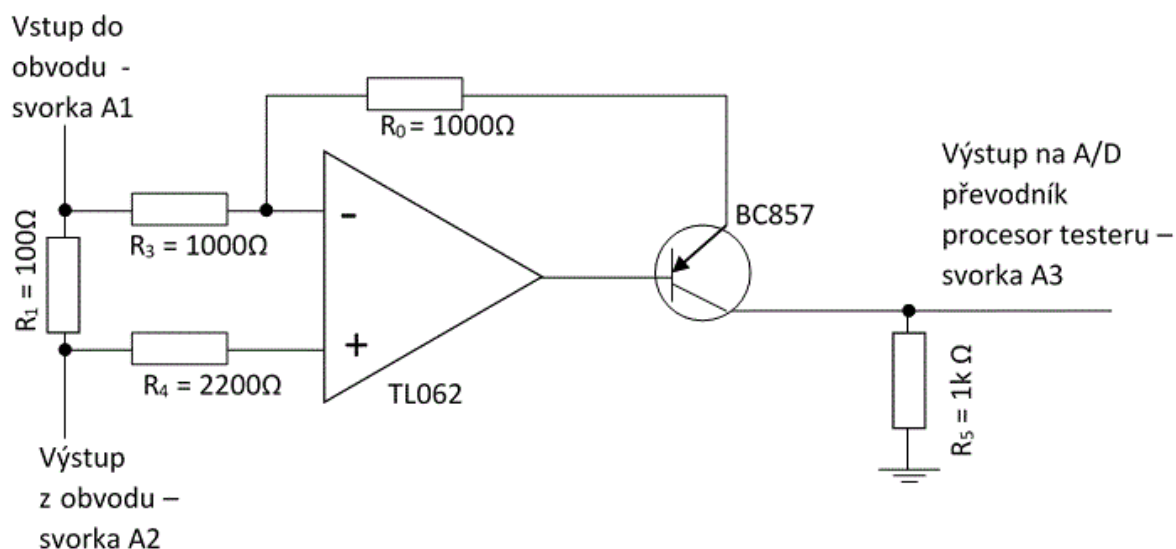
$$U_Z = U_{BOD2} - \Delta U_{R_0} = 4 - 1 = 3V \quad (2.6)$$

Nyní musíme ještě uvažovat ztrátu napětí na tranzistoru BC857, která bude při jeho práci v saturaci 2V. Na odporu R_5 tedy budeme měřit maximálně 1V.

$$U = U_Z - U_{SATBC857} = 3 - 2 = 1V \quad (2.7)$$

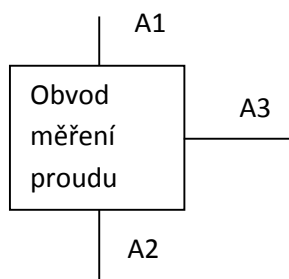
Pokud by pak napětí měřené procesorem na odporu R_5 překročilo 1V, znamenalo by to, že přes odpor R_1 teče větší proud, než je maximální proud vstupů/výstupů a indikovalo by to zkrat nebo chybu na měřené desce. Zároveň pak odpor R_1 může sloužit jako ochranný odpor pro případ, že by se v obvodu skutečně vyskytl zkrat.

Nyní můžeme tedy sestavit kompletní schémata pro měření (obrázek č. 12) vstupního a výstupního napětí.



Obr. 12: Schéma měření proudu (obvod měření proudu)

Dále pak sestavíme náhradní schéma zapojení, které budeme dále používat ve všech budoucích zapojeních (obrázek č. 13). Zde jsou použita již dříve definovaná označení svorek (definice v obrázku č. 12).



Obr. 13: Náhradní schéma měření proudu

2.5.4 Měření a porovnání výsledků pro obvod měření proudu

Po sestavení daného obvodu a změření zvolených hodnot pak můžeme sestavit tabulku pro napětí (tabulka č. 3), která budou měřena při průtoku určitého proudu.

Tab. 3: Tabulka výsledků měření pro obvod měření proudu

proud přes převodník ($I_{\text{měř}}$)	změřené napětí na výstupu (U_V)
0mA	0V
5mA	0,44V
11mA	0,85V
22mA	1,53V

Po konzultaci s vedoucím bylo konstatováno, že přesnost měření je zde pro naše účely dostatečná a navržený obvod je tedy možno v našem zařízení použít.



Obr. 14: Foto realizovaného obvodu měření proudu

2.5.5 Chyba měření proudu způsoben procesorem

Procesor, který má například 8 bitový A/D převodník a maximální možné měřené napětí je 5V, pak bude mít chybu měření danou jeho rozsahem. Pro 8bitů pak vychází, že napětí bude rozděleno na 256 hodnot. Napětí na dílek pak vychází podle vztahu 2.8 $U_{m\check{e}r}=0,02V$.

$$U_{m\check{e}r} = \frac{U_{max}}{rozsah} = \frac{5}{256} = 0,0195V \quad (2.8)$$

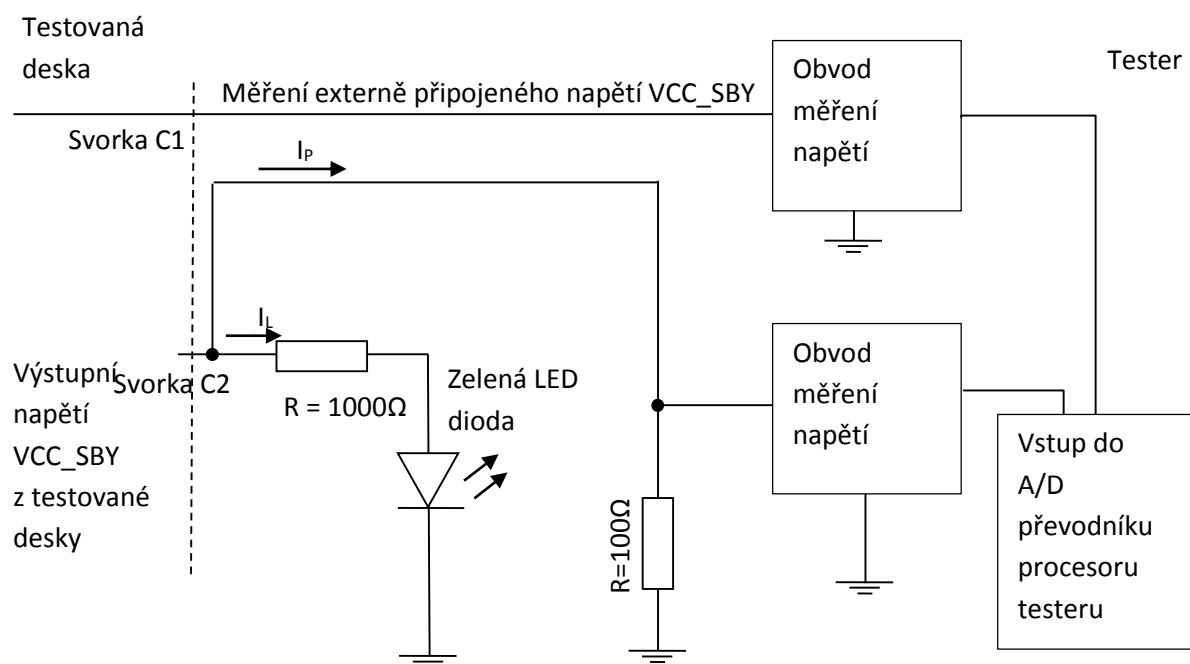
Pak pokud vezmeme napětí pro maximální proud (0,85), bude pak chyba v procentech vyjádřena vztahem (2.9)

$$Chyba = \frac{U_{m\check{e}r}}{U_{max}} * 100 = \frac{0,0195}{0,85} * 100 = 2,29\% \quad (2.9)$$

Po konzultaci s vedoucím bylo odsouhlaseno, že tato chyba měření je pro nás přípustná. Předpokládá se, že tato chyba bude kompenzována výpočtem v nadřazeném PC testovacího pracoviště – viz. obrázek č. 7.

Správná hodnota napětí je již zmíněných 5V. Vzhledem k tomu, že se jedná o napájecí napětí, není zde tedy potřeba měřit proud, pouze napětí, a to jak na prázdno, tak při zátěži.

Nejprve začneme testem, zda jsou zapájeny všechny piny, aby nedošlo k jejich zničení při testu se zátěží. K tomuto testu použijí LED diodu s ochranným odporem pro rychlou kontrolu přítomnosti napětí na tomto pinu. Dále pak budeme měřit úbytek napětí mezi zdrojem na testované desce (připojeným na svorku C1) a napětím, které bude měřeno na testeru (svorka C2), který nám dále určí, jak velká ztráta napětí nám cestou vznikne a jak velký je tedy odpor mezi zdrojem a testerem. Je nezbytné, aby napětí VCC_SBY bylo taženo z každého pinu zvlášť. Schéma pro proměření vstupů je uvedeno na obrázku č. 17.



Obr. 17: Schéma obvodu pro prověření pinů pro napětí VCC_SBY

3.1.2 Napětí VCC_SBY pro tester vstupů/výstupů

Zde budeme testovat, zda zdroj dodává správné napětí jak bez zátěže, tak i s přidanou zátěží. Napětí se bude testovat na prázdno pomocí měření napětí přes pin procesoru s tím, že před pin procesoru dáme dělič jako ochranu proti případnému menšímu přepětí a zenerovu diodu proti případnému velkému přepětí. Dále pak musíme ověřit, že se toto napětí nezmění ani při maximálním zatížení. Z příručky pro daný modul pak vyčteme proudy potřebné k napájení daného modulu (tabulka č. 4).

Tab. 4: Tabulka napájecích proudů VCC_SBY modulu MC-iTC

Rychlost procesoru CPU	Aktivita	Proud VCC_SBY
Nastavení na 1300MHz v případě osazení procesorem Intel Atom E680	Režim spánku	0,13 A
	Střední	0,52 A
	Maximální	0,89 A
Nastavení na 1000MHz v případě osazení procesorem Intel Atom E640	Režim spánku	0,13 A
	Střední	0,52 A
	Maximální	0,88 A

Pro naše účely použijí maximální možný proud I , v případě našeho procesoru tudíž 0,88 A, jehož hodnotu pro jistotu ještě navýším (po dohodě s konzultantem) o 25%, kvůli odběru případných připojených (periferií) zařízení. Výsledná hodnota tedy bude 1,1 A.

$$I = I * 1,25 = 0,88 * 1,25 = 1,1A \quad (3.1)$$

Potřebný zatěžovací odpor R vypočítáme pomocí klasického Ohmova zákona, kde odpor R se rovná napětí U dělený proudem I .

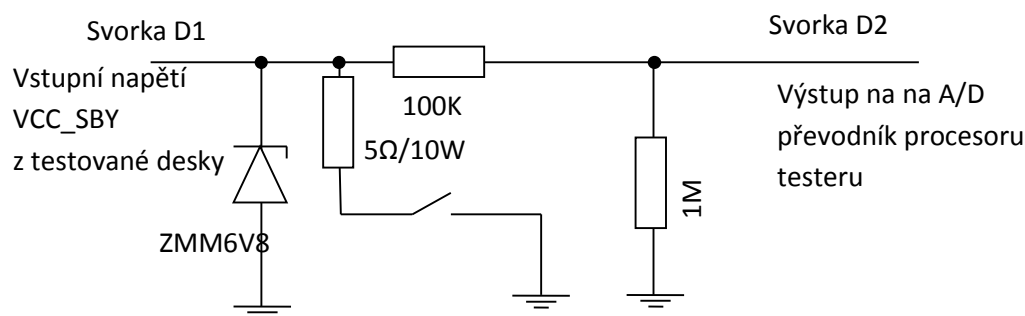
$$R = \frac{U}{I} = \frac{5}{1,1} = 4,55\Omega \quad (3.2)$$

Z řady odporů je tedy naší nejlepší volbou 5Ω

Pro správný výběr je potřeba ještě určit výkon, který se na tomto odporu bude ztrácet. Výkon P se počítá jako napětí U krát proud I .

$$P = U * I = 5 * 1,1 = 5,5W \quad (3.3)$$

Z výsledku je tedy zřejmé, že odpor o výkonu 10W by měl stačit. Výsledné schéma měření je uvedeno na obrázku č. 18.



Obr. 18: Schéma zapojení pro test napájení VCC_SBY.

Test tedy bude probíhat tak, že nejprve změřím hodnotu nezatíženého napájení. Pokud tato hodnota bude v předepsané mezi, která by měla být od 5,3V do 4,7V, tak přikročím k sepnutí daného spínače a napájení VCC_SBY zatížím. Spínač pak můžeme realizovat jako klasický mechanický spínač ovládaný uživatelem nebo jeho ovládání necháme na procesoru. V tomto případě bych jej například realizoval pomocí tranzistoru FET s malým odporem v sepnutém stavu. Po sepnutí spínače tedy napětí opět změřím, přičemž by nemělo klesnout pod výše zmíněnou mez.

3.1.3 Porovnání měření napětí VCC_SBY při zátěži a bez zátěže

Pro toto napětí je potřeba nejdříve zjistit, jak se bude chovat bez zátěže a následně zjistit jeho změnu při zatížení. Pak můžeme stanovit rozsahy napětí, které budou pak odpovídat rozsahu správných napětí. Průměr z měřených napětí je pak uveden v tabulce č. 5.

Tab. 5: Rozsah napětí pro VCC_SBY při zátěži a bez zátěže

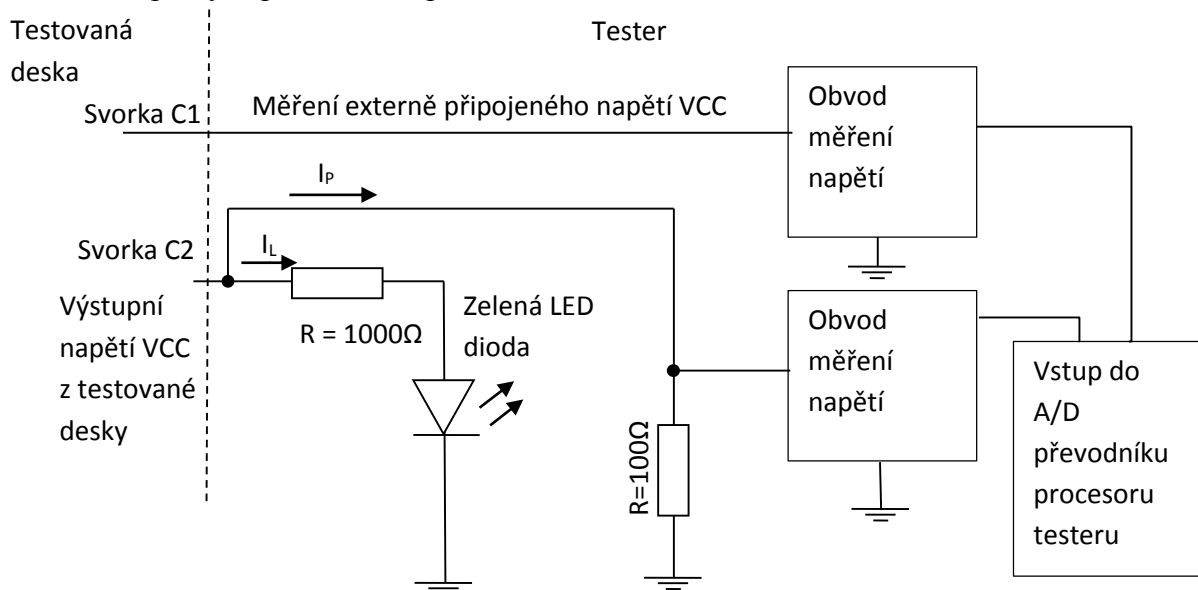
Vstupní napětí (U)	Stav připojení zátěže	Měřené napětí pro VCC_SBY
5V	nezatíženo	4,5V
5V	zatíženo	4,25V

3.1.4 Napětí VCC pro tester přítomnosti napětí a zemi

Toto napětí je hlavní napájecí napětí modulu CM-iTC, které si spíná modul sám o sobě pomocí pinu P1-15 na konektoru jedna tak, že poté, co se na tomto pinu objeví napětí, je povoleno přivést hlavní napájecí napětí na modul a ten uvést do provozu.

Modul má dvacet tři napájecích pinů rozmístěných na konektoru jedna (P1-7, P1-19, P1-31, P1-43, P1-55, P1-67, P1-79, P1-91, P1-103, P1-115, P1-127, P1-139) a konektoru dva (P2-19, P2-31, P2-43, P2-55, P2-67, P2-79, P2-91, P2-103, P2-115, P2-127, P2-135). Napájecí napětí VCC má taktéž hodnotu 5V. Obvykle je taženo pouze přes spínač ze stejného zdroje jako napětí VCC_SBY. V případě, že je napětí taženo ze stejného zdroje, není ho potřeba měřit. Tímto si ovšem nemohu být jist. Z tohoto důvodu napětí taktéž změřím. Stejně jako u napětí VCC_SBY je zde potřeba provést test jednak nezatíženého napětí, tak napětí při zátěži.

Nejprve zde opět otestuji, zda jsou všechny piny zapájeny a zda není někde přerušená cesta od pinu konektoru ke zdroji napětí VCC. K tomuto testu opět použiji LED diodu s ochranným odporem, která bude v přítomnosti napětí svítit. Stejně jako u napětí VCC_SBY pak budeme měřit úbytek napětí mezi zdrojem napětí na testované desce (svorka C1) a napětím, které bude měřeno na testeru (svorka C2), který nám dále určí, jak velká ztráta napětí nám cestou vznikne a jak velký je tedy odpor mezi zdrojem a testerem. Vstupní napětí VCC musí být vedeno pokaždé z jiného pinu konektorů, tedy bod C2 se mění podle toho, který pin je aktuálně měřen. Tento test se provádí jako první kvůli ochraně pinů konektorů před jejich zničením v důsledku testu zatíženého napětí. Schéma pro otestování jednotlivých pinů je uvedeno na obrázku č. 19. Test zatížení vstupního napájení se bude provádět stejně jako u napětí VCC_SBY pomocí testeru vstupů/výstupů určeného pro toto měření.

**Obr. 19: Schéma obvodu pro prověření pinů pro napětí VCC**

3.1.5 Napětí VCC pro tester vstupů/výstupů

Jako u měření VCC_SBY i zde budeme měřit napětí bez zátěže a při zátěži. Pomocí A/D převodníku procesoru budu přes dělič napětí měřit hodnotu napětí dodávanou zdrojem z testované desky. Zapojení bude ještě zajištěno přes zenerovu diodu (z důvodu ochrany před případnou chybou, tedy přepětím na napájecím napětí). Opět je zde potřeba ověřit, že toto napětí neklesne pod přípustnou mez ani při maximálním zatížení. Z příručky pro daný modul pak vyčteme proudy potřebné k napájení daného modulu (tabulka č. 6).

Tab. 6: Tabulka napájecích proudů VCC modulu MC-iTC

Rychlost CPU	Aktivita	Proud VCC_SBY
Nastavení na 1300MHz v případě osazení procesorem Intel Atom E640	Režim spánku	0 A (1,1mA)
	Střední	0,92 A
	Maximální	1,14 A
Nastavení na 1000MHz v případě osazení procesorem Intel Atom E640	Režim spánku	0 A (1,1mA)
	Střední	0,88 A
	Maximální	1,05 A

Pro naše účely použijí maximální možný proud I , tudíž 1,05 A, jehož hodnotu pro jistotu ještě zvednu (po domluvě s konzultantem) o 25%, výsledná hodnota bude 1,31 A.

$$I = I * 1,25 = 1,05 * 1,25 = 1,31A \quad (3.4)$$

Potřebný zatěžovací odpor vypočítám pomocí klasického Ohmova vzorce.

$$R = \frac{U}{I} = \frac{5}{1,31} = 3,81\Omega \quad (3.5)$$

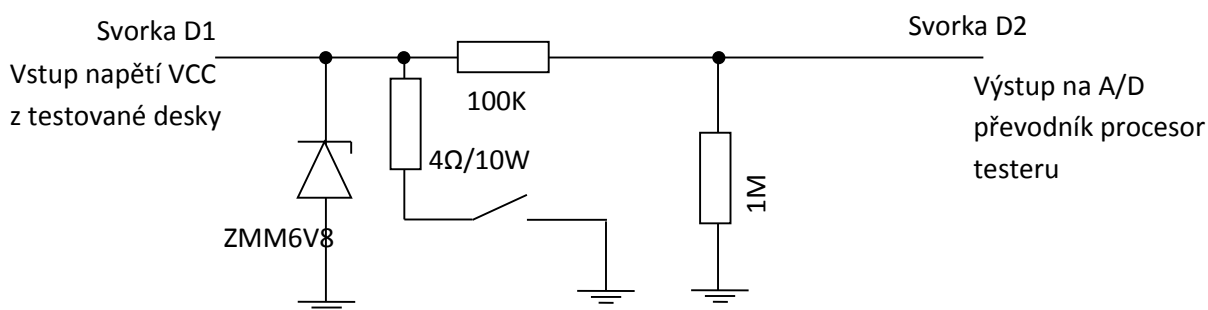
Z řady odporů je tedy naší nejlepší volbou.

Pro správný výběr je potřeba ještě určit výkon, který se na tomto odporu bude ztrácet.

$$P = U * I = 5 * 1,31 = 6,56W \quad (3.6)$$

Z výsledku je tedy zřejmé, že odpor o výkonu 10W by měl stačit.

Výsledné schéma měření je uvedeno na obrázku č. 20.



Obr. 20: Schéma pro měření napájení VCC

Nejprve otestuji nezatížené napájecí napětí. Jestliže napájení bude v předepsané mezi, která by měla být od 4,7V do 5,3V, potom přikročím k testu při zatíženém napájecím napětí. Sepnu tedy

daný vypínač a napájecí napětí VCC zatížím. Napětí opět změřím, přičemž by nemělo poklesnout pod danou mez. Stejně jako u napětí VCC_SBY je zde možnost nahradit mechanický spínač elektricky ovládanou variantou, například tranzistorem řady FET s malým odporem v sepnutém stavu.

3.1.6 Porovnání měření napětí VCC při zátěži a bez zátěže

Pro toto napětí je potřeba nejdříve zjistit, jak se bude chovat bez zátěže a následně zjistit jeho změnu při zatížení. Pak můžeme stanovit rozsahy napětí, které budou pak odpovídat rozsahu správných napětí. Průměr z měřených napětí je pak uveden v tabulce č. 7.

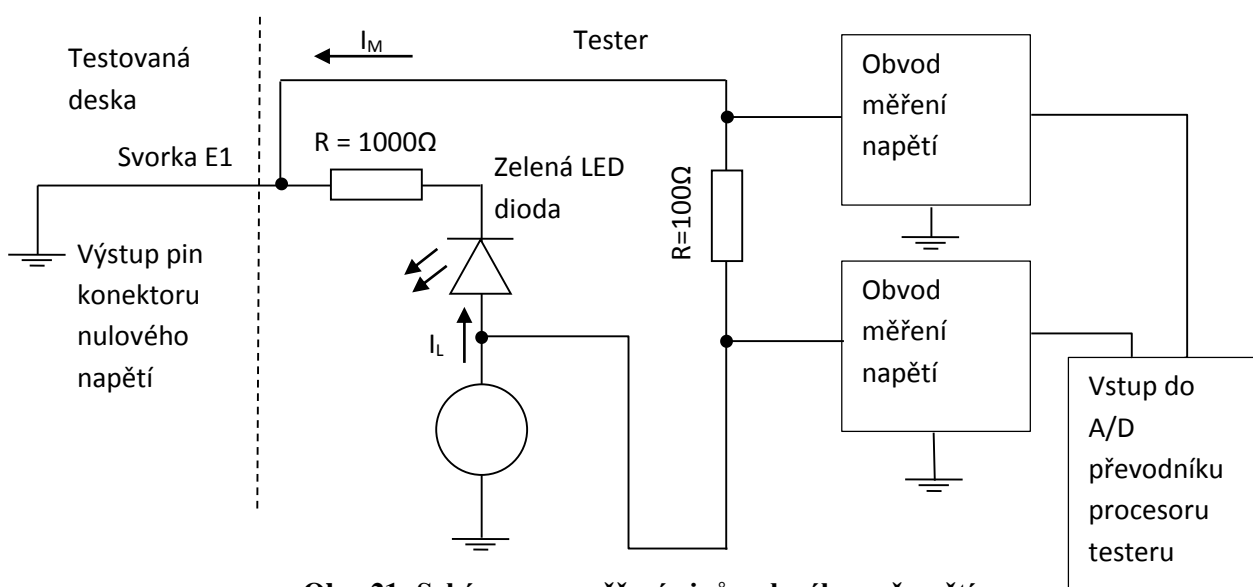
Tab. 7: Rozsah napětí pro VCC při zátěži a bez zátěže

Vstupní napětí (U)	Stav připojení zátěže	Měřené napětí pro VCC
5V	nezatíženo	4,51V
5V	zatíženo	4,18V

3.1.7 Nulové napětí (zem)

Modul má dvacet pět pinů sloužících jako zem rozmístěných na konektoru jedna P1-8, P1-14, P1-26, P1-38, P1-50, P1-62, P1-74, P1-86, P1-98, P1-110, P1-122, P1-134 a konektoru dva P2-7, P2-8, P2-14, P2-26, P2-38, P2-52, P2-62, P2-74, P2-86, P2-98, P2-110, P2-122, P2-134.

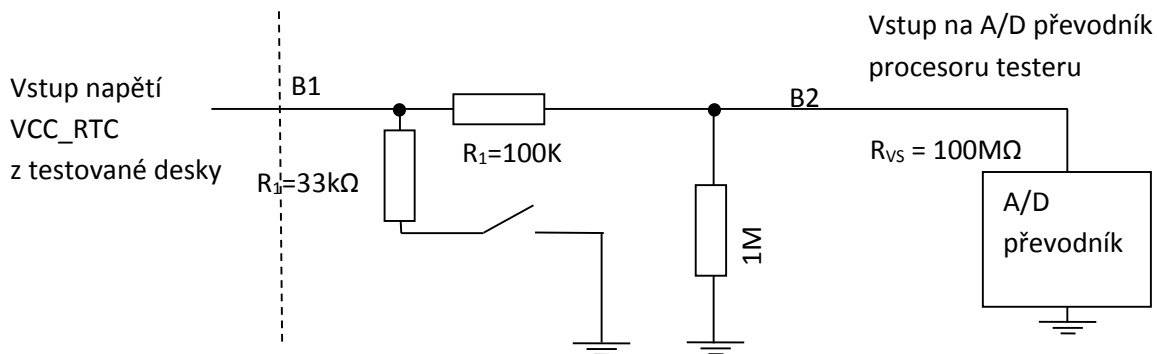
Test zemí se bude provádět opět přes speciální tester určený k otestování přítomnosti nulového napětí na výše zmíněných pinech. Test se bude provádět pomocí LED diod, kde tentokrát bude na každý pin nulového napětí přiveden ochranný odpor s LED diodou. Dále zde budeme měřit úbytek napětí na odporu $R=100\Omega$ kvůli vyloučení přechodového odporu pinu konektoru. Napájecí napětí těchto LED diod pak může být společné. V případě, že bude pin zapájen a nebude mít přerušenu cestu, bude LED dioda svítit. Schéma pro ověření funkčnosti pinu nulového napětí je uvedeno na obrázku č. 21.



Obr. 21: Schéma pro ověření pinů nulového napětí

3.1.8 Test baterie pro RTS

Jedná se o test baterie, která napájí modul CM-iTC, aby si i při odpojeném napětí VCC_SBY zachoval některá základní nastavení. Tato baterie je připojena na pin P1-37. Samotný vstup má pak název VCC_RTC. Při měřeních spotřeby proudu modulem pak bylo zjištěno, že modul odebírá z baterie proud $I=36\mu A$, což odpovídá i katalogové hodnotě udávané pro tento modul. Pro naše účely budeme počítat s proudem $I_C=100\mu A$. Napětí na baterii budeme měřit pomocí schéma z obrázku č. 22.



Obr. 22: Schéma měření baterie

Měřicí odpor se pak změní v důsledku vnitřního odporu A/D převodníku a to podle vzorce 3.7.

$$R_{2V} = \frac{R_2 * R_{VS}}{R_2 + R_{VS}} = \frac{1 * 100}{1 + 100} = 0,99 M\Omega \quad (3.7)$$

Proud samotným obvodem pak bude vypočítán podle vzorce 3.8, kde vychází $I_T=2,75\mu A$.

$$I_T = \frac{U}{R_1 + R_{2V}} = \frac{3}{(0,1 + 0,99) * 10^6} = 2,75 \mu A \quad (3.8)$$

R_1 je zatěžovací odpor, kterým pak bude potřeba baterii zatížit, aby měla požadovaný odběr. Odpor pak bude vypočítán podle vztahu 3.9 a vychází $R=30850\Omega$

$$R = \frac{U}{I_C - I_T} = \frac{3}{(100 - 2,75)} = 30850 \Omega \quad (3.9)$$

Z řady odporů tedy použijeme odpor $33k\Omega$.

Napětí se pak rozdělí opět podle vzorce 2.2, kde pak napětí, které budeme na A/D převodníku skutečně měřit, vychází $2,72V$. Spínání pak bude realizováno pomocí tranzistoru FET.

3.1.9 Porovnání měření napětí baterie bez zátěže a při zátěži

Pro toto napětí je potřeba nejdříve zjistit, jak se bude chovat bez zátěže a následně zjistit jeho změnu při zatížení. Pak můžeme stanovit rozsahy napětí, které budou odpovídat rozsahu správných napětí. Průměr z měřených napětí je pak uveden v tabulce č. 8.

Tab. 8: Rozsah napětí pro měření baterie při zátěži a bez zátěže

Vstupní napětí (U)	Stav připojení zátěže	Měřené napětí pro baterii RTS
3V	nezatíženo	2,71V
3V	zatíženo	2,71V
3V	Počítaná hodnota	2,72V

3.2 Jednobitové vstupy/výstupy GPIO

Jednobitové vstupy/výstupy se v zařízeních používají například ke spínání napětí pro zařízení napájených po ethernetu (PoE) či zjišťování, zda je určitý přepínač sepnut nebo ne. V některých případech i k rozsvícení led diody podle volby v modulu. Protože v různých zařízeních může být jednobitový vstup/výstup použit k různému účelu, je potřeba se na toto připravit a proměřit všechny varianty možného zapojení.

Zmíněný modul má osmnáct vstupních/výstupních portů, které jsou rozděleny podle toho, jak jsou v modulu definovány a tudíž, jak je bude potřeba testovat. V našich zařízeních používáme pouze dvanáct portů.

3.2.1 Výstupy GPIO0-1

GPIO0 P2-16 a GPIO1 P2-18 jsou výstupy samotného procesoru. V katalogovém listu nejsou tyto piny vůbec specifikovány.

V našich zařízeních se tyto výstupy nepoužívají, přesto je zde potřeba změřit, že jsou přítomné piny nezapojeny. Tedy, že je zde nulové napětí a že zde neteče žádný proud.

Pokud změříme napětí, pak se jedná o zkrat k napětí a je nutno měřenou desku opravit.

Pokud jsme napětí nezměřili, potom můžeme na tyto piny napětí přivést.

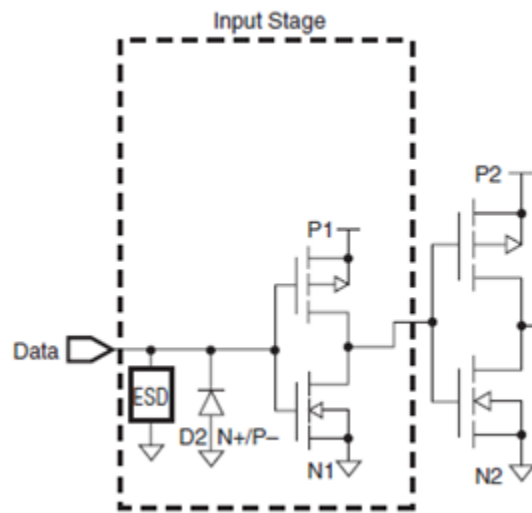
Pokud se toto napětí nezmění a proud odebíraný zařízením bude nulový, je tento pin v pořádku. Klesne-li napětí a bude odebírán proud, pak je zde zkrat k nulovému napětí. Tento test provedeme pomocí zapojení z obrázku č. 27.

3.2.2 Vstupy/výstupy GPIO2-9

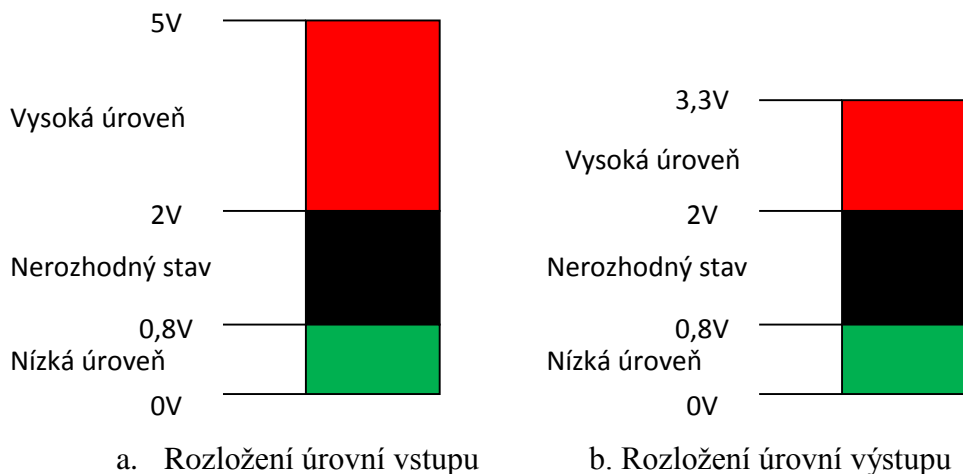
Tyto vstupy/výstupy jsou umístěny na konektoru dva GPIO2 P2-28, GPIO3 P2-30 a konektoru jedna GPIO4 P1-69, GPIO5 P1-71, GPIO6 P1-64, GPIO7 P1-66, GPIO8 P1-68, GPIO9 P1-70. Jejich maximální povolený proud, který je možné do těchto vstupů pouštět popřípadě z nich odebírat, je osm miliampér.

Tyto vstupy/výstupy jsou vedeny jako tolerantní 5V. To znamená, že jsou vybaveny 3,3V logikou, jež je nastavena tak, aby vydržela trvalé 5V napájení. Pro rozhodující úroveň pak platí, že pro sepnutý stav, takzvanou vysokou úroveň, musí být napětí alespoň 2V. Naopak pro nulový stav, takzvanou nízkou úroveň, musí být napětí nižší než 0,8V. V případě konfigurace jako výstupy je pak vysoká úroveň nastavena maximálně na napájecí napětí bez 0,2V, tedy 3,1V.

Pro nízkou úroveň je pak výstupní hladina 0,2V. Pro ilustraci je vnitřní schéma zapojení tolerantního portu v obrázku č. 23 (viz [5]). V obrázku č. 24 je pak grafické rozložení úrovní pro vstup a výstup tolerantních pinů.



Obr. 23: Náhradní schéma TTL logiky



Obr. 24: Rozložení úrovní pro vstupní a výstupní signály

Pro obvody testované desky pak platí, že musí pro správnou funkčnost taktéž splňovat výše uvedené požadavky.

Tyto vstupy/výstupy jsou v zařízeních často využívány a proto, jak již bylo předtím zmíněno, každý port má několik různých využití. Sestavil jsem proto přehledovou tabulku (tabulka č.9), kde je přehled využití GPIO0-17 v našich zařízeních.

Tab. 9: Tabulka využití vstupů/výstupů GPIO na jednotlivých zařízeních

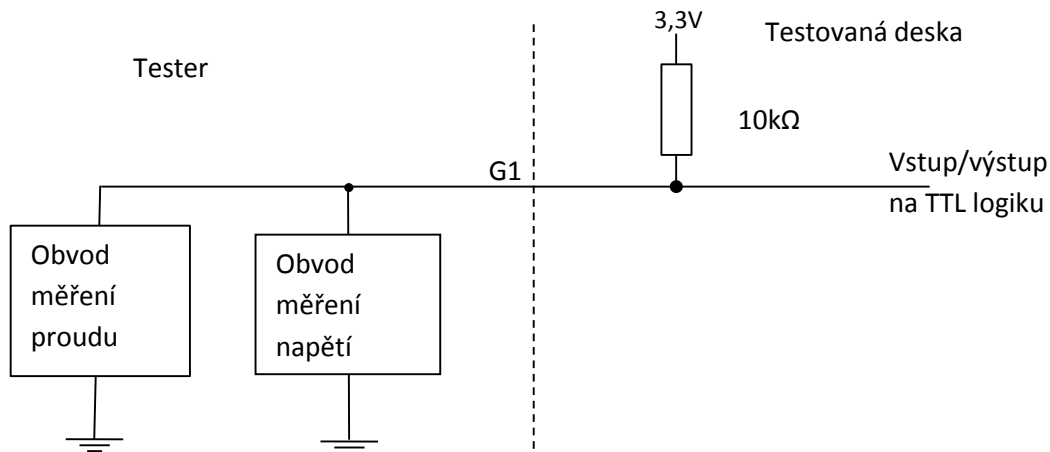
	CCU13	EPDI4.1	CSU20	CSU10
GPIO0	nezapojen	nezapojen	nezapojen	nezapojen
GPIO1	nezapojen	nezapojen	nezapojen	nezapojen
GPIO2	Výstup na 74ACT573	Signál RTS na Atmegu 2560	Stavový výstup z VN800	nezapojen
GPIO3	Výstup na 74ACT573	Signál CTS na Atmegu 2560	Stavový výstup z VN800	nezapojen
GPIO4	Výstup na 74ACT573	nezapojen	Výstup na přepínač	nezapojen
GPIO5	Výstup na 74ACT573	nezapojen	Výstup na přepínač	nezapojen
GPIO6	Výstup na LED diodu připojenou na 3,3V	Výstup na LED diodu připojenou na 3,3V	Výstup na LED diodu připojenou na 3,3V	Výstup na LED diodu připojenou na 3,3V
GPIO7	nezapojen	Výstup na LED diodu připojenou na 3,3V	nezapojeno	Výstup na přepínač
GPIO8	Výstup na 74ACT573	nezapojen	Výstup na MMBF	Výstup na přepínač
GPIO9	Výstup na 74ACT573	Vstup stavového signálu (PoE)	Výstup na přepínač	Výstup na přepínač
GPIO10	Výstupní stavový signál na LM2734	nezapojen	Stavový vstup do VN800	nezapojen
GPIO11	Výstupní stavový signál na LM2734	nezapojen	Výstup na přepínač	nezapojen
GPIO12	Výstup na 74ACT573	Hradlo tranzistoru BSS123	Výstupní signál na TPA3123	nezapojen
GPIO13	Výstup na 74ACT573	nezapojen	Výstupní signál na TPA3123	nezapojen
GPIO14	nezapojen	nezapojen	nezapojen	nezapojen
GPIO15	nezapojen	nezapojen	nezapojen	nezapojen
GPIO16	nezapojen	nezapojen	nezapojen	nezapojen
GPIO17	nezapojen	nezapojen	nezapojen	nezapojen

Celkové schéma pro měření jednobitových vstupů a výstupů můžeme navrhnout podle obrázku č. 25 a tím, že přepínače můžeme realizovat pomocí již dříve (v kapitole 2.3.2) navrhovaných přepínačů.

3.2.3 Vstupy/výstupy GPIO 10-11

Další dva vstupy/výstupy tvoří speciální skupinu, která již není tolerantní, ale je potřeba je připojit na napětí 3,3V. Piny jsou na konektoru jedna umístěny na pinech GPIO10 P1-72, GPIO11 P1-73. Tyto vstupy/výstupy by měly být ve stavu resetu udržovány na napětí, a to 3,3V. Proto velikost odporu pro tyto vstupy/výstupy pak udává, přes jakou hodnotu by měly být piny napájeny. Maximální povolený proud těchto vstupů je taktéž maximálně 8 mA. Rozhodovací logika je zde také TTL. Proto za vysokou úroveň je opět považováno napětí

minimálně 2V. Pro nízkou úroveň je pak maximální napětí 0,8V. Pro lepší představu je schéma zapojení pinu s pull-upem v obrázku č. 25.



Obr. 25: Náhradní schéma obvodu s pull-upem

Tyto vstupy se budou testovat tak, že se nejprve změří napětí daných pinů (bod G1). Pokud zde naměřím napětí, pak je port pouze držen na napětí přes pull-up nebo je napětí způsobeno zkratem k napájecímu napětí. Jako první krok tedy změřím, zda toto napětí je 3,3V a není zde zkrat k vyššímu napětí či nižšímu napětí. Pak tento pin uzemním přes obvod měření proudu a změřím, jaký proud zde protéká.

Je-li proud přes obvod měření proudu v daném rozmezí (8mA), pak je port v pořádku. Pokud je zde napětí, ale není měřen žádný proud, pak se jedná o nezapojený pin, kde je přítomen externí pull-up.

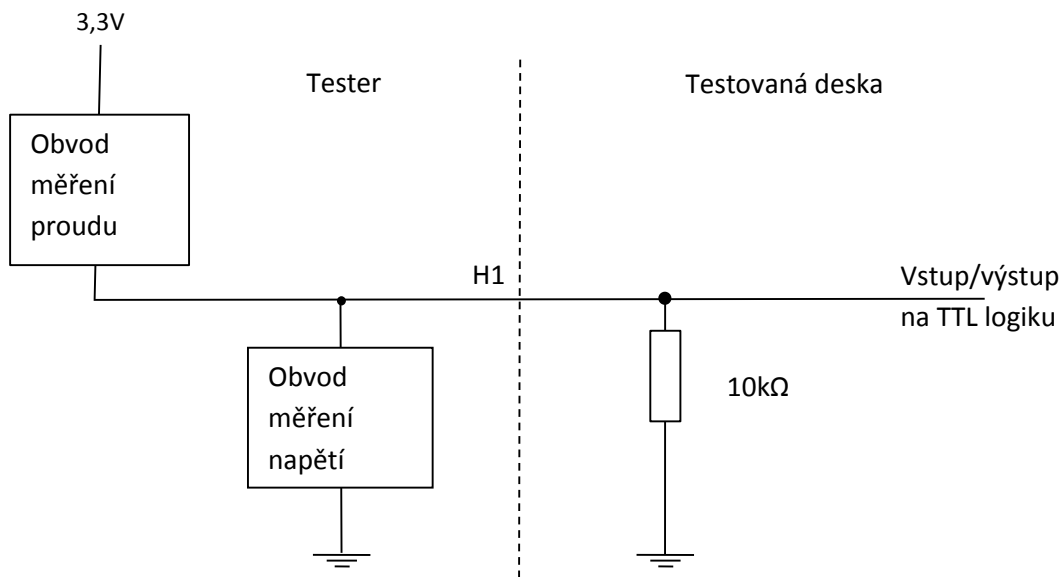
Pokud je port nezapojený, není sepnutý nebo je zde zkrat k zemi, pak je zde nulové napětí. Proto přes tento pin přivedu napětí, přičemž budu měřit proud. Neteče-li zde proud, ale napětí je stále přítomno, pak je tento port nezapojen.

Pokud bude protékající proud příliš vysoký, pak je pin zkratován k zemi. Odpovídá-li protékající proud danému rozmezí (8mA), pak je tento port v pořádku. Celkové schéma zapojení pak bude totožné s celkovým schématem měření vstupů/výstupů na obrázku č. 27.

3.2.4 Vstupy/výstupy GPIO12-13

Tyto vstupy/výstupy jsou v samostatné skupině, jelikož je v případě používání potřeba připojit je k zemi přes danou zátěž. Umístěny jsou na konektoru jedna na pinech GPIO12 P1-45, GPIO13 P1-17. Tyto vstupy/výstupy by měly být ve stavu resetu udržovány na napětí 0V. Velikost odporu udávaná pro tyto piny pak ukazuje, přes jakou hodnotu by měly být piny přivedeny k zemi. Rozhodovací logika je zde také TTL a proto za vysokou úroveň je opět považováno napětí minimálně 2V. Pro nízkou úroveň je pak maximální napětí 0,8V. Maximální

povolený proud těchto vstupů je taktéž 8 mA. Náhradní schéma obvodu s pull-downem je uvedeno na obrázku č. 26.



Obr. 26: Náhradní schéma obvodu s pull-downem

Jako první krok změřím, je-li v bodě H1 přítomno napětí. V případě změření napětí jsou pak možnosti portu zkratovaného na napětí nebo že pin je vstupní. Je-li napětí rozdílné od 3,3V, pak jde o zkrat k napětí.

Pin tedy uzemním přes daný odpor a změřím proud. Pokud je proud moc vysoký (vyšší než 8mA), pak je zde zkrat ke zdroji 3,3V nebo chyba testované desce. Odpovídá-li proud rozsahu, pak je pin v pořádku.

Pokud je zde nulové napětí, pak je možnost nezapojeného pinu nebo zkratu k nulovému napětí. Přivedu-li sem tedy napětí, mohu pak přes obvod měření proudu identifikovat, která možnost platí pro náš pin.

V případě, že zde není žádný odběr proudu, jedná se o nezapojený pin. Pokud je odběr příliš veliký, jedná se o zkrat nebo chybu na desce.

V případě, že je proud v předepsaném rozmezí, jedná se tedy o vstupní pin. Celkové schéma zapojení pak bude totožné s celkovým schématem měření vstupů/výstupů na obrázku č. 27.

3.2.5 Vstupy/výstupy GPIO14-17

Tyto vstupy/výstupy jsou umístěny na prvním konektoru na pinech GPIO14 P1-44 GPIO15 P1-47 GPIO16 P1-48 GPIO17 P1-49. Tyto vstupy/výstupy jsou multifunkční a mohou tedy sloužit i k jiným účelům než jen jako jednobitové vstupy/výstupy. Logika zde bude též TTL s tím, že se v základu musí udržovat na určeném napětí přes dané odpory. Za vysokou úroveň je opět považováno napětí minimálně 2V. Pro nízkou úroveň je pak maximální napětí 0,8V. Maximální povolený proud těchto vstupů je taktéž maximálně 8 mA.

Vstup GPIO14 může též sloužit jako watchdog. V neaktivním (příp. nezapojeném) stavu je zde nulové napětí. K aktivaci dojde při přivedení napětí o maximální velikosti 3,3V.,

Vstup GPIO15 se dá též použít jako hodinový signál pro signál LVDS DDC. Pokud je tento vstup použit, pak má být připojen přes odpor 2,21k Ω na 3,3V, aby zde bylo napětí i v případě resetu PC.

Vstup GPIO16 se dá též využít jako signál LVDS BCTL. Pokud je tento vstup použit, pak má být přes odpor 100k Ω na nulové napětí, aby zde v případě resetu PC kleslo napětí automaticky na 0V.

Vstup GPIO17 se dá též využít jako datový signál k signálu LVDS DDC. Pokud je tento vstup použit, pak má být připojen přes odpor 2,21k Ω na 3,3V, aby se zde bylo napětí v případě resetu PC.

Tyto vstupy nejsou v našich zařízeních používány, a přesto tyto vstupy budou testovány. Jestli náhodou nejsou tyto porty ve zkratu k nějakému napětí či k zemi. K testu použijeme schéma celkového testeru jednobitových vstupů/výstupů v obrázku č. 27.

3.2.6 Postup testování GPIO 0-17

Vstupy/výstupy v zařízení se budou testovat tak, že se nejprve změří napětí na jednotlivých pinech. Bude-li zde naměřeno napětí, jedná se nejspíše o port vstupní.

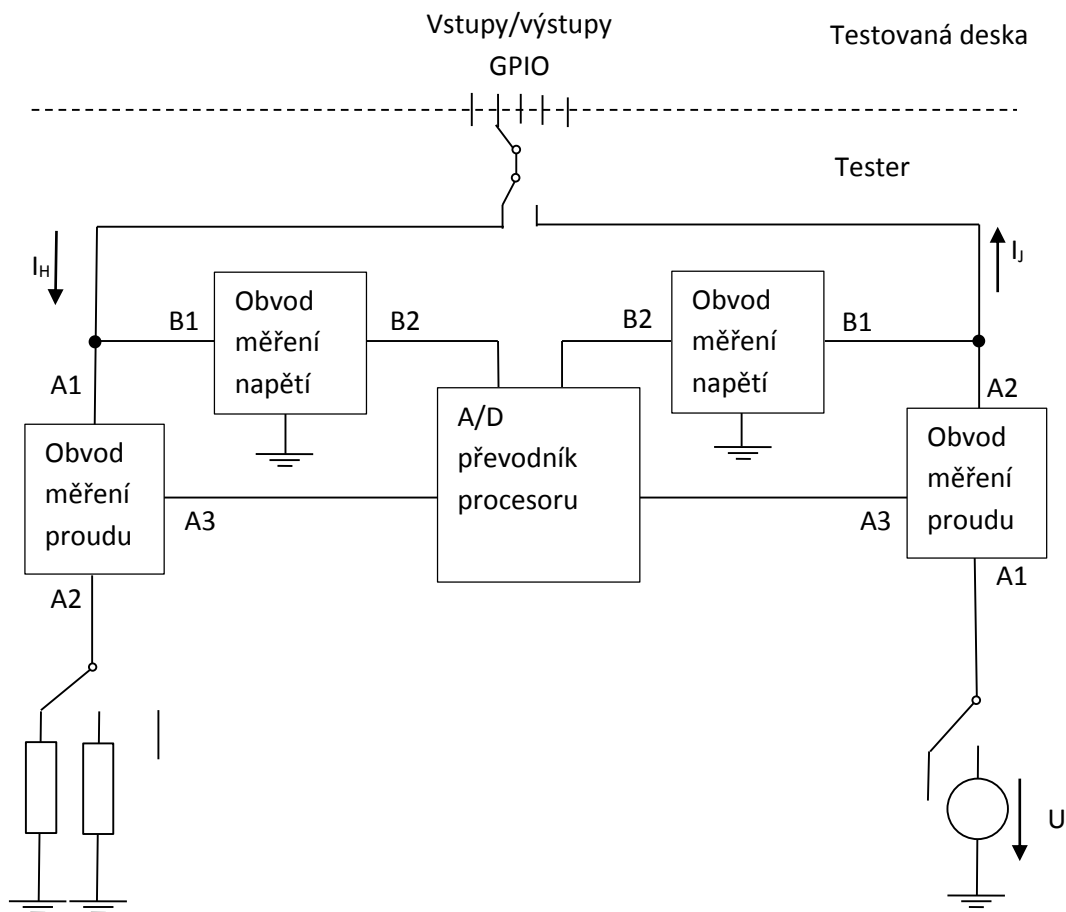
Pak tento port přes příslušný odpor uzemním a zjistím tak proud protékající přes obvod měření proudu. Z měřeného proudu a napětí pak zjistím, jedná-li se skutečně o vstupní port nebo je zde zkrat k napětí.

Pokud zde napětí nenaměříme, je tento port buď nezapojen, nebo je nastaven jako výstupní port.

Je-li port nezapojen, pak po připojení napětí zde změřím připojené napětí a přes obvod měření proudu není měřen žádný protékající proud.

Je-li protékající proud příliš veliký, pak je výstup ve zkratu a je zjištěna chyba, kterou je potřeba opravit.

Pokud je proud v odpovídajícím rozmezí do 8 mA, je tento výstup v pořádku.



Obr. 27: Navrhované schéma pro celkové měření vstupů/výstupů GPIO

3.3 Další jednobitové porty se speciálním účelem

Toto jsou vstupy/výstupy, které mají na modulu již pevně přiřazené funkce jako reset, napájecí tlačítko a další. Všechny tyto porty pracují v TTL logice nehledě na to, jestli mají ještě nějaké další vnitřní uzpůsobení. Rozhodovací úrovně proto nezmění. Jsou tedy 2V jako minimální hodnota pro vysokou úroveň a 0,8V pro maximální napětí nízké úrovně.

Pro tyto piny použijeme podobnou metodu jako pro piny GPIO s tím, že již máme určeno, zda je pin vstupní nebo výstupní.

3.3.1 Časovač pro kontrolu LVDS - STRAP_EN

Tento výstup určuje povolení časovače pro kontrolu LVDS. Je vyvedený na konektoru 1 na pinu P1-46 a je společný s GPIO16. Proto je testován v této sekci.

3.3.2 Ověření napájení - PWRGOOD

Ověření správnosti napájení z BASE do modulu. Má vnitřní pull-up na 3,3V VCC_SBY. Musí zůstat nepřipojen, pokud není používán. Tento vstup je připojen na pin P2-16 a je společný s GPIO0. Proto je testován v této sekci.

3.3.3 Zakázání zápisu do BIOSU - BIOS_WP

Tento vstup slouží k zakázání zápisu do BIOS SPI Flash. Je aktivován nízkou úrovní. Tento vstup má vnitřní pull-up na 3,3V. Pokud není použit v zapojení, musí zůstat nezapojen. Je přiveden na pin P2-46. V našich zařízeních není používán, tudíž se provede test, zda je opravdu nezapojen. Test zde tedy bude spočívat ve zjištění zkratu k nějakému napětí či k zemi. Chyba zde bude indikována změřením napětí nebo při zkratu naopak jeho odebráním. Použijeme tady schéma z obrázku č. 27.

3.3.4 Výstup řízení externího napájení modulu - SUSP_S3

Režimu spánku - řízení externího napájení modulu (vypnout/zapnout). Tento výstup na pinu P1-15 se používá pro zapnutí napájení VCC. Pro jeho měření použijí opět zapojení z obrázku č. 27. Možné chyby jako přerušení cesty plošného spoje se změří tak, že nebude odebrán žádný proud i přes přivedení napájení na tento pin.

Zkrat poznáme tak, že i přes přivedení napájení na tento pin a změření, že je zde odebrán proud, se napětí VCC nesepe. V případě zkratu na napájení zde bude měřeno napětí ještě před jeho skutečným přivedením.

3.3.5 Ovládání externího reproduktoru - TIMER_SPKR

Časovač SPKR je signál výstup čítače 2 a je vnitřně spojen ANDem s Port bitem 0x61H bit 1 poskytují signál Speaker Data Enable. Tento signál řídí ovladač externího reproduktoru, což zapíná systém reproduktorů. Pro SLPMODE je jeho výstup 0V. Vyveden je na pin P2-22. V našich zařízeních nepoužíván, bude testován na to, zda je pin skutečně nezapojen. Test zde tedy bude spočívat ve zjištění zkratu k nějakému napětí či k zemi. Bude-li zde měřeno napětí, jedná se o zkrat k napětí.

Při zkratu k zemi pak po přivedení napětí na tento pin budeme měřit, že je zde odebrán proud. Pro testování použijeme zapojení z obrázku č. 27.

3.3.6 Spouštěcí signál pro FWH_INIT

Výstup FWH spouštěcího signálu je umístěn na pinu P2-85. Pokud není použit v zapojení, musí zůstat nezapojen. V našich zařízeních není používán, bude testován na to, zda je pin skutečně nezapojen. Jelikož se opět jedná o test výstupního nezapojeného pinu, bude nám k otestování postačovat zapojení z obrázku č. 27. Případné chyby pak mohou být zkrat k nějakému napětí či k zemi. Bude-li zde měřeno napětí, jedná se pravděpodobně o zkrat k napětí.

Jestliže po připojení napětí naopak bude odebrán proud, jedná se o zkrat k zemi nebo chybu na testované desce.

3.3.7 Vypínání modulu - PWRBTN

Může být připojen k tlačítku zapnutí modulu CM-iTC, ale hlavně slouží k vypnutí modulu CM-iTC, tedy jeho převedení do pohotovostního režimu. Je aktivován nízkou úrovní. Tento vstup je umístěn na pinu P2-35. V našich zařízeních je připojen k procesoru desky, na které je modul umístěn. Všechny testované desky mají nastaveno, že pokud nekomunikují s modulem po určenou dobu, pak mají toto napětí poslat do nízké hladiny a tím modul resetovat. Pro naše účely proto budeme muset počkat, až dojde k vypršení tohoto časovače a tento děj změřit.

K měření použijeme schéma z obrázku č. 27. Dojde-li po vypršení časovače ke změně napětí, pak je vše v pořádku. Bude-li zde po připojení testeru změřeno napětí 0V, jedná se nezaletovaný pin nebo je zde zkrat k zemi. Naopak pokud bude napětí neustále na původní hodnotě, pak jde o zkrat k napětí.

3.3.8 Vstup hardwarového restu - RSTIN

Jedná se resetovací vstup modulu, je aktivován nízkou úrovní. Nízká úroveň na tomto pinu spustí hardwarový reset modulu CM-iTC. Tento pin není povinný pro provoz modulu CM-iTC, vytváří PowerOn reset pomocí vnitřního obvodu. Má tedy vnitřní pul-up a může zůstat nepřipojen. Je připojen na pin P2-33.

V našich deskách je zapojen na procesor desky, kde je modul umístěn pro případ, že modul přestal komunikovat a kde programový reset již nepomáhá. Dále je tento vstup přiveden na tlačítko na testované desce pro manuální reset modulu. Měření se bude provádět tak, že se zmáčkne dané tlačítko (reset PC) na testované desce. Na testeru pak změříme, že na tomto pinu pokleslo napětí na 0V.

Pokud bude po připojení testeru na pinu napětí 0V, jedná se nejspíše o zkrat k zemi. Naopak pokud zde bude trvalé napájení i přes snahu provést reset, jedná se o zkrat k napětí. Pro test použijeme zapojení z obrázku č. 27.

3.3.9 Signalizace hardwarového resetu - RESET

Signalizuje, kdy modul CM-iTC prochází hardwarovým resetem kvůli napájení nebo pomocí pinu RESETIN. Může být použit jako signál k vypnutí palubního hardwaru. Je aktivován nízkou úrovní a připojen na pin P2-20. V našich zařízeních je připojen do procesoru desky plošného spoje, na které je modul umístěn pro zjišťování právě popsanych vztahů, tedy zda je modul v resetu či k bezpečnému vypnutí zařízení. Otestování bude provedeno tak, že se změří napětí a proud, které jsou zde přítomny a následné přivedení +5V a změření, že je zde odebírán malý proud z procesoru desky. Možný test je pak ještě opětovné odpojení napětí a měření reakce desky.

Pokud zde bude měřeno napětí, jedná se o zkrat k napájecímu napětí.

V případě, že po připojení napětí bude odebírán velký proud, pak se jedná o zkrat k napětí 0V. Pro měření použijeme zapojení z obrázku č. 27.

3.4 Testování rozhraní typu Ethernet a kontrolních led diod

Modul CM-iTC má dvě ethernetové rozhraní, která mohou fungovat až jako 1000base-T komunikační porty. V našich zařízeních ale využíváme pouze základní pásmo 100Base-T. Zmíněný modul dokáže také komunikovat pomocí verze 10Base-T. Proto nebude potřeba některé piny testovat vzhledem k tomu, že se nikde nepoužívají. Obě ethernetová rozhraní umí automatické otočení linky příjmu a odpovědi. Každý ze zmíněných ethernetových rozhraní má také LED diody indikující jeho stav, které bude nutné otestovat. Ethernet verze 10Base-T a 100Base-T komunikují přes jeden vstupní a jeden výstupní rozdílový komunikační pár. Při komunikaci 1000base-T jsou pak využívány vždy dva komunikační páry pro jeden směr. Na obrázku č. 28 je pak příklad zapojení ethernetu v jedné z testovaných desek. Všechny výstupy ETH již vedou přímo do modulu CM-iTC. Na obrázku č. 28 je pak v levé části zapojení

elektrického oddělovacího členu na testovaných deskách a v pravé části pak jeho vnitřní schéma zapojení.



Obr. 28: Příklad zapojení ethernetového portu v testované desce a jeho vnitřní schéma zapojení

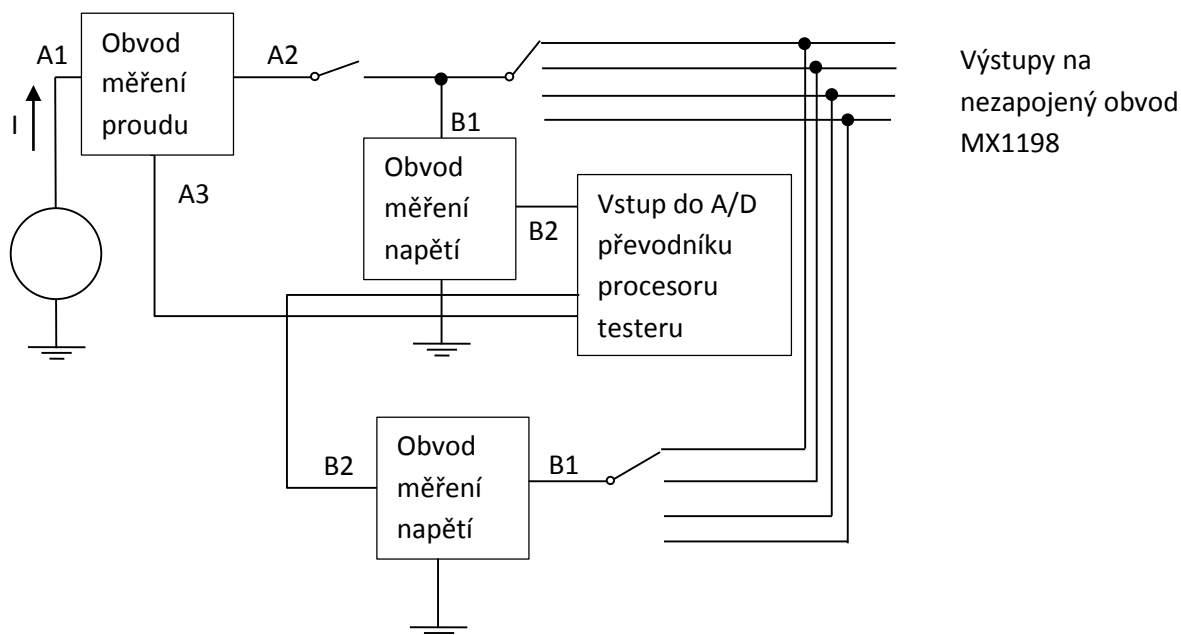
3.4.1 Ethernetový port s reverzní logikou kontrolní signalizace pomocí LED diod

První ethernetové rozhraní je připojeno na piny MDI1_0+ P1-2 MDI1_0- P1-4 jako vysílací pár prvního portu a MDI1_1+ P1-1 MDI1_1- P1-3 jako přijímací pár prvního ethernetového rozhraní pro variantu do 100Base-T, dále je pak možno použít piny MDI1_2+ P1-10 MDI1_2- P1-12 MDI1_3+ P1-9 MDI1_3- P1-11 pro rozšíření na verzi 1000Base-T.

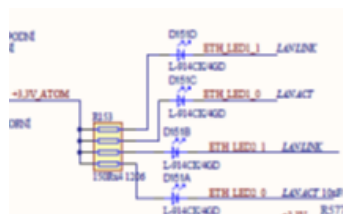
K zapojení, které je na našich deskách použito a vnitřnímu schématu oddělovacího členu (HC1189) pak vyplývá, že jsou všechny komunikační piny ze strany modulu spojeny do jednoho bodu. Měření proto bude probíhat tak, že nejprve změřím při odpojeném konektoru desky, že je zde napětí 0V. Pokud zde bude změřeno napětí, jedná se o zkrat k napětí na měřené desce.

Bude-li napětí změřeno napětí 0V, pak zde tento zkrat není a přivedu na jeden pin napětí, které pak musím změřit i na ostatních pinech. Vzhledem k vnitřnímu zapojení, pak nesmí být ze zdroje odebírán žádný proud.

Pokud je zde odebírán proud, jedná se o zkrat k zemi či chybu na desce. Schéma měření ethernetových portů je pak na obrázku č. 29.



Obr. 29: Schéma měření ethernetu



Obr. 30: Schéma zapojení LED diod

Jak již bylo zmíněno, ke každému ethernetovému rozhraní jsou přiřazené ještě tři piny, na které je možné připojit LED diody, které indikují aktivitu a případně typ připojení. Příklad zapojení LED diod v zařízení je na obrázku č. 30. LED diody pro tento port jsou z pohledu modulu v negovaném zapojení, tudíž při aktivitě dané LED diody, LED dioda zhasíná.

První led dioda na pinu ETH_LED1_0# P1-6 indikuje aktivitu při odesílání či přijímání dat.

Druhá led dioda na pinu ETH_LED1_1# P1-5 indikuje stálost a připojení pomocí rychlosti 100Mb/s.

Třetí led dioda na pinu ETH_LED1_2# P1-13 indikuje stálost a připojení pomocí rychlosti 10Mb/s. Tato rychlost se však nepoužívá, proto se tento pin otestuje, jestli je skutečně nezapájený.

LED diody budeme testovat tak, že nejprve změříme napětí na daných pinech, které by mělo být 3,3V.

Pokud bude napětí v pořádku, pak tento pin připojíme přes daný odpor k zemi a změříme proud, který zde protéká.

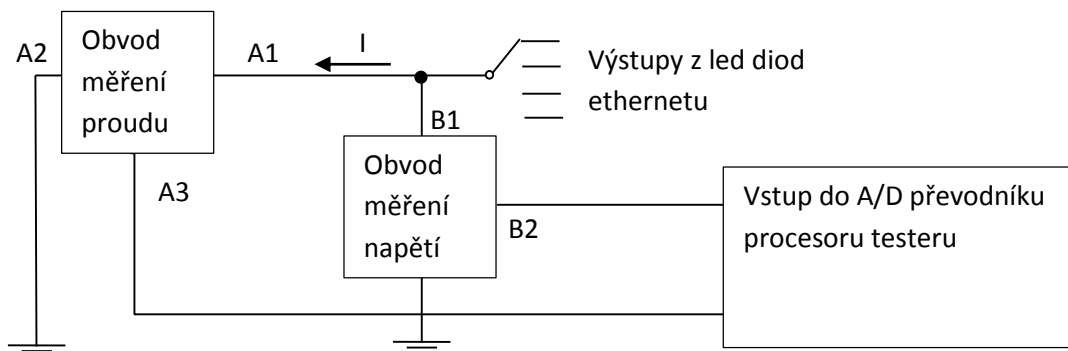
Bude-li proud v daném rozmezí, je vše v pořádku. Je-li proud příliš vysoký, je někde v obvodu zkrat napětí. Nemá-li zde napětí, jedná se o nezapojený pin nebo zkrat k zemi.

Nenaměříme-li zde žádné napětí, je možné že LED dioda není osazena nebo je zde zkrat k zemi.

Tuto možnost ověříme tak, že na tento pin naopak přivedeme napětí a budeme měřit proud protékající přes daný pin. Nemá-li pin zapojen, bude proud nulový.

Bude-li proud vysoký, pak se jedná o zkrat v obvodě. Pro měření LED diod bude použit schéma měření z obrázku č. 31.

Rozlišování, jestli je pin zkratovaný nebo není zapojen, pak můžeme v rámci testeru vynechat, jelikož se dá ze schématu snadno zjistit, která možnost je pravdivá. Navíc při ožívování samotné desky jsem vždy věděl, zda je tato konkrétní LED dioda osazena nebo ne.



Obr. 31: Celkové navrhované blokové schéma pro měření LED diod ethernetu

3.4.2 Ethernetové rozhraní s klasickou logikou kontrolní signalizace pomocí LED diod

Druhé ethernetové rozhraní je připojeno tak, že přijímací část je na pinech MDI1_0+ P2-2 MDI1_0- P2-4 jako vysílací pár prvního portu a MDI1_1+ P2-1 MDI1_1- P2-3 jako přijímací pár prvního ethernetového rozhraní pro variantu do 100Base-T. Dále je pak možno použít piny MDI1_2+ P2-10 MDI1_2- P2-12 MDI1_3+ P2-9 MDI1_3- P2-11 pro rozšíření na verzi 1000Base-T.

Test se bude provádět úplně stejně jako u předchozího ethernetového rozhraní.

Jak již bylo zmíněno, ke každému ethernetovému rozhraní jsou přiřazené ještě tři piny, na které je možné připojit LED diody, které normálně indikují aktivitu a případně typ připojení. LED diody pro tento port jsou z pohledu modulu zapojeny klasicky, tudíž při aktivitě dané LED diody se LED dioda rozsvěcuje. Tento fakt nebude mít ovšem na naše testování vliv.

První LED dioda na pinu ETH_LED1_0# P2-6 indikuje aktivitu při odesílání či přijímání dat.

Druhá LED dioda na pinu ETH_LED1_1# P2-5 indikuje stálost a připojení pomocí rychlosti 100Mb/s.

Třetí LED dioda na pinu ETH_LED1_2# P2-13 indikuje stálost a připojení pomocí rychlosti 10Mb/s. Tato rychlost se však nepoužívá, proto se tento pin otestuje, jestli je skutečně nezapájený

I přesto, že LED diody svítí v opačném případě než při předchozím ethernetu, na testování z pohledu desky to nic nemění a budou se testovat stejně jako LED diody v předchozím ethernetu.

3.5 Sériové porty

Modul má čtyři sériové porty typu UART, přičemž porty dva až čtyři jsou v logice TTL a první port pracuje v napěťových úrovních RS232 a pracuje v módu FIFO.

3.5.1 Sériový port jedna

První sériový port je zvláštní tím, že je plně osazen, má tudíž spoustu ovládacích signálových vstupů/výstupů než zbylé tři porty. Tedy kromě základních komunikačních pinů COM1_RX P1-117, COM1_TX P1-119 jsou zde ještě piny COM1_CTS# P1-123, COM1_DCD# P1-113,

COM1_DSR# P1-111, COM1_DTR# P1-125, COM1_RI# P1-124 a COM1_RTS# P1-121 se svými funkcemi (popis viz příloha č. 1). Tento port se používá stejně jakou ostatní porty dva až čtyři a tak bude otestován stejně jako porty v bodu 3.5.2.

3.5.2 Sériové porty dva až čtyři

Tyto porty mají základní napětí 3,3V. Jsou rozloženy na pinech COM 2 přijímací pin COM2_RX P1-112 a vysílací COM2_TX P1-114, COM3 vysílací pin COM3_TX P2-75 a přijímací pin COM3_RX P2-73 a COM4 přijímací pin COM4_RX P2-59 a vysílací COM4_TX P2-61. Jak již bylo zmíněno, pracují tyto porty podle logiky TTL, tudíž pro ně platí, že minimální napětí pro vysokou úroveň je 2V. Naopak maximální napětí pro nízkou úroveň je 0,8V.

Pro asynchronní přenos platí, že pro každý 5-ti až 8-mi bitový znak má být vyslán zvláštní synchronizační bit, který uvádí vysílaný znak, tzv. START bit – na začátku přenosu, a proto přenos znaků nevyžaduje pevný časový rastr. A dále musí obsahovat alespoň jeden STOP bit (standardně 1 nebo 1,5 nebo 2 bity) – na konci přenosu. Z toho plyne nižší účinnost přenosu dat, kdy minimálně dva bity jsou redundantně vysílané za účelem synchronizace znaků. STOP bit pak může být doplněn o paritní bit (dnes již zpravidla nepoužíván). Paritní bit pak může být použit v přijímači k jednoduché kontrole chyb.

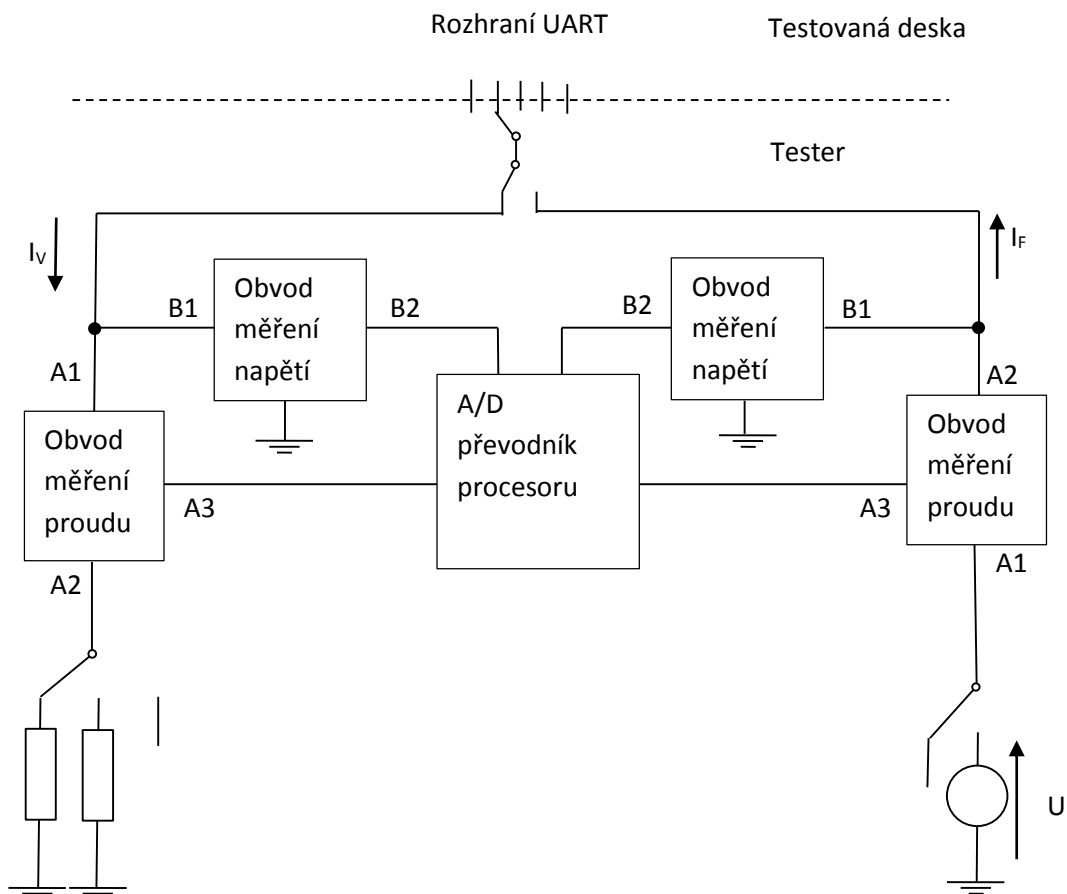
Měření zde bude prováděno tak, že nejprve změříme napětí na lince RX. V případě přítomnosti správného napětí na této lince je velmi pravděpodobné, že se na druhém konci nachází druhé komunikační zařízení. Proto potom přivedeme napětí na vysílací linku a změříme, že zde nedošlo k poklesu v napětí a k pouze malému odběru proudu. Pokud jsou tyto podmínky splněny, pak je vše v pořádku a můžeme zde vyslat signál a počkat jestli dojde nějaká odpověď.

Není-li zde žádný odebíraný proud, pak se jedná o aktuálně nepřipojené zařízení nebo přerušenu cestu.

Je-li odebíraný proud velký, jedná se o zkrat na lince odpovědi.

Není-li na lince příjmu žádné napětí, může se jednat o zkrat na lince příjmu nebo nezapojenou linku. Otestujeme tak tuto možnost tak, že na linku přivedeme napětí a budeme měřit proud. Pokud zde není odebíráno žádné napětí, jedná se o nezapojenou linku.

Bude-li zde ovšem proud odebíráno, pak se jedná o zkrat na této lince. Pokud změříme napětí na lince odpovědi, bude se jednat o zkrat k napětí. Celkové blokové schéma zapojení pro testování UARTu je na obrázku č. 32.



Obr. 32: Blokové schéma celkového měření na portech UART

3.6 Vstupy a výstupy analogových signálů

Modul má jeden signálový výstup a dva signálové vstupy, přičemž první signálový vstup má pevné vstupní zesílení a je označen jako linkový vstup. U druhého signálového vstupu máme naopak možnost zvolit zesílení vstupního signálu o 0/10/20/30dB. Tento vstup s volitelným zesílením je označen jako mikrofonní (MIC). Vstupy signálů jsou mezi sebou navzájem záměnné pokud se smíříme s tím, že není možné zesílit linkový výstup. Modul pak v sobě zabudovaný ještě 10/20/24 bitový DA nebo AD převodník.

3.6.1 Vstupy pro analogové signály

Jako mikrofonní vstup může sloužit port připojený na piny AIN_L P2-133 levý kanál a AIN_R P2-131 jako pravý kanál. Tento konkrétní vstup se ale nepoužívá, tudíž se zde pouze ověří, že je nezapojen. V některých zařízeních se používá již zmíněný druhý port umístěný na pinech MIC_IN_L P2-129 jako levý kanál a MIC_IN_R P2-129 jako pravý kanál, kde může být požit buď jeden nebo oba, nebo žádný port podle daného výrobku. Mikrofonní vstup má možnost nastavit zesílení vstupního signálu v samotném modulu. Cesty můžeme prověřit tak, že pošleme do desky procesoru příkaz na sestavení cesty od mikrofonního vstupu testované desky do požadovaného pinu a nejlépe osciloskopem pak změříme signál na tomto pinu. V případě, že signál nezměříme, je jedinou možností postupovat po cestě signálu a měřit, kde se kmitočty ztrácí.

3.6.2 Výstup analogového signálu

Reproduktor je připojen na výstup AOUT_L P2-139 jako levý kanál výstupu stera, AOUT_R P2-137 jako pravý kanál výstupu stera. Výstupní signál může být již analogový. Nejlépe ověříme tak, že na testeru sestavíme obvod produkující kmitočet 1 kHz a ten pak budeme pouštět do jednotlivých pinů a na výstupu z testeru a na testované desce plošného spoje pak měřit osciloskopem nebo pro hrubší odhad poslechem v připojeném reproduktoru daný signál. V případě, že signál nezměříme, je jedinou možností postupovat po cestě signálu a měřit kde se kmitočet vytrácí.

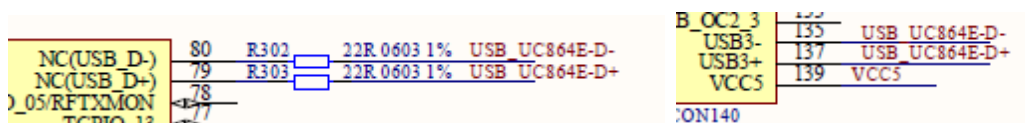
3.7 Výstupy USB

Modul obsahuje šest USB portů, které jsou rozděleny po pinech a to USB0 na pinech USB0+ P1-132, USB0- P1-130, USB1 na pinech USB1+ P1-138, USB1- P1-136, USB2 na pinech USB2+ P1-131, USB2- P1-129, USB3 na pinech USB3+ P1-137, USB3- P1-135, USB4 na pinech USB4+ P2-132, USB4- P2-130 a USB5 na pinech USB5+ P2-140, USB5- P2-138. Modul CM-iTC má také ochranu proti přetížení USB portů. Tato ochrana je svedena do 3 pinů, kde každý pin má na starosti 2 USB rozhraní. Takže USB_OC0_1#* P1-128 je hlídání pro port USB0 a USB1. USB_OC2_3#* P1-133 je hlídání pro USB2 a USB3. USB_OC4_5#* P2-136 pak pro USB4 a USB5. Tyto kontroly přepětí se ovšem v našem zařízení nepoužívají, tudíž je budeme testovat pouze, jestli jsou skutečně nezapojené.

Jak již bylo řečeno, USB používá pro přenos dat diferenciální pár. Ten je zakódován pomocí NRZI a je schopen zajistit plně odpovídající datové přechody. Rozdíl vysoké úrovně je vyslána připojením D+ na napětí přes 2,8V s 15 kΩ odpor připojeným na zem a D- připojíme na napětí menší než 0,3V s 1,5 kΩ odporem připojeným na 3,6V. Nízkou úroveň pak vyšleme, když připojíme D- na napětí větší než 2,8 V a D+ nižší než 0,3V se stejnými zatěžovacími rezistory.

Přijímač definuje vysokou úroveň jako rozdíl signálu D+ o 200mV větší než D-. Nízkou úroveň jako signál o D+ 200 mV nižší než D-. (viz [6])

Pro ilustraci schéma zapojení na jedné z testovaných desek (obrázek č. 33), kde máme propojený GSM modul s modulem CM-iTC pomocí USB. V levé části obrázku se nachází GSM modul a pravé pak modul CM-iTC.



a. Vstup modemu UC864-E

b. Výstup modulu CM-ite.

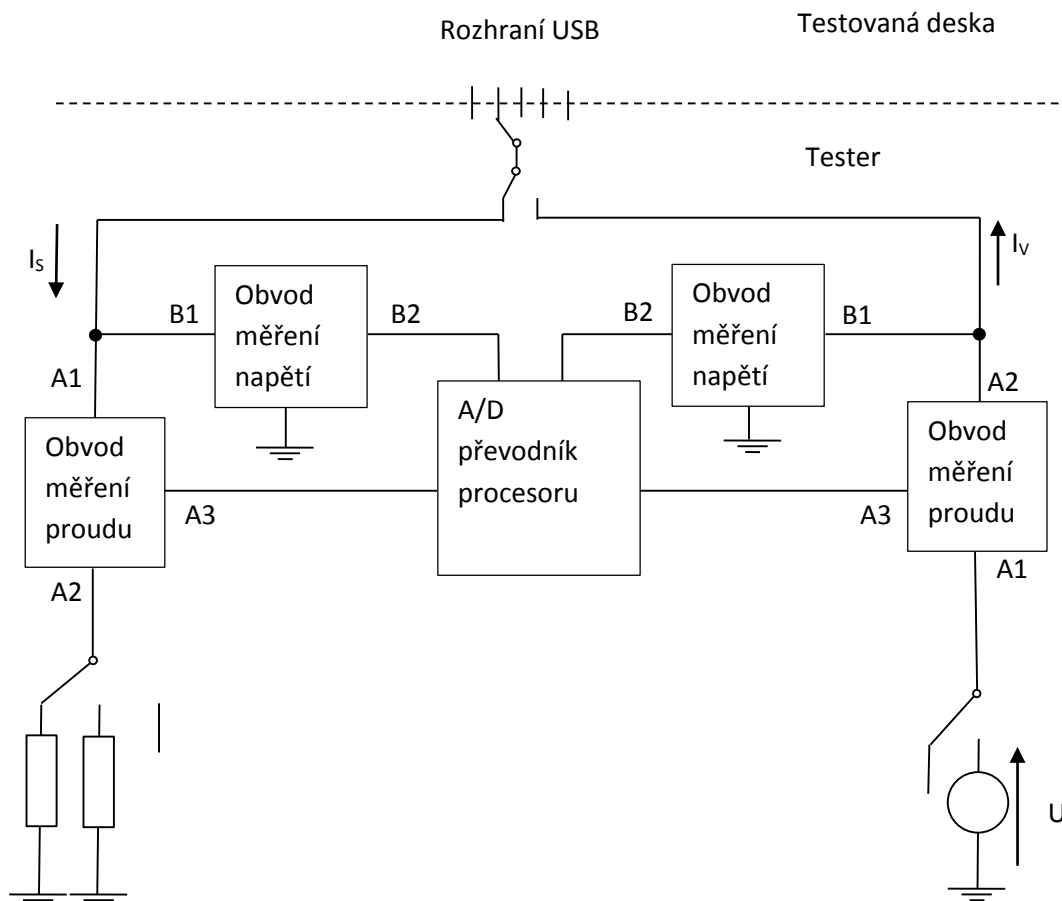
Obr. 33: Ilustrativní zapojení USB portu

V případě, že zde nezměříme žádné napětí ani na jednom vodiči, pak je z největší pravděpodobností tento USB port nezapojen. Provedeme proto test, zda je skutečně nezapojen přivedením napětí, na tyto datové páry a změřením, že se napětí nezměnilo a není odebírán žádný proud. Pokud bude nějaký proud odebírán, jedná se pravděpodobně o zkrat k zemi.

Pokud zde bude změřeno napětí, může se jednat o zkrat nebo připojené zařízení na druhém konci.

Zkrat pak poznáme tak, že napětí na obvodu měření napětí poklesne na velmi nízkou hodnotu (téměř k 0V).

V případě napětí okolo 3,3V je to pravděpodobně zapojený port. Celkové blokové schéma testeru USB je na obrázku č. 34.



Obr. 34: Blokové schéma zapojení USB

3.8 Výstupy obrazu

Zmíněný modul má tři druhy výstupů obrazového signálu LCD, SDVO, LVDS. V našich zařízeních jsou využity pouze výstupy SDVO a LVDS a to na základě požadavků výrobku. Proto se budeme převážně věnovat jim a v případě signálu LCD, který není nikde použit, pak můžeme pro úplnost testů obrazových výstupů zkontrolovat, že tyto výstupy jsou skutečně nezapojené.

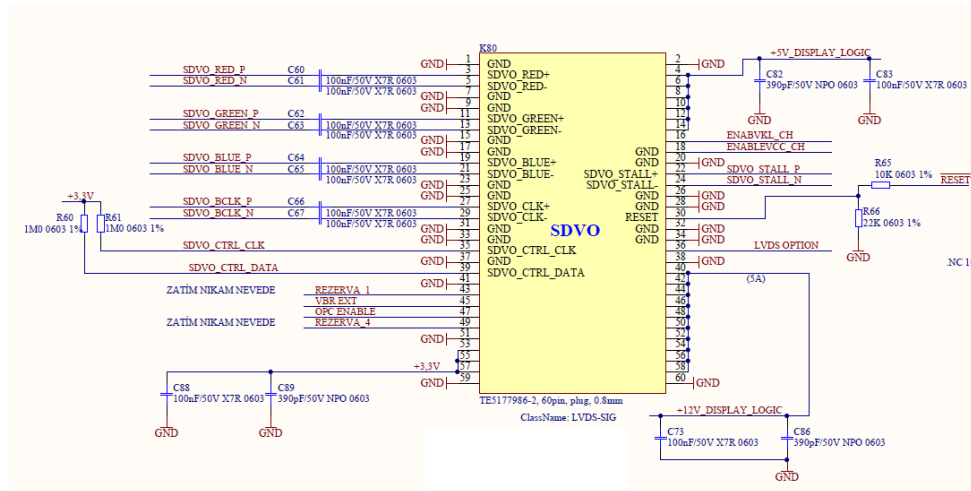
3.8.1 Výstup SDVO

Tento obrazový signál je připojen na pinech:

SDVO_BCLK+ P1-30, SDVO_BCLK- P1-28, SDVO_BLUE+ P1-35, SDVO_BLUE- P1-33, SDVO_RED+ P1-42, SDVO_RED- P1-40, SDVO_GREEN+ P1-29, SDVO_GREEN- P1-27, SDVO_INT+ P1-36, SDVO_INT- P1-34, SDVO_FLDSTALL+ P1-41, SDVO_FLDSTALL-

P1-39, SDVO_TVCLKIN+ P1-23, SDVO_TVCLKIN- P1-21, SDVO_CTRL_CLK P1-25, SDVO_CTRL_DAT P1-32.

Tento výstup je sice použit pouze na jediném výrobku, ale i to je důvod jej otestovat. Skutečné otestování tohoto obrazového výstupu by ale vyžadovalo, buď zvolit složitý procesor, který tento výstup umí nebo se budeme muset spokojit s jednoduchým testem a to tak, že si budeme muset pohlídat, že na výstupech z desky není připojen žádný displej. A pak do zmíněných vstupů pustíme napětí a proud, které pak budeme měřit stejným způsobem, že zde nebude žádný úbytek napětí a nebude zde protékat žádný proud. Měření se bude provádět přes obvod z obrázku č. 36. Na obrázku č. 35 je zapojení SDVO.



Obr. 35: Příklad zapojení SDVO na testované desce.

3.8.2 Výstup LVDS

Výstup LVDS je připojen na vývodech konektoru P1 a to konkrétně na piny LVDS_A0- P1-52, LVDS_A0+ P1-54, LVDS_A1- P1-51, LVDS_A1+ P1-53, LVDS_A2- P1-58, LVDS_A2+ P1-60, LVDS_A3- P1-57, LVDS_A3+ P1-59, LVDS_CLK- P1-63, LVDS_CLK+ P1-65, LVDS_DID_CLK P1-47, LVDS_DID_DAT P1-49, LVDS_BLT_CTR P1-48, LVDS-BLEN P1-56, LVDS-PPEN P1-61.

LVDS byl vytvořen pouze jako standard specifikující elektrické charakteristiky přenosu nikoliv už přenosový protokol, způsob spojování nebo detaily propojovacích konektorů. Všechny jmenované vlastnosti se totiž mohou odlišovat podle účelu, ke kterému je LVDS použito a tudíž si je může výrobce upravit dle svých požadavků a potřeb. Postupně proto vznikly protokoly pro různé druhy použití lišící se více či méně popsány vlastnostmi.

Základním přenosovým médiem pro LVDS je kroucená dvojlinka z mědi, tedy pár samostatných a vzájemně do sebe zakroucených kabelů, po níž se přenáší nízkonapěťové signály s typickými hodnotami okolo 1,2V. Tímto je dosažena energetická nenáročnost přenosu a zároveň se minimalizuje nechtěné elektromagnetické záření při přenosu. LVDS je tímto také odolnější vůči vnějším ruchům z okolí a proto jej lze snadněji aplikovat v různých systémech.

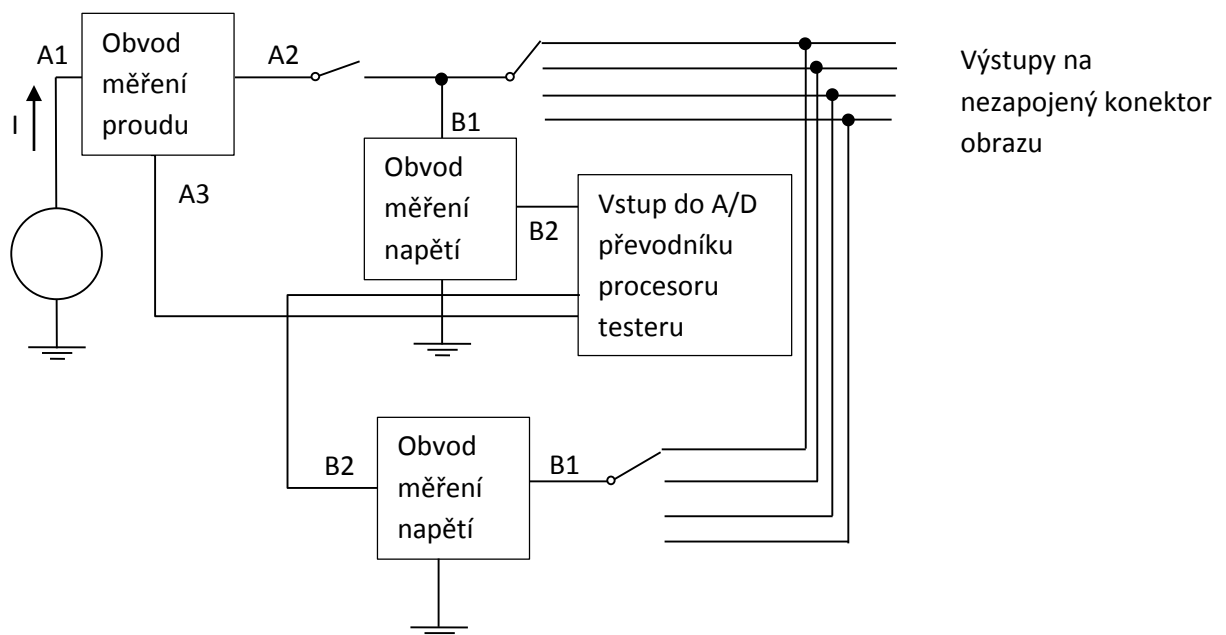
Na jednom konci dvojlinky se nachází vysílač, starající se o generování datových signálů a druhý konec kabelu je připojen k přijímači, dekódujícímu přenášená data. Kromě klasického kabelu lze použít taktéž tištěný spoj. Přijímač je schopen rozpoznat signály i o velmi nízkém napětí, typicky až 20 mV, které následně zesílí na standardní úroveň. Výhodou je značná

tolerance v rozsahu napětí a díky konstantnímu proudu při přenosu lze snadno připojovat zařízení za provozu bez rizika jejich zničení. (viz. [8])

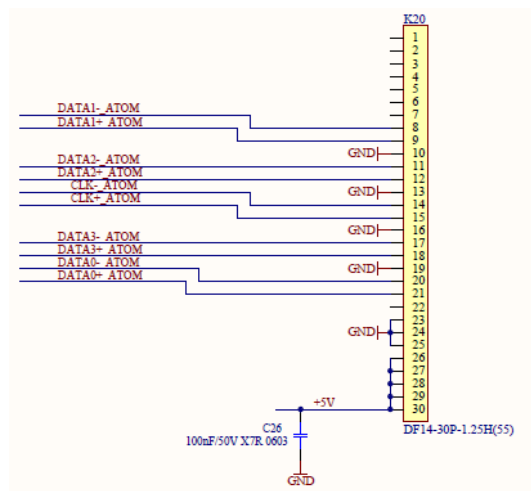
Tento výstup je nejčastěji používaným výstupem v našich zařízeních a je tedy nutné ho otestovat. Ale stejně jako signál SDVO, by pro kompletní test bylo potřeba použít složitý procesor, který tento výstup ovládá nebo použít zjednodušenou metodu testování pomocí napětí a proudu s tím, že je nutné si pohlídat, aby na výstupu z desky nebylo nic zapojeno. Pak stejně jako u signálu SDVO, pokud nebude odebíráán proud a napětí bude stejné, pak je výstup nezapojen nebo je přerušena cesta na testované desce.

Pokud je nějaký odběr pak se zde bude jednat o zkrat k zemi.

Naopak, pokud by zde bylo napětí, ještě před připojením zdroje, bude se jednat o zkrat k nějakému napětí. Blokové schéma celkového měření signálu LVDS a SDVO je uvedeno na obrázku č. 36 a příklad zapojení výstupu LVDS pak na obrázku č. 37.



Obr. 36: Blokové schéma celkového měření signálů LVDS a SDVO



Obr. 37: Ukázka zapojení LVDS výstupu na testované desce

4 Závěr

V této práci jsem dle zadání rozebral a popsal jednotlivé vstupy a výstupy modulu CM-iTC. Podle uvážení a zkušeností jsem tyto vstupy/výstupy rozdělil do skupin. Každou skupinu jsem dále rozdělil do samostatných kapitol podle zvláštností, jež se v nich vyskytují. V rámci skupin jsem definoval, jaké chyby se zde můžou vyskytnout a sestavil možné měřicí metody pro identifikování konkrétní chyby nebo alespoň upozornění pro obsluhu testeru, že se na zmíněném vstupu/výstupu chyba nachází a je potřeba se onomu vstupu či výstupu věnovat.

Ve své práci jsem se zaměřil na rozbor chyb vstupů/výstupů u modulu používaném v zařízeních firmy Herman s cílem najít možnosti identifikace těchto chyb na deskách plošných spojů a zabránit tak vznikajícím škodám, které výskyt těchto chyb na modulu způsobuje. Modul CM-iTC obsahuje i další vstupy/výstupy, které nebyly v rámci práce rozebrány, jelikož se v zařízeních zmíněné firmy nepoužívají a tudíž mně bylo konzultantem doporučeno, aby tyto vstupy/výstupy nebyly detailně řešeny vzhledem k jejich značnému počtu a malé pravděpodobnosti jejich využití v budoucnosti. Z tohoto důvodu jsem se soustředil na ty vstupy/výstupy, které jsou v zařízeních již používány.

V průběhu zpracování práce a z praktických zkušeností při výrobě mi vyplynulo, že na otestování desky nebude stačit pouze jeden tester, ale bude nutno pro celkové otestování měřené desky navrhnout a do budoucna sestavit dva testery. První tester, který nám určí, zda není problém s jednotlivými piny napětí nebo s piny nulového napětí u konektorů pro připojení modulu CM-iTC testované desky. Druhý tester pak bude sloužit pro test funkčních vstupů/výstupů modulu.

V rámci práce jsem pak realizoval navržené měřicí obvody a odzkoušel, že tyto obvody jsou skutečně schopny změřit napětí a proudy v teoretickém rozsahu udávaném u vstupů/výstupů modulu CM-iTC. Navíc jsem sestavil schéma, jak se budou proměřovat jednotlivé skupiny dohromady. Dále jsem pak navrhnul, jak by mohlo vypadat testovací pracoviště s nezbytným vybavením pro správné otestování testované desky.

Po provedených rozborech jsem došel k závěru, že nejvhodnější metodou testování se jeví metoda měření napětí a proudů na konektorech modulů CM-iTC. Tato metoda dokáže identifikovat základní chyby, které se mohou vyskytnout při osazování desek plošných spojů na automatu nebo následně při ručním osazování a tím zabránit poškození modulu CM-iTC. Na testování dynamických dějů (např. výstup LVDS signálu) nejsou testery určeny.

Práce dala základ pro budoucí návrh a vznik testeru modulů CM-iTC. V dalších krocích se ve firmě Herman předpokládá realizace těchto testerů včetně vytvoření programů pro řídicí procesor testeru i testovací PC.

Použitá literatura

- [1] Compulab: CM-iTC Computer-On-Module. Reference Guide. 2010.
- [2] Compulab: CM-iTC Computer-On-Module. Evaluation kit Guide. 2010.
- [3] Atmel [online]: [cit. 1. května 2013] Katalogový list Atmenga 64
- [4] Datasheetcatalog [online]: [cit. 1. května 2013] Katalogový list TL062
- [5] Fairchildsemi [online]: [cit. 12. května 2013]. Dostupné na www.fairchildsemi.com
- [6] Beyondlogic [online]: USB in a NutShell - [cit. 10.května 2013]. Dostupné na <http://www.beyondlogic.org/usbnutshell/usb2.shtml>
- [7] Freebsd [online]: Serial and UART Tutorial - [cit. 10.dubna 2013]. Dostupné na <http://www.freebsd.org/doc/en/articles/serial-uart/>
- [8] ALEŠ LALÍK [online]: LVDS - snadné interní připojení (nejen) LCD- [cit. 22.května 2013]. Dostupné na <http://notebook.cz/clanky/technologie/2009/lvds>

Seznam zkratek

APIC	Advanced Programmable Interrupt Controller	Zdokonalený programovatelný řadič přerušení
ASIC	Application Specific Integrated Circuit	Integrovaný obvod pro specifické použití
CPU	Central Processing Unit	Centrální výpočetní jednotka
DIFF	Differential	rozdílový
FIFO	First In First Out	První dovnitř, první ven
FWH	Firmware Hub	Programový rozdělovač
GPIO	General Purpose Input/Output	Vstupy výstupy všeobecného určení
HDA	High Definition Audio	Zvuk vysokého rozlišení
IOH	Input Output Hub	Rozdělovač vstupů výstupů
LCD	Liquid crystal display	Displej s kapalnými krystaly
LPC	Local Procedure Call	Volání lokální procedury
LVDS	Low-Voltage Differential Signaling	Nízkonapěťový rozdílový signál
NRZI	Non Return to Zero Inverted	Inverzní kódování bez návratu k nule
PoE	Power over Ethernet	Napájení po Ethernetu
RGB	Red-Green-Blue	Červená-Zelená-Modrá
RTC	Real-Time Clock	Hodiny reálného času
SATA	serial ata	
SDIO	Secure digital input output	Slot formátu SD
SDVO	Serial digital video output	Sériový digitální výstup videa
SPI	Serial Peripheral Interface	Sériové periferní rozhraní
TIMER	SPKR timer SPeAKeR	Časovač Interní zvukový výstup počítače
TTL	Transistor Transistor logic	Tranzistorově tranzistorová logika
UART	Universal asynchronous Receiver Transmitter	Univerzální asynchroní přijímač a vysílač
USB	Universal Serial Bus	Univerzální sériová sběrnice

I/O	receiver/transmitter	vysílač/přijímač
U	Napětí	
I	Proud	
R	Odpor	
P	Výkon	

Seznam příloh

Příloha A: Rozpis vstupů/výstupů na konektoru modulu CM/iTC

A.1. Napájecí piny.....	47
A.2. Jednobitové vstupy/výstupy GPIO	48
A.3. Speciální jednobitové výstupy/vstupy	Chyba! Záložka není definována. 9
A.4. Ethernetové porty	Chyba! Záložka není definována. 0
A.5. Sériové porty	51
A.6. Vstupy/výstupy zvukových signálů	51
A.7. USB porty.....	52
A.8. Obrazové výstupy.....	53
A.8.1 Obrazové výstupy LCD	53
A.8.2 Obrazové výstupy SDVO	54
A.8.3 Obrazové výstupy LVDS.....	54

A.Rozpis vstupů/výstupů na konektoru modulu CM-iTC

V této příloze je uveden seznam důležitých vstupů/výstupů, které se budou testovat. Seznam je dělen podle skupin, ve kterých budou piny testovány. Ke všem pinům je doplněn jejich popis a případně i jejich vnitřní specifikace. Podrobnější popis je v literatuře ([1] Compulab: CM-iTC Computer-On-Module. Reference Guide).

A.1 Napájecí vstupy

Signál	Pin		Poznámka
GND (25 vstupů)	P1-8	P2-7	Vstupy nulového napětí
	P1-14	P2-8	
	P1-26	P2-14	
	P1-38	P2-26	
	P1-50	P2-38	
	P1-62	P2-52	
	P1-74	P2-62	
	P1-86	P2-74	
	P1-98	P2-86	
	P1-110	P2-98	
	P1-122	P2-110	
	P1-134	P2-122	
	P2-134		
VCC_SBY (5 vstupů)	P1-80	P2-71	Vstupy stálého napájení
	P1-140	P2-97	
		P2-116	
VCC (23 vstupů)	P1-7	P2-19	Vstupy sepnutého napájení
	P1-19	P2-31	
	P1-31	P2-43	
	P1-43	P2-55	
	P1-55	P2-67	
	P1-67	P2-79	
	P1-79	P2-91	
	P1-91	P2-103	
P1-103	P2-115		

A.2 Jednabitové vstupy/výstupy GPIO

Signál	Pin	Typ	Popis	Poznámka
GPIO0	P2-16	TBD	GPIO1 z CPU	
GPIO1	P2-18	TBD	GPIO_SUS7 z CPU	
GPIO2	P2-28	I/O, 8 mA	SB_GPIO0 z IOH	5V- tolerantní
GPIO3	P2-30	I/O, 8 mA	SB_GPIO1 z IOH	5V- tolerantní
GPIO4	P1-69	I/O, 8 mA	SB_GPIO2 z IOH	5V- tolerantní
GPIO5	P1-71	I/O, 8 mA	SB_GPIO3 z IOH	5V- tolerantní
GPIO6	P1-64	I/O, 8 mA	SB_GPIO4 z IOH	5V- tolerantní
GPIO7	P1-66	I/O, 8 mA	SB_GPIO5 z IOH	5V- tolerantní
GPIO8	P1-68	I/O, 8 mA	SB_GPIO6 z IOH	5V- tolerantní
GPIO9	P1-70	I/O, 8 mA	SB_GPIO7 z IOH	5V- tolerantní
GPIO10	P1-72	I/O, 8 mA	SB_GPIO8 z IOH	10k PU k 3.3V
GPIO11	P1-73	I/O, 8 mA	SB_GPIO9 z IOH	10k PU k 3.3V
GPIO12	P1-45	I/O, 8 mA	SB_GPIO10 z IOH	10k PD k GND
GPIO13	P1-17	I/O, 8 mA	SB_GPIO11 z IOH	10k PD k GND
GPIO14	P1-44	GPIO4 z CPU	Int. LED, WD	10k PU k 3.3V
GPIO15	P1-47	GPIO_SUS3 z CPU	LVDS_DDC_CLK 2.21k	10k PU k 3.3V
GPIO16	P1-48	GPIO_SUS2 z CPU	LVDS_BCTL 100k	10k PD k GND
GPIO17	P1-49	GPIO_SUS4 z CPU	LVDS_DDC_DAT 2.21k	10k PU k 3.3V

A.3 Speciální jednobitové výstupy/vstupy

Signál	Pin	Typ	Popis
STRAP_EN	P1-46	O	Povolení časovače pro kontrolu LVDS
SUSP_S3	P1-15	O	Režimu spánku externího napájení modulu vypnout / zapnout- používá v mechanismu zapínání modulu
RSTIN#	P2-33	I	Reset vstupu. Aktivován úrovní „0V“ Nízká úroveň na tomto pinu spustí hardwarový reset CM-iTC. Tento pin není povinný pro CM-iTC provoz, vytváří PowerOn reset pomocí vnitřního obvodu. Má vnitřní pul-up a může zůstat nepřipojen
RESET#	P2-20	O 24mA	Reset vstupu. Aktivován nízkou úrovní. Signalizuje, když CM-iTC prochází hardwarovým resetem, kvůli napájení nebo RESETIN. Může být použit jako signál resetování k vypnutí palubního hardwaru
PWRBTN#	P2-35	I	Napájecí tlačítko/uspávací funkce. Aktivován nízkou úrovní
PWRGOOD	P2-16	I	Pin ověřující správnost napájení zBASEmodulu. Má vnitřní PU 3.3V SBY. Musí zůstat nepřipojen, pokud není používán
TIMER-SPKR	P2-22	O	TIMER SPKR signál je výstup čítače 2 a je vnitřně spojen ANDems Port bitem 0x61H bit 1 poskytující Speaker Data Enable. Tento signál řídí driver externího reproduktoru, což zapíná systém reproduktorů. PoSLPMODE, jeho výstup je 0.
BIOS_WP#	P2-46	I	Zakázání zápisu BIOS SPI, aktivován nízkou úrovní. Tento vstup má vnitřní PU na 3.3V. Nezapojovat, pokud není používán
FWH_INIT#	P2-85	O	Externí FWH spouštěcí signál

A.4 Ethernetovéporty

Signál	Pin	Typ	Popis
MDI2_0+ MDI2_0-	P2-2 P2-4	DIFF	V MDI modu působí jako BI_DA pár pro 1000Base-T a vysílací pár pro 100Base-T/10Base-T. V MDI kříženém módu jedná jako BI_DB pár pro 1000Base-T a přijímací pár pro 100Base-T/10Base-T
MDI2_1+ MDI2_1-	P2-1 P2-3	DIFF	V MDI modu působí jako BI_DB pár pro 1000Base-T a přijímací pár pro 100Base-T/10Base-T. I V MDI kříženém módu jedná jako BI_DA pár pro 1000Base-T a vysílací pár pro 100Base-T/10Base-T.
MDI2_2+ MDI2_2-	P2-10 P2-12	DIFF	V MDI modu působí jako BI_DC pár pro 1000Base-T. V MDI kříženém módu jedná jako BI_DD pár pro 1000Base-T.
MDI2_3+ MDI2_3-	P2-9 P2-11	DIFF	V MDI modu působí jako BI_DD pár pro 1000Base-T. V MDI kříženém módu jedná jako BI_DC pár pro 1000Base-T.
ETH_LED2_0#	P2-6	O	Když je aktivita přítomna, tak se výstup přivede k zemi na krátký okamžik. Když není aktivita, je zde přítomno napětí.
ETH_LED2_1#	P2-5	O	100Base-T Link/ACT LED. 100 Base-T link LED pin indikuje stálost připojení a 100Mb/s připojení.
ETH_LED2_2#	P2-13	O	10Base-T Link/ACT LED. 100 Base-T link LED pin indikuje stálost připojení a 10Mb/s připojení.
MDI2_0+ MDI2_0-	P1-2 P1-4	DIFF	V MDI modu působí jako BI_DA pár pro 1000Base-T a vysílací pár pro 100Base-T/10Base-T. V MDI kříženém módu jedná jako BI_DB pár pro 1000Base-T a přijímací pár pro 100Base-T/10Base-T
MDI2_1+ MDI2_1-	P1-1 P1-3	DIFF	V MDI modu působí jako BI_DB pár pro 1000Base-T a přijímací pár pro 100Base-T/10Base-T. I V MDI kříženém módu jedná jako BI_DA pár pro 1000Base-T a vysílací pár pro 100Base-T/10Base-T.
MDI2_2+ MDI2_2-	P1-10 P1-12	DIFF	V MDI modu působí jako BI_DC pár pro 1000Base-T. V MDI kříženém módu jedná jako BI_DD pár pro 1000Base-T.
MDI2_3+ MDI2_3-	P1-9 P1-11	DIFF	V MDI modu působí jako BI_DD pár pro 1000Base-T. V MDI kříženém módu jedná jako BI_DC pár pro 1000Base-T.
ETH_LED2_0#	P1-6	O	Když je aktivita přítomna, tak se výstup přivede k zemi na krátký okamžik. Když není aktivita, je zde přítomno napětí.
ETH_LED2_1#	P1-5	O	100 Base-T Link/ACT LED. 100 Base-T link LED pin indikuje stálost připojení a 100Mb/s připojení.
ETH_LED2_2#	P1-13	O	10 Base-T Link/ACT LED. 100 Base-T link LED pin indikuje stálost připojení a 10Mb/s připojení.

A.5 Sériové porty

Signál	Pin	Rozhraní	Typ	Popis
COM1_RX	P1-117	RS232	I	Sériová linka vstupních dat
COM1_TX	P1-119	RS232	O	Sériová linka výstupních dat
COM1_CTS#	P1-123	RS232	I	Volno k poslání
COM1_DCD#	P1-113	RS232	I	Volno k poslání
COM1_DSR#	P1-111	RS232	I	Detekování nosných dat
COM1_DTR#	P1-125	RS232	O	Data nastavena a připravena
COM1_RI#	P1-124	RS232	I	Indikace vyzvánění
COM1_RTS#	P1-121	RS232	O	Žádost o zaslání
COM2_RX	P1-112	TTL	I	Sériová linka vstupních dat (8.2k PU k 3.3V)
COM2_TX	P1-114	TTL	O	Sériová linka výstupních dat
COM3_RX	P2-73	TTL	I	Sériová linka vstupních dat(8.2k PU k 3.3V)
COM3_TX	P2-75	TTL	O	Sériová linka výstupních dat
COM4_RX	P2-59	TTL	I	Sériová linka vstupních dat(8.2k PU k 3.3V)
COM4_TX	P2-61	TTL	O	Sériová linka výstupních dat

A.6 Vstupy/výstupy zvukových signálů

Signál	Pin	Typ	Popis
AIN_L	P2-133	IA	Vstup levého kanálu sterea line/mic: PORT_C
AIN_R	P2-131	IA	Vstup pravého kanálu sterea line/mic: PORT_C
MIC_IN_L	P2-129	IA	Vstup levého kanálu sterea mic/line: PORT_B
MIC_IN_R	P1-24	IA	Vstup pravého kanálu sterea mic/line: PORT_B
AOUT_L	P2-139	O	Line stereo výstup levý. PORT_A
AOUT_R	P2-137	O	Line stereo výstup pravý. PORT_A
SPDIF_OUT	P1-18	O	SPDIF/F výstup
SENSE_A	P1-22	I	Detekce pro všechny porty – B,C a SPDIF: PORT_B-20k, PORT_C –10k, PORT_A – 39.2k

A.7 USB porty

Signál	Pin	Typ	Popis
USB0+	P1-132	DIFF	Datový pár USB Portu 0
USB0-	P1-130	DIFF	
USB1+	P1-138	DIFF	Datový pár USB Portu 1
USB1-	P1-136	DIFF	
USB2+	P1-131	DIFF	Datový pár USB Portu 2
USB2-	P1-129	DIFF	
USB3+	P1-137	DIFF	Datový pár USB Portu 3
USB3-	P1-135	DIFF	
USB4+	P2-132	DIFF	Datový pár USB Portu 4
USB4-	P2-130	DIFF	
USB5+	P2-140	DIFF	Datový pár USB Portu5
USB5-	P2-138	DIFF	
USB_OC0_1#*	P1-128	I	Pin přetížení pro porty 0,1
USB_OC2_3#*	P1-133	I	Pin přetížení pro porty 2,3
USB_OC4_5#*	P2-136	I	Pin přetížení pro porty 4,5

A.8 Obrazové výstupy

A.8.1 Obrazové výstupy LCD

Signál	Pin	Typ	popis
LCD-B0	P1-95	O	LCD Panel Data Bus
LCD-B1	P1-96	O	
LCD-B2	P1-97	O	
LCD-B3	P1-99	O	
LCD-B4	P1-100	O	
LCD-B5	P1-101	O	
LCD-B6	P1-102	O	
LCD-B7	P1-104	O	
LCD-G0	P1-85	O	
LCD-G1	P1-87	O	
LCD-G2	P1-88	O	
LCD-G3	P1-89	O	
LCD-G4	P1-90	O	
LCD-G5	P1-92	O	
LCD-G6	P1-93	O	
LCD-G7	P1-94	O	
LCD-R0	P1-75	O	
LCD-R1	P1-76	O	
LCD-R2	P1-77	O	
LCD-R3	P1-78	O	
LCD-R4	P1-81	O	
LCD-R5	P1-82	O	
LCD-R6	P1-83	O	
LCD-R7	P1-84	O	
LCD-SCK	P1-108	O	Hodinový signál pro data displeje
LCD-VSYNC	P2-107	O	VSYNC
LCD-HSYNC	P1-109	O	HSYNC
LCD-DE	P1-105	O	Signál povolení pro panel (DE) pro TFT panely
LCD-PWREN	P1-106	O	Kontrolní sekvence napájení pro panely VDD

A.8.2 Obrazové výstupy SDVO

Signál	Pin	Pin	Popis
SDVO_BCLK+	P1-30	ODIF	Sériová digitální video linka B: hodiny
SDVO_BCLK-	P1-28	ODIF	
SDVO_BLUE+	P1-35	ODIF	Sériová digitální video linka B: modrá barva
SDVO_BLUE-	P1-33	ODIF	
SDVO_RED+	P1-42	ODIF	Sériová digitální video linka B: červená barva
SDVO_RED-	P1-40	ODIF	
SDVO_GREEN+	P1-29	ODIF	Sériová digitální video linka B: zelená barva
SDVO_GREEN-	P1-27	ODIF	
SDVO_INT+	P1-36	IDIF	Vstupní sériová digitální video linka: přerušení
SDVO_INT-	P1-34	IDIF	
SDVO_FLDSTALL+	P1-41	IDIF	Sériová digitální video linka:Field Stall
SDVO_FLDSTALL-	P1-39	IDIF	
SDVO_TVCLKIN+	P1-23	IDIF	Synchronizační hodiny sériového digitálního videa TV-OUT
SDVO_TVCLKIN-	P1-21	IDIF	
SDVO_CTRL_CLK	P1-25	I/O	SDVO kontrolní hodiny
SDVO_CTRL_DAT	P1-32	I/O	SDVO kontrolní data

A.8.3 Obrazové výstupy LVDS

Signál	Typ	Pin	Popis
LVDS_A0-	P1-52	ODIF	LVDS rozdílový pár 0
LVDS_A0+	P1-54	ODIF	
LVDS_A1-	P1-51	ODIF	LVDS rozdílový pár 1
LVDS_A1+	P1-53	ODIF	
LVDS_A2-	P1-58	ODIF	LVDS rozdílový pár 2
LVDS_A2+	P1-60	ODIF	
LVDS_A3-	P1-57	ODIF	LVDS rozdílový pár 3
LVDS_A3+	P1-59	ODIF	
LVDS_CLK-	P1-63	ODIF	LVDS rozdílový pár hodin
LVDS_CLK+	P1-65	ODIF	
LVDS_DID_CLK	P1-47	I/O	Kanál hodin pro data displeje: I2C-základní kontrolní signál
LVDS_DID_DAT	P1-49	I/O	Kanál hodin pro data displeje: Data pro EDID kontrolu
LVDS_BLT_CTR	P1-48	O	Kontrola podsvícení LCD: Tento signál povoluje kontrolovat jas podsvícení
LVDS-BLEN	P1-56	O	Povolení podsvícení panelu
LVDS-PPEN	P1-61	O	Kontrola spouštění napětí do panelu VDD