

# VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY

FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ  
ÚSTAV VÝKONOVÉ ELEKTROTECHNIKY A ELEKTRONIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION  
DEPARTMENT OF POWER ELECTRICAL AND ELECTRONIC ENGINEERING

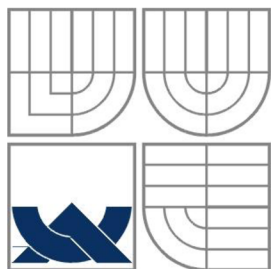
LABORATORNÍ STAND PRO VÝUKU ELEKTRICKÝCH POHONŮ

BAKALÁŘSKÁ PRÁCE  
BACHELOR'S THESIS

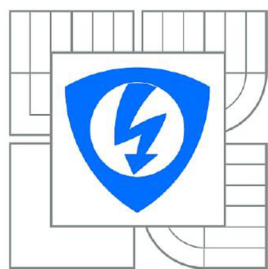
AUTOR PRÁCE  
AUTHOR

BARNABÁS FORRÓ

BRNO 2012



**VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ**  
BRNO UNIVERSITY OF TECHNOLOGY



**FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH  
TECHNOLOGIÍ**  
**ÚSTAV VÝKONOVÉ ELEKTROTECHNIKY A  
ELEKTRONIKY**

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION  
DEPARTMENT OF POWER ELECTRICAL AND ELECTRONIC  
ENGINEERING

## **LABORATORNÍ STAND PRO VÝUKU ELEKTRICKÝCH POHONŮ**

LABORATORY STAND FOR EDUCATIONAL PURPOSE

**BAKALÁŘSKÁ PRÁCE**  
BACHELOR'S THESIS

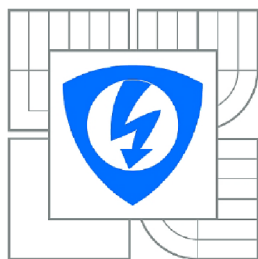
**AUTOR PRÁCE**  
AUTHOR

**BARNABÁS FORRÓ**

**VEDOUCÍ PRÁCE**  
SUPERVISOR

**Ing. DALIBOR ČERVINKA, Ph.D.**

BRNO, 2012



VYSOKÉ UČENÍ  
TECHNICKÉ V BRNĚ

Fakulta elektrotechniky  
a komunikačních technologií

Ústav výkonové elektrotechniky a elektroniky

# Bakalářská práce

bakalářský studijní obor

Silnoproudá elektrotechnika a elektroenergetika

**Student:** Barnabás Forró

**ID:** 125423

**Ročník:** 3

**Akademický rok:** 2011/2012

**NÁZEV TÉMATU:**

**Laboratorní stand pro výuku elektrických pohonů**

**POKYNY PRO VYPRACOVÁNÍ:**

1. Seznamte se s měřicím laboratorním pracovištěm pro výuku elektrických pohonů.
2. Navrhněte budič výkonových tranzistorů silové části.
3. Budič realizujte a proveďte test jeho funkce.

**DOPORUČENÁ LITERATURA:**

Dle pokynů vedoucího

**Termín zadání:** 21.9.2011

**Termín odevzdání:** 31.5.2012

**Vedoucí práce:** Ing. Dalibor Červinka, Ph.D.

**Konzultanti bakalářské práce:**

**doc. Ing. Petr Toman, Ph.D.**

*Předseda oborové rady*

**UPOZORNĚNÍ:**

Autor bakalářské práce nesmí při vytváření bakalářské práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

## **Abstrakt**

Bakalárska práca sa zaoberá návrhom vhodného budiča pre mosfet moduly použité v laboratórnom stande. V prvej časti som sa venoval vlastnostiam a funkciám budiacich obvodov. V ďalšej časti som sa zaoberal výberom vhodného budiča na použitie pri pracovisku. V druhej časti práce je navrhnutý a realizovaný budiaci obvod.

## **Abstract**

This semestral thesis contains proposition of driver with mosfet moduls, which are used in laboratory stand. In first part of project there are described properities and functions of driver modul. In another part I made a proposition of driver, that is used in stand and make a request against damage by unprofessional work. The second part of the bachelor thesis deals with the designed driver circuitary.



## **Klíčová slova**

budič, saturačná ochrana, galvanické oddelenie, elektronická ochrana

## **Keywords**

driver, desaturation protection, galvanic separation, electronic protection

## **Bibliografická citace**

FORRÓ, B. Laboratorní stand pro výuku elektrických pohonů. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2012. 44 s. Vedoucí semestrální práce Ing. Dalibor Červinka, Ph.D..

## **Prohlášení**

Prohlašuji, že svou semestrální práci na téma laboratorní stand pro výuku elektrických pohonů jsem vypracoval samostatně pod vedením vedoucího semestrální práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené semestrální práce dále prohlašuji, že v souvislosti s vytvořením této semestrální práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení § 152 trestního zákona č. 140/1961 Sb.

V Brně dne ..... Podpis autora .....

## **Poděkování**

Děkuji vedoucímu semestrální práce Ing. Dalibor Červinka, Ph.D za účinnou metodickou, pedagogickou a odbornou pomoc a další cenné rady při zpracování mé semestrální práce.

V Brně dne ..... Podpis autora .....



## Obsah

<b>ZOZNAM OBRÁZKU</b> .....	<b>8</b>
<b>ZOZNAM TABULIEK</b> .....	<b>9</b>
<b>ZOZNAM GRAFU</b> .....	<b>9</b>
<b>ÚVOD</b> .....	<b>10</b>
<b>1 BUDIČE</b> .....	<b>11</b>
<b>1.1 GALVANICKÉ ODDELENIE BUDIACEHO OBVODU</b> .....	<b>11</b>
1.1.1 METÓDY GALVANICKÉHO ODDELENIA.....	12
<b>1.2 GENEROVANIE RIADIACICH SIGNÁLOV</b> .....	<b>13</b>
1.2.1 DEAD TIME.....	13
<b>1.3 ELEKTRONICKÉ OCHRANY BUDIACICH OBVODOV</b> .....	<b>14</b>
1.3.1 SLEDOVANIE PREPÄTIA.....	15
1.3.2 SLEDOVANIE TEPLoty.....	15
1.3.3 SLEDOVANIE PRÍTOMNOSTI NAPÁJACIEHO NAPÄTIA BUDIACEHO OBVODU.....	15
1.3.4 SATURAČNÁ OCHRANA.....	16
<b>2 MODUL MOSFET POUŽITÝ V LABORATÓRNOM STANDU</b> .....	<b>19</b>
<b>3 VÝBER KONKRÉTNÉHO BUDIČA PRE LABORATÓRNY STAND</b> .....	<b>20</b>
<b>3.1 SEMIKRON SKHI 61</b> .....	<b>20</b>
<b>3.2 AVAGO ACP-333J</b> .....	<b>22</b>
<b>3.3 POROVNANIE PARAMETROV A VÝBER BUDIČA</b> .....	<b>23</b>
<b>4 REALIZOVANIE BUDIACEHO OBVODU</b> .....	<b>24</b>
<b>4.1 NAPÁJACÍ OBVOD BUDIČA</b> .....	<b>24</b>
4.1.1 MERANIE TVRDOSTI NAPÁJACIEHO OBVODU BUDIČA.....	26
4.1.2 MERANIE ÚČINNOSTI NAPÁJACIEHO OBVODU.....	28
4.1.3 SOFT-START ZAPOJENIE.....	28
<b>4.2 BUDIACI OBVOD</b> .....	<b>29</b>
4.2.1 OVERENIE FUNKČNOSTI BUDIČA.....	31
<b>4.3 FYZICKÁ REALIZÁCIA BUDIACEHO OBVODU</b> .....	<b>35</b>
<b>5 POUŽITIE BUDIČA V LABORATORNOM STANDU</b> .....	<b>37</b>
<b>ZÁVER</b> .....	<b>38</b>
<b>LITERATÚRA</b> .....	<b>39</b>
<b>ZOZNAM POUŽITÝCH SKRATIEK</b> .....	<b>40</b>
<b>PRÍLOHY</b> .....	<b>41</b>

## ZOZNAM OBRÁZKU

<i>Obrázok 1</i>	<i>Bloková schéma standu .....</i>	<i>10</i>
<i>Obrázok 2</i>	<i>Galvanické oddelenie riadiacich signálu a napájanie budiče.....</i>	<i>11</i>
<i>Obrázok 3</i>	<i>Bloková schéma budiaceho obvodu.....</i>	<i>13</i>
<i>Obrázok 4</i>	<i>Budiaci obvod s elektronickými ochranami.....</i>	<i>14</i>
<i>Obrázok 5</i>	<i>Schéma obvodu saturačnej ochrany .....</i>	<i>16</i>
<i>Obrázok 6</i>	<i>Priebeh popisujúca funkciu saturačnej ochrany .....</i>	<i>18</i>
<i>Obrázok 7</i>	<i>Schéma modulu MOSFET[6] .....</i>	<i>19</i>
<i>Obrázok 8</i>	<i>Vnútorne usporiadanie budiča na jednu vetvu[4] .....</i>	<i>21</i>
<i>Obrázok 9</i>	<i>Vnútorne usporiadanie budiča ACPL-333J[5].....</i>	<i>22</i>
<i>Obrázok 10</i>	<i>Bloková schéma napájacieho obvodu.....</i>	<i>24</i>
<i>Obrázok 11</i>	<i>Priebeh napätí na sekundárnej vinutí transformátoru .....</i>	<i>25</i>
<i>Obrázok 12</i>	<i>Zapojenie napájacieho obvodu budiča.....</i>	<i>26</i>
<i>Obrázok 13</i>	<i>Schéma zapojenia obvodu pre Soft-Start.....</i>	<i>28</i>
<i>Obrázok 14</i>	<i>Schéma zapojenia budiča .....</i>	<i>30</i>
<i>Obrázok 15</i>	<i>Chod budiča.....</i>	<i>31</i>
<i>Obrázok 16</i>	<i>Testovanie saturačnej ochrany budiča.....</i>	<i>32</i>
<i>Obrázok 17</i>	<i>Oneskorenie zapínacieho signálu.....</i>	<i>33</i>
<i>Obrázok 18</i>	<i>Oneskorenie vypínacieho signálu.....</i>	<i>33</i>
<i>Obrázok 19</i>	<i>Meranie ohrievania budiča .....</i>	<i>34</i>
<i>Obrázok 20</i>	<i>Doska plošného spoje v pomere 1:1 .....</i>	<i>35</i>
<i>Obrázok 21</i>	<i>usadzovací plán v pomere 2:1.....</i>	<i>35</i>
<i>Obrázok 22</i>	<i>Fotografia budiča.....</i>	<i>36</i>
<i>Obrázok 23</i>	<i>Fotografia budiča.....</i>	<i>36</i>
<i>Obrázok 24</i>	<i>Použitie budiča v laboratórnom standu.....</i>	<i>37</i>
<i>Obrázok 25</i>	<i>Kompletná schéma zapojenie budiaceho obvodu.....</i>	<i>41</i>



## ZOZNAM TABULIEK

<i>Tabuľka 1 Základné parametre modulu mosfet.....</i>	<i>19</i>
<i>Tabuľka 2 Porovnanie parametru vybraných budiču .....</i>	<i>23</i>
<i>Tabuľka 3 Parametre impulzného transformátoru.....</i>	<i>25</i>
<i>Tabuľka 4 Namerané hodnoty pri určení účinnosti DC/DC meniče .....</i>	<i>28</i>
<i>Tabuľka 5 Zoznam použitých súčiastok.....</i>	<i>42</i>

## ZOZNAM GRAFU

<i>Graf 1 Závislosť výstupného napätia DC/DC meniče na výstupnom výkone .....</i>	<i>27</i>
<i>Graf 2 Závislosť výstupného napätia DC/DC meniče na výstupnom prúde .....</i>	<i>27</i>

## ÚVOD

Cieľom práce je navrhnuť a zostrojiť časť univerzálneho laboratórneho pracoviska, ktoré zvyšuje kvalitu výučby v laboratóriách elektrických pohonov. Pracovisko musí zabezpečiť maximálnu názornosť a odolnosť proti poškodeniu neodbornou prácou.

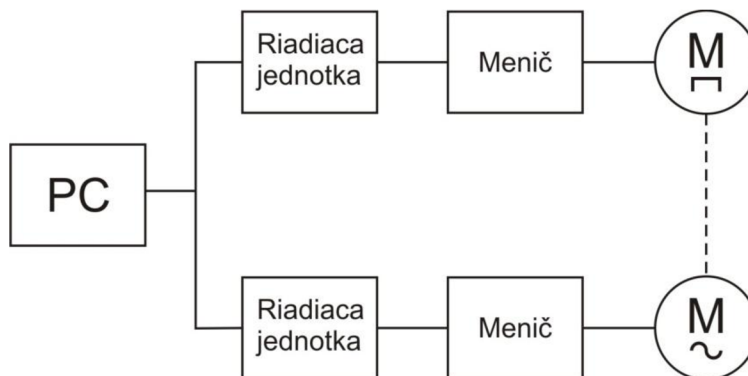
Pracovisko sa bude skladať z troch častí:

- Riadiaca časť
- Elektrická silová časť
- Mechanická časť

Pracovisko bude vybavené riadiacou PC s USB TAP pre spojenie s DSP na riadiacich doskách meniča. Spojenie umožňuje jednoduché ovládanie pracoviska a nahradí drahý viackanálový osciloskop.

Silovú časť tvorí menič a jeho riadiaca jednotka. V bakalárskom práci je riešený návrh budiaceho obvodu, ktorý tvorí časť riadiacej jednotky. Riadiaci systém bude tvorený signálovým procesorom s konfigurovateľnými analógovými a digitálnymi vstupmi a výstupmi.

Mechanická časť bude realizovaná sústavou jednosmerného motoru s permanentnými magnetmi na napájacie napätie 24 V na spoločnom hriadelí s 3f asynchrónnym motorom na 3x24V.



Obrázok 1 Bloková schéma standu

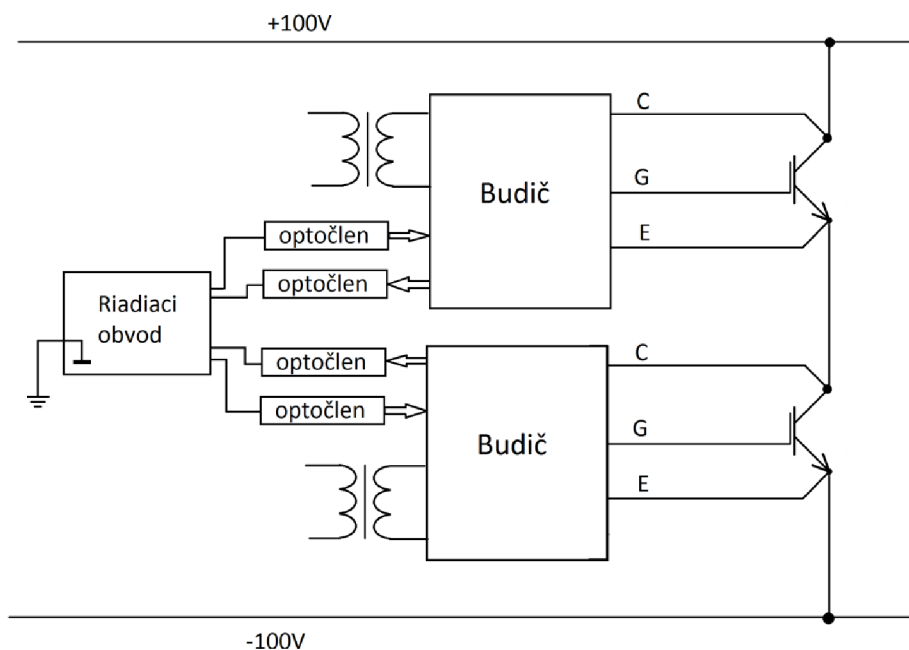
# 1 BUDIČE

Budiče musia splniť niekoľko základných funkcií a požiadaviek, preto sú to pomerne zložité obvody.

- Galvanické oddelenie - prekonanie potenciálnych rozdielov medzi riadiacim obvodom a tranzistorom
- Generovanie riadiacich signálov – generovanie signálu potrebného pre zapnutie a vypnutie tranzistora
- Elektronické ochrany - ochrany na chránenie tranzistora pred zničením, ochrana zabezpečujúca správnu funkciu budiča

## 1.1 Galvanické oddelenie budiaceho obvodu

Základnou úlohou budiaceho obvodu okrem generovania kvalitného riadiaceho signálu je galvanické oddelenie signálu. Budiaci obvod musí zaistiť galvanické oddelenie riadiaceho signálu medzi riadiacim obvodom a výkonovým obvodom, čo vidíme na obrázku *Obrázok 2*.



*Obrázok 2 Galvanické oddelenie riadiacich signálov a napájanie budiče*

Vetva meniča je tvorená tranzistormi  $T_H$  (tranzistor horný) a  $T_D$  (tranzistor dolný). Napätie na vetve je 200V ale oproti zemi má kladná zbernica potenciál +100V a záporná zbernica je na potenciáli -100V.

Podľa bezpečnostných noriem musí mať elektrické zariadenie určené do priemyslu riadiace obvody, v našom prípade označené ako P, vždy uzemnené. To je vidieť na obrázku *Obrázok 2*. Z toho vyplýva, že emitor dolného tranzistora, čiže celý dolný budič je na potenciáli -100V oproti riadiacemu obvodu. Emitor horného tranzistora sa nachádza na potenciáli +100V, keď je zapnutý



a dolný tranzistor  $T_D$  je vo vypnutom stave. V opačnom prípade, keď je  $T_H$  vypnutý a  $T_D$  zapnutý, emitor horného tranzistora je na potenciály  $-100V$ .

Z toho vyplýva, že riadiaci signál z riadiaceho obvodu nemôžeme priniest bez galvanického oddelenia.

### 1.1.1 Metódy galvanického oddelenia

Sú kladené vysoké nároky na kvalitu galvanického oddelenia, lebo pri spínaní tranzistora jeho emitor i budič sa môžu pohybovať s strmou  $du/dt$  dosahujúcou 10 až 20 kV/ $\mu s$  podľa typu tranzistora.

Možnosti galvanického oddelenia

- Optočlen
- Optické vlákno
- Prenos magnetickou cestou
- Kombinovaný prenos

Optočlen je spojenie dvoch polovodičových súčiastok, optického vysielača a optického prijímača, do jedného puzdra. Kvôli rýchlosti v našom prípade optickým prijímačom musí byť fotodióda. Optočlen musí tiež obsahovať tieniacu mriežku uloženú medzi optickým vysielačom a prijímačom pre zvýšenie odolnosti proti rušivým vplyvom. Vložením tieniacej mriežky sa parazitná kapacita optočlenu zníži na približnú hodnotu 1pF. Súčasné kvalitné optočleny garantujú odolnosť proti rušeniu vplyvom  $du/dt$  do 5 až 15 kV/ $\mu s$ .

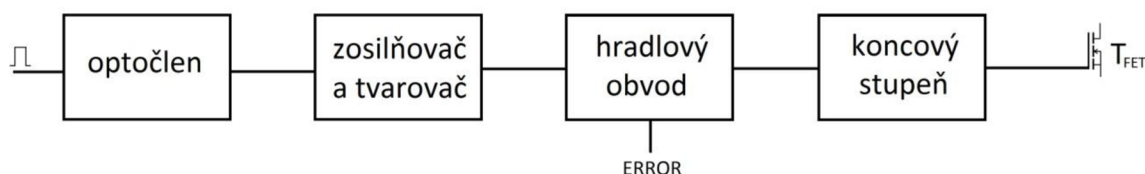
Optické vlákno sa používa v meničoch s veľkým výkonom a vo vysokonapäťových aplikáciách. Zabezpečuje vysokú izolačnú bariéru a má vysokú odolnosť proti rušeniu vplyvom  $du/dt$ . Jeho parazitná kapacita je veľmi malá. Používanie optického vlákna je jedno z najlepších riešení ale má i svoje nevýhody. Hlavné nevýhody sú vysoká cena a veľké rozmery. Preto sú použité u meničoch s malým výkonom iba výnimočne.

Okrem optického oddelenia sa v súčasnosti používajú rôzne systémy na galvanické oddelenie, založené hlavne na magnetickom princípe. Jeden z nich je galvanické oddelenie riadiaceho signálu pomocou impulzného transformátora. Vyskytujú sa u nich rovnaké problémy s parazitnými kapacitami ako aj u optočlenoch. Táto parazitná kapacita je spôsobená kapacitou medzi primárnym a sekundárnym vinutím.

Galvanické oddelenie s impulzným transformátorom sa používa aj ako oddelenie napájacieho zdroja. Keď máme riešené impulzným transformátorom oddelenie riadiaceho signálu a aj napájacie napätie súčasne, tak sa jedná o kombinovaný prenos magnetickou cestou.

## 1.2 Generovanie riadiacich signálov

Budiaci obvod je tvorený sériovým reťazcom: optočlen – zosilňovač a tvarovač – hradlový obvod – koncový stupeň, znázornený na obrázku *Obrázok 3*.



*Obrázok 3 Bloková schéma budiaceho obvodu*

Optočlen, ako už o tom bolo zmienené, slúži na galvanické oddelenie riadiaceho obvodu od výkonového obvodu. Signál vychádzajúci z optočlena je privedený na zosilňovač a tvarovač signálu.

Zosilňovač a tvarovač má za úlohu už galvanicky oddelený signál na výstupe z optočlena zosilniť a upraviť na vhodný tvar, ktorý potrebuje hradlový obvod.

Hradlový obvod je logický obvod, ktorý spracováva vstupný signál a signál z elektronických ochrán podľa preddefinovaného programu. Vysiela spracovaný signál ku konečnému stupňu.

Koncový stupeň zosilní vstupný signál z hradlového obvodu na potrebný prúd pre nabíjanie vstupnej kapacity tranzistora. Veľkosť tohto prúdu u výkonových tranzistorov môže byť rádovo až v jednotkách A.

### 1.2.1 Dead time

Dead time, alebo tiež odskok, je čas, o ktorý je potrebné oneskoriť povel zapnutia dolného tranzistora po povele vypnutia horného tranzistora v jednej vetve a opačne. Nájdeme obvykle vo viackanálových budičoch ale nemusí byť súčasťou budiča. V prípade nedostatočne dlhého dead time-u môže dôjsť k prehoreniu vetvy. Prehorenie vetvy je vlastne skrat a má i obdobné následky. Toto oneskorenie plynie z fyzikálnych vlastností tranzistora. Reálny tranzistor nemá skokovú charakteristiku, nedokáže po povele vypnutia znížiť svoju vodivosť na nulu skokovo. Z toho vyplýva, že pred vydaním povelu k zapnutiu druhého tranzistora, musíme počkať, kým sa prvý tranzistor úplne vypne. Diaľka odskoku sa pohybuje v ráde mikrosekúnd a závisí na type tranzistora, výkonu a aplikácií.

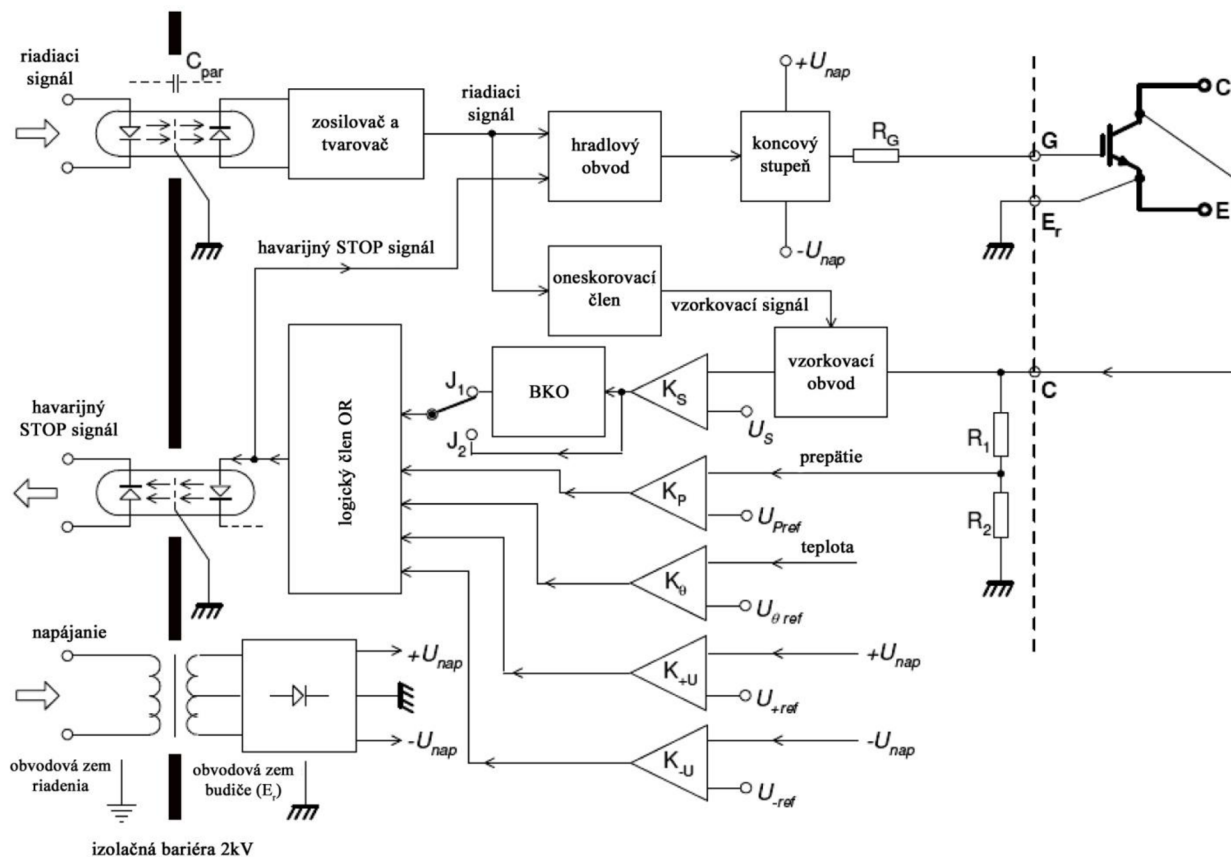
### 1.3 Elektronické ochrany budiacich obvodov

Na obrázku *Obrázok 4* vidíme blokovú schému budiaceho obvodu pre výkonový tranzistor elektronickými ochranami. Ako už bolo písané, horný reťazec je vlastne budiaci obvod. Ostatné časti obrázku tvorí elektronická ochrana zaisťujúca nezničiteľnosť riadeného tranzistora a správny chod budiča.

Elektronické ochrany sú realizované pomocou komparátora, ktorý má dva analógové vstupy a jeden jednobitový výstup. Komparátor v každom časovom okamihu porovnáva hodnoty dvoch vstupných analógových signálov a na jeho výstupe sa ako výsledok porovnávania objavuje logická hodnota.

Výstupný signál z komparátora je privedený na logický člen OR. Logický člen vykonáva logický súčet vstupných signálov. V prípade poruchy hlásenej z ktoréhokoľvek komparátora na výstupe logického člena sa objavuje logická 1 ako havarijný STOP signál. Tento signál je privedený na výstupný optočlen, cez ktorého sa hlási pre riadiacu jednotku poruchový stav. STOP signál je tiež privedený na hradlovací obvod, kde má signál najväčšiu prioritu. Pri poruchovom stave hradlovací obvod ihneď dáva povel na vypnutie tranzistora bez ohľadu na stav riadiaceho signálu.

V nasledujúcich podkapitolách sú rozpísané jednotlivé funkcie elektronických ochrán.



Obrázok 4 Budiaci obvod s elektronickými ochranami

### 1.3.1 Sledovanie prepätia

Ochrana má za úlohu sledovať napätie na riadenom tranzistore vo vypnutom stave. Na tranzistore sa po vypnutí objaví výstupné napätie z napájacieho zdroja meniča a napäťového medziobvodu. Napätie sa môže pohybovať od niekoľkých voltov až do jednotky kV. Z tohto dôvodu sledujeme napätie  $U_{CE}$ , ktoré znížime cez napäťový delič R1 a R2. Znížené napätie privedieme na analógový vstup komparátora, ktorý porovnáva hodnotu napätia s referenčnou hodnotou  $U_{ref}$  s určitou histerézou. Pri prekročení medznej hodnoty napätia bude komparátor hlásiť chybu a logický obvod zabráni ďalšiemu zapnutiu tranzistora.

### 1.3.2 Sledovanie teploty

Ochrana má za úlohu sledovať teplotu výkonového tranzistora a porovnať to pomocou komparátora  $K_0$ . Ideálne umiestnenie snímača teploty je vo vnútri bezpotenciálového modulu čo najbližšie k výkonovému čipu. Pri centrálnom sledovaní teploty chladiča v meniči nemusí byť ochrana použitá, ale pri prudkom prehriatí riadeného tranzistora centrálna ochrana nezareaguje a môže dôjsť k zničeniu tranzistora.

### 1.3.3 Sledovanie prítomnosti napájacieho napätia budiaceho obvodu

Elektronická ochrana používa dva komparátory,  $K_{U+}$  a  $K_{U-}$ . Komparátor  $K_{U-}$  sleduje záporné a komparátor  $K_{U+}$  sleduje kladné napätie napájacieho zdroja. Oba komparátory  $K_{U+}$  a  $K_{U-}$  musia pracovať s určitou histereziou.

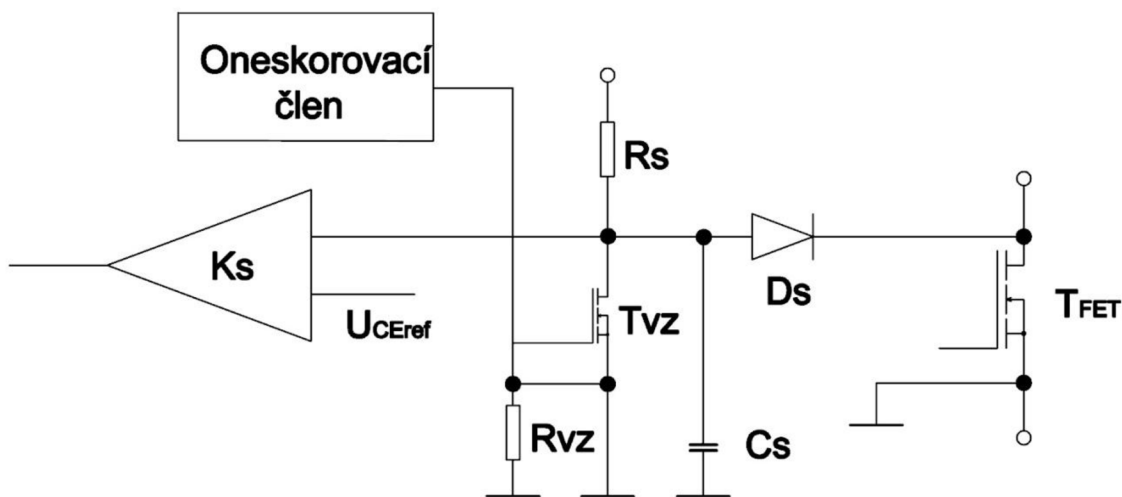
Od napájacieho napätia  $U_{nap+}$  je závislá úroveň výstupného riadiaceho signálu budiča pre zapnutie tranzistora a od napájacieho napätia  $U_{nap-}$  je závislá úroveň výstupného riadiaceho signálu budiča pre vypínanie tranzistora. Z toho vyplýva, že stála hodnota napájacieho napätia je nevyhnutná pre správnu funkciu budiča. Ochrana preto musí byť súčasťou každého budiča.

Pri poklese napätia  $U_{nap+}$  bude tranzistor spínaný s nižším napätím než aké by bolo potrebné, preto sa napätie na tranzistore  $U_{CE}$  zvýši. So zvýšením tohto napätia sa zväčší stratový výkon tranzistora, lebo sa tranzistor nemusí dostať do plne vodivého stavu. Na nárast  $U_{CE}$  by ihneď mala reagovať saturačná ochrana. Pri poklese napätia  $U_{nap-}$  sa čas vypínania zvyšuje, pretože je odvodený menší náboj z parazitnej kapacity.

### 1.3.4 Saturačná ochrana

Jedna z najdôležitejších a najchytrejších elektronických ochrán. Ochranu používame pre sledovanie veľkosti kolektorového prúdu  $I_c$  riadeného tranzistora. Tranzistor v zapnutom stave medzi kolektorom – emitorom sa chová aj ako odporový bočník. Toto chovanie využíva princíp funkcie ochrany a preto je zbytočné sledovanie prúdu na odporovom bočníku. U plne zapnutom tranzistore snímame tzv. saturačné napätie  $U_{CEsat}$ , ktoré je takmer bezindukčné. Vďaka tejto vlastnosti dokážeme snímať aj veľké prúdy, a vďaka bezindukčnosti môže byť táto ochrana extrémne rýchla.

Metóda má i svoje nevýhody, jedna z nevýhod je, že závislosť výstupných charakteristík tranzistora je nelineárna ( $U_{CE}$  na  $I_C$ ). Ďalšou nevýhodou je zložitosť zapojenia ochrany, ktorá je spôsobená tým, že na tranzistore je pri zapnutom stave napätie  $U_{CE}$  a pri vypnutom stave je na ňom napájacie napätie z medziobvodu. Preto je potrebné dať medzi riadený tranzistor a komparátor  $K_S$  vzorkovací obvod a snímací obvod vid'. *Obrázok 5*. Z obrázku vidíme, že vzorkovací obvod tvorí tranzistor  $T_{VZ}$  a odpor  $R_{VZ}$ . Snímací obvod tvorí dióda  $D_S$  a odpor  $R_S$ .



Obrázok 5 Schéma obvodu saturačnej ochrany

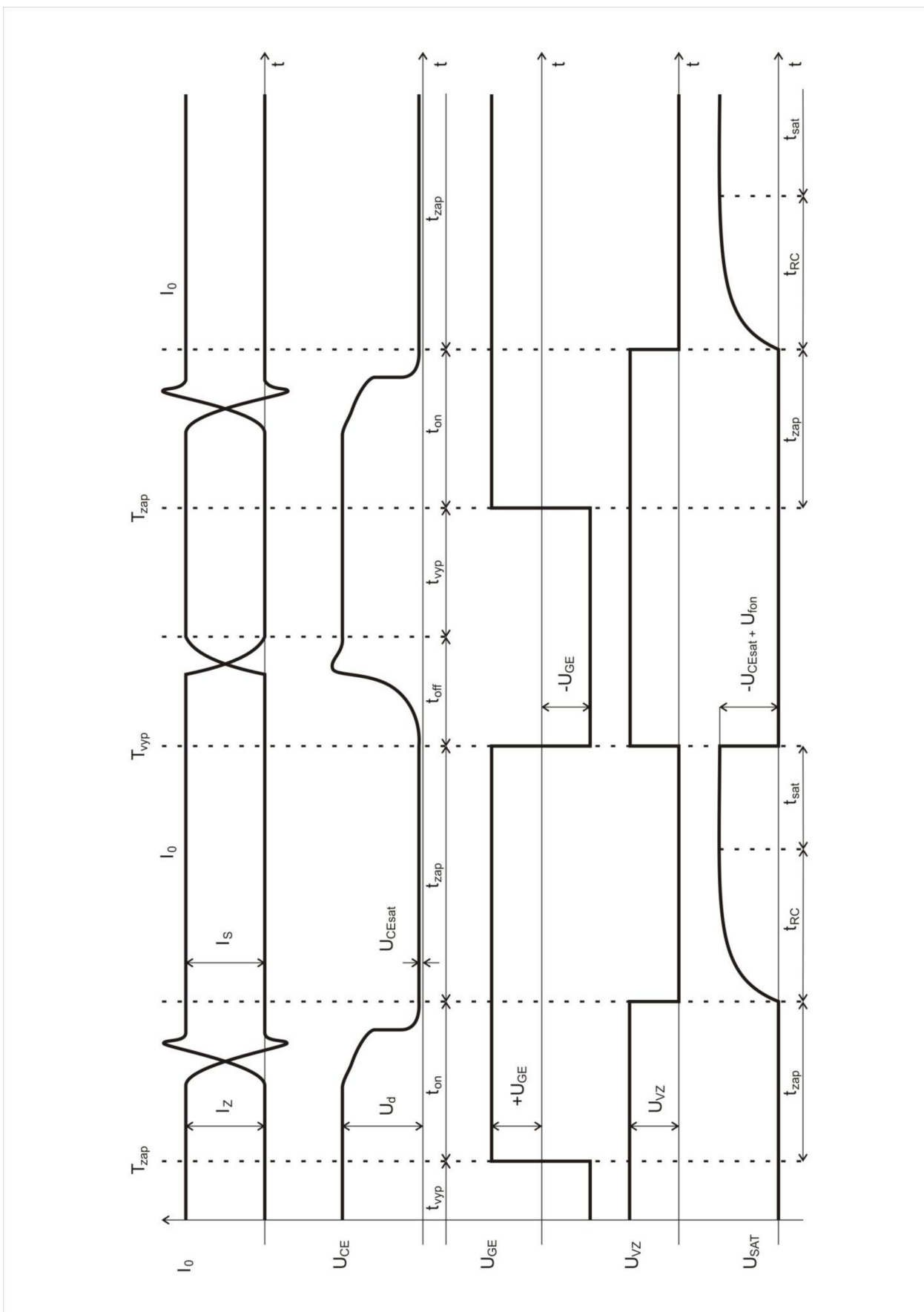
Priebehy dôležitých veličín, ktoré popisujú funkciu saturačnej ochrany sú znázornené na obrázku *Obrázek 6*. Z obrázku je vidieť, že riadený tranzistor  $T_{FET}$  je zapínaný a vypínaný v časoch  $t_{zap}$  a  $t_{vyp}$  pomocou riadiacich impulzov  $+U_{CE}$  a  $-U_{CE}$ . Tranzistor je úplne zapnutý v čase  $t_{zap}$  a úplne vypnutý v čase  $t_{vyp}$ . Prechodný dej pri zapínaní a vypínaní sa odohráva v časoch  $t_{on}$  a  $t_{off}$ .

Zo schémy je jasné, že oddeľovacia dióda  $D_S$  v časoch  $t_{vyp}$ ,  $t_{on}$  a  $t_{off}$  bráni prístupu vysokého napätia  $U_d$  na vstupe komparátora  $K_S$ , aby sa počas tohto času neobjavilo napájacie

napätie  $+U_{\text{nap}}$  na vstupných svorkách komparátora  $K_S$ , ktorý by toto vyhodnotil, ako preťaženie. Preto je toto napätie vodené vzorkovacím obvodom na zem cez odpor  $R_S$  a cez zapnutý tranzistor  $T_{VZ}$ . Po dobe  $t_{\text{on}}$  sa tranzistor  $T_{VZ}$  vypne a na vstupných svorkách komparátora sa po uplynutí času  $t_{RC}$  objaví napätie  $U_{\text{sat}}$ , ktoré sa rovná úbytku napätia  $U_{F(\text{th})}$  na dióde  $D_S$  a saturačné napätie  $U_{CE\text{sat}}$  na výkonovom tranzistore  $T_{FET}$ . Tým pádom sme zistili, že saturačná ochrana pôsobí len v intervale  $t_{\text{sat}}$ .

Je zrejmé, že signál pre vzorkovací obvod musí byť odvodený od riadiaceho signálu, určeného pre tranzistor  $T_{FET}$  a musí byť za týmto signálom ešte oneskorený o dobu  $t_{zP}$  pomocou oneskorovacieho člena. Celkové oneskorenie však musí byť nepatrne dlhšie než je zapínacia doba  $t_{\text{on}}$  výkonového tranzistora, ktorý je tu zaistený pomocou odporu  $R_S$  a kondenzátora  $C_S$ , ktorý slúži zároveň ako ochrana proti vysokofrekvenčnému rušeniu. To sa síce prejaví predĺžením celkovej reakčnej doby saturačnej ochrany o dobu  $t_{RC}$ , ktorá môže byť v skutočnosti i o niekoľko  $\mu\text{s}$  dlhšia než doba  $t_{zP}$ , ale napriek tomu je použitie tejto ochrany v súčasnosti jediným spôsobom, ako realizovať takmer absolútny skratuodolnosť.





Obrázok 6 Priebeh popisujúca funkciu saturačnej ochrany

## 2 MODUL MOSFET POUŽITÝ V LABORATÓRNOM STANDU

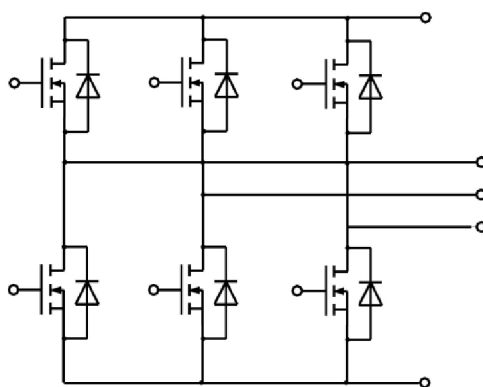
Ako modul MOSFET bol vybraný SEMITOP3 SK115MD10 od firmy SEMIKRON. Pre návrh budiča potrebujeme poznať základné elektrické vlastnosti použitého MOSFET modulu, čo máme zhrnuté v nasledujúcej tabuľke.

MOSFET modul	
Výrobca	Semikron
Typ	SK 115 MD 10
Maximálne napätie ( $U_{DS}$ )	100V
Maximálne napätie na gate ( $U_{GS}$ )	+/- 20V
Maximálny prúd ( $I_D$ )	80A
Zapínací čas $t_d(\text{on})$	300ns
Vypínací čas $t_d(\text{off})$	1600ns

Tabuľka 1 Základné parametre modulu mosfet

Modul je prevedený ako bezpotenciálový, so spoločnou medenou chladiacou plochou a s vyvedenými kontaktmi pre riadiace signály a pre silové vodiče.

Modul obsahuje celkom 6 MOSFET tranzistorov s antiparalelnými diódami. Sú zapojené do 3-fázového mostu, viď. *Obrázok 7*. Spínacie signály prichádzajú ku každému tranzistoru cez samostatný budič.



Obrázok 7 Schéma modulu MOSFET[6]



## 3 VÝBER KONKRÉTNĚHO BUDIČA PRE LABORATÓRNY STAND

### 3.1 SEMIKRON SKHI 61

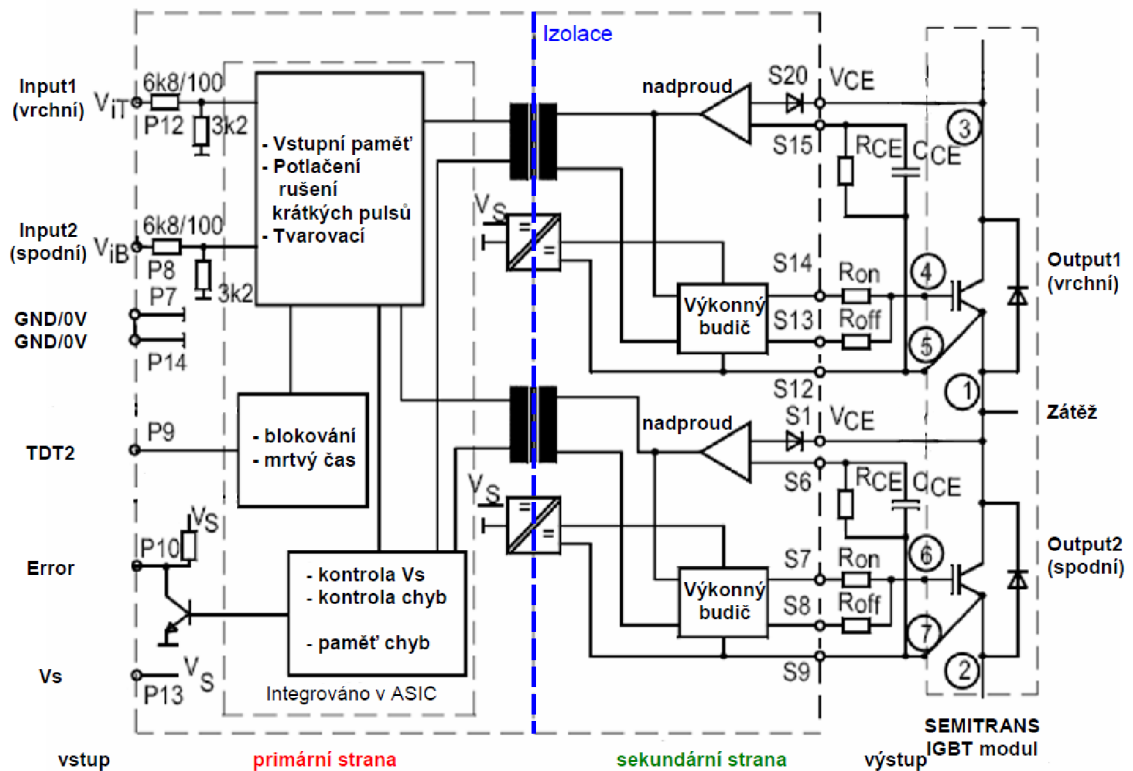
Budič SEMIDRIVER SKHI 61 od výrobcu Semikron, je šesťkanálový budič pre IGBT a MOSFET moduly. Budič reaguje na logické hodnoty CMOS logiky. Logickej jednotke zodpovedá 15V a logickej nule 0V. Tento budič obsahuje vstavaný blok s ochranou, použiteľné ochranné doby sú 3,25 $\mu$ s a 4,25 $\mu$ s. Nastavenie ochrannej doby na väčšiu hodnotu sa vykonáva pripojením pinu TDT2 na kladné napájacie napätie (+15V). Ochrannú dobu nie je možné nastaviť na menšiu hodnotu než 3,25 $\mu$ s a ani ju nemôžeme vypnúť.

Galvanické oddelenie je realizované pomocou vysokofrekvenčného transformátora, ten je použitý nielen pre oddelenie riadiaceho signálu, ale i pre oddelenie STOP signálu z budiča. Pod pojmom STOP signál sa rozumie informácia od implementovaných ochrán, ktorými sú napríklad saturačná ochrana a ochrana proti poklesu napájacieho napätia. Keď napájacie napätie poklesne pod 13V, vezme sa to ako poruchový stav a výstup pre hlásenie chyby sa prepne do logickej nuly. V budiči je integrovaný obvod potlačujúci krátke pulzy spínajúcej výkonovej polovodičovej súčiastky, ktoré môžu byť spôsobené vysokofrekvenčným rušením na vstupných signáloch.

K zabráneniu nežiaduceho preťaženia elektrických komponentov a pre dosiahnutie vysokého stupňa spoľahlivosti je vždy prednostné vypnutie nadprúdu. Preto by mal byť vypínací signál na budiacom stupni tranzistora s čo najkratším oneskorením (<10 $\mu$ s). Detekcia nadprúdu je realizovaná pomocou sledovania napätia kolektor-emitor. Signál o chybe je prenesený cez pulzný transformátor do pamäti chýb. Pamäť chýb zablokuje všetky spínacie pulzy na tranzistore.

Sekundárna strana obsahuje dva symetrické spínače. Výstupné tranzistory výkonného budiča sú typu MOSFET. Tranzistory sú zapojené tak, že ich vývody sú oddelene pripojené na vonkajšie výstupy budiča. To zaisťuje, že vonkajšie rezistory  $R_{ON}$  a  $R_{OFF}$  môžeme nastaviť na požadovanú rýchlosť zapínania a vypínania.

Saturačná ochrana monitoruje napätie kolektor-emitor  $U_{CE}$  na tranzistore počas zapnutom a vypnutom stavu. Zapojenie tejto ochrany a blokové usporiadanie budiče na jednu vetvu vidíme na Obrázok 8. Keď je vnútorné referenčné napätie  $U_{CEref}$  prekročené, tranzistor je vypnutý a vygenerovaný signál je ERROR.



Obrázok 8 Vnitorné usporiadanie budiča na jednu vetvu[4]

Funkcie budiča na primárnej strane:

- Vstupní obvod, CMOS kompatibilní
- Blokovací obvod s dead time generátorom
- Potlačenie krátkych pulzov
- Kontrola napájacieho napätia.
- Kontrola chýb a pamäť chýb.

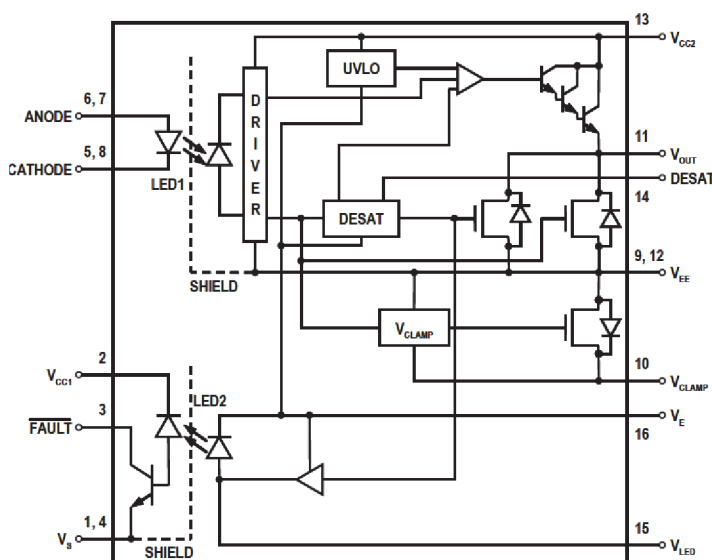
Funkcie budiča na sekundárnej strane:

- Budič gate IGBT
- Sledované napätie UCE, saturačná ochrana

### 3.2 Avago ACP-333J

Ako ďalší možný budič do laboratórneho standu pre riadenie mosfet modulov by vyhovoval budič ACP-333J od firmy Avago. Tento typ budiča je jednonanálový. Budič je vybavený saturačnou ochranou a má integrované optočleny pre galvanické oddelenie riadiaceho signálu. Pomocou integrovaného vysokorychlostného optočlena minimalizuje oneskorenie medzi riadiacim signálom a riadeným tranzistorom. Budič je tiež vybavený s funkciou „Soft“ turn – off pre zníženie negatívnych vplyvov spôsobených prechodnými dejmi na tranzistore pri vypínaní. Budič má funkciu auto FAULT RESET, ktorý po poruche automaticky pokúsi znovu zapnúť tranzistor a pri opakovanej detekcii poruchy nechá tranzistor vypnutý.

Funkcie budičov Semikron SKHI 61 a Avago ACP-333J sú celkom podobné. Výhoda budiča Avago spočíva v tom, že je vybavený funkciami Soft turn off a Miller Clamp.



Obrázok 9 Vnútorné usporiadanie budiča ACPL-333J[5]

Na primárnej strane budiča máme vstup pre riadiaci signál, ktorý je privedený na LED diódu vstupného optočlenu. Na primárnej strane máme ešte open-kolektorový vývod pre hlásenie chýb pre riadiaci obvod.

Na sekundárnej strane máme integrovaný riadiaci obvod budiča, obvod pre pozorovanie napájacieho napätia a obvod pre sledovanie saturačného napätia. Ochrany a riadiaci obvod je pripojený na komparátor, ktorý pri bezporuchovom chode posiela riadiaci signál na výstupný tranzistor. Pri zapnutí výstupného tranzistora sa objaví napájacie napätie na výstupe budiča. Ochrany sú prepojené ešte LED diódou výstupného optočlenu pre hlásenie poruchy.

### 3.3 Porovnanie parametrov a výber budiča

	SKHI 61	ACPL-333J
Napájacie napätie	15 V	12 V
Oneskorenie signálu pri zapnutí $t_{pd(on)}$	450ns	180ns
Oneskorenie signálu pri vypnutí $t_{pd(off)}$	450ns	180ns
Špičkový výstupný prúd	+/- 2A	+/- 2,5 A
Výstupný napätové úrovne	+14,9 V/-6,5 V	+33 V/- 15 V
Primárny napájací prúd bez záťaže	200 mA	25 mA
Trvalý výstupný výkonový zaťažiteľnosť	0,3 W	0,6 W
Počet budených kanálov	6	1
Minimálna garantovaná odolnosť $du/dt$	15 kV/ $\mu$ s	15 kV/ $\mu$ s
Elektrická pevnosť medzi vstupom a výstupom	4000 V <sub>RMS</sub>	3750 V <sub>RMS</sub>
Detekcia saturačného napätia od	5,8 V	6 V

*Tabuľka 2 Porovnanie parametru vybraných budičov*

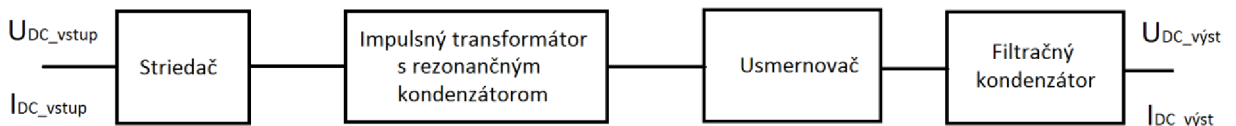
Porovnanie hlavných parametrov dvoch popísaných budičov vidíme v tabuľke 2. Budič ACPL-333J má menšie oneskorenie zapínacieho a vypínacieho signálu, má väčší špičkový prúd, väčšiu trvalú výstupnú výkonovú zaťažiteľnosť. Budič SKHI61 má prednosť v kompaktnosti. Elektrická pevnosť medzi vstupom a výstupom má väčšiu SKHI61 ale v našom prípade je to zanedbateľné lebo výkonové meniče v laboratórnom standu budú pracovať s napájacím napätím do 25V.

Detekcia saturačného napätia u popísaných budičov štandardne je 5,8 V a 6V a dá sa znížiť externými súčiastkami. Budiče sú použiteľné pre daný mosfet modul, ale nezabezpečujú stanovené kritérium odolnosti proti poškodeniu neodbornou prácou. Pri nadprúdoch by mohlo dôjsť k poškodeniu alebo zničeniu tranzistora, pretože ochrana by nebola schopná detektovať nadprúd. Riešením tohto problému vyriešilo prúdovým predimenzovaním výkonových tranzistoru. Desaturačná ochrana bude použitá ako sekundárna ochrana.

## 4 REALIZOVANIE BUDIACEHO OBVODU

### 4.1 Napájací obvod budiča

Napájací obvod budiča je realizovaný s DC/DC meničom skladajúce spojením striedače, impulzného transformátoru, usmerňovače a filtračného kondenzátoru. Blokovú schému napájacieho obvodu vidíme na obrázku 10.



Obrázok 10 Bloková schéma napájacieho obvodu

Striedač v zapojení v PUSH-PULL je realizovaný pomocou obvodu TL594. Riadiaci obvod TL594 je obvod pre pulzne šírkové modulácie výstupného prúdu. Obvod pracuje s pevnou frekvenciou a v našom prípade používame ako strídač s pevnou strídou. Strída sa nastavuje na maximálnu hodnotu uzemnením pinu3. Deadtime sa nastavuje na minimálnu hodnotu s uzemnením pinu4. Na výstupe máme zapojený impulzný transformátor ako dvojčinný a preto pre frekvencie na transformátore platí vzťah:

$$f_{\text{výstup}} = \frac{1}{2} f_{\text{osc}} \quad [1]$$

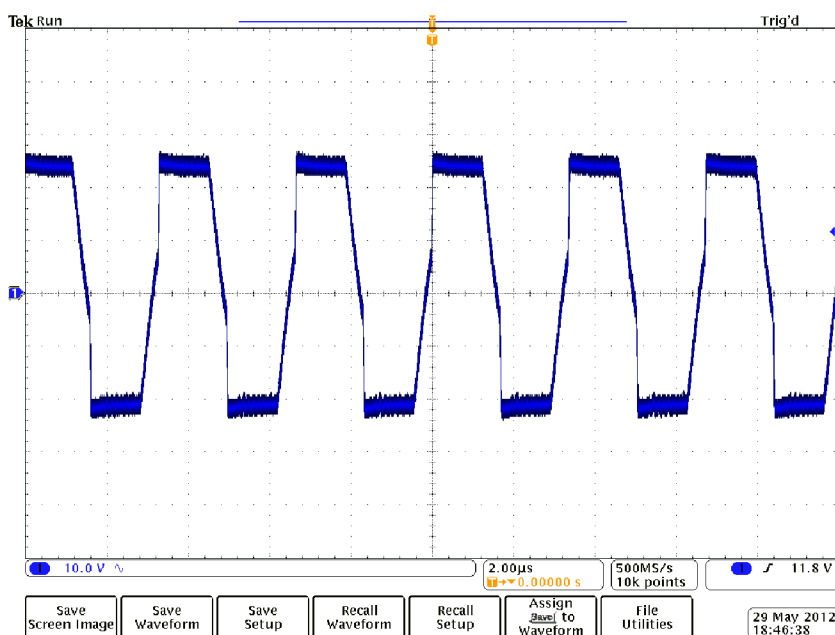
Frekvencia integrovaného trojuholníkového oscilátoru sa nastavuje dvoma externými súčiastkami a to s časovacím odporom  $R_t$  a časovacím kondenzátorom  $C_t$ . Podľa katalógového listu minimálna dovolená hodnota časovacieho kondenzátoru je 1nF. Pre oscilačnú frekvenciu platí vzťah:

$$f_{\text{osc}} \approx \frac{1,1}{R_t \cdot C_t} \quad [2]$$
$$R_t \approx \frac{1,1}{C_t \cdot f_{\text{osc}}} \approx \frac{1,1}{1 \cdot 10^{-9} \cdot 600 \cdot 10^3} \approx 1833 \Omega$$

Vzorec je pomerne presný do oscilačného frekvencie 400 kHz. Pri zrealizovaní avšak pri 1,8 k $\Omega$  bolo namerané oscilačná frekvencia 211 kHz. Hodnota oscilačného odporu pre oscilačnú frekvenciu 600 kHz bolo určené experimentálne. Výsledné hodnoty časovacieho kondenzátoru je 1nF a časovacieho odporu je 900 $\Omega$ .

Nekvalitný časový priebeh oscilačného napätia môže mať za následky kmitaní výstupného frekvencie a aj ohrievanie integrovaného obvodu.

Na kolektor výstupných tranzistoru striedače je pripojený transformátor. Emitori výstupných tranzistoru sú uzemnené. Paralelne s výstupnými tranzistorami sú zapojené nulové diódy. Priebeh striedavého napätia na sekundárnej strane transformátora vidíme na obrázku 11.



Obrázok 11 Priebeh napätia na sekundárnej vinutí transformátora

Transformátor pre DC/DC menič bol vybraný od výrobcu Murata PS typ 7613/16C. Parametre transformátora sú uvedené v tabuľke 4.

Prechodný pomer	1CT:1
Minimálna primárna indukčnosť	4000 $\mu\text{H}$
Minimálna strmosť na primárnej strane	28 $\text{V}/\mu\text{s}$
Typická rozptylová indukčnosť	1,98 $\mu\text{H}$
Maximálny DC odpor	0,88 $\Omega$
Izolačné napätie	1000 $\text{V}_{\text{RMS}}$

Tabuľka 3 Parametre impulzného transformátora

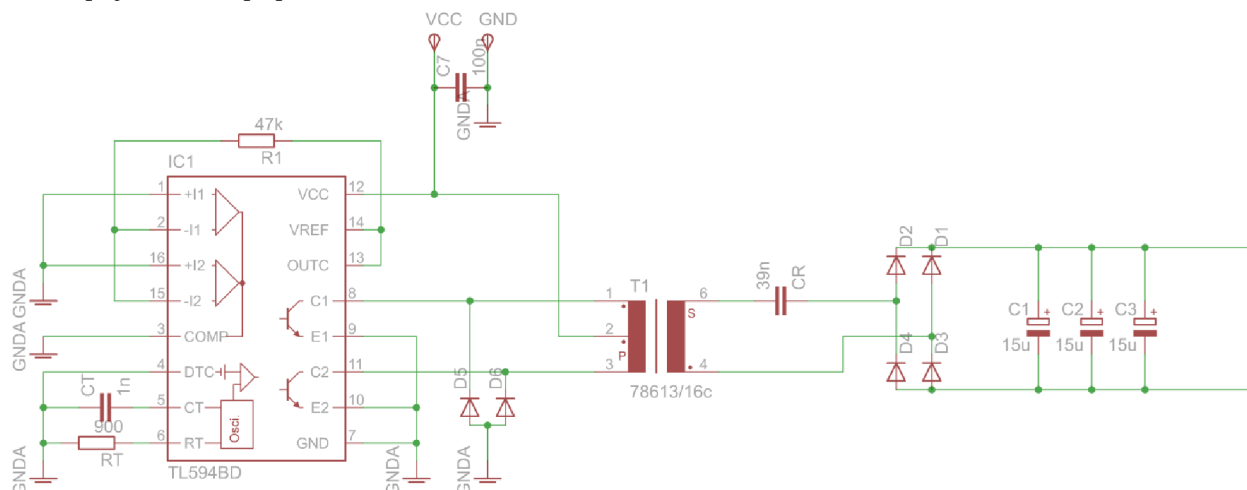
Transformátor má izoláciu do 1000  $\text{V}_{\text{RMS}}$  čo pre účely v laboratórneho standu postačí. Na spoločnú stranu primárneho vinutia transformátora je privedené napájacie napätie. Jednotlivé tranzistory striedače sa privedú na druhú stranu transformátora zem.

Na sekundárnej strane transformátora je sériovo zapojený rezonančný kondenzátor  $C_r$  so sekundárnym vinutím. Rezonančný kondenzátor kompenzuje rozptylovou indukčnosť a zvyšuje tak tvrdosť transformátora. Rezonančný kondenzátor bol určený analyticky, ale pri meraní sa zistilo, že prúd nemá rezonančný charakter pravdepodobne kvôli vplyvom parazitných javov. Hodnota kondenzátoru preto bolo určená experimentálne pri meraní tvrdosti napájacieho obvodu (kap 4.1.1).

Výstupné napätie transformátora a rezonančného kondenzátora je usmernenie neriadením dvojpulzním diódovým usmerňovačom. Pre zníženie úbytku napätia na usmerňovače a kvôli vysokej frekvencii boli vybrané shottky diódy s čo najmenším úbytkom napätí v priepustnej smere. Vybrané diódy majú v priepustnom smere úbytok napätia 0,6V.

Kvôli vysokým prúdovým odberom DC/DC meniče sú zapojené tantalové filtračné kondenzátory na udržanie napätia.

Zapojenie popisovaného DC/DC meniča vidíme na obrázku 12.

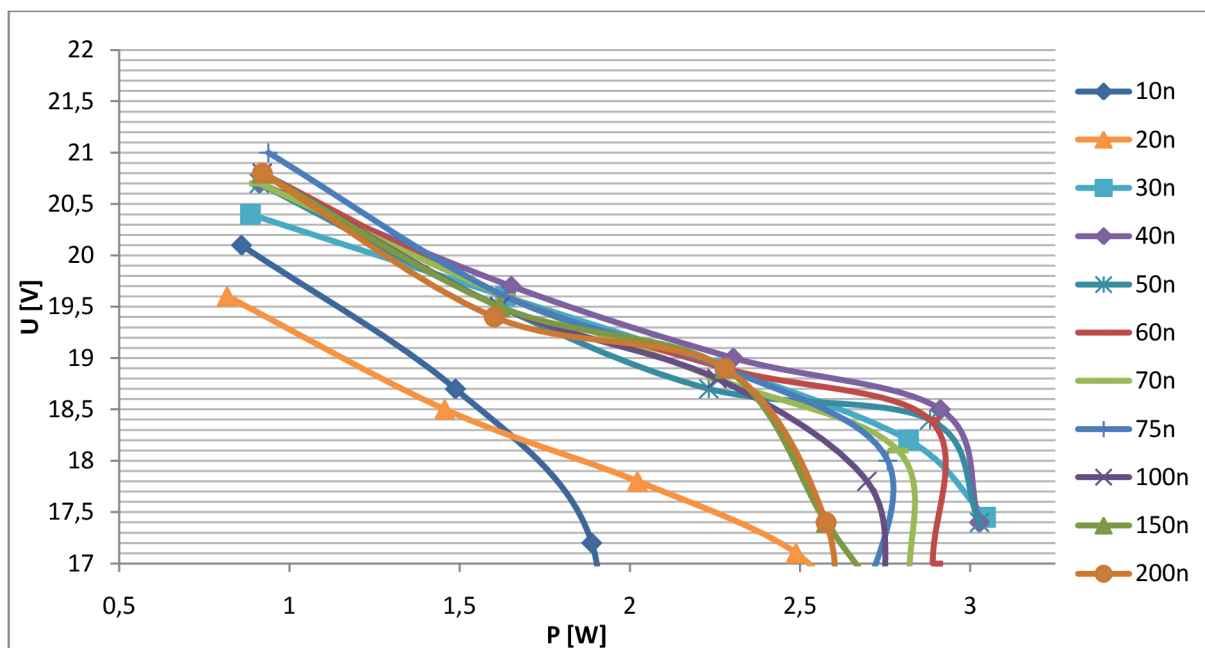


Obrázok 12 Zapojenie napájacieho obvodu budiča

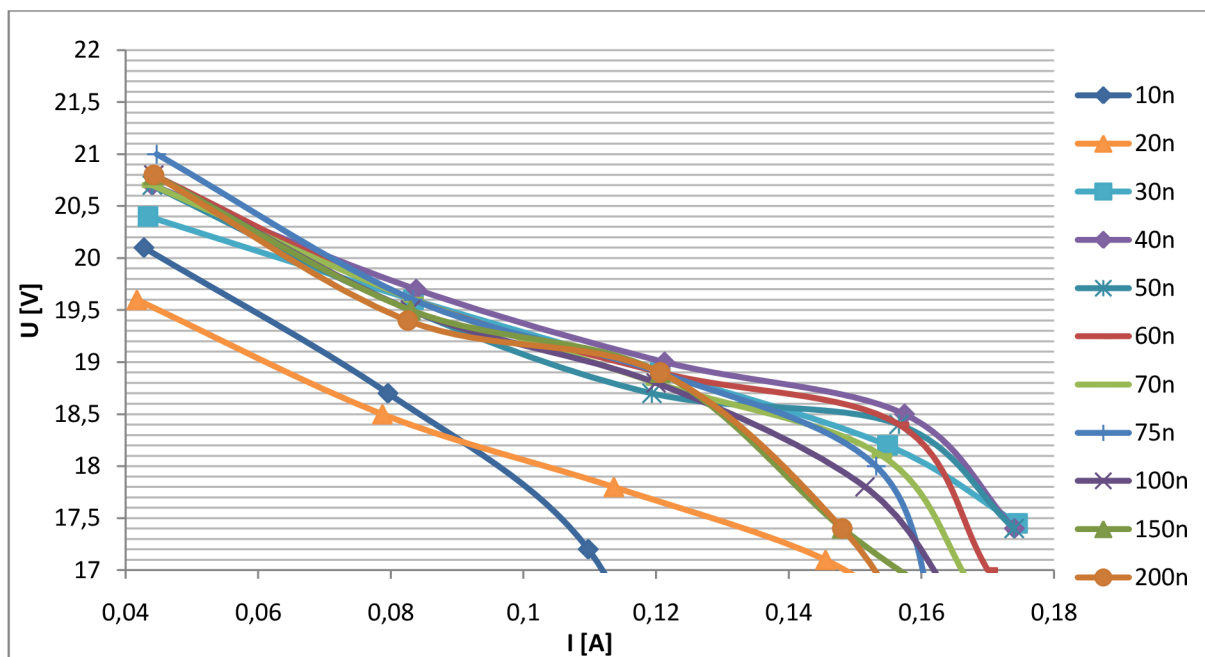
#### 4.1.1 Meranie tvrdosti napájacieho obvodu budiča

Pri meraní tvrdosti bolo merané výstupné napätie a výstupný prúd napájacieho obvodu. Meranie bolo prevedené viackrát pri rôznych hodnotách rezonančného kondenzátora. Výsledky merania sú znázornené v grafe 1 a v grafe 2.





Graf 1 Závislosť výstupného napätia DC/DC meniče na výstupnom výkone



Graf 2 Závislosť výstupného napätia DC/DC meniče na výstupnom prúde

Z grafu 1 a z grafu 2 je viditeľné, že napájací obvod pracoval s najväčšou tvrdosťou pri použití rezonančného kondenzátora s kapacitou 40nF. Z grafu vidíme, že obvod dokáže odovzdať výstupný výkon do 3W a výstupný prúd 170 mA bez významného zníženia výstupného napätia.



### 4.1.2 Meranie účinnosti napájacieho obvodu

Meranie účinnosti bolo prevedené pri najväčšom prúdovom zaťažení, kde zdroj ešte mal dostatočné napätie pre napájanie budiaceho obvodu. Namerané hodnoty vidíme v tabuľke 5.

Vstupné parametre		Výstupné parametre	
U <sub>vst</sub>	11,94 V	U <sub>výst</sub>	19,48 V
I <sub>vst</sub>	0,36 A	I <sub>výst</sub>	0,17 A
P <sub>vst</sub>	4,299 W	P <sub>výst</sub>	3,312 W

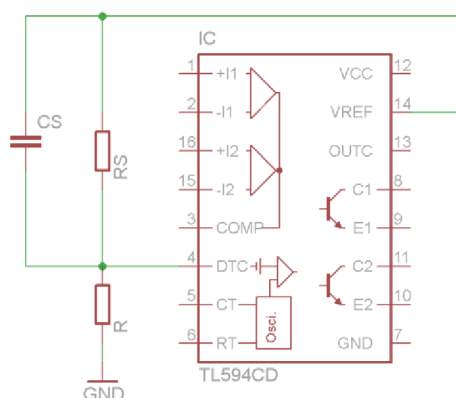
Tabuľka 4 Namerané hodnoty pri určení účinnosti DC/DC meniče

$$\eta_{\%} = \frac{P_{výst}}{P_{vstup}} \cdot 100\% \quad [3]$$

$$\eta_{\%} = \frac{3,312}{4,299} \cdot 100\% = 77,04\%$$

### 4.1.3 Soft-Start zapojenie

Pre zníženie krátkodobého pretiaženie výstupných tranzistorou vzniknuté pri zapnutí DC/DC meniča je možnosť zapojenia obvodu Soft-Start, ktorý postupne zvyšuje strídu.



Obrázok 13 Schéma zapojenia obvodu pre Soft-Start

## 4.2 Budiaci obvod

Budiaci obvod je tvorený s integrovaním obvodom od firmy AVAGO s typem ACPL-333J a s niekoľkými externými súčiastkami.

Obvod na primárnej strane má vstupy a výstupy pre vstupný a výstupný signál. Vstupný signál sa privedie na anódu vstupného optočlenu na pin7 a pin6. Pred vstup je daný predradný odpor  $R_2$ , ktorým sa zníži napätie na diode na potrebnú hodnotu. Na katódu vstupného optočlenu pin5 a pin8 sa pripojí zem vstupného signálu. Maximálny prúd dovolený na dióde je 12 mA a typická hodnota 10mA. Hodnota odporu  $R_2$  sa vypočíta na 5V vstupný signál a na typickú hodnotu prúdu podľa vzťahu [4].

$$R_2 = \frac{U_{sig}}{I_{dov}} = \frac{5}{0,01} = 500\Omega \quad [4]$$

Výstupný ERROR signál je zapojený s otvoreným kolektorovým tranzistorom, kde na výstupe máme logický 1 pri normálnom chode a logický 0 pri poruchovom chode. Výstupný signál zapojíme na pin3. Napájanie výstupného signálu sa privedie na pin2 a pin4. Paralelne napájaním výstupného signálu je zapojení kondenzátor  $C_4$  kvôli stabilite napájacieho napätia. Vysoké strmosti môžu spôsobiť zníženie napätí na a výstupný FAULT pin keď je na úrovni logického 1. Pre zníženie tohto negatívneho vplyvu sa zapojí kondenzátor  $C_F$ , ktorý zaručuje správny chod pri výstupných strmostiach do 50 KV/ $\mu$ s. Pri správnom chode musíme na FAULT výstupe mať logickú 1 a preto musíme zapojiť odpor  $R_F$ , ktorý nastaví výstupné napätie na potrebné. Doporučená hodnota odporu  $R_F$  a  $C_F$  podľa katalógového listu je 2,1 k $\Omega$  a 1 nF. Pri poruchovom stave Fault pin cez tranzistor uzemní a na výstupe budeme mať logickú 0.

Na druhej strane integrovaného obvodu už máme galvanicky oddelený časť pre riadenie výkonového tranzistora a galvanicky oddelené napájanie. Napájacie napätie sa privedie z DC/DC meniču na pin13 a na spoločnú zem. Medzi napájacím napätím a spoločnou zemou je zapojený kondenzátor  $C_5$  aby zabezpečil potrebné napätie integrovaného obvodu pri spínaní výkonového tranzistora s vysokým prúdom.

Na pin14 sa pripojí kolektor výkonového tranzistora cez odpor  $R_3$  a cez diódu  $D_{DESAT}$ . Dioda  $D_{DESAT}$  musí byť rýchla, jeho spínacia doba sa musí pohybovať pod 75 ns. Odpor  $R_3$  sa chráni integrovaný obvod proti vysokej napäťovej špičky, ktoré môže mať väčšie hodnoty ako napätie v závernom smere diody. Tieto napäťové špičky sa prejavujú u výkonových tranzistorou na vyššie napätie alebo nekvalitným napájaním výkonových tranzistorou. Priložený odpor nemá žiadne vplyvy ani na hodnotu denaturačného napätia ani na oneskorovací čas zapnutia desaturačnej ochrany.

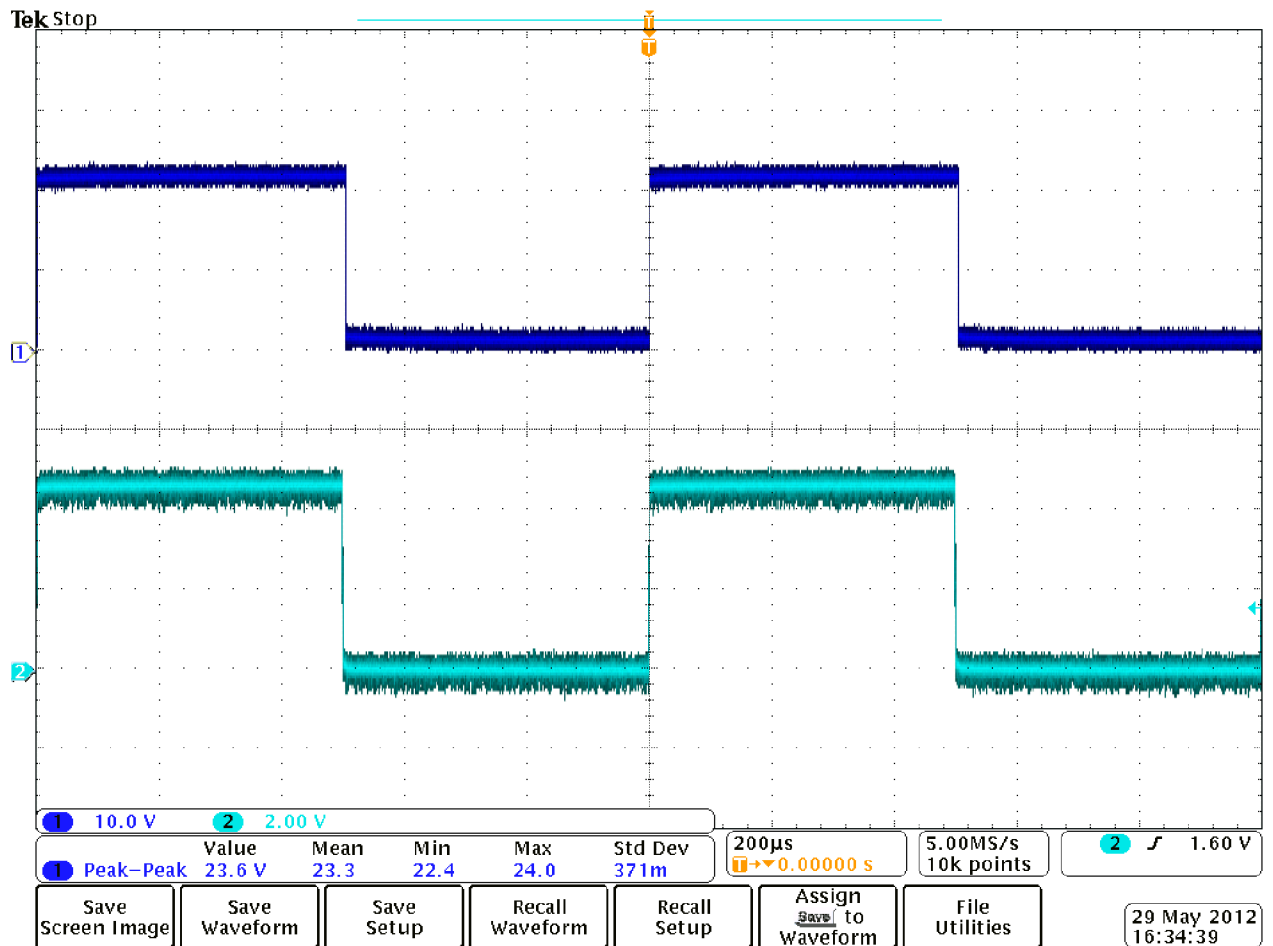
Ako už bolo spomínané v podkapitole 1.3.4 po zapnutí výkonového tranzistora ešte nesmie fungovať desaturačná ochrana kým neklesne napätie  $U_{CE}$  pod napätie definované pre desaturačnú ochranu. Tento čas sa nastavuje s kondenzátorom  $C_{BLANK}$ . Najnižšia a doporučená hodnota kondenzátora  $C_{BLANK}$  podľa katalógového listu je 100 pF. Oneskorovací čas zapnutia denaturačného ochranu sa dá vypočíta podľa vzorca [5].

$$t_{BLANK} = \frac{C_{BLANK} \cdot U_{DESAT}}{I_{CHG}} = \frac{100 \cdot 10^{-12} \cdot 6,5}{240 \cdot 10^{-6}} = 2,7\mu s \quad [5]$$



## 4.2.1 Overenie funkčnosti budiča

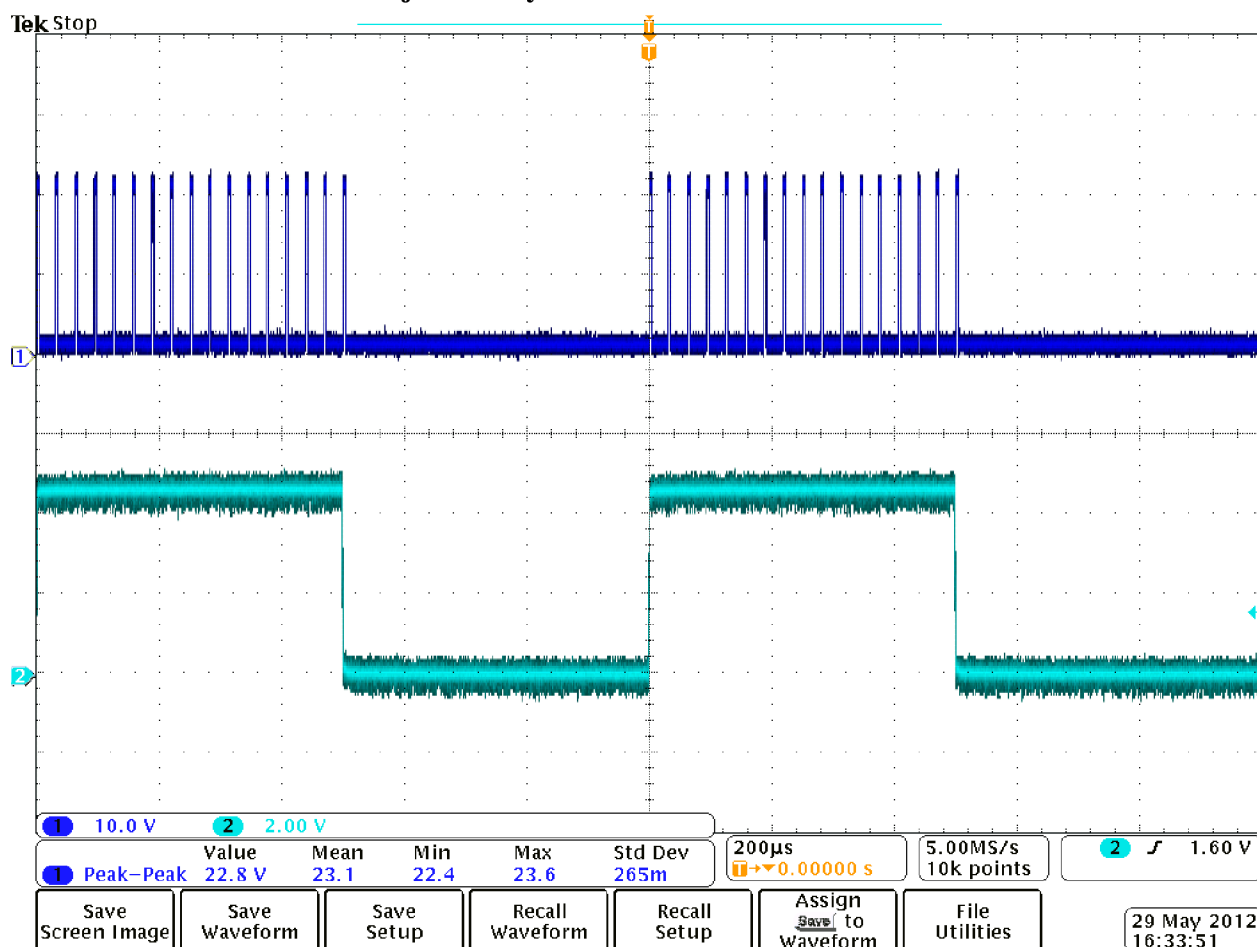
### 4.2.1.1 Testovanie chodu budiča



Obrázok 15 Chod budiča

Na obrázku 15 vidíme chod budiča pri bezporuchovom stave. Na vstup budiča bol privedený riadiaci signál zo signálového generátora s frekvenciou 1kHz (signál 2). Výstup budiča bol naprázdno (signál 1), ale aby nám nevybavila saturačná ochrana museli sme prepojiť kolektorový vývod a emitorový vývod. Na výstupe budiča bol odmeraný napätí 23,6V čo je rovnaký ako výstupný napätí napájacieho obvodu budiča.

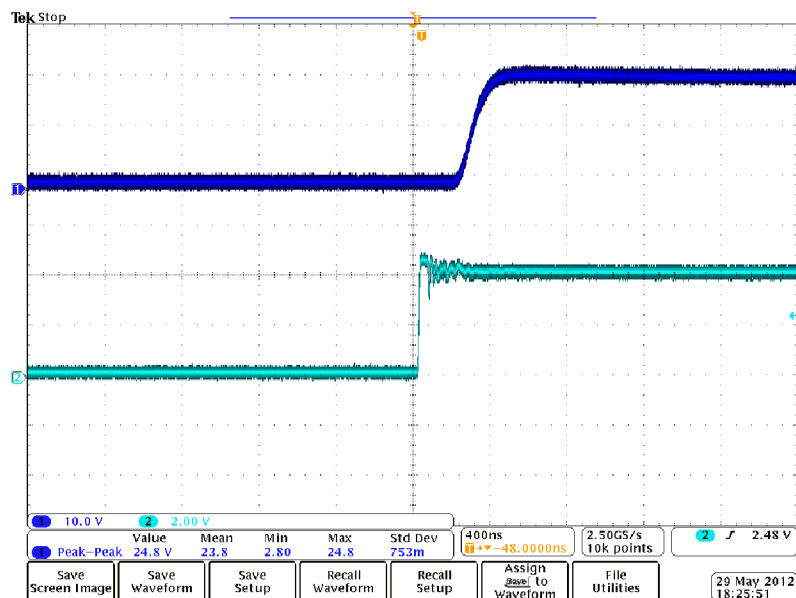
#### 4.2.1.2 Testovanie desaturačnej ochrany budiča



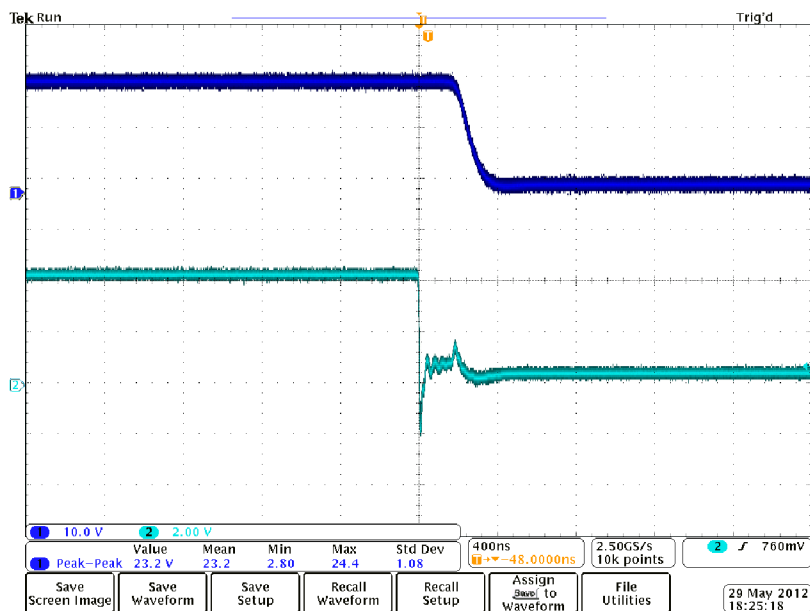
Obrázok 16 Testovanie saturačnej ochrany budiča

Testovanie desaturačnej ochrany bola prevedené naprázdno pri frekvencii 1kHz. Na obrázku 16 vidíme, že na zapínací signál (singal2) budič pokúši zapnúť ale saturačná ochrana ho vypne (signál1). Trvanie tohto napätového špičky sa skoro rovná s vypočítaným  $2,7\mu\text{s}$  pri dimenzovaní kondenzátora  $C_{\text{BLANK}}$ . Budič po detekovaní poruchy blokuje vstupný signál z riadiaceho obvodu a výstupný optočlen nastaví do log 0 čiže hlási poruchu k riadiacemu obvodu. Budiaci obvod má automatický FAULT RESET funkciu, ktorá po určitom čase vyresetuje poruchový stav a znovu nastaví budič do bezporuchového stav. Typický čas pre FAULT RESET je  $25\mu\text{s}$ .

### 4.2.1.3 Meranie časového oneskorenie zapínacieho a vypínacieho signálu



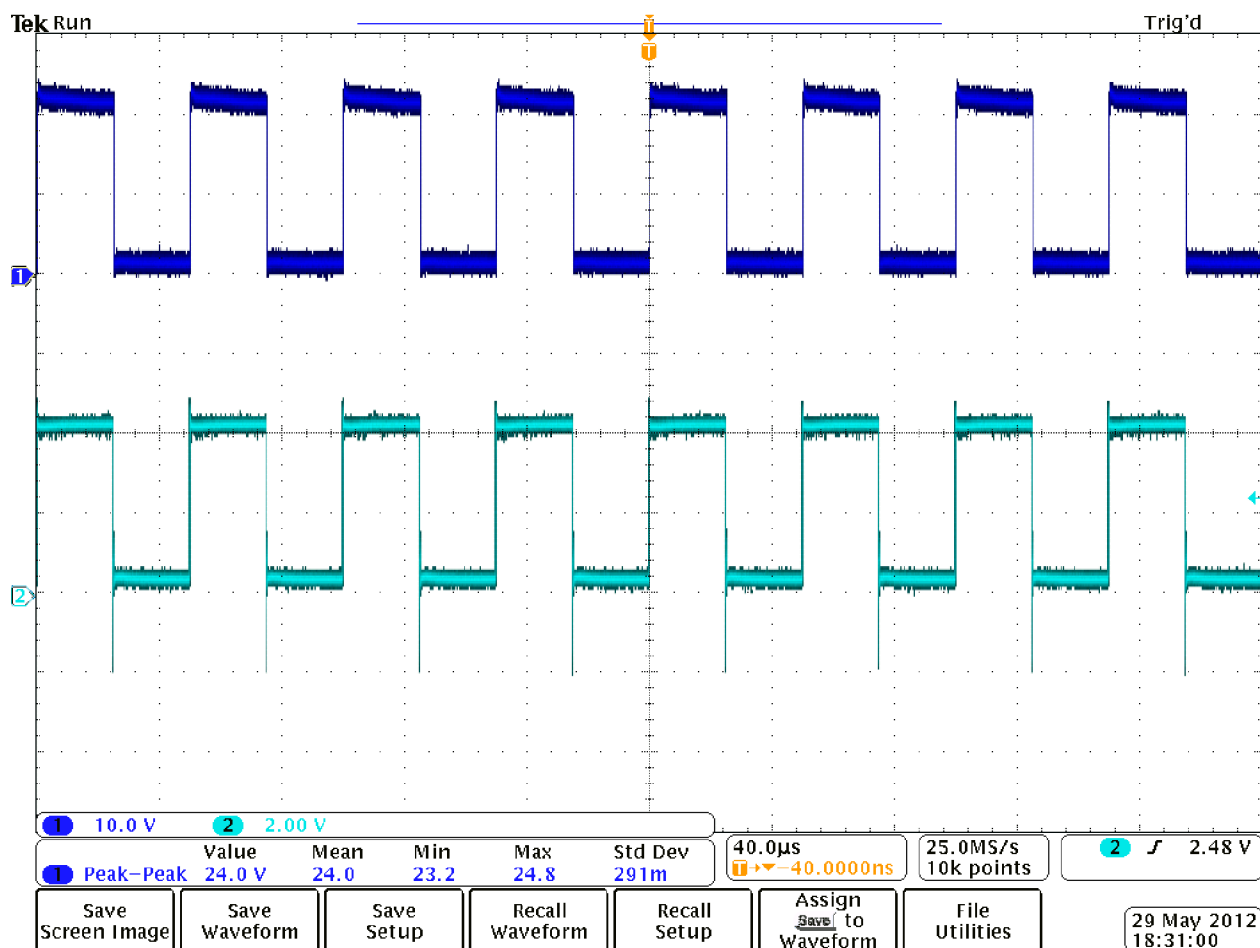
Obrázok 17 Oneskorenie zapínacieho signálu



Obrázok 18 Oneskorenie vypínacieho signálu

Na obrázku 17 a 18 vidíme oneskorenie zapínacieho a vypínacieho signálu. Meranie bolo prevedené naprázdno. Časové oneskorenie pri zapnutí a i pri vypnutí sa pohybuje okolo 200 ns čo odpovedá hodnotám uvedené v katalógové listu. Vstupný signál je značený zeleným (signál 2) a výstupný signál je značený modrým (signál 1).

#### 4.2.1.4 Test ohrievania budiča pri maximálnej frekvencie

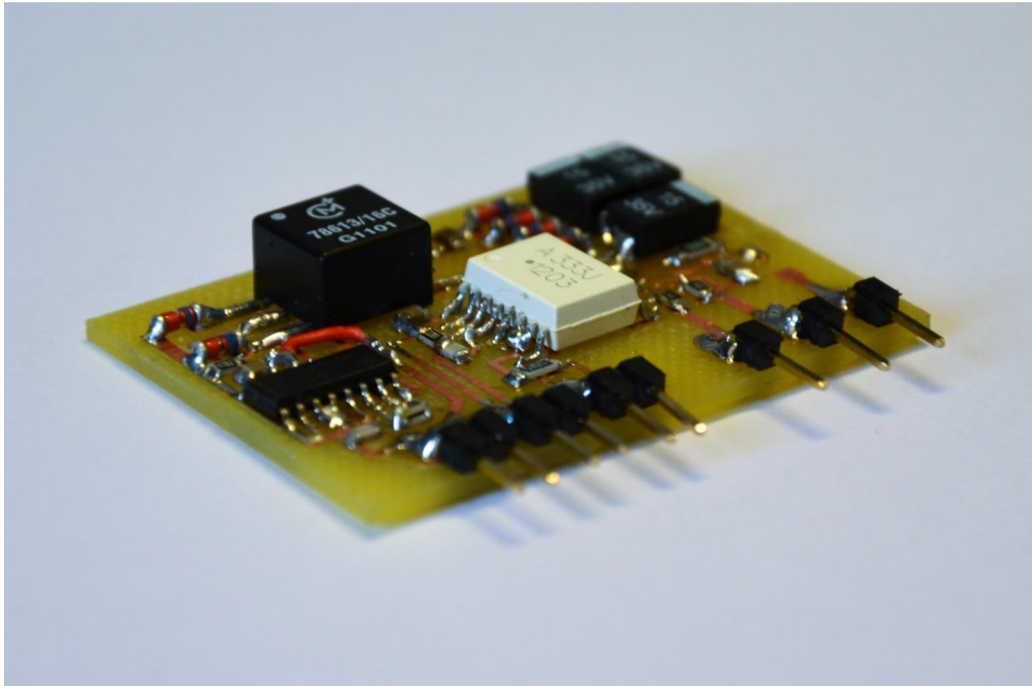


Obrázok 19 Test ohrievania budiča

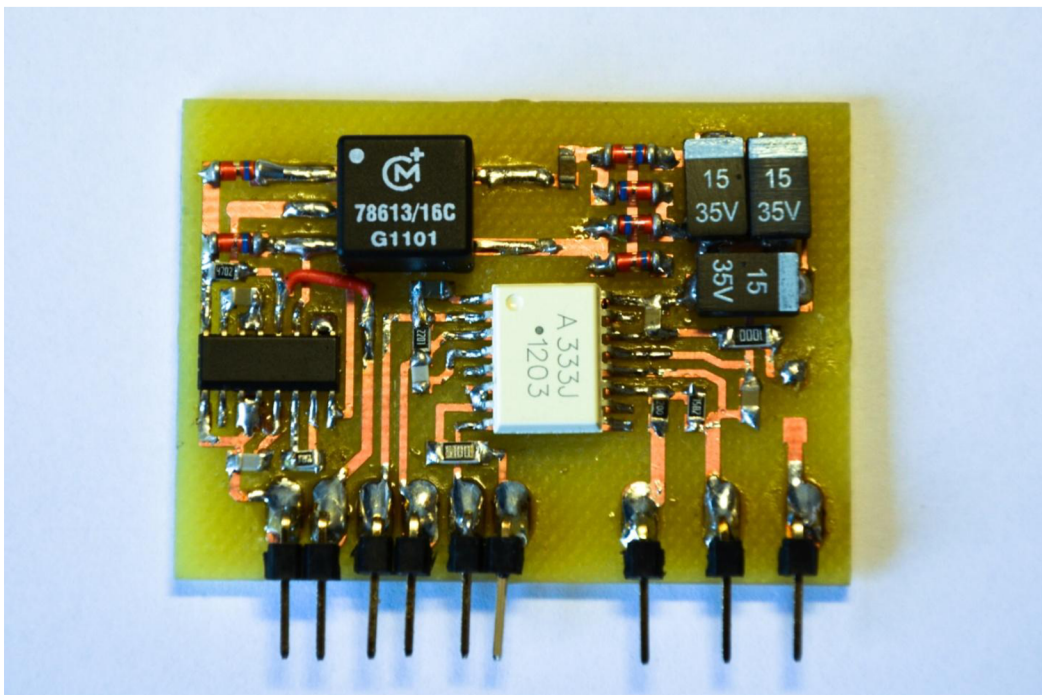
Test ohrievania budiča bolo prevedené pri frekvencii 20 kHz. Na vývod budiča boli zapojené 4 kusy 1nF kondenzátora, ktorý imitoval kapacitný charakter radiacej mriežky tranzistora. Kolektorový výstup a emitorový výstup bol prepojený kvôli deaktivácii desaturačnej ochrany. Meranie bolo iba orientačné. Po 10 minútach chodu nevypínali tepelné ochrany integrovaných obvodov a na povrchu súčiastok bola nameraná teplota 40 – 45 °C.







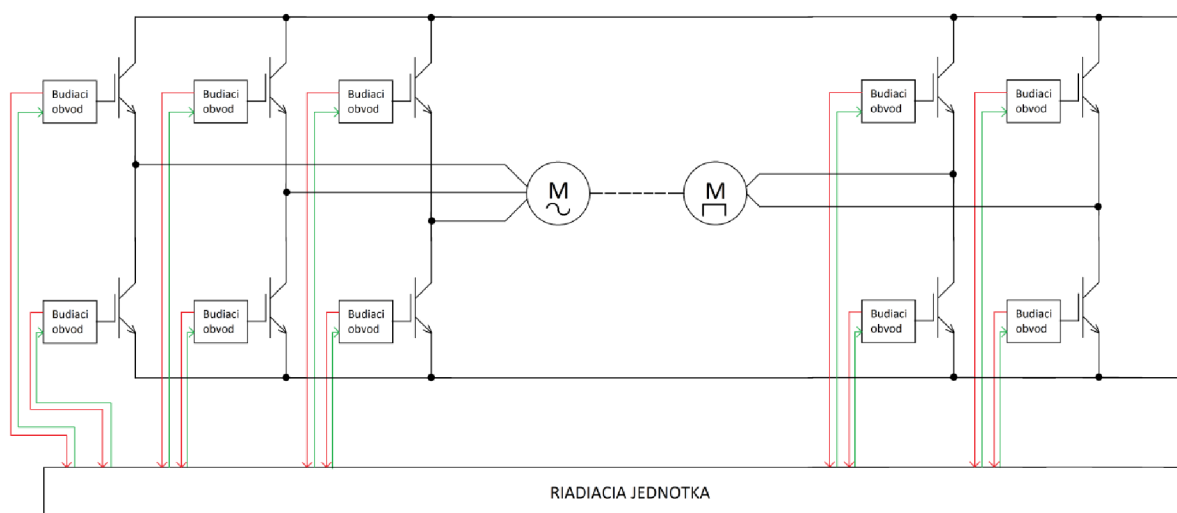
*Obrázok 22 Fotografia budiča*



*Obrázok 23 Fotografia budiča*

## 5 POUŽITIE BUDIČA V LABORATORNOM STANDU

Ako už bolo písané v úvode laboratórny stand bude skladať z trojfázového asynchrónneho motora na 24V na spoločnom hriadeli s jednosmerným motorom s permanentnými magnetmi na 24V. Pre napájanie oboch motorou je použitý výkonový tranzistor SK115MD10. Pre napájanie asinchrónneho motora budú použité všetky 6 tranzistory z tranzistorového modulu a pre napájanie rovnako smerného motora budú použité 4 tranzistory z tranzistorového modulu. Všetky tranzistory je potrebné jednotlivo galvanicky oddeliť od riadiaceho jednotky pomocí budiaceho obvodu ako vidíme na obrázku. Z riadiaceho obvodu je prinesený riadiaci signál zvlášť na každý budič (na obrázku znázornené zelené vodiče) a z každé budiča je privedení ERROR signál jednotlivo do riadiacej jednotky (na obrázku znázornené červené vodiče).



Obrázok 24 Použitie budiča v laboratórnom standu

## ZÁVER

Bakalárska práca rieši návrh budiaceho obvodu pre MOSFET modul, ktorý sa používa v silovej časti laboratórneho standu.

Prvá časť popisuje základné vlastnosti a požiadavky na kvalitný budiaci obvod. Ďalej rieši vyhľadávanie budiča pre vybraný MOSFET modul. Hlavným kritériom pri hľadaní bola saturačná ochrana. Po preštudovaní dostupných budiacich obvodov na trhu sa budič s hľadanými parametrami nenašiel. Saturačné napätie dostupných budičov sa pohybuje v rozmedzí 5V do 18V. Tieto budiče sú použiteľné pre daný MOSFET modul, ale nezabezpečujú stanovené kritérium odolnosti proti poškodeniu neodbornou prácou. Problém sa vyriešil prúdovým predimenzovaním výkonových tranzistorov. Záver prvej časti porovnáva dve možné alternatívy. Po vyhodnotení bol vybraný budič ACPL-333j od firmy AVAGO.

Druhá časť práce sa zaoberá návrhom a realizáciou konkrétneho napájacieho a budiaceho obvodu. Na realizovanom napájacom obvode bolo uskutočnené meranie tvrdosti a účinnosti zdroja. Účinnosť napájacieho zdroja je 77%. Po oživení navrhnutého budiaceho obvodu boli vykonané nasledujúce testovacie merania: testovanie saturačnej ochrany, meranie oneskorenia zapínacieho a vypínacieho signálu a testovanie oteplení pri záťaži. Vyrobený budič je plno funkčný ale pre použitie laboratórnom standu je potreba vykonať jemné doladenie a overovacie meranie.

Navrhnutý napájací obvod bude rozšírený funkciou „Soft-turn on“ pre zníženie prúdového namáhania výstupných tranzistorov pri zapnutí obvodu. Ďalej budú usadené filtračné kondenzátory pre zníženie vysokofrekvenčného rušenia do napájacej siete. Pre zníženie a stabilizáciu výstupného napätia budiča je možno do zdroja usadiť stabilizátor napätia na 15V. Zníženie výstupného napätia budiča bude mať za prínos zníženie príkonu budiča.

Navrhnutý budič predstavuje cenovo dostupné a výrobné jednoduché riešenie pretože obsahuje iba nakúpené prvky čo veľmi zjednodušuje výrobu vo väčších počtu.

## LITERATÚRA

- [1] VOREL P., PATOČKA M.: Budiče výkonových tranzistorů MOSFET a IGBT. Časopis pro elektrotechniku Elektorevue, <http://www.elektorevue.cz>, Brno 2004, ISSN 1213-1539.
- [2] PATOČKA M.: Vybrané statě z výkonové elektroniky, Svazek IV., Magnetické obvody ve výkonové elektronice, pulsní měniče s transformátorem. Elektronické skriptum VUT Brno, FEKT, Brno 2005, verze z 18. 2. 2008.
- [3] PATOČKA M., VOREL P.: Řídicí elektronika - aktivní obvody (2. díl). 2006. 154 s. Elektronické skriptum FEKT VUT Brno.
- [4] Alldatasheet [online]. 2007 [cit. 2011-12-10]. SKHI61A datasheet. Dostupné z WWW: <<http://www.alldatasheet.net/datasheet-pdf/pdf/126628/SEMIKRON/SKHI61.html>>
- [5] Avagotech [online]. 2011 [cit. 2011-12-10]. ACPL-333Jdatasheet. Dostupné z WWW: <<http://www.avagotech.com/docs/AV02-1087EN>>
- [6] Alldatasheet [online]. 2008 [cit. 2011-12-10]. SK115MD10 datasheet. Dostupné z WWW: <<http://www.alldatasheet.net/datasheet-pdf/pdf/206508/SEMIKRON/SK115MD10.html>>



## ZOZNAM POUŽITÝCH SKRATIEK

$T_H$  – horný tranzistor

$T_D$  – dolný tranzistor

$T_{FET}$  – výkonový tranzistor MOSFET

$U_{ref}$  – referenčné napätie

$T_{VZ}$  – vzorkovací čas

$R_{VZ}$  – vzorkovací odpor

$D_S$  – snímací dióda

$R_S$  – snímací odpor

$f_{výst}$  – výstupná frekvencia

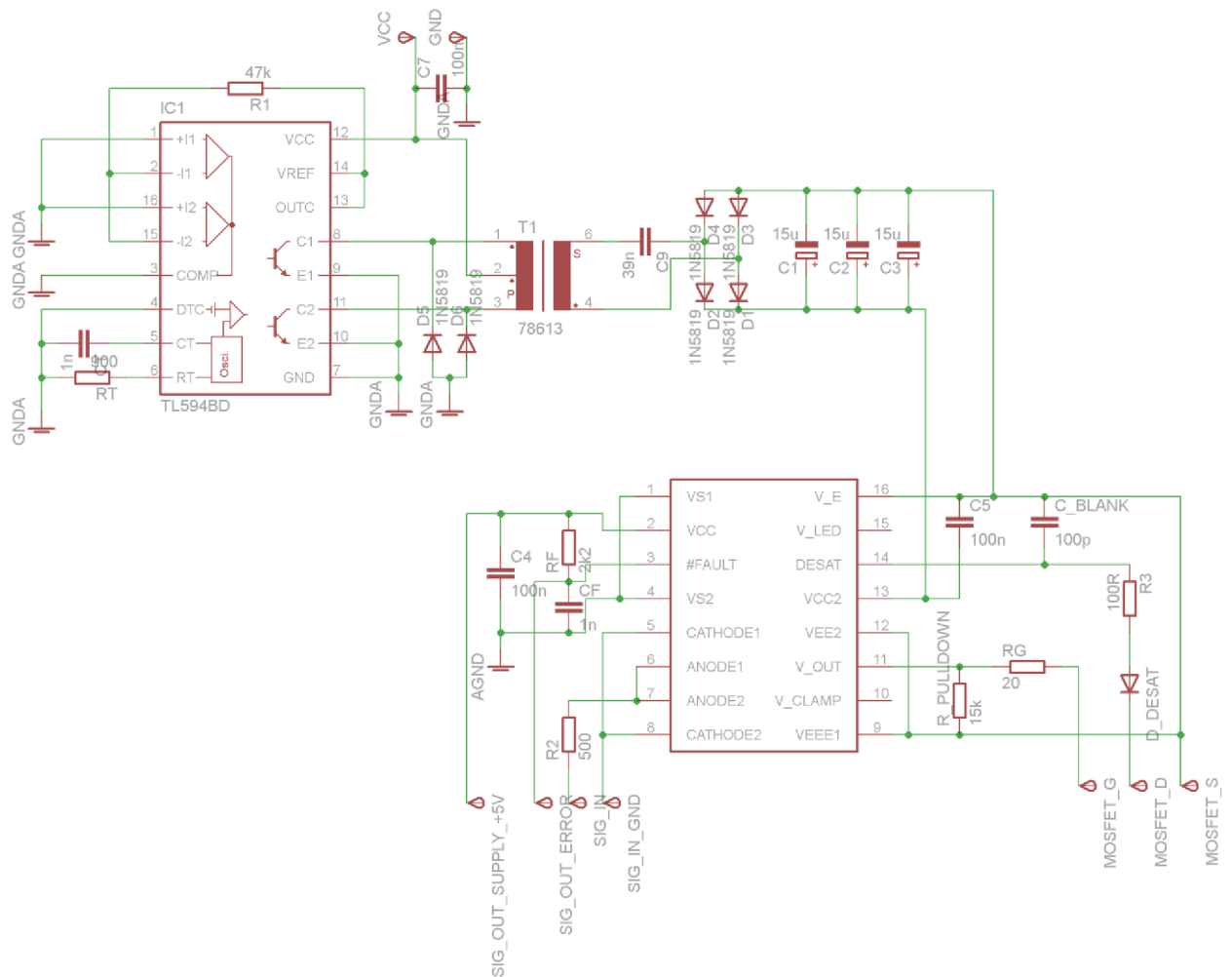
$f_{osc}$  – oscilačná frekvencia

$I_{LED}$  – prúd LED diódy optočlenu

$U_{BE}$  – úbytok napätí medzi bázou a emitor

## PRÍLOHY

- 1 CD
- 2 Kompletná schéma zapojenie budiacieho obvodu
- 3 Zoznam súčiastok



Obrázok 25 Kompletná schéma zapojenie budiacieho obvodu

Značenie	Hodnota	Púzdro	Poznámka
IC1	TL594BD	SO-16	
IC2	ACPL-333J	WSOIC	
Tr1	78613/16c	UL94	
R1	47 k $\Omega$	SMD 805	
R2	510 $\Omega$	SMD 1206	
R3	100 $\Omega$	SMD 1206	
R_PULLDOWN	15 k $\Omega$	SMD 805	
R <sub>G</sub>	20 $\Omega$	SMD 805	
R <sub>t</sub>	900 $\Omega$	SMD 805	1,8 k $\Omega$ paralelne
R <sub>F</sub>	2200 $\Omega$	SMD 805	
C <sub>t</sub>	1 nF	SMD 805	
C <sub>F</sub>	1 nF	SMD 805	
C1	15 $\mu$ F/35V	SMD D	
C2	15 $\mu$ F/35V	SMD D	
C3	15 $\mu$ F/35V	SMD D	
C4	100 nF	SMD 805	
C5	100 nF	SMD 805	
C_BLANK	100pF	SMD 805	
C7	100nF	SMD 805	
C9	39nF	SMD 805	
D1	1N5819	MELF	
D2	1N5819	MELF	
D3	1N5819	MELF	
D4	1N5819	MELF	
D5	1N5819	MELF	
D6	1N5819	MELF	

*Tabuľka 5 Zoznam použitých súčiastok*