

VYSOKÉ UČENÍ
TECHNICKÉ V BRNĚ

Fakulta elektrotechniky
a komunikačních technologií

Ústav automatizace a měřicí techniky

Diplomová práce

magisterský navazující studijní obor
Kybernetika, automatizace a měření

Student: Křížek Miroslav, Bc.

ID: 83540

Ročník: 2

Akademický rok: 2008/09

NÁZEV TÉMATU:

Měřicí modul s A/D převodníkem se současným vzorkováním

POKYNY PRO VYPRACOVÁNÍ:

V návaznosti na semestrální práci 2 navrhnete měřicí modul pro sběr signálů z akustických snímačů s A/D převodníkem řady ADS127x od firmy Texas Instruments, případně jiného vhodného převodníku s bitovým rozlišením alespoň 16 bitů a rychlostí vzorkování 44 kHz. Při návrhu uvažte nejvhodnější kombinaci převodníku a procesoru pro komunikaci s nadřazeným systémem (PC) při rychlém sběru dat s minimálním vzorkováním 22 kHz při 8 kanálech. Zaměřte se především na 32-bitové procesory ATMEL AT91SAM s USB rozhraním, případně Ethernet. Realizujte navržený měřicí systém (modul) a ověřte jeho metrologické parametry (maximální rychlost přenosu dat ze všech kanálů do počítače, dosažitelnou přesnost, úroveň rušení, fázový posuv mezi kanály). K tomuto účelu vytvořte jednoduchou měřicí aplikaci v počítači. Rozeberte možnosti synchronizace více měřicích modulů pro současný sběr dat. Pro realizaci je možné využít jako základní stavební kámen vývojový kit s 24bitovým převodníkem. Dbejte pokynů vedoucího práce.

DOPORUČENÁ LITERATURA:

Firemní literatura Texas Instruments, ATMEL.

Další dle vlastního literárního průzkumu a podle doporučení vedoucího práce.

Termín zadání: 9.2.2009

Termín odevzdání: 25.5.2009

Vedoucí práce: Ing. Zdeněk Havránek

Konzultanti diplomové práce:

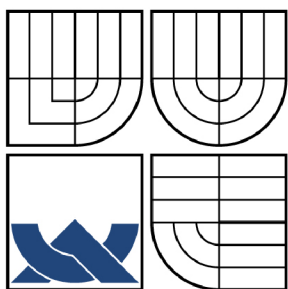
prof. Ing. Pavel Jura, CSc.

předseda oborové rady

UPOZORNĚNÍ:

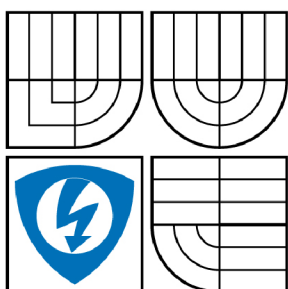
Autor diplomové práce nesmí při vytváření diplomové práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 127/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení § 152 trestního zákona č. 40/1961 Sb.





VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH
TECHNOLOGIÍ

ÚSTAV AUTOMATIZACE A MĚŘICÍ TECHNIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF CONTROL AND INSTRUMENTATION

MĚŘICÍ MODUL S A/D PŘEVODNÍKEM SE SOUČASNÝM VZORKOVÁNÍM

MEASUREMENT MODULE WITH SIMULTANEOUS-SAMPLING A/D CONVERTER

DIPLOMOVÁ PRÁCE

MASTER'S THESIS

AUTOR PRÁCE

AUTHOR

Bc. MIROSLAV KRÍŽEK

VEDOUCÍ PRÁCE

SUPERVISOR

Ing. ZDENĚK HAVRÁNEK

BRNO 2009

Abstrakt

V práci je navržen modul pro sběr analogových akustických signálů ze snímačů. K digitalizaci těchto signálů je použit přesný A/D převodník ADS1287 od firmy Texas Instruments s rozlišením 24 bitů. K ovládání tohoto A/D převodníku a posílání digitalizovaných dat do PC je využito 32-bitového mikrokontroleru AT91SAM7S64 firmy ATMEL, který má implementováno USB rozhraní.

Pomocí vývojových modulů s mikrokontrolerem a A/D převodníkem je vytvořen program pro mikrokontroler ve vývojovém prostředí IAR Embedded Workbench IDE 5.0 a jednoduchá aplikace pro PC v prostředí Borland C++ Builder. Oba programy jsou v jazyce C++. Rychlost vzorkování je 26 kHz. Na základě poznatků je realizován modul USB-ADC s mikrokontrolerem a A/D převodníkem.

Klíčová Slova

A/D převodníky, současné vzorkování, sběr dat, ADS1278, AT91SAM7S, virtuální COM port, symetrický OZ, SSC, DMA

Abstract

In this work is designed programme unit for acquisition analog acoustic signals from sensors. There is used accurate A/D converter ADS1287 by the company Texas Instrument with resolution of 24 bits to digitizing these signals. There is used 32-bit microprocessor AT91SAM7S64 by the company Atmel to control this A/D converter and sending digitized data to PC. This microprocessor has implemented USB interface. By force of developmental programme units with microprocessor and A/D converter is produced programme for microprocessor in developmental setting IAR Embedded Workbench IDE 5.0 and simple application for PC in setting Borland C++ Builder. Both of those programs are in language C++. Rate of sampling is 26 kHz. On the basis is realized programme unit USB-ADC with microprocessor and A/D converter.

Key words

analog to digital Converter, simultaneous sampling, data acquisition, ADS1278, AT91SAM7S, virtual COM port, fully Differential operational Amplifier, SSC, DMA

KŘÍŽEK, M. *Měřicí modul s A/D převodníkem se současným vzorkováním*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2009. 73 s. Vedoucí diplomové práce Ing. Zdeněk Havránek.

Prohlášení

„Prohlašuji, že svou diplomovou práci na téma Měřicí modul s A/D převodníkem se současným vzorkováním jsem vypracoval samostatně pod vedením vedoucího diplomové práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této diplomové práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení § 152 trestního zákona č. 140/1961 Sb.“

V Brně dne: **25. května 2009**

.....
podpis autora

Poděkování

Děkuji vedoucímu diplomové práce Ing. Zdeňku Havránkovi za účinnou metodickou, pedagogickou a odbornou pomoc a další cenné rady při zpracování mé diplomové práce.

V Brně dne: **25. května 2009**

.....
podpis autora

Obsah:

1. ÚVOD	12
2. TEORETICKÁ ČÁST	13
2.1 Parametry analogově číslicového převodníku a jejich volba	14
2.1.1 Požadovaná rychlost vzorkování analogového signálu	14
2.1.2 Vzorkování	14
2.1.3 Rozlišovací schopnost A/D převodníků.....	16
2.1.4 Delta-sigma architektura	17
2.2 Principy vícekanálového a současného vzorkování.....	17
2.3 Převodník firmy Texas Instruments ADS1278	18
2.3.1 Dynamické vlastnosti:.....	18
2.3.2 Statické vlastnosti:	18
2.3.3 Volitelné operační módy:.....	18
2.3.4 Ostatní	19
2.3.5 Použití:	19
2.3.6 Blokové schéma.....	19
2.3.7 Módy provozu	20
2.3.8 Formát výstupních dat.....	20
2.3.8.1 SPI	21
2.3.8.2 Frame Sync	21
2.3.9 Synchronizace převodníku	22
2.3.10 Převod dat.....	23
2.3.11 Analogové vstupy	23
2.3.12 Hodinový vstup.....	24
2.3.13 Daisy Chaining	24
2.4 Vlastnosti mikrokontroleru AT91SAM7S64	25
2.4.1 Vybavení mikrokontroleru	26
2.5 Operační zesilovač OPA1632	29
3. PRAKTICKÁ ČÁST	30
3.1 Vývoj modulu	30
3.1.1 Popis modulu ADS1278EVM a jeho nastavení	30

3.1.1.1	Sériové rozhraní	31
3.1.1.2	Napájecí napětí.....	32
3.1.1.3	Vstupní obvody.....	32
3.1.1.4	Pracovní módy a režimy	33
3.1.2	Popis AT91SAM7S-EK.....	33
3.2	Software.....	34
3.2.1	Použité periferie mikrokontroleru.....	34
3.2.1.1	Sériový synchronní kontrolér.....	34
3.2.1.1.1	Popis funkce SSC přijímače.....	35
3.2.1.1.2	Přehled použitých registrů SSC přijímače	37
3.2.1.1.3	Registr SSC_CR	37
3.2.1.1.4	Registr SSC_CMR.....	38
3.2.1.1.5	Registr SSC_RCMR	38
3.2.1.1.6	Registr SSC_RFMR.....	38
3.2.1.1.7	Registr SSC_RHR	38
3.2.1.1.8	Registry SSC_SR, SSC_IER, SSC_IDR, SSC_IMR	38
3.2.1.2	Popis DMA	39
3.2.1.2.1	Přehled použitých registrů PDC	39
3.2.1.2.2	Princip činnosti DMA.....	39
3.2.2	Program mikrokontroleru AT91SAM7S64.....	40
3.2.2.1	Inicializace kontroleru	41
3.2.2.2	Funkce main(void)	42
3.2.2.3	Funkce SSC_Config.....	43
3.2.2.4	Funkce obsluhy přerušení ISR_SSC	45
3.2.3	Ovládací aplikace pro PC.....	46
3.2.3.1	Spuštění aplikace a funkce komponent	48
3.2.3.2	Popis událostí na portu	49
3.2.3.3	Zpracování přijatých dat.....	49
3.2.4	Komunikace ADC-USB a PC	50
3.3	Hardware	50
3.3.1	Blokové schéma modulu ADC-USB	51

3.3.2 Vstupní obvody	51
3.3.3 Zapojení A/D převodníku	52
3.3.4 Zapojení mikrokontroleru	54
3.3.5 Napájení modulu.....	57
3.3.6 Plošný spoj	58
3.3.7 Oživení modulu	59
3.4 Propojení více A/D převodníků	60
4. ZÁVĚR	61
5. SEZNAM POUŽITÝCH ZDROJŮ	62
6. SEZNAM SYMBOLŮ A ZKRATEK.....	64
7. SEZNAM PŘÍLOH	65

Seznam obrázků:

Obrázek 2.1 Princip analogově číslicového převodníku.....	13
Obrázek 2.2 Matematický model vzorkování, Spektrum vzorkovaného signálu.....	15
Obrázek 2.3 Ideální charakteristika A/D převodníku	16
Obrázek 2.4 Delta-sigma modulátor prvního řádu	17
Obrázek 2.5 Blokové schéma ADS1278.....	19
Obrázek 2.6 Časové průběhy SPI formátu	21
Obrázek 2.7 Časové průběhy Frame Sync formátu.....	22
Obrázek 2.8 Časový diagram synchronizace A/D převodníku	22
Obrázek 2.9 Spojení více převodníků.....	25
Obrázek 2.10 Blokové schéma mikrokontroleru AT91SAM7S64.....	28
Obrázek 2.11 Typické zapojení operačního zesilovače OPA1632.....	29
Obrázek 3.1 Blokové schéma Sériového synchronního kontroléru	36
Obrázek 3.2 Vývojový diagram programu mikrokontroleru	41
Obrázek 3.3 Způsob zpracování dat z A/D převodníku.....	46
Obrázek 3.4 Vývojový diagram programu pro PC.....	47
Obrázek 3.5 Okno ovládací aplikace	48
Obrázek 3.6 Blokové schéma modulu ADC-USB	51
Obrázek 3.7 Zapojení vstupního obvodu jednoho kanálu.....	52
Obrázek 3.8 Zapojení referenčního obvodu.....	53
Obrázek 3.9 Zapojení USB sběrnice.....	55
Obrázek 3.10 Zapojení JTAG konektoru.....	55
Obrázek 3.11 Modul ADC-USB	59

Seznam tabulek:

Tabulka 2.1 Módy provozu převodníku ADS1278	20
Tabulka 2.2 Formáty výstupních dat ADS1278	20
Tabulka 2.3 Rozsah vstupních a výstupních dat	23
Tabulka 2.4 Módy převodníku ADS1278 v závislosti na CLK	24
Tabulka 2.5 Maximální počet kanálů.....	25
Tabulka 3.1 Využití signálů na konektoru J5	31
Tabulka 3.2 Napájecí konektor J3	32
Tabulka 3.3 Propojení signálů mezi modulem AT91SAM7S-EK a ASD1278EVM.34	
Tabulka 3.4 Signály SSC přijímače.....	35
Tabulka 3.5 Registry SSC přijímače.....	37
Tabulka 3.6 Registry DMA přijímače	39
Tabulka 3.7 Popis pinů konektoru JP3	53
Tabulka 3.8 Popis pinů konektoru JP4	54
Tabulka 3.9 Popis konektoru JTAG	56
Tabulka 3.10 Propojení signálu A/D převodníku a mikrokontroleru	57

1. ÚVOD

Digitalizace analogových veličin se v posledních letech stala velmi rozvíjenou oblastí v mnoha oborech. Tento děj je prvotní fází většiny řídicích a kontrolních procesů ve všech oblastech. Analogové veličiny jsou snáze převeditelné na analogová napětí. Tyto signály jsou velmi náchylné na rušení, zkreslení a proto je velmi výhodné převádět je na digitální signál, který je více odolný.

Většina přirozených zdrojů a používaných snímačů však dodává informace v analogovém tvaru, např. lidský hlas, změna tlaku, změna objemu či hmotnosti, pohy. Uvedené veličiny převádíme pomocí vhodných převaděčů na analogový signál a ten po sléze převádíme na číslicový tvar, což uskutečňujeme analogově číslicovým převodníkem

Cílem této diplomové práce, která navazuje na Semestrální projekt 2 je realizovat softwarové a hardwarové vybavení takového zařízení. Navržený modul by měl umět zpracovávat analogové signály z akustických snímačů. K digitalizaci těchto signálů má být využito kvalitního A/D převodníku s více vstupními kanály, který by měl minimální rozlišení 16 bitů a rychlost vzorkování nejméně 44 kHz.

Doporučeno je použít A/D převodník řady ADS127x od firmy Texas Instruments. Tento převodník je určen přímo k aplikaci, která digitalizuje signály v akustickém pásmu a díky své architektuře nabízí velké rozlišení.

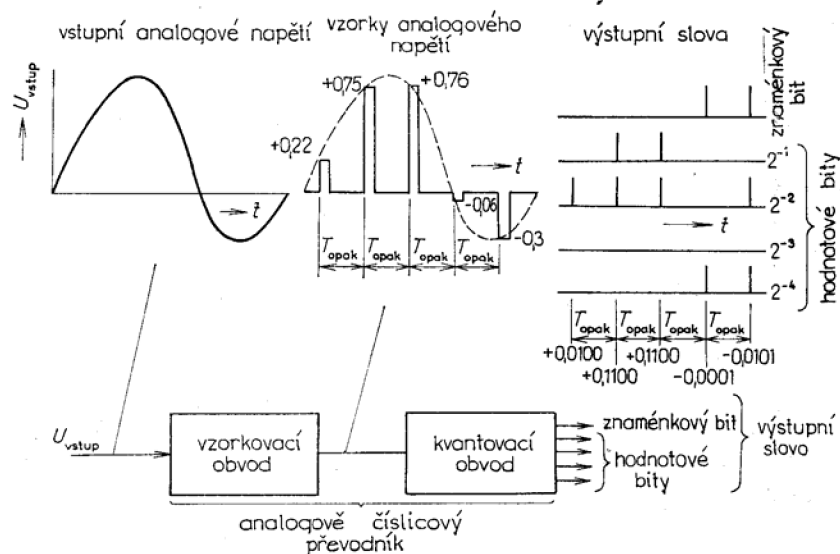
Ke komunikaci a zprostředkování digitalizovaných dat s nadřazeným PC má být použito 32-bitového procesoru z řady AT91SAM firmy ATMEL, který má implementováno USB rozhraní nebo Ethernet.

K tomuto modulu má být také vytvořena jednoduchá aplikace pro PC, která by zajišťovala komunikaci s modulem a zároveň by sloužila k ověření metrologických parametrů modulu jako je rychlost přenosu dat ze všech kanálů A/D převodníku do počítače, úroveň rušení signálu, fázový posuv mezi kanály.

Dále má být rozebrána možnost synchronizace více převodníků, pro zvýšení počtu současně měřících míst.

2. TEORETICKÁ ČÁST

Převod spojitého signálu na číslicový tvar probíhá ve dvou fázích. Analogový signál je nejprve periodicky vzorkován, tj. je získán periodický sled úzkých impulzů, který je amplitudově modulován přiváděným analogovým signálem. Ve druhém kroku jsou amplitudy jednotlivých impulzů převáděny na číslicový tvar, což se nazývá kvantování (Obrázek 2.1).



Obrázek 2.1 Princip analogově číslicového převodníku [15]

Převod můžeme teoreticky provést s libovolnou přesností. K tomu je třeba, aby:

1. vzorkování analogového signálu bylo prováděno dle Shannon-Kotělnikovova teorému;
2. vzorkovací impulsy byly dostatečně úzké;
3. kvantování vzorkovacích impulsů bylo dostatečně „jemné“, tj. aby číslo vyjadřující amplitudu mělo dostatečný počet řádů.

2.1 PARAMETRY ANALOGOVĚ ČÍSLICOVÉHO PŘEVODNÍKU A JEJICH VOLBA

Při volbě typu, resp. specifikaci analogově číslicového převodníku je třeba uvažovat:

- rychlost převodu
- nelinearitu převodu
- rozlišovací schopnost
- chybu způsobenou dobou vzorkování
- polaritu vstupního napětí
- teplotní stabilitu
- rozsah pracovní teploty
- kód výstupního slova
- napěťové úrovně a impedance nízké a vysoké úrovně převodníku
- vstupní impedanci
- šum

2.1.1 Požadovaná rychlost vzorkování analogového signálu

Proces vzorkování může být zdrojem značných chyb. Opakovací kmitočet vzorkování musí být dostatečně vysoký vzhledem k nejvyšší kmitočtové složce vstupního analogového napětí. Na druhé straně vysoký opakovací kmitočet vzorkování způsobuje nadbytečnost informací. Cílem je použít nejnižší opakovací kmitočet vzorkování, který ještě připouští zpracování vstupního analogového napětí.

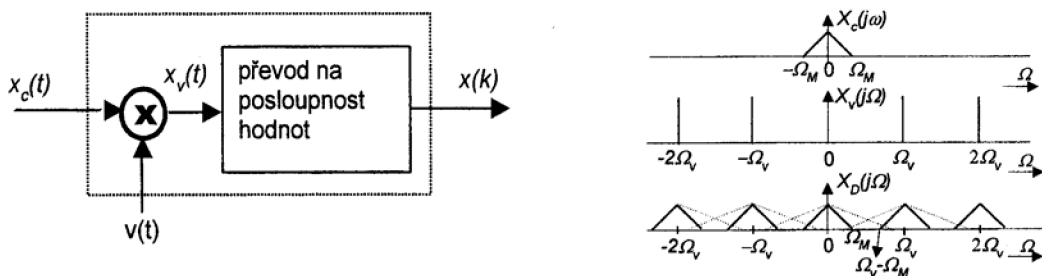
2.1.2 Vzorkování

Vzorkování je proces získání hodnot spojitého signálu $x_c(t)$ v určitých izolovaných časových okamžicích. Mezi těmito okamžiky není signál po vzorkování definován (obecně tedy není roven nule).

Možnost reprezentace spojitého signálu, $x_c(t)$ jeho vzorky tj. jeho hodnoty v časových okamžicích $t = t_v$, je obecným základem všech metod diskrétního zpracování signálů a číslicového měření $x_c(t_v)$. Pro číslicové měření a zpracování signálů je tedy procedura vzorkování použita k získání vzorků signálů, jež má být dále těmito postupy zpracovávána.

V nejjednodušší formě je vzorkování realizováno spínačem spojujícím vstupní a výstupní svorky po dobu úměrnou trvání ovládacího impulsu.

Výběr vzorků odpovídá násobení spojitého signálu posloupností vzorkovacích impulsů $v(t)$ a převodu vzorků na posloupnost hodnot $x[k] = x_v(t_v)$, jak je znázorněno na matematickém modelu ideálního vzorkovacího obvodu na Obrázku 2.2. Výstupem součinného obvodu je v zásadě spojitý signál (řada impulsů s amplitudou závislou na $x_c(t)$), zatímco $x[k]$ je indexovaná s posloupností hodnot neobsahující explicitně informaci o čase.



Obrázek 2.2 Matematický model vzorkování, Spektrum vzorkovaného signálu [15]

Z důvodů jednoduchosti obvodové realizace se nejčastěji užívá periodické vzorkování, tj. pro okamžiky odběru vzorků platí $t_v = nT$, kde T je perioda vzorkování a $f_v = 1/T$ je vzorkovací frekvence.

Pak platí:

$$x[n] = x_v(nT) \quad [15]$$

Vzorkovací signál $v(t)$ je ideálním případem periodická posloupnost jednotkových impulsních funkcí (Diracových impulsů) $\delta(t)$ určená vztahem:

$$v(t) = \sum_{n=-\infty}^{\infty} \delta(t - nT) \quad [15]$$

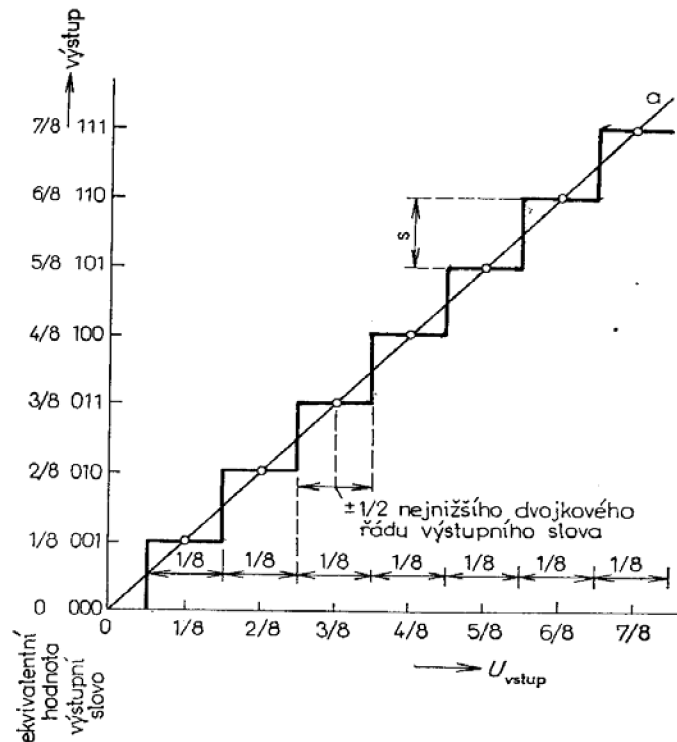
Signál na výstupu násobícího členu je roven:

$$x_v(t) = x_c(t) \cdot v(t) = x_c(t) \sum_{n=-\infty}^{\infty} \delta(t - nT) \quad [15]$$

Využitím vzorkovací delta funkce dostáváme:

$$x_v(t) = \sum xc(nT)\delta(t - nT) \quad [15]$$

2.1.3 Rozlišovací schopnost A/D převodníků



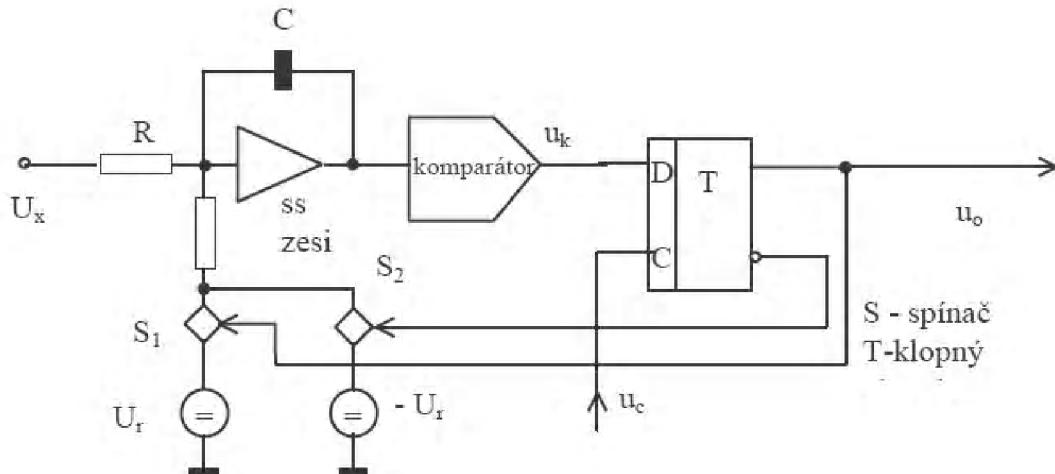
Obrázek 2.3 Ideální charakteristika A/D převodníku [15]

Příklad ideální převodové charakteristiky tříbitového A/D převodníku je na Obrázku 2.3. Libovolné vstupní analogové napětí v normalizovaném rozsahu je kvantováno do osmi úrovní. Vstupní analogové napětí v rozsahu $\pm 1/2$ nejnižšího bitu výstupního slova je kvantováno jako jedna hodnota výstupního napětí.

Rozlišovací schopnost A/D převodníku je určena počtem úrovní, do kterého jsme rozdělili rozsah vstupního analogového napětí. Sestává-li např. výstupní slovo v dvojkovém kódu z 10 bitů, pak vstupní rozsah rozdělujeme na 1023 ($= 1024 - 1 = 2^{10} - 1$) diskrétních úrovní. Rozlišovací schopnost je $1/(2n - 1)$, kde n je počet bitů ve výstupním slovu. Jelikož obvykle $2n \gg 1$, je při použití přirozeného dvojkového kódu rozlišovací schopnost převodníku $1/2n$.

Existuje také mnoho vnitřních architektur převodníků, uvažovaný převodník má delta-sigma architekturu. V další kapitole bude stručně popsána její funkce.

2.1.4 Delta-sigma architektura



Obrázek 2.4 Delta-sigma modulátor prvního řádu [14]

Pomocí taktovacích impulsů u_c , jimiž se vzorkuje výstupní signál komparátoru, který je mnohem vyšší než požadovaný vzorkovací kmitočet, dává modulátor na svém výstupu napětí o velikosti u_0 obdélníkového průběhu. Délka trvání jednotlivých úrovní vyjadřuje velikost měřeného napětí U_x . Za modulátorem pak následuje číslicové určení střední hodnoty v jednotlivých časových intervalech. Z důvodu převzorkování je nutný číslicový filtr typu dolní propust. Převodníky s delta-sigma modulátorem umožňují vysoké rozlišení. Jejich velkou nevýhodou je poměrně dlouhá časová odezva v důsledku velké výpočetní náročnosti. Proto není vhodné tyto převodníky používat ve zpětných vazbách.

2.2 PRINCIPY VÍCEKANÁLOVÉHO A SOUČASNÉHO VZORKOVÁNÍ

Pro tyto způsoby vzorkování jsou tři základní principy: *Simultaneous sample and hold - SSH* a *Multi-analog-to-digital converter – ADC*, ty se používají pro současné paralelní vzorkování a *Multiplexed* metoda se používá pouze pro paralelní vzorkování, ne však současně.

Zařízení s multiplexním vzorkováním, s nebo bez T/H obvodu, jsou určena pro měření stejnosměrných signálů, kterými jsou nejčastěji měřeny: teplota, statické napětí, atmosférický tlak.

2.3 PŘEVODNÍK FIRMY TEXAS INSTRUMENTS ADS1278

Převodník ADS1278 je 24 bitový delta-sigma A/D převodník, založený na jednokanálovém A/D převodníku ADS1271. Rychlost vzorkovaných dat je až 120 ks/s při současném vzorkování osmi kanálů. Převodník nabízí výjimečnou statickou přesnost a vyšší dynamický výkon. Převodníky jsou složeny z osmi vylepšených modulů šestého řádu s vyhlazovacími stabilizátory a delta-sigma modulátory následovanými nízkourovňovými lineárními fázovými FIR filtry. Modulátory měří rozdílné vstupní signály $U_{IN} = (AINP - AINN)$ proti rozdílnému referenčnímu napětí. Digitální filtry zpracovávají signál z modulátoru. Na jejich výstupu je digitalizovaný signál s nízkým šumem. Z důvodu kompromisu mezi rychlostí, rozlišením a napájením jsou k dispozici čtyři režimy provozu: High-Speed, High-Resolution, Low-Power a Low-Speed.

2.3.1 Dynamické vlastnosti:

- rychlost vzorkování dat až 128 ks/s
- šířka pásma 62 kHz
- odstup signál/šum 111 dB
- celkové harmonické zkreslení -108 dB

2.3.2 Statické vlastnosti:

- závislost na teplotě $0,8 \mu V/^{\circ}C$
- závislost zesílení na teplotě $1,3 \text{ ppm}/^{\circ}C$

2.3.3 Volitelné operační módy:

- High-Speed: 128 ksp/s, 106 dB odstup signál/šum
- High-Resolution: 52 ksp/s, 111 dB odstup signál/šum
- Low-Power: 52 ksp/s, 31 mW/kanál
- Low-Speed: 10 ksp/s, 7 mW/kanál
- sériové rozhraní: SPI nebo Frame-Sync Interface

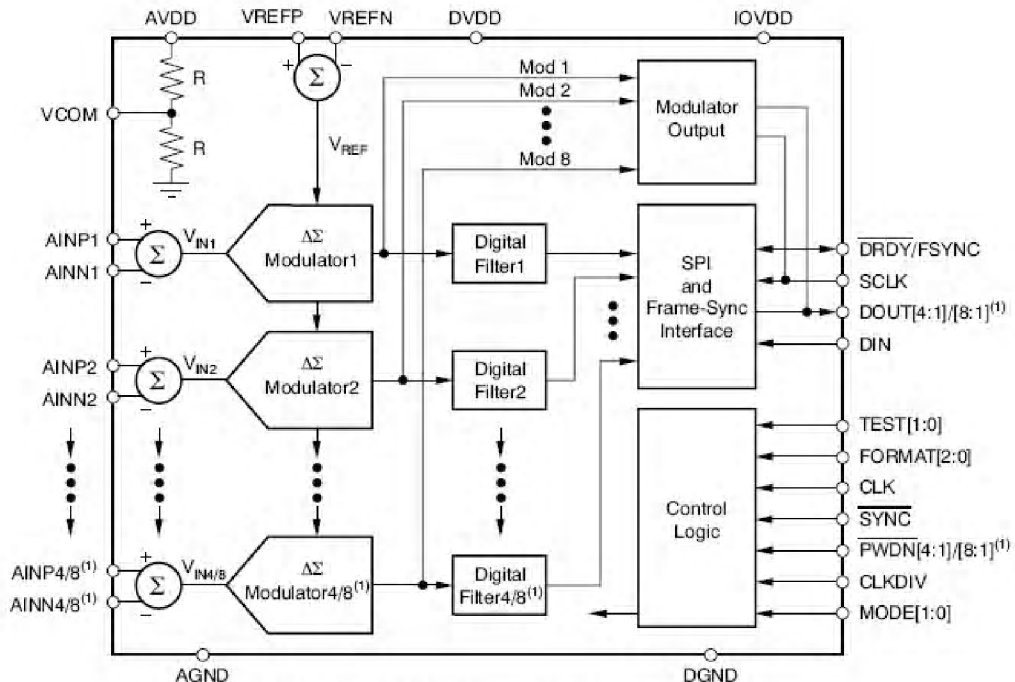
2.3.4 Ostatní

- malá chyba vzorkování
- volba úpravy výstupních dat
- analogové napájecí napětí 5 V
- napájení logiky jádra 1,8 V
- napájecí napětí digitální části 1,8 – 3,3 V

2.3.5 Použití:

- akustické signály
- analýza vibrací
- vícekanálové snímání dat
- akustické/dynamické měření s tenzometry
- snímače tlaku

2.3.6 Blokové schéma



NOTE: (1) The ADS1274 has four channels; the ADS1278 has eight channels.

Obrázek 2.5 Blokové schéma ADS1278 [2]

2.3.7 Módy provozu

V tabulce jsou uvedeny čtyři možné módy provozu převodníku a parametry na nich závislé, jako je maximální rychlost vzorkování, šířka pásma, odstup signál šum, šum a spotřeba energie na jeden kanál. U módů Low-Power a Low-Speed lze navíc zapnout děličku hodinového signálu. A/D převodník je konfigurovatelný jednoduchým nastavením I/O pinů, nejsou použity žádné vnitřní registry pro nastavení.

Mód	High-Speed	High-Resolution	Low-Power	Low Speed
Rychlost dat [ksp/s]	128	52,734	52,734	10,547
Šířka pásma [kHz]	57,684	23,889	23,889	4,798
SND [dB]	106	110	106	107
Šum [μV_{RMS}]	8,5	5,5	8,5	8,0
Energie/kanál [mW]	70	64	31	40
MOD [1:0]	00	01	10	11

Tabulka 2.1 Módy provozu převodníku ADS1278 [2]

2.3.8 Formát výstupních dat

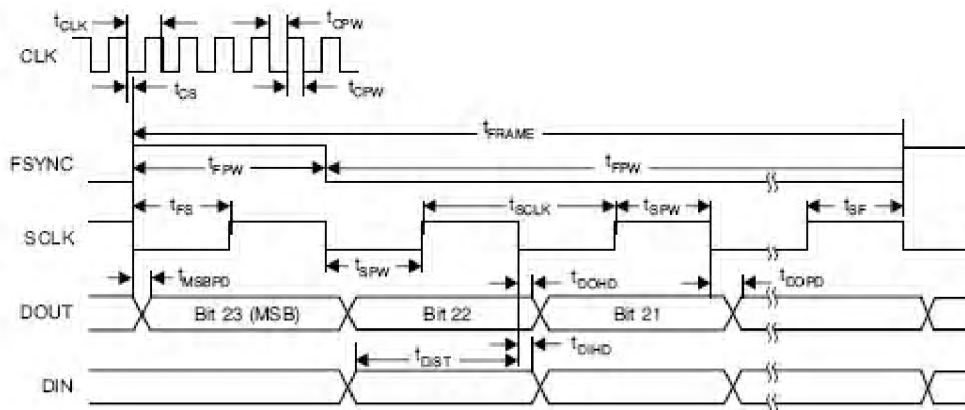
.FORMAT [2:0]	Protokol přenášených dat	Režim výstupních dat	Pozice dat
000	SPI	TDM	Dynamická
001	SPI	TDM	Fixní
010	SPI	Diskrétní	-
011	Frame Sync	TDM	Dynamická
100	Frame Sync	TDM	Fixní
101	Frame Sync	Diskrétní	-
110	Modulátor mode	-	-

Tabulka 2.2 Formáty výstupních dat ADS1278 [2]

Data z ADS1278 mohou být čtena dvěma sériovými rozhraními, SPI nebo Frame-Sync. Dále je možno volit mezi několika formáty: Diskrétní a TDM Fixní

Obrázku 2.7. Data jsou platná vždy na nástupnou hranu SCLK. První je opět posílám MSB.

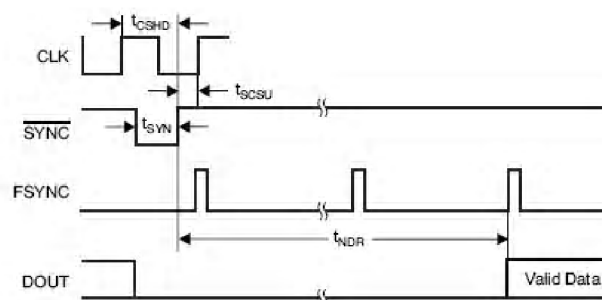
Počet cyklů potřebných pro vyčtení všech dat je 192. Frekvence FSYNC je rovna frekvenci vzorkování, při použití módu High Resolution je to 52,734 kHz. Protokol také nabízí použití více převodníků (Daisy chaining).



Obrázek 2.7 Časové průběhy Frame Sync formátu [2]

2.3.9 Synchronizace převodníku

Signál SYNC slouží výběru konkrétního převodníku v zapojení s více obvody nebo k synchronizaci v režimu Daisy chaining. Pokud je signál držen na úrovni log 0 je převodník nečinný a nereaguje na žádné signály, pokud se signál SYNC nastaví na log 1, uvede se převodník do činnosti za dobu jedné periody vzorkování. Po tu dobu je datový výstup DOUT držen na nule. Na Obrázku 2.8 je časový diagram synchronizace převodníku v režimu Frame Sync.



Obrázek 2.8 Časový diagram synchronizace A/D převodníku [2]

V práci se budou vyskytovat dva synchronizační signály. První SYNC slouží k synchronizaci nebo zapnutí celého převodníku (chip select) a druhý FSYNC slouží k synchronizaci rámce dat a představuje periodu vzorkování analogových signálů.

2.3.10 Převod dat

Výstupní data jsou kódována jako druhý doplněk. V kladném plném rozsahu vstupu je na výstupu v ideálním případě 7FFFFFFh a v záporném plném rozsahu 800000h. Kódování probíhá podle Tabulky 2.3.

Vstupní signál $U_{IN} = A_{INP} - A_{INN}$	Výstupní kód
$> +U_{REF}$	7FFFFFFh
$\frac{+U_{REF}}{2^{23} - 1}$	0000001h
0	000000h
$\frac{-U_{REF}}{2^{23} - 1}$	FFFFFFFh
$< -U_{REF} \frac{2^{23}}{2^{23} - 1}$	800000h

Tabulka 2.3 Rozsah vstupních a výstupních dat [2]

2.3.11 Analogové vstupy

Převodník měří signál v každém diferenčním vstupu $U_{IN} = (A_{INP} - A_{INN})$ oproti společné diferenční referenci $U_{REF} = (V_{REFP} - V_{REFN})$. Maximální kladná vstupní hodnota nesmí překročit hodnotu $+V_{REF}$, která odpovídá výstupnímu kódu 7FFFFFFh. Analogicky s tím maximální záporné vstupní napětí odpovídá $-V_{REF}$ a výstupnímu kódu 800000h.

2.3.12 Hodinový vstup

Podmínkou správné funkce převodníku je připojení hodinového signálu CLK. Všechny vnitřní obvody jsou obsluhovány stejným hodinovým vstupem. Maximální rychlost přenosu dat je zajištěna pro CLK 27 MHz nebo 13,5 MHz pro Low-Power mód, pro Low-Speed mód je to 27 MHz nebo 5,4 MHz. Velikost je určena nastavením vstupu CLKDIV. Pro High-Speed mód je frekvence CLK 32,768 MHz. Pro High-resolution mód je maximální frekvence CLK 27 MHz.

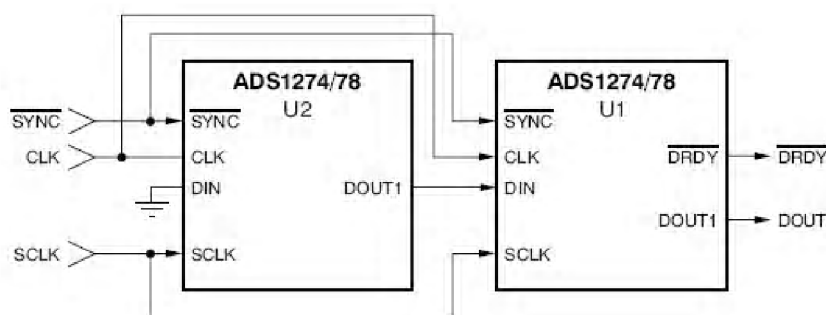
Mód	$f_{CLKMAX}(MHz)$	CLKDIV	f_{CLK}/f_{DATA}	Počet vzorků [ksp/s]
High Speed	32,768	1	256	128
High Resolution	27	1	512	52,734
Low Power	27	1	512	52,734
	13,5	0	256	
Low Speed	27	1	2560	10,547
	13,5	0	512	

Tabulka 2.4 Módy převodníku ADS1278 v závislosti na CLK [2]

Výběr frekvence vnějšího hodinového signálu CLK není rozhodující pro převodník. Použití pomalejší frekvence může snížit spotřebu energie z externího zdroje hodinového signálu. Výstupní rychlost přenosu dat je v poměru s frekvencí CLK, minimální hodinová frekvence je 100 kHz. Tabulka 2.4 shrnuje závislost hodinové rychlosti a rychlosti přenášených dat.

2.3.13 Daisy Chaining

Vícenásobné spojení převodníků umožňuje čtení dat všech spojených A/D převodníků z jednoho pinu. Datový výstup DOUT jednoho převodníku je připojen k datovému vstupu DIN dalšího převodníku. Na Obrázku 2.9 je znázorněno zapojení, z DOUT1 prvního převodníku jsou vyčítána data mikrokontrolerem, DIN2 druhého převodníku je uzemněn.



Obrázek 2.9 Spojení více převodníků [2]

Maximální počet kanálů, které mohou být spojeny tímto způsobem je omezen frekvencí hodin CLK, vybraným módem a vstupem CLKDIV. Frekvence SCLK musí být dostatečně vysoká, aby došlo k vyčtení dat ze všech kanálů během jedné periody f_{vz} . V Tabulce 2.5 je maximální počet kanálů, když $f_{SCLK} = f_{CLK}$.

Mód	CLKDIV	Maximální počet kanálů
High Speed	1	10
High Resolution	1	21
Low Power	1	21
	0	10
Low Speed	1	106
	0	21

Tabulka 2.5 Maximální počet kanálů [2]

2.4 VLASTNOSTI MIKROKONTROLERU AT91SAM7S64

Mikrokontroler AT91SAM7S64 patří do skupiny ARM7TDMI® ARM® Thumb® Procesor. Obsahuje dvě instrukční sady, které umožňují optimalizaci programového kódu buď na rychlost nebo na velikost. Rozhraní JTAG je především pro ladění programu přímo v aplikaci na reálném mikroprocesoru bez nutnosti hardwarových emulátorů. Přes toto rozhraní je možné procesor testovat a programovat interní paměti.

Mikrokontroler obsahuje rychlou FLASH paměť 64 kB, organizovanou jako 512 stránek po 128 bajtech s možností uzamčení jednotlivých sektorů a chránícím bitem, zabezpečujícím proti neoprávněnému vyčtení obsahu paměti programu. Paměť FLASH je možno naprogramovat pomocí integrovaného SAM-BA Boot Assistant. Programování je možno také provádět pomocí rozhraní USB, COM, JTAG nebo CAN. Paměť FLASH má garantováno minimálně 10 000 cyklů zápisů přičemž naprogramovaný obsah by měl v paměti zůstat nezměněn po dobu 10ti let.

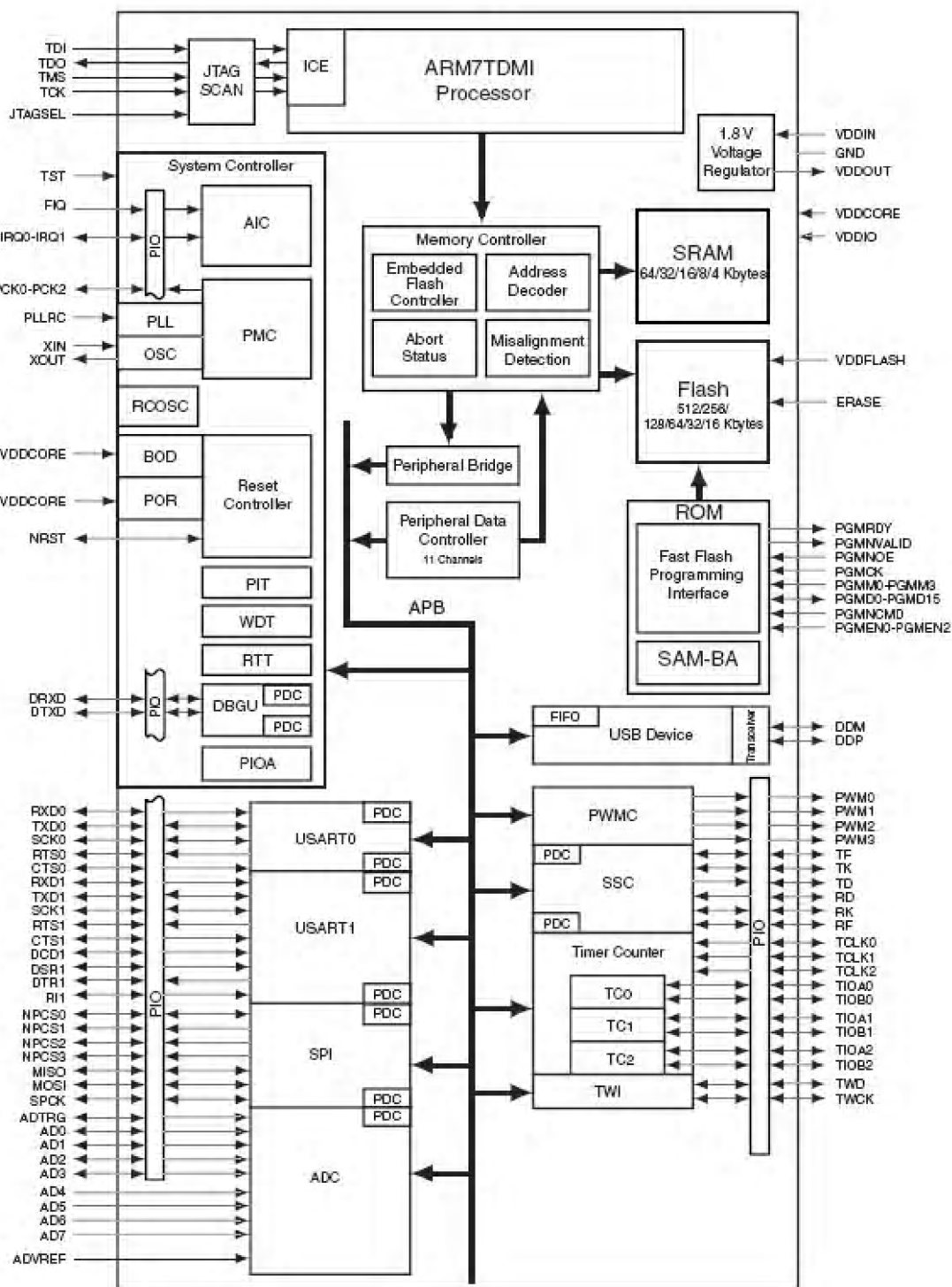
2.4.1 Vybavení mikrokontroleru

- USB 2.0 port (Full Speed - 12Mb/s).
- Dvě programovatelná asynchronní nebo synchronní rozhraní (USART).
- Jeden Master nebo Slave Serial Peripheral Interface (SPI) s programovatelnou délkou dat od 8mi do 16ti bitů a s možností výběru 4 externích obvodů.
- Jeden sériový synchronní kontrolér (SSC).
- Jeden Two-wire interface (TWI), podporující pouze Master mód a všechny paměti Two-wire EEPROM vyráběné u Atmelu.
- Jeden 4 kanálový PWM kontrolér.
- Tři 16ti bitové časovače/čítače se třemi vstupy externích hodin, dvěma víceúčelovými I/O vývody. Časovače umožňují generovat pulsně šířkový signál.
- Jeden 8mi kanálový, 10ti bitový analogově digitální převodník. Vzorkovací frekvence může být 384ksp/s.
- Hlídací obvod - Watchdog (WDT). Časová prodleva, než tento obvod zareaguje, může být naprogramována v čítači, který je chráněn 12ti bitovým klíčem. Obvod generuje resetovací nebo přerušovací signál. Čítač hlídacího obvodu může být zastaven, jestliže procesor přejde do Ladícího módu (Debug mode) nebo do režimu sníženého odběru - Idle.
- RESET kontrolér (RSTC). Reaguje na Power-on Reset při zapnutí napájecího napětí nastaveného na nízkou hodnotu Brown-out Detectoru (BOD) a externí RESET signál. Aktivní úroveň signálu je Low.
- Generátor hodin obsahuje jeden RC oscilátor, kmitající na kmitočtu 22kHz až 42kHz, typicky na 32kHz, jeden hlavní oscilátor jenž je navržen pro rozsah krystalu 3MHz až 20MHz a obvod PLL (Phase Lock Loop), jenž vytváří kmitočet

v rozsahu 80MHz až 200MHz. Na vstup XIN lze připojit externí zdroj hodinového kmitočtu do maximální frekvence 50 MHz.

- Pro snížení zátěže CPU je na čipu implementován Peripheral DMA Controller. Tento kontrolér slouží k výměně dat mezi periferními obvody a paměti. U AT91SAM7S64 se jedná o 11 kanálový kontrolér. Jeden Master Clock cyklus je potřebný pro přenos z paměti do periferie a dva cykly pro opačný přenos z periferie do paměti.
- Obvod obsahuje rozšířený kontrolér přerušení. Kontroluje přerušovací linky nIRQ a nFIQ. Je individuálně maskovatelný a určuje prioritu vektorů zdrojů přerušení. Obsluhuje vývody externího přerušení a zdroje přerušení od interních periferních obvodů. Je programovatelný, aby přerušení reagovalo na hrany, případně úrovně interních a externích zdrojů. Využívá 8mi úrovně priority.
- Vstupně výstupní 32ti pinová brána, na kterou je vyvedena většina periferií. Periferie lze multiplexovat s piny a připojovat ostatní signály.

Napájecí napětí mikrokontroleru může být v rozsahu od 3,0 V až do 3,6 V. Nominální napětí je 3,3 V. Obvody řady AT91SAM7S mají 6 typů napájecích vývodů a obsahují interní regulátor napětí. Tento regulátor potřebuje pouze jedno vstupní napětí a vytváří napájení, typicky 1,8 V pro jádro mikrokontroléru a PLL obvod. Toto napětí je také vyvedeno na vývod VDDOUT. Interní regulátor může dodat proud až 100mA pro jádro a externí obvody při maximální teplotě 70 °C .



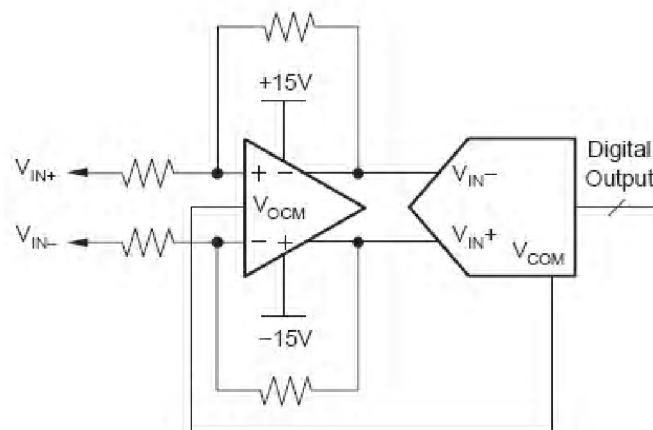
Obrázek 2.10 Blokové schéma mikrokontroleru AT91SAM7S64 [1]

2.5 OPERAČNÍ ZESILOVAČ OPA1632

Tento operační zesilovač je plně symetrický a je určen pro předzpracování analogových signálů před digitalizací pomocí kvalitních A/D převodníků s vysokým rozlišením, především v audio technice.

Parametry:

- Vysoká kvalita předzpracovaného zvuku.
- Velmi nízké zkreslení: 0,000022 %.
- Nízký šum: 1,3 nV/ $\sqrt{\text{Hz}}$.
- Rychlost sledování signálu: 50V/ μs .
- Šířka pásma: 180 MHz.
- Plně symetrická architektura.



Obrázek 2.11 Typické zapojení operačního zesilovače OPA1632 [5]

Symetrická architektura je výhodná v potlačení souhlasných harmonických, minimalizuje souhlasné šumové rušení, zvyšuje dynamický rozsah, umožňuje jednopólové signály převést na symetrické. Na Obrázku 2.11 je blokové schéma typické aplikace tohoto obvodu. Rozsah napájecího napětí je $\pm 2,5\text{ V}$ až $\pm 16\text{ V}$.

3. PRAKTICKÁ ČÁST

V této části práce budou popsány postupy a principy realizace modulu pro sběr signálů z akustických snímačů.

3.1 VÝVOJ MODULU

Program mikrokontroleru byl nejdříve realizován na vývojovém modulu AT91SAM7S-EK s AT91SAM7S256, ten se od kontroleru, který byl použit v navrženém modulu liší pouze velikostí paměti a propojením s vývojovým modulem ADS1278EVM obsahující A/D převodník ADS1278. Původně měl být program navržen pomocí přípravku USB_02, který obsahuje mikrokontroler AT91SAM7S64 s vyvedenými signály SPI rozhraní, USB sběrnici a konektorem pro JTAG programování. Také mělo být využito programování pomocí SAM-BA Boot Recovery, které využívá pouze USB sběrnice, bez jakéhokoli programátoru.

Tento způsob programování se nepodařilo realizovat. Po průzkumu odborných diskuzí na internetu na toto téma bylo zjištěno, že programování přes USB sběrnici není vždy snadné a funkční. Proto byl k programování používán USB programátor J-Link, od firmy IAR Systems, využívající JTAG, což bylo velmi výhodné pro vývoj programu a jeho ladění.

Původní koncepce propojení A/D převodníku a mikrokontroleru počítala s propojením pomocí SPI rozhraní. A/D převodník v tomto formátu posílá v jednom rámci 192 bitů (data ze všech kanálů 8x24 b), SPI periférie v kontroleru je schopna přijmout nejvíce 16 bitový rámec dat. Z tohoto důvodu bylo upuštěno od USB_02 modulu a byl používán pouze AT91SAM7S-EK.

Pro vyčítání dat z A/D převodníku byla použita periférie SSC (Synchronous Serial Controller) a PDC (Peripheral DMA Controller), tyto periférie jsou nejvýhodnější pro tento účel.

3.1.1 Popis modulu ADS1278EVM a jeho nastavení

Tato kapitola popisuje konečné hardwarové nastavení vývojového modulu s převodníkem ADS1278 od firmy Texas Instruments, na kterém byl realizován program v mikrokontroleru. Souhrn parametrů a nastavení A/D převodníku, které byly požadovány nebo vyhodnoceny jako neoptimálnější:

- Vybraný mód High Resolution.
- Protokol komunikace mezi převodníkem a mikrokontrolerem Frame-Sync.
- Fixní pozice dat.
- Vlastní zdroj hodinového signálu převodníku 27 MHz.
- Zdroj napájecího napětí vstupních obvodů a referenční napětí použit z modulu.

3.1.1.1 Sériové rozhraní

Většina ovládacích nebo výstupních signálů je na konektoru J5 s dvaceti piny. Lze přes něj ovládat veškeré nastavení převodníku přímo přes jednotlivé signály nebo pomocí I²C, to však využito nebylo. Přes tento konektor byl modul spojen s AT91SAM7S-EK modulem. Všechny napěťové úrovně jsou 0 – 3,3 V. Využité signály byly tyto:

Pin	Název	Funkce
J5.1	SYNC	Synchronizační vstup
J5.2	MODE0	Nastavení módu
J5.3	CLKX	Datové hodiny
J5.4	DGND	Digitální zem
J5.6	MODE1	Nastavení módu
J5.8	FORMAT0	Nastavení formátu dat
J5.10	DGND	Digitální zem
J5.12	FORMAT1	Nastavení formátu dat
J5.14	FORMAT2	Nastavení formátu dat
J5.15	FSYNC	Zahájení převodu a vysílání
J5.18	DGND	Digitální zem

Tabulka 3.1 Využité signály na konektoru J5

Výstupní data byla brána z konektoru J2 pinu DOUT1, na tomto konektoru jsou dostupné všechny signály DOUT pro Diskrétní režim výstupních dat. Signál

DOUT1 je také k dispozici na konektoru J5, ale je zpoždován o jednu periodu SCLK, což je nežádoucí.

3.1.1.2 Napájecí napětí

Napájecí napětí se přivádí na konektor J3. Napájecí napětí bylo přiváděno také z AT91SAM7S-EK modulu. Jako referenční napětí byly použity obvody na modulu, přepínač S1 v poloze ON BRD. K dispozici byly dva referenční obvody REF3125 nebo REF 5025, oba mají výstupní napětí 2,5 V. Obvody se volí pomocí přepínání zkratovací propojky na konektoru J1. Potřebná napájecí napětí jsou v Tabulce 3.2

Pin	Název	Funkce
J3.3	+5VA	Analogové napájení +5 V
J3.5	DGND	Digitální zem
J3.6	AGND	Analogová zem
J3.8	+3,3VD	Digitální napájení 3,3 V
J3.10	+5VD	Napětí použité ke generování ± 10 V

Tabulka 3.2 Napájecí konektor J3

3.1.1.3 Vstupní obvody

K připojení vstupního napětí jednotlivých kanálů slouží svorky J7 pro kanály 1 až 4, J8 pro kanály 5 až 6. Konektor J9 je paralelně zapojen se svorkou J7.

Vstupní napětí do převodníku může být připojeno buď přímo nebo upraveno operačními zesilovači, to se volí přepínači S2 až S9. V poloze TBK je vstup připojen přímo na převodník, v poloze AMP jde signál přes zesilovače OPA1632, tato poloha byla nastavena na všech přepínačích.

K napájení operačních zesilovačů bylo použito napájecího napětí vyráběného obvodem U5 o velikosti ± 10 V, zkratovací propojky na konektorech J15 a J16 v poloze OB. Konektor J4 byl spojen, aby byl napájen obvod U5.

3.1.1.4 Pracovní módy a režimy

Volba pracovního módu, formátu přenášených dat a děličky kmitočtu je také pomocí konfigurace mini přepínačů přímo na modulu. Této možnosti bylo nejdříve využito, ale bylo zjištěno, že i když byly přepínače nastaveny na hodnotu LO, tedy nízkou úroveň, byl signál stále na logické úrovni jedna. Tato skutečnost je přisuzována obvodům I²C sběrnice, které jsou k těmto signálům také připojeny. Proto byly veškeré ovládací signály připojeny a ovládány přímo kontrolerem.

Pomocí přepínače S10 lze vypnout jednotlivé kanály. Signály FORMAT [2:0] byly nastaveny na 100 (Tabulka 2.2) a signály MODE[1:0] nastaveny na 01 (Tabulka 2.1). Dělení kmitočtu CLKDIV musí být 1. Přepínač S12 musí být v poloze SPI, jinak nejsou hodinové a spouštěcí signály přiváděny na převodník v požadovaném sledu, signály CLK a SCLK jsou spojeny, což není žádoucí.

Bylo využito interního hodinového signálu s frekvencí 27 MHz, tedy zkratovací propojka na konektoru J19 v poloze IOVDD. V opačné poloze GPIO5 je možné připojit externí hodinový signál na konektor J18, nebo vypínat a zapínat hodinový oscilátor přes pin J5.19.

3.1.2 Popis AT91SAM7S-EK

Tento vývojový modul je od firmy Atmel a obsahuje vyvedené všechny periferie mikrokontroleru AT91SAM7S256. Bylo využito USB rozhraní, JTAG programovacího rozhraní, LED diod a konektoru s vyvedenými piny I/O brány kontroleru a napájecím napětím. Propojení obou modulů bylo podle Tabulky 3.3.

Napájení částí napětím 3,3 V bylo možné přes konektor USB, modul s převodníkem potřeboval 5 V, to bylo zajištěno přivedením napájecího napětí na konektor POWER SUPPLY na modulu s kontrolerem a dále propojeno na A/D převodník. Signály DOUT1 a SCLK byly vedeny pomocí stíněných kabelů z důvodu omezení rušení, ostatní plochým kabelem.

Pin I/O brány kontroleru	Signál A/D převodníku
GND	DGND, AGND
3,3V	+3,3 VD
Xvcc	+5VA, +5VD
PA10	SYNC
PA18	DOUT1
PA19	SCLK
PA20	FYNC
PA21	MODE0
PA22	MODE1
PA23	FORMAT0
PA24	FORMAT1
PA25	FORMAT2
PA26	CDIV

Tabulka 3.3 Propojení signálů mezi modulem AT91SAM7S-EK a ASD1278EVM

3.2 SOFTWARE

Tato kapitola se bude zabývat první částí cíle této práce. Vytvoření programu mikrokontroleru, který by uměl obsluhovat A/D převodník a data z něj vyčtená posílat do PC k dalšímu zpracování a uložení do souboru. Komunikace mezi mikrokontrolerem a PC byla realizována pomocí USB sběrnice.

3.2.1 Použité periferie mikrokontroleru

V této podkapitole budou podrobně popsány použité periferie kontroleru potřebné ke komunikaci s A/D převodníkem.

3.2.1.1 Sériový synchronní kontrolér

Sériový synchronní kontrolér (SSC) slouží k synchronní komunikaci s externími zařízeními po sériové lince, jako je například I²C, Short Frame Sync, Long Sync, atd. Identifikační číslo v systému periferií je 8. Obsahuje blok přijímače, vysílače a hodinové děličky. Vysílač i přijímač mají tři signály:

- TD signál po kterém jsou přenášena vysílaná data.
- TK hodinový signál vysílače.

- TF Synchronizační signál přijímaných dat.
- RD signál po kterém jsou přenášena přijímaná data.
- RK hodinový signál přijímače.
- RF Synchronizační signál přijímaných dat.

SSC má široký rozsah nastavení a může spolupracovat s DMA kontrolerem s velikostí přenášených dat 32 bitů najednou pro vysílač i přijímač. Blokové schéma SSC je na Obrázku 3.1. Vysílač a přijímač mohou jednak pracovat naprosto nezávisle na sobě způsobem spouštění příjmu nebo vysílání a velikostí či skladbou vysílaného rámce, ale také mohou spolupracovat. Protože byla použita pouze část přijímače, bude popsána jen tato část. Funkce vysílače je obdobná, ale tok dat je opačný.

Signály přijímače jsou vyvedeny na I/O bráně takto:

Signál	I/O brána	Číslo pinu na pouzdře	Funkce
RD	PA18	10	Vstup
RK	PA19	13	Vstup/výstup
RF	PA20	16	Vstup/výstup

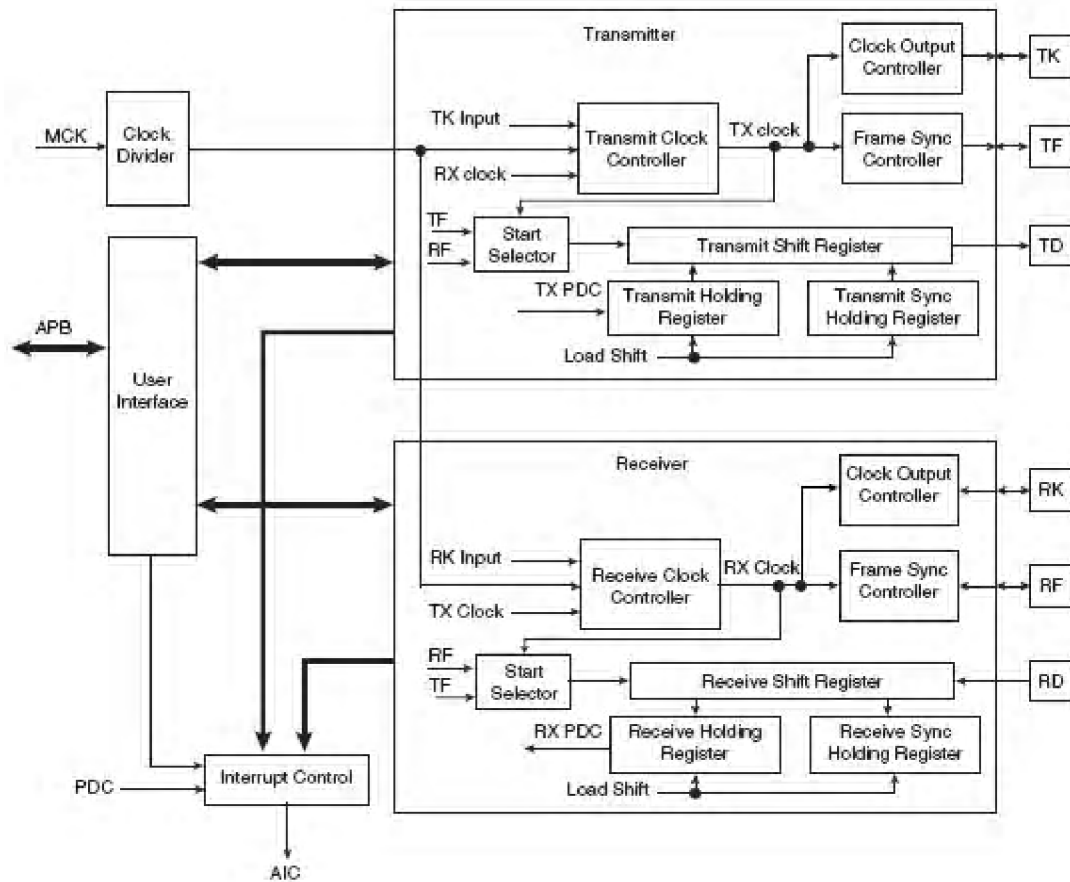
Tabulka 3.4 Signály SSC přijímače

3.2.1.1.1 Popis funkce SSC přijímače

Jediným společným prvkem vysílače a přijímače je zdroj hodinového signálu a nastavení děličky kmitočtu. Zdroje hodinového signálu mohou být tyto:

- Externí zdroj přivedený na piny TK, RK.
- Interní hodinová dělička.
- Hodinový signál z opačné části vysílače, z přijímače a naopak (pokud je zdroj v opačné části externí).

Pokud jsou použity vnitřní hodiny kontroleru (MCK) jsou vždy poděleny dvěma a teprve potom lze uplatnit nastavitelnou děličku. Hodnota děličky může být 1 až 8190.



Obrázek 3.1 Blokové schéma Sériového synchronního kontroléru [1]

Začátek příjmu rámce může začít několika událostmi na signálu RF, ten může sloužit i jako vstup. Přijímaná data mohou začínat synchronizačními daty, mezerou nebo rovnou daty. Lze nastavit jak velikost synchronizačních dat, tak mezery. Také se nastavuje s jakou hranou signálu RF se mají data začít přijímat, počet bitů v jednom slově a délka slova. Velikost celého přijímaného rámce musí být menší nebo rovna velikosti periody synchronizačního signálu. Maximální počet bitů v jednom slově je 32, počet slov 16, velikost synchronizačního pulsu 16 bitů, periody 512 cyklů SCKL a zpoždění 255 cyklů. Každý bit rámce je přijímán s jednou periodou RK.

Přijátá data jsou ukládána do 32ti bitového registru, je tedy nutné je po každém přijatém slově vyčíst, nebo mohou být vyčítána pomocí DMA do prostoru

paměti. Systém má několik příznaků přerušení. Bližší popsání možnosti nastavení je níže v popisu registrů.

3.2.1.1.2 Přehled použitých registrů SSC přijímače

Registr	Jméno	Přístup
Control Registr	SSC_CR	Zápis
Clock Mode Registr	SSC_CMR	Zápis/čtení
Recieve Clock Mode Registr	SSC_RCMR	Zápis/čtení
Recieve Frame Mode Registr	SSC_RFMR	Zápis/čtení
Recieve Holding Registr	SSC_RHR	Čtení
Status Registr	SSC_SR	Čtení
Interrupt Enable Registr	SSC_IER	Zápis
Interrupt Disable Registr	SSC_IDR	Zápis
Interrupt Mask Registr	SSC_IMR	Čtení

Tabulka 3.5 Registry SSC přijímače

Veškerá nastavení SSC probíhají v registrech SSC_CMR, SSC_RCMR, SSC_RFMR, SSC_IER a SSC_IDR. Tyto registry jsou v následujícím textu popsány podrobně. Každý registr má velikost 32 bitů.

3.2.1.1.3 Registr SSC_CR

Tento registr je společný pro vysílač i přijímač. Obsahuje bity pro zapínání a vypínání.

- RXEN: zapnutí přijímače
- RXDIS: vypnutí přijímače
- TXEN: zapnutí vysílače
- TXDIS: vypnutí vysílače
- SWRST: programový reset SSC, má nejvyšší prioritu v SSC_CR

3.2.1.1.4 Registr SSC_CMR

V tomto registru je nastavována hodnota děličky hodinového signálu, který řídí vysílač a přijímač.

- DIV: hodnota děličky v rozsahu 1 až 8190

3.2.1.1.5 Registr SSC_RCMR

Registr obsahuje nastavení událostí v SSC závislých na čase.

- CKS: zdroj hodinového signálu
- CKO: způsob chodu hodinového signálu
- CKI: určuje zda má být FSYNC generován s nástupnou hranou a data vzorkovány na sestupnou hranu nebo naopak
- CKG: zapnutí hodin při nízké nebo vysoké úrovni RF nebo stále
- START: událost se kterou začne příjem dat
- STOP: přijímání dat dokud nejsou stejná s daty v porovnávacím registru
- STTDLY: doba zpoždění čtení dat od detekce FSYNC
- PERIOD: doba periody generování FSYNC, doba jednoho přijímacího rámcem

3.2.1.1.6 Registr SSC_RFMR

- DATLEN: délka jednoho přijímaného slova, DATLEN + 1
- LOOP: příjem dat pouze při vysílání
- MSBF: první přijímaný bit je MSB
- DATNB: počet slov v jednom rámcu, DATNB + 1
- FSLEN: délka signálu FSYNC, FSLEN + 1
- FSOS: stav signálu FSYNC při kterém se má zahájit přenos dat
- FSEDGE: úroveň signálu FSYNC při které se má generovat přerušení

3.2.1.1.7 Registr SSC_RHR

- RDATA přijatá data jednoho slova rámce, při použití DMA se data posunují dále do paměti

3.2.1.1.8 Registry SSC_SR, SSC_IER, SSC_IDR, SSC_IMR

V registru SSC_SR jsou zobrazeny stavy SSC, ostatní registry slouží k nastavení přerušení. Lze nastavit 12 událostí, které generují přerušení, v programu

bude použito přerušení ENDRX. Přerušení nastane pokud se provede nastavený počet čtení DMA v registru PDC_RCR.

3.2.1.2 Popis DMA

Implementovaná sběrnice DMA slouží k rychlému přenosu dat mezi jednotlivými periferiemi jako je UART, USART, SSC, SPI, MCI a paměti mikrokontroleru. Použití DMA sběrnice nezatěžuje procesorovou jednotku, což výrazně urychlí přenos dat. Pro každou periférii slouží dva kanály DMA pro přenos v obou směrech.

K ovládání každého kanálu DMA slouží čtveřice registrů, jelikož bylo využito pouze přijímače budou popsány pouze tato část. Přehled. Použitých registrů je v Tabulce 3.6. Při použití DMA ve spojení s SSC se vždy přenáší jedno slovo o velikosti 32 bitů, u jiných periferií lze přenášet i menší objem dat (bajt nebo 16ti bitové slovo).

3.2.1.2.1 Přehled použitých registrů PDC

Registr	Jméno	Přístup
Recieve Pointer Registr	PDC_RPR	Zápis/čtení
Recieve Counter Registr	PDC_RCR	Zápis/čtení
Recieve Next Pointer Registr	PDC_RNPR	Zápis/čtení
Recieve Next Counter Registr	PDC_RNCR	Zápis/čtení
PDC Transfer Control Registr	PDC_TCR	Zápis
PDC Transfer Status Registr	PDC_TSR	Čtení

Tabulka 3.6 Registry DMA přijímače

3.2.1.2.2 Princip činnosti DMA

Do registru PDC_RCR se zapíše počet slov, který se má přenést. Do registru PDC_RPR se zapíše číslo ukazující na místo v paměti na které se mají začít ukládat data. Registr PDC_RCR se inkrementuje s každým přeneseným slovem, po dosažení nuly je přenos ukončen a je vyvoláno požadované přerušení. Aby mohl přenos probíhat nepřetržitě a nemuselo se čekat na zapsání další hodnoty do čítacího registru, je do registru PDC_PNCR zapsán počet čtení, který se má provést v dalším

čtecím cyklu. Provede-li se počet čtení v DPC_RCR, automaticky se překopíruje hodnota z PDC_RNCR, tím začne ihned další cyklus přenosu a PDC_RNCR je automaticky vynulován.

Obdobně funguje registr PDC_RNPR, do kterého se zapisuje ukazatel paměti kam se má zapisovat v dalším cyklu. Po skončení čtecího cyklu se hodnota z PDC_RNPR automaticky překopíruje do PDC_RPR, ale v PDC_RNPR zůstává, musí se tedy měnit v programu nebo je pokaždé zapisováno na stejné místo. Pokud se registr PDC_RNPR nepoužívá, ukazatel v PDC_RPR se automaticky inkrementuje o velikost zapsaných dat po každém čtení. Registry PDC_RCR a PDC_RNCR jsou 16ti bitové a registry PDC_RPR a PDC_PNPR jsou 32ti bitové. Ukazatel může být nastaven na interní i externí paměti.

Přerušeni může být vyvoláno:

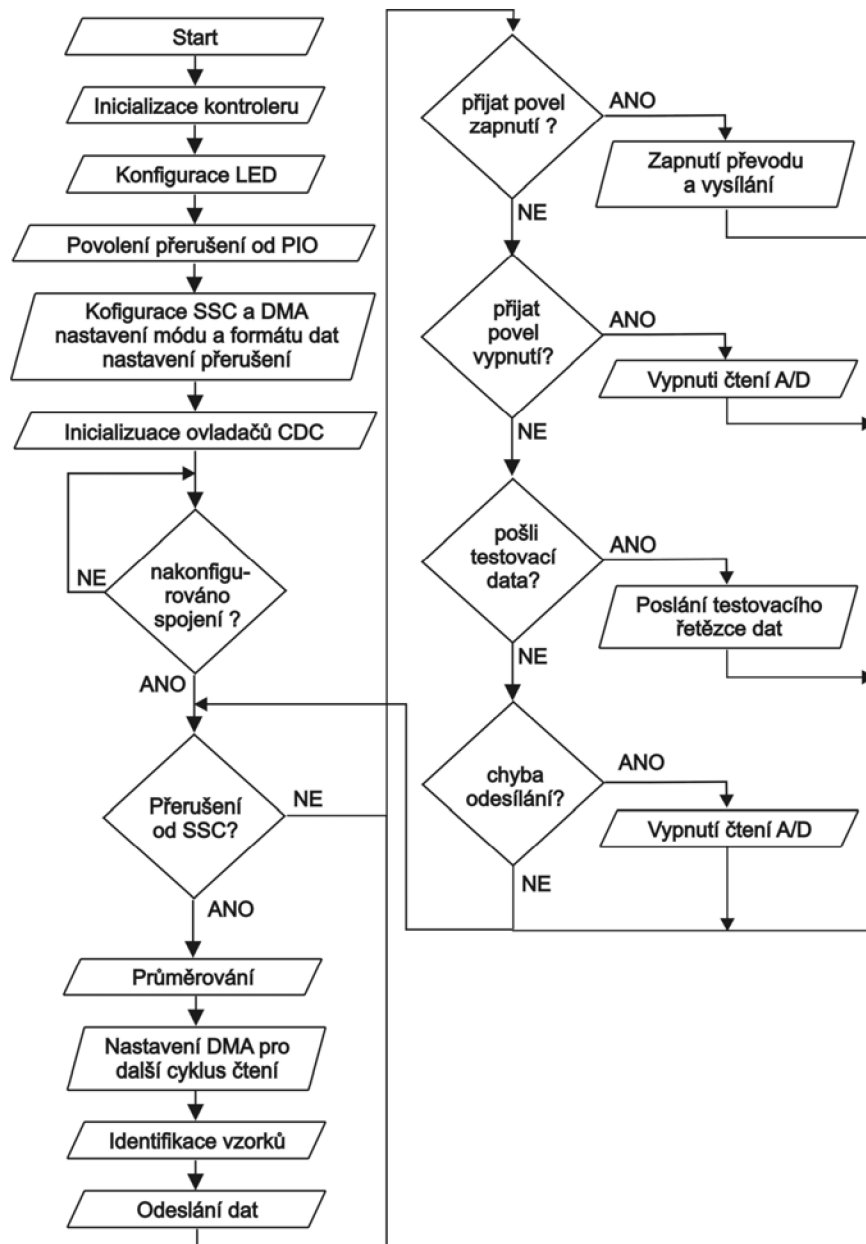
- Registr PDC_RCR dosáhl nuly
- Registry PDC_PCP a PDC_PNCR dosáhly nuly

Stav DMA je indikován v registru PDC_PTISR, zapnout a vypnout DMA lze v registru PDC_TPCR.

3.2.2 Program mikrokontroleru AT91SAM7S64

Program pro mikrokontroler je napsán v jazyce C v prostředí IAR Embedded Workbench IDE 5.0, který umí pracovat s programátorem J-Link.

V programu je využíváno hotových funkcí pro práci s periferiemi, které jsou ke stažení na internetových stránkách výrobce mikrokontroleru. Na Obrázku 3.2 je vývojový diagram programu mikrokontroleru, činnost jednotlivých funkcí bude popsána podrobněji níže, především funkce přerušeni. Program je nahráván do paměti FLASH.



Obrázek 3.2 Vývojový diagram programu mikrokontroleru

3.2.2.1 Inicializace kontroleru

Inicializace kontroleru probíhá ve funkci *LowLevelInit(void)* a slouží k počátečnímu nastavení vnitřních hodin. Nejprve se zapne vnitřní oscilátor na nižší frekvenci a teprve poté se nastaví vnitřní frekvence na 96 MHz, frekvence USB a periférii na 48 MHz.

Po nastavení hodinových signálů se inicializuje přerušení a zapne debugovací mód. Po vykonání této funkce je mikrokontroler připraven k vykonávání programu a skáče na hlavní funkci *main(void)*. Definice pinů a jejich pojmenování je v knihovně Board.h.

3.2.2.2 Funkce *main(void)*

Na začátku této funkce probíhá veškeré nastavení použitých periférií a zavedení ovladačů pro USB a následuje nekonečná smyčka testující příjem.

Nejdříve se nakonfigurují LED, pomocí funkce *LED_Configure(unsigned int led)* diody sloužící k indikaci stavů kontroleru. Funkcí *LED_Clear(unsigned int led)* se nastaví počáteční stav na vypnuto, protože k diodám jsou připojeny pull up rezistory. Dioda ADC_EN svítí pokud je zapnuto čtení dat z převodníku, ERROR svítí pokud nastala chyba při odesílání nebo nemohla být data odeslána.

Následuje funkce *SSC_Config()* sloužící k nastavení SSC a DMA, funkce bude podrobněji popsána v následující kapitole.

Dále se volá funkce *PIO_InitializeInterrupts(0)*, která povolí přerušení od vnějších signálů, to slouží pro signál VBUS, který sleduje USB.

Pokračuje se voláním funkce *CDCSerialDriver_Initialize()*, která konfiguruje USB komunikaci s PC, kde se připojený modul bude hlásit jako virtuální COM port. V této funkci se nastavují parametry komunikace. Rychlost přenosu dat je na maximum 12 Mb/s, počet bitů v jednom Bytu je 8, parita žádná a stop bit jeden. Také je nastavena funkce LED diod USB_EN svítí pokud je připojeno USB a TRANSFER svítí pokud probíhá přenos dat mezi modulem a PC. Funkce *VBUS_CONFIGURE()* nastavuje VBUS signál a povoluje od něj přerušení. Pokud nastává změna úrovně VBUS nebo přerušení je pomocí funkcí *USBD_Connect()* nebo *USBD_Disconnect()* zařízení připojeno nebo odpojeno od USB sběrnice.

V dalším kroku se čeká na funkci *USBD_GetState()*, která musí vrátit hodnotu větší než 1 což znamená, že je USB připraveno.

Pokud je zaznamenán příjem dat z PC je volána funkce *CDCSerialDriver_Read(usbBuffer, 1, (TransferCallback) UsbDataReceived, 0)*, která uloží přijatá data do *usbBuffer*, přijímán je vždy jeden bajt, jehož hodnota vyjadřuje příkaz, který se má vykonat.

Následuje nekonečná smyčka *while(1)*, ve které je neustále testováno zda nedošlo k příjmu dat, změnou hodnoty *usbBuffer()*. Můžou přijít tři povely z PC:

- Hodnota 0x44 neboli znak „D“. Je volána funkce *Spusteni()*, která rozsvítí LED diodu ADC_EN, zapne A/D převodník nastavením synchronizačního signálu SYNC na log. 1, zapne časovač odpočívající dobu jedné periody FSYNC, kterou potřebuje převodník k uvedení do chodu. Dále do registrů DMA přenosů PDC_RPR uloží adresu pole, do kterého se má začít zapisovat a do PDC_RPNR uloží adresu pole, do kterého se má následně zapisovat, zapne DMA kontroler a funkcí *SSC_EnableReceiver(AT91C_BASE_SSC)* zapne přijímač SSC.
- Hodnota 0x45 neboli znak „E“. Volána funkce *Vypnuti()*, která zhasne LED diodu ADC_EN, přepne SYNC na log 0 a vypne SSC i DMA. Funkce *Vypnuti()* je volána i v případě odpojení USB nebo při chybě odesílání dat.
- Hodnota 0x46 neboli znak „F“. Tento příkaz slouží k odeslání řetězce velkých a malých znaků abecedy, slouží především pro testování a ladění komunikace.

Hodnoty byly voleny z důvodů snazšího ladění a zkoušení programu pomocí HyperTerminalu ve Windows.

3.2.2.3 Funkce *SSC_Config*

Tato funkce je velmi důležitá pro správnou komunikaci mikrokontroleru a A/D převodníku.

Na začátku se konfigurují piny pro ovládání A/D převodníku a nastaví se mód na 01 a formát dat na 100. Voláním funkce *SSC_Configuje()* se nastavuje frekvence SCLK. Protože má vzorkování probíhat s frekvencí 52734 Hz při osmi kanálech a 24 bitech na kanál je potřebná frekvence SCLK:

$$f_{SCLK} = \text{pocet bitů} * \text{pocet kanalu} * f_{vz}$$

$$f_{SCLK} = 24 * 8 * 52734 = 10,128 \text{ MHz}$$

Jelikož dělička neumožňuje dostatečně jemně nastavit kmitočet je zapotřebí nastavit nejbližší vyšší, což je 12MHz, do registru *SSC_CMR* je zapsána hodnota 2.

V dalším kroku je volána funkce *SSC_ConfigureReceiver()*, která zapisuje nastavení hodin do registru *SSC_RCMR* a podobu přenášeného rámce do registru

SSC_RFMR. Následuje popis těchto registrů, v hranatých závorkách je výraz vstupující do funkce.

V registru SSC_RCMR se nastavují tyto parametry:

- Zdrojem hodinového signálu jsou vnitřní hodiny [AT91C_SSC_CKS_DIV].
- Vysílání hodinového signálu pouze při přenosu dat [AT91C_SSC_CKO_DATA_TX].
- Přicházející data budou vzorkovány na nástupnou hranu SCLK a synchronizační signál FSYNC bude generován na nástupnou hranu SCLK [AT91C_SSC_CKI].
- Přenos dat z A/D převodníku začíná na nástupnou hranu FSYNC [AT91C_SSC_START_RISE_RF].
- Nastavení délky periody (počet cyklů SCLK) spouštěcího signálu FSYNC. Z frekvence SCLK a vzorkování vyplývá délka periody rámce:

$$PERIOD = \frac{f_{SCLK}}{f_{vz}} = 227$$

Hodnota je nastavena na 227, aby byla splněna frekvence vzorkování i když potřebná velikost pro přenesení celého rámce je jen 192 [227 << 24].

V registru SSC_RFMR je nastaveno:

- Počet bitů v jednom slově je 24 [23].
- První přijímaný bit ve slově je MSB [AT91C_SSC_MSBF].
- Počet slov během jednoho rámce 8 [7 << 8].
- Generovaný impuls FSYNC je kladný [AT91C_SSC_FSOS_POSITIVE].

Časový průběh signálů probíhá podle Obrázku 2.7.

Dále se do registrů SSC_RCR a SSC_RNCR zapisuje počet čtení před vyvoláním přerušení. Velikost dat jednoho přenosu odpovídá datům z jednoho kanálu. Přerušení je vyvoláno po čtyřech čtení dat z A/D převodníku, hodnota v registrech je:

$$RXCTR = \text{pocet kanalu} * \text{pocet cteni}$$

$$RXCTR = 8 * 4 = 32$$

Následuje určení zdroje přerušení, to je vyvoláno pokud je čítač přenosů SSC_RCR roven nule a povolení přerušení. Při přerušení je volána funkce *ISR_SSC()*.

3.2.2.4 Funkce obsluhy přerušení *ISR_SSC*

Tato funkce musí stihnout vykonat veškeré úkony do dalšího přerušení, doba na kterou může trvat jedno porušení vyplývá z frekvence vzorkování f_{vz} a počtu čtení dat z převodníku mezi přerušeními:

$$t_{prer} = \frac{\text{pocet cteni}}{f_{vz}} = \frac{4}{52734} = 75,5 \text{ } \mu\text{s}$$

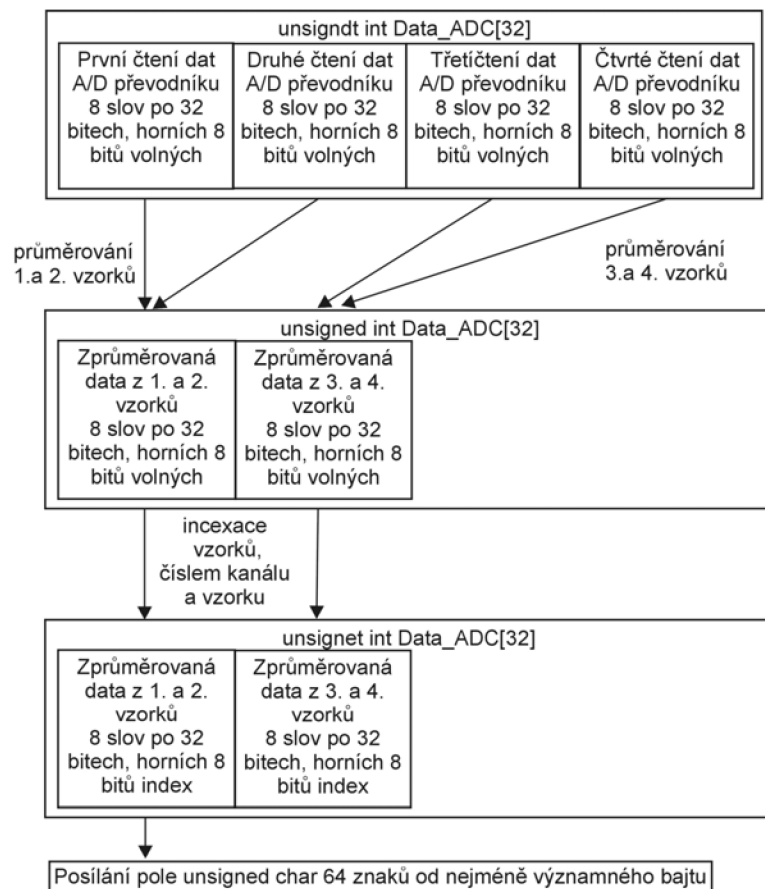
Za tuto dobu je nutné poslat vyčtená data do PC. Při výše uvedené komunikaci a objemu dat z A/D převodníku by potřebná doba na odesílání byla:

$$t_{vys} = \frac{\text{rychlost USB}}{\text{pocet bytu cteni} * 10 * \text{pocet cteni}} = \frac{12000000}{4 * 10 * 32} = 106 \text{ } \mu\text{s}$$

Jelikož je doba potřebná k přenosu dat větší než doba mezi přerušením jsou vyčtená data průměrována, což nevadí, protože požadovaná minimální rychlost vzorkování je 22 kHz. V případě průměrování je 26,367 kHz a potřebná doba k odeslání je 53 μs . Na ostatní výpočty tedy zůstává 22,5 μs .

Vyčítaná data se ukládají do dvou polí o velikosti 32 typu integer. Dvě pole jsou potřebná, protože do jednoho pole zapisuje přijatá data DMA kontroler a v druhém poli probíhá průměrování a odesílání dat. Pole se mezi sebou střídají po každém cyklu přerušení.

Ve funkci *ISR_SSC* se tedy nejprve testuje zda byla předchozí data odeslána pomocí funkce *USBD_GetState()*. Pokud ne, tak je ukončeno přerušení a nastaven příznak *error*. Pokud je USB připraveno, pokračuje se průměrováním pole. Způsob průměrování je na Obrázku 3.3. Jelikož v každém prvku pole zůstává volný jeden bajt, protože DMA kontroler neumí pracovat s 24ti bitovým slovem, je tento prostor využit k identifikaci vzorku.



Obrázek 3.3 Způsob zpracování dat z A/D převodníku

Vkládáno je číslo od velikosti 10 do 228, kde řád jednotek znamená číslo kanálu, jednotky jsou tedy pouze 1 až 8. Řád desítek znamená číslo vzorku, je možno odlišit 22 vzorků. Toto je vhodné pro identifikaci přijatých dat do PC.

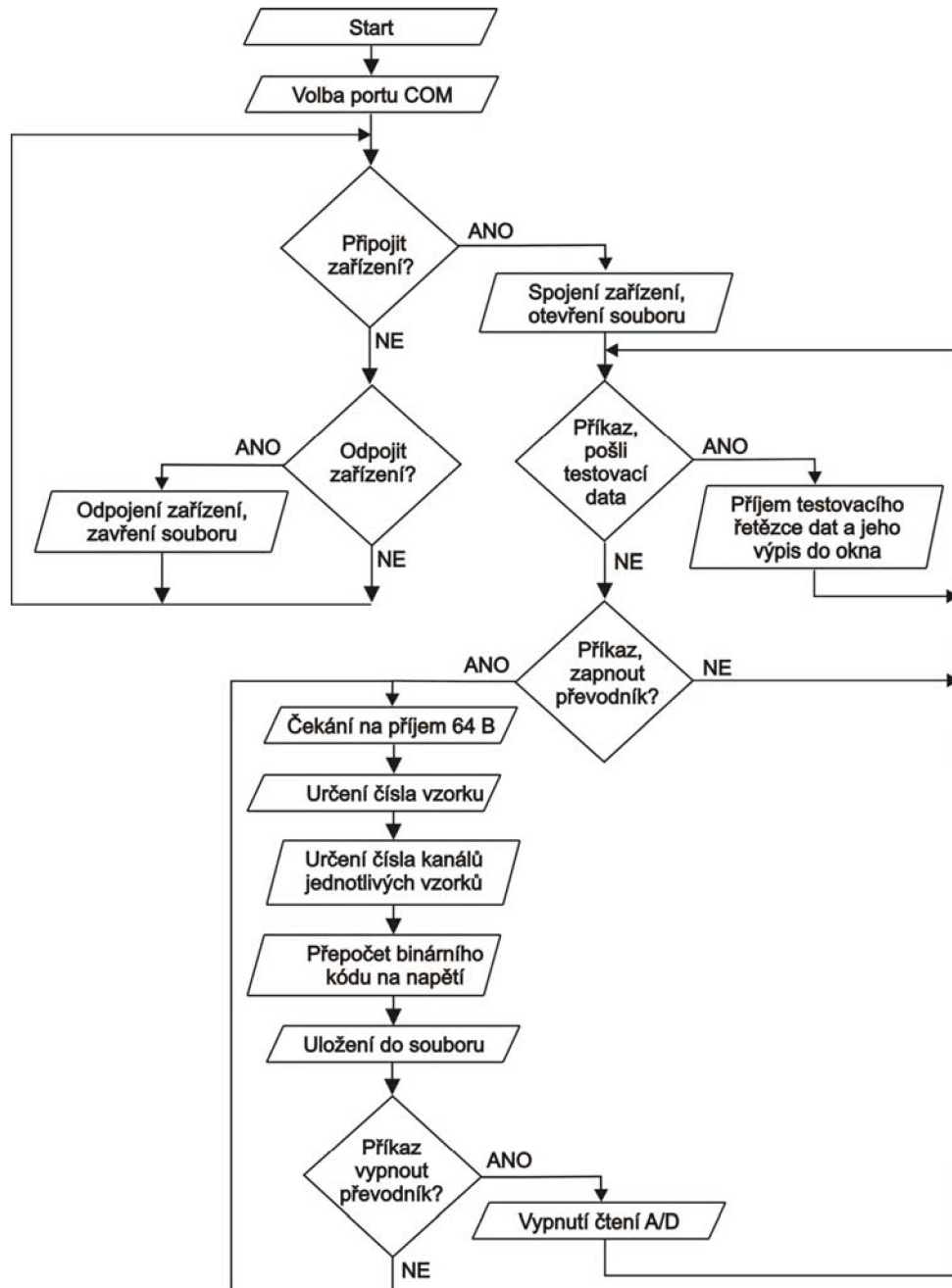
Po těchto úpravách dat následuje volání funkce *CDCDSerialDriver_Write (data_ADC_2, 64, (TransferCallback) UsbDataReceived, 0)*, která data odešle. Odesíláno je 64 bajtů typu unsigned char.

3.2.3 Ovládací aplikace pro PC

Aplikace ovládající převodník a zpracovávající data vyčtená z převodníku je vytvořena v prostředí Borland C++ Builder 6.0. Aplikace je jako samostatně spustitelný exe soubor.

Hlavním požadavkem této aplikace je ukládání digitalizovaných dat z A/D převodníku do souboru, z kterého by data mohla být libovolně zpracovávána v jiných vhodných programech, například MATLAB.

Pro práci s COM portem využívá aplikace třídu Tserial_event.cpp, která obsahuje potřebné funkce.



Obrázek 3.4 Vývojový diagram programu pro PC

3.2.3.1 Spuštění aplikace a funkce komponent

Po spuštění aplikace se otevře okno aplikace, které je na Obrázku 3.5 a funkcí `serial_port.setManager(SerialEventManager)` aktivováno samostatné vlákno hlídající události na portu, tomuto bude věnována další kapitola. Uživatel je vyzván k výběru COM portu pod kterým je připojen modul USB-ADC pomocí komponenty TComboBox, ostatní tlačítka jsou neaktivní. Pomocí funkce `CreateFile()` je zjištěno jaké porty jsou přístupné, z důvodu časové náročnosti se testuje prvních 64 portů. Číslo vybraného portu se uloží k pozdějšímu využití a jsou zpřístupněny tlačítka **Spojit** a **Odpojit**.



Obrázek 3.5 Okno ovládací aplikace

Při stisku tlačítka **Spojit** se volá funkce `serial_port.connect()` se jménem požadovaného portu, která otevře port a nastaví jeho parametry, které jsou stejné jako u mikrokontroleru. Dále se pomocí funkce `serial_port.setRxSize()` nastaví počet bajtů po jejichž přijetí bude vyvolána událost.

V této části se také vytvoří, pokud ještě neexistuje nebo otevře a smaže, pokud existuje, soubor se jménem `Vysledky.txt`, do kterého se budou ukládat přijatá data. Soubor se vytvoří v adresáři ze kterého je program spouštěn. Pokud se soubor nepodaří otevřít je zobrazeno chybové hlášení. Do souboru je zapsáno aktuální

datum a čas pro lepší orientaci při práci s výsledky pomocí funkce *time.h* a datového typu *time_t*. Také jsou zpřístupněna zbývající tlačítka **Start**, **Stop** a **Test**.

Tlačítkem **Odpojit** se pošle do kontroleru příkaz na ukončení vykonávání čtení A/D převodníku a odpojí se port funkcí `serial_port.disconnect()`, zavře se soubor s přijatými výsledky a znepřístupní se tlačítka **Start**, **Stop** a **Test**. Pokud se soubor nepodaří zavřít zobrazí se chybové hlášení.

Automatické spojení portu po jeho výběru nebylo voleno, aby bylo možno otevřít soubor po odpojení portu bez nutnosti zavírání celé aplikace.

Tlačítka **Start**, **Stop** a **Test** posílají příkazy definované v kapitole 3.2.2.2.

V okně událostí se také vypisují stavová hlášení *Přenos dat zahájen* a *Přenos dat ukončen*. Při stisku tlačítka **Test** se vypíše přijatý řetězec abecedy.

Ve spodní části okna aplikace je okno do kterého se vypisují hlášení o události na portu a význam příkazů poslaných do převodníku.

3.2.3.2 Popis událostí na portu

Jak bylo napsáno události na portu jsou hlídány pomocí Event Manageru v samostatném vlákně. Na portu mohou nastat tyto události:

- SERIAL_CONNECTED: Spojení s modulem proběhlo v pořádku, do okna událostí je vypsáno hlášení *Spojeno!*.
- SERIAL_DISCONNECTED: Modul odpojen, je možno zavřít aplikaci, fyzicky odpojit modul nebo otevřít soubor s přejetými daty. V okně událostí se vypíše hlášení *Odpojeno !*.
- SERIAL_DATA_SENT: Posílání dat do modulu. V okně událostí se vypíše hlášení *Příkaz odeslán*.
- SERIAL_DATA_ARRIVAL: Přijat požadovaný počet bajtů. V této části se zpracovávají přijatá data z modulu. V tomto případě není vypisováno žádné hlášení, protože by to zpomalovalo běh aplikace.

3.2.3.3 Zpracování přijatých dat

Nejprve se zjistí skutečná velikost přijatých dat, následuje překopírování dat z přijímacího Bufferu do pole typu `unsigned char`. Dále se testuje zda byla přijata testovací data, která se mají vypsát do okna událostí, nebo hodnoty ke zpracování.

Číselné hodnoty jednotlivých kanálů se zpracovávají ve dvou stejných cyklech pro každý vzorek zvlášť. Každý cyklus probíhá osmkrát, na začátku se zjišťuje číslo vzorku pomocí celočíselného dělení deseti a následuje zjišťování čísla kanálu pomocí zbytku po celočíselném dělení deseti nejvyššího bajtu daného kanálu.

Hodnota jednoho slova z jednoho kanálu je získána násobením a řadovým posunem tří bajtů, první bajt je nejnižší, druhý se násobí 256ti a třetí se násobí 65536ti.

Následuje dekódování získané hodnoty kódované jako druhý doplněk a vynásobením získaného čísla rozlišením převodníku, které je $596 \cdot 10^{-9}$ V. Číslo se zapíše do pole s výsledky jednoho vzorku. Po dokončení každého cyklu se zapisují data do souboru funkcí *fprintf()*. Nejdříve číslo vzorku, pro snadnou orientaci, následované hodnotou prvního, druhého až osmého kanálu

3.2.4 Komunikace ADC-USB a PC

Jak již bylo popsáno modul je fyzicky propojen s PC pomocí USB sběrnice, v počítači se však modul hlásí jako zařízení připojené ke standardnímu COM portu. Z tohoto důvodu je nutné při prvním připojení nahrát ovladač *6119.inf*, k tomuto kroku je uživatel standardně vyzván. Výhody komunikace přes virtuální COM port byly již také řečeny.

Rychlost komunikace je nastavená na maximální rychlost USB mikrokontroleru. Rychlost příjmu virtuálního COM portu byla testována pomocí funkce *getNbrOfBytes()*, která vrací počet bajtů čekajících na zpracování a bylo zjištěno, že nedochází k hromadění dat. Dalším dokladem rychlosti příjmu je sledování čísla vzorků přicházejících dat, které souhlasí s nastavením a jsou přijímány v rozsahu 1 až 23.

Kompletní zdrojové kódy obou programů jsou pouze v elektronické podobě.

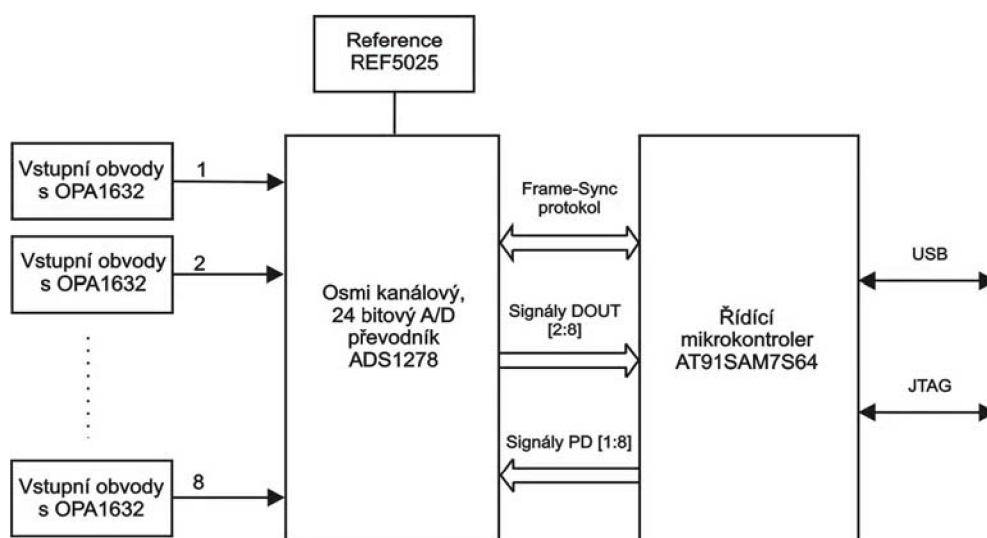
3.3 HARDWARE

V této kapitole bude popsáno zapojení modulu ACD-USB, který byl navržen na základě poznatků a potřeb při vývoji programů na vývojových modulech AT1SAM7S-EK a ADS1278EVM. Modul je také navržen tak, aby bylo možné spojit

více A/D převodníků a k vyčítání použít jiný systém, který by byl schopen zpracovávat data z těchto převodníků.

3.3.1 Blokové schéma modulu ADC-USB

Modul se skládá ze tří hlavních částí a to ze vstupních obvodů, A/D převodníku, mikrokontroleru a podpůrných obvodů jako jsou referenční nebo napájecí obvody. Blokové schéma je na Obrázku 3.6, jednotlivé části jsou dále popsány podrobněji.

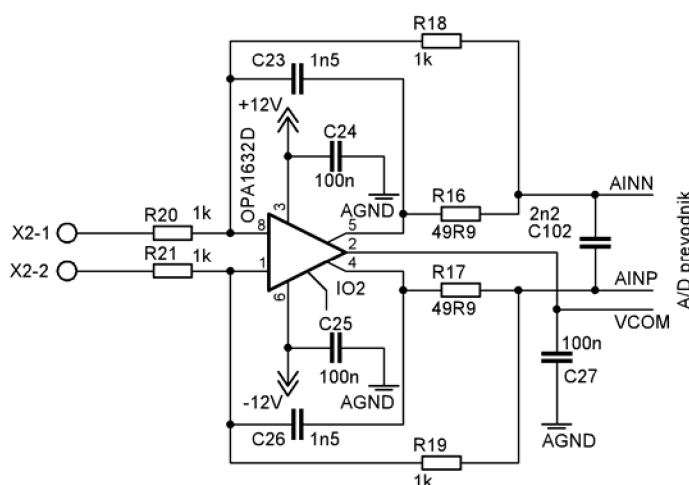


Obrázek 3.6 Blokové schéma modulu ADC-USB

3.3.2 Vstupní obvody

Vstupní obvody mají za úkol upravit vstupní signál z akustických snímačů tak, aby bylo odstraněno co nejvíce rušení a k digitalizaci se dostal pouze užitečný signál. Obvod tedy funguje jako Antialiasing filtr. Tyto obvody jsou realizovány symetrickými operačními zesilovači OPA1632, které byly popsány výše, společný vstup je vyveden jako VCOM. Ukázka zapojení vstupních obvodů je na Obrázku 3.7. Zapojení má zesílení jedna a obsahuje kmitočtový filtr typu dolní propust prvního řádu což je dostatečné, protože již samotný převodník má implementován filtr, který začíná utlumovat vstupní signál, jehož frekvence je vyšší než polovina vzorkovací frekvence (v tomto případě od frekvence 26 kHz).

Použitím symetrického zesilovače je realizována virtuální zem, to znamená, že jednotlivé kanály nemají společnou zem, každý má své dva vstupy do operačního zesilovače. Pro měření výstupů ze vstupních obvodů slouží piny z precizní patice. Toto zapojení je doporučováno výrobcem A/D převodníku. Obvody jsou napájeny ± 10 V. Na svorky X2 a X3 se připojují akustické snímače. Zesilovače jsou v pouzdru SO-08.

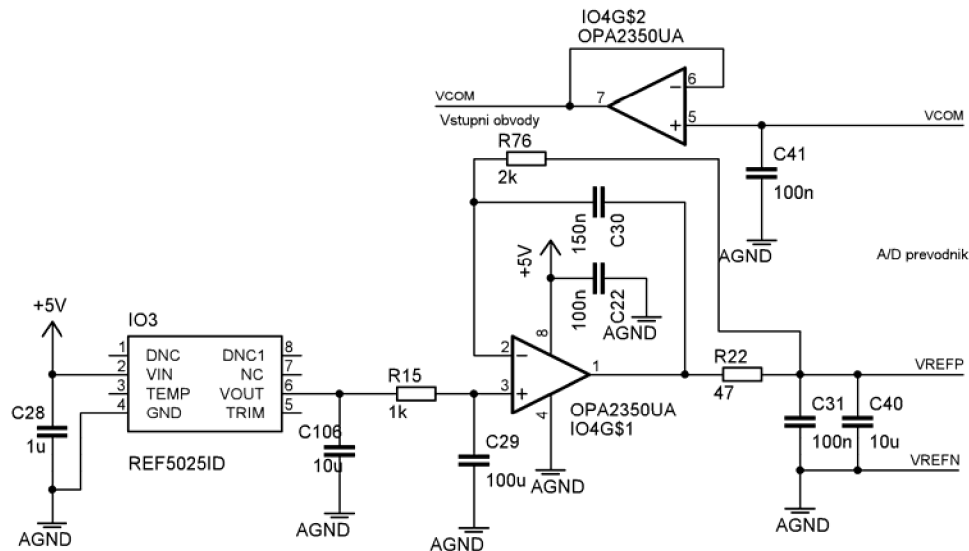


Obrázek 3.7 Zapojení vstupního obvodu jednoho kanálu

3.3.3 Zapojení A/D převodníku

Zapojení podpůrných obvodů použitého A/D převodníku IO1 ADS1278 je převzato z vývojového modulu.

V analogové části je zdroj referenčního napětí IO3 kde je použit obvod REF5025, který má hodnotu výstupu 2,5 V. Toto napětí je dále vedeno na operační zesilovač OPA2350 zapojeném jako neinvertující zesilovač, kvůli impedančnímu oddělení a zajištění úrovně šumu, která by měla být menší než $3 \mu V_{RMS}$. Dále je zde zapojena druhá část zesilovače OPA2350 jako impedanční oddělení v neinvertujícím zapojení sloužící jako střed vstupních obvodů (VCOM). Úroveň tohoto signálu je polovina analogového napájecího napětí AVDD, slouží k nastavení souhlasné úrovně signálu ve vstupních obvodech. Zapojení těchto obvodů je na Obrázku 2.8. Maximální rozsah ve kterém je převodník schopen měřit je $\pm 2,5$ V.



Obrázek 3.8 Zapojení referenčního obvodu

V digitální části je zdroj hodinového signálu pro činnost převodníku, který je generován krystalovým oscilátorem ASFL1 s frekvencí 27 MHz. Dále jsou zde signály sériového rozhraní a signály pro nastavení módu, formátu dat a power down módu. Veškeré digitální signály jsou spojeny s kontrolerem a některé jsou vyvedeny na konektoru JP4 podle Tabulky 3.8. Výstupní signály DOUT jsou vyvedeny na konektor JP3 podle Tabulky 3.7, vyvedení signálů slouží jak k jednoduché kontrole měřením, tak i k případnému spojení více modulů do série (režim Daisy chaining). Pro případ, že by bylo využito sérioparalelního, rychlejšího vyčítání dat pomocí jiného systému.

Pin	Název	Funkce
JP3.1	DIN	Datový vstup(mód Daisy chaining)
JP3.2	GNDIO	Digitální zem
JP3.3 - 10	DOUT	Výstupní data (Diskrétní formát)

Tabulka 3.7 Popis pinů konektoru JP3

Pin	Název	Funkce
JP4.1	+3V3	Napětí 3,3 V
JP4.2	CLKDIV	Dělení kmitočtu hodin převodníku
JP4.3, 5, 7, 9, 11, 13, 15	GNDIO	Digitální zem
JP4.4	SYNC	Synchronizace převodníku
JP4.6	PA31	Volný pin kontroleru
JP4.8	DIN	Datový vstup(mód Daisy chaining)
JP4.10	DOUT1	Datový výstup (SPI, Frame Sync)
JP4.12	SCLK	Datové hodiny
JP4.14	FSYNC	Zahájení převodu a vysílání
JP4.16, 18, 20	FORMAT	Nastavení formátu dat
JP4.17, 19	MODE	Nastavení módu

Tabulka 3.8 Popis pinů konektoru JP4

Vypnutí jednotlivých kanálů je možné přímo procesorem nebo přepínači S2 na modulu, kanály jsou drženy v zapnutém režimu pomocí Pull up rezistorů RN1.

Převodník má tři zdroje napájení:

- Analogové napájecí napětí má hodnotu 5 V a slouží k napájení analogových vnitřních obvodů a také k napájení referenčního obvodu IO3.
- Digitální napájecí napětí o velikosti 3,3 V napájí vnitřní digitální obvody a krystalový oscilátor IO13.
- Napájení výpočetního jádra převodníku o velikosti 1,8 V.

A/D převodník je v pouzdru HTQFP64.

3.3.4 Zapojení mikrokontroleru

Ke kontroleru je připojeno rozhraní USB, JTAG a převodník. Zapojení USB je převzato z vývojového modulu. Jsou zde dvě linky DDP a DDM, po kterých jsou přenášena data do PC a signály USB_PULL a USB_VBUS. Signál USB_PULL připojuje pull up rezistor pomocí T1 a T2 k lince DDP čímž zapne USB sběrnici, druhý signál detekuje připojení USB kabelu. Zapojení USB je na Obrázku 3.9.

Recovery. Ke kontroleru je také připojen RC článek potřebný k počáteční inicializace mikrokonroleru při zapnutí.

Pin	Název
SV1.1,2	VTref
SV1.3	nTRST
SV1.5	TDI
SV1.7	TMS
SV1.8,11	TCK
SV1.13	TDO
SV1.15	NRST
SV1.4, 6, 8, 10, 12, 14, 16, 18, 20	GNDIO

Tabulka 3.9 Popis konektoru JTAG

K I/O bráně kontroleru je připojena čtveřice LED diod, pro indikaci stavů a veškeré digitální signály převodníku propojení těchto signálů mezi převodníkem a kontrolerem je v Tabulce 2.1.

Kontrolér je napájen napětím o velikosti 3,3 V, obsahuje svůj regulátor jehož výstupní hodnota je 1,8 V. Toto napětí je určeno k napájení výpočetního jádra kontroleru. Hodnota připojeného krystalu Q1 je 18,432 MHz. Kontrolér je v pouzdře LQFP64.

Pin I/O brány kontroleru	Signál A/D převodníku
PA4	PWDN4
PA5	PWDN3
PA6	PWDN2
PA7	PWDN1
PA8	DOUT8
PA9	DOUT7
PA10	DOUT6
PA11	DOUT5
PA12	DOUT4
PA13	SYNC
PA14	FORMAT2
PA15	MODE1
PA18	DOUT1
PA19	SCLK
PA20	FSYNC
PA21	FORMAT0
PA22	MODE0
PA23	FORMAT1
PA24	CLKDIV
PA25	DOUT2
PA26	DOUT3
PA27	PWDN5
PA28	PWDN6
PA29	PWDN7
PA30	PWDN8

Tabulka 3.10 Propojení signálu A/D převodníku a mikrokontroleru

3.3.5 Napájení modulu

Modul je napájen pouze z konektoru J1 napětím v rozsahu 9 - 25 V libovolné polaritě. Napájení z USB není možné, protože spotřeba celého přípravku bude nejspíše na hranici velikosti možného odebíraného proudu z USB. Vstupní napětí je

usměrněno diodami D1 až D4, vyfiltrováno a vstupuje na první lineární regulátor U2 na jehož výstupu je hodnota napětí 5 V, proto je nutné napájet modul alespoň 9V, aby byla zajištěna správná funkce regulátoru. Tímto napětím jsou napájeny obvody referenčního napětí IO3 a IO4, dále analogová část převodníku IO1, DC-DC měnič IO15 a regulátor IO14.

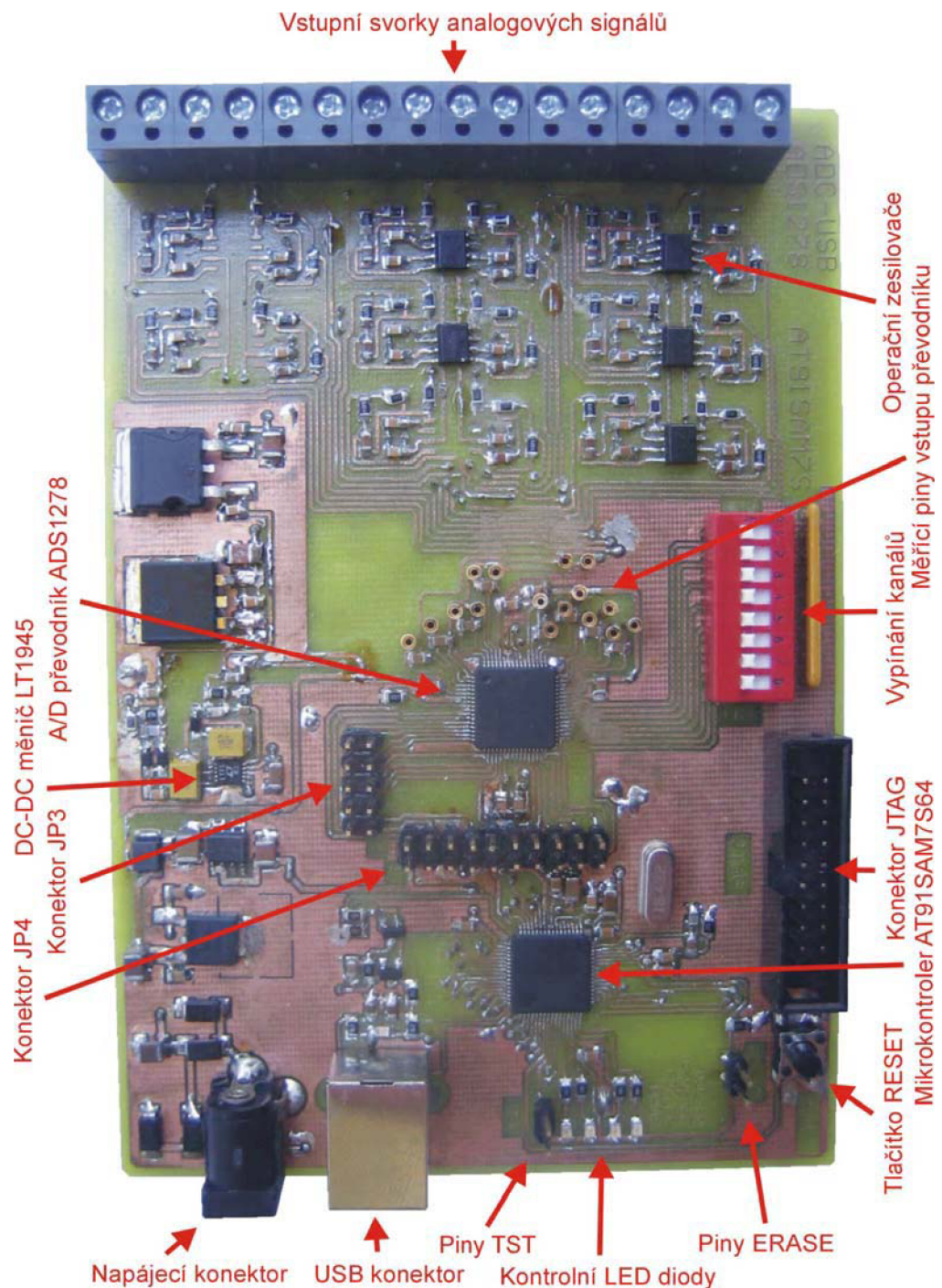
Před regulátorem IO14 je zařazena tlumivka z důvodu omezení vysokofrekvenčního rušení. Tento regulátor má výstupní napětí o velikosti 3,3 V a jsou z něj napájeny veškeré digitální signály a části obvodů IO1, IO13, U1 a regulátor IO5. Regulátor IO5 slouží k napájení jádra převodníku o velikosti 1,8 V.

DC-DC měnič IO15 slouží k výrobě symetrického napětí, sloužícího k napájení operačních zesilovačů vstupních obvodů. Velikost vytvářeného napětí je $\pm 14,5$ až ± 15 V, toto napětí je určeno v kladné větvi dělicím poměrem odporů R74, R75 a v záporné větvi R72 a R73. Toto napětí je z důvodů lepší stability upraveno lineárními stabilizátory U3 a U4 na hodnotu ± 12 V.

Všechny napájecí piny obvodů jsou blokovány kondenzátory dle doporučení výrobce.

3.3.6 Plošný spoj

Na základě výše uvedených rozborů byla navržena oboustranná deska plošných spojů, kompletní výkresy jsou v příloze. Výsledný plošný spoj je na Obrázku 3.11 o rozměrech 13,5 x 9 cm. Při návrhu byly akceptovány obecně známé zásady návrhu plošného spoje. Pro dodržení všech doporučení výrobců jednotlivých obvodů by bylo zapotřebí desku plošných spojů konstruovat jako čtyř vrstvou.



Obrázek 3.11 Modul ADC-USB

3.3.7 Oživení modulu

Po připojení napájecího napětí bylo zkontrolováno napájecí napětí na všech částech modulu, veškerá napětí jsou požadovaných hodnot. Výstupní napětí z DC-DC měniče je $\pm 15V$, napětí na výstupech U3 a U4 je $\pm 12V$. Celý modul odebírá

proud 245 mA, jelikož nejsou osazeny operační zesilovače IO10, IO11 a IO12, bude výsledný proud vyšší. Každý operační zesilovač odebírá 15 mA v klidu.

Dalším krokem bylo oživení a naprogramování mikrokontroleru U1. Tento krok se nepodařilo uskutečnit, protože i přes to, že obvod má všechny napájecí napětí v pořádku, není na krystalu žádné napětí.

Z tohoto důvodu nemohlo dojít k odzkoušení funkčnosti přípravku.

3.4 PROPOJENÍ VÍCE A/D PŘEVODNÍKŮ

Pro propojení více převodníku slouží režim Daisy Chaining, popsany v kapitole 2.3.13. Pomocí konektoru JP4 na modulu ADC-USB lze propojit více převodníků. K modulu USB-ADC by se mohl připojit ještě jeden převodník, muselo by se však zachovat průměrování a přijatá data by se musela zkrátit na 16 bitů z jednoho převodníku, zároveň by nebyla možná indexace dat pro orientaci v PC. SSC i DMA kontroler by měl být schopen vyčítat data ze dvou převodníků.

Dalším řešením je použít jako nadřazený systém mikrokontroler s rychlejším USB rozhraním, například CY7C68013A od firmy Cypress, který má USB 2.0 Full Speed s rychlostí 480 Mb/s. Také by se dal použít mikrokontroler AT91SAM9263, který disponuje i Ethernetem s rychlostí 100 Mb/s a výkonnějším výpočetním jádrem.

4. ZÁVĚR

V diplomové práci je navržen měřicí modul pro sběr signálů z osmi akustických signálů. Tyto signály jsou předzpracovány pomocí symetrických operačních zesilovačů OPA1632 a dále digitalizovány pomocí kvalitního 24ti bitového A/D převodníku ADS1278 od firmy Texas Instruments. Tento převodník díky své delta-sigma architektuře umožňuje rozlišení 24 bitů.

Digitalizovaná data z převodníku jsou přenášena do mikrokontroleru AT91SAM7S64, který má implementovanu USB sběrnici po níž jsou data posílána do PC. Data z A/D převodníku jsou vyčítána pomocí protokolu Frame sync. V mikrokontroleru jsou zpracovávána Sériovým synchronním kontrolerem a DMA kontrolerem.

Převodník má nastavenou vzorkovací frekvenci na 52,734 kHz. Toto velké množství dat by nebylo možno posílat po sběrnici USB s rychlostí 12 Mb/s, proto musí být vždy dva vzorky průměrovány, tím se zdánlivě sníží vzorkovací frekvence. Průměrováním se zvýší odstup signál šum.

Pro příjem dat v PC byla vytvořena jednoduchá aplikace, kterou lze ovládat činnost A/D převodníku. Přijatá data se přepočítají na číselnou hodnotu napětí jednotlivých kanálů a uloží se do souboru k pozdějšímu zpracování.

Vývoj softwaru probíhal na vývojových deskách s A/D převodníkem a mikrokontrolerem. Oba funkční programy jsou napsány v jazyce C++ v prostředí Borland C++ Builder pro aplikaci v PC a prostředí IAR Embedded Workbench IDE 5.0 pro mikrokontroler.

Na základě získaných poznatků byl navržen a realizován modul ADC-USB. Do modulu se nepodařilo nahrát program, proto nemohly být ověřeny jeho metrologické parametry. Rychlost přenosu dat byla ověřena na vývojovém modulu.

Synchronizace více měřících modulů je možná pomocí režimu Daisy chaining, muselo by však být sníženo rozlišení na 16 bitů, nebo použít jiný mikrokontroler s rychlejším rozhraním.

5. SEZNAM POUŽITÝCH ZDROJŮ

- [1] Atmel corporation, *Datasheets AT91SAM7S* [online]. 24.8. 2008, last revision Dec. 2008 [cit. 2009-05-22]. Dostupné z:
<http://www.atmel.com/dyn/resources/prod_documents/6175s.pdf>
- [2] Texas Instruments, *Datasheets ADS1278* [online]. June 2007, last revision May 2008 [cit. 2009-05-22]. Dostupné z:
<<http://focus.ti.com/lit/ds/symlink/ads1278.pdf>>
- [3] Atmel corporation, *AT91SAM7S-EK Evaluation Board* [online]. 1.2.2007, last revision July 2008 [cit. 2009-05-22]. Dostupné z:
<http://www.atmel.com/dyn/resources/prod_documents/doc6112.pdf>
- [4] Texas Instruments, *ADS1278EVM user's guide* [online]. Nov. 2007, last revision Oct. 2008 [cit. 2009-05-22]. Dostupné z:
<<http://focus.ti.com.cn/cn/lit/ug/sbau129c/sbau129c.pdf>>
- [5] Texas Instruments, *Datasheet OPA1632* [online]. Dec. 2003, last revision Sep. 2006 [cit. 2009-05-22]. Dostupné z:
<<http://focus.ti.com/lit/ds/symlink/opa1632.pdf>>
- [6] Linear Technologi, *Datasheet LT1945* [online]. 2001, last revision Dec. 2008 [cit. 2009-05-22]. Dostupné z:
<<http://cds.linear.com/docs/Datasheet/1945fa.pdf>>
- [7] Texas Instruments, *Datasheet REF5025* [online]. June 2007, last revision Apr 2009 [cit. 2009-05-22]. Dostupné z:
<<http://focus.ti.com/lit/ds/symlink/ref5025.pdf>>
- [8] Texas Instruments, *Datasheet TPS73018* [online]. Nov. 2004, last revision Oct. 2007 [cit. 2009-05-22]. Dostupné z:
<<http://focus.ti.com/lit/ds/symlink/tps73018.pdf>>
- [9] Texas Instruments, *Datasheet TPS77688* [online]. Sep. 1999, last revision March. 2009 [cit. 2009-05-22]. Dostupné z: <
<http://focus.ti.com/lit/ds/symlink/tps77633.pdf>>

- [10] SEGGER, *User guide of the JTAG emulators for ARM Cores* [online]. 2004, last revision January 2009 [cit. 2009-05-22]. Dostupné z:
<http://www.segger.com/pub/manuals/UM08001_JLinkARM.pdf>
- [11] IAR Embedded Workbench® IDE, *User Guide* [online]. 1999, last revision June 2008 [cit. 2009-05-22]. Dostupné z:
<<http://users.ece.gatech.edu/~mmckeown3/ECE3884/pdf/IAR%20Embedded%20Workbench%20IDE%20User%20Guide%20for%20ARM.pdf>>
- [12] Sallyx, *Knihovna time.h* [online]. 29.8.2003, poslední revize 20.9.2008 [cit. 2009-05-22]. Dostupné z:< <http://www.sallyx.org/sally/c/c20.php>>
- [13] TETRAEDRE, *Serial Communication for WIN32* [online]. 8.4.2001 last revision May 2005 [cit. 2009-05-22]. Dostupné z:
<<http://www.tetraedre.com/advanced/serial2.php>>
- [14] ČEJKA, M.: *Elektronická měřicí technika*. VUT Brno, 2005
- [15] ĎAĎO, S., VEDRAL, J.: *Číslicové měření*. ČVUT Praha, 2002
- [16] MATOUŠEK, D.: *C++ Builder 4.0, 5.0 a 6.0, vývojové prostředí – 1. díl*. dotisk 3. rozšířeného vydání, BEN – technická literatura Praha, 2004
- [17] KADLEC, V.: *Učíme se programovat v jazyce C*. První vydání. Brno: CP Books, 2005. ISBN 80-7226-715-9.
- [18] KADLEC, V.: *Učíme s programovat v Borland C++ Builder a jazyce C++*. Druhé vydání. Brno :CP Books, 2004. ISBN 80-7226-550-4
- [19] BOŠŇÁK, I.: *Anglicko-český a česko-anglický elektrotechnický slovník*. Ostrava: MONTANEX, 2003. ISBN 80-7225-069-8

6. SEZNAM SYMBOLŮ A ZKRATEK

A/D	Analogově digitální
I/O	Input Output
ADC	Analog to Digital Converter
TDM	Time Division Multiplexed
SPI	Serial Peripheral Interface
USB	Universal Serial Bus
PC	Personal Computer
SSC	Synchronous Serial Controller
DMA	Direct Memory Access
PDC	Peripheral DMA Controller
JTAG	Joint Test Action Group
MSB	Most Significant Bit
LED	Light Emitting Diode
RK	Recieve clock
RD	Recieve Data
RF	Recieve Frame Synchro
AINP	Analog Input Positive
AINN	Analog Input Negative
DIN	Data In
DOUT	Data Out
DRDY	Data Ready
CLK	Clock
SCLK	Synchronization Clock
CLKDIV	Clock Divider
SYNC	Synchronization
FSYNC	Frame Synchronization
U_{IN}	Vstupní napětí
U_{REF}	Referenční napětí
f	frekvence

7. SEZNAM PŘÍLOH

A Schéma zapojení

A.1 Schéma zapojení modulu ADC-USB

B Výkresy plošných spojů

B.1 Výkres plošných spojů strany Top

B.2 Výkres plošných spojů strany Bottom

C Osazovací plánky

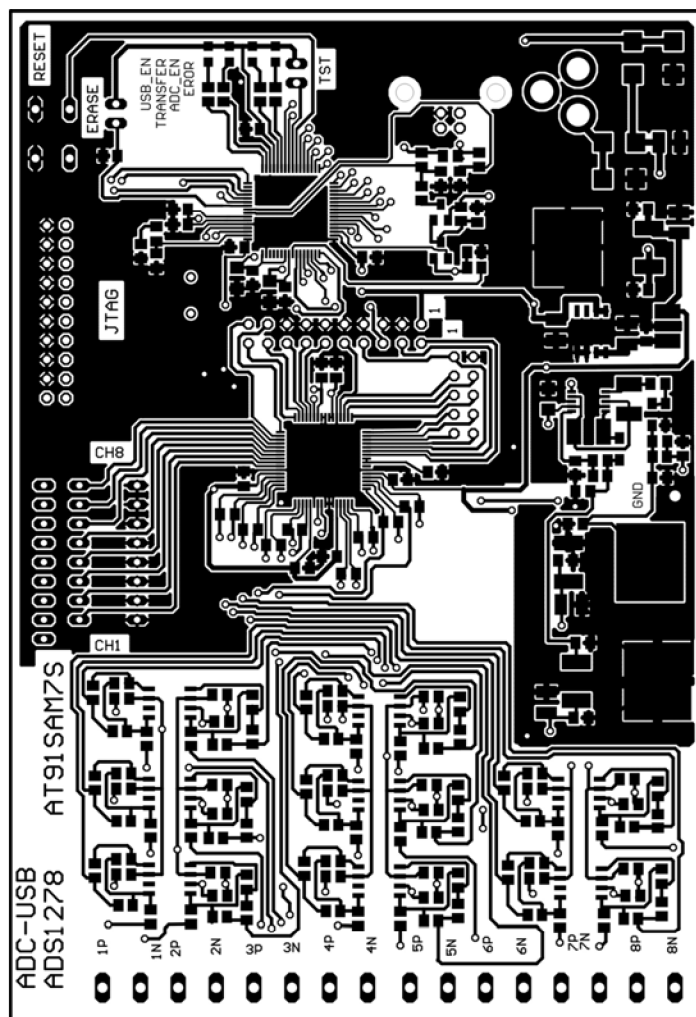
C.1 Osazovací plánek strany Top

C.2 Osazovací plánek strany Bottom

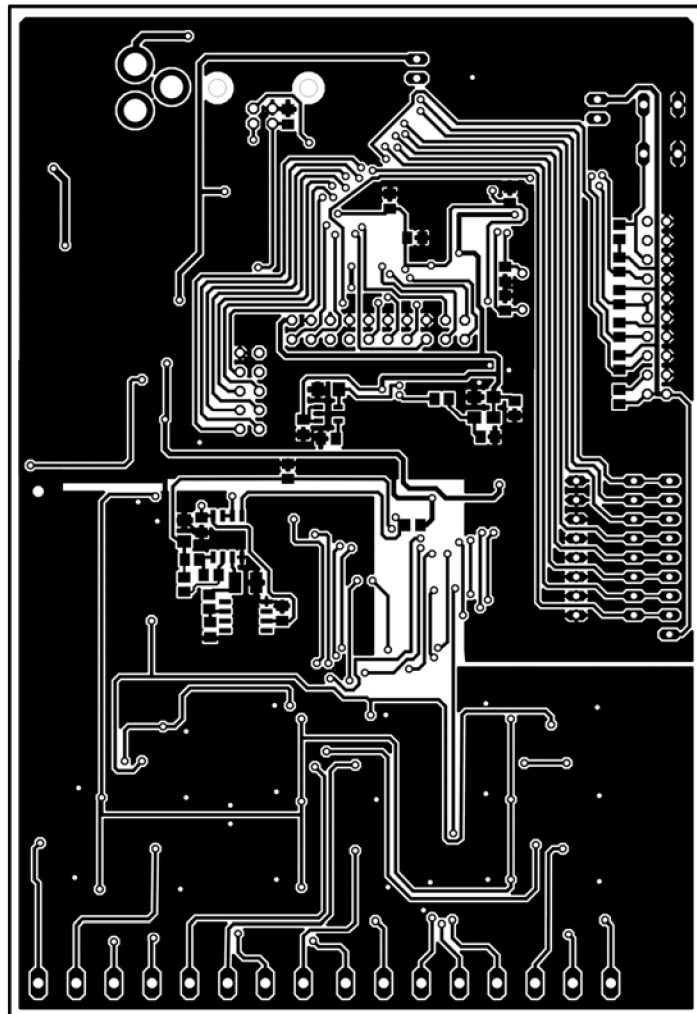
D Seznam součástek

D.1 Seznam součástek modulu ADC-USB

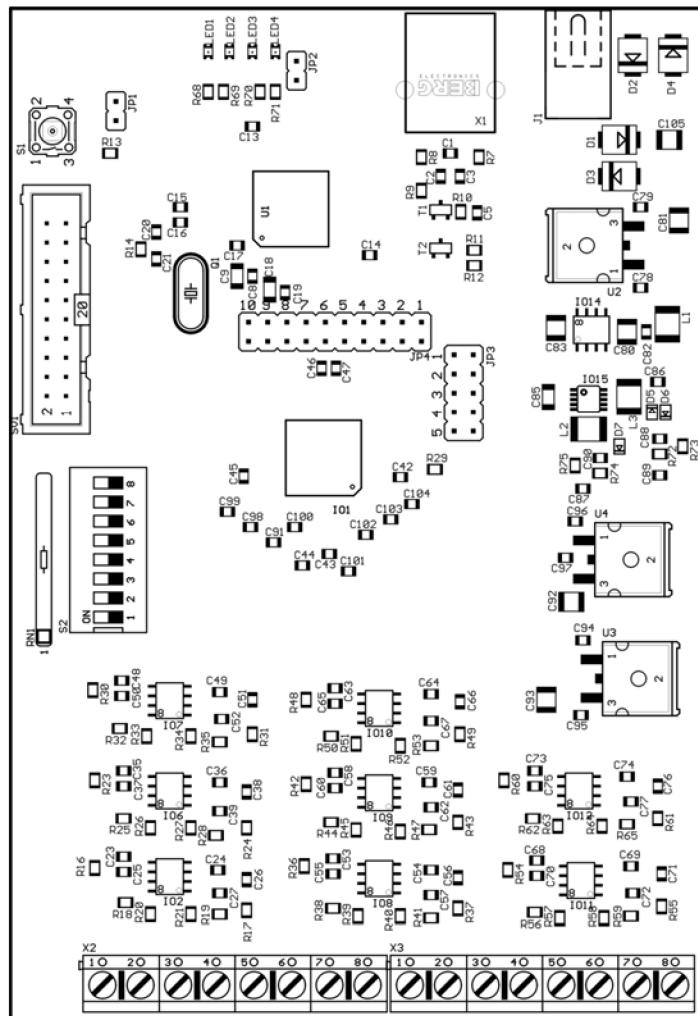
B.1 Výkres plošných spojů strany Top



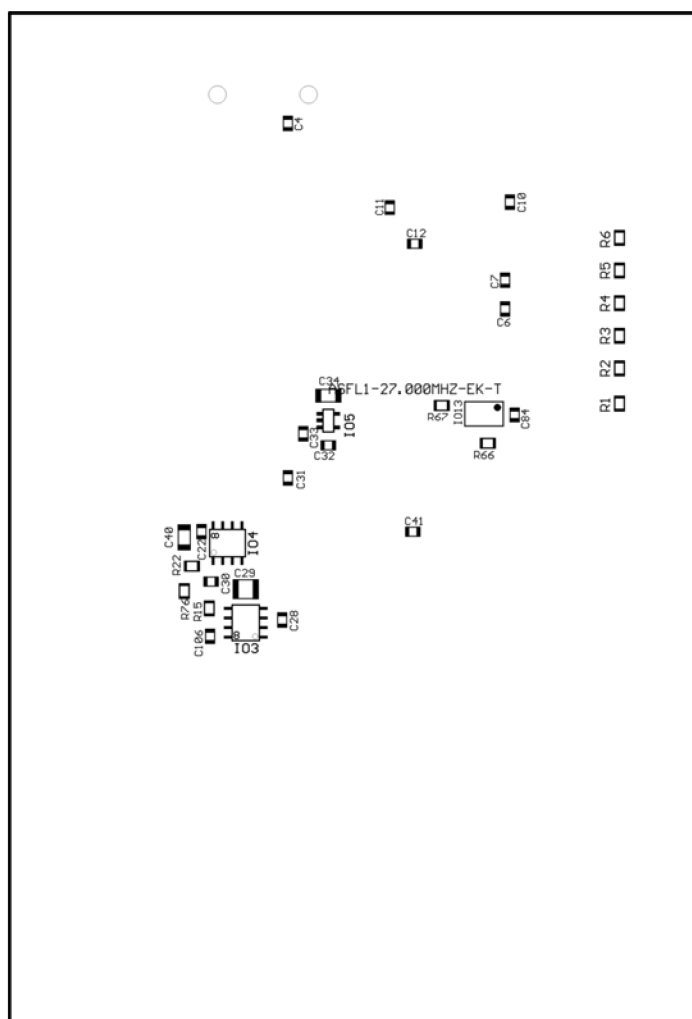
B.2 Výkres plošných spojů strany Bottom



C.1 Osazovací plánek strany Top



C.2 Osazovací plánek strany Bottom



D.1 Seznam součástek modulu ASC-USB

Počet	Součástka	Pouzdro	Označení
1	1 M Ω	SMD 0805	R74
34	1 k Ω	SMD 0805	R15, R18, R19, R20, R21, R25, R26, R27, R28, R29, R32, R33, R34, R35, R38, R39, R40, R41, R44, R45, R46, R47, R50, R51, R52, R53, R56, R57, R58, R59, R62, R63, R64, R65
3	1,5 k Ω	SMD 0805	R9, R10, R14
1	2 k Ω	SMD 0805	R76
3	10 k Ω	SMD 0805	R6, R11, R13
1	24 k Ω	SMD 0805	R73
2	27 Ω	SMD 0805	R7, R8
2	47 Ω	SMD 0805	R22, R67
5	47 k Ω	SMD 0805	R1, R2, R3, R4, R5
16	49,9 Ω	SMD 0805	R16, R17, R23, R24, R30, R31, R36, R37, R42, R43, R48, R49, R54, R55, R60, R61
1	105 k Ω	SMD 0805	R75
4	180 Ω	SMD 0805	R68, R69, R70, R71
1	270 k Ω	SMD 0805	R72
1	470 k Ω	SMD 0805	R66
1	100 k Ω	SMD 0805	R12, R75
1	100 k Ω	SIL9	RN1
1	1 nF	SMD 0805	C21
16	1,5 nF	SMD 0805	C23, C26, C35, C38, C48, C51, C53, C56, C58, C61, C63, C66, C68, C71, C73, C76
2	1 μ F	SMD 0805	C28, C87, C89

Ks	Součástka	Pouzdro	Označení
8	2, 2 nF	SMD 0805	C91, C98, C99, C100, C101, C102, C103, C104
1	2, 2 μ F	SMD 1206	C18
1	4, 7 pF	SMD 0805	C90
1	4, 7 μ F	SMD 1206	C9, C85
1	10 nF	SMD 0805	C20, C5, C32
2	10 pF	SMD 0805	C6, C7
2	10 μ F	SMD 1206	C34, C40, C106
3	15 pF	SMD 0805	C2, C3
2	22 μ F	SMD 1210	C92, C93, C83
1	33 pF	SMD 0805	C1
1	47 μ F	SMD 1210	C81, C105
53	100 nF	SMD 0805	C4, C8, C10, C11, C12, C13, C14, C15, C16, C17, C19, C22, C24, C25, C27, C31, C33, C36, C37, C39, C41, C42, C43, C44, C45, C46, C47, C49, C50, C52, C54, C55, C57, C59, C60, C62, C64, C65, C67, C69, C70, C72, C74, C75, C77, C78, C79, C82, C84, C86, C94, C95, C96, C97
1	100 pF	SMD 0805	C88
2	100 μ F	SMD 1210	C29, C80
3	150 nF	SMD 0805	C30
2	10 μ H	SMD 1812	L2, L3
1	47 μ H	SMD 1812	L1

Ks	Součástka	Pouzdro	Označení
1	18,432MHz	C49S	Q1
1	7805	D2PAK	U2
1	7812	D2PAK	U3
1	ADS1278	LQFP64	IO1
1	AT91SAM7S64	LQFP64	U1
1	LT1915	MSOP10	IO15
1	27 MHz	ASFL1	IO13
1	7912	D2PAK	U4
1	TPS73018	SO23-5	IO5
1	TPS77633	SO-8	IO14
1	REF5025	SO23-3	IO3
1	OPA2350UA	SO-8	IO4
8	OPA1632D	SO-8	IO2, IO6, IO7, IO8, IO9, IO10, IO11, IO12
4	SML-210PTT86	SMD 0805	LED1, LED2, LED3, LED4
3	ZHCS400	SOD323	D5, D6, D7
4	S1A	SMB	D1, D2, D3, D4
1	SI2301ADS	S023-3	T1
1	SI2302ADS	SO23-3	T2
2	JP1Q	pinová lišta 2x1	JP1, JP2
1	JP5Q	pinová lišta 2x5	JP3
1	JP10Q	pinová lišta 2x10	JP4
1	ML20	MLW20G	SV1
1	PN61729	USB TYP B	X1
2	AK500/8	AK500/8	X2, X3
1	RAPC 712X	DCJ0303	J1
1	B3FS-1010	10-XX	S1
1	78B08ST	DS08	S2