# VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY

# FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ ÚSTAV RADIOELEKTRONIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION DEPARTMENT OF RADIO ELECTRONICS

DETEKCE OBSAZENOSTI RÁDIOVÉHO KANÁLU V OBVODU FPGA

DIPLOMOVÁ PRÁCE MASTER'S THESIS

AUTOR PRÁCE

Bc. DUŠAN JURICA

BRNO 2012



# VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ ÚSTAV RADIOELEKTRONIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION DEPARTMENT OF RADIO ELECTRONICS

# DETEKCE OBSAZENOSTI RÁDIOVÉHO KANÁLU V OBVODU FPGA

CHANNEL SENSING DETECTION IN FPGA

DIPLOMOVÁ PRÁCE MASTER'S THESIS

AUTOR PRÁCE AUTHOR Bc. DUŠAN JURICA

VEDOUCÍ PRÁCE SUPERVISOR

doc. Ing. ROMAN MARŠÁLEK, Ph.D.

BRNO 2012



VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

Fakulta elektrotechniky a komunikačních technologií

Ústav radioelektroniky

# Diplomová práce

magisterský navazující studijní obor Elektronika a sdělovací technika

Student:Bc. Dušan JuricaRočník:2

*ID:* 111060 *Akademický rok:* 2011/2012

#### NÁZEV TÉMATU:

### Detekce obsazenosti rádiového kanálu v obvodu FPGA

#### POKYNY PRO VYPRACOVÁNÍ:

Seznamte se s metodami pro detekci přítomnosti rádiového signálu - tzv. spectrum sensing, pro aplikace v systémech dynamické alokace spektra. Různé metody vzájemně porovnejte.

V prostředí MATLAB modelujte vybrané 2 detektory přítomnosti rádiového signálu - např. signálu QAM a OFDM. Srovnejte pravděpodobnost správné detekce a falešného alarmu u obou sledovaných metod. Výsledky vyjádřete ve formě ROC křivek. Pokuste se porovnat náročnost implementace jednotlivých metod. Seznamte se s vývojovým prostředím pro práci s obvody FPGA firmy Xilinx a dostupnými knihovnami. Navrhněte podrobné blokové schema budoucí implementace.

Vybranou metodu implementujte ve vývojové desce s obvodem FPGA a rychlými AD převodníky. Proveďte měření na reálných signálech generovaných vektorovým signálovým generátorem. Zaměřte se také na odhad efektivity implementace - rychlost detekce, využití HW a spotřebu.

#### DOPORUČENÁ LITERATURA:

[1] YUCEK, T.; ARSLAN, H.; A survey of spectrum sensing algorithms for cognitive radio applications, IEEE Communications Surveys & Tutorials, Vol. 11, Issue 1, 2009, p. 116 - 130, ISSN 1553-877X

*Termín zadání:* 6.2.2012

Termín odevzdání: 18.5.2012

Vedoucí práce: doc. Ing. Roman Maršálek, Ph.D. Konzultanti diplomové práce:

prof. Dr. Ing. Zbyněk Raida Předseda oborové rady

### ABSTRAKT

Náplní práce je zmapování obvyklých i méně obvyklých metod detekce signálu v rádiovém kanále, počítačová simulace vybraných metod a implementace vybrané metody do obvodu FPGA

# KLÍČOVÁ SLOVA

snímání spektra, korelace, energetická detekce, matlab, vhdl, fpga

### ABSTRACT

The scope of this work is to map both conventional and less conventional methods of signal detection in the radio channel, computer simulation of selected methods and subsequent implementation selected method (algorithm) to FPGA chip.

# **KEYWORDS**

spectrum sensing, correlation, energy detection, matlab, vhdl, fpga

JURICA, Dušan *Detekce obsazenosti rádiového kanálu v obvodu FPGA*: diplomová práce. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav radioelektroniky, 2012. 61 s. Vedoucí práce byl doc. Ing. Roman Maršálek, Ph.D.

## PROHLÁŠENÍ

Prohlašuji, že svou diplomovou práci na téma "Detekce obsazenosti rádiového kanálu v obvodu FPGA" jsem vypracoval samostatně pod vedením vedoucího diplomové práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této diplomové práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom následků porušení ustanovení  $\S 11$  a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení  $\S 152$  trestního zákona č. 140/1961 Sb.

Brno .....

.....

(podpis autora)

# PODĚKOVÁNÍ

Rád bych poděkoval vedoucímu diplomové práce panu doc. Ing. Romanovi Maršálkovi, Ph.D. za odborné vedení, konzultace, trpělivost a podnětné návrhy k práci.

Brno .....

(podpis autora)

# OBSAH

Ú	vod			12
1	Me	tody s	nímání spektra	13
	1.1	Metod	la energetické detekce	13
	1.2	Detek	tor s přizpůsobeným filtrem	15
	1.3	Cyklo	stacionární detektor	17
	1.4	Eigen	value detektor	18
<b>2</b>	Por	ovnáni	í jednotlivých metod	20
	2.1	Energ	etický detektor	20
		2.1.1	Výhody	20
		2.1.2	Nevýhody	20
	2.2	Detek	tor s přizpůsobeným filtrem	21
		2.2.1	Výhody	21
		2.2.2	Nevýhody	21
	2.3	Cyklo	stacionární detektor	21
		2.3.1	Výhody	21
		2.3.2	Nevýhody	21
	2.4	Detek	tor vlastních čísel matice kovariance	22
		2.4.1	Výhody	22
		2.4.2	Nevýhody	22
3	$\operatorname{Apl}$	ikace s	snímání spektra	23
	3.1	Koope	erativní snímání spektra	23
		3.1.1	Centralizované snímání spektra	23
		3.1.2	Distribuované snímání spektra	23
		3.1.3	Externí snímání spektra	23
	3.2	IEEE	802.22 WRAN	24
		3.2.1	Úvod	24
		3.2.2	Snímání spektra	24
		3.2.3	Měření ve spektru	25
4	Poč	ítačov	á analýza	26
	4.1	Simula	ace energetického detektoru	26
		4.1.1	Signál QPSK	26
		4.1.2	Signál OFDM	33
		4.1.3	Zhodnocení metody energetické detekce	36
	4.2	Simula	ace detektoru vlastních čísel matice kovariance	37

		4.2.1	Signál OFDM	37
		4.2.2	Zhodnocení metody detekce vlastních čísel matice kovariance .	38
<b>5</b>	Imp	lemen	tace	39
	5.1	Úvod	do FPGA a VHDL	39
	5.2	Blokov	vé schéma energetického detektoru	40
	5.3	Obvod	lová simulace	40
		5.3.1	Vstupní signál QPSK	42
		5.3.2	Vstupní signál WiMAX	42
		5.3.3	Nastavení IP jader	43
	5.4	Impler	metace	45
		5.4.1	Návrh řízení převodníků	46
		5.4.2	Analýza dat pomocí programu Chipscope Pro	49
6	Výs	ledky	práce	51
	6.1	Výsled	lky simulace	51
	6.2	Výsled	lky implementace do HW	51
7	Záv	ěr		52
Li	terat	ura		53
Se	znan	n přílo	h	55
$\mathbf{A}$	Use	r cons	traint file	56
в	Důl	ežité č	ásti kódu	58
	B.1	Zpoma	alení hodin pro DA převodník	58
	B.2	Zpoma	alení hodin pro AD převodník	58
	B.3	Proces	bypasu dat	59
	B.4	Proces	s uspání DA převodníku	59
С	Zap	ojení p	převodníků k pinům VHDCI konektoru	60

# SEZNAM OBRÁZKŮ

1.1	Přehled jednotlivých metod, jejich srovnání co do náročnosti a přes-	
	nosti, převzato z [1]. $\ldots$	13
1.2	ROC křivky energetického detektoru pro různé hodnoty poměru $\frac{S}{N}$	15
1.3	Hledání signálu pomocí přizpůsobeného filtru (převzato z [3])	18
1.4	Hledání stejného signálu pomocí detekce cyklostacionarity (převzato	
	z [3])	18
2.1	Náhled na aspekty snímání spektra (převzato z [1])	20
3.1	Zobecněný model sítě 802.22 WRAN, převzato z [?]	25
4.1	QPSK signál se SNR=20 dB	26
4.2	QPSK signál se SNR=0 dB	27
4.3	QPSK signál se SNR=-20 dB	27
4.4	ROC křivky energetického detektoru v závislosti na změně SNR $\ .$ .	29
4.5	ROC křivky energetického detektoru v závislosti na změně délky okna	
	$M, zde SNR = 0 \ dB \qquad \dots \qquad $	29
4.6	ROC křivky energetického detektoru v závislosti na změně délky okna	
	M, zde SNR = -15 dB $\dots$	30
4.7	ROC křivky energetického detektoru v závislosti na změně délky okna	
	$M, zde SNR = 20 dB \dots $	31
4.8	ROC křivka krátkého QPSK signálu	32
4.9	ROC křivka dlouhého QPSK signálu	32
4.10	Reálná část OFDM signálu	33
4.11	Imaginární část OFDM signálu	34
4.12	ROC křivky reálné části OFDM signálu	34
4.13	ROC křivky imaginární části OFDM signálu	35
4.14	ROC křivky reálné části OFDM signálu, variance délky okna M $~$	35
4.15	ROC křivky imaginární části OFDM signálu, variance délky okna M .	36
5.1	Hlavní okno ISE Project Navigator	39
5.2	Blokové schéma energetického detektoru	40
5.3	Blokové schéma simulace energetického detektor u $\ \ldots\ \ldots\ \ldots\ \ldots$	41
5.4	Výsledek simulace nad množinou vzorků QPSK signálu	42
5.5	Výsledek simulace nad množinou vzorků signálu WiMAX	43
5.6	Okno nastavení jádra Multiply Accumulate	43
5.7	Okno nastavení jádra sčítačky	44
5.8	Vývojová deska Digilent Atlys	45
5.9	Časový diagram AD převodníku AD6645 (převzato z $[14])$ $\ldots$ .	45
5.10	Časový diagram DA převodníku AD9764 (převzato z $[15])$	46
5.11	Závislost SFDR na kmitočtu (převzato z [14])	48

5.12	Signálový bypass	49
5.13	Propojení signálů AD převodníku	49
5.14	Analýza výstupu AD převodníku, $f_{in} = 1 MHz$	50
5.15	Změna výstupního kmitočtu signálu generátoru, $f_{in}=100\ kHz.$	50
5.16	Výstup AD převodníku při odpojeném generátor u $\ .\ .\ .\ .\ .$ .	50

# SEZNAM TABULEK

- 4.1 Výsledky simulací pro různé hodnoty SNR (nízká, střední, vysoká) . <br/>. $\ 37$
- C.1 Připojení pinů DA převodníku k pinům VHDCI konektoru $\ .$  . . . . 60
- C.2 Připojení pinů AD převodníku k pinům VHDCI konektoru $\ldots$  . 61

# ÚVOD DIPLOMOVÉ PRÁCE

Tento text je členěn do tří, na sebe plynule navazujících, částí. V první části se čtenář seznámí s principem snímání kmitočtového spektra, dostupnými metodami, naskytne se také detailní pohled na srovnání jednotlivých metod, jejich výhod a nevýhod a případný odhad výpočetní náročnosti v obvodu FPGA.

Druhá část textu se věnuje počítačovému modelování vybraných detektorů přítomnosti signálu ve spektru pomocí nástroje MATLAB ®. Výstupem těchto simulací jsou ROC křivky pravděpodobnosti přítomnosti signálu ve spektru.

Poslední kapitolou je implementace vybraného modelu detektoru signálu do vývojové desky FPGA s přídavnou kartou s rychlými převodníky. Toho bude dosaženo pomocí sady nástrojů ISE ®od firmy Xilinx.

# 1 METODY SNÍMÁNÍ SPEKTRA

Citováno dle [1], [6] a [8]. Kmitočtové spektrum se v současnosti přirovnává k nerostnému bohatství a proto je potřeba s ním nakládat co nejhospodárněji. Z této úvahy vychází definice kognitivního rádia. Kognitivní rádio je systém, který dokáže snímat své operační elektromagnetické prostředí a umí si dynamicky změnit své parametry ku prospěchu své funkce, typicky maximalizace datové propustnosti, minimalizace vzniku interferencí a optimalizace interoperability.



Obr. 1.1: Přehled jednotlivých metod, jejich srovnání co do náročnosti a přesnosti, převzato z [1].

### 1.1 Metoda energetické detekce

Energetická detekce (radiometrie, periodogram) je nejpoužívanější metodou při snímání kmitočtového spektra. Výhoda spočívá ve výpočetní nenáročnosti a jednoduchosti implementace. Je také více univerzálnější, neboť nevyžaduje další znalosti parametrů signálu primárního uživatele. Signál je detekován, překročí-li výstup energetického detektoru práh šumového pozadí. Hlavními úskalími energetické detekce jsou volba prahu pro detekci primárních uživatelů, neschopnost rozlišit interference mezi jednotlivými primárními uživateli a šumem a nízká schopnost detekce signálů s nízkým poměrem S/N, z toho plyne, že energetická detekce nepřináší uspokojivé výsledky při aplikaci na signály s rozprostřeným spektrem. Uvažujme přijatý signál

$$y(n) = s(n) + w(n),$$
 (1.1)

kde s(n) je signál, který chceme detekovat, w(n) je aditivní Gaussovský šum (AWGN) a n je n-tý vzorek signálu. Pokud primární uživatel nevysílá, pak platí s(n) = 0. Celkovou energii M energetického detektoru lze vyjádřit jako

$$M = \sum_{n=0}^{N} |y(n)|^2, \qquad (1.2)$$

kde N je délkou pozorovaného (vzorkovaného) vektoru kmitočtového spektra (pásma). Zda je pásmo obsazeno či nikoliv zjistíme prostým porovnáním výstupní energie M energetického detektoru s pevně nastaveným prahem  $\lambda_E$ . Platí dvě hypotézy,  $H_0$ (na vstupu přijímače je pouze šum) a  $H_1$  (na vstupu přijímače je užitečný signál + šum). Tedy

$$H_0: y(n) = w(n),$$
 (1.3)

$$H_1: y(n) = s(n) + w(n).$$
(1.4)

Vykonávání detekčního algoritmu může být shrnuto dvěma pravděpodobnostmi : pravděpodobností detekce  $P_D$  a pravděpodobností falešného poplachu  $P_{FA}$ .

 $P_D$  vyjadřuje pravděpodobnost, že na zvoleném kmitočtu překročí rozhodovací metrika práh  $\lambda_E$  při předpokladu platnosti hypotézy  $H_1$  (na vstupu zařízení je signál + šum).

$$P_D = Pr(M > \lambda_E | H_1) \tag{1.5}$$

 $P_{FA}$  vyjadřuje pravděpodobnost falešného poplachu, kdy na zvoleném kmitočtu překročí rozhodovací metrika práh  $\lambda_E$  při předpokladu platnosti hypotézy  $H_0$  (na vstupu zařízení je pouze šum).

$$P_{FA} = Pr(M > \lambda_E | H_0) \tag{1.6}$$

Pravděpodobnost  $P_{FA}$  by měla zůstat co nejmenší, neboť způsobuje nedostatečné využívání možností přenosu.

Pro nalezení optimální rovnováhy mezi  $P_D$  a  $P_{FA}$  slouží práh rozhodování  $\lambda_E$ . To ovšem znamená nutnou znalost výkonové úrovně šumu a detekovaného signálu. Výkon šumu lze určit, ovšem výkon užitečného signálu už určit nelze, neboť se mění v zásilosti na charakteristice probíhajícího přenosu a na vzdálenosti vysílače od přijímače. V praxi to znamená, že se práh rozhodování  $\lambda_E$  volí tak, abychom získali určitou míru pravděpodobnosti falešného poplachu  $P_{FA}$ . Z tohoto důvodu je znalost rozptylu amplitudy šumu pro volbu prahu rozhodování  $\lambda_E$  dostačující.

#### ROC - Operační křivky přijímače

Operační křivka přijímače (receiver operating curve) slouží k porovnání výkonu výpočetního algoritmu pro různé hodnoty rozhodovacího prahu  $\lambda_E$ . ROC křivky nám dovolují odhalit vztah mezi senzitivitou (pravděpodobnost detekce  $P_D$ ) a specificitou (pravděpodobnost falešného poplachu  $P_{FA}$ ) snímací metody pro různé hodnoty prahu rozhodování  $\lambda_E$ , což umožňuje stanovení jeho optimální hodnoty. Dle obrázku 1.2 je jasné, že přesnost algoritmu energetické detekce se s rostoucím poměrem  $\frac{S}{N}$ zvyšuje.



Obr. 1.2: ROC křivky energetického detektoru pro různé hodnoty poměru  $\frac{S}{N}$ 

### 1.2 Detektor s přizpůsobeným filtrem

Předem známé průběhy se obvykle používají v bezdrátových systémech především pro zajištění synchronizace nebo k obdobným účelům. Mezi takové signály se řadí

preambule OFDM, pilotní signály zvukové / obrazové složky TV vysílání, rozprostírací sekvence a podobně. Preambule je známá sekvence vysílaná před každým blokem dat (burstem). Přítomnost známé sekvence na uvažovaném kmitočtu lze ověřit korelací přijaté posloupnosti se známou šablonou (přizpůsobený filtr).

Tato metoda přináší uspokojivé výsledky pouze pouze v systémech se známými sekvencemi, bývá často označována jako koherentní snímání spektra a svými vlastnostmi překonává (co se týče výkonu detekčního algoritmu) jak ve spolehlivosti, tak v rychlosti výpočtu. Výkon detekčního algoritmu pak dále roste s délkou známé sekvence (preambule) přímo úměrně.

Předpokládejme opět signál dle definice 1.1 na straně 14, potom výkonová úroveň na základě známé sekvence je

$$M = \Re\left[\sum_{n=1}^{N} y(n) \cdot s^*(n)\right],\tag{1.7}$$

kde  $s^*(n)$  je komplexně sdružené. Pokud na uvažovaném kmitočtu není žádný užitečný signál, pak výkonová úroveň nabyde hodnoty

$$M = \Re \left[ \sum_{n=1}^{N} w(n) \cdot s^{*}(n) \right].$$
 (1.8)

Podobně, bude-li na vstupu detektoru užitečný a předem známý signál, nabyde výkonová úroveň hodnoty

$$M = \sum_{n=1}^{N} |s(n)^{2}| + \Re \left[ \sum_{n=1}^{N} y(n) \cdot s^{*}(n) \right].$$
(1.9)

Rozhodnout, zda je užitečný signál přítomen či nikoliv, lze opět porovnáním naměřené výkonové úrovně M s rozhodovacím prahem (výkonovou úrovní)  $\lambda_E$ .

Počet potřebných vzorků je nepřímo úměrný poměru S/N

$$O = \frac{1}{\frac{S}{N}} \tag{1.10}$$

Detekce přizpůsobeným filtrem je vysoce citlivá na nepřesnosti synchronizace a nelze ji použít v jiném kanále než AWGN ([4], [5]). Další omezení je spojeno s demodulací přijatých signálů, tj. jejich dokonalou znalost (nosný kmitočet, šířka pásma, typ a řád modulace, tvarování pulzů a formát rámce). S tím vším rostou nároky na implementaci. Další nevýhodou přizpůsobené filtrace je spotřeba energie, neboť při snímání spektra se musí provést rozsáhlá sada komplexních algoritmů.

# 1.3 Cyklostacionární detektor

Podle zdrojů [1] a [2] se jedná o metodu detekce vysílání primárních uživatelů a využívá přitom cyklostacionárních vlastností přijatého signálu. Přestože datový tok lze považovat za stacionární proces, statistické vlastnosti modulovaného signálu (např. střední hodnota, autokorelace) se mohou v čase cyklicky měnit, tj. jsou v časovém prostoru definovány jako cyklostacionární. Tato cyklická variace je způsobena tím, že modulované signály obsahují určitou periodicitu, která je způsobena napr. neměnnou symbolovou periodou, cyklickým prefixem v systémech OFDM, periodickou změnou kmitočtu v systémech FHSS, periodicitou rozprostíracích sekvencí atd.

Uvažujme cyklostacionární signál x(t) se střední hodnotou

$$m_x(t) = E[x(t)] \tag{1.11}$$

a autokorelační funkci

$$R_x(t_1, t_2) = E[x(t_1) \cdot x^*(t_2)].$$
(1.12)

Dále uvažujme, že  $m_x(t)$  a  $R_x\left(t+\frac{\tau}{2},t-\frac{\tau}{2}\right)$  jsou periodické v čase t s periodou  $T_0$ . To znamená, že autokorelační funkce  $R_x\left(t+\frac{\tau}{2},t-\frac{\tau}{2}\right)$  může být v časovém prostoru reprezentována sumou Fourierových koeficientů jako

$$R_x\left(t+\frac{\tau}{2},t-\frac{\tau}{2}\right) = \sum_{\alpha} R_x^{\alpha}\left(\tau\right) \cdot e^{j2\pi\alpha t},\tag{1.13}$$

kde $\alpha = \frac{k}{T_0},\, \mathbf{k} = 0,\, 1,\, 2,\, \dots$ 

 $R_x^{\alpha}(\tau)$  jsou koeficienty Fourierovy řady, neboli cyklické autokorelační funkce, jenž záleží na parametru  $\tau$ . Cyklostacionární vlastnosti jsou potom ve frekvenční oblasti definované Fourierovou transformací (spektrální korelační funkcí) jako

$$S_x^{\alpha}(f) = \int_{-\infty}^{\infty} R_x^{\alpha}(\tau) \cdot e^{-j2\pi f\tau} d\tau.$$
(1.14)

Pro  $\alpha = 0$  se spektrální korelační funkce redukuje na obecnou funkci hustoty výkonu (cyklická autokorelační funkce je zjednodušena na obecnou autokorelační funkci), zatímco pro  $\alpha \neq 0$  si spektrální korelační funkci lze představit jako míru korelace mezi jednotlivými spektrálními komponenty na kmitočtech  $f + \frac{\alpha}{2}$  a  $f - \frac{\alpha}{2}$ . Pokud je tato korelace nenulová, pak analyzovaný kmitočet obsahuje užitečný signál (platí hypotéza  $H_1$ ). V takovém případě je dále možné na základě rozmístění jednotlivých spektrálních komponentů odhalit i typ použité modulace. V případě, že je  $S_x^{\alpha}(f) = 0$  pro  $\alpha \neq 0$ , považujeme signál za stacionární šum bez spektrálních korelačních vlastností (platí hypotéza  $H_0$ ).



Obr. 1.3: Hledání signálu pomocí přizpůsobeného filtru (převzato z [3])



Obr. 1.4: Hledání stejného signálu pomocí detekce cyklostacionarity (převzato z [3])

#### 1.4 Eigenvalue detektor

Převzato z [7]. Tato metoda je zaměřena na vlasnosti signálu. Předpokládejme, že signál je Gaussovský šum s nulovou střední hodnotou. Pak  $x \approx CN(0, R_x)$ , kde  $R_x$  je matice kovariance signálu x. Potom platí hypotézy

$$H_0: y \approx CN(0, \sigma^2 I), \tag{1.15}$$

$$H_1: y \approx CN(0, R_x + \sigma^2 I). \tag{1.16}$$

 $R_y$  bude matice kovariance přijatého signálu  $y, R_y = E\left[yy^H\right]$ . Obvykle je signál x korelovaný, takže má  $R_x$  velký rozptyl vlastních čísel. Je to případ pro obvyklý MIMO systém nebo pro signály OFDM. Pokud platí  $H_0$  jsou všechna vlastní čísla matice kovariance  $R_y$  rovna rozptylu  $\sigma^2$ , nicméně pokud platí hypotéza  $H_1$ , pak jsou vlastní čísla  $R_y$  rovna  $\delta_i + \sigma^2, i = 0, ..., N - 1$ , kde  $\delta_i$  jsou vlastní čísla matice kovariance  $R_x$ . Pokud se tedy vlastní čísla matice kovariance setřídí sestupně, bude mezi největšími a nejmenšími významný rozdíl. Na základě poměru těchto čísel lze postavit účinný detektor přítomnosti signálu.

# 2 POROVNÁNÍ JEDNOTLIVÝCH METOD



Obr. 2.1: Náhled na aspekty snímání spektra (převzato z [1])

Každá metoda detekce signálu ve spektru s sebou nese svoje výhody i nevýhody. Pro praktickou realizaci je nutné zvážit, k jakému účelu (resp. pro jaký charakter signálu) bude detektor sloužit a zda je možno vybranou variantu detektoru implementovat do obvodu FPGA a jak bude implementace efektivní (popř. energeticky náročná).

### 2.1 Energetický detektor

Zda je signál detekován či nikoliv je zjištěno porovnáním výstupu algoritmu energetického detektoru a nastaveného rozhodovacího prahu. Jeho hodnota závisí na úrovni šumového pozadí.

#### 2.1.1 Výhody

Detektor je rychlý, vypočet je HW nenáročný, dá se snadno implementovat do obvodu FPGA, nízké HW nároky umožňují zajistit ekologický provoz a šetří baterie přenosného řešení. Je-li zajištěn dostatečný poměr S/N, pak je detekce optimální a přináší uspokojivé výsledky.

#### 2.1.2 Nevýhody

Nízký výkon detekčního algoritmu při nedostatečném poměru S/N. Energetický detektor není dále schopen detekovat signály s rozprostřeným spektrem (např. WCDMA) nebo širokopásmové modulace OFDM.

# 2.2 Detektor s přizpůsobeným filtrem

Vhodná metoda k detekci předem známých sekvencí (průběhů), například synchronizace v bezdrátových systémech, OFDM preambule, pilotní signály TV a jiné.

#### 2.2.1 Výhody

Hlavní výhodou této metody je její rychlost a vysoká pravděpodobnost detekce. Délka zpracovávané sekvence ovlivňuje rychlost metody nepřímo úměrně a pravděpodobnost detekce přímo úměrně (delší sekvenci déle zpracováváme, detektor však získá více koeficientů a jeho výstup je přesnější). Nároky na implementaci se různí, je třeba zvážit, zda detektor bude detekovat pouze jeden druh sekvencí, nebo více (např. tabulka známých průběhů). Snaha o univerzálnost je vykoupena komplexností implementace.

#### 2.2.2 Nevýhody

Metodu nelze použít k přehledové detekci (tzv. blind detection, dle [1]), nelze ji použít v jiném kanále než AWGN a pro její aplikaci je nutné dokonale znát parametry signálu (nosný kmitočet, šířku pásma, typ a řád modulace atd.). Další nevýhodou je vysoká citlivost na chyby synchronizace.

# 2.3 Cyklostacionární detektor

Statistické vlastnosti modulovaných signálů obsahují určitou periodicitu, detekce cyklostacionarity umožňuje detekovat a rozlišit signál primárního uživatele. Z jiného úhlu pohledu se jedná o vzájemnou spektrální korelaci.

#### 2.3.1 Výhody

Pomocí této metody lze lépe rozlišit signál primárního uživatele v šumovém pozadí (jak ukazují obrázky ?? a ??).

#### 2.3.2 Nevýhody

Metoda je poměrně náročná na implementaci do HW, pro její aplikaci je nutné znát nosný kmitočet a postranní pásma.

# 2.4 Detektor vlastních čísel matice kovariance

Metoda vhodná k detekci užitečného signálu neznámého průběhu s nízkým poměrem S/N, například signál OFDM nebo WCDMA.

### 2.4.1 Výhody

Použitelné k detekci signálů s nízkým SNR.

# 2.4.2 Nevýhody

HW nároky, nutnost počítat vlastní čísla matice vyšších řádů.

# 3 APLIKACE SNÍMÁNÍ SPEKTRA

Výše popsané metody nejsou jedinými metodami snímání spektra, v [1] jich lze nalézt ještě celou řadu. Jejich zkoumání je však nad rámec této práce.

Alternativními metodami mohou být např. detekce typu vysílače (radio identification based sensing), více kuželový spektrální odhad (multitaper spectral estimation), spektrální odhad pomocí vlnkové transformace (wavelet based spectral estimation), Houghova transformace nebo časofrekvenční analýza (time-frequency analysis).

### 3.1 Kooperativní snímání spektra

Citováno dle [1]. Pro ještě lepší detekci signálů ve spektru vzniklo kooperativní snímání spektra, kde se jednotlivé kognitivní systémy podílejí na snížení pravděpodobnosti falešného alarmu, dokážou řešit problém skrytého primárního uživatele (tzv. hidden node problem) a snižují dobu trvání detekce. Obvykle v takovém komplexním prostředí existuje kontrolní kanál, kde jednotlivé systémy sdílejí dílčí výsledky.

#### 3.1.1 Centralizované snímání spektra

Využívá centrální jednotky, která shromažďuje informace z podřízených kognitivních systémů, které snímají spektrum. Tyto data vyhodnocuje a informace o dostupném kmitočtovém spektru posílá dalším kognitivním systémům nebo může sama řídit jejich provoz.

#### 3.1.2 Distribuované snímání spektra

V případě distribuovaného snímání spektra kognitivní uzly (cognitive nodes) sdílejí mezi sebou informace o dostupném spektru a samy rozhodují, kterou část spektra použijí. Jedná se o decentralizované uspořádání.

#### 3.1.3 Externí snímání spektra

Snímání spektra provádí externí zprostředkovatel (agent) a vyhodnocenou informaci posílá zpět kognitivním uzlům / systémům.

# 3.2 IEEE 802.22 WRAN

### 3.2.1 Úvod

WRAN (wireless regional area network) je nejmladším přírůstkem do rodiny standardů IEEE 802. Má tendence pokrýt větší oblasti než metropolitan area network (MAN). Cílem WRAN je umět využít volné televizní kanály pro datový přenos a v rámci jednoho TV kanálu dosáhnout konektivity 19Mbit/s na vzdálenost až 30 km. Výchozí filozofie WRAN je využít v daném místě a čase nepřidělená kmitočtová pásma a snažit o jejich znovuvyužití, tzv. frekvenční oportunismus([9]). Tohoto lze dosáhnout právě kognitivním systémem, který nemá pevně definované frekvence, ale sám si je volí na základě situace v daném místě a čase, kterou neustále kontroluje.

#### 3.2.2 Snímání spektra

Citováno dle [10]. Síť 802.22 je zodpovědná za neovlivňování přilehlých spekter. Tuto síť tvoří základnové stanice (BS - base station) a uživatelská zařízení (CPE - customer premises equipment). Aby se efektivně zajistila požadovaná minimální úroveň interferencí, tak je snímání spektra distribuováno v rámci koncových zařízení. Z toho plyne, že snímání spektra v prostoru a čase provádějí koncová uživatelská zařízení CPE a zasílají tyto informace do základnové stanice BS. Ovšem je to BS, která rozhodne, kdy je který kanál obsazen či nikoliv. Před tímto rozhodnutím ještě vstoupí do analýzy údajů informace z geo-lokační databáze. Tyto informace poskytuje entita známá jako Network manager.

Architektura 802.22 předpokládá 3 hlavní typy signálů v jejím operačním pásmu. Jsou to

- analogová televize pokud signál analogové televize přesáhne hodnotu výkonu -94 dBm, 802.22 tento kanál uvolní
- digitální televize stejně jako v předchozím případě, ovšem výkonová minimální výkonová úroveň je stanovena na -116 dBm.
- FM mikrofony jejich formát není obecně standardizován, používají však frekvenční modulaci a šířku pásma okolo 200 kHz. 802.22 uvolní kanál, jakmile výkonová úroveň přesáhne hodnotu -107 dBm.

Ve své podstatě je WRAN 802.22 opravdovým kognitivním systémem, neboť provádí snímání spektra v celém svém rozsahu a přizpůsobuje se aktuálnímu dění uvnitř sítě.

#### 3.2.3 Měření ve spektru

Citováno dle [10]. Koncová zařízení CPE plní mnoho důležitých úkolů, aby zajistila efektivní a hladké snímání spektra a přidělování kanálů. Základnová stanice BS požaduje od CPE periodické provádění měření zpravidla ve dvou formátech :

- Snímání spektra uvnitř kanálu toto měření se vztahuje na kanály, které jsou přiděleny koncovým zařízením CPE základnovou stanicí BS. Toto zařízení přestane na chvíli vysílat a snímá svůj přidělený kanál. Při posuzování, zda je kanál přídělený CPE obsazen ještě dalším zařízením je nutné, aby CPE provádělo měření na velmi nízkých výkonových úrovních. Délka měření, kanály a další parametry jsou plně pod kontrolou BS. BS také může instruovat ostatní CPE, aby provedla různě dlouhá měření uvnitř kanálu. Z těchto údajů si BS sestavuje mapu obsazenosti buňky.
- Snímání spektra vně kanálu koncová zařízení CPE jsou instruována ke snímání spektra mimo svůj přidělený kanál, aby se vytvořila mapa alternativních kanálů, pro případ náhlého obsazení přiděleného kanálu např. televizním vysílačem (CPE v pohybu). Sekundární efekt tohoto snímání je také zajištění dostatečně širokého ochranného pásma, je-li v sousedním kanále TV vysílač.

Koexistují-li dvě (případně více) sítě 802.22 blízko sebe, mohou jedna druhou interferovat a snímat její spektrum. Aby se zamezilo tomuto matení, kdy jedna síť snímá spektrum sítě druhé, jsou implementovány algoritmy detekce sousední sítě (adjacent network detecting algorithm). To mimojiné znamená synchronizaci tichých period, kdy dochází ke snímání spektra.



Obr. 3.1: Zobecněný model sítě 802.22 WRAN, převzato z [?]

# 4 POČÍTAČOVÁ ANALÝZA

V prostředí MATLAB byl simulován energetický detektor, posléze pak detektor vlastních čísel matice kovariance. Jako vstupní signály pousloužily náhodně vygenerované sekvence QPSK a OFDM.

## 4.1 Simulace energetického detektoru

### 4.1.1 Signál QPSK

Náhodný datový tok je modulován na nosnou vlnu a posléze je k němu přičten Gaussovský šum. Výstupem funkce generátoru je tedy signál+šum a pouze šum.



Obr. 4.1: QPSK signál se SNR=20 dB



Obr. 4.2: QPSK signál se SNR=0 dB



Obr. 4.3: QPSK signál se SNR=-20 dB

Základním postup analýzy signálu je ten, že se utvoří pomyslné okno délky M, v tomto okně se sečtou energie jednotlivých vzorků (provede se součet čtverců amplitud), tato hodnota se uloží do vektoru E a celé okno se posune o jeden vzorek. Tímto způsobem okno "propluje" celým vstupním vektorem jak šumu, tak signálu + šumu.

Dalším krokem k určení, zda vstupní vektor obsahuje užitečný signál, je tzv. ladění prahu. Pokud amplituda signálu překročí jistou úroveň (práh), pak lze uvažovat nad tím, že se jedná o užitečný signál. Nepřekročí-li, pak jde pouze o šum. Připusťme tedy, že minimální hodnota prahu je nula a maximální hodnota prahu je maximální energie signálu. Za těchto okolností skript funguje tak, že nastaví práh na počáteční hodnotu a porovná počet vzorků, které překročí tuto hodnotu s celkovým počtem vzorků. Výsledný poměr je pravděpodobností detekce (příp. pravděpodobností falešného poplachu).

$$P_d = \frac{M^S}{M_{celk}^S} \tag{4.1}$$

$$P_{fa} = \frac{M^N}{M_{celk}^N} \tag{4.2}$$

Pokud je krok ladění dostatečně jemný, obsahují vektory  $P_d$  a  $P_{fa}$  hodnoty korespondující s hodnotami kroků v jednotlivých iteracích. Tyto hodnoty v grafu zobrazí tzv. operační křivku přijímače (ROC křivku).

Problém metody energetické detekce je ten, že pro signály s rozprostřeným spektrem nelze aplikovat poučku o dostatečné energii signálu, resp. že energie signálu musí překonat práh  $\lambda_E$ .

Obrázek 4.4 ukazuje, že se zvyšujícím se SNR stoupá pravděpodobnost správné detekce  $P_d$ . ROC křivky jsou vypočteny pro SNR v intervalu od -15 do 5 dB s krokem 5 dB a pro délku okna M = 10 vzorků.

Experimentováním s délkou okna M bylo zjištěno, že tato ovlivňuje pravděpodobnost detekce a s tím i tvar ROC křivek a v neposlední řadě i čas potřebný k určení přítomnosti signálu (tento čas bude hrát klíčovou roli v HW implementaci).



Obr. 4.4: ROC křivky energetického detektoru v závislosti na změně SNR



Obr. 4.5: ROC křivky energetického detektoru v závislosti na změně délky okna M, zde SNR = 0 dB

Obrázek 4.5 ukazuje, jak zvýšení délky okna M zvýší pravděpodobnost správné detekce  $P_d$ . Délka okna M však není klíčovým parametrem a nehraje tak významnou roli jako SNR. Jinými slovy lze tedy říct, že bude-li nízké SNR, pak i  $P_d$  bude nízká a zvyšování délky okna M není optimální cestou k měření přítomnosti signálu. Na obrázku ?? je zachyceno zvyšování délky okna M pro QPSK signál se SNR = 0 dB, na obrázcích ?? a ?? je zachyceno zvyšování délky okna M pro SNR = -15 dB a pro SNR = 20 dB.



Obr. 4.6: ROC křivky energetického detektoru v závislosti na změně délky okna M, zde SNR = -15 dB



Obr. 4.7: ROC křivky energetického detektoru v závislosti na změně délky okna M, zde SNR = 20 dB

Pro signál s nadmíru velkým SNR je patrné, že bude-li délka okna M = 1, pak i pravděpodobnost správné detekce  $P_d = 1$ . Další zvyšování délky okna M již výsledek zpřesnit nemůže, ROC křivky pro vyšší M se již překrývají.

Pro signál s nízkým SNR se prodlužování délky okna M neuplatňuje jako v případě středního SNR. Jak ukazuje obrázek ??, tak ROC křivky jdou téměř identickou stopou.

Délka signálu (resp. počet vzorků) do jisté míry ovlivňuje, jak rychle detektor určí, zda je přítomen užitečný signál. Pro QPSK signál dlouhý pouze 50 vzorků je obtížnější určit  $P_d$  a  $P_{fa}$  a proto není trajektorie ROC křivky tak hladká jako v případě signálu desetinásobné délky.



Obr. 4.8: ROC křivka krátkého QPSK signálu



Obr. 4.9: ROC křivka dlouhého QPSK signálu

#### 4.1.2 Signál OFDM

Analýza signálu OFDM metodou energetické detekce podle teoretického rozboru nemůže přinést uspokojivé výsledky, proto i testování detektoru bylo od počátku uzpůsobeno tomuto faktu.

Rozdělí-li se OFDM signál na reálnou a imaginární složku, pak lze určitým způsobem testování přítomnosti signálu ve spektru pomocí metody energetické detekce provést. Obrázky níže zachycují vygenerovanou směs užitečného signálu a šumu s poměrem SNR = 0 dB.



Obr. 4.10: Reálná část OFDM signálu

Skript byl upraven, aby pracoval jak s reálnou tak s imaginární částí signálu. Analýza stanovila výsledky, které zobrazují obrázky ?? a ??. Tyto grafy uvažují proměnné SNR.



Obr. 4.11: Imaginární část OFDM signálu



Obr. 4.12: ROC křivky reálné části OFDM signálu



Obr. 4.13: ROC křivky imaginární části OFDM signálu

Dle poznatku v předešlé kapitole byla analýze podrobena i variance délky okna M. Výsledky prezentují grafy **??** a **??**.



Obr. 4.14: ROC křivky reálné části OFDM signálu, variance délky okna M



Obr. 4.15: ROC křivky imaginární části OFDM signálu, variance délky okna M

Na první pohled se zdá, že detektor pracuje i pro signál širokopásmové modulace OFDM, nicméně ladění prahu bylo prováděno na základě hodnot signálu a k němu přičteného šumu. pro detekci signálů s rozprostřeným spektrem je nutné použít metodu jinou, jejich stručný přehled obsahuje kapitola 1, případně lze jejich specifičtější výběr nalézt v [1] a v [7].

#### 4.1.3 Zhodnocení metody energetické detekce

Dle teoretického rozboru v 1.1 jde o jednoduchou metodu, snadno realizovatelnou embedded zařízeními. Pro signály s velkým až středním SNR funguje spolehlivě, pro signály s nízkým SNR funguje nespolehlivě a pro signály s rozprostřeným spektrem nepřináší uspokojivé výsledky.

Z výsledků parciálních analýz lze sestavit robustní základ HW implementace, kde klíčovou roli bude hrát SNR přijímaného signálu, méně klíčovou pak délka plovoucího okna M a délka analyzovaného signálu.

# 4.2 Simulace detektoru vlastních čísel matice kovariance

Převzato z [7]. Tato metoda je zaměřena na vlasnosti signálu. Předpokládejme, že signál je Gaussovský šum s nulovou střední hodnotou. Pak  $x \approx CN(0, R_x)$ , kde  $R_x$  je matice kovariance signálu x. Potom platí hypotézy

$$H_0: y \approx CN(0, \sigma^2 I), \tag{4.3}$$

$$H_1: y \approx CN(0, R_x + \sigma^2 I). \tag{4.4}$$

 $R_y$  bude matice kovariance přijatého signálu  $y, R_y = E\left[yy^H\right]$ . Obvykle je signál x korelovaný, takže má  $R_x$  velký rozptyl vlastních čísel. Je to případ pro obvyklý MIMO systém nebo pro signály OFDM. Pokud platí  $H_0$  jsou všechna vlastní čísla matice kovariance  $R_y$  rovna rozptylu  $\sigma^2$ , nicméně pokud platí hypotéza  $H_1$ , pak jsou vlastní čísla  $R_y$  rovna  $\delta_i + \sigma^2, i = 0, ..., N - 1$ , kde  $\delta_i$  jsou vlastní čísla matice kovariance  $R_x$ . Pokud se tedy vlastní čísla matice kovariance setřídí sestupně, bude mezi největšími a nejmenšími významný rozdíl. Na základě poměru těchto čísel lze postavit účinný detektor přítomnosti signálu s podobným laděním prahu, jako tomu bylo v kapitole 4.1.

#### 4.2.1 Signál OFDM

Na základě teoretického rozboru uvedeného výše se lze domnívat, že metoda detekce vlastních čísel matice kovariance přinese velmi spolehlivé výsledky.

Vygenerovaný signál OFDM je zkrácen na délky 10 tisíc symbolů, posléze se vypočte odhad matice kovariance pro šum, dále pak pro signál + šum (zašuměný signál). Vestavěná funkce v prostředí MATLAB eig() spočítá vektor vlastních čísel, porovnáním jejich maximálních a minimálních hodnot získáme údaj, podle kterého rozhodneme, zda je v uvažovaném pásmu přítomen užitečný signál či nikoliv.

SNR	$-50\mathrm{dB}$	$0\mathrm{dB}$	$50\mathrm{dB}$
Signál + šum	286406	69648	17171459
Pouze šum	-6270947259553662	-5773308006476026	-5866111155058666

Tab. 4.1: Výsledky simulací pro různé hodnoty SNR (nízká, střední, vysoká)

Experimentováním a opakovaným spouštěním simulace bylo zjištěno, ře aditivní Gaussovský šum je charakterizován velmi velkým záporným číslem, zatímco signál + šum je charakterizován číslem kladným. Nebylo testováno, jaké výsledky by přinesla simnulace v jiném kanále než je AWGN.

# 4.2.2 Zhodnocení metody detekce vlastních čísel matice kovariance

Není účelem projektu tuto metodu implementovat do HW. Nevýhodou metody detekce vlastních čísel matice kovariance je její omezení pouze na kanál AWGN a diskutabilní náročnost při implementaci do obvodu FPGA.

# 5 IMPLEMENTACE

# 5.1 Úvod do FPGA a VHDL

(Převzato z [12]) Programovatelná hradlová pole (Field Programmable Gate Array) jsou speciální digitální integrované obvody obsahující různě složité programovatelné bloky propojené konfigurovatelnou maticí spojů. Na rozdíl od obvodů ASIC (Application Specific Integrated Circuit) jsou obvody FPGA naprogramovatelné v zákaznické aplikaci na požadovanou funkci, jsou tedy univerzálnější. Jejich typické nasazení je v oblasti menších sérií navrhovaných zařízení, kdy se návrh obvodů ASIC ještě nevyplatí a kdy řešení s konvenčními procesory není vhodné (vektorové obvodové analyzátory, digitální osciloskopy a jiná komplexní zařízení). Nejznámějšími představiteli rodiny FPGA jsou obvody Spartan a Virtex od firmy Xilinx, Cyclone od firmy Altera a ECP od firmy Lattice Semiconductor.

(Převzato z [13]) Programovací jazyk VHDL (standardem od roku 1987, revidován o 10 let později) spolu s jazykem Verilog se řadí k hlavním programovacím jazykům pro syntézu hradlových polí. Jedná se o typový programovací jazyk, obsahuje prostředky pro popis paralelismu, konektivity a explicitní vyjádření času.

Sada softwareových nástrojů Xilinx ISE Webpack verze 14.1 obsahuje hlavní aplikaci pro kompozici kódu (Project Navigator), aplikaci pro nahrávání bitových souborů do obvodu (iMPACT), aplikaci pro manuální konfiguraci pinů hradlového pole (Plan Ahead), aplikaci pro analýzu vnitřních signálu přímo v obvodu (Chipscope), nástroj pro generování IP jader (Core generator) a další.



Obr. 5.1: Hlavní okno ISE Project Navigator

### 5.2 Blokové schéma energetického detektoru

Na vstupu energetického detektoru je anténa (resp. vektorový generátor), AD převodník a kvadraturní demodulátor. Spektra složek I a Q je ještě nutno omezit filtem typu dolní propust. Jednotlivé vzorky složek I a Q jsou pak násobeny a akumulovány v blocích MAC (multiply - accumulate). Výstupy MAC bloků jsou posléze sečteny ve sčítačce, jejíž výstup porovnává komparátor s rozhodovacím prahem  $\lambda_E$ . Překročením prahu dojde k překlopení komparátoru a k signalizaci, že sledovaný kmitočet je již obsazen užitečným signálem.



Obr. 5.2: Blokové schéma energetického detektoru

Na konci akumulačního cyklu je na výstupu MAC bloků hodnota popsaná vztahem 1.7 na straně 16.

### 5.3 Obvodová simulace

Simulace s reálným signálem byla uskutečněna podle zjednodušeného schématu detektoru (obr. 5.3), jehož vstupní složky I a Q jsou realizovány paměťovými bloky ROM, ve kterých jsou uloženy koeficinety reálného navzorkovaného signálu.



Obr. 5.3: Blokové schéma simulace energetického detektoru

#### 5.3.1 Vstupní signál QPSK

První zelený průběh jsou systémové hodiny. Temně fialový průběh označuje vstupní čítač, který mj. adresuje výstupní data z pamětového bloku ROM. Výstupní data zachycují průběhy 1. červený a 1. modrý. Tato data jsou následně umocněna a akumulována v bloku MAC, tj. 2. červený a 2. modrý průběh. MAC bloky pracují se zpožděním, proto je první hodnota z ROM paměti umocněna a akumulována dvakrát.

Žlutý průběh označuje výstup sčítačky, taktéž pracuje se zpožděním. Poslední zelený průběh označuje výstup detektoru, který přímo určuje, zda je pásmo obsazeno či nikoliv. V tomto případě byl rozhodovací práh překonán záhy.

0 ns	20 ns	40 ns	60 ns	80 ns	100 ns
	2 3	4 5	X 6 X 7	X 8 X 9 X	10 11
-25	-31 -39	-49 ( -60	<u> </u>	X -88 X -94 X	-97 ( -96 (
0 625 1	.250 2211	3732 6133	9733 14774	21174 28918	37754 47163 5
<u>49</u>	13 / -24 /	-62 / -100	<u>-136</u> -168	X -196 X -219 X	-236 / -246 / -
0 2401 4	1802 ( 4971 )	5547 9391	19391 37887	66111 104527	152488 208184 26
0 3	8026 ( 6052 )	7182 9279	15524 29124	52661 87285	133445 🗙 190242 🗙 25

Obr. 5.4: Výsledek simulace nad množinou vzorků QPSK signálu

Způsob výpočtu výstupu MAC bloku 1 (2. červený průběh) pro prvních 5 taktů hodinového signálu :

$$(-25)^{2} + (-25)^{2} + (-31)^{2} + (-39)^{2} + (-49)^{2} + (-60)^{2} = 9733$$
(5.1)

#### 5.3.2 Vstupní signál WiMAX

Sled signálů je stejný jako v předchozím případě. V paměti ROM jsou uloženy vzorky signálu WiMAX (I složka a Q složka). Jejich umocňování a akumulaci vystihují průběhy 2. červený a 2 modrý. Výstup ze sčítačky (žlutý) je porovnáván komparátorem s ladícím prahem. I v tomto případě byl ladící práh překonán velmi brzy.

Způsob výpočtu výstupní hodnoty MAC bloku 1 (2. druhý červený průběh) pro prvních 5 taktů hodinového signálu :

$$473^2 + 473^2 + 1797^2 + 3020^2 + 4258^2 = 30927631$$
(5.2)

	) ns				10 ns			20 ns			30 ns	. 1		40 ns	. 1		50 ns	1.		60 ns	1	70 ns
		0			1			2			3			4			5			5		7
				473			17	97		30	20		42	58		55	71		69	59	84	32
	C	)		223	729		447	458		3676	667		1279	7067		3092	7631		6196	3672	11039	1353
ł				10060			10-	129	Х	10	500		10:	27	X	93	84	х	82	36	X 66	57
ł	C	)	X	10120	3600		20240	7200	Х	31117	1241		42142	1241	X	52397	7370	Х	61203	6826	67986	8522
				0		C	1014	27329	х	2028	54658		3148	17908	_X	4342	18308	х	5549	05001	6740	00498
I																						

Obr. 5.5: Výsledek simulace nad množinou vzorků signálu WiMAX

Výsledky simulací splňují očekávané předpoklady.

#### 5.3.3 Nastavení IP jader

IP jádra jsou (jak uvádí [18]) funkční bloky, které jsou intelektuálním majetkem (obvykle) jejich tvůrce. Ten pak poskytuje oprávnění dalším stranám k užití těchto bloků, nikoliv však k jejich úpravě, potažmo k reverzní analýze (diskutabilní). Jsou výhodná zejména tam, kde je nutné vstoupit rychle na trh a nezabývat se vývojem již vyvinutých komponent (například jádra řadičů pro ethernet, LCD či USB, jádro audiokodeku AC97, přehrávače MP3, jádra DSP funkcí - FFT, DCT, Viterbi a mnohá další).

IP jádra použitá v simulaci jsou velmi flexibilní a obsahují širokou škálu (mnohdy nevyužitých) parametrů. Nejdůležitějším prvkem jádra energetického detektoru je blok MAC.

Documents View			
P Symbol	e ×	LogiCXRE	Multiply Accumulator xlinx.com:ip:xbip_multaccum:2.0
		Component Name	xmacblock
		A Input Type	Signed •
		B Input Type	Signed •
	1	A Input Width	16 Range: 232
A[15:0]	→ s[31:0]	B Input Width	16 Range: 232
clk		Accumulation Width	32 Range: 3280
SUBTRACT		Output Width	32 Range: 232
BYPASS		Accumulation Mode	Add
SCLR		Control	
	J	Bypass	Bypass Sense Active High
		Synchronous	Controls and Clock Enable(CE) Priority CE Overrides Sync 🔹
		Latency Settings	
		Latency Configurat	ion Manual   Latency 1

Obr. 5.6: Okno nastavení jádra Multiply Accumulate

Vstupy jsou koncipovány jako původně 16-ti bitové, kvůli převodníkové desce z rané fáze vývoje a jsou znaménkové (signed). Akumulační šířka byla ponechána na hodnotě 32, jedná se o vnitřní funkci (dle [17]). Šířka výstupní sběrnice, pro řádné plnění funkce násobení, je také 32-ti bitová. Důležitým signálem je SCLR (synchronous clear), zajišťující nulování akumulované hodnoty. Za zmínku stojí ještě signál BYPASS, který přemostí akumulační logiku a z bloku se stane násobička (není po-užit).

🗘 Adder Subtracter	111 Sec. 1	
IP Symbol 🗗 🛪	logi <sup>CXRE</sup> Add	er Subtracter xilinx.com:ip:c_addsub:1
	Component Name adder	
	Implement using	Fabric 🔹
	A Input Type	Unsigned -
	B Input Type	Unsigned 👻
	A Input Width	32 Range: 1256
	B Input Width	32 Range: 1256
	Add Mode	Add
$A[31:0] \longrightarrow C_OUT$ B[31:0] $\longrightarrow$ S[32:0]	Output Width	33 Range: 3233
CLK-	Latency Configuration	Manual   Latency 1 Range: 0258
	📃 Constant Input	Constant Value 000000000000000000000000000000000000
	Control	
BYPASS	Clock Enable (CE)	
SSET	Carry In (C_IN)	Carry Out (C_OUT) Borrow In/Out Sense Active Low -
SINIT	Synchronous Clear (SCLR)	
	Synchronous Set (SSET)	
	Synchronous Init (SINIT)	Init Value 0 (Hex)
	Bypass	Bypass Sense Active High 👻
	Synchronous Set and Clear(Rese	et) Priority Reset Overric 👻
	Synchronous Controls and Clock	Enable(CE) Priority Sync Override -
	Bypass and Clock Enable(CE) Pri	CE Overrides 👻
	Power-on Reset Init Value	0 (Hex)
🌾 IP Symbol 📢 Information	Datasheet	Generate Cancel Help

Obr. 5.7: Okno nastavení jádra sčítačky

Vstupy sčítačky tvoří 32ti bitové neznaménkové sběrnice (unsigned). Šířka výstupní sběrnice je 33 bitů, pro zajištění přenosu do vyššího řádu. Signál SCLR, stejně jako v předchozím případě slouží k nulování výstupu sčítačky.

# 5.4 Implemetace

K implementaci v rané fázi vývoje sloužila vývojová deska s FPGA Spartan 3A-DSP a převodníková karta EXP HS-ADC od společnosti AVNET. Důsledkem pravděpodobně chybné interpretace vnitřních signálů a jejich propojení na rozšiřující konektor byl přechod k vývojové platformě Digilent Atlys s FPGA Spartan 6 s laboratorním převodníkovým modulem.



Obr. 5.8: Vývojová deska Digilent Atlys

AD převodník nese označení AD6645, jedná se o 14-ti bitový vysokorychlostní převodník. Pro jeho správnou funkci bylo nutné upravit systémové hodiny na požadovaný kmitočet.

Podle tabulky 4 v [dokumentace k převodníku] je třeba přivést na vstup ENCODE signál, jak ukazuje časovací diagram.



Obr. 5.9: Časový diagram AD převodníku AD6645 (převzato z [14])

Typická hodnota periody signálu ENCODE  $t_{ENC} = 12,5 ns.$  Z časového diagramu převodníku dále plyne, že mezi aktivními úrovněmi signálů ENCODE a DATA READY je konstatní časová prodleva  $t_{DR}$ , typicky 2 ns. Zpoždění mezi akvizicí vzorku N a aktivní úrovní signálu DATA READY pro příslušný vzorek se dá vyjádřit jako

$$t_{N\_DELAY} = 3 \cdot t_{ENC} + t_{E\_DR} = 3 \cdot 12, 5 + 8, 25 = 45, 75 \ ns \tag{5.3}$$

DA převodník nese označení AD9764, jedná se o 14-ti bitový 100 MSps DA převodník, lze jej považovat za funkční komplement AD převodníku AD6645.



Obr. 5.10: Časový diagram DA převodníku AD9764 (převzato z [15])

Nejkratší přípustná doba aktivního stavu signálu CLOCK  $t_{LPW} = 3,5 ns$ . Uvažováním střídy 1:1 dospějeme k minimální periodě CLOCK signálu  $T_{CLOCK} = 7 ns$ , tedy maximálnímu kmitočtu 142,857 MHz.

#### 5.4.1 Návrh řízení převodníků

Převodníková deska je spojena se základní deskou Atlys pomocí VHDCI konektoru, který byl účelně vytvořen pro vysokorychlostní aplikace. Zapojení jednotlivých pinů převodníkové desky ke konektoru VHDCI je z výroby nastaveno tak, jak popisují tabulky C.1 a C.2 v příloze, pro úpravu systémových hodin jsou důležité zejména signály DATA READY a ENCODE, napojené na piny konektoru EXP-IO10\_P a EXP-IO10\_N.

K těmto pinům je nutné připojit i obvod FPGA, toho se dosáhne pomocí User Constraint File. UCF soubory popisují rozmístění signálů a sběrnic na pinech obvodu FPGA. Připojení obvodu FPGA k signálům DATA READY a ENCODE zajistí následující řádky :

```
NET CLK-ENC LOC="T10";
NET DRY LOC="R10";
```

Celý UCF soubor je v příloze A.

Úprava systémového hodinového signálu pro převodník je zajištěna prostým dělením dvěma. Takto upravený signál ENCODE je přiveden na AD převodník a pomocí ošetření datových výstupů jsou data z AD převodníku dále zpracována.

```
process(clk) -- cnt = 2 => 50 MHz
  variable cnt : integer := 0;
  variable last level : boolean := false;
begin
if (clk='1' and clk'event) then
  cnt := cnt + 1;
  if (cnt=2 and last_level=false) then
    cnt := 0;
 adc_cle <= '1';</pre>
 last level := true;
  elsif (cnt=2 and last level=true) then
    cnt := 0;
 adc cle <= '0';</pre>
 last_level := false;
  end if;
end if;
end process;
```

Takt signálu ENCODE je po zpomalení 50 MHz, což na jeho funkci nemá vliv. V dokumentaci lze nalézt závislost SFDR na kmitočtu signálu ENCODE, ta je tímto zpomalením ovlivněna pouze minimálně (v řádu desetin, nejvýše však jednotek dBc), jak ukazuje obrázek 5.11.

Pro ověření funkce převodníkové desky byl vytvořen signálový bypass, tedy data z AD převodníku jsou bez úpravy vysíláná DA převodníkem na výstup desky a posléze ověřována osciloskopem.

Pravděpodobně nesprávným časováním DA převodníku došlo k nestandardní funkci bypassu.



Obr. 5.11: Závislost SFDR na kmitočtu (převzato z [14])

```
process(clk) -- cnt = 100 \Rightarrow 1 MHz
  variable cnt : integer := 0;
variable last_level : boolean := false;
begin
if (clk='1' and clk'event) then
  cnt := cnt + 1;
  if (cnt=100 and last_level=false) then
    cnt := 0;
    dac_clock <= '1';</pre>
    last_level := true;
  elsif (cnt=100 and last_level=true) then
    cnt := 0;
    dac_clock <= '0';</pre>
    last_level := false;
  end if;
end if;
end process;
```

Proces získání dat z AD převodníku a jejich přeposlání na DA převodník :

```
process(adc_cle)
variable slow : integer := 0;
begin
```

```
if (adc_dry = '1') then
   slow := slow + 1;
   if (slow = 50) then
      dac <= adc;
   end if;
end if;
end process;</pre>
```



Obr. 5.12: Signálový bypass

### 5.4.2 Analýza dat pomocí programu Chipscope Pro

Pomocí chipscope definition file byl namapován výstupní datový port AD převodníku a následně pomocí debugovací linky analyzován v programu Chipscope.

Structure / Nets					Net Selections	
—/ [blink]				-	Clock Signals Trigger/Data Signal	s
					Channel         Channel           CH:0         //adc_0_BUF           CH:1         /adc_1_BUF           CH:2         /adc_3_BUF           CH:3         /adc_4_BUF           CH:4         /adc_4_BUF           CH:5         /adc_5_BUF           CH:6         /adc_6_BUF           CH:7         /adc_6_BUF           CH:8         /adc_8_BUF           CH:8         /adc_9_BUF	
(					CH:10 /adc_10_IBUF	
					CH:11 /adc_11_IBUF	
Net Name	▼ Pattern:		▼ Fil	ter	CH:12 /adc_12_IBUF	
Net Name	Source Instance	Source Component	Base Type		CH:13 /adc_13_IBUF	
ac sleep OBUF	sw 0 IBUF	IBUE	BUF	-		
ed 1 OBUF	sw 1 IBUF	IBUF	BUF			
dc 13 IBUF	adc 13 IBUF	IBUF	IBUF			
dc 12 IBUF	adc 12 IBUF	IBUF	IBUF			
dc 11 IBUF	adc 11 IBUF	IBUF	IBUF			
dc 10 IBUF	adc 10 IBUF	IBUF	IBUF			
dc 9 IBUF	adc 9 IBUF	IBUF	IBUF			
dc 8 IBUF	adc 8 IBUF	IBUF	IBUF			
dc_7_IBUF	adc_7_IBUF	IBUF	IBUF			
dc_6_IBUF	adc_6_IBUF	IBUF	IBUF			
dc_5_IBUF	adc_5_IBUF	IBUF	IBUF			
dc_4_IBUF	adc_4_IBUF	IBUF	IBUF			_
dc_3_IBUF	adc_3_IBUF	IBUF	IBUF		041	
dc_2_IBUF	adc_2_IBUF	IBUF	IBUF			
dc_1_IBUF	adc_1_IBUF	IBUF	IBUF		Make Connections	
	adc_0_IBUF	IBUF	IBUF		Make connections Move Nets Up	
adc_0_IBUF		DUEOD	DUEOD	-		0/D
idc_0_IBUF Ik_BUFGP	ICIK BUFGP	DUFGP	DUFGP		Remove Connections Move Nets Dov	

Obr. 5.13: Propojení signálů AD převodníku

Waveform - DEV:0	MyDe	vice0 (	XC6SL	(45) UN	IT:0 MyILA	0 (ILA)												
Bus/Signal	х	0	8	40	<b>80</b>	120	160	200	240	28	80 3	20	360	400	44	10 	480	520
-DataPort[0]	1	1	ווחוו							ULINU		nmin				Lini		ITTILLIT
-DataPort[1]	0	0				INNI							mn				nın	UTUU
-DataPort[2]	0	0						INNIN		NUNT					וחנות			
-DataPort[3]	1	1							IL MUUT									
-DataPort[4]	0	0	עווד	າທາມ	արող							nur		UTINUT				ทกแม
- DataPort[5]	0	0	ມມ			ШIЛ	תונות	ninn		minr	տետ		mnu	unnur			M	
-DataPort[6]	1	1					TUULTU			ามกก		ուտ	עוודע					
-DataPort[7]	1	1						ШП					ШГ					ШГЛ
-DataPort[8]	1	1									տու		ШГ					ШП
-DataPort[9]	1	1						ШП					Ш					ШП
-DataPort[10]	1	1						ШП			տու		Ш					ШП
-DataPort[11]	1	1						ШП					ШГ					ШП
-DataPort[12]	1	1						ШП					Ш	UFL			T.	ШП
DataPort[13]	1	1						ШП					ШГ					ШП

Obr. 5.14: Analýza výstupu AD převodníku,  $f_{in}=1\ MHz.$ 

Waveform - DEV:0	MyDe	vice0 (	XC	6SLX45) UN	IIT:0 MyIL	AO (ILA)										
Bus/Signal	х	0	8	40	80	120	160	200	240	280	320	360	400	440	480	520
DataPort[0]	0	0	Π										munr			
-DataPort[1]	1	1	1				TIMUTI			mnnn						
-DataPort[2]	1	1			шпип		ערערענו					NTILL				
-DataPort[3]	0	0		ערונות אונייע		ทากกากก							תורוות	munn	ЛШП	
-DataPort[4]	1	1													TUUT	
-DataPort[5]	1	1					mmm					ווחחוו				ттт
-DataPort[6]	1	1	I	UTITITU						וווווווו	ากกกกก			TTUMU	ווווווווו	
-DataPort[7]	1	1	I	UTTITUTU	ШТ					TITITII	וווווווו			ШП	П	
-DataPort[8]	1	1	I	UTITITU	ШТ					ווווווו	וווווווו	חווווווח		ШП	П	
-DataPort[9]	1	1	I	UTTITUTU						ווווווו	וווווווו				П	
-DataPort[10]	1	1	I	UTTITUTU	Ш					וותחחחח		NUNNIN			П	
-DataPort[11]	1	1	I	UTITITI	ШТ					ווווווו	וווווווו			ШП	П	
-DataPort[12]	1	1	I							ווותחוחח	ากกกกก			ШП		
DataPort[13]	1	1	I	UTUTUTU	ШТ					TITITII	ากกกก			ШП	П	

Obr. 5.15: Změna výstupního kmitočtu signálu generátoru,  $f_{in}=100\ kHz.$ 

Odpojením výstupu generátoru zpracovává AD převodník pouze šumové pozadí.



Obr. 5.16: Výstup AD převodníku při odpojeném generátoru

Pomocí modulu Chipscope Pro byla provedena analýza výstupních signálů AD převodníku AD6645. Výsledky této analýzy jsou uspokojivé, AD převodník byl korektně časován.

# 6 VÝSLEDKY PRÁCE

### 6.1 Výsledky simulace

V programu ISE Project Navigator bylo sestaveno schéma pro testování energetického detektoru. Jako vstup posloužili dříve navzorkované reálné signály QPSK a WiMAX. Referenční hodnota rozhodovacího prahu  $\lambda_E$  vyšla z experimentu a byla stanovena podle sestaveného vztahu

$$\lambda_E = \frac{1}{K} \cdot \sum_{i=0}^{K} \frac{\vec{N}}{100},$$
(6.1)

kde

K ... délka vektoru vzorků  $\vec{N}$ ,

 $\vec{N}$ ... vektor vzorků reálného signálu.

Tento způsob určování rozhodovacího prahu $\lambda_E$  přinesl uspokojivé výsledky simulace.

# 6.2 Výsledky implementace do HW

Pro správnou funkci převodníkového modulu byl vytvořen UCF soubor pro propojení pinů obvodu FPGA s piny konektoru VHDCI (příloha A).

Byly vytvořeny procesy pro zpomalení systémového hodinového taktu tak, aby byla zajištěna funkce převodníků (příloha B).

Sestavený proces bypass vykazoval nestandardní funkci. Jeho úlohu částečně převzala analýza AD převodníku pomocí modulu Chipscope Pro (kapitola 5.4.2).

Proces uspání DA převodníku (SLEEP) vykázal při ověřování spolehlivou funkci.

Efektivitu implementace nebylo možné posoudit přímo, pouze z vestavěného modulu Design summary, kdy i při použití IP jader objem designu nepřesáhl 1% z dostupných logických bloků.

# 7 ZÁVĚR

Cílem této diplomové práce byla implementace metody energetické detekce signálu ve spektru do obvodu FPGA. V rané části vývoje sloužila k ověřování funkce deska s obvodem Spartan 3A-DSP a převodníkovými moduly EXP HS-ADC, resp. EXP HS-DAC. Důsledkem pravděpodobně chybné interpretace vnitřních signálů a jejich propojení na rozšiřující konektor byl přechod k vývojové platformě Digilent Atlys s FPGA Spartan 6 s laboratorním převodníkovým modulem.

Během návrhu řízení převodníkového modulu a jeho implementace do obvodu FPGA se bohužel vyskytly potíže, které se i přes velkou snahu nepodařilo odstranit. Jejich příčinou je pravděpodobně špatný návrh časování.

Z práce na projektu vyplynulo, že proces tvorby designu pro obvod FPGA, jeho ověření a implementace je velmi náročný a rozsáhlý, zejména časově, ale i hardwareově.

Výsledky práce shrnuje kapitola 6

### LITERATURA

- YÜCEK, Tevfik, ARSLAN, Hüseyin. A survey of spectrum sensing algorithms for cognitive radio applications. IEEE Communications surveys & Tutorials [online]. 2009, 11, 1, [cit. 2012-5-18]. Dostupný z URL : <a href="http://bit.ly/JbmfwO>">http://bit.ly/JbmfwO>"</a>
- [2] Učebnice teorie rádiové komunikace [online]. [s.l.] : [s.n.], 4.1.2011 [cit. 2012-5-18]. Dostupné z URL : <a href="http://bit.ly/MpxP8g>">http://bit.ly/MpxP8g>">http://bit.ly/MpxP8g></a>.
- [3] Tools4sdr [online]. c2008 [cit. 2012-5-18]. Detection of DVB-T signals (with USRP, GNU Radio and Matlab). Dostupné z URL : <a href="http://bit.ly/LhdMK7">http://bit.ly/LhdMK7</a>>.
- [4] WU, YaGun. A survey of spectrum sensing algorithm for cognitive radio applications. In [online]. [s.l.] : [s.n.], 2009 [cit. 2012-5-18]. Dostupné z URL : <a href="http://bit.ly/JWnvCX">http://bit.ly/JWnvCX</a>>.
- [5] SAHAI, Anant, CABRIC, Danijela. Spectrum sensing : fundamental limits and practical challenges. In [online]. [s.l.] : [s.n.], 2005 [cit. 2012-5-18]. Dostupné z URL : <http://bit.ly/LhefMe>.
- [6] SHELLHAMMER, Stephen J. Spectrum sensing. In [online].[s.l.] : [s.n.], 2008
   [cit. 2012-5-18]. Dostupné z URL : < http://bit.ly/lNbE8U>.
- [7] NADLER, Boaz, PENNA, Federico, GARELLO, Roberto. Performance of Eigenvalue-based Signal Detectors with Known and Unknown Noise Level. [online]. 2011 [cit. 2012-05-18]. Dostupné z URL : <a href="http://bit.ly/J2jEQZ">http://bit.ly/J2jEQZ</a>>
- [8] AXELL, Erik, LEUS, Geert, LARSSON, Erik G. Overview of spectrum sensing for cognitive radio. In [online]. [s.l.] : [s.n.], 2010 [cit. 2012-5-18]. Dostupné z URL : <a href="http://bit.ly/t0JlF4">http://bit.ly/t0JlF4</a>>.
- [9] PETERKA, Jiří. emph802.22 WRAN: Počítačové sítě, část 2 Technologie. In: [online]. 2011 [cit. 2012-05-18]. Dostupné z URL : <a href="http://bit.ly/KX2gAE">http://bit.ly/KX2gAE</a>
- [10] IEEE 802.22 Spectrum Sensing and Cognitive Network. In: Radioelectronics.com: Resources and analysis for electronics engineers [online]. [cit. 2012-05-18]. Dostupné z URL : <a href="http://bit.ly/L3Sslp>">http://bit.ly/L3Sslp></a>
- [11] DON, Rajesh. *IEEE 802.22 WRAN Standard.* In: [online]. 2012 [cit. 2012-05-18]. Dostupné z URL : <a href="http://bit.ly/Jm4B9S">http://bit.ly/Jm4B9S</a>
- [12] Programovatelné hradlové pole. [online]. 2012 [cit. 2012-05-18]. Dostupné z URL
   : <a href="http://bit.ly/JnpZ9d">http://bit.ly/JnpZ9d</a>>

- [13] VHDL. [online]. 2012 [cit. 2012-05-18]. Dostupné z URL : <http://bit.ly/KdyjKv>
- [14] ANALOG DEVICES. AD6645: 14-Bit, 80 MSPS/105 MSPS A/D Converter.
   2008. Dostupné z URL : <a href="http://bit.ly/mS7CFX">http://bit.ly/mS7CFX</a>>
- [15] ANALOG DEVICES. AD9764: 14-Bit, 125 MSPS High Performance TxDAC® D/A Converter. 1999. Dostupné z URL : <a href="http://bit.ly/ql1nBQ>">http://bit.ly/ql1nBQ></a>
- [16] DIGILENT INC. ATLYS Board: Reference manual. 2011. Dostupné z URL : <a href="http://bit.ly/Jkynfb">http://bit.ly/Jkynfb</a>>
- [17] XILINX. XILINX LogiCORE IP: Multiply Accumulator. 2011. Dostupné z URL
   : <http://bit.ly/JkyPKi>
- [18] Semiconductor intellectual property core. In: Wikipedia: the free encyclopedia [online]. San Francisco (CA): Wikimedia Foundation, 2001- [cit. 2012-05-18]. Dostupné z URL : <a href="http://bit.ly/9aZEho">http://bit.ly/9aZEho</a>

# SEZNAM PŘÍLOH

A	Use	r constraint file	56
В	Důl	ežité části kódu	58
	B.1	Zpomalení hodin pro DA převodník $\hfill \hfill \hf$	58
	B.2	Zpomalení hodin pro AD převodník $\hfill \hfill \hf$	58
	B.3	Proces by pasu dat $\hfill \ldots \ldots$	59
	B.4	Proces uspání DA převodníku	59
С	Zan	ojení převodníků k pinům VHDCI konektoru	60
U	Lap	ojem prevodniku k pinum v mber konektoru	00

### A USER CONSTRAINT FILE

```
# Master clock
net "clk" loc="L15";
# Mapovani LED diod na desce Digilent ATLYS
NET "Led<0>" LOC = "U18";
NET "Led<1>" LOC = "M14";
NET "Led<2>" LOC = "N14";
NET "Led<3>" LOC = "L14";
NET "Led<4>" LOC = "M13";
NET "Led<5>" LOC = "D4";
NET "Led<6>" LOC = "P16";
NET "Led<7>" LOC = "N12";
# Mapovani pinu DA prevodniku
net "dac<13>" loc="V10";
net "dac<12>" loc="R8";
net "dac<11>" loc="T8";
net "dac<10>" loc="M8";
net "dac<9>" loc="U8";
net "dac<8>" loc="U7";
net "dac<7>" loc="V7";
net "dac<6>" loc="N7";
net "dac<5>" loc="P8";
net "dac<4>" loc="T6";
net "dac<3>" loc="R7";
net "dac<2>" loc="N6";
net "dac<1>" loc="U5";
net "dac<0>" loc="P7";
net "dac_clock" loc="U10";
net "dac_sleep" loc="V5";
# Mapovani pinu AD prevodniku
net "adc<13>" loc="U11";
net "adc<12>" loc="N9";
net "adc<11>" loc="M10";
net "adc<10>" loc="P11";
net "adc<9>" loc="N10";
```

```
net "adc<8>" loc="T12";
net "adc<7>" loc="R11";
net "adc<6>" loc="N11";
net "adc<5>" loc="M11";
net "adc<4>" loc="V13";
net "adc<4>" loc="U13";
net "adc<2>" loc="U13";
net "adc<2>" loc="U15";
net "adc<1>" loc="U16";
net "adc<0>" loc="V16";
net "adc_dry" loc="R10";
net "adc_ovr" loc="V15";
net "adc_cle" loc="T10";
```

#Ostatni piny

net "sw<0>" loc="A10"; net "sw<1>" loc="D14";

# B DŮLEŽITÉ ČÁSTI KÓDU

## B.1 Zpomalení hodin pro DA převodník

```
process(clk) -- 100 => 1 MHz
  variable cnt : integer := 0;
  variable last_level : boolean := false;
begin
if (clk='1' and clk'event) then
  cnt := cnt + 1;
  if (cnt=100 and last_level=false) then
    cnt := 0;
    dac clock <= '1';</pre>
    last_level := true;
  elsif (cnt=100 and last level=true) then
    cnt := 0;
    dac clock <= '0';</pre>
    last_level := false;
  end if;
end if;
end process;
```

# B.2 Zpomalení hodin pro AD převodník

```
process(clk) -- 2 => 50 MHz
variable cnt : integer := 0;
variable last_level : boolean := false;
begin
if (clk='1' and clk'event) then
cnt := cnt + 1;
if (cnt=2 and last_level=false) then
cnt := 0;
adc_cle <= '1';
last_level := true;
elsif (cnt=2 and last_level=true) then
cnt := 0;
adc_cle <= '0';
last_level := false;
```

```
end if;
end if;
end process;
```

# B.3 Proces bypasu dat

```
process(adc_cle)
  variable slow : integer := 0;
begin
if (adc_dry = '1') then
  slow := slow + 1;
  if (slow = 50) then
    dac <= adc;
  end if;
end if;
end if;</pre>
```

# B.4 Proces uspání DA převodníku

```
process(sw) begin
if (sw(0)='1') then
    dac_sleep <= '1';
    Led(0) <= '1';
else
    dac_sleep <= '0';
    Led(0) <= '0';
end if;
end process;
```

# C ZAPOJENÍ PŘEVODNÍKŮ K PINŮM VHDCI KONEKTORU

Pin převodníku	Pin VHDCI	Lokace FPGA
dac<13>	EXP-IO11_N	V10
dac < 12 >	EXP-IO12_P	R8
dac < 11 >	EXP-IO12_N	T8
dac < 10 >	EXP-IO13_P	M8
dac < 9 >	EXP-IO14_P	U8
dac < 8 >	EXP-IO15_P	U7
dac < 7 >	EXP-IO15_N	V7
dac < 6 >	EXP-IO16_P	N7
dac < 5 >	EXP-IO16_N	P8
dac < 4 >	EXP-IO17_P	T6
dac < 3 >	EXP-IO18_P	m R7
dac < 2 >	EXP-IO19_P	N6
dac < 1 >	EXP-IO20_P	U5
dac < 0 >	EXP-IO19_N	P7
$dac\_clock$	EXP-IO11_P	U10
$dac\_sleep$	EXP-IO20_N	V5

Tab. C.1: Připojení pinů DA převodníku k pinům VHDCI konektoru

Pin převodníku	Pin VHDCI	Lokace FPGA
adc<13>	EXP-IO9_P	U11
adc < 12 >	EXP-IO8_N	N9
adc < 11 >	EXP-IO8_P	M10
adc < 10 >	EXP-IO7_N	P11
adc < 9 >	EXP-IO7_P	N10
adc < 8 >	EXP-IO6_P	T12
adc < 7 >	EXP-IO5_P	R11
adc < 6 >	EXP-IO4_N	N11
adc < 5 >	EXP-IO4_P	M11
adc < 4 >	EXP-IO3_N	V13
adc < 3 >	EXP-IO3_P	U13
adc < 2 >	EXP-IO2_P	U15
adc < 1 >	EXP-IO1_P	U16
adc < 0 >	EXP-IO1_N	V16
$adc_dry$	EXP-IO10_P	R10
$adc_ovr$	EXP-IO2_N	V15
$adc_cle$	EXP-IO10_N	T10

Tab. C.2: Připojení pinů AD převodníku k pinům VHDCI konektoru