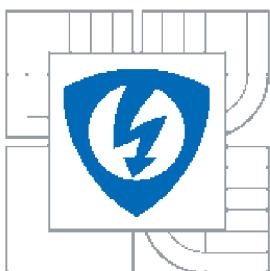




VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ
BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH
TECHNOLOGIÍ
ÚSTAV RADIOELEKTRONIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF RADIO ELECTRONICS

BUDIČ POLOVODIČOVÉHO LASERU PRO 1GBIT/S

DRIVER OF SEMICONDUCTOR LASER FOR 1GBIT/S

DIPLOMOVÁ PRÁCE
MASTER'S THESIS

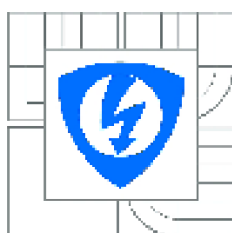
AUTOR PRÁCE
AUTHOR

Bc. RADEK MELICHÁREK

VEDOUCÍ PRÁCE
SUPERVISOR

doc. Ing. ALEŠ PROKEŠ, Ph.D.

BRNO 2010



VYSOKÉ UČENÍ
TECHNICKÉ V BRNĚ

Fakulta elektrotechniky
a komunikačních technologií

Ústav radioelektroniky

Diplomová práce

magisterský navazující studijní obor
Elektronika a sdělovací technika

Student: Bc. Radak Melichárek

ID: 85202

Ročník: 2

Akademický rok: 2009/2010

NÁZEV TĚMATU:

Budič polovodičového laseru pro 1Gbit/s

POKYNY PRO VYPRACOVÁNÍ:

Prostudujte princip činnosti polovodičových laserů typu VCSEL, metody jejich buzení a stabilizace výkonu. Uveďte příklady realizace budičů s možností oddělené regulace modulačního a stejnosměrného proudu laseru. Navrhněte zapojení budiče s regulací výkonu pro přenosovou rychlost 1Gbit/s a modulační proud alespoň 30 mA.

Vytvořte vhodný model laseru VCSEL a ověřte vlastnosti navržených budičů v programu PSpice. Optimalizujte jednotlivá zapojení s cílem dosažení maximální šířky pásma při požadovaném budicím proudu.

Navrhněte obvody pro řízení a monitorování výkonu řízené mikroprocesorem prostřednictvím sériové linky I2C nebo SPI. Zvolte optimální variantu budiče, realizujte jej spolu s řídicími obvody v podobě funkčního vzorku a ověřte jeho činnost.

DOPORUČENÁ LITERATURA:

[1] AGRAWAL, G. P. Fiber-Optic Communication Systems, 3/E. Chichester: J. Willey & Sons, 2002.

[2] HARALABIDIS, N. et al. CMOS laser driver with independently adjustable DC and modulation currents for data rates up to 2.5 GB/s. Proc. of IEEE Int. Symp. Circuits & Systems, 2000, p. 425-428.

Termín zadání: 8.2.2010

Termín odevzdání: 21.5.2010

Vedoucí práce: doc. Ing. Aleš Prokaš, Ph.D.

prof. Dr. Ing. Zbyněk Raida
Předseda oborové rady

LICENČNÍ SMLOUVA

POSKYTOVANÁ K VÝKONU PRÁVA UŽÍT ŠKOLNÍ DÍLO

uzavřená mezi smluvními stranami:

1. Pan/paní

Jméno a příjmení: Bc. Radek Melichárek
Bytem: Vlkova 11, Brno, 628 00
Narozen/a (datum a místo): 7. října 1984 v Brně

(dále jen „autor“)

a

2. Vysoké učení technické v Brně

Fakulta elektrotechniky a komunikačních technologií
se sídlem Údolní 53, Brno, 602 00
jejímž jménem jedná na základě písemného pověření děkanem fakulty:
prof. Dr. Ing. Zbyněk Raida, předseda rady oboru Elektronika a sdělovací technika
(dále jen „nabyvatel“)

Čl. 1

Specifikace školního díla

1. Předmětem této smlouvy je vysokoškolská kvalifikační práce (VŠKP):

- disertační práce
 - diplomová práce
 - bakalářská práce
 - jiná práce, jejíž druh je specifikován jako
- (dále jen VŠKP nebo dílo)

Název VŠKP: BUDIČ POLOVODIČOVÉHO LASERU PRO 1GBIT/S

Vedoucí/ školitel VŠKP: doc. Ing. ALEŠ PROKEŠ, Ph.D.

Ústav: Ústav radioelektroniky

Datum obhajoby VŠKP: _____

VŠKP odevzdal autor nabyvateli*:

- v tištěné formě – počet exemplářů: 2
- v elektronické formě – počet exemplářů: 2

2. Autor prohlašuje, že vytvořil samostatnou vlastní tvůrčí činností dílo shora popsané a specifikované. Autor dále prohlašuje, že při zpracovávání díla se sám nedostal do rozporu s autorským zákonem a předpisy souvisejícími a že je dílo dílem původním.
3. Dílo je chráněno jako dílo dle autorského zákona v platném znění.
4. Autor potvrzuje, že listinná a elektronická verze díla je identická.

* hodící se zaškrtněte

Článek 2

Udělení licenčního oprávnění

1. Autor touto smlouvou poskytuje nabyvateli oprávnění (licenci) k výkonu práva uvedené dílo nevýdělečně užít, archivovat a zpřístupnit ke studijním, výukovým a výzkumným účelům včetně pořizování výpisů, opisů a rozmnoženin.
2. Licence je poskytována celosvětově, pro celou dobu trvání autorských a majetkových práv k dílu.
3. Autor souhlasí se zveřejněním díla v databázi přístupné v mezinárodní síti
 - ihned po uzavření této smlouvy
 - 1 rok po uzavření této smlouvy
 - 3 roky po uzavření této smlouvy
 - 5 let po uzavření této smlouvy
 - 10 let po uzavření této smlouvy(z důvodu utajení v něm obsažených informací)
4. Nevýdělečné zveřejňování díla nabyvatelem v souladu s ustanovením § 47b zákona č. 111/ 1998 Sb., v platném znění, nevyžaduje licenci a nabyvatel je k němu povinen a oprávněn ze zákona.

Článek 3

Závěrečná ustanovení

1. Smlouva je sepsána ve třech vyhotoveních s platností originálu, přičemž po jednom vyhotovení obdrží autor a nabyvatel, další vyhotovení je vloženo do VŠKP.
2. Vztahy mezi smluvními stranami vzniklé a neupravené touto smlouvou se řídí autorským zákonem, občanským zákoníkem, vysokoškolským zákonem, zákonem o archivnictví, v platném znění a popř. dalšími právními předpisy.
3. Licenční smlouva byla uzavřena na základě svobodné a pravé vůle smluvních stran, s plným porozuměním jejímu textu i důsledkům, nikoliv v tísní a za nápadně nevýhodných podmínek.
4. Licenční smlouva nabývá platnosti a účinnosti dnem jejího podpisu oběma smluvními stranami.

V Brně dne:

.....

Nabyvatel

.....

Autor

ABSTRAKT

Tato práce popisuje návrh budiče pro konkrétní laser typu VCSEL. Pro daný laser byly vytvořeny modely pro simulaci v PSpice OrCAD. Navržený budič se svými vlastnostmi snaží vyrovnat dostupným integrovaným budičům a odstranit některé jejich nevýhody. Je složen z následujících bloků: vstupní LVPECL receiver/driver, diferenční zesilovač, pevný zdroj modulačního proudu, obvod automatické regulace výkonu. Regulace modulačního proudu je řešena atypicky pomocí vhodně vybraného vstupního LVPECL receiveru/driveru, který umožňuje řídit rozkmit napětí na svém výstupu. V práci jsou dále popsány typy vazby mezi laserem a budičem a je vybrána nejvhodnější varianta vzhledem k netradičnímu řešení budiče. Zapojení budiče je doplněno mikrokontrolérem, který zajišťuje řízení výstupního optického výkonu prostřednictvím sériové linky RS232.

KLÍČOVÁ SLOVA

VCSEL, LVPECL, diferenční zesilovač, zdroj proudu

ABSTRACT

This thesis describes a design of a driver for a specific type of laser VCSEL. Models for simulation in PSpice OrCAD have been developed for this type of laser. The qualities of the designed driver aim to be equal to the integrated drivers that are available and to remove some of their drawbacks. It consists of the following components: input LVPECL receiver/driver, differential amplifier, fixed source of a modulation current, circuit of automatic power control. Regulation of the modulation current is dealt with atypically using an aptly selected input LVPECL receiver/driver which enables to control the voltage amplitude on its output by means of voltage. The thesis also describes different types of coupling between laser and driver. The most appropriate alternative is selected taking into consideration the unconventional design of the driver. The connection of the driver is supplemented by a microcontroller which secures control of output optical power by means of a serial bus RS232.

KEYWORDS

VCSEL, LVPECL, differential amplifier, current source

MELICHÁREK, R. *Budič polovodičového laseru pro 1Gbit/s*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2010. 59 s. Vedoucí diplomové práce doc. Ing. Aleš Prokeš, Ph.D.

PROHLÁŠENÍ

Prohlašuji, že svou diplomovou práci na téma Budič polovodičového laseru pro 1Gbit/s jsem vypracoval samostatně pod vedením vedoucího diplomové práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této diplomové práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a/nebo majetkových a jsem si plně vědom následků porušení ustanovení § 11 a následujících zákona č. 121/2000 Sb., o právu autorském, o právech souvisejících s právem autorským a o změně některých zákonů (autorský zákon), ve znění pozdějších předpisů, včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb.

V Brně dne

.....

(podpis autora)

PODĚKOVÁNÍ

Děkuji vedoucímu diplomové práce doc. Ing. Aleši Prokešovi, Ph.D. za účinnou metodickou, pedagogickou a odbornou pomoc a další cenné rady při zpracování mé diplomové práce.

V Brně dne

.....

(podpis autora)

OBSAH

Úvod	1
1 Polovodičová laserová dioda	2
1.1 Laserová dioda typu VCSEL	2
1.1.1 Vlastnosti laserové diody typu VCSEL	3
1.2 Buzení laserových diod	4
1.3 Stejnoseměrný (DC) model VCSEL pro PSpice	10
1.3.1 DC model pro laserovou diodu ULM850-02-TT-HSMAPP	12
1.4 Model VCSEL pro časovou analýzu v PSpice - AC model	14
1.4.1 AC model pro laserovou diodu ULM850-02-TT-HSMAPP	15
1.5 Úplný model VCSEL ULM850-02-TT-HSMAPP	16
2 Návrh budiče polovodičového laseru	17
2.1 Vstupní blok budiče – LVPECL Receiver	18
2.1.1 LVPECL receiver/driver NBSG16VS	19
2.2 Kompenzovaný dělič napětí	21
2.3 Diferenční zesilovač	23
2.3.1 Výběr tranzistorů pro realizaci diferenčního zesilovače	24
2.4 Návrh pracovního bodu zesilovače ve třídě A	24
2.5 Zdroj modulačního proudu I_{MOD}	25
2.5.1 Jednoduchý zdroj proudu	26
2.5.2 Proudové zrcadlo	27
2.5.3 Zdroj proudu řízený napětím	27
2.6 Volba vazby mezi budičem a laserovou diodou	28
2.7 Automatická regulace výkonu (APC)	29
2.7.1 Realizace APC pro ULM850-02-TT-HSMAPP	31
2.8 Řízení optického výkonu budiče prostřednictvím RS232	32
2.9 Návrh a simulace budiče č.1	35
2.10 Návrh a simulace budiče č.2	40
2.11 Konstrukce budiče	43
2.12 Měření budiče	46
2.12.1.1 Změřené průběhy pro budič č.1	47

2.12.1.2	Změřené průběhy pro budič č.2.....	51
3	Závěr	54
	Literatura	55
	Seznam symbolů, veličin a zkratk	57
	Seznam příloh	59

ÚVOD

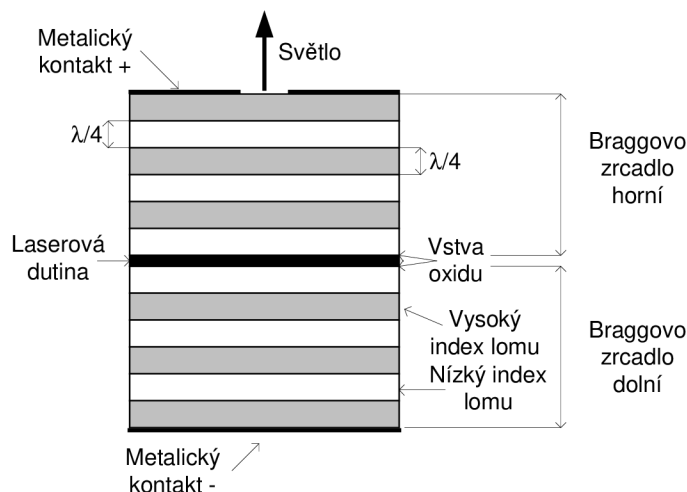
Optické bezkabelové spoje (FSO) jsou dnes nasazovány jak k tvorbě páteřních sítí s rychlostí přenosu až jednotky gigabitů, tak i k řešení konektivity poslední míle. Masovější rozšíření FSO pro řešení tzv. poslední míle je dáno příchodem nových technologií v optických komunikacích. Jedním z takových příkladů je právě laserová dioda typu VCSEL. Tato laserová dioda je revolučním řešením, které by mělo do budoucna snížit cenu a zvýšit rychlost FSO. VCSEL odstraňuje většinu nevýhod stávajících laserových diod používaných v FSO. Jednou z mála nevýhod VCSEL je, že i dnes cca 15 let po zavedení do praxe není na trhu dostatečné množství vhodných budičů. Většina výrobců se snaží zužitkovat své stávající budiče původně určené pro laserové diody typu EEL. A externím zapojením umožnit buzení VCSEL.

Cílem této práce je proto návrh budiče pro konkrétní laserovou diodu typu VCSEL od firmy ULM Photonics. Budič by měl pracovat do datové rychlosti 1,25Gbps s rozkmitem modulačního proudu minimálně 30mA. Dále by měl na svém vstupu akceptovat logické úrovně LVPECL a měl by umožňovat řízení výstupního optického výkonu pomocí sériové linky RS232.

1 POLOVODIČOVÁ LASEROVÁ DIODA

1.1 Laserová dioda typu VCSEL

Laserová dioda typu VCSEL (*Vertical Cavity Surface Emitting Laser*), jak její název napovídá, vyzářuje kolmo na plochu laserové dutiny (obr. 1.1) [1].



Obr. 1.1: Struktura laserové diody typu VCSEL.

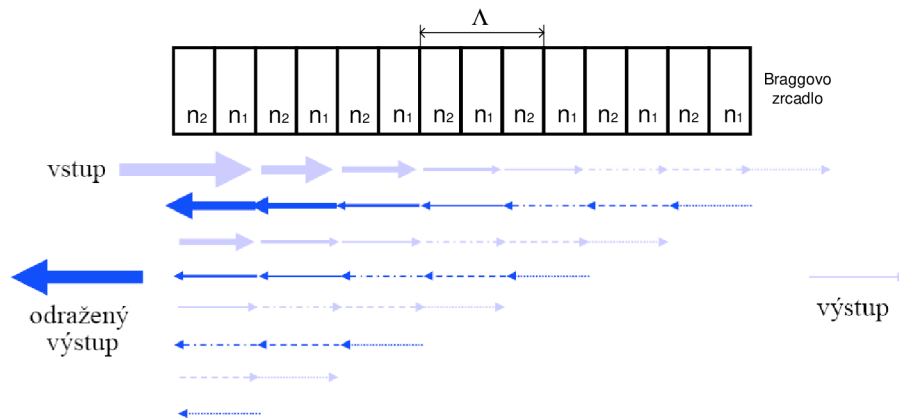
Na rozdíl od hranově vyzářujících laserových diod EEL (Edge Emiting Lasers) nemá VCSEL optický rezonátor tvořený zrcadly. Rezonátor je zde tvořen spektrálně selektivní mřížkou, tzv. Braggovými zrcadly. Ty mají extrémně vysokou odrazivost cca 99% (běžné EEL asi jen 30%). Braggovo zrcadlo je složeno z vrstev s různým indexem lomu. Běžný počet vrstev je cca 30. Počet vrstev závisí na změně indexu lomu v sousedních vrstvách. Při velké změně indexu lomu v sousedních vrstvách, je potřeba k docílení požadované odrazivosti méně vrstev a naopak. S rostoucím počtem vrstev, roste i sériový odpor diody \Rightarrow kompromis.

Konstrukci Braggova zrcadla popisuje obr. 1.1. Je – li splněna Braggova podmínka pro odraz (1.1), dochází ke konstruktivní interferenci. Pak odraz není bodový, ale je složen z bodů stejné fáze, viz obr. 1.2 [2].

Braggova podmínka pro odraz je dána následujícím vztahem

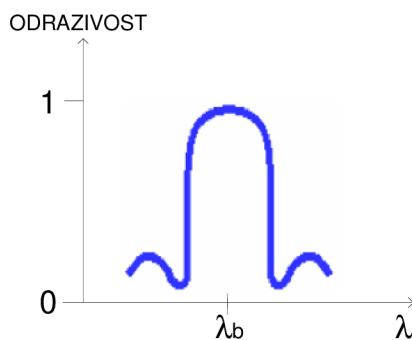
$$\Lambda = \frac{\lambda_b}{2n}, \quad (1.1)$$

kde Λ je perioda mřížky, λ_b je vlnová délka splňující Braggovu podmínku, n je síla vrstvy.



Obr. 1.2: Konstruktivní interference na Braggově zrcadle.

Obr. 1.3 popisuje odrazivost Braggova zrcadla v závislosti na vlnové délce daného módu. Vidíme, že odrazivost pro mód splňující Braggovu podmínku (1.1) je téměř rovna jedné. Ostatní módy jsou výrazně potlačeny. Důsledkem je jednomodovost.



Obr. 1.3: Odrazivost Braggova zrcadla v závislosti na vlnové délce.

1.1.1 Vlastnosti laserové diody typu VCSEL

Malá velikost rezonátoru, cca $2\mu\text{m}$, je důsledkem velké vzdálenosti mezi sousedními podélnými módy $\Delta\lambda$. Pro $\lambda = 850\text{nm}$ a velikost rezonátoru $2\mu\text{m}$ je $\Delta\lambda$ cca 100nm \Rightarrow jednoduché dosažení jednomódové činnosti laseru [1].

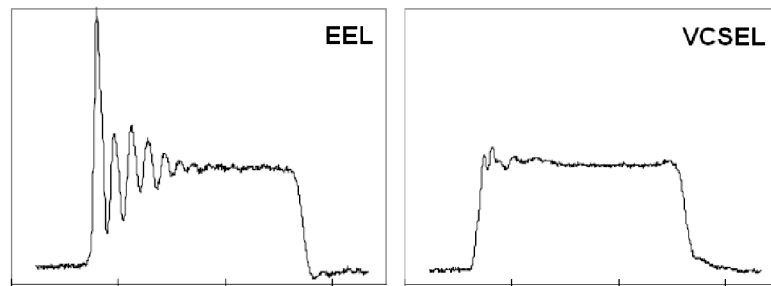
Laser typu VCSEL má kruhovou stopu laserového svazku s úhlem divergence cca 9° \Rightarrow jednoduché navázání paprsku do optického vlákna bez dalších optických komponent s účinností až 80%.

Výrobní technologie je planární, podobná výrobě integrovaných obvodů. Diody VCSEL jsou vhodné pro hromadnou produkci. Náklady na jejich výrobu jsou nižší než u běžných EEL, protože jejich kvalitu lze kontrolovat již v průběhu výrobního procesu a nevyhovující polotovary včas vyřadit.

Malá velikost rezonátoru a malá tloušťka aktivní oblasti cca 25nm , umožňuje výrobu velkého počtu laserových diod na jednom substrátu. Dále je možné vytvářet jednorozměrné a dvojrozměrné matice diod pro multikanálové systémy.

VCSEL má malý prahový proud I_{TH} , typicky okolo 5mA .

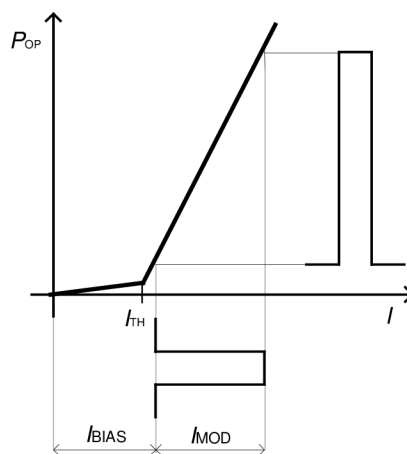
Dále má VCSEL oproti EEL velmi malou relaxační rezonanci (obr. 1.4). Což je výhodné, protože je-li frekvence relaxační rezonance blízká modulační frekvenci, může dojít k výraznému omezení výkonu laseru. Většina laserů VCSEL má relaxační rezonanci okolo frekvence 5GHz s téměř neměřitelnou amplitudou. Proto se většinou s relaxační rezonancí u VCSEL nepočítá. Nárůst amplitudy relaxační rezonance je možný pouze pokud VCSEL budíme malým modulačním proudem I_{MOD} v blízkosti mezního proudu I_{TH} [3].



Obr. 1.4: Porovnání relaxační rezonance pro EEL a VCSEL, 1 dílek = 1ns, (převzato z [3]).

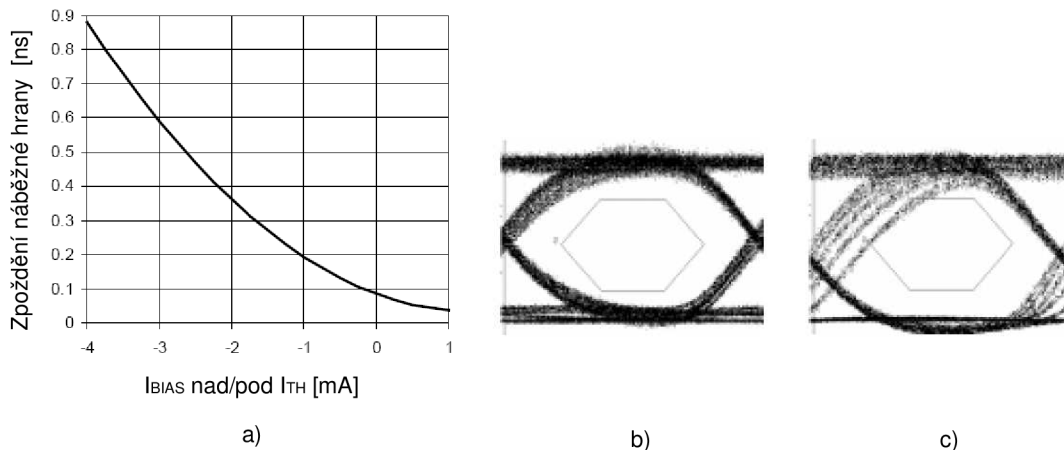
1.2 Buzení laserových diod

Obvodové řešení budiče laserové diody vyplývá z L-I charakteristiky (Watt-Ampérová převodní charakteristika) laserové diody (obr. 1.5) a použité modulace optického výkonu [3].



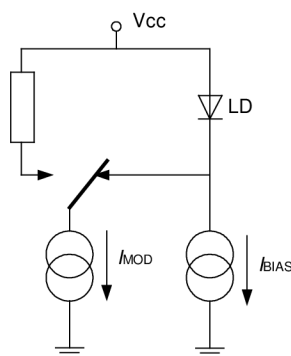
Obr. 1.5: L-I charakteristika laserové diody.

Až do mezního proudu I_{TH} laser emituje pouze malé množství nekoherentního záření. V této části charakteristiky se chová laser jako LED. Je tedy nutné použít zdroj stejnosměrného proudu I_{BIAS} , kterým posuneme pracovní bod za mezní proud I_{TH} , kde laserová dioda vyzařuje koherentního záření. V případě, že by byl proud I_{BIAS} menší než proud mezní, došlo by k nárůstu relaxační rezonance obr. 1.4 a prodloužení času náběžné hrany obr. 1.6a. Na obr. 1.6b,c pak vidíme vliv prodloužení doby náběžné hrany na diagramu oka.



Obr. 1.6: Vliv velikosti proudu I_{BIAS} na zpoždění náběžné hrany (převzato z [3]).

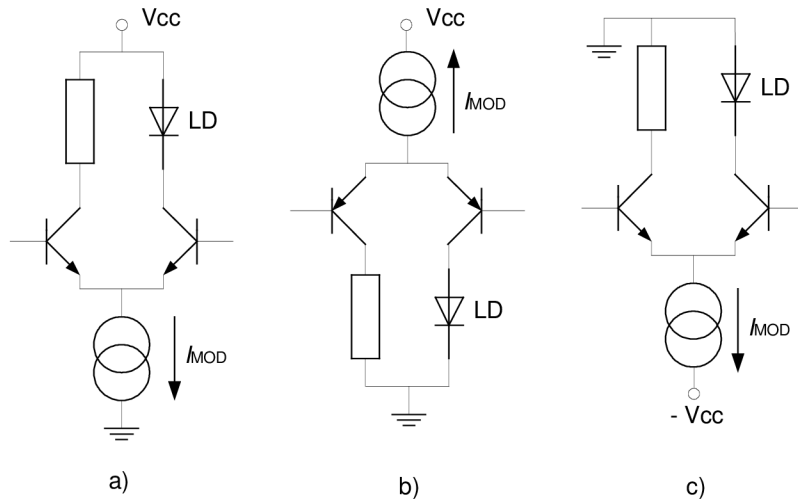
V optických spojích je nejběžnější tzv. přímá intenzitní modulace OOK (On-Off Keying). Jak je patrné z obr. 1.5, je OOK realizována pouhým spínáním proudového zdroje I_{MOD} . Principiální schéma budiče odpovídající L-I charakteristice z obr. 1.5 vidíme na obr. 1.7.



Obr. 1.7: Principiální schéma budiče laserové diody.

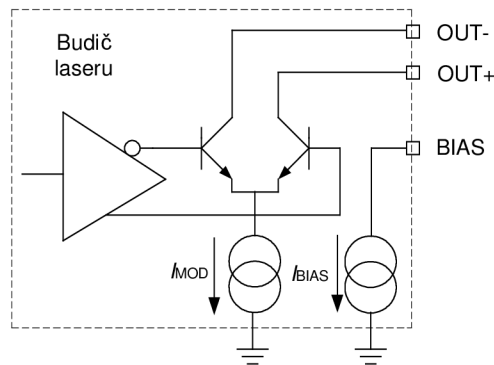
Přepínač v principiálním zapojení z obr. 1.7 je dnes skoro výhradně realizován diferenčním tranzistorovým stupněm.

Na obr. 1.8 vidíme tři nejčastěji používané zapojení diferenčního tranzistorového stupně. Zapojení se liší použitou laserovou diodou, resp. zapouzdřením laserového čipu. Je zvykem uzemnit pouzdro laserové diody a v případě, že je k pouzdru připojena anoda, resp. katoda, je nutné upravit i schéma zapojení budiče. Pokud je anoda i katoda vyvedena „volně“ z pouzdra, můžeme použít všechny tři možnosti zapojení budiče z obr. 1.8. Obr. 1.8b odpovídá laseru s „uzemněnou katodou“ a nepředstavuje větší problémy při realizaci. Budič z obr. 1.8c pak odpovídá laseru s „uzemněnou anodou“ a jeho realizace je ztížena použitím zdroje záporného napětí [4].



Obr. 1.8: Zapojení diferenčního stupně v závislosti na typu zapouzdření laserové diody.

Dále budeme uvažovat pouze laserovou diodu, která nemá anodu ani katodu spojenou s pouzdem (se zemí) a obvod budiče z obr. 1.8a. Ten je v praxi proveden podle obr. 1.9. Diferenční tranzistorový pár je zapouzdřen spolu s dalšími obvody a jsou vyvedeny pouze kolektory tranzistorů. Výstupní zapojení odpovídá tzv. otevřenému kolektoru. Zdroje proudu I_{BIAS} a I_{MOD} jsou proměnné.



Obr. 1.9: Typické vnitřní zapojení budiče laserových diod.

Laserová dioda může být k budiči z obr. 1.9 připojena prostřednictvím stejnosměrné (DC) a nebo střídavé (AC) vazby [5].

Stejnosemnná (DC) vazba z obr. 1.10 představuje nejjednodušší způsob jak připojit laserovou diodu k budiči. Odpovídá principiálnímu schématu z obr. 1.7 a L-I charakteristice z obr. 1.5. Výhodou DC vazby je snadné impedanční přizpůsobení laserové diody k výstupu budiče pomocí rezistoru R_D a nebo pomocí úseku mikropáskového vedení.

DC vazba má ovšem omezení týkající se maximálního rozkmitu modulačního napětí U_{MOD} , resp. rozkmitu modulačního proudu I_{MOD} . Maximální velikost napětí U_{MOD} vypočítáme z následujícího vztahu

$$U_{MOD} = V_{CC}(\text{Min}) - V_{BG} - R_S \cdot I_{MOD}(\text{Max}) - R_D \cdot I_{MOD}(\text{Max}) - V_Z - 0,7, \quad (1.2)$$

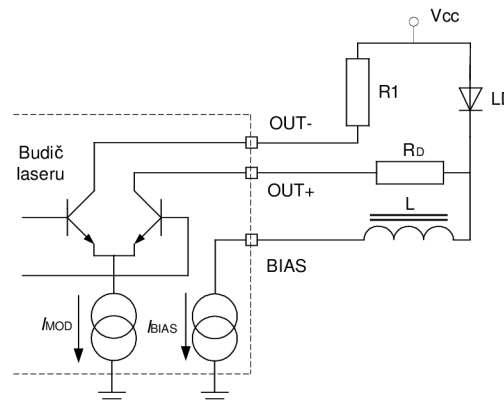
kde $V_{CC}(\text{Min})$ je minimální hodnota napájecího napětí (pro napájecí napětí 3,3V je $V_{CC}(\text{Min}) = 3\text{V}$), V_{GB} je prahové napětí diody (obr. 1.16), R_S je sériový odpor laserové diody, R_D je hodnota přizpůsobovací rezistoru, V_Z jsou ztráty na parazitních indukčnostech přívodů, které vypočítáme podle následujícího vztahu

$$V_Z = L \frac{\Delta i}{\Delta t}, \quad (1.3)$$

kde L je parazitní indukčnost přívodů (typicky 2-5nH), Δi je 60% z hodnoty I_{MOD} a Δt je doba náběžné hrany.

Jak vyplývá ze vztahu (1.2), je hodnota modulačního napětí U_{MOD} omezena shora úbytkem napětí na laserové diodě, ztrátami a zdola pak minimálním požadovaným úbytkem napětí na budiči U_{OUT} a úbytkem napětí na přizpůsobovacím rezistoru R_D . U budičů od firmy MAXIM je minimální požadované napětí $U_{OUT} = 0,7\text{V}$. V realizacích budiče z diskretních součástek je nutné počítat s hodnotou U_{OUT} minimálně 1V.

POZN: R_D je v případě použití VCSEL vynechán. Sériový odpor VCSEL se pohybuje okolo 25Ω , což odpovídá součtu vnitřního odporu diody typu EEL a rezistoru R_D .

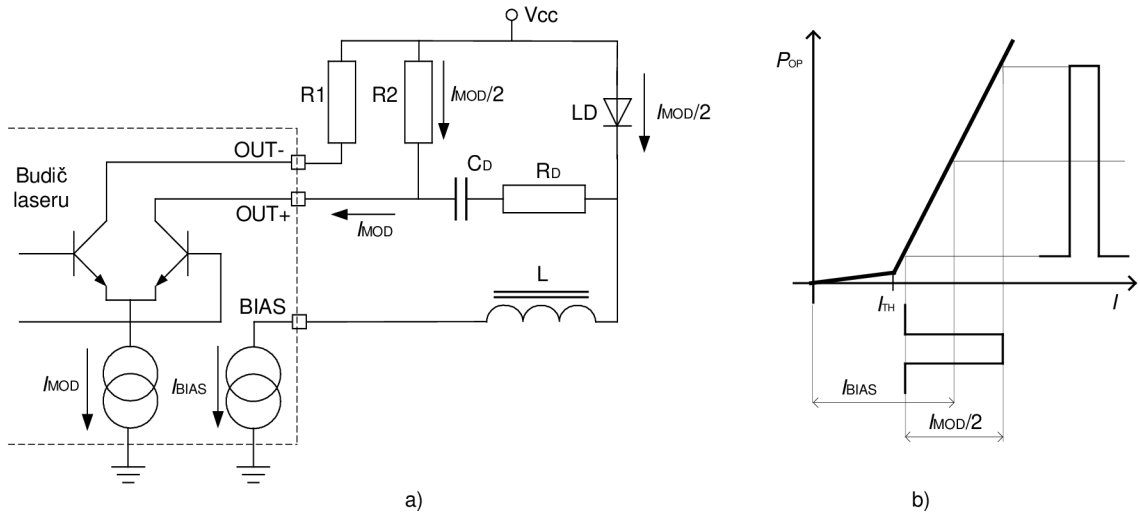


Obr. 1.10: Stejnoseměrná (DC) vazba.

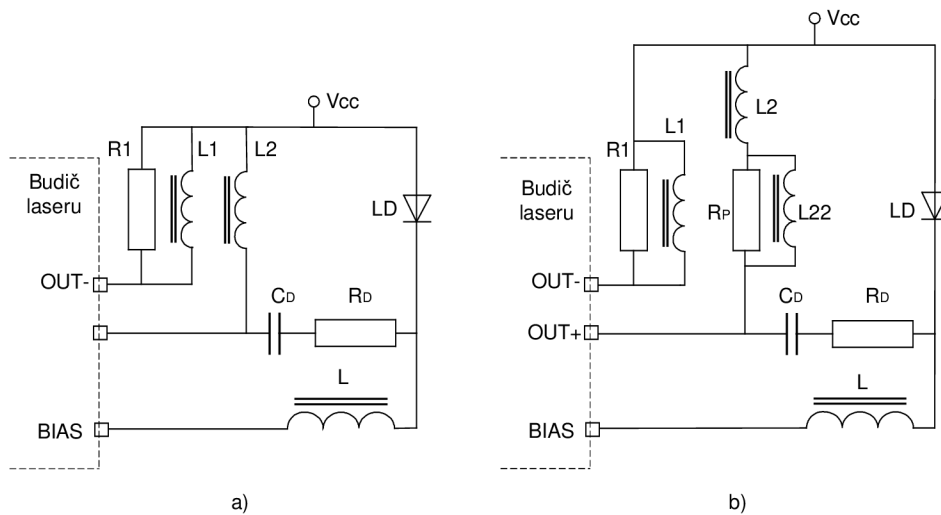
Problémy s omezením rozkmitu modulačního napětí řeší střídavá vazba. Na obr. 1.11a je AC vazba se zdvihacími rezistory. Jak je vidět z obr. 1.11b má modulační proud tekoucí laserovou diodou v případě AC vazby nulovou střední hodnotu. Z tohoto důvodu je pracovní bod posunut proudem I_{BIAS} doprostřed L-I charakteristiky, tj. do místa středního optického výkonu.

Nevýhodou AC vazby je obvodová nadbytečnost, z čehož plyne složitější přizpůsobení laserové diody k výstupu budiče. Jak je patrné z obr. 1.11a, modulační proud protéká paralelní kombinací $R_2 \parallel (R_D + R_S)$ a dělí se tedy v poměru odpovídajícím daným rezistorům. Řešením může být zvýšení modulačního proudu. Zdroj proudu I_{MOD} je proměnný a zavedením AC vazby byl z rovnice (1.2) vyloučen úbytek napětí V_{GB} na PN přechodu \Rightarrow dostatečný rozkmit modulačního napětí. Další možností je zvolení vhodného dělicího poměru paralelní kombinace $R_2 \parallel (R_D + R_S)$ a nebo nahrazení zdvihacích rezistorů induktory. Většina výrobců budičů ve svých aplikačních poznámkách upřednostňuje řešení AC vazby se zdvihacími induktory.

Na obr. 1.12 jsou uvedeny dvě nejpoužívanější řešení [5].



Obr. 1.11: Střídavá (AC) vazba a jí příslušná L-I charakteristika.



Obr. 1.12: AC vazba se zdvihacími induktory.

Obr. 1.12a představuje základní řešení, kdy jsou oba induktory shodné. Obr. 1.12b představuje sofistikovanější v praxi převážně používané řešení, kdy L1 a L22 jsou osazeny EMI filtry a L2 cívkou s feritovým jádrem. Indukčnost L2 vypočítáme dle následujícího vztahu [6]

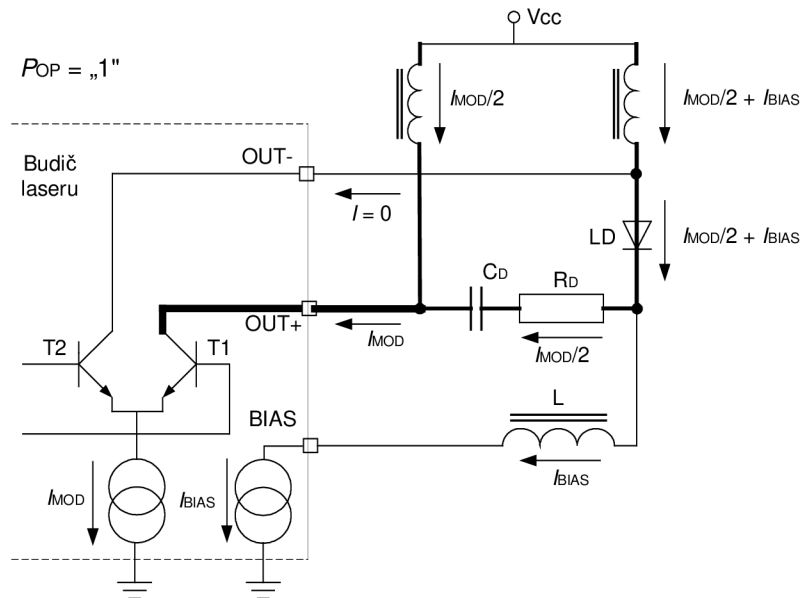
$$\frac{L2}{R_D + R_L} < C_D (R_D + R_L), \quad (1.4)$$

kde C_D zvolíme podle požadované datové rychlosti z Tab. 1.1, L2 pak volíme z rozsahu 22 – 82 μ H.

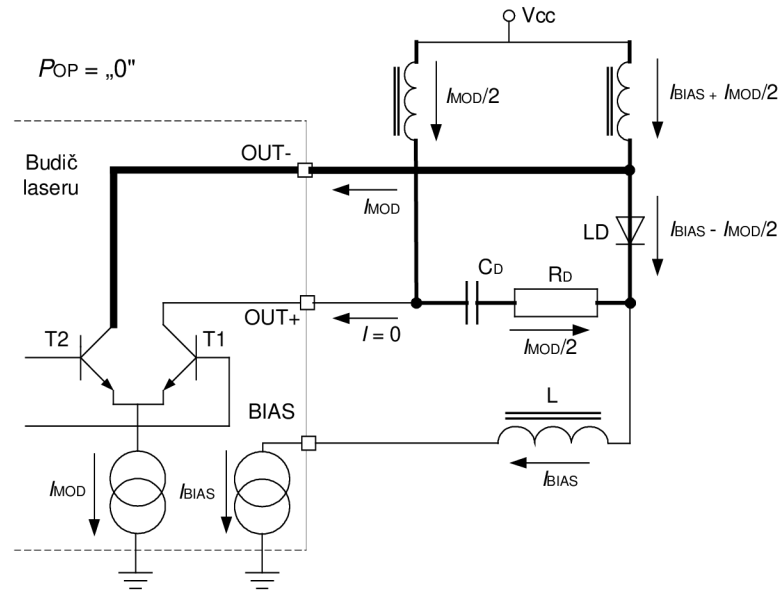
Tab. 1.1: Tabulka pro volbu hodnoty vazebního kondenzátoru pro AC vazbu [7].

Ethernet	
Datová rychlost > 2,125Gbit/s	$C_D > 0.01\mu\text{F}$
Datová rychlost > 1,0625Gbit/s	$C_D > 0.1\mu\text{F}$
SONET	
Datová rychlost > OC48	$C_D > 0.1\mu\text{F}$
Datová rychlost > OC24	$C_D > 0.22\mu\text{F}$
Datová rychlost > OC12	$C_D > 0.47\mu\text{F}$
Datová rychlost > OC3	$C_D > 0.1\mu\text{F}$

Další způsob jak připojit laserovou diodu k driveru je tzv. diferenční buzení (obr. 1.13) [8]. Tento způsob vazby laseru na driver stejně jako AC vazba neomezuje rozkmit modulačního napětí, snižuje EMI rušení a dále zkracuje dobu trvání náběžné a sestupné hrany. V případě DC a nebo AC vazby dochází při rozepnutí budícího tranzistoru k postupnému vybíjení parazitních kapacit diody. Proto je sestupná hrana delší než hrana náběžná. V případě diferenčního buzení, jak je zřejmé z obr. 1.14, se při rozepnutí tranzistoru T1 změnil směr proudu $I_{MOD}/2$, který nyní protéká přes laserovou diodu a tranzistor T2 a tak aktivně vybíjí parazitní kapacity. Nevýhodou diferenčního buzení je velká obvodová nadbytečnost a problematické přizpůsobení laserové diody k budiči. Je sice možné provést diferenční buzení laserové diody i pomocí zdvihacích rezistorů, ale v praxi se toto řešení nepoužívá.

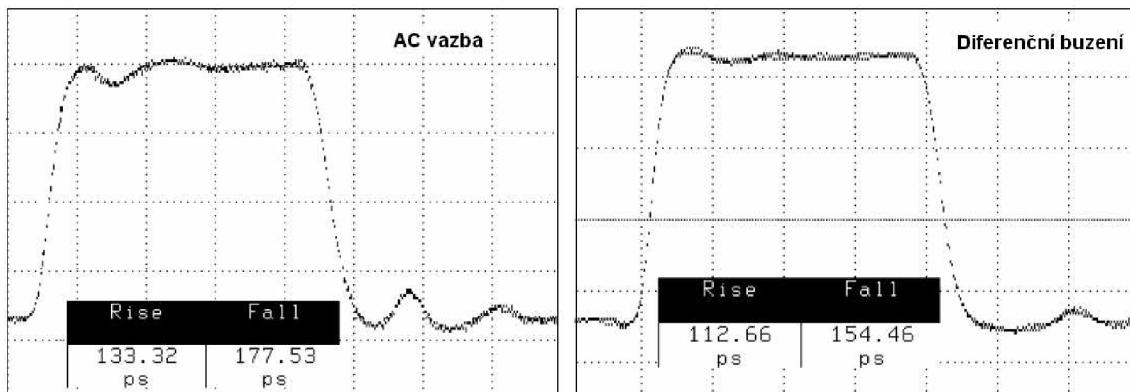


Obr. 1.13: Diferenční buzení laserové diody, $P_{OP} = „1“$.



Obr. 1.14: Diferenční buzení laserové diody, $P_{OP} = „0“$.

Na obr. 1.15 můžeme porovnat doby trvání náběžných a sestupných hran pro případ AC vazby a diferenčního buzení. Vidíme, že v případě diferenčního buzení dochází ke zkrácení časů asi o 15%.



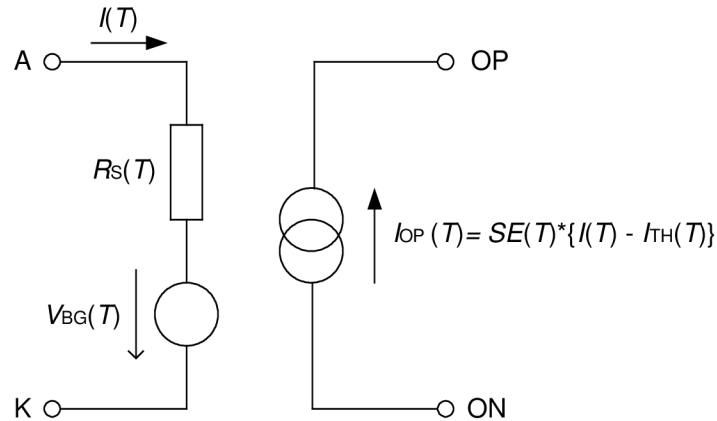
Obr. 1.15: Doba trvání náběžné a sestupné hrany pro AC vazbu a diferenční buzení (převzato z [8]).

1.3 Stejnoseměrný (DC) model VCSEL pro PSpice

DC model VCSEL realizuje L-I charakteristiku příslušného laseru včetně teplotní závislosti. Protože DC model neobsahuje žádné prvky realizující parazitní vlastnosti pouzdra diody, resp. samotného laserového čipu je tento model podle [9] použitelný pouze do frekvence 200MHz.

Jak vidíme na obr. 1.16 je možné pro nízké frekvence modelovat laserovou diodu typu VCSEL jako teplotně závislý rezistor $R_S(T)$ zapojený v sérii s teplotně závislým zdrojem napětí $V_{BG}(T)$. Optický výstup potom reprezentuje proudem řízený zdroj proudu $I_{OP}(T)$. Připojíme-li ke svorkám OP a ON rezistor o hodnotě 1Ω , bude proud

tímto rezistorem roven optickému výkonu, resp. $1\text{mA} = 1\text{mW}$.



Obr. 1.16: DC model VCSEL.

Pro výpočet parametrů modelu, tj. sériového odporu diody $R_S(T)$, prahového napětí $V_{BG}(T)$, prahového proudu $I_{TH}(T)$ a diferenciální účinnosti $SE(T)$ použijeme následující vztahy

$$V_{BG}(T) = 1.46 + 0.0005(T - T_r), \quad (1.5)$$

$$R_S(T) = R_{S0} + R_{ST}(T - T_r), \quad (1.6)$$

$$I_{TH}(T) = I_0 \left[1 + 1.1 \cdot 10^4 (T - T_0)^2 \right], \quad (1.7)$$

$$SE(T) = SE_0 + SE_T(T - T_r), \quad (1.8)$$

kde R_{S0} je sériový odpor diody při $T_r = 20^\circ\text{C}$,

I_0 je minimum parabolické funkce při teplotě T_0 , viz obr. 1.17

T je teplota okolí při které budeme provádět simulaci (typicky $0 - 85^\circ\text{C}$), v PSpice je T nahrazeno globální proměnnou TEMP,

SE_T je teplotní koeficient SE, který vypočítáme dle následujícího vztahu

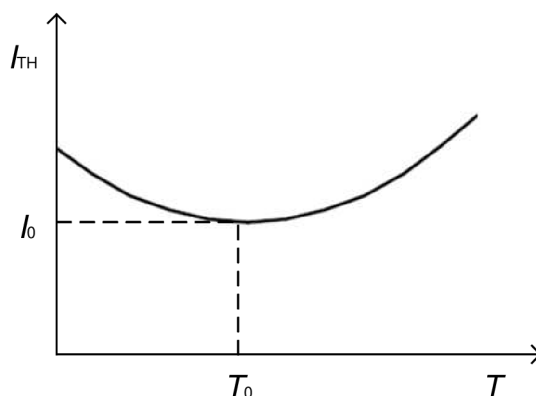
$$SE_T = \frac{SE_{85} - SE_{25}}{SE_{25}(85 - 25)} \cdot 10^6, \quad (1.9)$$

kde SE_{25} je diferenciální účinnost při $T = 25^\circ\text{C}$, SE_{85} je diferenciální účinnost při $T = 85^\circ\text{C}$, SE_T má jednotku ppm/ $^\circ\text{C}$.

R_{ST} je teplotní koeficient R_S , který vypočítáme dle následujícího vztahu

$$R_{ST} = \frac{R_{S85} - R_{S25}}{R_{S25}(85 - 25)} \cdot 10^6, \quad (1.10)$$

kde R_{S25} je hodnota sériového odporu diody při $T = 25^\circ\text{C}$, R_{S85} je hodnota sériového odporu diody při $T = 85^\circ\text{C}$, R_{ST} má jednotku $\text{ppm}/^\circ\text{C}$.



Obr. 1.17: Průběh mezního proudu I_{TH} v závislosti na teplotě.

1.3.1 DC model pro laserovou diodu ULM850-02-TT-HSMAPP

Konstanty pro návrh DC modelu laserové diody ULM850-02-TT-HSMAPP uvedené v Tab. 1.2 byly odečteny z grafů v příloze A.

Tab. 1.2: Konstanty pro návrh DC modelu laserové diody ULM850-02-TT-HSMAPP

PSpice parametr	SE_0 [mW/mA]	SE_{25} [mW/mA]	SE_{85} [mW/mA]	R_{S0} [Ω]	R_{S25} [Ω]	R_{S85} [Ω]	T_0 [$^\circ\text{C}$]	I_0 [mA]
hodnota	0,62	0,81	0,4	20	20	15,5	10	6

Pro výpočet teplotního koeficientu SE_T dosadíme do vzorce (1.9)

$$SE_T = \frac{SE_{85} - SE_{25}}{SE_{25}(85 - 25)} \cdot 10^6 = \frac{0,4 - 0,81}{0,81(85 - 25)} \cdot 10^6 = -8436 \text{ ppm}/^\circ\text{C}.$$

Pro výpočet teplotního koeficientu R_{ST} dosadíme do vzorce (1.10)

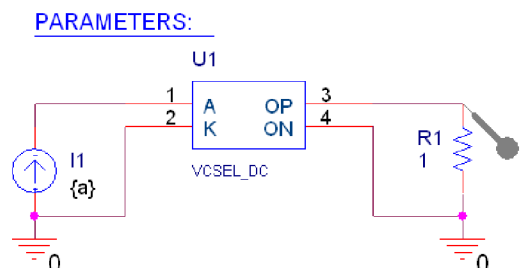
$$R_{ST} = \frac{R_{S85} - R_{S25}}{R_{S25}(85 - 25)} \cdot 10^6 = R_{ST} = \frac{15,5 - 20}{20(85 - 25)} \cdot 10^6 = -3750 \text{ ppm}/^\circ\text{C}.$$

Obvodu z obr. 1.16 odpovídá následující textový model pro PSpice [9].

```
.SUBCKT VCSEL_DC A K OP ON PARAMS:
+ SE=0.62
+ SET=-8436u
+ RS0=20
+ RST=-3750u
+ T0=10
+ I0=6mA
*
G_RS A A1 VALUE {V(A,A1)/(RS0*(1+RST*(TEMP-20)))}
*
ED A2 K VALUE = {1.46-0.5mV*(TEMP-20)}
*
VD A1 A2 DC 0
*
R1 A A1 10MEG
*
GLIGHT ON OP VALUE = {IF(I(VD) < (I0*(1+0.11m*(TEMP-T0)**2)), 0,
+ ((SE*(1+SET*(TEMP-20)))*(I(VD)-(I0*(1+0.11m*(TEMP-T0)**2))))}
*
.ENDS
```

Pro vytvoření schématické značky z textového modelu byla využita funkce pro automatizované vytvoření značky v Capture, tj. Tools/Generate Part.

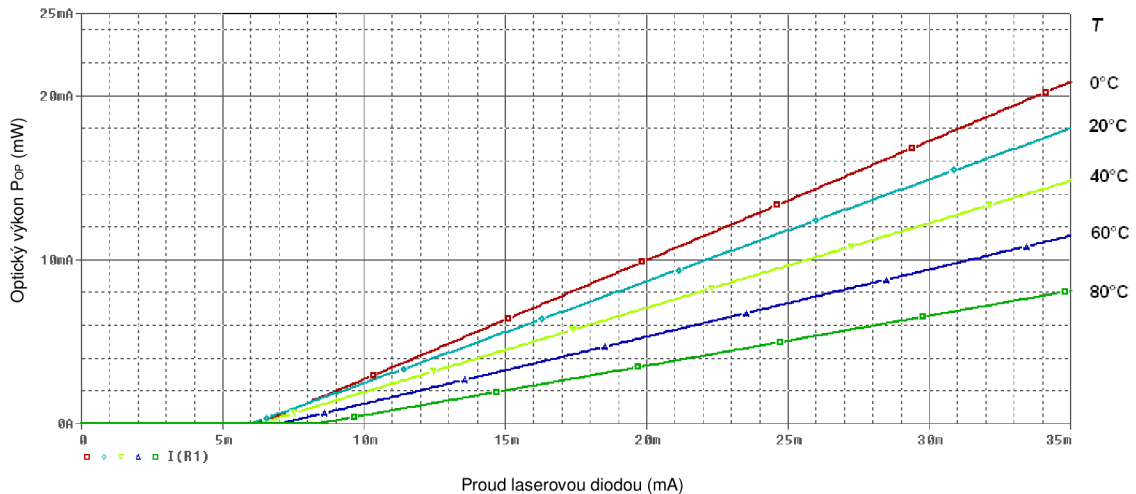
Na obr. 1.18 vidíme základní zapojení pro ověření funkce navrženého DC modelu.



Obr. 1.18: Zapojení DC modelu VCSEL pro vygenerování teplotně závislé L-I charakteristiky.

Na obr. 1.19 vidíme výsledek simulace DC modelu laserové diody ULM850-02-TT-HSMAPP. Parametr „a“ určuje proud diodou a nabývá hodnot od 0 do 35mA. Parametr reprezentující teplotu nabývá hodnot od 0 do 80°C v krocích po 20°C. Výsledný průběh potvrzuje teorii, že s rostoucí teplotou klesá diferenciální účinnost laseru a roste prahový proud.

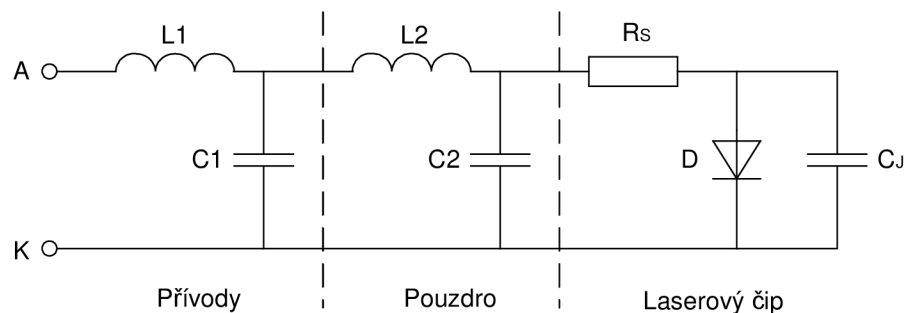
Pro kontrolu navrženého DC modelu použijeme L-I charakteristiku z katalogového listu (příloha A.4). Musíme si ovšem uvědomit, že L-I charakteristika v katalogovém listu je změřena při teplotě 20°C a dále pak, že její sklon (tj.SE) závisí na použitém typu optického vlákna, resp. na průměru jádra. Jak vyplývá z aplikační poznámky výrobce [10] je při použití optického vlákna s jádrem o průměru 125μm účinnost optické vazby mezi laserovou diodou a vláknem asi 70%. Pro průměr jádra 200μm, je účinnost optické vazby asi 90%. A při použití optického vlákna s průměrem jádra 62,5μm je účinnost vazby pouze 30 - 50%.



Obr. 1.19: Teplotně závislá L-I charakteristika DC modelu ULM850-02-TT-HSMAPP.

1.4 Model VCSEL pro časovou analýzu v PSpice - AC model

Požadavkem zadání je, aby vytvořený budič pracoval do 1Gbps (resp. 1,25Gbps). To při modulaci OOK znamená pracovní kmitočet do 625MHz. Při této frekvenci je již nutné uvažovat i parazitní vlastnosti laserové diody. AC modely se liší podle toho, ve které části L-I charakteristiky laserovou diodu modelujeme. Na obr. 1.20 vidíme univerzální AC model [3], který modeluje chování diody před i za mezním proudem I_{TH} . AC model se skládá ze tří bloků. První blok modeluje parazitní vlastnosti přívodů, druhý blok parazitní vlastnosti pouzdra a třetí pak parazitní vlastnosti samotného laserového čipu.



Obr. 1.20: AC model VCSEL.

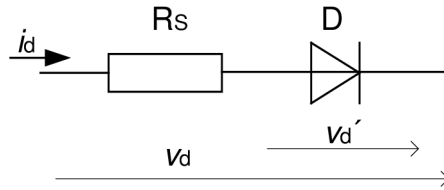
Model z obr. 1.20 lze dále zjednodušit tak, že obvod modelující laserový čip nahradíme jednou součástkou. Toto je možné, protože náhradní obvod pro laserový čip odpovídá modelu, který používá PSpice pro diodu (obr. 1.21). Parametry tohoto modelu určíme z následujícího vztahu

$$i_D = IS \left(e^{v_D' / N \cdot V_{th}} - 1 \right), \quad (1.11)$$

kde IS je saturační proud, N je materiálová konstanta, V_{th} je teplotní napětí $\cong 26mV$,

v_d' pak určíme ze vztahu

$$v_D' = v_D - i_D \cdot R_S. \quad (1.12)$$



Obr. 1.21: Model laserového čipu.

1.4.1 AC model pro laserovou diodu ULM850-02-TT-HSMAPP

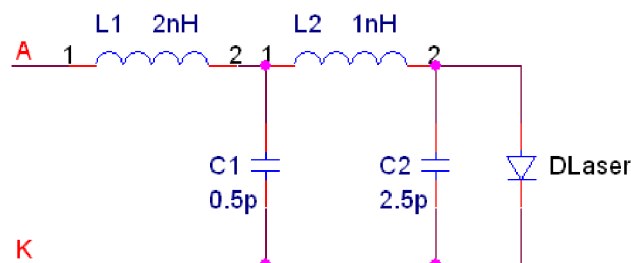
Protože výrobce neuvádí parazitní vlastnosti námi použité laserové diody ULM850-02-TT-HSMAPP, byly hodnoty parazitních prvků v AC modelu z obr. 1.20 přibližně určeny z aplikační poznámky od firmy Honeywell [3] pro podobný typ laserové diody.

Model DLaser (obvod modelující laserový čip) pro PSpice byl vytvořen empirickým způsobem. Nejprve byla zvolena materiálová konstanta N z rozsahu 1 – 2. Následně byl ze vztahu (1.11) vyjádřen saturační proud I_S . Do takto upraveného vztahu byly dosazovány hodnoty napětí a proudu odpovídající voltampérové charakteristice laserové diody ULM850-02-TT-HSMAPP (příloha A.4). VA charakteristika získaná jako výsledek simulace modelu DLaser v PSpice byla porovnávána s VA charakteristikou z katalogového listu dané laserové diody. Výsledkem optimalizace je následující textový model DLaser pro PSpice

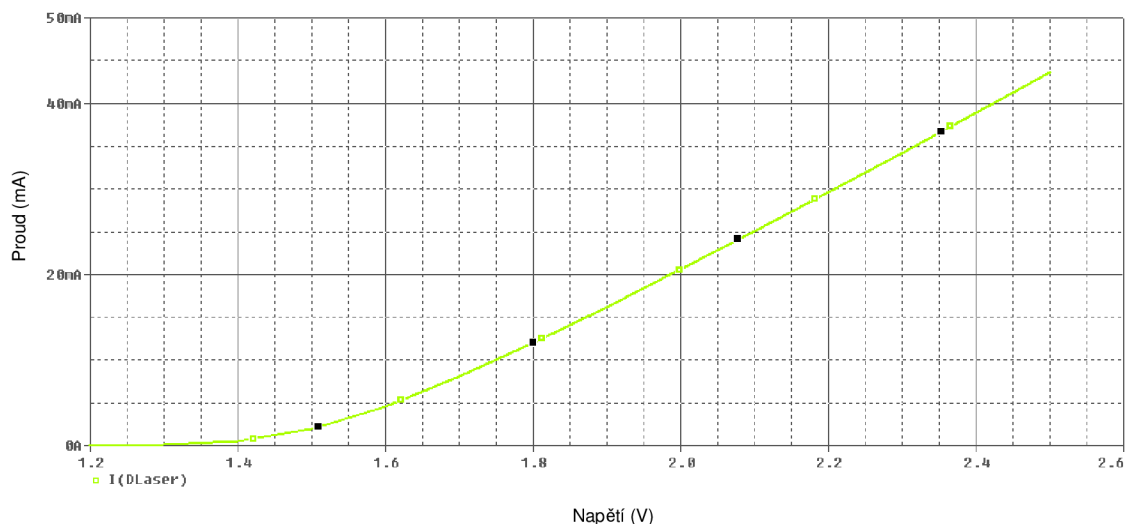
```
.model DLaser D
+ IS=2.000E-15
+ N=2.05
+ RS=20
+ CJO=1.000E-12,
```

kde parametr CJO představuje kapacitu PN přechodu ve Faradech. Hodnota parametru CJO byla určena z [3].

Na obr. 1.23 je VA charakteristika odpovídající modelu DLaser. Výsledný AC model pro laserovou diodu ULM850-02-TT-HSMAPP je uveden na obr. 1.22.



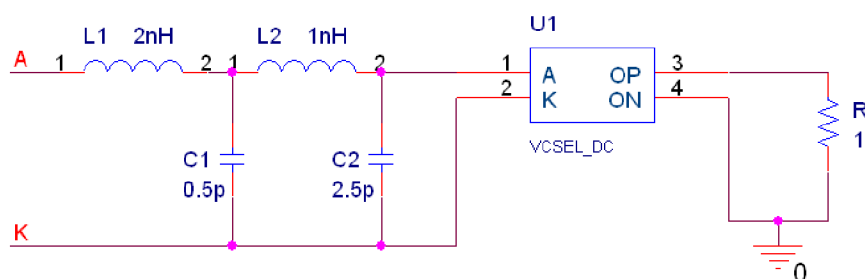
Obr. 1.22: AC model laserové diody ULM850-02-TT-HSMAPP.



Obr. 1.23: Voltampérová charakteristika modelu Dlaser.

1.5 Úplný model VCSEL ULM850-02-TT-HSMAPP

Každý z výše popsaných modelů má své specifické vlastnosti a rozsah použití. V případě, že oba modely sloučíme dostaneme model, který se svými vlastnostmi nejvíce přiblíží skutečné laserové diodě. Výsledný model bude stejně jako DC model realizovat teplotně závislou L-I charakteristiku a dále bude i frekvenčně závislý. Na obr. 1.24 vidíme úplný model VCSEL ULM850-02-TT-HSMAPP.

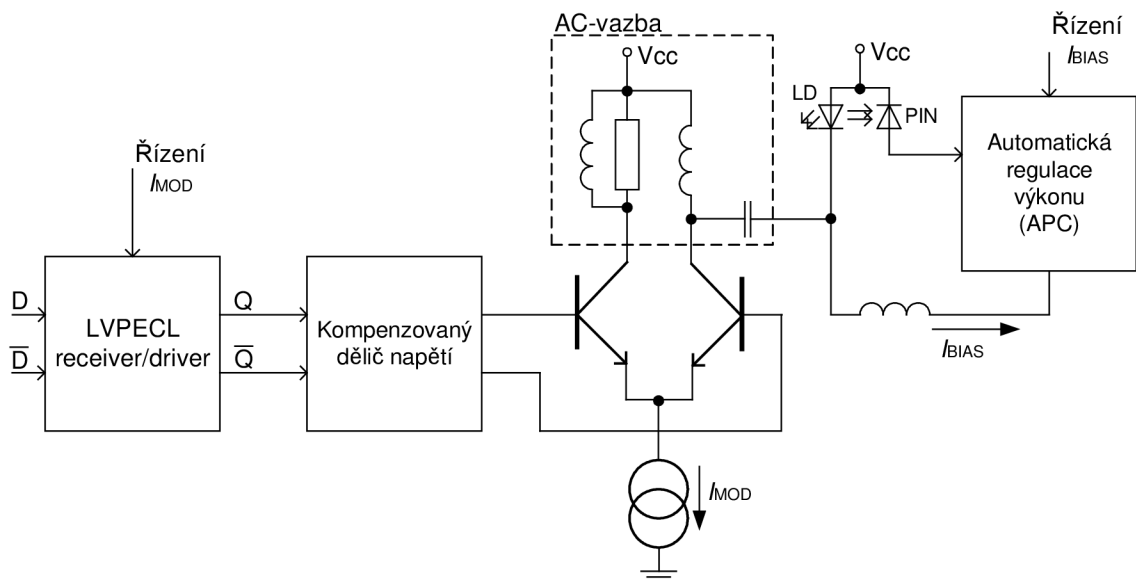


Obr. 1.24: Úplný model laserové diody ULM850-02-TT-HSMAPP.

2 NÁVRH BUDIČE POLOVODIČOVÉHO LASERU

Požadavky na budič:

- napájecí napětí 3,3V
- datová rychlost 1,25Gbps
- použitelný pro buzení laserové diody typu VCSEL
- možnost regulace stejnosměrného I_{BIAS} a modulačního I_{MOD} proudu laseru prostřednictvím sériové linky RS232
- minimální hodnota modulačního proudu $I_{MOD} = 30\text{mA}$
- vstupní signál podle standardu LVPECL.



Obr. 2.1: Principiální schéma budiče.

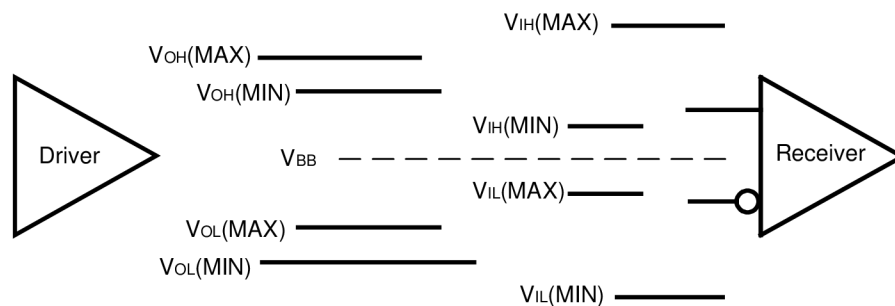
Na obr. 2.1 vidíme principiální schéma budiče (ve schématu je vynechána střídavá vazba mezi diferencním zesilovačem a kompenzovaným děličem a rezistory pro nastavení pracovního bodu tranzistorů). Oproti dnes běžně dostupným integrovaným budičům např. od firmy MAXIM se budič z obr. 2.1 liší způsobem regulace modulačního proudu I_{MOD} . V integrovaných budičích je regulace modulačního proudu provedena proměnným zdrojem proudu zapojený v emitorech diferencního tranzistorového stupně obr. 1.10. Tranzistory v diferencním stupni pak pracují ve spínacím režimu. V našem případě je využito vhodného výběru vstupního LVPECL Receiveru, který umožňuje napětím řídit rozkmit napětí na svém výstupu. Tranzistory v diferencním stupni pak pracují jako zesilovače ve třídě A. Zdroj proudu v emitorech diferencního stupně je pevný.

2.1 Vstupní blok budiče – LVPECL Receiver

Jedním z požadavků zadání bylo, aby výsledný budič akceptoval na svém vstupu napěťové úrovně v dnešní době moderního standardu LVPECL (Low Voltage Positive Emitter Coupled Logic). Ten je založen na emitorově vázané logice ECL. Ale odstraňuje její základní nevýhodu, tj. záporné napájecí napětí o velikosti -5V. Standardní úrovně LVPECL popisuje Tab. 2.1 a ilustruje obr. 2.2 [11].

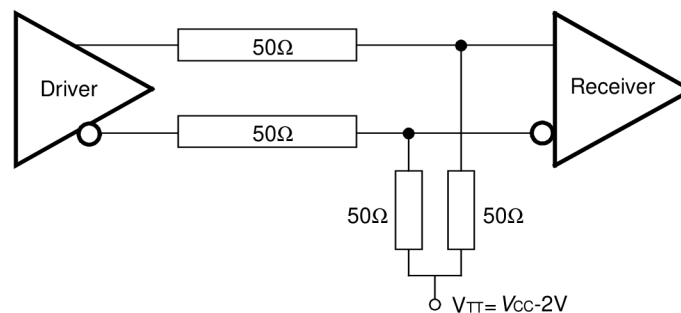
Tab. 2.1 Standardní úrovně LVPECL logiky [12].

	V_{OH}	V_{OL}	V_{IH}	V_{IL}	V_{BB}
MIN	2,085V	1,285V	2,075V	0,800V	
MAX	2,335V	1,525V	3,300V	1,925V	2,000V



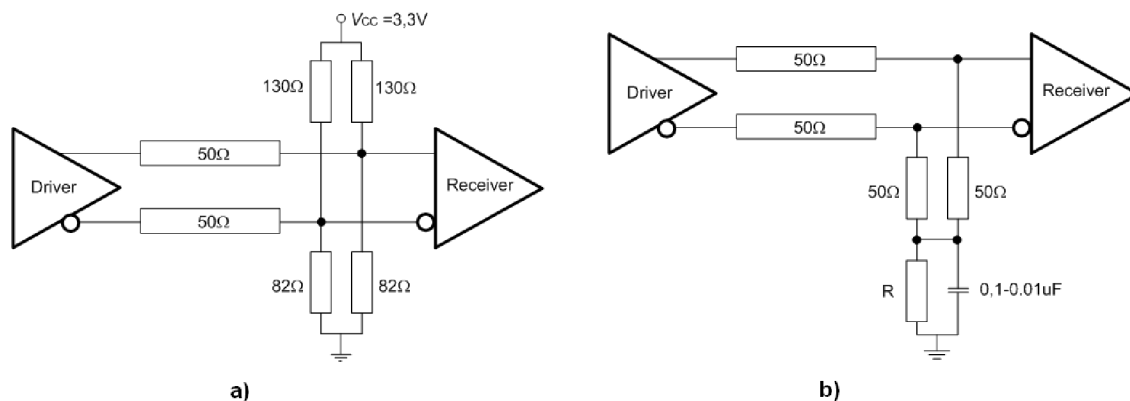
Obr. 2.2: Označení standardních úrovní LVPECL logiky.

Na obr. 2.3 vidíme standardní spojení LVPECL driveru s LVPECL receiverem, DC vazba.



Obr. 2.3: Standardní spojení LVPECL driveru s LVPECL receiverem.

Zdroj napětí V_{TT} můžeme nahradit pomocí Theveninovy věty jak ukazuje obr. 2.4a nebo použít tzv. Y-zapojení na obr. 2.4b.



Obr. 2.4: Náhrada zdroje V_{TT} .

Hodnotu rezistoru R pro Y-zapojení vypočítáme podle následujícího vztahu

$$R = 50 \left(\frac{V_{TT} - V_{EE}}{V_{OH} + V_{OL} - 2V_{TT}} \right), \quad (2.1)$$

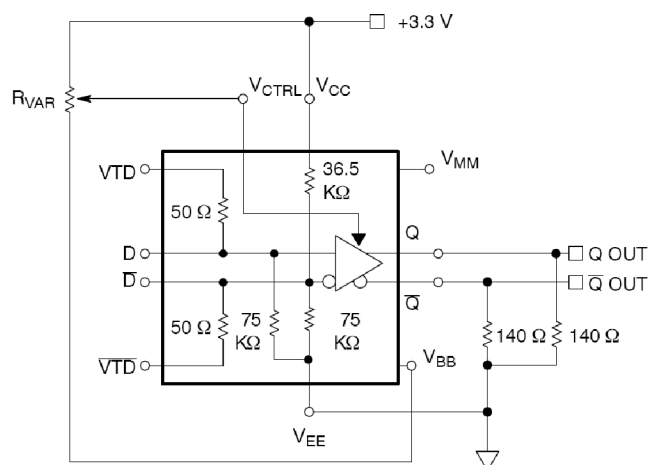
kde $V_{TT} = V_{CC} - 2V$ a zbylé konstanty získáme z Tab. 2.1.

Standardně se pro $V_{CC} - V_{EE} = 3,3V$ podle [11] volí $R = 47\Omega$.

2.1.1 LVPECL receiver/driver NBSG16VS

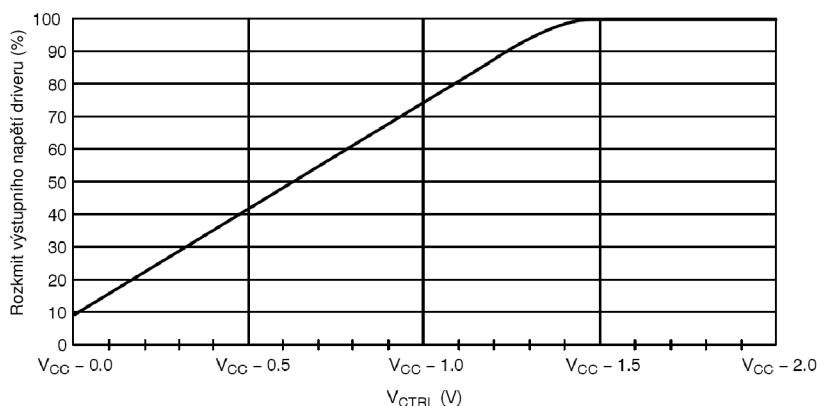
Pro námi navrhovaný budič byl vybrán diferenční receiver/driver s funkcí variable output swing od firmy Arizona Microtek s označením AZ100EP16FE. Vzhledem k jeho nedostupnosti byl vybrán ekvivalent od firmy ON Semiconductor s označením NBSG16VS [12]. Jeho nevýhodou oproti obvodu od Arizona Microtek je pouzdro typu QFN, které ztěžuje výrobu desky plošných spojů a impedanční přizpůsobení vstupu.

Na obr. 2.5 vidíme základní zapojení receiveru/driveru NBSG16VS. Výhodou jsou integrované 50Ω rezistory, které budou použity k přizpůsobení vstupu podle obr. 2.4b.



Obr. 2.5: Základní zapojení NBSG16VS (převzato z [12]).

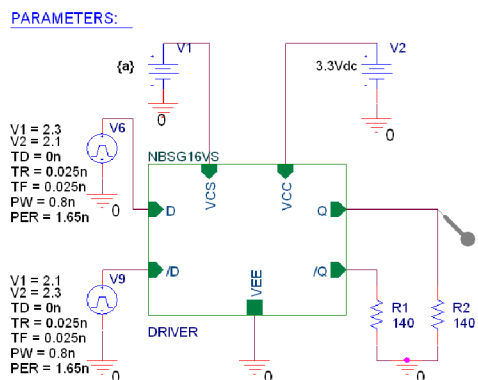
Funkce variable output swing, tj. regulace rozkmitu výstupního napětí driveru je využita pro regulaci modulačního proudu I_{MOD} . Graf na obr. 2.6 nám udává závislost rozkmitu výstupního napětí driveru v závislosti na velikosti V_{CTRL} – řídicí napětí. Kde 100% odpovídá rozkmitu 800mV a 10% potom 100mV.



Obr. 2.6: Graf závislosti rozkmitu výstupního napětí driveru na řídicím napětí V_{CTRL} (převzato z [12]).

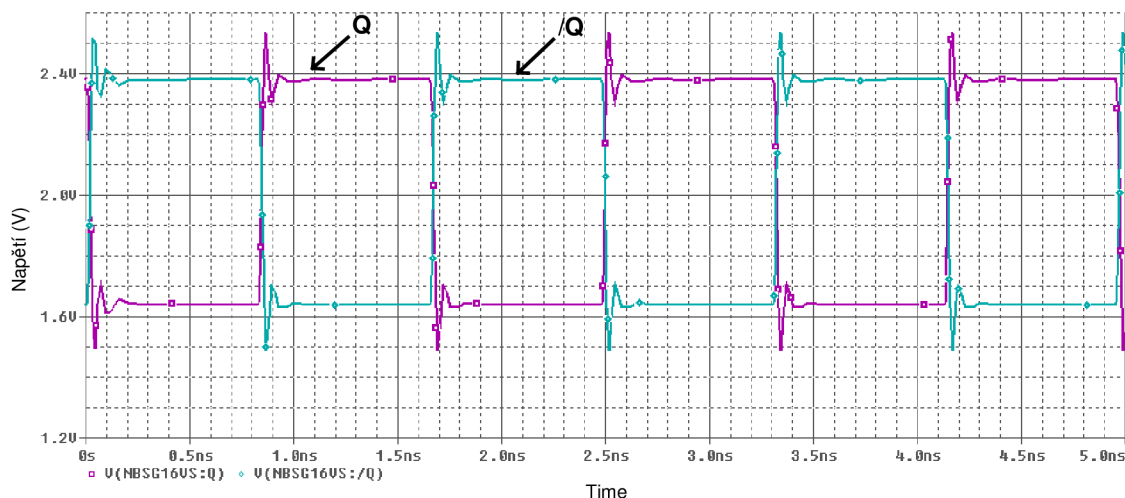
Z grafu na obr. 2.6 vyplývají hned dvě nevýhody. Rozkmit výstupního napětí driveru nelze regulovat od nuly a dále k regulaci je použito napětí v rozsahu $V_{CTRL} = V_{CC}$ až $V_{CC} - 1,3V$. V případě použití trimru k regulaci napětí V_{CTRL} je druhý problém odstraněn. Není totiž problém při plném vytočení jezdce dosáhnout na vstupu V_{CTRL} napětí V_{CC} . V případě nahrazení trimru D/A převodníkem je maximální nastavitelná hodnota na výstupu D/A převodníku rovna $V_{CC} - 0,3V$ z čehož vyplývá omezený rozsah regulace výstupního napětí driveru přibližně od 30 do 100%.

Pro receiver/driver NBSG16VS byl podle aplikační poznámky výrobce [13] vytvořen model pro PSpice (obr. 2.7) (příloha B). Protože model obsahuje i prvky modelující parazitní vlastnosti pouzdra je vhodné simulovat navržená zapojení budičů s tímto modelem a ne s ideálním zdrojem, např. Vpulse. Na obr. 2.8 vidíme průběh napětí na výstupu budiče ve větvi Q a /Q. Na signálu jsou patrné překmity, které jsou způsobeny parazitními vlastnostmi pouzdra. Simulace byla provedena pro požadovanou maximální přenosovou rychlost 1,25Gbps.

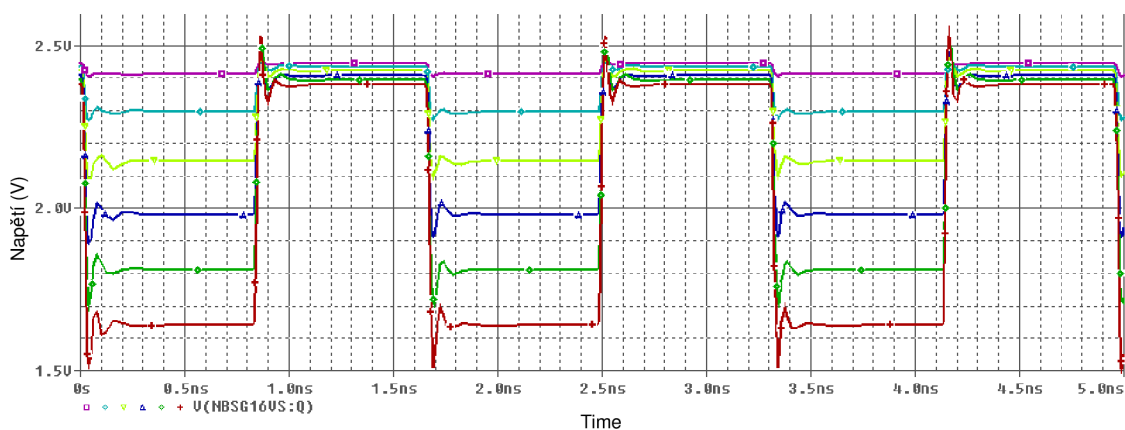


Obr. 2.7: Základní zapojení PSpice modelu NBSG16VS.

Na obr. 2.9 je pak zobrazena reakce signálu větve Q na změnu napětí V_{CTRL} .



Obr. 2.8: Přímý a negovaný signál na výstupu modelu NBSG16VS pro modulační rychlost 1,25Gbps.

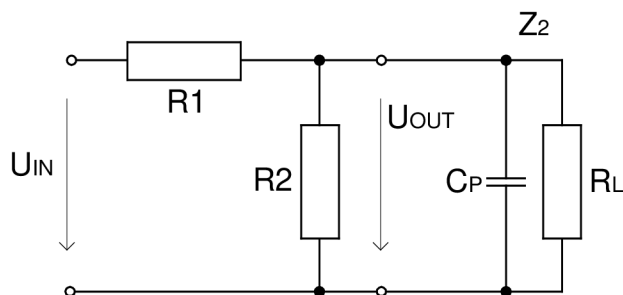


Obr. 2.9: Závislost rozkmitu výstupního napětí NBSG16VS na řídicím napětí V_{CTRL} .

2.2 Kompenzovaný dělič napětí

Protože není možné regulovat rozkmit výstupního napětí driveru od nuly, a protože požadovaný rozkmit napětí na vstupu diferenčního zesilovače je pro plný rozkmit modulačního proudu jen několik desítek milivoltů je nutné mezi driver a diferenční zesilovač vložit dělič napětí. Ten bude realizován rezistory.

Je nutné si uvědomit, že dělič nebude zatížen čistě odporovou zátěží, a tedy bude jeho přenos frekvenčně závislý. Tento případ popisuje následující obrázek.

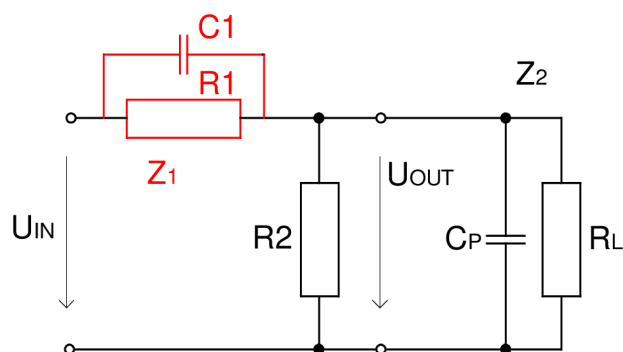


Obr. 2.10: Frekvenčně závislý dělič napětí.

Pro přenos frekvenčně závislého děliče napětí z obr. 2.10 pak můžeme psát [14]

$$U_{\text{OUT}} = U_{\text{IN}} \frac{Z_2}{R1 + Z_2} = U_{\text{IN}} \frac{\frac{R2}{1 + j\omega R2 \cdot C_p}}{R1 + \frac{R2}{1 + j\omega R2 \cdot C_p}}. \quad (2.2)$$

Prvky R1, R2 a C_p z obr. 2.10 tvoří integrační článek. Kompenzace je pak provedena přidáním derivačního článku podle obr. 2.11.



Obr. 2.11: Frekvenčně kompenzovaný dělič napětí.

Pro frekvenčně kompenzovaný dělič z obr. 2.11 pak můžeme psát

$$U_{\text{OUT}} = U_{\text{IN}} \frac{Z_2}{Z_1 + Z_2} = U_{\text{IN}} \frac{\frac{R2}{1 + j\omega R2 \cdot C_p}}{\frac{R1}{1 + j\omega R1 \cdot C1} + \frac{R2}{1 + j\omega R2 \cdot C_p}}, \quad (2.3)$$

$$U_{\text{OUT}} = U_{\text{IN}} \frac{R2(1 + j\omega R1 \cdot C1)}{R2(1 + j\omega R1 \cdot C1) + R1(1 + j\omega R2 \cdot C_p)}. \quad (2.4)$$

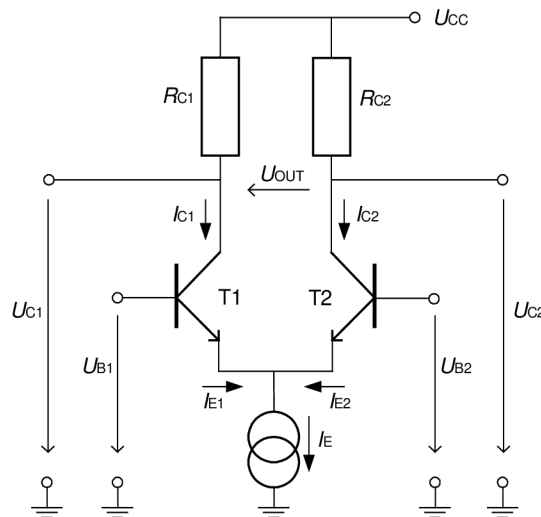
Pokud se budou výrazy v závorkách z rovnice (2.4) rovnat, můžeme je vykrátit a to je splněno pro shodnost časových konstant

$$R_1 \cdot C_1 = R_2 \cdot C_p . \quad (2.5)$$

Kompenzační kapacita C_1 se v praxi realizuje kapacitním trimrem. V našem případě, kdy je dělič složen z SMD rezistorů ve velikosti 0805 je nereálné použití kapacitního trimru. Vhodná hodnota kompenzační kapacity bude zjištěna simulací. Kompenzační kapacita bude volena v rozsahu 1 - 15pF.

2.3 Diferenční zesilovač

Tranzistorový diferenční zesilovač získáme spojením dvou tranzistorových zesilovačů pracujících se společným emitorem (obr. 2.12). Dodáváme-li takto spojeným tranzistorům společný konstantní proud I_E bude se tento proud rozdělovat mezi oba tranzistory v závislosti na rozdílu (diferenci) napětí přiváděných na bázi obou tranzistorů [15].



Obr. 2.12: Diferenční zesilovač.

V závislosti na poměru napětí U_{B1} a U_{B2} mohou nastat tři případy:

- 1) Pokud platí $U_{B1} = U_{B2} = 0$,pak platí $U_{C1} = U_{C2} \approx U_{CC}$,

$$U_{OUT} = U_{C2} - U_{C1} = 0V .$$

- 2) Pokud platí $U_{B1} = U_{B2} \neq 0$,pak platí $U_{C1} = U_{C2}$,

$$U_{OUT} = U_{C2} - U_{C1} = 0V \Rightarrow \text{diferenční zesilovač nereaguje na souhlasné buzení.}$$

- 3) Bude-li $U_{B1} > U_{B2}$, pak poroste I_{C1} a bude klesat I_{C2} , dále musí platit

$$I_{C1} + I_{C2} = I_E ,$$

$$\Delta I_{C1} = -\Delta I_{C2} ,$$

U_{C1} bude klesat, U_{C2} poroste. Kladná změna U_{B1} vyvolá zápornou změnu U_{C1} ,

kladná změna U_{B2} způsobí kladnou změnu U_{C1} . Pak se báze tranzistoru T1 chová jako invertující vstup a báze tranzistoru T2 jako vstup neinvertující.

Pro $U_{B1} > U_{B2}$ je U_{OUT} kladné.

Pro $U_{B1} < U_{B2}$ je U_{OUT} záporné.

2.3.1 Výběr tranzistorů pro realizaci diferenčního zesilovače

Na tranzistory použité v diferenčním zesilovači jsou kladeny následující požadavky:

- $U_{CE_MIN} = 4V$,
- $f_{T_MIN} = 1GHz$,
- $I_{C_MIN} = 60mA$.

První dva požadavky splňuje většina vysokofrekvenčních tranzistorů. Splnit požadavek na velikost kolektorového proudu je u VF tranzistorů problematické. Možným řešením je paralelní řazení tranzistorů s menším kolektorovým proudem.

V Tab. 2.2 jsou uvedeny tranzistory, které je možné použít k realizaci diferenčního zesilovače navrhovaného budiče. HFA3046 a HFA3102 [16] jsou tranzistorová pole od firmy Intersil. Každé pole (pouzdro) obsahuje 5 stejných tranzistorů.

Tab. 2.2 Tranzistory pro realizaci diferenčního stupně.

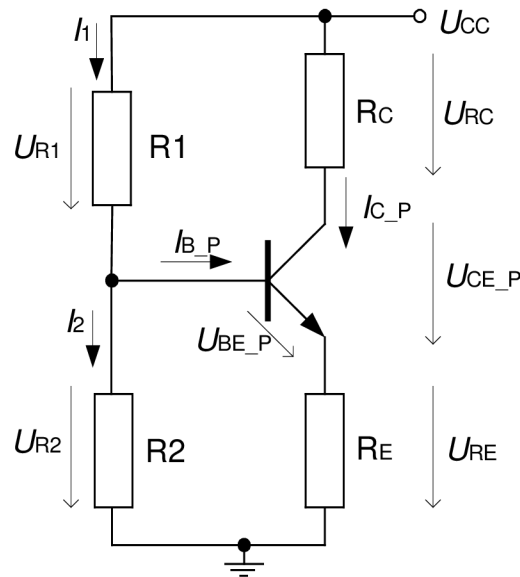
	BFG135A	BFR96TS	BFP450	BFP540	HFA3046	BFP420	BFR93A	HFA3102
I_C [mA]	150	100	100	80	65	35	35	30
U_{CE} [V]	15	15	4,5	4,5	8	5	12	8
f_T [GHz]	6	5	24	33	8	25	6	10

2.4 Návrh pracovního bodu zesilovače ve třídě A

Protože tranzistory v diferenčním stupni budou mít v případě námi navrhovaného budiče funkci zesilovačů vstupního signálu a ne pouze spínačů jak je tomu běžné, je nutné nastavit pracovní body tranzistorů tak, abychom dosáhli na zátěži (laserové diodě) požadovaného rozkmitu napětí, a aby nebyl výstupní signál zkreslen.

Minimální zkreslení zaručuje čistá třída A. V této třídě je pracovní bod umístěn doprostřed převodní charakteristiky, takže výstupní signál není omezen saturací ani napájecím napětím. Nevýhodou třídy A je malá energetická účinnost, protože i v případě nulového signálu na vstupu zesilovače neustále teče poměrně velký kolektorový proud, který zabezpečuje nastavení pracovního bodu.

Nastavení pracovního bodu proudovou zpětnou vazbou ilustruje následující obrázek (obr. 2.13).



Obr. 2.13: Nastavení pracovního bodu zesilovače ve třídě A.

Zpětnovazební rezistory R1 a R2 vypočítáme pro konkrétní pracovní bod podle následujících vztahů [17]

$$I_1 = I_{B_P} + I_2, \quad (2.6)$$

$$I_2 = 10 \cdot I_{B_P}, \quad (2.7)$$

$$R1 = \frac{U_{R1}}{I_1} = \frac{U_{CC} - U_{R2}}{I_1}, \quad (2.8)$$

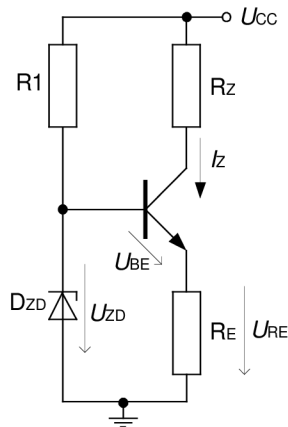
$$R2 = \frac{U_{R2}}{I_2} = \frac{U_{BE_P} + U_{RE}}{I_2}, \quad (2.9)$$

kde I_{B_P} je proud tekoucí do báze v pracovním bodu, U_{BE_P} napětí báze-emitor v pracovním bodu, I_2 je proud děličem napětí. Aby zesilovač nezatěžoval zdroj signálu, musí I_2 splňovat podmínku (2.7).

2.5 Zdroj modulačního proudu I_{MOD}

Nejjednodušším zdrojem proudu je rezistor. Nevýhodou tohoto řešení je velká teplotní závislost proudu. Teplotní závislost zdroje proudu lze omezit použitím zpětné vazby. Při návrhu všech níže popsaných zdrojů proudu je nutné si uvědomit, že tranzistor musí pracovat v aktivní oblasti, tj. nesmí dojít k saturaci. Proto je nutné, aby napětí U_{CE} bylo minimálně rovno 0,5V lépe pak 1V. Tento důležitý požadavek není vždy lehké splnit, hlavně u zařízení s nízkým napájecím napětím.

2.5.1 Jednoduchý zdroj proudu



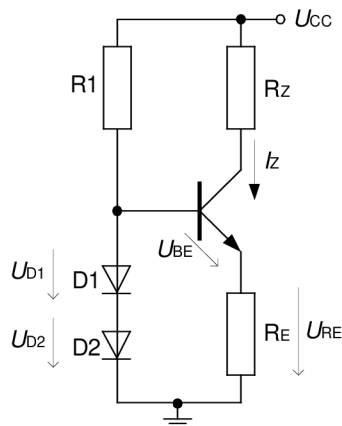
Obr. 2.14: Jednoduchý zdroj proudu

Funkce zdroje proudu z obr. 2.14 je založena na rovnici [18]

$$U_{RE} = U_{ZD} - U_{BE}, \quad (2.10)$$

kde U_{ZD} je konstantní, U_{BE} je konstantní \Rightarrow konstantní úbytek napětí na rezistoru R_E , a protože proud kolektorem I_Z je přibližně stejný jako proud emitorem je i proud zátěží konstantní. Pokud vlivem teploty/zátěže klesne proud I_Z poruší se rovnost z (2.10), a protože U_{ZD} je neměnné zvětší se napětí U_{BE} tak, aby se rovnost z (2.10) vyrovnala. Zvětšením napětí U_{BE} se více otevře tranzistor \Rightarrow větší proud I_Z .

Často používanou obdobou zapojení z obr. 2.14 vidíme na obr. 2.15.



Obr. 2.15: Modifikace jednoduchého zdroje proudu.

Zde je Zenerova dioda nahrazena dvěma diodami. Úbytek napětí na každé diodě je přibližně 0,7V. Úbytek napětí na bázi je také přibližně 0,7V. Z tohoto faktu vyplývá následující vztah pro výpočet proudu zátěží

$$I_Z = \frac{U_{D1} + U_{D2} - U_{BE}}{R_Z} \approx \frac{0,7}{R_Z}. \quad (2.11)$$

2.5.2 Proudové zrcadlo

Zapojení uvedené na obr. 2.16 se nazývá proudové zrcadlo, protože nastavený proud I_{REF} na vstupu určuje proud zátěží I_Z . Proud se tedy „zrcadlí“. Pokud jsou oba tranzistory stejné a mají stejnou teplotu pak bude $I_Z \approx I_{REF}$.

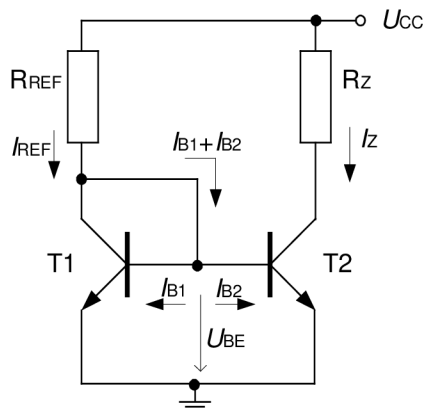
Tranzistor T1 funguje jako dioda a pokud jsou oba tranzistory stejné a mají stejnou teplotu poteče do báze tranzistoru T2 stejný proud jako do báze tranzistoru T1: $I_{B1} = I_{B2}$. Tím je tranzistor T2 otevřený pro stejný proud jako tranzistor T1.

Převodní poměr zrcadla není přesně 1:1, protože je část referenčního proudu spotřebována pro napájení bází obou tranzistorů. Přesnost zrcadlení proudů je tím lepší, čím je větší zesílení obou tranzistorů. Zesílení ovšem s rostoucím kolektorovým proudem klesá. Pro výpočet skutečného proudu zátěží je nejprve nutné odečíst z charakteristik tranzistoru proudový zesilovací činitel β pro požadovaný kolektorový proud (proud zátěží I_Z) a následně dosadit do vztahu [18]:

$$I_Z = I_{REF} \frac{\beta}{\beta + 2}. \quad (2.12)$$

Velikost referenčního rezistoru pro požadovanou velikost I_{REF} vypočítáme z následujícího vztahu

$$R_{REF} = \frac{U_{CC} - U_{BE}}{I_{REF}}. \quad (2.13)$$



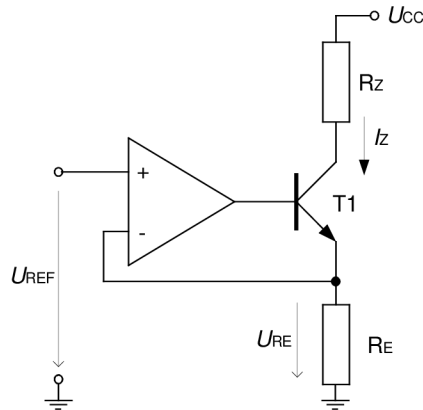
Obr. 2.16: Proudové zrcadlo.

2.5.3 Zdroj proudu řízený napětím

Na obr. 2.17 vidíme zdroj proudu řízený napětím. Zpětná vazba je zde tvořena operačním zesilovačem. Proud tekoucí zátěží způsobuje úbytek napětí na rezistoru R_E . Toto napětí je přiváděno na invertující vstup OZ a je porovnáváno s napětím

referenčním, které přivádíme na neinvertující vstup OZ. Operační zesilovač pak prostřednictvím tranzistoru T1 reguluje proud tekoucí zátěží tak, aby byl úbytek napětí na rezistoru R_E konstantní.

Zdroj referenčního napětí bývá v praxi nahrazen D/A převodníkem, a nebo pulzně šířkovou modulací (PWM) a filtrem typu dolní propust.



Obr. 2.17: Zdroj proudu řízený napětím.

2.6 Volba vazby mezi budičem a laserovou diodou

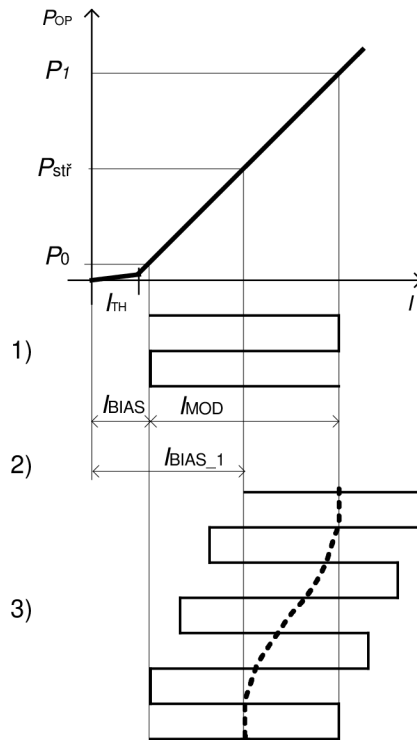
Nejjednodušším řešením je stejnosměrná (DC) vazba podle obr. 1.10. Ta je ovšem v našem případě nepoužitelná hned ze tří důvodů.

Diferenční zesilovač pracuje ve třídě A což znamená, že i při nulovém rozkmitu modulačního napětí na vstupu diferenčního zesilovače protéká kolektory tranzistorů, tzn. i laserem stejnosměrný proud. Tento proud tak supljuje funkci proudu I_{BIAS} . Jeho regulace ovšem není možná, protože tím bychom měnili i pracovní body tranzistorů.

Druhým problémem je již v úvodu popsáný problém s napěťovými poměry při DC vazbě. V případě, že použijeme jako zdroj proudu I_{MOD} proudové zrcadlo dostává se tranzistor zapojený v emitorech diferenčního zesilovače do saturace.

Poslední a nejzávažnějším důvodem je nebezpečí zničení laserové diody. Situaci popisuje obr. 2.18.

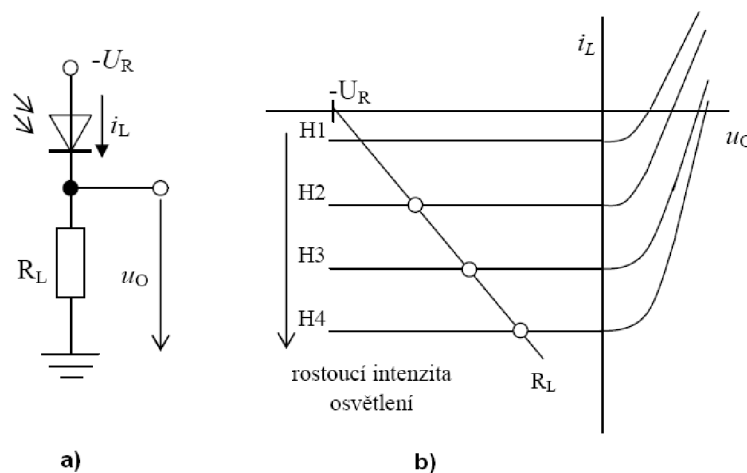
Při odpojení modulačního signálu $I_{MOD} = 0\text{mA}$ skokově klesne střední hodnota optického výkonu $P_{stř}$. Tuto odchylku vyrovná obvod automatické regulace výkonu (APC) tím, že zvýší hodnotu proudu I_{BIAS} na I_{BIAS_1} (stav 2, viz obr. 2.18) tak, aby na výstupu dosáhl požadované hodnoty optického výkonu $P_{stř}$. Po opětovném připojení modulačního signálu nestačí obvod APC dostatečně rychle snížit hodnotu proudu I_{BIAS_1} na původní I_{BIAS} a laserovou diodou chvíli protéká proud rovný součtu $I_{BIAS_1} + I_{MOD}$. Laserové diody typu EEL většinou takovéto navýšení proudu snesou. Pro laserové diody typu VCSEL, které mají modulační proud 4 až 6krát větší než proud I_{BIAS} , takovýto proudový skok znamená skoro jisté zničení.



Obr. 2.18: Nevýhoda stejnosměrné (DC) vazby.

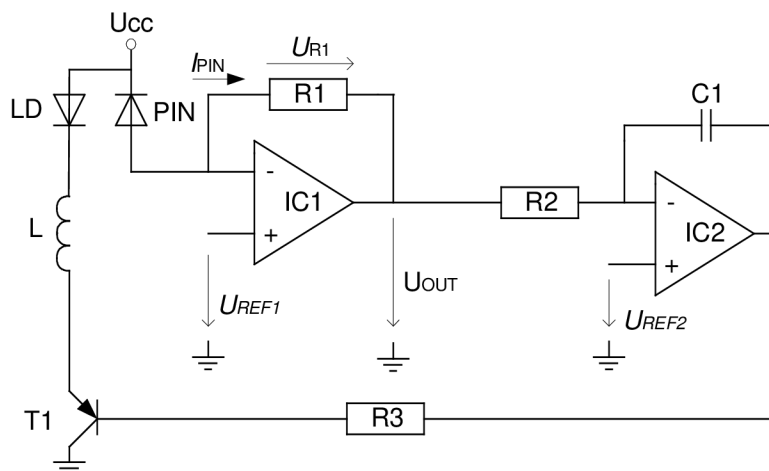
2.7 Automatická regulace výkonu (APC)

Jedná se o zpětnovazební řízení výkonu s cílem udržet konstantní střední optický výkon. Jak již víme z kapitoly 1.3 je L-I charakteristika laseru teplotně závislá a není proto možné nastavit střední výkon (AC-vazba) pevnou hodnotou proudu I_{BIAS} . Pro zpětnovazební řízení výkonu se využívá fotodioda typu PIN zabudovaná v pouzdře laseru. Ta je zapojena ve fotokonduktivním zapojení (obr. 2.19a). Tzn. je zapojena v závěrném směru a chová se jako zdroj proudu řízený osvětlením (obr. 2.19b).



Obr. 2.19: Fotokonduktivní zapojení PIN diody (převzato z [19]).

Obvod realizující APC je na obr. 2.20. Skládá se z transimpedančního zesilovače (IC1), který převádí proud tekoucí z PIN diody na napětí. To je dále porovnáváno s napětím referenčním a odchylka je přiváděna na tranzistor T1. Ten se otevírá a nebo zavírá tak, aby byl požadovaný střední optický výkon konstantní. Ve smyčce je zařazený integrační článek (IC2), který definuje odezvu smyčky.



Obr. 2.20: Obvod realizující APC.

Napětí na výstupu transimpedančního zesilovače je podle obr. 2.20 dáno vztahem

$$U_{OUT} = -R1 \cdot I_{PIN} + U_{REF1} \quad (2.14)$$

Pokud se U_{OUT} rovná U_{REF2} , pak má výstupní optický výkon požadovanou hodnotu \Rightarrow rovnovážný stav a můžeme tedy psát

$$U_{REF2} = -R1 \cdot I_{PIN} + U_{REF1} \quad (2.15)$$

Z rovnice (2.15) vyplývá, že pro nastavení požadovaného optického výkonu můžeme použít jak napětí U_{REF1} tak i U_{REF2} . Vždy bude jedno napětí proměnné (trimr, D/A převodník) a druhé konstantní (odporový dělič).

Problém nastává v případě, kdy chceme jedno z referenčních napětí realizovat D/A převodníkem. A to proto, že po připojení procesoru na napájecí napětí trvá určitou dobu než se na výstupu D/A převodníku objeví požadovaná hodnota napětí. Do té doby je na výstupu D/A převodníku 0V. Přepíšeme-li si vztah (2.15) na následující tvar

$$U_{REF1} - U_{REF2} = R1 \cdot I_{PIN} \quad (2.16)$$

můžeme porovnat jak se bude regulační smyčka chovat v případě, že bude jedno z referenčních napětí nulové.

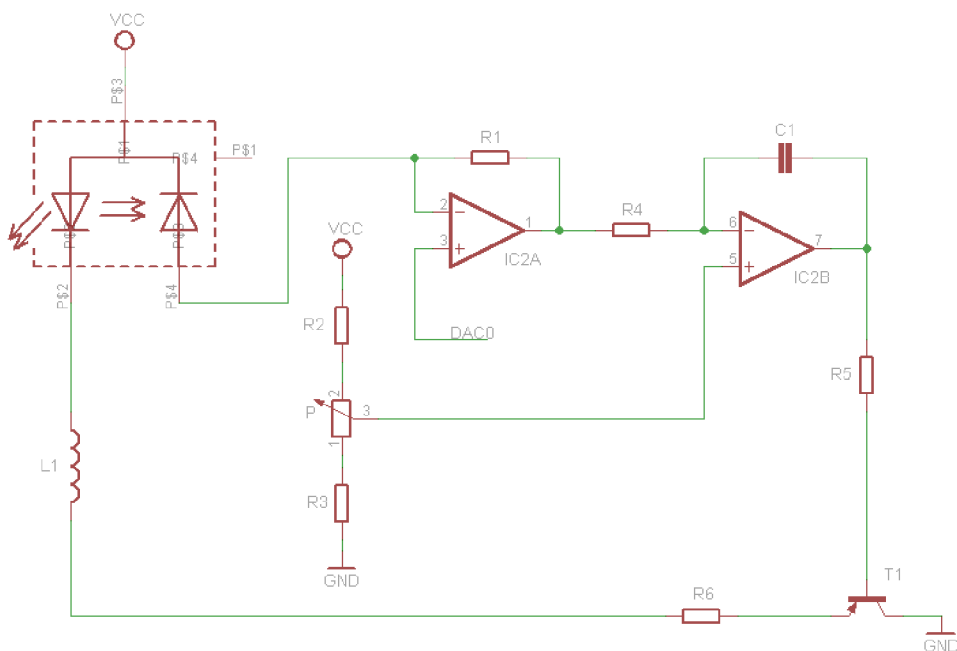
- 1) Pokud bude $U_{REF2} = 0$ pak $U_{REF1} = R1 \cdot I_{PIN}$, a protože je velikost U_{REF1} větší než napětí U_{R1} , bude smyčka zvyšovat proud laserem, a tak se bude snažit docílit rovnovážného stavu. Takto vznikne po připojení napájecího napětí proudová

špička o velikosti desítek miliampérů, která může zničit laserovou diodu.

- 2) Pokud bude $U_{REF1} = 0$ pak $-U_{REF2} = R1 \cdot I_{PIN}$, a protože je $-U_{REF2}$ menší než napětí U_{R1} , bude se proud laserem po připojení napájecího napětí snižovat do doby než bude na výstupu D/A převodníku nastavena difoltní hodnota, která bude těsně nad hodnotou U_{REF2} (tím se zabrání případné proudové špičce).

2.7.1 Realizace APC pro ULM850-02-TT-HSMAPP

Na obr. 2.21 vidíme schéma zapojení APC pro laserovou diodu ULM850-02-TT-HSMAPP. Odpovídá variantě, kdy je U_{REF1} realizováno DA převodníkem a U_{REF2} odporovým děličem.



Obr. 2.21: Schéma zapojení APC pro ULM850-02-TT-HSMAPP.

Vzhledem k nízkému napájecímu napětí ($U_{CC} = 3,3V$) byl vybrán operační zesilovač typu rail-to-rail, který na svém vstupu akceptuje napětí o velikosti $U_{CC}-0,3V$.

Hodnotu rezistoru R1 vypočítáme podle následujícího vztahu

$$R1 = \frac{U_{R1}}{I_{PIN}}, \quad (2.17)$$

kde U_{R1} zvolíme rovno $0,5V$, I_{PIN} odečteme z charakteristiky v příloze A.4. Pro střední výkon $P_{STR} = 6mW$ je $I_{PIN} = 0,3mA$.

$$R1 \text{ je tedy: } R1 = \frac{U_{R1}}{I_{PIN}} = \frac{0,5}{0,3 \cdot 10^{-3}} = 1667\Omega \Rightarrow 1,6k\Omega$$

Velikost referenčního napětí U_{REF1} (výstup D/A převodníku) byla zvolena 2,5V pro $P_{ST} = 6mW$. Velikost referenčního napětí U_{REF2} pak vypočítáme z (2.15)

$$U_{REF2} = -R1 \cdot I_{PIN} + U_{REF1} = -1.6 \cdot 10^3 \cdot 0.3 \cdot 10^{-3} + 2,5 = 2,02V .$$

Na výstupu děliče tvořeného rezistory R2, R3 a P je tedy nutné nastavit napětí 2,02V.

Pro výpočet odporového děliče, jako zdroje referenčního napětí U_{REF2} , použijeme následující vztahy

$$R3 = U_2 \frac{P}{U_1 - U_2}, \quad (2.18)$$

$$R2 = \frac{R3 \cdot U_{CC} - R3 \cdot U_2 - P \cdot U_2}{U_2}, \quad (2.19)$$

kde U_1 je horní mez výstupního napětí děliče, U_2 je dolní mez výstupního napětí děliče.

Pro zvolený rozsah výstupního napětí děliče $U_{REF2} = 1,5 - 2,5$, tj. $U_1 = 2,5V$, $U_2 = 1,5V$ a trim $P = 5k\Omega$ dopočítáme hodnoty rezistorů R2, R3 z (2.18) (2.19)

$$R3 = U_2 \frac{P}{U_1 - U_2} = 1,5 \frac{5 \cdot 10^3}{2,5 - 1,5} = 7,5k\Omega$$

$$\begin{aligned} R2 &= \frac{R3 \cdot U_{CC} - R3 \cdot U_2 - P \cdot U_2}{U_2} = \\ &= \frac{7,5 \cdot 10^3 \cdot 3,3 - 7,5 \cdot 10^3 \cdot 1,5 - 5 \cdot 10^3 \cdot 1,5}{1,5} = 4k\Omega \Rightarrow 3,9k\Omega \end{aligned}$$

Časová konstanta integračního článku tvořeného IC2b, R4, C1 byla zvolena 1ms. Což je dostatečná hodnota, aby smyčka nereagovala na rychlé změny optického výkonu způsobené modulací. Těto časové konstantě odpovídá $R4 = 10k\Omega$, $C1 = 100nF$.

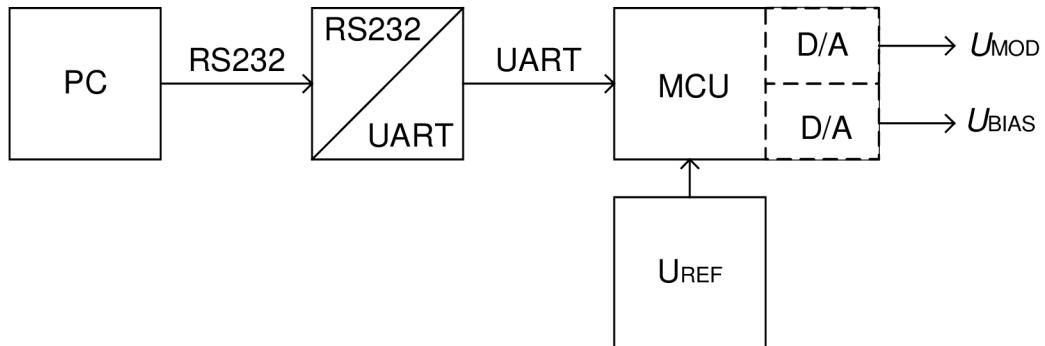
Cívka L1 je u integrovaných budičů volena z rozsahu 10 – 47 μ H. V našem případě má L1 hodnotu 33 μ H.

2.8 Řízení optického výkonu budiče prostřednictvím RS232

Na obr. 2.22 vidíme blokové schéma obvodu řízení optického výkonu budiče prostřednictvím sériové linky RS232.

Jádrem obvodu pro řízení optického výkonu je mikrokontrolér (MCU) od firmy Silicon Laboratories s označením C8051F006. Ten spojuje výhody osvědčeného jádra 8051 s dnes moderními periferiemi jako je například JTAG, nebo dva 12-ti bitové D/A

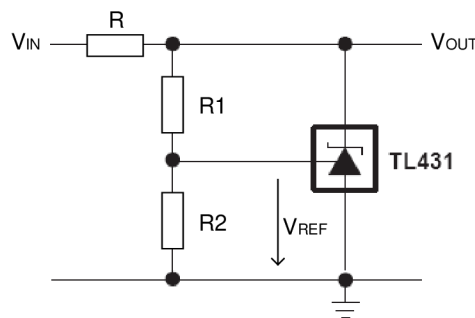
převodníky, které právě využijeme pro regulaci velikosti modulačního a stejnosměrného proudu laserem. Procesor je zapojený standardně podle vývojové desky od Silicon Laboratories [20]. Schéma zapojení je v příloze E.1.



Obr. 2.22: Blokové schéma obvodu řízení optického výkonu budiče prostřednictvím RS232.

Pro převod sériové linky RS232 na UART je použit osvědčený převodník od firmy Maxim MAX3232 ve standardním zapojení dle datasheetu (příloha E.1). Tento obvod má stejné zapojení vývodů pouzdra i vlastnosti jako starší MAX232, ale je použitelný již od napájecího napětí 3V což je pro nás rozhodující.

Jak již bylo popsáno v kapitole 2.1.1 je potřeba, aby bylo napětí na výstupech D/A převodníků co možná nejvyšší, nejlépe pak rovno napájecímu. To ovšem není možné. Maximální napětí, které může 12-ti bitový D/A převodník dát na svém výstupu je napětí referenční, které může být rovno maximálně hodnotě $U_{CC} - 0,3V$. Protože zdroj referenčního napětí integrovaný v MCU dává napětí $U_{REF} = 2,4V$ a většina obvodů realizujících napěťovou referenci dává opět pouze $U_{REF} = 2,5V$ byl pro napěťovou referenci vybrán obvod TL431 (obr. 2.23).



Obr. 2.23: Napěťová referenze pro D/A převodník.

Pro nastavení výstupního napěťové referenze z obr. 2.23 použijeme následující vztah [21]

$$V_{OUT} = V_{REF} \left(1 + \frac{R1}{R2} \right), \quad (2.20)$$

kde $V_{REF} = 2,495V$.

Rezistor R pak volíme tak, aby katodou napěťové reference TL431 protékal proud minimálně 1mA.

Pro námi požadované napětí $V_{OUT} = 3V$ jsou tedy hodnoty rezistorů R, R1 a R2 následující

$$R = \frac{U_{CC} - U_{OUT}}{7 \cdot 10^{-3}} = \frac{3,3 - 3}{8 \cdot 10^{-3}} = 37,5 \Rightarrow 39\Omega$$

$$R2 = \frac{V_{REF}}{8 \cdot 10^{-3} - I_{TL431}} = \frac{2,495}{7 \cdot 10^{-3}} = 356\Omega \Rightarrow 330\Omega$$

$$R1 = R2 \left(\frac{V_{OUT}}{V_{REF}} - 1 \right) = 330 \left(\frac{3}{2,495} - 1 \right) = 66,8\Omega \Rightarrow 68\Omega$$

Abychom dostali na výstupu D/A převodníku požadovanou hodnotu napětí U_{MOD} , resp. U_{BIAS} je potřeba zapsat do dvojice registrů DAC0L a DAC0H příslušné hexadecimální číslo z rozsahu 0x0000 do 0x0fff při nastaveném zarovnání doprava viz [22].

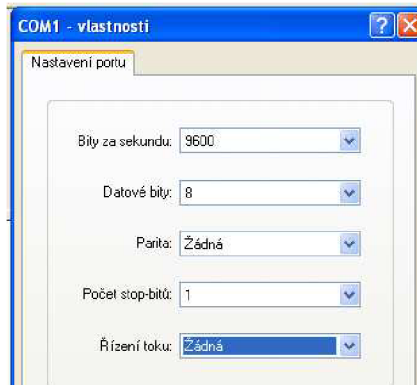
Výpočet konstanty pro požadovanou velikost napětí na výstupu DAC umožňuje následující vzorec

$$(DAC_{KONST})_{10} = \frac{U_{MOD}}{\frac{U_{REF}}{2^{12}}}, \quad (2.21)$$

kde $(DAC_{KONST})_{10}$ je bezrozměrné dekadické číslo, které je potřeba dále převést na hexadecimální číslo, to následně rozdělit na horní a dolní byte a zapsat do dvojice registrů DAC0L a DAC0H.

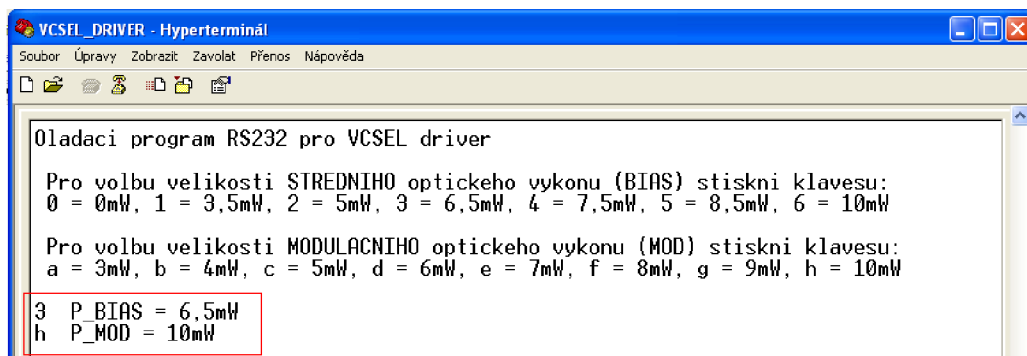
Ovládací program pro MCU se nachází v příloze E.7 [23]. Konstanty pro D/A převodníky uložené v programu odpovídají budiči č.2. Pro určení konstant pro D/A převodníky budiče č.1 a nebo pro jiné hodnoty výstupního výkonu budiče využijeme změřenou charakteristiku v příloze E.8.

Program byl napsán pro ovládání budiče prostřednictvím Hyperterminálu. Dříve než připojíme budič pomocí sériového kabelu s konektory CAN9 k PC nastavíme Hyperterminál podle obr. 2.24. V případě, že bychom požadovali jinou přenosovou rychlost stačí v programu změnit globální konstantu s názvem BAUDRATE. Pro použitý krystal o frekvenci 11,0592MHz je maximální nastavitelná přenosová rychlost 28,8kbps [22].



Obr. 2.24: Nastavení Hyperterminálu pro komunikaci s budičem

Po připojení budiče k PC a připojení napájecího napětí bude okno Hyperterminálu vypadat jako na obr. 2.25. Červený rámeček potom odpovídá volbě maximálního modulačního výkonu a středního výkonu uprostřed L-I charakteristiky. Volba výstupního výkonu je provedena stiskem příslušné klávesy podle nabídky.

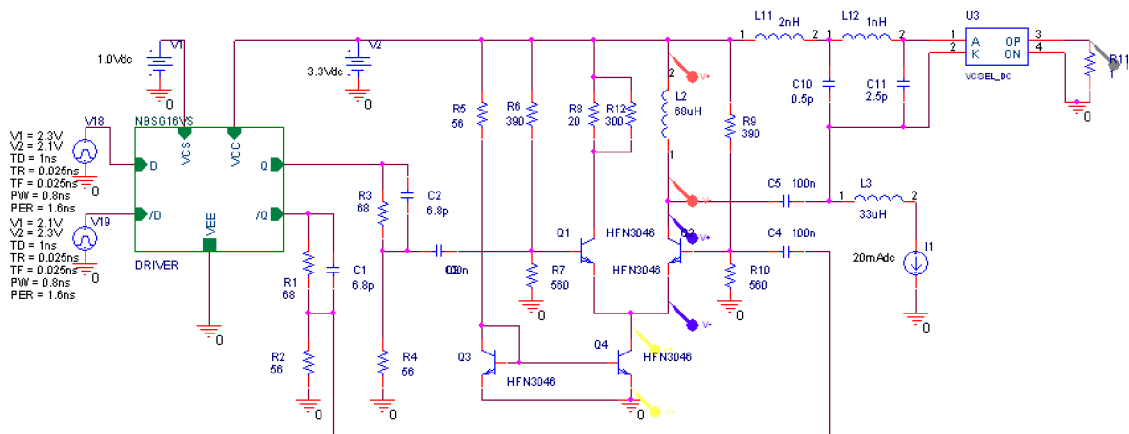


Obr. 2.25: Příklad komunikace s budičem pomocí Hyperterminálu.

2.9 Návrh a simulace budiče č.1

Budič č.1 je postaven na tranzistorovém poli HFA3046 od firmy Intersil (příloha C.7). Toto tranzistorové pole obsahuje 5 stejných tepelně vázaných tranzistorů. Z čehož dva jsou již v pouzdře spojeny emitory a tak jsou připraveny pro zapojení do diferenčního zesilovače. Další dva tranzistory pak použijeme pro vytvoření proudového zrcadla jako zdroje modulačního proudu I_{MOD} .

Na obr. 2.26 vidíme úplné zapojení střídavé části budiče pro simulaci v PSpice. Jedná se o variantu se střídavou vazbou a zdvihacími induktory. Modely tranzistorů jsou uvedeny v příloze C.7. Zapojení je simulováno na úplném modelu laserové diody ULM850-02-HSMAPP z kapitoly 1.5.



Obr. 2.26: Schéma pro simulaci budiče č.1 v PSpice.

Návrh pracovního bodu tranzistorů v diferenčním stupni:

Pracovní bod zesilovače ve třídě A je umístěn doprostřed pracovní charakteristiky. V našem případě odpovídá přibližnému středu charakteristiky proud do báze $I_{B,P} = 330\mu\text{A}$ (zjištěno simulacemi). Pro tento proud a jemu odpovídající úbytek napětí $U_{BE,P}=0.9\text{V}$ vypočteme zpětnovazební rezistory R6, R7 (resp. R9, R10) ze vztahů (2.6) (2.7) (2.8) (2.9). Za U_{RE} do vztah (2.9) dosadíme požadovaný úbytek napětí U_{CE} na tranzistoru Q4. Jak již bylo popsáno, aby proudové zrcadlo správně fungovalo, nesmí se tranzistor Q4 dostat do saturace, proto je voleno napětí $U_{RE} = 1\text{V}$.

Výpočet zpětnovazebních rezistorů:

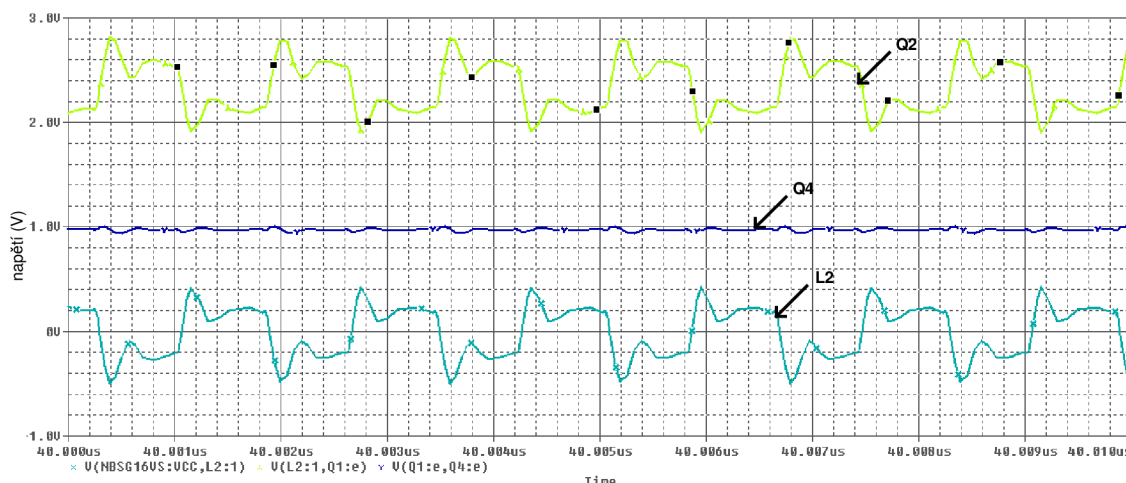
$$I_2 = 10 \cdot I_{B,P} = 10 \cdot 330 \cdot 10^{-6} = 3,3\text{mA}$$

$$I_1 = I_{B,P} + I_2 = 330 \cdot 10^{-6} + 3,3 \cdot 10^{-3} = 3,63\text{mA}$$

$$R2 = \frac{U_{R2}}{I_2} = \frac{U_{BE,P} + U_{RE}}{I_1 - I_{B,P}} = \frac{0,9 + 1}{3,3 \cdot 10^{-3}} = 575\Omega \Rightarrow 560\Omega$$

$$R1 = \frac{U_{R1}}{I_1} = \frac{U_{CC} - U_{R2}}{I_1} = \frac{3,3 - 1,9}{3,36 \cdot 10^{-3}} = 417\Omega \Rightarrow 390\Omega$$

Pro ověření nastavení pracovního bodu byla provedena simulace jejíž výsledek vidíme na obr. 2.27. Z obrázku vyplývá, že tranzistor má pracovní bod posazen mírně nad střed pracovní charakteristiky (zelený průběh). Tmavě modrý průběh pak představuje požadovaný úbytek napětí na tranzistoru Q4. Světle modrý průběh odpovídá průběhu modulačního napětí na laserové diodě.



Obr. 2.27: Ověření nastavení pracovního bodu tranzistorů.

Návrh referenčního rezistoru R5 pro požadovaný proud proudovým zrcadlem:

Pro $I_{MOD} = 40\text{mA}$ byl z charakteristik v příloze C.7 odečten úbytek napětí U_{BE} a dosazen do vzorce (2.13). Chyba v zrcadlení proudů podle vzorce (2.12) není uvažována.

$$R5 = \frac{U_{CC} - U_{BE}}{I_{REF}} = \frac{3,3 - 0,95}{40 \cdot 10^{-3}} = 58,75\Omega \Rightarrow 56\Omega$$

Návrh kompenzovaného děliče napětí:

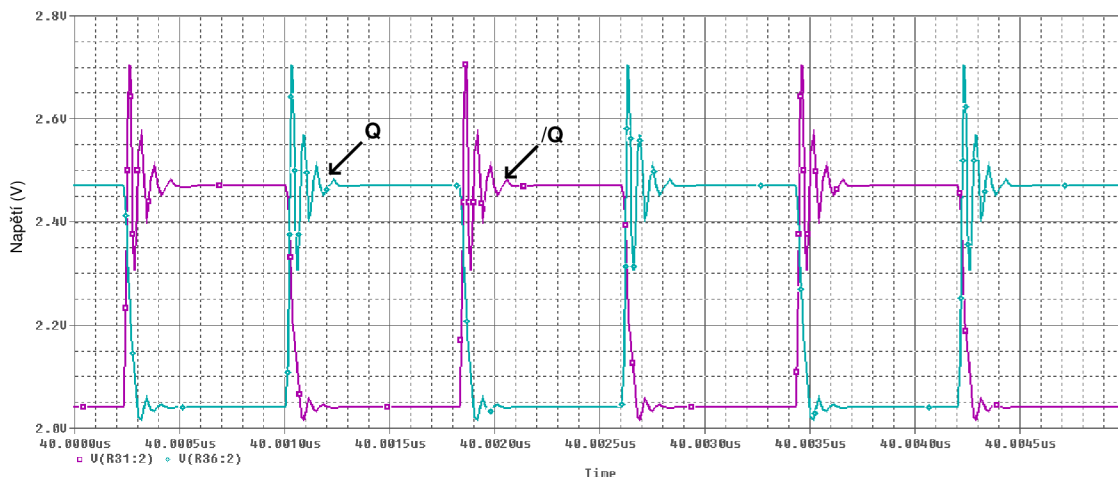
Při návrhu děliče je nutné počítat s omezeními plynoucími z vnitřního zapojení LVPECL driveru. Jak je vidět z přílohy B je výstupní proud z driveru omezen pouze rezistorem R_E zapojeným mezi jeho výstupem (Q, /Q) a zemí. Podle [11] je vnitřní odpor driveru $R_{INT} = 8\Omega$. Pokud tedy připojíme výstup Q nebo /Q přímo na zem je výstupní proud omezen pouze vnitřním odporem driveru a při $V_{OH} = 2,4\text{V}$ je proud výstupem 300mA což se rovná zničení driveru. Řešením daného problému není ani volba příliš velké hodnoty rezistoru R_E . Neblahý vliv velké hodnoty rezistoru R_E na výstupní signál je zřejmý z obr. 2.28. Na obr. 2.29 je potom průběh výstupního signálu driveru pro $R_E = 140\Omega$, což je podle vztahu (2.22) ideální velikost odporu.

Vhodnou velikost odporu rezistoru R_E vypočteme podle následujícího vztahu z [10]

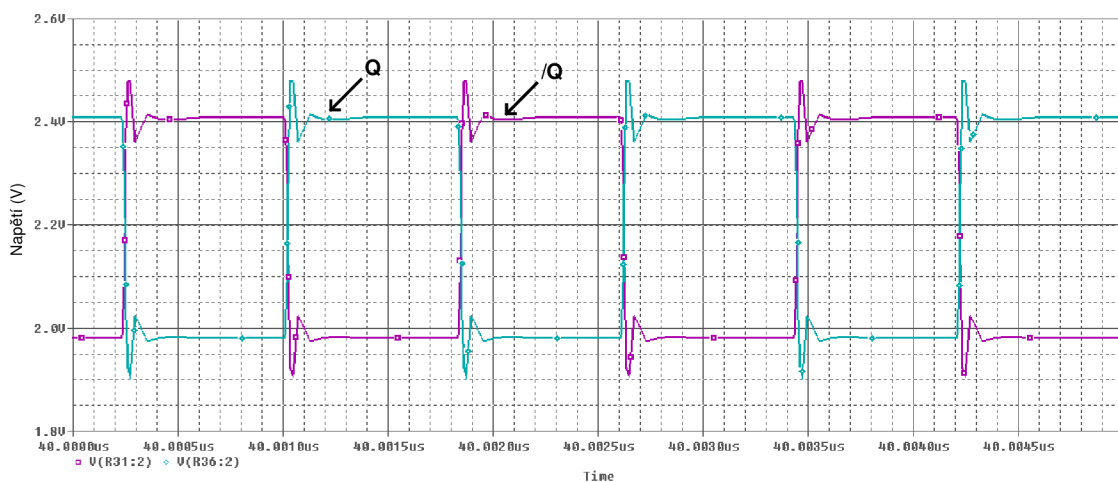
$$\frac{V_{OH} - V_{EE}}{R_E + Z_0} \cdot Z_0 \geq 0,6, \quad (2.22)$$

kde $Z_0 = 50\Omega$, V_{OH} odečteme z Tab.2.1, $V_{EE} = 0\text{V}$.

V našem případě je rezistor R_E nahrazen děličem napětí, tzn. že je potřeba vybrat rezistory pro požadovaný dělicí poměr tak, aby se součet jejich hodnot pohyboval v rozsahu 100 - 200 Ω .



Obr. 2.28: Signál na výstupu driveru Q, /Q pro nevhodně zvolenou hodnotu rezistoru R_E .



Obr. 2.29: Signál na výstupu driveru Q, /Q pro správně navrženou hodnotu rezistoru R_E .

Simulacemi bylo zjištěno, že pro požadovaný modulační proud $I_{MOD} = 20\text{mA}$ (tzn. $P_{OP} = 12\text{mW}$) je potřeba docílit na vstupu diferenčního zesilovače rozkmitu napětí 90mV . Vhodná kombinace rezistorů a kompenzačního kondenzátoru byla zvolena na základě simulace a pozdějšího měření s ohledem na tvar signálu. Kombinace, která nejméně zkreslovala signál na výstupu děliče je $R_1, R_3 = 68\Omega$, $R_2, R_4 = 56\Omega$, $C_1, C_2 = 6,8\text{pF}$.

Návrh AC vazby:

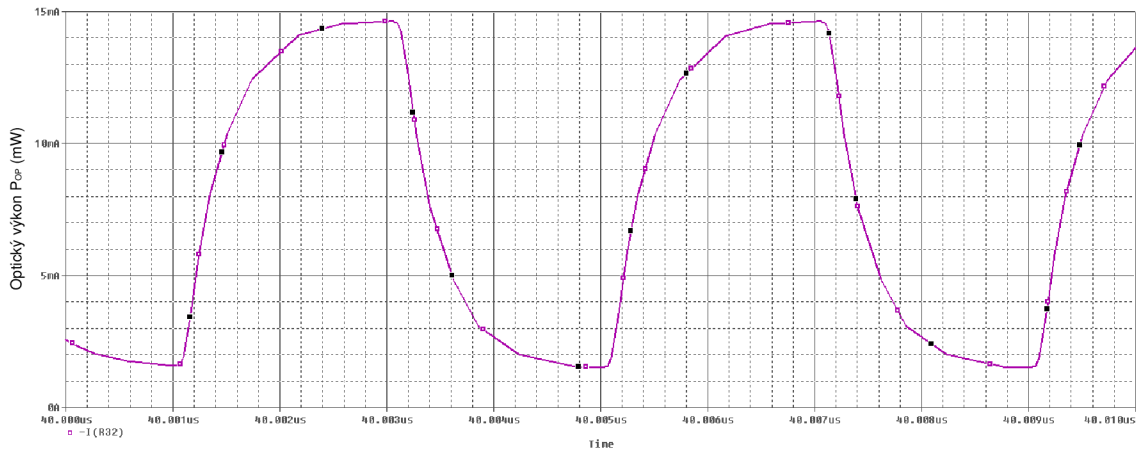
AC vazba se zdvihacími induktory je tvořena součástkami R_8, L_1, L_2 a C_5 . Aby byly oba tranzistory diferenčního zesilovače zatěžovány stejně volí se hodnota rezistoru R_8 shodná se sériovým odporem laserové diody R_S . V našem případě je $R_8 = 20\Omega$.

L_1 je tvořena EMI filtrem (Chip Ferrite Bead). Tyto prvky mají malou indukčnost a na vysokých frekvencích se chovají spíše jako rezistor. Typ vybrán podle [24].

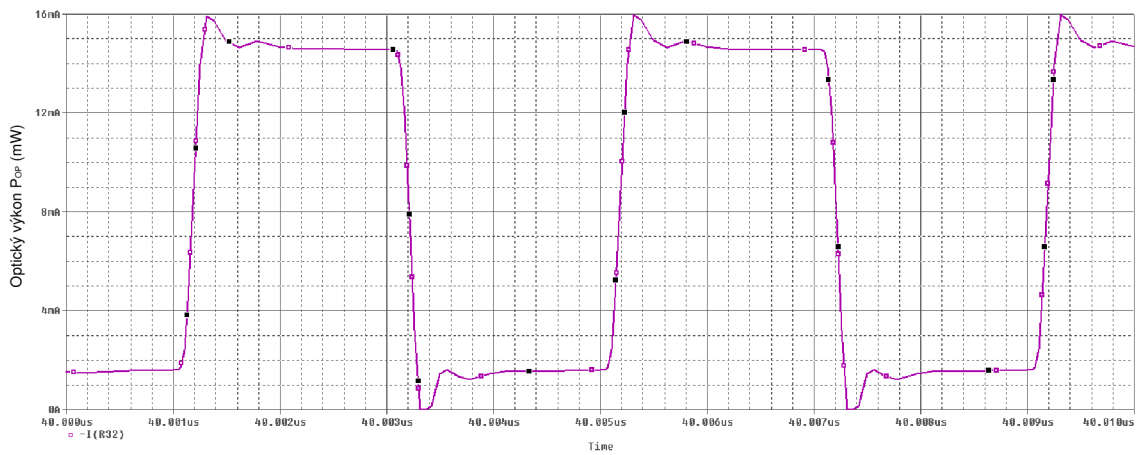
L_2 byla vypočtena podle vztahu (1.4) pro vazební kapacitu $C_5 = 100\text{nF}$ z Tab. 1.1 a její hodnota činí $68\mu\text{H}$.

Na obrázcích obr. 2.30 a obr. 2.33 jsou zobrazeny výsledné simulace pro budič č.1. Simulace jsou provedeny pro dvě různé frekvence. Průběh signálu odpovídá průběhu optickému výkonu na výstupu úplného modelu VCSEL ULM850-02-HSMAPP. Na svislé ose je vynesena optický výkon. Jak bylo popsáno v kapitole 1.3 odpovídá $1\text{mA} = 1\text{mW}$. Pro porovnání vlivu kompenzační kapacity ($C1, C2$) na jednotlivých frekvencích je vždy uvedena simulace obvodu s kompenzační kapacitou a bez ní.

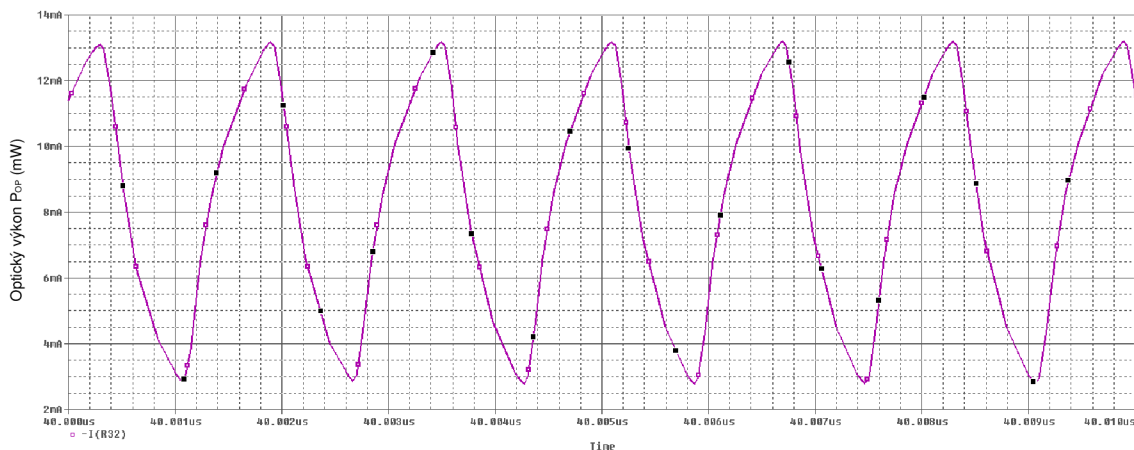
Jak je z následujících obrázků zřejmé, je začátek simulace posunut až na $40\mu\text{s}$. Je to z důvodů přechodového děje. Ten je způsoben velkou kapacitou vazebních kondenzátorů ($C3, C4, C5 = 100\text{nF}$).



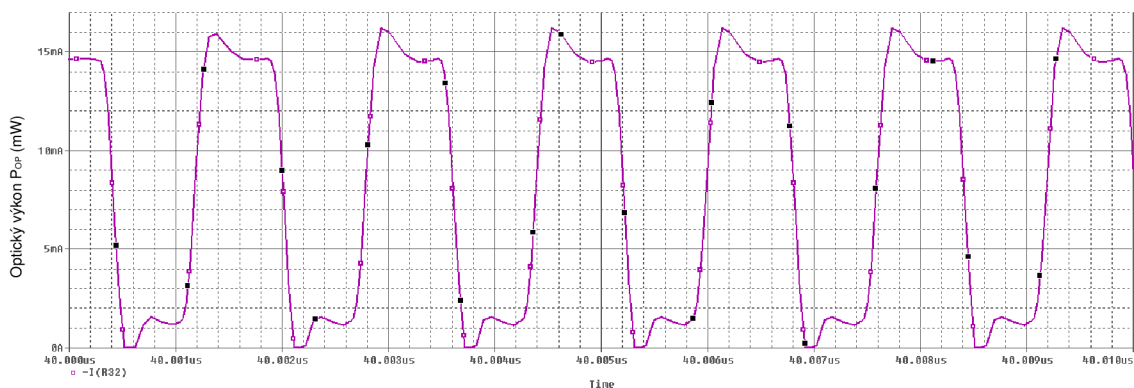
Obr. 2.30: Budič č.1, 250MHz bez kompenzace.



Obr. 2.31: Budič č.1, 250MHz s kompenzací.



Obr. 2.32: Budič č.1, 625MHz bez kompenzace.



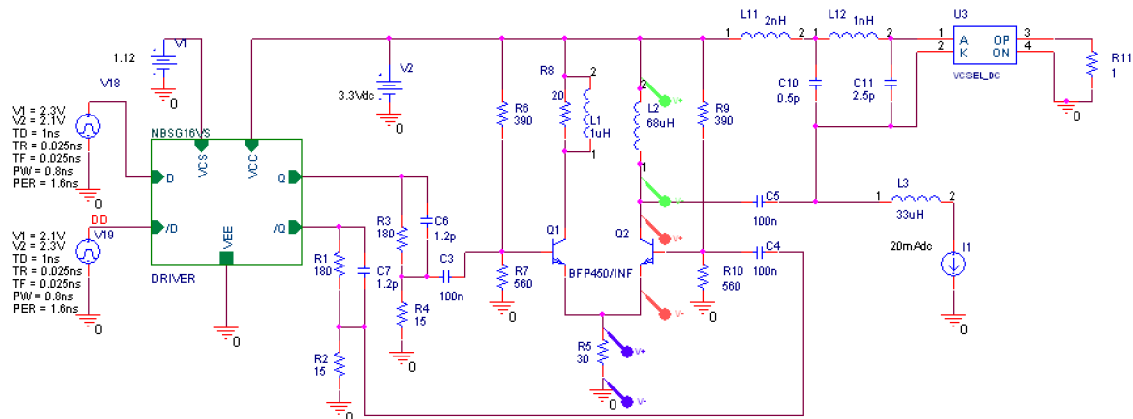
Obr. 2.33: Budič č.1, 625MHz s kompenzací.

2.10 Návrh a simulace budiče č.2

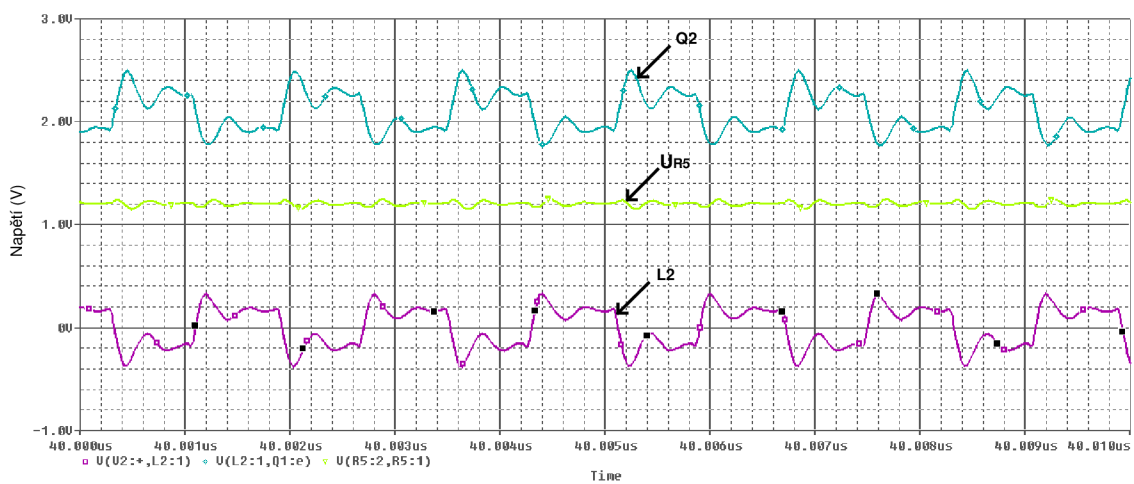
Budič č.2 je postaven na tranzistorech BFP450. Obvodově vychází z návrhu Budiče č.1 a klade si za cíl ověřit možnost použití běžných vysokofrekvenčních tranzistorů na místě tranzistorového pole. I proto zde není řešena otázka proudového zdroje a ten je nahrazen pouze rezistorem R5. Celkové schéma zapojení budiče č.2 pro simulaci v PSpice vidíme na obr. 2.34.

Velikost rezistoru R5 (zdroj proudu I_{MOD}) byla volena tak, aby na něm při požadovaném proudu $I_{MOD} = 40\text{mA}$ vznikl úbytek napětí 1V. Tímto je usnadněno případné nahrazení rezistoru proudovým zdrojem.

Pracovní bod diferenčního stupně je nastaven stejnými hodnotami rezistorů jako v případě budiče č.1. Pro ověření nastavení pracovního bodu byla opět provedena simulace jejíž výsledek vidíme na obr. 2.35. Z obrázku vyplývá, že tranzistor má pracovní bod posazen nad střed pracovní charakteristiky (modrý průběh). Zelený průběh pak představuje požadovaný úbytek napětí na rezistoru R5. Průběh napětí na L2 odpovídá průběhu modulačního napětí na laserové diodě.

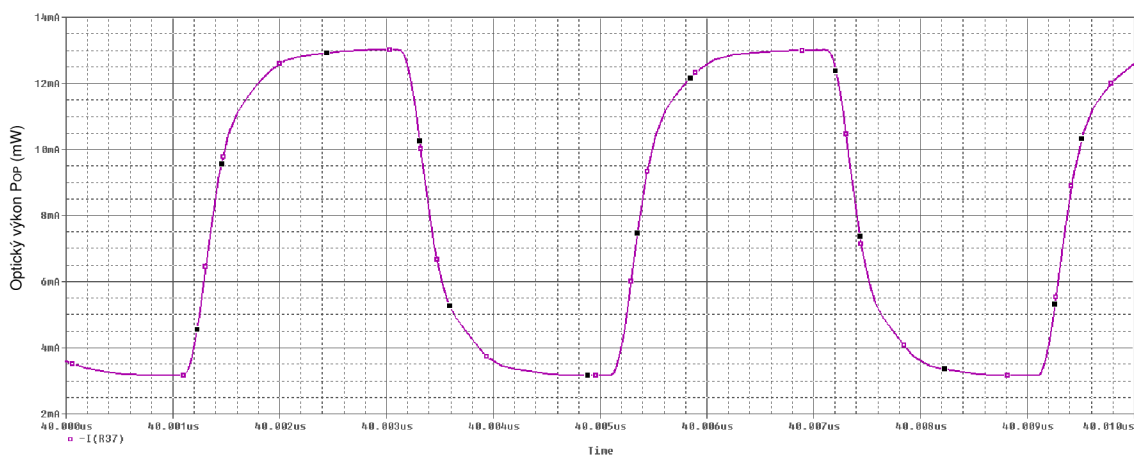


Obr. 2.34: Schéma pro simulaci budiče č.2 v PSpice.

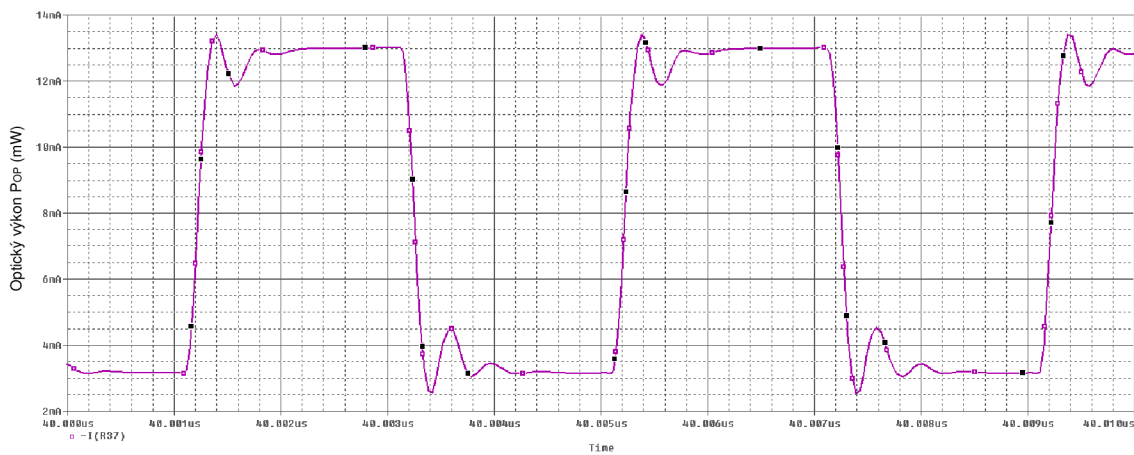


Obr. 2.35: Ověření nastavení pracovního bodu tranzistorů.

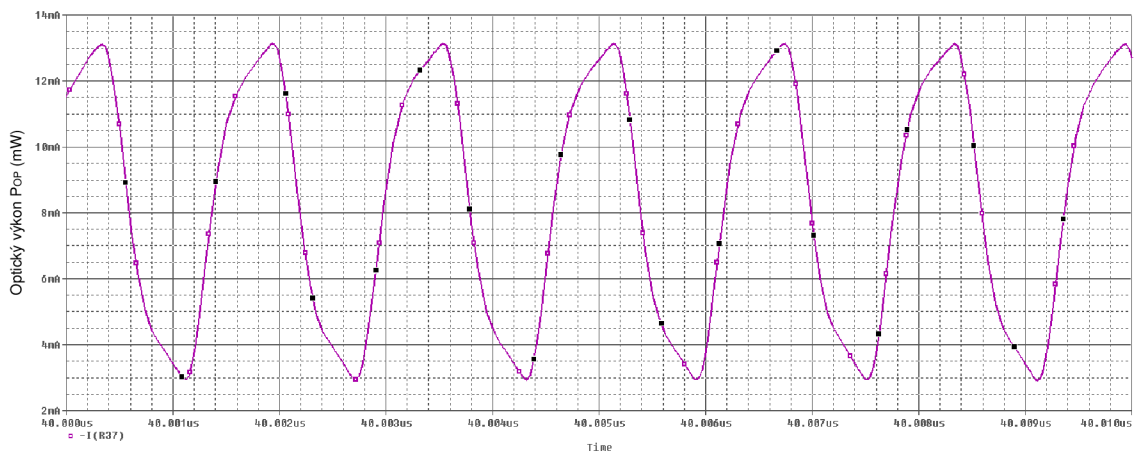
Na obrázcích obr. 2.36. - obr. 2.39 je opět zobrazeno chování budiče na různých frekvencích, a to s kompenzovaným děličem i s děličem bez kompenzace.



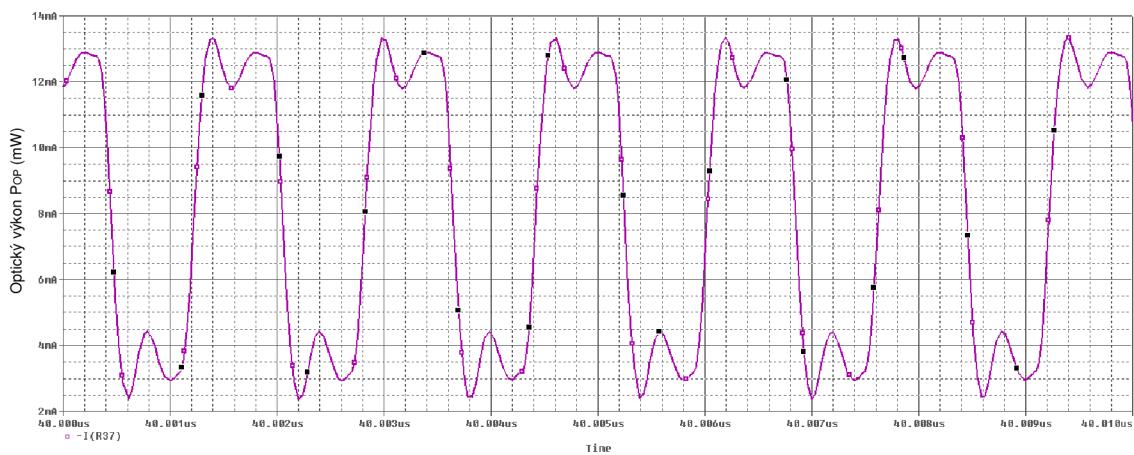
Obr. 2.36: Budič č.2, 250MHz bez kompenzace.



Obr. 2.37: Budič č.2, 250MHz s kompenzací.



Obr. 2.38: Budič č.2, 625MHz bez kompenzace.



Obr. 2.39: Budič č.2, 625MHz s kompenzací.

2.11 Konstrukce budiče

Protože budič pracuje na poměrně vysokých frekvencích je nutné dodržet následující pravidla při návrhu desky plošných spojů.

Prvním pravidlem je aby délky signálových spojů nebyly srovnatelné s délkou vlny λ (resp. $\lambda/2$, $\lambda/4$). Maximální přenosové rychlost 1,25Gbps odpovídá délka vlny $\lambda = 48\text{cm}$ (resp. $\lambda/2 = 24\text{cm}$, $\lambda/4 = 12\text{cm}$), takže tento požadavek není problém splnit. I přes to jsou signálové cesty voleny co nejkratší, abychom tak předešli nárůstu parazitní indukčnosti.

Dále by měli signálové cesty představovat 50Ω vedení pro bezodrazové přizpůsobení LVPECL receiveru/driveru a 25Ω vedení pro bezodrazové přizpůsobení laserové diody k budicímu tranzistoru [5]. Ze vztahu (2.23) pro mikropáskové vedení vyplývá, že pro dosažení impedance 50Ω na desce z materiálu FR4 je potřeba cesta šířky cca 3mm což je v našem případě neproveditelné.

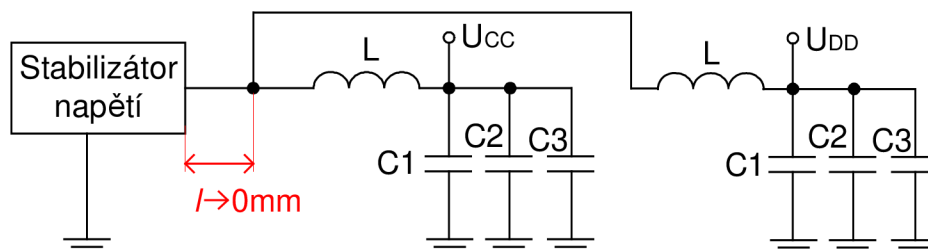
$$Z_0 = \frac{120\pi \cdot k}{\sqrt{(1+1,5 \cdot k) \cdot (1+k) \cdot \epsilon_r}}, \quad (2.23)$$

kde ϵ_r je permitivita DPS (pro FR4 je $\epsilon_r = 4,7$) a k vypočítáme z následujícího vztahu

$$k = \frac{h}{W}, \quad (2.24)$$

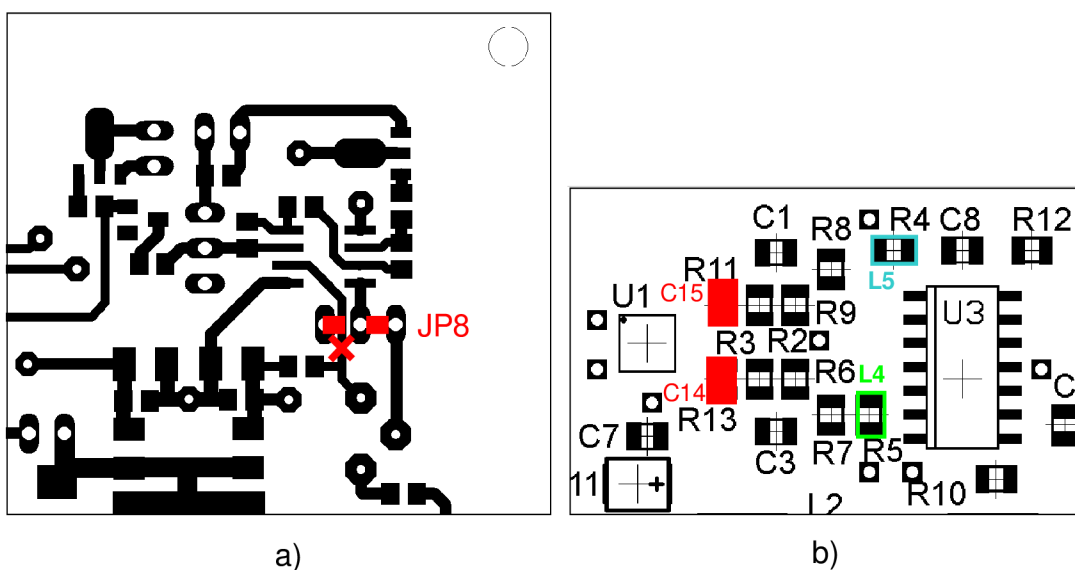
kde h je síla dielektrického materiálu desky a W je šířka mikropásku.

Aby bylo minimalizováno vzájemné rušení digitální a analogové části budiče je nutné zabránit vzniku galvanické vazby společnou impedancí v napájecí části budiče. Pro minimalizaci vazby je napájecí část budiče zapojena podle obr. 2.40. Délka společného vedení l by měla být co nejkratší. Indukčnost cívky L se obvykle volí $10\mu\text{H}$. Paralelní kombinace kondenzátorů by pak měla filtrovat široké spektrum rušivých signálů, a proto je složena z tantalového kondenzátoru $C1 = 10\mu\text{F}$ a keramických kondenzátorů $C2 = 100\text{nF}$ a $C3 = 220\text{pF}$.



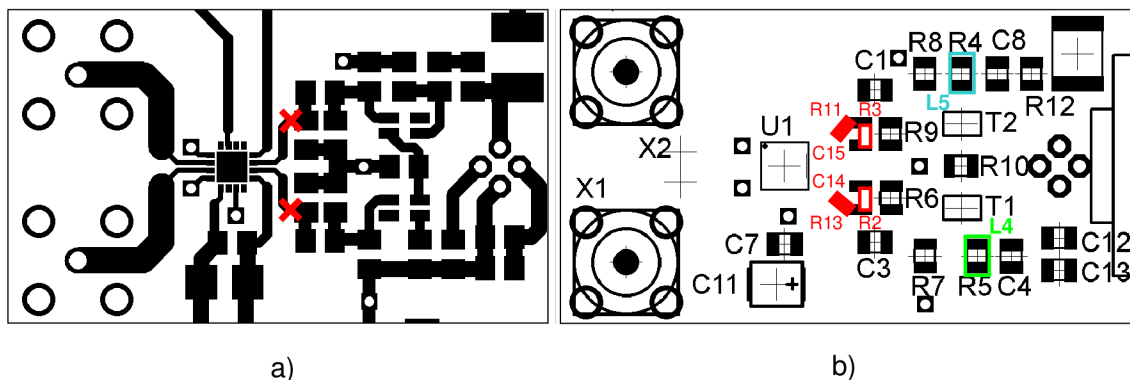
Obr. 2.40: Minimalizace vazby společnou impedancí.

V rámci vývoje zařízení bylo na deskách plošných spojů (DPS) provedeno několik změn. DPS, které jsou uvedeny v přílohách odpovídají původnímu řešení. DPS střídavé části budiče byly původně navrženy pro AC vazbu se zdvihacími rezistory a v případě budiče č.2 nebylo původně počítáno ani s děličem napětí. Dále na desce obsahující APC byla provedena změna popsaná v kapitole 2.7 (záměna U_{REF1} za U_{REF2}). Všechny změny byly provedeny v souladu s normou IPC-7711A. Na obr. 2.41a je úprava obvodu APC. Červené obdélníčky představují spoj červený křížek potom přerušení cesty. Na obr. 2.41b je úprava budiče č.1 na AC vazbu se zdvihacími induktory. Zelený obdélníček představuje paralelní kombinaci EMI filtru a rezistoru o hodnotě 20Ω. Modrý obdélníček představuje nahrazení rezistoru cívkou o indukčnosti 68μH. Červené plné obdélníčky pak představují přidání kompenzačních kapacit na dělič napětí C14, C15.



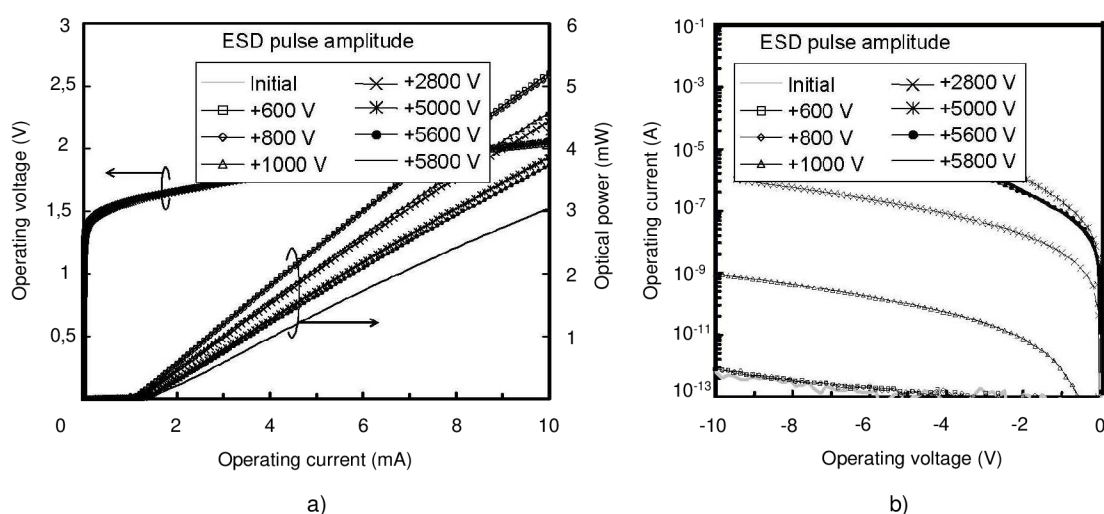
Obr. 2.41: Změny provedené na DPS, a) DC část, b) budič č.1.

Na obr. 2.42a je úprava budiče č.2 na AC vazbu se zdvihacími induktory a přidání obvodu děliče napětí. Na obr. 2.46a je naznačeno kde jsou přerušeny cesty pro vložení rezistorů děliče R11, R13. Popis k obr. 2.42b je shodný s popisem pro budič č.1.



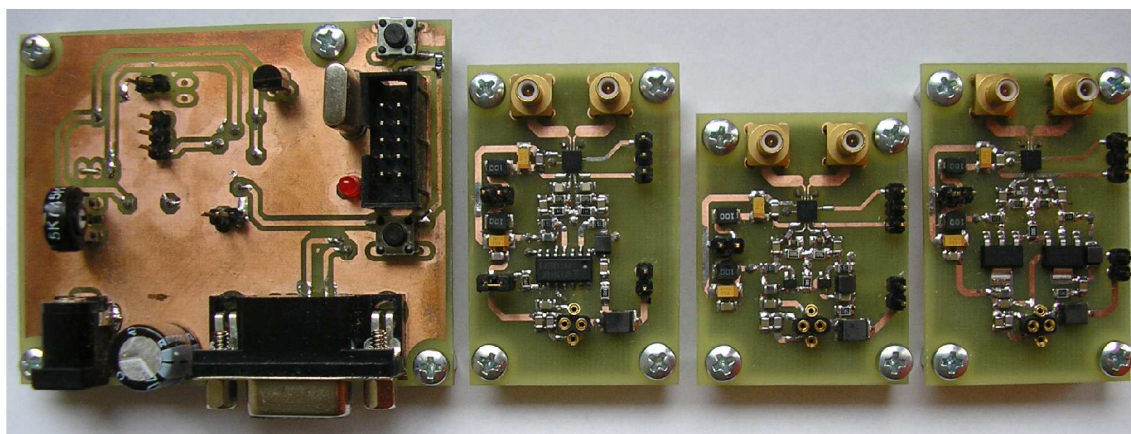
Obr. 2.42: Změny provedené na DPS (budič č.2).

POZN: Při manipulaci s laserovou diodou je nutné vyvarovat se ESD výboji. Ochrana proti ESD výboji by měla odpovídat normě ČSN EN 61340-5-1:2001. Následující obrázky ukazují vliv ESD impulsu o různých úrovních na L-I charakteristiku obr. 2.43a a na charakteristiku diody v závěrném směru obr. 2.43b. Z L-I charakteristik vyplývá největší nebezpečí při poškození laserové diody ESD výbojem a sice, že klesne diferenciální účinnost (SE). Protože klesne účinnost SE klesne i výstupní optický výkon a obvod automatické regulace výkonu (APC) zvedne stejnosměrnou složku proudu I_{BIAS} diodou tak, aby se optický výkon ustálil na požadované hodnotě. Tím je poškozený přechod namáhán čím dál tím větším proudem, až APC diodu v podstatě zničí. Podle [25] má 90% laserových diod typu VCSEL poškozených ESD výbojem životnost kratší než 1 rok.



Obr. 2.43: Vliv ESD impulsu na charakteristiky VCSEL (převzato z [25]).

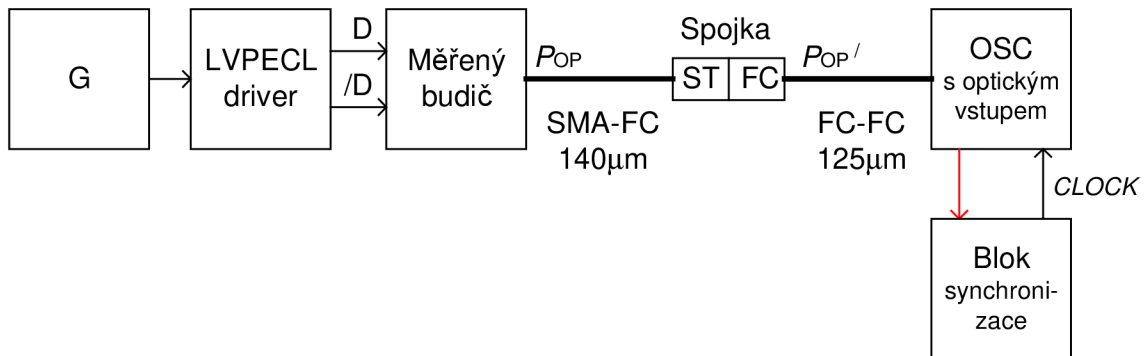
Z obr. 2.44 je patrné výsledné řešení budiče. DPS zcela vlevo realizuje obvod APC a obvod pro komunikaci budiče s PC. DPS druhá zleva realizuje budič č.1. DPS třetí zleva realizuje budič č.2. DPS čtvrtá zleva realizuje další variantu budiče č.2. Diferenční stupeň je zde osazen tranzistory BFG135A. Měřením bylo zjištěno že tento budič nevyhovuje zadání. Je použitelný do přenosové rychlosti 155Mbps.



obr. 2.44: Výsledná realizace budiče.

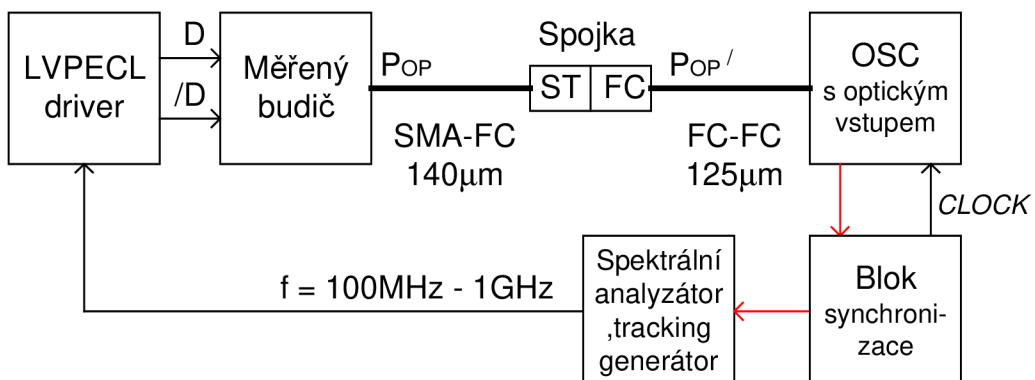
2.12 Měření budiče

Měřicí pracoviště pro měření průběhů optického výkonu na výstupu laserové diody je zapojeno podle blokového schématu na obr. 2.45. OSC je digitální osciloskop Tektronix DSA8200 s optickým vstupem 80C12-10G (62,5 μ m, 1mW/AVG, 10mW/peak). Blok synchronizace je Tektronix 80A07. Červená šipka pak představuje optický výkon P_{OP}' převedený 1:1 na elektrický signál. G je sinusový generátor do 2GHz. Silné čáry pak představují optické vlákno. Průměr jádra a typ spojky je uveden pod vláknem. Spojka ST/FC byla použita jako útlumový článek. Proto je nutné všechny hodnoty změřeného optického výkonu vynásobit konstantou 6, tzn. $P_{OP} = 6 \cdot P_{OP}'$.



Obr. 2.45: Zapojení měřicího pracoviště pro měření průběhu optického výkonu na výstupu laserové diody.

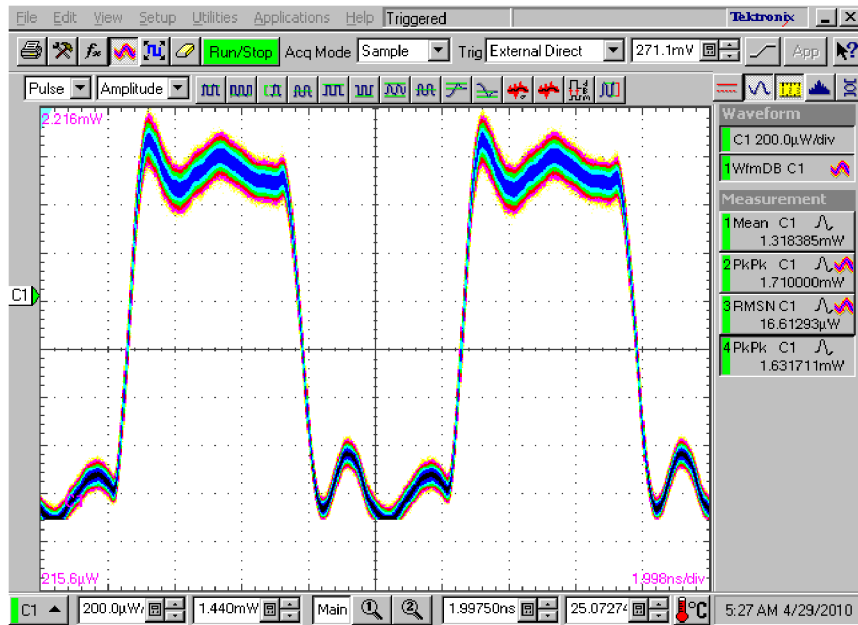
Na obr. 2.46 je zapojení měřicího pracoviště pro měření amplitudové frekvenční charakteristiky budiče. Generátor je v tomto případě nahrazen tracking generátorem obsaženým ve spektrálním analyzátoru R&S FSL3. Osciloskop s optickým vstupem v tomto zapojení pracuje jen jako převodník optického signálu na elektrický v poměru 1:1. Tento elektrický signál (je opět znázorněn červenou šipkou) putuje do časové základny a je dále přes zesilovač se zesílením 1 vyveden na vstup spektrálního analyzátoru R&S FLS3.



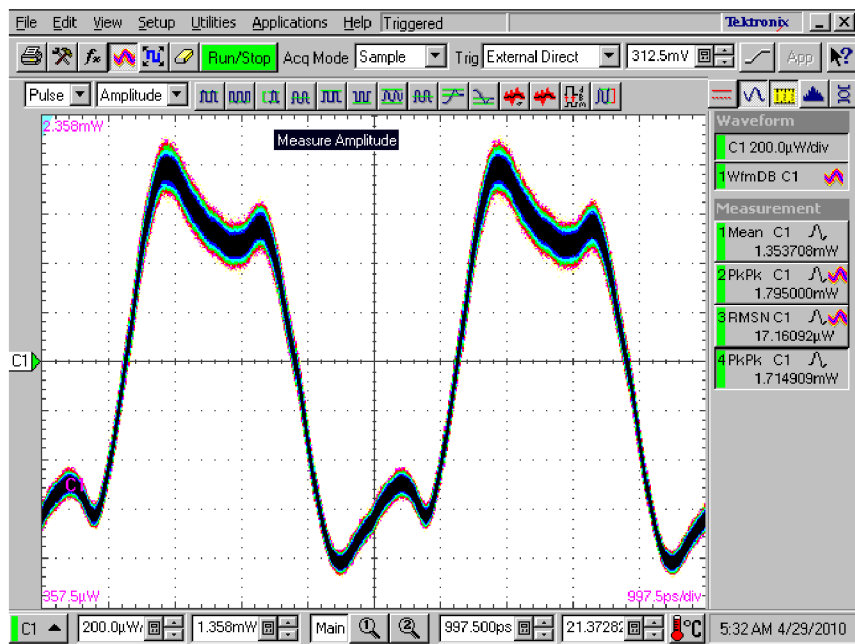
Obr. 2.46: Zapojení měřicího pracoviště pro měření frekvenční charakteristiky budiče.

2.12.1.1 Změřené průběhy pro budič č.1

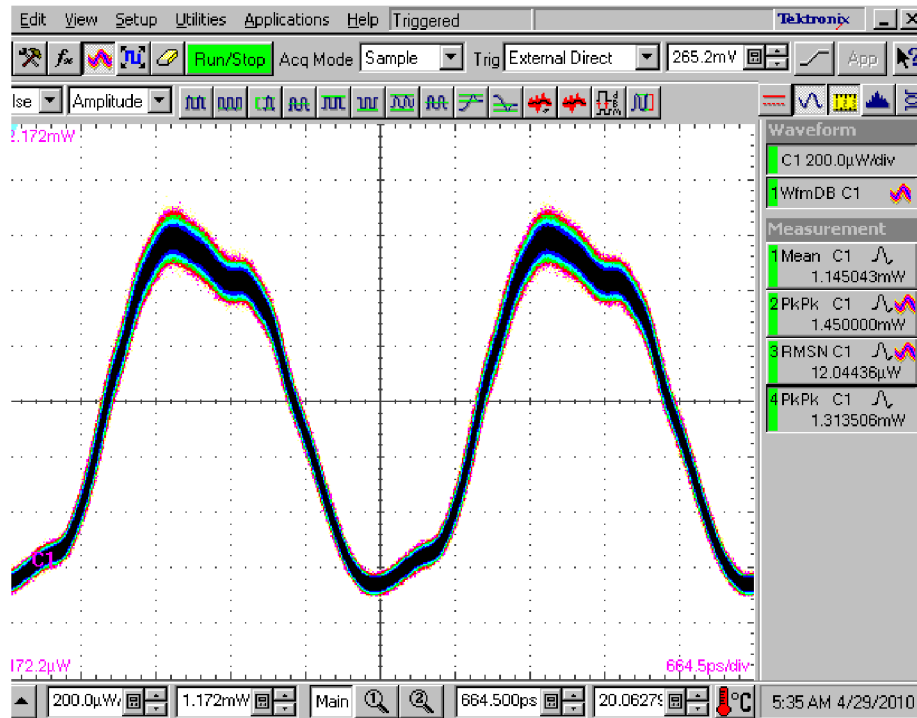
Na obr. 2.47 až obr. 2.53 jsou průběhy optického výkonu sejmuté z osciloskopu na frekvencích od 100MHz do 1GHz. V pravé části obrázku pod nadpisem Measurement je vždy uvedena hodnota středního optického výkonu – Mean C1. Rozkmit optického výkonu je pak dán – PkPk C1. Tyto hodnoty odpovídají výkonu P_{OP} . Symbol μ v levém spodním rohu některých průběhu znamená optickou zem. Na obr. 2.54 je pak frekvenční charakteristika budiče č.2.



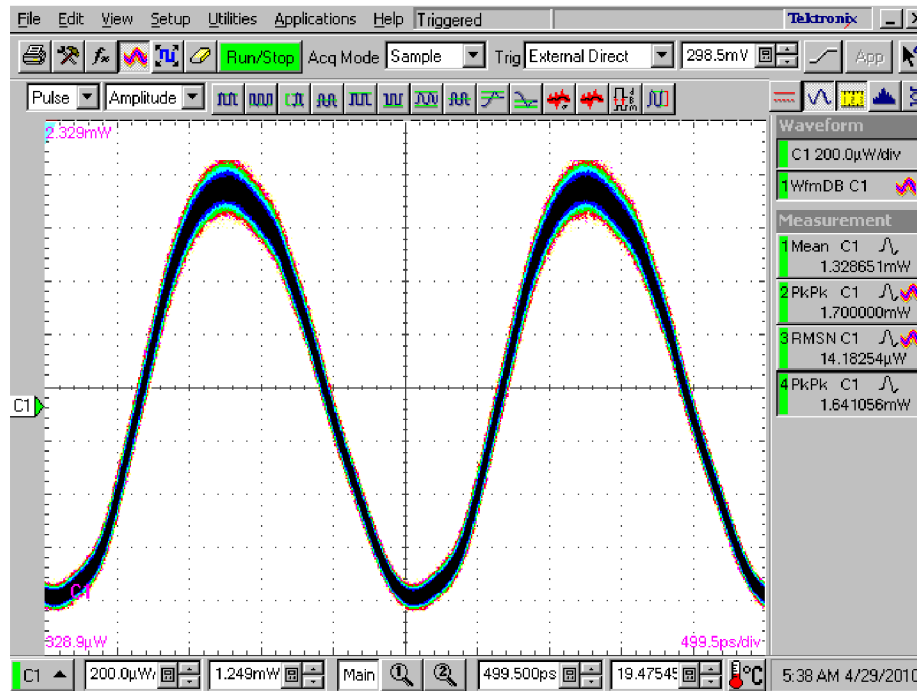
Obr. 2.47: Průběh optického výkonu P_{OP} na frekvenci 100MHz, budič č.1.



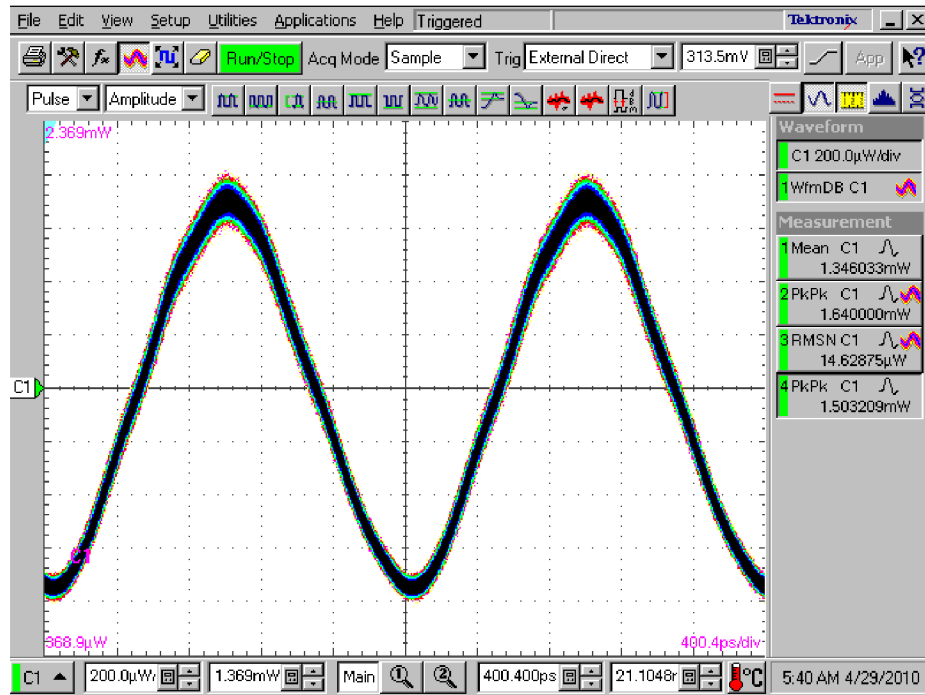
Obr. 2.48: Průběh optického výkonu P_{OP} na frekvenci 200MHz, budič č.1.



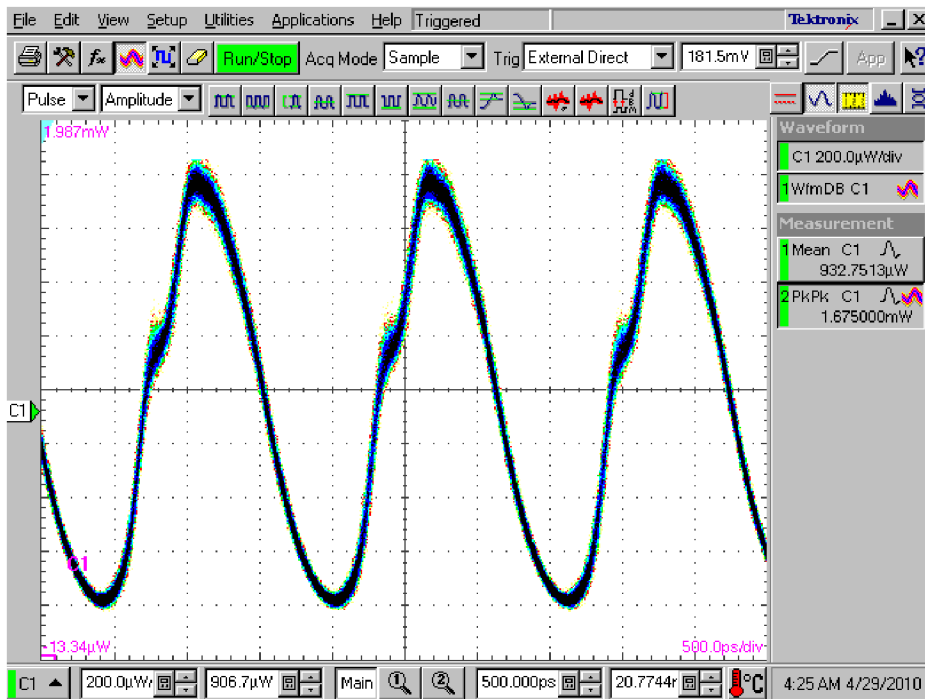
Obr. 2.49: Průběh optického výkonu P_{OP}' na frekvenci 300MHz, budič č.1.



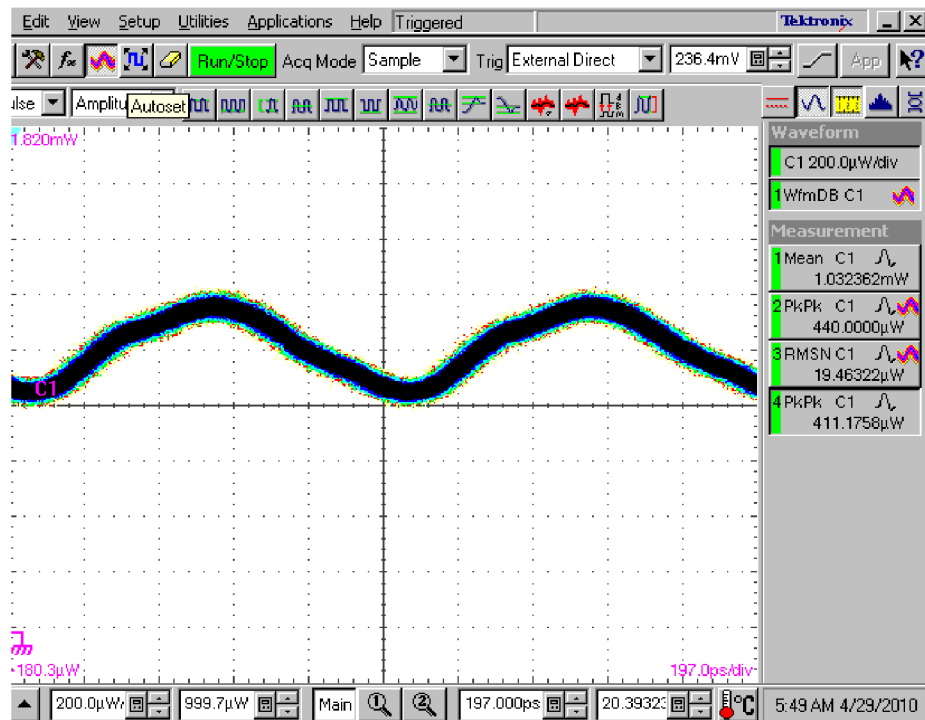
Obr. 2.50: Průběh optického výkonu P_{OP}' na frekvenci 400MHz, budič č.1.



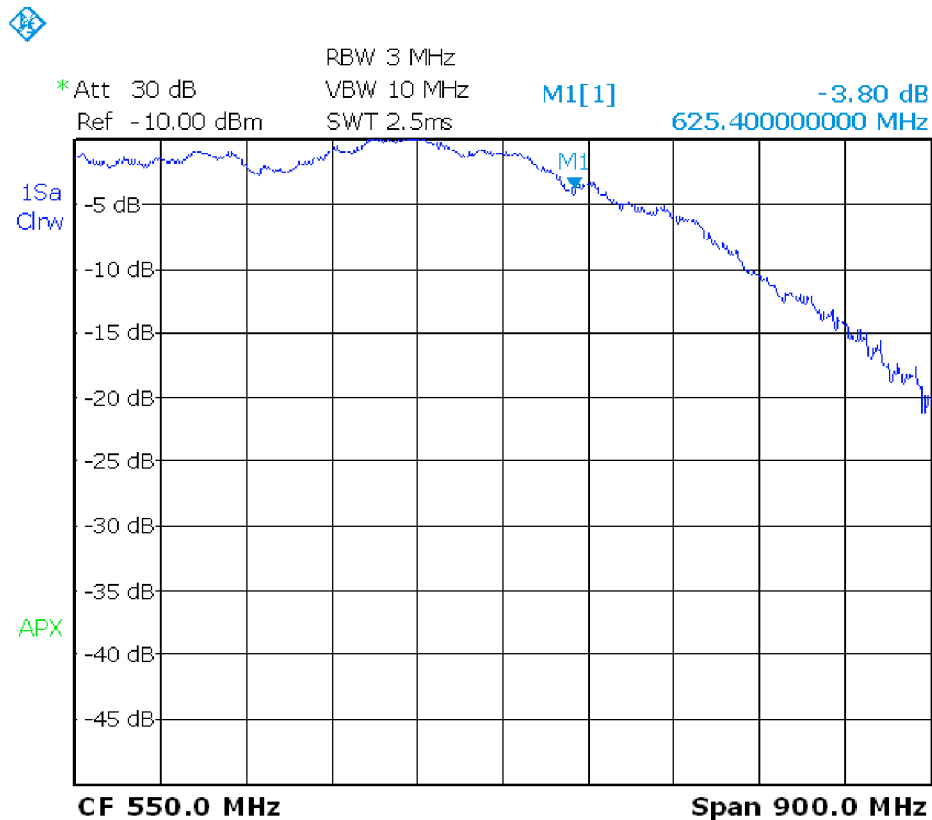
Obr. 2.51: Průběh optického výkonu P_{OP} na frekvenci 500MHz, budič č.1.



Obr. 2.52: Průběh optického výkonu P_{OP} na frekvenci 625MHz, budič č.1.



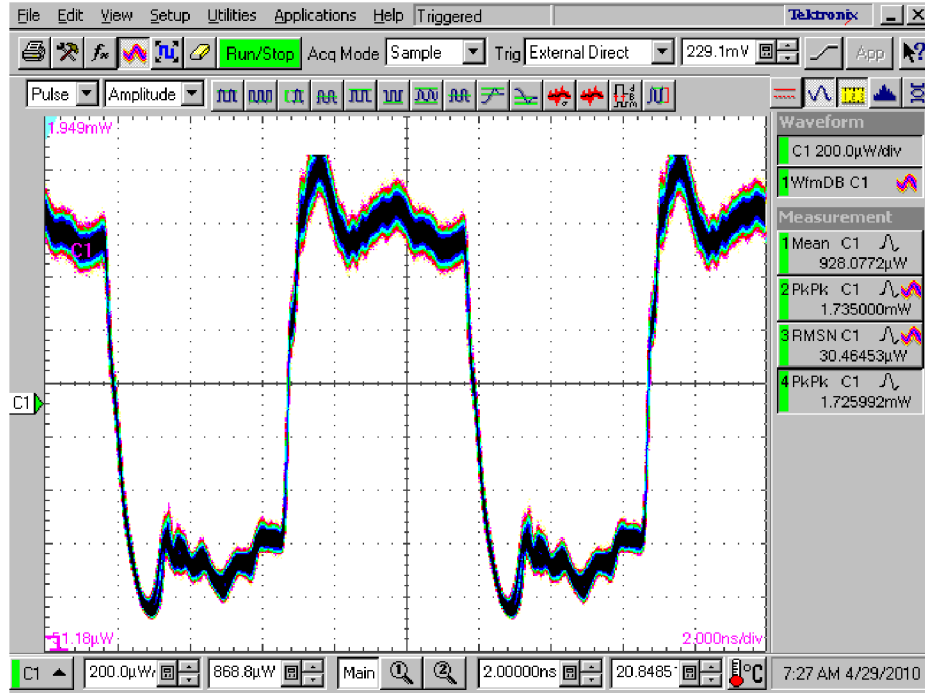
Obr. 2.53: Průběh optického výkonu P_{OP}' na frekvenci 1GHz, budič č.1.



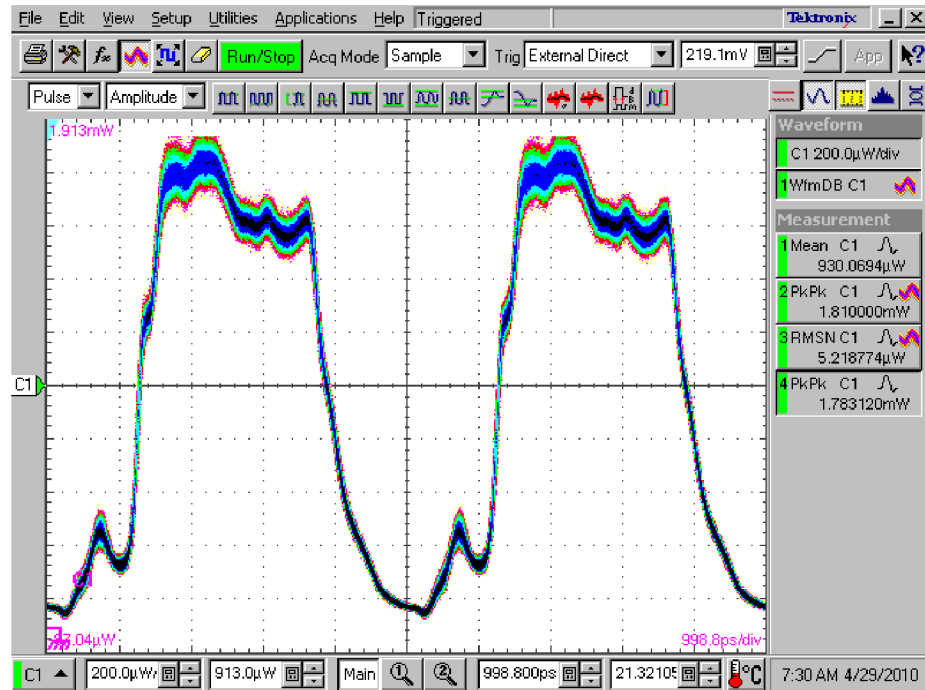
Obr. 2.54: Frekvenční charakteristika budiče č.1.

2.12.1.2 Změřené průběhy pro budič č.2

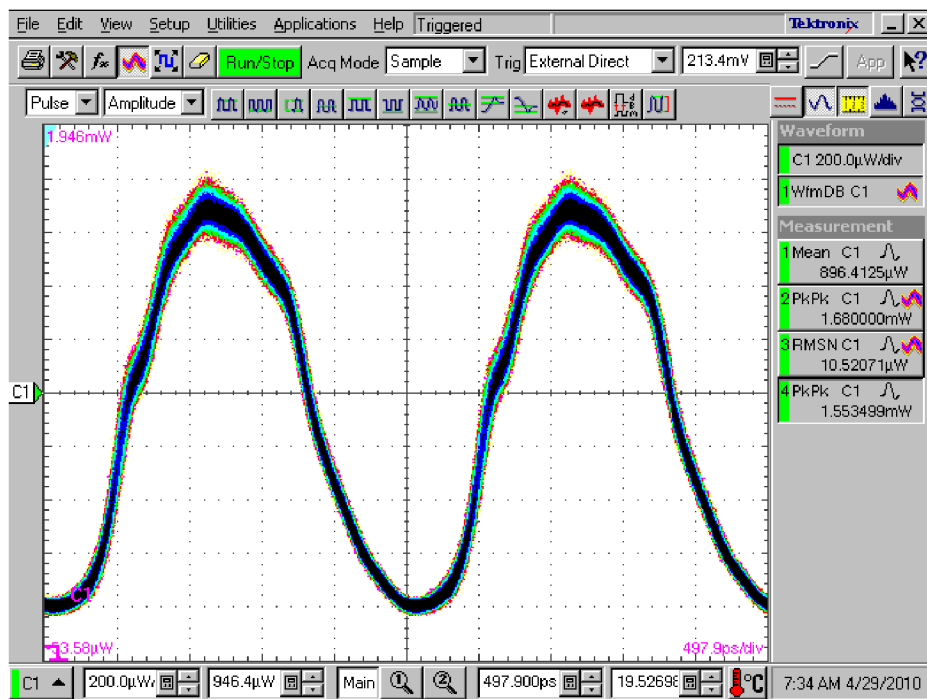
Na obr. 2.55 až obr. 2.59 jsou průběhy optického výkonu sejmuté z osciloskopu na frekvencích od 100MHz do 1GHz. Na obr.2.60 je pak frekvenční charakteristika budiče č.2.



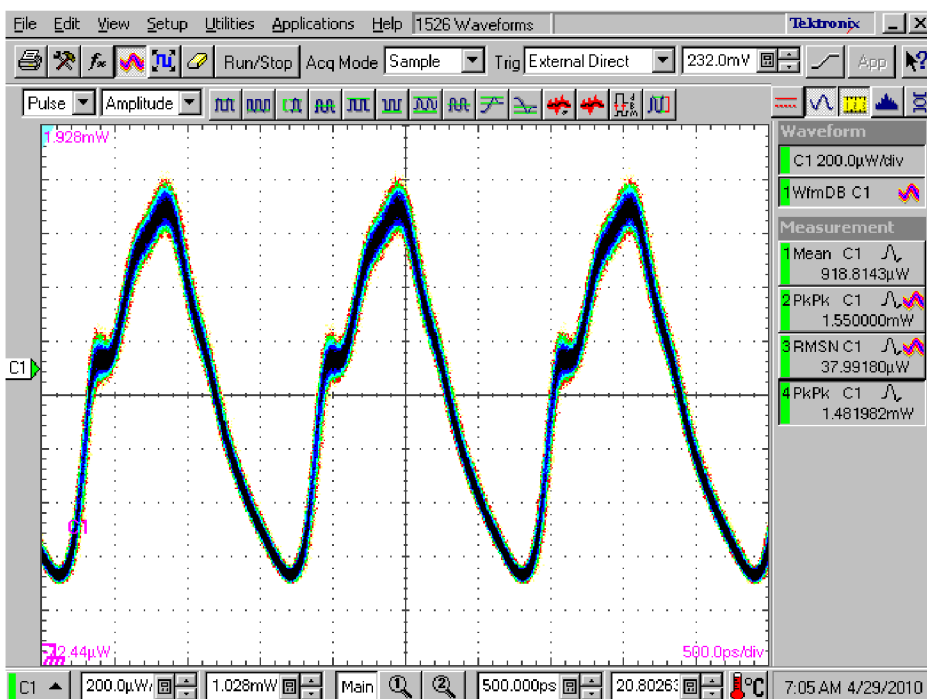
Obr. 2.55: Průběh optického výkonu P_{OP}' na frekvenci 100MHz, budič č.2



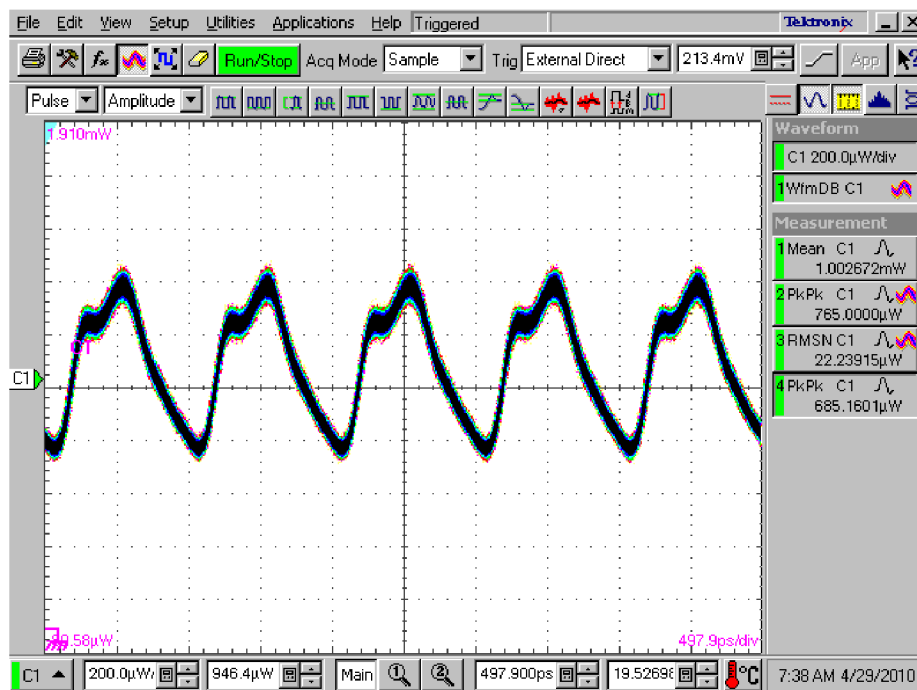
Obr. 2.56: Průběh optického výkonu P_{OP}' na frekvenci 200MHz, budič č.2.



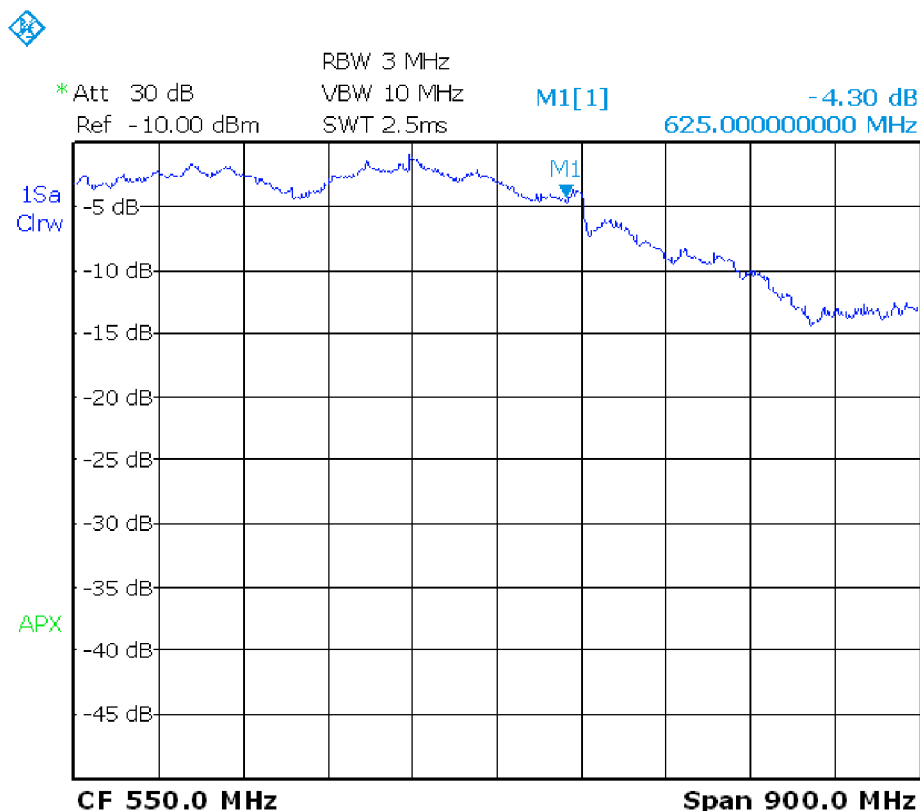
Obr. 2.57: Průběh optického výkonu P_{OP} na frekvenci 400MHz, budič č.2.



Obr. 2.58: Průběh optického výkonu P_{OP} na frekvenci 625MHz, budič č.2.



Obr. 2.59: Průběh optického výkonu P_{OP}' na frekvenci 1GHz, budič č.2.



Obr. 2.60: Frekvenční charakteristiky budiče č.2.

3 ZÁVĚR

Výsledkem této práce je návrh a realizace dvou budičů pro laserovou diodu typu VCSEL od firmy ULM Photonics. Pro danou laserovou diodu byly vytvořeny tři modely pro simulace v ORCAD PSpice.

Navržené budiče mají podobnou koncepci jako běžné integrované budiče např. od firmy MAXIM, ale liší se způsobem regulace modulačního proudu. Tomu také podléhá výběr odpovídajících obvodových prvků a dále výběr vazby mezi budičem a laserovou diodou. Se zvolenou koncepcí bylo docíleno všech bodů zadání a v některých ohledech by mohl navržený budič konkurovat i integrovaným budičům. Jednou z výhod navrženého budiče je, že neobsahuje přehnané množství stabilizačních smyček, které vždy vede k potencionální nestabilitě. Dále je navržen přímo pro specifické požadavky buzení VCSEL. Většina integrovaných budičů je původně určena pro buzení EEL laserů a mají problém s dosažením nízkého stejnosměrného proudu diodou I_{BIAS} .

Výsledné zařízení (budič) je rozděleno na dvě desky plošných spojů. První deska obsahuje obvod automatické regulace výkonu a mikrokontrolér pro řízení výkonu prostřednictvím linky RS232 a druhá pak „střídavou“ část budiče.

Střídavá část budiče byla navržena ve dvou provedeních. První provedení má výstupní diferenční zesilovač osazený vysokofrekvenčním tranzistorovým polem od firmy Intersil. U druhého budiče byla ověřena možnost použití běžných diskretních vysokofrekvenčních tranzistorů.

Z měření obou budičů je patrné, že mají na tvarové zkreslení výstupního optického signálu v rozsahu požadovaných frekvencí (100-625MHz) přibližně stejný vliv. S ohledem na vyrovnanost frekvenční charakteristiky lépe vyhověl budič osazený diskretními VF tranzistory. Z měřených průběhů vyplývá, že jsou oba budiče schopny dodat v celém rozsahu požadovaných frekvencí dostatečný modulační proud k plnému vybuzení laserové diody ULM850-02-TT-HSMAPP.

LITERATURA

- [1] Vašínek, V. *Optoelektronika 3, Základy zdrojů pro optické komunikace – lasery*. [online]. poslední aktualizace: 1.10. 2007. [citace 10.5.2010] Dostupný z URL: http://kat454.vsb.cz/download/predmety/oe3_071001_sylabus%20prednasky_zaklady%20zdroju%20pro%20opticke%20komunikace%20-%20lasery.pdf
- [2] Boháč, L., *Optické zdroje: Lasery*. [online]. poslední aktualizace: 1998. [citace 10.5.2010] Dostupný z URL: <http://www.comtel.cz/files/download.php?id=2329>
- [3] Application sheet: fy. Honeywell, *Modulating VCSELs*. [online]. poslední aktualizace: February 1998. [citace 10.5.2010] Dostupný z URL: http://www.imedeia.uib.es/~salvador/coms_optiques/addicional/app_notes/honeywell_1.pdf
- [4] Coppoolse, R., Van Parys, H., *Burst Mode Bipolar Laser Driver for a Multipoint to Point Passive Optical Network at 155.52 Mbit/s*. [online]. poslední aktualizace: April 08. [citace 10.5.2010] Dostupný z URL: <http://ieeexplore.ieee.org>
- [5] Application Note: HFAN-2.0 fy. MAXIM, *Interfacing Maxim Laser Drivers with Laser Diodes*. [online]. poslední aktualizace: August, 2000. [citace 10.5.2010] Dostupný z URL: http://pdfserv.maxim-ic.com/en/an/hfan2_v8a.pdf
- [6] Datasheet fy. MAXIM, *MAX3863, 2.7Gbps Laser Driver with Modulation Compensation*. [online]. poslední aktualizace: 11/2008. [citace 10.5.2010] Dostupný z URL: <http://focus.ti.com/lit/ds/symlink/onet1191v.pdf>
- [7] Design Note: HFDN-26.3 fy. MAXIM, *MAX3735A Laser Driver Output Configurations, Part 4: Driving VCSELs*. [online]. poslední aktualizace: 04.2008. [citace 10.5.2010] Dostupný z URL: <http://pdfserv.maximic.com/en/an/AN3015.pdf>
- [8] Application Note: HFDN-26.2 fy. MAXIM, *MAX3735A Laser Driver Output Configurations, Part 3: Differential Drive*. [online]. poslední aktualizace: 04/2008. [citace 10.5.2010] Dostupný z URL: <http://pdfserv.maxim-ic.com/en/an/AN2703.pdf>
- [9] Optoelectronics application: fy. Honeywell, *VCSEL SPICE model*. [online]. poslední aktualizace: July 1998. [citace 10.5.2010] Dostupný z URL: <http://privatewww.essex.ac.uk/~mphthak/VCSEL%20SPICE%20Model%20Honeywell.pdf>
- [10] Martin, G., Michael, M., Roland, J., *Commercial VCSELs reach 0.1 W cw output power*. [online]. poslední aktualizace: June 2004. [citace 10.5.2010] Dostupný z URL: http://www.ulmphotronics.com/docs/pr/veroeffentlichungen/spie_5364-24.pdf
- [11] Application Note: AND8020/D fy. ON Semiconductor, *Termination of ECL Devices with EF (Emitter Follower) OUTPUT Structure*. [online]. poslední aktualizace: April, 2007. [citace 10.5.2010] Dostupný z URL: www.onsemi.com/pub_link/Collateral/AND8020-D.PDF
- [12] Datasheet fy. ON Semiconductor, *NBSG16VS*. [online]. poslední aktualizace: September, 2008. [citace 10.5.2010] Dostupný z URL: <http://www.onsemi.com/PowerSolutions/product.do?id=NBSG16VS>
- [13] Application Note: AND8077/D fy. ON Semiconductor, *GigaComm (SiGe) SPICE Modeling Kit*. [online]. poslední aktualizace: February, 2005. [citace 10.5.2010] Dostupný z URL: http://www.onsemi.com/pub_link/Collateral/AND8077-D.PDF

- [14] Horevaj, M. *Kompenzované děliče*. [online]. poslední aktualizace: February, 2005. [citace 10.5.2010] Dostupný z URL: http://www.horevaj.com/horevaj/K1_files/K1_17.pdf
- [15] Láníček, R., *Elektronika - obvody, součástky, děje*, Praha : BEN - technická literatura, 1998, ISBN 80-86056-25-2
- [16] Datasheet fy. Intersil, *Ultra High Frequency Transistor Arrays HFA3046, HFA3096, HFA3127, HFA3128*. [online]. poslední aktualizace: December 21, 2005. [citace 10.5.2010] Dostupný z URL: <http://www.intersil.com/data/fn/fn3076.pdf>
- [17] Dietmeier, U., *Vzorce pro elektroniku*, Praha : BEN - technická literatura, 1999. ISBN 80-86056-53-8
- [18] Horkel, M., *Proudové zrcadlo*. [online]. poslední aktualizace: 27.12.2005. [citace 10.5.2010] Dostupný z URL: <http://www.mlab.cz/>
- [19] Šporik, J. *Bezdrátový optický spoj v sítích LAN a MAN, Diplomová práce*. Brno: FEKT VUT v Brně, 2006.
- [20] Datasheet fy. Silicon Laboratories, *C8051F00X/01X DEVELOPMENT KIT USER'S GUIDE*. [online]. poslední aktualizace: 9, 2006. [citace 10.5.2010] Dostupný z URL: <http://elmicro.com/files/silabs/c8051f00x-01x-dk.pdf>
- [21] Datasheet fy. SGS THOMSON, *TL431, Programmable voltage reference*. [online]. poslední aktualizace: 1998. [citace 10.5.2010] Dostupný z URL: http://www.datasheetcatalog.com/datasheets_pdf/T/L/4/3/TL431.shtml
- [22] Datasheet fy. Silicon Laboratories, *C8051F000/1/2/5/6/7, Mixed-Signal 32KB ISP FLASH MCU Family*. [online]. poslední aktualizace: 11, 2003. [citace 10.5.2010] Dostupný z URL: <http://www.silabs.com/products/mcu/mixed-signalmcu/Pages/C8051F00x1x.aspx>
- [23] Application Note: AN122 fy. Silicon Laboratories, *ANNOTATED 'C' EXAMPLES FOR THE 'F02X FAMILY*. [online]. poslední aktualizace: 12, 2003. [citace 10.5.2010] Dostupný z URL: <http://www.silabs.com/Support%20Documents/TechnicalDocs/an112.pdf>
- [24] Application Note: HFRD-02.0 fy. MAXIM, *REFERENCE DESIGN 2.5Gbps Small Form Factor (SFF) Transmitter*. [online]. poslední aktualizace: July, 2008. [citace 10.5.2010] Dostupný z URL: http://pdfserv.maxim-ic.com/en/an/hfan2_v8a.pdf
- [25] Taeyong, K. ; Taeki, K., *Degradation Behavior of 850 nm AlGaAs/GaAs Oxide VCSELs Suffered from Electrostatic Discharge*, . [online]. poslední aktualizace: 2008. [citace 10.5.2010] Dostupný z URL: <http://cat.inist.fr/?aModele=afficheN&cpsidt=20950592>

SEZNAM SYMBOLŮ, VELIČIN A ZKRATEK

AC	střídavý
APC	automatic power control
β	proudový zesilovací činitel
<i>CJO</i>	kapacitu PN přechodu
DC	stejnoseměrný
EEL	edge-emitting lasers
EMI	electromagnetic interference
ESD	electrostatic discharge
ϵ_r	permitivita DPS
$\Delta\lambda$	vzdálenosti mezi sousedními podélnými módy
<i>h</i>	síla dielektrického materiálu
I_{B_P}	proud do baze v pracovním bodě
I_{MOD}	modulační proud
I_{PIN}	proud generovaný PIN diodou
I_{REF}	proud referenčním rezistorem
I_0	minimum parabolické funkce I_{TH} při teplotě T_0
<i>IS</i>	saturační proud
I_{TH}	mezní proud
LED	light-emitting diode
LVPECL	low voltage positive emitter coupled logic
λ	vlnová délka
λ_b	vlnová délka splňující Braggovu podmínku
<i>A</i>	perioda mřížky
MCU	micro-controller unit
<i>n</i>	síla vrstvy Braggova zrcadla
<i>N</i>	materiálová konstanta
OOK	on-off keying
ON	optický výstup, negative
OP	optický výstup, positive
OZ	operační zesilovač
P_{OP}	optický výkon
$P_{stř}$	střední hodnota optického výkonu

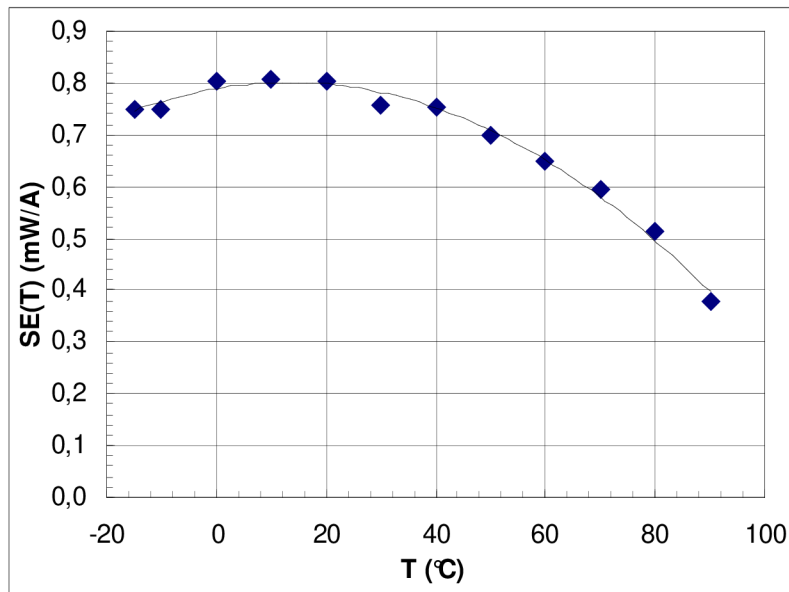
PIN	positive intrinsic negative
R_D	přízpůsobovací rezistor
R_S	sériový odpor laserové diody
R_{ST}	teplotní koeficient R_S
R_{S25}	hodnota sériového odporu diody při $T=25^\circ\text{C}$
R_{S85}	hodnota sériového odporu diody při $T=85^\circ\text{C}$
R_{S0}	sériový odpor diody při $T_r = 20^\circ\text{C}$
RS232	sériová linka (sběrnice)
SE	diferenciální účinnost
SE_T	teplotní koeficient SE
SE_{25}	diferenciální účinnost při $T=25^\circ\text{C}$
SE_{85}	diferenciální účinnost při $T=85^\circ\text{C}$
T	je teplota okolí
TEMP	globální proměnná PSpice
UART	universal asynchronous receiver/transmitter
U_{BE_P}	napětí na přechodu BE v pracovním bodě
U_{CE}	úbytek napětí na přechodu CE
U_{REF1}	referenční napětí pro APC
U_{REF2}	referenční napětí pro APC
U_{ZD}	Zenerovo napětí
V_{BB}	referenční úroveň LVPECL logiky
V_{BG}	úbytek napětí na PN přechodu VCSEL
V_{CTRL}	řídící napětí LVPECL driveru
V_{IH}	úroveň LVPECL logiky, Log1 na vstupu receiveru
V_{IL}	úroveň LVPECL logiky, Log0 na vstupu receiveru
V_{OH}	úroveň LVPECL logiky, Log1 na výstupu driveru
V_{OL}	úroveň LVPECL logiky, Log0 na výstupu driveru
V_{th}	teplotní napětí
VCSEL	vertical cavity surface emitting laser
V_Z	ztráty na parazitních indukčnostech přívodů
W	šířka mikropásku

SEZNAM PŘÍLOH

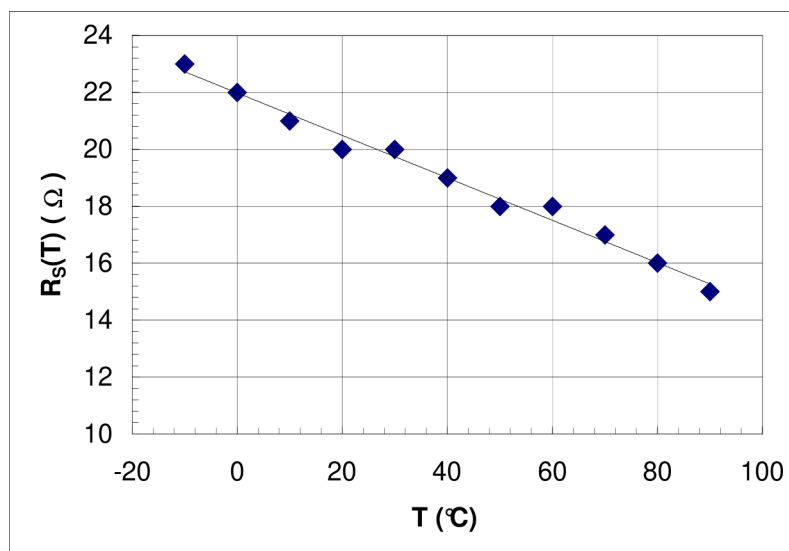
A	Lasarová dioda ULM850-02-TT-HSMAPP	60
A.1	Závislost diferenciální účinnosti na teplotě.....	60
A.2	Závislost sériového odporu R_S laserové diody na teplotě.....	60
A.3	Závislost mezního proudu I_{TH} na teplotě.....	61
A.4	L-I charakteristika.....	61
A.5	Parametry, pouzdro.....	62
B	PSpice model NBSG16VS	63
C	Budič č.1	64
C.1	Schéma zapojení.....	64
C.2	Deska plošného spoje – top.....	64
C.3	Deska plošného spoje – bottom.....	65
C.4	Osazovací plán – top.....	65
C.5	Osazovací plán – bottom.....	65
C.6	Seznam součástek.....	66
C.7	Datasheet HFA3046.....	67
D	Budič č.2	68
D.1	Schéma zapojení.....	68
D.2	Deska plošného spoje – top.....	68
D.3	Deska plošného spoje – bottom.....	69
D.4	Osazovací plán – top.....	69
D.5	Osazovací plán – bottom.....	69
D.6	Seznam součástek.....	70
D.7	Datasheet BFP450.....	71
E	Automatická regulace výkonu, MCU	72
E.1	Schéma APC, MCU.....	72
E.2	Deska plošného spoje – top.....	73
E.3	Deska plošného spoje – bottom.....	73
E.4	Osazovací plán – top.....	74
E.5	Osazovací plán – bottom.....	74
E.6	Seznam součástek.....	75
E.7	Ovládací program pro MCU.....	76
E.8	Konstanty pro D/A převodníky.....	79

A LASEROVÁ DIODA ULM850-02-TT-HSMAPP

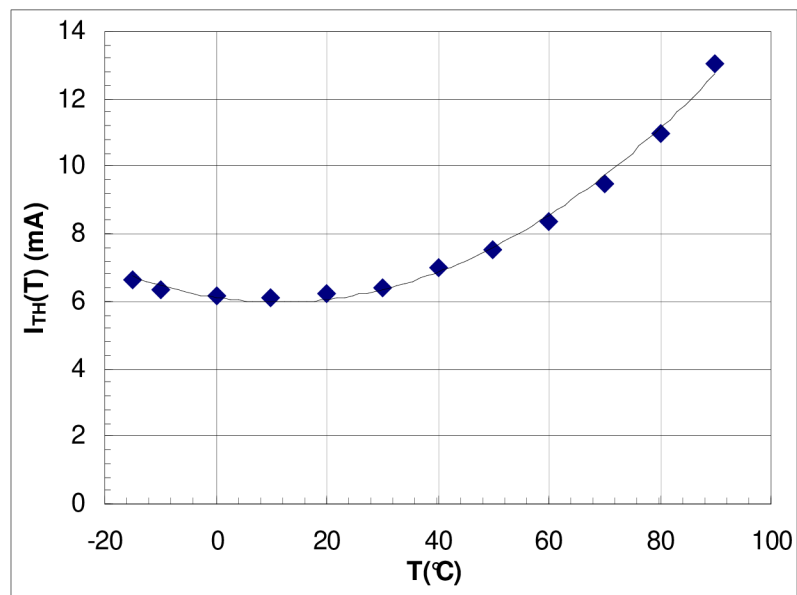
A.1 Závislost diferenciální účinnosti na teplotě



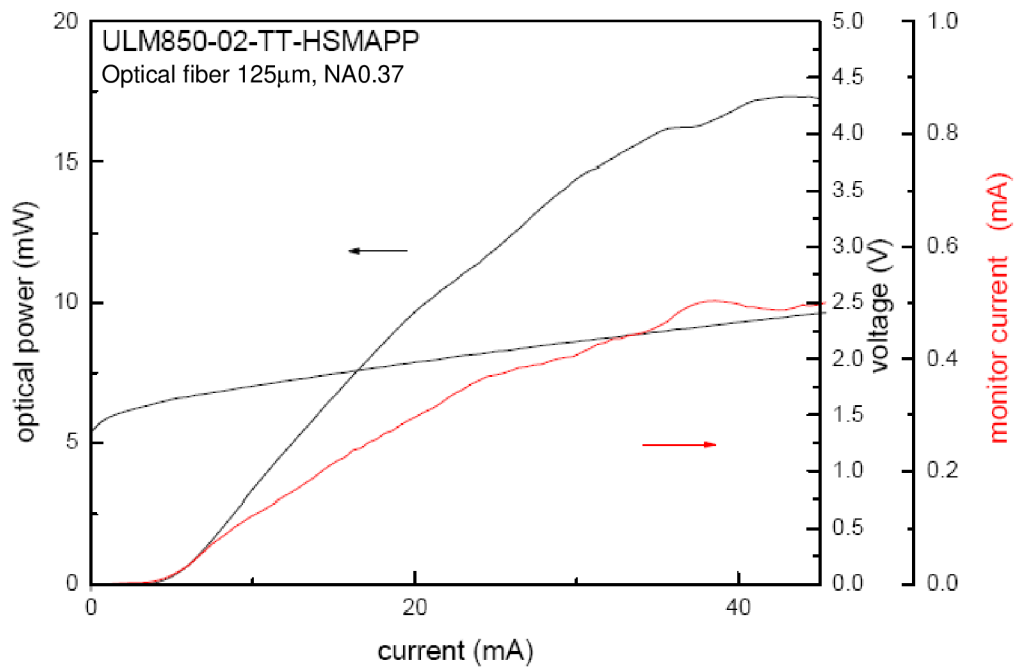
A.2 Závislost sériového odporu R_S laserové diody na teplotě



A.3 Závislost mezního proudu I_{TH} na teplotě



A.4 L-I charakteristika



A.5 Parametry, pouzdro

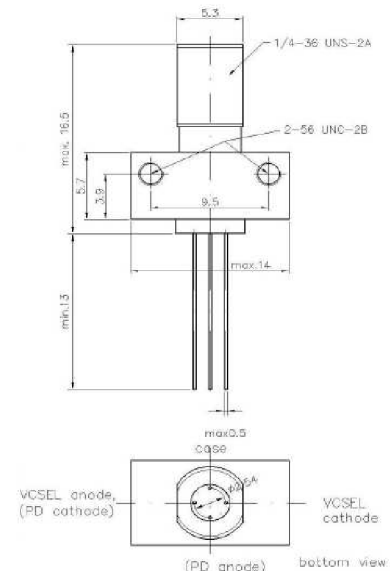
ELECTRO-OPTICAL CHARACTERISTICS Receptacle / Chip

PARAMETER	SYMBOL	UNITS	MIN	TYP	MAX	TEST CONDITIONS
Emission wavelength	λ_R	nm	840	850	860	T=20°C
Fiber-coupled mean power (power)	mW		12/24			Fiber 125 μ m, 0.37NA, T=20°C
Threshold current	I_{TH}	mA			10	T=20°C
Variation of I_{TH} over Temp.	$\Delta I_{TH}(T)$	mA		3.0		T=0 .. 70°C
Threshold voltage	U_{TH}	V	1.5	1.8	2.0	T=20°C
Laser current	I_{OP}	mA		40	48	$P_{opt}=12mW^*/24mW$, T=20°C
Laser voltage	U_{OP}	V	2.0	2.2	2.5	$P_{opt}=12mW^*/24mW$, T=20°C
Wallplug efficiency	η_{WP}	%	10/20	15/30	20/35	$P_{opt}=12mW^*/24mW$, T=20°C
Slope Efficiency	η_s	W/A	0.3/0.6	0.4/0.8	0.6/1	T= 20°C
Variation of η_s over Temp.	$\Delta\eta_s(T)$	W/A		0.25/0.4		T= 0 .. 70°C
Differential series resistance	R_s	Ω		20		$P_{opt}=12mW^*/24mW$
3dB modulation bandwidth	ν_{3dB}	GHz	3			$P_{opt}=12mW^*/24mW$
Rise and fall time	t_R/t_F	ps			300	20%..80%; $P_{off/on}=0.5/12mW^*$
Relative intensity noise	RIN	dB/Hz		-130	-120	$P_{opt}=12mW^*$ @ 1 GHz
Wavelength tuning over temperature		nm/K		0,07		
Thermal resistance	$R_{thermal}$	K/mW			1	
Spectral bandwidth	$\Delta\lambda$	nm			1	rms

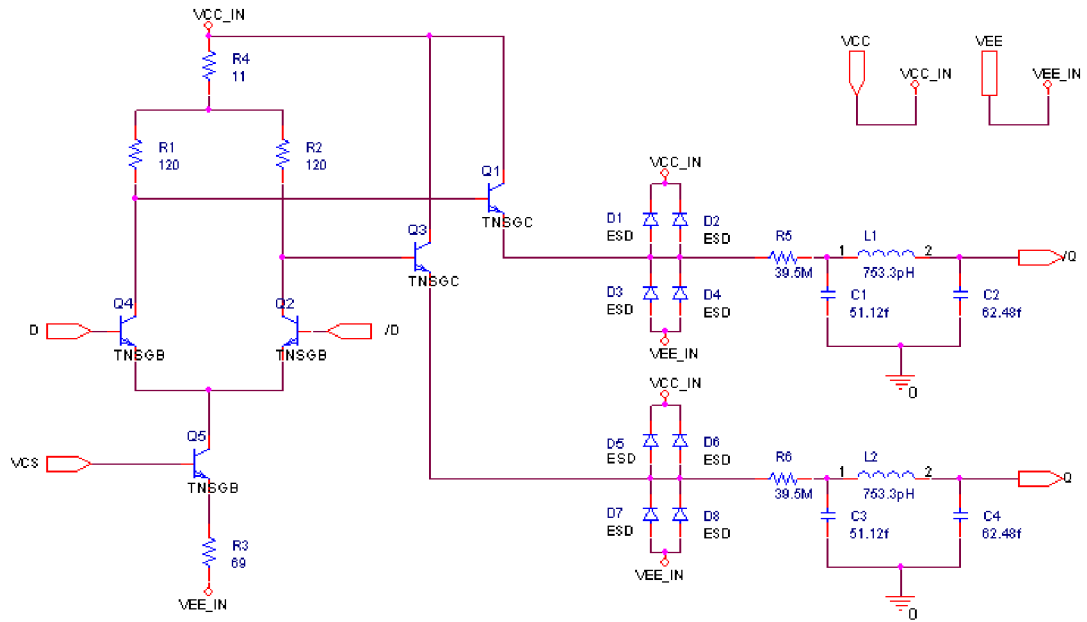
*in optical Fiber 125mm, NA0,37

ABSOLUTE MAXIMUM RATINGS

Storage temperature	-55 .. 125°C
Operating temperature	-30 .. 85°C
Electrical power dissipation	150 mW
Continuous forward current	50 mA
Reverse voltage	8V
Pin soldering temperature	290°C



B PSPICE MODEL NBSG16VS



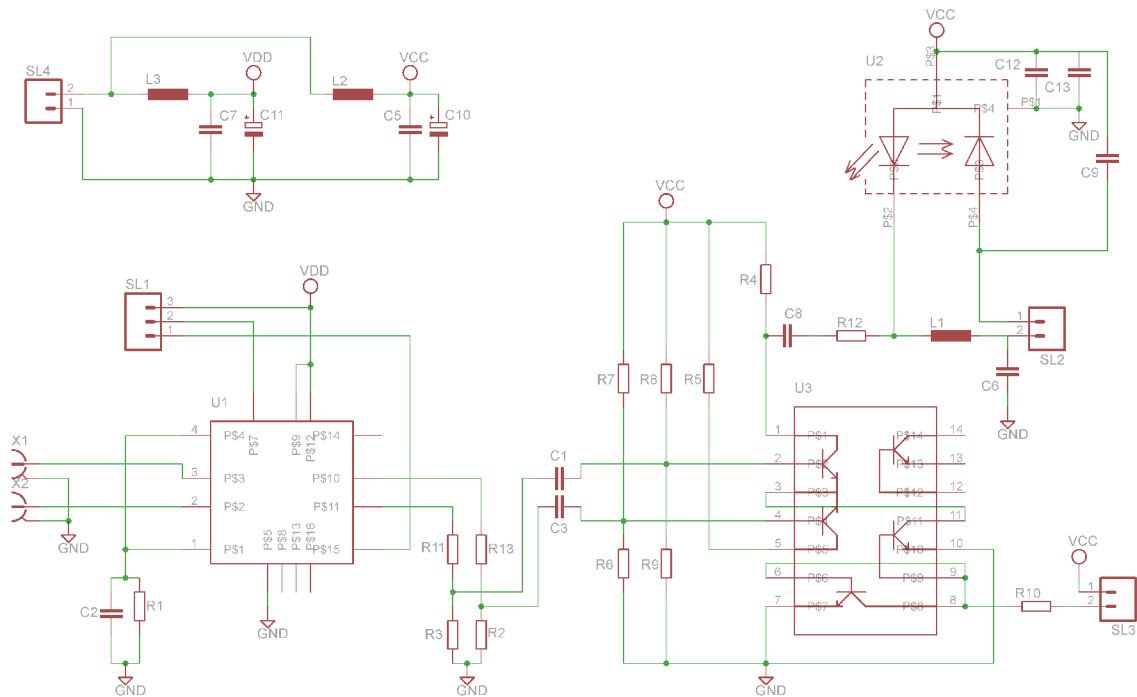
```
.model TNSGB NPN (IS=2.18e-17 BF=179 NF=1 VAF=96.5 IKF=2.42e-02
ISE=3.83e-16 NE=2.5 BR=20.4 VAR=2.76 IKR=1.98e-03 ISC=2.91e-17
NC=1.426 RB=55 IRB=1.12e-04 RBM=48 RE=6 RC=11 CJE=4.98e-16
VJE=.8867 MJE=.2868 TF=2.00e-12 ITF=0.4e-02 XTF=0.7 VTF=0.6 PTF=20
TR=0.5e-9 CJC=1.55e-16 VJC=0.632 MJC=0.301 XCJC=0.3 CJS=1.71e-16
VJS=.4193 MJS=0.256 EG=1.119 XTI=3.999 XTB=0.8826 FC=0.9)
```

```
.model TNSGC NPN (IS=1.47e-16 BF=180 NF=1 VAF=96.3 IKF=1.62e-01
ISE=2.96e-15 NE=2.5 BR=20.2 VAR=2.76 IKR=1.34e-02 ISC=2.14e-16
NC=1.426 RB=25 IRB=1.50e-03 RBM=4 RE=1 RC=7 CJE=3.34e-15
VJE=.8867 MJE=.2868 TF=2.00e-12 ITF=0.25e-01 XTF=0.7 VTF=0.35 PTF=20
TR=0.5e-9 CJC=1.08e-15 VJC=0.632 MJC=0.301 XCJC=.3 CJS=8.12e-16
VJS=.4193 MJS=0.256 EG=1.119 XTI=3.999 XTB=0.8826 FC=0.9)
```

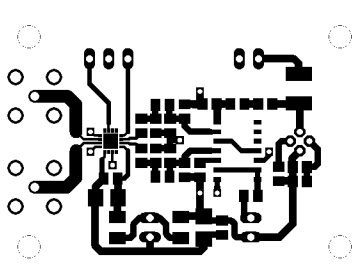
```
.model ESD D (IS=9.99E-21 CJO=65.2E-15 RS=50.1 VJ=0.82 M=0.25 BV= 35)
```

C BUDIČ Č.1

C.1 Schéma zapojení

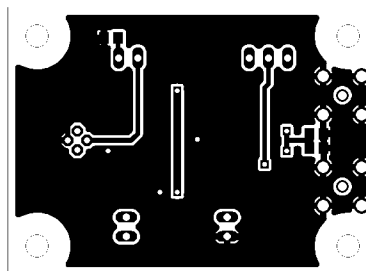


C.2 Deska plošného spoje – top



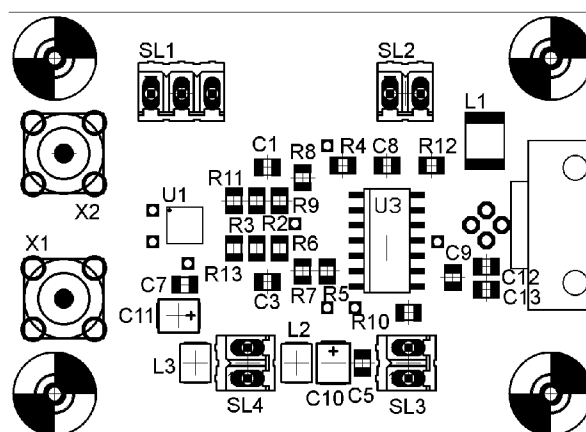
Rozměr desky 50 x 33 [mm], měřítko M1:1

C.3 Deska plošného spoje – bottom

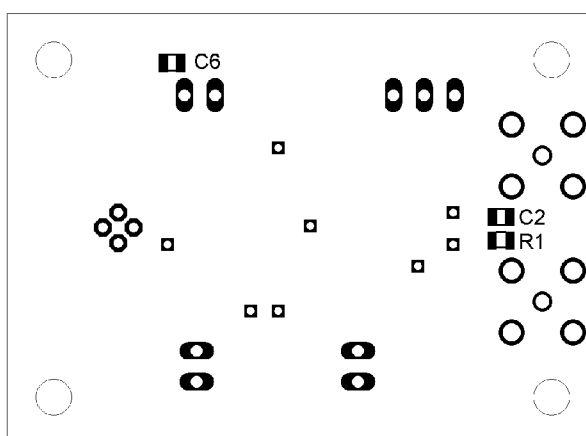


Rozměr desky 50 x 33 [mm], měřítko M1:1

C.4 Osazovací plán – top



C.5 Osazovací plán – bottom



C.6 Seznam součástek

Označení	Hodnota	Pouzdro	Popis
C1,C3,C5,C7, C8,C9,C12	100nF	C0805	Keramický kondenzátor
C2	15nF	C0805	Keramický kondenzátor
C10,C11	10 μ F/16V	SMD velikost A	Tantalový kondenzátor
C13	220pF	C0805	Keramický kondenzátor
C14,C15	6,8pF	C0805	Keramický kondenzátor
R1	47 Ω	R0805	Rezistor
R2,R3,R10	56 Ω	R0805	Rezistor
R5	20 Ω	R0805	Rezistor
R7,R8	390 Ω	R0805	Rezistor
R6,R9	560 Ω	R0805	Rezistor
R11,R13	68 Ω	R0805	Rezistor
R12	1 Ω	R0805	Rezistor
L1	33 μ H	L1812	Cívka Murata LQH4N330K04
L2,L3	10 μ H	L1210	Cívka Murata LQH3C10UH
L4	BLM21RK601SN1	L0805	EMI filtr
L5	68 μ H	L1210	Cívka Murata LQH3N68UH
U1	NBSG16VS	QFN-16	LVPECL receiver/driver
U2	ULM850-02- TT-HSMAPP	SMA	VCSEL laserová dioda
U3	HFA3046	SOIC14	Tranzistorové pole
X1,X2	-	SMB	Konektor
SL1,SL2,SL3SL4		rozteč 2,54mm	Lámací lišta jednořadá

C.7 Datasheet HFA3046

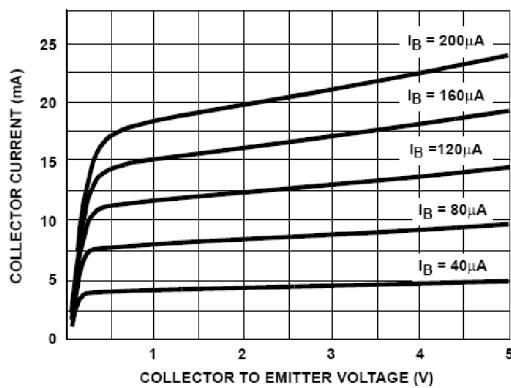


FIGURE 1. NPN COLLECTOR CURRENT vs COLLECTOR TO EMITTER VOLTAGE

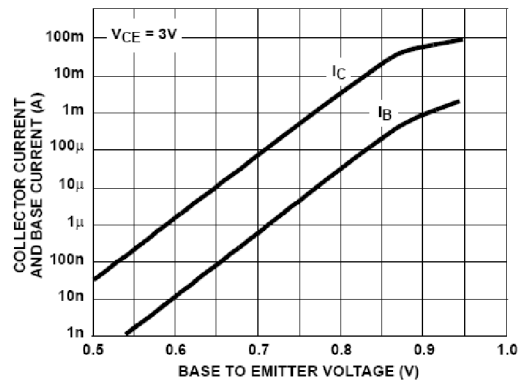


FIGURE 2. NPN COLLECTOR CURRENT AND BASE CURRENT vs BASE TO EMITTER VOLTAGE

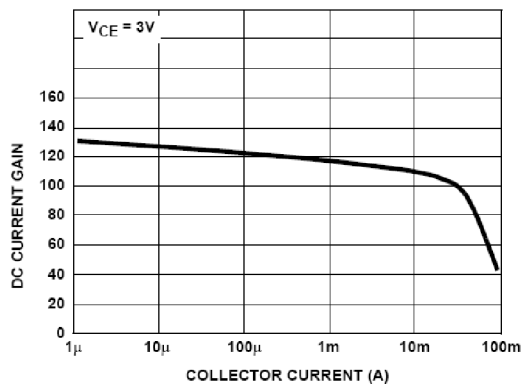
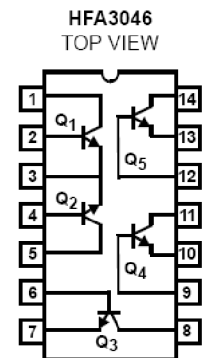


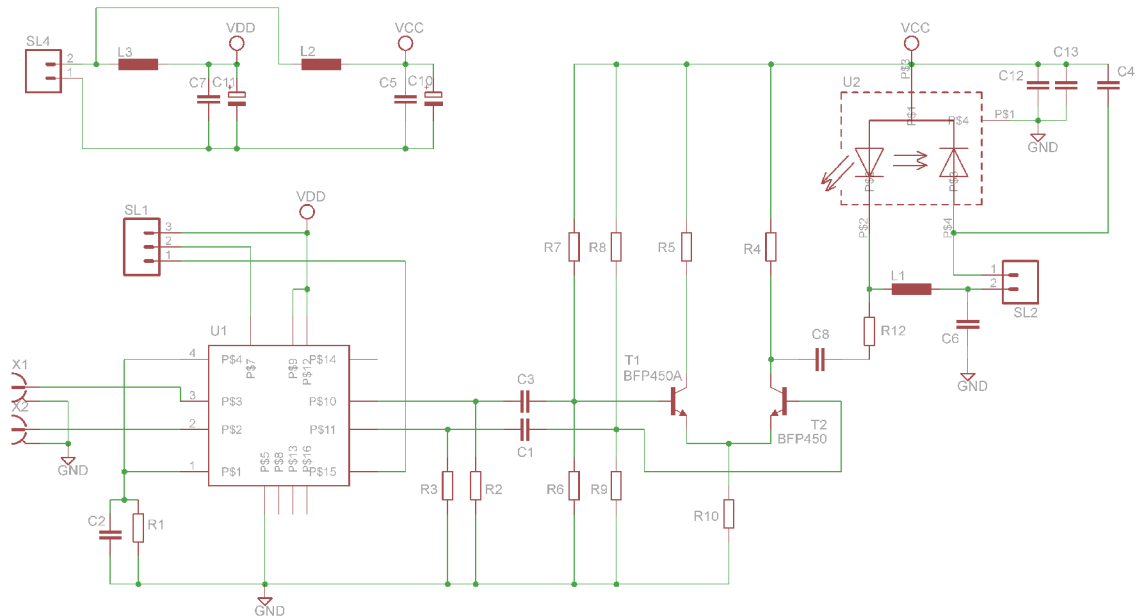
FIGURE 3. NPN DC CURRENT GAIN vs COLLECTOR CURRENT



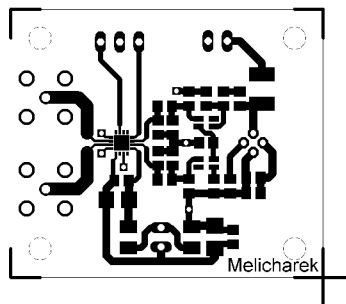
```
.model HFN3046 NPN
+ (IS= 1.840E-16      XTI= 3.000E+00      EG= 1.110E+00      VAF= 7.200E+01
+ VAR= 4.500E+00      BF= 1.036E+02      ISE= 1.686E-19    NE= 1.400E+00
+ IKF= 5.400E-02      XTB= 0.000E+00      BR= 1.000E+01     ISC= 1.605E-14
+ NC= 1.800E+00      IKR= 5.400E-02      RC= 1.140E+01     CJC= 3.980E-13
+ MJC= 2.400E-01      VJC= 9.700E-01     FC= 5.000E-01     CJE= 2.400E-13
+ MJE= 5.100E-01      VJE= 8.690E-01     TR= 4.000E-09     TF= 10.51E-12
+ ITF= 3.500E-02      XTF= 2.300E+00     VTF= 3.500E+00   PTF= 0.000E+00
+ XCJC= 9.000E-01     CJS= 1.150E-13     VJS= 7.500E-01   MJS= 0.000E+00
+ RE= 1.848E+00      RB= 5.007E+01      RBM= 1.974E+00    KF= 0.000E+00
+ AF= 1.000E+00      )
```


D BUDIČ Č.2

D.1 Schéma zapojení

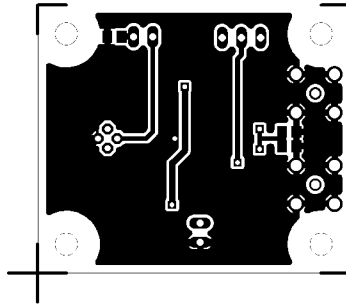


D.2 Deska plošného spoje – top



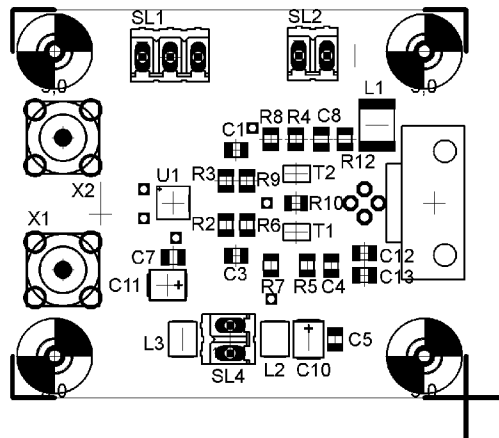
Rozměr desky 42 x 33 [mm], měřítko M1:1

D.3 Deska plošného spoje – bottom

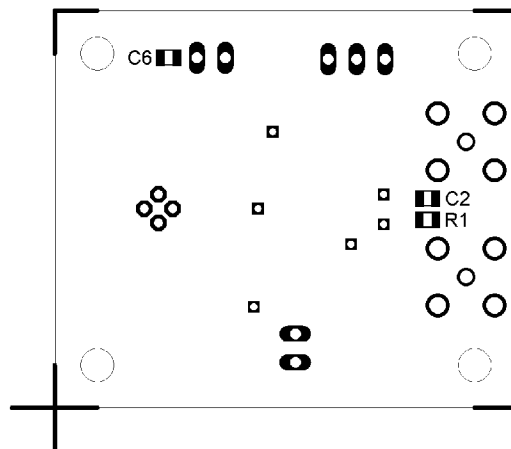


Rozměr desky 42 x 33 [mm], měřítko M1:1

D.4 Osazovací plán – top



D.5 Osazovací plán – bottom

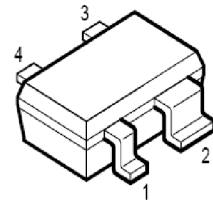


D.6 Seznam součástek

Označení	Hodnota	Pouzdro	Popis
C1,C3,C4,C5, C7,C8,C12	100nF	C0805	Keramický kondenzátor
C2	15nF	C0805	Keramický kondenzátor
C10,C11	10 μ F/16V	SMD velikost A	Tantalový kondenzátor
C13	220pF	C0805	Keramický kondenzátor
C14,C15	1,2pF	C0805	Keramický kondenzátor
R1	47 Ω	R0805	Rezistor
R2,R3	15 Ω	R0805	Rezistor
R5	20 Ω	R0805	Rezistor
R7,R8	390 Ω	R0805	Rezistor
R6,R9	560 Ω	R0805	Rezistor
R10	30 Ω	R0805	Rezistor
R11,R13	180 Ω	R0805	Rezistor
R12	1 Ω	R0805	Rezistor
L1	33 μ H	L1812	Cívka Murata LQH4N330K04
L2,L3	10 μ H	L1210	Cívka Murata LQH3C10UH
L4	BLM21RK601SN1	L0805	EMI filtr
L5	68 μ H	L1210	Cívka Murata LQH3N68UH
U1	NBSG16VS	QFN-16	LVPECL receiver/driver
U2	ULM850-02- TT-HSMAPP	SMA	VCSEL laserová dioda
T1,T2	BFP450	SOT-343	Tranzistor
X1,X2		SMB	Konektor
SL1,SL2,SL4		rozteč 2,54mm	Lámací lišta jednořadá

D.7 Datasheet BFP450

Type	Marking	Ordering Code	Pin Configuration				Package
BFP 450	ANs	Q62702-F1590	1 = B	2 = E	3 = C	4 = E	SOT-343



Maximum Ratings

Parameter	Symbol	Value	Unit
Collector-emitter voltage	V_{CE0}	4.5	V
Collector-base voltage	V_{CBO}	15	
Emitter-base voltage	V_{EBO}	1.5	
Collector current	I_C	100	mA
Base current	I_B	10	
Total power dissipation, $T_S \leq 96^\circ\text{C}$	P_{tot}	450	mW
Junction temperature	T_J	150	$^\circ\text{C}$
Ambient temperature	T_A	-65 ... +150	
Storage temperature	T_{stg}	-65 ... +150	

Thermal Resistance

Junction - soldering point ¹⁾	R_{thJS}	≤ 130	K/W
--	------------	------------	-----

DC characteristics

	Symbol	min.	typ.	max.	Unit
Collector-emitter breakdown voltage $I_C = 1\text{ mA}, I_B = 0$	$V_{(BR)CEO}$	4.5	5	6.5	V
Collector-base cutoff current $V_{CB} = 5\text{ V}, I_E = 0$	I_{CBO}	-	-	600	nA
Emitter-base cutoff current $V_{EB} = 1.5\text{ V}, I_C = 0$	I_{EBO}	-	-	100	μA
DC current gain $I_C = 50\text{ mA}, V_{CE} = 4\text{ V}$	h_{FE}	50	80	150	-

AC characteristics

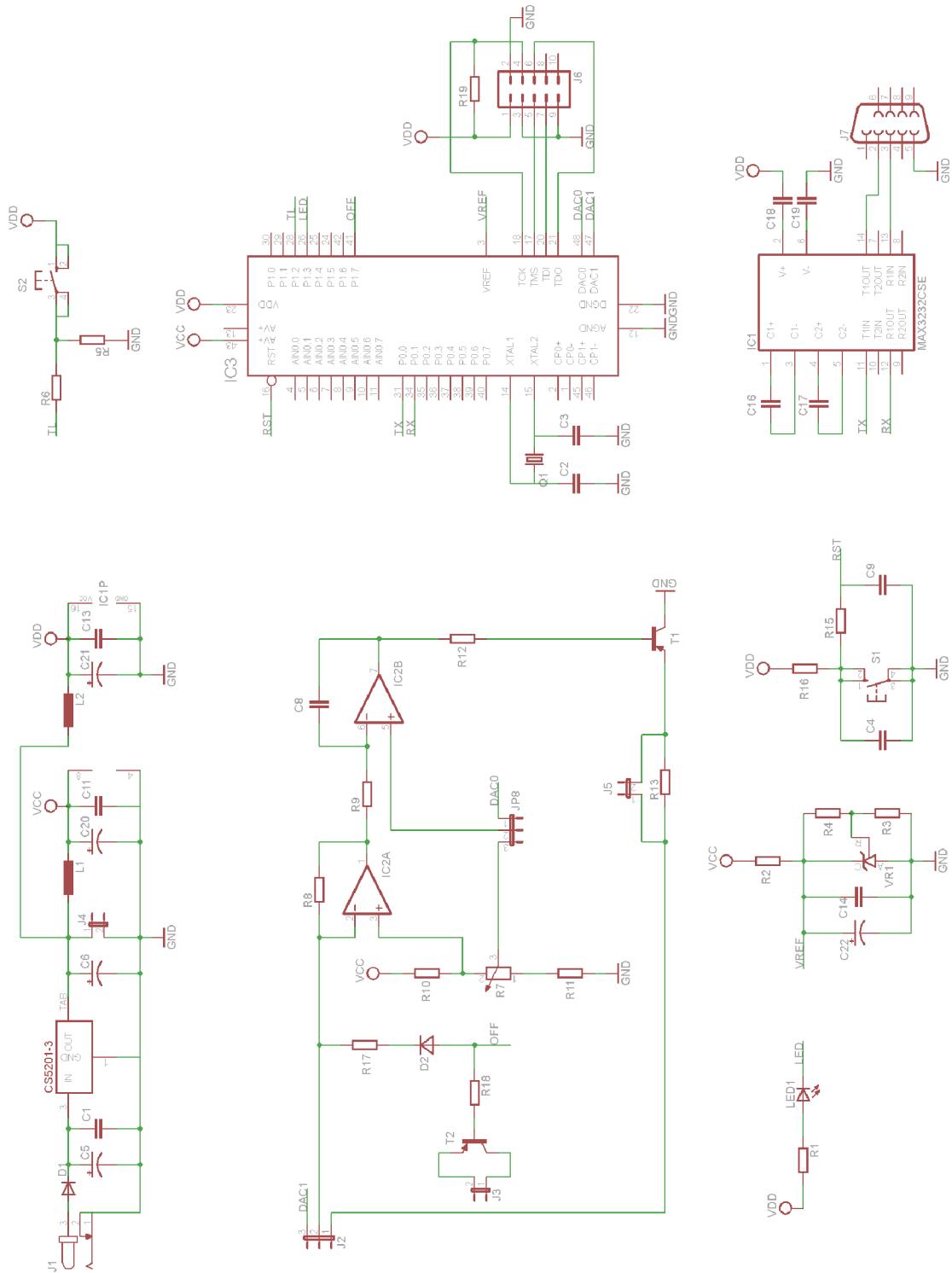
Transition frequency	f_T				GHz
$I_C = 90\text{ mA}, V_{CE} = 3\text{ V}, f = 1\text{ GHz}$		-	24	-	
$I_C = 90\text{ mA}, V_{CE} = 3\text{ V}, f = 2\text{ GHz}$		15	17	-	

.MODEL BFP450 NPN (

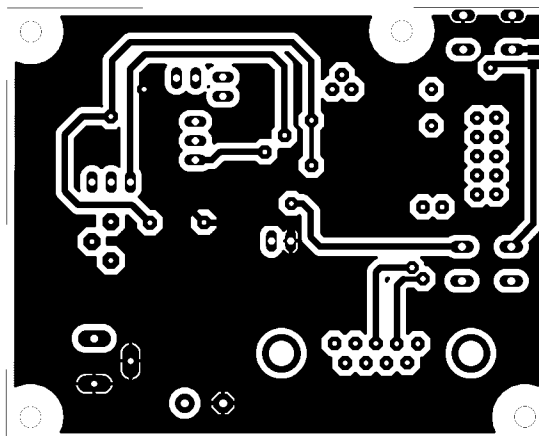
+ IS = 1.3125e-16	BF = 76.123	NF = 0.79652
+ VAF = 24.165	IKF = 0.58905	ISE = 2.8341e-14
+ NE = 1.5563	BR = 21.254	NR = 1.2966
+ VAR = 13.461	IKR = 0.25878	ISC = 1.2292e-17
+ NC = 0.70543	RBM = 2.1659	IRB = 1.3181e-05
+ RB = 5.403	RE = 0.45346	RC = 0.50084
+ CJE = 3.2276e-15	VJE = 0.95292	MJE = 0.48672
+ TF = 7.5068e-12	XTF = 0.69972	VTF = 0.66148
+ ITF = 1.7655e-05	PTF = 0	CJC = 1.0495e-12
+ VJC = 1.1487	MJC = 0.50644	XCJC = 0.28285
+ TR = 2.6912e-09	CJS = 0	VJS = 0.75
+ MJS = 0	XTB = 0	EG = 1.11
+ XTI = 3	FC = 0.91274)	

E AUTOMATICKÁ REGULACE VÝKONU, MCU

E.1 Schéma APC, MCU

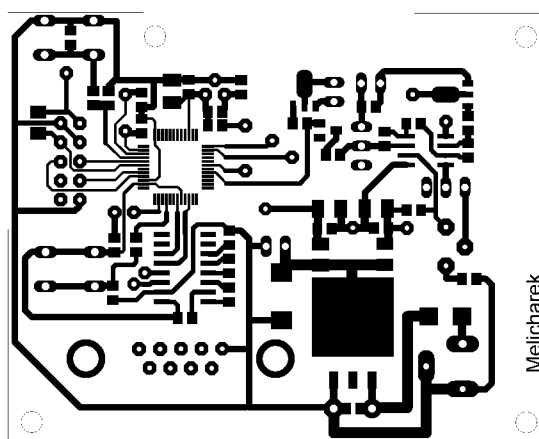


E.2 Deska plošného spoje – top



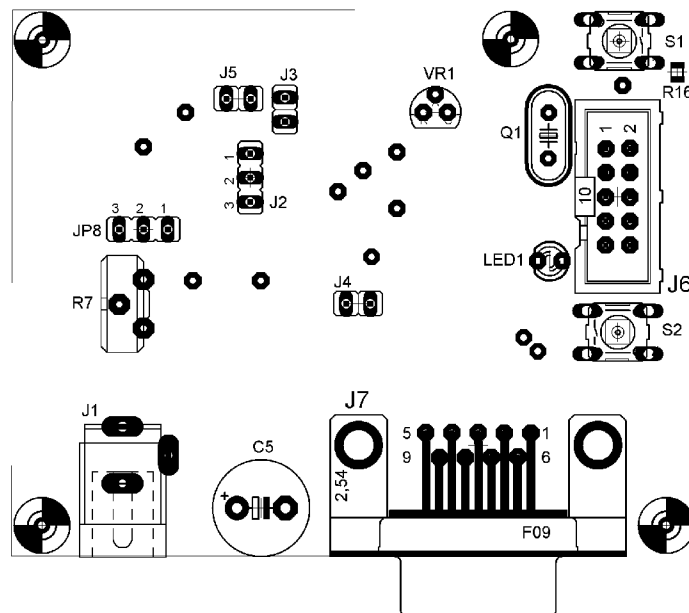
Rozměr desky 71 x 57 [mm], měřítko M1:1

E.3 Deska plošného spoje – bottom

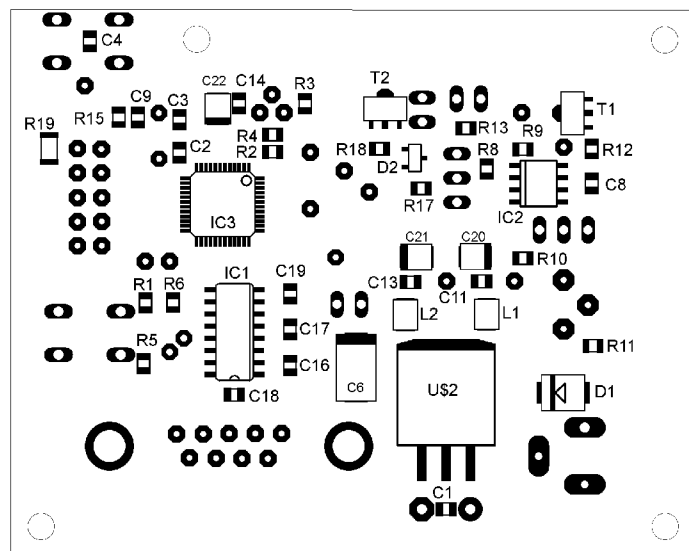


Rozměr desky 71 x 57 [mm], měřítko M1:1

E.4 Osazovací plán – top



E.5 Osazovací plán – bottom



E.6 Seznam součástek

Označení	Hodnota	Pouzdro	Popis
C1,C4,C8,C11,C13, C16,C17,C18,C19	100nF	C0805	Keramický kondenzátor
C1,C2	33pF	C0805	Keramický kondenzátor
C20,C21,C22	10 μ F/16V	SMD velikost A	Tantalový kondenzátor
C5	22 μ F/25V	10x12mm	Elektrolytický kondenzátor
C6	22 μ F/16V	SMD velikost C	Tantalový kondenzátor
C9	1 μ F	C0805	Keramický kondenzátor
R1	470 Ω	R0805	Rezistor
R2	39 Ω	R0805	Rezistor
R3	330 Ω	R0805	Rezistor
R4	68 Ω	R0805	Rezistor
R5	10k Ω	R0805	Rezistor
R6	4,7k Ω	R0805	Rezistor
R7	5k Ω		Trimr
R8	1,6k Ω	R0805	Rezistor
R9	10k Ω	R0805	Rezistor
R10	3,9k Ω	R0805	Rezistor
R11	7,5k Ω	R0805	Rezistor
R12	470 Ω	R0805	Rezistor
R13	1 Ω	R0805	Rezistor
R15	1k Ω	R0805	Rezistor
R16	100k Ω	R0805	Rezistor
R19	4,7k Ω	R1206	Rezistor
L1,L2	10 μ H	L1210	Cívka Murata LQH3C10UH
D1	B230	SMD velikost B	Dioda
T1	BCX53	SOT89	Tranzistor
LED1			LED nízkopříkonová
VR1	TL431	TO92	Napětíová reference
U1	CS5201-3	D2PAK	Stabilizátor 3,3V
IC1	MAX3232	SO16	Převodník RS232/UART
IC2	TS922	SO8	Rail-to-rail OZ
IC3	C8051F006	TQFP-48	MCU
S1,S2			Mikrospínač
J7			CANON, 9pinů, zásuvka
J1			Napájecí vidlice 2.1mm
Q1	11,0592MHz	HC49U	Krystal
J2,J4,J5			Lámací lišta jednořadá
J6			Lámací lišta dvouřadá

E.7 Ovládací program pro MCU

```
//-----  
// Includes  
//-----  
#include <c8051f000.h> // SFR deklarace pro c8051f000  
#include <stdio.h> // knihovna funkcí: printf(),getchar()  
//-----  
// Global CONSTANTS  
//-----  
#define SYSCLK 11059200 // frekvence krystalu v Hz  
#define BAUDRATE 9600 // přenosová rychlost pro UART v b/s  
//-----  
// Function PROTOTYPES  
//-----  
void SYSCLK_Init (void);  
void PORT_Init (void);  
void UART_Init (void);  
//-----  
// Global VARIABLES  
//-----  
int code DAC0_DC[7] = { 0x0aab, 0x0b1f, 0x0b40, 0x0b67, 0x0b80,  
0x0b8f, 0x0ba7,}; //konstanty pro střední optický výkon (BIAS)  
int code DAC1_AC[8] = { 0x0FFF, 0x0fae, 0x0f33, 0x0ec6, 0x0e4b,  
0x0db5, 0x0d1f, 0x0c96,}; //konstanty pro modulační optický výkon (MOD)  
//-----  
// MAIN Routine  
//-----  
void main (void) {  
char input_char;  
WDTCN = 0xde; // zakáže watchdog timer  
WDTCN = 0xad;  
  
PORT_Init (); // inicializace portu  
UART_Init (); // inicializace UART0  
SYSCLK_Init (); // inicializace krystalového oscilátoru  
  
DAC0CN = 0x80; // povolí DAC0, zarovnaní doleva  
DAC0L = DAC0_DC[0]%0x100; // difoltní nastavení pro nulový střední  
DAC0H = DAC0_DC[0]/0x100; // optický výkon  
  
DAC1CN = 0x80; // povolí DAC1, zarovnaní doleva  
DAC1L = DAC1_AC[0]%0x100; // difoltní nastavení pro minimální  
DAC1H = DAC1_AC[0]/0x100; // modulační optický výkon  
  
printf ("Oladaci program RS232 pro VCSEL driver\n\n Pro volbu  
velikosti STREDNIHO optickeho vykonu (BIAS) stiskni klavesu:\n 0 =  
0mW, 1 = 3,5mW, 2 = 5mW, 3 = 6,5mW, 4 = 7,5mW, 5 = 8,5mW, 6 = 10mW\n\n  
Pro volbu velikosti MODULACNIHO optickeho vykonu (MOD) stiskni  
klavesu:\n a = 3mW, b = 4mW, c = 5mW, d = 6mW, e = 7mW, f = 8mW, g =  
9mW, h = 10mW\n\n");  
  
while (1) {  
input_char = getchar(); //přijme znak napsaný na klávesnici  
switch (input_char) {  
case '0':  
DAC0L = DAC0_DC[0]%0x100;  
DAC0H = DAC0_DC[0]/0x100;
```

```

        printf (" P_BIAS = 0mW\n");
break;
case '1':
    DAC0L = DAC0_DC[1]%0x100;
    DAC0H = DAC0_DC[1]/0x100;
    printf (" P_BIAS = 3,5mW\n");
break;
case '2':
    DAC0L = DAC0_DC[2]%0x100;
    DAC0H = DAC0_DC[2]/0x100;
    printf (" P_BIAS = 5mW\n");
break;
case '3':
    DAC0L = DAC0_DC[3]%0x100;
    DAC0H = DAC0_DC[3]/0x100;
    printf (" P_BIAS = 6,5mW\n");
break;
case '4':
    DAC0L = DAC0_DC[4]%0x100;
    DAC0H = DAC0_DC[4]/0x100;
    printf (" P_BIAS = 7,5mW\n");
break;
case '5':
    DAC0L = DAC0_DC[5]%0x100;
    DAC0H = DAC0_DC[5]/0x100;
    printf (" P_BIAS = 8,5mW\n");
break;
case '6':
    DAC0L = DAC0_DC[6]%0x100;
    DAC0H = DAC0_DC[6]/0x100;
    printf (" P_BIAS = 10mW\n");
break;
case 'a':
    DAC1L = DAC1_AC[0]%0x100;
    DAC1H = DAC1_AC[0]/0x100;
    printf (" P_MOD = 3mW\n");
break;
case 'b':
    DAC1L = DAC1_AC[1]%0x100;
    DAC1H = DAC1_AC[1]/0x100;
    printf (" P_MOD = 4mW\n");
break;
case 'c':
    DAC1L = DAC1_AC[2]%0x100;
    DAC1H = DAC1_AC[2]/0x100;
    printf (" P_MOD = 5mW\n");
break;
case 'd':
    DAC1L = DAC1_AC[3]%0x100;
    DAC1H = DAC1_AC[3]/0x100;
    printf (" P_MOD = 6mW\n");
break;
case 'e':
    DAC1L = DAC1_AC[4]%0x100;
    DAC1H = DAC1_AC[4]/0x100;
    printf (" P_MOD = 7mW\n");
break;
case 'f':
    DAC1L = DAC1_AC[5]%0x100;

```

```

        DAC1H = DAC1_AC[5]/0x100;
        printf (" P_MOD = 8mW\n");
    break;
    case 'g':
        DAC1L = DAC1_AC[6]%0x100;
        DAC1H = DAC1_AC[6]/0x100;
        printf (" P_MOD = 9mW\n");
    break;
    case 'h':
        DAC1L = DAC1_AC[7]%0x100;
        DAC1H = DAC1_AC[7]/0x100;
        printf (" P_MOD = 10mW\n");
    break;
default:
break;
}
}
}
//-----
// Initialization Subroutines
//-----
//-----
// SYSCLK_Init
//-----
void SYSCLK_Init (void)
{
    int i = 0;
    OSCXCN = 0x67;                // konstanta pro XTAL větší než 6.74MHz
    for (i = 0; i < 3000; i++);   // inicializace lms
    while (!(OSCXCN & 0x80));     // čekání na ustálení kmitů
    OSCICN = 0x88;                // zakáže interní oscilátor
}
//-----
// PORT_Init
//-----
void PORT_Init (void)
{
    XBR0 |= 0x04;                 // povolení UART0
    XBR2 |= 0x40;                 // povolí crossbar,tj. matici určující funkci pinů
    PRT0CF = 0x09;
    REF0CN = 0x02;               // povolení externí napěťové reference
}
//-----
// UART0_Init
//-----
void UART_Init (void)
{
    SCON = 0x50;                 // UART: mode 1, 8-bit, povolí příjem(RX)
    TMOD = 0x20;                 // TMOD: timer 1, mode 2, 8-bit reload
    TH1 = -(SYSCLK/BAUDRATE/32); // nastavení hodnoty přetečení Timer1 pro
                                // zvolenou přenosovou rychlost
    TR1 = 1;                     // start Timer1
    CKCON |= 0x10;                // Timer1 používá xtal oscilátor
    TI = 1;                       // indikace dokončení přenosu (TX)
}

```

E.8 Konstanty pro D/A převodníky

