



VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY

FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION

ÚSTAV AUTOMATIZACE A MĚŘICÍ TECHNIKY

DEPARTMENT OF CONTROL AND INSTRUMENTATION

COMPACTRIO MODUL PRO ŘÍZENÍ SERVO MOTORU

COMPACTRIO MODULE FOR SERVO MOTOR CONTROL

DIPLOMOVÁ PRÁCE

MASTER'S THESIS

AUTOR PRÁCE

AUTHOR

Bc. Daniel Macek

VEDOUCÍ PRÁCE

SUPERVISOR

Ing. Libor Veselý, Ph.D.

BRNO 2019



Diplomová práce

magisterský navazující studijní obor **Kybernetika, automatizace a měření**
Ústav automatizace a měřicí techniky

Student: Bc. Daniel Macek

ID: 169276

Ročník: 2

Akademický rok: 2018/19

NÁZEV TÉMATU:

CompactRIO modul pro řízení servomotoru

POKYNY PRO VYPRACOVÁNÍ:

Cílem práce je návrh modulu pro platformu CompactRIO, který bude řídit třífázový servomotor.

1. Nastudujete a vypracujete rešerši popisující řízení třífázových servomotorů
2. Navrhněte hardwarový a softwarový koncept CompactRIO modulu s využitím vývojového kitu NI cRIO-9951. Dbejte dodržení licenční smlouvy vázané na uvedený vývojový kit.

DOPORUČENÁ LITERATURA:

Skalický, J., Patočka, M., Feiler, Z.: Elektrické pohony a výkonová elektronika. Brno. Vysoké učení technické v Brně, 2006. 237s. ISBN: 80-214-3286-1.

Termín zadání: 4.2.2019

Termín odevzdání: 13.5.2019

Vedoucí práce: Ing. Libor Veselý, Ph.D.

Konzultant:

doc. Ing. Václav Jirsík, CSc.
předseda oborové rady

UPOZORNĚNÍ:

Autor diplomové práce nesmí při vytváření diplomové práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

ABSTRAKT

Práce se zabývá popisem PMSM a BLDC motorů stejně tak, jako způsobu jejich řízení. Dále se práce zabývá popisem měřicích přístrojů firmy National Instruments, blíže pak DAQ, CompactRIO a PXI. Přičemž jsou v práci blíže specifikované ohledy na výrobu uživatelského modulu do zařízení CompactRIO, jak po hardwarové, tak po softwarové stránce. Dále v práci je uveden popis navrženého modulu pro CompactRIO.

KLÍČOVÁ SLOVA

PMSM, BLDC Motor, Servomotor, Řízení, CompactRIO

ABSTRACT

The thesis deals with the description of PMSM and BLDC motors as well as the way of their control. In addition, the thesis deals with the description of the instruments of National Instruments, DAQ, CompactRIO and PXI. The details of the user module's production in the CompactRIO device, both hardware and software, are specified in the paper. The following is a description of the proposed CompactRIO module.

KEYWORDS

PMSM, BLDC Motor, Servomotor, Control, CompactRIO

MACEK, Daniel. *COMPACTRIO MODUL PRO ŘÍZENÍ SERVO MOTORU*. Brno, Rok, 68 s. Diplomová práce. Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav automatizace a měřicí techniky. Vedoucí práce: Ing. Libor Veselý, Ph.D.

PROHLÁŠENÍ

Prohlašuji, že svou diplomovou práci na téma „COMPACTRIO MODUL PRO ŘÍZENÍ SERVOMOTORU“ jsem vypracoval samostatně pod vedením vedoucího diplomové práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této diplomové práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a/nebo majetkových a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., o právu autorském, o právech souvisejících s právem autorským a o změně některých zákonů (autorský zákon), ve znění pozdějších předpisů, včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb.

Brno

.....

podpis autora

PODĚKOVÁNÍ

Rád bych poděkoval vedoucímu diplomové práce panu Ing. Liboru Veselému, Ph.D. za odborné vedení, konzultace, trpělivost a podnětné návrhy k práci.

Brno

.....

podpis autora

Obsah

Úvod	10
1 National Instruments	11
1.1 DAQ	11
1.2 CompactRIO	11
1.3 PXI	11
2 PMSM motor	12
2.1 Princip	12
2.2 Rotory PMSM motorů	13
3 BLDC motor	14
3.1 Rotor	15
4 Hallovy snímače	17
4.1 Hallův jev	17
5 Rotační enkodér	18
5.1 Inkrementální optický rotační enkodér	18
5.2 Absolutní optický rotační enkodér	19
5.3 Získávání dat z inkrementálního enkodéru	19
6 Řízení motorů	22
6.1 Řízení BLDC motorů	22
6.2 Řízení PMSM motorů	23
6.2.1 Clarkové transformace	23
6.2.2 Parkova transformace	24
6.2.3 Vektorové řízení	24
7 Hardwarové části modulu CRIO	27
7.1 Mechanické provedení	27
7.2 Připojení modulu CRIO	27
7.2.1 SPI	27
7.2.2 Režimy modulů CRIO	29
7.2.3 EEPROM paměť modulu CRIO	30
8 Softwarová část modulu CRIO	31
8.1 FPGA modul	31
8.2 MDK modul	32

8.3 XML soubory	32
9 Modul CompactRIO	34
9.1 Návrh modulu	34
9.1.1 Rešerše vhodných součástí	34
9.1.2 Prototyp a ověření funkčnosti návrhu zapojení	37
9.1.3 Ovladače pro CRIO modul	38
9.1.4 Komunikace mezi CompactRIO a DSC	41
9.2 Výsledný návrh modulu CompactRIO	44
9.2.1 Procesorová DPS	45
9.2.2 Výkonová DPS	53
9.3 Programování modulu CompactRIO	58
9.3.1 Programování DSC	58
9.3.2 Programování modulu v prostředí LabVIEW	59
10 Závěr	61
Literatura	62
Seznam symbolů, veličin a zkratk	65
A Obsah příloženého CD	67

Seznam obrázků

2.1	Vinutí jedné fáze motoru PMSM	13
3.1	Průběh zpětně indukovaného napětí pro PMSM motor	14
3.2	Průběh zpětně indukovaného napětí pro BLDC motor	15
3.3	Inrunner provedení BLDC motoru [2]	16
3.4	Outrunner provedení BLDC motoru [2]	16
4.1	Hallův jev [5]	17
5.1	Blokové schéma optického rotačního enkodéru [23]	18
5.2	Absolutní optický enkodér princip	19
5.3	Výstupní signály enkodéru	20
5.4	Disk inkrementálního enkodéru	21
6.1	Průběh napětí na vinutích BLDC motoru při řízení	22
6.2	Fázorový diagram PMSM motoru v d-q souřadnicích [17]	25
6.3	Fázový diagram PMSM motoru v d-q souřadnicích při odbuzování [17]	26
7.1	Zapojení sběrnice SPI [7]	28
7.2	Přehled režimů modulu CRIO a jejich přechody mezi nimi [20]	29
9.1	Prototypová deska plošných spojů	37
9.2	Posloupnost režimů při připojení modulu CompactRIO	41
9.3	Odesílaná data z CompactRIO do modulu	43
9.4	Přijímaná data CompactRIO z modulu	44
9.5	Blokové schéma modulu CompactRIO	44
9.6	Schéma zapojení logické funkce pro vytvoření dvou výběrových signálů pro SPI rozhraní	46
9.7	Schéma zapojení paměti EEPROM <i>M95080W</i>	46
9.8	Logická funkce pro výběr signálu CS	47
9.9	Schéma oddělovacího měniče <i>AM1LS0505</i>	47
9.10	Schéma zapojení konektoru enkodéru	49
9.11	Schéma zapojení digitálního signálového kontroléru <i>MC56F84763</i>	50
9.12	Schéma zapojení regulátoru napětí <i>TPS793</i>	50
9.13	Schéma zapojení napěťové reference <i>MCP1501</i>	51
9.14	Schéma zapojení step-down měniče <i>A8498</i>	51
9.15	Procesorová DPS	52
9.16	Schéma zapojení třífázového měniče s tranzistory <i>BSC028</i>	53
9.17	Schéma zapojení driveru <i>LM5101</i>	54
9.18	Schéma zapojení snímače proudu <i>ACS711</i>	55
9.19	Schéma zapojení teplotního snímače <i>MCP9701</i>	55
9.20	Schéma zapojení komparátoru <i>LMV331</i>	56
9.21	Výkonová deska plošných spojů	57

9.22 Schéma zapojení konektoru pro připojení servomotoru a externího napájení	57
9.23 Front panel použití modulu v programu LabVIEW	59
9.24 Blokový diagram použití modulu v programu LabVIEW	60

Úvod

Tato práce se v teoretické části věnuje přehledu výrobků firmy NI (National Instruments), která se zabývá především automatizovanými měřicími systémy a automatizovaným testům. Dále se věnuje synchronním motorům s permanentními magnety a stejnosměrným bezkartáčovým motorům. Jejich konstrukcí a principy činnosti. Teorie týkající se řízení třífázových servomotorů je uvedena s ohledem na použité snímače (rotační enkodér, Hallovy snímače) v reálné praxi.

Druhá část práce se zabývá návrhem modulu pro CompactRIO umožňující řízení BLDC motoru. V této části je uveden především návrh hardwarové části z pohledu výběru součástek a jejich seskupení ve funkční celek. Návrh hardwarové části byl proveden v návrhovém programu Eagle. Hlavním prvkem je digitální signálový kontrolér firmy NXP MC56F84763. Během psaní této práce byl vytvořen prototyp desky plošných spojů, který je popsán v této práci.

1 National Instruments

Firma National Instruments se zabývá především návrhem a výrobou hardwarových a softwarových řešení pro účely měření a řízení. Hlavním představitelem softwarového odvětví je LabVIEW. Program LabVIEW je používán především pro komunikaci a obsluhu modulárních hardwarových systémů, a zpracovávání dat. Ze zástupců hardwarové části jsou zde vyjmenovány tři skupiny

- DAQ Data Acquisition hardware
- CompactRIO
- PXI (PCI eXtensions for Instrumentation)

1.1 DAQ

Hardware DAQ funguje jako rozhraní mezi počítačem a signály z vnějšího světa. Především funguje jako zařízení, které digitalizuje příchozí analogové signály tak, aby je mohl počítač interpretovat. Zařízení DAQ disponuje třemi klíčovými součástmi, které se používají k měření signálu, jsou to obvody kondicionování signálu, převodník analogově-digitální (ADC) a počítačová sběrnice. Mnoho zařízení DAQ obsahuje další funkce pro automatizaci měřicích systémů a procesů. Například převodníky digitálních signálů na analogové (DAC), digitální I/O digitální vstupy a výstupy, čítače a časovače pro počítání a generování digitálních impulsů. [22]

1.2 CompactRIO

V systému CompactRIO je použit řadič s procesorem a uživatelsky programovatelným FPGA osazen jedním nebo více kondicionovanými I/O moduly od dodavatelů NI nebo jiných dodavatelů. Tyto moduly poskytují přímé připojení čidel a speciální funkce. CompactRIO je k dispozici jak v robustním průmyslovém provedení, tak v provedení na desce. [22]

1.3 PXI

V systému PXI poskytuje šasi napájení, chlazení a komunikační sběrnici pro modulární přístroje nebo I/O moduly. Tyto moduly je možné ovládat buď z vestavěného řadiče, nebo z externího počítače pomocí jednoho nebo několika specializovaných inženýrských softwarových nástrojů NI, které jsou schopny přizpůsobit systém pro různé účely. [22]

2 PMSM motor

PMSM motor je označením pro synchronní motor s permanentními magnety (Permanent Magnet Synchronous Motor). Motor spadá do rodiny motorů AC, tedy mezi střídavé motory. S PMSM motory se lze nejčastěji setkat jako s třífázovými motory. Synchronní motory dělíme na motory s cizím buzením a buzením permanentními magnety. Ať už cizí buzení nebo permanentní magnety obě možnosti jsou využity pro stejný účel, a to pro vytvoření magnetického pole. Používané permanentní magnety jsou vyráběny ze slitin vzácných kovů jako například Samarium-Kobalt (SmCo) nebo Neodym-Železo-Bor (NdFeB), magnety této sloučeniny se používají především vzhledem k jejich lepším vlastnostem a ceně.

Tyto motory se používají především v aplikacích, kde je potřeba zajistit vysokou přesnost polohy nebo udržení konstantních otáček. Vzhledem k jejich vysoké účinnosti v porovnání s tří fázovými asynchronními motory a lze je najít například jako náhrady servomotorů a tedy využívají se v oblastech jako je robotika, trakce nebo ve vesmírných aplikacích.

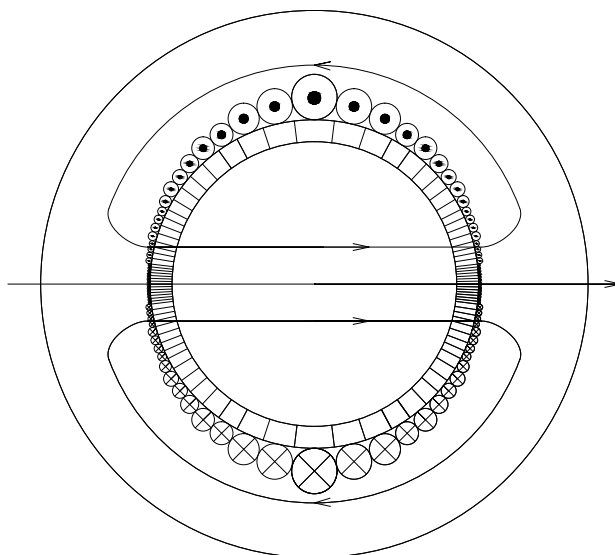
2.1 Princip

Stator synchronního motoru je buzen fázovým napětím. Střídání fází poté vytváří ve vzduchové mezeře synchronní magnetické točivé pole. Stator pak tvoří izolované plechy s drážkami ve kterých je uloženo vinutí. Podle počtu vinutí lze dělit motory na

- jednofázové
- dvoufázové
- třífázové
- vícefázové

Na obrázku 2.1 lze vidět provedení statorového vinutí. Vinutí motoru je vinuto v sinusové rozložení, což se projeví v především na zpětně indukovaném napětí. Toto napětí bude mít sinusový průběh. Je vhodné si uvědomit, že permanentní magnety stále budí magnetické pole a v případě, že se rotor bude otáčet bude se na statorovém vinutí indukovat napětí úměrné rychlosti otáčení rotoru.

Vzhledem k tomu, že se jedná o synchronní motor, nelze tento motor jednoduše uvést do chodu. V případě synchronního motoru lze vzít do úvahy použití rotorového vinutí pro rozběh. Avšak v případě rotoru, který nemá vinutí lze motor uvést do pohybu za pomoci frekvenčního měniče, který začíná měnit magnetické pole ve vzduchové mezeře s nízkou rychlostí a postupně nabírá na rychlosti až na jmenovité otáčky motoru.



Obr. 2.1: Vinutí jedné fáze motoru PMSM

Dalším možným způsobem rozběhu motoru je použití asynchronního motoru, který je připojen na hřídel rotoru. Za pomoci tohoto malého asynchronního motoru se motor uvede do otáček blízkých synchronním, kde již lze udržet synchronní motor v synchronních otáčkách pomocí vlastního statorového vinutí.

Výhody PMSM motoru spočívají především ve vysoké účinnosti motoru vzhledem k tomu, že není potřeba budit magnetické pole motoru a magnetizační proud je poté minimální. Tím pádem je potřeba menšího budícího proudu motoru, což v porovnání s asynchronním motorem může být PMSM motor o stejném výkonu menší.

2.2 Rotory PMSM motorů

Pólové nástavce rotoru tvoří permanentní magnety a jejich počet se shoduje s počtem statorových nástavců. Motory lze dělit podle rotoru na dva typy a to na

- rotor s magnety na povrchu
- rotor s hladkým povrchem

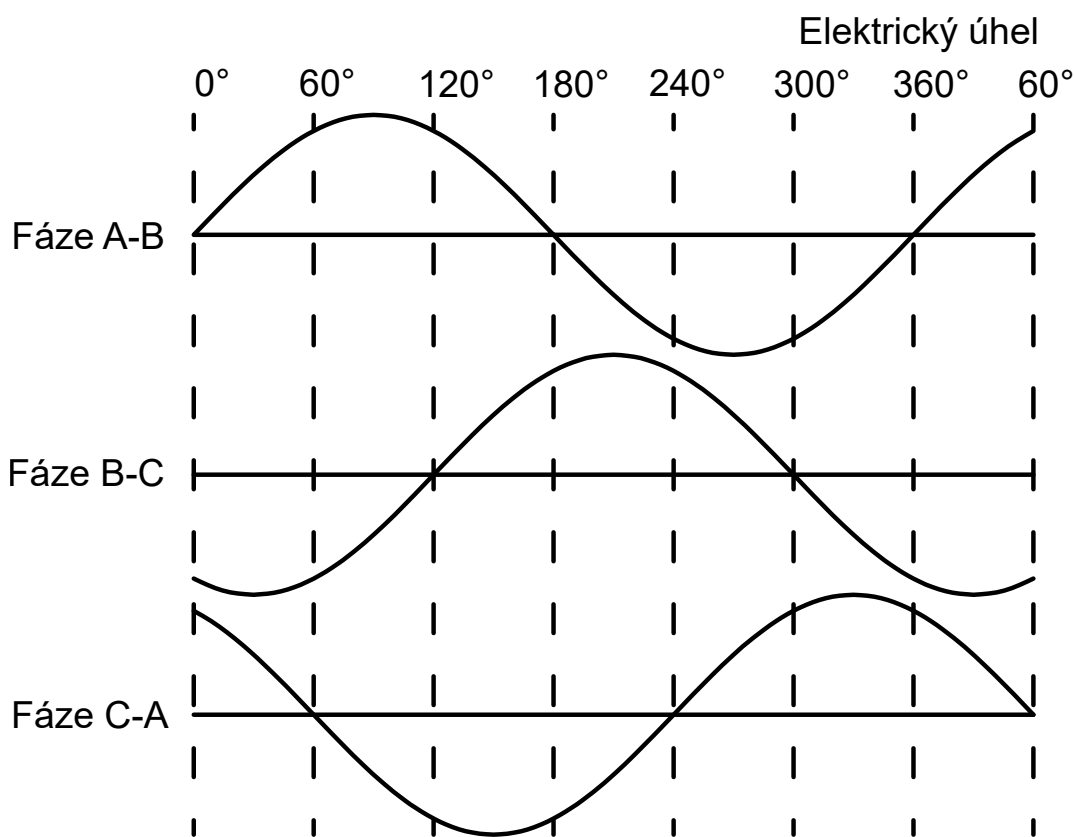
,kde rotory s magnety na povrchu se nehodí pro vysokorychlostní aplikace. A to z toho důvodu, že permeabilita magnetů a vzduchové mezery je velmi podobná, čímž dochází k vytváření jednotné vzduchové mezery. Vzhledem k tomu pak nevzniká reliktanční moment, což má za následek vynikající dynamický výkon motoru. Motory s tímto rotorem se používají ve vysoko výkonných pohonech strojů a robotice.

Rotory s hladkým povrchem mají permanentní magnety tzv. pohřbeny do rotoru. Toto uložení je pak používáno pro motory, které jsou určeny pro vysoké otáčky.

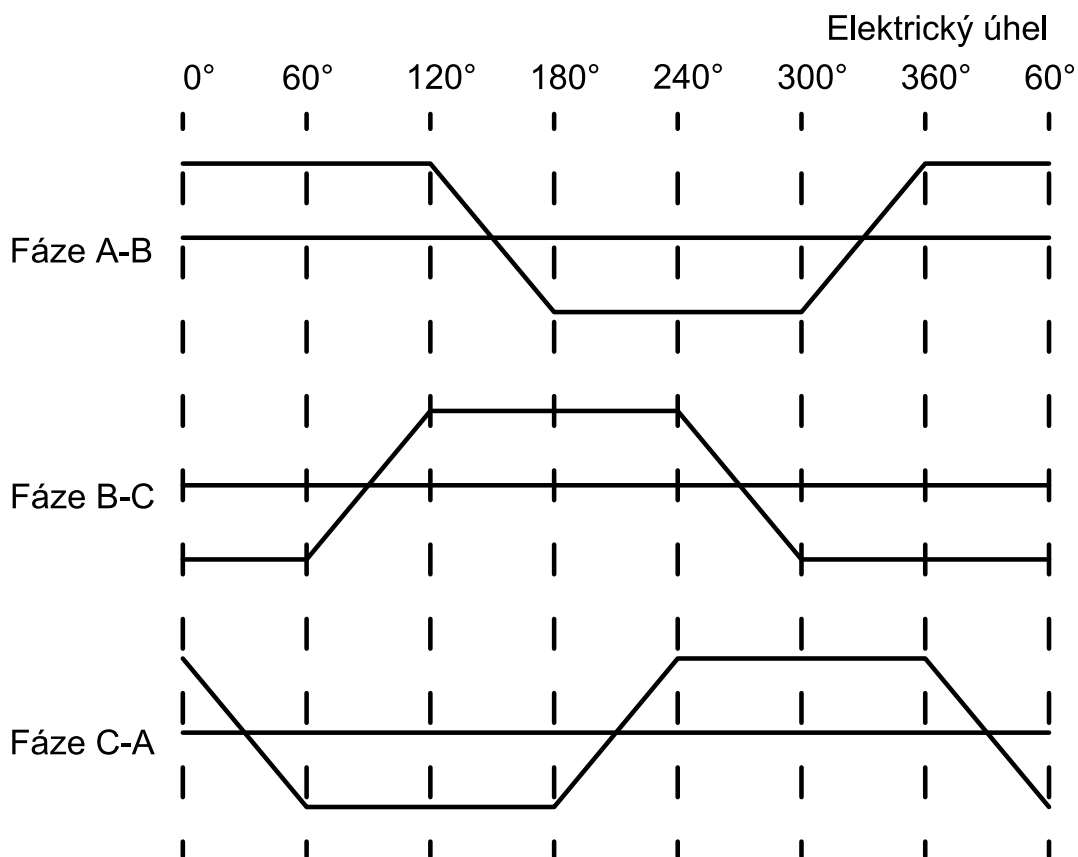
3 BLDC motor

Motor typu BLDC lze klasifikovat jako stejnosměrný synchronní motor bez kartáčů. BLDC motory nebo také motory označované jako EC (Electronically Commutated), jsou buzeny stejnosměrným napětím. Vzhledem k tomu, že neobsahují kartáče pro komutaci napájení, je nutné tuto komutaci zajistit, jak plyne z názvu, elektroniky. Pro svou jednodušší konstrukci a menší nároky na údržbu jsou stále častěji nahrazeny v aplikacích, kde se používají stejnosměrné motory.

Tyto motory jsou svou konstrukcí podobné synchronním motorům. Stator BLDC motorů se příliš neliší od statoru PMSM motoru. Rozdíl mezi nimi spočívá v provedení vinutí. Jak již bylo zmíněno výše vinutí pro PMSM motor má sinusové rozložení. Pro motor BLDC pak nemá takovéto rozložení vinutí, ale má rovnoměrné rozložení vinutí. Vzhledem k tomu, že rotor tvoří permanentní magnety, které si udržují vlastní magnetické pole, bude na tomto typu motoru zpětně indukováno jako trapézový průběh. Průběhy zpětně indukovaných napětí je potom možno vidět na obrázku 3.1 pro sinusový průběh, a na obrázku 3.2 pro trapézový průběh.



Obr. 3.1: Průběh zpětně indukovaného napětí pro PMSM motor



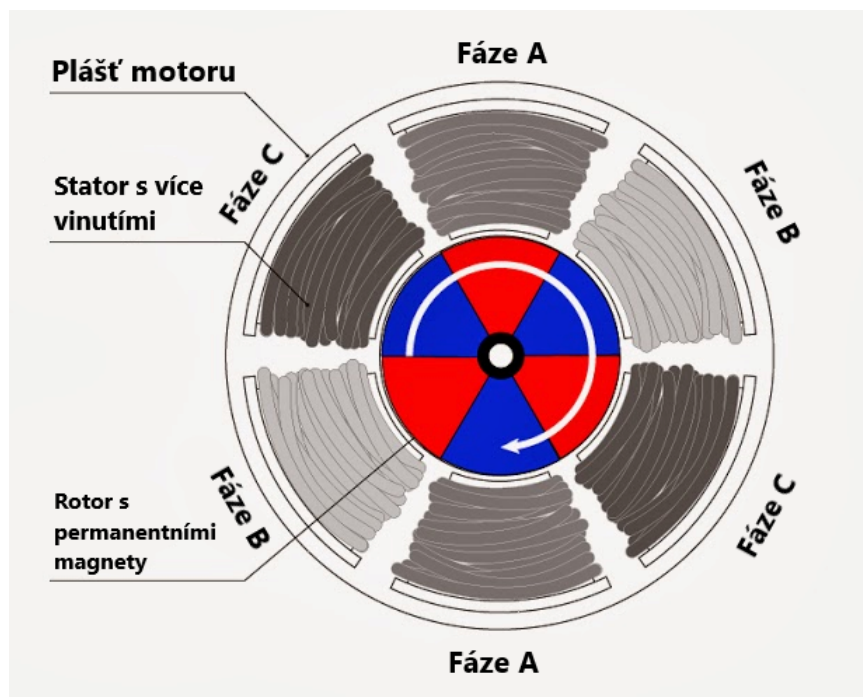
Obr. 3.2: Průběh zpětně indukovaného napětí pro BLDC motor

3.1 Rotor

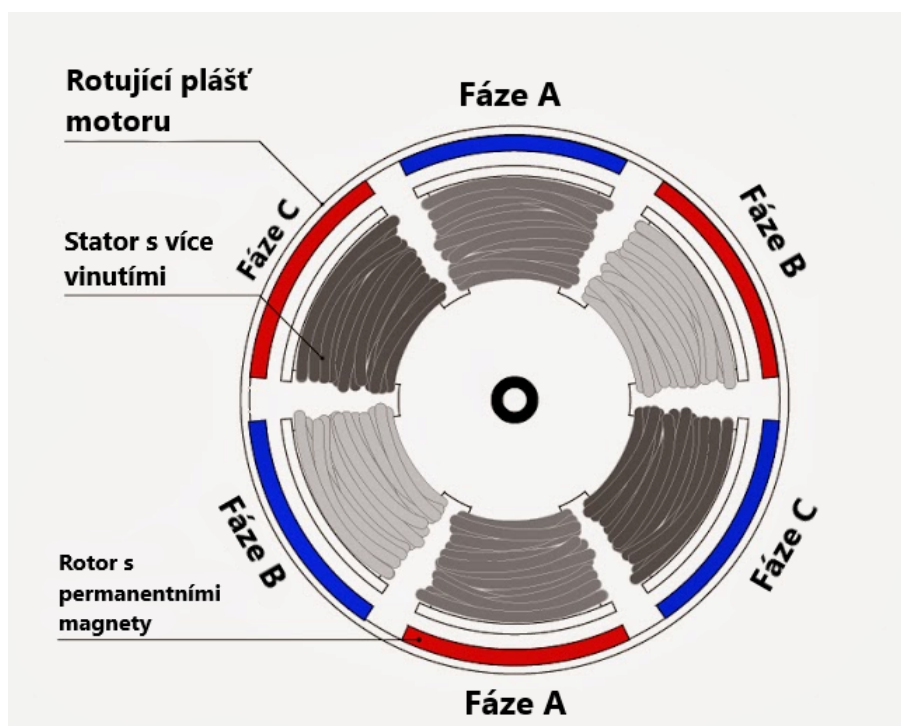
Stejně jako u synchronního motoru s permanentními magnety tvoří rotor permanentní magnety. Ovšem v případě BLDC motoru se lze setkat s dvěma typy provedení rotoru.

Prvním typem rotoru je takzvaný "inrunner". Zobrazený na obrázku 3.3. Jedná se o "klasický" typ motoru, kdy rotor je ve středu a otáčí se uvnitř vinutí. Tyto motory se vyznačují vyšší hodnotou maximálních možných otáček. Ovšem tyto motory nedisponují výrazným točivým momentem. Malý moment mají právě z důvodu nízké setrvačnosti. Pro pohon větších zátěží bývá používán s převodovkou, která sníží otáčky ale zvýší velikost zatížitelnosti motoru.

Druhým typem rotoru je takzvaný "outrunner". Provedení je zobrazeno na obrázku 3.4. Ve své podstatě se jedná o motor naruby. Kdy rotor obklopuje statorové vinutí. Tím pádem dochází k pohybu nejen rotorové hřídele ale celého pláště motoru. Vzhledem k většímu momentu setrvačnosti mají motory vyšší zatížitelnost motoru. K hmotnosti rotoru se přidává i hmotnost celého pláště. Motory jsou pak schopny pracovat při větším zatížení bez nutnosti použití převodovky. Ovšem narozdíl od inrunner motorů nedosahují takových rychlostí ve smyslu otáček za minutu.



Obr. 3.3: Inrunner provedení BLDC motoru [2]



Obr. 3.4: Outrunner provedení BLDC motoru [2]

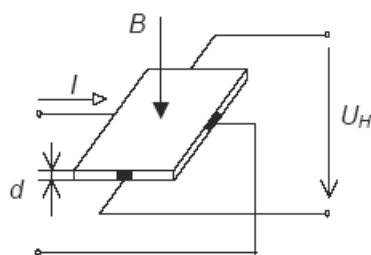
4 Hallový snímače

Hallový snímače umožňují měřit intenzitu magnetického pole. Ovšem pro detekci natočení rotoru a jeho rychlosti se jeví jako vhodnější použít snímače, které mají digitální výstup, tedy logickou 0 nebo 1.

Snímače vychází z Hallova jevu, který je popsán níže v kapitole 4.1. Při použití snímačů pro řízení BLDC motoru je nutné znát polohu rotoru vzhledem k nutnosti elektricky komutovat budící napětí. Hallový spínače jsou použity pro zjišťování magnetické polarity rotorových nástavců. Kdy v případě použití třech takových Hallových spínačů umožňuje zjistit natočení pomocí vhodného rozmístění po obvodu rotoru. Nejčastěji se rozmístí po 120 elektrických stupňů. Jejich výstupem je poté logická kombinace jedniček a nul. Dle této kombinace je pak možné určit natočení rotoru.

4.1 Hallův jev

Hallův jev popisuje generování elektrického pole za současného působení elektrického i magnetického pole. Uvnitř látky, většinou tenké destičky polovodiče o tloušťce d , která je protékána elektrickým proudem I a zároveň je umístěna v magnetickém poli s magnetickou indukcí B na něj kolmý. Dochází ve třetím směru kolmém na směr působení elektrického proudu a zároveň kolmého na směr působení magnetického pole, v generovaném elektrickém poli, vlivem Lorentzovy síly, k vychylování nosičů náboje na jednu stranu polovodiče, což má za následek vznik Hallova napětí U_H . Pro lepší názornost je zobrazen obrázek 4.1.



Obr. 4.1: Hallův jev [5]

Vzniklé Hallovo napětí je dáno rovnicí 4.1

$$U_H = R_H * \frac{BI}{d} \quad (4.1)$$

,kde R_H představuje Hallovu konstantu daného materiálu.

5 Rotační enkodér

Rotační enkodér je snímač převádějící rotační pohyb na elektrický signál. Enkodér je používaný pro přesné zjišťování rychlosti, polohy nebo úhlu natočení rotoru motorů. Rotační enkodéry lze rozdělit na dvě skupiny

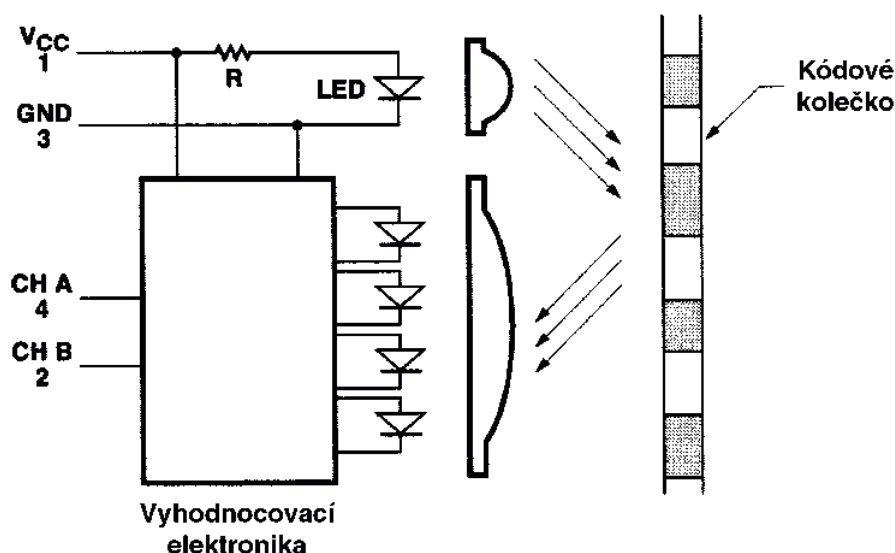
- inkrementální (generují sled pulsů)
- absolutní (tvoří sled unikátních kódů)

5.1 Inkrementální optický rotační enkodér

Systém enkodéru sestává z následujících částí

- Disk spojený s otočnou hřídelí
- Vysílač optického paprsku (LED, IR dioda)
- Přijímač optického paprsku (fotodioda, fototranzistor)
- Optika ostřící paprsek

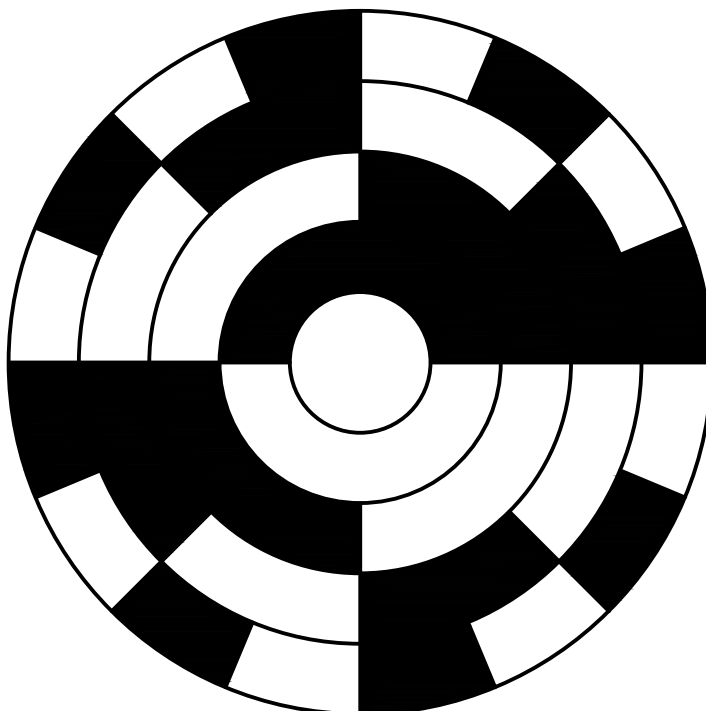
Z konstrukčního hlediska je jednodušší inkrementální enkodér. Nejčastěji se jedná o optický enkodér pracující na principu přerušování světelného paprsku světelného zdroje za pomoci rotujícího disku, který má v pravidelných rozmezích vytvořené díry. Přerušování paprsku pak generuje pulsy, jejichž počet odpovídá určité vzdálenosti posuvu. Případně jde rozeznávat namísto děr úseky s odrazivou vrstvou. Rychlost lze získat jako rozdíl časů mezi dvěma získanými pulsy. Získaná data jsou pouze relativní a je tedy nutné vyhodnocovat za pomoci externí měřicí jednotky. Blokové zapojení je možné vidět v obrázku 5.1.



Obr. 5.1: Blokové schéma optického rotačního enkodéru [23]

5.2 Absolutní optický rotační enkodér

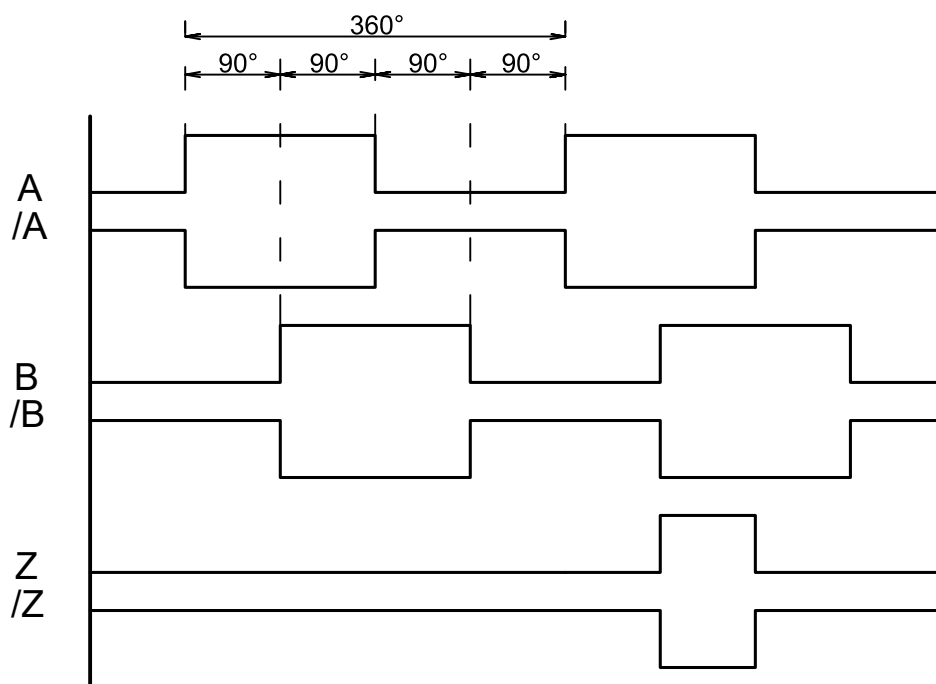
Absolutní optické enkodéry jsou schopny podat okamžitě informaci o poloze v jaké se rotor motoru nachází. Je to dáno především provedením disku enkodéru. Jeho provedení lze pozorovat na obrázku 5.2. Jak lze vidět disk je rozdělen na čtyři stopy. Jednotlivé stopy jsou pak snímány vlastní optickou sadou tedy jak vysílačem, tak přijímačem světelného signálu. Počet jednotlivých stop poté určuje rozlišení absolutního enkodéru. Pro určení polohy se používá bitového kódu. Nejčastější je použití tzv. Grayova kódu jenž je zobrazen na obrázku 5.2, ale je možné použít jak dvojkový kód, tak libovolný kód, ve kterém nedochází k opakování stejných čísel.



Obr. 5.2: Absolutní optický enkodér princip

5.3 Získávání dat z inkrementálního enkodéru

Inkrementální snímač většinou disponuje třemi typy signálu. První ze zmíněných je signál Z, který má pouze jednu značku na celou jednu otáčku disku. Za pomocí tohoto signálu se resetuje čítač, z důvodu neakumulování chyby polohy pro případy, kdy je jedna hrana signálu nezaznamenána případně byla hrana zaznamenána vícekrát vlivem rušení. Signály získávané z enkodéru jsou uvedeny v grafu 5.3. Graf také zobrazuje diferenční signály, které potlačují chyby vyhodnocení vlivem záskmitů jednoho ze signálu.



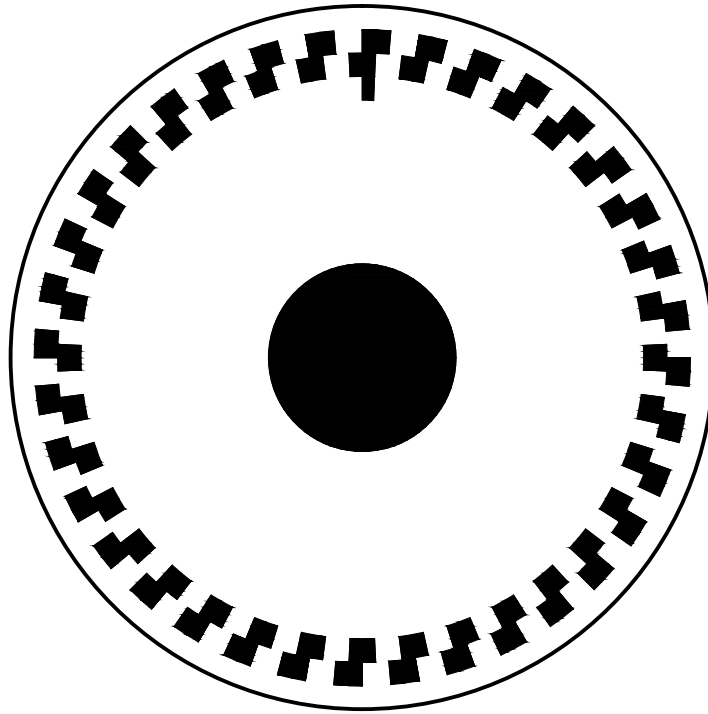
Obr. 5.3: Výstupní signály enkodéru

Enkodér disponuje dalšími dvěma signály pro dráhy disku, které jsou rozmístěny po celém obvodu disku. Tyto signály jsou označovány jako A a B, kde jednotlivé signály odpovídají drahám. Na disku jsou drážky, které mají otvory posunuty o polovinu dílku tak, jak je uvedeno na obrázku 5.4. Nebo v případě jedné dráhy s drážkováním jsou geometricky posunuty pouze snímače o polovinu značky. Vzhledem k posunutí lze rozeznat směr otáčení disku. Jak již bylo zmíněno ve většině případů signály z enkodéru zpracovává externí jednotka, tedy mikroprocesor s čítačem. Díky čemuž je možné přidat zpracování přerušení v případě zaznamenání hrany signálu. Podle typu zaznamenávání hran lze rozlišit mezi třemi typy vyhodnocování signálů.

Prvním z typu zaznamenávání je případ, kdy lze z enkodéru použít jednotlivé signály nezávisle na sobě a tyto signály pak načítat. Rozeznávat celistvou otáčku lze za pomoci známého počtu značek na otáčku, a nebo sledováním signálu Z. Snímání probíhá pomocí snímání buďto náběžné nebo sestupné hrany v přerušení mikrokontroleru. Tento režim se nazývá asynchronní dekódování se základním rozlišením.

Ovšem mikrokontroler umožňuje zpracovávat nejen náběžnou nebo sestupnou hranu, ale umí zpracovávat obě hrany. V případě, kdy jsou zpracovávány obě změny signálu jsme schopni zdvojnásobit rozlišení enkodéru. Jedná se o dvojnásobné asynchronní dekódování.

Pro tyto dvě možnosti zaznamenávání signálu nejsme přesně schopni určit směr otáčení. Proto pro čtyřnásobné asynchronní dekódování používáme signály A i B zároveň. Z pořadí změn jsme pak schopni určit směr a zároveň máme k dispozici



Obr. 5.4: Disk inkrementálního enkodéru

čtyřnásobné rozlišení enkodéru.

Další možností snímání signálů z enkodéru je použití synchronního režimu, kdy ovšem vzorkovací frekvence musí splňovat vzorkovací teorém. Pro použití není synchronní vyhodnocování vhodné, vzhledem k stálému zatížení mikroprocesoru. Ovšem i tento režim má výhody, jenž spočívají ve filtrování zákmitů signálů enkodéru.

Vyhodnocovat rychlost otáčení rotoru motoru lze za pomoci metody, při které je použitý další timer. Tento timer je nastaven tak, aby načítal hodinový signál mikrokontroleru v době, mezi kterou jsou zaznamenány dvě hrany jednoho ze signálů A nebo B. Z rozdílu načítaných hodnot v okamžicích snímání hran signálu enkodéru je možné odvodit časový rozdíl a tím i rychlost otáčení rotoru.

6 Řízení motorů

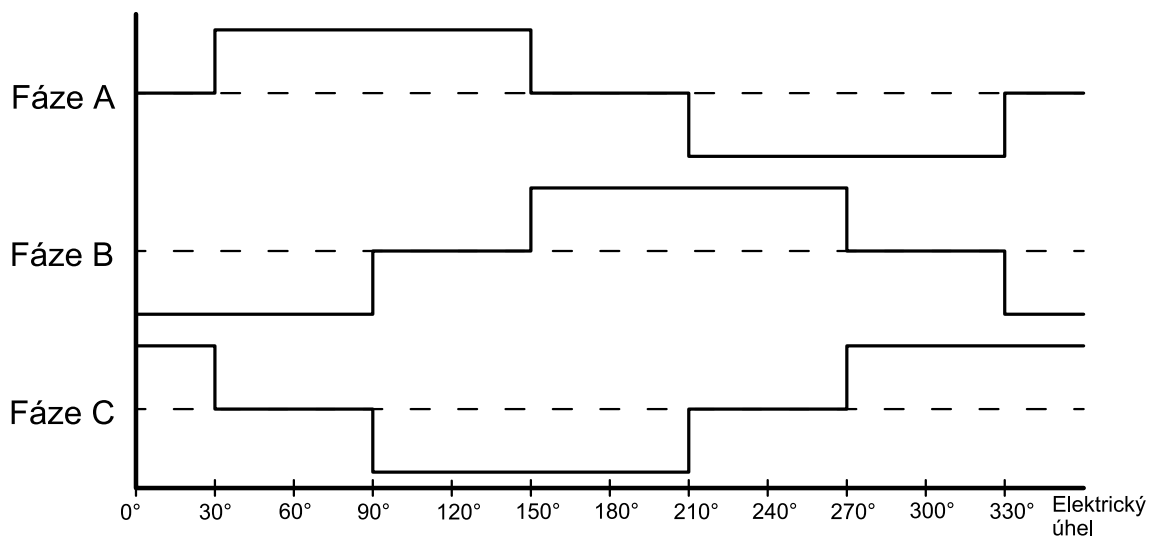
Kapitola pojednává o řízení motorů především zmíněných v této práci. Tedy jedná se o motory synchronní s permanentními magnety a bezkartáčové stejnosměrné motory. Pro řízení motorů lze využít dvou přístupů. V první řadě řízení se senzory, kdy pro motory obstarává zpětnou vazbu o poloze a rychlosti snímač. Jako senzory se používají především hallovy snímače, enkodéry a pro prostředí v zátěži především resolvery.

Druhou skupinou řízení motorů je bezsenzorové řízení motoru. Výhoda tohoto způsobu řízení spočívá především v levnějším provedení, avšak za cenu složitějšího a náročnějšího provedení.

6.1 Řízení BLDC motorů

Řízení BLDC motorů vychází z elektronického komutování. Ke správné činnosti komutování je nutné znát přibližnou polohu rotoru motoru. V případě řízení za pomoci snímačů se k tomuto účelu nejčastěji jak již bylo zmíněno výše hallových snímačů. V případě bezsenzorového snímání pak lze využít skutečnosti, že pro řízení se využívají v jeden okamžik vždy dvě ze tří vinutí statoru. Vinutí, které není v daném okamžiku aktivní se pak používá pro měření zpětně indukovaného napětí.

Komutace napětí probíhá v šesti krocích, tedy v jeden okamžik jsou napájeny pouze dvě vinutí. Průběh napájení lze vidět v grafu 6.1. Z grafu je také vidět, že napájení je bipolárního typu.



Obr. 6.1: Průběh napětí na vinutích BLDC motoru při řízení

Sekvence	Výstup hallových snímačů			Aktivní PWM	
	A	B	C		
1	1	0	1	Q1 (PWM1)	Q6 (PWM6)
2	1	0	0	Q1 (PWM1)	Q5 (PWM5)
3	1	1	0	Q3 (PWM3)	Q5 (PWM5)
4	0	1	0	Q3 (PWM3)	Q4 (PWM4)
5	0	1	1	Q2 (PWM2)	Q4 (PWM4)
6	0	0	1	Q2 (PWM2)	Q6 (PWM6)

Tab. 6.1: Tabulka komutace napájecího napájení v závislosti odezvy od hallových snímačů

V grafu je možné pozorovat právě šest různých změn úrovní tak, aby se dané sekvence neopakovali. Sekvence lze popsat za pomoci úrovní napětí a časového úseku za pomoci tabulky 6.1.

Regulace rychlosti spočívá v modulování úseků napájených statorových vinutí za pomoci pulzně šířkové modulace. Poměr střídání poté odpovídá rychlosti otáčení motoru, vzhledem k tomu, že rychlost otáčení BLDC motoru odpovídá velikosti přiloženého napětí na statorovém vinutí motoru.

6.2 Řízení PMSM motorů

K řízení synchronních motorů s permanentními magnety se nejčastěji využívá vektorového řízení. Metoda pracuje s fázovými diagramy. Ovšem diagramy ve třech prostorech by byly velmi náročné na zpracování i na výpočet. Proto se zavádí dvě transformace

- Clarkové transformace
- Parkova transformace

Použití těchto transformací počítá se symetrickým vinutím se sinusovým rozložením.

6.2.1 Clarkové transformace

Clarkové transformace popisuje závislost mezi třífázovým systémem (označení a, b, c) a jeho převodem na dvoufázový systém (označení α , β). Pro oba tyto systémy platí, že jsou spřaženy se statorem. Díky tomuto přepočtu získáme jednodušší

podobu rovnic motoru. Clarkové transformace je dána následujícími rovnicemi pro proudy

$$i_\alpha = i_a \quad (6.1)$$

$$i_\beta = \frac{i_a + 2i_b}{\sqrt{3}} \quad (6.2)$$

Inverze Clarkové transformace

$$i_a = i_\alpha \quad (6.3)$$

$$i_b = -\frac{1}{2}i_\alpha + \frac{\sqrt{3}}{2}i_\beta \quad (6.4)$$

$$i_c = -\frac{1}{2}i_\alpha - \frac{\sqrt{3}}{2}i_\beta \quad (6.5)$$

6.2.2 Parkova transformace

Parkova transformace přechod mezi dvoufázovým systémem spřaženým se statorem (α, β) a dvoufázovým systémem spřaženým s rotorem (d, q). Vzhledem k tomu, že ve stacionárním systému jsou proměnné závislé na poloze lze využít Parkovy transformace pro přepočet proměnných na stejnosměrné veličiny. Tedy jedná se převedení rovnic ze stacionárního systému do systému rotujícího, který se pohybuje shodnou rychlostí s točivým magnetickým polem, což lze pochopit jako otáčení soustavy o úhel φ kolem společného počátku. Lze pro proudy odvodit následující vztahy

$$i_d = i_\alpha \cos(\varphi) + i_\beta \sin(\varphi) \quad (6.6)$$

$$i_q = -i_\alpha \sin(\varphi) + i_\beta \cos(\varphi) \quad (6.7)$$

Inverzní Parkova transformace

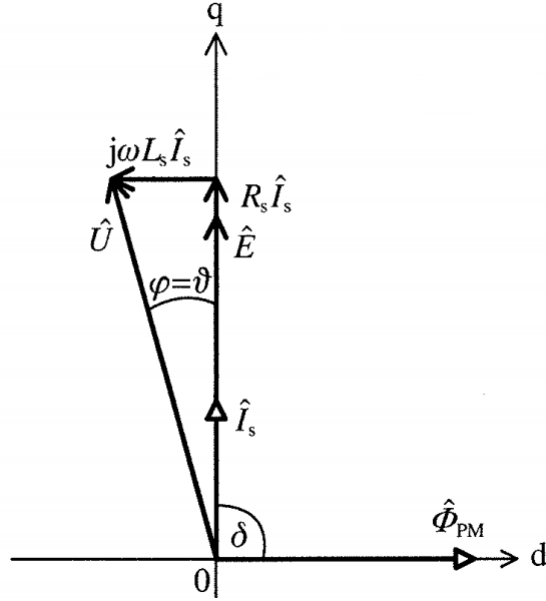
$$i_\alpha = i_d \cos(\varphi) - i_q \sin(\varphi) \quad (6.8)$$

$$i_\beta = i_d \sin(\varphi) + i_q \cos(\varphi) \quad (6.9)$$

6.2.3 Vektorové řízení

Vektorové řízení lze nejlépe představit za pomoci vektorového diagramu. Typický fázový diagram v d - q souřadnicích PMSM motoru lze vidět na obrázku 6.2.

Velikost fázoru indukovaného napětí \hat{E} je úměrná elektrické úhlové rychlosti rotoru ω , protože magnetický tok $\hat{\Phi}_{PM}$ permanentních magnetů lze považovat za



Obr. 6.2: Fázorový diagram PMSM motoru v d-q souřadnicích [17]

téměř konstantní. Aby motor vyvinul maximální možný moment M , musejí být fázory toku $\hat{\Phi}_{PM}$ a statorového proudu \hat{I}_s na sebe kolmé, pokud motor nemá reaktanční složku momentu. Ve zvolené soustavě os d-q leží fázor $\hat{\Phi}_{PM}$ v ose "d" a proudu \hat{I}_s v ose "q". Fázový posuv fázoru napájecího napětí \hat{U} vzhledem k fázoru \hat{E} je dán parametry R_s , L_s a velikostí \hat{E} a \hat{I}_s . Velikost \hat{U} určíme rovněž z fázorového diagramu. [17]

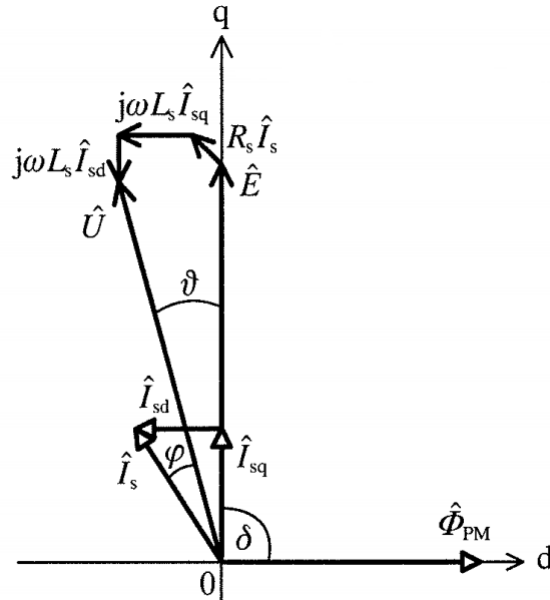
V případě, kdy elektrická úhlová rychlost rotoru ω dosáhla takové velikosti, že by bylo potřeba vyššího napájecího napětí \hat{U} , než je schopen dodat napájecí zdroj, a požaduje-li se ještě další zvyšování úhlové rychlosti rotoru ω , musí být použita metoda "odbuzování". Protože přímé řízení magnetického toku $\hat{\Phi}_{PM}$ permanentních magnetů není možné, dosahuje se odbuzení nepřímo zavedením složky proudu \hat{I}_s v záporném směru osy "d". Situace pro takový případ je na obrázku 6.3. Vidíme, že fázor statorového proudu \hat{I}_s je nyní natočen oproti ose "q" a můžeme ho rozložit na složky \hat{I}_{sd} a \hat{I}_{sq} . Složka \hat{I}_{sq} vytváří, podobně jako v předchozím případě, moment motoru M . Podobně rozložíme i úbytky na odporu R_s a indukčnosti L_s na úbytky ve směru osy "d" a ve směru osy "q". První podmínkou je, aby modul fázoru napájecího napětí \hat{U} měl velikost, kterou je schopen dodat napájecí zdroj. Druhou podmínkou je proudové omezení, dané dimenzováním statorového vinutí. Musí platit [17]

$$I_s = \sqrt{I_{sd}^2 + I_{sq}^2} \leq I_{smax}$$

,kde I_{smax} je přípustný maximální statorový proud. Již z názoru je vidět, že v tomto případě dochází ke snížení momentu na hřídeli, protože v důsledku potřebné

složky I_{sd} musí být snížena velikost složky I_{sq} . [17]

Z výše uvedeného vyplývá, že při zvyšování úhlové rychlosti řídíme velikost a fázi napájecího napětí \hat{U} tak, aby složka statorového proudu $I_{sd} = 0$ a I_{sq} byla menší než I_{smax} , pokud není dosaženo maximálního napájecího napětí. Další zvyšování úhlové rychlosti dosáhneme natáčením fázoru proudu \hat{I}_s při udržování konstantního napájecího napětí \hat{U} . [17]



Obr. 6.3: Fázový diagram PMSM motoru v d-q souřadnicích při odbuzování [17]

7 Hardwarové části modulu CRIO

Návrh hardwarového modulu pro zařízení CompactRIO, firmy National Instrument, je nutné dodržet mechanické i elektrické požadavky. Specifikace jsou sepsány v modulu Module Development Kit (MDK), vydané firmou NI.

7.1 Mechanické provedení

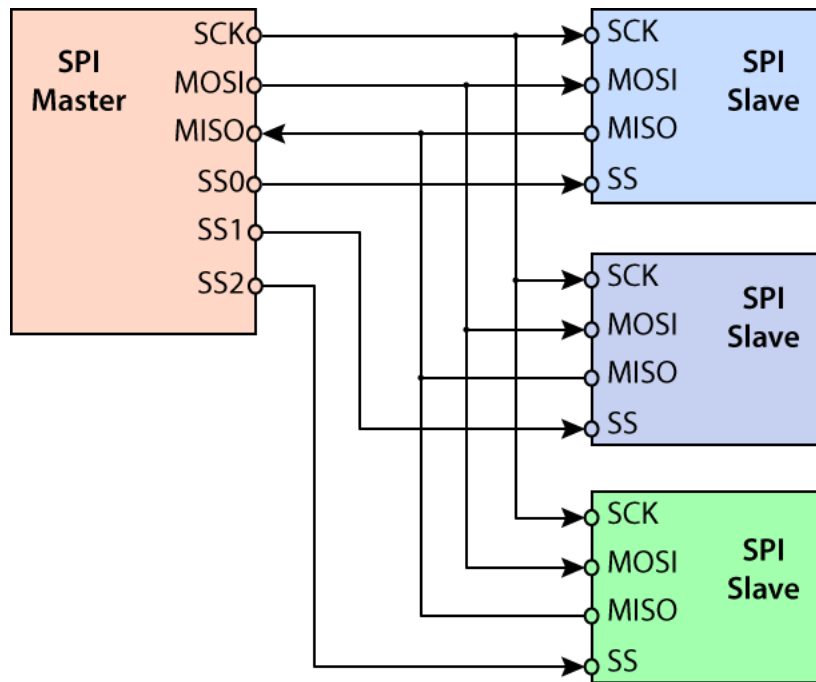
Návrh desky plošných spojů (DPS) je omezen na rozměry dané krabičkou zásuvného modulu šasemi zařízení CompactRIO. Firma má podporu ve smyslu možnosti nakoupení prázdné krabičky zásuvných modulů, které jsou předurčeny k funkcím danými rozmístěnými konektory. Pro správné usazení DPS do krabičky modulu je vhodné dodržet stanovený rozměr 73,38 x 66,04 mm. Tloušťka desky má mít velikost 1,57 mm. Výška součástek osazených na DPS ze spodní strany je pouze 2,64 mm a součástky z vrchní strany DPS pak 13,46 mm. Obdobně je i omezena routovací plocha DPS, kde je potřeba dodržet odstup od hrany DPS minimálně 3,05 mm a následně další 2,03 mm jsou omezeny na výšku součástek, kde součástky nesní přesahovat výšku 4,44 mm. V případě, že by byl modul určen k prodeji musel by splňovat prvky bezpečnosti a zároveň spolehlivě pracovat ve stanovených podmínkách.

7.2 Připojení modulu CRIO

Zásuvný modul CRIO je propojen s šasi CompactRIO za pomoci patnácti pinového D-SUB konektoru. Signály konektoru se využívají jak pro napájení, komunikaci, tak i volbu řízení režimu karty. Sběrnice pro napájení je volena jako pěti voltová, přičemž proudový odběr jednoho modulu nesmí překročit 200 mA. Řídicím a komunikačním signálům jsou přidruženy funkce podle módu, ve kterém se modul nachází. Je zde k dispozici 8 signálů využitím pro digitální vstupy a výstupy, nebo pro využití na komunikaci za pomoci sběrnice SPI, nebo je možno využívat komunikaci a zbylé vodiče využívat pro digitální vstupy / výstupy. Jako další se na pinech konektoru nachází vyhrazený signál SPI_CLK, sloužící pro synchronizaci. Řídicí signál nepatřící mezi ovlivnitelné signály je signál \sim ID_SELECT, z názvu je zřejmé že se jedná o signál určený pro volbu módu karty.

7.2.1 SPI

Komunikační sběrnice Serial Peripheral Interface (SPI) je používána pro komunikaci mezi řídicím mikroprocesorem a jeho periferiemi (A/D převodník, EEPROM, ...).



Obr. 7.1: Zapojení sběrnice SPI [7]

Sběrnice je typu Master-Slave, kdy k jedné sběrnici je možné připojit více zařízení typu slave. Typické zapojení této sběrnice je na obrázku 7.1.

Sběrnice používá čtyři signály

- MOSI
- MISO
- SCK
- SS (CS)

Pro popis signálů je uvažováno, že Compact RIO je master a modul CRIO je Slave zařízení na sběrnici.

Signál MOSI (Master Out Slave In) je orientovaný signál, který je výstupem pro master a vstupem pro slave zařízení. Signál, který je určen pro odesílání dat z master do slave zařízení.

Signál MISO (Master In Slave Out) je orientovaný signál, který je vstupem pro master a výstupem pro slave zařízení. Signál, který je určen pro příjem signálu dat z slave zařízení.

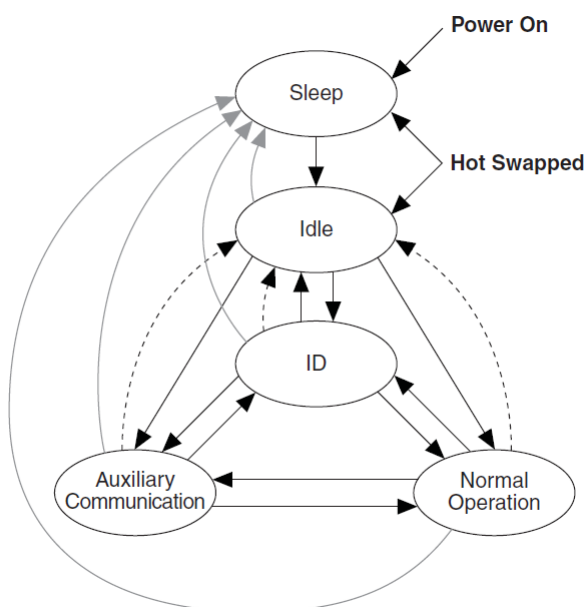
Signál SCK (Serial Clock) jedná se o signál generovaný master zařízením, pro synchronizaci přenosu dat mezi zařízeními.

Signál SS (Slave Select) je opět orientovaný signál, který je výstupem pro master a vstupem pro slave zařízení. Signál slouží k výběru slave zařízení, se kterým se má v danou chvíli komunikovat.

7.2.2 Režimy modulů CRIO

Jak již bylo zmíněno výše moduly CRIO mají své vlastní provozní režim, neboli módy. Díky těmto módům je pak možno komunikovat mezi moduly a šasi. Přestup mezi jednotlivými režimy je zobrazen na obrázku 7.2, kde šedou čarou jsou zobrazeny přechody do stavu Sleep, čárkovanou čarou jsou naznačeny přechody do režimu Idle, před odpojením modulu. Černými šipky jsou zobrazeny standardní přechody mezi režimy. Těmito módy jsou

- Sleep
- Idle
- ID
- Auxiliary Communication
- Normal Operation



Obr. 7.2: Přehled režimů modulu CRIO a jejich přechody mezi nimi [20]

Režim Sleep odpovídá neaktivnímu stavu modulu. Během tohoto režimu je pak možné moduly odebírat ze slotů šasi.

Režim Idle odpovídá stavu modulu, kdy je detekováno připojení modulu.

ID režim slouží pro detekování stavu, typu, což tedy znamená vyčítání dat z EEPROM paměti modulu.

Auxiliary Communication režim je používán pro základní komunikaci po sběrnici SPI. Během tohoto módu je možné ostatní signály namapovat jako digitální vstupy a výstupy. Zároveň se jedná o mód určený pro případ výjimečného stavu, například řešení chybových stavů.

Normal Operation je režim v němž se vykonává převážná část ovládání, časování, přenos dat, ovládání vstupů a výstupů.

7.2.3 EEPROM paměť modulu CRIO

Jedním ze základních prvků modulů CRIO je paměťový čip typu EEPROM. Parametry paměti jsou definovány v MDK modulu. Hlavním z kritérií je splnění komunikačního režimu po sběrnici SPI. Velikost paměti není přímo udána a může být libovolné velikosti, ovšem mezi vybranými paměťmi se velikostí pohybují v rozmezí 1 až 2 kb. Paměť ale musí být schopná užívat dvou bajtový přístup do paměti, stránkování mít nejmíň 16 bajtů s umožněním částečného zápisu. Dále musí splňovat rozsah napájecího napětí mezi 2,5 až 5,5 volty a s tím spojené hladiny signálů. V paměti jsou uchovány základní informace pro identifikaci, kalibraci, popis modulu a příponu.

8 Softwarová část modulu CRIO

Dokončení hardwarové části modulu následuje začátkem návrhu softwarové části. Návrh softwarové části je úzce spjatý s již zmíněným programem firmy NI LabVIEW. LabVIEW je grafické vývojové prostředí pro návrh měřicích systémů. Pro spolupráci mezi různými měřicími zařízeními existují přídavné moduly do aplikace. Jednotlivé moduly pak slouží jako nástavby základního programu. Moduly se liší jejich použitím. Některé obsahují ovláče hardwarových systémů a některé přidávají dodatečné možnosti programování. Potřebné moduly pro správné ovládání měřicího zařízení CompactRIO je zapotřebí minimálně tří modulů. Těmito moduly jsou

- RT modul
- FPGA modul
- NI CompactRIO Device Drivers

,kde RT modul obsahuje rozšíření pro real-timeové aplikace. Při používání CompactRIO je snaha o zajištění spolehlivého a přesného časování a synchronizace aplikací.

NI CompactRIO Device Drivers je jak již bylo zmíněno modul obsahující ovladače pro měřicí zařízení firmy NI.

8.1 FPGA modul

Modul FPGA především poskytuje podporu práce s programovatelným hradlovým polem FPGA, které je součástí každého zařízení CompactRIO. FPGA pak obstarává práci s periferiemi. Tohle hradlového pole je pak možné i přímo naprogramovat v prostředí LabVIEW a využívat vysoké rychlosti zpracování informací. Při návrhu softwarové části se pracuje především s FPGA modulem.

Modul FPGA v prostředí LabVIEW je možné spustit ve dvou režimech

- Scan Engine Mode
- FPGA Mode

V případě použití Scan Engine módu je uživateli předvytvořen kód pro FPGA určený k cyklickému přístupu k vstupům a výstupům na dostupných modulech CRIO v šasi. V tomto módu se vytváří real-timeová aplikace, která je hostována na připojeném počítači. Vzhledem k porovnávání s druhým FPGA módem je aplikace relativně pomalá, a rychlost běhu je dána latencemi čtení R-T OS.

FPGA mód dovoluje přistoupit uživateli k vstupům a výstupům modulů CRIO. Tento režim se stává efektivnějším při zpracování informací, přístupu i čtení I/O. Vzhledem, k možnosti rychlého sběru dat je vhodné jejich zpracování umístit do R-T smyčky, do které jsou data přenášena cyklicky jako sada a proto je nutné s

přenosovými kanály pracovat jako s frontami. Hlavní nevýhodou FPGA módu je nutnost kompilace kódu, která je časově náročná.

8.2 MDK modul

V případě zájmu o vytvoření uživatelského modulu CRIO vydala firma National Instrument rozšíření do programu LabVIEW pod názvem Module Development Kit (MDK). Rozšíření pro svou funkci potřebuje mít nainstalovány následující moduly

- LabVIEW 2011
- LabVIEW FPGA modul 2011
- NI-RIO 4.0
- CompactRIO Module Support 4.0.1
- CompactRIO Module Development Kit 2.0

Modul MDK přidává do prostředí LabVIEW paletu MDK 2 API. Paletu nástrojů lze používat pouze v režimu FPGA. Modul MDK také zavádí dva režimy přístupu k modulu

- Vývojářský režim (Developer mode)
- Uživatelský režim (Release mode)

Při návrhu vlastní karty je nutné zapsat data do paměti EEPROM, zajistit propojení modulu s programovacím prostředím LabVIEW a umožnit přístup výrobci ke komunikaci s modulem. Výrobce pak musí i přiřadit funkce ke kartě, které jsou dostupné po nainstalování modulu CompactRIO Module Support. Tyto funkce jsou předdefinované a jsou ve formátu *.vi*. K tomuhle především slouží vývojářský režim.

Narozdíl od uživatelského režimu LabVIEW, který je určen pro koncového uživatele. V případě uživatelského režimu je skryta veškerá komunikace mezi modulem a CompactRIEm, což znamená, že uživateli je dovoleno využívat pouze povolené funkce nadefinované ve vývojářském režimu.

8.3 XML soubory

XML je datový soubor obsahující informace týkající se CRIO modulů. Pro každý existující modul, je zapotřebí dvou takových XML souborů. Soubory

- Module Type XML
- Module Support XML

Module Type XML obsahuje základní data o vlastnostech modulu. Soubor obsahuje název modulu, popis modulu, identifikační označení prodejce, identifikační označení výrobku a číslo modelu. Všechny vyjmenované položky musí soubor obsahovat pro funkčnost a identifikaci modulu.

Module Support XML obsahuje větší množství dat oproti předchozímu souboru XML. Soubor lze rozdělit na několik logických částí. Těmito částmi jsou

- MDK Version and Development Mode Tags
- Module Section
- Property Node Interface List Section
- Method Node Interface List Section
- IO Node Interface Section
- Merged IO Node VIScript Info List Section
- Internal Channel List Section
- Module Mode Definition Section

MDK Version and Development Mode Tags obsahuje údaje o vývojovém prostředí a jeho verzi, ve kterém byl daný modul vyráběn.

Module Section obsahuje soubor informací týkající se především chování v prostředí LabVIEW, což v tomto případě například znamená označení modulu pod kterým se zobrazí v projektovém okně, ikona modulu, výčet dostupných položek, výčet metod, výčet vstupů a výstupů, atd

Property Node Interface List Section se zabývá detailním zpracováním položek zmíněných v předchozí části.

Method Node Interface List Section obsahuje opět detailní informace o položkách vytvořených v Module Section.

IO Node Interface Section se opět odkazuje na Module Section. Tato část obsahuje informace o vstupech a výstupech modulu.

V části Merged IO Node VIScript Info List Section je popsáno jakým způsobem se mezi sebou provazují jednotlivé části Property Nodů.

Internal Channel List Section odpovídá interním kanálům, které jsou používány uvnitř Module Support VI modulů.

Module Mode Definition Section se zabývá nastavením komunikace a její fungování během jednotlivých režimů modulu CRIO.

Výše zmíněné sekce mají mnoho nastavitelných parametrů, kde některé z nich jsou povinné a některé mohou být doplňujícími pro správnou funkci modulů.

9 Modul CompactRIO

Modul byl tvořen pro řízení dvou typů servomotorů. Těmito typy jsou PMSM a BLDC motor s možností přivedení zpětné vazby od enkodéru případně od hallových sond. Spolu s hardwarovými a softwarovými požadavky specifikovanými firmou National Instruments byly uvedeny také požadavky na oddělení výkonové a procesorové části modulu. Dalším požadavkem na modul bylo využití co nejmenšího počtu součástek, vzhledem k následné jednoduchosti osazování při výrobě modulu a zároveň také vzhledem k omezenému množství prostoru uvnitř modulu.

9.1 Návrh modulu

Vlastní návrh modulu pro CompactRIO se skládal z několika kroků. Těmito kroky byly

- Rešerše vhodných součástek
- Prototyp a ověření funkčnosti návrhu zapojení
- Ovladače pro CRIO modul
- Komunikace CRIO s DSC
- Výsledný návrh DPS

9.1.1 Rešerše vhodných součástek

Rešerše vhodných součástek zahrnovala především volbu velikosti typu pasivních součástek. Součástky byly následně vybírány především z řady 0603, vzhledem k následnému ručnímu osazování. Součástky v těchto pouzdrech lze pájet relativně jednoduše.

Vzhledem k požadavku na použití co nejmenšího počtu součástek bylo nutné pro řízení servomotorů zvolit mikroprocesor namísto několika periférií. Bylo si možné vybrat mezi několika typy mikroprocesorů, avšak bylo doporučeno vybrat digitální signálový kontrolér (DSC). Jako výsledný kontrolér byl vybrán *MC56F84763* firmy NXP. Jedná se o digitální signálový kontrolér využívající periferie navržené pro řízení motorů. DSC je postaveno na 32-bitovém digitálním signálovém procesoru (DSP) spadající do rodiny 56800EX s modifikovanou duální harvardskou architekturou. Jádro je přizpůsobeno na práci při frekvenci 100MHz. Jak již bylo zmíněno obsahuje množství periférií jako jsou například 12-bitový cyklický AD převodník s možností využití paralelního převodu dvou analogových hodnot. Dále DSC nese osmi kanálové PWM, dva čítače / časovače s čtyřmi kanály s funkcemi podporujícími dekodování signálů z inkrementálního enkodéru, čtyřkanálový řadič DMA. Podporuje komunikační protokoly pro CAN, I2C a SPI rozhraní a další periferie. Výhodou tohoto

DSC je možnost využití dvou vnitřních křížových přepínačů periférií (XBAR), který umožňují téměř libovolné připojení jednotlivých výstupních pinů na vstup periférií. Digitální signálový kontrolér je pak umístěn v 64 pinovém LQFP pouzdru. Pracuje se vstupním napětím 3,3 V, ale jeho vstupní piny jsou uzpůsobené i pro 5 voltovou logiku, což je výhodné vzhledem k připojování například 5 voltových rotačních enkodérů.

Dále bylo nutné vybrat galvanický oddělovač pro přenos komunikačních signálů z CompactRIA do DSC. Pro tento účel byl vybrán digitální izolátor *ADUM163N0BRZ* firmy Analog Devices. Disponuje celkem šesti kanály pro přenos dat. Z toho tři přímé a tři pro zpětný tok dat. Jeho orientace vstupů a výstupů jej dělá vhodným pro použití pro komunikaci přes SPI rozhraní pro přenosové rychlosti až 150 Mbps. Oddělovač je možné napájet rozdílnými úrovněmi napětí. Například lze vstupní stranu napájet pomocí 3,3 volty a výstupní pak pomocí 5 volty. Díky tomu pak může fungovat jako měnič úrovní pro rozdílné logiky. Ovšem pro případ, kdy je z obou stran napájen 5 volty, je možné dosáhnout maximální přenosové rychlosti. Zpoždění signálů při průchodu oddělovačem je stanovena hodnota 13 ns jako maximální.

Vzhledem k oddělení signálů bylo nutné oddělit i napětí. Pro tento účel byl vybrán DC-DC měnič *AM1LS-0505S*. Měnič pracuje se vstupním napětím 5 V stejně tak je jeho výstup 5 V. Maximální vstupní proud měniče je 250 mA. Oddělovací napětí měniče je stanoveno jako 1500 V.

Volba paměti EEPROM pro identifikaci modulu byla vzhledem k doporučeným pamětem jednoduchá. Ze seznamu byla vybrána paměť *M95080-W*. Jedná se o paměť o velikosti 8 Kbit. Pro programování paměti je použito SPI rozhraní s možnou rychlostí komunikace na frekvenci až 20 MHz. Napájet paměť je možno v rozsahu 2,5 až 5,5 V.

Následně bylo potřeba vybrat vhodné tranzistory pro třífázový měnič určený k buzení servomotorů. Byli vybrány dva typy možných tranzistorů pro použití uvnitř modulu. Prvním z nich byl *DMT6002LPS* a druhým pak *BSC028N06LS3*. Tranzistory byli vybrány především z hlediska jejich malého odporu vodivého kanálu v sepnutém stavu, kdy pro první zmíněný je maximální hodnota stanovena jako 2 m Ω a druhý tranzistor s hodnotou 2,8 m Ω při napětí $V_{GS} = 10$ V. S maximálními proudy kanálem 100 A a průrazným napětím $V_{DS} = 60$ V.

Pro buzení tranzistorového měniče byly vybrány výkonové drivery *LM5101A* firmy Texas Instruments. Drivery jsou uzpůsobeny pro řízení jak vrchního, tak i spodního N kanálových tranzistorů MOSFET v půl můstkovém zapojení. Pro řízení tranzistorů jsou zde vyvedeny dva nezávislé logické vstupy. Drivery jsou schopné dodat až 3 A řídicího proudu s možností řídicího napětí až 100 V. Velikost řídicího proudu byl klíčový parametr při výběru vhodného driveru, protože je snahou minimalizovat spínací ztráty. Zpoždění signálu průchodem driveru je stanoveno jako

typická hodnota 25 ns. Drivery pracují s napájecím napětí 9 až 14 V.

Dále bylo nutné vybrat vhodný způsob snímání výstupních proudů. Pro tuto potřebu byl vybrán proudový snímač založený na hallově principu *ACS711KLCTR-25AB-T* firmy Allegro MicroSystems. Snímač umožňuje měřit proudy v rozmezí ± 25 A. Výstupem snímače je analogová hodnota napětí, kdy hodnota 0 A je stejnsměrně posunuta o hodnotu poloviny napájecího napětí. Tedy v tomto případě při napájecím napětí 3,3 V bude hodnota 1,65 V určovat nulový protékající proud. Maximální napájecí napětí je stanoveno na hodnotu 7 V. A pro použití v modulu byl vybrán model s pracovním rozsahem teplot od -40 °C do 125 °C.

K možné kontrole stavu modulu byl implementován také snímač teploty. Jedná se o lineární aktivní termistor *MCP9701-T* firmy Microchip. Jako snímače proudu má tento teplotní snímač analogový výstup. Jeho převodní koeficient je udáván jako 19,5 mV/°C. Jedná se o nízko příkonový snímač s maximální hodnotou napětí 3,1 až 5,5 V.

Vzhledem k přesnému měření proudů a teploty byla vybrána přesná napěťová reference *MCP1501* firmy Microchip. Reference produkuje nízkošumové napětí o hodnotě 3,3 V na výstupu. S rozsahy vstupního napětí 3,5 až 5,5 V.

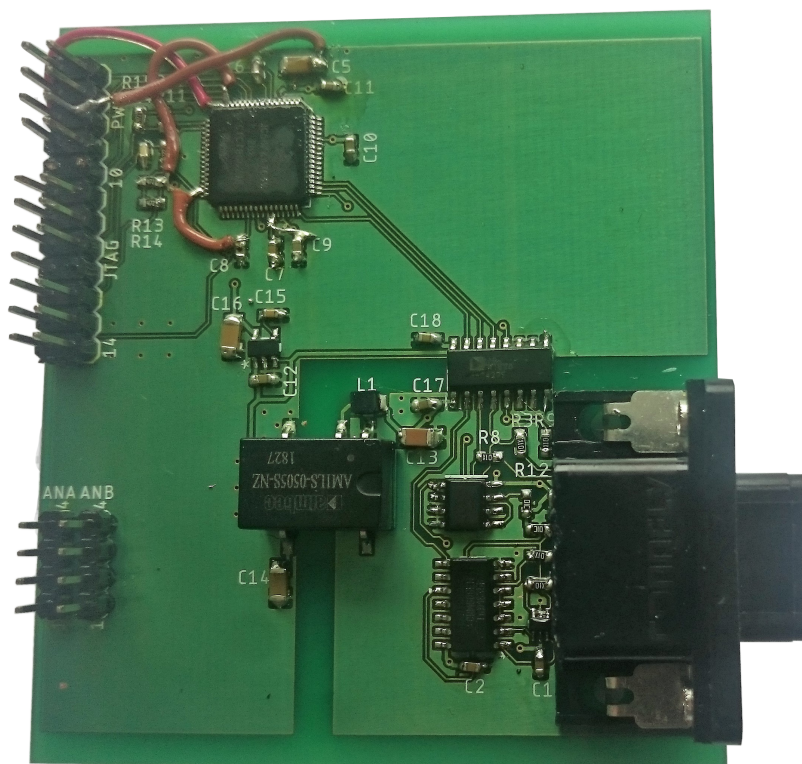
Další nezbytnou součástí pro správnou funkci bylo nutné vybrat vhodný měnič napětí, který převede externí vstupní napájení modulu využité nejen pro řízení servomotorů, ale také pro napájení výkonových částí modulu. Pro tento účel se vhodným měničem jeví *A8498* firmy Allegro MicroSystems. Přesněji se jedná o tří ampérový step-down měnič s velkým rozsahem vstupního napájecího napětí v širokém rozmezí 8 až 50 V. Měnič mění nastavitelně výstupní hodnotu napětí z rozsahu 0,8 až 24 V. Přičemž proudový odběr může činit až 3 A.

Napájecí napětí většiny komponentů odpovídá hodnotám 5 V. Ovšem napájecí napětí například pro snímače proudu, snímače teploty, DSC lze napájet pomocí 3,3 V. Z tohoto důvodu byl vybrán nízkošumový nízkopoklesový lineární regulátor *TPS793* firmy Texas Instruments. Regulátor byl vybrán pro pevnou hodnotu výstupního napětí 3,3 V. Maximální odběr proudu z tohoto regulátoru nabývá hodnoty 200 mA.

Požadavky na modul obsahovaly také způsob ochrany modulu proti přepětí v případě, kdy motor bude brzdit a tím generovat napětí. Pro splnění tohoto požadavku byly vybrány dvě součástky. První součástkou byl nízkonapěťový komparátor *LMV331* firmy DIODES. Komparátor pracuje s napájecím napětím 2,7 až 5,5 V. Druhou součástkou byl tranzistor BSC109N firmy Infineon. Vybrán byl z důvodu maximálního trvalého proudu tranzistorem 63 A s maximálním odporem kanálu v sepnutém stavu 10,9 m Ω .

9.1.2 Prototyp a ověření funkčnosti návrhu zapojení

Prvotní návrh zapojení modulu spočíval v co nejjednodušší koncepci s minimem součástek nutných pro funkčnost modulu. Tento návrh byl také uzpůsoben pro ověření funkčnosti návrhu. Tento prototyp byl primárně zaměřen na otestování především komunikace mezi zařízením CompactRIO a navrhovaném modulu. Z těchto důvodů vznikla prototypová deska plošných spojů zobrazena na obrázku 9.1. V obrázku lze v pravém spodním rohu vidět patnácti pinový konektor sloužící pro připojení k CompactRIO platformě. Nad konektorem lze vidět oddělovač *ADUM163N0BRZ*, sloužící pro oddělení komunikačních signálů. Pod oddělovačem je umístěna EEPROM paměť a níže pod ní pak integrovaný obvod obsahující čtyřnásobné hradlo NAND blíže pak *SN74LS38* firmy Texas Instruments. Na desce plošných spojů se pak nachází také další integrovaný obvod, který je vlivem zmenšení obrázku velmi nepatrný a jedná se o dvojnásobný logický invertor *NC7WZ04P6X* firmy ON Semiconductor. Důvod použití hradel je podrobněji uveden v kapitole 9.2.1 Dále je na DPS umístěn oddělovací měnič *LM5101A* firmy Texas Instruments společně s měničem z 5 V na 3,3 V *TPS331* stejného výrobce. V horní levé části se pak nachází DSC *MC56F84763* od NXP. Po levé straně jsou umístěny konektory pro programování DSC a konektory pro možnost vyzkoušení funkčnosti periférií.



Obr. 9.1: Prototypová deska plošných spojů

Jak je vidět na obrázku návrh se neobešel bez zásahu do prototypové DPS a následné úpravě návrhu, tyto úpravy budou dále podrobně popsány. Na druhou stranu za pomoci tohoto prototypu bylo možné ověřit nejen funkčnost návrhu, ale také následné mechanické rozvržení uvnitř modulu a mohl vzniknout kompletní návrh funkčního celku, které bude popsáno dále v práci.

9.1.3 Ovladače pro CRIO modul

Jak již bylo zmíněno nedílnou součástí návrhu vlastního modulu jsou také ovladače pro zařízení CompactRIO. Tyto ovladače souvisí nejen s vytvořením XML souborů, ale také ve vytvoření uživatelsky nepřístupné části programu v LabVIEW, která slouží pro vnitřní obsluhu a komunikaci s modulem.

V první řadě bylo nutné vytvořit propojení mezi CompactRIO a modulem za pomoci XML souboru *Module Support XML*, a zároveň stanovit jak se bude navenek tvářit navrhovaný modul CRIO. Bylo rozhodnuto, že vlastní modul bude pouze vykonávat příkazy, CompactRIO zasílané prostřednictvím SPI rozhraní. Vzhledem k tomu bylo nutné uzpůsobit XML soubor do podoby pro možné použití s možností komunikace v režimu *Normal Operation*.

Druhý soubor XML soubor *Module Type XML* bylo také nutné vytvořit. Jak již bylo zmíněno tento soubor pak nese stručné informace o modulu jako jsou například informace o výrobci, vlastním modulu i prostředí, ve kterém byl modul vyvíjen pro umožnění kompatibility.

Vytvoření těchto dvou souborů umožňuje, při provedení správných kroků, vytvořit, za pomoci vnitřního skriptu LabVIEW, vstupně výstupní referenční cluster. Skript je nainstalován spolu s rozšířením Module Development Kit pro prostředí LabVIEW. Referenční cluster je pak používán pro vnitřní komunikaci mezi CompactRIO a modulem. Cluster také umožňuje komunikovat s řídicím jádrem CompactRIO stejně jako za pomoci Interních kanálů mezi uživatelsky nepřístupnou částí ovladačů s aplikací kterou si sám uživatel vytvořil.

S těmito prostředky je možné naplnit tabulku dat pro paměť EEPROM ukázka tabulky 9.1 je uvedena níže. V tabulce se nachází úsek identifikačního bloku dat v paměti. Data jsou roztržena po dvou bajtech tak, jak je lze po sléze zapisovat do paměti. Pro zapsání dat do paměti je předem připravený projekt pro LabVIEW, který je nutné nastavit do vývojářského režimu. Tento projekt nese označení MDK-MFG a je opět součástí rozšíření MDK. Vývojářský režim je nutné nastavit vzhledem k tomu, že modul nemá zapsané správné datové hodnoty v paměti, kdy při připojení ke CompactRIO by byl modul nerozpoznán a odmítnut k další spolupráci. Protože vývojářský režim dovoluje přímý přístup k řídicímu jádru CompactRIO a jeho ovládání. Pro přepínání těchto režimů projektu slouží skript LabVIEW *Gene-*

rateModuleSupportExport. Jak je vidět z názvu skriptu neslouží pouze pro přepínání mezi vývojářským a uživatelským režimem projektů, ale lze jej také použít pro ověření správnosti XML souborů a zároveň i pro vygenerování již zmiňovaného vstupně výstupního referenčního clustru. Přepínání projektu mezi uživatelským a vývojářským režimem pod sebou v podstatě skrývá zavedení skriptů modulu do databáze LabVIEW, kde je dále zpřístupňuje pro použití.

Zápis do paměti				
Význam	adresa (dec)	adresa (hex)	data (dec)	data (hex)
Identifikační blok (0x00 - 0x2F)				
Velikost EEPROM paměti	0	1	74	0x4A
Velikost EEPROM paměti	1	0x01	0	0x00
Start Sentinel	2	0x02	58	0x3A
Start Sentinel	3	0x03	41	0x29
Rezervováno	4	0x04	0	0x00
Rezervováno	5	0x05	0	0x00
ID produktu	6	0x06	22	0x16
ID produktu	7	0x07	56	0x38
ID výrobce	8	0x08	240	0xF0
ID výrobce	9	0x09	147	0x93
Kód modelu modulu	10	0x0A	2	0x02
Kód modelu modulu	11	0x0B	154	0x9A
Rozšíření sériového čísla	12	0x0C	0	0x00
Rozšíření sériového čísla	13	0x0D	0	0x00
Rozšíření sériového čísla	14	0x0E	0	0x00
Rozšíření sériového čísla	15	0x0F	0	0x00
Sériové číslo	16	0x10	0	0x00
Sériové číslo	17	0x11	0	0x00
Sériové číslo	18	0x12	0	0x00
Sériové číslo	19	0x13	1	0x01
Konfigurační verze Major	20	0x14	1	0x01

Konfigurační verze Minor	21	0x15	1	0x01
Adresový popisovač modulu	22	0x16	0	0x00
Adresový popisovač modulu	23	0y17	48	0x30

Tab. 9.1: Ukázka dat pro paměť EEPROM

Zobrazená ukázka dat v tabulce 9.1 je pouze jednou ze čtyř částí. Identifikační část obsahuje některé povinné údaje jako je například Start Sentinel, kterou má každý modul stejnou a slouží pro ověření správné komunikace CompactRIO s modulem. Některé prvky jsou volitelné jako je například kód modelu modulu. Jediné pravidlo, které musí být dodrženo je to, že se kód nesmí shodovat s žádným jiným modulem. Pak by totiž mohlo dojít k nesprávné funkci modulu nebo dokonce k poruše modulu či CompactRIO.

Další část paměti je nepovinná a obsahuje kalibrační tabulku modulu. Tuto tabulku lze využít například pro uložení korekčních hodnot při měření. Kalibrační tabulka pak může být libovolné velikosti ovšem maximálně tak, aby bylo možno zapsat zbylé dvě části povinných dat.

Třetí částí dat paměti EEPROM jsou data popisující modul. Data se týkají například názvu modulu v prostředí LabVIEW, dále lze nalézt například nastavení rychlosti komunikace po sběrnici SPI.

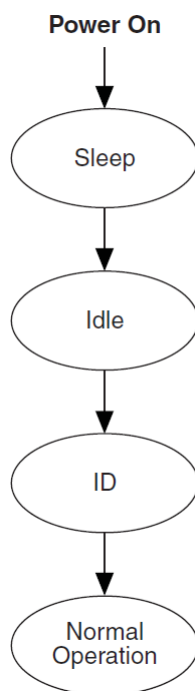
Poslední čtvrtá část paměti obsahuje 16 bitový cyklický redundantní součet veškerých dat z prvních tří částí paměti. Pro výpočet tohoto kontrolního součtu lze opět využít projektu MDK-MFG, který obsahuje skript pro jeho výpočet. Závěrečná část paměti pak také obsahuje End Sentinel, který je opět stejný pro všechny moduly a také slouží pro ověření korektní komunikace. Po ukončení všech čtyř částí v paměti EEPROM je zbylé paměťové místo možné využít pro potřeby uživatele.

Jak již bylo zmíněno vývojářský režim umožňuje přístup k řídicímu jádru CompactRIO. V tomto jádru se nachází i stav modulu. Jedná se o pět stavů

- Unknown - Modul je napájen a ještě nebylo rozhodnuto o statusu.
- Correct - Modul byl detekován a identifikoval hodnoty shodné s hodnotami uvedenými v XML souborech.
- Incorrect - Modul byl detekován, ale neidentifikoval správné hodnoty.
- No Module - Modul nebyl detekován.
- Invalid - Modul byl detekován a špatně identifikoval Start Sentinel.

Je nutné, aby se data v paměti shodovala s uvedenými hodnotami v *Module Support*. Vzhledem k tomu, že při připojení každá karta automaticky prochází identifikační rutinou popsanou obrázkem 9.2. V průběhu identifikace se sleduje vnitřní

stav jádra a v případě, že je zachycena chyba přechází modul zpět do režimu Idle.



Obr. 9.2: Posloupnost režimů při připojení modulu CompactRIO

Ovšem v některých případech je možné, aby modul po identifikační rutině skočil z režimu ID do režimu Idle namísto režimu Normal Operation. Modul pak pouze v okamžiku potřeby přechází do režimu Normal Operation.

Jedním z posledních kroků při vytváření ovladačů bylo vytvoření skriptů pro propojení vnitřních kanálů s řídicím jádrem. Toto propojení pak umožňuje uživateli využívat modul. V souboru *Module Support XML* v sekcích jak byli rozděleny v předcházejících částech, musí být uvedeny kromě jiného také názvy souborů, které tyto propojení zajišťují. Mimo jiné lze také vytvořit skript pro řešení errorů.

Poslední částí vytváření ovladačů pro modul CompactRIO spočívala v opětovném použití skriptu *GenerateModuleSupportExport*. Použití tohoto skriptu je nutné pro přeložení vybraných souborů a jejich následné nainstalování do repozitářů LabVIEW.

9.1.4 Komunikace mezi CompactRIO a DSC

Jak již bylo několikrát zmíněno komunikace mezi CompactRIO a digitálním signálovým kontrolérem je zabezpečena pomocí sběrnice SPI. Výběr komunikačního rozhraní byla určena, vzhledem k tomu, že CompactRIO nepodporuje žádné jiné

rozhraní pro komunikaci mezi CompactRIO a zásuvnými moduly. Komunikační protokol je pak možné použít jen v některých režimech modulu. Těmito režimy jsou ID, Normal Operation a Auxiliary Communication režim.

Přechod mezi režimy jsou umožněny vždy jen posloupností přechodů, která je daná obrázkem 7.2. Jak již bylo zmíněno moduly jsou připojovány pomocí patnácti pinového konektoru do šasi CompactRIO. Mezi těmito piny jsou tři skupiny signálů.

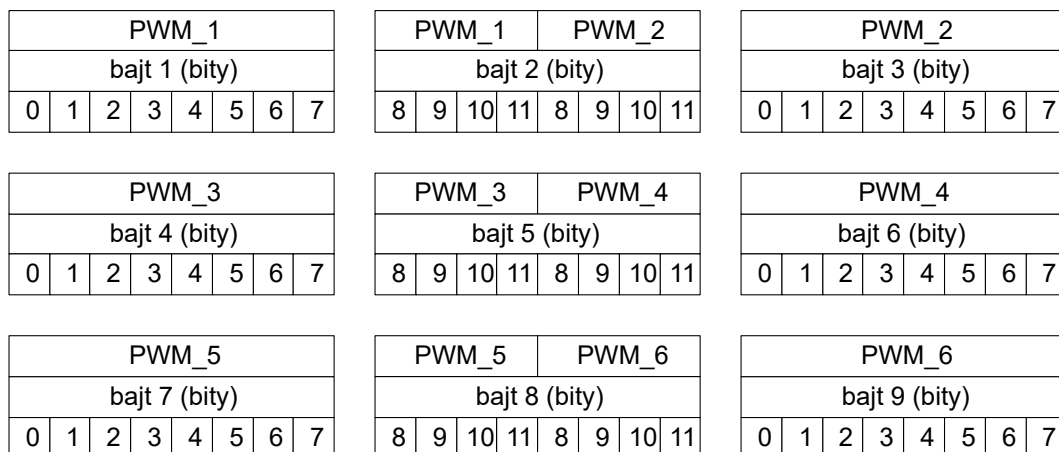
První zmíněnou skupinou jsou signály zajišťující napájení. Moduly CompactRIO jsou napájeny pomocí 5 V. Každý modul má pak k dispozici maximální stanovenou hodnotu proudu jako 200 mA. Z čehož vyplývají omezení především po stránce výkonové.

Druhou skupinou jsou signály, které udávají režim daného modulu. Celkem se jedná o pět signálů. Zbývajících osm signálů slouží pro ovládání modulu případně ke komunikaci s modulem. V případě, že jsou signály používány jako ovládací lze za pomoci nich ovládat periferie umístěné v modulu. Pro případ, že by byl modul konstruován na měření analogových a digitálních hodnot, modul by obsahoval AD převodníky. Za pomoci ovládacích signálů by bylo možné nastavovat AD převodník nebo případně ovládat multiplexer a zpětně získávat výsledné hodnoty. V případě, kdy je modul využíván pro komunikační režim po sběrnici SPI (4 signály MOSI, MISO, SCK a CS), lze zbylé signály využít pro dodatečné ovládání modulu.

Komunikace po SPI byla navržena vzhledem k vysokému nároku na rychlost přenášených dat. Celkově se při každém vysílání / přijímání dat odesílá 9 bajtů. Na obrázku 9.3 pak lze vidět složení odesílaných dat. Kdy do modulu se z CompactRIO odesílají informace o PWM. Vzhledem k možnosti řídit servomotory jak typu PMSM tak BLDC motory, je vhodné, aby informace o PWM měly vždy stejnou strukturu. Modul je navržen tak, aby řídicí algoritmus byl vypočítáván na zařízení CompactRIO a modul pak byl schopný dle vypočtených parametrů obsluhovat servomotor. Pro usnadnění výměny informací byla komunikace navržena jako pevně daná, tedy v komunikaci se nevyskytují žádně řídicí značky a ani adresy kam by se měly informace zapsat. Tímto způsobem je možné zvýšit informační propustnost sběrnice v případě, že DSC je schopné si s informacemi takto získanými poradit.

Obrázek 9.3 pak také popisuje metodu úsporného přenosu dat, vzhledem k tomu, že periferie zajišťující obsluhu PWM signálů má 12 bitové rozlišení. CompactRIO pracuje s možností přenosu pouze 1 bajtu (8 bitů). Tedy pro přenos jedné hodnoty odpovídající střídě PWM by bylo nutné přenést za pomoci 2 bajtů, což by ve výsledku znamenalo přenášet dohromady vždy 12 bajtů. Proto byla použita metoda, kdy se využívá maskování bajtů a za pomoci správné masky lze pak v jednom bajtu využít zbylé bity pro přenos informace o dalším signálu PWM. Tímto řešením pak lze při každém přenosu ušetřit až tři bajty.

Digitální signálový kontrolér pak za pomoci DMA kanálů obstarává komunikaci



Obr. 9.3: Odesílaná data z CompactRIO do modulu

na straně DSC. Uvnitř DSC jsou k dispozici celkem čtyři kanály pro DMA, z nichž dva jsou využity pro správu SPI. Při příjmu bajtu periférií SPI je vyvoláno přerušení, které je vnitřně přeměřováno na první kanál DMA. Tento kanál má předdefinované paměťové místo k dispozici pro ukládání doručených dat z CompactRIO. DMA kanál je nastavený tak, že po dokončení přenosu všech dat je DMA kanál zakázaný. Ovšem v momentě dokončení je vystavěn flag ERQ, který vyvolává přerušení, které je nutno obsloužit uživatelem. Pro tento proces se jedná celkem o tři kroky. V prvním kroku je nutné nastavit registr DMA_DAR0, který v sobě obsahuje adresu kam se mají data zapisovat. Do tohoto registru se uloží adresa prvního prvku pole, které představuje úložné paměťové místo. Druhým krokem je pak nastavení hodnoty do skupiny bitů BCR v registru DMA_DSR_BCR0. Hodnota představuje počet datových prvků, které se mají přenášet. Velikost těchto prvků je pak udána datovým typem prvku prvního pole. Třetím a posledním krokem je smazání flagu ERQ v registru DMA_DCR0. Tento flag představuje požadavek na vyvolání přerušení.

Vzhledem k tomu, že SPI funguje jako posuvný registr, tak v momentě, kdy je přijímán první bajt, je zároveň odeslán první bajt. Aby byly odesílané bajty smysluplné má DSC nastaven druhý kanál DMA. Nastavení i chování je obdobné jako v případě prvního kanálu nastaveného pro příjem. Také pro druhý kanál je nastaveno paměťové místo formou pole, z kterého DMA kanál přeposílá data do SPI periférie. Opět je nutné nastavit adresu v paměťovém místě, nastavit počet přenášených datových entit s následným potvrzením flagu.

Obrázek 9.4 pak zobrazuje odesílaná data, prostřednictvím SPI. Jedná se o hodnoty výstupních proudů modulu, teploty uvnitř modulu a získávaných dat z enkóderu. Jak již bylo zmíněno SPI má obdobné chování jako posuvný registr, a proto v případě, že se přijímá 9 bajtů, je také nutné 9 bajtů odeslat. Ovšem jak je vidět z obrázku poslední dva bajty nemají využití, ale v budoucnu by bylo možné je využít

a získávat další data.

Proud_1								Proud_1				Proud_2				Proud_2							
bajt 1 (bity)								bajt 2 (bity)				bajt 3 (bity)				bajt 3 (bity)							
0	1	2	3	4	5	6	7	8	9	10	11	8	9	10	11	0	1	2	3	4	5	6	7

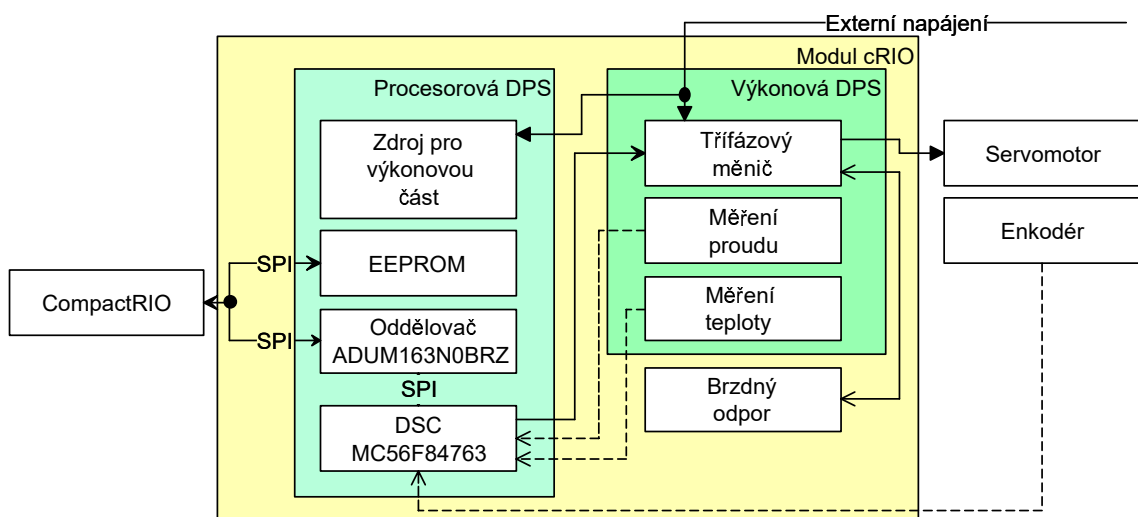
Teplota								Poloha								Poloha				Rychlost			
bajt 4 (bity)								bajt 5 (bity)								bajt 6 (bity)							
0	1	2	3	4	5	6	7	0	1	2	3	4	5	6	7	8	9	10	11	8	9	10	11

Rychlost								Neobsazeno								Neobsazeno							
bajt 7 (bity)								bajt 8 (bity)								bajt 9 (bity)							
0	1	2	3	4	5	6	7	0	1	2	3	4	5	6	7	0	1	2	3	4	5	6	7

Obr. 9.4: Přijímaná data CompactRIO z modulu

9.2 Výsledný návrh modulu CompactRIO

S využitím poznatků, při počátečním návrhu a ověření funkčnosti za pomoci prototypu desky plošných spojů popisovanou výše, byl vytvořen upravený návrh, který bude popsán dále v práci. Jak již bylo zmíněno v úvodu této kapitoly byl uveden požadavek na oddělení výkonové části od procesorové části. Tohle je možné vidět na obrázku 9.5. Obrázek zobrazuje blokové schéma modulu společně s jeho připojením, jak ke CompactRIO, tak k servomotoru s enkodérem.



Obr. 9.5: Blokové schéma modulu CompactRIO

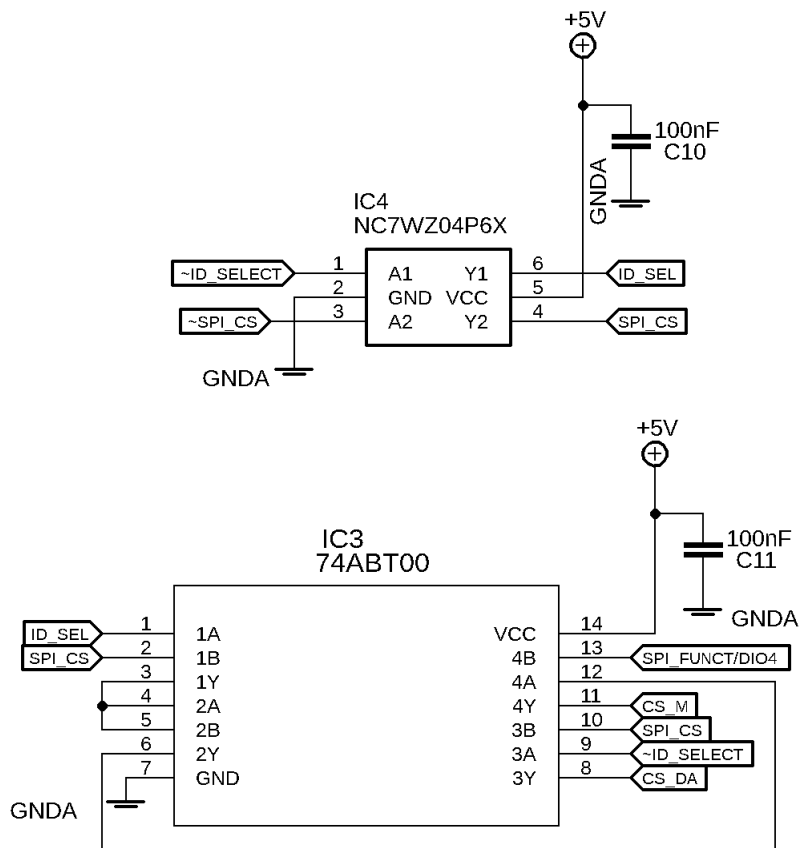
Na obrázku 9.5 je také možné pozorovat rozdělení procesorové části od výkonové způsobem, který zahrnuje vytvoření dvou samostatných desek plošných spojů (DPS). Modrou barvou je značena procesorová DPS a zelenou výkonová DPS. V obrázku jsou vyznačeny podstatné části, které se nacházejí na DPS. Pro procesorovou DPS to je především EEPROM paměť, oddělovač, DSC a zdroj pro výkonovou část. Pro výkonovou DPS se jedná o třífázový měnič, měření proudu a teploty. Jak je vidět uvnitř modulu se nachází také brzdný odpor. Dále v textu pak budou podrobněji rozebrány jednotlivé DPS.

9.2.1 Procesorová DPS

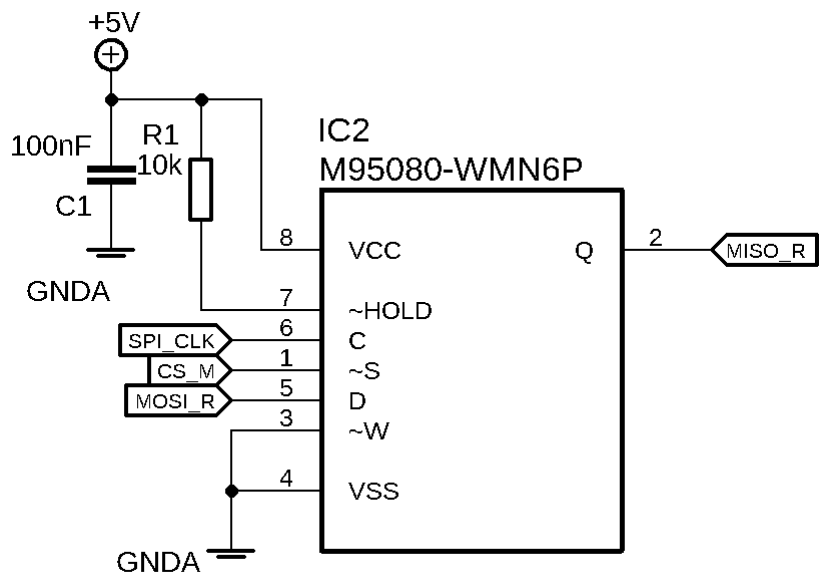
Procesorová deska plošných spojů nese prostředky umožňující fungování modulu. Z pohledu CompactRIO je nejdůležitější součástí EEPROM paměť. Bez paměti by nebylo možné identifikovat modul a ani jej možno obsluhovat. Vzhledem k tomu, že CompactRIO využívá ke komunikaci sběrnici SPI pro komunikaci se dvěma zařízeními. Těmito zařízeními jsou paměť EEPROM a digitální signálový kontrolér. Bohužel CompactRIO disponuje pouze jedním výběrovým signálem zařízení a z tohoto důvodu bylo nutné vyřešit, vhodné vybrání správného slave zařízení. Při práci s modulem není potřeba komunikovat s pamětí, s pamětí se komunikuje pouze v režimu ID modulu. Naopak s DSC se komunikuje pouze v režimu Normal Operation. Z tohoto vyplynula možnost využití skupiny signálů určující režim modulu. Následující schéma zapojení 9.6 zobrazuje využití logických hradel NAND a NOT pro vytvoření této logické funkce. Výstupní signály z logické funkce jsou označeny jako *CS_M* pro výběr paměti a *CS_DA* pro výběr komunikace s DSC.

Při realizaci nastal problém s rychlostí logických hradel. Při výběru vhodných součástek bylo vybráno čtyřnásobné dvojnásobné hradlo NAND *SN74LS38D* firmy Texas Instruments. Po osazení tohoto integrovaného obvodu v kombinaci s hradlem NOT *NC7WZ04P6X* se projevoval výběrový signál pro paměť EEPROM jako příliš opožděný. Komunikace po sběrnici pak byla neumožněna, vzhledem k tomu, že výběrový signál byl aktivní až po dokončení přenosu. Řešením bylo vyměnit stávající hradlo NAND za hradlo s nižší dobou průchodu signálu. Tento požadavek splňovalo hradlo *74ABT00* firmy Philips. Maximální hodnota doby průchodu signálu odpovídá hodnotě 4,1 ns, což již bylo dostačující pro rychlost komunikace.

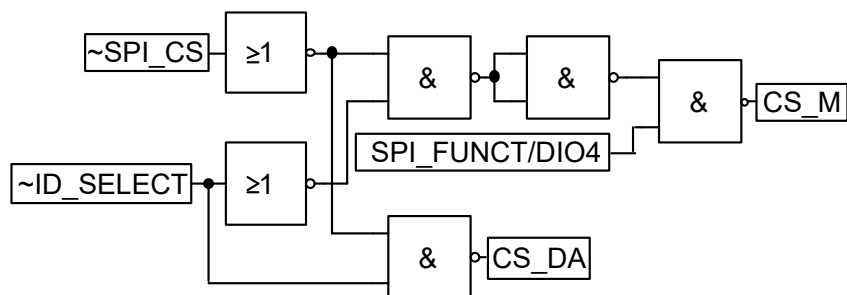
Jak je vidět ve schématu 9.6 jako vstupní signály pro logickou funkci jsou využity následující signály *ID_SELECT*, *SPI_CS*, *SPI_CS* a *SPI_FUNCT/DIO4*. Výstupem jsou pak signály pro paměť EEPROM *CS_M* a signál pro digitální signálový kontrolér *CS_DA*. Funkci v zapojení logických hradel lze vidět na obrázku 9.8.



Obr. 9.6: Schéma zapojení logické funkce pro vytvoření dvou výběrových signálů pro SPI rozhraní



Obr. 9.7: Schéma zapojení paměti EEPROM *M95080W*

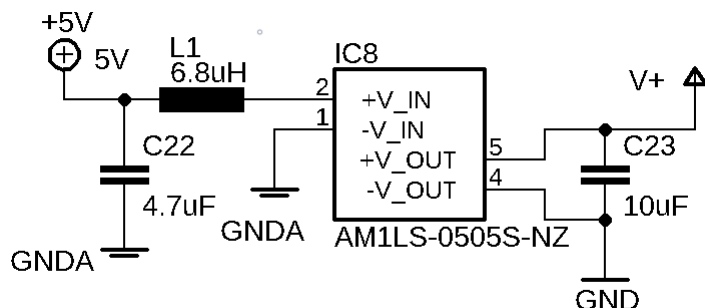


Obr. 9.8: Logická funkce pro výběr signálu CS

Schéma zapojení paměti EEPROM je možné vidět na obrázku 9.7. Paměť komunikuje pomocí rozhraní SPI. Přičemž umožňuje povolení a zákaz zápisu pomocí signálu *HOLD*, který je aktivní v logické nule. V návrhu nedochází k řízení povolení zápisu a paměť má signál připojen přes pull-up rezistor připojen na úroveň logické jedničky. Paměť má také možnost ochrany proti přepsání uložených dat. Ochrana je zajištěna vnitřním registrem, nebo je možnost využít signál *W*. Jak je vidět ve schématu zapojení je signál přiveden na hodnotu logické nuly. Tím je zajištěno povolení zápisu. V případě, že by se při zápisu měnila hodnota na tomto pinu, paměť by potom také nepovolila zápis do paměti.

Další důležitá část pro funkci modulu je galvanický oddělovač digitálních signálů *ADUM163N0BRZ*. Oddělovač pro svou funkci potřebuje minimální počet pasivních součástek. V podstatě se jedná pouze o dva blokovací kondenzátory umístěné do přímé blízkosti k napájecím pinům na obou stranách oddělení. Jak již bylo zmíněno oddělovač slouží pro oddělení komunikačních signálů.

Zapojení oddělovacího měniče pro zbylou část desky plošných spojů, je zobrazeno ve schématu 9.9. K oddělovacímu měniči je potřeba připojit celkem tři pasivní součástky. Jejich hodnoty jsou převzaty z doporučeného zapojení výrobce. Opět se jedná o dva kondenzátory na obou stranách napájecího napětí. Třetím prvkem je tlumivka umístěná mezi vstupní napětí a pin pro připojení kladné polarity napětí.



Obr. 9.9: Schéma oddělovacího měniče *AM1LS0505*

Digitální signálový kontrolér *MC56F84763* je umístěn v 64 pinovém pouzdru. Uvedené schéma zapojení na obrázku 9.11 popisuje připojení jednotlivých pinů za pomoci odkazů. DSC je vybaveno celkem pěti porty A až F, kde na porty A a B jsou namapovány AD převodník. K pinu A_0 je připojen výstup analogového napětí ze snímače proudu stejně jako na pin B_0 pak výstup z druhého proudového snímače. Převodník teploty je pak připojen také k portu A jako pin A_1 . Zapojení snímačů proudu na různé porty je z důvodu možnosti naprogramování DSC k funkci paralelního zpracování AD převodu. Touto metodou lze pak získat informace o obou měřených proudech v jeden okamžik. Piny A_2 , A_3 , B_2 a B_3 slouží pro přivedení referenčního napětí pro AD převodník.

Port B kontroléru slouží pro propojení se sběrnicí SPI, kde signál MOSI je přiveden na pin C_{10} , signál SCK na pin C_9 , signál MISO na pin C_8 a signál CS pro výběr zařízení na pin C_8 . Sběrnice je nastavena v kontroléru na rychlost přenosu dat při frekvenci 8 MHz. Nastavená frekvence přenosu slouží pro přibližné nastavení SPI periferie tak, aby DSC byl schopen reagovat na příchozí data.

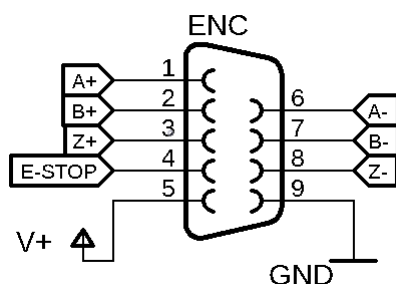
Výstupy pro PWM signály jsou umístěny do portu E. Vždy po dvojicích od kanálu 0 po 2 na pinech od E_0 po E_5 . PWM je nastaveno pro nezávislé ovládání všech kanálů. Frekvence PWM signálu je nastavena na frekvenci 20 kHz.

Optický rotační enkodér má přivedené výstupní signály na celkem tři různé porty DSC. Vzhledem k tomu, že enkodér mívají tři výstupní signály A+, B+ a Index+, které mívají další tři symetrické signály A-, B- a Index-. Připojení těchto šesti signálů je znázorněno v tabulce 9.2. Schéma zapojení konektoru je pak uvedeno na obrázku 9.10. Jak je vidět z tabulky enkodér je připojen na tři porty C, E a F. Provedení připojení je důsledkem kombinace volných vstupních pinů a možného vnitřního připojení pinů na periferii čítače / časovače. DSC disponuje dvěma kanály čítačů / časovačů, kdy každý z nich umožňuje připojit maximálně čtyři externí signály, což je dostačující vzhledem k množství signálů z enkodéru. Pro vyhodnocení jedné sady signálů je nutné použít tři čítače / časovače. Vzhledem k tomu, že periferie umožňuje nastavení pro vyhodnocování signálů z enkodéru, je možné takto nastavit první čítač / časovač. Druhý potom zajišťuje resetování načítaných hodnot v případě, kdy je zaznamenán signál výchozí pozice Index. Třetí čítač / časovač pak slouží pro získávání rychlosti otáčení, kdy je využito měření doby mezi dvěma náběžnými pulzy jednoho ze signálů A nebo B. Přidělováním časových značek jednotlivým hranám a vyhodnocováním časů lze pak získat rychlost.

Signál	Port	PIN
A+	E	6
B+	E	7

Index+ (Z+)	F	6
A-	C	6
B-	C	4
Index- (Z-)	C	13

Tab. 9.2: Tabulka popisující připojení enkodéru k digitálnímu signálovému kontroléru



Obr. 9.10: Schéma zapojení konektoru enkodéru

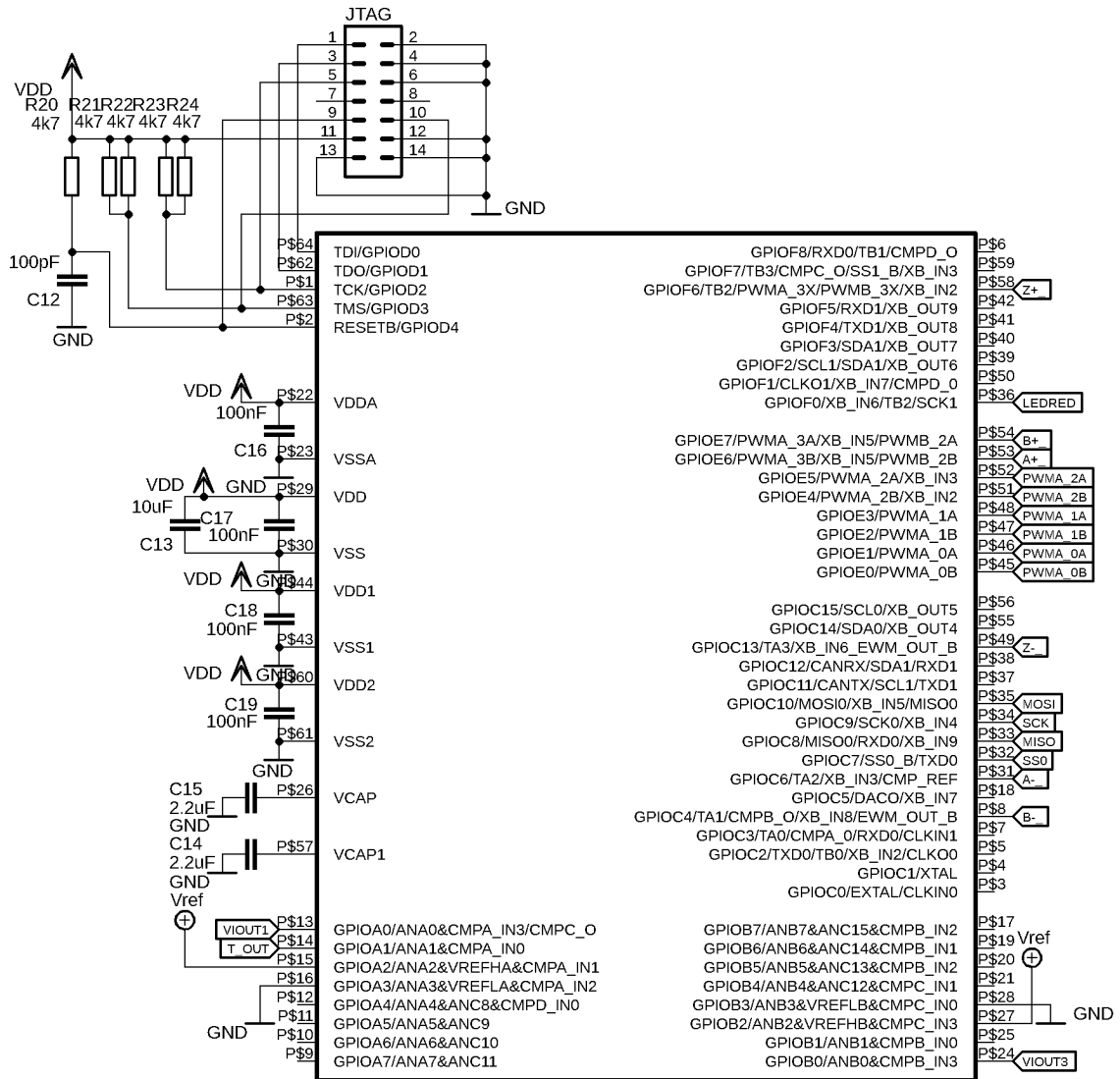
Oznamování stavu modulu je provedeno za pomoci LED diody žluté barvy připojené na výstupní pin F_0 . Signál přiřazený k pinu se nazývá *REDLED* z důvodu prvotního záměru použití červené LED diody. Port D má pouze pět pinů, tyto piny pak slouží pro programování DSC. Programování je umožněno pomocí JTAG rozhraní, které umožňuje procházení kódu v režimu debug.

Jak již bylo zmíněno DSC je napájeno napětím 3,3 V. Pro získání tohoto napětí je použit lineární regulátor *TPS793*. Opět i pro tento integrovaný obvod je nutné použití minimálního počtu součástek, celkem tedy tři kondenzátorů. Schéma je možno vidět na obrázku 9.12. Regulátor napájí mimo DSC také oba snímače proudu i snímač teploty.

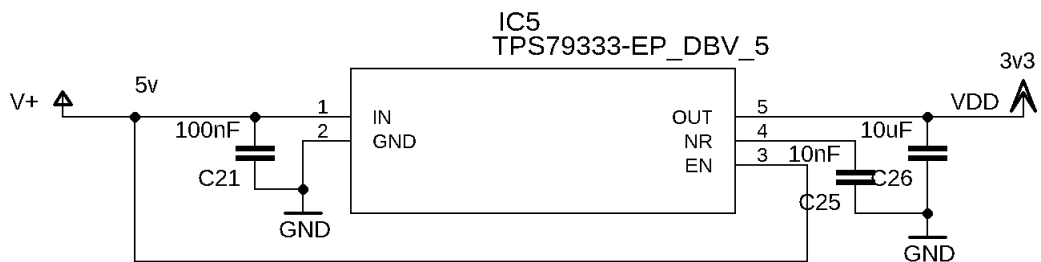
Schéma zapojení napěťové reference *MCP1501* je uvedeno na obrázku 9.13. Jak již bylo uvedeno napěťová reference je použita pro AD převodník digitálního signálového kontroléru. Výstupní napětí reference má hodnotu napětí nastavenou na hodnotu 3,3 V.

Posledním integrovaným obvodem na procesorové DPS je step-down měnič *A8498*, který je využit pro napájení výkonových prvků. Schéma je možno vidět na obrázku 9.14. Měnič napětí převádí vstupní napájení, které může být od 12 V do maximálního přípustného napětí integrovaného obvodu. Výstupní napětí je dáno následující rovnicí

$$V_{OUT} = V_{FB}(1 + R_1/R_2) \quad (9.1)$$

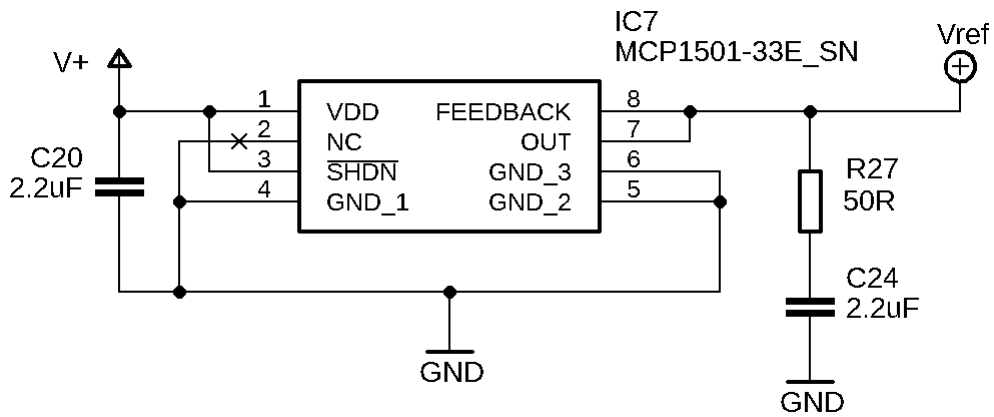


Obr. 9.11: Schéma zapojení digitálního signálového kontroléru *MC56F84763*



Obr. 9.12: Schéma zapojení regulátoru napětí *TPS793*

, kde V_{OUT} odpovídá výstupnímu napětí, V_{FB} zpětnovazebnímu napětí a hodnoty R_1 a R_2 odporům ve zpětné vazbě. Hodnota rezistoru R_1 odpovídá součtu hodnot

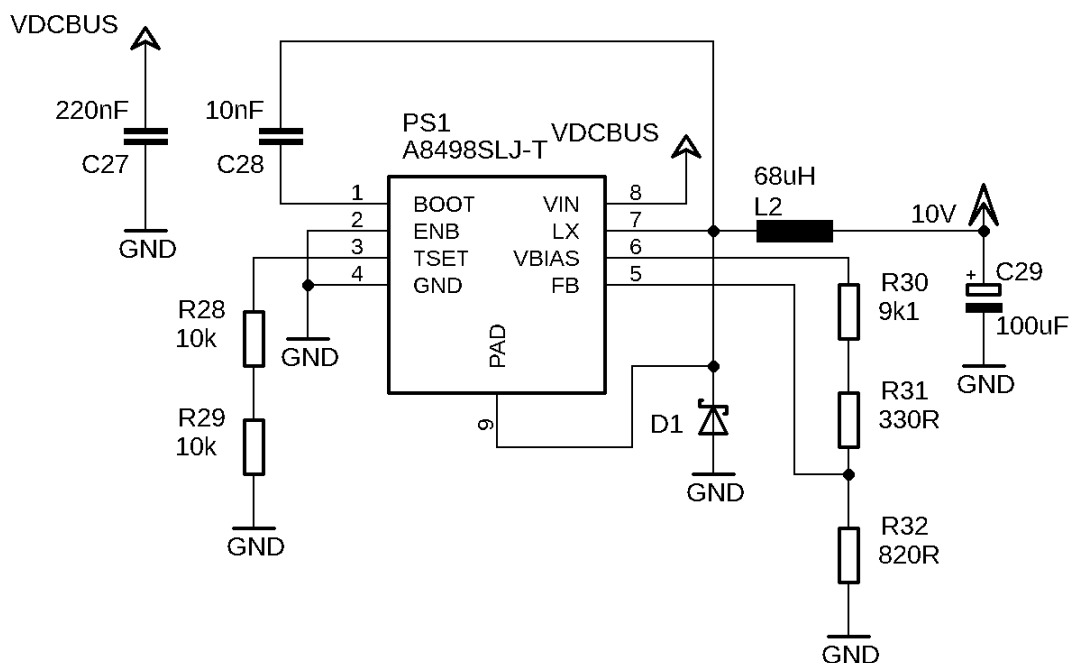


Obr. 9.13: Schéma zapojení napěťové reference *MCP1501*

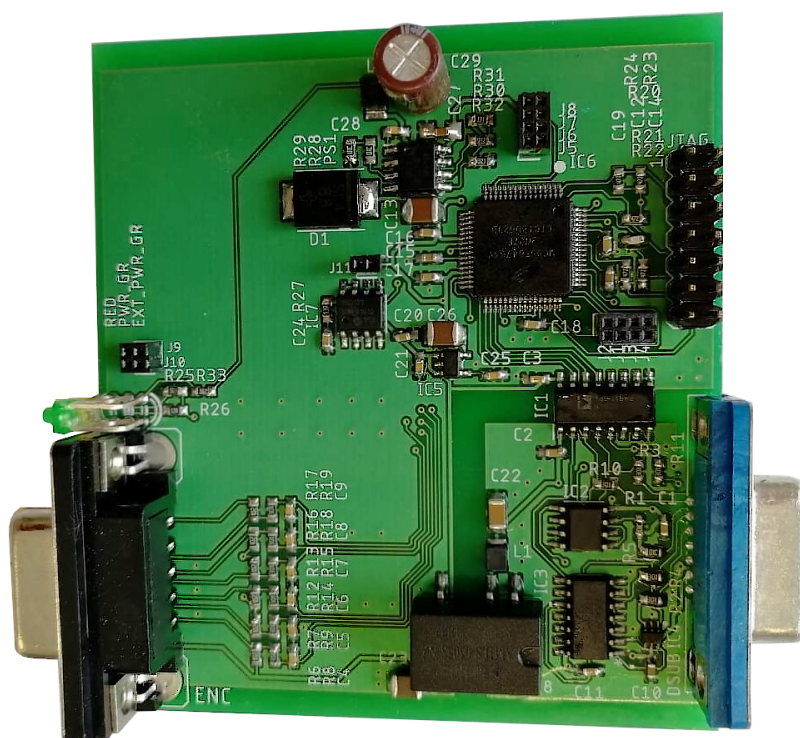
rezistorů R_{30} a R_{31} , hodnota rezistoru R_2 pak odpovídá rezistoru R_{32} ve schématu. Hodnota napětí V_{FB} se nalézá v uzlu mezi rezistory R_{31} a R_{32} .

Rezistory R_{28} a R_{29} stanovují čas pro vypnutí funkce měniče v případě, že by byl signál ENB řízen, ovšem tento signál je připojen na logickou úroveň odpovídající nule. Tento signál je aktivní v logické nule.

Nastavená hodnota napětí na výstupu měniče je na hodnotu 10 V. Měnič napájí drivery *LM5101A*, které řídí třífázový měnič. Opět se jedná o doporučené zapojení včetně hodnot použitých pasivních součástí.



Obr. 9.14: Schéma zapojení step-down měniče *A8498*



Obr. 9.15: Procesorová DPS

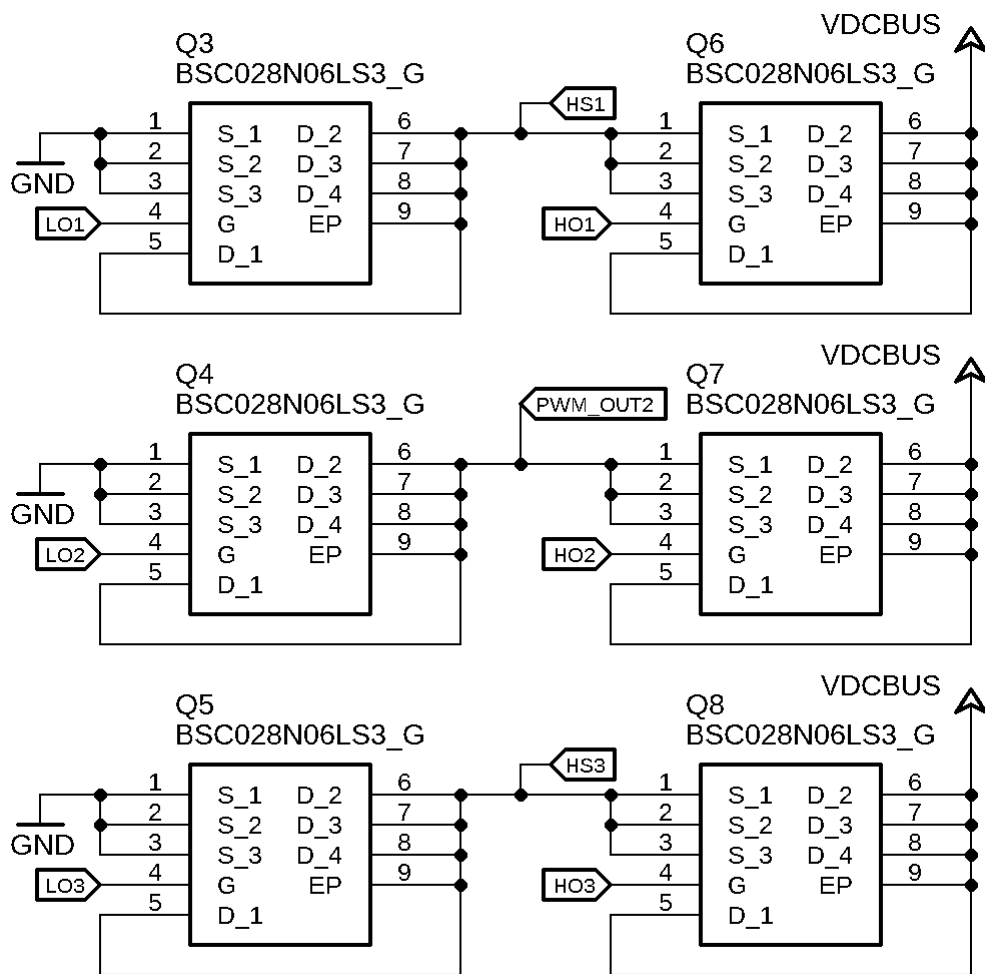
Na procesorové DPS se nacházejí celkem tři LED diody. Jedná se o již zmíněnou žlutou programovatelnou diodu. Dále jsou na DPS umístěny dvě zelené diody. První dioda je připojena přímo na výstup lineárního regulátoru napětí, jako ukazatel napájení integrovaných obvodů připojených k regulátoru napětí. Dioda je ve schématu označena jako *PWR_GR*. Druhá dioda je obdobně připojena na výstup step-down měniče a plní obdobnou funkci jako první zelená dioda. Název ve schématu této diody je *EXT_PWR_GR*. Všem třem diodám je předřazen odpovídající rezistor pro zajištění maximálního proudu 5 mA.

Procesorová DPS je zobrazena na obrázku 9.15. V pravém dolním rohu je možné vidět modrý patnácti pinový konektor pro připojení ke CompactRIO. Vpravo dole je umístěna oblast, která je přímo spojena s CompactRIO. V této oblasti se nachází hradla NOT a NAND spolu s pamětí EEPROM. Tuto oblast překlenují dva integrované obvody, galvanicky oddělený měnič vlevo spolu s digitálním oddělovačem nahoře. V horní pravé části DPS lze vidět digitální signálový kontrolér. Napravo od DSC jsou piny, které lze použít pro programování DSC. Nad levým rohem oddělené části je vidět drobný integrovaný obvod, ve kterém je umístěn 3,3 V lineární regulátor napětí. Vlevo od regulátoru napětí je o něco větší integrovaný obvod. Jedná se o referenci napětí. Posledním integrovaným obvodem na DPS je step-down měnič

umístěný ve středové horní části DPS. Černý konektor vlevo dole slouží pro připojení enkodéru.

9.2.2 Výkonová DPS

Výkonová deska plošných spojů byla navržena pro splnění požadavku na oddělení procesorové části od výkonové. Jak je patrné z blokového schématu na obrázku 9.5 výkonová DPS nese třífázový měnič spolu se snímači proudu a snímačem teploty. Dalším prvkem, který není na blokovém schématu uveden, je komparátor pro vyhodnocování spínání brzdného odporu.

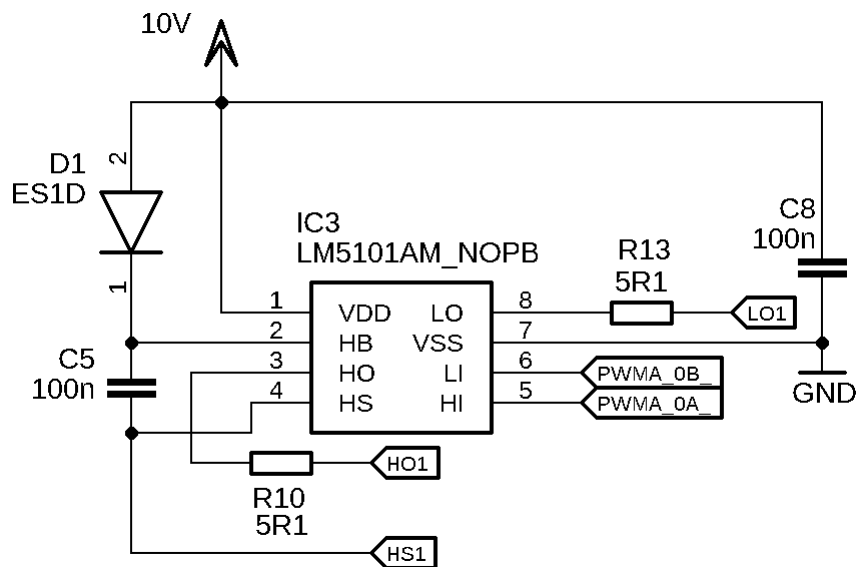


Obr. 9.16: Schéma zapojení třífázového měniče s tranzistorem *BSC028*

Třífázový měnič se skládá ze šesti tranzistorů *BSC028*. Jak je uvedeno ve schématu zapojení na obrázku 9.16. Řídicí signály pro tranzistory jsou LO1, LO2, LO3 pro tranzistory vlevo (při zapojení s tranzistorem označeny jako spodní tranzistory) a signály HO1, HO2, HO3 pro tranzistory vpravo (označovány jako horní tranzistory). Výstupními signály z měniče jsou signály HS1, PWM_OUT2 a HS3, kde

signál PWM_OUT2 je přiveden přímo na výstup karty a signály HS1 a HS2 jsou přivedeny také na výstup avšak na těchto kanálech jsou umístěny snímače proudu.

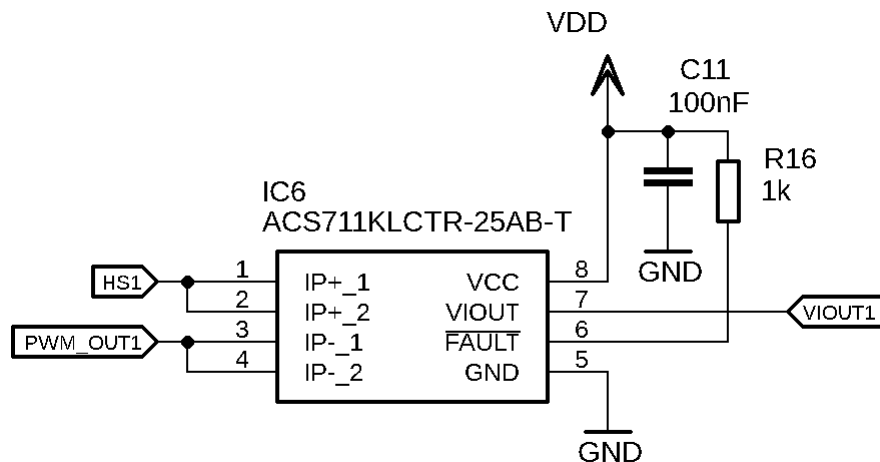
Jak již bylo zmíněno tranzistory třífázového měniče jsou buzeny drivery *LM5101*. Na obrázku 9.17 je uvedeno schéma zapojení jednoho z těchto driverů, vzhledem k tomu, že zapojení zbylých dvou driverů jsou identické. Vstupními signály uvedené ve schématu jsou PWMA_0B_ a PWMA_0A_. Jedná se o PWM signály přivedené z digitálního signálového kontroléru. Signály LO1 a HO1 jsou pak výstupní signály driveru. Pro zmenšení proudových špiček tekoucích integrovaným obvodem, je ke každému driveru přiřazena paralelní bootstrap dioda. Zařazení této diody do obvodu vyplývá z doporučení výrobcem, ovšem pro správnou funkci je nutné, aby dioda byla umístěna v těsné blízkosti integrovaného obvodu. Zařazení kondenzátoru C_5 a rezistorů R_{13} a R_{10} vychází z doporučení výrobce. Jejich hodnoty byly stanoveny odečtem z grafů v datasheetu.



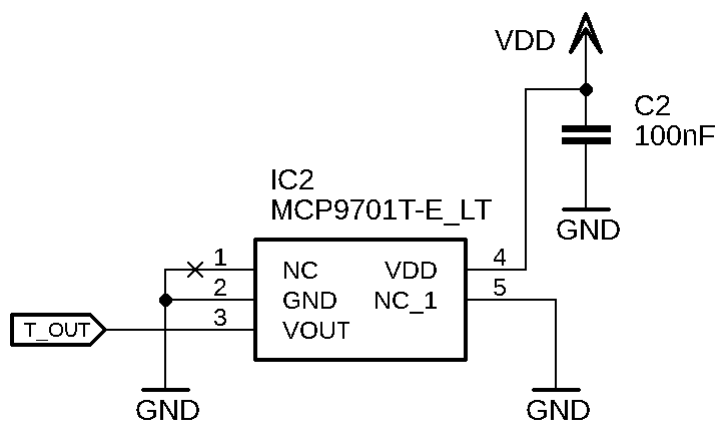
Obr. 9.17: Schéma zapojení driveru *LM5101*

Schéma zapojení snímače proudu je uvedeno na obrázku 9.18. Integrovaný obvod opět obsahuje minimální počet pasivních součástek potřebných pro funkci. Převedená hodnota snímaného proudu je převedena na analogovou hodnotu stejnosměrného napětí označena ve schématu jako VIOUT1. Při dosažení maximální nebo minimální možné snímané hodnoty bude signál FAULT měnit svou logickou úroveň.

Teplotní snímač a jeho schéma je uvedeno na obrázku 9.19. Teplota okolí je převedena na analogovou hodnotu. Výstupním signálem tohoto snímače je označeno jako T_OUT. Zapojení obsahuje pouze jedinou součástku, kterou je blokovací kondenzátor.



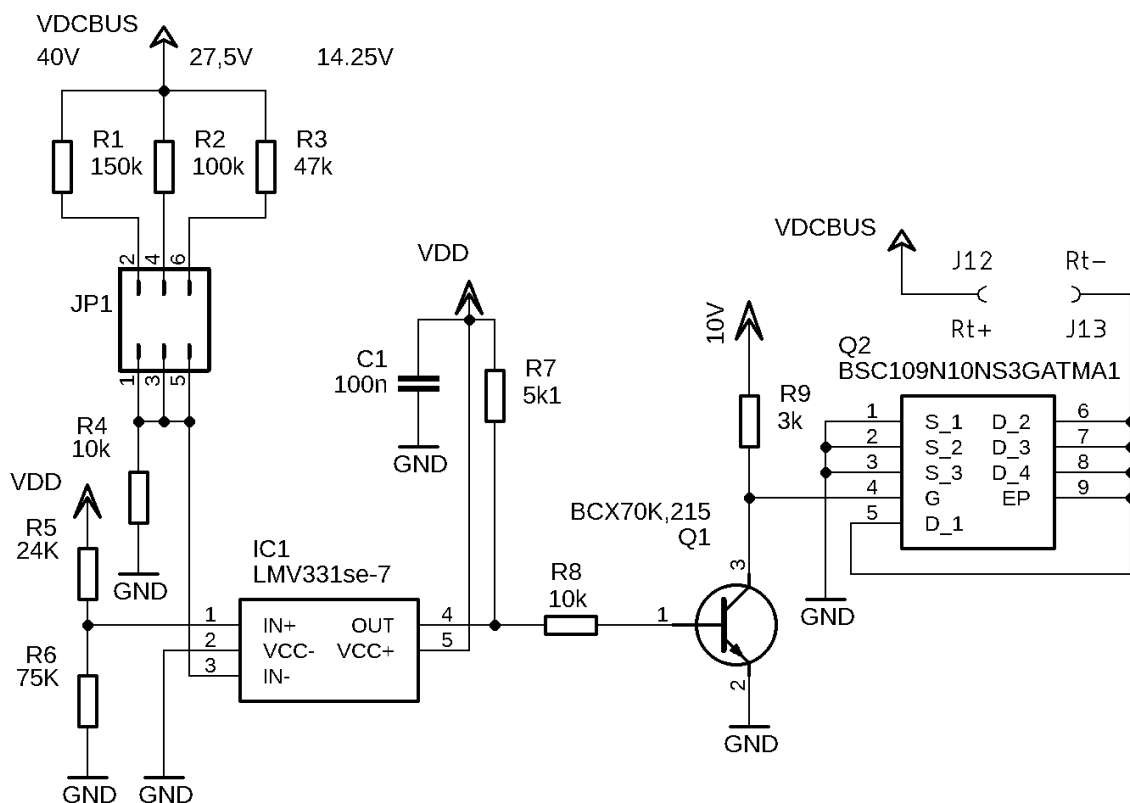
Obr. 9.18: Schéma zapojení snímače proudu *ACS711*



Obr. 9.19: Schéma zapojení teplotního snímače *MCP9701*

Nejsložitější částí návrhu výkonové desky plošných spojů, byl návrh zapojení pro správnou činnost brzdného odporu. Pro spínání tohoto odporu byl použit tranzistor *BSC109*, jak je uvedeno ve schématu zapojení na obrázku 9.20. Pro řízení spínání tranzistoru byl použit komparátor *LMV331*. Pro vstup komparátoru je jako referenční hodnota použito napětí o velikosti 2,5 V. Nastavení je za pomoci děliče napětí skládajícího se ze dvou rezistorů R5 a R6. Druhou vstupní hodnotou komparátoru je opět napětí nastavené volitelným děličem. Volit hodnotu sepnutí komparátoru lze ze tří hodnot. Hodnoty jsou úměrné pro zvolené napájecí napětí, tedy hodnoty napětí 40, 27,5 a 14,25 V. Hodnoty jsou zvoleny jako vyšší hodnoty oproti napájecímu napětí (36, 24 a 12 V) proto, aby nedocházelo k spínání odporu již při připojení napájecího napětí. Volba hodnoty spínaného napětí se provádí pomocí zkratovací propojky, kde pomocí zkratu se propojí vedení a vznikne dělič napětí.

Vzhledem k tomu, že výstup komparátoru není vhodné použít pro přímé spí-



Obr. 9.20: Schéma zapojení komparátoru *LMV331*

nání výkonového tranzistoru, je výstup komparátoru připojen na vstup bipolárního tranzistoru *BCX70K*, který slouží pro spínání výkonového tranzistoru *BSC109*. Ve schématu je pak možné vidět svorky pro připojení spínacího odporu v pravé horní části označené jako J12 a J13.

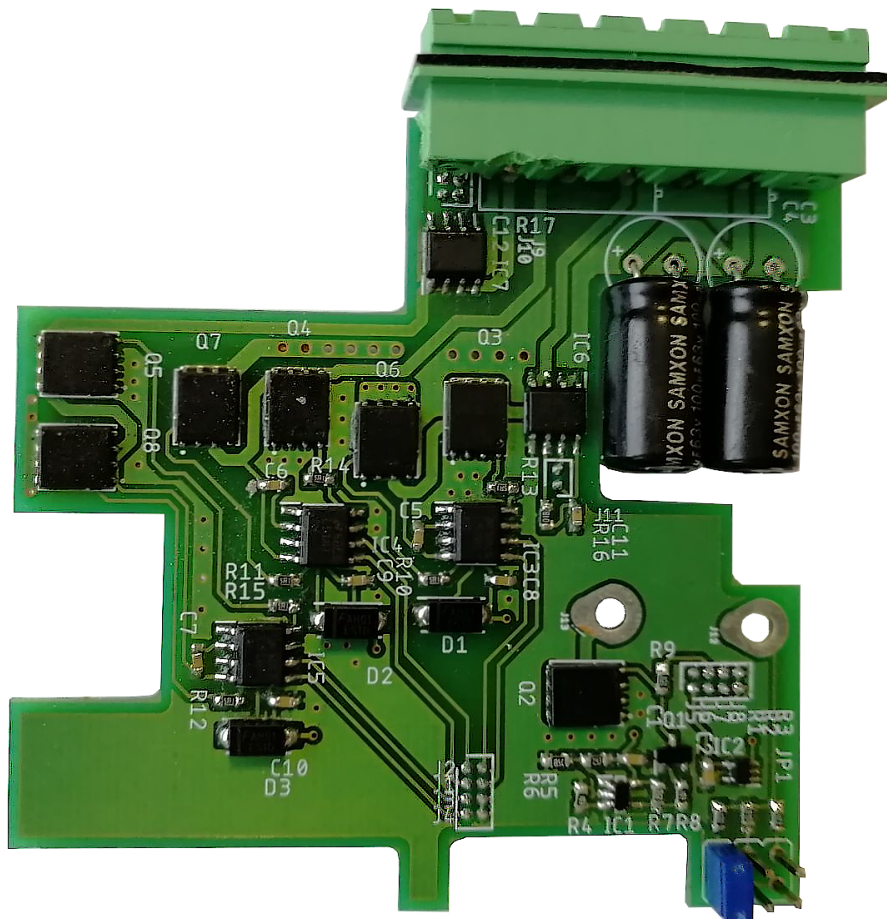
Výkonová deska plošných spojů je zobrazena na obrázku 9.21. Jak je vidět na obrázku DPS je vzhledem k malému množství místa uvnitř modulu deska velmi deformována velkým množstvím výřezů. Výřezy pak umožňují propojení obou desek.

V pravém horním rohu je vidět zelený konektor pro připojení servomotoru a zároveň pro připojení externího napájení. Schéma zapojení je poté možno vidět na obrázku 9.22

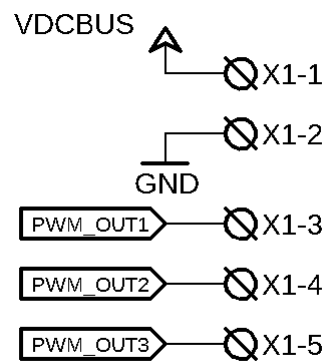
Pod tímto konektorem v pravé části je vidět výřez, ve kterém jsou osazeny dva kondenzátory. Kondenzátory jsou zapojeny paralelně a slouží pro zajištění dostatečné zásoby náboje v případě výskytu proudové špičky.

Nalevo od kondenzátorů je vidět integrovaný obvod, který je shodný s integrovaným obvodem, který se nalézá pod vlevo pod konektorem. Jedná se o proudové snímače *ACS711*.

Ve střední části desky jsou umístěny tranzistory tvořící třífázový měnič. Ten je složen z tranzistorů *BCS028*.



Obr. 9.21: Výkonová deska plošných spojů



Obr. 9.22: Schéma zapojení konektoru pro připojení servomotoru a externího napájení

Pod tranzistorovým třífázovým měničem jsou umístěny tři sady driverů *LM5101*, které budí měnič.

V pravém spodním rohu DPS je pak možné vidět část, která se věnuje spínání

brzdného odporu. Úplně na kraji DPS je umístěn konektor pro připojení zkratovací propojky. Nad tímto konektorem je umístěn komparátor. Dále se v této oblasti nachází výkonový spínací tranzistor s montážními oky pro šroubovací svorky brzdného odporu.

Desky plošných spojů jsou umístěny v modulu nad sebou ve struktuře připomínající "sendvič". Díky této struktuře pak bylo možné vměstnat celý návrh.

Brzdny odpor, který se nevyskytuje ani na jedné DPS jak je tomu vidět v blokovém schématu na obrázku 9.5, je umístěn přímo na hliníkové krabici modulu. Toto umístění bylo zvoleno vzhledem k možnosti lepšího vedení tepla a tím k lepšímu ochlazení vnitřku modulu. Dalším kladem ve směru vyzařování tepla je i to že vlastní šasi CompactRIO je také z masivního hliníku.

9.3 Programování modulu CompactRIO

Programování modulu CompactRIO je možné rozdělit na tři části, které se týkají modulu. Těmito částmi jsou

- Vytvoření ovladačů modulu CompactRIO
- Programování DSC
- Programování modulu v prostředí LabVIEW

Příčemž první z těchto tří zmíněných sekcí již byla popsána výše v práci.

9.3.1 Programování DSC

Příčemž k programování DSC bylo použito vývojové prostředí firmy NXP *CodeWarrior® for MCUs (Eclipse IDE)*. Toto prostředí je výrobcem DSC doporučeno.

Pro snadnější a rychlejší postup při vývoji vlastní aplikace je možné využít rozšíření pro toto vývojové prostředí. Jedná se o rozšíření *Processor Expert*. Rozšíření umožňuje tvorbu, konfiguraci, optimalizaci, migraci a dodávku softwarových komponent, které zároveň generují zdrojový kód.

Ve vlastním vytvořeném projektu je pak využito tohoto rozšíření především pro nastavení ovládaných periférií. Výhodou použití je především díky umožnění rychlé změny nastavení periférií bez nutnosti zdlouhavého pročítání datasheetu. Protože veškeré registry společně s jejich popisem je přiřazen ke každé periférii a v případě jejího nastavování je umožněno tyto popisy používat a tedy pečlivě prostudovat nastavení periférie.

Další výhodou použití rozšíření se nachází v momentě, kdy je potřeba připojit externí prvky a zvolit vhodné piny DSC. Protože rozšíření hlídá přístupnost jednotlivých pinů a jejich možnost vnitřního přiřazení ke zvoleným perifériím. Příčemž poskytuje možnosti výběru vhodného nastavení periférií.

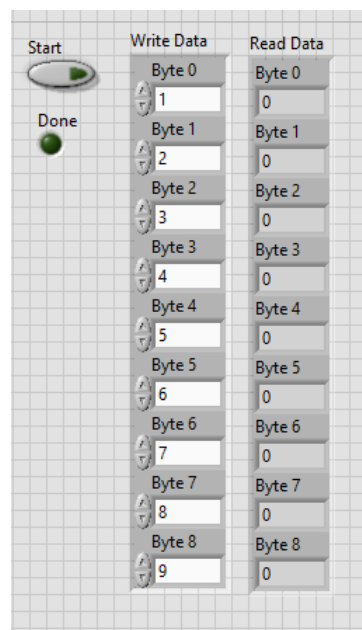
Vlastní program se pak skládá z kódu vygenerovaného pomocí rozšíření *Processor Expert* a vlastního kódu, který byl napsán pro obslužné rutiny periférií. Jedná se především o obsluhu SPI komunikace, obsluhu čítačů / časovačů, DMA kanálů, signalizace stavu a dalších.

9.3.2 Programování modulu v prostředí LabVIEW

Programování modulu v prostředí LabVIEW je spojeno jeho využitím především pro řízení. Tedy lze říci, že program v LabVIEW pak slouží pro naprogramování řídicích algoritmů.

K využití CompactRIO spolu s programovatelným hradlovým polem je nutné mít na pracovní stanici nainstalované rozšíření *FPGA modul*, *RT modul* a ovladače pro ovládání zařízení CompactRIO v podobě balíku *NI CompactRIO Device Drivers*.

Pro zvýšení možnosti využitelnosti modulu byly navrženy ovladače tak, že jediným požadovaným vstupem jsou data pro SPI, jak lze vidět na obrázku 9.23, který zobrazuje front panel ukázky použití modulu.

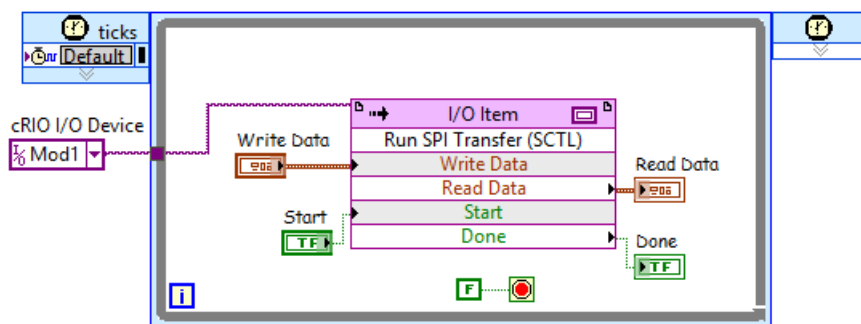


Obr. 9.23: Front panel použití modulu v programu LabVIEW

Jak je vidět na obrázku front panelu jsou zde uvedeny pouze dvě proměnné. První z nich je *Write Data*, která reprezentuje zapisovaná data na sběrnici SPI. Druhou proměnnou je *Read Data*, která reprezentuje přijímané data. Pro spuštění přenosu respektive příjmu slouží tlačítko *Start*. O dokončení operace informuje kontrolka *Done*.

Obrázek 9.24 pak zobrazuje odpovídající část programu blokového diagramu. Jak je vidět z obrázku metoda, která lze použít pro přenos po sběrnici SPI se nazývá *Run SPI Transfer (SCTL)*. Označení v závorce SCTL znamená Single-Cycle Timed Loop a jedná se o příkaz, který je nutné v této časované smyčce spustit. Protože na rozdíl od obyčejné smyčky while jsou v této smyčce spuštěny všechny funkce uvnitř v stejný tik FPGA.

Jak lze předpokládat i v této smyčce se budou nacházet stejné proměnné jako na front panelu aplikace, tedy *Write Data*, *Read Data*, *Start* a *Done*. V blokovém schématu je navíc i přiřazení zařízení, které má vykonávat danou funkci označenou jako *cRIO I/O Device*.



Obr. 9.24: Blokový diagram použití modulu v programu LabVIEW

10 Závěr

Práce je rozdělena na několik kapitol. V první kapitole jsou popsány měřicí systémy firmy National Instruments. Další kapitoly se zabývají přehledem servomotorů. V práci jsou uvedeny dva typy motorů Synchronní motor s permanentními magnety a bezkartáčový stejnosměrný motor. Popsány jsou jejich principy funkce, provedení konstrukce motorů.

Kapitoly s motory následují kapitoly vybraných snímačů používaných při řízení motorů. Mezi popisovanými snímači jsou hallovy snímače a optické rotační enkodéry, kde jsou opět popsány jejich principy funkce a využití.

Další kapitoly práce se zabývají hardwarovými a softwarovými požadavky pro výrobu uživatelských modulů pro měřicí zařízení Compact RIO. Z důvodu licenčních podmínek pro používání Module Development Kitu firmy National Instrument. Je nemožné v práci uvádět veškeré podrobnosti týkající se výroby.

Ovšem zbylá práce se soustředí na popis návrhu modulu. Především se jedná o popis postupu při vytváření návrhu modulu. Vzhledem k možnosti ověřit funkčnost návrhu byly vyrobeny celkem tři desky plošných spojů. Z nichž jedna označená jako prototypová DPS. Další dvě desky plošných spojů pak vycházeli ze získaných poznatků při výrobě protypové DPS.

Dvě zmíněné desky plošných spojů, tedy procesorová DPS a výkonová DPS, jsou v práci popsány spolu s jejich částmi zapojení i popisem použitých součástek. Dále jsou popsány periferie použitého digitálního signálového kontroléru *MC56F84763*, který slouží jako řídicí prvek modulu.

Modul byl navržen tak, aby přijímal instrukce z CompactRIA a dle nich pak vykonával řízení servomotorů. Kromě možnosti řídit servomotory modul také obsahuje brzdový odpor.

V přílohách je možné nalézt schéma zapojení, vytvořené v programu EAGLE, pro procesorovou DPS a výkonovou DPS, dále jsou zde uvedeny zdrojové kódy pro DSC a aplikaci pro program LabVIEW. Přílohy také obsahují výkresy a modely vlastního modulu CompactRIO vytvořené v programu AutoCAD Inventor.

Literatura

- [1] DLOUHÝ, Martin a Zbyněk WINKLER. Enkodéry. In: *Robotika* [online]. [-]: [-], 2003 [cit. 2019-01-01]. Dostupné z: <https://robotika.cz/guide/encoders/cs>
- [2] Brushless-01. In: *RCLAB.INFO: THE BASICS OF ELECTRIC POWER: BRUSHLESS MOTORS* [online]. France: [-], 2018 [cit. 2019-01-01]. Dostupné z: <http://3.bp.blogspot.com/-MtKrMy8YnOg/UuEo2hnMBNI/AAAAAAAAABMw/T7TS0qGfN-0/s1600/Brushless-01.jpg>
- [3] *Motor Control Compendium* [online]. 1. Dallas (Texas): Texas Instruments, 2011 [cit. 2019-01-01]. ISBN [-]. Dostupné z: http://www.ti.com/download/trng/docs/c2000/TI_MotorControlCompendium_2010.pdf
- [4] *HALL EFFECT SENSING AND APPLICATION* [online]. 1. Freeport (Illinois): Honeywell, [-] [cit. 2019-01-01]. ISBN 005715-2-EN. Dostupné z: https://sensing.honeywell.com/index.php?ci_id=47847%5b17%5d
- [5] BARTUŠEK, Karel. *Měření v elektrotechnice*. 2., přeprac. a dopl. vyd. Brno: VUTIUM, 2010. ISBN 978-80-214-4160-6.
- [6] SUSTEK, Pavel. *BLDC Motor Control with Hall Sensors Driven by DSC: using TWR-56F8257 and TWR-MC-LV3PH Boards* [online]. 1. Tempe (Arizona): Freescale Semiconductor, 2011 [cit. 2019-01-01]. ISBN AN4413. Dostupné z: <https://www.nxp.com/docs/en/application-note/AN4413.pdf>
- [7] Connecting Multiple Slave Devices. In: *DLNWARE* [online]. [-]: [-], 2016 [cit. 2019-01-01]. Dostupné z: <http://dlnware.com/dll/Connecting-multiple-slave-devices>
- [8] PIVNIČKA, MARTIN. *UŽIVATELSKÉ MĚŘICÍ MODULY PRO PLATFORMU CRIO*. Brno, 2015. Diplomová práce. VUT Brno.
- [9] CROWDER, Richard M. *Electric drives and electromechanical systems*. 1. Burlington, MA: Butterworth-Heinemann, c2006. ISBN 978-0-7506-6740-1.
- [10] *BLDC Motor Control: Trapezoidal back EMF BLDC motor control techniques* [online]. Chandler (Arizona): Freescale Semiconductor, 2012 [cit. 2019-01-01]. ISBN BBCNTRLBLDCART. Dostupné z: <https://cache.freescale.com/files/industrial/doc/brochure/BBCNTRLBLDCART.pdf>
- [11] ĎAĎO, Stanislav a Marcel KREIDL. *Senzory a měřicí obvody*. Praha: Vydavatelství ČVUT, 1996. ISBN 80-010-1500-9.

- [12] HLINOVSKÝ, Vít. *Modelování BLDC motoru* [online]. 1. Praha: ČVUT Praha, 2015 [cit. 2019-01-01]. ISBN [-]. Dostupné z: https://moodle.fel.cvut.cz/pluginfile.php/67401/mod_resource/content/1/12%20_%20BLD%20matematick%C3%BD%20model.pdf
- [13] DERAMMELAERE, Stijn, Michiel HAEMERS, Jasper DE VIAENE, Florian VERBELEN a Kurt STOCKMAN. *A quantitative comparison between BLDC, PMSM, brushed DC and stepping motor technologies* [online]. 1. Chiba (Japan): IEEE, 2017 [cit. 2019-01-01]. ISBN 978-4-88686-098-9. Dostupné z: <https://ieeexplore.ieee.org/document/7837471>
- [14] HLINOVSKÝ, Vít. *Elektronicky komutovaný Motor IV.* [online]. 1. Praha: ČVUT Praha, 2015 [cit. 2019-01-01]. ISBN [-]. Dostupné z: https://moodle.fel.cvut.cz/pluginfile.php/67393/mod_resource/content/1/4%20_%20Elektr%20EC.pdf
- [15] PAVLÁČEK, Jan. *Návrh synchronního motoru s permanentními magnety.* Brno, 2012. Bakalářská. VUT Brno.
- [16] *Pohony s motory s permanentními magnety, reluktančními motory, krokové motory* [online]. 1. Praha: ČVUT Praha, [2016] [cit. 2019-01-01]. ISBN [-]. Dostupné z: http://motor.feld.cvut.cz/sites/default/files/predmety/A1M14PO2/Prednaska_6_Spec_pol
- [17] *Elektrické pohony a jejich řízení.* 3. přepracované vydání. V Praze: České vysoké učení technické, 2016. ISBN 978-80-01-06007-0.
- [18] *Electric Motors and Drives: Fundamentals, Types and Applications.* Third edition. Great Britain: Elsevier, 2006. ISBN 978-0-7506-4718-2.
- [19] YEDAMALE, Padmaraja. *Brushless DC (BLDC) Motor Fundamentals: AN885.* 1. Chandler (Arizona, USA): Microchip Technology, 2003. ISBN DS00885A.
- [20] NI CRIO-9951. *CRIO_MDK_Software_User_Manual.* 1. Austin (Texas): National Instruments, 2011.
- [21] *CRIO_MDK_Hardware_User_Manual: NI cRIO-9951.* 1. Austin (Texas): National Instruments, 2011.
- [22] *What Is* [online]. Austin (Texas): National Instruments, 2018 [cit. 2018-12-29]. Dostupné z: <http://sine.ni.com/nips/cds/view/p/lang/cs/nid/210920>

- [23] Princip enkodéru. In: *Automatizace.hw.cz* [online]. [-]: [-], 2014 [cit. 2019-01-01]. Dostupné z: <https://automatizace.hw.cz/rotacni-ekodery-pro-rizeni-pohonu-a-pohybu.html>
- [24] INCREMENTAL ENCODER INTERFACE. In: *Posital Fraba* [online]. [-]: Posital Fraba, [-] [cit. 2019-01-01]. Dostupné z: <https://www.posital.com/en/products/communication-interface/incremental/incremental-encoders.php>
- [25] *LMV331/ LMV393: GENERAL PURPOSE LOW VOLTAGE COMPARATOR* [online]. 2-2. -: Diodes Incorporated, 2015 [cit. 2019-05-06]. Dostupné z: https://www.diodes.com/assets/Datasheets/LMV331_393.pdf
- [26] *Series AM1LS-NZ* [online]. -. -: Aimtec, 2019 [cit. 2019-05-06]. Dostupné z: <http://www.aimtec.com/site/Aimtec/files/Datasheet/HighResolution/AM1LS-NZ.pdf>
- [27] *LM5100A, LM5100B, LM5100C* [online]. Dallas, Texas 75265: Texas Instruments Incorporated, 2019 [cit. 2019-05-06]. Dostupné z: <http://www.ti.com/lit/ds/symlink/lm5101b.pdf>
- [28] *M95080-W M95080-R M95080-DF* [online]. 4. Ženeva, Švýcarsko: STMicroelectronics, 2014 [cit. 2019-05-06]. Dostupné z: <https://www.st.com/resource/en/datasheet/m95080-r.pdf>
- [29] *ADuM160N/ADuM161N/ADuM162N/ADuM163N* [online]. Norwood, MA 02062-9106, U.S.A: 6 Analog Devices, 2016 [cit. 2019-05-06]. Dostupné z: <https://cz.mouser.com/datasheet/2/609/ADuM160N-161N-162N-163N-1508262.pdf>
- [30] *MC56F847xx Reference Manual with Addendum: MC56F847XXRM* [online]. 2.0. Tempe, Arizona 85284: Freescale Semiconductor, 2014 [cit. 2019-05-06]. Dostupné z: http://cache.freescale.com/files/dsp/doc/ref_manual/MC56F847XXRM.pdf

Seznam symbolů, veličin a zkratek

NI	National Instruments
DAQ	Data Acquisition (Sběr dat)
ADC	Analog-to-Digital Converter (převodník digitálně analogový)
DAC	Digital-to-Analog Converter (převodník analogově digitální)
FPGA	Field Programmable Gate Array (Programovatelné hradlové pole)
PMSM	Permanent Magnet Synchronous Motor (Synchronní motor s permanentními magnety)
AC	Alternating Current (Střídavý proud)
DC	Direct Current (Stejnoseměrný proud)
BLDC	BrushLess DC Motor (Bezkartáčový stejnosměrný motor)
<i>B</i>	Magnetická indukce
U_H	Hallovo napětí
R_H	Hallova konstanta
PWM	Pulse Width Modulation (Pulzně šířková modulace)
α, β	Souřadnice v alfa-beta souřadnicovém systému
d-q	Souřadnice v d-q souřadnicovém systému
φ	Úhel natočení rotoru
ω	Úhlová rychlost rotoru
$\hat{\Phi}_{PM}$	Magnetický tok permanentních magnetů
<i>M</i>	Moment
\hat{I}_s	Statorový proud
\hat{U}	Napájecí napětí
R_s	Odpor statorového vinutí
L_s	Náhradní indukčnost reakce kotvy
\hat{I}_{sd}	D složka statorového proudu
\hat{I}_{sq}	Q složka statorového proudu
I_{smax}	Maximální statorový proud
MDK	Module Development Kit (Vývojový modul NI)
DPS	Deska plošných spojů
CRIO	CompactRIO
SPI	Serial Peripheral Interface
CAN	Controller Area Network
I2C	Inter-Integrated Circuit
EEPROM	Electrically Erasable Programmable Read-Only Memory (Elektronicky mazatelná paměť pouze pro čtení)
RT	Real-Time
\hat{E}	Indukované napětí

I/O	Input / Output (Vstup / Výstup)
EC	Elektronically Commutated (Elektronicky komutovaný)
DPS	Deska plošných spojů
DSC	Digital signal controller (Digitální signálový kontrolér)

A Obsah přiloženého CD

Přiložené přílohy na CD jsou rozříděné do čtyř složek podle jejich náležitosti k jednotlivým programům, které byly použity při návrhu krabičky. Jedná se o programy EAGLE, LabVIEW, CodeWarrior a AutoCAD Inventor.

Verze použitých programů

- EAGLE 9.3.0
- LabVIEW 2017 SP1 (32-bit)
- CodeWarrior Development Studio (CodeWarrior for MCU) Version 11.1
- AutoCAD Inventor 2014

```
/ ..... kořenový adresář přiloženého CD
├── Eagle ..... Schémata DPS v programu Eagle
│   ├── Procesorová_DPS.brd ..... Návrh desky plošných spojů procesorové DPS
│   ├── Procesorová_DPS.sch ..... Návrh schéma procesorové DPS
│   ├── Výkonová_DPS.brd ..... Návrh desky plošných spojů výkonové DPS
│   └── Výkonová_DPS.sch ..... Návrh schéma výkonové DPS
├── LabVIEW ..... Projekt a ovladače modulu pro LabVIEW
│   ├── Projekt_LabVIEW
│   │   ├── Modul.aliases
│   │   ├── Modul.lvlp
│   │   ├── Modul.lvproj ..... Projekt LabVIEW
│   │   ├── spi.vi ..... Test funkce SPI
│   │   └── test_release.vi ..... Aplikace s ukázkou použití modulu
│   └── Ovladače_modulu
│       ├── DM-0666 ..... Složka obsahující nutné soubory pro funkci modulu
│       │   ├── nicrio_configToolPlugin.llb... Složka vnitřních souborů LabVIEW
│       │   │   └── DM-0666_ModuleType.xml ..... XML soubor ModuleType modulu
│       │   ├── DM-0666_BooleanRisingEdge.vi
│       │   ├── DM-0666_IOReferences.ctb
│       │   ├── DM-0666_ModuleResource.vi
│       │   ├── DM-0666_ModuleResourceState.ctb
│       │   ├── DM-0666_ModuleSupport.xml ..... XML soubor ModuleSupport
│       │   ├── DM-0666_OperationType.ctb
│       │   ├── DM-0666_SPIData.ctb
│       │   └── DM-0666_SPITransferMethod.vi
│       └── Mdk2Utility_GenerateModuleSupportExport.vi... Aplikace pro instalaci
│           ovladačů modulu
├── CodeWarrior ..... Zdrojové kódy pro DSC
│   └── DSC.zip ..... Projekt CodeWarrior
└── CADInventor ..... Modely a výkresy modulu
    ├── krabicka.ipt ..... Model krabičky modulu CRIO
    ├── krabicka.pdf ..... Export modelu krabičky do souboru PDF
    ├── krabicka-1.idw ..... Výkres modelu krabičky CRIO
    ├── krabicka-1.pdf ..... Export výkresu krabičky do souboru PDF
    └── modul.iam ..... Sestava krabičky a krytu modulu CRIO
```

modul-1.idw	Výkres sestavy krabičky a krytu modulu CRIO
obal_krab.pdf	Export obalu modulu do souboru PDF
obal.pdf	Export obalu modulu do souboru PDF
obal_krab.idw	Výkres obalu modulu CRIO
obal_krab.ipt	Model obalu modulu CRIO
obal_krab.pdf	Export modelu obalu do souboru PDF
DiplomováPrácexmacek23.pdf ..	Soubor obsahující elektronickou verzi této práce