

VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY

FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ
ÚSTAV VÝKONOVÉ ELEKTROTECHNIKY A ELEKTRONIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF POWER ELECTRICAL AND ELECTRONIC ENGINEERING

BUDICÍ OBVODY VÝKONOVÉHO TRANZISTORU SIC MOSFET

BAKALÁŘSKÁ PRÁCE
BACHELOR'S THESIS

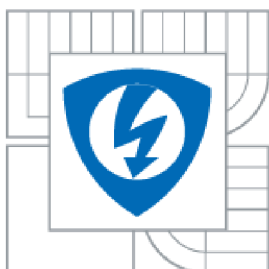
AUTOR PRÁCE
AUTHOR

VOJTECH VITEK

BRNO 2013



VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ
BRNO UNIVERSITY OF TECHNOLOGY



**FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH
TECHNOLOGIÍ**
ÚSTAV VÝKONOVÉ ELEKTROTECHNIKY A ELEKTRONIKY

**FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF POWER ELECTRICAL AND ELECTRONIC
ENGINEERING**

BUDICÍ OBVODY VÝKONOVÉHO TRANZISTORU SIC MOSFET

TITLE

BAKALÁŘSKÁ PRÁCE
BACHELOR'S THESIS

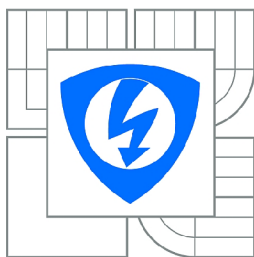
AUTOR PRÁCE
AUTHOR

VOJTECH VITEK

VEDOUCÍ PRÁCE
SUPERVISOR

Ing. PETR PROCHÁZKA, Ph.D.

BRNO 2013



VYSOKÉ UČENÍ
TECHNICKÉ V BRNĚ

Fakulta elektrotechniky
a komunikačních technologií

Ústav výkonové elektrotechniky a elektroniky

Bakalářská práce

bakalářský studijní obor

Silnoproudá elektrotechnika a elektroenergetika

Student: Vojtech Vitek

ID: 136595

Ročník: 3

Akademický rok: 2012/2013

NÁZEV TÉMATU:

Budicí obvody výkonového tranzistoru SiC MOSFET

POKYNY PRO VYPRACOVÁNÍ:

1. Seznamte se s problematikou buzení výkonových tranzistorů MOSFET z karbidu křemíku.
2. Seznamte se se zapojením budiče s pulsním transformátorkem, které bylo vyvinuto na UVEE.
3. Osadte DPS budiče, oživte zapojení, proveďte kontrolní měření s připojeným tranzistorem, navrhnete modifikace hodnot součástek pro optimální činnost i při minimální střídě řídicího signálu.

DOPORUČENÁ LITERATURA:

Dle doporučení vedoucího

Termín zadání: 17.9.2012

Termín odevzdání: 4.6.2013

Vedoucí práce: Ing. Petr Procházka, Ph.D.

Konzultanti bakalářské práce:

doc. Ing. Petr Toman, Ph.D.

Předseda oborové rady

UPOZORNĚNÍ:

Autor bakalářské práce nesmí při vytváření bakalářské práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

Abstrakt

Bakalárska práca opisuje princípy budenia výkonových tranzistorov MOSFET z materiálu karbid kremíka SiC . Cieľom je podrobne opísať jednotlivé typy budenia a základné zásady pri navrhovaní budičov. Praktickou časťou práce je osadenie dosky plošných spojov budiča navrhnutého na UVEE FEKT VUT Brno a overenie jeho činnosti .

Abstract

The bachelor thesis describes gate driving principles of power MOSFET transistors made of silicon carbide material. The autor's aim is describing a different types of gate drivers and basic rules during process of designing gate drivers. In the theoretical part, the author will mount printed circuit board of gate driver designed on UVEE FEKT VUT Brno and verify functionality.

Klíčové slová

budič; tranzistor; MOSFET; karbid kremíka

Keywords

gate driver; transistor; MOSFET; silicon carbide

Bibliografická citácia

VITEK, V. Budicí obvody výkonového tranzistoru SiC MOSFET. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2013. 50 s. Vedoucí bakalářské práce Ing. Petr Procházka, Ph.D..

Prehlásenie autora o pôvode diela

Prehlasujem, že svoju semestrálnu prácu na tému Budící obvody výkonového tranzistoru SiC MOSFET som vypracoval samostatne pod vedením vedúceho semestrálnej práce a s použitím odbornej literatúry a ďalších informačných zdrojov, ktoré sú všetky citované v práci a uvedené v zozname literatúry na konci práce.

Ako autor uvedenej semestrálnej práce ďalej prehlasujem, že v súvislosti s vytvorením tejto semestrálnej práce som neporušil autorské práva tretích osôb, najmä som nezasiahol nedovoleným spôsobom do cudzích autorských práv osobnostných a som si plne vedomý následkov porušenia ustanovenia § 11 a nasledujúcich autorského zákona č. 121/2000 Sb., vrátane možných trestnoprávných dôsledkov vyplývajúcich z ustanovenia § 152 trestného zákona č. 140/1961 Sb.

V Brne dňa

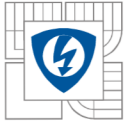
Podpis autora

Pod'akovanie

Ďakujem vedúcemu semestrálnej práce Ing. Petr Procházka, Ph.D. za účinnú metodickú, pedagogickú a odbornú pomoc a ďalšie cenné rady pri spracovaní mojej semestrálnej práce.

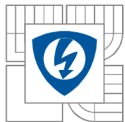
V Brne dňa

Podpis autora



Obsah

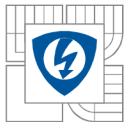
ZOZNAM OBRÁZKOV.....	9
ZOZNAM TABULIEK.....	11
ÚVOD.....	12
1 TECHNOLOGIA KARBID KREMÍKA SIC.....	13
1.1 SIC POLOVODIČE.....	13
1.1.1 SIC VJFET.....	14
1.1.2 SIC MOSFET.....	15
2 TEÓRIA BUDIČOV.....	17
2.1 FUNKCIA BUDIČA.....	17
2.2 GALVANICKÉ ODDELENIE.....	17
2.2.1 ODDELENIE OPTOČLENOM.....	18
2.2.2 ODDELENIE IMPULZNÝM TRANSFORMÁTOROM.....	19
2.3 KOMPARÁTOROVÉ OCHRANY.....	20
2.4 OPIS FUNKCIE BUDIČA S IMPULZNÝM TRANSFORMÁTOROM.....	21
2.5 OPIS BUDIČA S OPTOČLENOM.....	26
2.5.1 BUDIČ S OPTOČLENOM CREE CPWR-AN10.....	27
2.6 PRIEPUSTNÝ MENIČ S REZONANČNOU KOMPENZÁCIOU ROZPTYLU TRANSFORMÁTORA.....	30
2.7 NÁBOJOVÁ PUMPA AKO NÁHRADA GALVANICKY ODDELENÉHO ZDROJA.....	31
2.7.1 RIADIACI SIGNÁL AJ SEKUNDÁRNE NAPÁJANIE BEZ GALVANICKÉHO ODDELENIA.....	32
3 BUDIČ NAVRHNUTÝ NA UVEE.....	33
3.1 OPIS SCHÉMY A FUNKCIE BUDIČA.....	33
3.2 IMPULZNÝ TRANSFORMÁTOR.....	36
3.2.1 MATEMATICKÝ DÔKAZ ZNÍŽENIA ROZPTYLOVEJ INDUKČNOSTI.....	36
3.2.2 NÁVRH POČTU ZÁVITOV TRANSFORMÁTORA.....	37
3.2.3 VINUTIE TRANSFORMÁTORA.....	38
3.3 SÚČIASTKY.....	39
3.4 DOSKA PLOŠNÝCH SPOJOV.....	41
3.5 TESTOVANIE FUNKČNOSTI BUDIČA.....	43
3.5.1 GRAFY.....	43



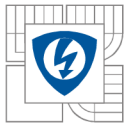
4 ZÁVER	48
LITERATÚRA	49

ZOZNAM OBRÁZKOV

<i>Obrázok 1.1 : Štruktúra 4H-SiC [1].....</i>	<i>13</i>
<i>Obrázok 1.2 : Náhradná schéma [2] a puzdro SiC JFET tranzistora od SemiSouth</i>	<i>14</i>
<i>Obrázok 1.3 : A-V charakteristika gate source diódy JFET SiC tranzistora [2].....</i>	<i>15</i>
<i>Obrázok 1.4 : Model tranzistora SiC MOSFET [4] a tranzistor CREE CMF-20120 [6]</i>	<i>16</i>
<i>Obrázok 2.1 : Schéma zobrazujúca princíp budenia</i>	<i>17</i>
<i>Obrázok 2.2 : Typy izolácie hradla</i>	<i>18</i>
<i>Obrázok 2.3 : Základná schéma optočlena</i>	<i>18</i>
<i>Obrázok 2.4 Ochrany kompenzátorami [6]</i>	<i>21</i>
<i>Obrázok 2.5 : budič s impulzným transformátorom [6].....</i>	<i>21</i>
<i>Obrázok 2.6 : Zapojenie sekundárneho vinutia transformátora pre pomalé zapínanie a rýchle vypínanie[6]</i>	<i>22</i>
<i>Obrázok 2.7 : Časové priebehy napätí a prúdov v budiči[6].....</i>	<i>24</i>
<i>Obrázok 2.8 : Budič MOSFET tranzistora s optočlenom 6N137[6].....</i>	<i>26</i>
<i>Obrázok 2.9 : Cree CPWR-AN10 vrchná strana (vľavo) a spodná strana (vpravo)[7]</i>	<i>27</i>
<i>Obrázok 2.10 : Schéma budiča Cree CPWR-AN10 [7]</i>	<i>29</i>
<i>Obrázok 2.12 : Základná schéma rezonančného meniča</i>	<i>30</i>
<i>Obrázok 2.13 : Zjednodušené zapojenie rezonančného meniča</i>	<i>31</i>
<i>Obrázok 2.14 : Nahradenie galvanicky oddeleného zdroja sekundárneho napájacieho napätia budiča</i>	<i>32</i>
<i>Obrázok 2.15 : Menič s riadiacim signálom a napájacím zdrojom budiča bez galvanického oddelenia</i>	<i>32</i>
<i>Obrázok 3.1 : Budič spolu s riadiacou jednotkou</i>	<i>33</i>
<i>Obrázok 3.1 : Schéma budiča z UVEE.....</i>	<i>35</i>
<i>Obrázok 3.2 : Rozptylová indukčnosť transformátora</i>	<i>36</i>
<i>Obrázok 3.3 : Impulzný transformátor</i>	<i>38</i>
<i>Obrázok 3.4 : Výkres dosky plošných spojov z vrchnej strany.....</i>	<i>41</i>
<i>Obrázok 3.5 : Výkres dosky plošných spojov zo spodnej strany</i>	<i>42</i>
<i>Obrázok 3.6 : Priebeh napätia G-S na výkonovom tranzistore pri striede 0,45.</i>	<i>43</i>
<i>Obrázok 3.7 : Priebeh napätia G-S na výkonovom tranzistore pri striede 0,05.</i>	<i>44</i>
<i>Obrázok 3.8 : Priebeh napätia na sekundárnej strane transformátora pri striede 0,45.</i>	<i>44</i>
<i>Obrázok 3.9 : Priebeh napätia na sekundárnej strane transformátora pri striede 0,05.</i>	<i>45</i>
<i>Obrázok 3.10 : Časový priebeh napätia na rezistore R11 pri striede 0,45.....</i>	<i>45</i>

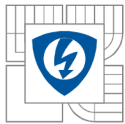


<i>Obrázok 3.11 : Časový priebeh napätia na rezistore R11 pri striede 0,05.....</i>	<i>46</i>
<i>Obrázok 3.12 : Časový priebeh napätia na kondenzátore C3 pri striede 0,45.....</i>	<i>46</i>
<i>Obrázok 3.13 : Časový priebeh napätia na kondenzátore C3 pri striede 0,05.....</i>	<i>47</i>



ZOZNAM TABULIEK

<i>Tabuľka 3.1 : Navijací predpis transformátora</i>	<i>39</i>
<i>Tabuľka 3.2 : Zoznam súčiastok pre budič</i>	<i>39</i>



ÚVOD

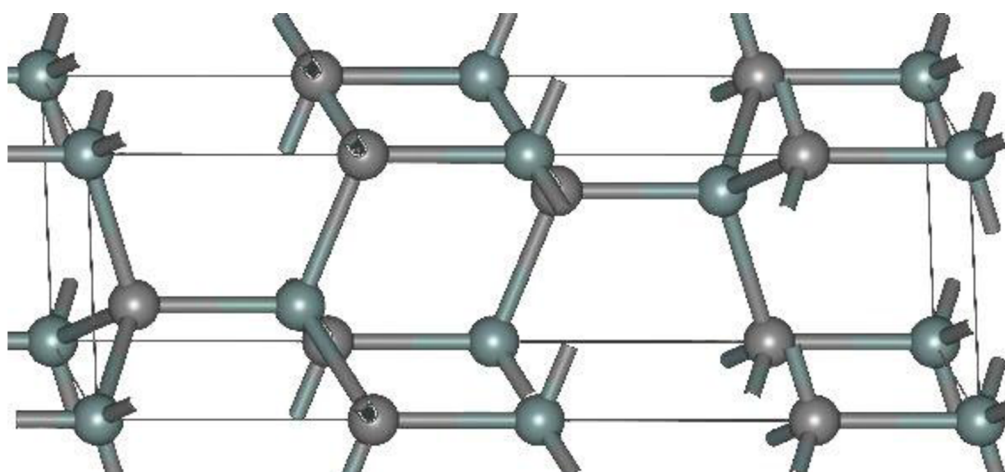
Existují dvě základné usporiadania pre budenie výkonových tranzistorov technológie MOSFET, ktoré sa používajú hlavne v priemyselných aplikáciách a je jednoduché ich nájsť v literatúre. Nie je to ale prípad tranzistorov technológie karbid kremíka SiC, o ktorých budení je dostupných zatiaľ málo vedeckých prác. Výraznou pozitívnu vlastnosťou tranzistorov SiC je extrémna rýchlosť spínania. Tá je na druhej strane aj nevýhodou vzhľadom na parazitné javy, ktoré pri rýchlom spínaní vznikajú. Budič musí byť dôsledne navrhnutý tak, aby odolával parazitným javom a aby spĺňal požadované napäťové a prúdové úrovne potrebné pre zapnutie a vypnutie. Tie môžu byť odlišné od tranzistorov Si.

Hlavným účelom budiaceho obvodu je zapínať a vypínať polovodičový prvok. Zapínanie a vypínanie časy by mali byť čo najkratšie za účelom minimalizácie času, ktorý tranzistor strávi v aktívnej oblasti, kde je veľká strata výkonu. Pre bipolárne tranzistory platí, že pre zapínanie a zapnutý stav je potrebný prúd bázou. MOSFETy sa zapínajú poskytnutím napätia medzi hradlo a emitor. Hradlo sa nabije a počas zapnutého stavu (ustálený stav) netečie hradlom žiadny prúd. Pri vypínaní MOSFET tranzistorov je nutné hradlo vybiť.

1 TECHNOLOGIA KARBIDU KREMÍKA SiC

K veľmi zaujímavým materiálom v polovodičovom priemysle patria v súčasnosti hexagonálne štruktúry karbidu kremíka (4H-SiC) a nitrid gália (GaN). Charakteristiky týchto materiálov sú oveľa lepšie ako napríklad čistého kremíka Si.

Najdôležitejšia vlastnosť SiC je vysoká elektrická pevnosť. To umožňuje výrobu zariadení s tenšou a kratšou driftovou vrstvou, ktorá spôsobuje veľmi nízky odpor v zapnutom stave aj pri vysokých záverných napätiach. Vzhľadom na vysokú energiu zakázaného pásma oproti čistému kremíku Si, SiC stabilne pracuje na vyšších teplotách. Tepelná vodivosť SiC je oveľa lepšia ako pre materiály Si a GaN. Inak povedané, súčiastky vyrobené z karbidu kremíka môžu rozptýliť väčšie množstvo tepla pri práci vo vysokých teplotách. To je veľmi potrebné v aplikáciách, kde je potrebné spínať veľké výkony v čo najmenšom objeme alebo v drsných okolných podmienkach ako napríklad vojenská a vesmírna technika. Tieto mimoriadne vlastnosti karbidu kremíka ale vedú k vysokej cene na plochu čipu, ktorá je zatiaľ považovaná za hlavný problém pri rozšírení používania týchto súčiastok.



Obrázok 1.1 : Štruktúra 4H-SiC [1]

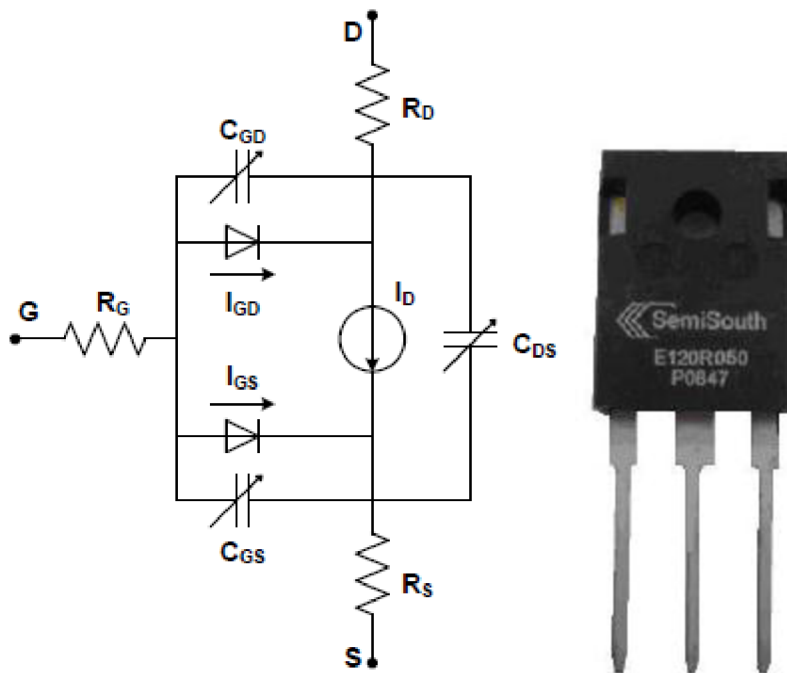
1.1 SiC polovodiče

Z polovodičových súčiastok z materiálu SiC sú komerčne najviac známe dva druhy a to Schottkyho diódy a unipolárne tranzistory [2]. SiC schottkyho diódy sú dostupné od viacerých výrobcov vrátane Infineon, Cree, IXYS, Microsemi a STMicroelectronics. Vysoké napäťové úrovne až do 1200 V a doba spätného zotavenia blízka nule robí tieto súčiastky výbornými voľbami pre spínacie aplikácie. Jedno z najslubnejších a najúspešnejších tranzistorov na nahradenie Si-MOSFET a IGBT sú „normally-off vertical“ JFET. SiC súčiastky vo viacerých

napät'ových a prúdových hladinách sú dostupné ako inžinierske vzorky od výrobcov ako napr. Cree .

Dôležitou vlastnosťou SiC súčiastok je hlavne vysoké napätie, pri ktorých pracujú. Typicky je to do 1200 V a v niektorých prípadoch dosahuje až 1700 V. Dnešné Si MOSFET a IGBT tranzistory sú dostupné v napätiach do 600V a sú široko používané vo viacerých aplikáciách výkonovej elektroniky, napríklad v trojfázových meničoch. Použitím 1200 V SiC tranzistorov je možné v meničoch dosiahnuť vyššiu účinnosť a vyššiu výkonovú hustotu.

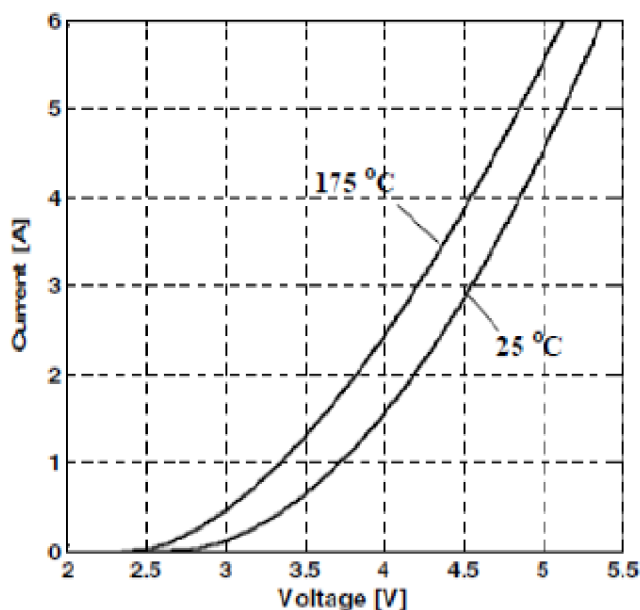
1.1.1 SiC VJFET



Obrázok 1.2 : Náhradná schéma [2] a puzdro SiC JFET tranzistora od SemiSouth

Na obrázku 1.2 sa nachádza náhradný model „normally off“ SiC VJFET. Tieto tranzistory spájajú výhodné vlastnosti tranzistorov typu MOSFET a BJT bipolárnych tranzistorov. Náhradná schéma ukazuje , že medzi hradlom a emitorom sa nachádza kapacita podobne ako u klasických tranzistorov MOSFET. Rovnako ako u bipolárnych tranzistorov sa medzi hradlom a emitorom nachádza tiež p-n dióda. Z tohto usporiadania sú jasné požiadavky na budič. Pri zapnutí je nutné čo najrýchlejšie nabiť kapacitu hradla, pri vypnutí čo najrýchlejšie vybiť. Dôležitým požiadavkom je udržiavanie gate-source v priepustnom smere počas zapnutého stavu. Budič by mal udržiavať prúd touto diódou počas zapnutého stavu. Vzhľadom na to, že p-n dióda je typicky

stavaná na napätie približne 3 V pri teplote 25 °C, budiace napätie musí byť vyššie ako 3V . A-V charakteristika gate-source diódy je na obrázku 1.3.



Obrázok 1.3 : A-V charakteristika gate source diódy JFET SiC tranzistora [2]

Minimálny prúd hradlom je $I_{gFWD}=100$ mA pri teplote 25 °C a pri napätí gate-source 3V. Prúd rasie až do $I_{gFwd}=500$ mA pri teplote $T_j=175$ °C . Čím vyššia je teplota prechodu T_j , tým nižšie napätie gate-source dióda potrebuje preto, aby začala viesť prúd.

VFET SiC tranzistory sú veľmi rýchle a majú veľmi malé vnútorné kapacity. Preto je potrebné dať veľký pozor pri návrhu dosky plošných spojov. U týchto tranzistorov sa môžu objaviť aj vysokofrekvenčné oscilácie medzi vnútornými kapacitami v obvodoch , tzv. ringing.

1.1.2 SiC MOSFET

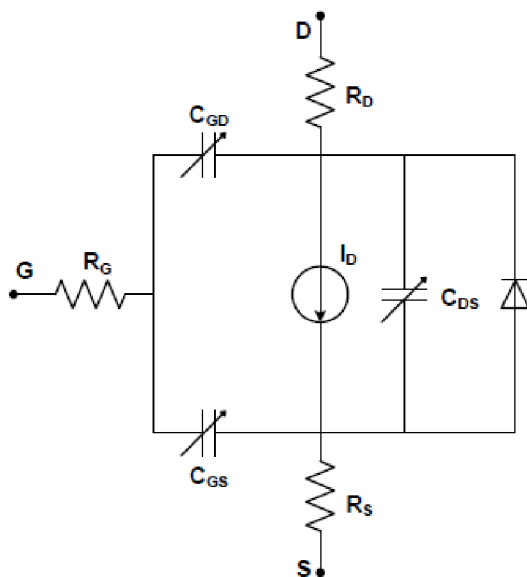
Najznámejším výrobcom SiC MOSFET tranzistorov je spoločnosť Cree. V jej ponuke sa nachádzajú SiC MOSFETy s veľmi malým odporom $R_{ds(on)}=80$ mΩ [3]. To je jeden z dôvodov vysokých napätí typicky do 1200 V, ktoré tieto tranzistory spínajú.

Je známe, že MOSFET tranzistory je relatívne jednoduché budiť, pretože riadiaca elektróda je izolovaná od elektródy, ktorá vedie prúd. Preto konštantný prúd v zapnutom stave nie je nutný. Keď je MOSFET tranzistor zapnutý, budiaci prúd je prakticky nulový. Na obrázku 1.4 sa nachádza model MOSFETU pri spínaní. Model ukazuje najdôležitejšie komponenty ovplyvňujúce spínanie.

V modeli sa nachádzajú tri kapacity. Správanie tranzistora pri spínaní určuje to, ako rýchlo sa nabijú tieto kapacity. Preto pri vysokých frekvenciách spínania sú najdôležitejšími parametrami parazitné kapacity tranzistora. Premennivé kapacity sa počas zapnutia nabijú a veľmi rýchlo odstránia náboj pri vypínanom procese. Nie je tu teda žiadna potreba prúdu v zapnutom stave z dôvodu izolácie hradla.

Rovnako ako iné MOSFETy, aj SiC MOSFETy obsahujú vo svojom spínanom modeli parazitnú diódu. Medzi ďalšie parazity modelu patria vstupný odpor hradla R_{gi} a indukčnosť drain-u L_d a Source-u L_s . R_{gi} je odpor spojený s šírením signálu vnútri tranzistora. Nachádza sa medzi budičom a vstupnou kapacitou súčiastky. Zhoršuje spínacie časy a imunitu proti strmosti du/dt . Typická hodnota R_{gi} je 5Ω . R_{gi} tiež výrazne vplýva na straty pri spínaní.

Odporúčaný budič by mal byť schopný pracovať v rozsahu $+20 \text{ V}$ až -5 V .



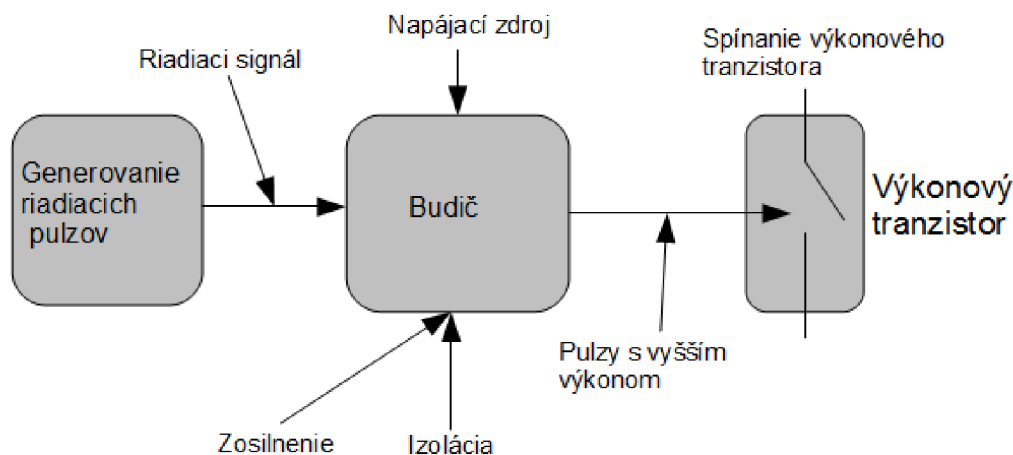
Obrázok 1.4 : Model tranzistora SiC MOSFET [4] a tranzistor CREE CMF-20120 [6]

2 TEÓRIA BUDIČOV

2.1 Funkcia budiča

Obvod budiča je rozhraním medzi riadiacim obvodom a výkonovým tranzistorom. Obvod budiča zosiljuje riadiace signály na napäťové a prúdové úrovne potrebné pre spínanie tranzistora. Budič na svojej sekundárnej strane je pripojený medzi gate a emitor budeného tranzistora. Ak je to potrebné, elektrická izolácia medzi tranzistorom a ovládacím obvodom je tiež zabudovaná v obvode budiča. Samotný budič je výrazne závislý na aplikácii, na ktorú bude použitý. Existuje veľa doporučení, ktoré by mal každý budič dodržiavať.

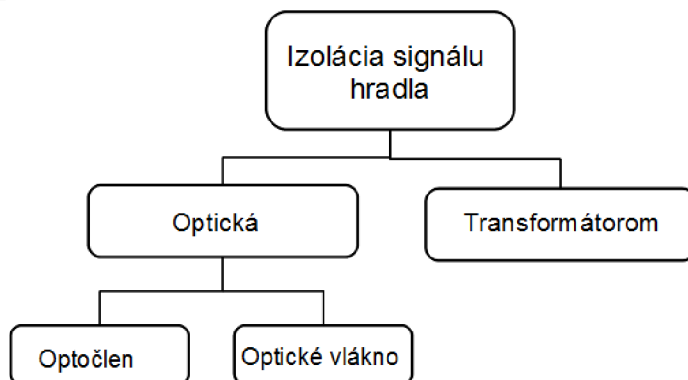
Základné veci, ktoré je potrebné zvážiť pri návrhu budiča sú galvanické oddelenie riadiaceho signálu na rozhraní medzi riadiacou a výkonovou časťou meniča, typ napájacieho zdroja a eliminácia parazitnej kapacity.



Obrázok 2.1 : Schéma zobrazujúca princíp budenia

2.2 Galvanické oddelenie

Základnou vecou, ktorú je potrebné zvážiť pri návrhu budiča je galvanické oddelenie riadiaceho signálu na rozhraní medzi riadiacou a výkonovou časťou meniča. Galvanické oddelenie by malo mať čo najmenšiu parazitnú kapacitu. Spínanie tranzistorov v silovom obvode je veľmi rýchle, napäťové pulzy majú veľkú strmosť, teda veľkú okamžitú zmenu napätia du/dt . U moderných výkonových tranzistorov môže byť strmosť pri spínaní až $100 \text{ kV}/\mu\text{s}$. Základné dva spôsoby pre elektrickú izoláciu sú použitie optočlenov a transformátorov. Inak povedané, signál môže byť izolovaný opticky, alebo magneticky. Najdokonalejšou izoláciou sú optické vlákna. [6]



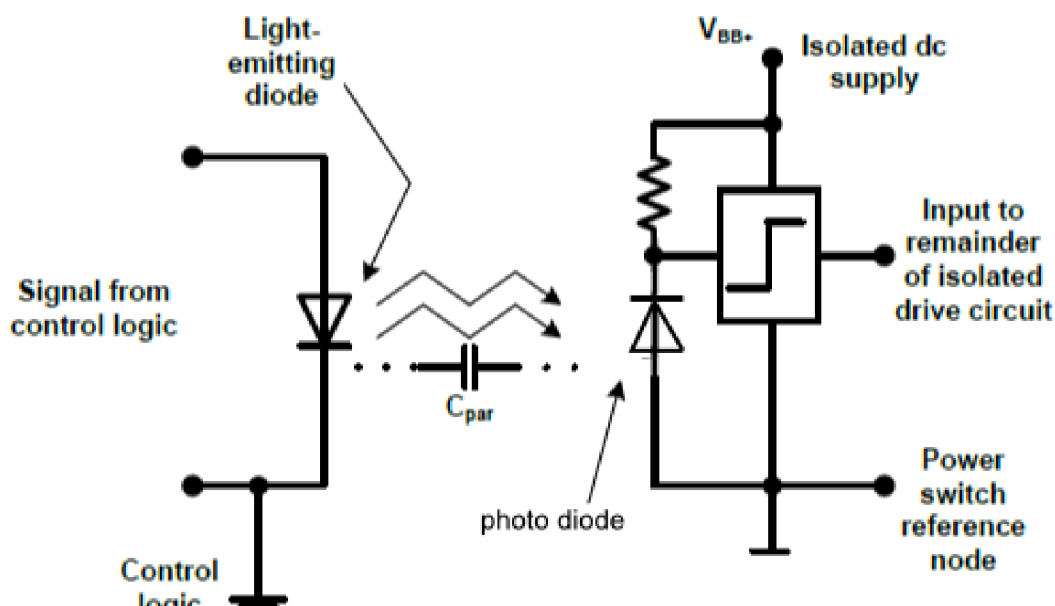
Obrázok 2.2 : Typy izolácie hradla

Typy galvanického oddelenia riadiaceho a budiaceho signálu môžu byť:

- Súčasný prenos informácie a budiaceho výkonu magneticky (výkonové pulzy)
- Prenos informácie magneticky (použitie štandardných komunikačných techník)
- Optočlen s tieniacou mriežkou. Ako príjmač musí byť použitá fotodióda vzhľadom na odolnosť proti obrovskej zmene napätia du/dt . Fototranzistor nie je možné použiť.
- Optické vlákno. Používa sa pri meničoch vysokých výkonov. Z dôvodu vysokej ceny nie je tento spôsob oddelenia používaný pri menších výkonoch

2.2.1 Oddelenie optočlenom

Vo všeobecnosti optočleny reprezentujú menšiu parazitnú kapacitu. Ako alternatívu k nim je možné použiť optické káble na získanie lepšej elektrickej izolácie s nevýhodou vysokej ceny.



Obrázok 2.3 : Základná schéma optočlena

Na obrázku 2.3 je základná konštrukcia optočlena. Obsahuje LED diódu, výstupný fototranzistor a zabudovaný Schmittov klopný obvod. Je to špeciálny komparátor s hysteréziou. Dôležitá vlastnosť optočlena je parazitná kapacita medzi vysielacou LED diódou a prijímačím fototranzistorom. Optočleny majú parazitnú kapacitu minimálne 1pF. Pri zapnutí a teda obrovskej okamžitej zmene napätia du/dt prechádza optočlenom parazitný kapacitný prúd. Jeho veľkosť vyjadruje rovnica

$$i(t) = C \cdot \frac{du(t)}{dt}$$

Ak by bola strmosť pri spínaní napríklad 10 KV/ μ s, parazitný prúd bude mať veľkosť 10mA. Preto je interný fototranzistor citlivý na vypnutie prúdom cez parazitnú kapacitu. Tento efekt môže byť minimalizovaný špeciálnou konštrukciou optočlena, ktorá zvyšuje odolnosť optočlena. Typicky sa optočlen používa s tienacou mriežkou, ktorá tento prúd eliminuje.

2.2.2 Oddelenie impulzným transformátorom

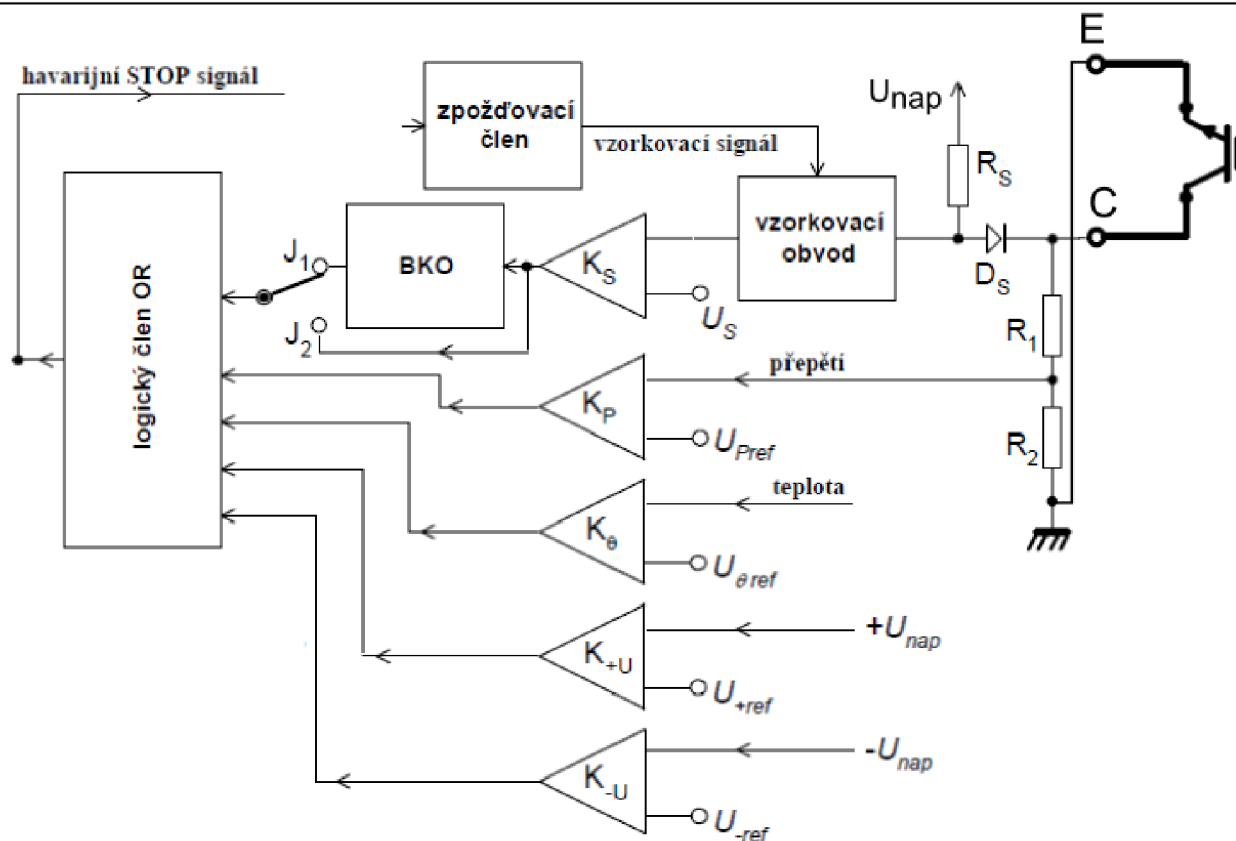
Transformátor transformuje riadiace signály z riadiaceho obvodu do obvodu budiča. Rovnako ako pri oddelení optočlenom, aj na transformátore vzniká parazitná kapacita medzi primárnym a sekundárnym vinutím. Kapacita je väčšia ako pri optočlene, približne 5 až 10 pF. Rovnaký transformátor je možné použiť aj na poskytnutie izolovaného napájacieho zdroja navinutím ďalšieho vinutia na rovnaké jadro.

2.3 Komparátorové ochrany

Ochrany v budiči sú tvorené komparátormi. Typicky sa používa 5 druhov ochrán. Signály zo všetkých ochrán zbiera centrálny logický člen. Najvyššiu prioritu medzi signálmi má STOP signál. V prípade poruchy dochádza okamžitému vypnutiu výkonového tranzistora a ostatné riadiace obvody sú informované o tomto stave. Komparátorové ochrany sa štandardne umiestňujú na sekundárnu stranu budiča, aby boli čo najbližšie výkonovému tranzistoru a nevznikalo tak oneskorenie pri prenose na primárnu stranu. Ochrany sú súčasťou hlavne drahších budičov, u jednoduchých sa takmer nevyskytujú.

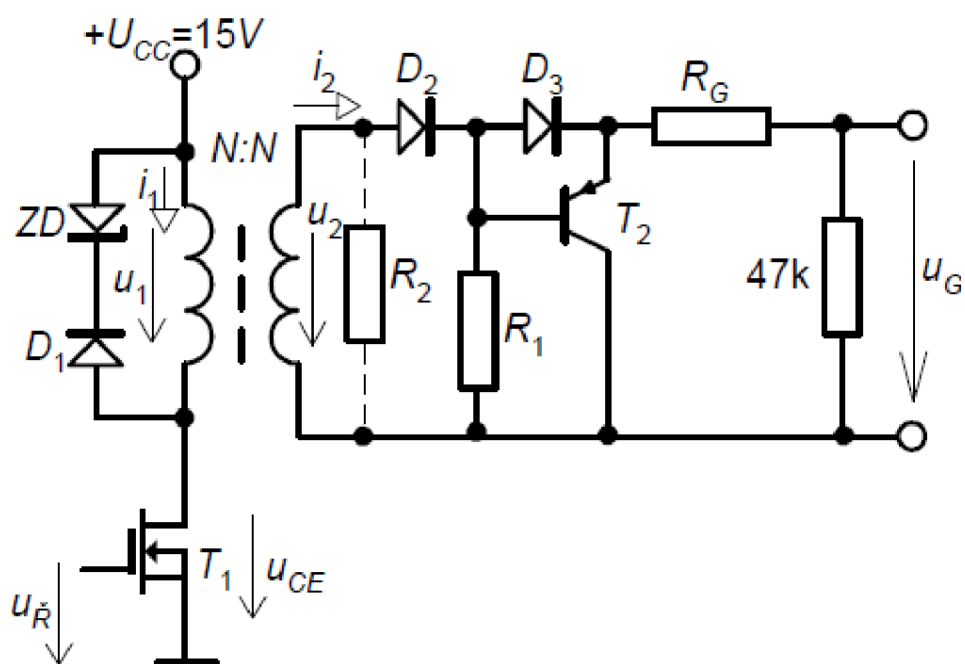
Typy ochrán:

- Sledovanie prepätia. O sledovanie prepätia sa stará komparátor K_p . Ak je tranzistor vypnutý, je namáhaný napätím U_d . Ak je napätie veľmi vysoké, komparátor nepovolí zopnutie. Takáto ochrana nemusí byť použitá pri centrálnom sledovaní medziľahlého napätia.
- Sledovanie teploty. O kontrolu teploty sa stará komparátor K_g . Snímač by mal byť čo najbližšie k čipu. V menších meničoch je typické meranie teploty chladiča globálne. Samostatný snímač v jednom čipe je ale spoľahlivejšie riešenie.
- Sledovanie prítomnosti napätí budiča. V prípade vypínania tranzistora záporným napätím sú na sekundárnej strane prístupné dve napätia. Je to U_+ pre zapínanie tranzistora a U_- pre vypínanie. Záporné napätie sleduje komparátor K_{-u} a kladné napätie sleduje komparátor K_{+u} . Táto ochrana je nutná. Ak nie je možné sledovať napätia zvlášť, stačí sledovať súčet oboch napätí.
- Saturačná ochrana. Túto ochranu zabezpečuje komparátor K_s . Saturačná ochrana je najdôležitejšia ochrana, pretože sníma nadprúd a zabraňuje tak zničeniu tranzistora skratom. Je založená na snímaní napäťového úbytku kolektor-emitor na výkonovom tranzistore. Je to veľmi výhodné, pretože na snímanie prúdu nie je potrebné do obvodu umiestniť bočník. Dráha medzi kolektorom a emitorom je navyše bez parazitnej indukčnosti, čo robí ochranu veľmi rýchlou. Tento komparátor nie je možné zapojiť ako ostatné, pretože vo vypnutom stave je na tranzistore veľké napätie. Dióda D_s chráni vstup komparátora K_s pred vysokým napätím. Na to, aby sa na vstupe neobjavilo napájacie napätie 15 V je potrebný vzorkovací obvod riadený oneskoreným riadiacim signálom. Reakčná doba takejto ochrany je u výkonových tranzistorov typicky niekoľko jednotiek μs .



Obrázok 2.4 Ochrany kompenzátormi [6]

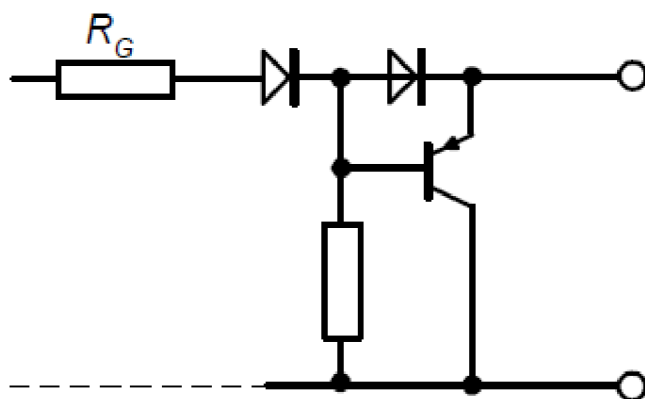
2.4 Opis funkcie budiča s impulzným transformátorom



Obrázok 2.5 : budič s impulzným transformátorom [6]

Typická schéma budiča s impulzným transformátorom pre spínanie tranzistorov MOSFET a IGBT je na obrázku 2.5. Galvanické oddelenie je zabezpečené impulzným transformátorom.

Tranzistory sa štandardne vypínajú nulovým napätím, aby sa vybila kapacita hradla. U tranzistorov IGBT sa doporučuje hradlo vybíjať záporným napätím. Na obrázku 2.5 je schéma budiča bez už spomínaných komparátorových ochrán pre jednoduchosť. Aktívne obvody s komparátormi by navyše potrebovali samotný zdroj galvanicky oddeleného napätia. Pri potrebe pomalého zapínania sa používa zapojenie podľa obrázku 2.6.



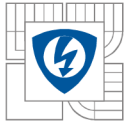
Obrázok 2.6 : Zapojenie sekundárneho vinutia transformátora pre pomalé zapínanie a rýchle vypínanie[6]

Zapínanie a zapnutý stav

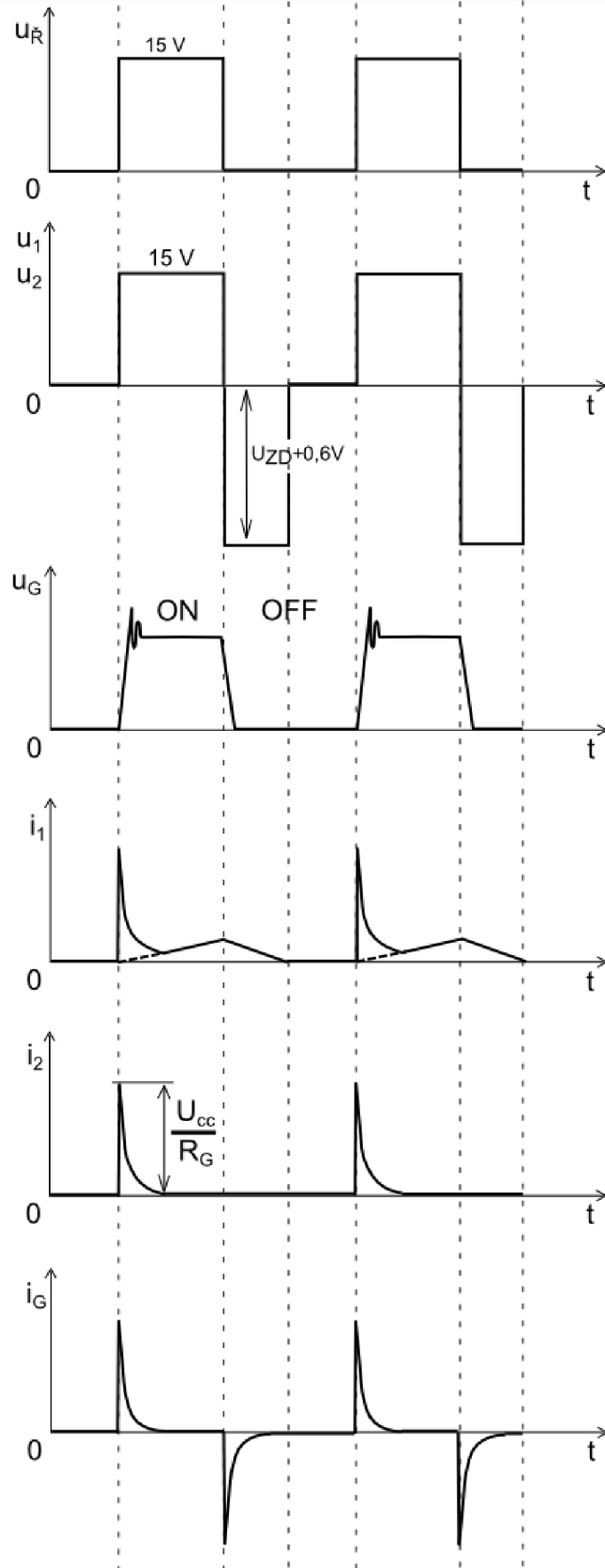
Logický člen zopne tranzistor T_1 , na primárnom vinutí transformátora sa objaví napätie U_{CC} . Na sekundárnom vinutí sa objaví pretransformované napätie. Prúd tečie cez diódy D_2 a D_3 a nabíja hradlo výkonového tranzistora, ktorý sa zopne. Tranzistor T_2 je vypnutý. Priebeh prúdu je zhodný s priebehom nabíjania kondenzátora (obrázok 2.7), teda exponenciálou. Počiatočná hodnota prúdu je obmedzená iba rezistorom R_G . Počas zapnutého stavu výkonového tranzistora zostávajú napätia na vinutiach transformátora konštantné. V primárnom vinutí sa objavuje magnetizačný prúd, ktorý s časom rastie lineárne. Výsledný prúd v primárnom vinutí je superponovaný prúdový impulz zo sekundárnej strany (pretransformovaný) k magnetizačnému prúdu.

Vypnutie a vypnutý stav

Pri vypnutí tranzistoru T_1 sa objavuje v obvode primárneho vinutia klesajúci magnetizačný prúd. Prebieha cez zenerovu diódu a diódu D_1 . Dióda D_1 je ochrana proti skratu primárneho vinutia pri zopnutí T_1 . V obvode primárneho vinutia vytvára zenerova dióda spolu s diódou D_1 konštantné napätie $U_{zd} = 0,6$ V. Toto napätie je opačné ako zapínacie napätie. To je dôvod



linárneho klesania magnetizačného prúdu. Keď magnetizačný prúd klesne na nulu, napätie na oboch vinutiach transformátora zanikne. Napätie počas vypínania sa pretransformuje do sekundárneho vinutia. Dióda D_2 je teraz v závernom smere a tak oddeľuje ďalšiu časť obvodu. Bázový prúd prejde cez rezistor R_1 a tranzistor T_2 sa zapne. Do rezistora R_g sa vybije kapacita hradla výkonového tranzistora. Všetky priebehy napätí a prúdov v tomto budiči sú zobrazené na obrázku 2.7.



Obrázok 2.7 : Časové priebehy napätí a prúdov v budiči[6]

Vol'ba rezistora R_g

R_g je odpor pred hradlom, ktorý výrazne ovplyvňuje rýchlosť vypínania a zapínania výkonového tranzistora. Ďalšia dôležitá vlastnosť rezistora R_g je tá, že stratový výkon nezávisí na veľkosti R_g . Kapacita hradla sa nabíja cez rezistor R_g , kde sa na ňom presne polovica energie zmení na teplo. To isté platí aj pre vybíjanie.

Pre energiu uloženú v kondenzátore platí vzťah:

$$E_c = C \cdot U^2 \quad (2.1)$$

Hradlo sa správa ako kondenzátor. Energia premenená na teplo pri zapnutí alebo vypnutí je polovica energie kapacity hradla:

$$E_{Rg} = \frac{1}{2} \cdot C_{GS} \cdot U^2 \quad (2.2)$$

Výkonový tranzistor sa spína s určitou frekvenciou a je tak možné vypočítať výkon rezistora. Ten je potrebný na výber súčiastky z katalógu. Vzťah pre výkon rezistora je:

$$P_{Rg} = E_{Rg} \cdot f \cdot 2 = C_{GS} \cdot U^2 \cdot f \quad (2.3)$$

Vol'ba impulzného transformátora a Zenerovej diódy

Na konci zopnutého stavu výkonového tranzistora platí pre indukciu a magnetizačný prúd:

$$B_{max} = \frac{U_{cc} \cdot T \cdot S_{max}}{N_1 \cdot S_{Fe}} \quad (2.4)$$

$$I_{\mu max} = \frac{U_{CC} \cdot T \cdot S_{max}}{L_1} = \frac{U_{CC} \cdot T \cdot S_{max}}{N_1^2 \cdot \Lambda} \quad (2.5)$$

B_{max} – maximálna hodnota indukcie v jadre transformátora

$I_{\mu max}$ – maximálna hodnota magnetizačného prúdu

U_{cc} – napájacie napätie

T – perióda spínania

S_{max} – maximálna strieda

N_1 – počet závitov primárneho vinutia

S_{Fe} – prierez jadra

L_1 – indukčnosť primárneho vinutia

Λ – magnetická vodivosť

Základná časť impulzného transformátora je jadro. V budiči je nutné eliminovať rozptylovú indukčnosť v aplikáciách pre vysoké frekvencie, preto sa volí toroidné jadro. Materiál je typicky ferit. Rozmery sa zvolia podľa doporučení pre daný budič, alebo podľa skúseností. Ak by jadro

neskôr nevyhovovalo vinutiu, je možné navrhnuť iné. Jadrá je možné v prípade potreby spájať (napr. lepiť).

Podľa vzorca pre U_{ZD} určíme napätie Zenerovej diódy. S_{max} je maximálna strieda riadiaceho signálu.

$$U_{ZD} > \frac{U_{cc} \cdot S_{max}}{1 - S_{max}} \quad (2.6)$$

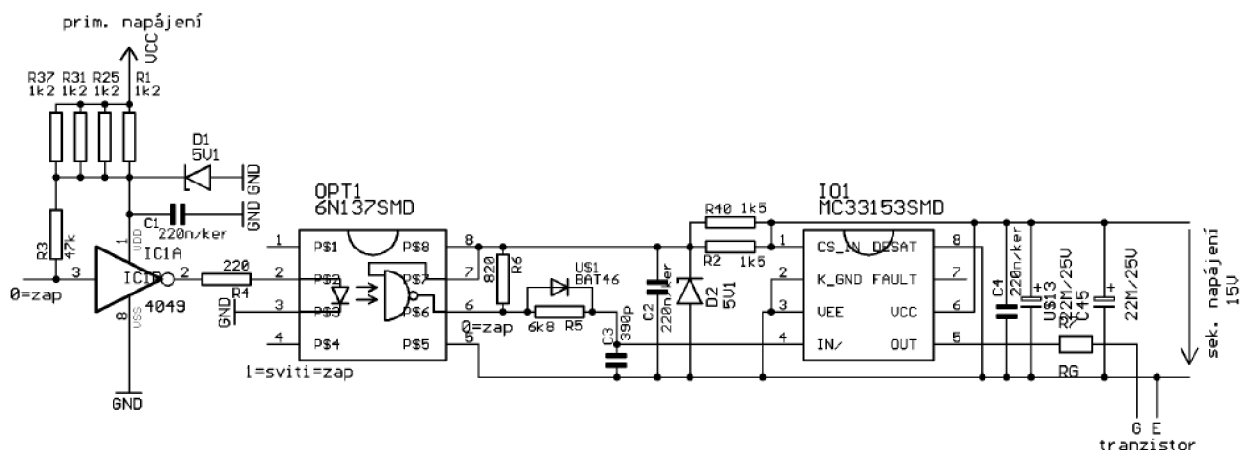
Výkon na zenerovej dióde sa volí podľa výkonu daného výrobcom súčiastky. Z výkonu je možné vypočítať odpovedajúci počet závitov podľa vzorca:

$$N_1 = \frac{U_{cc} \cdot S_{max}}{\sqrt{2 \cdot P \cdot \Lambda \cdot f}} \quad (2.7)$$

Nakoniec sa overí, či je možné počty závitov na jadro navinúť. Mohol by nastať problém s tým, že by mal vodič príliš veľký objem a do jadra by sa nezmestil. V takomto prípade by sa zvolilo jadro s inými rozmermi a veličiny, ktoré sú na S_{Fe} závislé by bolo nutné prepočítať.

2.5 Opis budiča s optočlenom

Budiče s optočlenom musia byť navrhnuté vždy tak, aby svetlo predstavovalo zapnutie a tma vypnutie. V opačnom prípade by v prípade absencie napájacieho napätia U_{cc} bol trvalo zapnutý výkonový tranzistor a mohol by sa zničiť. Optočlen by mal byť odolný čo najviac proti rušeniu vplyvom strmosti du/dt a mal by mať čo najmenšie oneskorenie pre zapínanie a vypínanie. Obvody na prijímacej strane optočlena musia byť tiež napájané z nejakého zdroja. Na to potrebujeme galvanicky oddelené napätie, ktoré získame z primárneho napájacieho napätia pomocou DC-DC meniča s transformátorom. Nestačí, že má optočlen veľmi malú parazitnú kapacitu. Transformátor musí mať tiež čo najmenšiu parazitnú kapacitu, aby parazitný prúd nenarušoval funkčnosť elektroniky na prijímacej strane optočlena.



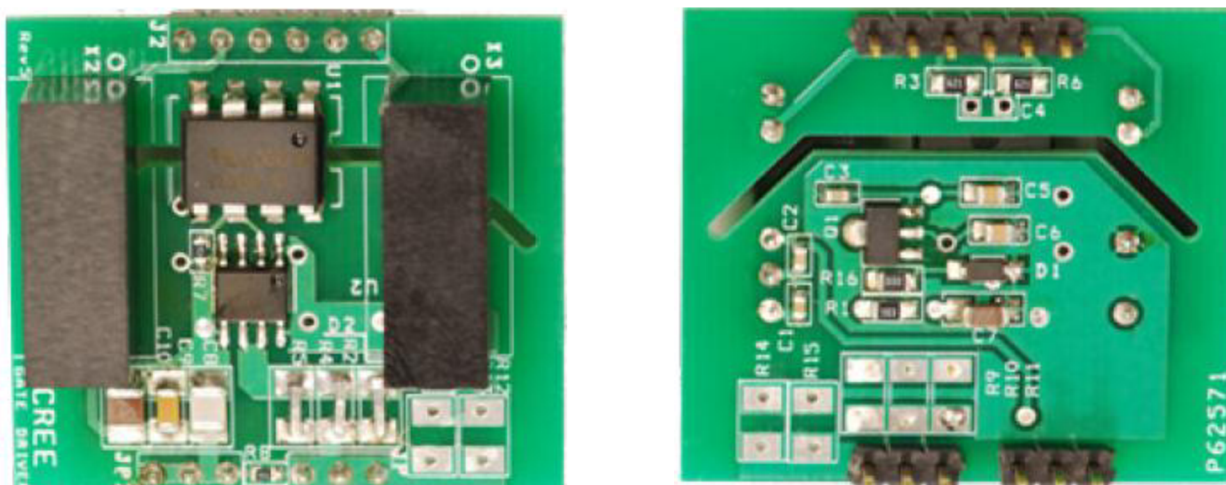
Obrázok 2.8 : Budič MOSFET tranzistora s optočlenom 6N137[6]

Príklad budiča s optočlenom je na obrázku 2.8 . Na sekundárnej strane sa nachádza Schmittov klopný obvod s otvoreným kolektorom (pin 5). Rezistor R6 slúži ako pull-up rezistor. Na vloženie odskoku slúžia RCD člen (R5, C3 a U\$1) s obvodom MC33153. Logická jednotka z výstupu optočlena dáva povel k vypnutiu tranzistora. C3 sa nabíja rýchlo cez U\$1. Podmienkou je veľmi malý pull-up rezistor $R_6 = 820 \Omega$.

Výstupný signál je invertovaný, tvarovaný a prúdovo zosilnený v integrovanom obvode Motorola MC33153. Na výstupe tohto obvodu sa budí hradlo výkonového tranzistora cez odpor R_g . [6]

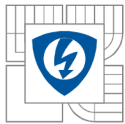
2.5.1 Budič s optočlenom Cree CPWR-AN10

Hlavne pre účely testovania tranzistorov MOSFET SiC je vhodný budič s optočlenom Cree CPWR-AN10. Doska budiča z oboch strán sa nachádza na obrázku 2.9. Detailná schéma sa nachádza na obrázku 2.10.



Obrázok 2.9 : Cree CPWR-AN10 vrchná strana (vľavo) a spodná strana (vpravo)[7]

Obvod obsahuje dva izolované DC-DC meniče X2 a X3, optočlen U1 a budiaci integrovaný obvod U2. Integrovaný budiaci obvod je Clare/IXYS IXDN609SI a môže poskytnúť rozkmit výstupného napätia až 35V a prúd až 9A s typickým výstupným odporom $0,8\Omega$. Použitý optočlen je Avago ACPL-4800-300E s imunitou $30\text{kV}/\mu\text{s}$, ktorý dokáže pracovať na napätí od 4,5 do 20V. Výkon je dodávaný izolovanými DC-DC meničmi. Oba meniče sú s výkonom 1 Watt od výrobcu Recom. Ich izolačné napätie je 5,2 kV a majú veľmi malú parazitnú kapacitu. Menič X2 mení napätie 12V na 5V a menič X3 mení napätie 12V na napätia $\pm 12\text{V}$. Výstupy s meničov sú spojené do série a ich spoločný potenciál je pripojený k source budeného tranzistora. V_{cc} určuje kladné napätie na hradle a $-V_{ee}$ určuje záporné napätie na hradle. Potenciál $-V_{ee}$ sa používa tiež

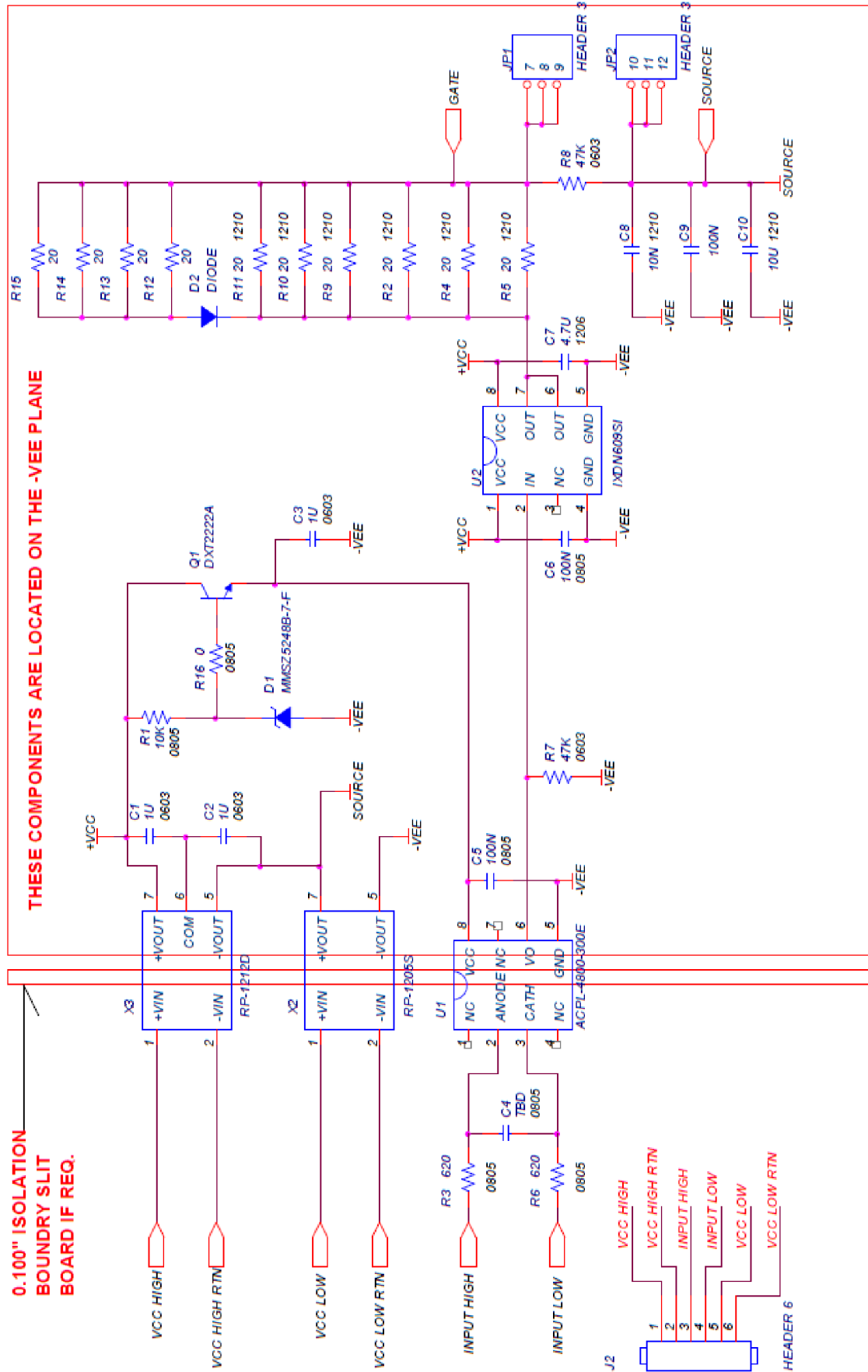


ako referenčná zem pre optoizolátor a budič. Emitorový sledovač zložený z Q1 a D1 limituje napätie optočlena na 17,3V, aj keď jeho maximálne napätie je 20V.

Rezistory R2, R4, R5, R9-R15 môžu byť pozmenené pre ovplyvnenie rýchlosti zapínania/vypínania. Na minimalizovanie rozptylovej indukčnosti slúžia kondenzátory C8-C10, ktoré sa nachádzajú blízko k source výkonového tranzistora. Medzi bodom source a -V_{ee} je tak tesné spojenie cez dané kondenzátory.

Hradlo výkonového tranzistora sa nabije po tom, čo je na optočlen privedené napätie medzi 10V až 12V. Obvod je veľmi flexibilný vďaka možnosti zmeny budiaceho napätia. Kladné napätie hradla je možné meniť napätím medzi bodmi V_{ccHIGH} a V_{ccHIGHRTN}, záporné napätie hradla sa mení napätím medzi bodmi V_{ccLOW} a V_{ccLOWRTN}. Napätie medzi V_{cc} a -V_{ee} nesmie prekročiť maximálne napätie integrovaného budiaceho obvodu U2, čo je 35V.

Viac informácií o tomto budiči sa nachádza v dokumentácii, ktorá je dostupná z [7].



Obrázok 2.10 : Schéma budiča Cree CPWR-AN10 [7]

2.6 Priepustný menič s rezonančnou kompenzáciou rozptylu

transformátora

V budičoch, v ktorých sa súčasne neprenáša informácia a budiaca energia je potrebné napätie na napájanie obvodov na sekundárnej strane. Toto napätie zabezpečuje galvanicky oddelený DC-DC napájací zdroj. Napájací zdroj vždy tvorí transformátor pracujúci na frekvencii niekoľko stoviek kHz. Čím je vyššia frekvencia napätia, tým sú menšie rozmery transformátora. Dokazujú to vzťahy medzi frekvenciou f a prierezom železného jadra S_{Fe} vo vzťahu pre indukované napätie transformátora.

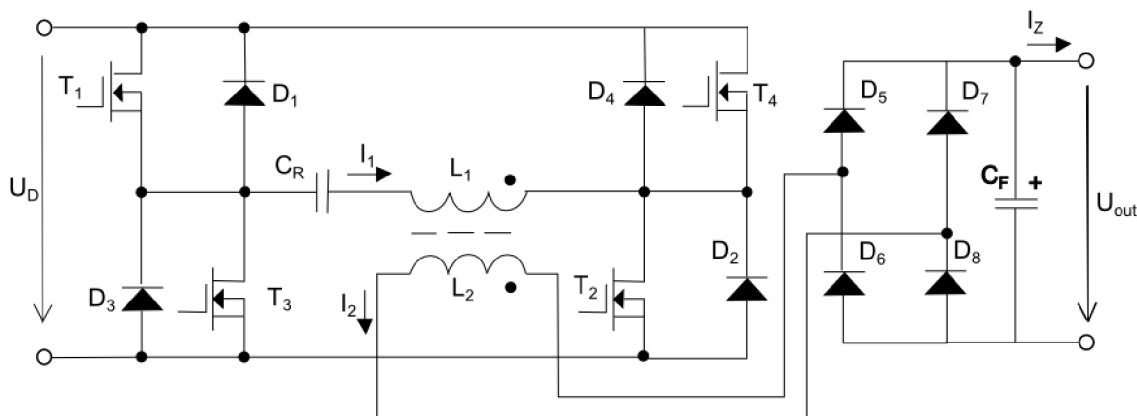
$$U_{i1} = \frac{2 \cdot \pi}{\sqrt{2}} \cdot B_{max} \cdot S_{Fe} \cdot f \cdot N_1 \quad (2.8)$$

$$S_{Fe} = \frac{U_{i1}}{\frac{2 \cdot \pi}{\sqrt{2}} \cdot B_{max} \cdot f \cdot N_1} \quad (2.9)$$

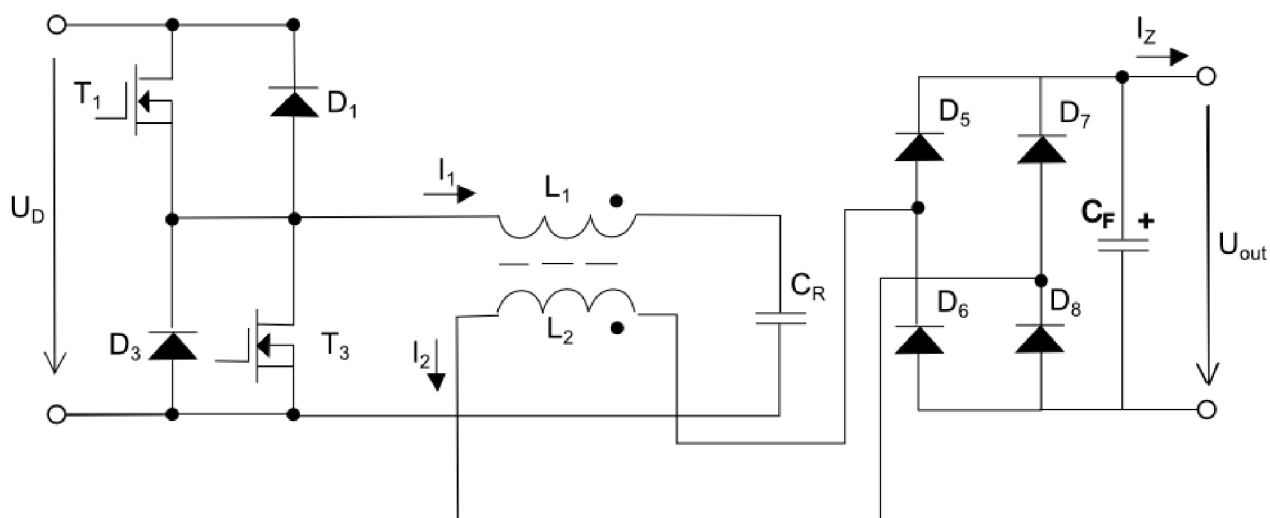
Veľký dôraz je kladený na to, aby bola parazitná kapacita medzi primárnym a sekundárnym vinutím transformátora čo najmenšia.

Rezonančný menič využíva rezonanciu rozptylovej indukčnosti transformátora a prídavného kondenzátora. Veľkosť kapacity prídavného kondenzátora je navrhnutá tak, aby eliminoval rozptylovú indukčnosť, teda bol s ním v rezonancii. Zapínanie a vypínanie tranzistorov prebieha pri nulovom prúde, je to tzv. zero current switching. Straty pri spínaní su teda nulové. Veľkou výhodou tohto meniča je napäťová tvrdosť. Je tak možné použiť vysokú spínaciu frekvenciu až niekoľko stoviek kHz.

Základná schéma rezonančného meniča je na obrázku 2.12. Jedna tranzistorová vetva môže byť nahradená kapacitným deličom a neskôr môže byť zapojenie ešte zjednodušené zlúčením funkcie predradného kondenzátora s kapacitným deličom podľa obrázku 2.13. [6]



Obrázok 2.12 : Základná schéma rezonančného meniča



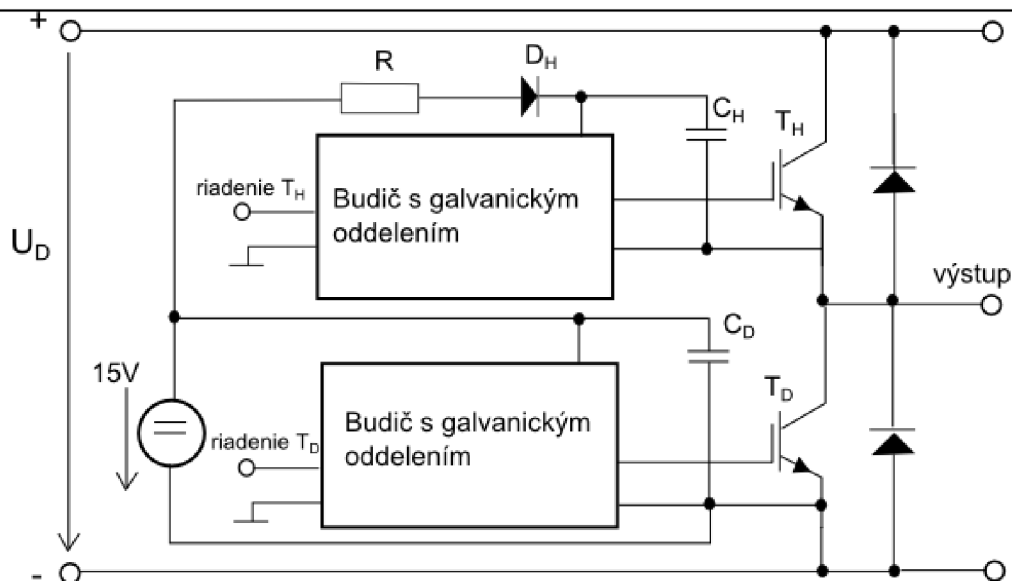
Obrázok 2.13 : Zjednodušené zapojenie rezonančného meniča

2.7 Nábojová pumpa ako náhrada galvanicky oddeleného zdroja

Základnou súčasťou meniča sú dva tranzistory a dve nulové diódy. Horný je tranzistor je T_H a dolný je T_D . Menič je napájaný napätím U_D . Riadiaca jednotka generuje riadiace signály pre oba tranzistory T_H aj T_D proti spoločnej zemi. Nie je nutné, aby bolo sekundárne napájacie napätie galvanicky oddelené od výkonového obvodu, pretože emitor dolného tranzistora je pripojený na mínusový potenciál medziobvodu. Napájacie napätie horného musí byť plávajúce. Na to sa používa nábojová pumpa. Je to obvod R, D_H, C_H . Počas vypnutého stavu T_D slúži C_H ako plávajúci napájací zdroj pre budič T_H .

V zapnutom stave je emitor T_H spojený s kladným potenciálom medziobvodu. Kondenzátor C_H je „potenciálovo unesený,,. Dolný koniec sa ocitne na napätí $+U_D$ proti mínusovej zbernici a na hornom konci je U_D+15V proti mínusovej zbernici. Napätie $15V$ stále napája budič horného tranzistora. Dióda D_H je v závernom smere a oddeľuje horný koniec kondenzátora od zdroja $15V$.

Základná nevýhoda tohto riešenia sa objavuje pri nízkych striedach, pri ktorých nie je C_H dostatočne dobíjaný. Použitie je hlavne v meničoch s malým napätím v medziobvode.[6]



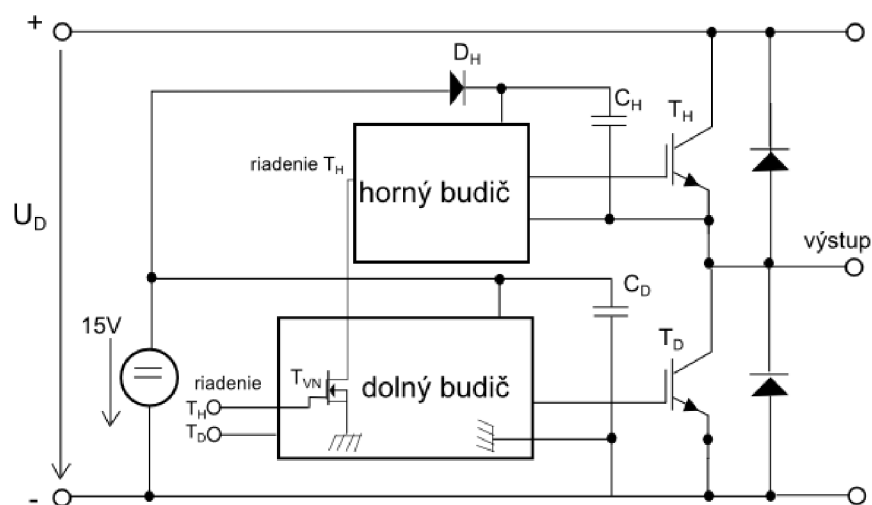
Obrázok 2.14 : Nahradenie galvanicky oddeleného zdroja sekundárneho napájacieho napätia budiča

2.7.1 Riadiaci signál aj sekundárne napájanie bez galvanického oddelenia

V niektorých špeciálnych aplikáciách nie je potrebné, aby bola zem oddelená od silového obvodu. Dolný budič potom nemusí mať izolované napájanie, ani galvanické oddelenie signálu.

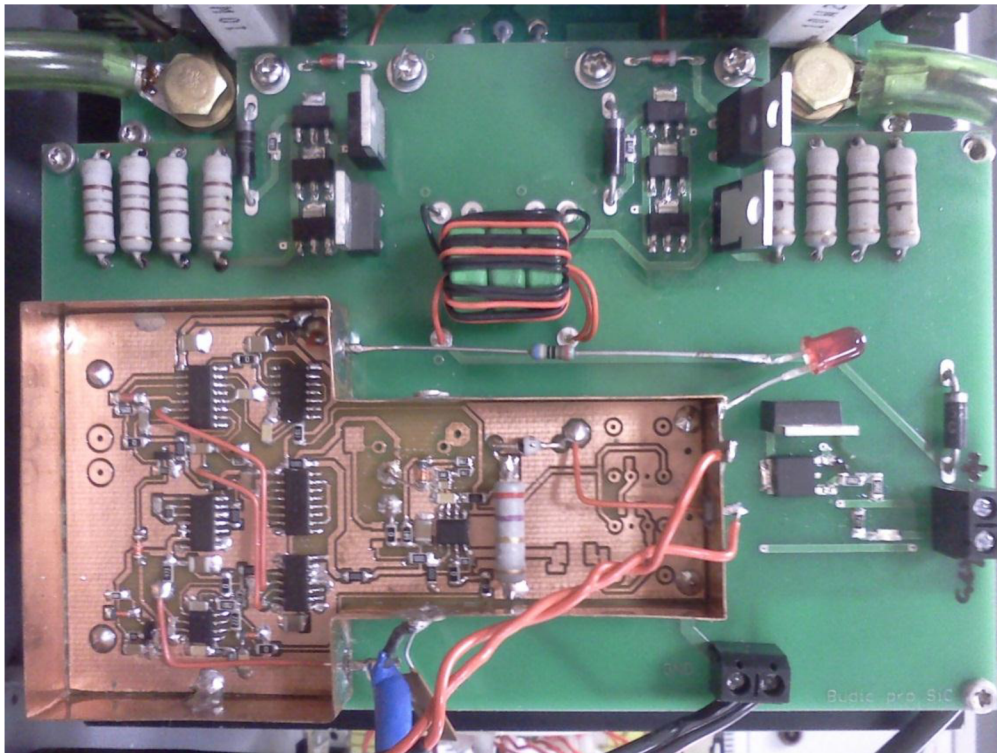
Horný budič je napájaný nábojovou pumpou. Riadiaci signál nie je galvanicky oddelený a tak sa signál prevádza voči plávajúcej zemi horného budiča, čo je emitor tranzistora T_H .

Typicky bývajú takéto meniče súčasťou integrovaných obvodov. Sú veľmi nespoľahlivé, často dochádza k prerazu posúvacieho tranzistora. Doporučuje sa takéto meniče konštruovať iba do výkonu 1W.



Obrázok 2.15 : Menič s riadiacim signálom a napájacím zdrojom budiča bez galvanického oddelenia

3 BUDIČ NAVRHNUTÝ NA UVEE



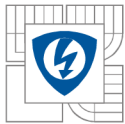
Obrázok 3.1 : Budič spolu s riadiacou jednotkou

3.1 Opis schémy a funkcie budiča

Budič navrhnutý na UVEE je v princípe veľmi podobný obvodu opísanému v kapitole 2.4. Tento budič má dva sekundárne obvody, dokáže preto budiť dva tranzistory súčasne. Jeho schéma je na obrázku 3.1.

Primárne vinutie transformátora je paralelne spojené s kombináciou usmerňovacej diódy BYW29-200 a Zenerovej diódy 1N5352B, ktoré slúžia na demagnetizáciu jadra transformátora pri vypínaní. MOSFET tranzistor T5 FR024N pri zapnutí privádza napätie na primárne vinutie transformátora.

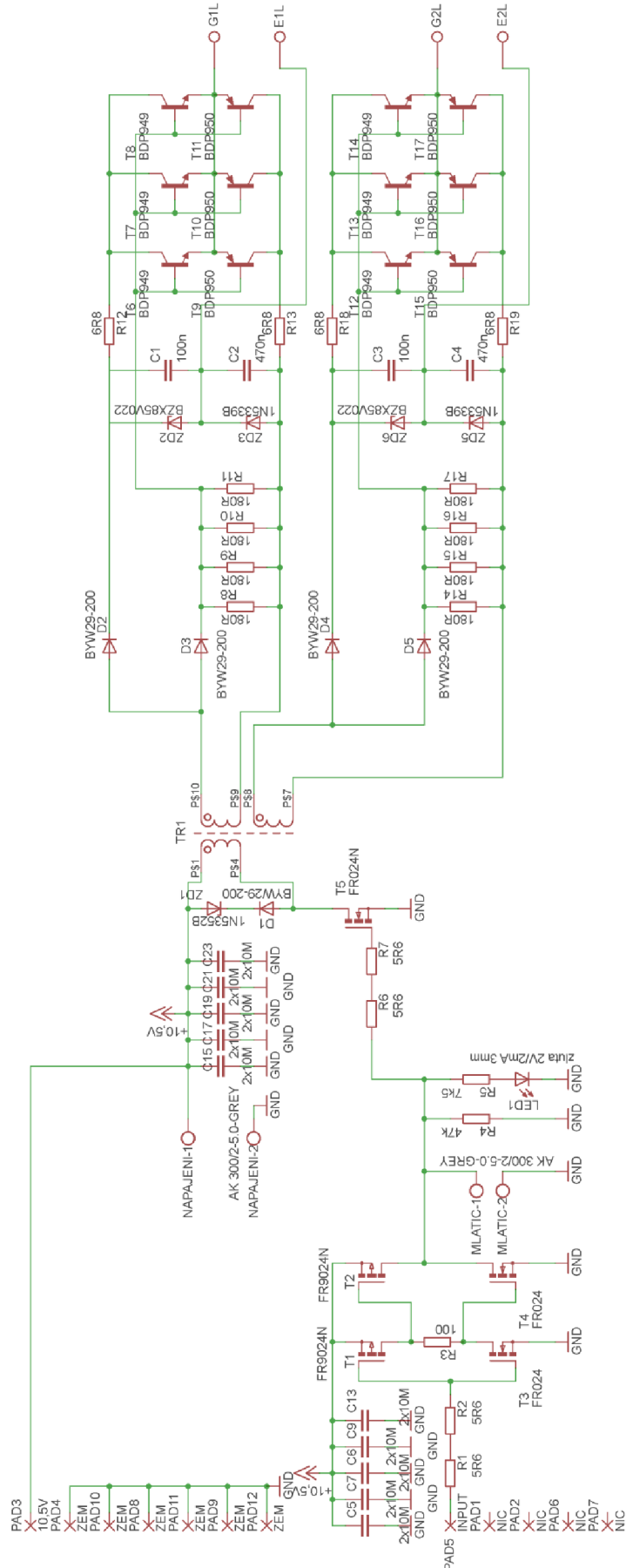
Súčiastky, ktoré sa nachádzajú pred hradlom tranzistora T5 slúžia na jeho budenie. Ide o dvojstupňový dvojčinný inventer s tranzistorami MOSFET zložený s tranzistorov T1 až T4 typu FR9024 a FR024. R1 a R2 sú gateové rezistory pre dvojicu tranzistorov T1 a T3. Odpor R3 obmedzuje skratový prúd pri komutácii T1 a T3. Zároveň zabraňuje komutačnému skratu T2 a T4. Rezistory R6 a R7 sú gateové rezistory tranzistora T5. Dvojstupňový dvojčinný inventer sa budí signálom z riadiaceho člena privedeným na PAD5, ktorý je tiež oznažený ako INPUT.



Sekundárna strana je tvorená špičkovým usmerňovačom, dvojčinným emitorovým sledovačom a blokovými kondenzátormi.

Špičkový usmerňovač tvoria C1, C2 a D2. Ten nezávisle na striede riadiaceho signálu vytvára sekundárne napájacie napätie +20 V a - 5V pre zapínanie a vypínanie výkonového tranzistora. Zenerové diódy rozdeľujú napätie 25V na 20V a -5V. Energia je udržiavaná v kondenzátoroch. Všetky usmerňovacie diódy v schéme sú typu BYW29-200.

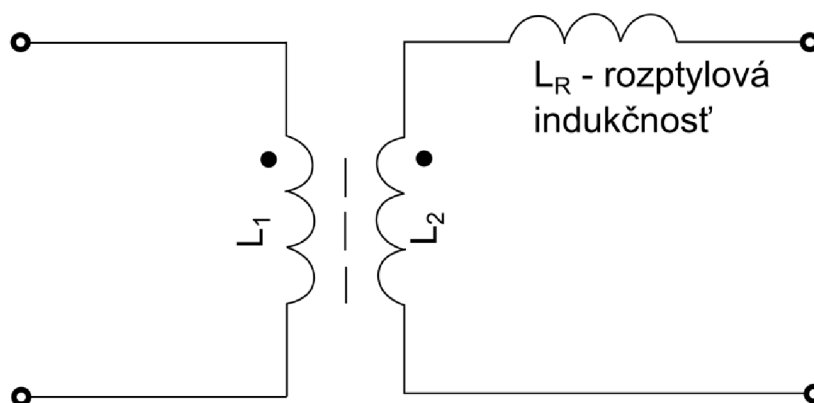
Dvojčinný emitorový sledovač je zložený z troch dvojíc tranzistorov za účelom dostatočného prúdového dimenzovania. Obsahuje bipolárne tranzistory typu BDP949 a BDP950, ide o súčiastky T6 až T11. Emitor spínaného tranzistora je zapojený medzi spomínané napájacie zdroje +20V a -5V. Pri zapnutí sa cez diodu D3 privádza kladné napätie cca 25V na bázu sledovača. Otvoria sa horné NPN tranzistory emitorového sledovača a hradlo výkonového tranzistora sa nabije na +20V. Pri vypnutí slúžia rezistory R9-R11 k otvoreniu spodných PNP tranzistorov sledovača a tým k prebitiu kapacity hradla výkonového tranzistora na záporné napätie -5V. R12 a R13 sú gateové rezistory, ktoré priamo ovplyvňujú rýchlosť zapínania a vypínania tranzistorov na požadovanú hodnotu a tiež obmedzujú nabíjací a vybíjací prúd. Vďaka ich umiestneniu v obvode môže sledovač pracovať v spínanom režime, čo je výhodné. V lineárnom režime totiž sledovač pri kapacitnej záťaži vykazuje náchylnosť k vzniku vf. oscilácií (určitá forma ringingu vznikajúca už v obvode budeného hradla).



Obrázok 3.1 : Schéma budiča z UVEE

3.2 Impulzný transformátor

Rozptylová indukčnosť spomaľuje nabíjanie v špičkovom usmerňovači. Bolo potrebné ju minimalizovať zväčšením prierezu S_{Fe} . Pri vysokých frekvenciách je problém rozptylovej indukčnosti kritický a kondenzátory zdroja sa pri malej striede nestačia dobíjať. Transformátor obsahuje tri zlepené toroidné jadrá LJT 1305c z materiálu CF139.



Obrázok 3.2 : Rozptylová indukčnosť transformátora

3.2.1 Matematický dôkaz zníženia rozptylovej indukčnosti

Primárny počet závitov vypočítame podľa rovnice:

$$N_1 = \frac{U_{CC} \cdot T \cdot S_{max}}{B_m \cdot S_{Fe}} \quad (3.1)$$

N_1 - primárny počet závitov

U_{CC} - napájacie napätie

T - perióda , odpovedá frekvencii niekoľko kHz

S_{max} -maximálna strieda

B_m - maximálna hodnota magnetickej indukcie

S_{Fe} - prierez jadra transformátora

Indukčnosť sa vypočíta :

$$L_1 = N_1^2 \cdot \Lambda \quad (3.2)$$

$$\Lambda = \mu_0 \cdot \mu_r \cdot \frac{S_{Fe}}{l} \quad (3.3)$$

L_1 - indukčnosť primárneho vinutia

Λ - magnetická vodivosť

μ_0 – permeabilita vákua

μ_r – relatívna permeabilita

l – dĺžka zväzku železa

Rozptylová indukčnost sa vypočíta:

$$L_R = L_1 \cdot (1 - k^2) \quad (3.4)$$

L_R – rozptylová indukčnost

k – činiteľ väzby

Pre n toroidov sa hodnoty zmenia, platia pre ne čiarkované hodnoty

$$N'_1 = \frac{U_{CC} \cdot T \cdot S_{max}}{B_m \cdot n \cdot S_{Fe}} = \frac{N_1}{n} \quad N'_1 < N_1 \quad (3.5)$$

$$L'_1 = N_1'^2 \cdot \Lambda' = \left(\frac{N_1}{n}\right)^2 \cdot n \cdot \Lambda = \frac{N_1^2 \cdot \Lambda}{n} = \frac{L_1}{n} \quad L'_1 < L_1 \quad (3.6)$$

$$\Lambda' = \mu_0 \cdot \mu_r \cdot \frac{n \cdot S_{Fe}}{l} = n \cdot \Lambda \quad (3.7)$$

Činiteľ väzby je daný prevedením vinutia, ktoré je pre n toroidov zhodné. Zostáva preto konštantný, platí $k' = k$.

Rozptylová indukčnost klesne, pretože klesla indukčnost L_1 , od ktorej je odvodená.

$$L'_R = L'_1 \cdot (1 - k^2) = \frac{L_1}{n} \cdot (1 - k^2) = \frac{L_R}{n} \quad L'_R < L_R \quad (3.8)$$

3.2.2 Návrh počtu závitov transformátora

Počet závitov primárneho vinutia transformátora N_1 sa navrhuje podľa vzťahu:

$$N_1 = \frac{U_{CC} \cdot T \cdot S_{max}}{B_m \cdot S_{Fe}} \quad (3.9)$$

Napätie U_{CC} pre výpočet som použil 10V z dôvodu úbytku napätia na tranzistore T5 v zapnutom stave.

T je perióda spínania. Určil som ju ako prevrätenu hodnotu frekvencie. Menič spína tranzistory na frekvencii 100 kHz.

$$T = \frac{1}{f} = \frac{1}{100 \cdot 10^3} \text{ s} = 10 \cdot 10^{-6} \text{ s} = 10 \mu\text{s} \quad (3.10)$$

Maximálna strieda sa v praxi volí $s_{max} = 0,45$.

B_m sa v praxi volí z rozsahu 0,2T – 0,3T . V tomto prípade bola zvolená hodnota $B_m = 0,25\text{T}$.

$S_{FeToroid}$ som určil podľa rozmerov z dokumentácie výrobcu feritového jadra a je to 15 mm^2 . S_{Fe} celého jadra zloženého z troch toroidov je $3 \times 15 \text{ mm}^2$, čo je 45 mm^2 .

$$N_1 = \frac{U_{CC} \cdot T \cdot S_{max}}{B_m \cdot S_{Fe}} = \frac{10 \cdot 10^{-5} \cdot 0,45}{0,25 \cdot 45 \cdot 10^{-6}} = 4 \quad (3.11)$$

Napájacie napätie pre budič je $U_{CC} = 10,5V$. Vzhľadom na úbytok na tranzistore T5 je na primárnom vinutí napätie približne 10V v zapnutom stave. Na sekundárnej strane transformátora je požadované napätie 24V, ktoré sa delí medzi kondenzátory C1 a C2. Prevod transformátora p je preto :

$$p = \frac{U_1}{U_2} = \frac{4V}{10V} = 0,4 \quad (3.12)$$

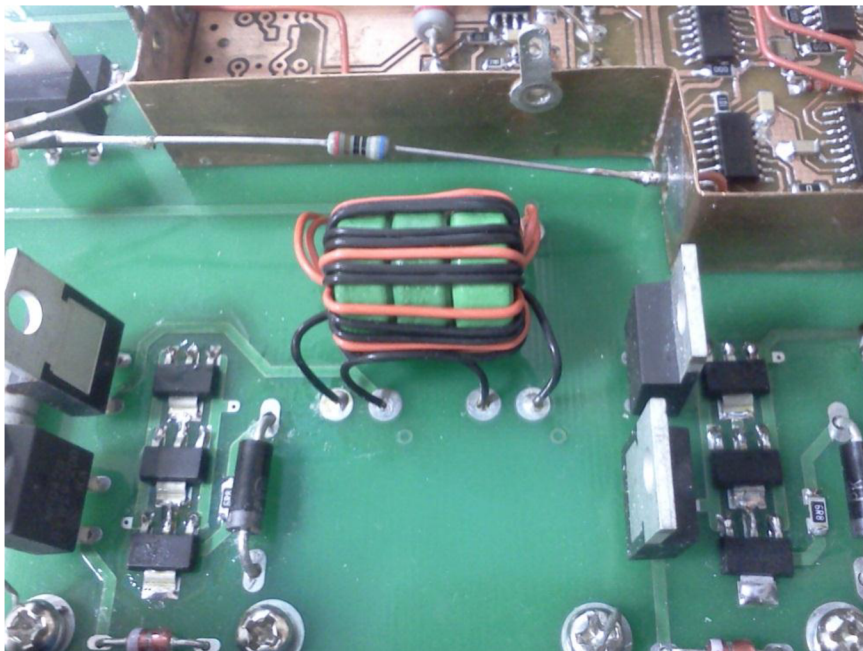
V predchádzajúcom kroku som zistil počet závitov primárneho vinutia N_1 . Pre počet závitov sekundárneho vinutia N_2 platí:

$$N_2 = \frac{N_1}{p} = \frac{4}{0,4} = 10 \quad (3.13)$$

Navrhnuté počty závitov sú $N_1 = 4$ a $N_2 = 10$.

3.2.3 Vinutie transformátora

Primárne vinutie je tvorené dvoma paralelnými vinutiami vodičom s červenou farbou. Sekundár je vinutý jednoducho vodičom čiernej farby. Vinutie je rozprestrené po celom toroide, aby bol minimalizovaný rozptyl. Budič má dve sekundárne vinutia, pretože dokáže budiť dva tranzistory súčasne.



Obrázok 3.3 : Impulzný transformátor

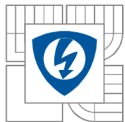
jadro	
typ	toroid LjT 1305C-CF139 &CF
materiál	CF139
vonkajší priemer [mm]	13
vnútorný priemer [mm]	7
šírka [mm]	5
vinutie	
použitý vodič	vodič s teflónovou izoláciou
izol. pevnosť	1 kV
priemer [mm]	0,4
počet závitov - prim. vinutie	4
počet závitov - 1. sek. vinutie	10
počet závitov - 2. sek. vinutie	10

Tabuľka 3.1 : Navijací predpis transformátora

3.3 Súčiastky

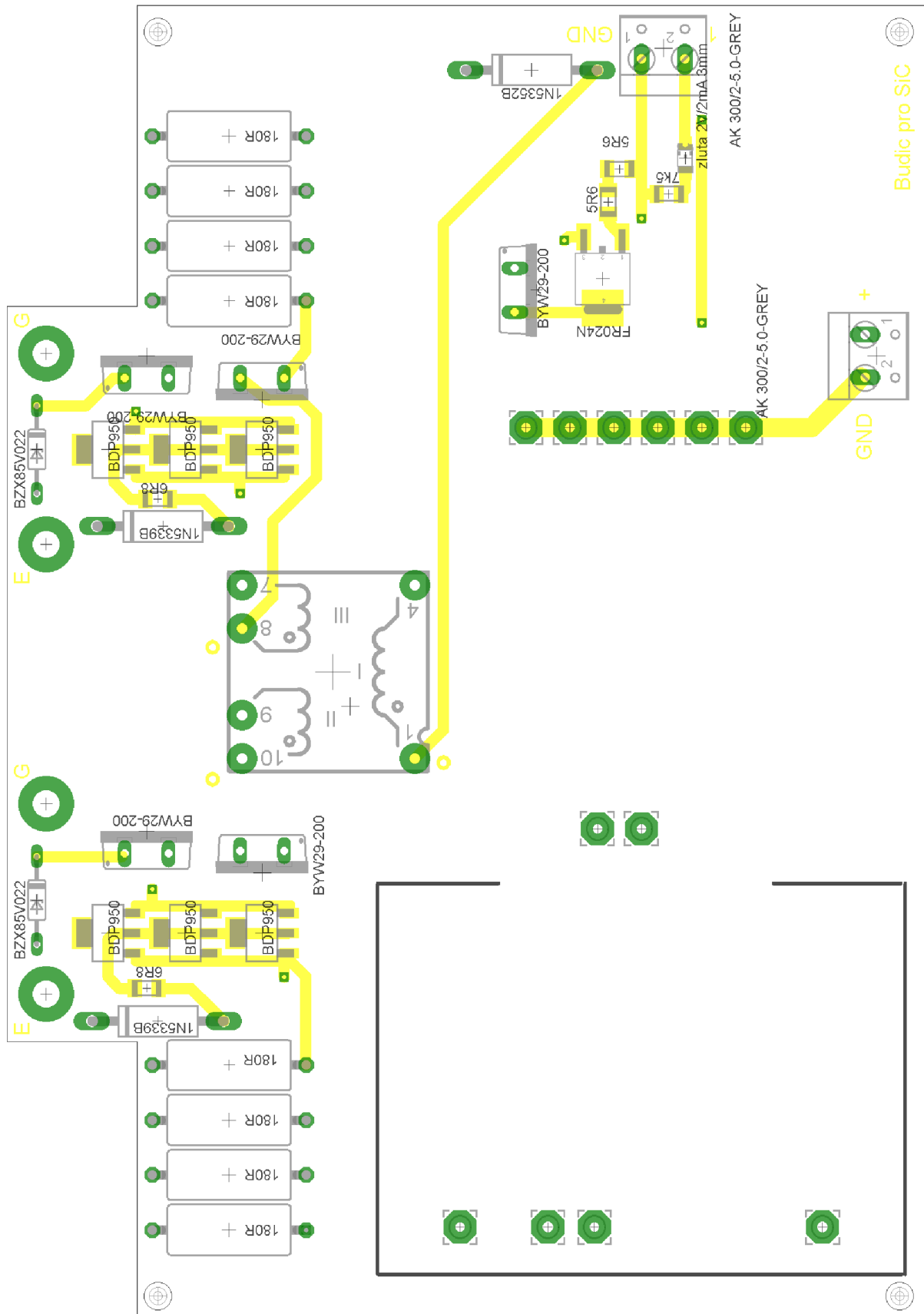
súčiastka	typ	charakteristická hodnota	puzdro	výrobca	počet ks	cena za ks [Kč]
kondenzátor	CKS0805 100n/50V X7R 10%	100nF	0805	Yageo	2	0,71
kondenzátor	CKS0805 470n/16V X7R 10%	470nF	0806	Yageo	3	2
kondenzátor	CKS1210 10u/25V X7R 10%	10μF	1210	HITANO	20	7,1
dióda	BYW29-200	$U_{rm} = 200\text{ V}$ $I_f = 8\text{ A}$ $t_{rr} = 35\text{ ns}$	TO220B	On semiconductor	5	13,4
LED dióda	LED 1206 YELLOW 63/120°	$U_f = 2,2\text{ V}$ $I_f = 20\text{ mA}$	1206	BRIGHT LED	1	2
SMD rezistor	R1206 5R6 1%	5,6Ω	1206	Yageo	4	1
SMD rezistor	R1206 100R 1%	100Ω	1206	Yageo	1	1
SMD rezistor	R1206 47K 1%	47kΩ	1206	Yageo	1	1
SMD rezistor	R1206 7K5 1%	7,5kΩ	1206	Yageo	1	1
SMD rezistor	R1206 6R8 1%	6,8Ω	1206	Yageo	4	1
rezistor	RR W2 E180	180Ω , 2W	0411	CYM	8	3
unip. tranzistor	IRFR9024N	$I_{dss} = 11\text{ A}$ $U_{ds} = 55\text{ V}$ $R_{ds} = 0,175\Omega$	DPAK	INTERNATIONAL RECTIFIER	3	14,3
unip. tranzistor	IRFR024N	$I_{dss} = 17\text{ A}$ $U_{ds} = 55\text{ V}$ $R_{ds} = 0,075\Omega$	DPAK	INTERNATIONAL RECTIFIER	2	10,4
bip. tranzistor	BDP949	$I_c = 3\text{ A}$ $P_d = 5\text{ W}$	SOT223	Infineon	6	18,7
bip. tranzistor	BDP950	$I_c = 3\text{ A}$ $P_d = 5\text{ W}$	SOT224	Infineon	6	9,8
zen. dióda	1N5352B	$U_{zn} = 15\text{ V}$ $P_{max} = 5\text{ W}$	DO-201	Diotec	1	5,5
zen. dióda	BZX85V022	$U_{zn} = 22\text{ V}$ $P_{max} = 1,3\text{ W}$	DO41	Semtech	2	1,6
zen. dióda	1N5339B	$U_{zn} = 5,6\text{ V}$ $P_{max} = 5\text{ W}$	DO-201	Semtech	2	4,9
feritové jadro	LjT 1305C-CF139 &CF	$S_{Fe} = 15\text{ mm}^2$	-	-	3	5,93
						524,41

Tabuľka 3.2 : Zoznam súčiastok pre budič

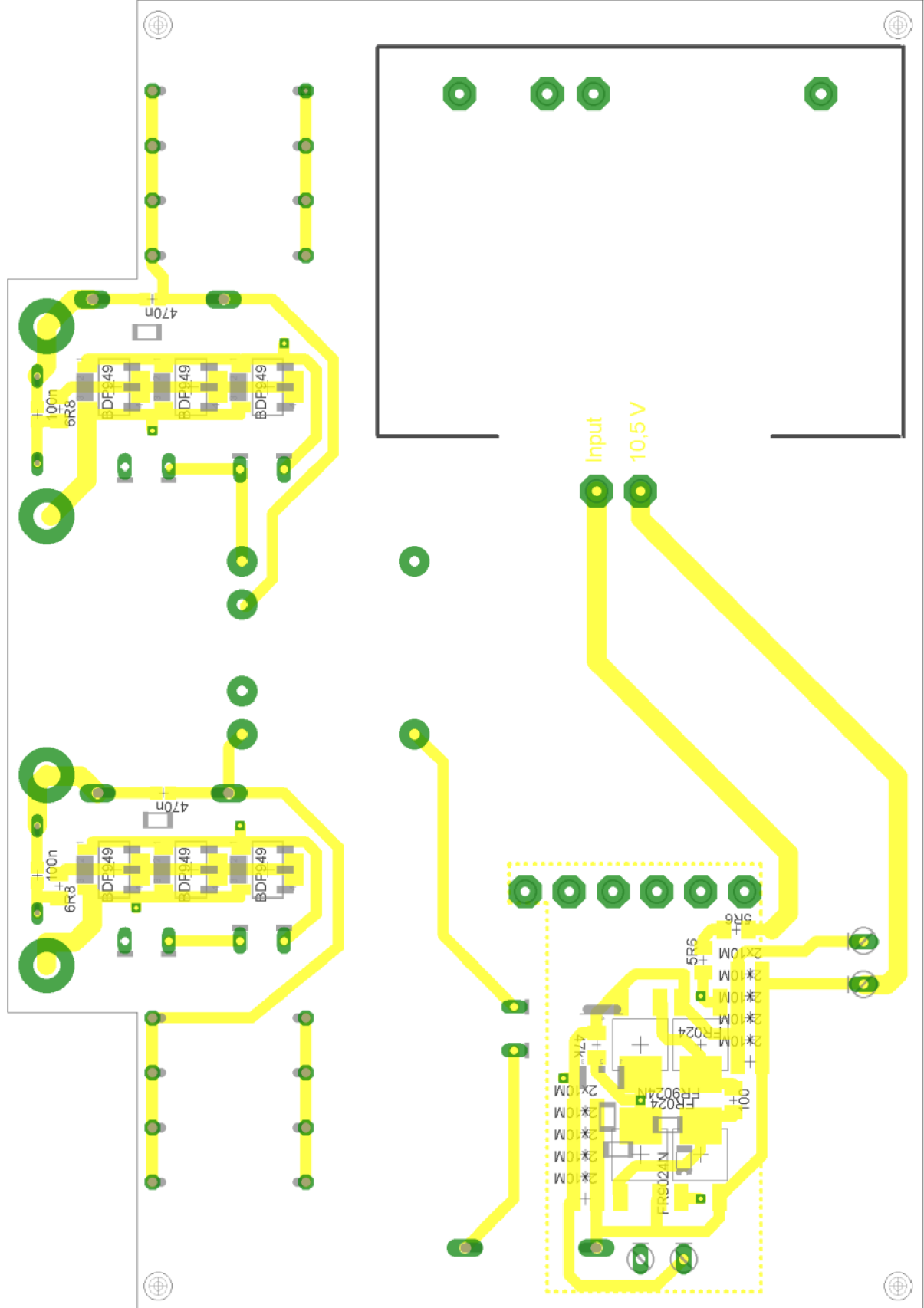


Uvedené súčiastky pochádzajú z obchodu gme.cz okrem feritových jadier, ktoré sú z obchodu semic.cz. Ceny sú uvedené pre maloobchod a s DPH. Cena súčiastok celého meniča je 524,41 Kč. K tejto sume je potrebné pripočítať ešte cenu za vyhotovenie dosky plošných spojov.

3.4 Doska plošných spojů



Obrázok 3.4 : Výkres dosky plošných spojů z vrchnej strany



Obrázok 3.5 : Výkres dosky plošných spojov zo spodnej strany

3.5 Testovanie funkčnosti budiča

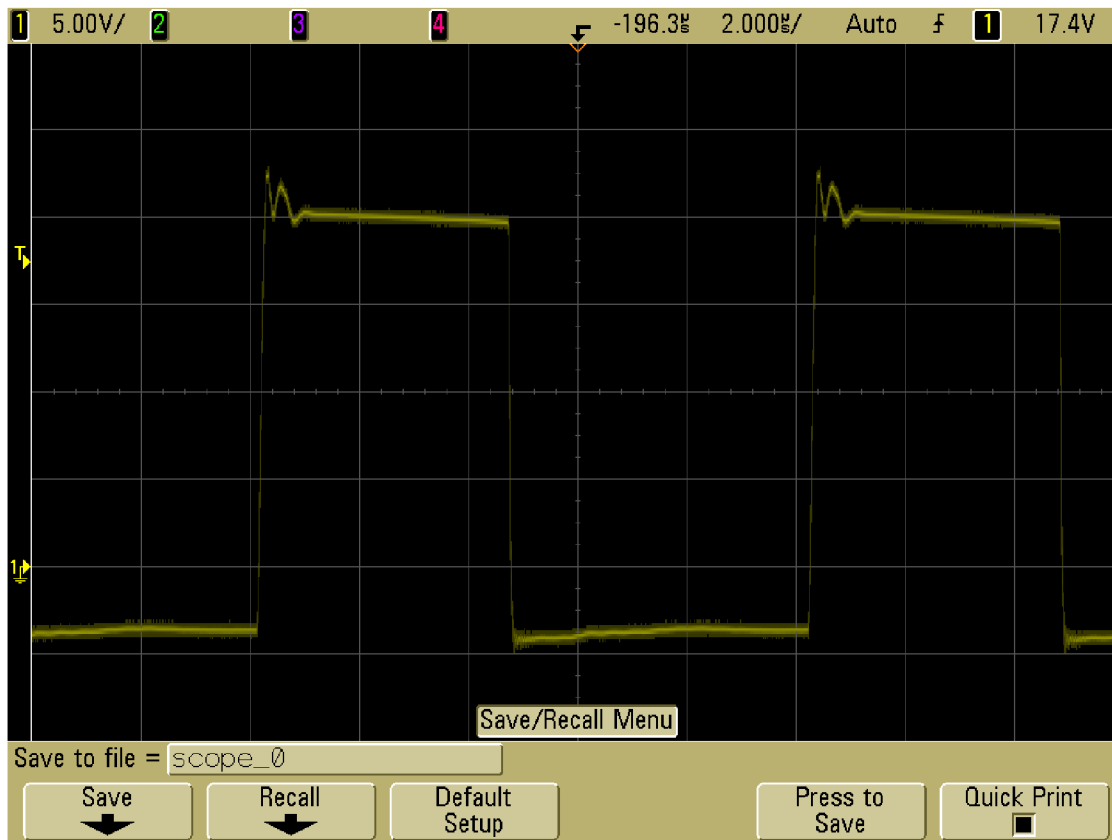
Z obrázkov 3.6 a 3.7 je vidieť veľkú strmosť hrany, pretože budič je schopný dodať dostatočne veľké prúdy pre nabíjanie a vybíjanie hradla. Na obrázku 3.6 možno pozorovať zákmit na začiatku hrany daný parazitnou indukčnosťou prívodu medzi budičom a tranzistorom a kapacitou hradla. Má charakter tlmených kmitov. V grafe na obrázku 3.7 je tiež možné pozorovať kmity. Výraznejším javom je ale pokles záporného napätia z dôvodu, že sa nestíha dobíjať kapacita C2. Preto sa budič nesmie používať pri striedach menších ako 0,05.

Na obrázku 3.8 je časový priebeh napätia na sekundárnej strane transformátora. Pred pravouhlým pulzom je možné pozorovať magnetizáciu jadra a za pravouhlým pulzom vidieť demagnetizáciu jadra sprevádzanú kmitmi. Demagnetizácia skončila dostatočne skoro pred novým zapnutím, čo je potrebné k zaisteniu správnej funkcie obvodov.

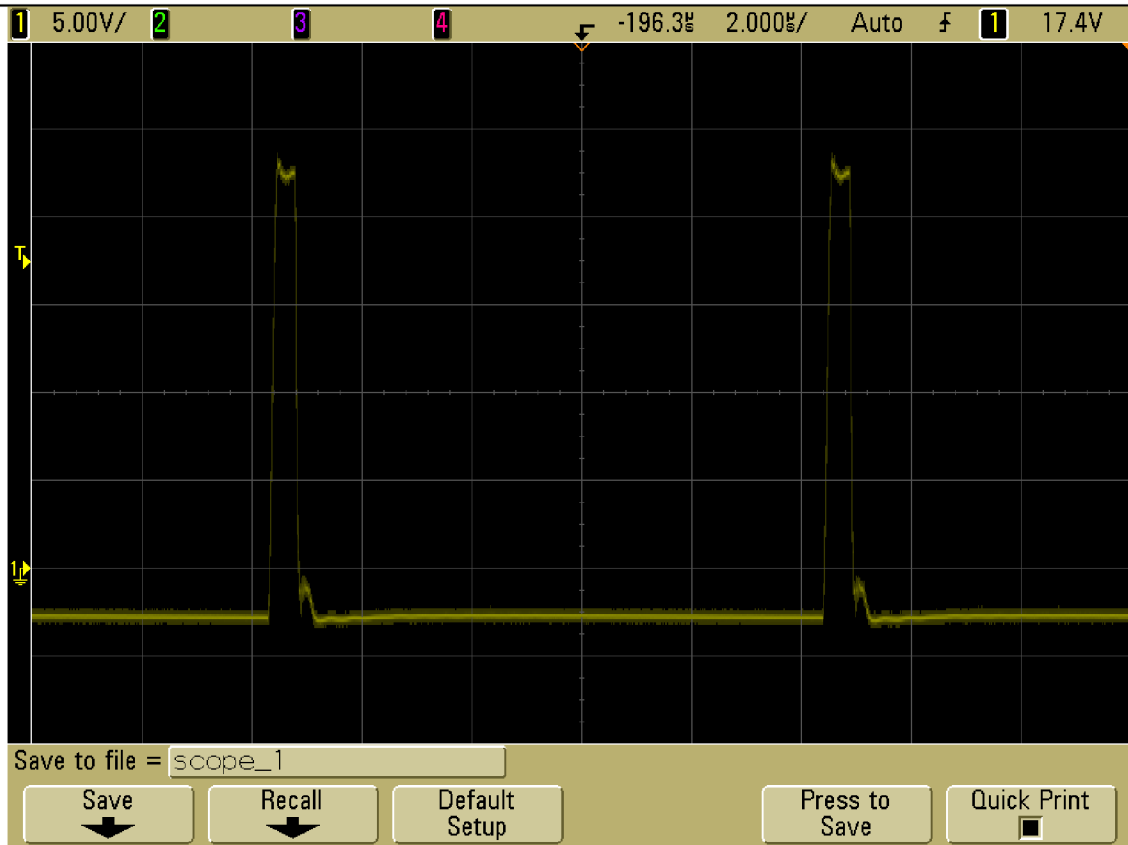
Na obrázku 3.10 sú prítomné dve napätia, zapínacie a nulové napätie. Je to tak správne.

V grafoch na obrázkoch 3.12 a 3.13 zenerova dióda ZD3 s kondenzátorom C2 udržiava takmer konštantné napätie.

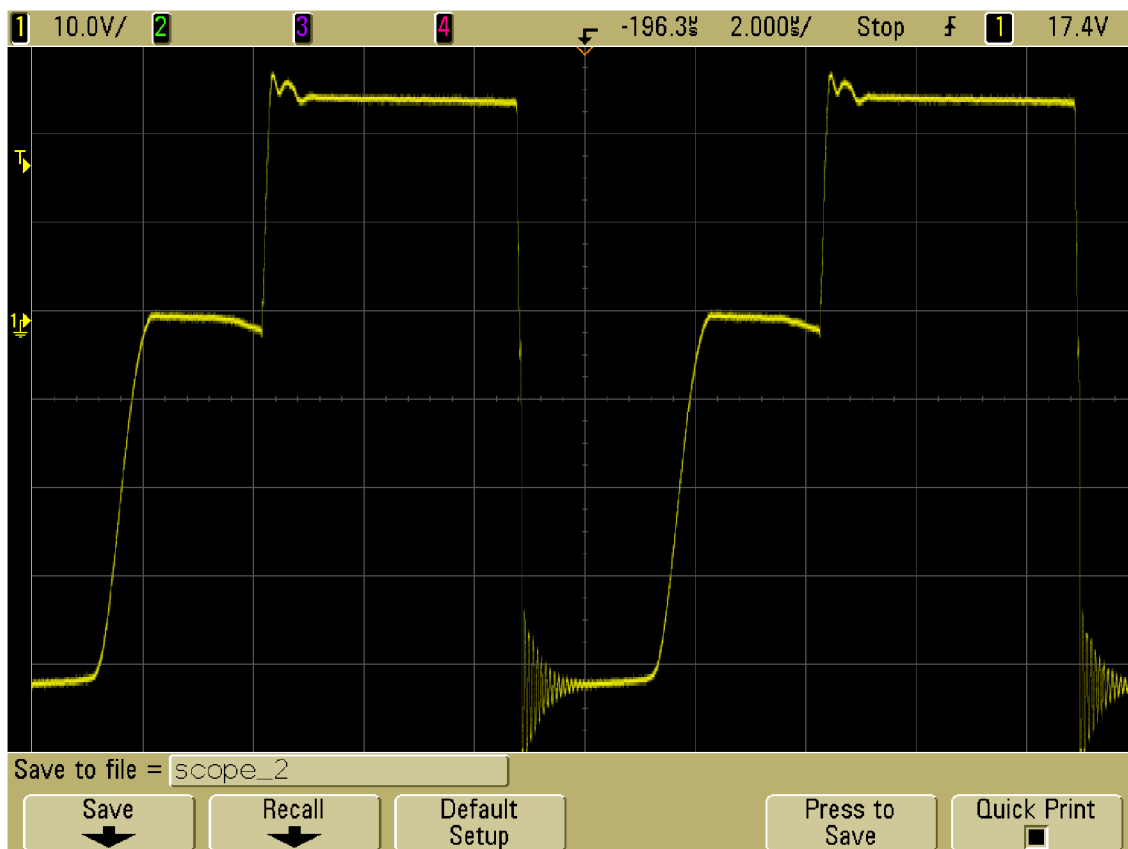
3.5.1 Grafy



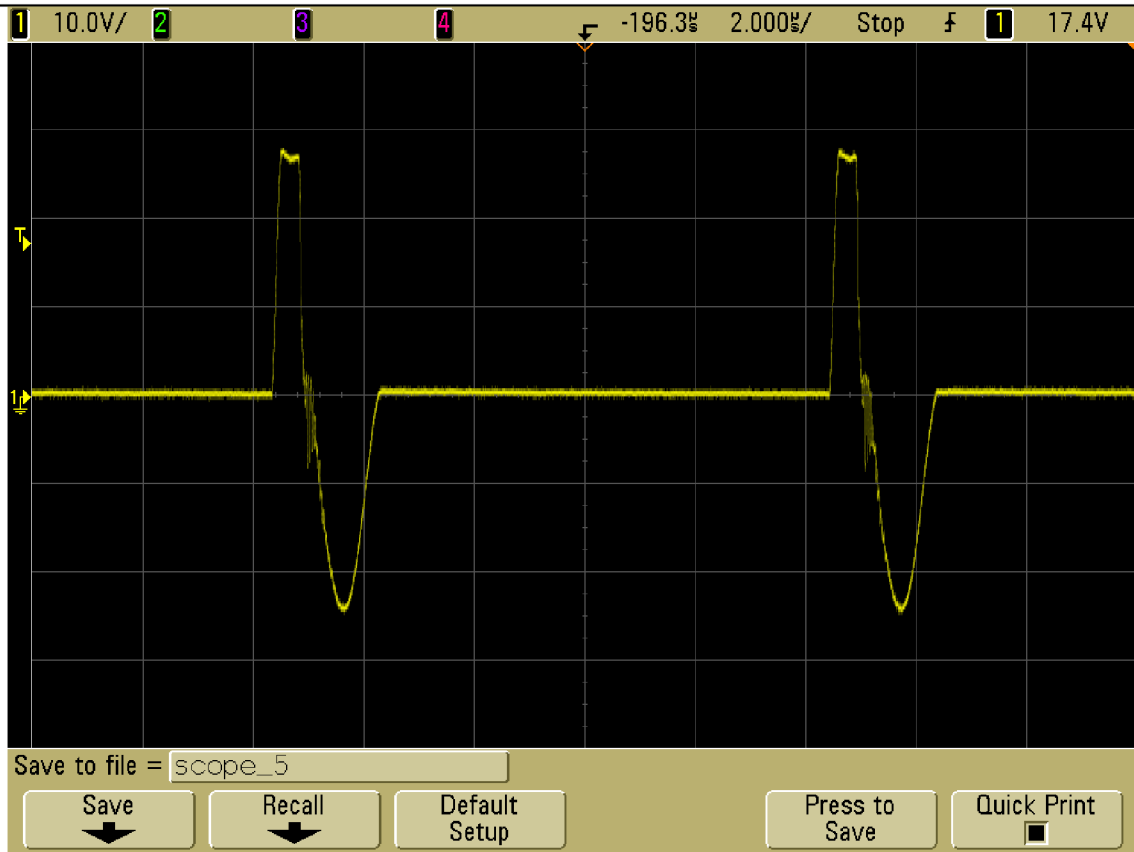
Obrázok 3.6 : Priebeh napätia G-S na výkonovom tranzistore pri striede 0,45.



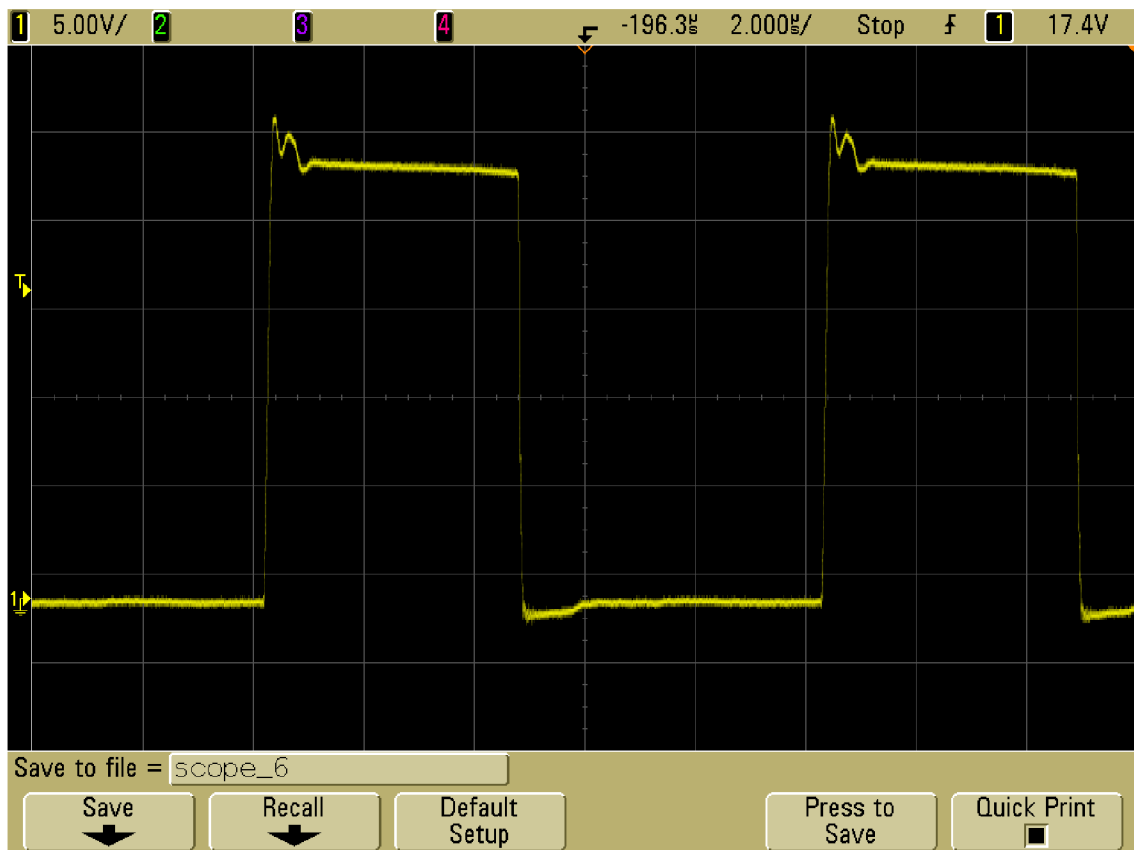
Obrázok 3.7 : Priebek napätia G-S na výkonovom tranzistore pri striede 0,05.



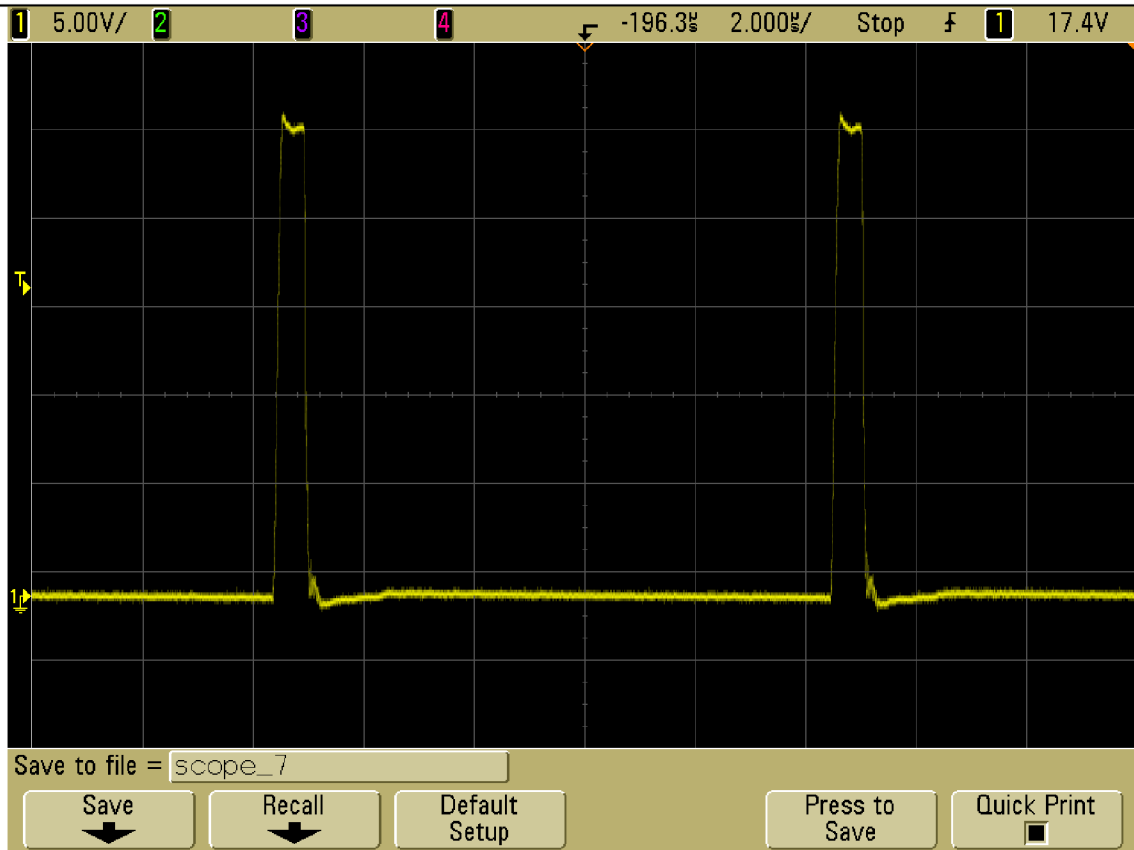
Obrázok 3.8 : Priebek napätia na sekundárnej strane transformátora pri striede 0,45.



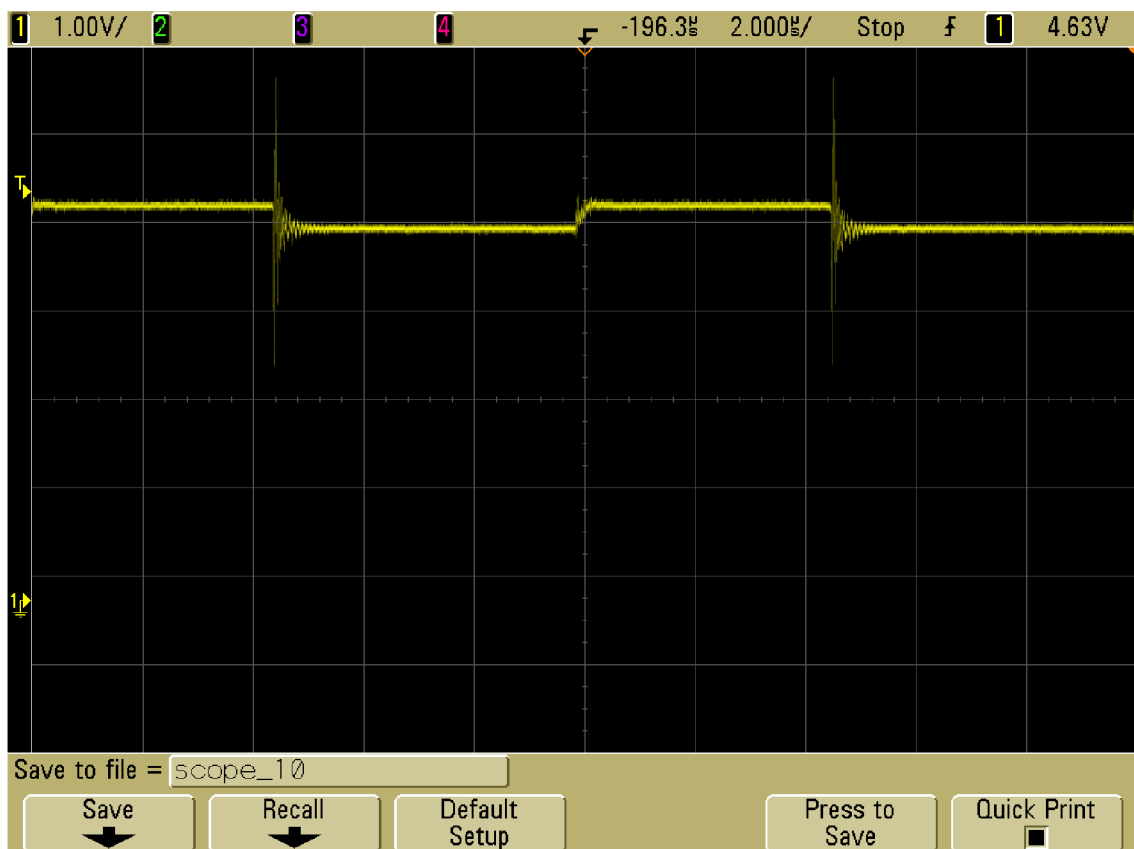
Obrázok 3.9 : Priebek napätia na sekundárnej strane transformátora pri striede 0,05.



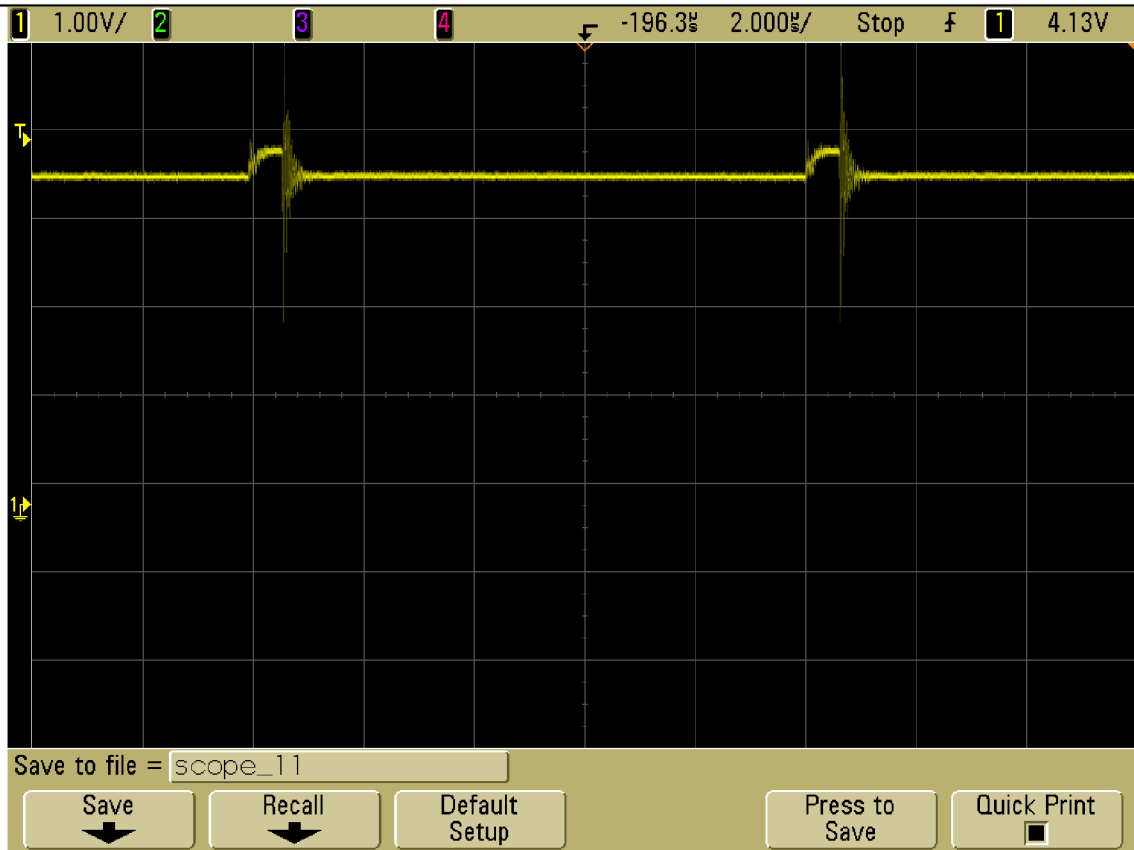
Obrázok 3.10 : Časový priebeh napätia na rezistore R11 pri striede 0,45.



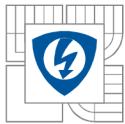
Obrázok 3.11 : Časový priebeh napätia na rezistore R11 pri striede 0,05.



Obrázok 3.12 : Časový priebeh napätia na kondenzátore C3 pri striede 0,45.



Obrázok 3.13 : Časový priebeh napätia na kondenzátore C3 pri striede 0,05.



4 ZÁVER

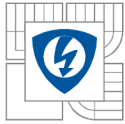
V bakalárskej práci som sa zaoberal výkonovými tranzistormi MOSFET SiC a teóriou ich budenia.

Tranzistory SiC vykazujú veľmi malý odpor $R_{ds(on)}$, typicky niekoľko desiatok $m\Omega$ a spínajú napätia až do 1200V. Tranzistory SiC majú preto v zapnutom stave veľmi malé straty a predurčuje ich to na použitie vo výkonových aplikáciách. Odporúčany budič pre SiC tranzistory by mal byť schopný pracovať v rozsahu napätí -5V až +20V.

V práci som opísal princíp budenia a základné aspekty potrebné zvážiť pri návrhu budiča. Najdôležitejším je galvanické oddelenie riadiaceho a budiaceho signálu.

Podrobne som sa zoznámil s budičom navrhnutým na UVEE. Tento budič obsahuje impulzný transformátor, ktorého návrh som upresnil v kapitole 3.2. Matematicky som dokázal súvislosť veľkosti rozptylovej indukčnosti s prierezom jadra transformátora S_{Fe} . Osadil som súčiastkami celkovo dva takéto budiče. Budiče môžu slúžiť na účely merania, alebo môžu byť použité ako súčasť zariadenia, napríklad meniča.

Otestoval som funkčnosť jedného budiča pomocou merania časových priebehov napätí. Priebeh napätia gate-source zobrazuje pulzy s obrovskou strmosťou, ktoré dokazujú že budič je správne navrhnutý. Pri striedach menších ako 5 percent sa budič nesmie používať, pretože vypínacie napätie je veľmi nízke. Namerané časové priebehy odpovedali teoretickým. Súčiastky budiča tak nebolo nutné modifikovať.



LITERATÚRA

- [1] DUME, Belle. NANOTECHWEB.ORG. *Silicon carbide shows promise for quantum computing* [online]. 2011, 4.11. 2011 [cit. 2013-06-02]. Dostupné z: <http://nanotechweb.org/cws/article/tech/47719>
- [2] ABUSHMAIS, Ibrahim, S. BASU a T.M. UNDELAND. On understanding and driving SiC power JFETs. [online]. s. 1071-1075 [cit. 2013-06-03]. DOI: 10.1109/APEC.2011.5744727. Dostupné z: <http://ieeexplore.ieee.org/xpl/articleDetails.jsp?arnumber=5744727&tag=1>
- [3] CALLANAN, Bob. Application Considerations for Silicon Carbide MOSFETs. [online]. [cit. 2013-06-03]. Dostupné z: <http://www.cree.com/~media/Files/Cree/Power/Application%20Notes/CPWRAN08.pdf>
- [4] BALOGH, Laszlo. Design And Application Guide For High Speed MOSFET Gate Drive Circuits. [online]. [cit. 2013-06-03]. Dostupné z: <http://www.ti.com/lit/ml/slup169/slup169.pdf>
- [5] CMF20120D Silicon Carbide Power MOSFET. [online]. [cit. 2013-06-03]. Dostupné z: <http://www.cree.com/power/products/1200v-sic-mosfet-packaged/package/cmf20120d>
- [6] VOREL, Pavel a Petr PROCHÁZKA. *Řídicí členy v elektrických pohonech*. Brno, prosinec 2010.
- [7] CALLANAN, Bob. CREE INC. SiC MOSFET Isolated Gate Driver. [online]. 2012 [cit. 2013-06-03]. Dostupné z: <http://www.cree.com/~media/Files/Cree/Power/Application%20Notes/CPWRAN10.pdf>
- [8] VOREL, Pavel a Miroslav PATOČKA. *Průmyslová elektronika*. Brno, 2007.
- [9] VOREL, Pavel a Miroslav PATOČKA. *Řídicí elektronika - aktivní obvody 2. díl*. Brno, 2004.
- [10] SEMIC.CZ. LjT 1305C-CF139 &CF. [online]. [cit. 2013-06-03]. Dostupné z: <http://www.semic.cz/cz-detail-68718-lj-t-1305c-cf139-cf.html>