VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ BRNO UNIVERSITY OF TECHNOLOGY

FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ ÚSTAV MIKROELEKTRONIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION DEPARTMENT OF MICROELECTRONICS

AUTOKOMPENZACE OFSETU OPERAČNÍHO ZESILOVAČE PRO PŘESNÁ MĚŘENÍ

DIPLOMOVÁ PRÁCE MASTER'S THESIS

AUTOR PRÁCE AUTHOR BC. DAVID PRÁŠEK

BRNO 2009



VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ ÚSTAV MIKROELEKTRONIKY FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION DEPARTMENT OF MICROELECTRONICS

AUTOKOMPENZACE OFSETU OPERAČNÍHO ZESILOVAČE PRO PŘESNÁ MĚŘENÍ

AUTOCOMPENSATION OF OPERATIONAL AMPLIFIER OFFSET FOR PRECISE MEASUREMENT

DIPLOMOVÁ PRÁCE MASTER'S THESIS

Bc. DAVID PRÁŠEK

AUTHOR VEDOUCÍ PRÁCE SUPERVISOR

AUTOR PRÁCE

Ing. ROMAN PROKOP

BRNO 2009

ZDE VLOŽIT LIST ZADÁNÍ

Z důvodu správného číslování stránek

ZDE VLOŽIT PRVNÍ LIST LICENČNÍ SMOUVY

Z důvodu správného číslování stránek

ZDE VLOŽIT DRUHÝ LIST LICENČNÍ SMOUVY

Z důvodu správného číslování stránek

ABSTRAKT

Tato předkládaná práce se zabývá problematikou návrhu dvoustupňového operačního zesilovače s automatickou kompenzací ofsetu pro přesné měření. Celý návrh je směřován pro případnou realizaci v technologii CMOS07 s využitím návrhového prostředí Cadence. Důraz práce je kladen jak na minimální hodnotu ofsetu tak na dodržení parametrů operačního zesilovače, které jsou uvedeny v zadání práce.

KLÍČOVÁ SLOVA

Operační zesilovač, autokompenzace ofsetu, OTA, CMOS technologie, přesné měření

ABSTRACT

This work deals with the problems of the design of two stage operational amplifier with automatic offset compensation for precise measurement. Full design operational amplifier is aimed at appropriate realization in technology CMOS07 with usage Cadence design environment. The goal of the design is minimum offset value as well as the adherence to the parameters of the operational amplifier which are introduced in submission of the thesis.

KEYWORDS

Operational amplifier, offset autocompensation, OTA, CMOS design, precise measurement

PRÁŠEK D. Autokompenzace ofsetu operačního zesilovače pro přesná měření. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2009. 48 s. Vedoucí diplomové práce Ing. Roman Prokop.

PROHLÁŠENÍ

Prohlašuji, že svou diplomovou práci na téma "Autokompenzace ofsetu operačního zesilovače pro přesná měření" jsem vypracoval samostatně pod vedením vedoucího diplomové práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této diplomové práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom následků porušení ustanovení $\S 11$ a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení $\S 152$ trestního zákona č. 140/1961 Sb.

V Brně dne

(podpis autora)

Děkuji vedoucímu mé diplomové práce Ing. Romanu Prokopovi za veškerou pomoc spojenou s jejím vypracováním. Dále bych chtěl poděkovat všem lidem, kteří mě podporovali během mého studia, především svým rodičům.

OBSAH

Ú	Úvod 1				
1	Prir	ncip kompenzace ofsetu	13		
	1.1	Autokompenzační zesilovač	13		
		1.1.1 Model zesilovače	14		
		1.1.2 Efektivní ofset	15		
2	Pop	is operačního zesilovače	17		
	2.1	Pomocný diferenční pár	17		
	2.2	Hlavní diferenční pár	18		
	2.3	Složená kaskoda (folder cascode)	18		
		2.3.1 Malosignálový model kaskody	19		
	2.4	Výstupní invertor	20		
		2.4.1 Frekvenční kompenzace měřícího zesilovače	21		
3	Náv	rh operačního zesilovače	23		
	3.1	Ruční návrh	23		
4	\mathbf{Sim}	ulace v Cadence	27		
	4.1	Simulace systematického ofsetu a vstupního rozsahu	27		
		4.1.1 Náhodný ofset (matching analýza)	28		
	4.2	AC analýza	28		
	4.3	Časová analýza	29		
5	Záv	ěr	32		
Li	terat	านาล	33		
Se	znan	n symbolů, veličin a zkratek	34		
Se	znar	n příloh	35		
\mathbf{A}	Nap	pěťové průběhy pro jednotlivá zapojení	36		
в	B Matching analýza				

SEZNAM OBRÁZKŮ

Blokové zapojení autokompenzačního zesilovače	13
Schematická značka modelu zesilovače s pomocnými vstupy	14
Vnitřní zapojení operačního zesilovače	17
Malosignálový model složené kaskody	19
Zapojení invertoru jako proudového posilovače	20
Malosignálový model hlavního zesilovače A_M	21
Schéma zapojení pro měření systematického of setu a vstupního rozsahu $% \mathcal{O}(\mathcal{O})$	27
Zapojení zesilovačů a) A'_M b) A'_N pro AC analýzu	29
Zapojení hlavního zesilovače pro AC analýzu	30
Autokompenzační zapojení při časové analýze	31
Příloha 1: Systematický ofset a vstupní rozsah	36
Příloha 2: AC analýza zesilovače A'_M	37
Příloha 3: AC analýza zesilovače A'_N	38
Příloha 4: AC analýza hlavního zesilovače	39
Příloha 5: AC analýza hlavního zesilovače, pro různá vstupní napětí $% \mathcal{A}$.	40
Příloha 6: Průběh napětí pro kompenzační zapojení	41
Příloha 7: Detail průběhu napětí pro kompenzační zapojení	42
Příloha 8: Navržený operační zesilovač	43
	Blokové zapojení autokompenzačního zesilovače

SEZNAM TABULEK

3.1	Parametry tranzistorů pro diferenční páry a jejich bias	24
3.2	Parametry tranzistorů kaskody	25
4.1	Systematický ofset a vstupní rozsah	28
4.2	Výsledek matching analýzy pro 1σ	28
4.3	Výsledky AC analýzy pro A_M' a A_N' pomocného zesilovače	28
4.4	Výsledky AC analýzy pro různá napětí na vstupu hlavního zesilovače	30

ÚVOD

Vstupní napěťový ofset u operačních zesilovačů je jeden z důležitých parametrů, zejména když je potřeba měřit signály o malých napětí jako jsou např. výstupy senzorů pro měření fyzikálních veličin nebo u přesných přístrojových zesilovačů. Hodnota vstupního ofsetu běžně používaných operačních zesilovačů se pohybuje v jednotkách milivoltů. Z toho je jasné, že kompenzace vstupního ofsetu je nezbytná pro přesné měření vstupní hodnoty.

Práce se zabývá návrhem operačního zesilovače, který bude splňovat hodnoty zadání tj. GBW = 1MHz, vstupní napěťový rozsah 0, 8 - 3, 5V a schopnost pracovat do kapacitní zátěže o velikosti 100pF.

V první kapitole představím použitou autokompenzační metodu a její princip s příslušným matematickým popisem. V další části uvedu návrh vlastního operačního zesilovače s popisem jednotlivých částí. Na konci práce shrnu výsledky simulací z vývojového prostředí Cadence.

1 PRINCIP KOMPENZACE OFSETU

Autokompenzační zesilovače pracují tak, že periodicky měří a snižují svůj ofset. Složitost autokompenzačních zesilovačů je dána tím zda se zpracovává na vstupu analogový či diskrétní signál. Pro nespojitý signál (diskrétní) se používájí zapojení využívající filtrů, které se realizují pomocí technik spínaných kapacitorů. V mé práci se budu zabývat měřením analogového signálu.

1.1 Autokompenzační zesilovač

Zapojení autokompenzačního zesilovače jako celku je složeno ze dvou operačních zesilovačů, paměťových kapacit, spínáčů pro přepínaní jednotlivých pracovních fází zesilovače a zdroje hodinového signálu. Základní blokové zapojení je ukázáno na obr. 1.1.



Obr. 1.1: Blokové zapojení autokompenzačního zesilovače

Zapojení na obr. 1.1 pracuje ve dvou fázích, fáze ϕ_1 kompezační a fáze ϕ_2 měřící. Hlavní zesilovač (A_M) neni spínan a měří vstupní signál po celou dobu, tedy během obou fází. V první fázi ϕ_1 je nulovací zesilovač (A_N) na svém vstupu odpojen od měřeného signálu a na svém výstupu od hlavního zesilovače. Zesilovač A_N měří signál na svém vstupu, což při fázi ϕ_1 je hodnota jeho vlastního ofsetu. Hodnotu zesilovač uloží do paměťového kapacitoru C_n . Během druhé fáze ϕ_2 se velikost napětí na kondenzátoru C_n přenese na kondenzátor C_m a tím se kompenzuje vstupní ofset hlavního zesilovače, za předpokladu, že jsou oba zesilovače stejné.

1.1.1 Model zesilovače

Oba zesilovač, jak nulovací tak hlavní, vyžadují pomocné vstupy, kterými lze řídit změnu vstupního ofsetu. Pro lepší názornost je na obr. 1.2 uvedena schematická značka mého uvažovaného modelu zesilovače.



Obr. 1.2: Schematická značka modelu zesilovače s pomocnými vstupy

Výstupní napětí zesilovače na obr. 1.2 můžeme vyjádřit jako (1.1).

$$V_0(s) = \left(V_{id} + \frac{V'_{id}}{\alpha} + V_{os}\right) A(s)$$
(1.1)

Kde V_{id} a V'_{id} je rozdíl napětí na hlavních a pomocných vstupech zesilovače. Napětí V_{os} je ofset zesilovače na hlavních vstupech, α je poměr zesílení (1.3). Dále v textu budu pomocí této značky "" označovat parametry zesilovače, které se budou vztahovat k pomocným vstupům. Index "m" bude označovat hlavní (main) zesilovač a index "n" bude značit nulovací (nulling) zesilovač. Každý zesilovač by měl být stabilní a navržen s jedním dominantním pólem, zesílení je pak závislé na frekvenci. Toto je popsáno vztahem (1.2), když zesílení je $(A(s) = V_o/V_{id})$

$$A(s) = \frac{A_0}{\left(1 + \frac{s}{p_1}\right)\left(1 + \frac{s}{p_2}\right)}$$
(1.2)

kde A_0 je stejnosměrné zesílení v otevřené smyčce p_1 je dominantní pól zesilovače a p_2 je druhý pól a musí platit podmínka ($p_2 > A_0 p_1$).

Zesilovač na pomocných vstupech má stejné póly p_1 a p_2 jak zesilovač na hlavních vstupech. Zesilovače se liší jen svým stejnosměrných zesílením A₀. Tohoto efektu lze dosáhnout tím, že vstupní signály z pomocných a hlavních vstupů budou kombinovány uvnitř zesilovače za pomoci vhodně zvolené topologie, pomocí jednostupňových

zesilovačů. Budu-li definovat poměr stejnosměrných zesílení v otevřené smyčce pomocných a hlavních vstupů jako (1.3).

$$\alpha = \frac{A_0}{A'_0} \tag{1.3}$$

Pak zesílení v otevřené smyčce z pomocných vstupů na výstup je dán $A'_{(s)} = A_s/\alpha$. Velikost poměru α snižuje citlivost na pomocném vstupu proti šumu, injekci náboje a klidovým proudům a vylepšuje frekvenční stabilitu.

1.1.2 Efektivní ofset

V této části popíši jak vlastně funguje samotné snížení ofsetu. Budu vycházet ze základního zapojení, které bylo ukázáno na obr. 1.1.

Během fáze ϕ_1 je spínač S₁ odpojen od invertujícího vstupu nulovacího zesilovače a tím i od vstupního signálu. Spínač S₁ během fáze ϕ_1 zkratuje hlavní vstupy nulovacího zesilovače. Tedy na vstupu nulovacího zesilovače jeho vlastní ofset. Souběžně ve fázi ϕ_1 je pomocí spínače S₂ připojen výstup nulovacího zesilovače na jeho pomocný invetující vstup. Spínač S₃ připojuje referenční napětí $V_{ref,n}$ na pomocné vstupy zesilovače. Na konci fáze ϕ_1 nám dává záporná zpětná vazba na výstupu nulovacího zesilovače napětí (1.4).

$$\frac{A_{on}V_{os,n} + A'_{on}V_{ref,n}}{1 + A'_{on}}$$
(1.4)

Při rozpojení spínače S₂ od kapacity C_n se všechna rušení jako, injekce náboje (ΔQ) , vzorkovací šum (kT/C) a klidové proudy (I_L) uloží na kapacitoru C_n. Všechny tyto parametry mají vliv na kompenzaci vstupního ofsetu. Tato napěťová odchylka se bude rovnat 1.5[2].

$$\Delta V_{Cn} = \frac{\Delta Q + \sqrt{kTC_n} + I_L t}{C_n} \,. \tag{1.5}$$

Podobná napěťová změna se projeví na kapcacitoru $C_{r,n}$, který je připojen k referenčnímu napětí $V_{ref,n}$.

Při fázi ϕ_2 spínač S₁ připojí nulovací zesilovač na měřený vstupní signál a spínač S₂ připojí výstup nulovacího zesilovače na pomocné vstupy hlavního zesilovače. Paměťové kapacitory C_n a C_{r,n} udrží odchylku rozdílového ofsetového napětí na pomocných vstupem nulovacího zesilovače a to v průběhu fáze ϕ_2 . Výsledné napětí ofsetu nulovacího zesilovače během fáze ϕ_2 je dáné (1.6)[2].

$$\frac{V_{os,n}}{A'_{on}} - \frac{\Delta V_{Cn} - \Delta V_{Cr,n}}{\alpha_n} + \frac{V_{ref,n}}{A_{on}} .$$
(1.6)

Celé zapojení jak je ukázáno na obr. 1.1 musí pracovat v zapojení s externí zpětnou vazbou, která je naznačena přerušovanou čarou a je tvořena rezistory R1 a R2. Během fáze ϕ_2 dovolí zpětná vazba nulovacímu zesilovači (který má teď snížen svůj efektivní ofset) snímat vlastní ofset hlavního zesilovače a vytvořit korekční napětí. Ve výsledku bude tedy ofset během fáze ϕ_2 roven (1.7)[2].

$$V_{os} \cong \frac{V_{os,m}\left(\frac{\alpha_m}{\alpha_n}\right) + V_{os,n}}{A'_{on}} - \frac{\Delta V_{Cn} - \Delta V_{Cr,n}}{\alpha_n} + \frac{V_{ref,n} - V_{ref,n}}{A_{on}} .$$
(1.7)

Na konci fáze ϕ_2 je spínač S₂ rozepnut a odchylka korekčního napětí pro hlavní zesilovač je uložena na kapacitorech C_m a C_{r,m}. Výsledná odchylka efektivního ofsetu během fáze ϕ_1 je dána (??)[2].

$$V_{os} \cong \frac{V_{os,m}\left(\frac{\alpha_m}{\alpha_n}\right) + V_{os,n}}{A'_{on}} - \frac{\Delta V_{Cn} - \Delta V_{Cr,n}}{\alpha_n} + \frac{\Delta V_{Cm} - \Delta V_{Cr,m}}{\alpha_m} + \frac{V_{ref,n} - V_{ref,m}}{A_{on}}.$$
(1.8)

Poslední dva výrazy (1.7) a (1.8) můžeme zjednodušit tím, že připojíme referenční napětí, které je na pomocných vstupech nulovacího a hlavního zesilovače na stejnou hodnotu. Pak tedy nejhorší hodnota ofsetu bude rovna (1.9)[2].

$$V_{os}^{max} \cong \frac{V_{os,n}^{max} \left(\frac{\alpha_m}{\alpha_n}\right) + V_{os,n}^{max}}{A'_{on}} + \frac{\Delta V_{aux,n}}{\alpha_n} + \frac{\Delta V_{aux,m}}{\alpha_m}$$
(1.9)

kde $\Delta V_{aux,m(n)}$ je velikost maximálního rozdílu korekčních napětí ($\Delta V_{Cm(n)} - \Delta V_{Cr,m(n)}$) a $V_{os,m(n)}^{max}$ je maximální velikost vlastního ofsetu zesilovače. Efektivní ofset bude minimální když bude poměr α_m/α_n roven (1.10)[2] a z tohoto výrazu vyjádříme α_n jako (1.11)[2]

$$\frac{\alpha_m}{\alpha_n} = \sqrt{\frac{\Delta V_{aux,m} V_{os,n}^{max}}{\Delta V_{aux,n} V_{os,m}^{max}}},$$
(1.10)

$$\alpha_n = \sqrt{\frac{A_{on}\Delta V_{aux,n}}{V_{os,n}^{max}}} . \tag{1.11}$$

Doporučuje se volit podle [2] poměr α 80 a víc pro dobrou kompenzaci. Dále v textu budu předpokládat, že poměr α_m a α_n je roven 1.

2 POPIS OPERAČNÍHO ZESILOVAČE

Je více možností jak navrhnout pomocné vstupy zesilovače, které jsou potřeba pro řízení kompenzace ofsetu. Některé metody jsou uvedeny zde [[4]]. Jedná se např. o řízené proudové zrcadlo, druhý paralelně zapojený diferenční pár k hlavnímu vstupu zesilovače či rozdílově rozdílový zesilovač (*different different amplifier*, DDA).

Vnitřní zapojení operačního zesilovače je ukázáno na obr. 2.1. Tato topologie zapojení je stejná jak pro nulovací, tak pro hlavní zesilovač. Hlavní zesilovač je doplněn na svém výstupu o invertor obr. 2.3, který slouží jako proudový posilovací stupeň pro buzení kapacitní zátěže.



Obr. 2.1: Vnitřní zapojení operačního zesilovače

2.1 Pomocný diferenční pár

Pomocný diferenční pár slouží k řízení ofsetu hlavních vstupních svorek. Tento diferenční pár je složen z tranzistorů M_{N3} a M_{N4} . Tranzistor M_{N5} je zapojen na source těchto tranzistorů a pracuje jako proudový zdroj pro pomocný diferenční pár. Tranzistory M_{P4} a M_{P5} slouží jako aktivní zátěž a zároveň také jako proudové zrcadla. Zrcadlí proud do tranzistorů M_{P6} a M_{P9} a to v poměru jedna.

Pokud pomocný diferenční pár je vyvážený, tak každou jeho větví protéká stejný proud. Jakmile se rozváží tak vytváří rozdíl proudů ΔI . Tento rozdílový proud ΔI protéká přes rezistor R, který je zapojen mezi source hlavního diferenčního páru.

Tím, že přes rezistor R protéká proud ΔI na něm vzniká úbytek napětí $\Delta I \cdot R$. Úbytkem napětí se kompenzuje vlastní ofset hlavního diferenčního páru.

Pokud bude velikost rezistoru R << $1/g_{m,P10}$ potom nebude rezistor R snižovat zesílení hlavního diferenčního páru a tím nebude ovlivňovat zesílení, ale díky tomu dosáhneme velký poměr α (1.3). Velikost poměrů zisků snižuje citlivost zesilovače na změnu klidových proudů v závislosti na teplotě a změně paměťových kapacit. Maximální hodnota ofsetu, který lze vykompenzovat na vstupu hlavního diferenčního páru je dána vztahem (2.1).

$$V_{os} = 2 \cdot I_{D,N5} \cdot R \tag{2.1}$$

Proud $I_{D,N5}$ protéká drainem tranzistoru M_{N5} . Stejnosměrné zesílení pomocného diferenčního páru se dá spočítat podle rovnice (2.2)[2],

$$A'_{0} = \frac{V_{0}}{V'_{NINV} - V'_{INV}} \cong g_{m,N3} r_{cas} R \frac{g_{m,P10} + g_{mb,P10}}{1 + (g_{m,P10} + g_{mb,P10})R} , \qquad (2.2)$$

kde r_{cas} je výstupní odpor složené kaskody, která bude podrobně popsána 2.3. Parametr $g_{m,P10}$ je transkonduktance jednoho vstupního tranzistoru, kterým je tvořen hlavní diferenční pár. Transkonduktance $g_{mb,P10}$ je mezi elektrodami bulk-source tranzistoru M_{P10} .

2.2 Hlavní diferenční pár

Vstupy hlavního diferenčního páru zesilovače jsou tvořeny tranzistory M_{P10} a M_{P11} . Tranzistory v hlavním diferenčním páru by měly mít velké g_m , tedy diferenční pár by měl mít velké zesílení. Proto tranzistory M_{P10} a M_{P11} mají velký poměr W/L. To je dáno i tím, že hlavním diferenčním párem protéká větší klidový proud než v pomocném diferenčním páru. Zdroje proudu pro hlavní diferenční pár jsou tvořeny tranzistory M_{P7} a M_{P8} .

Zesílení hlavního diferenčního páru se dá určit podle rovnice (2.3)[2].

$$A_0 = \frac{V_0}{V_{NINV} - V_{INV}} \cong \frac{g_{m_{P10}} r_{cas}}{1 + (g_{m_{P10}} + g_{mb_{P10}})R} , \qquad (2.3)$$

Hlavní diferenční pár obdobně jako pomocný je zapojen tak, že pracuje do vysoké impedance složené kaskody a tím se zvedá ještě více zesílení.

2.3 Složená kaskoda (folder cascode)

Složená kaskoda, která je na obr. 2.1 složena ze čtyř PMOS tranzistorů M_{P12} - M_{P15} a čtyř NMOS tranzistorů M_{N6} - M_{N9} . Tranzistory M_{P12} - M_{P15} tvoří kaskodové

proudové zrcadlo, které zrcadlí proud z jedné větve kaskody do druhé. Jelikož jsou všechny tranzistory v levé a pravé větvi kaskody stejné je zrcadlící poměr jedna.

Základem správné funkce kaskody je, aby všechny tranzistory pracovali v saturačním režimu. Obecně se volí při návrhu a její doporučená hodnota je $V_{DSAT} = 0, 25$ V. Z obr. 2.1 je vidět jednu z nevýhod kaskody, potřebuje k nastavení klidového pracovního bodu další dvě biasovací napětí V_{B1} .a V_{B2} . Pro určení hodnot těchto napětí platí vztahy (2.4) a (2.5). Kvůli technologickému rozptylu při výrobě se volí prahové napětí jednotlivých tranzistorů s rezervou. V použité technologii CMOS07 je doporučeno pro tranzistory NMOS $V_{TH,N} = 1$ V a pro PMOS $V_{TH,P} = 1, 2$ V.

$$V_{B1} \ge V_{DD} - V_{TH,P14,15} - V_{DSAT,P14,15} - V_{DSAT,P12,13}$$
(2.4)

$$V_{B2} \ge V_{TH,N8,9} + V_{DSAT,N8,9} + V_{DSAT,N6,7} \tag{2.5}$$

2.3.1 Malosignálový model kaskody

Na obr. 2.2 je zobrazen malosignálový model kaskody, pomocí něhož jsem určil výstupní odpor kaskody r_{cas} .



Obr. 2.2: Malosignálový model složené kaskody

Jednotlivé tranzistory jsou nahrazeny ideálními zdrojem proudu, který je řízen vstupním napětím. K nim je paralelně zapojen jejich vlastní dynamický výstupního odporu g_{DS} . Tento odpor lze určit pomocí rovnice (2.6), ale já jsem jednotlivé hodnoty dynamických výstupních odporů získal simulací.

$$g_{DS} = I_D \cdot \lambda \tag{2.6}$$

V rovnici (2.6), I_D je proud drainem MOS tranzistoru a λ je parametr, který určuje modulaci délky kanálu tranzistoru [5].

Celkový výstupní dynamický odpor kaskody lze tedy určit podle vztahu (2.7).

$$r_{cas} = g_{m,N9} \cdot g_{DS,N9} \cdot g_{DS,N7} \parallel g_{m,P15} \cdot g_{DS,P15} \cdot g_{DS,P13}$$
(2.7)

2.4 Výstupní invertor

Jako výstupní stupeň u hlavního zesilovače jsem použil zapojení dvou tranzistorů jako invertor obr. 2.3.



Obr. 2.3: Zapojení invertoru jako proudového posilovače

Jedná se o zesilovač ve třídě A, který má nevýhodu malé účinnosti. Proudový zdroj na výstupu představuje případnou odporovou zátěž, kterou podle zadání může protékat proud až o hodnotě $\pm 300 \mu$ A. Tento proud musí být invertor schopen dodat i pojmout. Proto volíme klidový proud invertoru I_K minimálně dvojnásobek požadovaného výstupního proudu (2.8). Kapacita C_L představuje kapacitní zátěž, která může být podle zadání až 100pF.

$$I_{\rm K} \ge 2I_{\rm L} \tag{2.8}$$

Zesílení invertoru můžeme určit jako (2.9). Mínus v rovnici značí, že je výstup otočen o 180° oproti vstupu, napětí invertováno. Jedná se o poměr transkonduktance řídícího PMOS tranzistoru M_{P0} , a součtem dynamických odporů obou tranzistorů.

$$A_{0(inv)} = -\frac{g_{m,\text{MP0}}}{g_{DS,\text{MP0}} + g_{DS,\text{MN0}}}$$
(2.9)

Vztah (2.9) je platný pro nezatížený invertor. Při zatížení invertoru klesne jeho zesílení podle (2.10), kde $G_{\rm L}$ je obecná admitance (vodivost) zátěže připojené na výstup invertoru.

$$A_{0(inv)} = -\frac{g_{m,MP0}}{g_{DS,MP0} + g_{DS,MN0} + G_{L}}$$
(2.10)

2.4.1 Frekvenční kompenzace měřícího zesilovače

Zde uvedu způsob kompenzace hlavního zesilovače, který má na svém výstupu připojen právě výše zmíněný invertor. Jelikož invertor otáčí průběh vstupního napětí o 180° je důležité se zabývat jeho frekvenční stabilitou. Nestabilita se nejvíc projevuje při zavedení záporné zpětné vazby, právě díky nestabilitě zesilovače se může záporná zpětná vazba změnit na kladnou a zesilovač se může rozkmitat, stane se z něj oscilátor. Tato stabilita se vyšetřuje ve frekvenčním pásmu, kde zesilovač zesiluje tj. $A_{0M} \geq 1$. V tomto frekvenčním pásmu musí mít zesilovač jen jeden pól. Toho se dosáhne tím, že mezi jeho výstup a vstup se připojí kompenzační kapacita $C_{\rm C}$, někdy také nazývaná Millerova kapacita. Na obr. 2.4 je zobrazen malosignálový model hlavního zesilovače $A_{\rm M}$.



Obr. 2.4: Malosignálový model hlavního zesilovače A_M

Ideální proudový zdroj $g_{m,M}$ nahrazuje hlavní diferenční pár a složenou kaskodu. Výstupní dynamický odpor složené kaskody je naznačen pomocí r_{cas} a C_{cas} nahrazuje výstupní kapacitu kaskody. Zdroj $g_{m,MP0}$ nahrazuje PMOS tranzistor v invertoru. Vodivost (G_L) a kapacita C_L nahrazuje zátěž invertoru. Zapojením kompenzační kapacity C_C mezi vstup a výstup invertoru způsobí rozštěpení pólů (*pole splitting*) p_1 (3.13) a p_2 (3.12). Pól p_1 se na frekvenční charakteristice posune směrem k nižším kmitočtům a pól p_2 se posune na vyšší kmitočty. Pól p_2 je dobré posunout až za kmitočet GBW. Výsledkem bude v systému jen jeden dominantní pól $p_1{'},$ který lze popsat pomocí rovnice (2.11).

$$f_{p_1}' = \frac{1}{2\pi r_{cas} g_{m,\text{MP0}}(1/G_L) C_C}$$
(2.11)

Se stabilitou operačního zesilovače souvisí fázová bezpečnost PM (*phase margin*) a rovněž amplitudová bezpečnost GM (*gain margin*). O těchto parametrech se zmíním v podkapitole 4.2.

3 NÁVRH OPERAČNÍHO ZESILOVAČE

Celý návrh zesilovače vychází ze základních rovnic, které popisují chování MOS tranzistorů. Základní rovnice, která popisuje velikost proudu procházejícího drainem MOS tranzistoru je (3.1),

$$I_D = \frac{\mathrm{K}_{\mathrm{N,P}}}{2} \cdot \frac{\mathrm{W}}{\mathrm{L}} \cdot \left(V_{GS} - V_{TH}\right)^2 \cdot \left(1 + \lambda \cdot V_{DS}\right) \tag{3.1}$$

kde $K_{N,P}$ je transkonduktanční parametr (technologická konstanta), W/L poměr šířky a délky tranzistoru, V_{GS} napětí mezi gate a source, V_{TH} prahové napětí, λ parametr modulace délky kanálu a V_{DS} je napětí mezi drain a source.

Při orientačním ručním výpočtu jsem výraz $(1 + \lambda \cdot V_{DS})$ zanedbal. Rozdíl napětí $(V_{GS} - V_{TH})$ je ve skutečnosti saturační napětí na tranzistoru, které se označuje jako V_{GSAT} . Velikost tohoto saturačního napětí by mělo být minimálně 200mV, aby tranzistor byl zcela otevřený a jeho pracovní bod se nacházel v saturační oblasti. Při vlastních výpočtech jsem počítal s malou rezervou a hodnotu V_{GSAT} sem volil 250mV.

Transkonduktance tranzistoru se dá spočítat pomocí (3.2) a určuje zesílení samotného tranzistoru.

$$g_m = \sqrt{2 \cdot K_{N,P} \cdot \frac{W}{L} \cdot I_D}$$
(3.2)

Jedním z parametrů, kterým jsme při použití této kompenzační metody omezeni je poměr α (1.3). Velikost poměru α přímo souvisí s transkonduktancí vstupních tranzistorů jednotlivých párů.

3.1 Ruční návrh

Při návrhu jsem vycházel z předpokladu, že pomocným diferenčním párem poteče, oproti hlavnímu, malý klidový proud. Klidový proud každé větve byl zvolen na 5μ A. Klidový proud hlavního diferenčního páru byl v každé větvi 10-krát větší.

Při ručním návrhu jsem vycházel z rovnice (3.1), z níž jsem si vyjádřil poměr W/L (3.3). Proudy jednotlivými větvemi jsem si volil. Vypočtené hodnoty je třeba brát s rezervou a jen jako orientační. Získané hodnoty mi posloužily jako dobrý základ pro simulaci.

$$(W/L) = \frac{2 \cdot I_D}{KP \cdot V_{DSAT}^2}$$
(3.3)

Jako minimální délku kanálu MOS tranzistoru v mém návrhu jsem volil $L = 3\mu m$. Pro analogový návrh se používá hodnota L minimálně 3krát větší než L_{min} , což je minimální délka kanálu, která je určená technologií - v mém případě je to $0,7\mu$ m. Větší hodnoty L než je L_{min} se používají z důvodu lepšího matchingu tranzistorů.

Velká délka kanálu tranzistoru značí malý dynamický odpor. Malá hodnota dynamického odprou tranzistoru mi zajistí velké zesílení (3.2).

Výpočet poměru W/L tranzistoru M_{N3} jsem provedl následovně. Z rovnice (3.2) jsem vyjádřil poměr W/L na (3.4).

$$(W/L)_{MN3} = \frac{g_{m,N3}^2}{2 \cdot K_N \cdot I_D}$$
(3.4)

Vztah (3.4) jsem položil rovno (3.3) a určil transkonduktanci (3.5) tranzistoru ${\rm M}_{\rm N3}.$

$$g_{m,MN3} = \sqrt{\frac{2 \cdot I_D^2}{V_{DSAT}^2}} = \sqrt{\frac{2 \cdot (5 \cdot 10^{-6})^2}{0,25^2}} = 16\mu S$$
(3.5)

Hodnota $g_{m,MN3}$ jsem dosadil zpět do (3.2) a pro zvolenou délku kanálu L = 9 μ m jsem dopočítal poměr W/L (3.6). Ten mi vyšel 0,27 a z toho se W = 3 μ m.

$$(W/L)_{MN3} = \frac{g_{m,N3}^2}{2 \cdot K_N \cdot I_D} = \frac{(16 \cdot 10^{-6})^2}{2 \cdot 92 \cdot 10^{-6} \cdot 5 \cdot 10^{-6}} = 0,27$$
(3.6)

U hlavního diferenčního páru požadujeme velké zesílení, abych toho dosáhl volil jsem klidový proud 10-krát větší tedy 50μ A každou větví a tranzistory s menší délkou kanálu.

V následující tab. 3.1 jsou uvedeny vypočítané poměry tranzistorů. V ní je uveden vypočtený poměr W/L, zvolená délka kanálu L a dopočítaná šířka tranzistoru W. Podle výsledků simulací jsem pak doladil vstupní tranzistory diferenčních párů na požadované zesílení a klidové proudy.

Tranzistor	Poměr (W/L) [-]	L (volená) $[\mu m]$	W (dopočteno) $[\mu m]$
M _{N3,4}	0,27	9	3
M_{N5}	3,33	3	10
$M_{P3,4}$	10	3	30
M _{P6,9}	10	3	30
M _{P10,11}	50	3	150

Tab. 3.1: Parametry tranzistorů pro diferenční páry a jejich bias

Klidový proud kaskody jsem volil 10μ A. Proud nebylo třeba volil zvlášť, velký jelikož hlavní zesilovač, který má budit kapacitní zátěž má na svém výstupu invertor, jenž slouží jako proudový budič. Pro výpočet tranzistorů kaskody jsem použil

Tranzistor	Poměr (W/L) [-]	L (volená) $[\mu m]$	W (dopočteno) $[\mu m]$
M _{N6,7}	25	3	75
M _{N8,9}	3,36	2	7
$M_{P12,13}$	10	6	60
$M_{P14,15}$	10	2	20

Tab. 3.2: Parametry tranzistorů kaskody

(3.3) pro $V_{DSAT} = 0,25V$. Hodnoty tranzistorů jsou uvedeny viz tab. 3.2. Prostřední tranzistory M_{P15} a M_{N9} jsem volil s malou délkou kanálu, aby měly velký dynamický odpor a výsledné zesílení kaskody bylo velké.

Hodnotu dynamického výstupního odporu kaskody spočteme podle rovnice (2.7) a hodnota výstupního odporu je (3.7).

$$r_{cas} = 90 \cdot 10^{-6} \cdot 1/(201 \cdot 10^{-9}) \cdot 1/(8, 175 \cdot 10^{-6}) \parallel 78 \cdot 10^{-6} \cdot 1/(463 \cdot 10^{-9}) \cdot 1/(1, 81 \cdot 10^{-6}) = 34, 5M\Omega$$
(3.7)

Biasovací napětí kaskody V_{B1} a V_{B2} se určí z rovnic (2.4) a (2.5), výsledek je (3.8) a (3.9).

$$V_{B1} \ge V_{DD} - V_{TH,P14,15} - V_{DSAT,P14,15} - V_{DSAT,P12,13} = = 5 - 1, 2 - 0, 25 - 0, 25 = 3, 3V$$
(3.8)

$$V_{B2} \ge V_{TH,N8,9} + V_{DSAT,N8,9} + V_{DSAT,N6,7} = 1 + 0,25 + 0,25 = 1,5V$$
(3.9)

Pro výpočet výstupního invertoru jsem si volil klidový proud výstupní větve 700 μ A. Pomocí rovnice (3.3) sem si spočetl poměr W/L_{MP0} (3.10) a transkonduktanci (3.11)

$$W/L_{MP0} = \frac{2 \cdot I_D}{K_P \cdot V_{DSAT}^2} = \frac{2 \cdot 700 \cdot 10^{-6}}{32 \cdot 10^{-6} \cdot 0, 25^2} = 700$$
(3.10)

Pomoci poměru W/L jsme schopni určit transkonduktanci a vypočítat kompenzační kapacitu C_C (3.14).

$$g_{m,\text{MP0}} = \sqrt{2K_{\text{P}}(W/L)I_D} = \sqrt{2 \cdot 32 \cdot 10^{-6} \cdot 700 \cdot 300 \cdot 10^{-6}} = 3.66mS \quad (3.11)$$

První a druhý pól invertoru lze určit z rovnice (3.12) a (3.13). Rovnice (3.11) je empirický vztah, který vyjadřuje, že hodnota druhého pólu by měla být minimálně 3-krát menší jak hodnota pólu prvního.

$$f_{p2} = \frac{g_{m,\text{MP0}}}{2\pi C_L} = \frac{3.66 \cdot 10^{-3}}{2\pi \cdot 100 \cdot 10^{-12}} = 5,84\text{MHz}$$
(3.12)

$$f_{p1} = \frac{f_{p2}/3}{A_0} = \frac{(5,84 \cdot 10^6)/3}{1,75 \cdot 10^6} = 1,11 \text{Hz}$$
(3.13)

Podle rovnice (3.14) určíme velikost kompenzační kapacity. Při simulacích jsem používal proudový zdroj jako zátěž a při výpočtu jsem hodnotu zatěžovací impedance zvolil na $10k\Omega$.

$$C_{\rm C} = \frac{1}{2\pi r_{cas} g_{m,MP0}(1/G_L) f'_{p1}} = \frac{1}{2\pi \cdot 34 \cdot 10^6 \cdot 3,66 \cdot 10^{-3} \cdot 10 \cdot 10^3 \ cdot1,11} = 115 pF$$
(3.14)

Výsledná hodnota kompenzační kapacity byla 115pF, což je velmi vysoká kapacita. V simulacích bylo použito hodnoty 30pF. Tato kapacita stačila k tomu, aby zesilovač spolehlivě pracoval v námi požadovaném pásmu s fázovou a amplitudovou stabilitou. Kompenzační kapacitu by bylo možno ještě snížit tím, kdyby jsem k ní do série přidal kompenzační rezistor [5].

4 SIMULACE V CADENCE

4.1 Simulace systematického ofsetu a vstupního rozsahu

Schéma pro simulaci vstupního ofsetu samotného operačního zesilovače je zobrazeno na obr. 4.1.



Obr. 4.1: Schéma zapojení pro měření systematického ofsetu a vstupního rozsahu

Zesilovač je zapojen jako sledovač. Pomocné vstupy jsou zapojeny na stejný potenciál, což znamená, že pomocný diferenční pár je vyvážen. Není generován rozdílový proud ΔI , který by zanášel chybu do měřeného ofsetu na hlavních vstupních svorkách zesilovače. Graf vstupního ofsetu je zobrazen v příloze 1 (A.1). Z grafu lze zároveň odečíst i vstupní rozsah zesilovače, který jsem určil na 0,5 - 3,5V. Hodnota systematického ofsetu na spodní hranici požadovaného vstupního rozsahu má hodnotu na -10μ V, na horní hranici vstupního rozsahu dosáhl ofset -30μ V. Tyto hodnoty jsou v tab. 4.1 a ukazují na dobrý základní návrh. Případný nárůst ofsetu operačního zesilovače se budu snažit vykompenzovat zvolenou metodou.

Tab. 4.1: Systematický ofset a vstupní rozsah

V_{in} [V]	Ofset $[\mu V]$
0,5	-13
3,5	-30

4.1.1 Náhodný ofset (matching analýza)

Náhodný ofset se simuluje pomocí matching analýzy. Tato analýza v sobě integruje technologické rozptyly výroby. Výpis matching analýzy je v příloze (B). Analýza proběhla pro vstupní napětí 2,5V a výsledek je v tab. 4.2. Největší vliv na vstupní ofset mají tranzistory $M_{N6,7}$ a $M_{P10,11}$. Jedná se o vstupní tranzistory hlavního diferenčního páru.

Tab. 4.2: Výsledek matching analýzy pro 1σ

špatný matching	5,266007 mV
dobrý matching	1,316502 mV
průměr matching	3,29125 mV

Výsledky jsou uvedeny pro 1σ . V praxi se uvažuje nejčastěji 4σ . Pokud vezmu průměrnou hodnotu náhodného ofsetu pro 1σ z tab. 4.2 a tuto hodnotu vynásobím čtyřmi, dostanu pravděpodobný ofset na vstup hlavního zesilovače, který se bude rovnat 13,165 mV. Tento ofset budu snažit vykompenzovat.

4.2 AC analýza

Při AC analýze byl navržený zesilovač zapojen podle obr. 4.2. Zapojení je pro měření hlavního a pomocného vstupu nulovacího zesilovače. Zesilovač byl na svém výstupu při měření nezatížený proudovým zdrojem, ale jen kapacitou 2pF, která má simulovat vstupní kapacitu tranzistoru M_{P0} . Výstupní průběhy AC analýz jednotlivých zapojení jsou v příloze 2 a 3 (A.2), (A.3).

V tab. 4.3 jsou uvedeny hodnoty získané simulací zesílení pomocných vstupů a hlavních vstupů u nulovacího zesilovače.

Tab. 4.3: Výsledky AC analýzy pro $A_{\rm M}^{\prime}$ a $A_{\rm N}^{\prime}$ pomocného zesilovače

Parametr	A'_{M}	A'_N
$A_0 [dB]$	91,64	48,40
P'_0 [Hz]	897,56	896,92



Obr. 4.2: Zapojení zesilovačů a
) $A_{M}^{'}$ b) $A_{N}^{'}$ pro AC analýzu

Z výledků uvedených v 4.3 nám vychází hodnota $\alpha_n = 158$, tato hodnota je dostačující.

Zapojení pro měření hlavního zesilovače je zobrazeno na obr. 4.3. Průběhy výstupního napětí jsou zobrazeny v příloze 4 a 5 (A.4), (A.5).

V tabulce 4.4 jsou uvedeny naměřené hodnoty zesílení A_0 , fázové bezpečnosti PM, amplitudové bezpečnosti AM a tranzientního kmitočtu GBW. Tyto hodnoty byly naměřeny pro tři různá vstupní napětí. Hodnota prvního pólu byla určena na 1,24 Hz.

Rezistor R, který slouží ke kompenzaci ofsetu hlavních vstupů zesilovače má minimální vliv na zesílení hlavních vstupů. Simulací jsem zjistil, že zařazením rezistoru do hlavní signálové cesty klesne zesílení jen asi o 1,757 dB, což je vzhledem k možnosti kompenzovat vstupní ofset zanedbatelné.

4.3 Časová analýza

Schéma zapojení pro časovou analýzu kompenzační metody je ukázáno na obr. 4.4. Toto zapojení se skládá z nulovacího zesilovače A_N a měřícího zesilovače A_M . Oba zesilovače jsou zapojeny podle obr. 1.1.

Zapojení pracuje jako neinvertující zesilovač se zesílením 10. Na vstupu jako měřený signál bylo použito napětí o sinusovém průběhu a frekvenci 10Hz. Referenční napětí, ke kterému jsou připojeny paměťové kondenzátory, má hodnotu 1,2V. Tato



Obr. 4.3: Zapojení hlavního zesilovače pro AC analýzu

Parametr	V_{in} [V]	Hodnota
	0,8	117
A_0 [dB]	2,5	123
	3,5	121
	0,8	63
PM [^o]	2,5	64
	3,5	62
GM [dB]	0,8	-11
	2,5	-14
	3,5	-14
	0,8	2,09
GBW [MHz]	2,5	2,13
	3,5	2,09

Tab. 4.4: Výsledky AC analýzy pro různá napětí na vstupu hlavního zesilovače

hodnota byla zvolena z toho důvodu, že ho lze bez problémů vyrobit na čipu v podobě bang-gap reference. Zdroje napětí V1 a V2 generují hodinový signál pro spínání spínačů. Hodinový signál musí byt takový, aby se jednotlivé fáze ϕ_1 a ϕ_2 nepřekrývaly. Frekvence spínání byla zvolena na 100Hz.



Obr. 4.4: Autokompenzační zapojení při časové analýze

Výstupní průběhy časové analýzy jsou v příloze 6 a 7 (A.6) a (A.7). Na grafech je zobrazen vstupní signál, ofset na vstupu hlavního zesilovače a výstup hlavního zesilovače. Z průběhů je vidět, že vstupní signál je zesílen přesně podle poměrů rezistorů ve zpětné vazbě (1 + R2/R1).

Na začátku kompenzace má vstupní ofset hodnotu asi 6mV. Kompenzace probíhá postupně a celý ofset je vykompenzován asi po 0,4s. Po této době je vstupní ofset přibližně roven hodnotě 20μ V.

Chyba zapojení, která se mi nepodařila odstranit spočívá v tom, že zesilovač pracuje jen pro kladné napětí na svém vstupu. Zesiluje jen kladnou půlvlnu měřeného signálu.

5 ZÁVĚR

Diplomová práce se mi nepodařila splnit v plném rozsahu zadání. Navržený zesilovač splňuje požadované hodnoty ze zadání. Zesílení samotného zesilovače je více než 120dB s fázovou bezpečností víc jak 60° a amplitudovou bezpečností -14 dB. Tranzientní kmitočet byl určen na 2,1 MHz. Zesilovač je schopen dodat i pojmout proud o velikost 300μ A a pracovat do kapacitní zátěže, která může mít velikost až 100pF.

Na zesilovači nebyla provedena corner analýza, která charakterizuje chování zesilovače při změně teploty či jiného zvoleného parametru.

Navržená metoda kompenzace funguje a pracuje správně jen pro kladné napětí na svých vstupních (měřících) svorkách. To shledávám jako nedostatek zapojení, který se mi nepodařilo eliminovat. Při studiu zvolené kompenzační metody a následné simulace jsem neodhalil příčiny, které tento jev způsobují. Vstupní ofset hlavního zesilovače při měření kladné půl vlny vstupního napětí se pohyboval v rozmezí desítek μ V a nepřesáhl hodnotu 100μ V.

Přínos této práce spatřuji v tom, že jsem se seznámil a zvládl potřebné simulace v návrhovém prostředí Cadence.

LITERATURA

- [1] Nolan, E. Demystifying Auto-Zero Amplifiers Part 1 2000 Dostupné
 z URL: http://www.analog.com/library/analogDialogue/archives/34-02/demystify.pdf>.
- Finvers, Ivars G. Haslett, J. W. Trofimenkoff, F. N. A High Temperature Presision Amplifier IEEE Journal Of Solid-State Circuit, February No.2, Vol. 30, s. 120-128, 1995
- [3] Dzahini, D. Ghazlane, H. Auto-zero stabilized CMOS amplifiers for very low voltage or current offset Nuclear Science Symposium Conference Record, October 19-25, Vol. 1, s. 6-10, 2003
- [4] Enz, Christian C. Temes, Gabor C. Circuit Techniques for Reducing the Effects of Op-Amp Imperfections: Autozeroing, Correlated Double Sampling, and Chopper Stabilization Proceeding Of The IEEE, November No. 11, Vol. 84, s. 1584-1614, 1996
- [5] Bečvář, D. Stehlík, J. Fujcik, L. Multimediální učebnice, Ná-URL: vrhuanalogových integrovaných obvodů Dostupné \mathbf{Z} <http://www.umel.feec.vutbr.cz/BNAO>.
- [6] Sansen, W.M.C.: Analog design essentials. Springer, 2006, ISBN 0-387-25747-0 (e-book)

SEZNAM SYMBOLŮ, VELIČIN A ZKRATEK

A_0	stejnosměrné zesílení [dB]
BW	šířka pásma [Hz]
f	frekvence [Hz]
GBW	tranzitní kmitočet [Hz]
$g_{\rm m}$	transkonduktance tranzistoru MOS $[\Omega^{-1}]$
GM	amplitudová bezpečnost [dB]
K_N	transkonduktanční parametr NMOS tranzistoru $[{\rm A.V^{-2}}]$
$K_{\rm P}$	transkonduktanční parametr PMOS tranzistoru $[{\rm A.V^{-2}}]$
I_D	proud tekoucí do drainu MOS tranzistoru [A]
L	délka tranzistoru [m]
MOS	unipolární tranzistor řízený elektrickým polem
OZ	operační zesilovač
OTA	transkonduktanční zesilovač
\mathbf{PM}	fázová bezpečnost [°]
\mathbf{SR}	mezní rychlost přeběhu $[\mathrm{V}/\mu\mathrm{s}]$
Т	absolutní teplota [K]
V_{BS}	napětí tranzistoru mezi source a bulk $\left[\mathrm{V}\right]$
V_{DD}	vyšší potenciál napájecího napětí [V]
V_{GS}	napětí tranzistoru mezi gate a source $\left[\mathrm{V}\right]$
V_{SS}	nižší potenciál napájecího napětí [V]
V_{TN}	prahové napětí NMOS tranzistoru [V]
V_{TP}	prahové napětí PMOS tranzistoru [V]
W	šířka tranzistoru [m]

SEZNAM PŘÍLOH

A	Napěťové průběhy pro jednotlivá zapojení	36
в	Matching analýza	44

A NAPĚŤOVÉ PRŮBĚHY PRO JEDNOTLIVÁ ZAPOJENÍ



Obr. A.1: Příloha 1: Systematický ofset a vstupní rozsah



Obr. A.2: Příloha 2: AC analýza zesilova
še $\mathbf{A}_{\mathbf{M}}^{'}$



Obr. A.3: Příloha 3: AC analýza zesilovaž
ě $\mathbf{A}_{\mathbf{N}}^{'}$



Obr. A.4: Příloha 4: AC analýza hlavníh
gyzesilovače



Obr. A.5: Příloha 5: AC analýza hlavního zesilovače, pro různá vstupní napětí

Obr. A.6: Příloha 6: Průběh napětí pro kompenzační zapojení





Obr. A.7: Příloha 7: Detail průběhu napětí pro kompenzační zapojení



Obr. A.8: Příloha 8: Navržený operační zesilovač

B MATCHING ANALÝZA

RESULTS OF THE MATCHING TOOL (Version 5.3) Design: OZ_ofset of AMIS_XPRA1 library on the ofset net Sun May 24 17:05:53 2009

Offset calculated using info from schematic

Note: sigma_vt is spread of vt of 1 transistor

Note: sigma_beta is spread of beta of 1 transistor

- Note: offset_vt is output offset caused by vt mismatch of 1 transistor or: offset_vt=sigma_vt*sensitivity_vt
- Note: offset_beta is output offset caused by beta mismatch of 1 transistor or: offset_beta=sigma_beta*sensitivity_beta

Matching level typical:

- I11.MN7: offset_vt=2.866526e+00 mV offset_beta=7.038484e-01 mV sigma_vt=2.331476e-03 V sigma_beta=4.420840e-01
- I11.MP11: offset_vt=2.110820e+00 mV offset_beta=2.282029e-01 mV sigma_vt=2.110820e-03 V sigma_beta=2.168460e-01
- I11.MP13: offset_vt=5.494217e-01 mV offset_beta=9.362644e-02 mV sigma_vt=3.171576e-03 V sigma_beta=3.428636e-01
- I11.MP12: offset_vt=5.492979e-01 mV offset_beta=9.377641e-02 mV sigma_vt=3.171576e-03 V sigma_beta=3.428636e-01
- I11.MP8: offset_vt=4.755552e-01 mV offset_beta=1.054847e-01 mV sigma_vt=3.957552e-03 V sigma_beta=4.336920e-01
- I11.MP6: offset_vt=1.416430e-01 mV offset_beta=1.737751e-02 mV

```
sigma_vt=6.170520e-03 V sigma_beta=6.857280e-01
```

I11.MP4: offset_vt=1.412216e-01 mV offset_beta=1.732501e-02 mV

```
sigma_vt=6.170520e-03 V sigma_beta=6.857280e-01
```

- I11.MP9: offset_vt=1.381703e-01 mV offset_beta=1.695146e-02 mV
 - sigma_vt=6.170520e-03 V sigma_beta=6.857280e-01

```
I11.MP5: offset_vt=1.377575e-01 mV offset_beta=1.689999e-02 mV
```

sigma_vt=6.170520e-03 V sigma_beta=6.857280e-01 I11.MN3: offset_vt=5.072975e-02 mV offset_beta=3.642005e-02 mV sigma_vt=7.370200e-03 V sigma_beta=1.368156e+00 I11.MN4: offset_vt=5.072113e-02 mV offset_beta=3.641386e-02 mV sigma_vt=7.370200e-03 V sigma_beta=1.368156e+00 I11.MP14: offset_vt=4.111744e-02 mV offset_beta=7.397695e-03 mV sigma_vt=9.207080e-03 V sigma_beta=1.028592e+00 I11.MP15: offset_vt=3.789708e-02 mV offset_beta=6.709423e-03 mV sigma_vt=9.207080e-03 V sigma_beta=1.028592e+00 I11.MN8: offset_vt=3.674746e-02 mV offset_beta=1.120091e-02 mV sigma_vt=9.562680e-03 V sigma_beta=1.773416e+00 I11.MN9: offset_vt=3.666111e-02 mV offset_beta=1.120691e-02 mV sigma_vt=9.562680e-03 V sigma_beta=1.773416e+00 I11.MN1: offset_vt=3.495108e-02 mV offset_beta=8.756656e-03 mV sigma_vt=5.720120e-03 V sigma_beta=1.063536e+00 I11.MP2: offset_vt=3.422198e-02 mV offset_beta=8.004392e-03 mV sigma_vt=8.685120e-03 V sigma_beta=9.697640e-01 I11.MP1: offset_vt=5.409614e-03 mV offset_beta=1.265799e-03 mV sigma_vt=8.685120e-03 V sigma_beta=9.697640e-01 I11.MN5: offset_vt=2.671767e-03 mV offset_beta=9.203586e-04 mV sigma_vt=7.814720e-03 V sigma_beta=1.450288e+00 I11.MN2: offset_vt=2.659404e-03 mV offset_beta=9.164323e-04 mV sigma_vt=7.814720e-03 V sigma_beta=1.450288e+00 I11.MP3: offset_vt=2.560304e-03 mV offset_beta=5.988210e-04 mV sigma_vt=8.685120e-03 V sigma_beta=9.697640e-01

Group contributions:

Matching level high:

- I11.MP13: offset_vt=1.373554e-01 mV offset_beta=2.340661e-02 mV

45

sigma_vt=7.928940e-04 V sigma_beta=8.571590e-02

- I11.MP8: offset_vt=1.188888e-01 mV offset_beta=2.637118e-02 mV sigma_vt=9.893880e-04 V sigma_beta=1.084230e-01
- I11.MP6: offset_vt=3.541076e-02 mV offset_beta=4.344377e-03 mV sigma_vt=1.542630e-03 V sigma_beta=1.714320e-01
- I11.MP4: offset_vt=3.530540e-02 mV offset_beta=4.331252e-03 mV sigma_vt=1.542630e-03 V sigma_beta=1.714320e-01
- I11.MP9: offset_vt=3.454257e-02 mV offset_beta=4.237866e-03 mV sigma_vt=1.542630e-03 V sigma_beta=1.714320e-01
- I11.MP5: offset_vt=3.443937e-02 mV offset_beta=4.224998e-03 mV sigma_vt=1.542630e-03 V sigma_beta=1.714320e-01
- I11.MN3: offset_vt=1.268244e-02 mV offset_beta=9.105014e-03 mV sigma_vt=1.842550e-03 V sigma_beta=3.420390e-01
- I11.MN4: offset_vt=1.268028e-02 mV offset_beta=9.103464e-03 mV sigma_vt=1.842550e-03 V sigma_beta=3.420390e-01
- I11.MP14: offset_vt=1.027936e-02 mV offset_beta=1.849424e-03 mV sigma_vt=2.301770e-03 V sigma_beta=2.571480e-01
- I11.MP15: offset_vt=9.474269e-03 mV offset_beta=1.677356e-03 mV sigma_vt=2.301770e-03 V sigma_beta=2.571480e-01
- I11.MN8: offset_vt=9.186866e-03 mV offset_beta=2.800227e-03 mV sigma_vt=2.390670e-03 V sigma_beta=4.433540e-01
- I11.MN9: offset_vt=9.165279e-03 mV offset_beta=2.801728e-03 mV sigma_vt=2.390670e-03 V sigma_beta=4.433540e-01
- I11.MN1: offset_vt=8.737769e-03 mV offset_beta=2.189164e-03 mV sigma_vt=1.430030e-03 V sigma_beta=2.658840e-01
- I11.MP2: offset_vt=8.555495e-03 mV offset_beta=2.001098e-03 mV sigma_vt=2.171280e-03 V sigma_beta=2.424410e-01
- I11.MP1: offset_vt=1.352404e-03 mV offset_beta=3.164498e-04 mV sigma_vt=2.171280e-03 V sigma_beta=2.424410e-01
- I11.MN5: offset_vt=6.679417e-04 mV offset_beta=2.300897e-04 mV sigma_vt=1.953680e-03 V sigma_beta=3.625720e-01
- I11.MN2: offset_vt=6.648510e-04 mV offset_beta=2.291081e-04 mV sigma_vt=1.953680e-03 V sigma_beta=3.625720e-01
- I11.MP3: offset_vt=6.400760e-04 mV offset_beta=1.497053e-04 mV sigma_vt=2.171280e-03 V sigma_beta=2.424410e-01

Matching level low:

- I11.MP10: offset_vt=2.110841e+00 mV offset_beta=2.282321e-01 mV sigma_vt=2.110820e-03 V sigma_beta=2.168460e-01
- I11.MP13: offset_vt=5.494217e-01 mV offset_beta=9.362644e-02 mV sigma_vt=3.171576e-03 V sigma_beta=3.428636e-01
- I11.MP7: offset_vt=4.875071e-01 mV offset_beta=1.081357e-01 mV sigma_vt=3.957552e-03 V sigma_beta=4.336920e-01
- I11.MP8: offset_vt=4.755552e-01 mV offset_beta=1.054847e-01 mV sigma_vt=3.957552e-03 V sigma_beta=4.336920e-01
- I11.MP6: offset_vt=1.416430e-01 mV offset_beta=1.737751e-02 mV sigma_vt=6.170520e-03 V sigma_beta=6.857280e-01
- I11.MP9: offset_vt=1.381703e-01 mV offset_beta=1.695146e-02 mV sigma_vt=6.170520e-03 V sigma_beta=6.857280e-01
- I11.MP5: offset_vt=1.377575e-01 mV offset_beta=1.689999e-02 mV sigma_vt=6.170520e-03 V sigma_beta=6.857280e-01
- I11.MN3: offset_vt=5.072975e-02 mV offset_beta=3.642005e-02 mV sigma_vt=7.370200e-03 V sigma_beta=1.368156e+00
- I11.MN4: offset_vt=5.072113e-02 mV offset_beta=3.641386e-02 mV sigma_vt=7.370200e-03 V sigma_beta=1.368156e+00

- I11.MN8: offset_vt=3.674746e-02 mV offset_beta=1.120091e-02 mV sigma_vt=9.562680e-03 V sigma_beta=1.773416e+00
- I11.MN1: offset_vt=3.495108e-02 mV offset_beta=8.756656e-03 mV

sigma_vt=5.720120e-03 V sigma_beta=1.063536e+00

- I11.MP2: offset_vt=3.422198e-02 mV offset_beta=8.004392e-03 mV sigma_vt=8.685120e-03 V sigma_beta=9.697640e-01
- I11.MP1: offset_vt=5.409614e-03 mV offset_beta=1.265799e-03 mV sigma_vt=8.685120e-03 V sigma_beta=9.697640e-01
- I11.MN2: offset_vt=2.659404e-03 mV offset_beta=9.164323e-04 mV sigma_vt=7.814720e-03 V sigma_beta=1.450288e+00
- I11.MP3: offset_vt=2.560304e-03 mV offset_beta=5.988210e-04 mV sigma_vt=8.685120e-03 V sigma_beta=9.697640e-01

Total offset: 5.266007 mV (1 sigma !!!)

Depending on the layout, the offset can vary between: Total offset in case all low matched: 5.266007 mV (1 sigma !!!) Total offset in case all high matched: 1.316502 mV (1 sigma !!!) Total group offset: 0.000000 mV

Combined group and individual offsets: 5.266007 mV