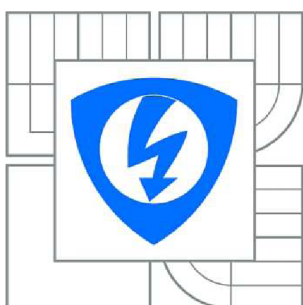


VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH
TECHNOLOGIÍ

ÚSTAV RADIOELEKTRONIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF RADIO ELECTRONICS

NÍZKOFREKVENČNÍ VÝKONOVÝ ZESILOVAČ VE TŘÍDĚ D S INTEGROVANÝM DSP

CLASS D AUDIO POWER AMPLIFIER WITH INTEGRATED DSP

BAKALÁŘSKÁ PRÁCE
BACHELOR'S THESIS

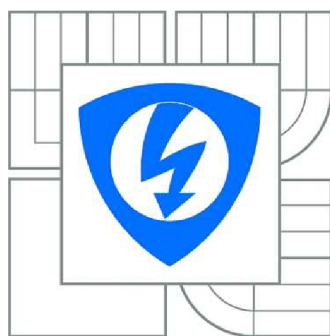
AUTOR PRÁCE
AUTHOR

TAMÁS BORSÁNYI

VEDOUCÍ PRÁCE
SUPERVISOR

doc. Ing. TOMÁŠ KRATOCHVÍL, Ph.D.

BRNO 2011



VYSOKÉ UČENÍ
TECHNICKÉ V BRNĚ

Fakulta elektrotechniky
a komunikačních technologií

Ústav radioelektroniky

Bakalářská práce

bakalářský studijní obor
Elektronika a sdělovací technika

Student: Tamás Borsányi
Ročník: 3

ID: 115155
Akademický rok: 2010/2011

NÁZEV TÉMATU:

Nízkofrekvenční výkonový zesilovač ve třídě D s integrovaným DSP

POKYNY PRO VYPRACOVÁNÍ:

Navrhnete obvodové zapojení výkonového zesilovače ve třídě D s integrovanými funkcemi DSP (např. TAS5706A) do vámi zvolené zátěže, který by obsahoval vstupní A/D převodník se 4 audio vstupy (např. PCM1850). Pro řízení obou bloků předpokládejte implementaci algoritmu v procesoru ATmega. Do návrhu integrujte grafický displej pro indikaci nastavení a dálkové IR ovládání. Zapojení dále doplňte samostatným napájecím zdrojem.

Vytvořte kompletní konstrukční podklady k realizaci návrhu (schéma zapojení, návrh desky plošného spoje, rozložení a soupiska součástek, výpis programu řízení mikroprocesoru a jeho vývojové schéma atd.). Navržené zařízení realizujte formou funkčního prototypu a experimentálním měření v laboratoři nízkofrekvenční elektroniky ověřte jeho činnost. Výsledky měření zpracujte formou standardního protokolu.

DOPORUCENÁ LITERATURA:

- [1] WIRSUM, S. Abeceda nf techniky. Praha: BEN - technická literatura, 2003.
- [2] ŠTÁL, P. Výkonové audio zesilovače pracující ve třídě D - základní principy a konstrukce. Praha: BEN - technická literatura, 2008.
- [3] Texas Instruments [online]. Datasheet TAS5706A - 20W Stereo Digital Audio Power Amplifier with EQ and DRC. Texas Instruments, Inc., 2005 - [cit. 3. 6. 2010]. Dostupné na [www: http://focus.ti.com/lit/ds/symlink/tas5706a.pdf](http://focus.ti.com/lit/ds/symlink/tas5706a.pdf)

Termín zadání: 7.2.2011

Termín odevzdání: 27.5.2011

Vedoucí práce: doc. Ing. Tomáš Kratochvíl, Ph.D.

prof. Dr. Ing. Zbyněk Raida
Předseda oborové rady

ABSTRAKT

Táto bakalárska práca sa zaoberá návrhom a vytvorením rozmerovo malého, energeticky efektívneho nízkofrekvenčného zosilňovača, s rozšírenou tónovou korekciou a užívateľsky prijateľným nastavovaním. Tieto očakávania spĺňa zosilňovač v triede D s prídavným DSP – digitálnym signálovým procesorom. Práca zahŕňa celkový dizajn, návrh a simulácie stavebných blokov ako A/D prevodník (PCM1850A), koncový stupeň spolu s DSP (TAS5706A), riadiaca jednotka (ATmega128) a napájací zdroj. V práci je možné nájsť aj teoretický popis princípu triedy D, tipov modulácii, možností prevodu analógového signálu na číslicový, stručný úvod do digitálneho spracovania signálu. Témou sú aj možnosti a limitácie takto spracovaného signálu, ako aj opis konkrétnych obvodov použitých v práci a obrázkov dosiek plošných spojov, ďalej popis riadiaceho programu a postupu riešenia softwaru pre každý blok systému a v neposlednej rade meranie funkčného prototypu.

KLÚČOVÉ SLOVÁ

Zosilňovač, Pulzne šírková modulácia, PWM, Digitálny signálový procesor, DSP, SPI, I²C

ABSTRACT

This project deals with design and creation of a physically small, energetically effective audio amplifier, with extended tone corrections and user friendly settings. These expectations meets audio amplifier in class D with additional DSP, digital signal processor. Project includes overall design of all blocks, like A/D converter (PCM1850A), power stage together with DSP (TAS5706A), control unit (ATmega128) and power supply. In this work you'll find theoretical description of class D, types of modulation, ways to convert analog signals to digital, short introduction to digital signal processing, options and limitations of these principles, description of specific circuits and layouts of printed circuit boards. The project further discusses the control program, its ways of solving the software for each block of the system, and finally includes the measurement of the prototype.

KEYWORDS

Amplifier, Pulse width modulation, PWM, Digital signal processor, DSP, SPI, I²C

BIBLIOGRAFICKÁ CITÁCIA

BORSÁNYI, T. *Nízkofrekvenční výkonový zesilovač ve třídě D s integrovaným DSP*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2011. 62 s. Vedoucí bakalářské práce doc. Ing. Tomáš Kratochvíl, Ph.D.

PREHLÁSENIE

Prehlasujem, že svoju bakalársku prácu na tému „*Nízkofrekvenční výkonový zesilovač ve třídě D s integrovaným DSP*“ som vypracoval samostatne pod vedením vedúceho práce a s použitím odbornej literatúry a ďalších informačných zdrojov, ktoré sú všetky citované v práci a uvedené v zozname použitej literatúry.

Ako autor uvedenej bakalárskej práce ďalej prehlasujem, že v súvislosti s vytvorením tejto práce som neporušil autorské práva tretích osôb a najmä som nezasiahol nedovoleným spôsobom do cudzích autorských práv osobnostných a som si plne vedomý následkov porušenia ustanovení § 11 a nasledujúcich autorského zákona č.121/2000 Sb., o práve autorskom, o právach súvisiacich s právom autorským a o zmene niektorých zákonov (autorský zákon), v znení neskorších predpisov, vrátane možných trestnoprávných následkov vyplývajúcich z ustanovení časti druhej, hlavy VI. diel 4 Trestného zákonníku č. 40/2009 Sb.

V Brne dňa

.....

(podpis autora)

POĎAKOVANIE

Ďakujem vedúcemu bakalárskej práce doc. Ing. Tomášovi Kratochvílovi, Ph.D. za účinnú metodickú, pedagogickú a odbornú pomoc a ďalšie cenné rady pri spracovaní mojej bakalárskej práce. Rád by som poďakoval Jakubovi Laníkovi za poskytnutie pomoci pri meraní prototypu zosilnovača. Ďalej by som rád poďakoval kolektívu technických pracovníkov Ústavu rádioelektroniky za ochotu a pomoc pri realizovaní prototypových jednotiek mojej práce. A v neposlednej rade by som chcel poďakovať rodine, za pomoc poskytovanú v každej forme.

V Brne dňa

.....

(podpis autora)

OBSAH

OBSAH.....	I
Zoznam obrázkov.....	III
Zoznam grafov	V
Zoznam skratiek.....	VI
1 Úvod	1
2 Trieda D.....	2
2.1 Princíp triedy D	2
2.2 Modulačné techniky	2
2.2.1 Základná PWM modulácia AD.....	3
2.2.2 Vylepšená PWM modulácia BD	4
2.2.3 Delta sigma modulácia.....	5
2.2.4 Ďalšie typy modulácií	6
2.3 Spínacie prvky	6
2.4 Výstupný filter.....	6
2.5 Výhody a nevýhody triedy D	6
2.6 Digitálne spracovanie signálu DSP	7
2.7 Prevodník analógovo-číslicový	7
2.8 Signálový procesor	8
2.9 Riadiaca jednotka	9
3 Výber hlavných častí zosilnovača.....	10
3.1 Výber signálového procesora	10
3.1.1 Charakteristika TAS5706A.....	10
3.2 Výber A/D prevodníka	11
3.2.1 Charakteristika PCM1850A.....	11
3.3 Výber riadiaceho mikrokontroléra	12
3.3.1 Charakteristika ATmega128A	12
4 Kompletný návrh zosilňovača	13
4.1 Doska signálového procesora a A/D prevodníka	13
4.1.1 Výpočet DC/DC meniča	14
4.1.2 Blok A/D prevodníka.....	15
4.1.3 Blok DSP procesora.....	16
4.1.4 Výpočet filtra	17

4.2	Riadiaca jednotka	18
4.3	Koncový zosilňovač pre subwoofer	19
4.3.1	Výber súčiastok.....	19
4.3.2	Nadprúdová ochrana	19
4.3.3	Chladienie a filter.....	19
4.4	Ďalšie periférie	20
4.4.1	Grafický displej.....	21
4.4.2	Modul prijímača diaľkového ovládania	21
4.4.3	Modul ovládania ventilátora a podsvietenia displeja.....	21
4.5	Napájací zdroj	22
5	Software.....	24
5.1	Obecný popis programu	24
5.2	Ovládanie a komunikácia s DSP	24
5.3	Komunikácia s A/D prevodníkom	26
5.4	Komunikácia a algoritmy pre displej	26
5.5	Komunikácia s ostatnými blokmi.....	29
5.6	Inicializácia – zapínanie, vypínanie	32
6	Záver	33
	Použitá literatúra	34
	Príloha 1, Simulácia LC filtra.....	36
	Príloha 2, Schémy zapojení	37
	Príloha 3, Obrazce dosiek s plošnými spojmi.....	43
	Príloha 4, Meranie prístroja	51
	Príloha 5, Fotografie prístroja	56
	Príloha 6, Zoznam súčiastok	58

ZOZNAM OBRÁZKOV

Obrázok 1: Bloková schéma zosilňovača pracujúceho v triede D.....	2
Obrázok 2: Bloková schéma modulátora PWM typ AD	3
Obrázok 3: Priebehy signálov modulátora PWM typ AD	3
Obrázok 4: Bloková schéma vylepšeného modulátora PWM typ BD.....	4
Obrázok 5: Priebehy signálov vylepšeného modulátora PWM typ BD	4
Obrázok 6: Spektrum modulácie AD a BD	5
Obrázok 7: Bloková schéma delta sigma modulátora.....	5
Obrázok 8: Priebehy signálov v delta sigma modulátore	5
Obrázok 9: Biquad filter, tiež IIR, prevedenie direct form 1	8
Obrázok 10: Bloková schéma DSP s integrovaným koncovým stupňom	10
Obrázok 11: Bloková schéma navrhovaného systému	13
Obrázok 12: Zapojenie generátoru hodín	15
Obrázok 13: Architektúry LC filtrov na moduláciu AD a BD	17
Obrázok 14: Chladenie na koncovom stupni pre subwoofer	20
Obrázok 15: Dráha chladiaceho vzduchu	21
Obrázok 16: Časť zapojenia zdroja pre výkonovú časť.....	22
Obrázok 17: Parametre výpočtu koeficientov do DSP	25
Obrázok 18: Postupnosť dát cez zbernicu SPI do A/D prevodníka.....	26
Obrázok 19: Ilustrácia možného výsledku Bresenhamovho algoritmu.	27
Obrázok 20: Vývojový diagram vykresľovania úsečiek podľa Bresenhamovho algoritmu.....	28
Obrázok 21: Vývojový diagram dekodéru diaľkového ovládania.....	30
Obrázok 22: Mapa menu zosilňovača.....	31
Obrázok 23: Fotografie displeja - položky v menu	31
Obrázok 24: Zjednodušený vývojový diagram riadiaceho procesora.....	32
Obrázok 25: Fotografia hotového prototypu.....	33
Obrázok 26: Model LC filtra použitého pri simulácii	36
Obrázok 27: Schéma zapojenia bloku A/D prevodníka a DC/DC meniča	37
Obrázok 28: Schéma zapojenia DSP časti	38
Obrázok 29: Schéma riadiacej časti.....	39
Obrázok 30: Zapojenie ovládacích tlačidiel	39
Obrázok 31: Schéma zapojenia koncového stupňa pre subwoofer.....	40
Obrázok 32: Schéma zapojenia napájacieho zdroja.....	41
Obrázok 33: Schéma zapojenia displeja	42
Obrázok 34: Schéma zapojenia IR prijímača.....	42
Obrázok 35: Schéma zapojenia modulu ovládania ventilátora a podsvietenia displeja	42
Obrázok 36: PCB riadiacej časti, strana spojov.....	43
Obrázok 37: Osadenie PCB riadiacej časti, strana spojov.....	43
Obrázok 38: Osadenie PCB riadiacej časti, strana súčiastok.....	44
Obrázok 39: PCB bloku ADC DSP DC/DC, strana spojov.....	44
Obrázok 40: PCB bloku ADC DSP DC/DC, strana súčiastok	45
Obrázok 41: Osadenie PCB bloku ADC DSP DC/DC, strana spojov.....	45
Obrázok 42: Osadenie PCB bloku ADC DSP DC/DC, strana súčiastok.....	46
Obrázok 43: PCB koncového zosilňovača pre subwoofer, strana spojov	46

Obrázok 44: Osadenie PCB koncového stupňa subwoofer, strana súčiastok.....	47
Obrázok 45: Osadenie PCB koncového stupňa subwoofer, strana spojov	47
Obrázok 46: PCB napájacieho zdroja, strana spojov.....	48
Obrázok 47: Osadenie PCB napájacieho zdroja, strana spojov	48
Obrázok 48: Osadenie PCB napájacieho zdroja, strana súčiastok.....	49
Obrázok 49: PCB displeja, strana súčiastok	49
Obrázok 50: Osadenie PCB displeja.....	49
Obrázok 51: PCB prijímača diaľkového ovládania, strana spojov	50
Obrázok 52: Osadenie PCB prijímača diaľkového ovládania, strana spojov a strana súčiastok..	50
Obrázok 53: PCB modulu ovládania podsvietenia displeja, strana spojov	50
Obrázok 54: Osadenie PCB modulu ovládania podsvietenia displeja.....	50
Obrázok 55: Zapojenie meracieho filtra	51
Obrázok 56: Fotografia dosky riadiacej jednotky zo strany spojov	56
Obrázok 57: Fotografia dosky DSP, ADC a DC/DC meniča zo strany súčiastok.....	56
Obrázok 58: Fotografia dosky zdroja	57
Obrázok 59: Fotografia hotového prototypu spredu.....	57
Obrázok 60: Fotografia hotového prototypu zozadu	57

ZOZNAM GRAFOV

Graf 1: Porovnanie účinnosti triedy AB a D.....	7
Graf 2: Prenos vstavaného filtra v ADC	16
Graf 3: Detail prenosu vypočítaného filtra	36
Graf 4: Prenos filtra bez reproduktora	36
Graf 5: Frekvenčná charakteristika integrovaného koncového stupňa s EQ	52
Graf 6: Frekvenčná charakteristika integrovaného stupňa – lomové frekvencie.....	52
Graf 7: Prenos integrovaného koncového stupňa s filtrom, bez filtra a s EQ.....	53
Graf 8: Frekvenčná charakteristika koncového stupňa pre subwoofer s EQ.....	53
Graf 9: Frekvenčná charakteristika koncového stupňa pre subwoofer - lomové frekvencie.....	54
Graf 10: Výsledok merania $THD+N$ (integrovaný stupeň)	54
Graf 11: Výsledok merania $THD+N$ (stupeň pre subwoofer)	54
Graf 12: výsledok merania SNR (integrovaný stupeň)	55
Graf 13: Výsledok merania SNR (stupeň pre subwoofer).....	55
Graf 14: Výsledok merania elektrickej účinnosti koncového stupňa pre subwoofer	55

ZOZNAM SKRATIEK

- PWM** Pulse Width modulation, pulzno šírková modulácia
- A/D** analog to digital (converter), analógovo-číslicový (prevodník)
- ADC** analog to digital converter, prevodník analógovo číslicový
- DAC** digital to analog converter, prevodník číslicovo analógový
- IIR** infinite impulse response (filter), filter s nekonečnou impulznou charakteristikou
- FIR** finite impulse response (filter), filter s konečnou impulznou charakteristikou
- NF** nízka frekvencia / nízkofrekvenčný
- FET** field effect transistor, tranzistor riadený elektrickým poľom
- DRC** dynamic range compression, kompresia dynamiky
- BQ** biquad (filter)
- EMI** electromagnetic Interference, elektromagnetická interferencia
- RMS** root mean square, efektívna hodnota
- MIPS** million instructions per second, milión inštrukcií za sekundu
- PCB** printed circuit board, doska plošných spojov
- IR** infra red, infra červený
- LC** (filter) typ filtra obsahujúci cievku (tlmivku), a kondenzátor
- DSP** Digital Signal Processing / processor, digitálne spracovanie signálu, digitálny signálový procesor
- ESR** Equivalent series resistance, Ekvivalentný sériový odpor
- ISP** In system programming
- SPI** Serial Peripheral Interface Bus
- I²C** Inter-Integrated Circuit, tiež nazývaný ako TWI alebo I2C
- TWI** Two-wire interface
- LED** Light-emitting diode, svetlo emitujúca dióda
- EQ** equalizer / ekvalizér
- RISC** Reduced instruction set computer, počítač s obmedzenou sadou inštrukcií

RAM Random-access memory, pamäť s priamym prístupom

SNR Signal to noise ratio, pomer signálu ku šumu

THD+N Total harmonic distortion + noise, celkové harmonické skreslenie

EEPROM Electrically Erasable Programmable Read-Only Memory, elektricky mazateľná pamäť ROM

1 ÚVOD

V dnešnej dobe sú na prístroje kladené silné kritériá, ako malé rozmery, dostatok funkcií, jednoduché ovládanie, maximálna prispôbitelnosť používateľovi a v neposlednej rade veľká energetická účinnosť. Na základe týchto požiadaviek bol stanovený cieľ vytvoriť NF zosilňovač minimálne so 7 pásmovým stereo ekvalizérom. Bolo zvážených viacero typov a módov, napokon bolo rozhodnuté, že bude použité „plne“ digitálne prevedenie.

Práca opisuje návrh audio zosilňovača triedy D s digitálnym signálovým procesorom. Práca bola rozčlenená do viacerých častí. Najprv boli opísané niektoré princípy a teoretické poznatky týkajúce sa jednotlivých blokov, napr. ako dosiahnuť veľkú energetickú efektívnosť, ako správne namodulovať signál, a ako vybrať vhodné súčiastky. Ďalej bola prebraná problematika prevodu signálu z analógového (spojitý čas), do číslicového tvaru (diskrétny čas), ďalej problematika filtrácie signálu v číslicovej podobe, ktorá bola doplnená o vysvetlenie podstaty samotných signálových procesorov. V ďalšej kapitole boli opísané kritériá na výber súčiastok,. Nasleduje opis požiadaviek na dosky plošných spojov a opis hotových dosiek. Táto kapitola bola doplnená výpočtami jednotlivých blokov. V poslednej kapitole sa nachádza opis postupu riešenia softwaru, ako aj opis už hotového softwaru. Kapitola bola doplnená opisom významnejších častí práce, ako napr. dekódovanie signálov diaľkového ovládania, komunikácia riadiacej jednotky s ADC a DSP, vytváranie a používanie jednotlivých funkcií DSP.

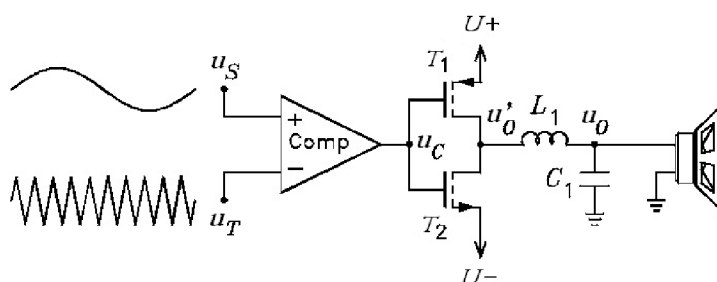
Jednotlivé kapitoly boli doplnené ilustračnými obrázkami, priebehmi signálov, prípadne zapojeniami, alebo vývojovými diagramami pre lepšiu názornosť. Na konci dokumentu boli pridané prílohy, v ktorých sa nachádzajú výsledky simulácií, všetky schematické zapojenia, ďalej obrazce dosiek s plošnými spojmi. Merania jednotlivých parametrov celého kompletu (výkon, frekvenčná charakteristika atd.) a nakoniec zoznam súčiastok boli uvedené tiež v prílohe.

2 TRIEDA D

Základnou časťou tejto práce boli koncové stupne zosilňovača pracujúceho v triede D. Možnosti modulácií, priame napojenie na číslicové procesory a ďalšie výhody ako aj nevýhody boli opísané v tejto kapitole.

2.1 Princíp triedy D

Efektivita triedy D spočíva vo faktu, že silové tranzistory pracujú v spínanom režime. Predpokladom je použitie FET tranzistorov. V spínanom režime existujú dva stavy tranzistora. V jednom stave je tranzistor zatvorený (nevodivý stav), má veľký odpor R_{DS} (odpor medzi elektródami drain a source), tým pádom na tranzistore zostáva skoro celé napájacie napätie, a prúd cez tranzistor je minimálny, až zanedbateľný (rádovo μA). V druhom stave je tranzistor otvorený (vodivý stav), má minimálny odpor (R_{DS} rádovo $m\Omega$), tečú cez tranzistor veľké prúdy, avšak úbytok napätia na tranzistore je minimálny. Rýchlymi zmenami týchto stavov boli výkonové (tepelné) straty minimalizované. Avšak signál zostávajúci len z dvoch stavov by ešte nestačil na reprodukciu hudby. Kľúčovým elementom bolo modulovanie a následná filtrácia signálu. Pre triedu D bol základným typom modulácie pulzne šírková modulácia (ďalej len PWM). Je možné PWM signál vytvoriť pomocou komparátora a generátora trojuholníkového signálu. Menšími úpravami a zosilnením signálu z modulátora (výstup komparátora) bolo možné spínať koncové tranzistory. Po filtrovaní výstupného signálu z tranzistorov pomocou LC filtra, bol vytvorený už zosilnený audio signál.



Obrázok 1: Bloková schéma zosilňovača pracujúceho v triede D, [7]

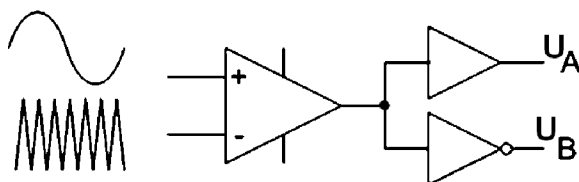
Na obrázku 1 je vidieť vstupný (audio) signál u_S ktorý bol privedený na neinvertujúcu stranu komparátora, ďalej signál u_T ktorý bol vytvorený pomocou generátora trojuholníkového priebehu. u_T vstupuje do komparátora invertujúcou stranou. Výstup z komparátora u_C je už priamo signál PWM. Zvyčajne u_C je ešte zosilnený a je použitý na budenie koncových tranzistorov (riadené poľom) T_1 , T_2 . Zosilnený signál u'_O putuje ďalej do filtra L_1C_1 , ktorý odfiltruje vysokofrekvenčnú zložku (kmitočty 10-20x väčšie ako najvyššia frekvencia v audio pásme) a zanechá užitočný signál u_O ktorého spektrum optimálne nebude širšie ako spektrum počuteľného pásma (sú vyfiltrované zložky, ktoré sa do signálu dostali modulovaním).

2.2 Modulačné techniky

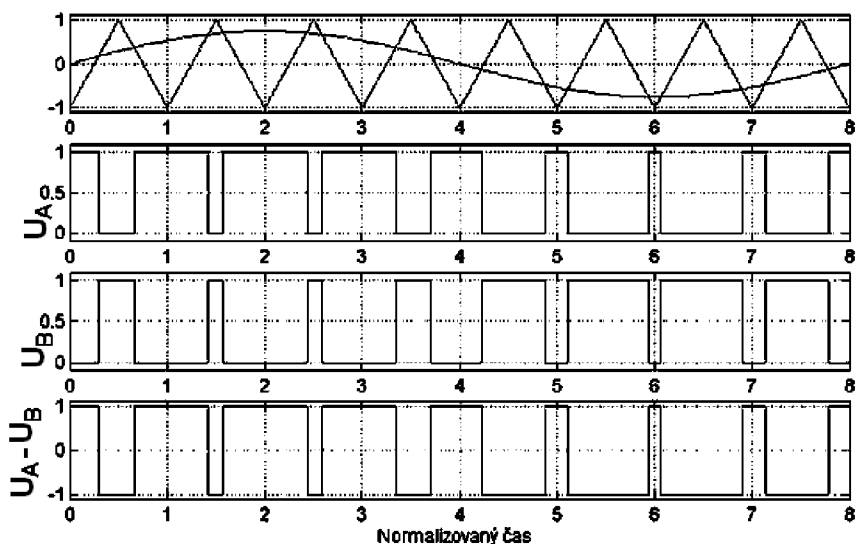
Modulačných techník je viac, od najjednoduchšej PWM modulácie po viac prepracovanú delta sigma moduláciu až po patentom chránené, svetovými firmami vytvorené modulačné techniky.

2.2.1 Základná PWM modulácia AD

Ide o moduláciu s pevným kmitočtom, kde bolo premennou len šírka pulzu, (zapnutý a vypnutý stav), podľa aktuálnej hodnoty vstupného analógového signálu. Základný modulátor bol zostavený z generátoru pílovitého (trojuholníkového) priebehu, z komparátora, ktorý porovnáva vstupný analógový a pílovitý priebeh (v závislosti na type modulátora približne 200 až 500 tisíc krát za sekundu). Veľký kmitočet modulačného signálu bol potrebný kvôli zmenšeniu nárokov na filter, a aby zosilňovač mal dostatočne veľké prenosové pásmo. Zvýšenie modulačného kmitočtu by bolo vhodnejšie vzhľadom na odstup spektru užitočného signálu a spektru vzorkovacieho signálu, avšak boli by kladené väčšie nároky na budiče koncových tranzistorov a na samotné spínacie tranzistory (ďalej len spínacie prvky) a tým aj na príkon a efektivitu systému. Znížením modulačného kmitočtu by boli kladené väčšie nároky na filter (väčší rád). Bolo by náročnejšou úlohou dostatočne potlačiť spektrum modulačného signálu a zároveň prepustiť užitočný audio signál. Frekvencia modulačného signálu (vzorkovací kmitočet) zároveň udáva maximálny kmitočet ktorý je možný zosilniť (jav aliasingu, vid'. kapitolu 2.7).



Obrázok 2: Bloková schéma modulátora PWM typ AD, [13]

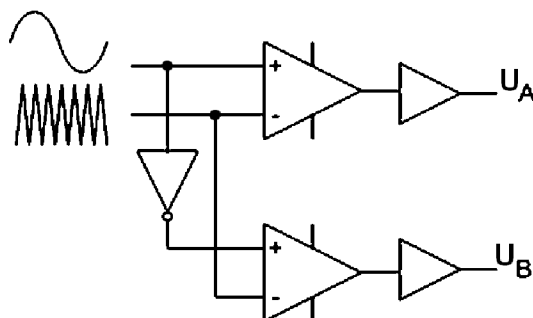


Obrázok 3: Priebehy signálov modulátora PWM typ AD, [13]

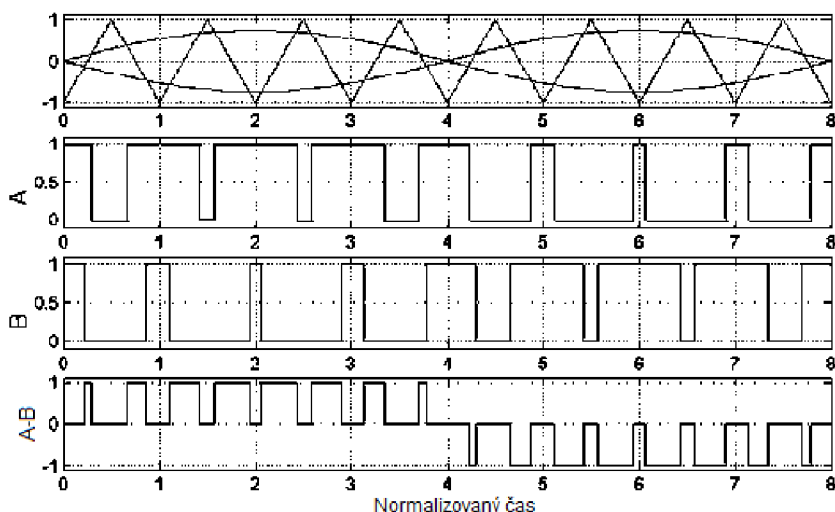
Na obrázku 2 a 3 je vidieť vstupný analógový signál, trojuholníkový signál z interného generátora a výstupný signál (A-B) zo spínacích prvkov, ešte pred filtrom. Tento typ modulácie bol nazvaný, ako typ AD, podľa [13].

2.2.2 Vylepšená PWM modulácia BD

Vylepšenie spočíva v tom že v modulátore tentokrát nebude len jeden komparátor, ale dva. Potrebné bolo vytvoriť ešte aj invertovaný audio signál. Týmto spôsobom bol zmenený tvar a aj spektrum výstupného signálu. Zdanlivo má výstupný signál dvojnásobný kmitočet ako u predošlého typu.

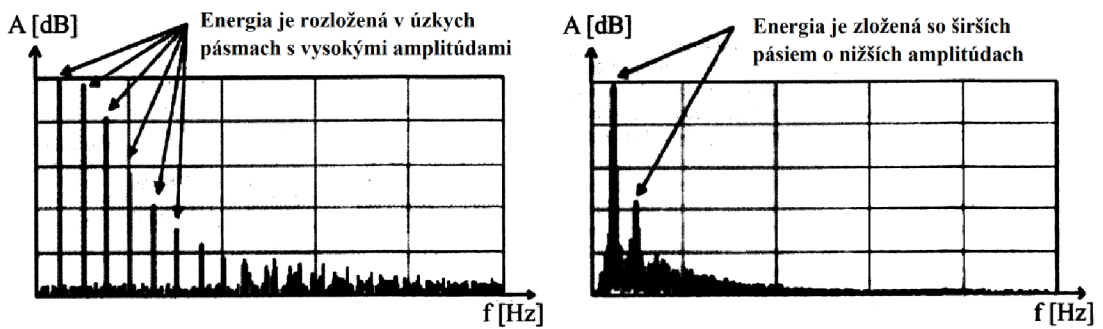


Obrázok 4: Bloková schéma vylepšeného modulátora PWM typ BD, [13]



Obrázok 5: Priebehy signálov vylepšeného modulátora PWM typ BD, [13]

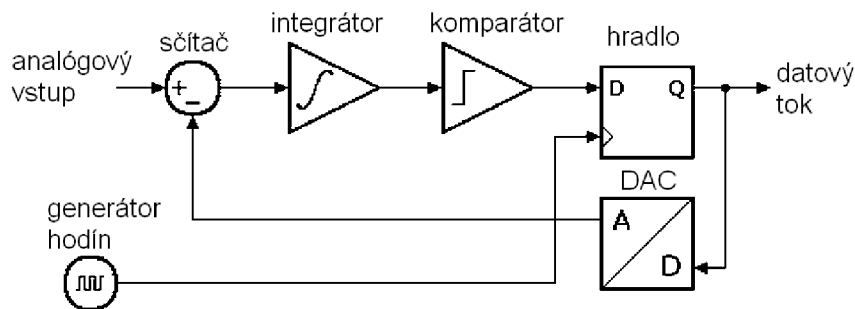
Z obrázku 5 je vidieť že na výstupe spínacích prvkov bol signál viac podobný vstupnému ako u modulácie AD (Obrázok 1, signál v'_O). Spektrum tohto signálu (Obrázok 6) bol vhodnejší ohľadom spektra. Neobsahuje také ostré špičky ako u modulácie AD, ale spektrum je rozprestreté do viac menších skupín. Práve tento fakt dovoľí klásť menšie nároky na výstupný LC filter. U tohto typu boli spínacie prúdy menšie, tým sa vo filtri neakumulovala tak veľká energia ako v prípade modulácie AD. Tento typ modulácie bol nazvaný, ako typ BD, podľa [13] (tiež „filterless“ alebo „filter free“, čiže bez filtra)



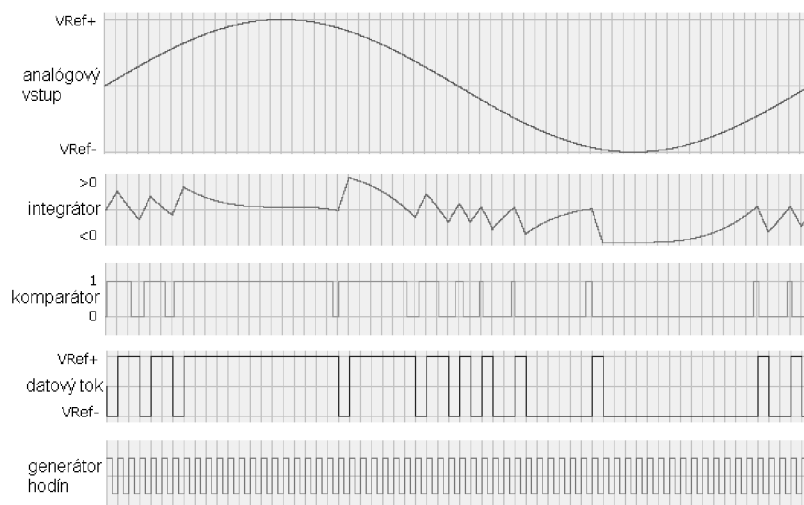
Obrázok 6: Spektrum modulácie AD a BD, [1]

2.2.3 Delta sigma modulácia

Delta sigma modulátory sú náročnejšie na konštrukciu z diskretných súčiastok, avšak v integrovanej podobe dosahujú vynikajúce parametre. Spektrálnymi vlastnosťami sú odlišné od predošlých dvoch módov, je to dané samotným princípom činnosti a konštrukciou. U delta sigma modulátorov je možné hovoriť o hodinovom signáli (obdĺžnik), je to súčasťou samotného modulátora (u PWM je považovaný za hodinový signál samotný trojuholníkový signál). Na blokovej schéme delta sigma modulátora (Obrázok 7) sú vidieť základné konštrukčné prvky. Základná funkcia jednotlivých blokov je zrejmä potom z obrázku 8.



Obrázok 7: Blokova schéma delta sigma modulátora, [6]



Obrázok 8: Priebehy signálov v delta sigma modulátore, [6]

2.2.4 Ďalšie typy modulácií

Existuje veľa iných princípov a možností ako namodulovať signál pulzne šírko, ako napríklad patent firmy Tripath, ktorá vytvorila pre svoje zosilňovače vlastnú triedu T. Táto trieda vznikla vylepšením triedy D. Popis a princíp týchto techník je nad rámec tejto práce.

2.3 Spínacie prvky

Na spínacie prvky boli kladené veľké požiadavky ohľadom na čo najmenší úbytok napätia, čo najväčší spínaný prúd a to aj na vysokých kmitočtoch. Na tieto účely zvyčajne boli použité tranzistory typu FET. Majú výhodné vlastnosti, ako malý úbytok napätia spôsobený malým odporom pri zapnutom (vodivom stave), veľké spínateľné prúdy (30 – 40) A.

Jedinou nevýhodou je, pomerne veľká parazitná kapacita spínacej elektródy (Gate), spôsobujúca veľké špičky (až 2 A) ovládacieho prúdu spínacej elektródy, ktorú bolo treba zohľadniť pri návrhu budiča. Budič má v najlepšom prípade TTL kompatibilné vstupy (napät'ové a prúdové obmedzenie namáhaní stupňov pred budičom) a dostatok výkonu nato, aby zvládol spínanie koncových tranzistorov.

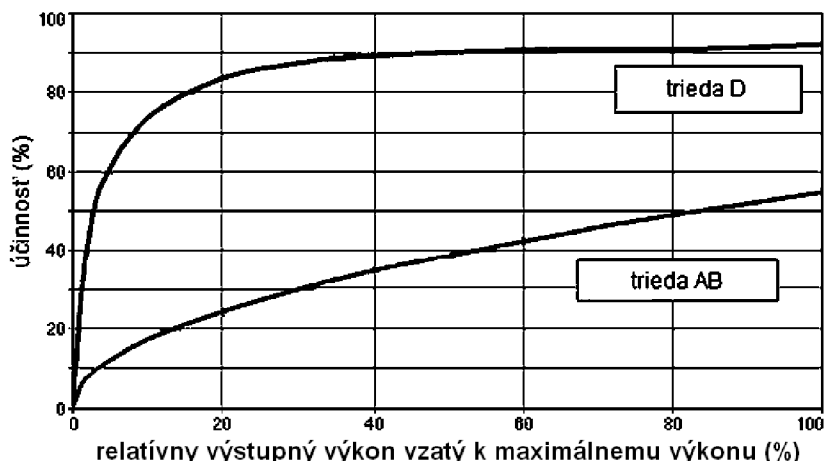
2.4 Výstupný filter

Filter bol ďalším rozsiahlejším blokom v zosilňovačoch triedy D. Filtrovaním bolo potrebné odstrániť zo signálu spektrum, ktorý sa do signálu dostal modulovaním, ale ponechať si užitočný signál v audio pásme. Na tento účel boli použité najčastejšie LC filtre (cievka a kondenzátor).

Reálne cievky svojimi vlastnosťami (nenulová rezistivita, parazitná kapacita) sú často ďaleko od ideálu. Kondenzátory v dnešnej dobe sa už celkom dobre blížia k ideálnym v parametroch. Parametrom ktorý najviac kazila účinnosť filtrovania boli parazitné kapacity cievky a ESR kondenzátora (ekvivalentný sériový odpor). Ako tlmivka je najčastejšie použitá feritová, alebo zo železoprachového jadra, navinutá z vysokofrekvenčného lana. U kondenzátorov vplyv ESR bolo možné potlačiť paralelným radením viacerých kondenzátorov. Ako doplnenie filtra bol použitý feritový vysokofrekvenčný izolátor, aby nedostatky tlmivky boli kompenzované (hlavne na vyšších kmitočtoch, MHz pásmo).

2.5 Výhody a nevýhody triedy D

Najväčšou výhodou triedy D bola veľká účinnosť, ktorému sa dnes nepriblíži ani jedna iná trieda (Graf 1). Ďalšou výhodou bolo, že niektoré typy modulátorov boli priamo prepojitelné s digitálnymi systémami, ako DSP. Nevýhodou bol nutnosť použiť modulátor. Modulátorom sa do užitočného signálu dostali vyššie kmitočty, tým bolo ťažším navrhnuť systém. Ďalšou nevýhodou bola nutnosť filtrovania výstupu. Filtrom boli do cesty audio signálu vložené ďalšie nelineárne súčiastky (kvalita reprodukcie sa zhorší).



Graf 1: Porovnanie účinnosti triedy AB a D, [14]

2.6 Digitálne spracovanie signálu DSP

Digitálne spracovanie signálu zostáva z dvoch hlavných častí. Aby bolo možné signál digitálne spracovať, bolo treba signál najprv zdigitalizovať. Na tento účel boli vyvinuté prevodníky ADC (tiež A/D). Digitalizácia signálu prináša podstatné výhody pre ďalšie spracovanie: digitálny signál je menej citlivý na okolité rušenie, je možné signál meniť matematickými funkciami (netreba meniť hardware, stačí prekonfigurovať výpočtovú jednotku). Ďalšou veľkou výhodou bola veľká odolnosť systému proti šumu. Šum (biely, analógový), sa dostáva do číslicového signálu, ale tento šum sa v reprodukcii neprejavuje. Dôvodom je, že výstupný signál je rekonštruovaný z číselných hodnôt, ktoré nie sú ovplyvnené týmto šumom (DSP dekoduje logické úrovne). Po prevode signálu nasleduje samotný procesor, ktorý realizuje matematické funkcie potrebné k zmene signálu podľa potreby. Tieto členy spracovania signálu trebalo niečím riadiť. Dobrou voľbou boli malé mikrokontroléry, ktoré nemusia mať veľký výpočtový výkon, naopak majú jednoduchšiu architektúru. Mikrokontroléry sú vhodné práve na riadenie ďalších zariadení (napr. procesor s vyšším výpočtovým výkonom).

2.7 Prevodník analógovo-číslcový

Realizuje proces kedy signál so spojitým časom (analógový) je prevedený na signál s diskretným časom (digitálny). Existuje viac typov prevodníkov, napr:

Flash prevodník, ktorý obsahuje radu 2^N komparátorov (kde N je počet bitov), ktoré prirovnávajú hodnotu vstupného napätia (0 - menšia, 1 - väčšia) s referenčnou úrovňou a jej jednotlivými úbytkami na sieti odporov R .

ADC s postupnou aproximáciou. Prevodník obsahuje len jeden komparátor, ktorý prirovnáva výstupný signál z interného DAC so vstupným napätím. Vstup do DAC so spätnou väzbou nastavuje tak, aby na výstupe komparátora bola 0. Výstup z ADC sa tak stáva vstupom do interného DAC. Nastavenie spätnej väzby prechádza N iteráciami, až je nastavené výstupné napätie odpovedajúce každému vzorku.

Prevodníky s delta sigma moduláciou, viď kapitolu 2.2.3

Asi najpoužívanejšie pre DSP boli Delta-Sigma prevodníky s prevzorkovaním, napr. 256, 384, či 512 krát. Prevzorkovanie je veľmi účinný nástroj proti aliasingu. Aliasing, podľa Shannon-Kotelnikovovho teorému, nastáva v prípade, kedy sa na vstup prevodníka dostane

signál s kmitočtom väčším ako polovica vzorkovacieho kmitočtu. Na potlačenie javu aliasingu sa používa dolnopriepustný filter. Pridaním filtrov bola obmedzená maximálna frekvencia, ktorú je ešte možné spracovať. Navyše pridávaním ďalších (pasívnych či aktívnych) súčiastok do analógovej cesty signálu, sa zvyšuje amplitúda nežiadaneho šumu na vstupe prevodníka. Optimálnym riešením bolo teda zvýšenie vzorkovacieho kmitočtu, prevzorkovanie. Dnešné prevodníky dokážu bežne spracovať signál o kmitočte 96 kHz s 512 násobným prevzorkovaním s hĺbkou 24 bit (pracovný kmitočet prevodníka 49.152MHz). Týmto bolo dosiahnutá dostatočná rezerva ako v kmitočtovej oblasti tak v dynamike signálu.

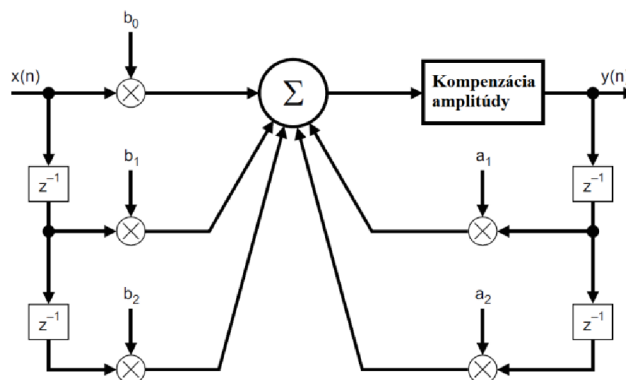
Existuje viacero formátov, ktoré sú používané na posielanie zdigitalizovaného audio signálu medzi ADC a DSP. Najpoužívanejšie formáty sú: Left-justified (zarovnaný doľava), I²S, Right-justified (zarovnaný doprava). V lepších prevodníkoch jednotlivé formáty je možné nastaviť podľa potreby.

2.8 Signálový procesor

Signálové procesory sú v podstate optimalizované vysokovýkonné hradlové polia (FPGA), ktoré mali dostatočnú výpočtovú silu na výpočet komplikovaných matematických funkcií v reálnom čase. Hlavnou výhodou takýchto procesorov bola schopnosť spracovať signál paralelne (viac inštrukcií v tom istom čase, alebo jedna inštrukcia nad viacerými dátami súčasne). DSP realizuje mnoho matematických modelov hlavne z oblasti spracovania signálov. V oblasti NF (audio pásmo) existuje druh digitálnych signálových procesorov, ktoré boli ďalej optimalizované práve na audio pásmo. Hardwarovo realizujú matematické modely rôznych filtrov, ktoré sú typické pre použitie práve v oblasti nízkych frekvencií.

DSP môže obsahovať časti, ako napr.: nastavenie hlasitosti, rôzne filtre typu FIR, IIR alebo iné, DRC korekcie (dynamický kompresor), stereo procesory, multiplexory na voľbu zdroja signálu a ďalšie iné. Filtrácia zvyčajne prebieha na viac kanálov súčasne (stereo, až 7.1). Hlavnú časť DSP tvoria filtre v ktorých bolo možné podľa potreby navrhnuť viac typu filtrov, ako dolná prepust', horná priepust', pásmová priepust', či zádrž a ďalšie iné, len vymenením koeficientov. Jedna z možných typológií filtra je IIR filter, niekedy tiež nazývaný ako biquad (Obrázok 9). Digitálny filter s nedostatočnou šírkou výpočtových členov (ako registre, sumačné členy a násobičky), môže pridať do signálu harmonické skreslenie. Preto u digitálnych filtrov bolo potrebné hľadať na dostatočnú šírku týchto členov.

Existuje podobnosť medzi analógovými a digitálnymi filtermi, podľa typu je možné ich prepočítať pomocou vzorcov. Dnes už existuje aj viac softwarových riešení, kde stačilo zadať parametre a typ filtra, a program vypočíta priamo koeficienty do filtra. Bolo nutné dávať si pozor, aby vzorkovací kmitočet a prevedenie (topológia) filtra boli správne zadané. Nesprávne zadané hodnoty môžu spôsobiť posun lomových kmitočtov ale aj úplnú nefunkčnosť filtra.



Obrázok 9: Biquad filter, tiež IIR, prevedenie direct form 1, [3]

Obrázok 9 znázorňuje možné blokové zapojenie IIR filtra v prevedení „direct form 1“, kde $x(n)$ je vstupný číslicový signál, b_0, b_1, b_2, a_1, a_2 , sú koeficienty potrebné na definíciu typu filtra (dolná priepust, pásmová priepust atd.), $y(n)$ je výstupný číslicový signál, z^{-1} je oneskorenie signálu o jednu vzorku. Filtre pracujúce celočíselnými hodnotami navyše obsahujú kompenzáciu amplitúdy.

Názov biquad pochádza z podoby matematického popisu filtra. Kde názov označuje rekurzívny lineárny filter druhého rádu, ktorý má v „Z“ rovine 2 póly a 2 nuly, a bolo možné napísať kvadratickou lomenou funkciou (po anglicky biquadratic function).

Signálové procesory sú vyrábané v dvoch prevedeniach: DSP pracujúce s číslami pevnej rádovej čiarky a verzie pracujúce s číslami s pohyblivou rádovou čiarkou.

2.9 Riadiaca jednotka

Riadiaca jednotka má za úlohu reagovať na deje vnútorné (ochrany) a vonkajšie (užívateľ), podľa ktorých bude nastavené zariadenie. Každý prístroj obvykle obsahuje vstupnú a výstupnú jednotku, ako sú tlačidlá na čelnom paneli, diaľkové ovládanie či displej (reprodukory). Riadiaca jednotka sníma vstupy, podľa toho reaguje na príkazy, na základe čoho nastavuje DSP, ADC, chladiaci ventilátor, atď. Prípadne dáva spätnú väzbu napr. na displeji. Existuje viacero výrobcov ktoré v dnešnej dobe vyrábajú kontroléry takéhoto typu. Veľkú podporu a dobré podklady je možné nájsť u výrobcov ATMEL a MICROCHIP s názvami ATmega a PIC. Vedľa základných počítačích prvkov tieto mikrokontroléry obsahujú aj viac zabudovaných, nezávislých modulov (môžu fungovať paralelne), ako napr. komunikáciu so zbernicami I2C a SPI alebo časovače, či podporu na generovanie PWM signálu.

3 VÝBER HLAVNÝCH ČASTÍ ZOSILNOVAČA

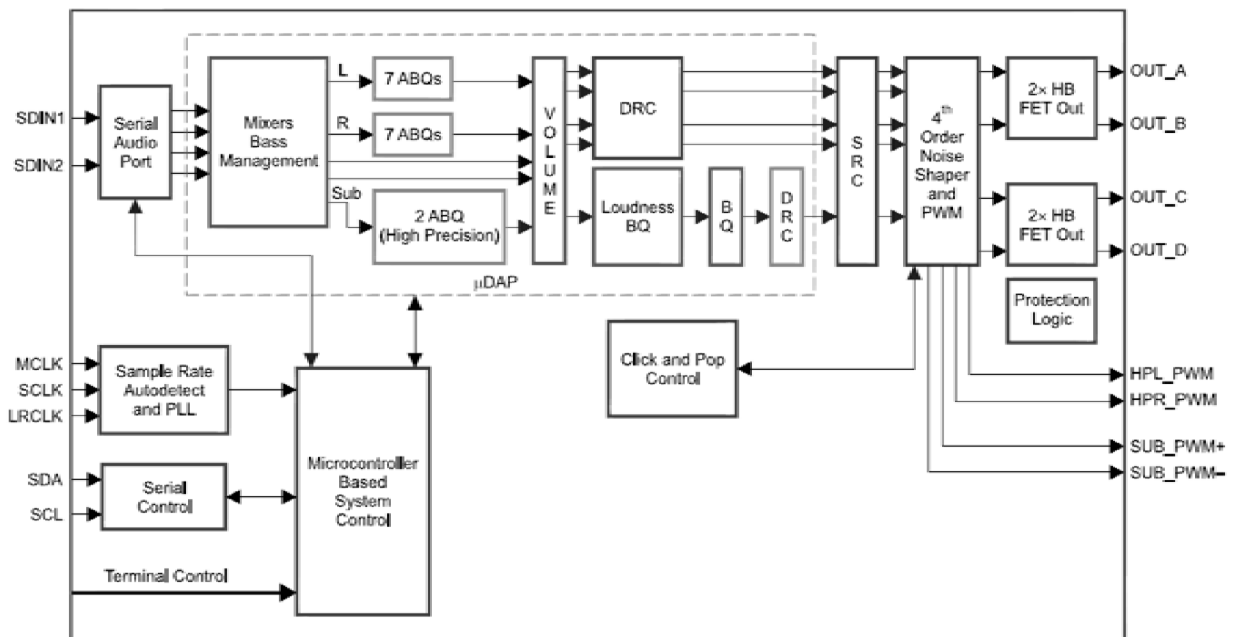
3.1 Výber signálového procesora

Hlavnou súčiastkou celého zosilňovača bol samotný signálový procesor. Od tejto súčiastky závisia všetky ostatné prvky. Má vplyv na typ napájania, na spôsob riadenia na typ prevodníka. Práve preto bol ako prvý zvolený DSP procesor.

Existuje viac firiem, ktoré vyrábajú prepracované signálové procesory, ktorých vnútorné zapojenie je možné v mnohých spôsoboch prekonfigurovať (sú programovateľné). Avšak potrebou bolo aby riadenie bol čo najjednoduchšie, preto boli programovateľné signálové procesory vyradené z úvahy. Bol vybratý procesor TAS5706A od firmy Texas Instruments. TAS5706A je digitálny signálový procesor s pevnými hardwarovými prvkami^{*1} a integrovaným koncovým stupňom triedy D.

3.1.1 Charakteristika TAS5706A

Zvolený signálový procesor má pevne daný hardware (Obrázok 10), prekonfigurovanie bolo nemožné (požiadavka jednoduchého riadenia). Všetky filtre, multiplexory a korekcie hlasitosti boli už vopred dané. Každý blok má vlastné registre, ktorými bola definovaná jeho funkcia. Úlohou programátora bude registre správne nakonfigurovať, prípadne jednotlivé bloky premostiť, ak sú nepotrebné.



Obrázok 10: Bloková schéma DSP s integrovaným koncovým stupňom, [3]

Digitálny audio signál sa dostane z A/D do DSP pomocou štyroch vodičov. SDIN (serial data in) je vstupom navzorkovaných dát. MCLK (master clock) je vstup hlavného hodinového signálu, má najvyššiu frekvenciu. SCLK (serial clock) je vstupom prídavného hodinového signálu potrebného k vzorkovaniu dát na SDIN. LRCLK (left - right clock) je vstupom signálu

^{*1} matematické funkcie sú nepevno dané, užívateľ zadáva len parametre výpočtu

ktorý rozhoduje či vstupné dáta patria k ľavému alebo pravému kanálu. Signál sa ďalej dostáva do ďalších blokov cez Serial Audio Port, kde je možno zvoliť vstup 1 alebo vstup 2. Signál sa dostáva ďalej cez Mixers Bass Management, kde vstupný signál je rozdelený na viacero kanálov, cez ABQ (označenie pre biquad filter), cez Volume, nastavovanie hlasitosti pre všetky kanáli naraz. Signál ďalej prechádza cez DRC, kompresor dynamiky, cez noise shaper and PWM, ktorý vytvára PWM signál, ktorý bude zosilnený. Obvod má zároveň vyvedené i nezosilnené PWM signály, čiže je možné pripojiť ďalšie stupne. HB FET out, sú koncové stupne. Riadenie celého systému prebieha pomocou protokolu I²C cez SDA (serial data) SCL (serial clock).

Vybrané parametre DSP s integrovaným koncovým stupňom:

- Vstupný signál môže mať vzorkovaciu frekvenciu (32 – 192) kHz v pevne daných krokoch. Signál môže mať 16, 18, 20, alebo 24-bitovú hĺbku. Podporované formáty vstupných dát sú left-justified, right-justified, alebo I2S formáte s 64 násobným prevzorkovaním.
- DSP obsahuje sedem biquad filtrov (IIR filtrov direct form 1) na každý kanál a ďalšie dva biquady s dvojitou presnosťou pre vetvu sub. Úpravu hlasitosti na každý kanál zvlášť a jeden takzvaný master pre všetky kanály. Ďalej obsahuje kompresory dynamiky, vstavaný koncový stupeň PWM, modulátor s rôznymi módmi modulácie (PWM AD alebo BD).
- Koncové stupne bolo možné zapojiť ako samostatné kanály a aj ako most, tým bolo možné dosiahnuť konfigurácie ako 4.0, 2.1, 2.0 a to s výkonom 10W na kanál bez potreby externého chladiča! Účinnosť môže dosiahnuť hodnotu väčšiu ako 85%
- DSP obsahuje aj extra výstup na externý stupeň s PWM moduláciou o frekvencii okolo 384kHz (závisí od vzorkovacej frekvencie vstupu.) Obsahuje ešte aj výstup na slúchadlá (tiež PWM modulovaný).

Katalógový list o DSP TAS5706A s podrobným popisom o funkcii a parametroch bol dostupný na stránkach výrobcu [3]

3.2 Výber A/D prevodníka

Podľa toho akého typu je DSP, bolo potrebné vybrať analógovo číslicový prevodník. Prevodník mal byť schopný poskytovať dáta v požadovanom formáte. Bol zvolený prevodník PCM1850A od firmy Texas Instruments. Prevodník bol nastavený do módu master, má za úlohu vytvárať hodinové signáli a posielat dáta samostatne. Bol zvolený formát left-justified s vzorkovacím kmitočtom 48 kHz a rozlíšením 24 bit. Z katalógového listu [4] bolo vidieť že je plne kompatibilný s DSP TAS5706A.

3.2.1 Charakteristika PCM1850A

PCM1850A obsahuje: 6 stereo vstupov multiplexovaných, až 24 bitové rozlíšenie pri vzorkovacích frekvenciách (16-96) kHz, Delta-Sigma A/D prevodník, anti aliasing filter, možnosť módu master alebo slave, left-justified, I2S a right-justified výstupný formát, 256x, 384x, alebo 512x prevzorkovanie, na výstupe decimálny filter 64x prevzorkovanie.

Katalógový list s podrobným popisom o funkcii a parametroch bol dostupný na stránkach výrobcu [4]

3.3 Výber riadiaceho mikrokontroléra

Riadiaci kontrolér by mal mať dostatočnú rýchlosť na spracovanie potrebných dát, bolo potrebné aj dostatočné množstvo programovej pamäte (pre samotný kód) a operačnej pamäte (RAM) a aj pamäte EEPROM, ktorý sa nevymaže vypnutím napájania. Ďalej dôležitý je dostatočný počet vstupno-výstupných portov potrebných na komunikáciu s ostatnými procesormi a okolím. Mal by obsahovať aj hardwarovú podporu protokolov potrebných na komunikáciu, ako I2C a SPI, generátor PWM, (na reguláciu jasu displeja či nastavenie otáčok chladiaceho ventilátora), prípadne ešte časovače potrebné napr. na snímanie povelov z IR diaľkového ovládača. Samozrejme mal by mať malú spotrebu a dostatočnú podporu v oblasti vývoja softwaru. Bol zvolený mikrokontrolér ATmega128A.

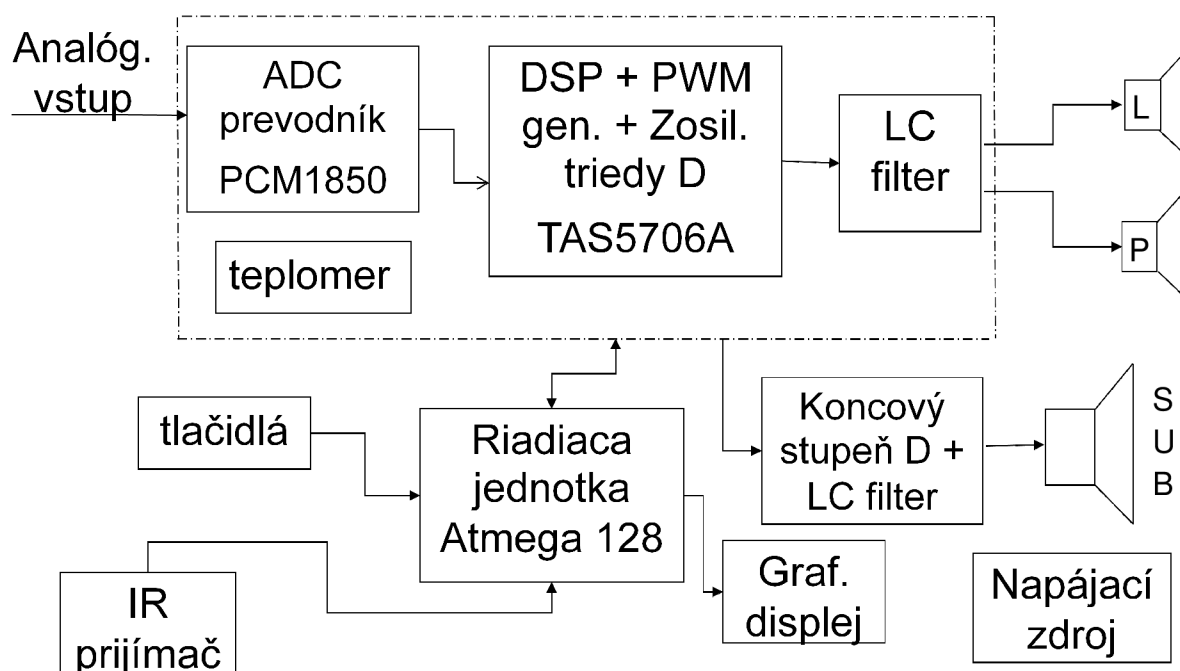
3.3.1 Charakteristika ATmega128A

ATmega128A je 8 bitový RISC mikrokontrolér s 128 kB pamäťou pre program FLASH, 4 kB operačnej pamäte SRAM a 4 kB pamäte EEPROM. Obsahuje 8 aj 16 bitové počítadla, časovače spolu s generátormi PWM. Hardwarovo implementované bloky na podporu komunikácie cez SPI a I2C. Výpočtový výkon na taktovacej frekvencii 16 MHz je až 16 MIPS. Obsahuje ďalej šesť 8 bitových vstupno-výstupných portov. Podporuje zjednodušené programovanie cez ISP protokol. Má veľkú podporu zo strany výrobcu a aj kolektívu na vývoj softwaru.

Katalógový list s podrobným popisom o funkcii a parametroch bol dostupný na stránkach výrobcu [4]

4 KOMPLETNÝ NÁVRH ZOSILŇOVAČA

Pomocou katalógových listov procesorov, ako aj pomocou popisov z dokumentácií vývojových kitov a podľa vlastných skúseností boli vytvorené schematické návrhy a následne aj návrhy na obrazce plošných spojov, nakoniec aj samotné plošné spoje. Obrázok 11 znázorňuje blokovú schému zosilňovača (bodkovaná čiara označuje, že blok ADC a DSP boli spojené na spoločnom plošnom spoji). Pri návrhu bol použitý program Eagle 5.10, pri simulácií jednotlivých blokov OrCAD PSpice 10.



Obrázok 11: Bloková schéma navrhovaného systému

4.1 Doska signálového procesora a A/D prevodníka

Doska signálového procesora a prevodníka boli realizované na spoločnej doske, aby bolo minimalizované rušenie okolia a aby bolo dosiahnuté kompaktné prevedenie. Doska obsahuje DSP aj ADC spolu s napájacími prvkami a teplomer na monitorovanie teploty koncového stupňa. Doska má dve napájania a to v rozsahu (9-15) V_{DC} pre DSP, ADC a riadiacu jednotku, a v rozsahu (12-26) V pre silovú časť DSP, pre koncový zosilňovač. Všetky digitálne systémy pracujú na napätí 3,3 V, analógové na 5 V. Potrebné napájacie napätia boli vytvorené pomocou stabilizátorov. Ohľadom na veľký rozdiel medzi napätiami a nie malý prúd bolo zvolený DC/DC menič na výrobu 3,3 V z dôvodu zvýšiť účinnosť celého kompletu. S použitím lineárneho stabilizátora pracujúceho so vstupným napätím 12 V a výstupom 3,3 V bola účinnosť menšia ako 27,5 %. Použitím spínaného stabilizovaného zdroja (DC/DC meniča), účinnosť môže dosiahnuť viac ako 85 %. Pri profesionálnom návrhu je možné dosiahnuť až 90 % účinnosť. 5 V pre analógovú časť bol vytvorených pomocou lineárneho stabilizátora, pretože prúd bol malý a celkovo nevýznamný. Použitím spínaného zdroja by sa mohlo k citlivým analógovým súčiastkam dostať nežiaduce vysokofrekvenčné rušenie. Každý z napájacích vetví má zvlášť

filtrovanie, aby nedochádzalo k vzájomnému rušeniu. Napájanie bolo privedené k ostatným doskám z tejto dosky, tiež na tejto doske boli prepojené všetky nulové vodiče a to z analógových, signálových, z digitálneho napájania, silového napájania a vodič PE tiež. Na doske okolo DC/DC meniča bol oddelený nulový potenciál. Dotýka sa hlavného nulového potenciálu len v jednej, menšej časti. Opatrenie bolo potrebné kvôli obmedzeniu rušivých prúdov z meniča na okolité citlivé súčiastky.

Doska je dvojvrstvová, navyše boli použité drôtové prepojenia (kvôli väčšej integrácii). Vedľa hlavných procesorov na túto dosku bol pridaný aj digitálny teplomer, do tesnej blízkosti integrovaného koncového stupňa s DSP. Digitálny teplomer slúži na monitorovanie presnej teploty koncového stupňa. Doska bola prepojená s ostatnými perifériami a riadiacou jednotkou pomocou konektorov.

Súčasťou tejto dosky je aj výstupný filter koncového stupňa. Filter bol navrhnutý na základe knihy [1] a podľa katalógového listu vývojového kitu DSP [11]. Výpočet bol overený simuláciou v programe OrCAD – PSpice, viď kapitolu 4.1.4.

4.1.1 Výpočet DC/DC meniča

Požiadavky na kvalitný menič sú: čo najmenšie kolísanie výstupného napätia, dostatočný prúd, (v tomto prípade aspoň 1 A), vysoká účinnosť.

Požiadavka prúdu $I = 1$ A bola kvôli podpore rozširovateľnosti zosilňovača o modul indikátora vybudenia, prípadne o ďalšie moduly, ktoré budú napájané práve z DC/DC meniča. Požiadavka bola dosiahnuteľná použitím tlmivky s prúdovou zaťažiteľnosťou aspoň na dvojnásobný nominálny prúd. Ako spínací tranzistor najviac vyhovuje typ FET.

Pre splnenie požiadavky malého kolísania napätia (ΔU) bolo potrebné použiť rýchly komparátor, väčšiu indukčnosť tlmivky a výstupný filtračný kondenzátor s väčšou kapacitou. Prípadne malé kolísanie by bolo možné dosiahnuť väčším spínacím kmitočtom.

DC/DC menič nebolo potrebné vytvoriť z diskretných súčiastok, dneska už existuje celá rada integrovaných obvodov optimalizovaných práve na tento účel. Bol zvolený integrovaný obvod TPS54233DR [12]. Má vysoký spínací kmitočet, až $f_{sw} = 300$ kHz. Potrebuje minimum externých súčiastok a nepotrebuje samostatné (stabilizované) napájanie (vystačí s napätím na vstupe meniča). Obsahuje ďalej interný rezonátor (na vytváranie hodinového signálu), zabudovaný silový tranzistor FET (nepotrebuje žiadne prídavné silové prvky).

Podľa modelu step-down konvertoru z katalógového listu integrovaného obvodu [12] (4.1) a podľa [8] boli vypočítané potrebné súčiastky (4.2) a (4.3). Najdôležitejšia bola tlmivka, ktorá akumuluje energiu, a vyhladzovací kondenzátor, ktorý dodá potrebnú stabilitu výstupného napätia. (Zmenší zvlnenie na zvolenú hodnotu). Výpočet hodnôt:

$$L_{min} = \frac{U_{out} \cdot (U_{in} - U_{out})}{U_{in} \cdot K_{ind} \cdot I_{out} \cdot f_{sw}} = \frac{3,3 \cdot (12 - 3,3)}{12 \cdot 0,3 \cdot 1 \cdot 300 \cdot 10^3} = 26,58 \mu\text{H} \quad (4.1)$$

Kde U_{out} je požadované výstupné napätie. U_{in} je vstupné napätie. I_{out} je požadovaný výstupný prúd, f_{sw} je spínací kmitočet. K_{ind} je koeficient ktorý bol nastavený podľa kvality výstupných filtračných kondenzátorov (ESR). Pre štandardný kondenzátor cca $K_{ind} = 0,3$.

Súčiastka s hodnotu indukčnosti podľa výpočtu (4.1) nieje dostupná, bola zvolená najbližšia väčšia hodnota z rady E12 čiže $L = 33\mu\text{H}$.

K výpočtu zvlnenia výstupného napätia bolo potrebné určiť hodnotu prúdového

zvlnenia ΔI , ktorá je teoretická hodnota a nebolo možné túto hodnotu presne určiť (záťaž nemá konštantnú impedanciu). Hodnota ΔI bola vypočítaná na najhorší prípad (maximálne prúdové zaťaženie).

$$\Delta I = \frac{U_{in}}{4 \cdot L \cdot f_{sw}} = \frac{12}{4 \cdot 33 \cdot 10^{-6} \cdot 300 \cdot 10^3} = 303 \text{ mA} \quad (4.2)$$

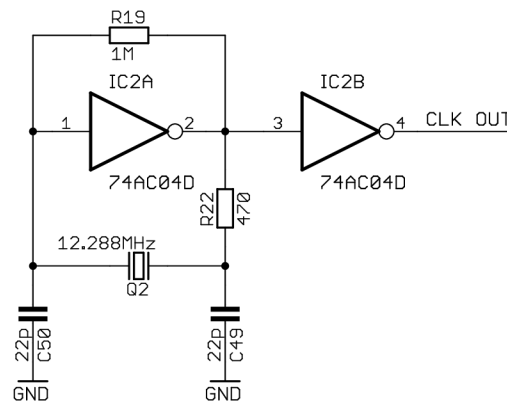
Kde ΔI je prúdové zvlnenie, U_{in} je vstupné napätie, L je indukčnosť cievky, f_{sw} je spínací kmitočet. Potom už bolo možné vypočítať potrebnú hodnotu kapacity vyhladzovacieho kondenzátora podľa (4.3).

$$C_{min} = \frac{\Delta I}{8 \cdot \Delta U \cdot f} = \frac{0,303}{8 \cdot 0,005 \cdot 300 \cdot 10^3} = 25,25 \mu\text{F} \quad (4.3)$$

Kde ΔU je hodnota zvlnenia výstupného napätia, zvolené bolo $\Delta U = 5 \text{ mV}$. U voľby kondenzátora bolo treba dbať na ESR. Paralelným radením kondenzátorov sa ESR znižuje. Bola zvolená hodnota 2x 47 μF , tým pádom bolo zmenšené zvlnenie výstupného napätia a zmenšil sa aj ESR.

4.1.2 Blok A/D prevodníka

A/D prevodník dokáže pracovať v režime MASTER, čiže samostatne generuje každý digitálny signál potrebný na komunikáciu s DSP. Avšak zvolený prevodník nepodporuje priame pripojenie externého kryštálového rezonátora. Bolo nutné vytvoriť presný generátor hodín. Existuje overené zapojenie ktoré pomocou minima súčiastok vytvorí generátor hodín. Princíp je založený na rezonančnom jave.



Obrázok 12: Zapojenie generátoru hodín

Digitálny audio signál z prevodníka A/D putuje ďalej do DSP a do budiča (oddeľovača) zbernice, ktorý bol potrebný pre ďalšie rozširovanie v budúcnosti. Budič má za úlohu prepustiť všetky signály zo smeru ADC ale potlačiť všetky signály ktoré by sa mohli vrátiť naspäť (odrazy, rušenie). Použitím budiča bol základný systém viac chránený proti chybám a rušeniu z okolia.

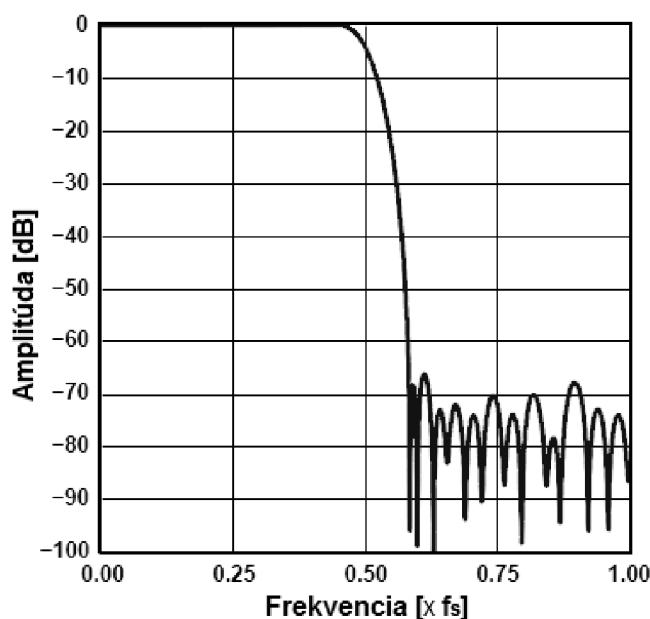
Prevodník A/D použitý v tomto návrhu nepotrebuje na vstup dolnopriepustný filter, obsahuje vstavaný filter ktorý sa nastaví podľa vzorkovacej frekvencie. Graf 2 znázorňuje prenos vstavaného antialiasingového filtra v A/D prevodníku. Avšak bolo potrebné oddeliť jednosmernú zložku signálu väzbovou kapacitou. Bolo potrebné si zvoliť dostatočne veľký kondenzátor nato, aby signál s nízkymi kmitočtami sa dostal na vstup prevodníka. Vstupná impedancia prevodníka bola $Z_{IN} = (57 - 201) \text{ k}\Omega$ v závislosti od nastaveného zisku. Hodnota kondenzátora bola

vypočítaná na najnižšiu impedanciu (lomový kmitočet RC článku bola najväčšia). S kondenzátorom $C = 470 \text{ nF}$ to činí:

$$f_0 = \frac{1}{2 \cdot \pi \cdot R \cdot C} = \frac{1}{2 \cdot \pi \cdot 57 \cdot 10^3 \cdot 470 \cdot 10^{-9}} = 5,94 \text{ Hz} \quad (4.4)$$

Na najvyššej impedancii bola potom lomová frekvencia $f_0 = 1,68 \text{ Hz}$, ktorá bola hlboko pod počutelným pásmom (4.4).

Blok A/D prevodníka má oddelený digitálny a analógový nulový potenciál. Spojené boli v jednom bode cez feritovú perlu, aby bolo minimalizované rušenie.



Graf 2: Prenos vstavaného filtra v ADC, [4]

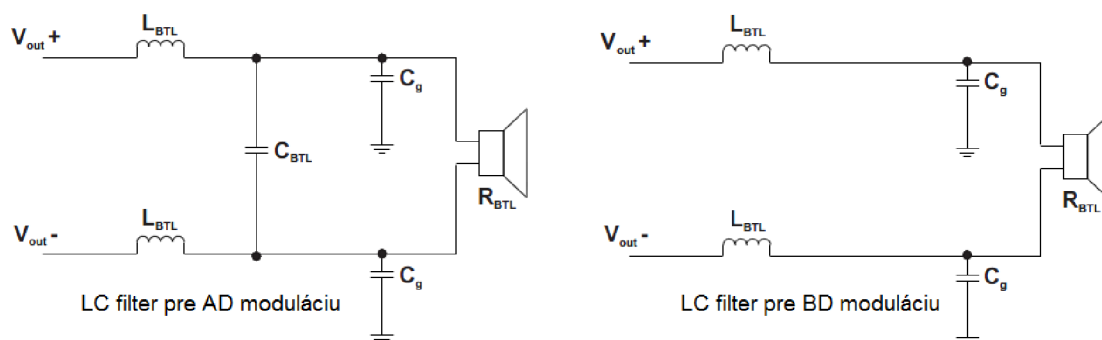
4.1.3 Blok DSP procesora

Integrované koncové stupne DSP procesora vytvárajú len málo tepla (výhoda triedy D), tým pádom nepotrebovali väčší prídavný chladič. Avšak aby procesor sa neprehrieval, bolo potrebné na plošnom spoji vytvoriť rozsiahlejšiu plochu medi. Plochy boli vytvorené pod procesorom z oboch strán dosky (slúži ako chladenie). Jednotlivé vrstvy medi boli vodivo prepojené prekoveniami (lepšie vedenie tepla). Na hornú stranu bol pridaný digitálny teplomer s rozhraním I2C [10]. Teplomer má dostanú presnosť ($0,33 \text{ }^\circ\text{C}$) dostatočné tepelné rozlíšenie. Komunikuje cez I2C rozhranie, podobne ako DSP (zjednodušenie komunikácie - softwaru).

Každý kanál koncového stupňa má zvlášť napájanie. Na každý kanál bol pridaný elektrolytický a rýchly keramický kondenzátor, aby účinnosť filtračných kondenzátorov bola maximalizovaná (bolo obmedzené rušenie). Na výstupe zosilňovača bol umiestnený LC filter.

Výstupný LC filter má za úlohu prepustiť kmitočty v audio pásme (od 20 Hz do 20 kHz), a čo najviac potlačiť kmitočty nad 20 kHz , hlavne modulačný kmitočet a jeho vyššie harmonické. Jedná sa o LC filter typu dolná priepusť druhého rádu. Filter obsahuje feritové tlmivky so vzduchovou medzerou a fóliové kondenzátory. Usporiadanie filtra závisí od typu použitej modulácie. Bol zvolený typ modulácie BD (viď. kapitolu 2.2). Podľa typu modulácie

bola potom zvolená architektúra filtra (Obrázok 13).



Obrázok 13: Architektúry LC filtrov na moduláciu AD a BD, [13]

4.1.4 Výpočet filtra

Na výpočet LC filtrov existuje viac metód (aproximácií). Bolo nutné dbať nato, či filter bude pracovať v mostovom, alebo v polomostovom zapojení, aká bude nominálna záťaž, aká bude lomová frekvencia. Výpočet filtra bol prevedený s hodnotou $Q = 0,888$, tým pádom filter nemá maximálne plochý prenos (ako Butterworthova s $Q = 0,707$). Filter s $Q = 0,888$ mal pred lomovým kmitočtom navýšenie v prenose 0,43 dB. Týmto bolo dosiahnuté malé roziahnutie frekvenčnej charakteristiky smerom k vyšším frekvenciám bez toho, aby sa na modulačnom kmitočte útlm znížil. Dôležitejšie parametre filtra, prenos: -3 dB na 31,2 kHz a útlm 50,5 dB na modulačnej frekvencii 380 kHz. Súčiastky boli vypočítané podľa [13] vzorcami (4.5) a (4.6).

$$L = \frac{R_L}{2 \cdot \pi \cdot f_0 \cdot Q} \quad (4.5)$$

$$C = \frac{Q}{2 \cdot \pi \cdot f_0 \cdot R_L} \quad (4.6)$$

Kde R_L [Ω] je nominálna impedancia reproduktora, f_0 [Hz] je lomový kmitočet filtra, L [H] je hodnota indukčnosti a C [F] hodnota kapacity. Q je akostný činiteľ.

Impedanciu reproduktora bolo nutné dosadiť polovičnú, pretože výhybka pracuje v mostovom zapojení ($R_{BTL} = R_L/2$). Výsledky výpočtov boli potom priamo hodnoty kapacít C_g a hodnoty indukcií L_{BTL} vid'. Obrázok 13. Vzorce (4.5) a (4.6) boli prepísané na tvar (4.7) a (4.8).

$$L = \frac{R_L/2}{2 \cdot \pi \cdot f_0 \cdot Q} = \frac{2,2}{2 \cdot \pi \cdot 26000 \cdot 0,888} = 15,17 \mu\text{H} \quad (4.7)$$

$$C = \frac{Q}{2 \cdot \pi \cdot f_0 \cdot R_L/2} = \frac{0,888}{2 \cdot \pi \cdot 26000 \cdot 2,2} = 2,47 \mu\text{F} \quad (4.8)$$

Takto navrhnutý filter pracuje do záťaže $R_L = 4,4 \Omega$. Impedancia reprosústavy je nezvyčajná, pretože bola optimalizovaná. Reprosústava bola kompenzovaná na potlačenie indukčnosti kmitavej cievky. Tým pádom impedancia sa mení minimálne v závislosti na frekvencii. Podrobnosti o výpočtoch a kompenzácií reproduktorovej sústavy je možno nájsť v knihe [2]. Bolo nutné však uvážiť aj stav, keď na výstupe nebude prítomný reproduktor. Pri tomto stave hodnota Q filtra sa skokovo zväčší, vzniknuté napätie rezonančnými javmi môže poškodiť súčiastky filtra, v horšom prípade aj koncové stupne. Na ošetrovanie tohto stavu bol pridaný do obvodu odpor o hodnote rádovo $k\Omega$, ktorý zmenší hodnotu Q pri stave bez reproduktora.

Súčiastky s vypočítanými hodnotami neboli bežne dostupné, bolo potrebné si zvoliť z dostupných hodnôt. Výsledný filter má potom nasledujúce hodnoty (na jeden kanál): 2x tlmivka feritová s vzduchovou medzerou $L = 15 \mu\text{H}$, 4x kondenzátor fóliový $C = 1 \mu\text{F}$, plus 2x kondenzátor fóliový $C = 470 \text{ nF}$. Odpor $R = 1 \text{ k}\Omega$. Zapojenie filtra vid'. Obrázok 26. V prílohe sa nachádza aj simulácia ideálneho filtra (Graf 3). Filter bol simulovaný aj s hodnotami DC odporov tlmivky, aby bolo dosiahnuté väčšej vernosti reálneho ekvivalentu. Prenos reálneho filtra bez reproduktora je teoretickou hodnotou, pretože samotný A/D prevodník a aj DSP zabráňuje tomu, aby sa na výstup dostali frekvencie nad počuteľné pásmo. Pri vzorkovaní $f_{vz} = 48 \text{ kHz}$ sa na výstupe nemôže vyskytnúť frekvencia vyššia ako 24 kHz , čiže rezonancia LC filtra bola značne potlačená. Napriek tomu aj A/D prevodník aj DSP podporuje vzorkovací kmitočet $f_{vz} = 96 \text{ kHz}$, a po prekonfigurovaní čipov by sa bežne mohli dostať frekvencie okolo rezonančného kmitočtu na výstup, preto bolo dôležité LC filter mierne stlmiť. Teoretický prenos filtra bez reproduktora vid'. Graf 4.

Použitý LC filter však v praxi vykazuje zmenšenú účinnosť na frekvenciách rádovo MHz, preto je vhodný tento filter ešte doplniť vysokofrekvenčnými feritovými filtrami ktoré majú najväčšiu účinnosť práve v tomto pásme.

Schéma zapojenia bloku DSP a A/D prevodníku (Obrázok 27 a Obrázok 28), obrazec plošných spojov (Obrázok 39 a Obrázok 40) sú dostupné v prílohe.

4.2 Riadiaca jednotka

Základom celej riadiacej jednotky je mikrokontrolér ATmega128. Riadiaca jednotka má za úlohu komunikáciu s A/D prevodníkom s DSP procesorom a jeho teplomerom, snímať ovládacie tlačidlá na paneli, ovládať displej. Ďalšou úlohou mikrokontroléru bolo nastavenie otáčok ventilátora, snímanie a dekódovanie diaľkového ovládania, ovládanie indikačnej LED diódy, zapínanie a vypínanie zdroja a komunikácia s ďalšími perifériami, ktoré je možné v budúcnosti pridať do projektu.

Riadiaca jednotka bola vytvorená na jednostranne plátovanej doske s drôtovými prepojeniami. Periférie boli prepojené cez konektory, pretože bolo potrebné ich vyviesť na čelný panel boxu zosilňovača. Doska bola doplnená logickým členom (8 vstupovým NAND-om), ktorý pomáha pri práci s tlačidlami. Týmto spôsobom bolo možné použiť prerušenie mikrokontroléra na ošetrovanie tlačidiel. Riadiaca jednotka bola ďalej doplnená o externú flash pamäť (2 megabit), AT45DB021B [9], ktorá bola potrebná k práci s grafickým displejom. Pridaná flash pamäť zmenší požiadavky na veľkosť pamäte mikrokontroléra. Pamäť bola pripojená k zbernici SPI, teoretická maximálna komunikačná rýchlosť je 20 MHz . Komunikačná rýchlosť flash pamäte presahuje schopnosti mikrokonroléra.

Riadiacu jednotku napája zdroj z modulu A/D prevodníku, nemá samotnú prípojku na napájanie, tým bolo zabránené nulovacím slučkám v napájaní.

Schéma zapojenia riadiacej jednotky (Obrázok 29) a obrazec plošných spojov (Obrázok 36) sú dostupné v prílohe.

4.3 Koncový zosilňovač pre subwoofer

Malé integrované koncové stupne s DSP sú ťažšie chladiteľné, navyše nemajú dostatočný výkon pre dynamickú reprodukciu hlbokých tónov (sub tónov). Preto bol návrh doplnený ďalším koncovým stupňom triedy D, s vyšším výkonom. Koncový stupeň pre subwoofer^{*2} bol samostatne navrhnutý podľa požiadaviek uvedených v knihe [1]. Koncový stupeň je kombináciou integrovanej techniky a diskretných súčiastok (hybridný stupeň).

4.3.1 Výber súčiastok

Hlavnou časťou koncového stupňa bol budič koncových tranzistorov HIP4081A [16], ktorý dokáže spínať na vysokých frekvenciách (až 1 MHz) s dostatočným prúdom (do gateu FET špičkovo až 2,5 A). Do budiča bol privedený PWM modulovaný signál z DSP. Ďalšou dôležitou časťou boli samotné spínacie tranzistory. Pri výbere bolo nutné dbať na dostatočné prúdové a napäťové dimenzovanie, ďalej si zvoliť tranzistor s čo najmenšou hodnotou odporu pri zapnutom stave ($R_{DS(on)}$) a kapacity riadiacej elektródy (gate). Bol zvolený unipolárny tranzistor s označením IRFZ24N [18], ktorý parametrami vyhovuje pre tento koncový stupeň. Maximálne dovolené napätie na tranzistore $U_{DS(max)} = 55$ V (napájanie 32 V) maximálny prúd $I_{D(max)} = 17$ A (prúdové zaťaženie jedného tranzistora v zosilňovači je teoreticky max 8 A). Odpor pri vodivom stave tranzistora činí $R_{DS(on)} = 0.07 \Omega$, a celkový náboj eketrody gate $Q_G = 20$ nC.

4.3.2 Nadprúdová ochrana

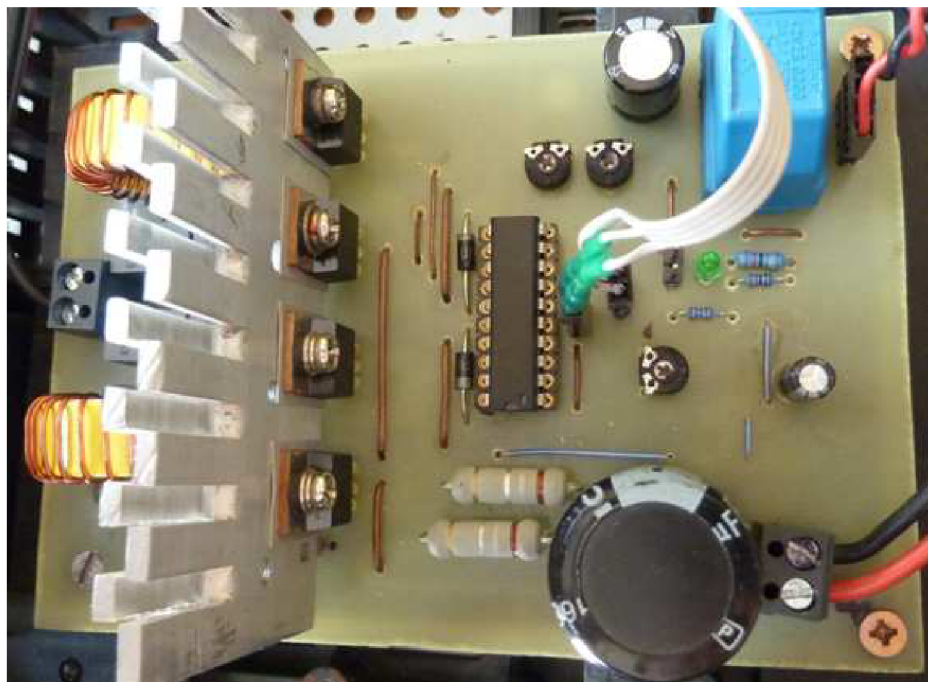
Obvod koncového zosilňovača pre subwoofer obsahuje aj nadprúdovú ochranu, ktorá chráni silové časti koncového stupňa pred skratovaním, a chráni aj reproduktor proti výkonovým špičkám. Nadprúdová ochrana je nastaviteľná potenciometrom. Pracuje na princípe prevodníka prúdu na napätie. Nadprúdová ochrana pozostáva z dvoch výkonových odporov s výslednou hodnotou $R = 90$ m Ω (2x 180 m Ω), ktorými bol prepojený nulový potenciál silových tranzistorov so spoločným nulovým potenciálom. Vzniknuté napätie je snímaný na nulovom potenciáli silových tranzistorov komparátorom. Pred vstupom do komparátora však bolo nutné napätie ešte filtrovať, aby ochrana nezapínala náhodne na špičky vzniknuté behom normálnej prevádzky. Ochrana ďalej obsahuje hold-on obvod, ktorý má za úlohu po zapnutí komparátora (po snímaní reálnej špičky) hneď aktivovať ochranu (odpojiť silové tranzistory) a držať ochranu v zapnutom stave aspoň 2 sekundy. Týmto bol obmedzený silne rušivý hluk z reproduktora, kedy ochrana spína len na špičkách basového tónu, (50-100)x za sekundu.

4.3.3 Chladenie a filter

S ohľadom na malú plochu spínacích tranzistorov a na vyšší výstupný výkon bolo potrebné použiť chladič pre spínacie tranzistory. Experimentálne a dlhodobým meraním boli zistené potrebné rozmery chladiča. Chladič je z hliníka, má rozmery 80 x 25 mm a hrúbku 2,5 mm (Obrázok 14). Meraním bola zistená maximálna teplota chladiča 53 °C. V porovnaní s chladičmi ktoré by boli potrebné na koncový stupeň triedy AB má tento chladič značne menší rozmer (výhoda triedy D).

*² reproduktor používaný na reprodukciu najnižších kmitočtov 10 až 250 Hz.

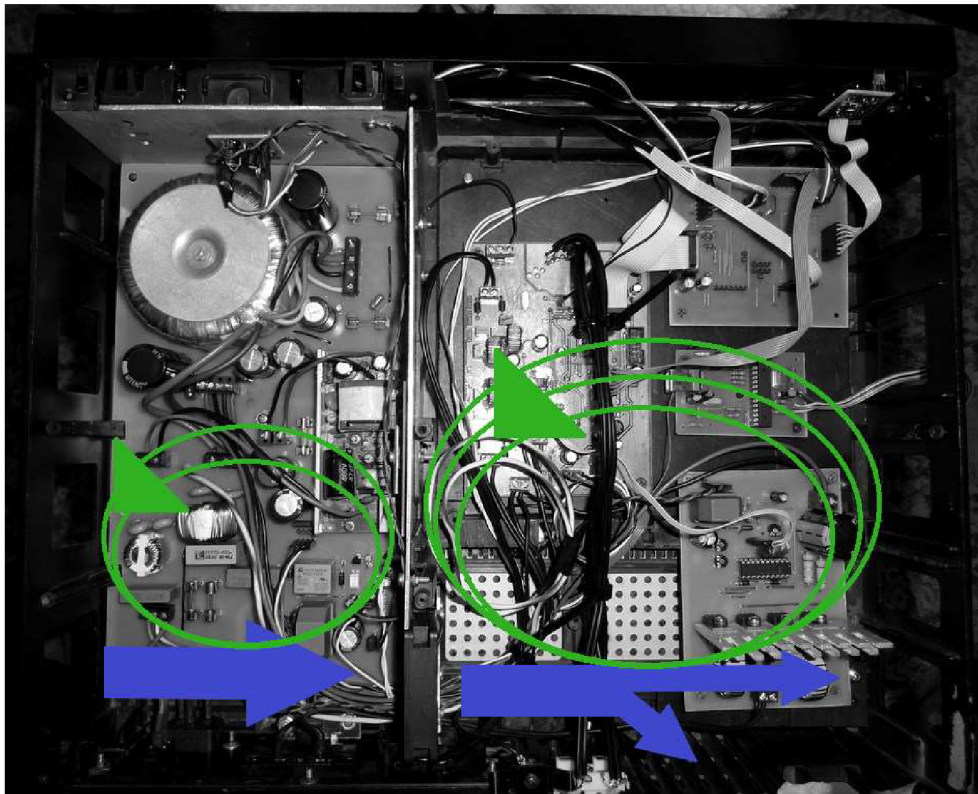
Ako už to bolo zmienené výstupný zosilnený signál potrebuje filtráciu (LC filter typu dolná priepusť) vid'. kapitolu 2.5. Filter bol vypočítaný podobne ako v predošlom prípade, podľa (4.5) a (4.6). Výpočet bol prevedený na parametre: $Q = 0,707$, $R = 4,2$, $f_0 = 17$ kHz. Vypočítané hodnoty súčiastok: $L = 28,1$ μ H, $C = 3,12$ μ F. Boli zvolené najbližšie hodnoty $L = 33$ μ H a $C = 3$ μ F (realizovaná z 3x 1 μ F). Zvolená lomová frekvencia $f_0 = 17$ kHz sa nachádza už v audio pásme. Tento jav však nedegraduje kvalitu reprodukcie, pretože samotný zosilňovač pracuje v sub pásme, (10 - 300) Hz. Zvolením lomovej frekvencie na hodnotu $f_0 = 17$ kHz bolo dosiahnuté väčšie potlačenie modulačných zložiek. Zvolenie nižšieho lomového kmitočtu f_0 by malo za výhodu ďalšie zlepšenie v potlačení modulačných zložiek, avšak spôsobovalo by to nepraktické zväčšenie fyzických rozmerov filtračných cievok.



Obrázok 14: Chladenie na koncovom stupni pre subwoofer

4.4 Ďalšie periférie

Ďalšie periférie ako grafický displej, prijímač diaľkového ovládania, modul na ovládanie podsvietenia displeja a ovládanie otáčok ventilátoru boli zvlášť vyrobené na menších doskách plošných spojov. Ventilátor má za úlohu chladiť celý systém. Dôvodom nezvyčajného umiestnenia ventilátora v krabici je, že bolo potrebné schladiť viacero blokov súčasne. Umiestnenie bolo kritické. Bol využitý jav vírenia vzduchu, pomocou ktorého bolo možno dosiahnuť potrebné prúdenie vzduchu vo vnútri krabice. Obrázok 15 znázorňuje dráhu chladiaceho vzduchu (modrá dráha: hlavná dráha vzduchu, zelená dráha: víry vzduchu).



Obrázok 15: Dráha chladiaceho vzduchu

4.4.1 Grafický displej

Grafický displej je monochromatický, je totožný s typom použitým v mob. telefóne Siemens C55 s driverom PCF8812 [19]. Komunikuje pomocou sériovej zbernice SPI, na podobnom princípe ako displej z Nokie 3310, na ktorý dnes existujú prepracované riadiace algoritmy, ktoré boli základom aj na vytvorenie riadiaceho programu pre tento displej [21]. Výhody displeja z mob. telefónu Siemens C55 sú: veľké rozlíšenie, až 101 x 64 pixlov, štvorcové pixle, nie obdĺžnikové ako z 3310. Displej má "atypický" konektor na zadnej strane a mal úchytky len na veľmi malé skrutky. Bola vyrobená teda doska, ktorá slúži ako adaptér konektoru a mechanická podpora. Na tejto doske bolo implementované aj vylepšené, svetlejšie podsvietenie, bielej farby. Schéma zapojenia (Obrázok 33) a obrazec plošných spojov (Obrázok 49) sú dostupné v prílohe.

4.4.2 Modul prijímača diaľkového ovládania

Modul diaľkového ovládača obsahuje dvojfarebnú LED diódu na indikáciu základných stavov systému, ďalej prijímač diaľkového ovládania, IR prijímač typu TSOP31236 [17], ktorý má zabudovaný demodulátor, navyše má TTL kompatibilný výstup. Modul obsahuje aj konektor na ON/OFF tlačidlo, ktorý sa nachádza blízko tohto bloku. Schéma zapojenia (Obrázok 34) a obrazec plošných spojov (Obrázok 51) sú dostupné v prílohe.

4.4.3 Modul ovládania ventilátora a podsvietenia displeja

Moduly boli implementované ako step-down impulzné meniče bez spätnej väzby. Boli optimalizované na impedanciu výstupu (danou konkrétnou perifériou), tým pádom je možné plynulo a lineárne meniť ich výstupné napätie. Pracovný kmitočet riadiaceho PWM signálu je 48 kHz pevne daný riadiacim mikrokontrolérom. Výpočet súčiastok bol podobný výpočtu uvedenom v kapitole 4.1.1. Schéma zapojenia (Obrázok 35) a obrazec plošných spojov (Obrázok 54) sú dostupné v prílohe.

4.5 Napájací zdroj

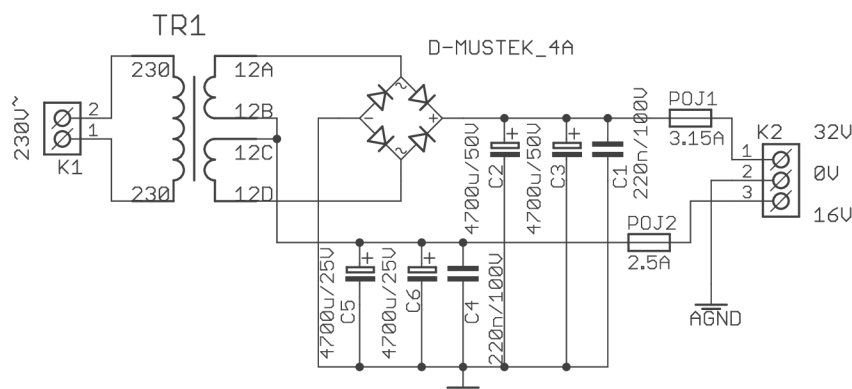
Dôležitou súčasťou systému bol aj napájací zdroj. Jeho dimenzovanie má vplyv na každý element v zosilňovači. Nedostatkom napätia (prúdu) môžu nastať ťažko odhaliteľné náhodné chyby, ako vymazanie obsahu displeje, resetovanie riadiaceho mikrokontroléru, skreslená reprodukcia hudby. Aj u dizajnu napájacieho zdroja bol kladený veľký význam na efektivitu. Do zosilňovača boli implementované 2 zdroje. Jeden menší impulzný s výstupom DC 12V / 2A pre napájanie riadiacej časti a ďalších digitálnych blokov. Ďalším transformátorom je toroidný pre silovú časť AC 2x12 V 2x40 VA, ktorý je aktívny len v zapnutom stave. Týmto bol dosiahnutý možnosť zapínať systém diaľkovým ovládaním. Zosilňovač potom v stave spánku spotrebuje minimum energie (cca 2W).

Výroba impulzného zdroja nieje súčasťou tejto práce, takýto zdroj je možno bežne kúpiť na trhu. Na výstup impulzného zdroja bol pridaný dodatočný LC filter. LC filtrami bola doplnená aj vetva napájania modulu ovládania ventilátora a podsvietenia displeja (moduly fungujú v režime PWM a zaručili by iné časti v napájaní).

Na vetvu 230V ~ boli pridané EMI filtre (CLC), aby sa vysokofrekvenčné rušenie nedostalo von, a zároveň aby sa nedostal do vnútra zosilňovača.

Do napájacieho zdroja boli zaradené dve relé. Jeden slúži na spínanie silového transformátora, druhý na spínanie napätia 12 V na niektoré z digitálnych blokov, ako napr. na modul ovládania ventilátora a podsvietenia displeja. Obidve relé sú spínané spoločne. Prepojenie zdroja s riadiacou jednotkou bolo zrealizované pomocou optočlenu. Optočlen slúži na odizolovanie častí na ktorých by sa poruchou mohlo objaviť 230V~. Izolovanie slúži aj na obmedzenie zemniacich slučiek.

Ako zdroj výkonovej časti bol zvolený toroidný transformátor výstupom 2x 12 V, Transformátor bol zapojený ako nesymetrický, na výstupe bolo potrebné napätie +16 V a +32 V. Menšie napätie bolo potrebné pre integrovaný stupeň (pre satelity), väčšie napájacie napätie bolo potrebné ku koncovému stupňu s vyšším výkonom (pre subwoofer). Ako základ návrhu zdroja slúžilo zapojenie pôvodne symetrického usmerňovania. Obrázok 16 znázorňuje výsledné zapojenie, kde nebol uzemnený stredný vodič sekundára transformátora, ale výstup „-“ z usmerňovacieho mostíka. Týmto potom na výstupe je možné dostať +16 V aj +32 V. Obrázok 32 znázorňuje kompletne zapojenie napájacieho zdroja.



Obrázok 16: Časť zapojenia zdroja pre výkonovú časť

Dimenzovanie poistiek bolo prevedené z predpokladu teoretického výkonu koncových stupňov. Na vetve +16 V má zosilňovač výkon 2 x 10 W. Pridaním výkonovej rezervy (aby mal zosilňovač dostatočnú dynamiku) bola zvolená zaťažiteľnosť vetvy na 40 W. Podľa vzorca (4.9) bola vypočítaná poistka na túto vetvu:

$$I_{poistka} = \frac{P_{max}}{U_{CC}} = \frac{40}{16} = 2,5 \text{ A} \quad (4.9)$$

Vetva +32 V je zaťažiteľná na 70 W s rezervou 85 W Podľa (4.9) hodnota poistky bola zvolená 2,65 A. Príkion 85 W bola braná ako špičková hodnota ktorá nepresahuje časovo desiatky milisekúnd. Takéto špičky môžu nastať pri reprodukcii silných basov, dunení, výbuchu atd. Tento plus výkon dodávajú kondenzátory (samotný transformátor má výkon 80 W).

Výpočet kondenzátorov bol prevedený na $U_N = 32 \text{ V}$ vetvu. Výpočet bol len orientačný a mal udať hodnotu radovú a nie presnú. Vychádzalo sa z predpokladu, že pri plnom záťaži zdroja napätie by nemal kolísať o viac ako (8-10) %. Predpokladom bola impedancia záťaže koncového stupňa, $Z = 4 \ \Omega$. V reálnom prípade však výstupné napätie bolo premenné, predpokladom bol sínusový priebeh signálu na záťaži. Impedanciu záťaže bolo tým pádom potrebné vynásobiť koeficientom $\sqrt{2}$ (RMS hodnota sínusového priebehu). Po usmernení napätia kondenzátory sú nabíjané každou pôlplnou, u 50 Hz to činí 5 ms. Výpočet vychádza z teórie RC článkov a výpočtu hodnoty τ (vybitie kondenzátora z nominálnej hodnoty na cca 36,8 %). Dovoľený pokles napätia je však menší, (8-10) %. Vybitie kondenzátora je exponenciálny dej, výpočtom (simuláciou) bolo možné dôjsť k výsledku že vybitie 8-10 % sa nachádza približne v jednej desatine τ . Bola zvolená hodnota 11τ . Čas vybitia u zdrojov (τ) bola pevne daná sieťovým kmitočtom, a činí 5 ms. Približnú hodnotu potrebného kondenzátora bolo potom možné vypočítať podľa (4.10).

$$C = \frac{11\tau}{Z \cdot \sqrt{2}} = \frac{11 \cdot 5^{-3}}{4 \cdot \sqrt{2}} = 9,72 \text{ mF} \quad (4.10)$$

Za usmerňovač boli zaradené dva kondenzátory paralelne s kapacitou 4700 μF (spolu 9,4 mF). Obrázok 32 znázorňuje kompletne zapojenie zdroja.

5 SOFTWARE

Podstatnou časťou systému bol riadiaci program zariadenia. Pri vytváraní algoritmov bolo potrebné zohľadniť: efektivitu, rýchlosť programu, dostatok miesta (pre koeficienty, obrázky a samotný program), ako aj jednoduchosť ovládania. Riadiaci program bol napísaný v jazyku C. Ako kompilátor bol použitý program CodeVisionAVR 1.25.5

5.1 Obecný popis programu

Na každú perifériu ktorá potrebuje rozsiahlejší kód bol zvlášť definovaný hlavičkový súbor, aby kód bol ľahšie pochopiteľný a prehľadnejší. Hlavičkové súbory boli definované na komunikáciu s displejom, s externou flash pamäťou, s teplomerom, s DSP a A/D prevodníkom.

Zosilňovač bol doplnený o funkciu, ktorá po každom zapnutí načíta všetky uložené parametre zosilňovača, pri vypínaní uloží nové hodnoty do vstavanej pamäte mikrokontroléru typu EEPROM. Týmto spôsobom po nasledujúcom zapnutí nebolo treba znova nastavovať parametre zosilňovača do predošlého stavu (ani po odpojení napájania).

Existujú dva hlavné módy zosilňovača, a to mód „2.1“, keď hrajú 2 satelity a subwoofer, a mód „2.0“ (night mode) keď hrajú len 2 satelity. Avšak každý mód potrebuje iné nastavenie ekvalizéra, preto sú do EEPROM uložené hodnoty aktuálnych nastavení ekvalizérov v oboch módoch. Po prepnutí z jedného módu do druhého sú okamžite načítané nastavenia daného módu. Do EEPROM pamäte sú ďalej uložené dáta o: hlasitosti, balanse, vstupe, nastavení lomového kmitočtu, nastavení hlasitosti subwoofra. Po zapnutí systému sa objaví prvá položka v menu, hlasitosť (pozícia v menu nieje uložená, bezvýznamná veličina).

5.2 Ovládanie a komunikácia s DSP

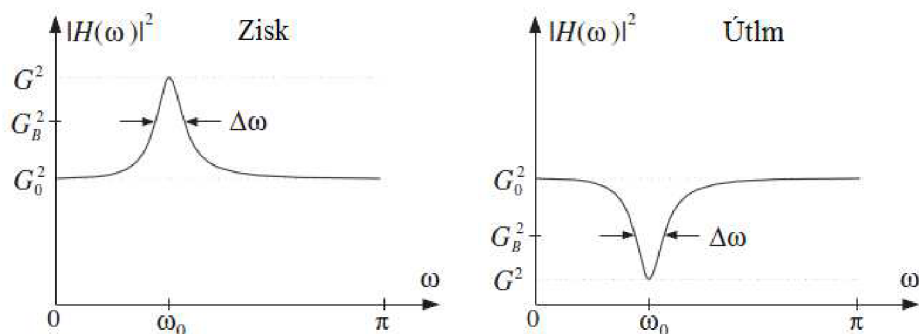
Ako už bolo spomenuté DSP má pevne danú vnútornú štruktúru. Všetky matematické modely filtrov, korekcií, mixérov boli vopred dané. Programátor má možnosť jednotlivé bloky premostiť a tým pádom ich nevyužiť, alebo ich naplniť vhodnými koeficientmi a zaradiť daný filter do cesty signálu. Výpočet jednotlivých koeficientov bolo časovo a výpočtovo náročná úloha. Pri výpočte boli potrebné rôzne goniometrické funkcie, výpočty odmocnín, delenie s veľkou presnosťou niekoľkokrát za sebou atď. Pre znázornenie komplikovanosti výpočtu jedného koeficientu jedného filtra typu „parametrický ekvalizér“ boli uvedené vzorce potrebné na výpočet (5.1) (5.2) podľa [15] strana 581.

$$b_0 = \left(\frac{G_0 + G\beta}{1 + \beta} \right) \quad (5.1)$$

$$\beta = \sqrt{\frac{G_B^2 - G_0^2}{G^2 - G_B^2}} \tan\left(\frac{\Delta\omega}{2}\right) \quad (5.2)$$

Kde G_0 je zosilnenie v pásme kde signál nebude filtrovaný (zvyčajne $G_0 = 1$ alebo 0 dB), G je požadovaný zisk / útlm na danej frekvencii, G_B je zisk / útlm na hodnote -3dB / +3dB v závislosti na G . $\Delta\omega$ je šírka pásma na ± 3 dB. Do $\Delta\omega$ bol dosadený normovaný kmitočet, viď.

Obrázok 17. Kompletný návod na výpočet jednotlivých filtrov bolo možné nájsť v [15].



Obrázok 17: Parametre výpočtu koeficientov do DSP, [15]

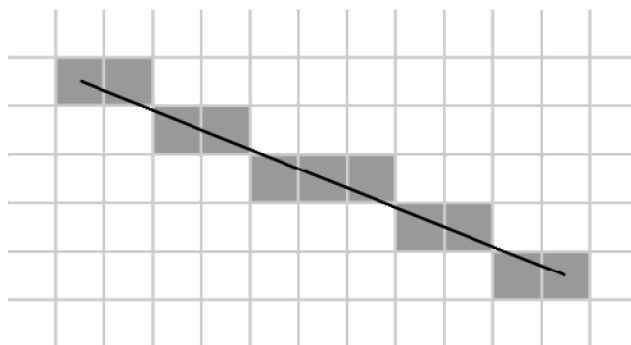
Ako výstup z výpočtu jedného filtra je potrebných 5 koeficientov: b_0, b_1, b_2, a_1, a_2 ako už to bolo zmienené (Obrázok 9). Hodnota jedného koeficientu je vyjadrená 32 bitovým číslom s pevnou rádovou čiarkou. Pre 8 bitový mikrokontrolér s rýchlosťou 12,288 MIPS by bol výpočet takýchto koeficientov zdĺhavým procesom (v reálnom čase nezvládnuteľná úloha). Možným riešením by bolo zvýšenie výpočtovej sily, avšak na takýto výpočet by bol potrebný ďalší DSP procesor. Takéto riešenie by bolo neefektívne s ohľadom na komplikovanosť programu a v neposlednej rade cenu kompletného systému. Optimálnym riešením bol výpočet koeficientov len raz a ich uloženie do pamäte. Týmto spôsobom bola odozva riadiaceho procesora takmer okamžitá (aj v prípade použitého 8 bitového kontroléra). Avšak v tomto prípade bolo potrebné niekam koeficienty uložiť. Nejedná sa však o veľké množstvo dát (v porovnaní s veľkosťou pamäte potrebnej na uloženie obrázkov grafického displeja). Koeficienty boli uložené do pamäte riadiaceho procesora. Dáta k jednému filteru zostávajú z 5 koeficientov a bajt s adresou filtra. Jeden koeficient má dĺžku 32 bitov. Jeden ekvalizér má možnosť potlačiť / zvýrazniť daný kmitočet v rozsahu ± 12 dB v 2 dB krokoch, to znamená 13 polôh. Celkovo to činí 273 bajtov na jeden ekvalizér. Ekvalizérov je 7, to znamená 1911 B. Bolo potrebné uvažovať aj koeficientmi na vetvu subwooferu, ktoré boli uložené zvlášť, a koeficienty filtrov horných a dolných priepustí, ktoré rozdeľujú audio pásmo na satelity a na subwoofer. Celkovo s uvažovaním všetkých uvedených filtrov bolo potrebné miesto 2646 B (potrebné miesto na uloženie obrázkov grafického displeja bolo 9696 B).

Koeficienty boli vypočítané pomocou programu *TAS570x Graphical Development Environment*, ktorý bol po registrácii voľne stiahnuteľný zo stránok výrobcu DSP procesoru [20]. Program dovolí užívateľovi plnú kontrolu nad všetkými časťami DSP, stačí zadať parameter jednotlivých blokov, ako napr. u ekvalizéra kmitočet, zisk alebo útlm v dB a šírku pásma respektíve kvalitu filtra (Q faktor). Z programu boli vygenerované konfiguračné súbory z ktorého boli prevzaté jednotlivé koeficienty a uložené do flash pamäte.

Riadiaci procesor a DSP komunikujú cez I2C zbernicu. Riadiaci procesor posiela dáta do filtrov (koeficienty), údaj o hlasitosti, o móde reprodukcie (subwoofer zapnutý / vypnutý, mute všetkých kanálov). Pri inicializácii riadiaci kontrolér posiela navyše aj konfiguračné nastavenia, ako typ modulácie (AD, BD), formát vstupných dát atd. Vo viacerých prípadoch bol však potrebné poslať viac bajtov za sebou. Pri nastavovaní ekvalizéru bola situácia najnáročnejšia, je posielaných 20 bajtov. Aby nebolo potrebné DSP adresovať po každom bajte a tým značne

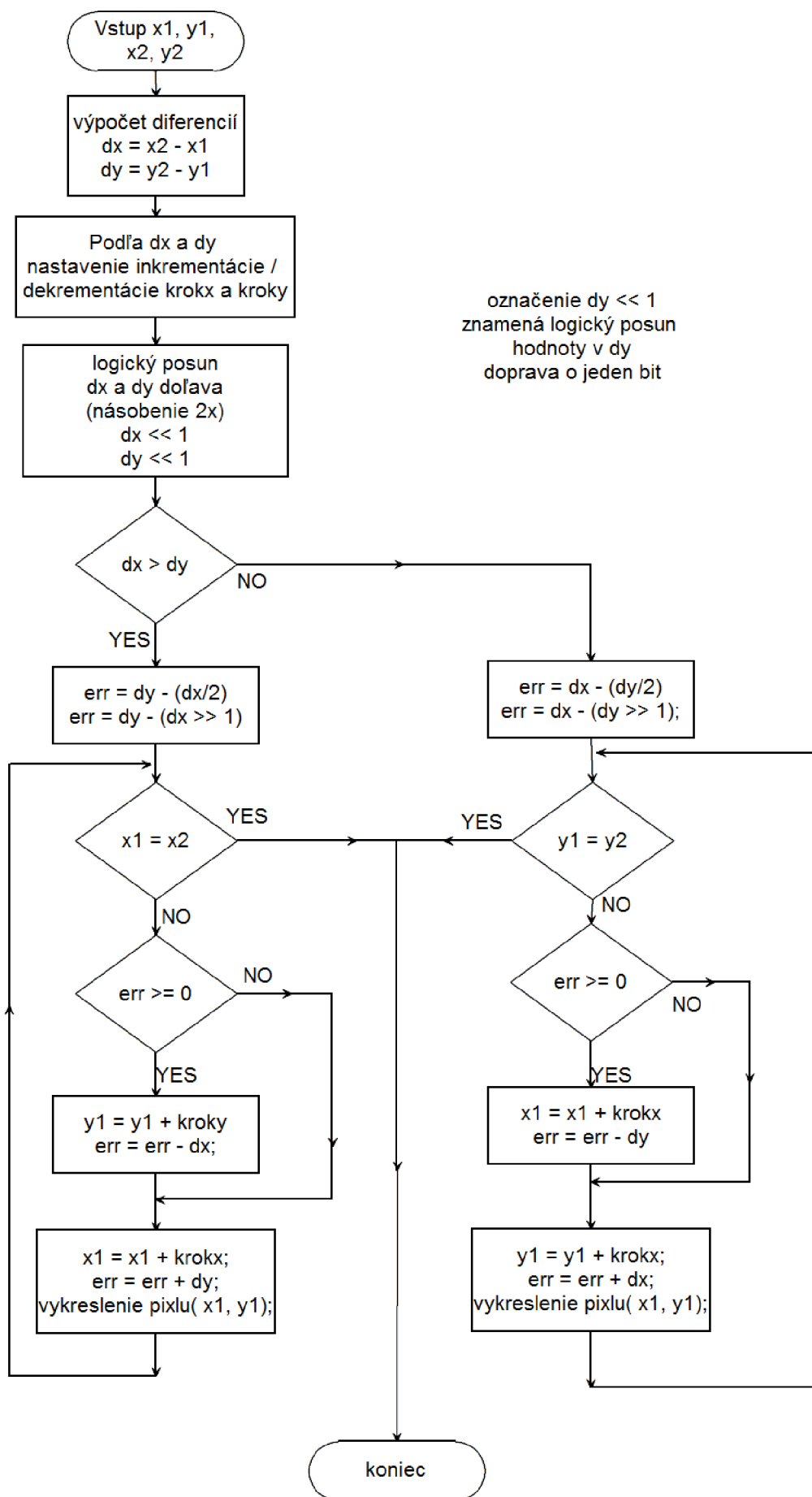
teoreticky možné posielat' 25 obrázkov za sekundu (frame rate televízie). Cez túto zbernicu komunikuje mikrokontrolér aj s externou flash pamäťou. Zobrazenie jedného obrázku prebieha nasledovne: predpokladom je, že užívateľ stlačí tlačidlo, pri ktorom je treba vymeniť zobrazovaný obrázok. Kontrolér najprv naadresuje externú flash pamäť, pošle pozíciu obrázku. Po tomto kroku mikrokontrolér prejde do módu prijímania, kedy pamäti poslela len hodinový signál. Obrázok je načítaný do RAM pamäte mikrokontroléra. Obrázok je doplnený o ďalšie položky, ako graf alebo hodnota danej veličiny. Prevedie sa adresovanie prvého pixela na displeji, a kompletný obrázok je vypísaný z pamäte RAM na displej. Komunikačná frekvencia na zbernici bola daná najpomalšou perifériou: displejom ($f_{CLK_SPL_MAX} = 4\text{MHz}$), [19].

Displej bol zvolený monochromatický (zobrazovaný bod je buď priesvitný alebo čierny). Displej nepodporuje adresovanie jednotlivých pixlov, bolo potrebné posielat' dáta po 8 pixloch (1 bajt). Pri výpise číslíc a písmen tento fakt nijako nezaťažuje komunikáciu, pretože tabuľka znakov bola práve optimalizovaná na túto veľkosť (5x8 pixlov). Situácia bola iná pri vykresľovaní grafických objektov (ako ekvalizér). Potrebné bolo vykresliť krivku nezávisle, na celú plochu displeja (nehľadiac nato, že pixle boli združené po 8). Bolo potrebné vyriešiť najprv vykresľovanie jednotlivých bodov, potom pomocou bodov vykresliť úsečky. Bol vytvorený algoritmus s metódou absolútneho adresovania (zadané počiatkové a koncové súradnice). Samotný algoritmus musí strážiť vstupné hodnoty, v prípade nesprávneho poradia ich vymeniť (keby mali počiatkové súradnice väčší index ako koncové). Samotná aproximácia (prepočet na pixle) je prevedená pomocou Bresenhamova algoritmu. Tento algoritmus bol pre 8 bitový kontrolér zvládnuteľnou úlohou. Algoritmus má minimálne požiadavky na výpočtový výkon, používa základné operácie ako súčet, rozdiel a bitový posun. Princíp algoritmu vysvetľuje Obrázok 20. Výsledok takéhoto algoritmu sa potom môže podobať na Obrázok 19 (požiadavkou je čierna úsečka, výsledok aproximácie sú sivé štvorce).



Obrázok 19: Ilustrácia možného výsledku Bresenhamovho algoritmu.

Po vyriešení problému úsečiek bolo možné pristúpiť k vykresľovaní zložitejších objektov, ako k vykresleniu prenosovej krivky grafického ekvalizéra, alebo obdĺžnikov aj s vyplnením („progress bar“ Obrázok 23, položka Sub_{LVI}).



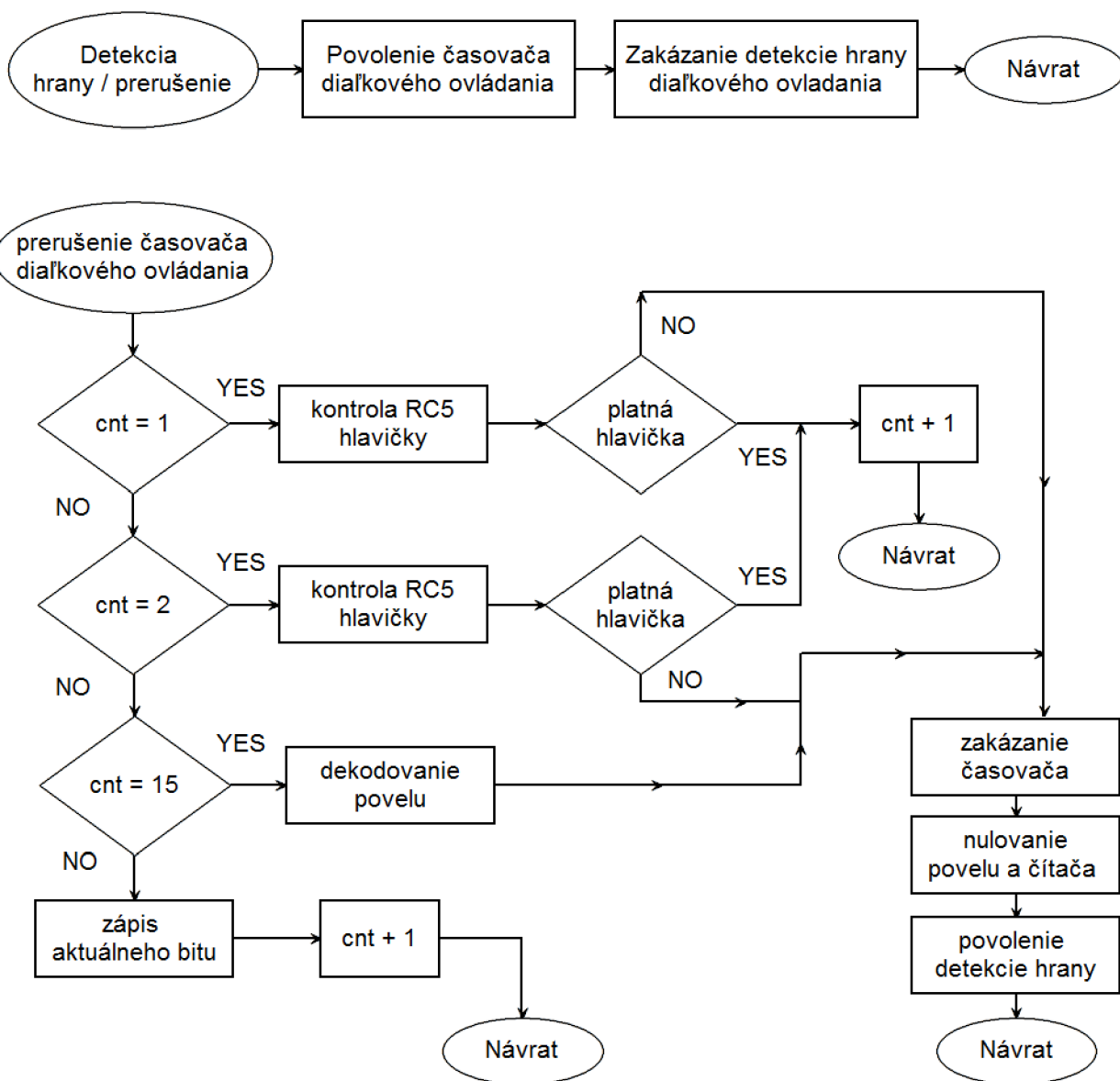
Obrázok 20: Vývojový diagram vykresľovania úsečiek podľa Bresenhamovho algoritmu

5.5 Komunikácia s ostatnými blokmi

Riadiaci procesor má za úlohu aj nastavovanie otáčok ventilátora a svietivosti displeja. Riadiaci procesor sníma teplotu koncového stupňa integrovaného DSP procesoru pomocou I2C teplomeru (viď. kapitolu 4.1.3). Teplotu sníma mikrokontrolér každú sekundu, podľa teploty potom nastaví potrebné chladenie (otáčky ventilátora). Otáčky ventilátora sú nastavené pomocou PWM signálu. PWM modulovaný signál z riadiaceho procesora bol prepojený na malý spínaný menič. Týmto je možné plynule a lineárne nastavovať potrebné chladenie, v prípade potreby je možné chladiaci ventilátor vypnúť. Ďalšou možnosťou je nastavenie potrebnej svietivosti displeja. Nastavovanie prebieha podobne, pomocou spínaného meniča a PWM signálu. Riadiaci mikrokontrolér má v sebe zabudovaný časovač, ktorý je možný prepnúť do režimu generovania PWM signálu. Bola použitá najvyššia dosiahnuteľná modulačná frekvencia signálu (48 kHz), kvôli zmenšeniu hardwaru meničov. Modulačná frekvencia bola daná základným hodinovým signálom mikrokontroléra a šírkou registra PWM generátora (8 bitov). Frekvenciu bolo možné vypočítať pomocou (5.3)

$$f_{0_PWM} = \frac{f_{core}}{2^N} = \frac{12.288 \times 10^6}{2^8} = 48 \times 10^3 \text{ Hz} \quad (5.3)$$

Riadiaca jednotka má ďalej za úlohu snímať a dekódovať povely posielané pomocou diaľkového ovládača. Bol zvolený kód RC5, ktorý je bežne známy a ľahko dekódovateľný kód. Jedinou nevýhodou RC5 kódu je potreba presného načasovania zberu dát. Dekódovanie začína prerušením, ktoré bolo vyvolané prvou zostupnou hranou v prenose RC5 kódu. Hranou je spustený časovač a v daných okamihoch je signál navzorkovaný. Dekódovanie je prevedené na povelovú aj dátovú časť kódu, aby bolo zabránené situácií, keď zosilňovač reaguje na príkazy z cudzieho diaľkového ovládača. Obrázok 21 znázorňuje proces dekódovania povelu diaľkového ovládania.

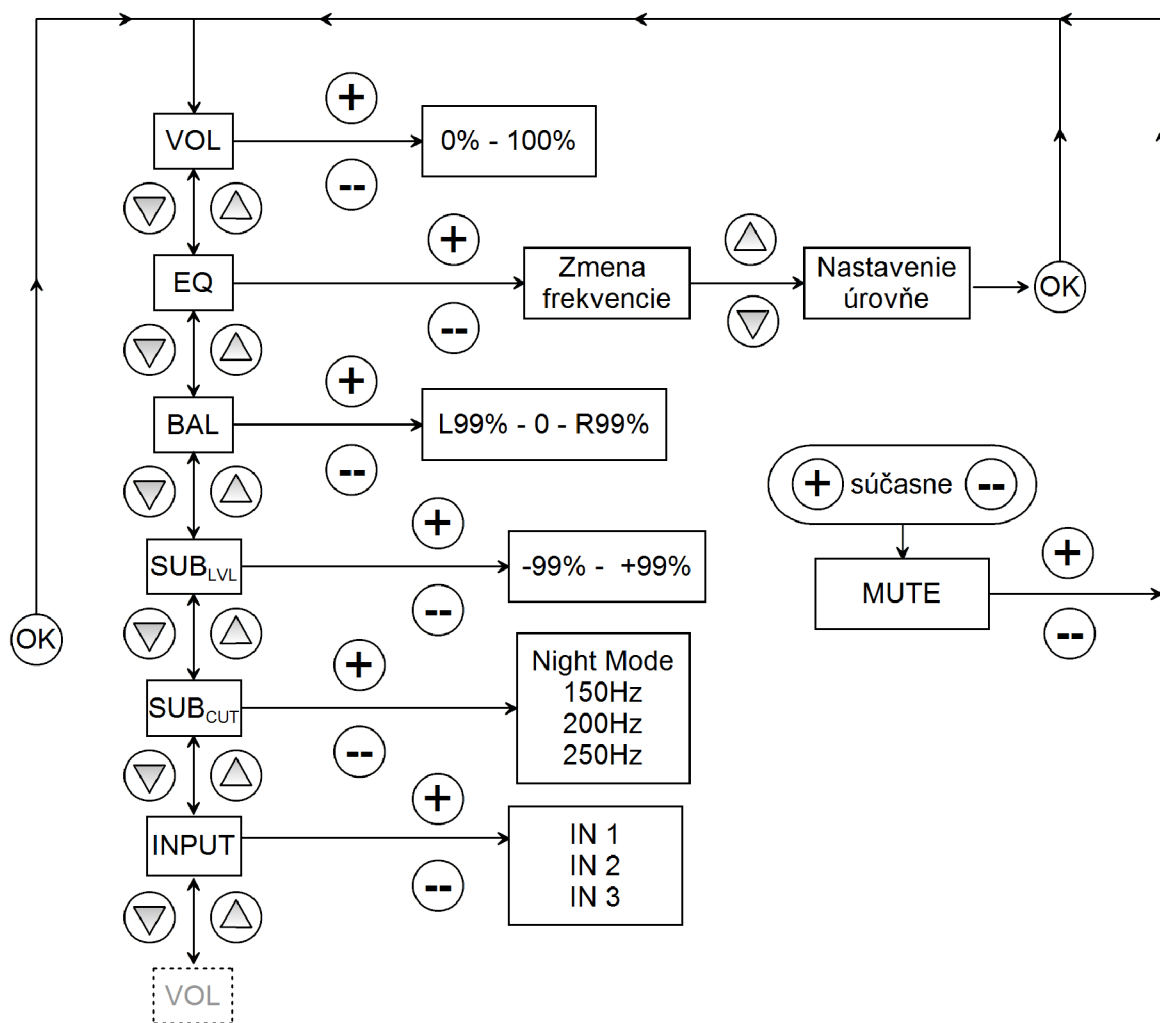


Obrázok 21: Vývojový diagram dekodéru diaľkového ovládania

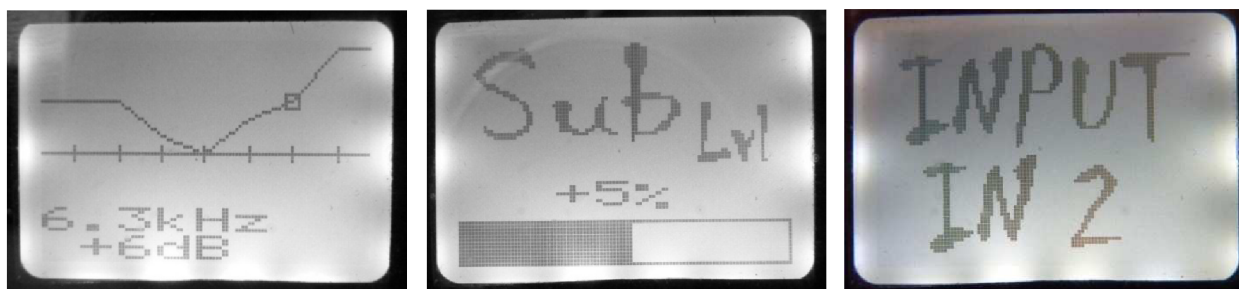
Riadiaca jednotka sníma aj stav každého tlačidla na čelnom paneli prístroja. Snímať 6 tlačidiel v nekonečnej slučke by bolo neefektívnym riešením, preto bolo využité prerušenie aj v tomto prípade. Pomocou 8 vstupového NAND odvodu bolo možné zredukovať potrebný počet prerušení na jedno. V prípade že používateľ stlačí ktorékoľvek tlačidlo, bude vyvolané prerušenie, v ktorej prebehne slučka skenovania vstupov tlačidiel. Podľa stavu tlačidla a polohy v menu je potom vyvolaná potrebná reakcia.

Tlačidiel je celkom šesť, z toho 5 bol potrebných na pohyb v menu, jedno na zapínanie / vypínanie prístroja. Obrázok 22 znázorňuje mapu menu zosilňovača. Z mapy menu je vidieť, že tlačidlá v závislosti na polohe v menu majú iný význam. Vo väčšine prípadov slúžia tlačidlá „▲“ a „▼“ na pohyb v menu (na zmenu nastavovanej veličiny), ďalej „+“ a „-“ na zmenu hodnoty zvolenej položky a OK na potvrdenie / vrátenie do základného stavu v menu (na položku hlasitosť). Súčasným stlačením tlačidiel „+“ a „-“ zosilňovač bude nastavený do stavu mute. Zo stavu mute je možno vystúpiť opätovaním stlačením tlačidla „+“ alebo „-“.

Základnou nastaviteľnou veličinou je hlasitosť. Na túto položku skočí menu zosilňovača v prípade, že užívateľ viac ako 10 sekúnd nestlačí ani jedno tlačidlo (ani na čelnom paneli prístroja ani na diaľkovom ovládači). Ďalšie položky sú: 7 pásmový ekvalizér, balans, nastavenie lomového kmitočtu subwoofra a satelitov, nastavenie zosilnenia subwoofra, a nastavenie zvoleného vstupu. Zosilňovač je možné riadiť aj diaľkovým ovládaním. Diaľkový ovládač obsahuje niektoré vybrané funkcie ako zmena hlasitosti, nastavenie vstupu, funkciu mute, nastavenie lomovej frekvencie satelitov a subwoofra, nastavenie hlasitosti subwoofra, a prídavnú funkciu nastavenia jasu displeja.



Obrázok 22: Mapa menu zosilňovača



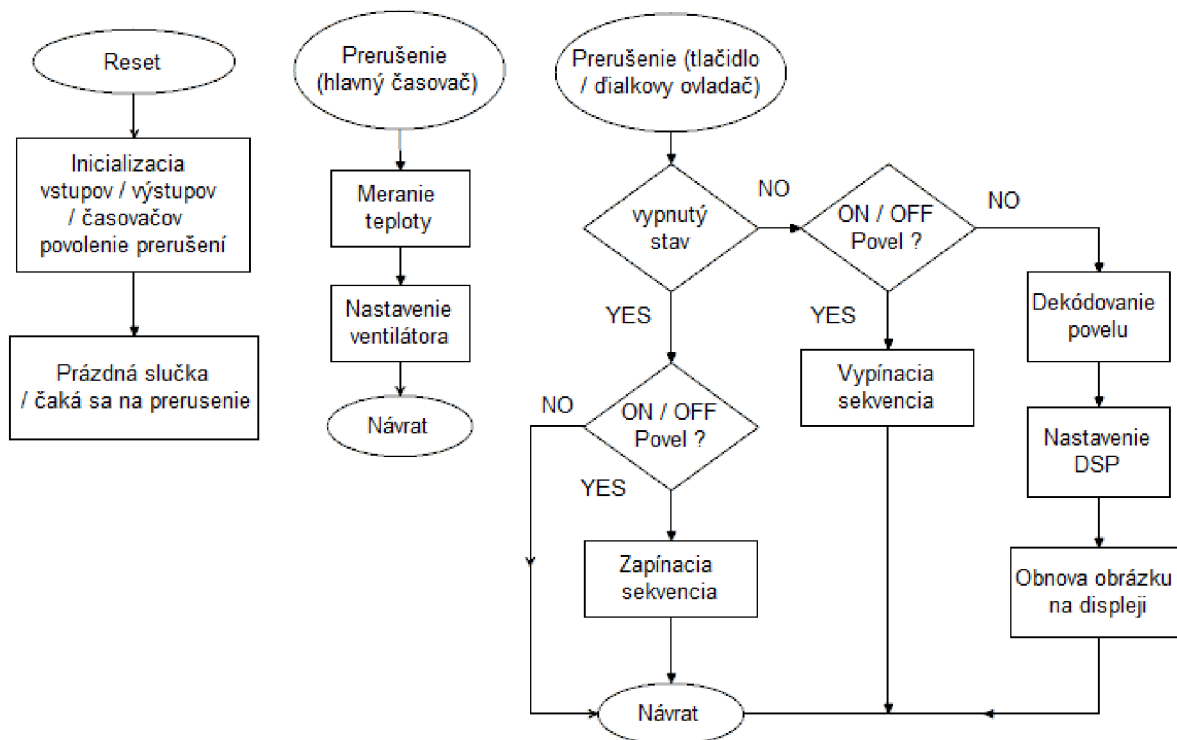
Obrázok 23: Fotografie displeja - položky v menu

5.6 Inicializácia – zapínanie, vypínanie

Po pripojení k napájaciemu napätiu je aktívny spínaný zdroj ktorý dodáva napájanie riadiacemu procesoru. Riadiaci procesor je nastavený do základného stavu, sú nastavené aktuálne vstupy / výstupy, je zapnutý indikátor stavu sandt by (červená LED dióda). Ďalej je aktivizovaný snímanie tlačidiel (program povolí ošetroenie prerušení) na prednom panely a tiež snímanie stavu IR diaľkového ovládania. V tomto stave zosilňovač reaguje len na tlačidlo zapínania (na paneli alebo na diaľkovom ovládači).

Po zapnutí systému sú postupne zinicilizované všetky bloky. Najprv zo stavu spánku prejdú DSP a ADC (DSP zo stavu power down a ADC z resetu). Z pamäte EEPROM sú načítané predošlé nastavenia do pamäte RAM mikrokontroléra. Mikrokontrolér potom zinicilizuje A/D prevodník, potom aj DSP procesor. Sú posielané nastavenia o aktívnom vstupe, o zvolenej hlasitosti, módu reprodukcie (2.1 alebo 2.0). V závislosti od módu je nastavený ekvalizér. Mikrokontrolérom je zinicilizovaný displej. Pomocou prídavných PWM kanálov mikrokontroléra sú privedené do funkcie 2 znižujúce meniče na riadenie ventilátora a na podsvietenie displeja. Potom je zapnutý druhý, toroidný transformátor pre koncové stupne. Farba indikačnej LED diódy je zmenená na zelenú. Mikrokontrolér načíta, a následne pošle na displej uvítací obrázok. Po jednej sekunde sa už objaví položka z menu: hlasitosť. Až po tomto sú koncové stupne vyzdvihnuté zo stavu mute, aby nedošlo k „lupnutiu“ v reproduktoroch počas inicializácie. Nakoniec je odštartovaný hlavný časovač, pomocou ktorého je snímaná teplota koncového stupňa a sú nastavené otáčky ventilátora.

Pri vypínaní sú najprv koncové stupne nastavené do stavu mute, utlmia sa. Je zastavený hlavný časovač, sú uložené všetky nastavené hodnoty do EEPROM pamäte, ADC a DSP prejdú do stavu spánku, je vypnutý väčší toroidný transformátor. Je zmenená farba indikačná LED diódy na červenú, sú zastavené prídavné PWM znižujúce meniče (ventilátor a podsvietenie displeja sú vypnuté). Nakoniec je vymazaný obrázok z displeja. Obrázok 24 znázorňuje zjednodušený priebeh programu.



Obrázok 24: Zjednodušený vývojový diagram riadiaceho procesora

6 ZÁVER

V tejto práci bola prebraná problematika celkového návrhu zosilňovača v triede D a digitálneho spracovania audio signálu pomocou mikrokontroléra, DSP procesora s integrovaným koncovým stupňom a pomocou prídavného hybridného stupňa vyšším výkonom. V prvej časti návrhu bolo vyhodnotených viac katalógových listov a internetových stránok, aby boli vybrané najviac vyhovujúce súčiastky. V ďalšej časti boli vypočítané všetky podstatné hodnoty potrebných kritických súčiastok, ktoré boli kľúčové k dokonalej funkčnosti modelu. U niektorých častí boli vykonané aj simulácie na lepšie pochopenie procesov. V ďalšej časti boli vytvorené a popísané zapojenia a dosky plošných spojov. Následne bol napísaný kompletný riadiaci program vrátane DSP funkcií, a algoritmov pre dekódovanie diaľkového ovládania. Nakoniec bolo vykonané meranie kompletneho systému.

Zariadenie pozostáva zo štyroch hlavných konštrukčných celkov, a to z napájacieho zdroja, z riadiacej jednotky, z dosky ktorá zjednocuje impulzný menič, A/D prevodník a DSP s integrovanými koncovými stupňami a prídavný koncový stupeň pre subwoofer.

Zariadenie obsahuje ďalšie moduly, ktoré boli nevyhnutné k funkčnosti systému: IR prijímač spolu s indikačnou LED diódou, LCD displej, a impulzné PWM meniče.

Výsledky simulácii, schémy, obrazce plošných spojov, výsledky meraní a zoznam súčiastok je k nahliadnutiu v prílohe. Obrazce dosiek plošných spojov boli pridané vo vektorgrafickej podobe, aby bola uľahčená prípadná reprodukcia jednotlivých dosiek (v elektronickej podobe boli navyše pridané zvlášť súbory jednotlivých plošných spojov vo formáte .eps a .brd). Riadiaci program je dostupný len v elektronickej forme z dôvodu veľkej dĺžky celkového programu (vyše 3000 riadkov v jazyku C).

Ako finálny produkt (Obrázok 25) bol vyrobený zosilňovač triedy D s 7 pásmovým ekvalizérom v usporiadaní 2.1 (2x 10 W + 70 W), s účinnosťou lepšou ako 85%. Frekvenčná charakteristika zosilňovača bola zvlnená o 1dB v pásme 10 Hz – 20 kHz.

Zariadenie v budúcnosti je možné rozšíriť rôznymi modulmi ako napr.: spektrometer (merač vybudenia), slúchadlový zosilňovač, alebo priame digitálne spojenie s PC (audio aj riadenie).



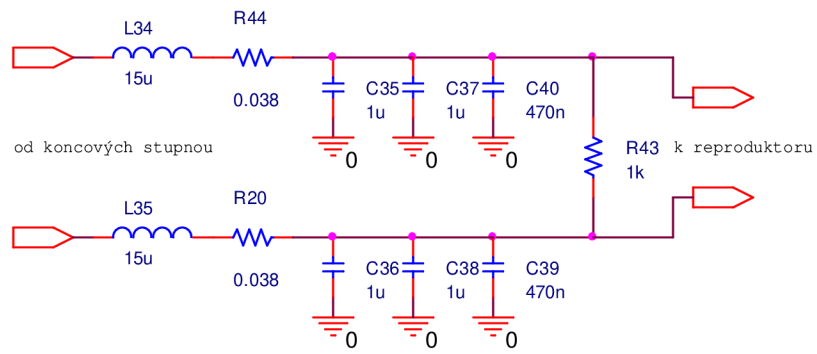
Obrázok 25: Fotografia hotového prototypu

POUŽITÁ LITERATÚRA

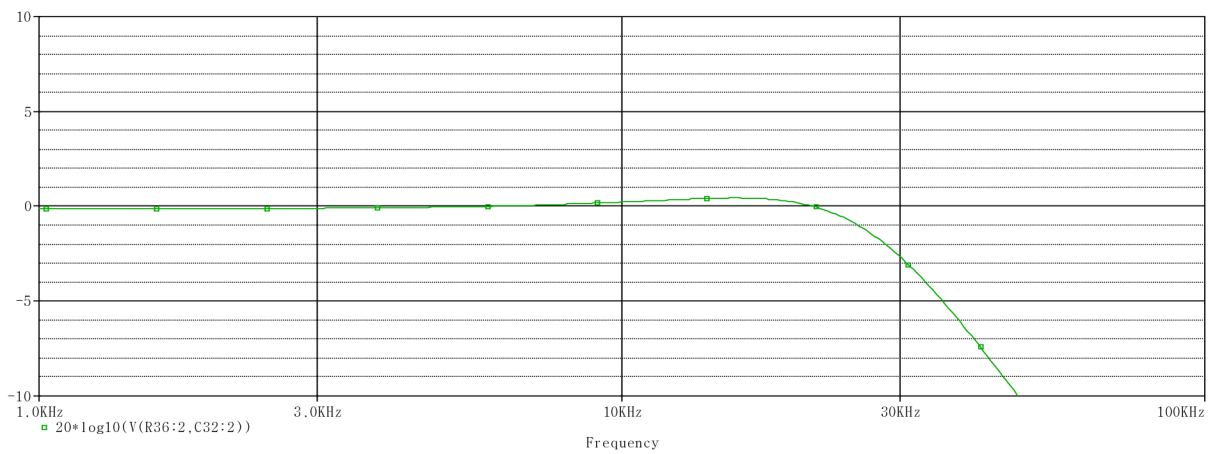
- [1] ŠTÁL, P. *Výkonové audio zesilovače pracující ve třídě D - základní principy a konstrukce*. Praha: BEN - technická literatura, 2008.
- [2] TOMAN, K. *Reproduktory a reprosoustavy II*. Karviná: DEXON CZECH s.r.o, 2010.
- [3] Texas Instruments [online]. Datasheet *TAS5706A - 20W Stereo Digital Audio Power Amplifier with EQ and DRC*. Texas Instruments, Inc., 2005 - [cit. 5.12.2010]. Dostupné na www: <http://focus.ti.com/lit/ds/symlink/tas5706a.pdf>
- [4] Texas Instruments [online]. Datasheet *PCM1850A - 24-BIT, 96-kHz STEREO A/D CONVERTER WITH 6 x 2-CHANNEL MUX AND PGAE*. Texas Instruments, Inc., 2005 - [cit. 5.12.2010]. Dostupné na www: <http://focus.ti.com/lit/ds/symlink/pcm1850a.pdf>
- [5] Atmel Corporation [online]. Datasheet *ATmega128 A - 8-bit Microcontroller with 128K Bytes In-System Programmable Flash*. [cit. 5.12.2010]. Dostupné na www: http://www.atmel.com/dyn/resources/prod_documents/doc8151.pdf
- [6] Electronics by Uwe Beis [online]. *An Introduction to Delta Sigma Converters*. [cit. 5.12.2010]. Dostupné na www: <http://www.beis.de/Elektronik/DeltaSigma/DeltaSigma.html>
- [7] KRATOCHVÍL, T. *Nízkofrekvenční elektronika (BNFE)*, prezentácie z prednášok, Vysoké učení technické v Brně, 2010.
- [8] ŠEBESTA, J. *Napájení elektronických zařízení (BNEZ)*, prezentácia z numerických cvičení č.11, Vysoké učení technické v Brně, 2010.
- [9] Atmel Corporation [online]. Datasheet *AT45DB021B - 2-megabit 2.7-volt Only DataFlash*. [cit. 9.12.2010]. Dostupné na www: http://www.atmel.com/dyn/resources/prod_documents/doc1937.pdf
- [10] National Semiconductor [online]. Datasheet *LM92 - 0,33°C Accurate, 12-Bit + Sign Temperature Sensor with Two-Wire Interface*. National Semiconductor [cit. 19.4.2011]. Dostupné na www: <http://www.national.com/ds/LM/LM92.pdf>
- [11] Texas Instruments [online]. Datasheet *TAS5706 Evaluation modul - User's Guide*. Texas Instruments, Inc., 2005 - [cit. 9.12.2010]. Dostupné na www: <http://focus.ti.com/lit/ug/slou220/slou220.pdf>
- [12] Texas Instruments [online]. Datasheet *TPS54233 - 2A, 28V INPUT, STEP DOWN SWIFT™ DC/DC CONVERTER*. [cit. 19.4.2011]. Dostupné na www: <http://focus.ti.com/lit/ds/symlink/tps54233.pdf>
- [13] Texas Instruments [online]. Application Report *Class-D LC Filter Design*. Texas Instruments, Inc., 2005 - [cit. 27.12.2010]. Dostupné na www: <http://focus.ti.com/lit/an/sloa119a/sloa119a.pdf>

- [14] elweb.cz [online]. *Audio zesilovače pracující ve třídě D* [cit. 27.12.2010]. Dostupné na www: <http://www.elweb.cz/clanky.php?clanek=109>
- [15] S. J. Orfanidis, *Introduction to Signal Processing*, online book, 2011, Dostupné na www: <http://www.ece.rutgers.edu/~orfanidi/intro2sp/>
- [16] Intersil [online]. Datasheet *HIP4081A, 80V High Frequency H-Bridge Driver*. Intersil Corporation - [cit. 28.4.2011]. Dostupné na www: <http://www.intersil.com/data/an/an9405.pdf>
- [17] VISHAY [online]. Datasheet *IR Receiver Modules for Remote Control Systems* VISHAY Company - [cit. 28.4.2011]. Dostupné na www: <http://www.vishay.com/docs/81745/tsop312.pdf>
- [18] International Rectifier [online]. Datasheet *IRFZ24N, HEXFET® Power MOSFET*. International Rectifier - [cit. 28.4.2011]. Dostupné na www: <http://www.irf.com/product-info/datasheets/data/irfz24n.pdf>
- [19] NXP [online]. Datasheet *PCF8812, 65 x 102 pixels matrix LCD driver*. NXP Semiconductors - [cit. 28.4.2011]. Dostupné na www: http://www.nxp.com/documents/data_sheet/PCF8812_2.pdf
- [20] Texas Instruments [online]. Application *TAS57XX Evaluation Module*. [cit.27.12.2010]. Dostupné na www: <http://www.ti.com/litv/zip/sloc228a>
- [21] MicroSyl [online]. *Nokia LCD Library* [cit.27.12.2010]. Dostupné na www : <http://www.microsyl.com/index.php/2010/03/24/nokia-lcd-library/>

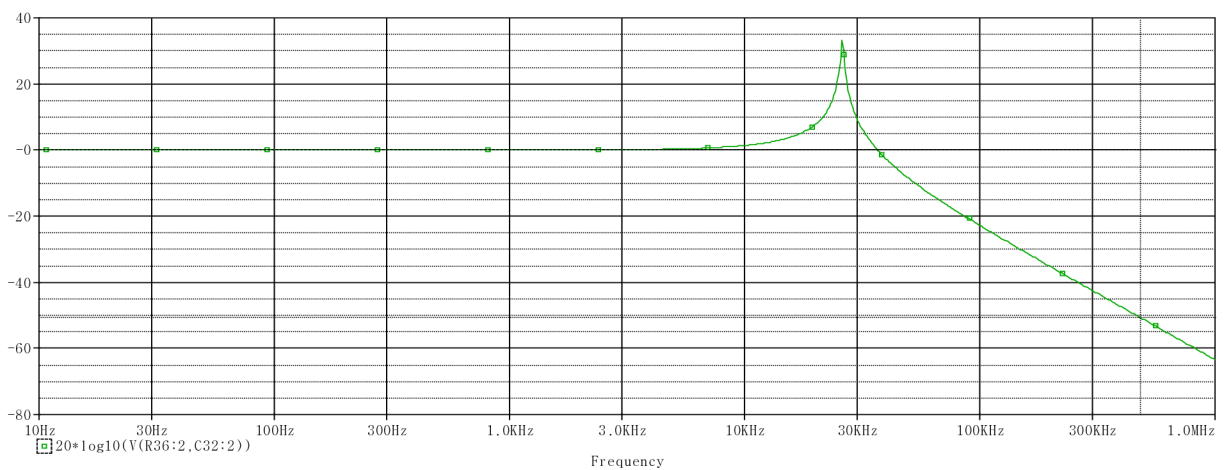
PRÍLOHA 1, SIMULÁCIA LC FILTRA



Obrázok 26: Model LC filtra použitého pri simulácii

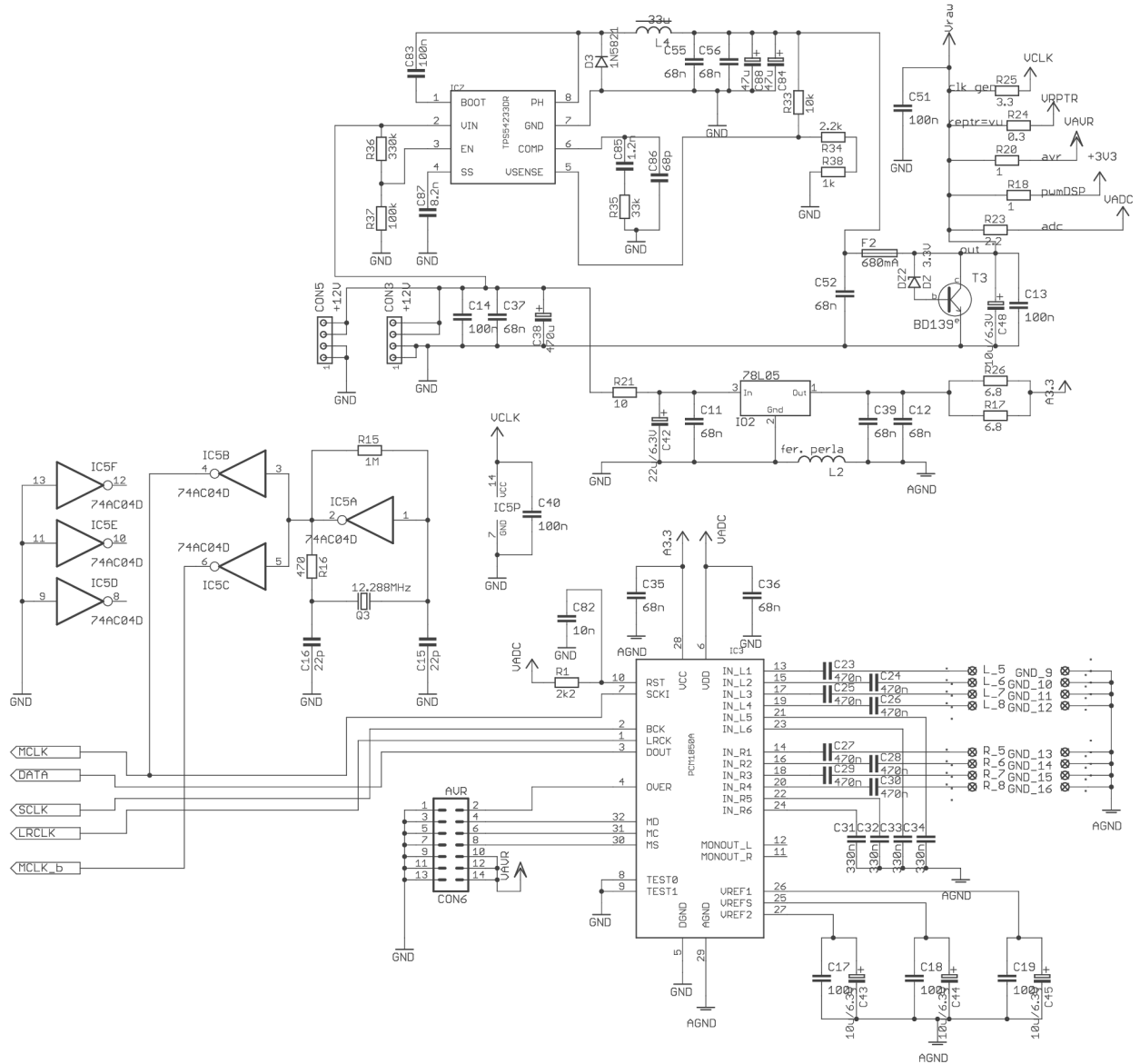


Graf 3: Detail prenosu vypočítaného filtra [dB]

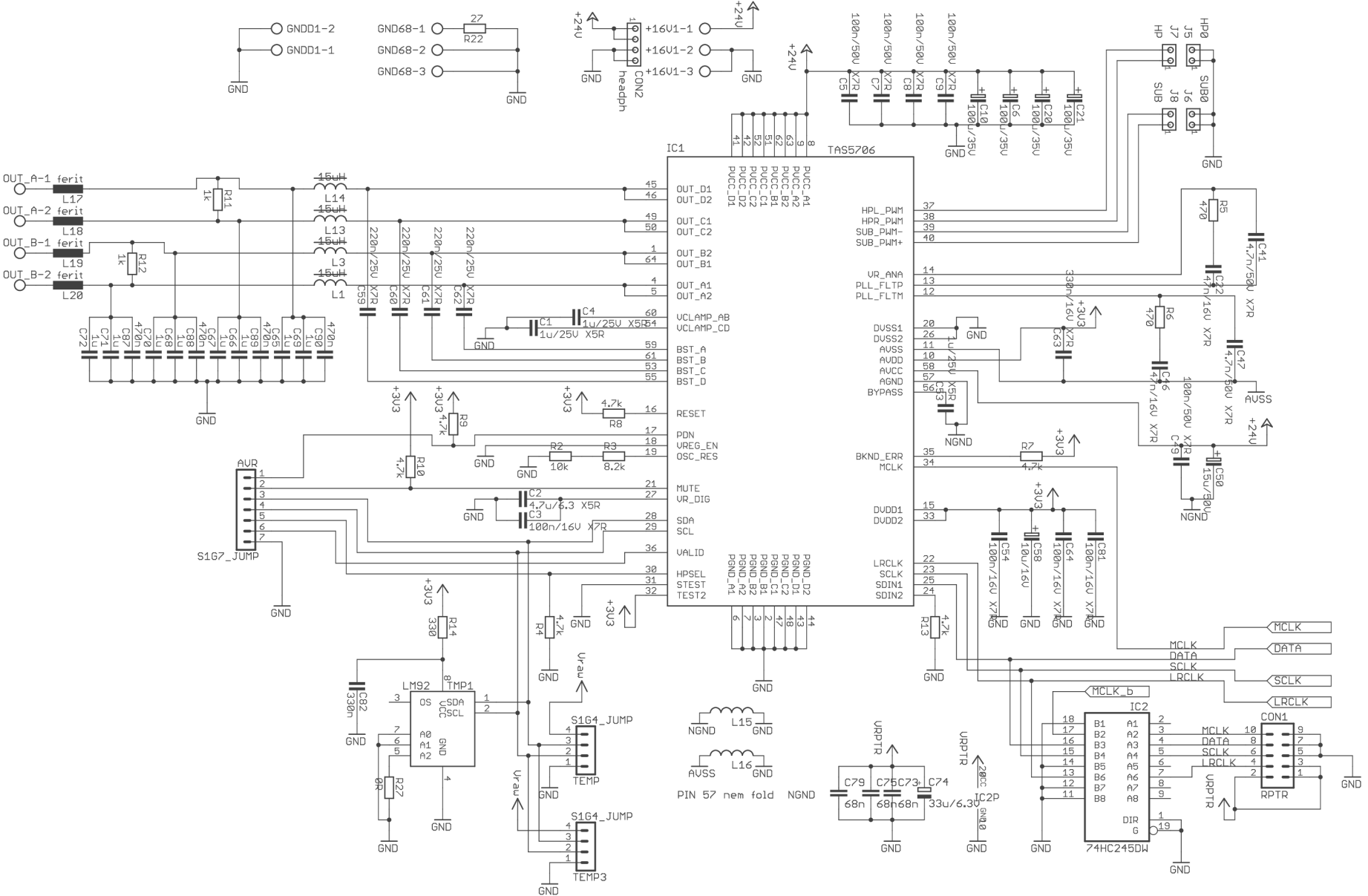


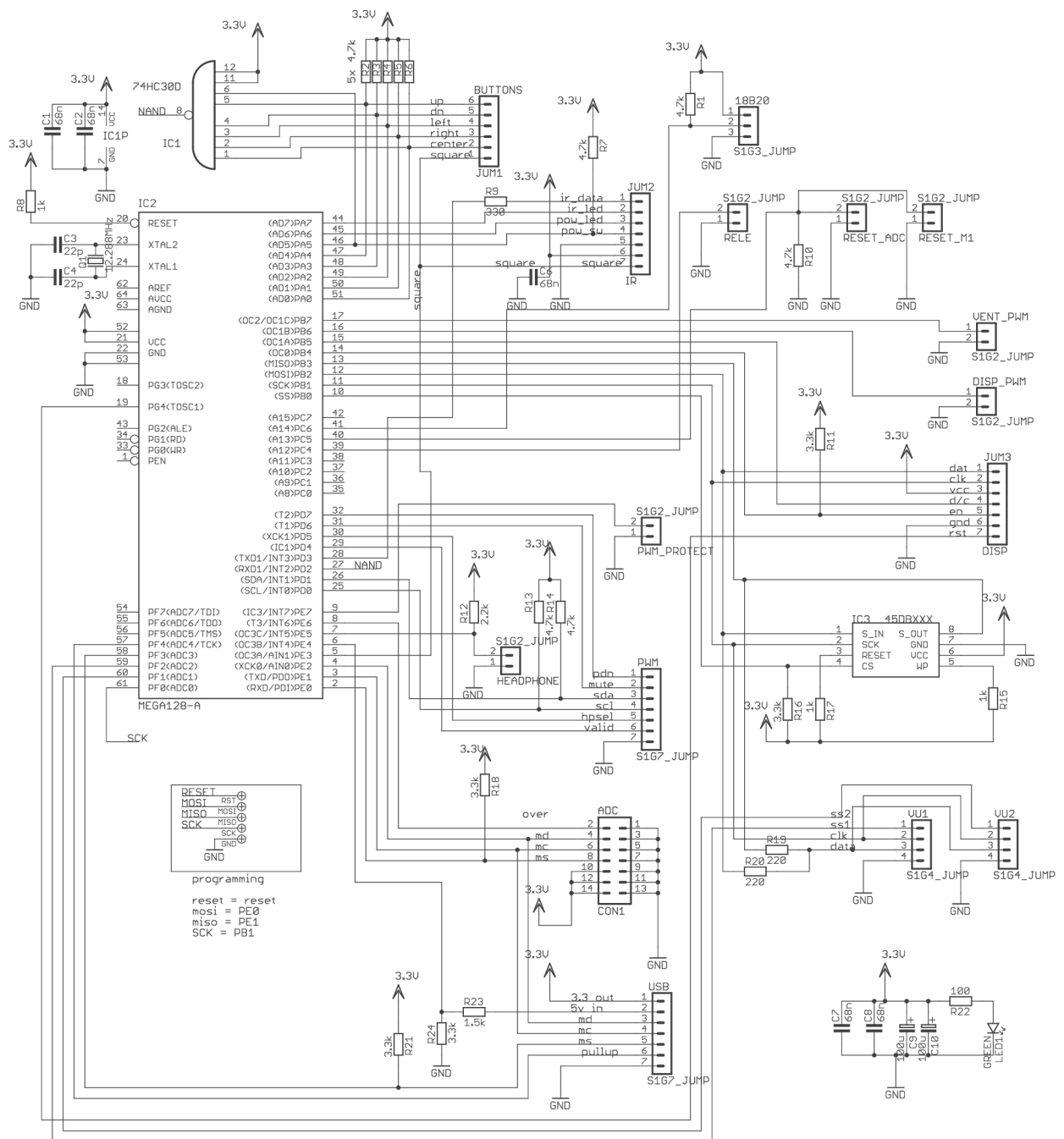
Graf 4: Prenos filtra bez reproduktora [dB]

PRÍLOHA 2, SCHÉMY ZAPOJENÍ

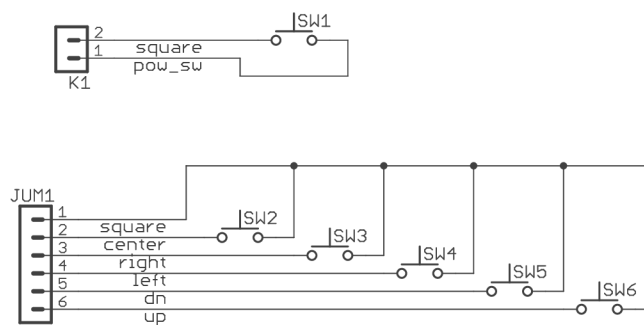


Obrázok 27: Schéma zapojenia bloku A/D prevodníka a DC/DC meniča

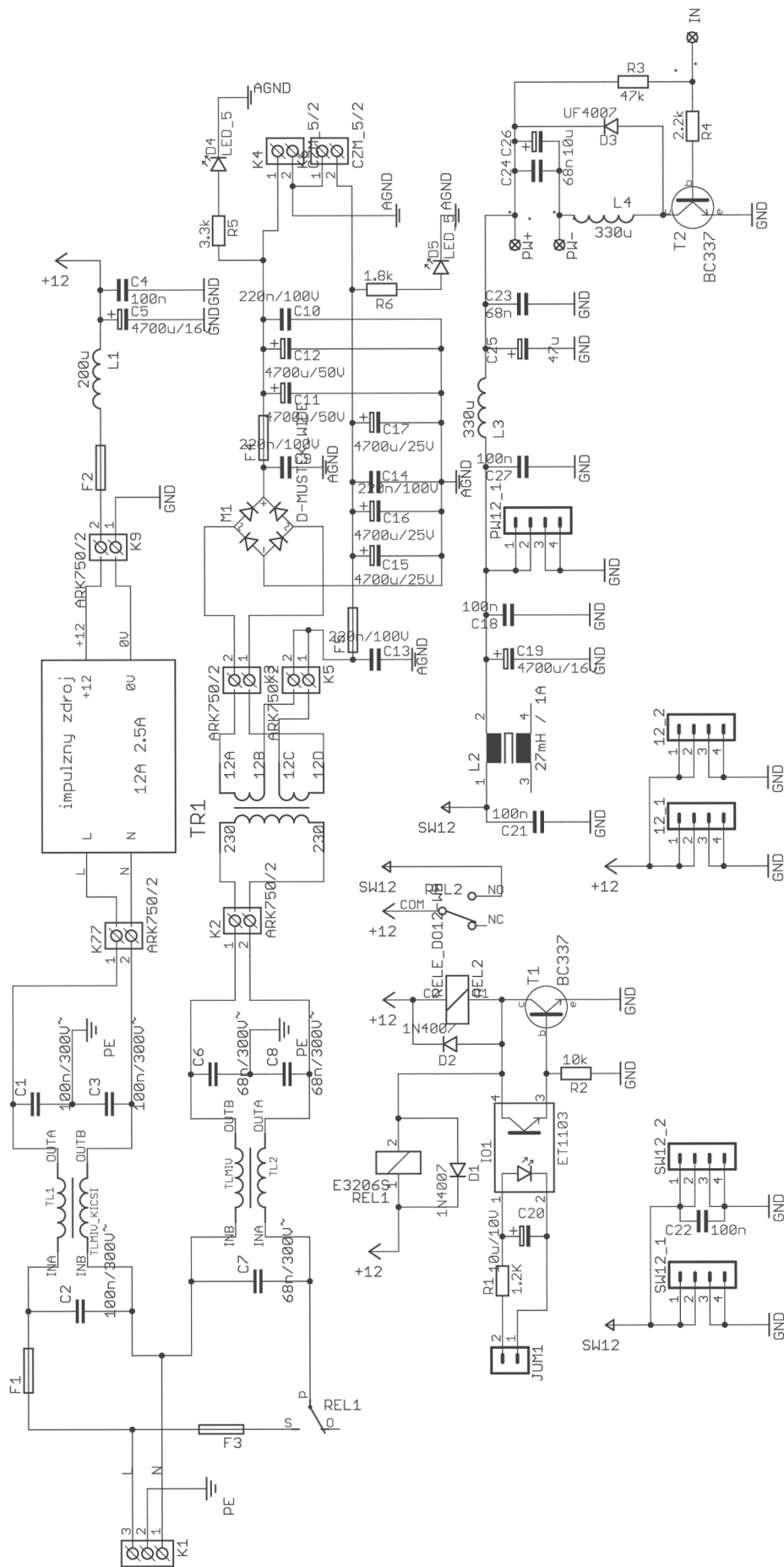




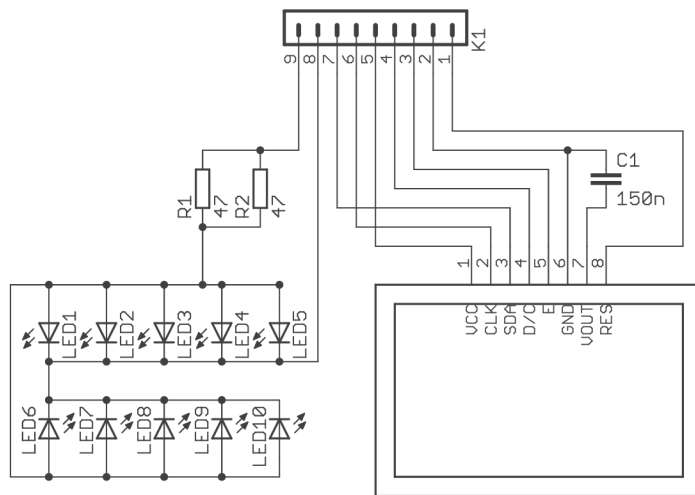
Obrázok 29: Schéma riadiacej časti



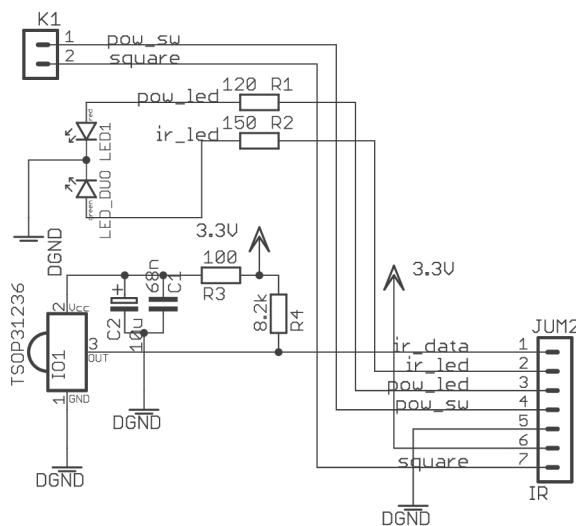
Obrázok 30: Zapojenie ovládacích tlačidiel



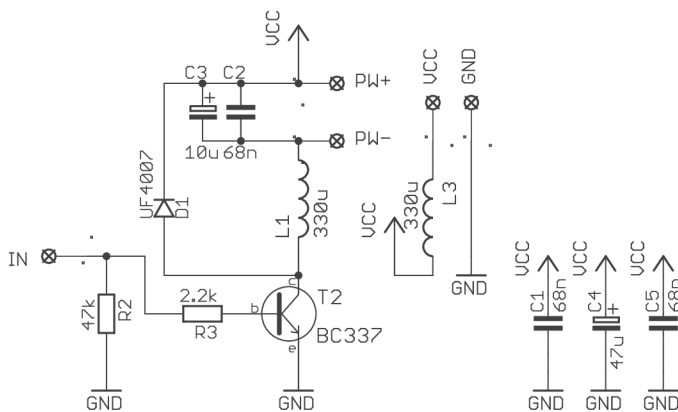
Obrázok 32: Schéma zapojenia napájacieho zdroja



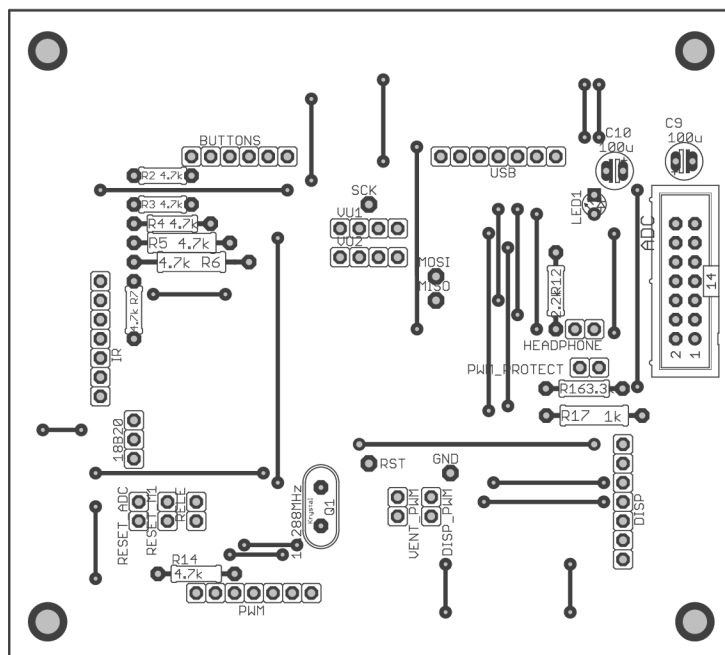
Obrázok 33: Schéma zapojenia displeja



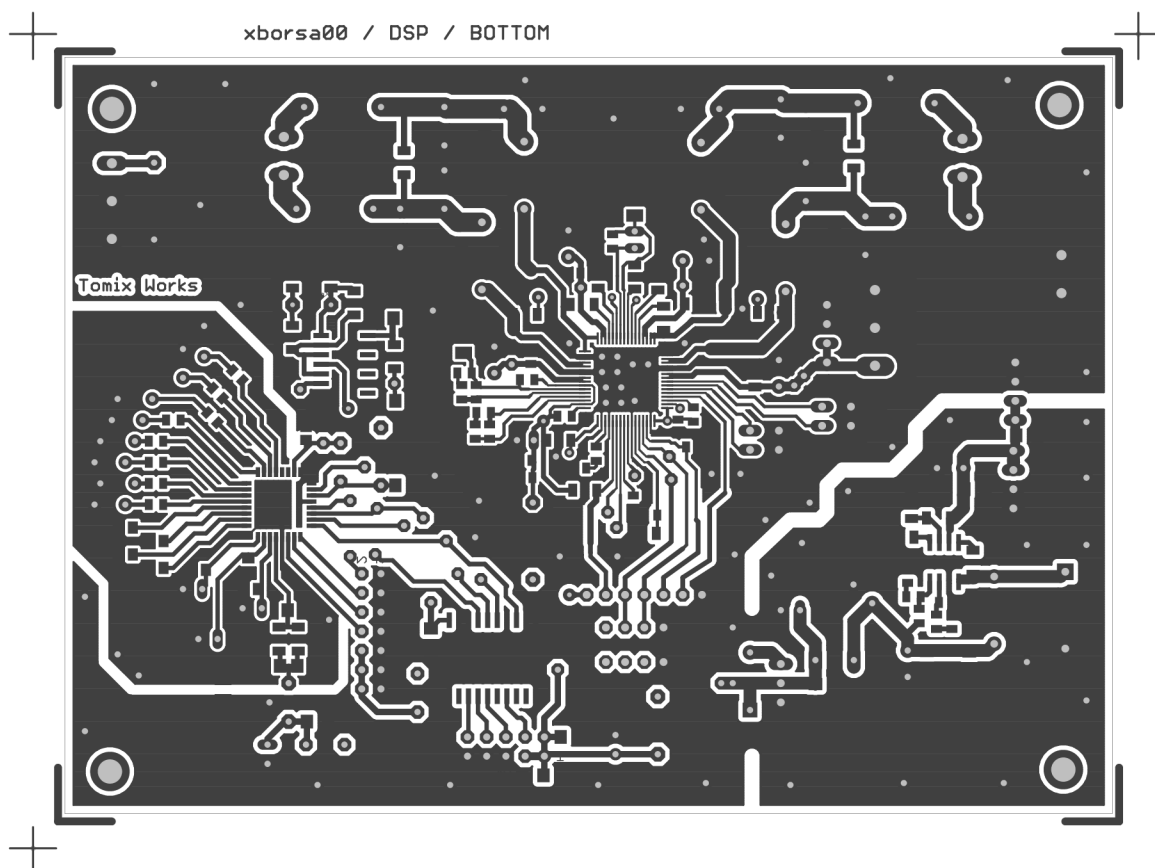
Obrázok 34: Schéma zapojenia IR prijímača



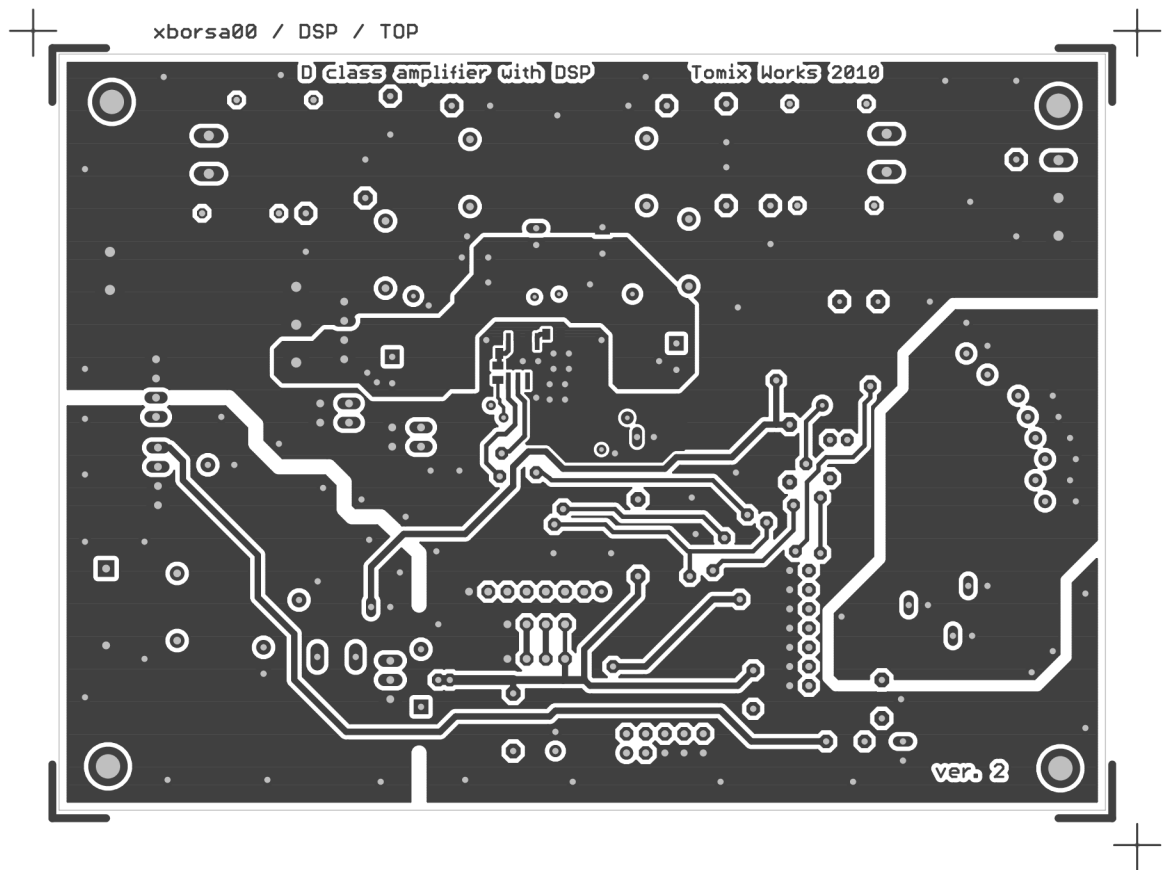
Obrázok 35: Schéma zapojenia modulu ovládania ventilátora a podsvietenia displeja



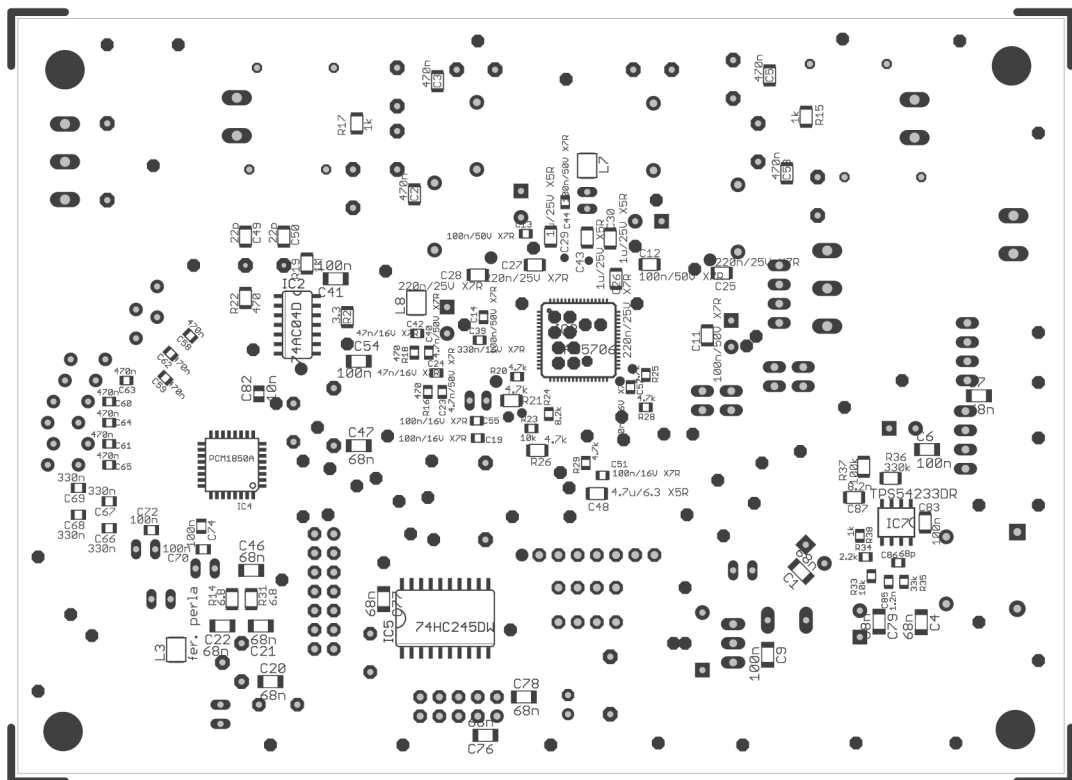
Obrázok 38: Osadenie PCB riadiacej časti, strana súčiastok, 95,9 x 85,7 mm, M 1:1



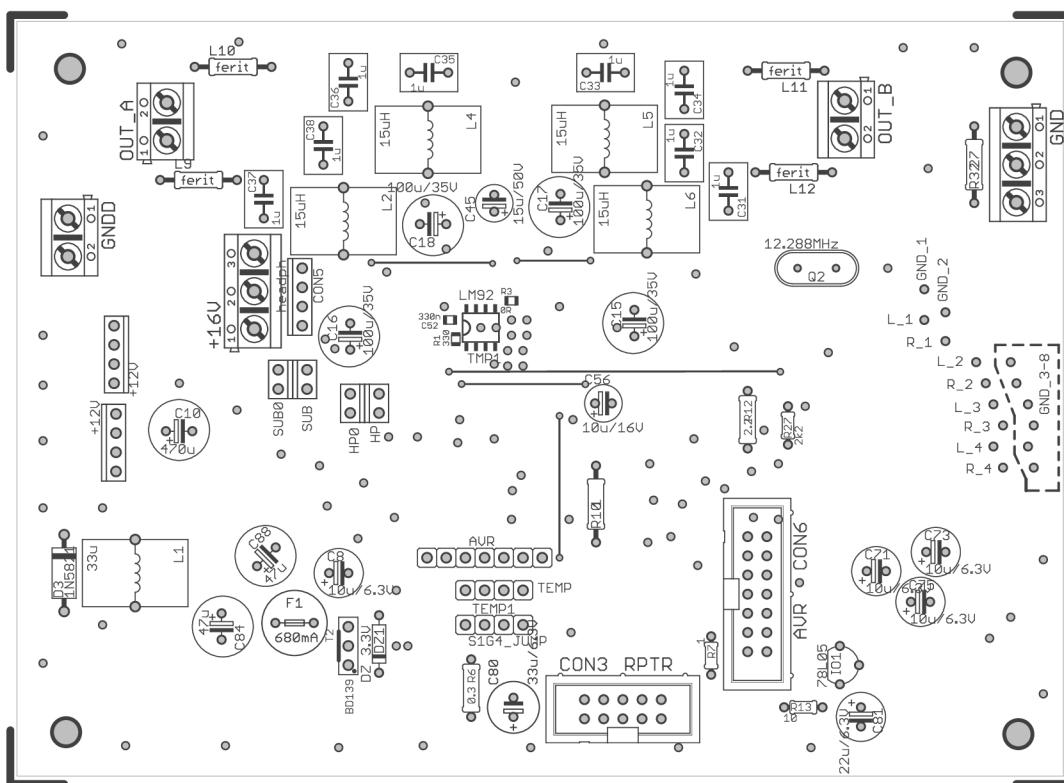
Obrázok 39: PCB bloku ADC DSP DC/DC, strana spojov, 139,7 x 101,1 mm, M 1:1



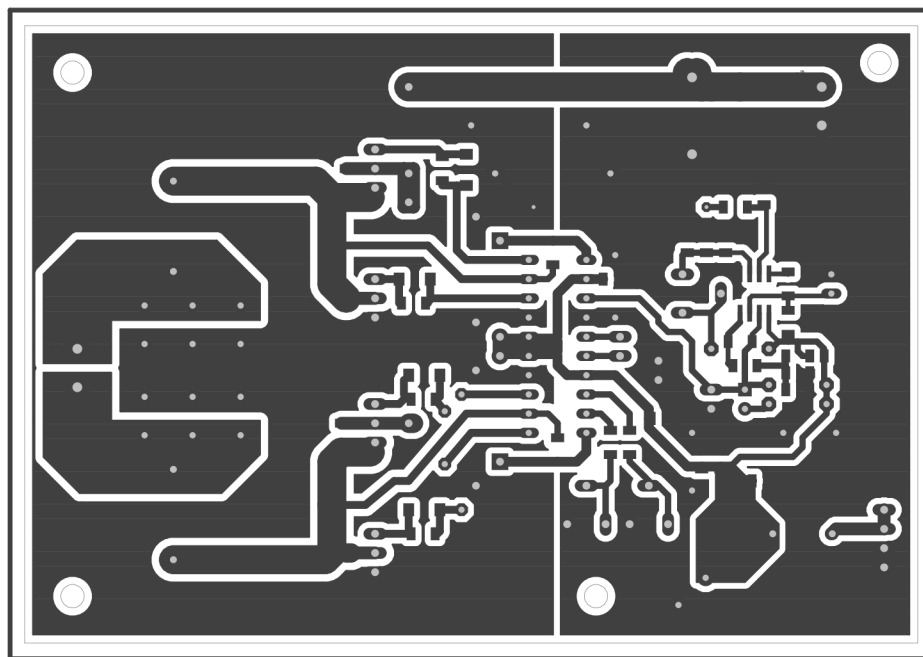
Obrázok 40: PCB bloku ADC DSP DC/DC, strana súčiastok, 139,7 x 101,1 mm, M 1:1



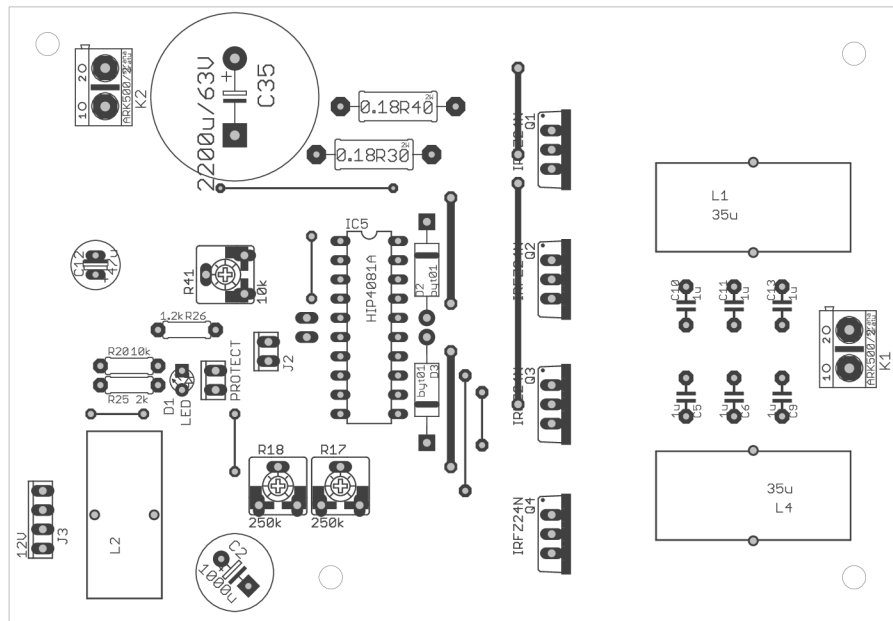
Obrázok 41: Osadenie PCB bloku ADC DSP DC/DC, strana spojov, M 1:1



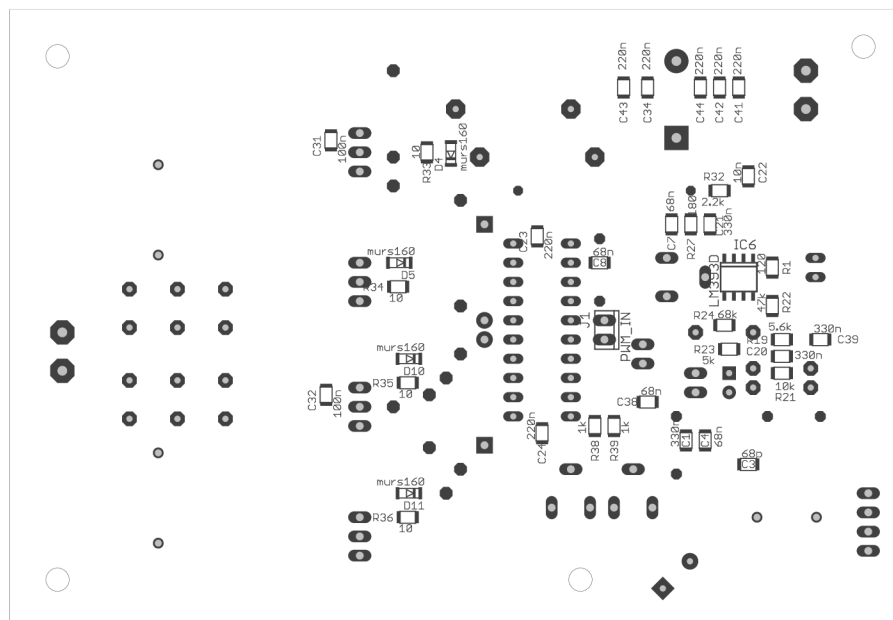
Obrázok 42: Osadenie PCB bloku ADC DSP DC/DC, strana súčiastok, M 1:1



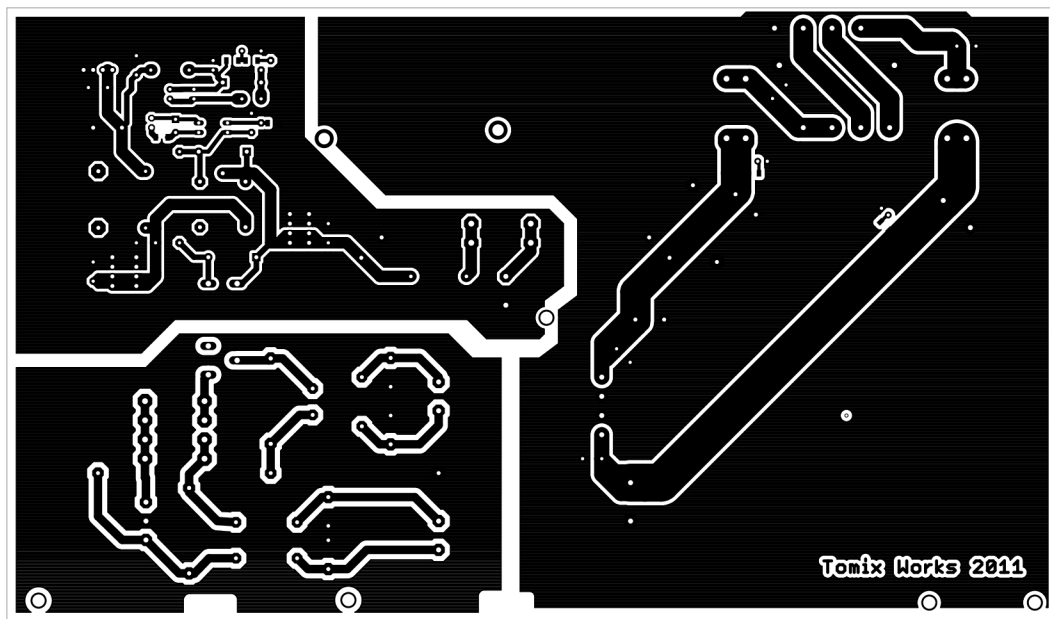
Obrázok 43: PCB koncového zosilňovača pre subwoofer, strana spojov, 121,9 x 85,7 mm, M 1:1



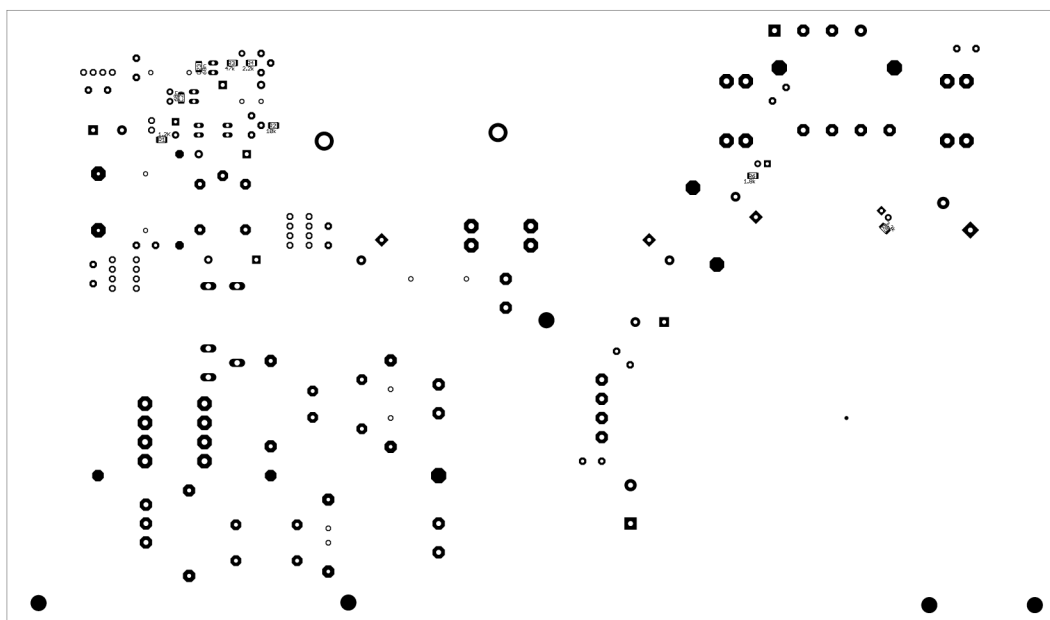
Obrázok 44: Osadenie PCB koncového stupňa subwoofer, strana súčiastok, 121,9 x 85,7 mm, M 1:1



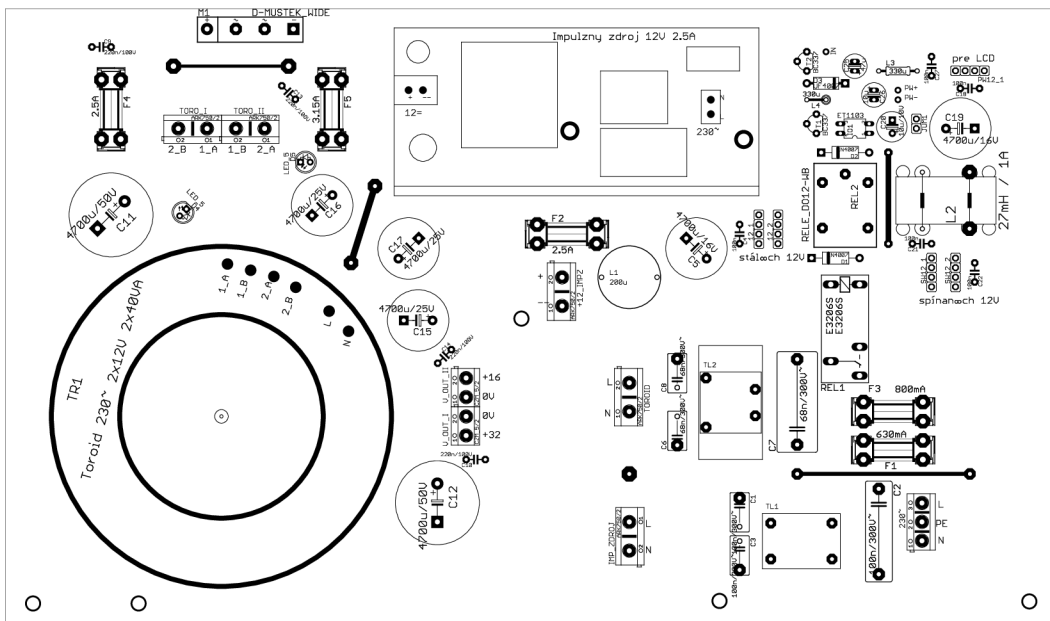
Obrázok 45: Osadenie PCB koncového stupňa subwoofer, strana spojov, 121,9 x 85,7 mm, M 1:1



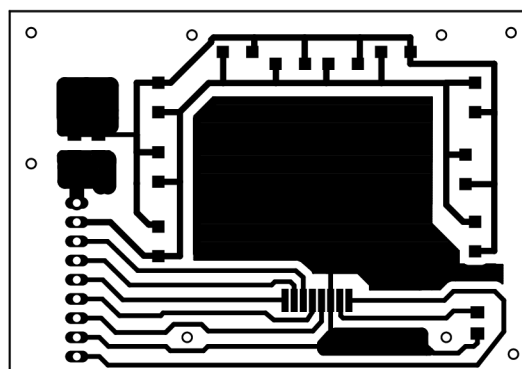
Obrázok 46: PCB napájacieho zdroja, strana spojov, 279,4 x 163,8 mm, M 1:2



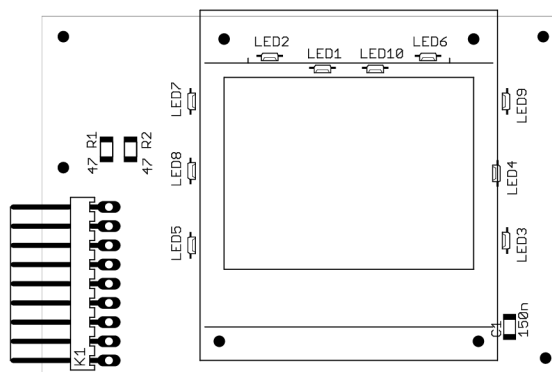
Obrázok 47: Osadenie PCB napájacieho zdroja, strana spojov, 279,4 x 163,8 mm, M 1:2



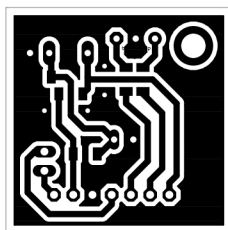
Obrázok 48: Osadenie PCB napájacieho zdroja, strana súčiastok, 279,4 x 163,8 mm, M 1:2



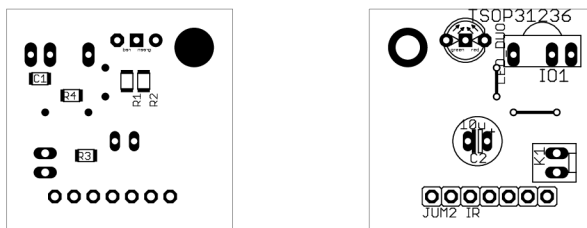
Obrázok 49: PCB displeja, strana súčiastok, 69,1 x 48 mm, M 1:1



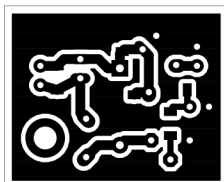
Obrázok 50: Osadenie PCB displeja, 69,1 x 48 mm, M 1:1



Obrázok 51: PCB prijímača diaľkového ovládania, strana spojov, 30,2 x 30,2 mm, M 1:1



Obrázok 52: Osadenie PCB prijímača diaľkového ovládania, strana spojov a strana súčiastok, 30,2 x 30,2 mm, M 1:1



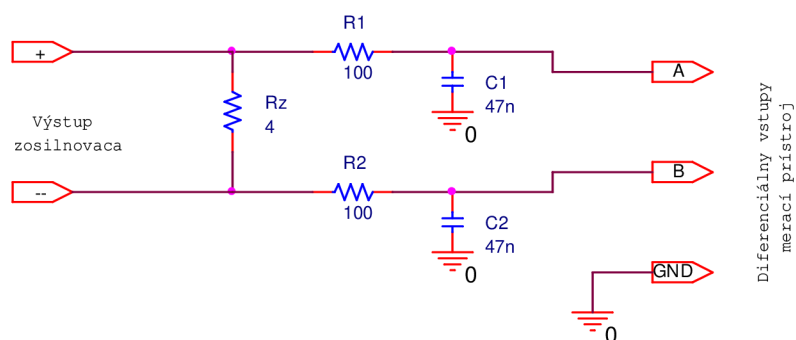
Obrázok 53: PCB modulu ovládania podsvietenia displeja, strana spojov, 30,5 x 25,1 mm, M 1:1



Obrázok 54: Osadenie PCB modulu ovládania podsvietenia displeja, strana spojov a strana súčiastok, 30,5 x 25,1 mm, M 1:1

PRÍLOHA 4, MERANIE PRÍSTROJA

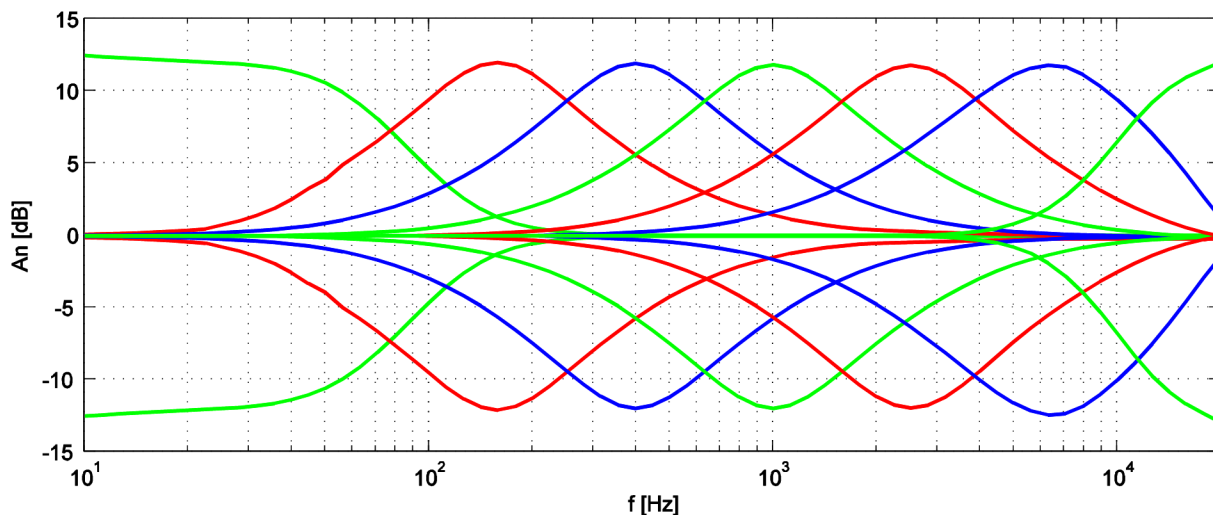
Meranie bolo prevedené automatizovane, pomocou audio analyzátoru: Rohde & Schwarz UPV. Na meraní boli ďalej použité: osciloskop AGILENT 54621A, multimeter AGILENT 34410A. Ako záťaž slúžili 4 výkonové odpory $2\ \Omega$ - $70\ \text{W}$ spojené do série ($2 \times 4\ \Omega$). Meranie bolo prevedené na integrovanom koncovom stupni pre satelity, aj na hybridnom koncovom stupni pre subwoofer. Boli merané parametre: frekvenčná charakteristika, $THD+N$, SNR a účinnosť. Účinnosť bola meraná len na koncovom stupni pre subwoofer. Koncový stupeň pre satelity nemal vhodné tlmičky (nainštalované boli toroidové železo-prachové, potrebné by boli feritové) a ohrievali sa, tým pádom by meranie účinnosti nemalo pravdivý výsledok. Z podobného dôvodu meranie THD a SNR na koncovom stupni pre satelity nebol prevedený na vyšších výkonoch. Z dôvodu, že stupne sú triedy D, bol použitý prídavný filter, ktorý bol zapojený medzi merací prístroj a výstup zosilňovača (Obrázok 55) podľa odporúčania z [1]. Meranie bolo nutné previesť diferenciálnym spôsobom, každý koncový stupeň pracuje do plného mostu. Výsledky boli spracované pomocou programu Matlab. Meranie bolo vykonané na oba kanály, avšak bolo by nerelevantné uvádzať výsledky obidvoch kanálov, výsledky sa nerozoznatelne podobajú.



Obrázok 55: Zapojenie meracieho filtra

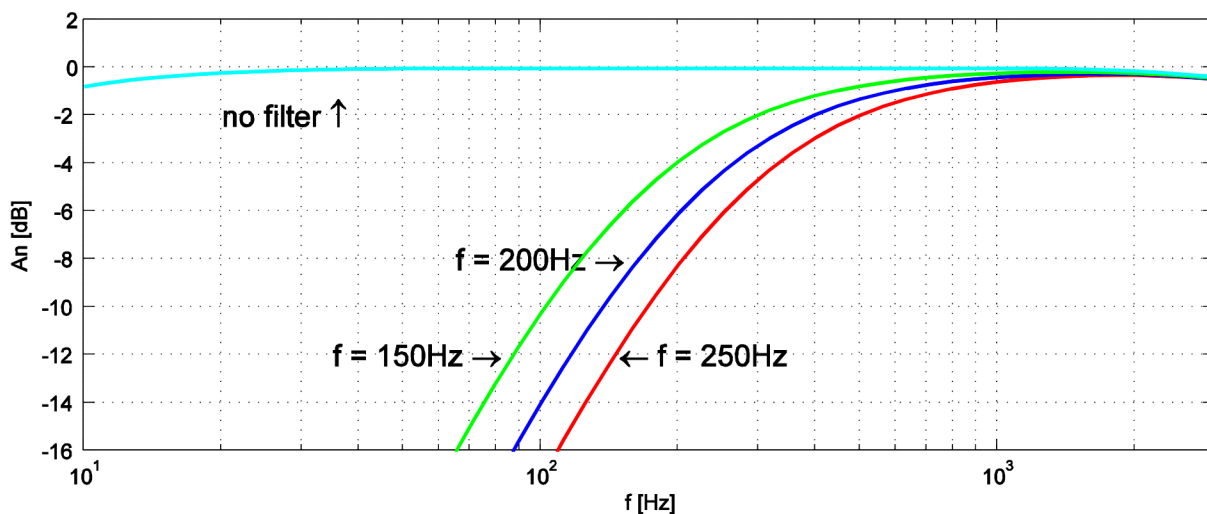
Nastavenia zosilňovača pri meraní (keď u konkrétneho merania nie je uvedené inak):

- Vstupný harmonický signál s amplitúdou $0,5V_{RMS}$
- Hlasitosť pri meraní koncového stupňa pre satelitov $Vol = 65\%$ (výkonovo: $P_{SATELIT} = 0,5\ \text{W}$)
- Hlasitosť pri meraní koncového stupňa pre subwoofer $Vol = 70\%$ (výkonovo: $P_{SUB} = 3,5\ \text{W}$)
- Sub level: $+1\%$
- Ekvalizér: každý EQ s nulovým zosilnením
- Balans: center
- Lomová frekvencia koncových stupňov: u meraní stupňa pre satelity - night mód (celé audio pásmo bez filtru), u meraní stupňa pre subwoofer $250\ \text{Hz}$
- Chladiaci ventilátor: maximálne otáčky
- podsvietenie displeja: maximum



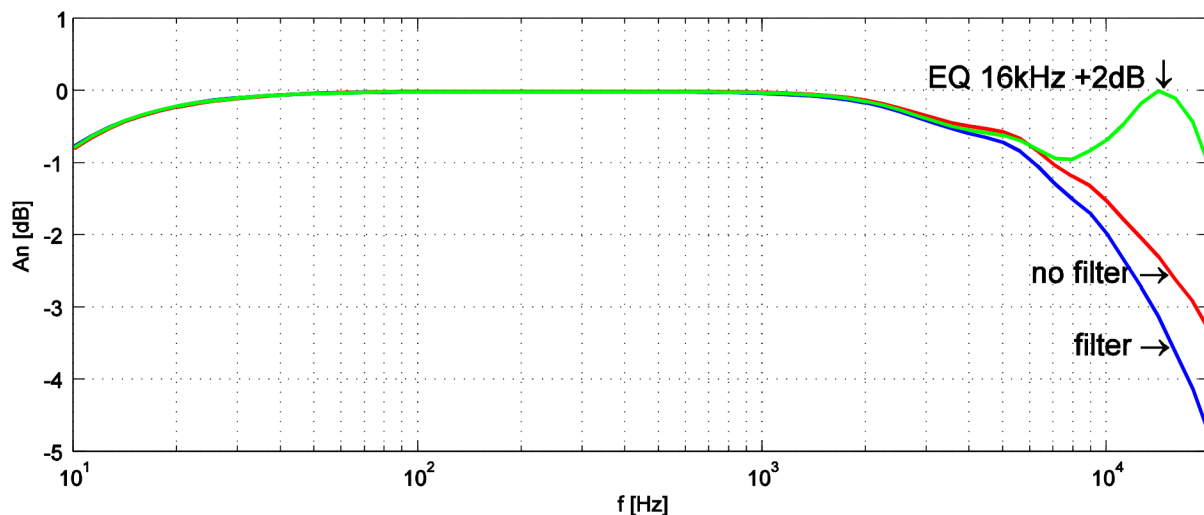
Graf 5: Frekvenčná charakteristika integrovaného koncového stupňa s EQ

Graf 5 zobrazuje prenos koncového stupňa satelitov (integrovaný stupeň) v celom spektre (bez woofra) s ekvalizérmí 64 Hz; 160 Hz; 400 Hz; 1 kHz; 2,5 kHz; 6,3 kHz a 16 kHz s maximálnym a minimálnym zosilnením. A_n je normalizované zosilnenie (zosilňovač pri meraní frekvenčných charakteristík nemal nulové zosilnenie).



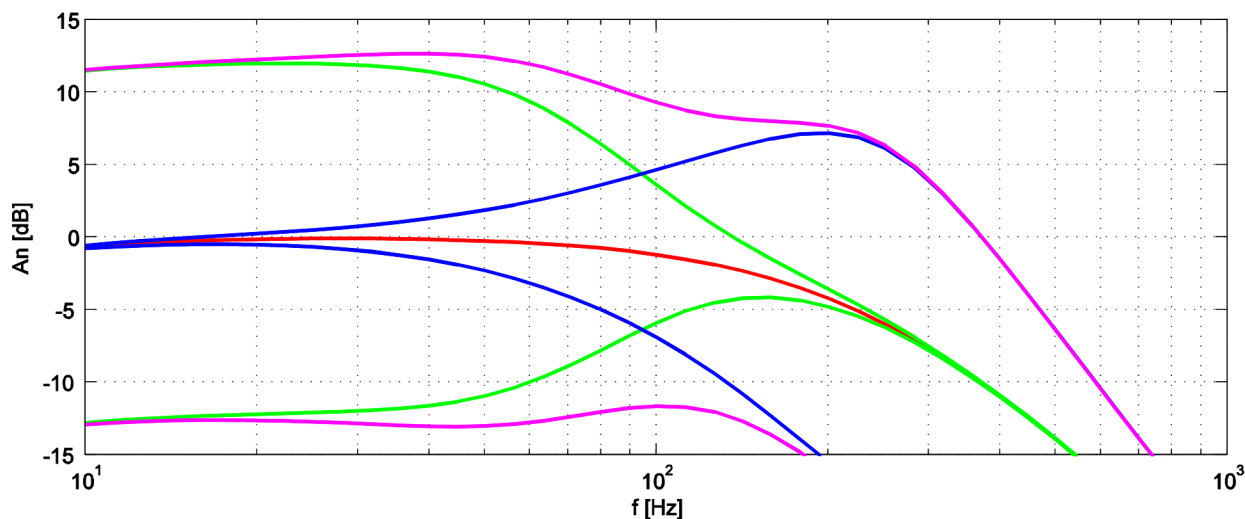
Graf 6: Frekvenčná charakteristika integrovaného stupňa – lomové frekvencie

Graf 6 zobrazuje prenos koncového stupňa satelitov (integrovaný stupeň) v módu bez subwoofra (no filter) a s 150 Hz; 200 Hz a 250 Hz lomovým kmitočtom.



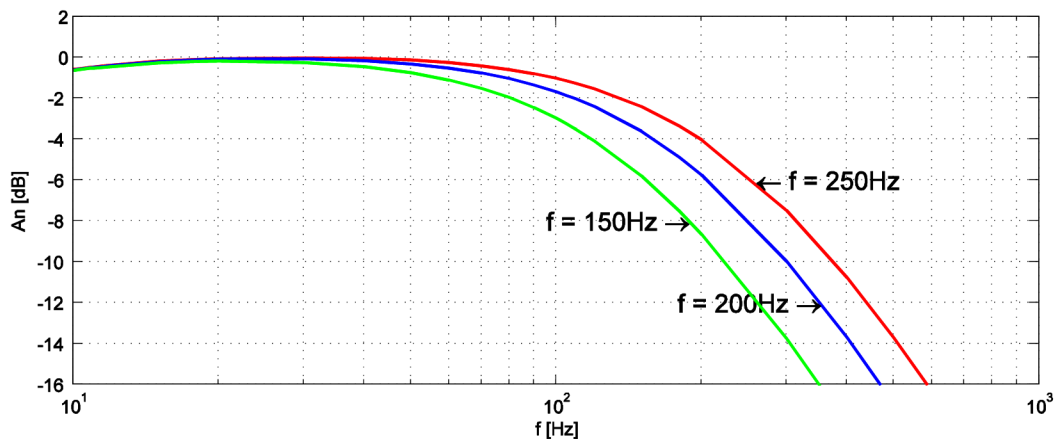
Graf 7: Prenos integrovaného koncového stupňa s filtrom, bez filtra a s EQ

Graf 7 zobrazuje prenos koncového stupňa satelitov (integrovaný stupeň) v celom spektre (bez subwoofra). Na grafe je znázornený vplyv prídavného filtra na meranie. Graf ďalej ukazuje situáciu, keď pomocou ekvalizéru bol dosiahnutý prenos 10 Hz – 20 kHz so zvlnením 1 dB. Pomocou DSP by bolo možné dosiahnuť aj lepších hodnôt zvlnenia (avšak kalibrácia na menšiu hodnotu by bol zdĺhavý proces), ktorý by sa prenosovou charakteristikou reproduktorovej sústavy rozladilo. Optimálne bolo skalibrovať zosilňovač na konkrétnu reprosústavu (hodnota dosiahnutého 1dB-ového zvlnenia je postačujúca aj u špičkových zosilňovačov).



Graf 8: Frekvenčná charakteristika koncového stupňa pre subwoofer s EQ

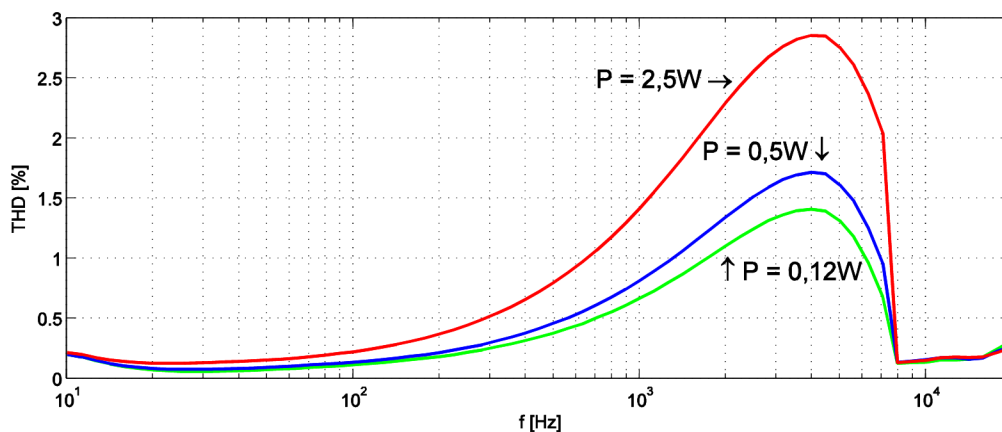
Graf 8 zobrazuje prenos koncového stupňa pre subwoofer (hybridný stupeň) s ekvalizérmí 64 Hz a 160 Hz s ± 12 dB zosilnením.



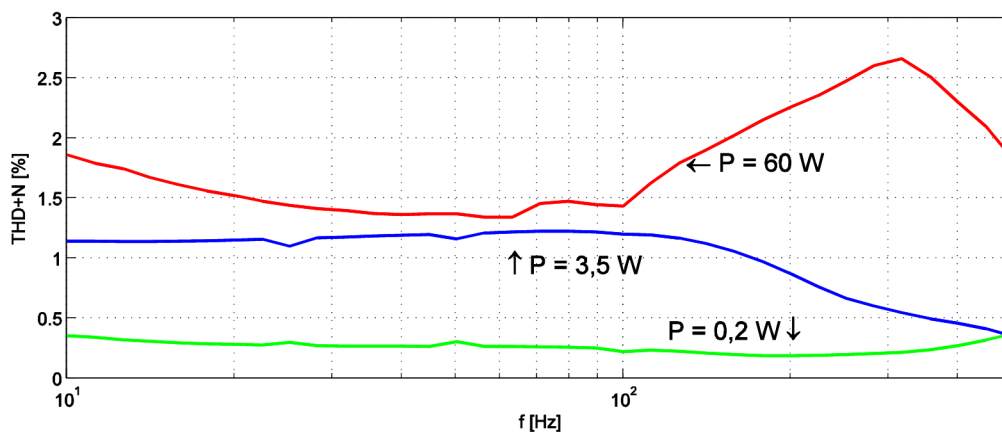
Graf 9: Frekvenčná charakteristika koncového stupňa pre subwoofer - lomové frekvencie

Graf 9 zobrazuje prenos koncového stupňa pre subwoofer (hybridný stupeň) s 150 Hz; 200 Hz a 250 Hz lomovým kmitočtom.

Graf 10 a Graf 11 znázorňujú výsledky merania *THD+N* na koncových stupňoch.

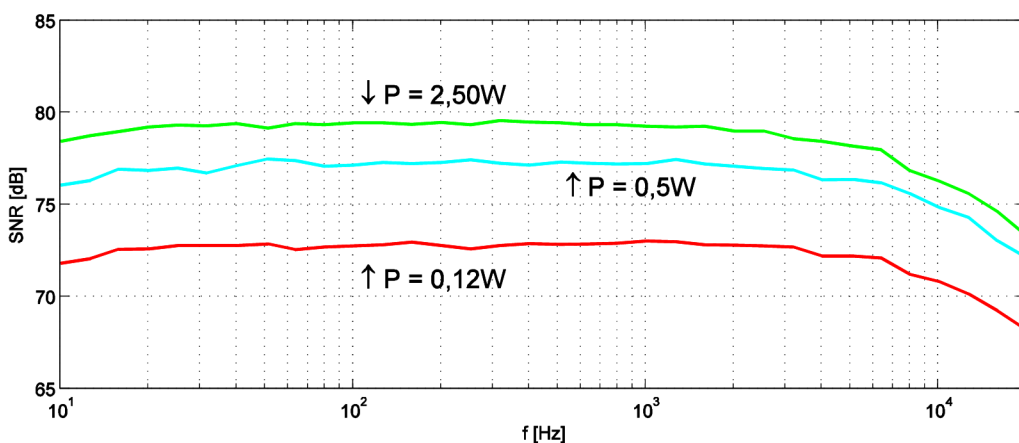


Graf 10: Výsledok merania *THD+N* (integrováný stupeň)

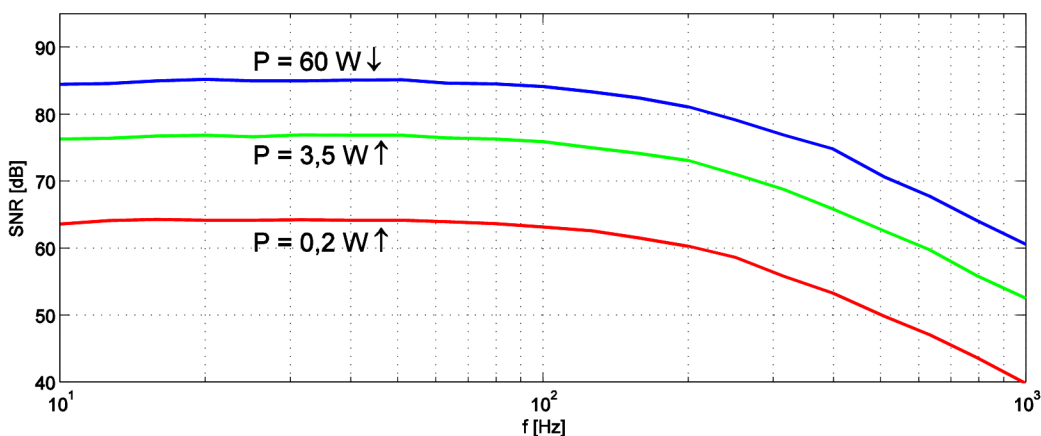


Graf 11: Výsledok merania *THD+N* (stupeň pre subwoofer)

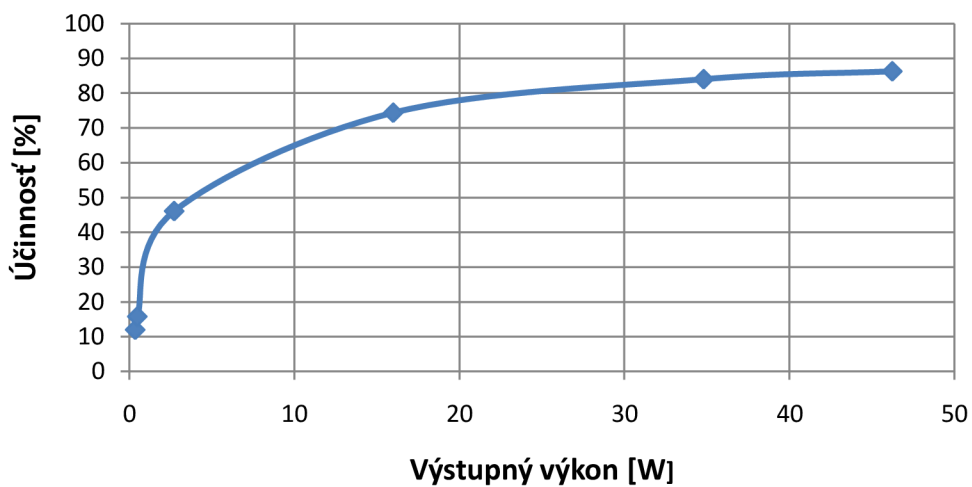
Graf 12 a Graf 13 znázornujú výsledky merania SNR na koncových stupňoch.



Graf 12: výsledok merania SNR (integrováný stupeň)

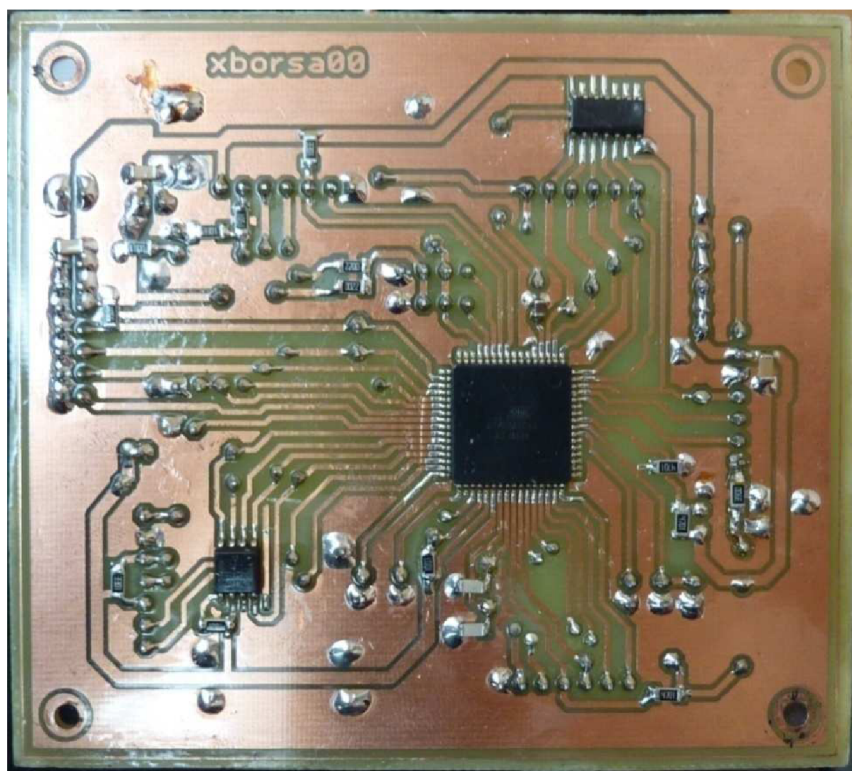


Graf 13: Výsledok merania SNR (stupeň pre subwoofer)

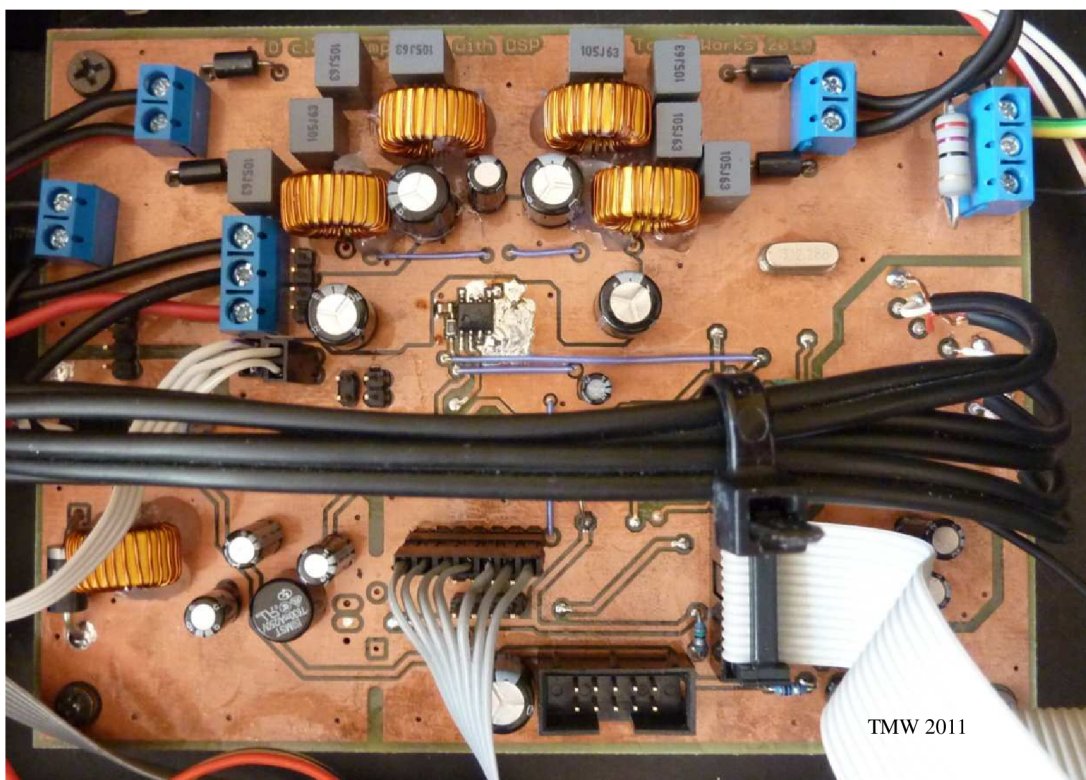


Graf 14: Výsledok merania elektrickej účinnosti koncového stupňa pre subwoofer

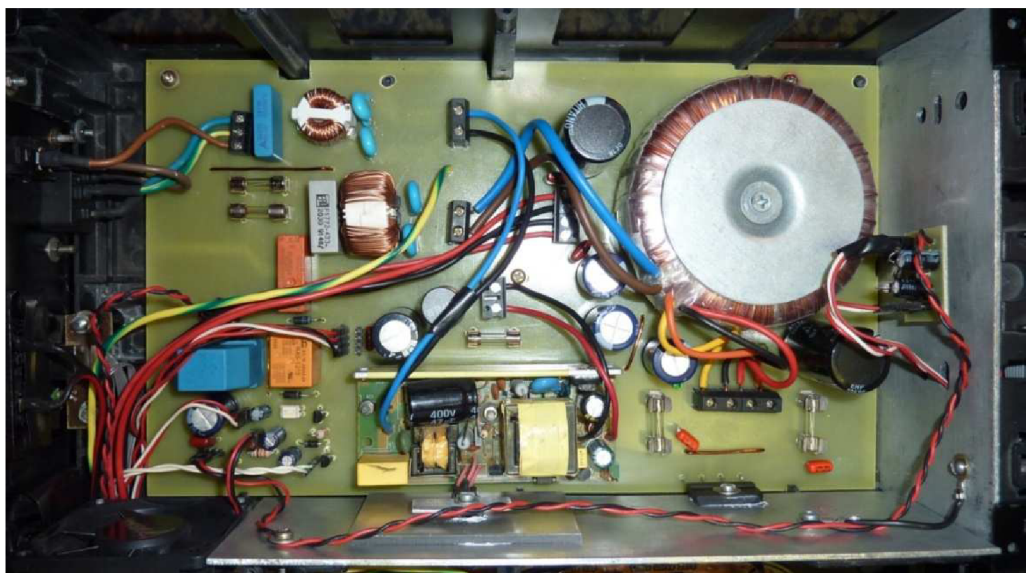
PRÍLOHA 5, FOTOGRAFIE PRÍSTROJA



Obrázok 56: Fotografia dosky riadiacej jednotky zo strany spojov



Obrázok 57: Fotografia dosky DSP, ADC a DC/DC meniča zo strany súčiastok



Obrázok 58: Fotografia dosky zdroja



Obrázok 59: Fotografia hotového prototypu spredu



Obrázok 60: Fotografia hotového prototypu zozadu

PRÍLOHA 6, ZOZNAM SÚČIASTOK

U kondenzátorov, kde neboli uvedené napätia zvlášť platí: u elektrolytických 6,3 V, u keramických 25 V.

Riadiaca časť:

1.5k / 1206	R23
1k / 0207	R17
1k / 1206	R8, R15
2.2k / 0207	R12
3.3k / 0207	R16
3.3k / 1206	R11, R18, R21, R24
4.7k / 0207	R2, R3, R7
4.7k / 0207	R4, R14
4.7k / 0207	R5
4.7k / 0207	R6
4.7k / 1206	R1, R9, R10, R13
12.288MHz / Kryстал	Q1
22p / KERAMIK 1206	C3, C4
45DB021 / SOIC	IC3
68n / KERAMIK 0805	C2
68n / KERAMIK 1206	C1, C6, C7, C8
74HC30D / SOIC	IC1
100 / 1206	R22
100u / ELEKTROLYT	C9, C10
220 / 1206	R19, R20
ATMEGA128-A / SMD	IC2
GREEN / LED 3mm	LED1

Pinová lišta 7 pin	4x
Pinová lišta 6 pin	1x
Pinová lišta 4 pin	2x
Pinová lišta 2 pin	7x
MLW konektor 14 pin	1x

Blok displeje

White / smd auto	LED1 až LED10
47R / 1206	R1, R2
150n / 1206	C1
Graphic LCD / Siemens C55	LCD1

Pinová lišta 9 pin	1x
--------------------	----

Blok prijímača diaľkového ovládania

8.2k / 1206	R4
10u / ELEKTROLYT	C2
68n / KERAMIK 1206	C1
100R / 1206	R3
120R / 1206	R1
150R / 1206	R2
LED / LED DUO 5mm	LED1
TSOP31236 / IR prijímač	IO1

Pinová lišta 7 pin 1x
 Pinová lišta 2 pin 1x

Blok DSP, A/D a DC/DC

0.3R / 0207	R6
0R / 0805	R3
1 / 0207	R7
1 / 0207	R10
1.2n / 0805	C85
1M / 1206	R19
1k / 0805	R38
1k / 1206	R15, R17
1u / KERAMIK	C31, C32, C33, C34, C35, C36, C37, C38
1u/25V X5R / 1206	C29, C30, C43
2.2 / 0207	R12
2.2k / 0805	R34
2k2 / 0207	R27
3.3 / 1206	R2
4.7k / 0805	R20, R25, R28, R29
4.7k / 1206	R21, R26
4.7n/50V X7R / 0805	C23, C40
4.7u/6.3 X5R / 1206	C48
6.8 / 1206	R14, R31
8.2k / 0805	R24
8.2n / 1206	C87
10 / 0207	R13
10k / 0805	R23, R33
10n / 0805	C82
22p / 1206	C49, C50
27 / 0207	R32
33k / 0805	R35
47n/16V X7R / 0805	C24, C42
68n / 1206	C1, C4, C7, C20, C21, C22, C46, C47, C76, C77, C78, C79
68p / 0805	C86
100k / 1206	R37
100n / 0805	C70, C72, C74
100n / 1206	C6, C9, C41, C54
100n / 1206	C83
100n/16V X7R / 0805	C19, C51, C55, C57
100n/50V X7R / 0805	C13, C14, C44
100n/50V X7R / 1206	C11, C12
220n/25V X7R / 1206	C25, C26, C27, C28
330 / 0805	R1
330k / 1206	R36
330n / 0805	C66, C67, C68, C69
330n / 0805	C52
330n/16V X7R / 0805	C39
470 / 0805	R16, R18
470 / 1206	R22
470n / 0805	C58, C59, C60, C62, C63, C64, C65
470n / 1206	C2, C3, C5, C53
470n / 0805	C61

10u/6.3V / ELEKTROLYT	C8, C71, C73, C75
10u/16V / ELEKTROLYT	C56
15u/50V / ELEKTROLYT	C45
22u/6.3V / ELEKTROLYT	C81
33u/6.3V / ELEKTROLYT	C80
47u / ELEKTROLYT	C84, C88
100u/35V / ELEKTROLYT	C15, C16, C17, C18
470u / ELEKTROLYT	C10

Poistka do PDS 680mA	F1
BD139 / TO126	T2
DZ 3.3V / ZENER 1,3W	DZ1
1N5821 / DO201	D3
12.288MHz / Krystal	Q2

LM92 / SOP	TMP1
PCM1850A / PQFP	IC4
TAS5706 / PQFP	IC3
TPS54233DR / PDSO	IC7
74AC04D / SO14	IC2
74HC245DW / SOL20	IC5
78L05 / TO92	IO1

15uH / tlmivka feritová 4A	L2, L4, L5, L6
33uH / tlmivka toroidová 3A	L1
fer. perla / 1206	L3
fer. perla / 1206	L7, L8
feritový vysokofrekvenčný izolátor	L9, L10, L11, L12

Pinová lišta 2 pin	4x
Pinová lišta 4 pin	5x
Pinová lišta 7 pin	1x
MLW konektor 14 pin	1x
MLW konektor 10 pin	1x
Skrutkovacia svorkovnica / AK500/2	3x
Skrutkovacia svorkovnica / AK500/3	2x

Ďalej platí u kondenzátorov, kde neboli uvedené napätia zvlášť platí: u elektrolytických 16 V, u keramických 25 V.

Koncový stupeň pre subwoofer

0.18 / R 2W	R30, R40
1.2k / 0207	R26
1k / 1206	R38, R39
1u / KERAMIK	C5, C6, C9, C10, C11, C13
2.2k / 1206	R32
2k / 0207	R25
5.6k / 1206	R19
5k / 1206	R23
10 / 1206	R33, R34, R35, R36
10k / 0207	R20
10k / 1206	R21
330u/500mA / toroid	L2
35u/5A / toroid	L1, L4
10n / KERAMIK 1206	C22

47k / 1206	R22
47u / ELEKTROLYT	C12
68k / 1206	R24
68n / KERAMIK 1206	C4, C7, C8, C38
68p / KERAMIK 1206	C3
100n / KERAMIK 1206	C31, C32
120 / 1206	R1
180 / 1206	R27
220n / KERAMIK 1206	C23, C24, C34, C41, C42, C43, C44
10k / TRIM 5mm	R41
250k / TRIM 5mm	R17, R18
330n / KERAMIK 1206	C1, C20, C21, C39
1000u / ELEKTROLYT	C2
2200u/63V / ELEKTROLYT	C35
HIP4081A / DIP	IC5
IRFZ24N / TO220AB	Q1, Q2, Q3, Q4
LED / LED 3mm	D1
LM393D / SMD	IC6
byt01 / DO15	D2
byt01 / DO15	D3
murs160 / SMB	D4, D5, D10, D11

Pinová lišta 2 pin 3x
Pinová lišta 4 pin 1x
Skrutkovacia svorkovnica / ARK500/2 2x

Impulzný menič pre posvietenie displeja

2.2k / 1206	R3
10u / ELEKTROLYT	C3
47k / 1206	R2
68n / KERAMIK 1206	C1, C2, C5
47u / ELEKTROLYT	C4
330u / tlmivka 200mA	L1, L3
BC337 / BC337	T2
UF4007 / DO41	D1

Pinová lišta 2 pin 3x

Napájací zdroj

1.2K / 1206	R1
1.8k / 1206	R6
1N4007 / DO41	D1, D2
2.2k / 1206	R4
3.3k / 1206	R5
10k / 1206	R2
47k / 1206	R3
68n / KERAMIK 1206	C23, C24
100n / KERAMIK	C4, C18, C21, C22, C27
220n/100V / KERAMIK	C9, C10, C13, C14

68n/300V~ / KERAMIK typ Y	C6, C8
68n/300V~ / FOLIA typ X	C7
100n/300V~ / KERAMIK typ Y	C1, C3
100n/300V~ / FOLIA typ X	C2

10u / ELEKTROLYT	C26
10u/10V / ELEKTROLYT	C20
47u / ELEKTROLYT	C25
4700u/16V / ELEKTROLYT	C5, C19
4700u/25V / ELEKTROLYT	C15, C16, C17
4700u/50V / ELEKTROLYT	C11, C12
UF4007 / DO41	D3
BC337 / BC337	T1, T2
Graetz / D Mostik WIDE	M1
PC817/ optočlen DIL	IO1
LED / LED 5mm	D4, D5
RELE / E3206S	REL1
RELE / DO12-WB	REL2
330u / axiálna tlmivka 100mA	L3, L4
27mH / 1A / WE-LF_632/LV	L2
200u / L-USTJ3-U2	L1
EMI tlmivka / 230 V~ / 3A	TL2
EMI tlmivka / 230 V~ / 1A	TL1
Spínaní zdroj 12V 2,5A	TR2
TORO / Toroid trafo 2x12V 2x40VA	TR1
taviaca poistka 2cm pomalá 680mA	F1
taviaca poistka 2cm pomalá 800mA	F3
taviaca poistka 2cm pomalá 2,5A	F2, F4
taviaca poistka 2cm pomalá 3,15A	F5
Pinová lišta 4 pin	5x
Pinová lišta 2 pin	2x
Skrutkovacia svorkovnica / AK500/3	1x
Skrutkovacia svorkovnica / AK100/2	2x
Skrutkovacia svorkovnica / AK750/2	5x