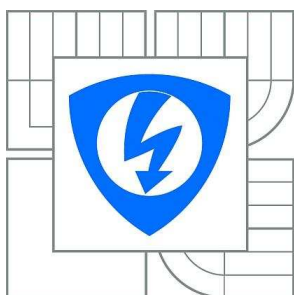


VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH
TECHNOLOGIÍ

ÚSTAV MIKROELEKTRONIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF MICROELECTRONICS

NÁVRH A REALIZACE STRUKTUR S VNOŘENÝMI KOMPONENTY

DESIGN AND REALIZATION OF STRUCTURES WITH EMBEDDED COMPONENTS

DIPLOMOVÁ PRÁCE

MASTER'S THESIS

AUTOR PRÁCE

AUTHOR

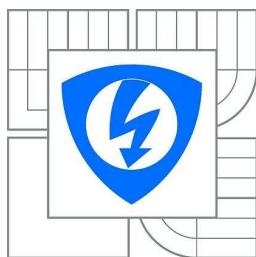
Bc. TOMÁŠ NĚMEC

VEDOUCÍ PRÁCE

SUPERVISOR

doc. Ing. IVAN SZENDIUCH, CSc.

BRNO 2011



VYSOKÉ UČENÍ
TECHNICKÉ V BRNĚ

Fakulta elektrotechniky
a komunikačních technologií

Ústav mikroelektroniky

Diplomová práce

magisterský navazující studijní obor
Mikroelektronika

Student: Bc. Tomáš Němec

ID: 77999

Ročník: 2

Akademický rok: 2010/2011

NÁZEV TÉMATU:

Návrh a realizace struktur s vnořenými komponenty

POKYNY PRO VYPRACOVÁNÍ:

Zpracujte přehledně možnosti realizace vícevrstevných struktur tvořených nevakuovými technologickými postupy založenými na principu tlustovrstvové technologie. Stanovte základní návrhová pravidla a navrhnete testovací obvod pro ověření základních parametrů pasivních sítí a tyto parametry proměřte.

DOPORUČENÁ LITERATURA:

Podle pokynů vedoucího práce

Termín zadání: 7.2.2011

Termín odevzdání: 26.5.2011

Vedoucí práce: doc. Ing. Ivan Szendiuch, CSc.

prof. Ing. Vladislav Musil, CSc.

Předseda oborové rady

UPOZORNĚNÍ:

Autor diplomové práce nesmí při vytváření diplomové práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

Abstrakt:

Tato diplomová práce se zabývá problematikou vícevrstevných struktur a tlustovrstvé technologie. Hlavním cílem práce je změřit základní elektrické vlastnosti struktur realizovaných pomocí tlustovrstvé technologie. Tyto výsledky umožní zhotovení přesnějších návrhů těchto obvodů.

Abstract:

The master thesis deals with multilayer structures and thick film technology. The main goal of this work is measure basic electric features of structures realized with thick film technology. The results will make possible more accurate design of these structures.

Klíčová slova:

Tlustovrstvová technologie, tlustovrstvá technologie, tlusté vrstvy, sítotisk, elektrické vlastnosti, vícevrstvé obvody, diplomová práce.

Keywords:

Thick film technology, thick film, screen-printing, electrical characteristics, multilayer circuits, master's thesis.

Bibliografická citace díla:

NĚMEC, T. Návrh a realizace struktur s vnořenými komponenty. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2011. 56 s.
Vedoucí diplomové práce doc. Ing. Ivan Szendiuch, CSc.

Prohlášení autora o původnosti díla:

Prohlašuji, že jsem tuto vysokoškolskou kvalifikační práci vypracoval samostatně pod vedením vedoucího diplomové práce, s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury. Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této diplomové práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení § 152 trestního zákona č. 140/1961 Sb.

V Brně dne 26. 5. 2011

.....

Poděkování:

Děkuji vedoucímu diplomové práce doc. Ing. Ivanu Szendiuchovi, CSc. za vedení při plnění úkolů realizovaných v průběhu zpracovávání diplomové práce. Dále děkuji Ing. Michalu Řezníčkovi a Ing. Martinu Buršíkovi za jejich odborné rady při práci v laboratoři 0.64, Ing. Martinu Adámkovi, Ph.D. za pomoc při výrobě měděné masky pro pájecí pastu, Ing. Jiřímu Pulcovi za pomoc při měření izolačního odporu dielektrika.

Obsah

OBSAH	6
ÚVOD	8
1 TEORETICKÁ ČÁST	9
1.1 PŘEHLED POUŽÍVANÝCH TECHNOLOGIÍ	9
1.1.1 <i>Plošné spoje</i>	9
1.1.2 <i>Vrstvové technologie</i>	10
1.1.3 <i>LTCC</i>	10
1.2 TLUSTOVRSTVOVÁ TECHNOLOGIE	13
1.2.1 <i>TLV pasty</i>	14
1.2.2 <i>Polymerní tlustovrstvová technologie</i>	15
1.2.3 <i>Sítotisk</i>	15
1.2.4 <i>Výpal TLV</i>	17
1.2.5 <i>Hybridní integrované obvody</i>	18
1.3 EXCELENTNÍ OBVODY	19
1.3.1 <i>Vnořené součásti</i>	19
1.3.2 <i>Technologie Embedded Passives</i>	21
2 NÁVRH TESTOVACÍHO OBVODU	24
2.1 VODIČE	24
2.2 KONDENZÁTORY	25
2.2.1 <i>Předpokládaná kapacita</i>	25
2.3 INDUKTORY.....	26
2.3.1 <i>Předpokládaná indukčnost L1</i>	27
2.3.2 <i>Předpokládaná indukčnost L2</i>	27
2.3.3 <i>Předpokládaná indukčnost L3</i>	28
2.4 TRANSFORMÁTORY	29
2.5 TESTOVACÍ OBVOD	30
2.6 POUŽITÝ MATERIÁL.....	32

3	NAMĚŘENÉ VÝSLEDKY	33
3.1	TLOUŠŤKA VRSTEV	33
3.2	ELEKTRICKÝ ODPOR VODIVÝCH CEST	34
3.2.1	<i>Druhá vodivá vrstva</i>	35
3.2.2	<i>První vodivá vrstva</i>	35
3.3	IZOLAČNÍ ODPOR DIELEKTRICKÉ VRSTVY	38
3.4	KONDENZÁTORY	39
3.5	INDUKTORY	45
4	ZÁVĚR	47
5	SEZNAM POUŽITÝCH ZDROJŮ	48
	SEZNAM OBRÁZKŮ	50
	PŘÍLOHY	52
	<i>Kompletní tabulka naměřených indukčností</i>	52
	<i>Celkový pohled na obvod</i>	53
	<i>Návrhová pravidla pro tlustovrstvovou technologii</i>	55

Úvod

Elektrotechnický průmysl doprovází rychlý vývoj. Vedoucím trendem je neustálá miniaturizace na úrovni chipu, diskretních součástek, obvodů i celých zařízení. S tím jsou spojené vzrůstající požadavky jak na samotné nosné substráty, tak i na příslušné součástky a na jejich vzájemné propojení. Použití vícevrstvých technologií a vnořených prvků vede ke zmenšení obvodů, zkrácení délky vodičů a úspoře materiálu. Miniaturizace zmenšuje vliv parazitních kapacit v obvodě. Díky tomu vzrůstá rychlost zařízení (pracovní frekvence, výpočetní výkon).

Tato diplomová práce se zabývá vícevrstevnými strukturami a jejich realizací pomocí tlustovrstvové technologie. Hlavním cílem práce je změřit základní elektrické vlastnosti struktur realizovaných pomocí tlustovrstvové technologie. Tyto výsledky umožní zhotovení přesnějších návrhů těchto obvodů.

Práce je členěna do čtyř hlavních částí. V první části je rešerše technologií používaných v dnešní době hlavně se zřetelem na vrstevné technologie. Druhá část se zabývá návrhem testovacího obvodu. Jeho vlastnosti byly změřeny a výsledky měření s příslušnými výpočty jsou obsaženy v části třetí. Poslední závěrečná část shrnuje zjištěné výsledky.

1 Teoretická část

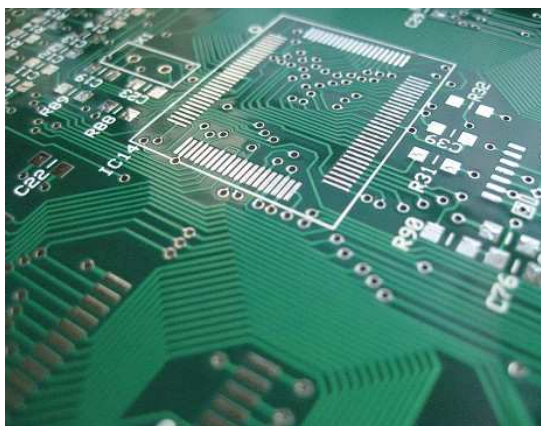
1.1 Přehled používaných technologií

Pojem technologie je velmi starý, stejně jako snaha lidstva o zjednodušování každé práce. Původní smysl tohoto pojmu je za použití znalostí, patřičných nástrojů a postupů vyřešit daný úkol (hlavně ve smyslu výroby). Význam tohoto slova postupně rostl, až do dnešní doby, kdy je běžnou součástí našeho slovníku. V současnosti je pojem technologie používán hlavně ve smyslu [19]:

- souhrn výrobních prostředků daného podniku,
- souhrn dokumentů nazývaných výrobní tajemství nebo know-how a patřících danému podniku (technické výkresy, plány, výrobní postupy apod.)

1.1.1 Plošné spoje

Desky plošného spoje (DPS) představují nejpoužívanější druh substrátu. Nosná část je na bázi laminátu tvořeného výplní (papír, skelná tkanina apod.) a organickým pojivem (fenolformaldehydová, epoxidová, polytetrafluoretylenová pryskyřice apod.) Na tomto nosném izolačním substrátu je realizovaná vodivá měděná síť.



Obr. 1: Neosazená deska tištěného spoje (podle [1])

Technologie povrchové montáže je jeden z dominantních směrů ve vývoji montážních technologií. Neustálý vývoj směřuje hlavně k miniaturizaci, optimalizaci procesů a s tím spojeného vývoje součástek, resp. jejich pouzder, a k neustálému zdokonalování jednotlivých operací výrobního procesu.

1.1.2 Vrstvové technologie

Vrstvové technologie jsou založeny na aditivním nanášení vrstev materiálu na substrát. Substrát je nejčastěji keramický (korund Al_2O_3 apod.) či ocelový s izolační glazurou na povrchu. Charakteristická je předem definovaná tloušťka těchto nanášených vrstev. Rozlišují se dva základní druhy vrstevových technologií:

- tlustovrstvová technologie, kde je materiál nanášen nejčastěji sítotiskem, typická tloušťka vrstvy je v desítkách μm ,
- tenkovrstvá technologie, u které je materiál nanášen vakuovým napařováním či napařováním, typická tloušťka jednotlivých vrstev je v desetínách μm .

Obecně vrstevové technologie dosahují výtečných, přesně definovaných a stabilních elektrických vlastností. Vyznačují se vyšší spolehlivostí a odolností vůči okolnímu prostředí než DPS. Tyto vlastnosti je předurčují pro hi-tech či VF aplikace.

Experimentální část této diplomové práce se zabývá tlustovrstvovou technologií, které je věnována samostatná kapitola.

1.1.3 LTCC

LTCC (Low Temperature Cofired Ceramic) je jednou z nejperspektivnějších technologií současnosti. Jak již z názvu plyne, jedná se o keramickou strukturu, jež se vypaluje jako monolitický celek při nízké teplotě obvykle okolo 850°C . Na rozdíl od HTCC, která se vypaluje při vyšších teplotách až 1600°C [2].

Fólie substrátu LTCC se skládá z organického polymerního pojiva a jeho modifikátorů a dále z anorganického materiálu (keramika a sklo). Volbou typu těchto materiálů se určují výsledné elektrické vlastnosti celého substrátu.

Charakteristické znaky technologie LTCC lze shrnout do těchto bodů:

- nízké dielektrické ztráty,
- přesně definovaná relativní permitivita neměnná s frekvencí,
- přesné stabilní rozměry,
- výborná tepelná vodivost,
- možnost integrování pasivních prvků,
- nízká výrobní cena.

Postup výroby

Keramická fólie, která tvoří substrát pro jednotlivé vrstvy, je obvykle dodávána navinutá do role (např. GreenTape od firmy Dupont) [3]. Fólie se rozmotá na ocelovém stole a nařeže se na menší díly. Její tloušťka se pohybuje v rozmezí 50 – 200 μm [5]. Některé fólie musí být před dalším postupem temperované na cca 120°C po dobu půl hodiny (dle materiálu a výrobce).



Obr. 2: Fólie LTCC (podle [4])

Následně jsou laserem vytvořeny otvory. Výkon laseru musí být nastaven tak, aby nedošlo k vypálení fólie v okolí otvorů. Tyto otvory se vyplní nejčastěji pomocí sítotisku vodivým materiálem v podobě pasty. Fólie je umístěna na propustném papíru. Zesponu je vytvořen podtlak a pasta je tak vtahována do otvoru. Velikost otvoru je tímto postupem limitována. Otvor musí mít průměr větší než je tloušťka fólie, aby došlo k jeho úplnému vyplnění. Jiná metoda používá ocelovou nebo milarovou masku pro otvory a vyšší tlak (400 – 450 kPa) na pastu.

Pomocí sítotisku se realizují vodiče a jiné pasivní vrstvy. Používaná síta mají velké množství ok na palec (250 – 325) [3]. Tisk na LTCC substrát je díky absorpci rozpouštědla substrátem o něco jednodušší a výsledky kvalitnější, než je tisk na korundový substrát u hybridní technologie. Po natištění se materiál v otvorech a vodivé cesty vysušují. Obvykle při teplotě 80 – 120°C po dobu 5 – 30 minut.



Obr. 3: LTCC (podle [5])

Po příslušné kontrole jsou vyhovující fólie zkompletované na sebe. Dochází k jejich laminaci k sobě za působení tlaku 2100 N/cm^2 a teploty 70°C [6] po dobu cca 10 minut. Při laminaci jsou používány dvě metody.

Uniaxiální (tlak působí jen v jedné ose) metoda spočívá v tom, že fólie se vloží mezi dvě vyhřívané desky, jež se stlačí. Tato metoda způsobuje o něco větší smrštění substrátu, navíc je v polovině procesu doporučeno otočení celku o 180° .

Isostaická (tlak působí ve všech směrech) metoda spočívá v tom, že fólie jsou vakuově uzavřeny do krycího obalu a umístěny do nosného rámu. Laminace probíhá ve stlačené deionizované vodě [7].

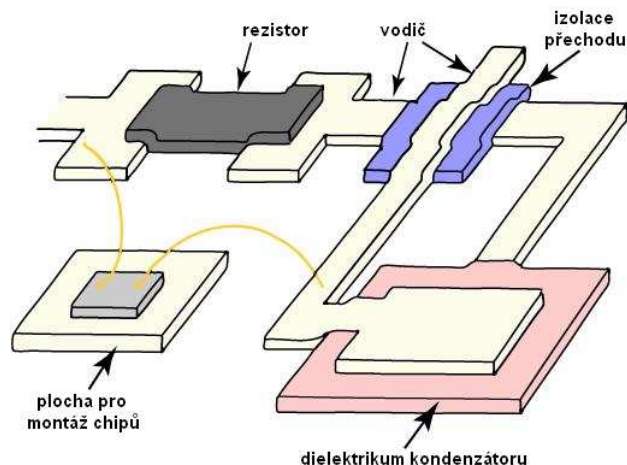
Po laminaci následuje výpal celku. Typický vypalovací profil se skládá z pomalého nárůstu teploty ($2 - 5^\circ\text{C}/\text{min}$) až na cca 450°C . Tato teplota je udržována po dobu 1 – 2 hodin, při které dochází k vypaření organického pojiva. Potom teplota roste až na 850°C , kde zůstane po dobu 10 – 15 minut. Celý vypalovací proces trvá obvykle 3 – 8 hodin, dle použitých materiálů, jeho velikosti a celkové složitosti. Po výpalu se mohou na povrch nanést další vrstvy, např. polymerní tlustovrstvové rezistory apod. Substrát se může nakonec rozdělit na menší části:

- mechanicky pilou (dobrá kvalita, jen jednoduché obdélníkové tvary, laciné),
- ultrazvukem (přesné, libovolné tvary, drahé, pomalé),
- laserem (přesné, velké poškození okrajů).

Během výroby je problematické smršťování substrátu při výpalu. To je způsobeno zejména odpařením pojivové složky fólie. Tento jev je kritický hlavně při výrobě velkých substrátů. Smrštění i v řádu desetin procenta může, hlavně na okraji substrátu, vést k znehodnocení celku. Používají se fólie s omezenou smrštitivostí, která je dosahována menším množstvím odpařujícího se materiálu. Další metoda využívá kovové podložky (s vhodnou měrnou tepelnou roztažností), se kterou je substrát pevně spojen před výpalem. Dojde tak k eliminaci roztažnosti ve směrech x a y.

1.2 Tlustovrstvová technologie

Charakteristické pro TLV je nanášení materiálu (TLV past) nevakuovými metodami pomocí sítotisku, šablonotisku popř. dispenzerem. Na obr. 4 je vidět typická struktura sestávající z odporové, z vodivých a dielektrických vrstev. Dále je na obrátku vidět chip připojený do obvodu pomocí mikrodrátků. Mohou se taktéž použít součástky SMD popř. s vývody na spodní straně pouzdra (BGA), které se připájí na povrch obvodu.



Obr. 4: Tlustovrstvová technologie (podle [8])

Tloušťka nanesené vrstvy je při správném nastavení výrobního procesu konstantní a měla by odpovídat doporučení výrobce past. Při výpočtu TLV rezistoru se používá jako základní parametr vrstvý odpor nebo častěji jen jako odpor na čtverec [R/\square]. V této veličině je zahrnuta konstantní tloušťka vrstvy a konstantní měrný odpor materiálu. Odvodit vrstvý odpor lze následovně:

$$R = \rho \cdot \frac{l}{S} = \rho \cdot \frac{l}{w \cdot t} = \frac{\rho}{t} \cdot \frac{l}{w} = R_v \cdot \frac{l}{w} = R_v \cdot A \quad (1)$$

kde R je odpor TLV rezistor [Ω],

ρ je měrný odpor [$\Omega \cdot m$],

l je délka TLV rezistoru [m],

S je plocha průřezu TLV rezistoru [m^2],

w je šířka TLV rezistoru [m],

t je tloušťka vrstvy TLV rezistoru [m],

R_v je vrstvý odpor [R/\square] (odpor na čtverec),

A je počet čtverců (poměr délky k šířce) [-].

Elektrický odpor TLV rezistoru, popř. i vodivých cest, je tedy odvozen pouze od poměru délky k šířce rezistoru tj. počtem čtverců. Pro výpočet kapacity TLV kondenzátoru se počítá pro změnu s měrnou kapacitou vrstvy [pF/mm²].

1.2.1 TLV pasty

Pasta pro TLV je směs několika složek s různými vlastnostmi. Je to tixotropní materiál a jeho viskozita je závislá na působícím mechanickém tlaku. Při tisku za působení tlaku stěrky je pasta protlačena skrze síto s motivem. Naopak po natisknutí, když už nepůsobí žádný vnější tlak na pastu, zachovává na substrátu požadovaný motiv.

Pasta sestává z několika základních složek:

- funkční určuje výsledný charakter vrstvy,
- tavivová tvoří po vypálení vazbu mezi substrátem a funkční složkou,
- pojivová zprostředkovává tiskové vlastnosti.



Obr. 5: TLV pasta (podle [9])

Jednotlivé složky jsou v pastě ve formě velmi jemného prášku. Velikost těchto částic také předurčuje minimální velikost otvorů v sítu při sítotisku. Pro vodivou pastu je funkční složka tvořena drahými kovy. U odporových může sestávat z drahých kovů nebo oxidů. Pro dielektrika se používají keramické materiály a pro izolanty částice skel. Tavivová složka je tvořena částicemi nízkotavného skla, které měkne již při 600°C. Pojivová složka je organická kapalina, např. terpineol, která dělá z práškové směsi (funkční a tavidlové složky) pastu. Při výpalu se odpaří, takže nemá žádný vliv na výslednou vrstvu.

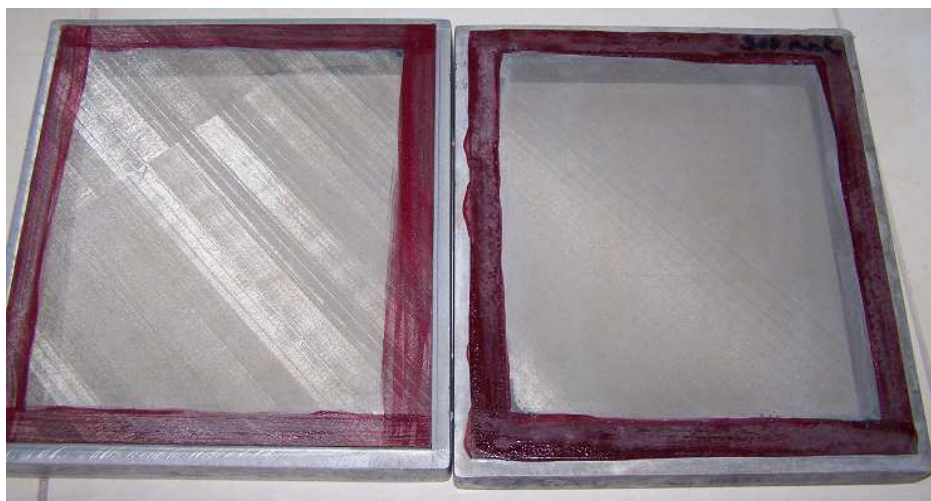
1.2.2 Polymerní tlustovrstvová technologie

Na rozdíl od klasických TLV past, kde soudržnost a vazbu na substrát obstarává nízkotavné sklo, u polymerních se používá organický polymer (akrylátové, epoxidové, fenolové pryskyřice apod.). Jejich hlavní předností je nízká teplota výpalu v rozmezí obvykle 100 – 200°C dle použitého materiálu. Tyto vrstvy je tedy možné realizovat pro širokou řadu aplikací.

Funkční složka je tvořena u vodivé pasty práškovou směsí kovů (Ag, Cu, Ni). Pro odporové pasty se nejčastěji používá grafit nebo také čedič. Dielektrické pasty obsahují materiály jako slída či oxid hlinitý.

1.2.3 Sítotisk

Sítotisk je nevakuová metoda nanášení tixotropních materiálů. Pro tento materiál je charakteristická změna stavu z pevného do kapalného a zpět (přesněji řečeno změna viskozity) za stálé teploty jen díky působení tlaku, vibracemi apod. Tato metoda je v průmyslu široce využívána již po několik desetiletí. Používá se hlavně pro nanášení barev či past na různé povrchy, od textilií až po DPS.



Obr. 6: Síta s polyesterovým vláknem

Maska pro sítotisk je realizována na sítu, které je velkou silou napnuto do pevného ocelového či hliníkového rámu. Síto bývá z polyesterových vláken nebo pro náročnější aplikace z nerezové oceli. Síto má pravidelnou osnovu s definovanými parametry. Základními parametry síti jsou hustota tkaniny vztahovaná na délku. Udává počet ok na cm nebo častěji počet ok na palec délky (označuje se v angl. literatuře jako „mesh“). Světlost síti znamená otevřenou plochu síti oproti ploše síti zabrané vlákny (udává se obvykle v %).



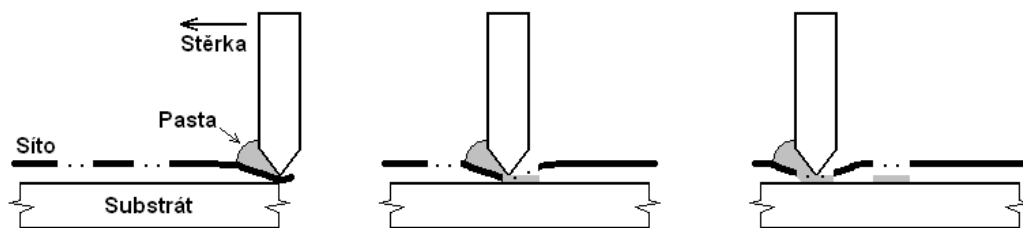
Obr. 7: Síto s motivem

Tloušťka nanesené vrstvy je určena průměrem drátu, z něhož je síto, a otevřenou plochou síta. Pokud tyto parametry rostou, zvětšuje se při tisku i množství přeneseného materiálu na substrát.



Obr. 8: Poloautomatická sítotisková stanice

Síto na rozdíl od šablon u šablonotisku není přímo na substrátu. Je vzdáleno od povrchu cca 0,8 mm. Tato vzdálenost se nazývá „odtrh“ a musí zajistit pružný odskok síta od povrchu substrátu poté, co přejede stěrka. Rychlost stěrky musí být dostatečná natolik, aby separační rychlost odskoku síta umožnila vytvoření ostrých obrysů.



Obr. 9: Princip sítotisku

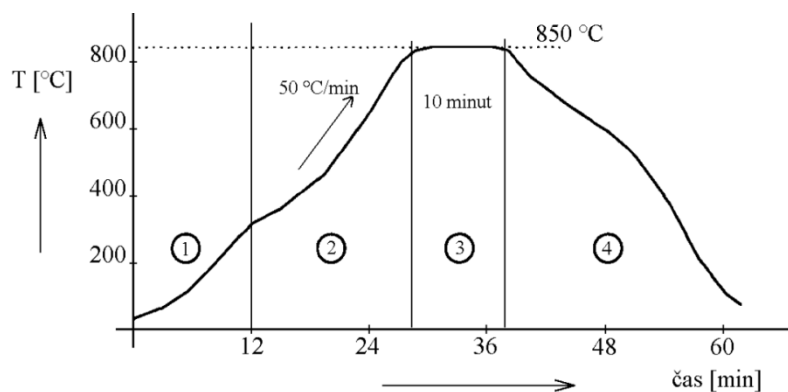
Při sítotisku se sěrka pohybuje a tlačí pastu před sebou. V důsledku tlaku sěrky na síto je toto síto v přímém kontaktu se substrátem. Pasta je protlačena otvory v motivu skrze síto, kde působením adheze přilne k substrátu. Poté, co přejede sěrka, síto odskočí od povrchu substrátu. Díky rychlému odskoku síta a tixotropním vlastnostem pasty se pasta oddělí od síta a zůstane na povrchu substrátu, kde tvoří požadovaný motiv.



Obr. 10: Pohled na sěrku

1.2.4 Výpal TLV

Po nanesení pasty obvykle následuje několik operací před samotným výpalem. Nejdříve se nechává vyrovnat povrch natisknuté vrstvy (angl. levelling time), neboť je v pastě „obtisknut“ reliéf síta po sítotisku. Deska se nechá v klidu po dobu 5 – 10 minut při běžné teplotě. Povrchové napětí pasty vyrovná nerovnosti. Následně se pasta vysuší od zbylého organického rozpouštědla. Sušení probíhá při teplotě 125°C po dobu 10 – 15 minut.



Obr. 11: Teplotní profil výpalu TLV (podle [6])

Nakonec následuje samotný výpal. Obvykle se provádí pro TLV pasty při teplotě okolo 850°C (dle typu pasty a doporučení výrobce). Maximální teploty je dosaženo po dobu cca 10 minut a celá operace trvá přibližně jednu hodinu. U past které mají sklon k oxidaci je nutno provádět výpal v ochranné atmosféře.

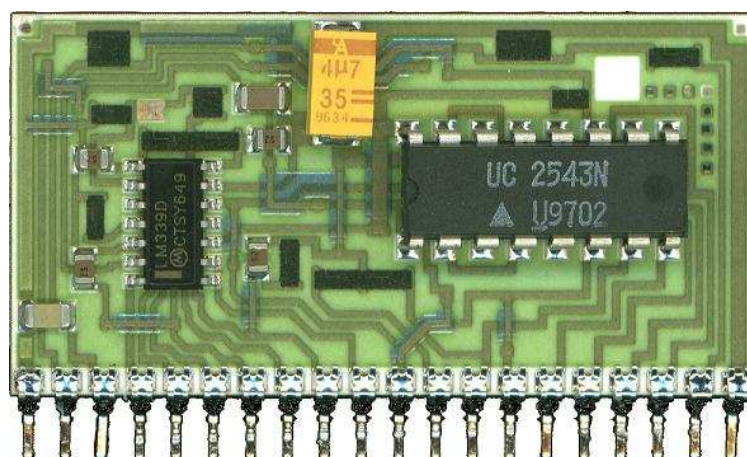


Obr. 12: Průběžná pec BTU International

1.2.5 Hybridní integrované obvody

Pomocí TLV se dají realizovat hybridní integrované obvody (HIO). Na substrátu lze vytvořit vodivou síť, rezistory, kondenzátory, induktory a izolační vrstvy. Na tento substrát se dají připájet součástky SMD popř. připojit holé čipy.

HIO v sobě spojuje dobré vlastnosti vrstevných technologií a keramického substrátu. Tato technologie je vhodná pro obvody s vysokými nároky na stálost a spolehlivost parametrů (vojenská, letecká technika), dále pro VF techniku v podobě např. speciálních modulů jako na obr. 13.



Obr. 13: Hybridní integrovaný obvod (podle [20])

1.3 *Excelentní obvody*

Konstrukce většiny výrobků začíná definicí jeho fyzického provedení, rozměrů pouzdra nebo jeho tvaru. Vhodným příkladem jsou mobilní telefony. Ergonomický tvar telefonu i jeho rozměry jsou určeny velikostí lidské ruky [10]. Tyto rozměry se nemění. Přesto každá nová generace telefonů je výkonnější, obsahuje více funkcí s lepšími parametry (integrované kamery, zvětšování pamětí, přehrávání audio/video, internet, bluetooth apod.). To je umožněno neustálým pokrokem, který probíhá v elektrotechnice.

1.3.1 *Vnořené součásti*

Počet pasivních součástek v obvodu obvykle mnohonásobně převyšuje počet aktivních součástek. Nezbytným krokem při zmenšování rozměrů obvodů je tedy i zmenšení rozměrů součástek. Jedno z řešení tohoto problému představuje integrace pasivních součástek do vnitřních vrstev DPS.

Aktivní součástky se dnes běžně používají ve formě mnoho vývodových pouzder BGA. Na povrchu tištěného spoje nemusí být dostatek prostoru pro připojení všech pasivních součástek k pouzdru BGA bez toho, aniž by neúměrně rostla délka vodičů. To by mělo za následek degradaci elektrických vlastností obvodu.

Pasivní součástky běžně zaberou až polovinu plochy a připadá na ně až čtvrtina všech pájených spojů [11]. Lepších výsledků se dosáhne, pokud integrujeme pasivní součástky do objemu nosného substrátu. Tyto integrované součástky se realizují většinou tlustovrstvovou technologií. Realizace těchto součástek se tak vlastně provádí během výroby DPS a nikoliv během osazovacích operací.

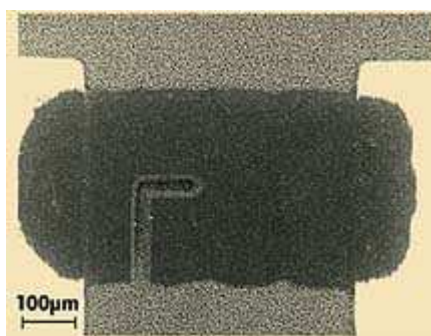
Integrované pasivní součástky mají řadu výhod:

- zmenšení rozměrů, z čehož vyplývá omezení parazitních vlivů a zlepšení elektrických vlastností obvodu,
- jejich výroba je hromadná operace (při výrobě substrátu) na rozdíl od osazování jednotlivých součástek,
- větší spolehlivost výrobku díky menšímu počtu pájených spojů.

Vnořené rezistory

Rezistory představují obvykle 30 – 50% všech pasivních součástek v obvodu. Realizují se nejčastěji pomocí polymerní tlustvrstvé technologie. Rezistor je realizován v podobě dvou měděných kontaktů (v případě DPS) a rezistivního materiálu mezi nimi. Rezistor je obvykle ve tvaru jednoduchého obdélníku. Rezistivní materiál musí vždy částečně přesahovat na plochu kontaktu.

Elektrický odpor PTLV rezistorů dosahuje nepřesnosti do 20% [11]. Přesnost je ovlivněna mnoha faktory souvisejících s tiskem past. Rezistory vyrobené na jedné desce jsou obvykle zatíženy srovnatelnou chybou, takže absolutní poměr mezi odporem dvou rezistorů je zachován. Nepřesnost rezistorů vůči sobě v rámci jedné desky o rozměrech 16x20 palců (406x508 mm) je běžně v rozmezí 2 – 6%. Je možné použít laserové trimování a dosáhnout tak nepřesnosti pod 1%, bez toho aniž by to negativně ovlivnilo spolehlivost či stálost parametrů.



Obr. 14: PTLV rezistor po trimování laserem (podle [11])

Stabilita rezistorů se dá zlepšit nanesením imerzního stříbra na měděné kontakty. Dojde k zamezení degradace rozhraní mezi rezistivním materiálem a měděným kontaktem. Což se odrazí v dlouhodobé stálosti parametrů rezistorů.

Sítotisk je operace široce používaná při výrobě desek, není tedy nezbytně nutné pořizovat nové strojní vybavení. Praktická výhoda PTLV rezistorů oproti tenkovrstvým je ve větší mechanické odolnosti rezistorů proti poškození, které mohou vzniknout při manipulaci při výrobě desek.

Vnořené kondenzátory

Kondenzátory představují obvykle hojně zastoupenou část ze všech pasivních součástek v obvodu. Pro realizaci vnořených kondenzátorů existuje několik metod.

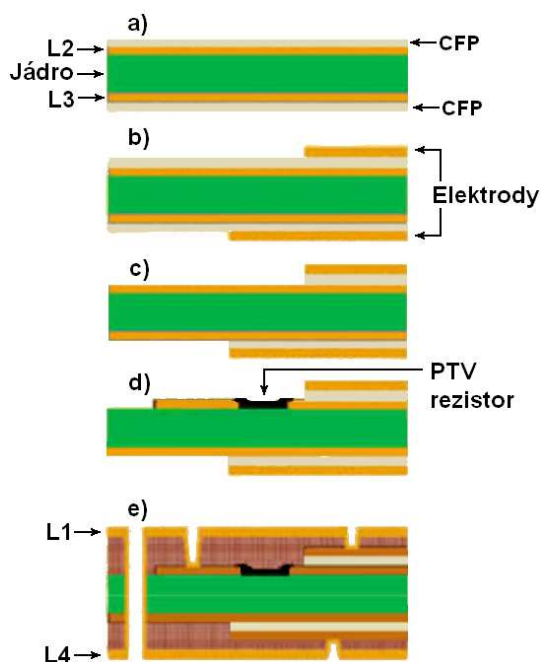
Dá se použít obdobný postup jako u HIO a MCM. Na vodivou elektrodu (v případě DPS měděnou) se nanese vrstva dielektrika. Po jejím vytvrzení se nanese vodivá vrstva, jež tvoří druhou elektrodu kondenzátoru. Některé metody používají dielektrikum s velkou permitivitou.

Dosahované kapacity jsou malé 0,8 – 16,8 pF/mm² [11]. Avšak v oblasti materiálů pro tyto kondenzátory probíhá intenzivní vývoj. Prozatím je realizace větších kapacit větších než 1 nF neefektivní. Pro tyto kapacity je výhodnější použít kondenzátor SMD, neboť např. SMD 0403 má rozměry pouhých 1,02 x 0,77 mm.

1.3.2 Technologie Embedded Passives

Moderní technologií, která v sobě spojuje některé výše zmíněné postupy, je např. technologie Embedded Passives (vnořené pasivní „součástky“) firmy Motorola (dále jen EP). Jsou v ní spojené dohromady možnosti HDI desek a integrované pasivní součástky.

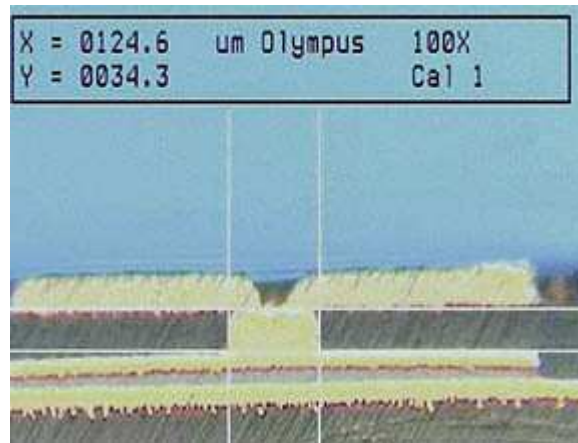
EP používají dva druhy dielektrika pro tvorbu kondenzátorů. Na obr. 15 je znázorněno použití speciálního materiálu s velkou dielektrickou konstantou označeného jako CFP (High permittivity ceramic filled photo-dielectric). Takto vyrobený kondenzátor se nalézá mezi jádrem a vnější vrstvou desky. Někdy se proto označuje v anglické literatuře jako „mezzanine capacitor“ (mezzanine – mezipatro) [13].



Obr. 15: Technologie EP (podle [13])

- a) Jádro HDI desky, oboustranně laminované mědí a materiálem CFP (dielektrická vrstva pro kondenzátory).
- b) Nalaminována další vrstva mědi, po odleptání přebytečné plochy zůstanou elektrody kondenzátorů.
- c) Odstranění přebytečné CFP. Následuje příprava kontaktů pro rezistory.
- d) Kontakty rezistoru jsou pasivovány a následně je nanese PTF pasta tvořící rezistor.
- e) Jsou nalaminovány další dvě vrstvy. Vrtání otvorů a jejich pokovení.

Takto vyrobená deska se dá zpracovat dále běžným postupem jako ostatní HDI desky. Ve vrstvách 1 a 4 se dá realizovat vodivá síť, deska se může osadit SMD součástkami nebo se dají na povrch laminovat další vrstvy.



Obr. 16: CFP kondenzátor a nad ním Microvia (podle [13])

2 Návrh testovacího obvodu

Navrhovaná struktura bude obsahovat 3 vrstvy – dvě vodivé, oddělené dielektrickou izolační vrstvou. Samotný návrh proběhl v programu EAGLE 5.4.0 Light Edition. Po domluvě s vedoucím práce bylo upuštěno od realizace odporové vrstvy. Vzrostla by složitost obvodu. Navíc by naměřené výsledky nepřinesly nic nového, neboť takto realizované rezistory se měří během studia v laboratořích v rámci výuky.

Měření v této práci bude zaměřené na elektrické parametry struktur zhotovených pomocí TLV technologie. Na desce by tedy měla být realizována co nejširší sada prvků. Obvod bude sestávat ze sady vodičů, kondenzátorů, induktorů, dvou transformátorů a testovacího obvodu. Bude se měřit jejich rezistivita, kapacita a indukčnost.

2.1 Vodiče

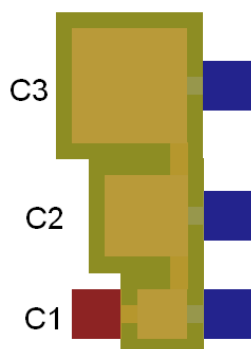


Obr. 17: Testovací motiv vodičů

Vlastnosti vodičů:

- W1 – šířka 0,4 mm, délka 16 mm,
- W2 – šířka 0,8 mm, délka 16 mm,
- W3 – šířka 0,4 mm, délka 12,8 mm, paralelně pod W4,
- W4 – šířka 0,4 mm, délka 9,6 mm, paralelně nad W3,
- kontaktní plošky jsou o rozměrech 1,2 x 1,2 mm,
- W3 a W4 se překrývají plochou 4,8 mm² (včetně překryvu kontaktů).

2.2 Kondenzátory



Obr. 18: Testovací motiv kondenzátorů

Vlastnosti kondenzátorů:

- C1 – plocha elektrod $1,44 \text{ mm}^2$ ($1,2 \times 1,2 \text{ mm}$),
- C2 – plocha elektrod 4 mm^2 ($2 \times 2 \text{ mm}$),
- C3 – plocha elektrod $7,84 \text{ mm}^2$ ($2,8 \times 2,8 \text{ mm}$).

2.2.1 Předpokládaná kapacita

Očekávaná tloušťka vrstvy je mezi cca $35 - 50 \text{ }\mu\text{m}$ [14]. Dielektrická konstanta je dle výrobce 8 – 11. Výpočet provedu pro nejnepříznivější případ a pro případ nejpriznivější. Vycházím ze základní rovnice pro výpočet deskového kondenzátoru:

$$C = \varepsilon_0 \cdot \varepsilon_r \cdot \frac{S}{d} \quad (2)$$

kde C je kapacita kondenzátoru [F],

ε_0 je permitivita vakua [$\text{F}\cdot\text{m}^{-1}$],

ε_r je relativní permitivita daného dielektrika [-],

S je plocha elektrod [m^2],

d je vzdálenost elektrod elektrod [m].

Provedu výpočet měrné kapacity tj. pro plochu 1 mm^2 . Při nejmenší relativní permitivitě a největší tloušťce dielektrika je měrná kapacita rovna:

$$C_{ML} = \varepsilon_0 \cdot \varepsilon_r \cdot \frac{S}{d} = 8,854 \cdot 10^{-12} \cdot 8 \cdot \frac{1 \cdot 10^{-6}}{50 \cdot 10^{-6}} = 1,4 \text{ pF} \cdot \text{mm}^{-2} \quad (3)$$

Při největší relativní permitivitě a nejmenší tloušťce dielektrika je měrná kapacita rovna:

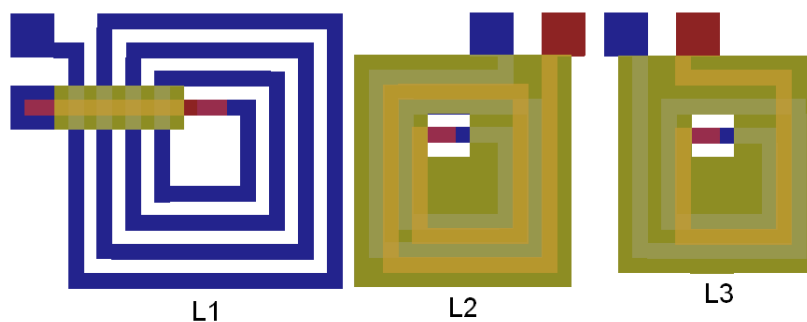
$$C_{MH} = \varepsilon_0 \cdot \varepsilon_r \cdot \frac{s}{d} = 8,854 \cdot 10^{-12} \cdot 11 \cdot \frac{1 \cdot 10^{-6}}{0,035 \cdot 10^{-6}} = 2,8 \text{ pF} \cdot \text{mm}^{-2} \quad (4)$$

Předpokládaná měrná kapacita se pohybuje mezi 1,4 – 2,8 pF.mm⁻². Kapacita by se měla tedy pohybovat v intervalu:

- C1 = 2 – 4 pF,
- C2 = 5,6 – 11,2 pF.
- C3 = 11 – 22 pF.

2.3 Induktory

Jedná se o ploché jedno či dvouvrstvé čtvercové cívky. Vodič je minimální šířky tj. 0,4 mm. Přechod mezi vrstvami je řešen jejich překrytím vodičů v délce 0,8 mm. Pro výpočet byl použit postup z [15].



Obr. 19: Testovací motiv induktorů

Vlastnosti induktorů:

- L1 – jednovrstvá cívka, 4 závity,
- L2 – dvouvrstvá cívka, 4 závity,
- L3 – dvouvrstvá cívka, 3 závity.

2.3.1 Předpokládaná indukčnost L1

Střední průměr cívky je:

$$D_{AVG} = \frac{D_{in} + D_{out}}{2} = \frac{2 \cdot 10^{-3} + 7,6 \cdot 10^{-3}}{2} = 4,8 \cdot 10^{-3} m \quad (5)$$

kde D_{in} je vnitřní průměr cívky [m],

D_{out} je vnější průměr cívky [m].

Koeficient plnění vnutití cívky:

$$\rho = \frac{D_{out} - D_{in}}{D_{out} + D_{in}} = \frac{7,6 \cdot 10^{-3} - 2 \cdot 10^{-3}}{7,6 \cdot 10^{-3} + 2 \cdot 10^{-3}} = 0,583 \quad (6)$$

Indukčnost samotné cívky L1 odpovídá:

$$L = \left[\frac{\mu_0 \cdot N \cdot D_{AVG} \cdot K_1}{2} \right] \cdot \left[\ln \left(\frac{K_2}{\rho} + K_3 \cdot \rho + K_4 \cdot \rho \right) \right] \quad (7)$$
$$= \left[\frac{1,256610^{-6} \cdot 4 \cdot 4,8 \cdot 10^{-3} \cdot 1,27}{2} \right] \cdot \left[\ln \left(\frac{2,07}{0,583} + 0,18 \cdot 0,583 + 0,13 \cdot 0,583 \right) \right] = 80 nH$$

kde L je indukčnost cívky [H],

μ_0 je permeabilita vakua [$1,266 \cdot 10^{-6} \text{ H} \cdot \text{m}^{-1}$],

N je počet závitů cívky [-],

D_{AVG} je průměrný rozměr cívky [m],

$K_1 - K_4$ jsou koeficienty pro čtvercový tvar cívky [-].

2.3.2 Předpokládaná indukčnost L2

Střední průměr cívky je:

$$D_{AVG} = \frac{D_{in} + D_{out}}{2} = \frac{2 \cdot 10^{-3} + 4,4 \cdot 10^{-3}}{2} = 3,2 \cdot 10^{-3} m \quad (9)$$

Koeficient plnění vnutití cívky:

$$\rho = \frac{D_{out} - D_{in}}{D_{out} + D_{in}} = \frac{4,4 \cdot 10^{-3} - 2 \cdot 10^{-3}}{4,4 \cdot 10^{-3} + 2 \cdot 10^{-3}} = 0,375 \quad (10)$$

Vinutí v první i druhé vodivé vrstvě jsou totožná, proto je i jejich indukčnost stejná. Jejich indukčnost je:

$$L_{21} = L_{22} = \left[\frac{1,2566 \cdot 10^{-6} \cdot 2 \cdot 3,2 \cdot 10^{-3} \cdot 1,27}{2} \right] \cdot \left[\ln \left(\frac{2,07}{0,375} + 0,18 \cdot 0,375 + 0,13 \cdot 0,375 \right) \right] = 17nH \quad (11)$$

Vázací faktor cívek:

$$K_C = \frac{N^2}{(1,67 \cdot N^2 - 5,84 \cdot N + 65) \cdot 0,64} = \frac{4^2}{(1,67 \cdot 4^2 - 5,84 \cdot 4 + 65) \cdot 0,64} = 0,63 \quad (12)$$

Vzájemná induktivní vazba mezi cívkami (vzájemná indukčnost):

$$M = 2 \cdot K_C \cdot \sqrt{L_1 \cdot L_2} = 2 \cdot 0,64 \cdot \sqrt{17 \cdot 10^{-9} \cdot 17 \cdot 10^{-9}} = 12,4nH \quad (13)$$

Indukčnost celé cívky je rovna:

$$L_{Total} = L_1 + L_2 + 2 \cdot M = 17 \cdot 10^{-9} + 17 \cdot 10^{-9} + 2 \cdot 12,4 \cdot 10^{-9} = 58,8nH \quad (14)$$

2.3.3 Předpokládaná indukčnost L3

Střední průměr cívky je:

$$D_{AVG} = \frac{D_{in} + D_{out}}{2} = \frac{2,4 \cdot 10^{-3} + 4,8 \cdot 10^{-3}}{2} = 3,6 \cdot 10^{-3}m \quad (15)$$

Koeficient plnění vnutití cívky:

$$\rho = \frac{D_{out} - D_{in}}{D_{out} + D_{in}} = \frac{4,8 \cdot 10^{-3} - 2,4 \cdot 10^{-3}}{4,8 \cdot 10^{-3} + 2,4 \cdot 10^{-3}} = 0,33 \quad (16)$$

Vinutí realizované pomocí první vodivé vrstvy je stejné jako u L2 tj. $L_{31} = L_{21}$. Vinutí v druhé vodivé vrstvě je tvořeno jen jedním závitem, jehož indukčnost odpovídá:

$$L_{32} = \left[\frac{1,2566 \cdot 10^{-6} \cdot 1 \cdot 3,6 \cdot 10^{-3} \cdot 1,27}{2} \right] \cdot \left[\ln \left(\frac{2,07}{0,33} + 0,18 \cdot 0,33 + 0,13 \cdot 0,33 \right) \right] = 5,3nH \quad (17)$$

Vázací faktor cívek:

$$K_C = \frac{N^2}{(1,67 \cdot N^2 - 5,84 \cdot N + 65) \cdot 0,64} = \frac{3^2}{(1,67 \cdot 3^2 - 5,84 \cdot 3 + 65) \cdot 0,64} = 0,15 \quad (18)$$

Vzájemná induktivní vazba mezi cívkami:

$$M = 2 \cdot K_C \cdot \sqrt{L_1 \cdot L_2} = 2 \cdot 0,15 \cdot \sqrt{17 \cdot 10^{-9} \cdot 17 \cdot 10^{-9}} = 2,65nH \quad (19)$$

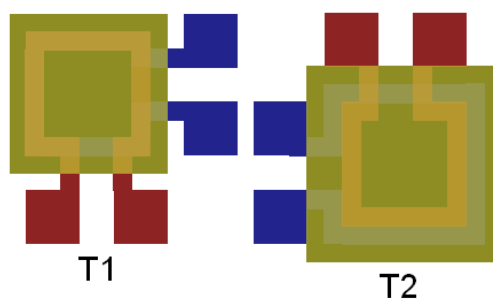
Indukčnost celé cívky je rovna:

$$L_{Total} = L_1 + L_2 + 2 \cdot M = 17 \cdot 10^{-9} + 5,3 \cdot 10^{-9} + 2 \cdot 2,65 \cdot 10^{-9} = 25,3nH \quad (20)$$

Indukčnost cívek by měla být:

- **L1 = 80 nH,**
- **L2 = 58,8 nH.**
- **L3 = 25,3 nH.**

2.4 Transformátory



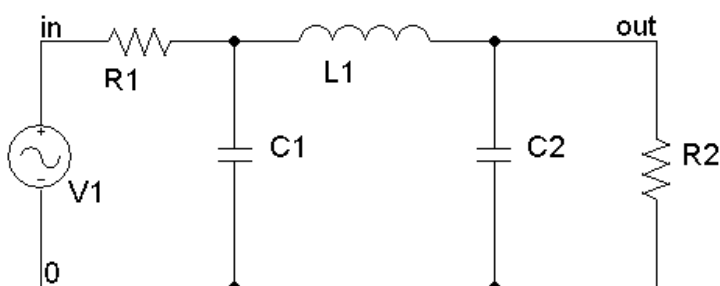
Obr. 20: Testovací motiv transformátorů

Vlastnosti transformátorů:

- T1 – 1 závit primární i sekundární cívky, závity přímo nad sebou,
- T2 – 1 závit primární i sekundární cívky, závity nejsou přímo nad sebou.

2.5 Testovací obvod

Vypočtené a naměřené hodnoty by měly být ověřeny v jednom elektrickém obvodu. Pro ověření vlastností induktorů a kondenzátorů se jeví jako ideální LC filtr. Rozhodl jsem se pro konstrukci filtru třetího řádu. Jedná se o dolní propust s „Pí“ topologií.



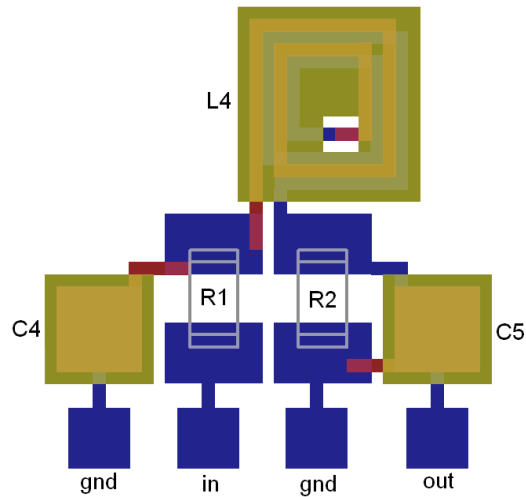
Obr. 21: Schéma filtru

Požadovaná šířka pásma, s ohledem na možnosti dostupné technologie, je $GBW = 100 \text{ MHz}$. Zatěžovací impedance, potažmo impedance vedení je $R_L = 50 \ \Omega$. V obvodu je tato impedance realizována rezistory R1 a R2 typu SMD 1206. Výpočet jednotlivých prvků dle Butterworthovi aproximace je [16]:

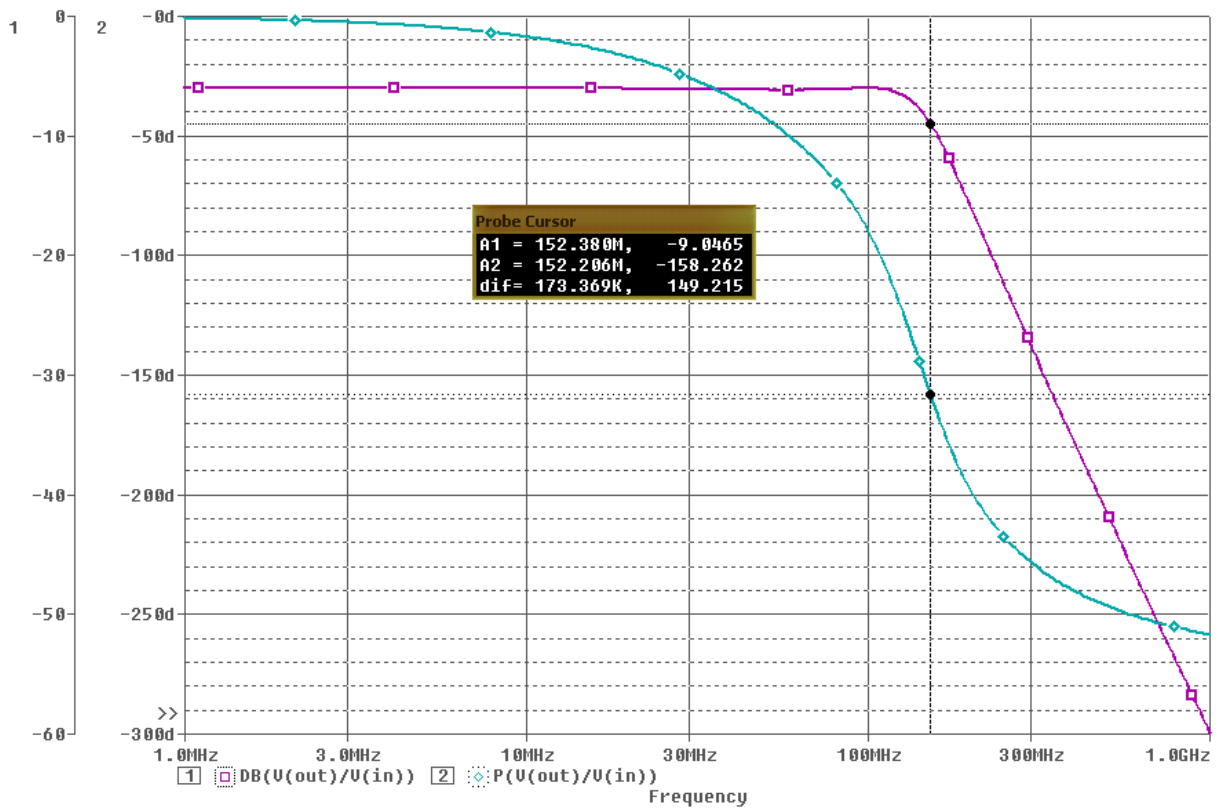
$$C_1 = C_2 = \frac{1}{2 \cdot \pi \cdot GBW \cdot R_L} = \frac{1}{2 \cdot \pi \cdot 100 \cdot 10^6 \cdot 50} = 31,8 \text{ pF} \quad (21)$$

$$L = \frac{R_L}{2 \cdot \pi \cdot GBW} = \frac{50}{2 \cdot \pi \cdot 100 \cdot 10^6} = 79,5 \text{ nH} \quad (22)$$

Pro lepší porovnatelnost výsledků použiji kondenzátory totožné s C3 tj. o ploše $2,8 \times 2,8 \text{ mm}^2$ a cívku totožnou s L2 tj. dvouvrstvou se čtyřmi závyty. Pro simulaci charakteristiky filtru byl použit software OrCAD Capture a OrCAD PSpice 9,1.



Obr. 22: Fyzické provedení filtru

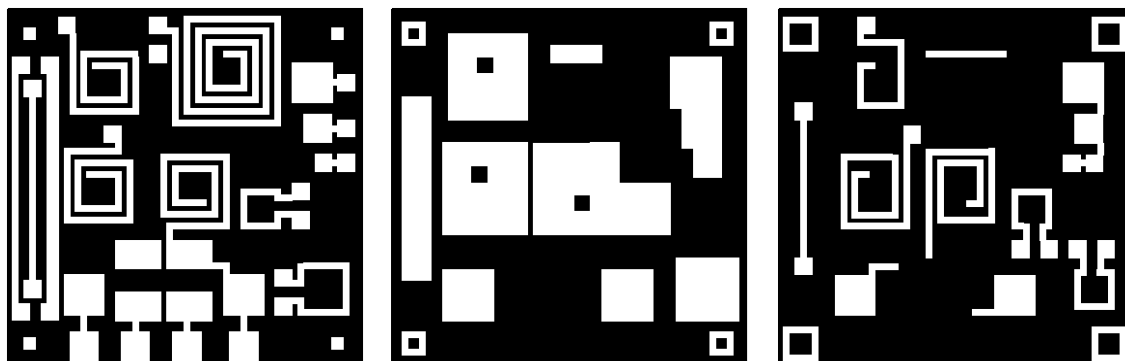


Obr. 23: Předpokládaný tvar amplitudové a fázové charakteristiky filtru

2.6 Použitý materiál

Byla použita 2 kovová síta s 300 mesh (300 ok na délku jednoho palce) tj. 118 ok/cm resp. 14000 ok/cm². Výroba sít, sítotisk, výpal atd. proběhl v laboratoři 0.64. Na vodivé cesty byla použita pasta CSP-1381 a na dielektrickou vrstvu pasta ESL 4917.

Na sítích se realizovaly 3 motivy, které spotřebovaly cca 600 cm² kapilárního světlocitlivého filmu.



Obr. 24: Motivy pro výrobu sít

Množství spotřebované pasty:

- první vodivá vrstva: CSP-1381 použito 1,17g,
- dielektrická vrstva: ESL 4917 použito 2,33g,
- druhá vodivá vrstva: CSP-1381 použito 1,83g.

3 Naměřené výsledky

3.1 Tloušťka vrstev

Tloušťka vrstev byla změřena optickou metodou na mikroskopu. Ostření použitého binokulárního mikroskopu v laboratoři 0.64 se provádí pomocí pohybu s pracovním stolcem, na němž je upevněný vzorek. Mechanismus vertikálního pohybu je cejchován mikrometricky. Tloušťka se určí zaostřením na základnu pod měřenou vrstvou. Odečte se hodnota na mikrometru. Následně se zaostří na vrchol samotné vrstvy. Tloušťka je prostý rozdíl mezi hodnotami na mikrometru viz tab. 1. Měření bylo znesnadněné tím, že povrch vrstev není zcela rovný. Povrch vodivé vrstvy má spíše zrnitý charakter, proto je obtížné ho přesně zaostřit.

Tab. 1: Tloušťka vrstev

Substrát	Naměřená vzdálenost				Přepočtená tloušťka		
	sub.	vod. 1	izol.	vod. 2	vod. 1	izol.	vod. 2
č.	[μm]	[μm]	[μm]	[μm]	[μm]	[μm]	[μm]
1	7	90	80	65	17	27	15
2	92	65	48	30	21	34	18
3	3	90	70	60	13	33	13
4	6	90	78	65	18	28	13
5	30	17	0	85	13	30	15
6	35	18	5	95	17	30	10
7	27	10	87	80	17	40	7
8	3	83	68	53	20	35	15
9	89	73	60	48	16	29	12
10	80	70	46	36	10	34	10
Průměr					16,2	32	12,8

Tloušťky vrstev jsou:

- průměrná tloušťka první vodivé vrstvy je 16,2 μm ,
- průměrná tloušťka druhé vodivé vrstvy je 12,8 μm ,
- průměrná tloušťka dielektrické vrstvy je 32 μm .

3.2 Elektrický odpor vodivých cest

Elektrický odpor vodivých cest byl změřen pomocí SMT Smart Tweezers (měřící pinzeta určená primárně k měření SMD součástek). Jelikož je maximální rozměr předmětu, který lze změřit, limitován na cca 10 mm, bylo měření odporu první vodivé vrstvy provedeno na cívkách L1, L2 a L3. Jejich vývody jsou bezprostředně u sebe. Elektrický odpor druhé vodivé vrstvy bylo možno změřit přímo na vodiči W4 díky jeho menší délce.



Obr. 25: Měřící pinzeta SMT Smart Tweezers (podle [18])

Tab. 2: Naměřené hodnoty elektrického odporu

Substrát	R_{L1}	R_{L2}	R_{L3}	R_{W4}
č.	[m Ω]	[m Ω]	[m Ω]	[m Ω]
1	771	448	352	65
2	819	455	354	83
3	757	450	335	76
4	807	436	347	72
5	794	445	354	76
6	839	432	370	82
7	750	411	334	71
8	819	457	369	68
9	786	426	339	68
10	835	444	361	83
Průměr	798	440	352	74

Spočítala se střední délka vodiče v cívkách. Cívky jsou složeny z vodičů první i druhé vrstvy. Od naměřených výsledků bylo tedy nutno odečíst část způsobenou druhou vrstvou.

3.2.1 Druhá vodivá vrstva

Délka vodiče W4 $l_{W4} = 9,6$ mm. Šířka vodiče 0,4 mm. Měrný odpor na jeden milimetr délky vodiče je:

$$RM_{V2} = \frac{R_{W4}}{l_{W4}} = \frac{74 \cdot 10^{-3}}{9,6} = 7,7 m\Omega \cdot mm^{-1} \quad (23)$$

Přepočteno na odpor čtverce:

$$R_{\square V2} = \frac{RM_{V2}}{2,5} = \frac{7,7 \cdot 10^{-3}}{2,5} = 3,1 m\Omega \cdot \square^{-1} \quad (24)$$



Obr. 26: Část vodiče W3 a kontakt vodiče W4

3.2.2 První vodivá vrstva

Všechny vodiče mají minimální šířku $w = 0,4$ mm. Pro zjednodušení je ve výpočtu ignorováno místo, kde jsou oba vodiče elektricky propojeny na přechodu mezi vrstvami (v tomto místě jsou oba vodiče spolu paralelně propojeny).

Cívka L1

Cívka L1 sestává z vodiče první vrstvy o délce $l_{V1} = 75,2$ mm a vodiče ve druhé vrstvě $l_{V2} = 4,4$ mm. Odpor vodiče v první vrstvě je:

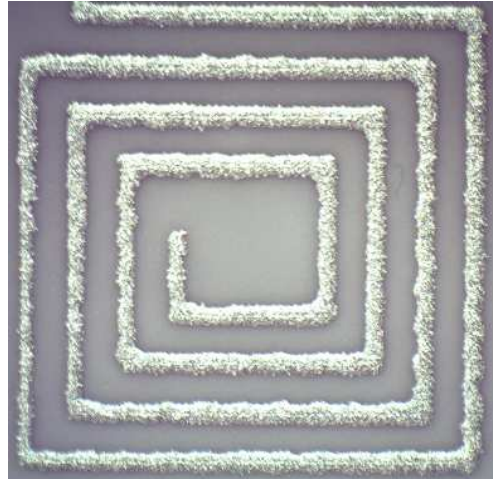
$$R_{V1} = R_{L1} - (l_{V2} \cdot RM_{V2}) = 798 \cdot 10^{-3} - (4,4 \cdot 7,7 \cdot 10^{-3}) = 764,1 m\Omega \quad (25)$$

Měrný odpor na jeden milimetr délky vodiče je tedy:

$$RM_{V1} = \frac{R_{V1L1}}{l_{V1}} = \frac{764,1 \cdot 10^{-3}}{75,2} = 10,16 m\Omega \cdot mm^{-1} \quad (26)$$

Přepočteno na odpor čtverce:

$$R_{\square v1} = \frac{RM_{v1}}{2,5} = \frac{10,16 \cdot 10^{-3}}{2,5} = 4,06 m\Omega \cdot \square^{-1} \quad (27)$$



Obr. 27: cívka L1 na substrátu č. 1

Na levé straně obrázku 27 je vidět zúžená šířka vodiče. Toto zúžení se projeví nárůstem elektrického odporu. To negativně ovlivňuje přesnost naměřených a vypočtených výsledků.

Cívka L2

Cívka L2 sestává z vodiče první vrstvy o délce $l_{v1} = 31,2$ mm a vodiče ve druhé vrstvě $l_{v2} = 24,8$ mm. Odpor vodiče v první vrstvě je:

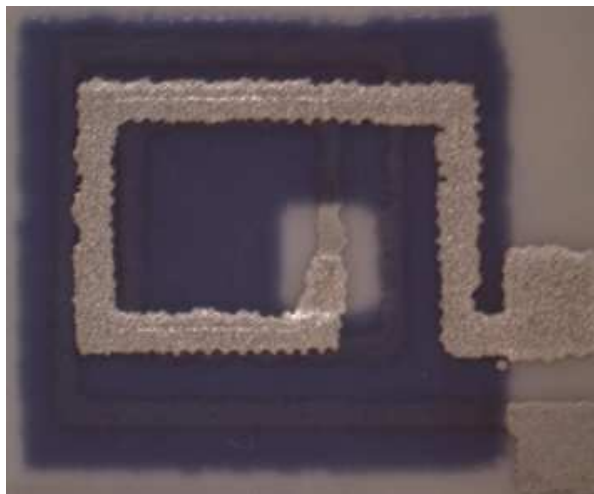
$$R_{v1} = R_{L2} - (l_{v2} \cdot RM_{v2}) = 440 \cdot 10^{-3} - (24,8 \cdot 7,7 \cdot 10^{-3}) = 249 m\Omega \quad (28)$$

Měrný odpor na jeden milimetr délky vodiče je tedy:

$$RM_{v1} = \frac{R_{v1}}{l_{v1}} = \frac{249 \cdot 10^{-3}}{31,2} = 7,98 m\Omega \cdot mm^{-1} \quad (29)$$

Přepočteno na odpor čtverce:

$$R_{\square v1} = \frac{RM_{v1}}{2,5} = \frac{7,98 \cdot 10^{-3}}{2,5} = 3,19 m\Omega \cdot \square^{-1} \quad (30)$$



Obr. 28: Cívka L2 na substrátu č. 4

Na obrázku 28 je vidět rozdílná šířka vodiče v první i druhé vrstvě, přestože oba byly tisknuty skrze otvor v sítotiskové masce o šířce 0,4 mm.

Cívka L3

Cívka L3 sestává z vodiče první vrstvy o délce $l_{V1} = 27,6$ mm a vodiče ve druhé vrstvě $l_{V2} = 14$ mm. Odpor vodiče v první vrstvě je:

$$R_{V1} = R_{L3} - (l_{V2} \cdot RM_{V2}) = 352 \cdot 10^{-3} - (14 \cdot 7,7 \cdot 10^{-3}) = 244,2 m\Omega \quad (31)$$

Měrný odpor na jeden milimetr délky vodiče je tedy:

$$RM_{V1} = \frac{R_{V1}}{l_{V1}} = \frac{244,2 \cdot 10^{-3}}{27,6} = 8,85 m\Omega \cdot mm^{-1} \quad (32)$$

Přepočteno na odpor čtverce:

$$R_{\square V1} = \frac{RM_{V1}}{2,5} = \frac{8,84 \cdot 10^{-3}}{2,5} = 3,54 m\Omega \cdot \square^{-1} \quad (33)$$

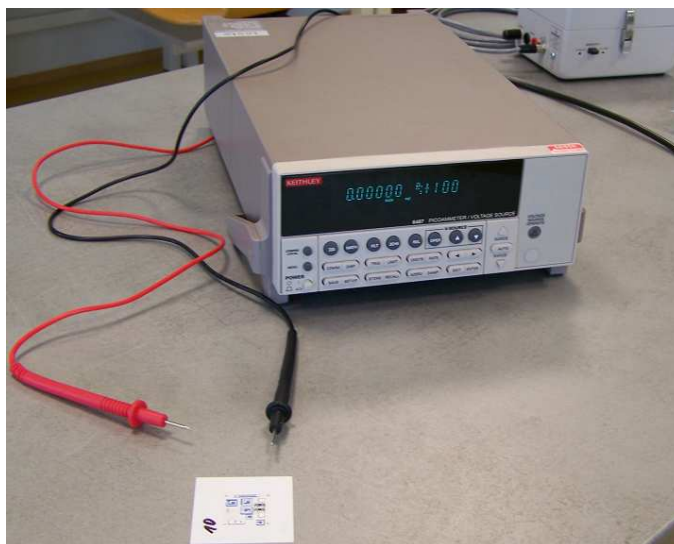
Tab. 3: Elektrický odpor první vodivé vrstvy

Cívka	RM_{V1}	$R_{\square V1}$
-	[mΩ/mm]	[mΩ/□]
L1	10,16	4,06
L2	7,98	3,19
L3	8,85	3,54
Průměr	9	3,6

Průměrná velikost měrného odporu vodiče o šířce 0,4 mm v první vrstvě je $RM_{V1} = 9 \text{ m}\Omega/\text{mm}$. Přepočteno na odpor čtverce vodič v první vrstvě vykazuje $R_{\square V1} = 3,6 \text{ m}\Omega/\square$.

3.3 Izolační odpor dielektrické vrstvy

Izolační odpor byl změřen pomocí přístroje Keithley 6487. Jedná se o kombinaci pikoampérmetru a zdroje vysokého napětí. Měření proběhlo z bezpečnostních důvodů jen napětím 100 V. To kvůli nutnosti podržet měřící hroty ručně na malých kontaktech na povrchu substrátu.



Obr. 29: Pikoampérmetr a zdroj VN Keithley 6487

Byl změřen proud na kondenzátoru C3 a mezi vodiči W3 a W4. Hodnoty proudu dosti kolísaly, což ztěžovalo měření. Byl vypočten izolační odpor R i plošný svod izolace R/S , výsledky jsou v tab. 4.

Tab. 4: Izolační odpor dielektrické vrstvy

Substrát	lc3	R	R _S	lw34	R	R _S
č.	[nA]	[GΩ]	[GΩ/mm ²]	[-]	[GΩ]	[GΩ/mm ²]
1	50	2,00	0,26	60	1,67	0,35
2	zkrat	-	-	-	-	-
3	35	2,86	0,36	65	1,54	0,32
4	40	2,50	0,32	50	2,00	0,42
5	45	2,22	0,28	55	1,82	0,38
6	zkrat	-	-	-	-	-
7	50	2,00	0,26	60	1,67	0,35
8	50	2,00	0,26	60	1,67	0,35
9	40	2,50	0,32	65	1,54	0,32
10	40	2,50	0,32	50	2,00	0,42
Průměr	-	2,32	0,30	-	1,74	0,36

Naměřený izolační odpor dosahuje značné velikosti. Průměrný izolační odpor vztažený na plochu dielektrika je $R_S = 0,33 \text{ G}\Omega/\text{mm}^2$.

3.4 Kondenzátory

V tab. 5 jsou naměřené hodnoty kapacit, vypočtená průměrná hodnota a měrná velikost kapacity (C_m) na 1 mm^2 plochy elektrod Měření bylo provedeno pomocí SMT Smart Tweezers (měřicí pinzeta určená primárně k měření SMD součástek).

Tab. 5: Naměřené kapacity kondenzátorů

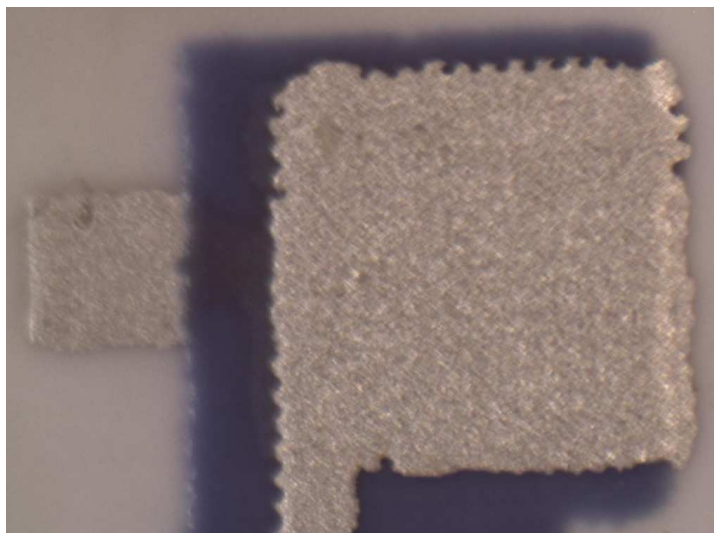
Substrát	C1	C2	C3
č.	[pF]	[pF]	[pF]
1	6,28	12,91	23,38
2	6,58	-	-
3	6,38	13,58	24,01
4	6,10	12,66	22,39
5	6,65	-	22,99
6	6,47	13,26	-
7	6,64	13,87	24,73
8	5,88	12,66	22,78
9	6,49	-	23,53
10	6,78	13,88	-
Průměr	6,43	13,26	23,40
C_m [pF/mm ²]	4,46	3,32	2,98

Do výpočtu průměrné velikosti kapacity kondenzátoru nebyly započteny vadné kusy. Měrná kapacita vyšla u největšího kondenzátoru C3 cca $C_m = 3\text{pF}/\text{mm}^2$. Z naměřených kapacit a relativní permitivity uváděné výrobcem se dá vypočítat tloušťka dielektrické vrstvy. Dielektrická konstanta je dle výrobce 8 – 11, pro zjednodušení využiji průměrnou hodnotu tj. $\epsilon_r = 9,5$.

$$d_1 = \epsilon_0 \cdot \epsilon_r \cdot \frac{S_1}{C_1} = 8,854 \cdot 10^{-12} \cdot 9,5 \cdot \frac{1,44 \cdot 10^{-6}}{6,43 \cdot 10^{-12}} = 18,8 \mu\text{m} \quad (34)$$

$$d_2 = \epsilon_0 \cdot \epsilon_r \cdot \frac{S_2}{C_2} = 8,854 \cdot 10^{-12} \cdot 9,5 \cdot \frac{4 \cdot 10^{-6}}{13,26 \cdot 10^{-12}} = 25,4 \mu\text{m} \quad (35)$$

Tyto hodnoty se rozcházejí s hodnotami naměřenými pomocí mikroskopu v tab. 1. Příčinou může být povrch vrstev. Ten totiž není rovinný, ale má členitý povrch. Jeho plocha je tedy o něco větší než ve výpočtu. To je pravděpodobně příčinou, proč vychází spočítaná tloušťka dielektrika menší než naměřená.



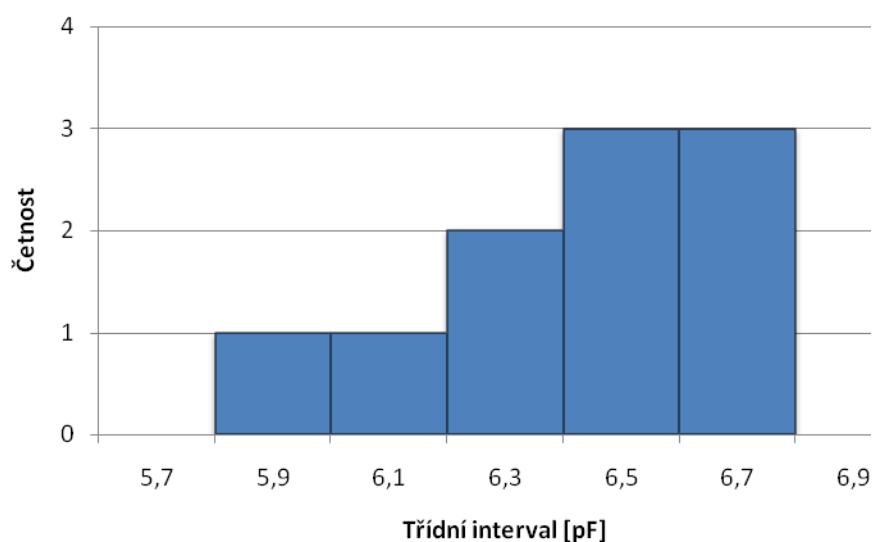
Obr. 30: Kondenzátor C3 na substrátu č. 8

Vrstvy nejsou zcela přesně sesouhlasené, ale jsou mírně posunuté. Dobře je to vidět na obr. 30. Jednotlivé elektrody jsou posunuty vůči sobě. Projevuje se to také v tabulce naměřených kapacit (tab. 5, substrát č. 8), kdy je u tohoto substrátu hodnota $C3 = 22,78 \text{ pF}$ nižší oproti ostatním kondenzátorům C3.

Kondenzátory C1

Tab. 6: Kondenzátory C1- statistika

Pořadové číslo	Třídní interval [pF]	Střed intervalu	Absolutní četnost
1	5,8 - 6	5,9	1
2	6 - 6,2	6,1	1
3	6,2 - 6,4	6,3	2
4	6,4 - 6,6	6,5	3
5	6,6 - 6,8	6,7	3



Obr. 31: Histogram kapacity kondenzátorů C1

$$s^2 = \frac{1}{n} \sum_{i=1}^n (c_i - \bar{c})^2 \quad (36)$$

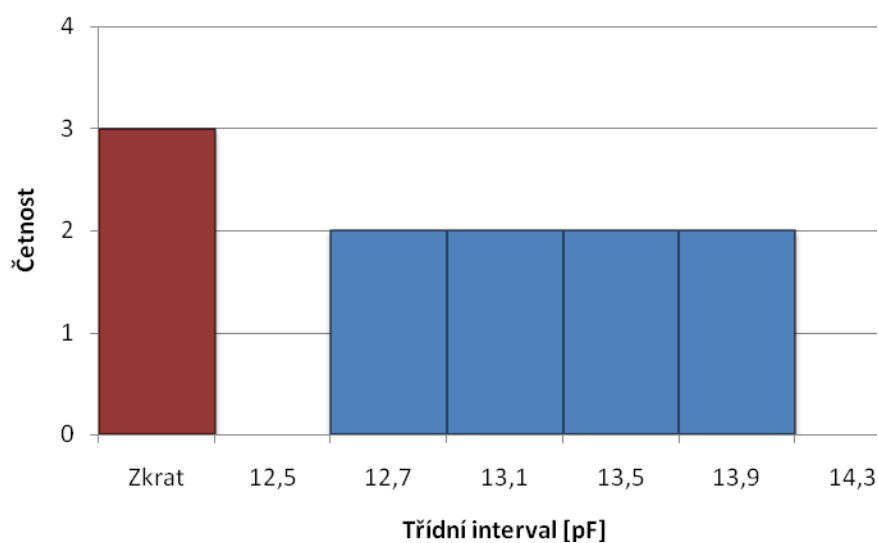
$$s = \sqrt{s^2} \quad (37)$$

Statistické vyhodnocení kondenzátorů C1: Průměrná hodnota $\bar{C1} = 6,43 \text{ pF}$. Rozptyl kapacity kondenzátoru C1 je roven dle rovnice (36) $s^2 = 0,068 \text{ pF}^2$. Směrodatná odchylka odpovídá dle rovnice (37) $s = 0,26 \text{ pF}$.

Kondenzátory C2

Tab. 7: Kondenzátory C2- statistika

Pořadové číslo	Třídní interval [pF]	Střed intervalu	Absolutní četnost
1	Zkrat	0	3
2	12,5 - 12,9	12,7	2
3	12,9 - 13,3	13,1	2
4	13,3 - 13,7	13,5	2
5	13,7 - 14,1	13,9	2



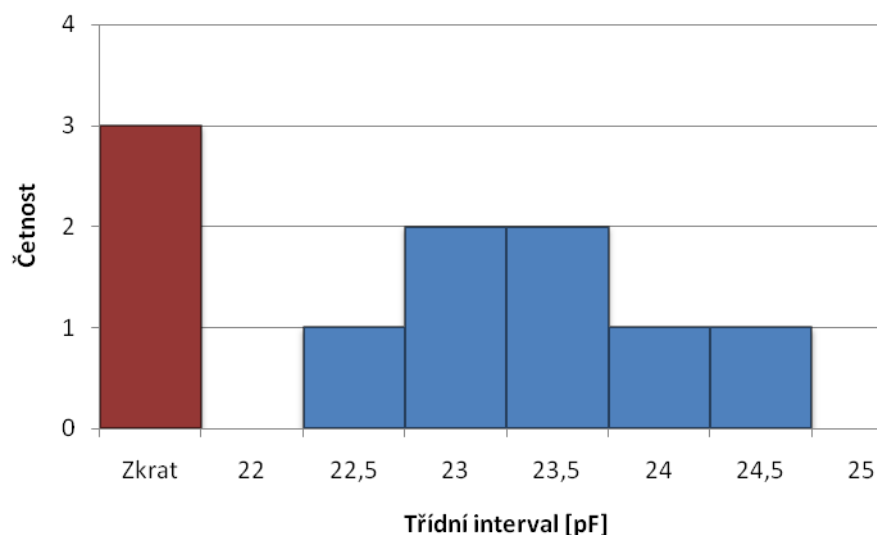
Obr. 32: Histogram kapacity kondenzátorů C2

Statistické vyhodnocení kondenzátorů C2: Průměrná hodnota $\overline{C2} = 13,26 \text{ pF}$. Do výpočtu nebyly zahrnuty vadné vzorky. Rozptyl kapacity kondenzátoru C2 je roven dle rovnice (36) $s^2 = 0,24 \text{ pF}^2$. Směrodatná odchylka odpovídá dle rovnice (37) $s = 0,49 \text{ pF}$.

Kondenzátory C3

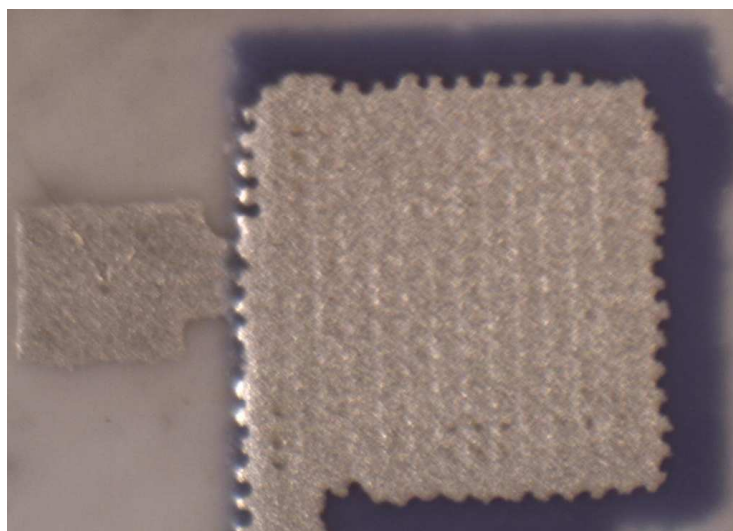
Tab. 8: Kondenzátory C3- statistika

Pořadové číslo	Třídní interval [pF]	Střed intervalu	Absolutní četnost
1	Zkrat	0	3
2	22,25 - 22,75	22,5	1
3	22,75 - 23,25	23	2
4	23,25 - 23,75	23,5	2
5	23,75 - 24,25	24	1
6	24,25 - 24,75	24,5	1



Obr. 33: Histogram kapacity kondenzátorů C3

Statistické vyhodnocení kondenzátorů C3: Průměrná hodnota $\overline{C3} = 23,4 \text{ pF}$. Do výpočtu nebyly zahrnuty vadné vzorky. Rozptyl kapacity kondenzátoru C3 je roven dle rovnice (36) $s^2 = 0,53 \text{ pF}^2$. Směrodatná odchylka odpovídá dle rovnice (37) $s = 0,73 \text{ pF}$.



Obr. 34: Zkrat mezi elektrodami C3 na substrátu č. 6

Na obr. 34 je vidět zkrat elektrod kondenzátoru způsobený špatným sesouhlasením jednotlivých vrstev.

3.5 Induktory

Z důvodů kolísání indikovaných hodnot na měřicím přístroji jsem provedl měření indukčnosti opakovaně a spočítal průměr z naměřených hodnot. Měření bylo provedeno pomocí SMT Smart Tweezers. Kompletní tabulka s naměřenými hodnotami je v přílohách a zprůměrované výsledky v tab. 9.

Tab. 9: Průměrná indukčnost

Substrát	L1	L2	L3
č.	[nH]	[nH]	[nH]
1	67	64	32
2	65	68	36
3	63	59	36
4	66	59	43
5	64	59	39
6	61	74	34
7	64	62	40
8	67	66	35
9	72	64	35
10	67	71	36
Průměr	66	65	37
Vypočt.	80	58,8	25,3
Rozdíl [nH]	-14	6	11
Rozdíl	-18%	10%	45%

Pro srovnání provedu výpočet indukčnosti přímého plochého vodiče o délce stejné jako je délka vodiče v cívice L1. Výsledná indukčnost je:

$$L = 0,002 \cdot l \cdot \left[\ln \left(\frac{2 \cdot l}{w+t} \right) + 0,5 + 0,2235 \left(\frac{w+t}{l} \right) \right] = 0,002 \cdot 7,96 \cdot \left[\ln \left(\frac{2 \cdot 7,96}{0,04 + 1,62 \cdot 10^{-3}} \right) + 0,5 + 0,2235 \left(\frac{0,04 + 1,62 \cdot 10^{-3}}{7,96} \right) \right] = 9,5 \cdot 10^{-4} \mu H = 94 nH \quad (38)$$

kde L je výsledná indukčnost [μH],

l je délka vodiče [cm],

w je šířka vodiče [cm],

t je tloušťka vodiče [cm].

Podle tohoto výpočtu vychází indukčnost o trochu vyšší než naměřená indukčnost cívky L1. Takže se dá předpokládat, že veškerá naměřená indukčnost v cívce L1 byla způsobena spíše velkou délkou vodiče, než jeho uspořádáním do cívky. Plyne z toho, že konstrukce cívky pomocí této technologie není efektivní. Cívka zabírá velké rozměry na substrátu a mezi jednotlivými závity jsou příliš velké vzdálenosti.

4 Závěr

Cílem této diplomové práce bylo změření elektrických vlastností struktur realizovaných pomocí tlustovrstvové technologie. Výsledky by měly umožnit přesnější návrh obvodů v dané technologii. Praktická část sestávala z návrhu a výroby vhodného testovacího obvodu, jež byl realizován pomocí tlustovrstvové technologie.

Výsledky naznačili, že pro úspěšné použití tlustovrstvové technologie je nutné dobré sesouhlasení jednotlivých vrstev. Problémy, které špatné sesouhlasení způsobuje, jsou vidět např. na obr. 30 a 34 resp. v přílehlé kapitole. Sesouhlasení při sítotisku probíhalo jen opticky. Chyby se eliminovaly postupnou korekcí polohy substrátu před tiskem. I přes tuto snahu byl sítisk často nevyhovující, načež musel být substrát očištěn a vrstva znovu natisknuta.

Tranformátory a testovací filtr se už nepodařilo z technických a časových důvodů změřit. Zbývá měření proběhla úspěšně a některé z hlavních naměřených výsledků jsou:

- elektrický odpor čtverce vodiče v první vodivé vrstvě je $R_{\square} = 3,6 \text{ m}\Omega/\square$,
- elektrický odpor čtverce vodiče v druhé vodivé vrstvě je $R_{\square} = 3,1 \text{ m}\Omega/\square$,
- izolační odpor dielektrika vztažený na plochu je $R_S = 0,33 \text{ G}\Omega/\text{mm}^2$,
- měrná kapacita kondenzátoru je $C_m = 3 \text{ pF}/\text{mm}^2$.

Konstrukce induktorů se ukázala jako málo efektivní, zabírají velkou plochu a dosahované hodnoty indukčnosti jsou malé, viz kapitola 3.5. Tohle je obecný problém induktorů u všech technologií se zabudovanými prvky. Zůstává tedy nutností použití induktorů jako externích součástek.

5 Seznam použitých zdrojů

- [1] *Lef Circuits* [online]. 23.5.2007 [cit. 2011-05-23]. PCB Production Examples. Dostupné z WWW: <<http://www.pcb-manufacturers.co.uk/pcb-production-examples-f.html>>.
- [2] *HCC Industries* [online]. 2007 [cit. 2011-05-23]. High Temperature Cofired Ceramics (HTCC). Dostupné z WWW: <<http://www.hccindustries.com/products/microelectronic-packages/high-temperature-cofired-ceramics/default.asp>>.
- [3] *LTCC* [online]. 26.10.2010 [cit. 2011-05-23]. LTCC process. Dostupné z WWW: <http://www.ltcc.de/en/whatis_pro.php>.
- [4] *Nittetsu Mining Co.* [online]. 2008 [cit. 2011-05-23]. Manufacturing technology for LTCC Green Sheet. Dostupné z WWW: <http://www.nittetsukou.co.jp/rdd-e/tech/tech_greensheet.html>.
- [5] *Heraeus Thick Film* [online]. 2011 [cit. 2011-05-23]. LTCC Materials . Dostupné z WWW: <http://www.heraeus-thickfilm.com/en/productsapplications/ltccmaterials/ltcc_materials_1.aspx>.
- [6] SZENDIUCH, Ivan. *Základy technologie mikroelektronických obvodů a systémů*. Brno : Vutium, 2006. 379 s. ISBN 80-214-3292-6.
- [7] *Keko Equipment* [online]. 2011 [cit. 2011-05-23]. Equipment for Production of Multilayer Based Components in LTCC Production . Dostupné z WWW: <<http://www.keko-equipment.com/LTCC.php>>.
- [8] *Online Postgraduate Courses for the Electronics Industry* [online]. 2011 [cit. 2011-05-23]. Thick film technology. Dostupné z WWW: <http://www.ami.ac.uk/courses/topics/0255_tft/index.html>.
- [9] *Electronic product news* [online]. 21.8.2008 [cit. 2011-05-23]. Metallisation Paste . Dostupné z WWW: <<http://www.epn-online.com/page/new59437/metallisation-paste.html>>.
- [10] WILTSHIRE, Dean. *Wireless Design & Development* [online]. 2011 [cit. 2011-05-23]. Design for Embedded Components in PCB Structures. Dostupné z WWW: <<http://www.wirelessdesignmag.com/ShowPR.aspx?PUBCODE=055&ACCT=0027977&ISSUE=0408&RELTYPE=PR&PRODCODE=00000&PRODLETT=A&CommonCount=0>>.
- [11] DUNN, Gregory, et al. *Circuitree* [online]. 1.7.2003 [cit. 2011-05-23]. Improvements in Polymer Thick Film (PTF) Resistor Technology . Dostupné z WWW:

- <http://www.circuitree.com/Articles/Feature_Article/b2327a694ffe7010VgnVCM100000f932a8c0_____>.
- [12] SAVIC, John, et al. *Circuitree* [online]. 1.7.2002 [cit. 2011-05-23]. Embedded Passives Technology Implementation in RF Applications. Dostupné z WWW: <http://www.circuitree.com/Articles/Feature_Article/70fb5d450afe7010VgnVCM100000f932a8c0_____>.
- [13] CROSWELL, Robert, et al. *Circuitree* [online]. 1.8.2002 [cit. 2011-05-23]. Embedded Mezzanine Capacitor Technology for Printed Wiring Boards. Dostupné z WWW: <http://www.circuitree.com/Articles/Cover_Story/04562bfccafe7010VgnVCM100000f932a8c0_____>. [14] ESL Product Catalogue
- [15] ZHAO, Jonsenser. *Electronic News* [online]. 29.7.2010 [cit. 2011-05-23]. A new calculation for designing multilayer planar spiral inductors. Dostupné z WWW: <http://www.edn.com/article/509901-A_new_calculation_for_designing_multilayer_planar_spiral_inductors.php>.
- [16] *BesserNet* [online]. 2006 [cit. 2011-05-23]. Low-Pass Butterworth Filter Design . Dostupné z WWW: <<http://www.bessernet.com/articles/lowpfilt/bwfiltstep1.html>>.
- [17] EDITA, Hejátková, et al. *Mikroelektronika a technologie součástek laboratorní cvičení* [online]. Brno : [s.n.], 2003 [cit. 2011-05-23]. Dostupné z WWW: <http://www.umel.feec.vutbr.cz/~szend/vyuka/mmte/MMTE_L.pdf>.
- [18] *SMART TWEEZERS Professional High-Precision R-L-C Meter* [online]. 8.4.2008 [cit. 2011-05-23]. Můj nový měřák SMT Smart Tweezers. Dostupné z WWW: <<http://www.smt-tool.com/index,4,Muj-novy-merak-SMT-Smart-Tweezers.html>>.
- [19] *Wikipedie* [online]. 7.5.2011 [cit. 2011-05-23]. Technologie. Dostupné z WWW: <<http://cs.wikipedia.org/wiki/Technologie>>.
- [20] *ikipedie* [online]. 11.6.2006 [cit. 2011-05-23]. Dickschicht-Hybridtechnik. Dostupné z WWW: <<http://de.wikipedia.org/w/index.php?title=Datei:Hybridschaltung.jpg&filetimestamp=20090312074137>>.
- [21] *Internetová jazyková příručka* [online]. 2008 [cit. 2011-05-23]. Dostupné z WWW: <<http://prirucka.ujc.cas.cz/>>.
- [22] *Knihovny ČVUT* [online]. 1996-2006 [cit. 2007-04-28]. Dostupný z WWW: <http://knihovny.cvut.cz/vychova/vychova2/bibl_citace/bibl_citace_podle_norem>.
- [23] *Citace* [online]. 2009 [cit. 2011-05-23]. Dostupné z WWW: <<http://www.citace.com>>.html>.

Seznam obrázků

Obr. 1: Neosazená deska tištěného spoje (podle [1])	9
Obr. 2: Fólie LTCC (podle [4])	11
Obr. 3: LTCC (podle [5])	12
Obr. 4: Tlustovrstvová technologie (podle [8])	13
Obr. 5: TLV pasta (podle [9])	14
Obr. 6: Síta s polyesterovým vláknem	15
Obr. 7: Síto s motivem	16
Obr. 8: Poloautomatická sítotisková stanice	16
Obr. 9: Princip sítotisku	17
Obr. 10: Pohled na stěrku	17
Obr. 11: Teplotní profil výpalu TLV (podle [6])	18
Obr. 12: Průběžná pec BTU International	18
Obr. 13: Hybridní integrovaný obvod (podle [20])	19
Obr. 14: PTLV rezistor po trimování laserem (podle [11])	20
Obr. 15: Technologie EP (podle [13])	22
Obr. 16: CFP kondenzátor a nad ním Microvia (podle [13])	23
Obr. 17: Testovací motiv vodičů	24
Obr. 18: Testovací motiv kondenzátorů	25
Obr. 19: Testovací motiv induktorů	26
Obr. 20: Testovací motiv transformátorů	29
Obr. 21: Schéma filtru	30
Obr. 22: Fyzické provedení filtru	31
Obr. 23: Předpokládaný tvar amplitudové a fázové charakteristiky filtru	31
Obr. 24: Motivy pro výrobu sít	32
Obr. 25: Měřicí pinzeta SMT Smart Tweezers (podle [18])	34
Obr. 26: Část vodiče W3 a kontakt vodiče W4	35

Obr. 27: cívka L1 na substrátu č. 1	36
Obr. 28: Cívka L2 na substrátu č. 4	37
Obr. 29: Pikoampérmetr a zdroj VN Keithley 6487	38
Obr. 30: Kondenzátor C3 na substrátu č. 8	40
Obr. 31: Histogram kapacity kondenzátorů C1	41
Obr. 32: Histogram kapacity kondenzátorů C2	42
Obr. 33: Histogram kapacity kondenzátorů C3	43
Obr. 34: Zkrat mezi elektrodami C3 na substrátu č. 6	44
Obr. 35: Všechny vrstvy	53
Obr. 36: Vodiče	53
Obr. 37: Vodiče první vrstva	54
Obr. 38: Dielektrická vrstva	54
Obr. 39: Vodiče druhá vrstva	55
Obr. 40: Základní návrhová pravidla tlustovrstvové technologie (podle [6])	56

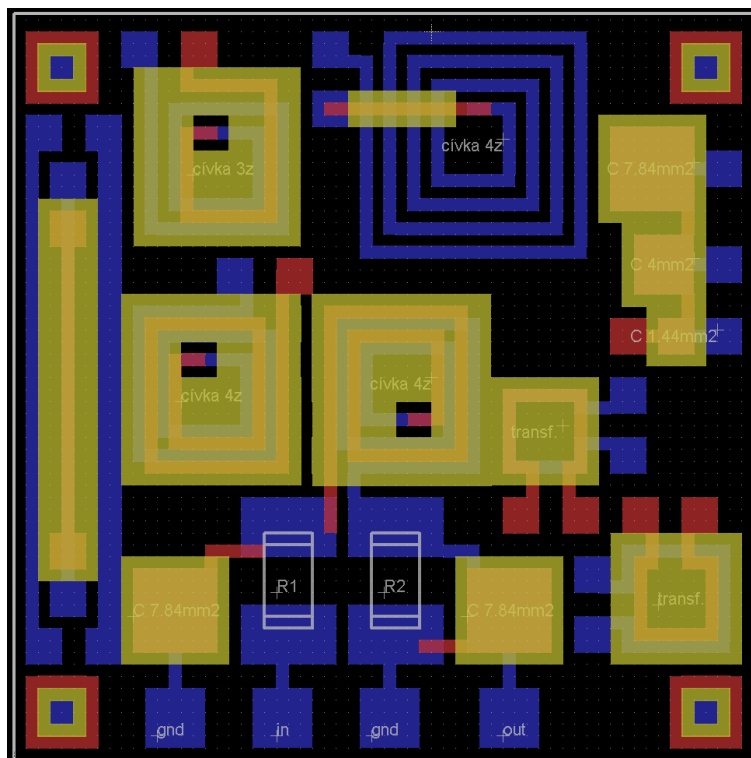
Přílohy

Kompletní tabulka naměřených indukčností

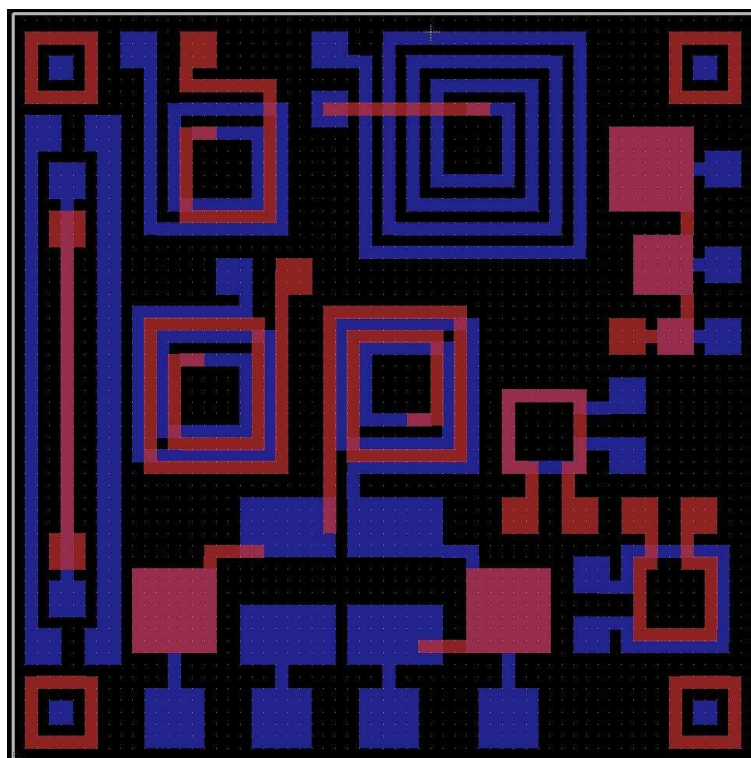
Tab. 10: Kompletní tabulka naměřených indukčností

Substrát č.	cívka										Průměr
1	L1 [nH]	53	60	82	59	76	69	73	62	66	67
-	L2 [nH]	61	52	84	65	58	71	61	71	54	64
-	L3 [nH]	16	42	49	39	21	12	43	26	37	32
2	L1 [nH]	51	57	92	71	46	56	68	61	79	65
-	L2 [nH]	51	58	78	72	82	53	72	76	74	68
-	L3 [nH]	42	61	24	38	21	36	56	17	25	36
3	L1 [nH]	78	62	45	72	54	72	50	61	74	63
-	L2 [nH]	64	68	50	48	52	68	58	64	63	59
-	L3 [nH]	41	28	50	35	28	35	42	20	41	36
4	L1 [nH]	57	72	64	70	76	60	72	55	66	66
-	L2 [nH]	66	68	37	47	58	66	55	73	65	59
-	L3 [nH]	24	44	51	43	50	43	37	40	59	43
5	L1 [nH]	56	76	73	57	52	74	79	50	60	64
-	L2 [nH]	46	69	63	51	61	64	55	69	56	59
-	L3 [nH]	39	42	33	50	36	51	23	43	36	39
6	L1 [nH]	69	68	65	61	49	68	52	46	72	61
-	L2 [nH]	71	74	80	62	66	90	77	89	57	74
-	L3 [nH]	30	37	57	25	44	31	19	31	35	34
7	L1 [nH]	89	49	70	48	66	59	60	80	55	64
-	L2 [nH]	59	80	76	63	49	53	51	58	73	62
-	L3 [nH]	39	48	52	51	25	34	43	25	43	40
8	L1 [nH]	73	64	68	72	58	68	63	60	80	67
-	L2 [nH]	89	53	57	53	58	67	71	79	71	66
-	L3 [nH]	27	34	41	43	27	33	25	46	29	34
9	L1 [nH]	72	69	50	70	89	88	52	69	89	72
-	L2 [nH]	85	53	62	44	69	78	79	52	56	64
-	L3 [nH]	36	26	55	27	28	48	32	34	30	35
10	L1 [nH]	62	64	78	52	58	79	56	60	90	67
-	L2 [nH]	76	53	74	71	69	67	79	81	72	71
-	L3 [nH]	43	30	46	30	35	37	27	38	34	36

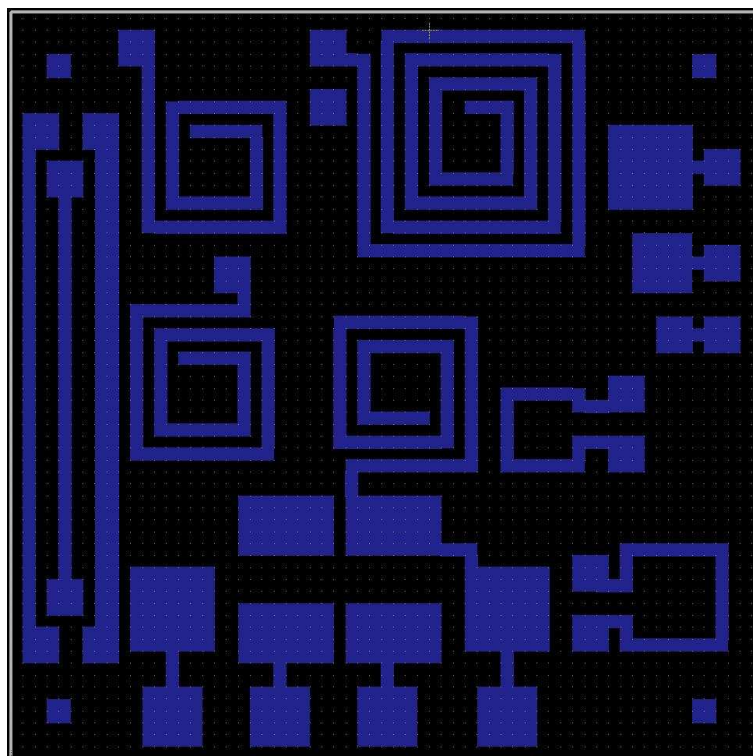
Celkový pohled na obvod



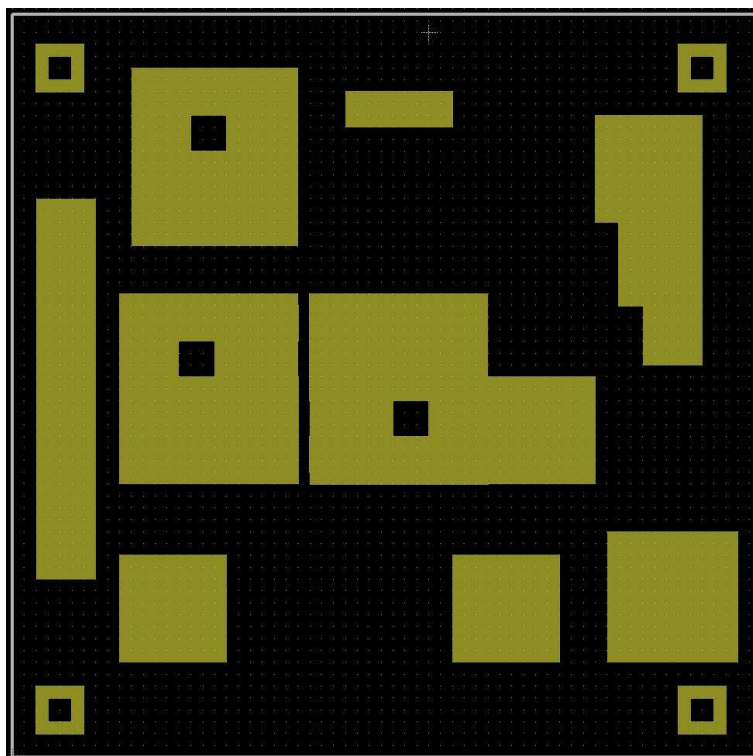
Obr. 35: Všechny vrstvy



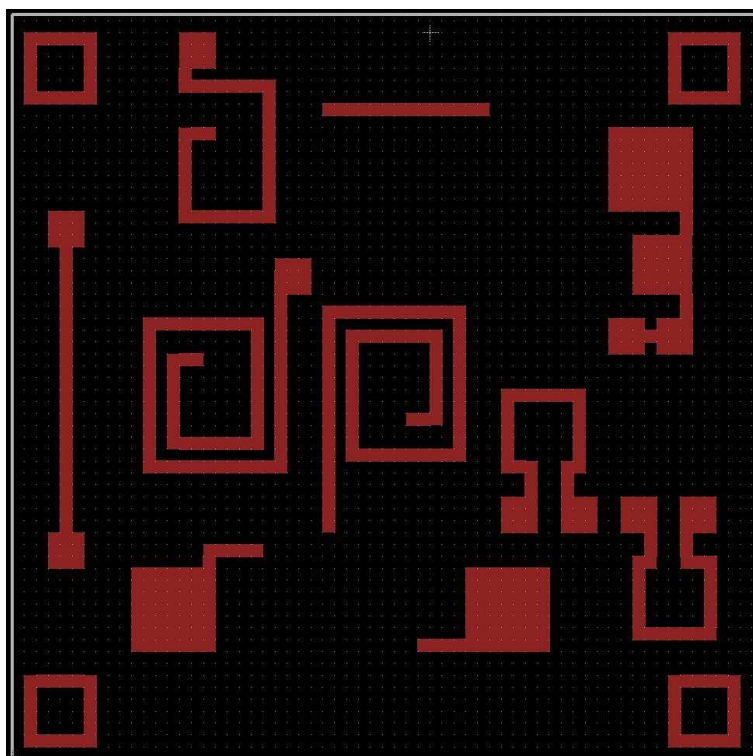
Obr. 36: Vodiče



Obr. 37: Vodiče první vrstva



Obr. 38: Dielektrická vrstva

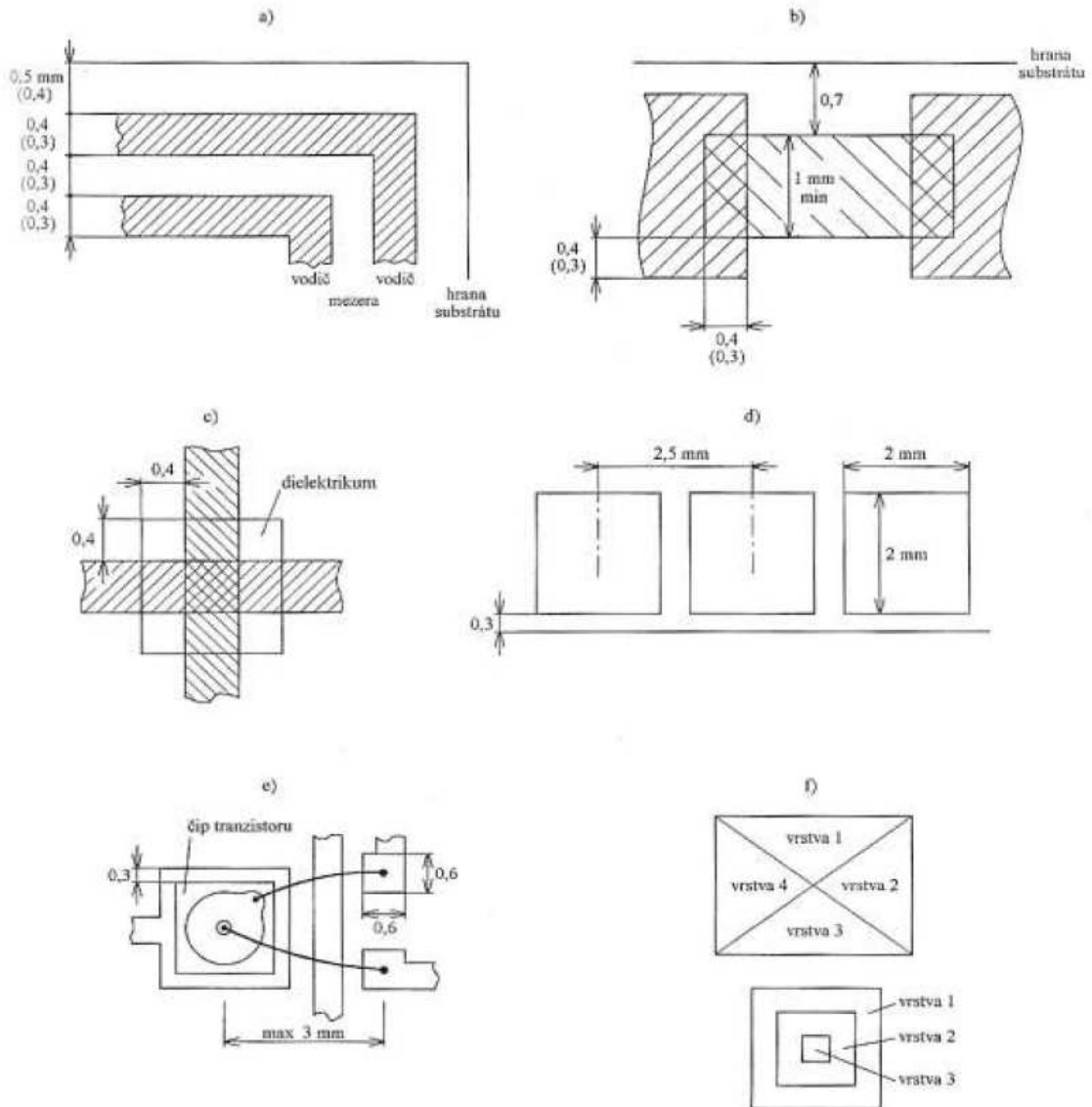


Obr. 39: Vodiče druhá vrstva

Návrhová pravidla pro tlustovrstvovou technologii

- Minimální šířka cest minimálně 0,4 mm (výjimečně 0,3 mm).
- Minimální izolační vzdálenost 0,4 mm (výjimečně 0,3 mm).
- Doporučeno kolmé uspořádání vodičů i ostatních vrstev (použití šikmých, kulatých a podobných tvarů se nedoporučuje).
- Vodiče vychází obvykle z krajů kontaktů, ne z prostředku.
- U dielektrické vrstvy je doporučeno natisknout dvě vrstvy na sebe.
- Kontakty, pokud je to možné, by měly být na jedné straně u hrany substrátu.
- Velikost kontaktů se doporučuje minimálně 1,6 mm. Pokud se bude ke kontaktům připájet lišta s drátovými vývody, je třeba přizpůsobit rozteč a velikost kontaktů.
- Minimální doporučená šířka a délka rezistorů je 1 mm. Maximální výkonové zatížení rezistoru je 250 mW/mm².
- Rezistory vždy musí přesahovat přes terminály kontaktů.

- Odpor rezistoru by měl být vyroben o 10% menší, pokud bude následně trimován pomocí laseru.
- Používají-li se součástky SMD, je nutno použít vhodné pájecí plošky.
- Obvykle se pájí přetavením (nutná výroba měděné šablony pro nanesení pájecí pasty).



Obr. 40: Základní návrhová pravidla tlustvrstkové technologie (podle [6])

Na obr. 40 jsou základní návrhová pravidla pro pasivní sítě realizované tlustvrstkovou technologií: a) minimální rozměr vodič-mezera-hrana substrátu, b) minimální rozměry rezistoru, c) provedení kondenzátoru/křížení, d) doporučené řešení pro vnější vývody, e) připojení polovodičového čipu, f) soutiskové značky – dvě možná řešení [6].