



VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY

FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION

ÚSTAV RADIOELEKTRONIKY

DEPARTMENT OF RADIO ELECTRONICS

VÍCEKANÁLOVÝ AUDIO D/A PŘEVODNÍK PRO LABORATORNÍ VÝUKU

MULTICHANNEL AUDIO DAC FOR LABORATORY MEASUREMENTS

BAKALÁŘSKÁ PRÁCE

BACHELOR'S THESIS

AUTOR PRÁCE

AUTHOR

Tomáš Kristek

VEDOUCÍ PRÁCE

SUPERVISOR

prof. Ing. Tomáš Kratochvíl, Ph.D.

BRNO 2023



Bakalářská práce

bakalářský studijní program **Elektronika a komunikační technologie**

Ústav radioelektroniky

Student: Tomáš Kristek

ID: 230278

Ročník: 3

Akademický rok: 2022/23

NÁZEV TÉMATU:

Vícekanálový audio D/A převodník pro laboratorní výuku

POKYNY PRO VYPRACOVÁNÍ:

V teoretické části práce navrhnete blokovou a obvodovou strukturu vícekanálového audio D/A převodníku (24 bitů / 192 kHz), který by byl využitelný v laboratorní výuce předmětu Audio elektronika. Měření by mělo demonstrovat vliv převodu, rekonstrukce a filtrace na kvalitu výstupního signálu. Předpokládejte interní mikroprocesorové řízení přes I2C/SPI sběrnici a volbu režimu převodníku bez použití externího PC. Návrh blokové a obvodové struktury ověřte.

V praktické části práce vytvořte kompletní konstrukční podklady k realizaci návrhu (schéma zapojení, návrh desky plošného spoje, rozložení a soupiska součástek atd.). Navržený D/A převodník realizujte formou funkčního laboratorního přípravku a experimentálním měřením ověřte jeho činnost. Navrhnete koncepci laboratorní úlohy a výsledky měření zpracujte formou standardního protokolu o měření.

DOPORUČENÁ LITERATURA:

- [1] WIRSUM, S. Abeceda nf techniky. Praha: BEN – technická literatura, 2003.
- [2] Datasheet AD1934. 8-Channel DAC with PLL and Single-Ended Outputs, 192 kHz, 24 Bits. Analog Devices, online: <https://www.analog.com/media/en/technical-documentation/data-sheets/AD1934.pdf>
- [3] METZLER, B. Audio Measurement Handbook. Beaverton, Audio Precision, Inc., 1993.

Termín zadání: 6.2.2023

Termín odevzdání: 29.5.2023

Vedoucí práce: prof. Ing. Tomáš Kratochvíl, Ph.D.

doc. Ing. Lucie Hudcová, Ph.D.
předseda rady studijního programu

UPOZORNĚNÍ:

Autor bakalářské práce nesmí při vytváření bakalářské práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

Abstrakt

Obsahem této bakalářské práce je návrh a konstrukce vícekanálového audio D/A převodníku, který bude sloužit pro laboratorní výuku. Součástí je vstup digitálního signálu pomocí SPDIF komunikace, samotný D/A převodník, ovládání čipu D/A převodníku pomocí sběrnice SPI, napájecí obvody a symetrický výstup.

Klíčová slova

D/A převod, převodník, audio, Analog Devices, SPDIF, digitální signál, analogový signál.

Abstract

The content of this bachelor thesis is the design and construction of a multi-channel audio D/A converter, which will be used for laboratory use. It includes a digital signal input using SPDIF communication, the D/A converter itself, control of the D/A converter chip using the SPI bus, power circuits and symmetrical output.

Keywords

D/A conversion, converter, audio, Analog Devices, SPDIF, digital signal, analog signal.

Bibliografická citace

KRISTEK, Tomáš. *Vícekanálový audio D/A převodník pro laboratorní výuku* [online]. Brno, 2023 [cit. 2022-12-28]. Dostupné z: <https://www.vutbr.cz/studenti/zav-prace/detail/144331>. Semestrální práce. Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav radioelektroniky. Vedoucí práce Tomáš Kratochvíl.

Prohlášení autora o původnosti díla

Jméno a příjmení studenta: *Tomáš Kristek*

VUT ID studenta: *230278*

Typ práce: *Bakalářská práce*

Akademický rok: *2022/23*

Téma závěrečné práce: *Vícekanálový audio D/A převodník pro laboratorní výuku*

Prohlašuji, že svou závěrečnou práci jsem vypracoval samostatně pod vedením vedoucí/ho závěrečné práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené závěrečné práce dále prohlašuji, že v souvislosti s vytvořením této závěrečné práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb.

V Brně dne: 20. prosince 2022

podpis autora

Poděkování

Děkuji vedoucímu bakalářské práce prof. Ing. Tomáši Kratochvílovi, Ph.D. za cenné rady, jak odborné, tak i k formální stránce práce. Děkuji také kolegům a kamarádům za případné podněty a rady.

V Brně dne: 20. prosince 2021

podpis autora

Obsah

| | |
|---|-----------|
| SEZNAM OBRÁZKŮ..... | 8 |
| SEZNAM TABULEK..... | 10 |
| ÚVOD..... | 11 |
| 1. TEORETICKÝ ROZBOR..... | 12 |
| 1.1 D/A PŘEVOD | 12 |
| 1.2 VLASTNOSTI A PARAMETRY..... | 12 |
| 2. FUNKČNÍ ČÁSTI A/D PŘEVODNÍKU | 14 |
| 2.1 BLOKOVÉ SCHÉMA PŘEVODNÍKU | 14 |
| 2.2 DIGITÁLNÍ VSTUPY | 15 |
| 2.2.1 <i>Teoretický a praktický návrh.....</i> | <i>15</i> |
| 2.3 D/A PŘEVODNÍK | 17 |
| 2.3.1 <i>Návrh zapojení D/A převodníku.....</i> | <i>18</i> |
| 2.3.2 <i>Nastavení vlastností převodníku.....</i> | <i>19</i> |
| 2.3.3 <i>Časovací obvody</i> | <i>22</i> |
| 2.3.4 <i>Referenční filtry.....</i> | <i>22</i> |
| 2.3.5 <i>Resetovací obvod.....</i> | <i>23</i> |
| 2.4 ANALOGOVÉ VÝSTUPY A VÝSTUPNÍ FILTRY | 24 |
| 2.4.1 <i>Simulace obvodů</i> | <i>24</i> |
| 2.4.2 <i>Praktický návrh</i> | <i>27</i> |
| 2.5 NAPÁJENÍ A OCHRANY | 28 |
| 2.5.1 <i>Simulace obvodů</i> | <i>28</i> |
| 2.5.2 <i>Praktický obvodový návrh.....</i> | <i>29</i> |
| 3. NÁVRH A REALIZACE CELKOVÉHO ZAPOJENÍ D/A PŘEVODNÍKU A JEHO PROTOTYPU..... | 33 |
| 3.1 NÁVRH DESKY PLOŠNÉHO SPOJE D/A PŘEVODNÍKU..... | 34 |
| 3.2 NÁVRH DESKY PLOŠNÉHO SPOJE NAPÁJECÍ ČÁSTI..... | 35 |
| 3.3 DESKA PRO OVLÁDACÍ OBVOD..... | 36 |
| 3.4 KRABÍČKA PRO UMÍSTĚNÍ DPS | 37 |
| 3.4.1 <i>Krabička pro A/D převodník.....</i> | <i>37</i> |
| 3.4.2 <i>Krabička pro Arduino</i> | <i>38</i> |
| 3.5 PROGRAM PRO ŘÍZENÍ D/A PŘEVODNÍKU PO SPI KOMUNIKACI..... | 39 |
| 3.6 MĚŘENÍ VÝSLEDNÉHO PROTOTYPU A ZJIŠTĚNÍ CHYB..... | 41 |
| 4. ZÁVĚR..... | 49 |
| LITERATURA | 50 |
| SEZNAM SYMBOLŮ A ZKRATEK..... | 51 |
| SEZNAM PŘÍLOH | 52 |

SEZNAM OBRÁZKŮ

| | |
|---|----|
| Obrázek 2.1: Blokový diagram zapojení D/A převodníku..... | 14 |
| Obrázek 2.2: Zapojení sběrnice pro připojení externího generátoru..... | 15 |
| Obrázek 2.3: Zapojení čipu CS8416 | 16 |
| Obrázek 2.4: Zapojení filtrů potřebných pro čip CS8416 | 16 |
| Obrázek 2.5: Zapojení optického konektoru | 17 |
| Obrázek 2.6: Blokový diagram čipu AD1934 [5] | 17 |
| Obrázek 2.7: Zapojení čipu AD1934 | 18 |
| Obrázek 2.8: Zapojení konektoru pro SPI komunikaci..... | 19 |
| Obrázek 2.9: Zapojení ovládacího obvodu za pomoci Arduino Nano | 19 |
| Obrázek 2.10: Finální schéma ovládací části | 20 |
| Obrázek 2.11: SPI diagram pro komunikaci | 21 |
| Obrázek 2.12: Zapojení časovacího krystalu | 22 |
| Obrázek 2.13: Zapojení filtrů CM a FILTR..... | 22 |
| Obrázek 2.14: Zapojení LF filtru | 23 |
| Obrázek 2.15: Zapojení reset obvodu | 23 |
| Obrázek 2.16: Doporučené zapojení filtru na analogový výstup převodníku [5] | 24 |
| Obrázek 2.17: Zapojení pro simulaci frekvenční přenosové a fázové charakteristiky | 25 |
| Obrázek 2.18: Frekvenční přenosová a fázová charakteristika..... | 25 |
| Obrázek 2.19: Zapojení pro simulaci odezvy na obdélníkový signál | 26 |
| Obrázek 2.20: Graf odezvy na obdélníkový signál | 26 |
| Obrázek 2.21: Vnitřní zapojení obvodu OP275 [6] | 27 |
| Obrázek 2.22: Zapojení výstupního filtru s OP275..... | 27 |
| Obrázek 2.23: Schéma ochranného obvodu pro simulaci..... | 28 |
| Obrázek 2.24: Simulace funkčnosti obvodu na snížení na požadované napětí..... | 28 |
| Obrázek 2.25: Simulace funkčnosti obvodu na ochranu proti opačné polaritě napětí..... | 29 |
| Obrázek 2.26: Zapojení ochranného obvodu se Zenerovými diodami na 18 V | 29 |
| Obrázek 2.27: Zapojení stabilizátorů pro symetrické napájení výstupních filtrů | 30 |
| Obrázek 2.28: Graf závislosti účinnosti na napětí [7]..... | 31 |
| Obrázek 2.29: Schéma step-down konvertoru | 31 |
| Obrázek 2.30: Zapojení stabilizátoru napětí pro 3,3 V | 32 |
| Obrázek 2.31: Blokové kondenzátory pro všechna napětí | 32 |
| Obrázek 3.1: 3D Návrh DPS s D/A převodníkem | 34 |
| Obrázek 3.2: 3D návrh DPS napájecí části | 35 |
| Obrázek 3.3: Přední strana desky s LCD displejem a enkodérem | 36 |
| Obrázek 3.4: Druhá strana desky s Arduino mikrokontrolérem a SPI konektorem..... | 36 |
| Obrázek 3.5: 3D model krabičky pro D/A převodník..... | 37 |
| Obrázek 3.6: 3D model krabičky pro Arduino..... | 38 |
| Obrázek 3.7: Kód pro první parametr menu | 39 |
| Obrázek 3.8: Import knihoven a deklarace pinů | 39 |
| Obrázek 3.9: Nastavení LCD displeje do stavu spánku a probuzení | 40 |
| Obrázek 3.10: Nastavení SPI komunikace | 40 |
| Obrázek 3.11: Posílání adresy registru a dat do jeho obsahu..... | 40 |
| Obrázek 3.12: Průběh napětí 3,3 V napájecí větve | 41 |
| Obrázek 3.13: Změněné schéma zapojení SPDIF přijímače..... | 42 |
| Obrázek 3.14: Průběh signálu SPDIF komunikace | 42 |
| Obrázek 3.15: Pozastavený průběh SPDIF komunikace..... | 43 |

| | |
|--|----|
| Obrázek 3.16: Změna části pro reset obvodů..... | 44 |
| Obrázek 3.17: Zapojení hardwarového nastavení CS8416 | 45 |
| Obrázek 3.18: Hodinový signál RMCK..... | 45 |
| Obrázek 3.19: Výstup SDOUT po zastavení měřeného průběhu..... | 46 |
| Obrázek 3.20: Opravené zapojení PLL filtru a filtru pro VA pin | 46 |
| Obrázek 3.21: Finální zapojení prototypu pro měření se změnami | 47 |
| Obrázek 3.22: Průběh napětí na výstupu pravého kanálu D/A převodníku | 48 |

SEZNAM TABULEK

| | |
|---|----|
| Tabulka 1: Formát SPI komunikace pro nastavování registrů | 20 |
| Tabulka 2: Hodnoty a popis časových úseků SPI komunikace..... | 21 |
| Tabulka 3: Označení vstupů/výstupů Pspice modelu OP275..... | 24 |
| Tabulka 4: Hodnoty odporů potřebné pro výstupní napětí | 30 |
| Tabulka 5: Nastavení jednotlivých pinů CS8416 [4] | 44 |

ÚVOD

Cílem bakalářské práce je návrh a následná konstrukce prototypu D/A převodníku určeného pro laboratorní výuku, ukázka změny parametrů převodu pro studenty v laboratoři.

V dnešní době je D/A převod nedílnou součástí moderního hudebního průmyslu, ať už se bavíme o velikých koncertech, bezdrátových přenosech, mobilních zařízeních či bezdrátových sluchátkách.

Návrh D/A převodníku bude koncipován tak, aby bylo možné vybrat ze kterého přístroje bude převodník přijímat digitální signál. Bude využito dvou možností, a to SPDIF komunikace ze zdroje jako je například CD přehrávač nebo digitální signál z A/D převodníku. Pro vhodné vlastnosti bude použit čip D/A převodníku od výrobce Analog Devices, konkrétně AD1934.

Po samotném převodu na analogový signál bude zapotřebí signál zesílit. Pro dané použití bude dostatečně použít zesilovače doporučené výrobcem.

Zesilovací stupeň však potřebuje vyšší napájení než použité čipy, proto zde bude řešena i napájecí část celého přípravku. Vzhledem k tomu, že bude přípravek používán v laboratoři, bude zde také zavedena ochrana proti přepólování a přepětí. Pro snížení základního napětí bude použit step-down konvertor, dále už jen stabilizátory napětí.

D/A převodník bude navrhován, simulován a následně měřen po blocích. V návrhu však nebude simulována každá část, nýbrž části vybrané. Na konci bude zapotřebí všechny bloky spojit do celkového zapojení a toto zapojení poté vyzkoušet, proměřit, vyhodnotit závěry a následně vypracovat protokol pro následné měření přípravku.

1. TEORETICKÝ ROZBOR

Teoretický rozbor, vlastnosti D/A převodu, typy převodníků a jejich parametry jsou popsány v následující kapitole.

1.1 D/A převod

Jedná se o převod digitálního (diskrétního, tj. nespojitého) signálu na signál analogový (spojitý). Jak už bylo zmíněno v úvodu, D/A převod se dnes používá všude tam, kde je potřeba převést digitální signál zpět na analogový, například CD přehrávač, mobilní telefon. Jednou z možností je pro převod využít rezistorovou síť (napěťový dělič). Při tomto zapojení je však nutné mít přesné hodnoty odporů a při větším rozlišení (více bitových hladin) je tento typ převodníku nevhodný. Další možností může být zapojení za pomoci elektronických přepínačů řízených binárním kódem. Posledním možným převodníkem můžou být použity operační zesilovače ve funkci součtového zesilovače. [1]

1.2 Vlastnosti a parametry

Kapitola je zaměřena na teoretické parametry a vlastnosti D/A převodníků. Budou zde také uvedeny parametry, které jsou voleny pro návrh práce.

Rozlišení převodníku

Rozlišení převodníku musí být voleno na základě přivedeného digitálního signálu. Jestliže bude mít digitální signál délku 20 bitů, nelze na rekonstrukci zpět na analogový použít 16bitový převodník. Proto se u dnešních převodníků nejčastěji objevuje rozlišení 24 bitů, díky němuž máme zajištěno, že převod bude vždy vykonán správně. Mezi další nejčastěji používaná rozlišení se řadí také 8 bitů a 16 bitů. Při použití těchto rozlišení už ale musíme znát délku vstupního bitového řetězce.

Frekvenční rozsah

Nejběžnější použití pro D/A převodníky se nachází v audio průmyslu, proto je frekvenční rozsah nejčastěji v hodnotách slyšitelných kmitočtů pro běžného člověka. Zmíněné hodnoty se pohybují mezi 20 Hz – 20 kHz.

Vzorkovací frekvence

Dalším důležitým parametrem je vzorkovací kmitočet převodníku. Tento kmitočet se volí tak, aby nebyl moc malý z důvodu velkého počtu možných chyb a zároveň moc velký z důvodu náročnosti na celý systém, tudíž větší pořizovací náklady. Vzorkovací kmitočty se pohybují od 8 kHz do 192 kHz. U většiny převodníků je možno v tomto rozmezí hodnotu nastavit po určitém kroku, některé převodníky si hodnotu vzorkovací frekvence dokážou nastavovat sami na základě příchozího digitálního signálu.

Vstupní hodnoty napětí pro nízkou a vysokou úroveň

Jelikož návrh pojednává o D/A převodníku, je také nutno znát hodnoty napětí, které vyvolají na jeho digitálním vstupu hodnotu logické jedničky (vysoká úroveň, 2,0V) a hodnotu logické nuly (nízká úroveň, 0,8V). Pro každý převodník se tato hodnota může lišit, většinou se tyto hodnoty výrazně nemění.

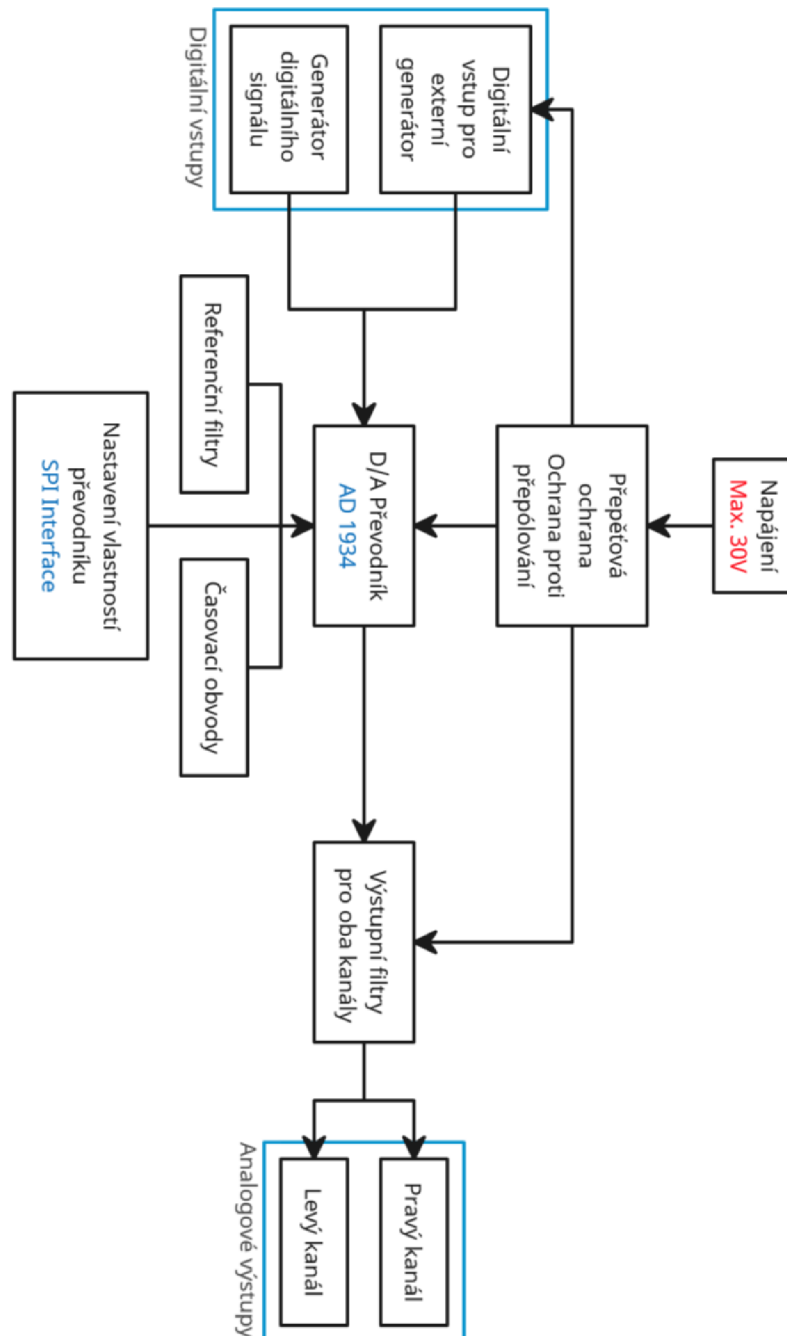
Zkreslení (THD)

Zkreslení je také jedním z důležitějších parametrů u převodníků. U tohoto parametru platí, že má být co nejmenší, aby nedocházelo k chybám. Většinou se zkreslení pohybuje okolo hodnot 0,0025 %. Pro komerční použití je hodnota zkreslení naprosto dostačující, proto jsou hodnoty vcelku zanedbatelné. Nutno dodat, že pokud by se zkreslení pohybovalo v řádech desetin, či dokonce jednotek procent, zde už o zanedbání chyb nelze hovořit.

2. FUNKČNÍ ČÁSTI A/D PŘEVODNÍKU

Obsahem této kapitoly je blokové schéma převodníku a rozebrání jednotlivých funkčních bloků, postup při jejich návrhu a simulace některých z nich.

2.1 Blokové schéma převodníku



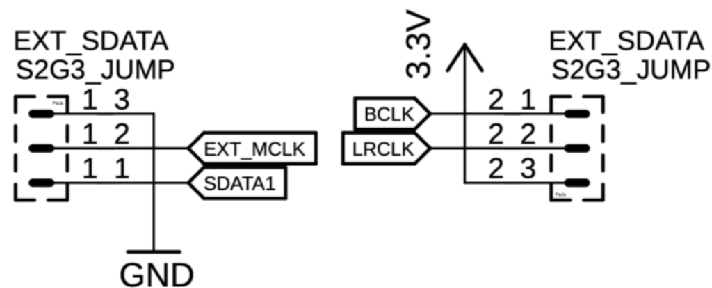
Obrázek 2.1: Blokový diagram zapojení D/A převodníku

2.2 Digitální vstupy

Při návrhu je počítáno s možností dvou zdrojů digitálního signálu, tudíž dvou vstupů. Prvním je možnost připojení například CD přehrávače za pomoci SPDIF komunikace (využití optického přenosu SPDIF, díky vyšší stabilitě a kvalitě). Druhou možností bude připojení jiného externího generátoru, a to například v podobě výstupu z A/D převodníku.

2.2.1 Teoretický a praktický návrh

Zdroj signálu z externího zdroje nebude zapotřebí navrhovat, jelikož stačí vědět, na které vstupy D/A převodníku přivést signály z daného zdroje. Zapojení sběrnice je vidět na obrázku 2.2. EXT_MCLK je využíván pro připojení externího časování (nemusí být použit). LRCLK a BCLK jsou hodinové signály pro přenos digitálního signálu a vstup SDATA1 jsou samotná digitální data, která se budou převádět na analogový signál.

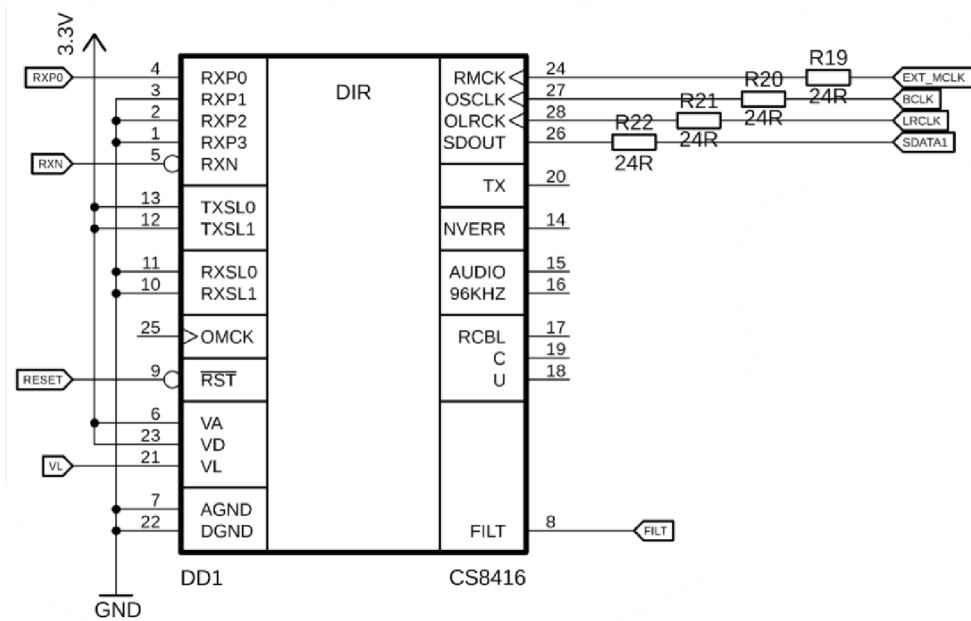


Obrázek 2.2: Zapojení sběrnice pro připojení externího generátoru

Při vstupu digitálního signálu za pomoci SPDIF komunikace bude zapotřebí přidat převodník z již zmíněné komunikace na digitální signál. Převod bude zajištěn přes čip CS8416 od firmy Cirrus Logic.

SPDIF je typ komunikace založený na standardu AES3 a přenáší dva kanály nekomprimovaného PCM nebo komprimovaného prostorového zvuku. Tento standard však nepodporuje bezztrátové formáty prostorového zvuku. V dnešní době jsou možné dva standardy konektorů, a to optický (TOSLINK) či měděný (Cinch). Typ kódování je u obou připojení stejný. Na rozdíl od měděného, optický SPDIF přenos netrpí útlumem ani impedancí, takže je možné signál přenášet na libovolnou vzdálenost. Nevýhodou je vyšší cena konektorů a cena samotného optického kabelu pro přenos. [2]

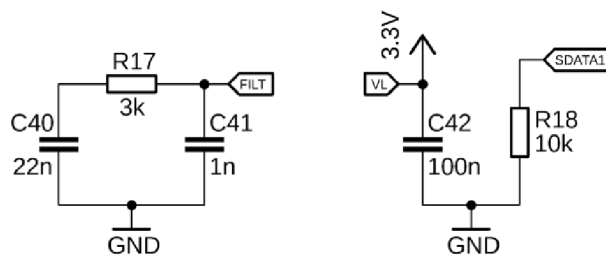
Standard AES3 je využíván k výměně digitálního audio signálu mezi profesionálními audio zařízeními. Tento signál zvládne přenést dva kanály PCM zvuku v několika přenosových médiích včetně vyvážených, nevyvážených linek a optického přenosu. [3]



Obrázek 2.3: Zapojení čipu CS8416

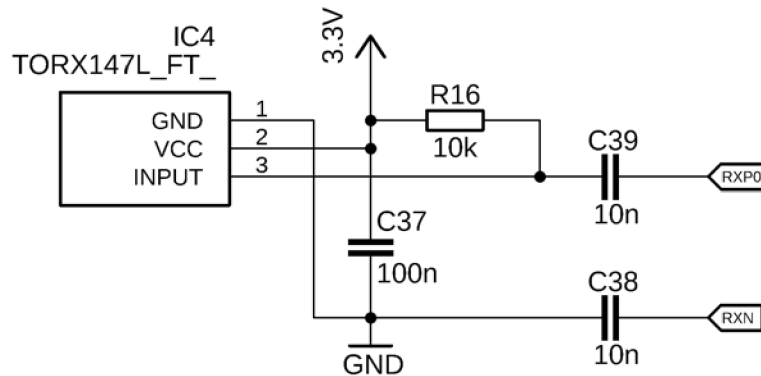
Zapojení všech potřebných vstupů a výstupů je vidět na obrázku 2.3. Vstupy digitálního signálu z optického přenosu jsou RXP0 a RXN. Výstup digitálního signálu je stejný, jako výstup z externího zdroje.

Nutné také dodat, že tento čip potřebuje vlastní filtry. Tyto filtry jsou k nalezení v datasheetu výrobce. [4] Filtry jsou zapotřebí pro správnou funkci PLL umístěné v čipu. PLL je zde pro obnovu hodinového signálu z příchozího datového rámce.



Obrázek 2.4: Zapojení filtrů potřebných pro čip CS8416

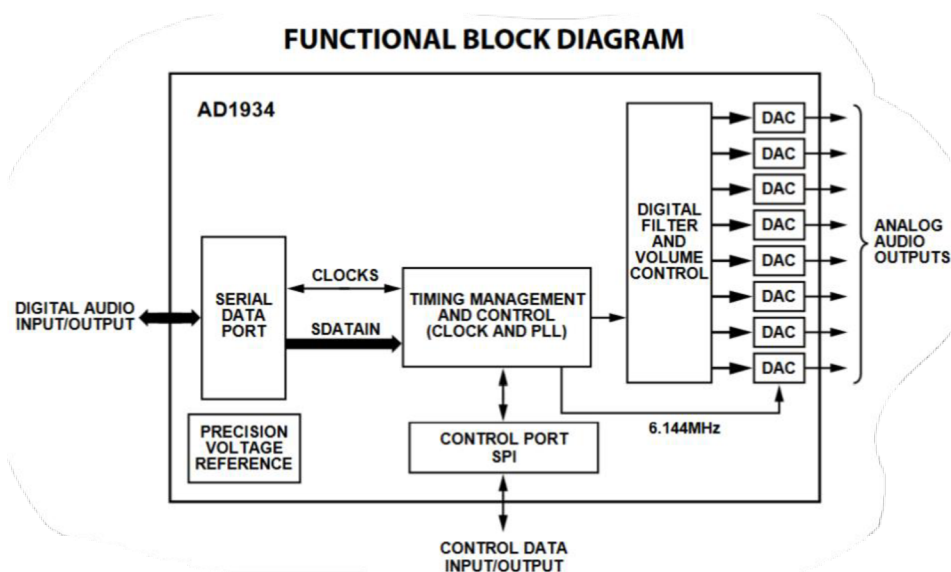
Přívod bude zajištěn konektorem TORX147(F, T) od firmy Toshiba, který umožní přenos optické komunikace a její převod na dva signály potřebné pro CS8416 a to RXP0 a RXN.



Obrázek 2.5: Zapojení optického konektoru

2.3 D/A převodník

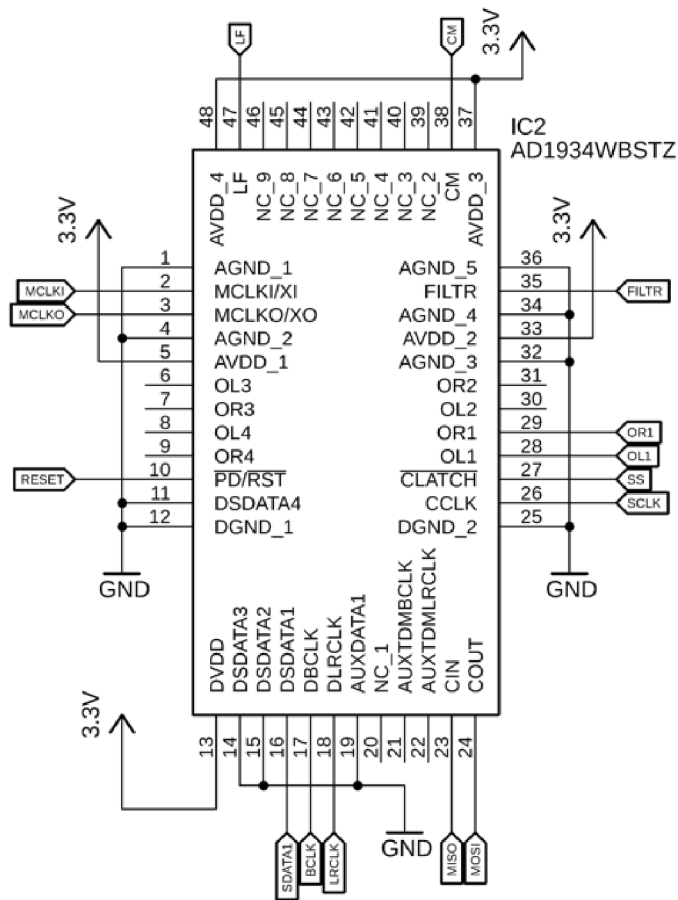
Jako samotný D/A převodník bude využit čip od firmy Analog Devices a to konkrétně AD1934. Čip již obsahuje vše, co je k převodu zapotřebí. Je však potřeba k němu přidat časovací obvody, referenční filtry a ovládání čipu samotného. Převod v čipu je na bázi multibitové sigma-delta architektury. Čip obsahuje osm těchto převodníků vždy po párech. Každý pár tvoří stereo výstupní kanál analogového signálu. Při návrhu byl tedy využit jeden pár pro stereo výstup. [5] Vnitřní zapojení vybraného převodníku je vidět na blokovém schématu zobrazeném na obrázku 2.6.



Obrázek 2.6: Blokový diagram čipu AD1934 [5]

2.3.1 Návrh zapojení D/A převodníku

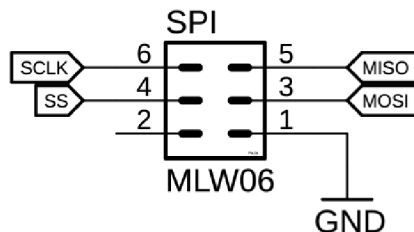
Digitální a analogové napájecí vstupy jsou všechny přivedeny na napětí o hodnotě 3,3 V. Piny FILTR, LF a CM jsou pro filtry, které jsou popsány v kapitole referenční filtry. Na vstupy MCLKI a MCLKO je připojen externí časovací krystal, který je také popsán v kapitole časovací obvody. SDATA1 je vstup pro digitální data v kombinaci s hodinovými signálními vstupy BCLK a LRCLK. Dále je zapojení opatřeno piny pro SPI komunikaci MOSI, MISO, SS a hodinový signál SCLK. Analogové výstupy jsou označeny jako OR1 pro pravý kanál a OL1 pro kanál levý.



Obrázek 2.7: Zapojení čipu AD1934

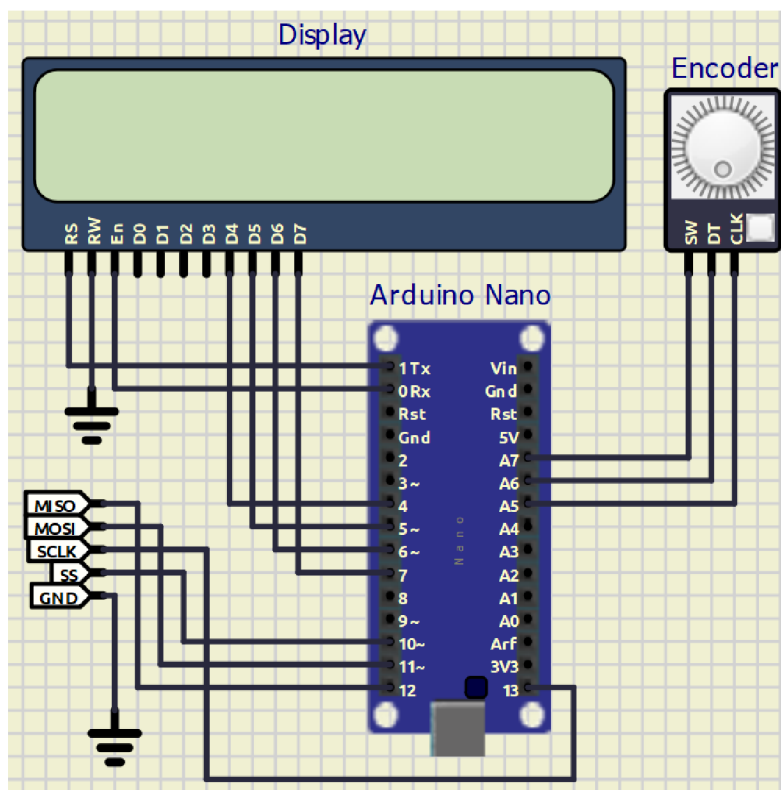
2.3.2 Nastavení vlastností převodníku

Ovládání vlastností čipu bude zařízeno za pomoci čipu Arduino Nano, které bude posílat informace přes SPI sběrnici. Zapojení SPI sběrnice je ukázáno na obrázku 2.8.



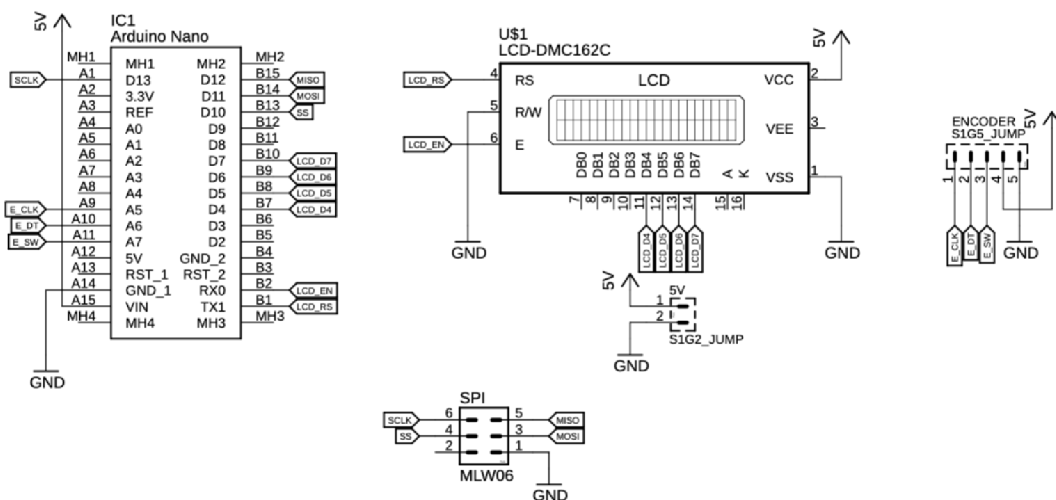
Obrázek 2.8: Zapojení konektoru pro SPI komunikaci

K čipu bude připojen LCD display, na kterém si bude uživatel moci zvolit nastavení převodníku přes jednoduché menu. Menu bude ovládáno za pomoci rotačního enkodéru. Přesné celkové zapojení je možno vidět na obrázku 2.9. Obrázek je kreslen v programu SimulIDE, kde bude možno také zapojení otestovat s hotovým programem. Program však nepočítá s potřebným napájením všech použitých periférií, tudíž pro LCD displej, enkodér a samotné arduino bude zapotřebí 5 V napájení. Sběrnice SPI odpovídá praktickému zapojení konektoru zobrazeného na předchozím obrázku 2.8.



Obrázek 2.9: Zapojení ovládacího obvodu za pomoci Arduino Nano

Schéma z programu SimulIDE bylo poté převedeno do programu EAGLE pro dokončení návrhu i s potřebným napájením. Celkové schéma je viditelné na obrázku 2.10.



Obrázek 2.10: Finální schéma ovládací části

SPI komunikace je zajištěna pomocí 4 vodičů plus zem. Pro AD1934 je vstupní slovo po sběrnici 24bitové. První byt komunikace je vždy globální adresa s určením, zda se jedná o zápis či čtení informací. Druhý byt je adresa registru, do kterého chceme informaci zapisovat a dále už se jedná přímo o data. Celkový datový rámeček je zobrazen v tabulce 1.

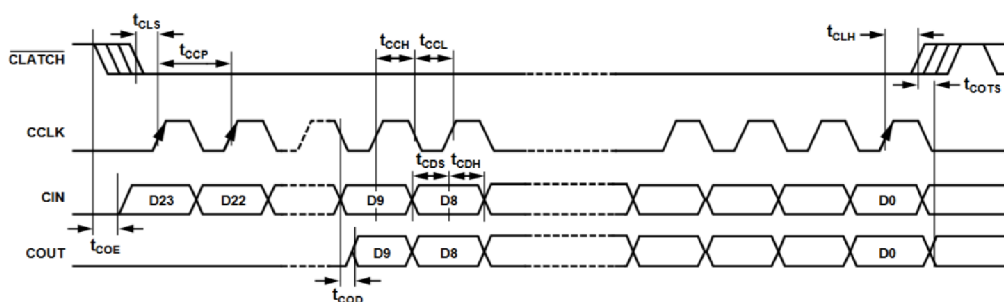
Tabulka 1: Formát SPI komunikace pro nastavování registrů

| | Globální adresa | Čtení/zápis | Adresa registru | Data |
|----------------------|------------------------|--------------------|------------------------|-------------|
| Bitová adresa | 23:17 | 16 | 15:8 | 7:0 |

Na obrázku 2.11 je vidět diagram pro SPI komunikaci. Jsou zde vyobrazeny všechny potřebné časy pro správnou interpretaci kódu posílaného přes sběrnici. Jednotlivé časy jsou vypsány v tabulce 2.

Tabulka 2: Hodnoty a popis časových úseků SPI komunikace

| Označení časového úseku | Popis | Délka | Jednotka |
|-------------------------|---------------------|-------|----------|
| t_{COE} | Povolení COUT | 30 | ns |
| t_{CLS} | Nastavení CLATCH | 10 | ns |
| t_{CCP} | Perioda CCLK | 100 | ns |
| t_{COD} | Zpoždění COUT | 30 | ns |
| t_{CCH} | Vysoká hodnota CCLK | 35 | ns |
| t_{CCL} | Nízká hodnota CCLK | 35 | ns |
| t_{CDS} | Nastavení CDATA | 10 | ns |
| t_{CDH} | Podržení CDATA | 10 | ns |
| t_{CLH} | Podržení CLATCH | 10 | ns |
| t_{COTS} | Tři stavový COUT | 30 | ns |

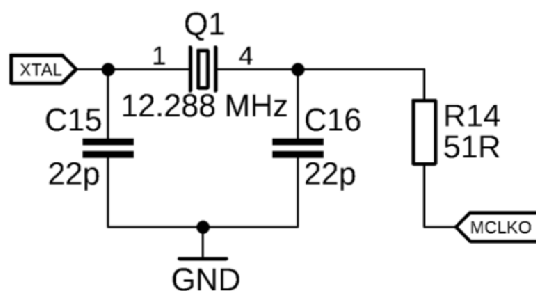


Obrázek 2.11: SPI diagram pro komunikaci

Na převodníku bude možné ovládat vzorkovací frekvenci, vstup hlavního hodinového signálu, rozlišení (délka bitového slova), hlasitosti jednotlivých kanálů, ztlumení jednotlivých kanálů a celkové ztlumení.

2.3.3 Časovací obvody

Pro správnou funkci D/A převodníku je také zapotřebí zapojení správných časovacích obvodů na dané piny použitého čipu. Na časování je využit oscilátor s frekvencí 12,288 MHz v kombinaci s kondenzátory o hodnotách 22 pF a rezistorem 51 Ω .



Obrázek 2.12: Zapojení časovacího krystalu

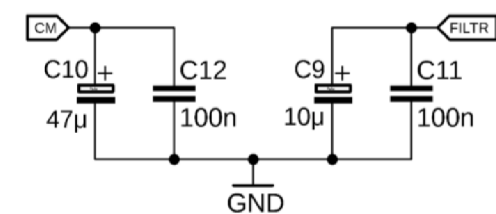
Další možností časování je využití časovacího signálu přivedeného společně s digitálním signálem na vstupu.

2.3.4 Referenční filtry

Je zapotřebí také přidání referenčních filtrů pro správné vyhodnocování hodnot při převodu. Na tyto filtry jsou používány kombinace rezistorů a kondenzátorů. Zapojení jsou převzata z datasheetu výrobce čipu. [5]

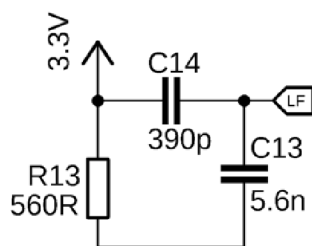
CM (common-mode) zapojení filtru je na pravé straně obrázku 2.13. Jedná se o paralelní zapojení kondenzátorů o hodnotách 47 μ F a 100 nF. Napětí, které je nastaveno pomocí tohoto filtru je využito k předpětí externích operačních zesilovačů na souřadové napětí vstupu a piny výstupního signálu. Výstupní proud je omezen na 0,5 mA.

FILTR zapojení je ukázané také na pravé straně obrázku 2.13. Opět jde o paralelní zapojení kondenzátorů o hodnotách 10 μ F a 100 nF. Tento filtr je využit pro vyfiltrování referenčního napětí převodníku.



Obrázek 2.13: Zapojení filtrů CM a FILTR

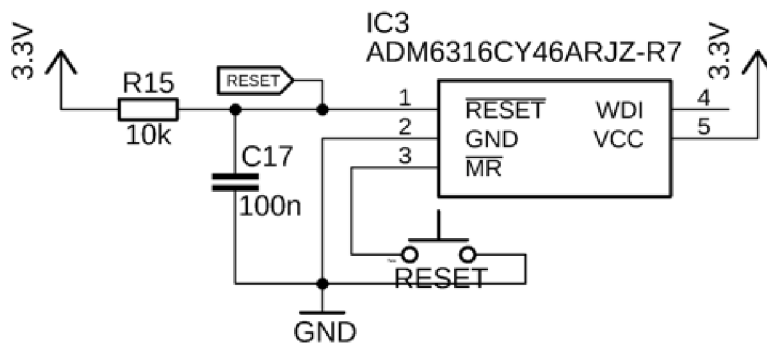
LF filtr, jehož zapojení je na obrázku 2.14, zodpovídá za referenci pro PLL v čipu AD1934.



Obrázek 2.14: Zapojení LF filtru

2.3.5 Resetovací obvod

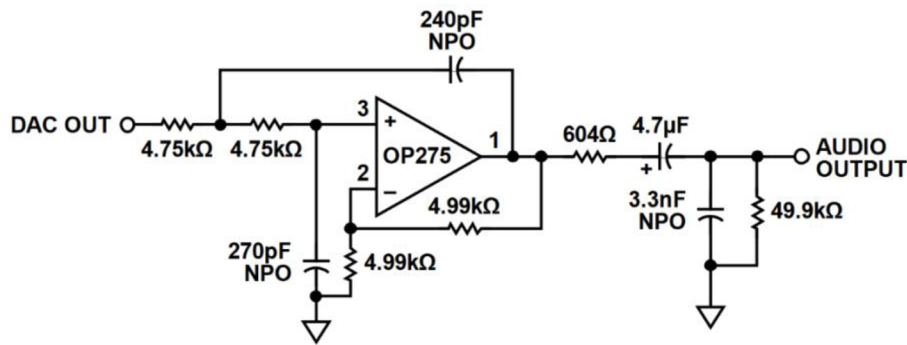
Obvod má úlohu případného resetu AD1934 a Arduina. Stejný reset je také použit pro CS8416. Pro reset všech obvodů je zapotřebí nízká úroveň napětí, proto je na vstupech trvale vysoká hodnota. Obvod ADM6316 zajistí právě tyto podmínky. Pokud bude obvod v normálním stavu, hodnota výstupu bude rovna vysoké úrovni napětí, jak již bylo zmíněno. Jakmile dojde ke zmáčknutí reset tlačítka, výstup se změní na nízkou hodnotu a projde reset všech obvodů, na který je připojen.



Obrázek 2.15: Zapojení reset obvodu

2.4 Analogové výstupy a výstupní filtry

Na analogové výstupy bude také zapotřebí připojit zesilovací prvky, jelikož výstup samotného převodníku dodává nízkou hodnotu napětí (hodnotu okolo 0,88 Vrms). V datasheetu výrobce se přímo nachází zapojení doporučené pro výstupní filtr, proto zde bude také použito. Bylo vybráno zapojení neinvertujícího zesilovacího stupně. [5]



Obrázek 2.16: Doporučené zapojení filtru na analogový výstup převodníku [5]

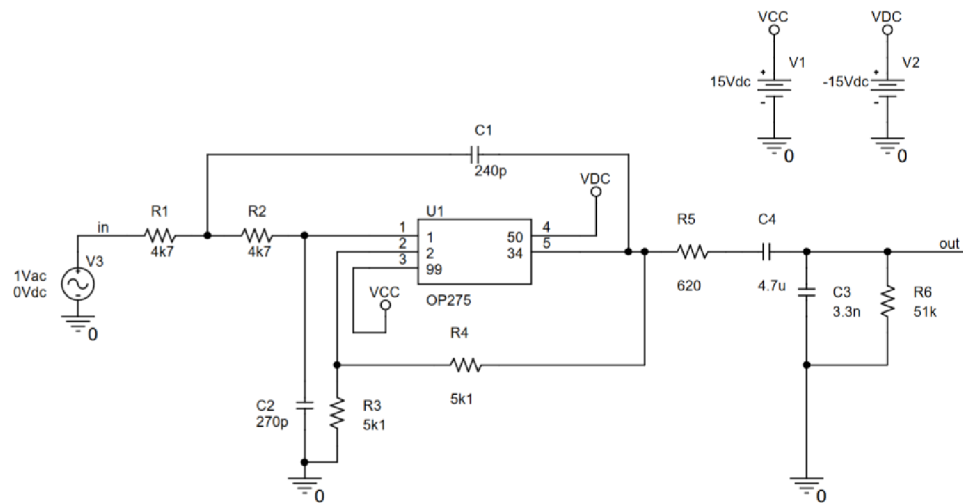
2.4.1 Simulace obvodů

Pro ověření správné funkčnosti bylo zapotřebí tento obvod odsimulovat. Při simulaci byl použit Pspice model přímo od výrobce. V uvedené tabulce jsou popsány jednotlivé vstupy bloku OP275.

Tabulka 3: Označení vstupů/výstupů Pspice modelu OP275

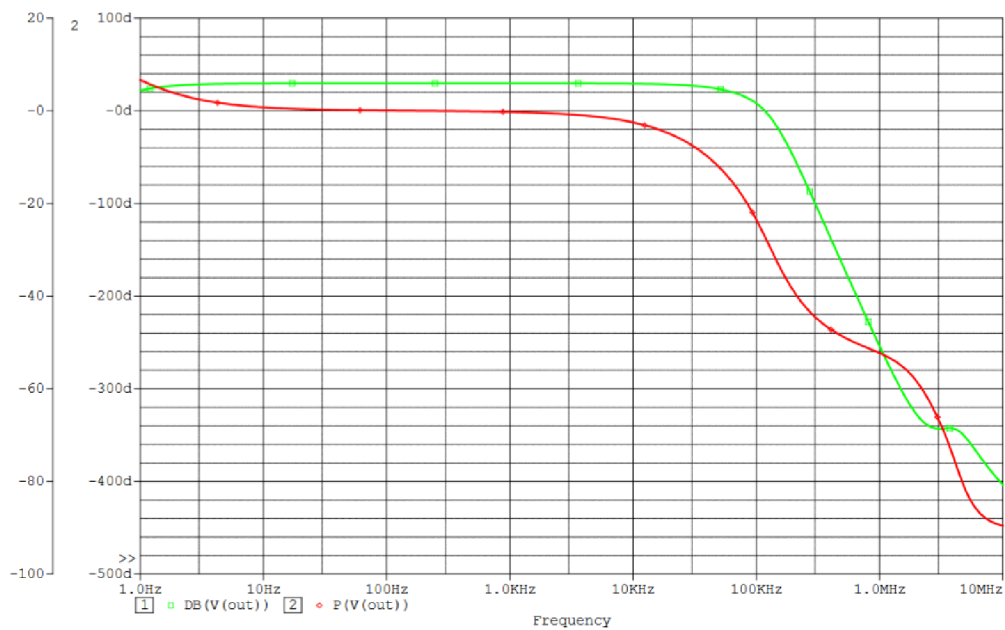
| Vstup/Výstup | Číselné označení |
|---------------------|------------------|
| Neinvertující vstup | 1 |
| Invertující vstup | 2 |
| Výstup | 34 |
| Kladné napájení | 99 |
| Záporné napájení | 50 |

Obrázek 2.17 reprezentuje zapojení pro simulaci frekvenční přenosové a fázové charakteristiky v programu Orcad Pspice.



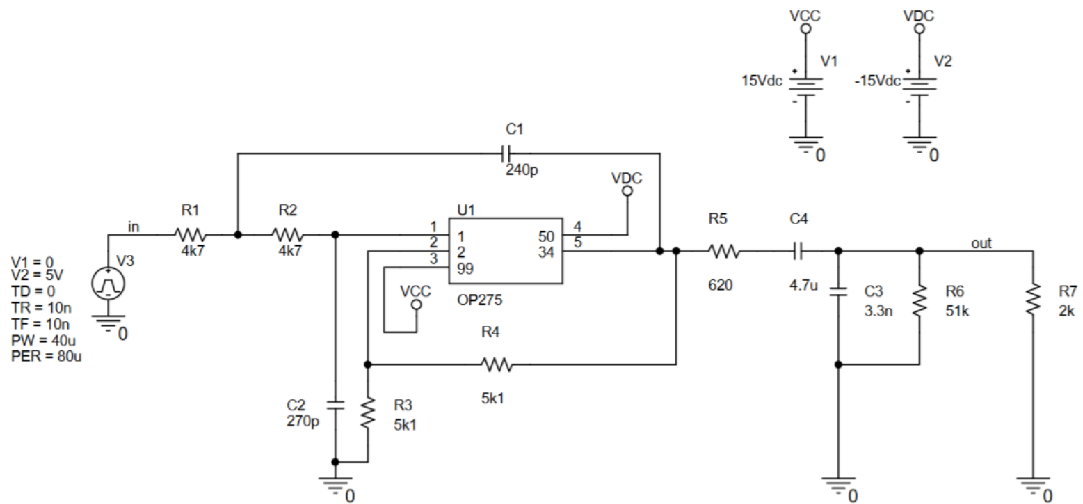
Obrázek 2.17: Zapojení pro simulaci frekvenční přenosové a fázové charakteristiky

Výstup simulace je vidět na obrázku 2.18. Jelikož požadujeme od obvodu, aby byl co nejefektivnější v kmitočtovém rozsahu 20 Hz – 20 kHz, zde je tedy charakteristika rovná. Zhruba okolo kmitočtu 85 kHz už máme pokles od maximální hodnoty o -3 dB. Z frekvenční charakteristiky je také viditelné zesílení obvodu, které je po teoretické simulaci okolo 6 dB při přivedení 1 V na vstup, což znamená, že signál je zhruba 2x zesílen. Pro použití při laboratorním měření tudíž dostačující.



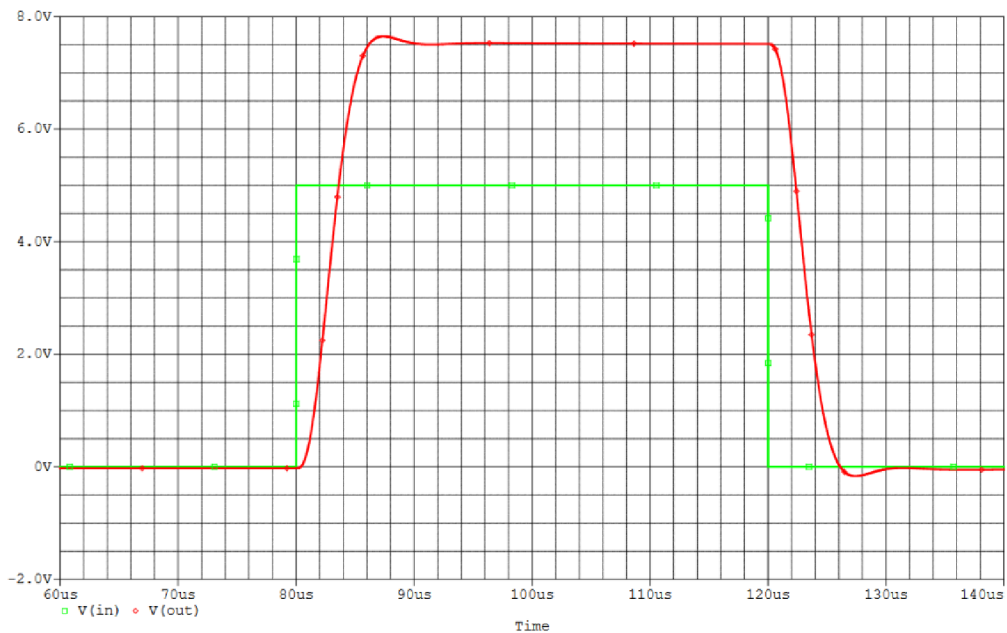
Obrázek 2.18: Frekvenční přenosová a fázová charakteristika

Dále byla provedena simulace odezvy celého obvodu na obdélníkový signál. Na obrázku 2.19 je zobrazeno schématické zapojení pro tento typ simulace. Pro simulaci bylo použito následující nastavení, obdélníkový signál s amplitudou $U_{OUT\ GEN} = 5\text{ V}$, periodou $T_{OUT\ GEN} = 80\ \mu\text{s}$, střídou 1:1, dobou nástupné hrany $t_{RISE\ GEN} = 10\text{ ns}$ a sestupné hrany $t_{FALL\ GEN} = 10\text{ ns}$. Dle datasheetu byl také na tuto simulaci přidán zatěžovací odpor R7 o hodnotě $2\text{ k}\Omega$.



Obrázek 2.19: Zapojení pro simulaci odezvy na obdélníkový signál

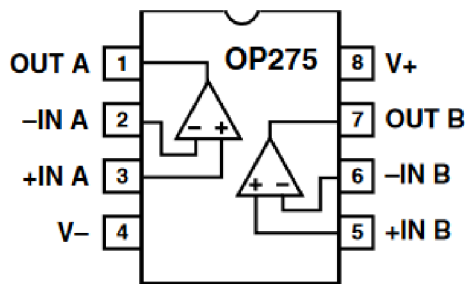
Na výsledném grafu, obrázek 2.20, je opět viditelné téměř dvounásobné zesílení. Lze pozorovat zpožděný nárůst napětí zhruba $6\ \mu\text{s}$.



Obrázek 2.20: Graf odezvy na obdélníkový signál

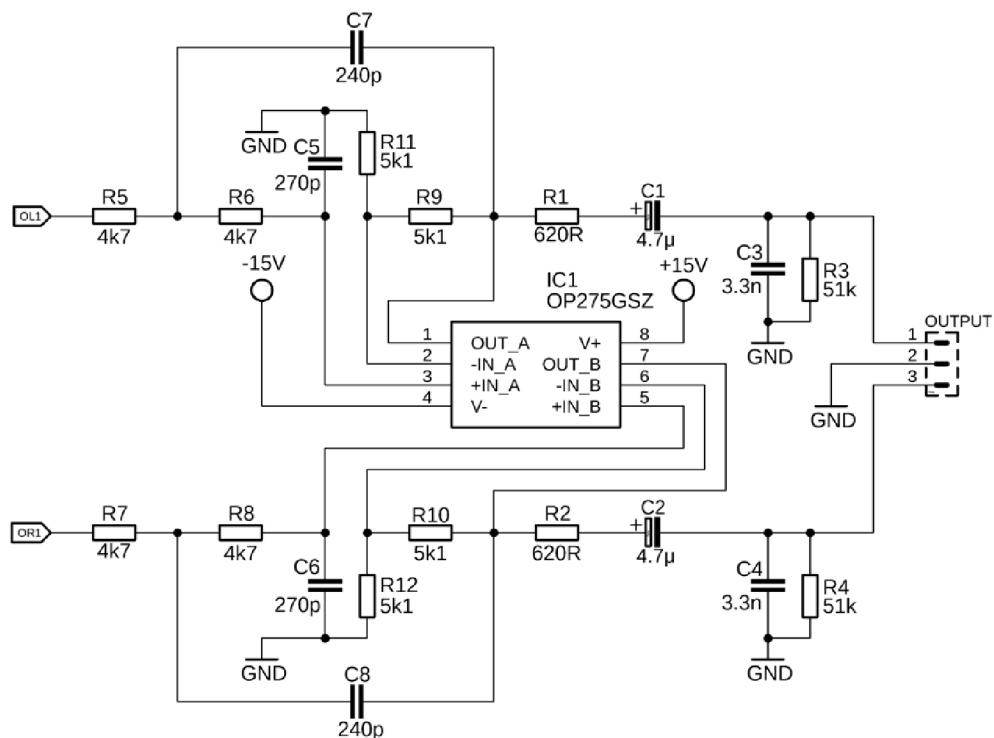
2.4.2 Praktický návrh

Na zesílení jsou použity operační zesilovače OP275 od výrobce Analog devices. Obrázek 2.21 reprezentuje vnitřní zapojení obvodu OP275GSZ vhodného pro návrh zesilovací části. Obvod totiž obsahuje dva operační zesilovače, jeden bude využit pro pravý kanál, druhý pro levý.



Obrázek 2.21: Vnitřní zapojení obvodu OP275 [6]

Schéma zapojení zesilovací části bylo zapotřebí po simulacích upravit. Hodnoty všech součástek byli převedeny do tabulkových hodnot vždy na hodnotu nejbližší k hodnotě uvedené na typickém zapojení.



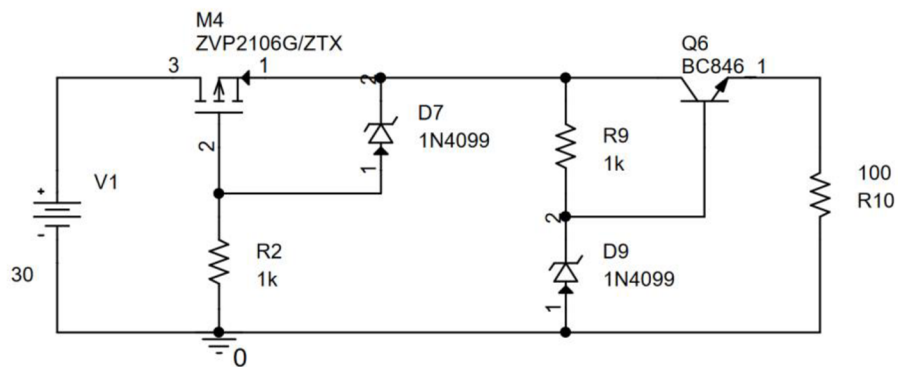
Obrázek 2.22: Zapojení výstupního filtru s OP275

2.5 Napájení a ochrany

Z důvodu toho, že bude prototyp využíván pro laboratorní výuku, bude nutné přidat ochrany na nedovolená napětí. V návrhu tedy byla zahrnuta jak ochrana proti přepětí, tak i ochrana proti přepólování.

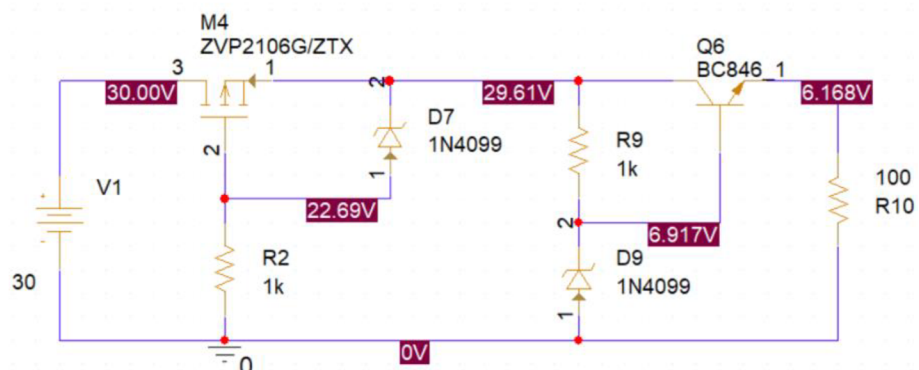
2.5.1 Simulace obvodů

Při návrhu bylo počítáno s maximálním napětím 18 V pro všechny obvody. Může se ale stát, že by se na vstupu mohlo objevit napětí až 30 V, tomu muselo být zabráněno. Ochrana proti přepólování je zajištěna kombinací mosfet tranzistoru a zenerovy diody. O snížení napětí se poté stará zenerova dioda s bipolárním tranzistorem. Schéma pro simulaci v programu Orcad Pspice je vyobrazeno na obrázku 2.23.



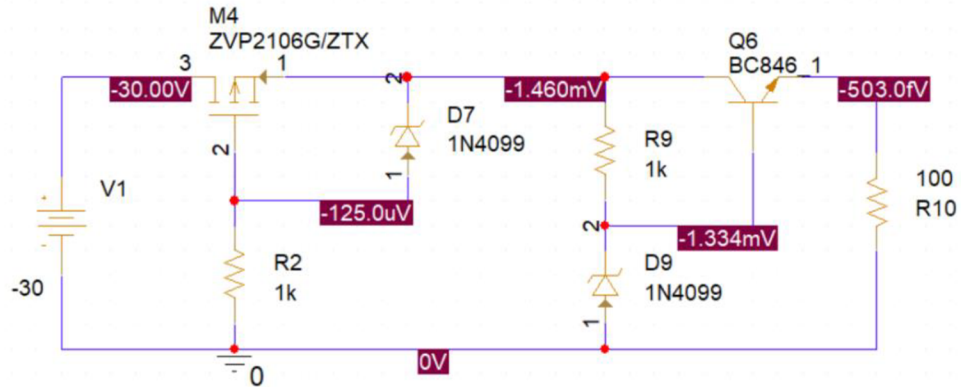
Obrázek 2.23: Schéma ochranného obvodu pro simulaci

Při prvních simulacích byla zjištěna potřeba změny odporů ve schématu z důvodu velkého úbytku napětí na jednotlivých prvcích, tím pádem většího zahřívání a nutnosti chlazení, což by při použití pro laboratorní měření nebylo výhodné. První návrh obsahoval odpory o hodnotách pouze 100 Ω, poté byly hodnoty zvýšeny na 1 kΩ. Simulace byla provedena s jinými hodnotami zenerova napětí pro obě diody, než bylo využito v návrhu. Každopádně pro ověření správné funkce to postačí.



Obrázek 2.24: Simulace funkčnosti obvodu na snížení na požadované napětí

Simulace obvodu pro opačné napětí dokazuje také správnou funkčnost. Při přivedení záporného napětí se hodnota na výstupu změní na utlumenou hodnotu napětí, aby nedošlo k poškození obvodu.

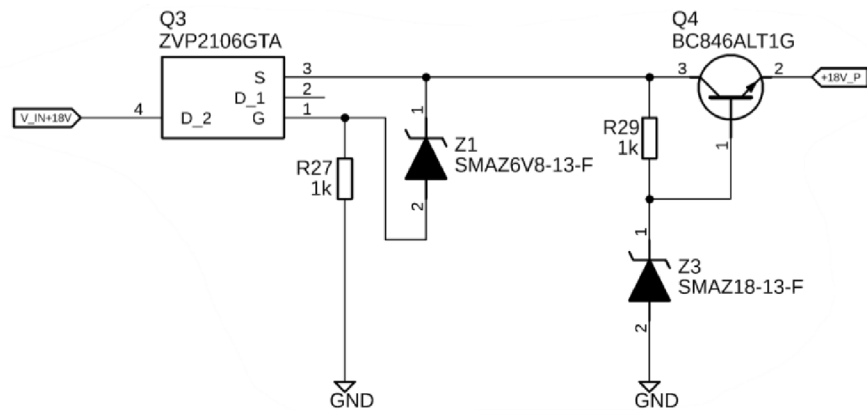


Obrázek 2.25: Simulace funkčnosti obvodu na ochranu proti opačné polaritě napětí

Stejně simulace byly provedeny také pro opačné napětí, tudíž snížení záporného napětí na požadovanou hodnotu a přivedení pouze záporného napětí.

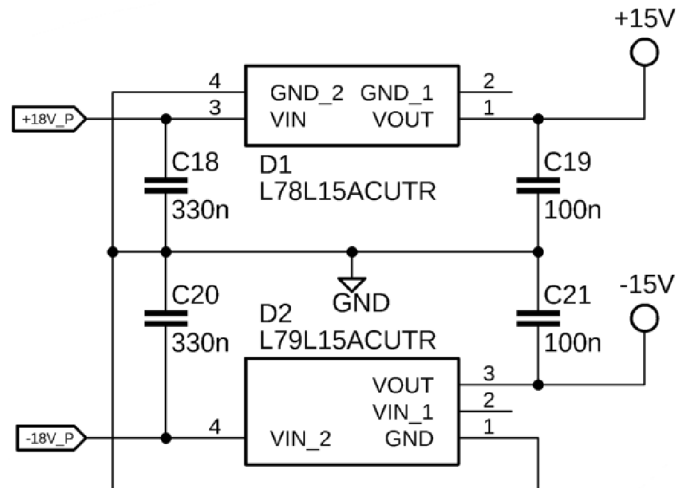
2.5.2 Praktický obvodový návrh

Na obrázku 2.25 je zapojení ochranného obvodu se správnými zenerovými diodami pro kladné napájecí napětí. Blok označuje mosfet tranzistor.



Obrázek 2.26: Zapojení ochranného obvodu se Zenerovými diodami na 18 V

Z již zmíněných 18 V, které jsou výstupem ochranného obvodu je poté za pomoci stabilizátoru vytvořeno napětí 15 V. Celé toto zapojení je poté stejné pro záporné napětí, které je v kombinaci s kladným napětím potřebné pro symetrické napájení operačních zesilovačů.



Obrázek 2.27: Zapojení stabilizátorů pro symetrické napájení výstupních filtrů

Z kladné části vstupního napětí 18 V je za pomoci step-down konvertoru vytvořeno napětí 5 V nutné pro napájení ovládací části D/A převodníku. Konvertor je navržen dle typického zapojení použitého čipu MP2307, které je k nalezení v datasheetu výrobce. [7]

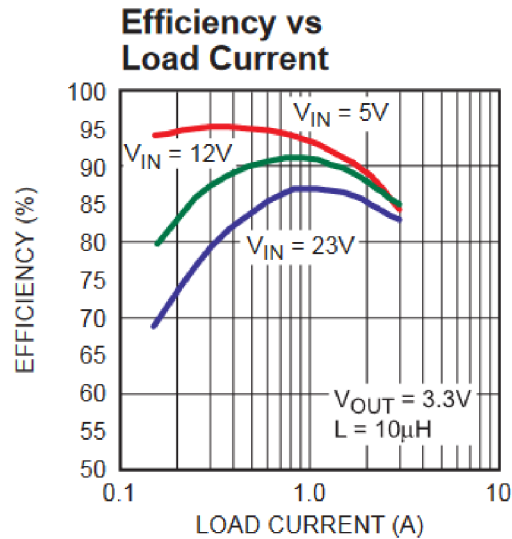
Step-down konvertor pracuje na podobném principu jako spínané zdroje napětí. Ze vstupního napětí vytvoří pulzy, které jsou následně za pomoci kombinace cívky a kondenzátoru vyhlazeny na konstantní napětí. Změnou šířky jednotlivých pulzů navíc lze měnit velikost výstupního napětí, avšak nikdy se nelze dostat nad hodnotu vstupního napětí. [8]

Tabulka 4: Hodnoty odporů potřebné pro výstupní napětí

| VOUT | R1 (R24) | R2 (R26) |
|-------|----------|----------|
| 1,8 V | 9,53 kΩ | 10 kΩ |
| 2,5 V | 16,9 kΩ | 10 kΩ |
| 3,3 V | 26,1 kΩ | 10 kΩ |
| 5 V | 44,2 kΩ | 10 kΩ |
| 12 V | 121 kΩ | 10 kΩ |

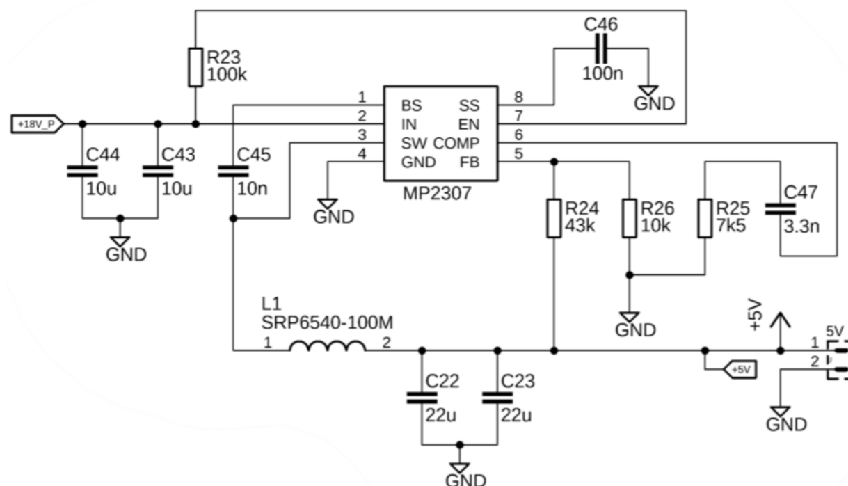
Pro potřebné napětí 5 V je zapotřebí zvolit správné hodnoty odporů. Proto odpor R24 má hodnotu 43 kΩ a odpor R26 10 kΩ. Hodnoty potřebné pro určitá napětí jsou viditelné v tabulce 4.

Výhoda použitého čipu je vcelku velká účinnost na napětí, které po daném obvodu vyžadujeme. Graf účinnosti je viditelný na obrázku 2.27. Na vodorovné ose je napětí, na svislé poté účinnost. Vyobrazeny jsou křivky pro všechna nastavitelná napětí.



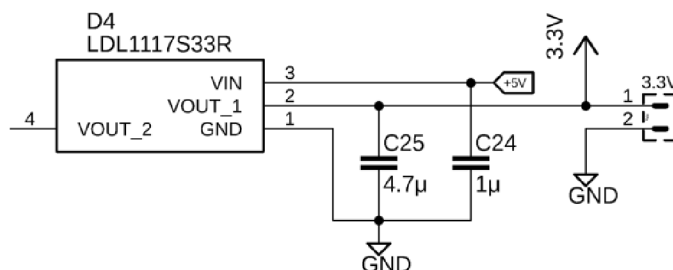
Obrázek 2.28: Graf závislosti účinnosti na napětí [7]

Celkové schéma zapojení použitého step-down konvertoru je vyobrazeno na obrázku 2.28. Namísto step-down konvertoru by bylo možno použít také stabilizátor pro snížení napětí, každopádně úbytek, který by musel stabilizátor zpracovat, by vytvářel velké množství tepla. Obvod by byl tedy velice neefektivní. Z tohoto důvodu je tedy využit step-down konvertor.



Obrázek 2.29: Schéma step-down konvertoru

Po převodu napětí na 5 V za pomoci step-down konvertoru je využito dalšího a zároveň posledního stabilizátoru pro další potřebné napětí. Toto napětí o hodnotě 3,3 V je potřebné pro napájení všech ostatních čipů.

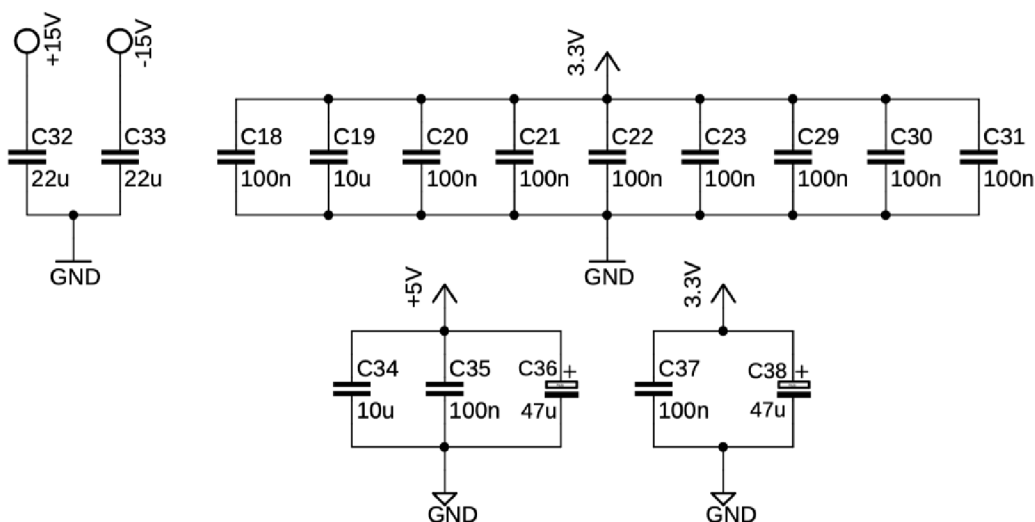


Obrázek 2.30: Zapojení stabilizátoru napětí pro 3,3 V

V návrhu jsou také použity blokové kondenzátory umístěné vždy nejbližší k pinům, jak AD1934, OP275 tak i CS8416, které jsou zapotřebí opatřit napájecím napětím pro správnou funkčnost čipů.

Blokové kondenzátory jsou zde z důvodu reakce napájecího zdroje na změnu proudu požadovaného daným obvodem, který je na zdroj připojen. Pokud při pevném nastaveném napětí dojde ke změně požadovaného proudu, napájecímu zdroji vždy chvíli trvá, než na změnu zareaguje. Blokové kondenzátory tedy slouží na udržení chvilkového poklesu napětí na pinech ve chvíli, kdy dojde ke změně napájecího napětí zdroje z důvodu většího odebíraného proudu.

Použity jsou na všechny tři napájecí napětí, jak pro 3,3 V, 5 V, tak i pro symetrické napájení 15 V pro zesilovací prvek.



Obrázek 2.31: Blokové kondenzátory pro všechna napětí

3. NÁVRH A REALIZACE CELKOVÉHO ZAPOJENÍ D/A PŘEVODNÍKU A JEHO PROTOTYPU

Obsahem této kapitoly je spojení všech zmíněných částí obvodu D/A převodníku a napájecí části, následný návrh desek plošných spojů, umístění jednotlivých desek do krabičky a měření výsledného prototypu.

Při teoretickém návrhu bylo uvažováno nad umístěním všech prvků návrhu na jednu DPS. Kvůli lepšímu otestování jednotlivých částí byl návrh přehodnocen a rozdělen na tři desky. Deska s napájecími obvody, druhá, na které je umístěn převodník s čipem CS8416 a samotný D/A převodník. Na třetí desce se poté nachází Arduino Nano s LCD displejem, rozhraním SPI sběrnice a enkodérem.

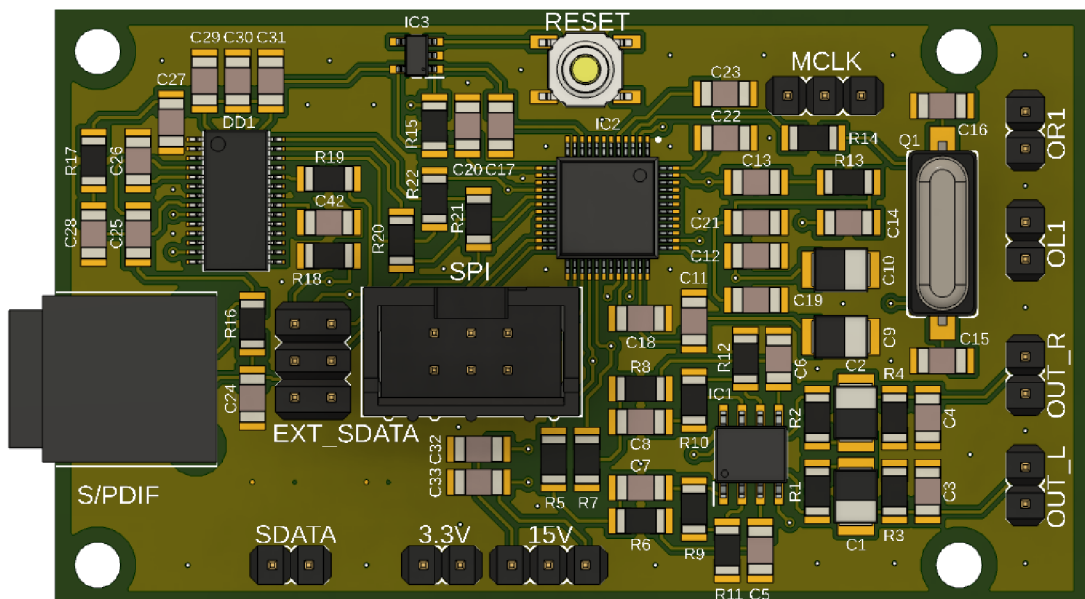
Všechny navržené desky byly vyráběné firmou JLCPCB, která sídlí v Číně.

3.1 Návrh desky plošného spoje D/A převodníku

Návrh schématu byl převeden na návrh DPS D/A převodníku. Jelikož byl návrh dělán v programu Fusion 360 od firmy Autodesk, v části EAGLE, tak byla deska po dokončení převedena na 3D provedení pro představu toho, jak bude deska vypadat. Deska je viditelná na obrázku 3.1.

Při návrhu také došlo k jedné změně oproti původnímu schématu. Jelikož firma Toshiba přestala vyrábět (nebo není nikde k dostání) optický konektor pro SPDIF komunikaci, byl vyměněn za stejný typ, ale od firmy Cliff Electronic Components s označením FCR684205R.

Jako napájecí konektory a konektory pro měření umístěné na desce byli použity konektory typu kolíkové lišty. Konektory pro měření jsou označeny jako SDATA ve spodní části desky. OR1 a OL1 umístěné v pravé části desky jsou jako přímý výstup z D/A převodníku, na které budou přes stíněné kabely připojené konektory typu BNC. To samé platí pro výstupy označené jako OUT_R a OUT_L. Na rozdíl od předchozích jsou tyto výstupy až z části za zesilovacím prvkem.



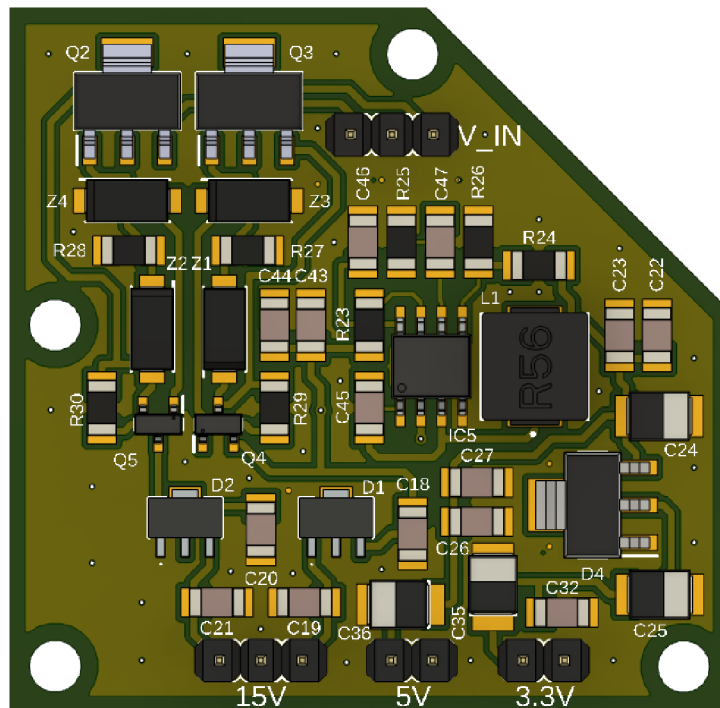
Obrázek 3.1: 3D Návrh DPS s D/A převodníkem

3.2 Návrh desky plošného spoje napájecí části

Druhá deska je realizací schématu napájecí části. Deska byla v pravé části seříznuta pod úhlem 45° z důvodu umístění zdířky pro napájení do krabičky zhruba v tomto místě. 3D deska je opět viditelná na obrázku 3.2.

Stejně jako na předchozí desce došlo ke změně jedné součástky z důvodu nedostupnosti, a to konkrétně jednoho z MOSFET tranzistorů. Na funkčnosti obvodu to však nic nemění.

Pro vstup a výstupy z desky byly opět použity stejné typy konektorů, a to kolíkové lišty.

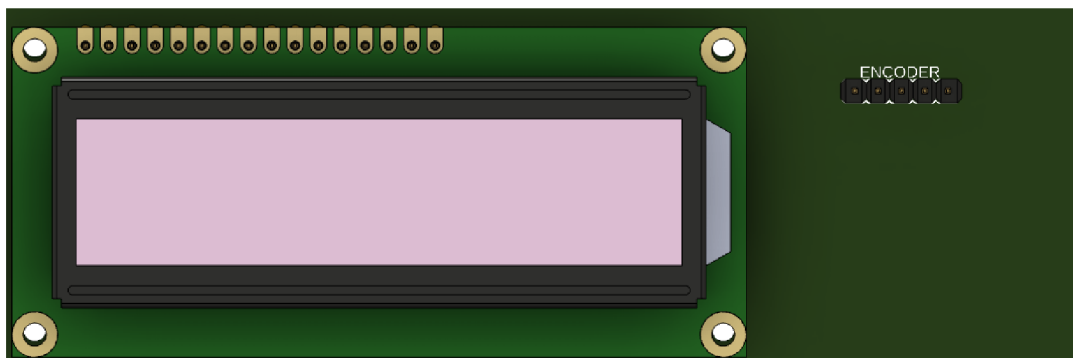


Obrázek 3.2: 3D návrh DPS napájecí části

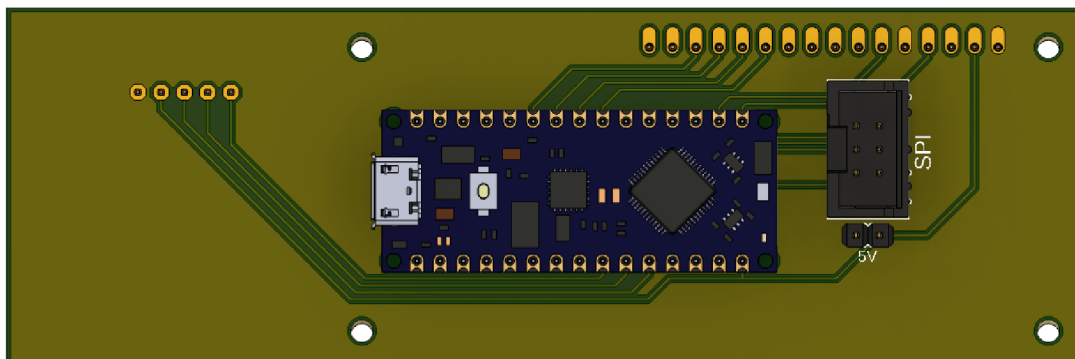
3.3 Deska pro ovládací obvod

Třetí a poslední deska obsahuje zapojení mikrokontroleru Arduino nano, enkodéru, LCD displeje, konektoru pro SPI komunikaci a kolíkový konektor pro napájení 5 V. Výsledná 3D deska je viditelná na obrázku 3.3, každopádně zde není viditelný 3D model enkodéru, ten bohužel nebyl nalezen ani dokreslen. Místo pro něj je pouze označeno.

Na desku jsou již zmíněné prvky umístěny na obě strany. Na jedné straně se nachází LCD displej s enkodérem jako přední panel. Druhá strana obsahuje zbytek zmíněných prvků.



Obrázek 3.3: Přední strana desky s LCD displejem a enkodérem



Obrázek 3.4: Druhá strana desky s Arduino mikrokontrolérem a SPI konektorem

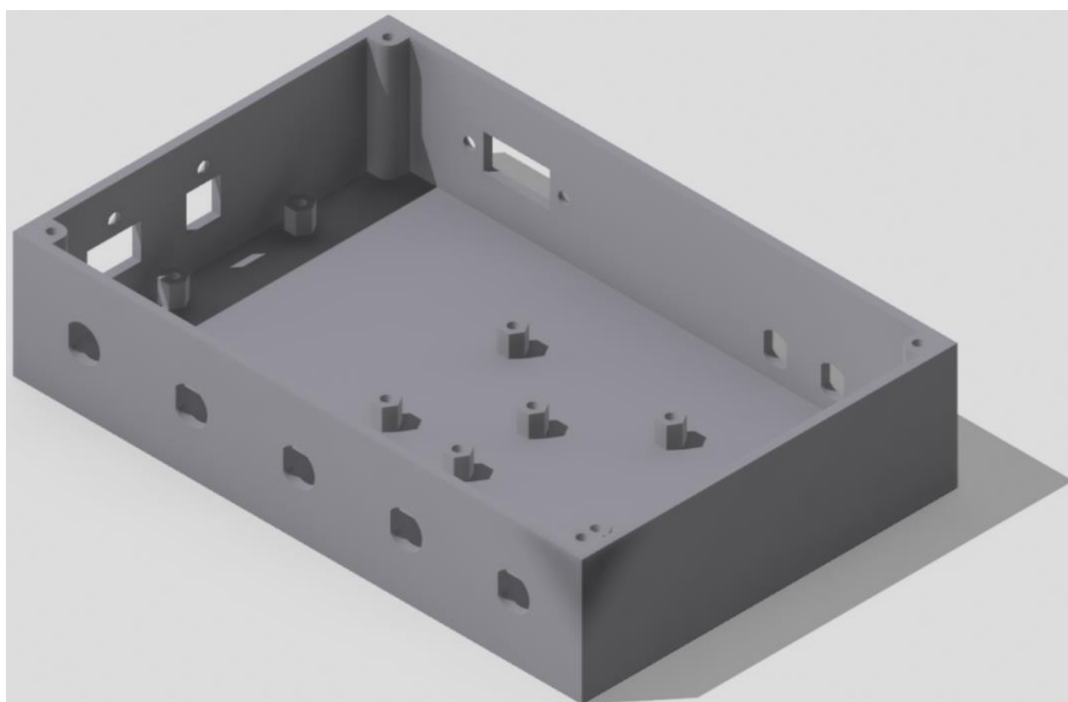
Při testování této desky byly zjištěny nedostatky ohledně absence připojených pinů LCD displeje označených jako A a K pro napájení jeho podsvícení a připojení trimru o velikosti 20 k Ω na pin označený jako V0 (ve schématu VEE) pro doladění kontrastu displeje.

3.4 Krabička pro umístění DPS

Na návrh krabičky, do které budou desky umístěny byla opět zvolena možnost 3D modelování, konkrétně v programu Shapr3D od stejnojmenné firmy. Krabičky byly poté vytisknuty za pomoci 3D tisku. Návrh byl rozdělen na dvě krabičky, a to krabičku pro napájecí obvody společně s D/A převodníkem a pro Arduino.

3.4.1 Krabička pro A/D převodník

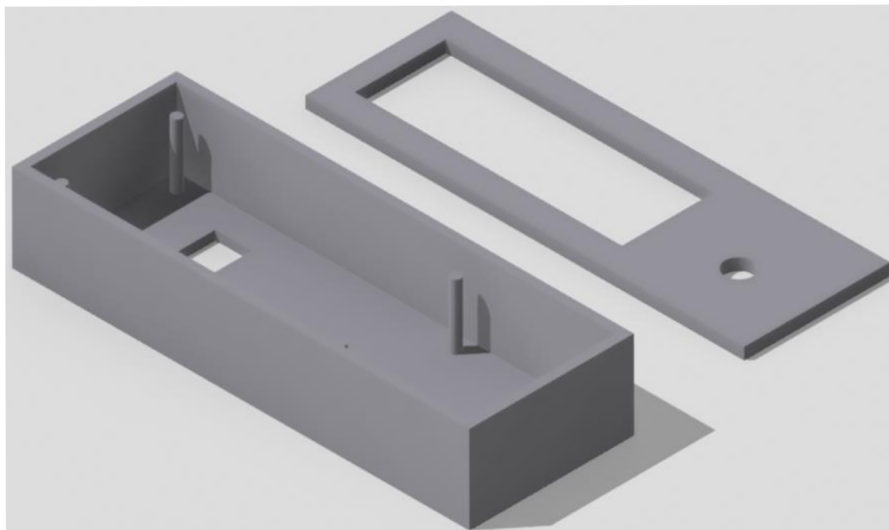
Na připevnění desek do krabičky byly umístěny distanční sloupky do míst, kde se nachází díry pro montáž DPS. Přední panel krabičky bude osazen BNC konektory pro měření. Zadní panel obsahuje konektor pro připojení SPI sběrnice, napájení ovládací části a napájení celého přípravku přes napájecí zdířky banánkových konektorů. Na levé straně z pohledu na přední panel se nachází konektor SPDIF pro připojení optického kabelu a konektor pro připojení externího zdroje digitálního signálu. Krabička je zavíratelná přes víko, které se přes čtyři šrouby připevní na vrchní stranu krabičky. Návrh krabičky je viditelný na obrázku 3.5.



Obrázek 3.5: 3D model krabičky pro D/A převodník

3.4.2 Krabička pro Arduino

Krabička pro Arduino je poté už v celku jednoduchá. Na vrchní straně se nachází výřezy na displej a osu rotačního enkodéru. Tato část je odnímatelná od zbytku krabičky. Spodní strana obsahuje výřez na SPI konektor a napájení ovládací části. 3D model obsahuje obrázek 3.6.



Obrázek 3.6: 3D model krabičky pro Arduino

3.5 Program pro řízení D/A převodníku po SPI komunikaci

Program je koncipován následujícím způsobem. Základní menu je opatřeno parametry, které chceme nastavovat. V menu se uživatel pohybuje mezi jednotlivými prvky pomocí rotačního enkodéru. Po zmáčknutí tlačítka enkodéru se uživatel dostane do podmenu daného parametru. Zde už jsou možnosti, které lze nastavit na D/A převodníku. Příklad kódu pro takovéto menu je uveden na obrázku 3.7.

```
// Check if the encoder button was pressed
if (digitalRead(PIN_SW) == LOW) {
  // Perform the selected menu action
  switch (currentMenu) {
    case 0:
      // Action for Item 1
      lcd.clear();
      lcd.setCursor(0, 0);
      lcd.print("Start DAC");

      // Display the options for Item 1
      lcd.setCursor(0, 1);
      lcd.print("1. On   2. Off");

      resetActivityTimer();
    break;
  }
}
```

Obrázek 3.7: Kód pro první parametr menu

Kód tedy kontroluje zmáčknutí tlačítka enkodéru, zapsáno v prvním řádku kódu. Všechny zobrazované možnosti jsou poté ve funkci case. Na enkodér je využívána knihovna. To stejné platí pro LCD displej.

Pro správnou funkčnost celého kódu je zapotřebí správná deklarace pinů, na které máme připojené jednotlivé prvky pro ovládání či zobrazování. Tento úkon se provádí hned na začátku po provedení importu knihoven.

```
#include <LiquidCrystal.h> // Include the LCD library
#include <Encoder.h>       // Include the Encoder library
#include <SPI.h>           // Include the SPI library

// Define the LCD object
LiquidCrystal lcd(1, 0, 4, 5, 6, 7); // Adjust the pin numbers to match your wiring

// Define the Encoder pins
#define PIN_SW A7
#define PIN_CLK A5
#define PIN_DT A6
#define PIN_BACKLIGHT 3

Encoder encoder(PIN_CLK, PIN_DT);
```

Obrázek 3.8: Import knihoven a deklarace pinů

Pro co nejdelší funkčnost displeje, co se týká časového vysvícení byla přidána funkce, která se stará o nastavení displeje po deseti sekundách do stavu spánku. Toto je zajištěno přes PWM pin Arduina, konkrétně se jedná o pin 3. Nastavování probíhá způsobem viditelným na obrázku 3.9.

```
void lcdSleep() {  
    digitalWrite(PIN_BACKLIGHT, LOW); // Turn off the backlight  
}  
  
void lcdWakeUp() {  
    digitalWrite(PIN_BACKLIGHT, HIGH); // Turn on the backlight  
}
```

Obrázek 3.9: Nastavení LCD displeje do stavu spánku a probuzení

SPI komunikace je provedena opět přes knihovnu, která je oficiálně poskytována samotným výrobcem Arduina. Knihovna nese název *SPI.h*. Úvodní nastavení SPI komunikace probíhá na začátku kódu v části `setup`, kde se nachází i další základní nastavení, konkrétně počáteční hodnoty všech proměnných použitých v programu.

```
void sendDataSPI(byte address, byte data) {  
    digitalWrite(SS, LOW); // Select the SPI slave  
  
    SPI.transfer(address); // Send the address of the register  
    SPI.transfer(data); // Send the 8-bit information  
  
    digitalWrite(SS, HIGH); // Deselect the SPI slave  
}
```

Obrázek 3.10: Nastavení SPI komunikace

Je také nezbytné dodat do každé části menu nastavení parametrů SPI komunikace, to znamená hodnotu adresy registru, na který chceme data odesílat a samotná data. Data je možné zadávat buďto v binární nebo hexadecimální soustavě. V našem případě je použita hexadecimální soustava. První číslo udává adresu registr, druhá data, která odesíláme.

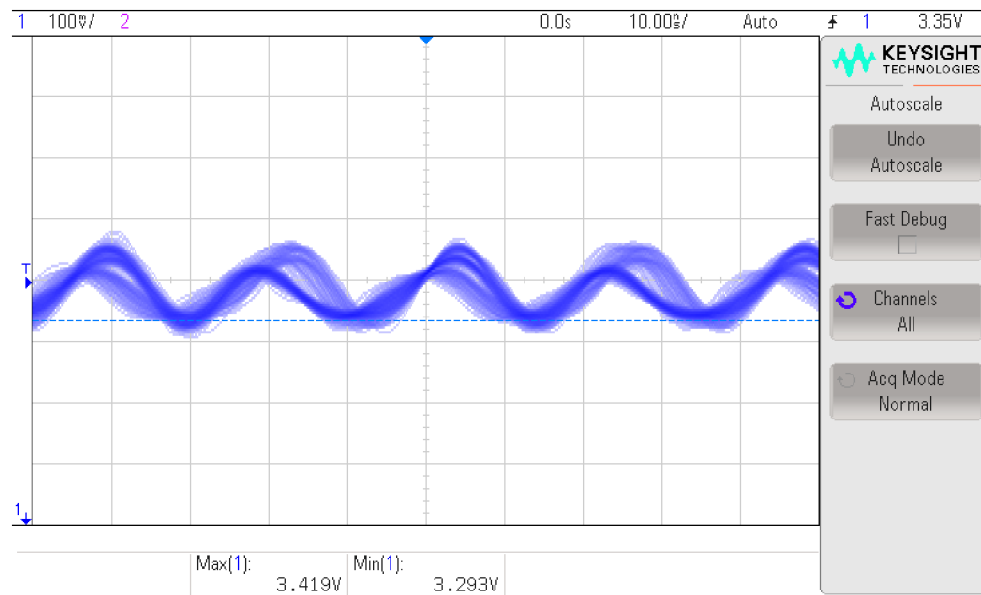
```
sendDataSPI(0x03, 0x33); // Send address 0x03 and data 0x33
```

Obrázek 3.11: Posílání adresy registru a dat do jeho obsahu

Program ve fázi, ve které se nachází, je téměř funkční. Je pouze zapotřebí dodělat jednotlivé nastavitelné parametry v částech menu a otestovat správný průběh SPI komunikace. Jelikož ale čip, který potřebuje SPI komunikaci pro funkčnost a jeho nastavitelnost (jedná se o AD1934) není provozuschopný, nebyl program po stránce použitelnosti dokončen do finálního stavu. O důvodech nefunkčnosti čipu v následující kapitole.

3.6 Měření výsledného prototypu a zjištění chyb

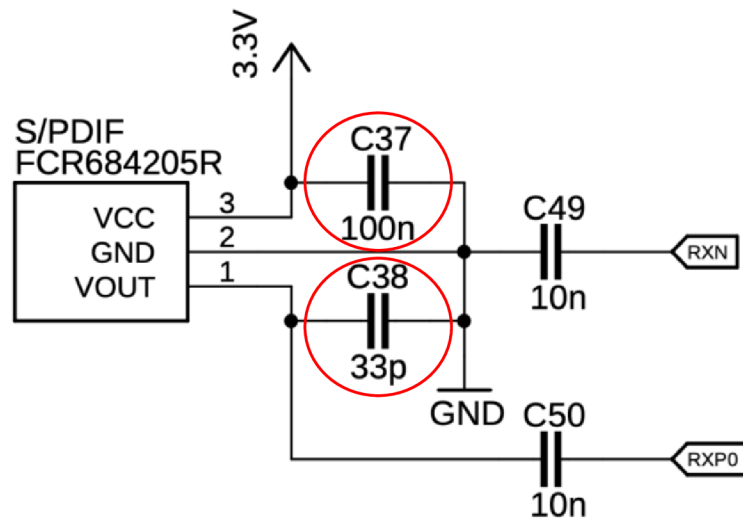
Měření vyhotoveného prototypu nedopadlo dle představ. Při odhalování prvních chyb bylo zapotřebí se zaměřit na napájecí větve. Zda má správnou hodnotu napětí, či není nějak zkreslená atd. Už zde nastal první problém, kdy napájení není perfektně vyhlazené a mírně kolísá. Na funkčnost většiny obvodů by to však nemělo mít vliv. Signál je viditelný na obrázku 3.12.



Obrázek 3.12: Průběh napětí 3,3 V napájecí větve

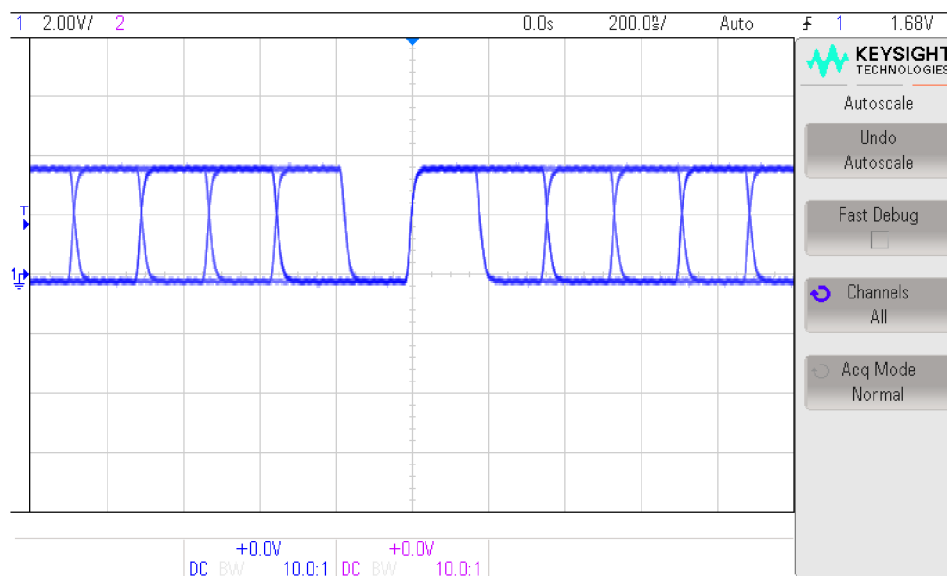
Dalším měřením bylo ověření vstupní komunikace SPDIF. Zde nastala první větší chyba. Měřený signál, který přicházel z konektoru optické komunikace nebyl zdaleka takový, jaký byl očekáván dle teorie. Signál měl podobný průběh jako napájecí větve viditelná na předchozím obrázku 3.12.

Jelikož byl konektor uprostřed návrhu vyměněn, bylo dle datasheetu zjištěno, že je zapotřebí vyměnit součástky, které byly umístěny u konektoru. Tento fakt nebyl vyzorován při výměně konektoru, ale až při jeho měření. Původní odpor byl odstraněn a nahrazen druhým kondenzátorem. V novém zapojení je tedy zapojen kondenzátor o kapacitě 30 pF mezi piny GND a Vout a kondenzátor o hodnotě 100 nF mezi Vcc a GND. Výsledné změněné zapojení je viditelné na obrázku 3.13.

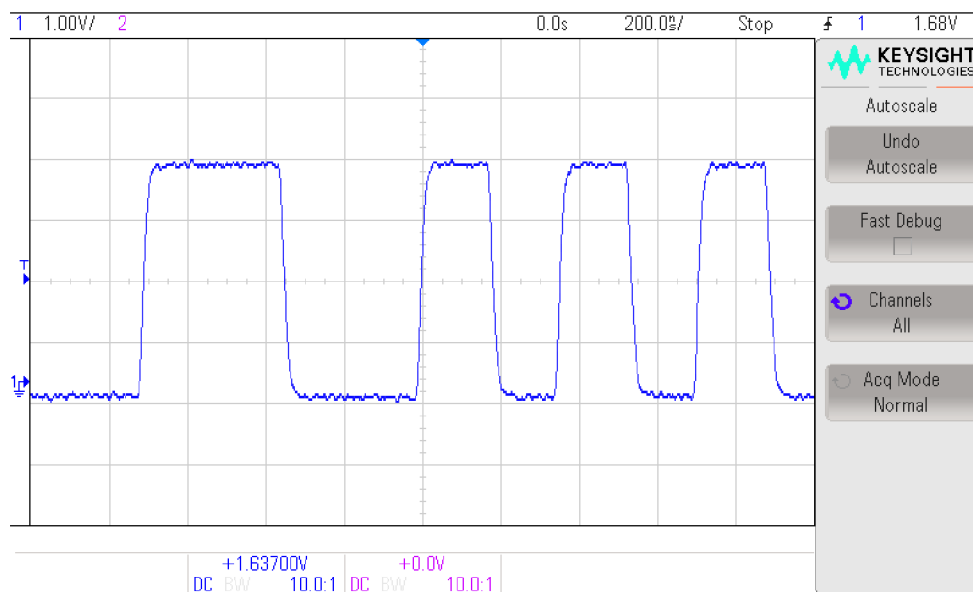


Obrázek 3.13: Změněné schéma zapojení SPDIF přijímače

Po změně zapojení byla objevena chyba ve footprintu součástky, kdy byl na desce prohozen pin Vcc a Vout. Toto bylo pro účely měření také opraveno. Výsledný SPDIF signál byl změřen a porovnán s teoretickým předpokladem. Signály po opravě zapojení si již odpovídali. Změřený signál je vyobrazen na obrázku z osciloskopu 3.14 a 3.15.



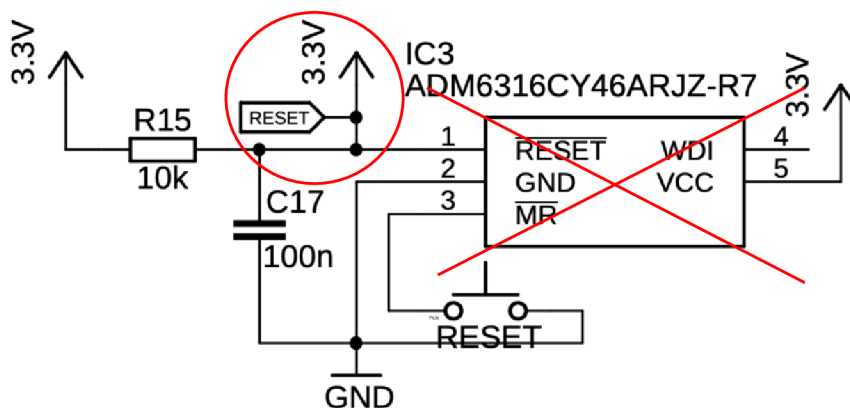
Obrázek 3.14: Průběh signálu SPDIF komunikace



Obrázek 3.15: Pozastavený průběh SPDIF komunikace

Následně byl problém dostat nějaký signál z čipu CS8416. Po objevení problému s příjmem signálu SPDIF komunikace se na vstupu čipu objevoval signál, který měl, ale z čipu už signál žádný nešel. Po inspekci datasheetu čipu bylo zjištěno, že celé zapojení odebírá méně proudu, orientačně viditelné na digitálním displeji laboratorního zdroje, než by teoreticky mělo. Celé zapojení D/A převodníku mělo odebírat něco okolo 80 až 90 mA při převodu signálu, ale obvod odebíral pouze 20 mA, z toho 10 mA byl odběr optického konektoru, který byl experimentálně změřen připojením pouze daného konektoru bez zbytku obvodu.

Proběhlo tedy pár měření a kontrola datasheetu a závěr byl takový, že čip, který se měl starat o přívod logické 1 na reset vstup CS8416 byl nefunkční. Konkrétně se jedná o čip ADM6316. Místo logické 1 (3,3 V) se zde nacházel signál o logické 0 (0 V), tudíž docházelo k neustálému resetu čipu. Tento problém byl následně odstraněn oddělením vadného čipu a pro měřicí účely bylo reset tlačítko bypassnuto. To znamená, že byl přiveden signál o logické 1 na reset vstup permanentně. Obrázek 3.16 ilustruje změny ve schématu (v případě měření na DPS).



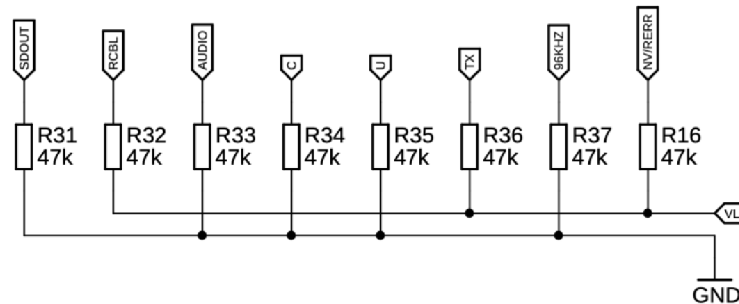
Obrázek 3.16: Změna části pro reset obvodů

Po opravě měl už obvod proudový odběr, který odpovídal teoretickému předpokladu. Následně bylo provedeno další měření a pořád se na výstupu obvodu neobjevoval žádný signál. Následovala opět kontrola datasheetu, kde byla nalezena tabulka na hardwarovou konfiguraci čipu přes rezistory.

Tabulka 5: Nastavení jednotlivých pinů CS8416 [4]

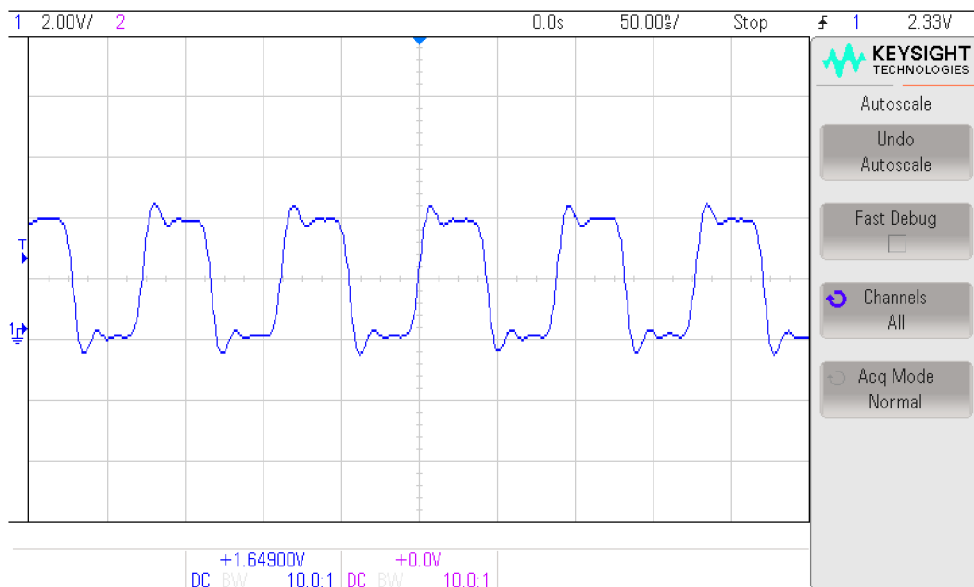
| Název pinu | Pull-down rezistor na GND | Pull-up rezistor na VL |
|------------|-----------------------------------|-----------------------------------|
| SDOUT | Hardware Mode | Software Mode |
| RCBL | Serial Port Slave Mode | Serial Port Master Mode |
| AUDIO | Serial Format Select 1 (SFSEL1)=0 | Serial Format Select 1 (SFSEL1)=1 |
| C | Serial Format Select 0 (SFSEL0)=0 | Serial Format Select 0 (SFSEL0)=1 |
| U | RMCK Frekvence=256*F _s | RMCK Frekvence=128*F _s |
| TX | Normal Phase Detector update rate | Higher Phase Detector update rate |
| 96KHZ | Emphasis Audio Match Off | Emphasis Audio Match On |
| NV/RERR | NVERR Selected | RERR Selected |

Schéma obvodu bylo navrženo pro hardware mode čipu CS8416, tudíž první nutné nastavení bylo připojit pin SDOOUT přes pull-down rezistor na GND. Další pin s názvem RCBL rozhoduje o tom, zda se čip bude chovat jako Master nebo Slave. Pro účely správného převodu v tomto zapojení je zapotřebí čip nastavit jako Master. AUDIO a C nastavuje, na který vstup je přiveden signál SPDIF. Dle schématu je přiveden na vstup RXPO. Oba piny přijdou nastavit do logické nuly přes pull-down rezistory na GND. Zmíněná nastavení a jejich konkrétní zapojení je viditelné na obrázku 3.17.



Obrázek 3.17: Zapojení hardwarového nastavení CS8416

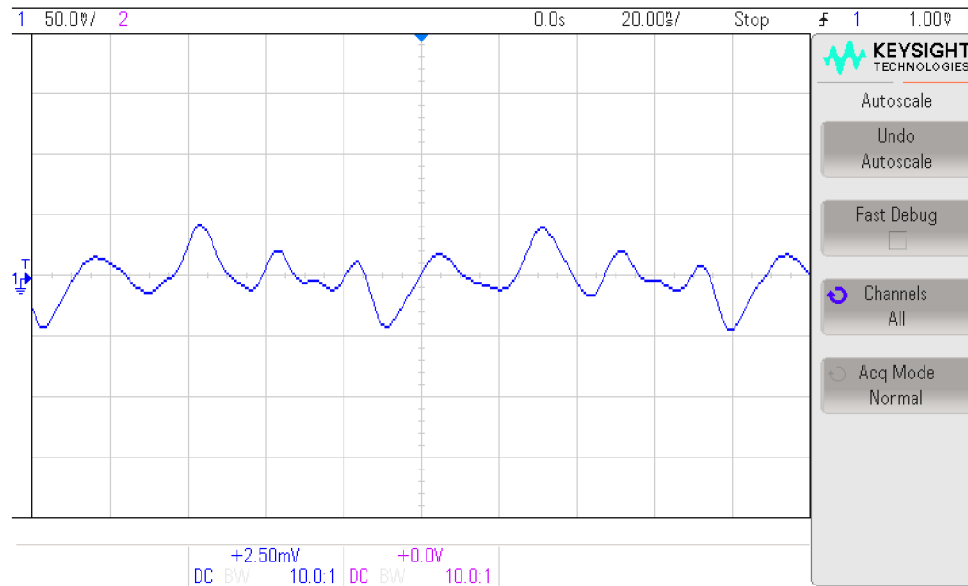
Při následném měření se změnila pouze jedna věc, a to úspěšná rekonstrukce signálu RMCK, což je hodinový signál potřebný pro D/A převod, který vzniká z SPDIF signálu. Změřený hodinový signál se nachází na obrázku 3.18.



Obrázek 3.18: Hodinový signál RMCK

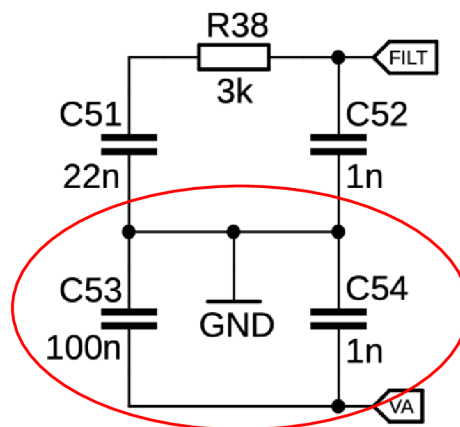
Hodinový signál je podobný na obdélníkový signál, což je na hodinový signál očekávaný průběh. Výsledný naměřený signál dosahuje frekvence 11,27 MHz s maximální hodnotou signálu 4,18 V.

Na výstupu sériových dat SDOOUT se po nastavení rezistorů objevil signál. Díky tomu, že při ukládání obrázku průběhu z osciloskopu provede přístroj zastavení signálu, není pravý průběh tohoto signálu viditelný. Ve skutečnosti byl tento signál spíše šum o nízké hodnotě napětí. Obrázek 3.19 je pozastavený šumový signál.



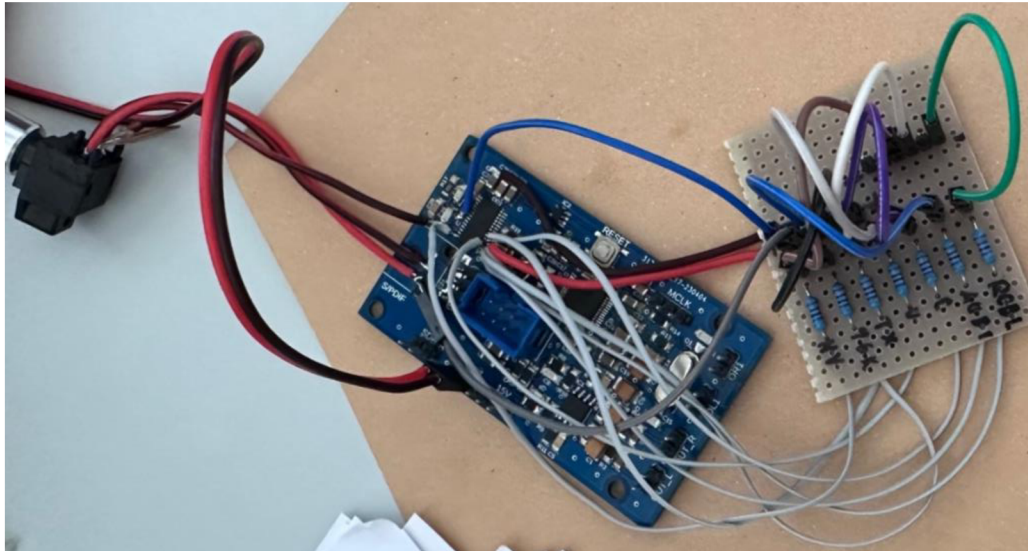
Obrázek 3.19: Výstupu SDOOUT po zastavení měřeného průběhu

Zjištění poukázalo opět na vrácení se k datasheetu použitého čipu. Nakonec bylo ještě objeveno zapomenuté schéma zapojení filtru, který měl být umístěn na vstup označený jako VA. Přídavný filtr je na obrázku 3.20.



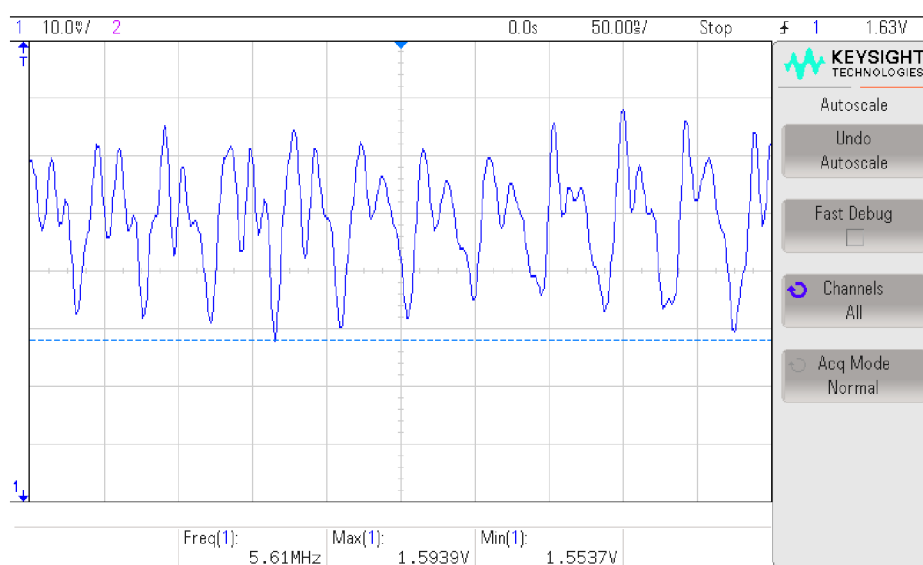
Obrázek 3.20: Opravené zapojení PLL filtru a filtru pro VA pin

Další a finální měření už jen potvrdilo nefunkčnost PLL filtru. Možná nefunkčnost může být způsobena finálním zapojením, které vzniklo díky dodělávání zapomenutých věcí přes vodiče, které mohou do obvodu přidávat dodatečný šum, a proto obvod nefunguje. Zapojení po všech úpravách při měření je vyobrazeno na obrázku 3.21.



Obrázek 3.21: Finální zapojení prototypu pro měření se změnami

Část D/A převodníku nebyla změřena, jelikož nebylo dosaženo potřebných vstupních signálů. I tak ale při posledním měření se na výstupu převodníku objevil signál. Tento signál byl ale výrazně zašuměný, na obrázku to opět není viditelné. Každopádně hodnoty analogového signálu neseďí se signálem, který byl do systému posílán. Při celém měření se jednalo o sinusový signál o frekvenci 1 kHz a naměřený signál na konci obvodu, kde by se měl objevit signál o stejné frekvenci jako na začátku, má naměřenou frekvenci osciloskopem okolo 5,61 MHz. Naměřený signál je na obrázku 3.22. Zesilovací část také nebyla otestována díky absenci signálu.



Obrázek 3.22: Průběh napětí na výstupu pravého kanálu D/A převodníku

Tyto chyby už nebylo možné opravit z důvodu výroby desek v Číně. Opravy nejsou tudíž zakomponovány ani do schémat a desek v přílohách.

Napájecí obvody byli otestováni a fungují podle předpokladů. Pokud se na vstupu objeví vyšší napětí než 18 V, jak na kladné, tak záporné větvi, napětí bez problému zůstává na požadovaných napěťových úrovních. Pokud dojde k přepólování vstupu, na výstup se poté žádné napětí nedostává.

4. ZÁVĚR

Teoretická část návrhu proběhla bez sebemenších problémů. Všechny simulace odpovídali teoretickým předpokladům a vyhovovali parametrům potřebným pro správnou funkčnost obvodů. Zapojení samotných čipů, jak CS8416, tak i AD1934, nebyli odsimulováni díky absenci Pspice modelů. Pokud by ale dostupné byli, i tak by byl výpočet pro simulaci velmi časově náročný.

Vzhledem k cílům bakalářské práce podle zadání nebylo dosaženo plné úspěšnosti návrhu. Jelikož je návrh už od počátku špatně koncipován a špatně kontrolován s ohledem na datasheety výrobců, dá se návrh považovat za částečně funkční po opravení některých chyb. Avšak odstraněním chyb se nedosáhlo plné funkčnosti.

Program na řízení čipu D/A převodníku je také ve fázi vývoje. Jelikož byla zjištěna nefunkčnost AD1934, po zvážení nebylo nutné program dokončit. Jediné, co stačí na programu dodělat je naprogramování jednotlivých částí menu, alokace adres registrů a posílaných dat do jejich obsahu. Bez vyřešení případných chyb v programu se také funkčnost celku neobejde.

Plné funkčnosti by bylo možné dosáhnout až po předělání celé hlavní desky z důvodu přidání chybějících součástí a eliminaci kabelových spojů, které dle mého názoru mají největší vliv na šum, který je v celém obvodu velice nezanedbatelný. Díky tomu, že je na něj celé zařízení velice náchylné, není možné v tomto stavu dosáhnout požadovaných parametrů.

Zdaleka nebyli vyzkoušeny ani všechny funkce, které by měl daný obvod nabízet. Díky neodměření žádných podstatných parametrů nebyl vyhotoven koncept laboratorní úlohy. Koncept by byl vyhotoven na základě změřených parametrů výstupních signálů.

V bakalářské práci bych chtěl i nadále pokračovat. Opravit chyby, které nastali, předělat desky a celý prototyp zprovoznit, jelikož bude mít využití v laboratorní úloze. Po zprovoznění vymyslet koncept laboratorní úlohy a poznatky opět zpracovat.

LITERATURA

- [1] D/A převod. *Vzdělávací služby* [online]. [cit. 2023-01-01]. Dostupné z: <https://www.vzdelavacisluzby.cz/dokumenty/vzdelavaci-dokumenty/2462757.pdf>
- [2] Protokol SPDIF. *Tab-TV* [online]. [cit. 2023-01-01]. Dostupné z: <https://cz.tab-tv.com/co-znamena-digitalni-audio-vystup-s-pdif-vystup-spdif/>
- [3] Protokol AES3. *Wikipedia* [online]. [cit. 2023-01-01]. Dostupné z: <https://en.wikipedia.org/wiki/AES3>
- [4] Datasheet CS8416: 192 kHz Digital Audio Interface Receiver. *Cirrus Logic* [online]. [cit. 2023-01-01]. Dostupné z: https://statics.cirrus.com/pubs/proDatasheet/CS8416_DS578F5.pdf
- [5] Datasheet AD1934: 8 – Channel DAC with PLL and Single-Ended Outputs, 192 kHz, 24 Bits. *Analog Devices* [online]. [cit. 2023-01-01]. Dostupné z: <https://www.analog.com/media/en/technical-documentation/data-sheets/ad1934.pdf>
- [6] Datasheet OP275: Dual Bipolar/JFET, Audio Operational Amplifier. *Analog Devices* [online]. [cit. 2023-01-01]. Dostupné z: <https://www.analog.com/media/en/technical-documentation/data-sheets/OP275.pdf>
- [7] Datasheet MP2307: 3A, 23V, 340KHz Synchronous Rectified Step-Down Converter. *Monolithic Power Systems* [online]. [cit. 2023-01-01]. Dostupné z: https://cdn-shop.adafruit.com/datasheets/MP2307_r1.9.pdf
- [8] Step-down konvertor. *Láskakit* [online]. [cit. 2023-01-01]. Dostupné z: <https://www.laskakit.cz/step-down-menice/>

SEZNAM SYMBOLŮ A ZKRATEK

Zkratky:

| | |
|-------|---|
| FEKT | Fakulta elektrotechniky a komunikačních technologií |
| VUT | Vysoké učení technické v Brně |
| SPDIF | Sony/Philips Digital InterFace |
| SPI | Sériové periferní rozhraní |
| CD | Kompaktní disk |
| AES3 | Pokročilý standard šifrování |
| PCM | Pulzně kódová modulace |
| PLL | Fázově uzamčená smyčka |
| LCD | Display z tekutých krystalů |
| CM | Běžný režim |
| LF | Smyčkový filtr |
| DPS | Deska plošného spoje |
| PWM | Pulzně šířková modulace |
| Vcc | Napájecí napětí |
| GND | Zem |
| Vout | Výstupní napětí |

Symboly:

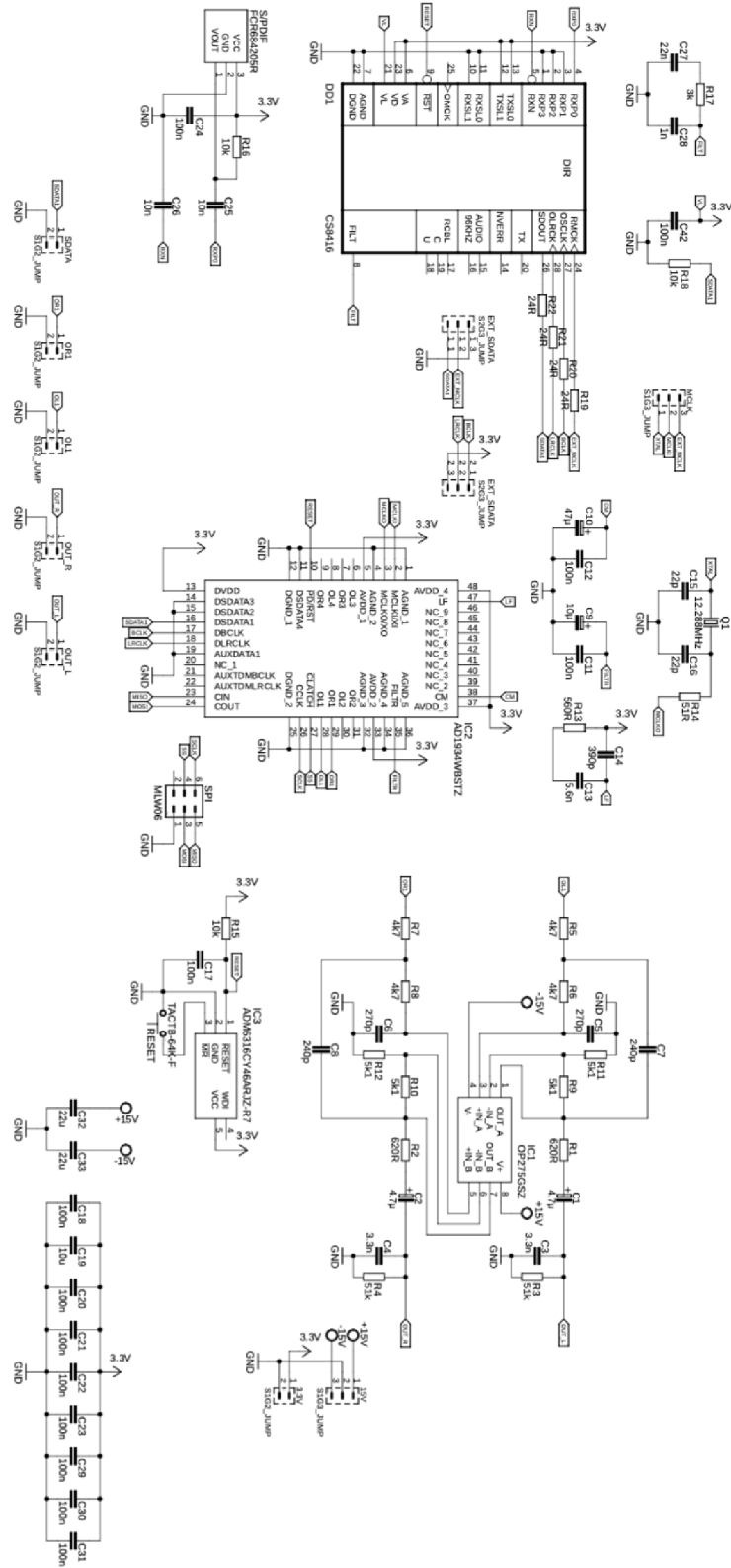
| | | |
|-------|----------------------|-------|
| U | napětí | (V) |
| t | perioda (čas) | (ns) |
| I | proud | (mA) |
| F_s | vzorkovací frekvence | (kHz) |
| F | frekvence | (MHz) |

SEZNAM PŘÍLOH

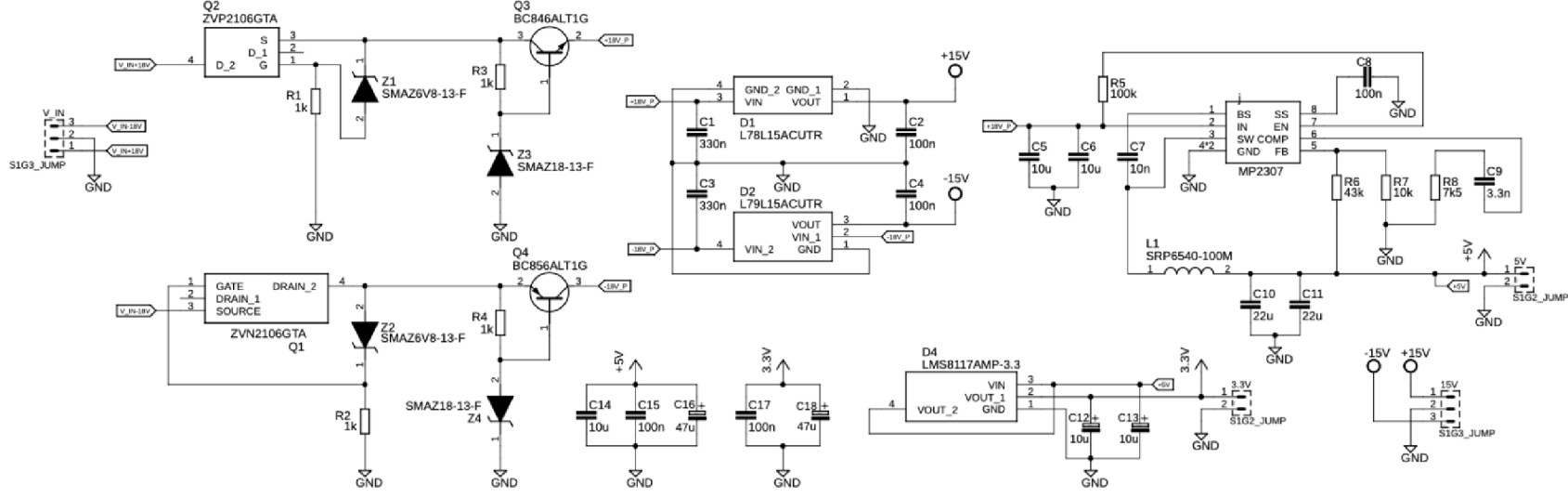
| | |
|--|-----------|
| PŘÍLOHA A - SCHÉMATA ZAPOJENÍ..... | 53 |
| A.1 SCHÉMA ZAPOJENÍ D/A PŘEVODNÍKU | 53 |
| A.2 SCHÉMA ZAPOJENÍ NAPÁJECÍ ČÁSTI | 54 |
| A.3 SCHÉMA ZAPOJENÍ OVLÁDACÍ ČÁSTI..... | 55 |
| PŘÍLOHA B - SEZNAMY SOUČÁSTEK..... | 56 |
| B.1 REZISTORY..... | 56 |
| B.2 KONDENZÁTORY..... | 57 |
| B.3 OSTATNÍ | 58 |
| B.4 SOUČÁSTKY PRO OVLÁDACÍ ČÁST | 58 |
| PŘÍLOHA C - DESKY PLOŠNÉHO SPOJE..... | 59 |
| C.1 DESKA D/A PŘEVODNÍKU – TOP..... | 59 |
| C.2 DESKA D/A PŘEVODNÍKU – BOTTOM | 60 |
| C.3 DESKA NAPÁJECÍ ČÁSTI – TOP | 61 |
| C.4 DESKA NAPÁJECÍ ČÁSTI – BOTTOM..... | 62 |
| C.5 DESKA OVLÁDACÍ ČÁSTI..... | 63 |
| PŘÍLOHA D - OSAZOVACÍ PLÁNY | 64 |
| D.1 OSAZOVACÍ PLÁN D/A PŘEVODNÍKU | 64 |
| D.2 OSAZOVACÍ PLÁN NAPÁJECÍ ČÁSTI | 65 |
| D.3 OSAZOVACÍ PLÁN OVLÁDACÍ ČÁSTI..... | 66 |
| PŘÍLOHA E - FOTODOKUMENTACE | 67 |
| E.1 KRABÍČKA NA OVLÁDACÍ ČÁST | 67 |
| E.2 LCD DISPLEJ S ENKODÉREM | 67 |
| E.3 LCD DISPLEJ S ENKODÉREM PŘÍKLAD MENU | 68 |
| E.4 UPRAVENÁ DESKA S ARDUINEM..... | 68 |
| E.5 VÝSLEDNÁ DESKA D/A PŘEVODNÍKU | 69 |
| E.6 VÝSLEDNÁ DESKA NAPÁJECÍ ČÁSTI | 69 |
| E.7 VÝSLEDNÁ DESKA OVLÁDACÍ ČÁSTI – BOTTOM | 70 |
| E.8 VÝSLEDNÁ DESKA OVLÁDACÍ ČÁSTI – TOP..... | 70 |
| E.9 KRABÍČKA PRO D/A PŘEVODNÍK | 71 |
| E.10 ZADNÍ PANEL | 71 |
| E.11 LEVÁ STRANA KRABÍČKY..... | 72 |
| E.12 PŘEDNÍ PANEL..... | 72 |
| E.13 HOTOVÁ DESKA NAPÁJECÍ ČÁSTI | 73 |
| E.14 KRABÍČKA ČÁSTEČNĚ OSAZENÁ | 73 |
| E.15 VÝSLEDNÝ OBVOD D/A PŘEVODNÍKU PO ÚPRÁVÁCH | 74 |
| E.16 MANUÁLNÍ VÝBĚR REZISTORŮ | 74 |
| E.17 DESKA D/A PŘEVODNÍKU S ÚPRÁVAMI | 75 |

Příloha A - Schémata zapojení

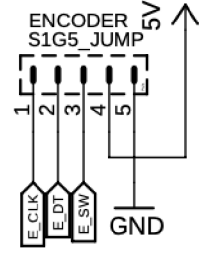
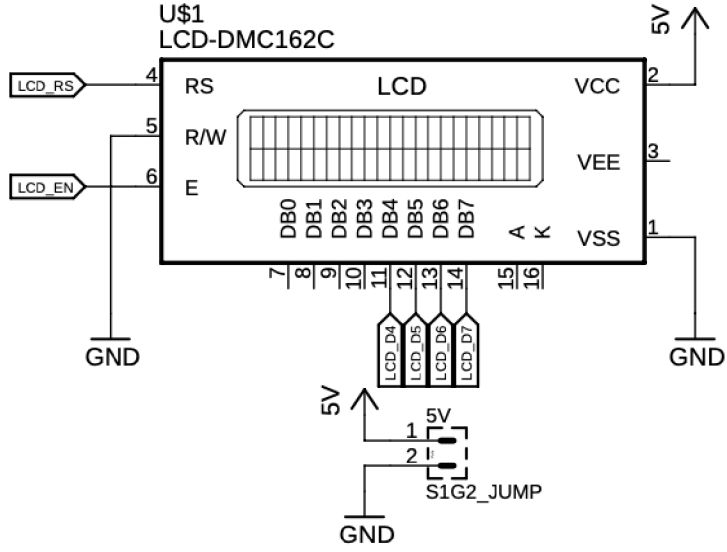
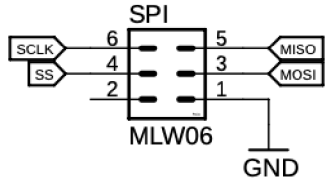
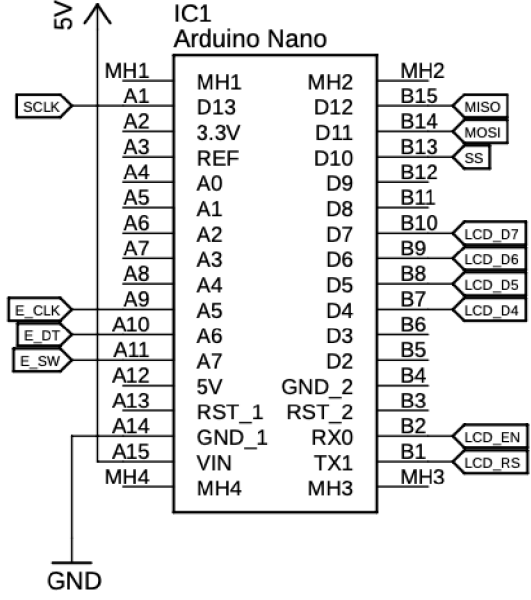
A.1 Schéma zapojení D/A převodníku



A.2 Schéma zapojení napájecí části



A.3 Schéma zapojení ovládací části



Příloha B - Seznamy součástek

B.1 Rezistory

| Rezistory | | | | |
|-----------|----------|---------|--------|---------|
| Označení | Popis | Hodnota | Napětí | Pouzdro |
| R1 | Rezistor | 620R | -- | 1206 |
| R2 | Rezistor | 620R | -- | 1206 |
| R3 | Rezistor | 51k | -- | 1206 |
| R4 | Rezistor | 51k | -- | 1206 |
| R5 | Rezistor | 4k7 | -- | 1206 |
| R6 | Rezistor | 4k7 | -- | 1206 |
| R7 | Rezistor | 4k7 | -- | 1206 |
| R8 | Rezistor | 4k7 | -- | 1206 |
| R9 | Rezistor | 5k1 | -- | 1206 |
| R10 | Rezistor | 5k1 | -- | 1206 |
| R11 | Rezistor | 5k1 | -- | 1206 |
| R12 | Rezistor | 5k1 | -- | 1206 |
| R13 | Rezistor | 560R | -- | 1206 |
| R14 | Rezistor | 51R | -- | 1206 |
| R15 | Rezistor | 10k | -- | 1206 |
| R16 | Rezistor | 10k | -- | 1206 |
| R17 | Rezistor | 3k | -- | 1206 |
| R18 | Rezistor | 10k | -- | 1206 |
| R19 | Rezistor | 24R | -- | 1206 |
| R20 | Rezistor | 24R | -- | 1206 |
| R21 | Rezistor | 24R | -- | 1206 |
| R22 | Rezistor | 24R | -- | 1206 |
| R23 | Rezistor | 100k | -- | 1206 |
| R24 | Rezistor | 43k | -- | 1206 |
| R25 | Rezistor | 7k5 | -- | 1206 |
| R26 | Rezistor | 10k | -- | 1206 |
| R27 | Rezistor | 1k | -- | 1206 |
| R28 | Rezistor | 1k | -- | 1206 |
| R29 | Rezistor | 1k | -- | 1206 |
| R30 | Rezistor | 1k | -- | 1206 |

B.2 Kondenzátory

| Kondenzátory | | | | |
|--------------|-----------|---------|--------|---------|
| Označení | Popis | Hodnota | Napětí | Pouzdro |
| C1 | Tantalový | 4,7u | 20V | 3528 |
| C2 | Tantalový | 4,7u | 20V | 3528 |
| C3 | Keramický | 3,3n | 25V | 1206 |
| C4 | Keramický | 3,3n | 25V | 1206 |
| C5 | Keramický | 270p | 10V | 1206 |
| C6 | Keramický | 270p | 10V | 1206 |
| C7 | Keramický | 240p | 25V | 1206 |
| C8 | Keramický | 240p | 25V | 1206 |
| C9 | Tantalový | 10u | 10V | 3216 |
| C10 | Tantalový | 47u | 10V | 3528 |
| C11 | Keramický | 100n | 10V | 1206 |
| C12 | Keramický | 100n | 10V | 1206 |
| C13 | Keramický | 5,6n | 10V | 1206 |
| C14 | Keramický | 390p | 10V | 1206 |
| C15 | Keramický | 22p | 10V | 1206 |
| C16 | Keramický | 22p | 10V | 1206 |
| C17 | Keramický | 100n | 10V | 1206 |
| C18 | Keramický | 330n | 35V | 1206 |
| C19 | Keramický | 100n | 25V | 1206 |
| C20 | Keramický | 330n | 35V | 1206 |
| C21 | Keramický | 100n | 25V | 1206 |
| C22 | Keramický | 22u | 10V | 1206 |
| C23 | Keramický | 22u | 10V | 1206 |
| C24 | Keramický | 1u | 10V | 1206 |
| C25 | Keramický | 4,7u | 10V | 1206 |
| C26 | Keramický | 10u | 10V | 1206 |
| C27 | Keramický | 100n | 10V | 1206 |
| C28 | Keramický | 100n | 10V | 1206 |
| C29 | Keramický | 10u | 10V | 1206 |
| C30 | Keramický | 100n | 10V | 1206 |
| C31 | Keramický | 100n | 10V | 1206 |
| C32 | Keramický | 100n | 10V | 1206 |
| C33 | Keramický | 100n | 10V | 1206 |
| C34 | Keramický | 100n | 10V | 1206 |
| C35 | Tantalový | 47u | 10V | 3528 |
| C36 | Tantalový | 47u | 10V | 3528 |
| C37 | Keramický | 100n | 10V | 1206 |
| C38 | Keramický | 10n | 10V | 1206 |
| C39 | Keramický | 10n | 10V | 1206 |

| | | | | |
|-----|-----------|------|-----|------|
| C40 | Keramický | 22n | 10V | 1206 |
| C41 | Keramický | 1n | 10V | 1206 |
| C42 | Keramický | 100n | 10V | 1206 |
| C43 | Keramický | 10u | 35V | 1210 |
| C44 | Keramický | 10u | 35V | 1210 |
| C45 | Keramický | 10n | 10V | 1206 |
| C46 | Keramický | 100n | 10V | 1206 |
| C47 | Keramický | 3,3n | 10V | 1206 |

B.3 Ostatní

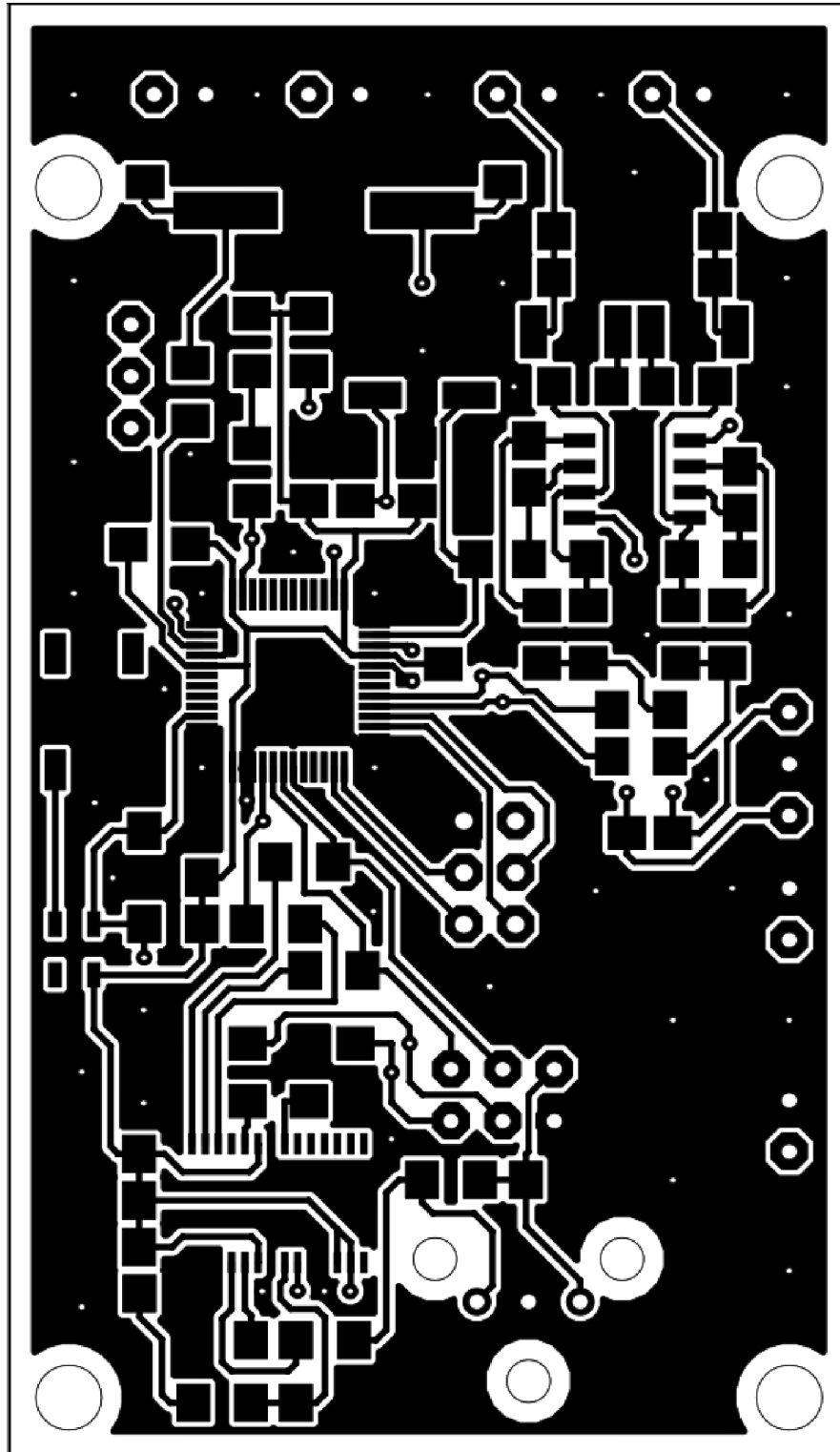
| Ostatní | | | | |
|----------|--------------------|--------------------|---------|---------|
| Označení | Popis | Hodnota | Napětí | Pouzdro |
| DD1 | Převodník SPDIF | CS8416 Hardware | -- | -- |
| IC1 | Operační zesilovač | OP275GSZ | -- | -- |
| IC2 | D/A Převodník | AD1934WBSTZ | -- | -- |
| IC3 | Reset obvod | ADM6316CY46ARJZ-R7 | -- | -- |
| IC4 | Optický vstup | FCR684205R | -- | -- |
| D1 | Stabilizátor +15V | L78L15ACUTR | -- | -- |
| D2 | Stabilizátor -15V | L79L15ACUTR | -- | -- |
| D3 | Step-up convertor | MP2307 | -- | -- |
| D4 | Stabilizátor +3,3V | LDL1117S33R | -- | -- |
| L1 | Cívka 10uH/4A | SRP6540-100M | 10uH/4A | -- |
| Q1 | Krystal | 12,288 MHz | -- | -- |
| Q2 | Mosfet N-kanál | ZVN2106GTA | -- | -- |
| Q3 | Mosfet P-kanál | ZVP2106GTA | -- | -- |
| Q4 | NPN Tranzistor | BC846ALT1G | -- | -- |
| Q5 | PNP Tranzistor | BC856ALT1G | -- | -- |
| Z1 | Zenerova dioda | SMAZ6V8-13-F | 6,8V/1W | -- |
| Z2 | Zenerova dioda | SMAZ6V8-13-F | 6,8V/1W | -- |
| Z3 | Zenerova dioda | SMAZ18-13-F | 18V/1W | -- |
| Z4 | Zenerova dioda | SMAZ18-13-F | 18V/1W | -- |

B.4 Součástky pro ovládací část

| | |
|------------------|-------------------|
| Arduino NANO | USB-C verze |
| Enkodér | Modul |
| LCD Display 2x12 | Modrý, podsvícený |

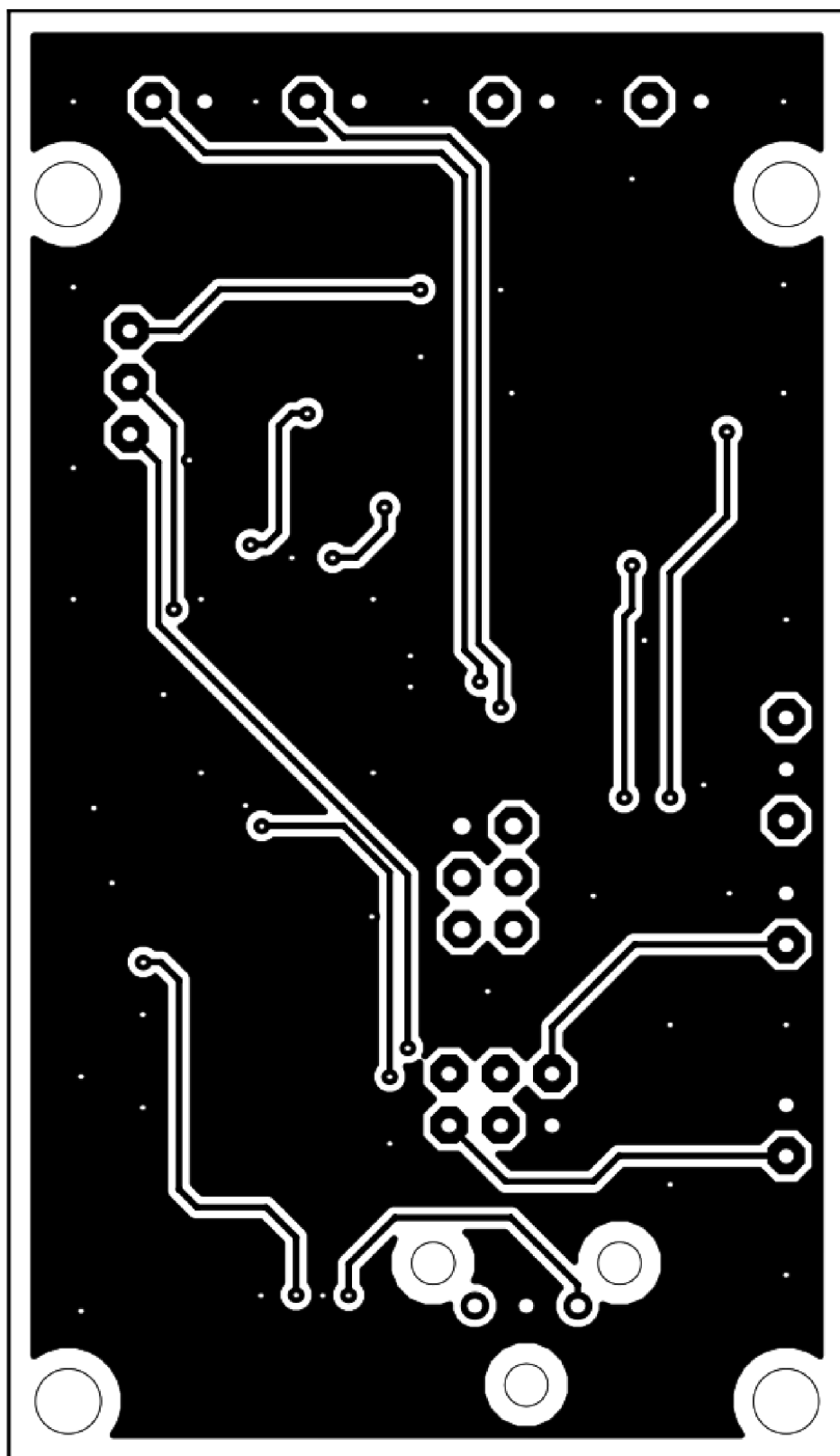
Příloha C - Desky plošného spoje

C.1 Deska D/A převodníku – Top



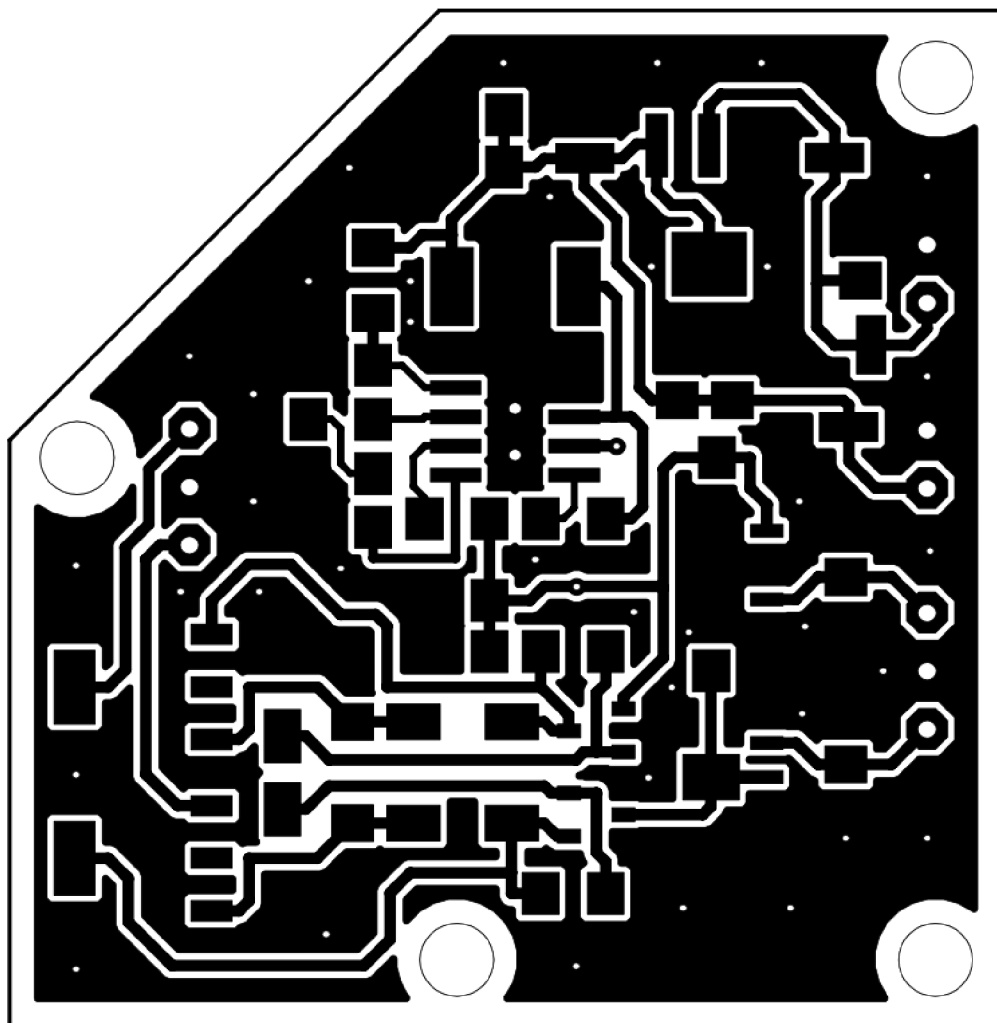
Rozměry desky 71,37 x 41,28 mm

C.2 Deska D/A převodníku – Bottom



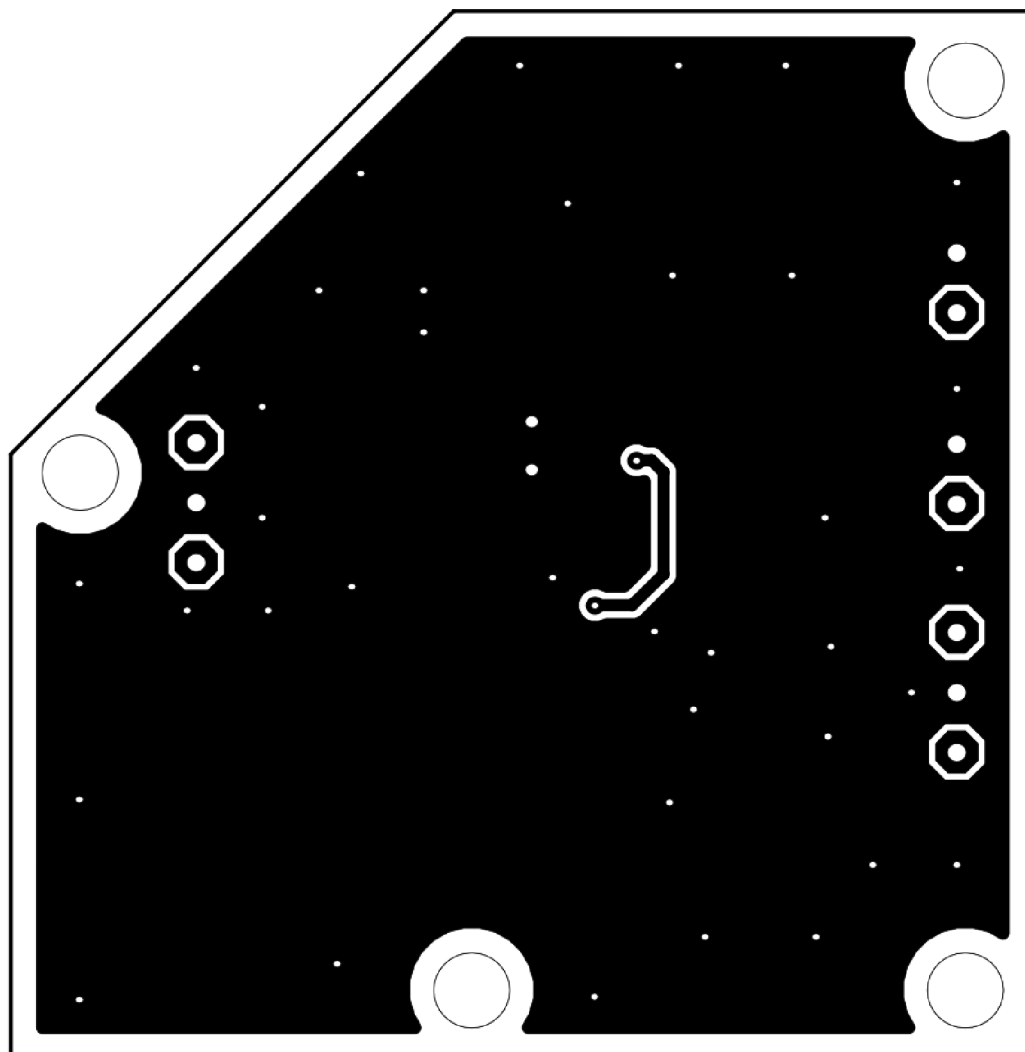
Rozměry desky 71,37 x 41,28 mm

C.3 Deska napájecí části – Top



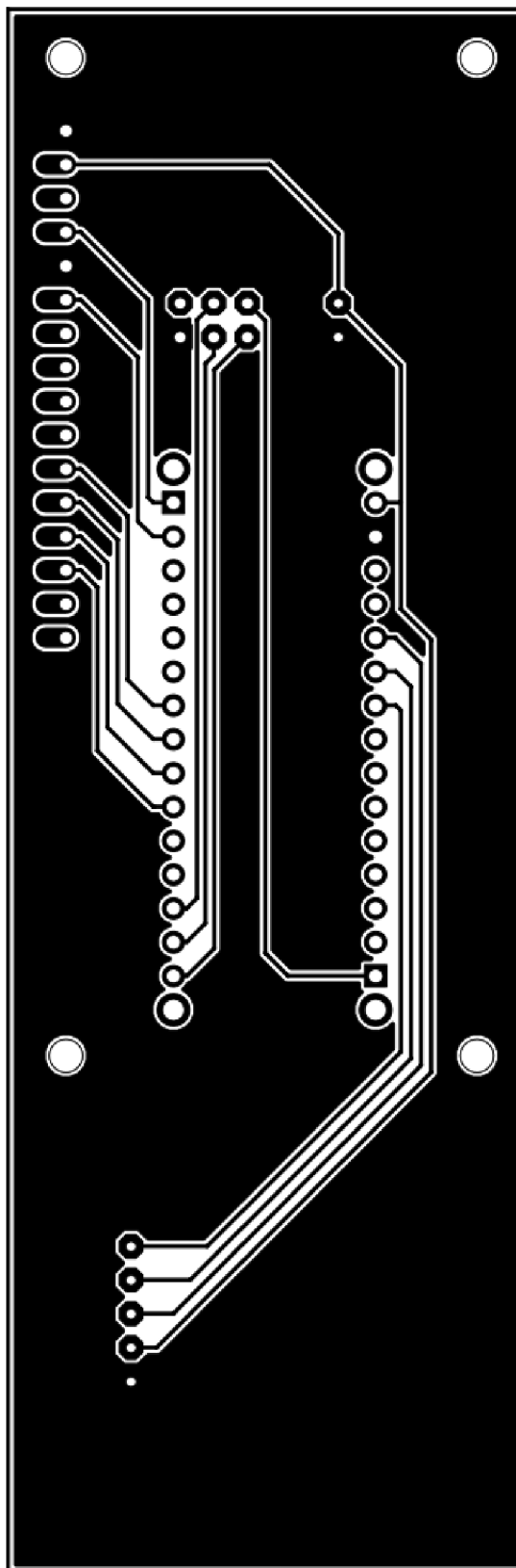
Rozměry desky 43,43 x 44,45 mm

C.4 Deska napájecí části – Bottom



Rozměry desky 43,43 x 44,45 mm

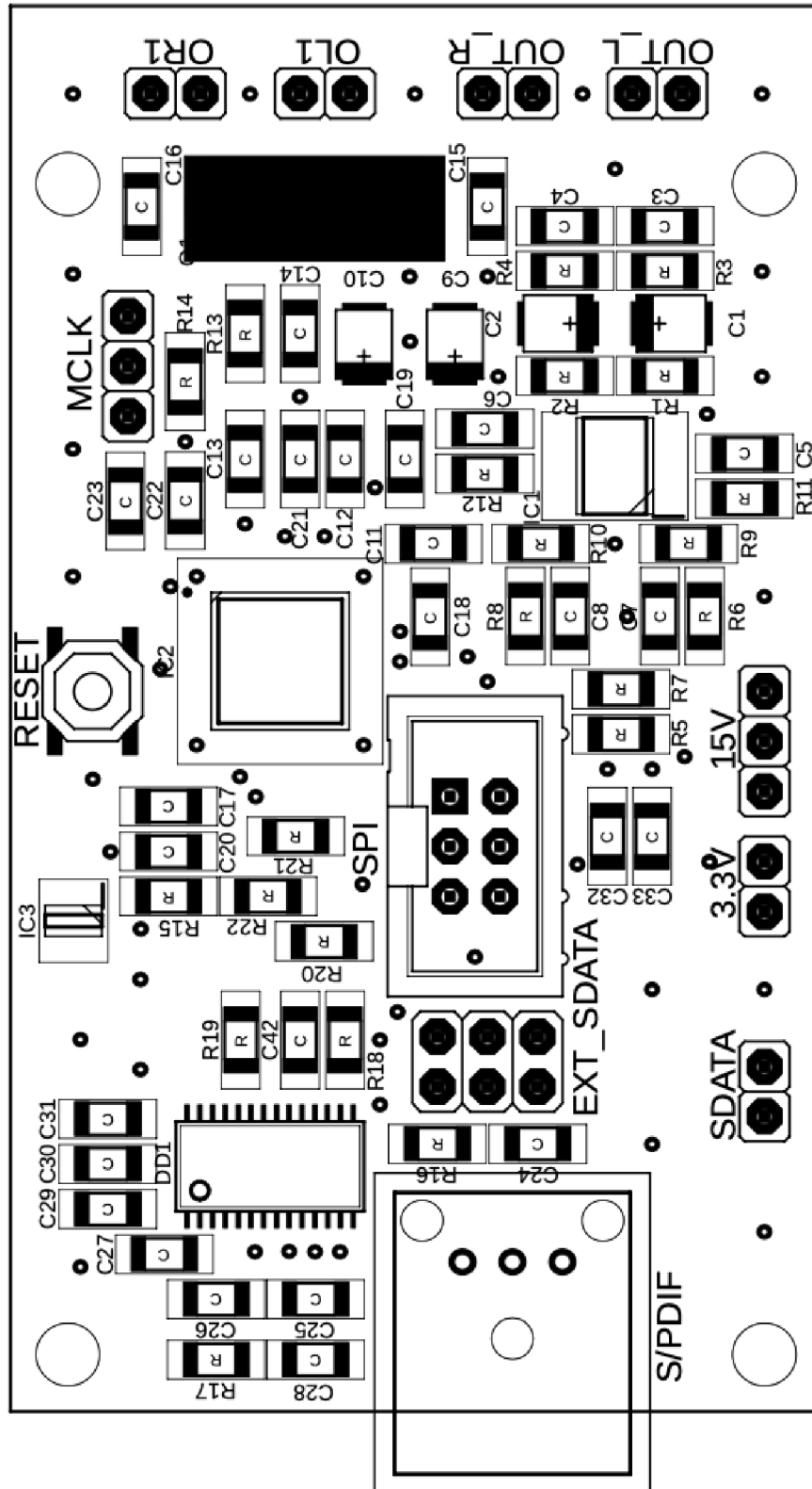
C.5 Deska ovládací části



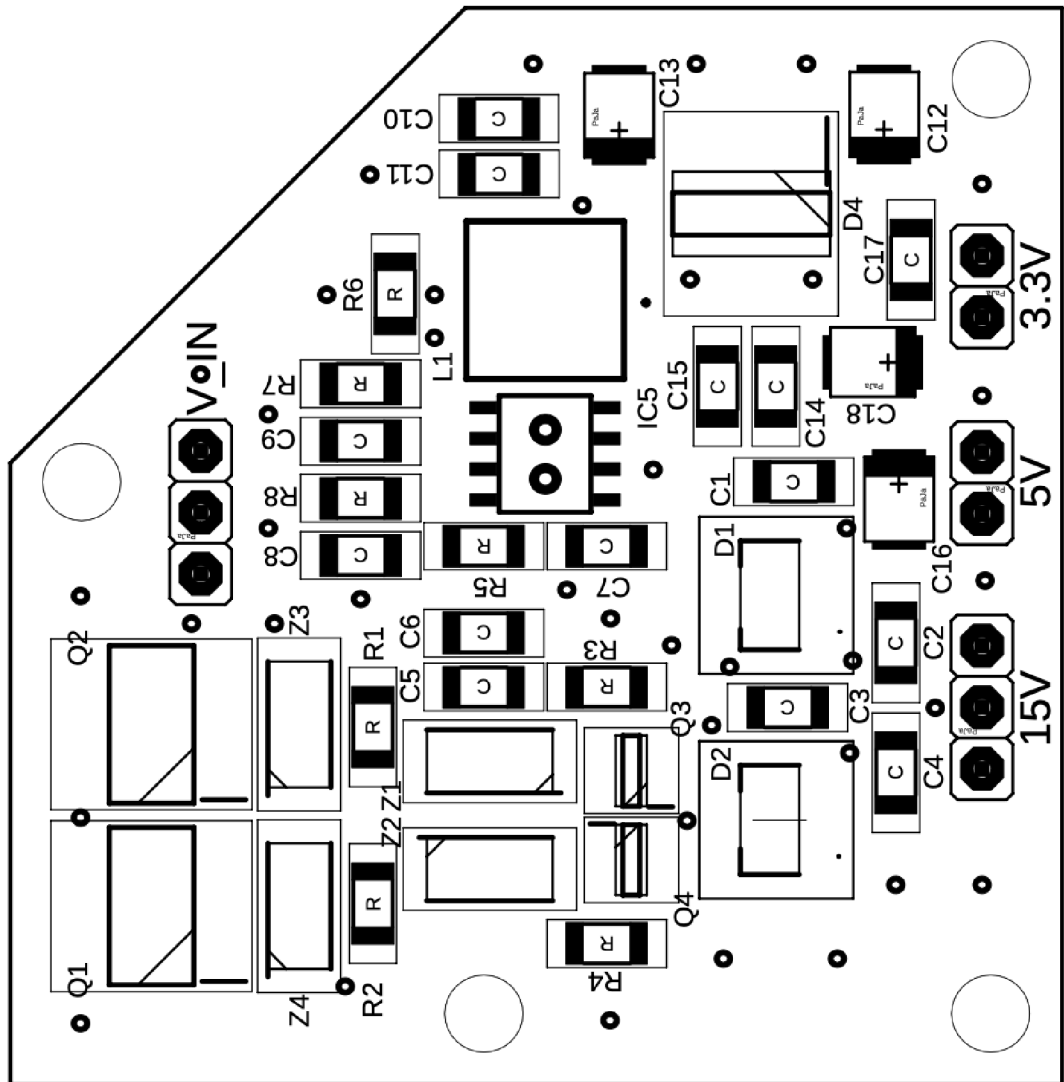
Rozměry desky 117,48 x 38,99 mm

Příloha D - Osazovací plány

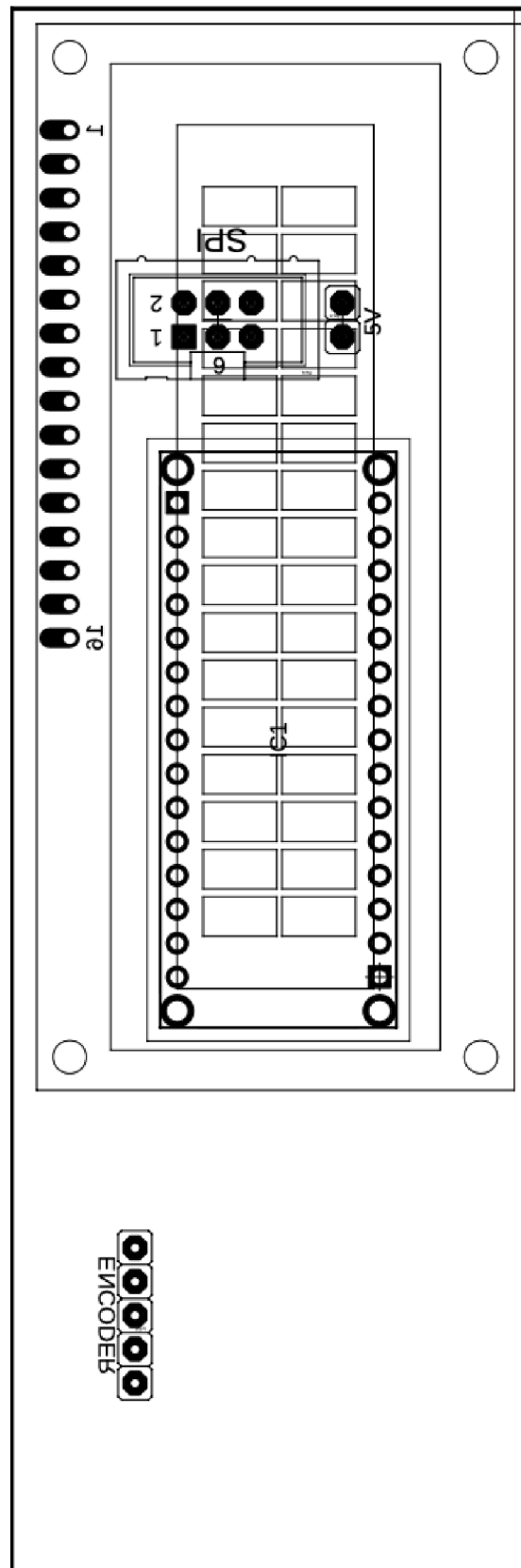
D.1 Osazovací plán D/A převodníku



D.2 Osazovací plán napájecí části

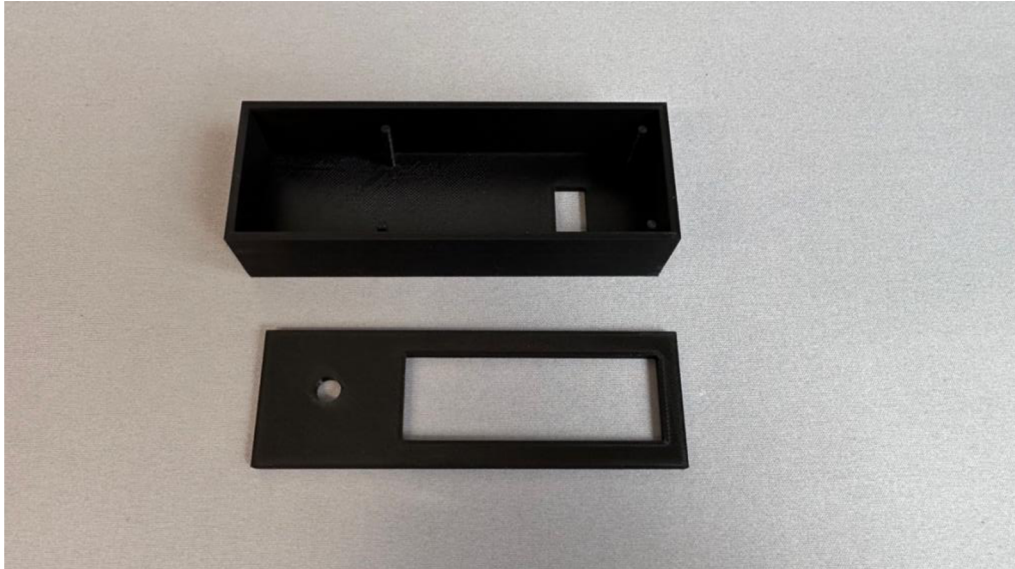


D.3 Osazovací plán ovládací části

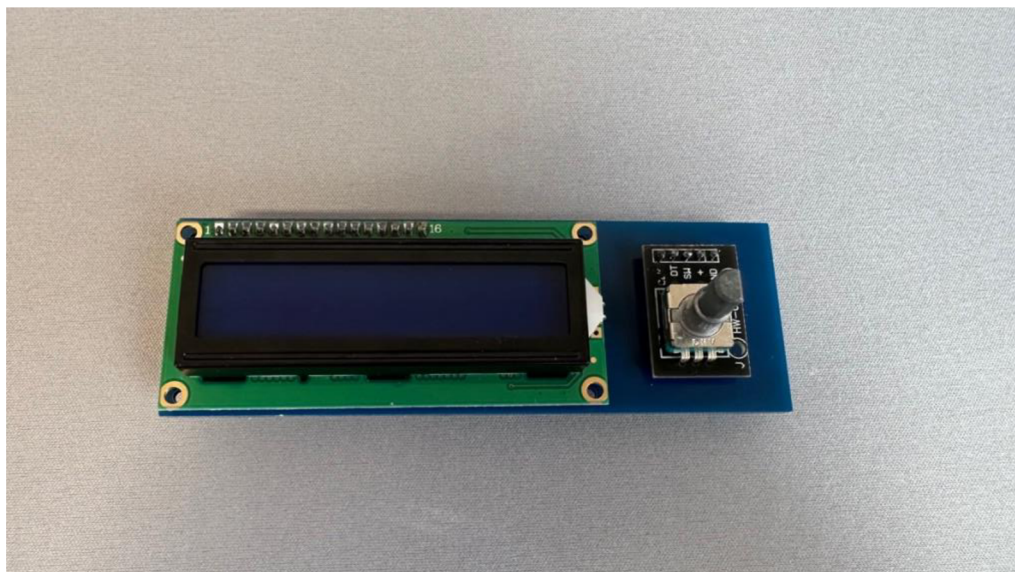


Příloha E - Fotodokumentace

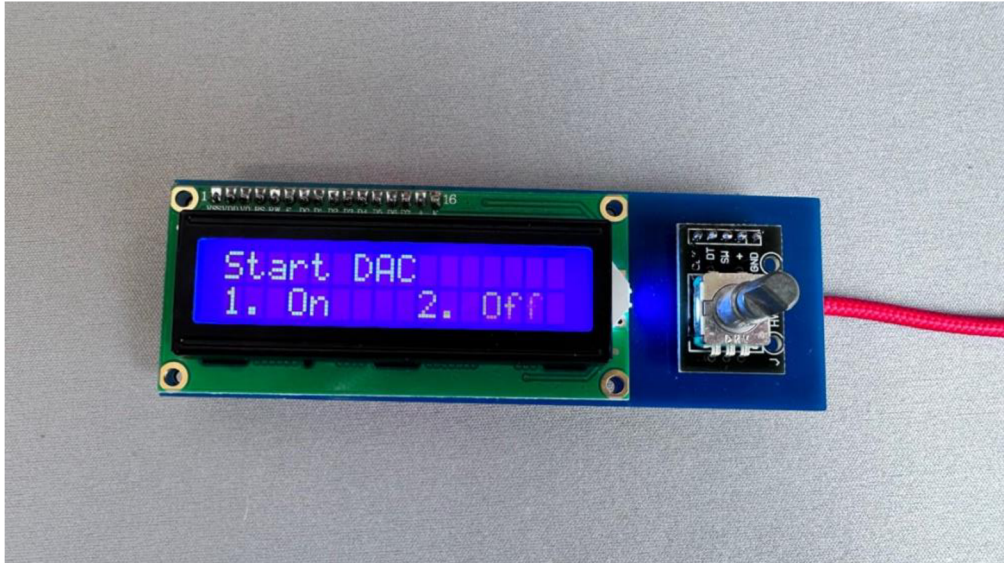
E.1 Krabička na ovládací část



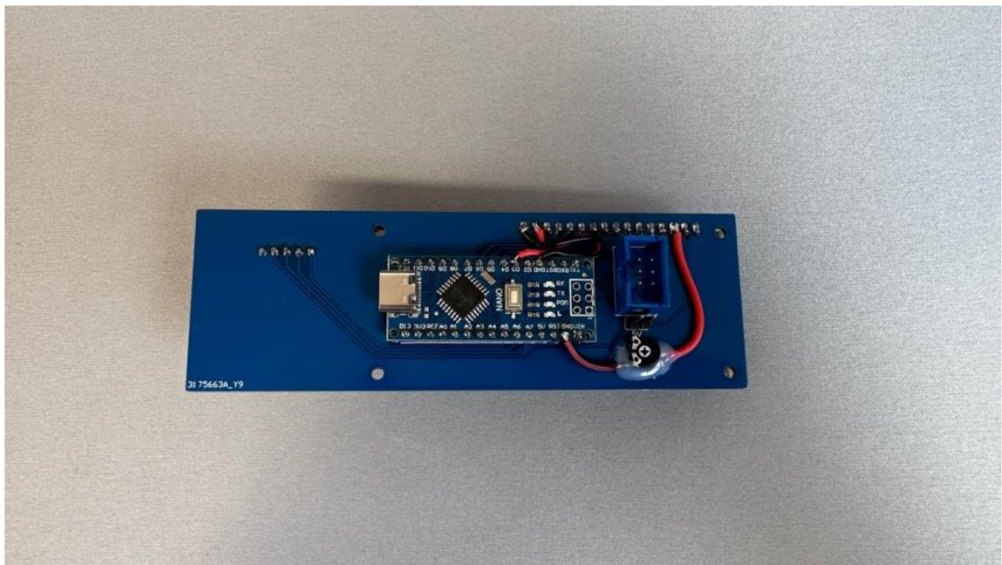
E.2 LCD displej s enkodérem



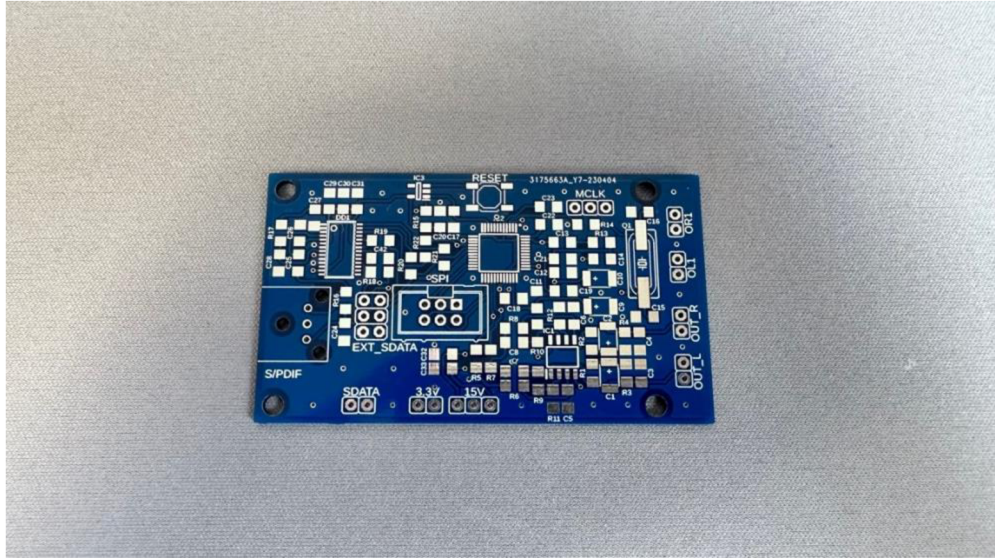
E.3 LCD displej s enkodérem příklad menu



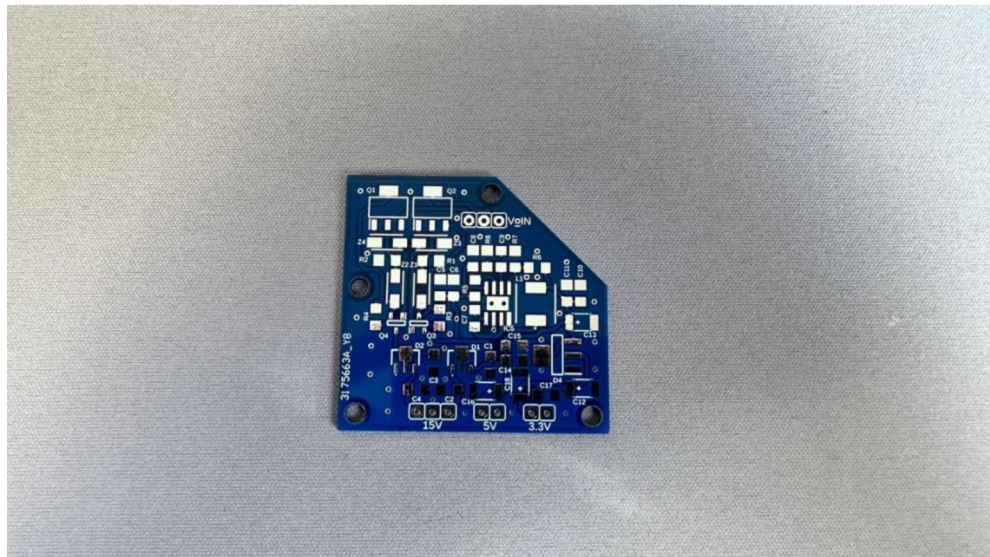
E.4 Upravená deska s Arduinem



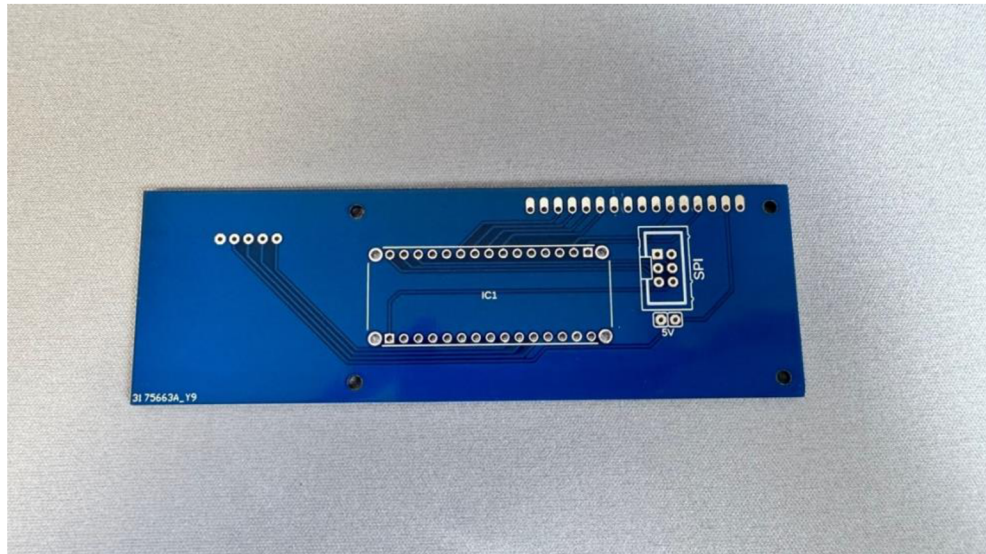
E.5 Výsledná deska D/A převodníku



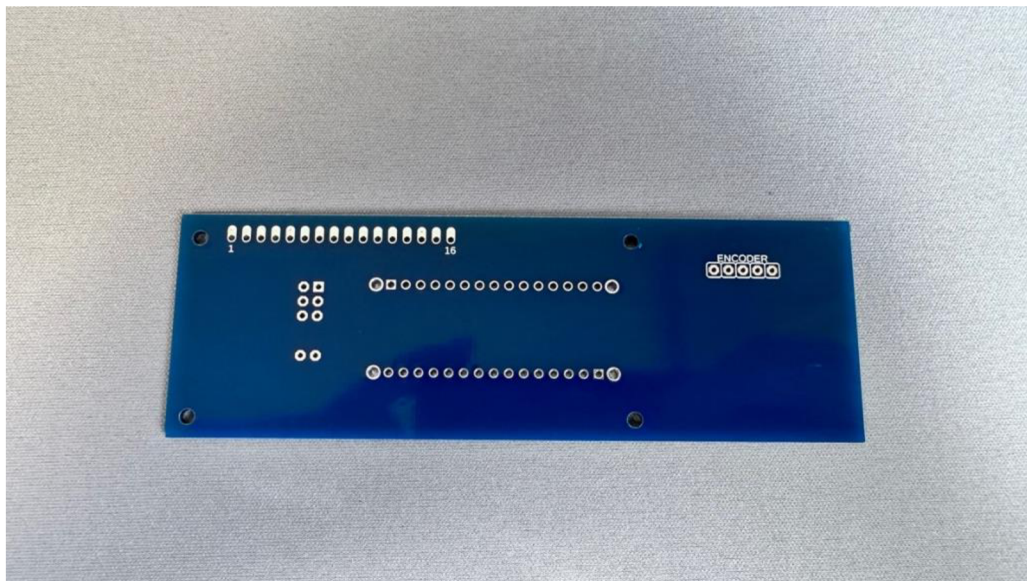
E.6 Výsledná deska napájecí části



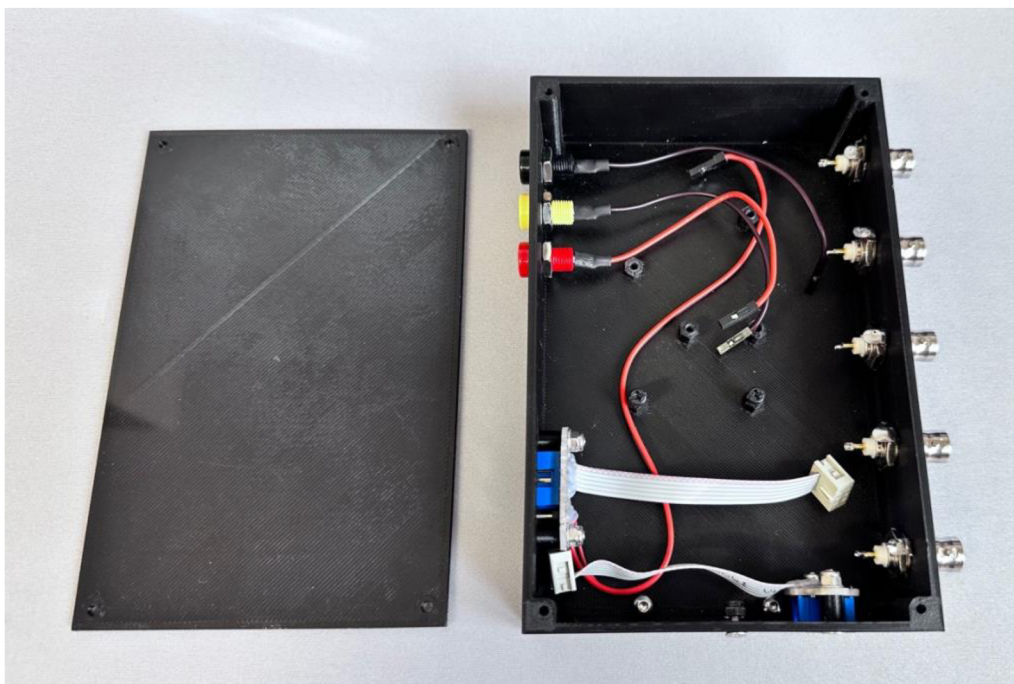
E.7 Výsledná deska ovládací části – Bottom



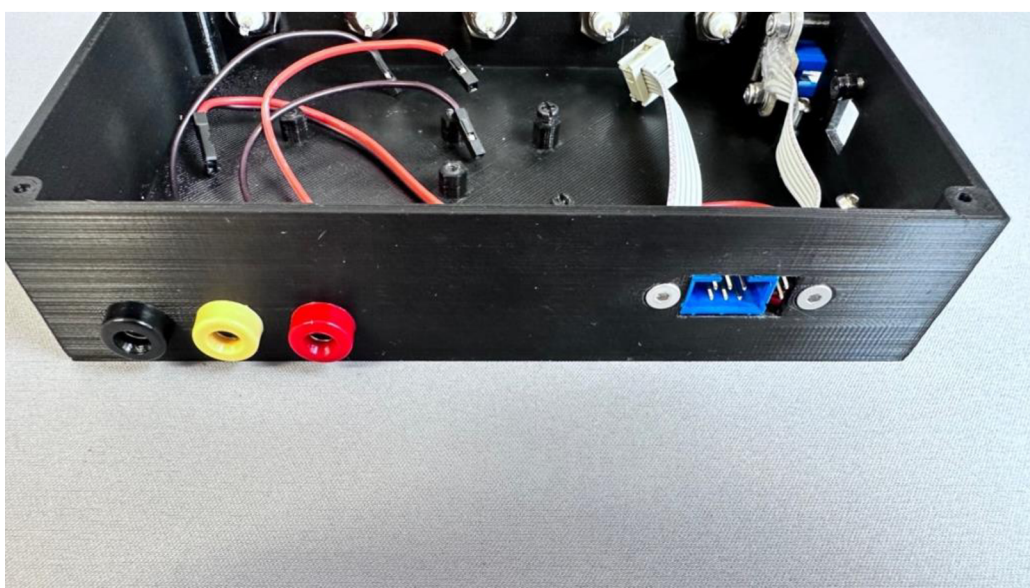
E.8 Výsledná deska ovládací části – Top



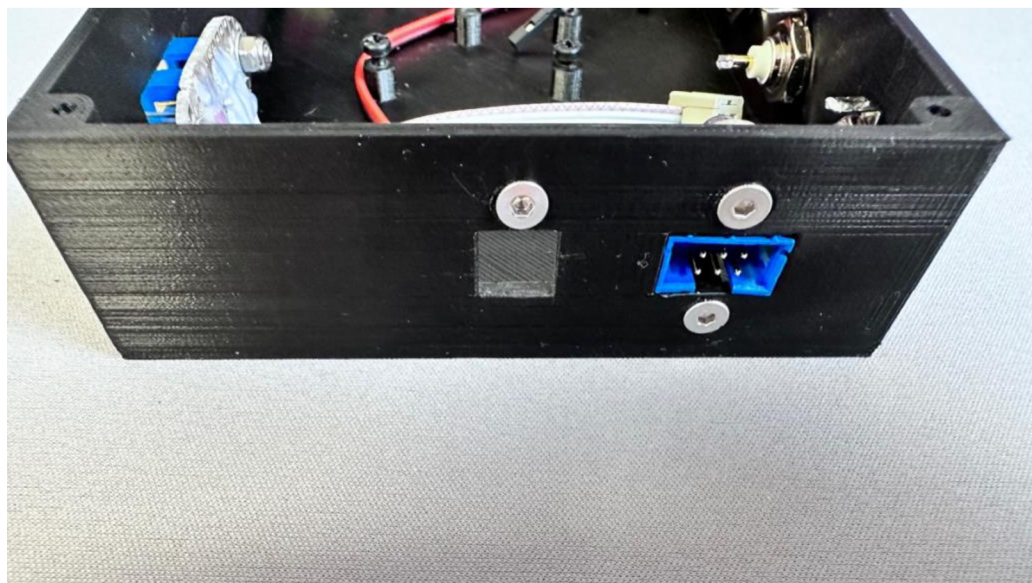
E.9 Krabička pro D/A převodník



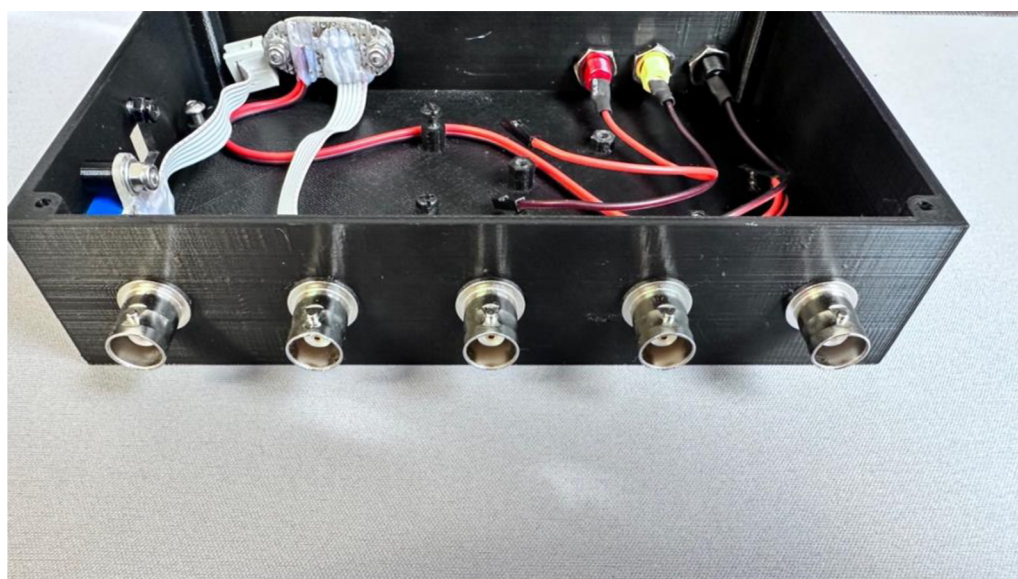
E.10 Zadní panel



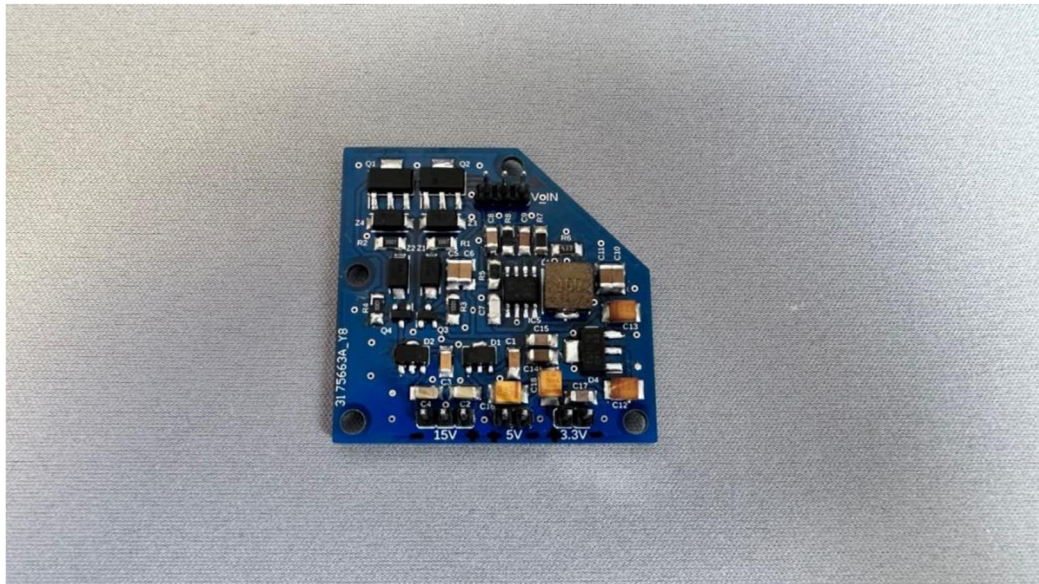
E.11 Levá strana krabičky



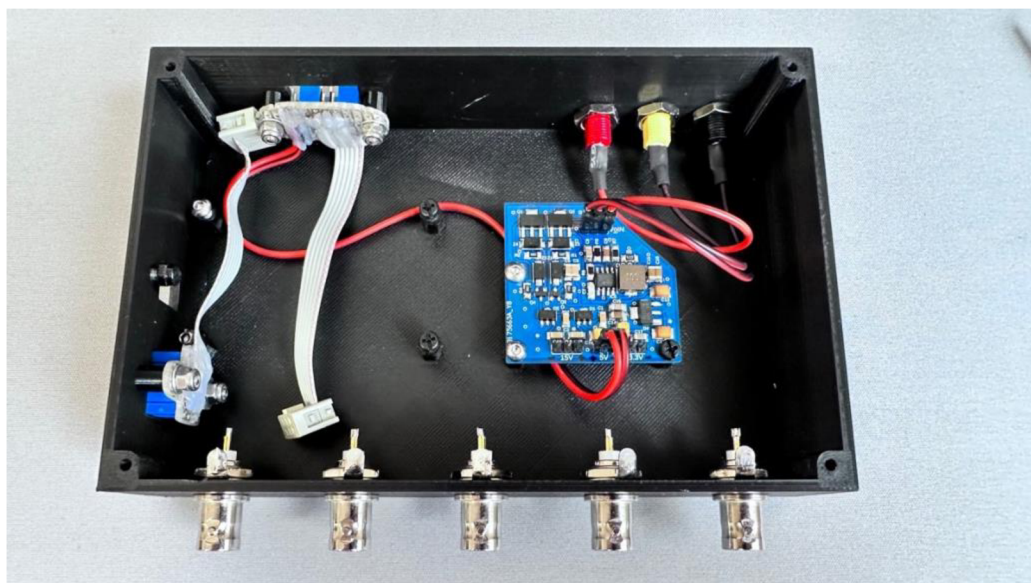
E.12 Přední panel



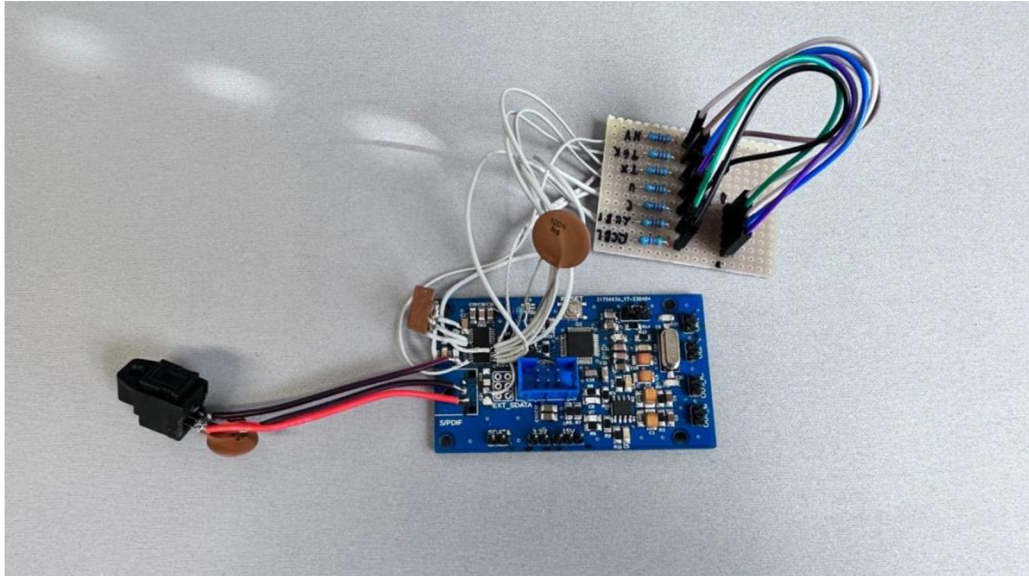
E.13 Hotová deska napájecí části



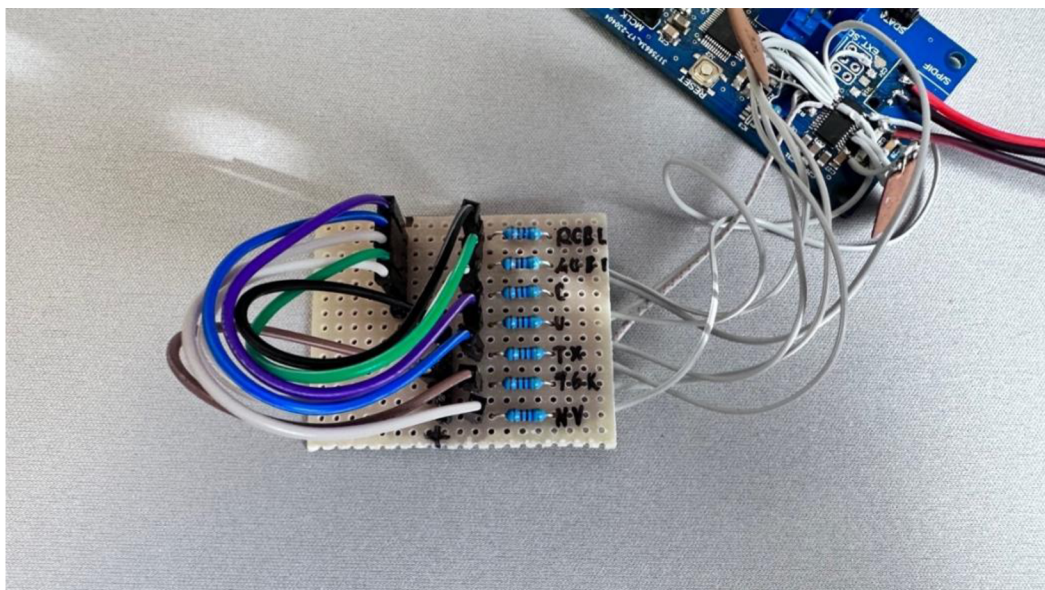
E.14 Krabička částečně osazená



E.15 Výsledný obvod D/A převodníku po úpravách



E.16 Manuální výběr rezistorů



E.17 Deska D/A převodníku s úpravami

