

VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY

FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ
ÚSTAV RADIOELEKTRONIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF RADIO ELECTRONICS

VÍCEPÁSMOVÝ MIKROVLNNÝ VYSÍLAČ PRO STUDIUM ŠÍŘENÍ
ELEKTROMAGNETICKÝCH VLN V ATMOSFÉŘE

DIPLOMOVÁ PRÁCE
MASTER'S THESIS

AUTOR PRÁCE
AUTHOR

Bc. MAREK POSLUŠNÝ

BRNO 2013



VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH
TECHNOLOGIÍ

ÚSTAV RADIOELEKTRONIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF RADIO ELECTRONICS

VÍCEPÁSMOVÝ MIKROVLNNÝ VYSÍLAČ PRO STUDIUM ŠÍŘENÍ ELEKTROMAGNETICKÝCH VLN V ATMOSFÉŘE

MULTIBAND MICROWAVE TRANSMITTER FOR ELECTROMAGNETIC WAVES PROPAGATION
STUDY

DIPLOMOVÁ PRÁCE

MASTER'S THESIS

AUTOR PRÁCE

AUTHOR

Bc. MAREK POSLUŠNÝ

VEDOUCÍ PRÁCE

SUPERVISOR

Ing. TOMÁŠ URBANEC, Ph.D.

BRNO 2013



VYSOKÉ UČENÍ
TECHNICKÉ V BRNĚ

Fakulta elektrotechniky
a komunikačních technologií

Ústav radioelektroniky

Diplomová práce

magisterský navazující studijní obor
Elektronika a sdělovací technika

Student: Bc. Marek Poslušný

ID: 109710

Ročník: 2

Akademický rok: 2012/2013

NÁZEV TÉMATU:

Vícepásmový mikrovlnný vysílač pro studium šíření elektromagnetických vln v atmosféře

POKYNY PRO VYPRACOVÁNÍ:

Seznamte se s principy činnosti mikrovlnného vysílače. Navrhněte blokové schéma a určete klíčové obvody, které použijete v konstrukci. Zvolte typy modulací, které bude vysílač podporovat.

Realizujte vícepásmový mikrovlnný vysílač, navrhněte schéma zapojení a desku plošných spojů s ohledem na spotřebu a dostupné rozměry desky. Proveďte základní měření konstrukce.

Realizujte potřebné programové vybavení pro řízení a modulaci vysílače pomocí sériové linky. Ověřte veškeré parametry konstrukce měření prakticky.

DOPORUČENÁ LITERATURA:

[1] Integrated Synthesizer and VCO ADF4360-1, [online]. Norwood, U.S.A.: Analog Devices, 2004 - [cit.17.prosinec 2010]. Dostupné na [www: http://www.analog.com](http://www.analog.com).

[2] HIEBEL, M. Fundamentals of Vector Network Analysis, Munchen, Germany: Rohde&Schwarz, 2007

Termín zadání: 11.2.2013

Termín odevzdání: 24.5.2013

Vedoucí práce: Ing. Tomáš Urbanec, Ph.D.

Konzultanti diplomové práce:

prof. Dr. Ing. Zbyněk Raida

Předseda oborové rady

UPOZORNĚNÍ:

Autor diplomové práce nesmí při vytváření diplomové práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

ABSTRAKT

Diplomová práce se zabývá návrhem vícepásmového mikrovlnného vysílače pro studium šíření elektromagnetických vln v atmosféře s možností modulace vysílaného signálu. Základem vysílače jsou synchronizované fázové závěsy, násobiče kmitočtu, diodové dvojitě vyvážené směšovače a mikrovlnné zesilovače.

KLÍČOVÁ SLOVA

Vícepásmový vysílač, mikrovlnný zesilovač, fázový závěs, směšovač

ABSTRACT

Master's thesis describes the design of multi-band microwave transmitters to study the propagation of electromagnetic waves in the atmosphere with the possibility of modulation of the transmitted signal. Based transmitters are synchronized phase lock loop, frequency multipliers, double balanced diode mixers.

KEYWORDS

Multi-band transmitter, microwave amplifier, phase lock loop, mixer

POSLUŠNÝ, Marek. *Vícepásmový mikrovlnný vysílač pro studium šíření elektromagnetických vln v atmosféře*: diplomová práce. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav radioelektroniky, 2013. 80 s. Vedoucí práce byl Ing. Tomáš Urbanec, Ph.D.

PROHLÁŠENÍ

Prohlašuji, že svou diplomovou práci na téma Vícepásmový mikrovlnný vysílač pro studium šíření elektromagnetických vln v atmosféře jsem vypracoval samostatně pod vedením vedoucího diplomové práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této diplomové práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení § 152 trestního zákona č. 140/1961 Sb.

Brno

.....

(podpis autora)

PODĚKOVÁNÍ

Děkuji vedoucímu diplomové práce Ing. Tomáši Urbancovi, Ph.D. za metodickou, pedagogickou a odbornou pomoc a další cenné rady při zpracování mé diplomové práce. Velké poděkování patří firmě Vesla s.r.o. Pardubice za přístup na vývojové pracoviště. Velké poděkování patří zaměstnanci firmy Vesla s.r.o. Ing. Lubošovi Svobodovi za velké množství volného času, které mi obětoval a za odbornou pomoc při ožívování a měření vysílače.

Brno

.....

(podpis autora)

OBSAH

Seznam obrázků	ix
Seznam tabulek	x
Úvod	1
1 Požadované parametry	2
2 Vícepásmový koherentní vysílač	3
2.1 Koherentní vysílač s přímou syntézou	3
2.2 Koherentní vysílač s nepřímou syntézou	4
2.3 Způsob modulace nosné	5
3 Návrh vysílače	7
3.1 Blokové schéma	7
3.2 Energetická rozvaha	8
4 Návrh obvodů	11
4.1 Zdroj referenčního kmitočtu	11
4.2 Kmitočtové syntézy	11
4.3 Vysokofrekvenční zesilovače	21
4.4 Násobič kmitočtu	32
4.5 Kvadraturní modulátory	43
4.6 Mezifrekvenční zesilovač a rekonstrukční filtr	51
4.7 Řídící obvod	54
5 Firmware	58
5.1 Ovládání PLL obvodů	58
5.2 Komunikace vysílače s okolím	59
5.3 DDS generátor	60
5.4 Test modulátoru signálem z DDS	62
6 Realizace vysílače	67
7 Závěr	68
Literatura	69
Seznam symbolů, veličin a zkratk	71

Seznam příloh	72
A Schéma zapojení vysílače	73
B Deska plošného spoje vysílače	76
C Pokusný trojnásobič	80

SEZNAM OBRÁZKŮ

2.1	Vícepásmový vysílač s postupným násobením frekvence.	4
2.2	Vysílač se dvěma synchronními PLL	5
2.3	Kvadraturní modulátor	6
3.1	Kompletní blokové schéma vysílače	7
3.2	Energetická rozvaha pro pásmo 2,4GHz	9
3.3	Energetická rozvaha pro pásmo 5,8GHz	10
4.1	Blokové schéma fázového závěsu	12
4.2	Blokové schéma fázově frekvenčního detektoru, převzato z [15]	14
4.3	Zjednodušený časový průběh PFD při zavěšení PLL, převzato z [15]	15
4.4	Ukázka stanovení šířky pásma filtru smyčky, převzato z [4]	16
4.5	Schéma zapojení filtru smyčky a ADF4360-X	19
4.6	Simulace zisku otevřené smyčky - 2,4GHz	19
4.7	Simulace zisku uzavřené smyčky - 2,4GHz	20
4.8	Simulace fázového šumu - 2,4GHz	20
4.9	A1 simulované schéma	22
4.10	A1 simulované S-parametry	22
4.11	A1 změřené S-parametry	24
4.12	A2 simulované schéma	25
4.13	A2 simulované S-parametry	26
4.14	A2 změřené S21	26
4.15	A2 změřené S11	27
4.16	A2 změřené S22	28
4.17	A3 simulované schéma	28
4.18	A3 simulované S-parametry	29
4.19	A3 simulované S-parametry	29
4.20	A4 simulované schéma	30
4.21	A4 simulované S-parametry	31
4.22	A4 změřený přenos	31
4.23	A5 simulované schéma	32
4.24	A5 simulované S-parametry	33
4.25	A5 změřené S21	33
4.26	A5 změřené S11	34
4.27	A5 změřené S22	34
4.28	Násobič třemi, převzato z[6]	36
4.29	Schéma pokusné desky trojnásobiče	37
4.30	Modul přenosu pokusného trojnásobiče s ATF55143	38
4.31	Realizace pokusného trojnásobiče	38

4.32	Modul přenosu pokusného trojnásobiče s filtrem	39
4.33	Schéma trojnásobiče na DPS vysílače	40
4.34	Spektrum trojnásobiče ve vysílači	41
4.35	Spektrum násobiče s odstíněním cínovou hradbou	42
4.36	Přenos násobiče bez filtru	42
4.37	Přenos násobiče s filtrem	43
4.38	3dB nekompenzovaný Wilkinsonův dělič	44
4.39	Model Wilkinsonova děliče 2,4GHz	45
4.40	Vybrané simulované S-parametry Wilkinsonova děliče 2,4GHz	45
4.41	Vybrané simulované S-parametry Wilkinsonova děliče 5,8GHz	46
4.42	Dvojitě vyvážený diodový směšovač [13]	46
4.43	VA charakteristika portu I směšovače	48
4.44	Závislost výstupního výkonu na modulačním napětí	48
4.45	Měření Wilkinsonova děliče 2,4GHz	49
4.46	Změřený IQ diagram	50
4.47	Spektrum při modulaci QPSK	51
4.48	Ideové schéma MF zesilovače	52
4.49	Harvardská architektura	55
4.50	Schéma zapojení řídicí jednotky	56
5.1	Výstup DDS pro pásmo 2,4GHz, ddsf = 10000, spo2 = 64	62
5.2	Výstup DDS pro pásmo 2,4GHz, ddsf = 3276, spo2 = 32	63
5.3	Výstup DDS pro pásmo 2,4GHz, ddsf = 3276, spo2 = 64	63
5.4	Výstup DDS pro pásmo 2,4GHz, ddsf = 3276, spo2 = 64	64
5.5	Potlačení dolního postranního pásma, spo2 = 73	65
5.6	Potlačení horního postranního pásma, spo2 = 201	66
6.1	Fotografie realizovaného vysílače, strana TOP	67
A.1	Schéma řetězce pro pásmo 2,4GHz	73
A.2	Schéma řetězce pro pásmo 5,8GHz	74
A.3	Schéma řídicího obvodu, zdroje -3,3V a Uref	75
B.1	Deska plošného spoje vysílače - strana součástek (M 1,3:1)	76
B.2	Deska plošného spoje vysílače - strana spojů (M 1,3:1)	77
B.3	Osazovací plán vysílače - strana součástek (M 1,3:1)	78
B.4	Osazovací plán vysílače - strana spojů (M 1,3:1)	79
C.1	DPS pokusného trojnásobiče - strana součástek (M 1,3:1)	80
C.2	Osazovací plán pokusného trojnásobiče (M 1,3:1)	80

SEZNAM TABULEK

1.1	Přidělená pásma	2
-----	---------------------------	---

ÚVOD

Parametry mikrovlnných spojení[1] se mění v čase v závislosti na aktuálním stavu atmosféry. Některé aplikace však vyžadují znalost aktuálních podmínek šíření radiového svazku pro konkrétní vlnovou délku a umístění koncových bodů vysílače - přijímače.

Diplomová práce se zabývá návrhem vícepásmového mikrovlnného vysílače určeného pro studium šíření radiových signálů několika vlnových délek užívaných pro družicová spojení. Vysílač by měl mít minimální rozměry, hmotnost a příkon, aby jej případně bylo možné umístit do meteorologického balónu.

1 POŽADOVANÉ PARAMETRY

Navrhovaný vysílač by měl splňovat parametry pro umístění na palubě atmosferické sondy, kde bude sloužit pro potřeby výzkumu vlivu atmosféry na šíření decimetrových elektromagnetických vln. Vysílač bude pracovat na několika frekvenčních pásmech současně. Generované signály musí mít navzájem definované fázové poměry tak, aby bylo možné měřit malé fázové změny přijatých signálů. Vysílač musí umožnit přenos úzkopásmového datového toku. Špičkový příkon vysílače by neměl přesáhnout 1 až 1,5 W. Plošný spoj vysílače se má vejít do rozměru 90x90mm.

Použitá pásma musí být schválena Mezinárodní radioamatérskou unií IARU. V tabulce 1.1 jsou schválená pásma v rozsahu 145MHz až 5850MHz. Pásmo 3402MHz až 3410MHz není v současné době schváleno, ale do budoucna se s jeho využitím počítá. S vedoucím práce bylo dohodnuto využití dvou pásem 2400MHz až 2450MHz a 5790MHz až 5850MHz.

Tab. 1.1: Přidělená pásma

Frekvenční rozsah [MHz]	Využití
145.194 - 145.206	vesmírná komunikace
145.794 - 145.806	vesmírná komunikace
145.806 - 146.000	výhradně satelitní komunikace
435.000 - 438.000	satelitní služby a ATV
1260.000 - 1270.000	satelitní služby (uplink)
2400.000 - 2450.000	amatérské satelitní služby
3402.000 - 3410.000	budoucí užití
5790.000 - 5850.000	amatérské satelitní služby (downlink)

2 VÍCEPÁSMOVÝ KOHERENTNÍ VYSÍLAČ

Vícepásmovým vysílačem se zde rozumí zařízení schopné vysílat na dvou a více pásmech zároveň. Vysílač by mohl být složen z více jednopásmových vysílačů jen v případě, kdy by nebyla požadována koherence výstupních signálů. Požadavek na koherenci výstupních signálů lze splnit použitím společného koherentního generátoru signálu. Obvody v signálové cestě následující za tímto generátorem již tvoří samostatné řetězce pro každé pásmo.

Zcela jiný přístup může být zvolen u plně softwarového rádia, kde jsou signály ve všech požadovaných pásmech generovány a sloučeny digitálně, na výstupu je pak rychlý DA převodník následovaný širokopásmovým výkonovým zesilovačem. Takový přístup v současné době, díky omezené rychlosti signálových procesoru a DA převodníků, není pro takto vzdálená mikrovlnná pásma možný.

Existuje více typů generátorů vzájemně koherentních vysokofrekvenčních signálů. Základní rozdělení je [2] na generátory s přímou syntézou a na generátory s nepřímou syntézou. Oba typy generátorů obsahují přesný a stabilní generátor referenčního kmitočtu s malým fázovým šumem. Generátory s přímou syntézou referenční signál násobí pomocí více násobičů, jejich výstupní signál pak filtrují a směšují, tím získají široké spektrum signálů s pevně definovanými fázovými poměry. Požadované kmitočty jsou pak vybrány pomocí pásmových propustí.

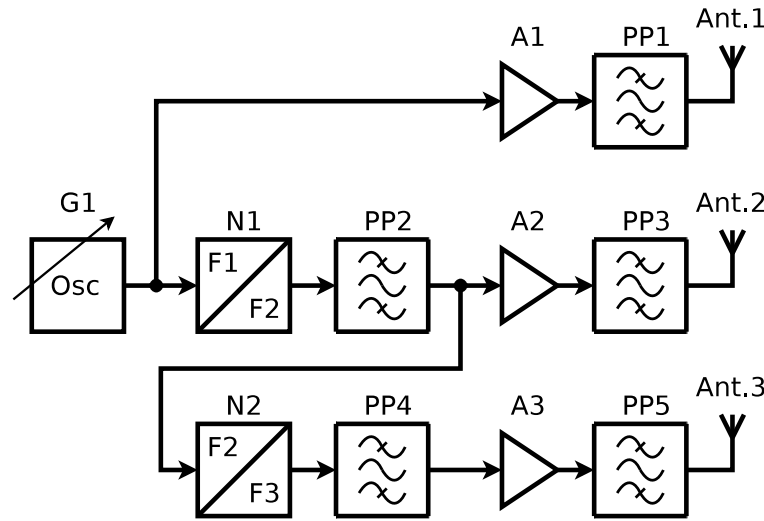
Generátory s nepřímou syntézou jsou založené na řízení méně stabilního přeladitelného oscilátoru přesným referenčním oscilátorem pomocí zpětné vazby. Nastavení požadovaného kmitočtu se provádí zařazením programovatelných děliček do zpětné vazby, nejčasteji se označují jako fázový závěs (PLL).

2.1 Koherentní vysílač s přímou syntézou

Na obrázku 2.1 je blokové schéma třípásmového koherentního vysílače, který využívá společný přeladitelný oscilátor G1. Jeho signál zesiluje výkonový VF zesilovač A1. Pásmová propust PP1 zajišťuje omezení všech nežádoucích složek výstupního spektra A1 ležících mimo požadované pásmo a zároveň výkonově přizpůsobuje vstupní impedanci antény k nízké výstupní impedanci zesilovače. Signál G1 je rovněž zaveden do frekvenční násobičky N1. Na výstupu násobičky je bohaté spektrum, jehož významné složky mají frekvenci rovnou celočíselným násobkům frekvence vstupního signálu.

Pomocí pásmové propusti PP2 se ze spektra vybere požadované frekvenční pásmo, které je celočíselným násobkem základního pásma. Zesilovač A2 a propust PP3 mají obdobnou funkci jako A1 a PP1. Za PP2 je možné navázat další stupně s násobič-

kami, filtry a zesilovači, tím se dosáhne požadovaných pásem, na kterých vysílač souběžně vysílá.

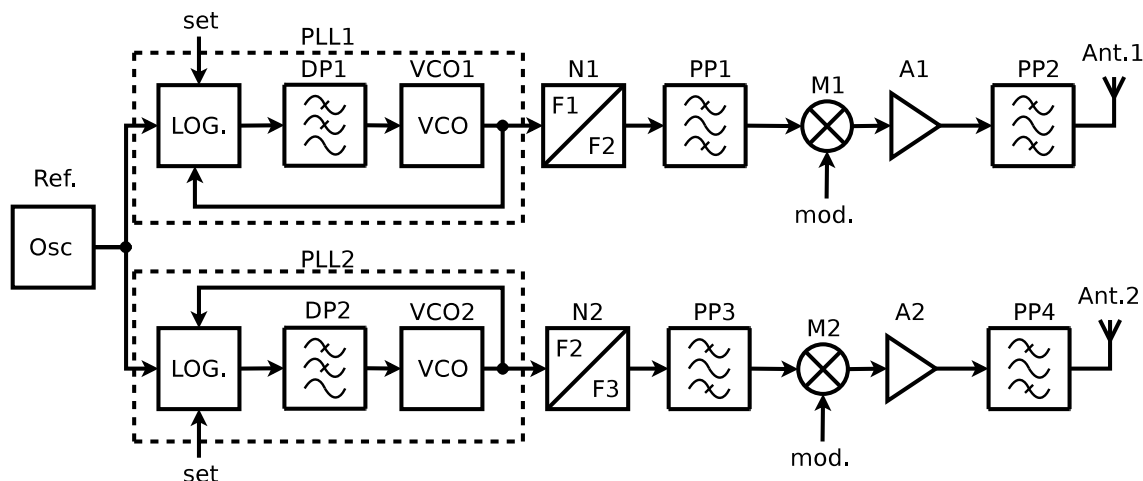


Obr. 2.1: Vícepásmový vysílač s postupným násobením frekvence.

Při této koncepci je vysílaný kmitočet ve všech pásmech určen celočíselným násobkem základního kmitočtu, což je v praxi dosti omezující vlastnost. Další nevýhodou je zvětšení přeladitelnosti na vyšších pásmech vůči nižším. To může v některých případech vést k nutnosti omezit šířku přeladitelnosti na pásmech nižších. Tento jev rovněž neumožňuje frekvenční modulaci rozladováním $G1$, které by způsobilo násobení zdvihu u vyšších pásmech. Výhodou této koncepce je její relativní jednoduchost a efektivní využití $G1$ a násobiček s filtry, to vede k malým rozměrům a malé spotřebě energie.

2.2 Koherentní vysílač s nepřímou syntézou

V případě, že vychází základní kmitočet příliš nízký a násobitele není možné rozložit na čísla od 2 do 5, je s ohledem na energetickou účinnost a selektivitu pásmových propustí výhodnější použít více fázových závěsů se společným referenčním kmitočtem. Na obrázku 2.2 je blokové schéma vysílače se dvěma smyčkami fázového závěsu PLL, který zde zastává funkci nastavitelného násobiče kmitočtu s velkým dělicím poměrem. Jelikož PLL udržuje pevný poměr mezi společným referenčním a výstupním kmitočtem, jsou koherentní i výstupní signály obou VCO.



Obr. 2.2: Vysílač se dvěma synchronními PLL

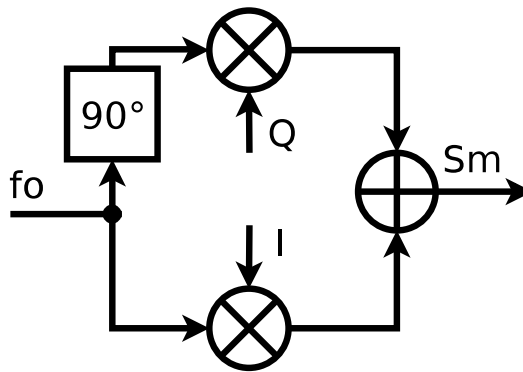
2.3 Způsob modulace nosné

Po vysílači je požadován přenos dat základními druhy modulací založených na amplitudové modulaci, především ASK, BPSK a případně QPSK. Počítá se i s možností vysílání nemodulované nosné. V případě použití dostatečně výkonného mikroprocesoru je možné softwarově generovat např. SSB či FM modulaci. Na obrázku 2.3 je blokové schéma kvadrurního modulátoru. Na vstup f_0 přichází nemodulovaný nosný kmitočet, který se dělí do dvou analogových násobiček, před vrchní násobičkou je ještě zařazen fázovací členek s posuvem 90° . Po vynásobení nosné složkami komplexní obálky I a Q se výsledek obou násobiček sečte, tím se získá pásmový signál S_m . Výkonový zesilovač s výstupním filtrem musí být lineární, mít plochou modulovou charakteristiku a lineární fázovou charakteristiku. Pro generování signálů I a Q se používají obvody DSP nebo FPGA. Kvadrurním modulátorem je možné vytvořit všechny běžně používané modulace, ale za cenu větší složitosti zařízení. Komplikací představuje širokopásmový fázovací členek, který by měl vytvářet konstantní fázový posuv v celém přeladitelném pásmu. Řešením by mohly být integrované modulátory, které obsahují dvojité vyvážené násobičky i širokopásmový fázovací členek a další pomocné obvody. Nevýhodou dostupných integrovaných modulátorů je jejich mezní kmitočet (maximálně jednotky GHz) a především jejich poměrně velký příkon (až stovky mW). Například integrovaný modulátor AD8346 fy. Analog Devices [9] pracuje v rozmezí 0,8GHz až 2,5GHz s šířkou základního pásma 70MHz, v rozsahu napájecích napětí 2,7V až 5,5V a klidovým odběrem 45mA, který je v případě umístění do sondy příliš velký. V obou pásmech s velkou rezervou není splněna podmínka širokopásmovosti 2.1 podle [2], kde B je šířka pásma a f_s střední

kmitočet.

$$B > \frac{f_s}{10}, \quad (2.1)$$

Proto je možné zvážit i použití kvadrurního modulátoru sestaveného z diskretních součástek a jako fázovací článek použít prosté čtvrtvlnné vedení, které při svém rezonančním kmitočtu vytváří fázový posuv 90° . Odchylku fáze v řádu jednotek stupňů je možné v případě jednoduchých modulačních schémat zanedbat.

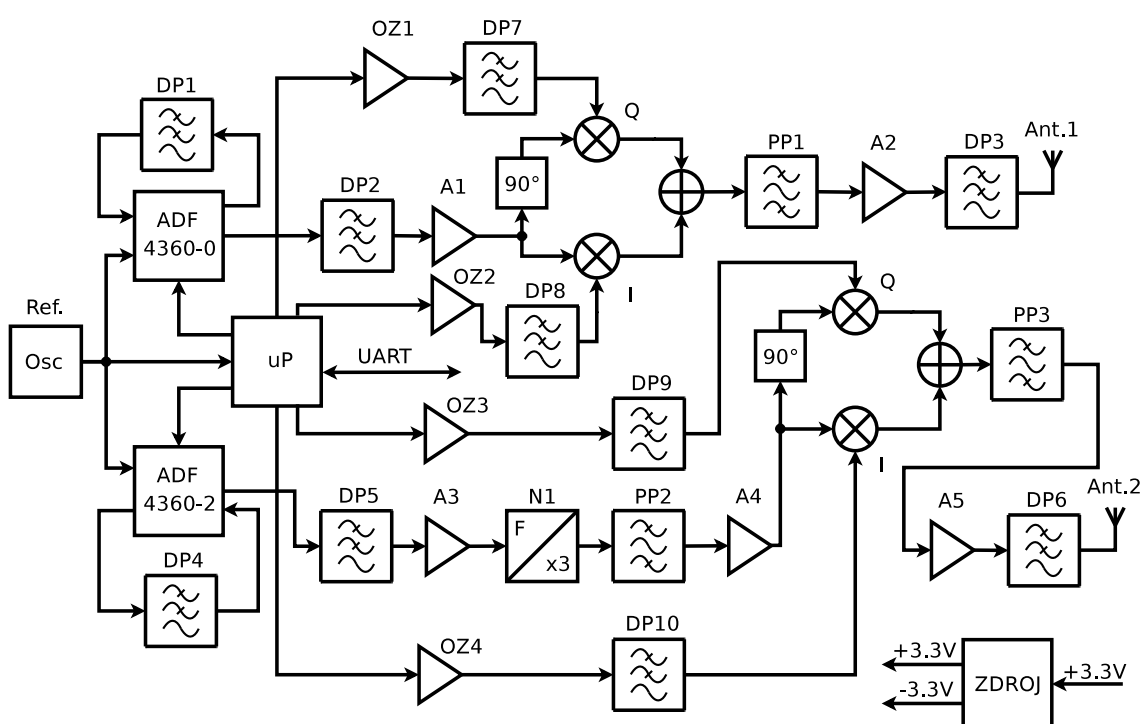


Obr. 2.3: Kvadrurní modulátor

3 NÁVRH VYSÍLAČE

Na základě úvahy v předchozí kapitole bylo zjištěno, že pro splnění zadání lépe vyhoví zapojení se dvěma synchronními PLL na obrázku 2.2. Zároveň bylo rozhodnuto o použití kvadrurního modulátoru pro obě pásma, tím se zvýší možnost využití navrhovaného zařízení pro případné budoucí experimenty. Uvedené poznatky jsou zpracovány v podkapitole blokové schéma. Podkapitola energetická rozvaha se pokouší dopředu odhadnout úroveň signálu na vstupu a výstupu jednotlivých bloků.

3.1 Blokové schéma



Obr. 3.1: Kompletní blokové schéma vysílače

Na blokovém schématu 3.1 jsou uvedeny hlavní bloky vysílače. Referenční oscilátor řídí oba fázové závěsy a mikroprocesor, tím je umožněna synchronizace symbolové rychlosti s kmitočtem nosné.

Obvod ADF4360-0 s filtrem smyčky DP2 tvoří smyčku fázového závěsu pro pásmo 2400MHz až 2450MHz. Napětím řízený oscilátor integrovaný v obvodu ADF4360-0 se vyznačuje malým odstupem vyšších harmonických, proto je před dalším zpracováním nutné výstupní signál filtrovat dolní propustí DP2. Za DP2 následuje předzesilovač A1, který zajistí optimální velikost signálu na vstupu kvadrurního modulátoru. Za kvadrurním modulátorem je zařazena pásmová propust PP1, slouží k odstranění

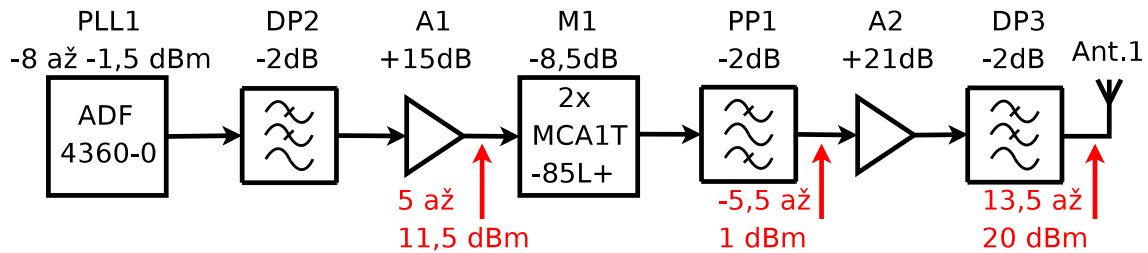
směšovacích produktů ležících mimo pásmo 2,4GHz. Následuje výkonový zesilovač A2, jeho vyšší harmonické zadržuje dolní propust DP3, na ní je navázána anténa Ant.1. Řetězec pro pásmo 5790MHz až 5850MHz začíná fázovým závěsem složeným z ADF4360-2 a filtru smyčky DP4, PLL generuje třetinový kmitočet 1930MHz až 1950MHz. Pro potlačení vyšších harmonických je zařazena dolní propust DP5. Zesilovač A3 zesílí signál, aby na vstupu trojnásobiče N1 byla ideální úroveň pro maximální konverzní účinnost. Pásmová propust PP2 filtruje nežádoucí složky spektra násobiče. A4 zesiluje signál na optimální úroveň pro kvadraturní modulátor. Na výstupu modulátoru je zapojena pásmová propust PP3, slouží k odstranění směšovacích produktů ležících mimo pásmo 5,8GHz. A5 je výkonový zesilovač, jeho vyšší harmonické odstraní dolní propust DP6, za ní následuje anténa Ant.2. Všechny čtyři modulační signály (2x I/Q) vytváří mikroprocesor pulzně šířkovou modulací (PWM). Operační zesilovače OZ1, OZ2, OZ3 a OZ4 upravují střední hodnotu a amplitudu modulačních signálů. Dolní propusti DP7, DP8, DP9 a DP10 pracují jako rekonstrukční filtry, jejich úkolem je odstranit vzorkovací kmitočet PWM a ostatní vyšší spektrální složky. Mikroprocesor komunikuje s nadřazeným systémem přes sériovou sběrnici UART, součástí komunikace jsou i rámce s daty určenými k vysílání. Na základě požadavků nastavuje obvody PLL. Zdroj filtruje kladné napájecí napětí 3,3V a vytváří záporné napětí -3,3V určené k napájení operačních zesilovačů.

3.2 Energetická rozvaha

Pro správnou funkci vysílače je nutné zajistit optimální úroveň signálu na všech obvodech vysílače. Pokud je úroveň signálu na vstupu zesilovače příliš nízká, nebude hospodárně využita energie potřebná pro nastavení pracovního bodu. Více se projeví i šum a rušivé signály vázané elektromagnetickým polem do signálové cesty z okolních obvodů. Pokud bude úroveň vstupního signálu příliš vysoká, dojde k přebuzení zesilovače, tím se na jeho výstupu objeví nežádoucí vyšší harmonické. Nelineární obvody jako směšovače a násobiče mají nízké konverzní ztráty pouze v malém rozsahu okolo optimálního vstupního výkonu, tomu je nutné přizpůsobit zesílení předřazeného zesilovače.

Na obrázku 3.2 je energetická rozvaha signálové cesty pro pásmo 2,4GHz. Vlevo je PLL, jeho výstupní výkon je podle katalogu [15] nastavitelný v rozsahu -13 až -6,5dBm. Počítá se s použitím laděného balunu, v tom případě je výstupní výkon -8 až -1,5 dBm. Za PLL je DP2 se ziskem -2dB zesilovač A1 má zisk 15dB, na vstupu kvadraturního modulátoru M1 je tak signál v rozsahu 5 až 11 dBm.

Součástí modulátoru je rozbočovač signálu, na oba směšovače přichází výkon o polovinu (3dB) menší, tj. rozsah 2 až 8 dBm, přičemž minimální konverzní ztráty



Obr. 3.2: Energetická rozvaha pro pásmo 2,4GHz

jsou podle katalogu [13] při buzení výkonem 7dBm, konverzní ztráty směšovače potom činí 7dB. Výstupy obou směšovačů jsou sloučeny. Kdyby oba signály měly stejnou fázi, konverzní ztráty celého směšovače, při zanedbání ztrát rozbočovače a slučovače, by odpovídaly 7dB. Signál v jedné větvi je však fázově posunut o 90°, za předpokladu maxima modulačního napětí vektory I a Q signálu tvoří ramena pravoúhlého rovnoramenného trojúhelníku, platí že přepona je $\sqrt{2}$ krát větší než strana. Po sloučení výkon signálu vzroste o

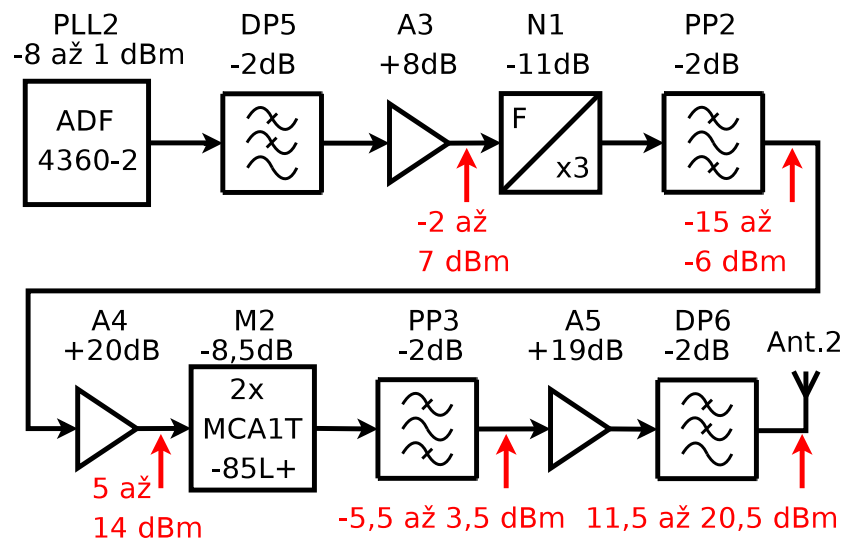
$$10 \log \sqrt{2} = 1,5dB.$$

Celkový zisk modulátoru je

$$-3dB - 7dB + 1,5dB = -8,5dB.$$

Za modulátorem následuje pásmová propust PP1 se ziskem -2dB. Na vstupu koncového výkonového zesilovače se ziskem 21dB má signál úroveň -5,5 až 1 dBm. Před anténou je zařazena dolní propust DP3 se ziskem -2dB. Výkon na výstupu vysílače je 11,5 až 20,5 dBm.

Na obrázku 3.3 je energetická rozvaha signálové cesty pro pásmo 5,8GHz. Na výstupu obvodu fázového závěsu ADF4360-2 může být výkon signálu nastaven v rozsahu -8 až 1 dBm. Na výstupu fázového závěsu je zařazena dolní propust DP5 se ziskem -2dB, následuje zesilovač A3 se ziskem 8dB, který zajistí výkon -2 až 7 dBm na vstupu trojnásobiče N1. Třetí harmonická na jeho výstupu, při optimální úrovni buzení, má o 11dB nižší výkon než první harmonická na jeho vstupu. Pásmová propust PP3 propouští třetí harmonickou, kterou utlumí o 2dB, na jejím výstupu je signál s výkonem -15 až -6 dBm. Zesilovač A4 se ziskem 20dB zesílí signál na úroveň 5 až 14 dBm. Kvadraturní modulátor M2 pracuje za podobných podmínek jako M1, ale na kmitočtu 5790MHz až 5850MHz, jeho zisk je -8,5dB. Pásmová propust PP3 filtruje složky spektra mimo požadované pásmo, jeho útlum v propustném pásmu je 2dB. Na vstupu koncového výkonového zesilovače A5, se ziskem 19dB, je signál o výkonu -5,5 až 3,5 dBm. Dolní propust DP6 filtruje vyšší harmonické A5, útlum



Obr. 3.3: Energetická rozvaha pro pásmo 5,8GHz

v propustném pásmu má 2dB, na její výstup je navázána anténa Ant.2. Výkon na anténním výstupu je 11,5 až 20,5 dBm.

4 NÁVRH OBVODŮ

4.1 Zdroj referenčního kmitočtu

Na zdroji referenčního kmitočtu závisí stabilita výstupního kmitočtu a výsledný fázový šum, proto se výhradně používají krystalové oscilátory. Ty je možné realizovat z diskretních součástek nebo je možné použít monolitické obvody, které v jednom pouzdru obsahují krystalový rezonátor, zesilovač, hradící ztráty v rezonátoru, obvody zpětné vazby, které zajišťují, aby rezonátor kmital stabilně a na správné harmonické. Výstupní tvarovač zajistí dostatečný výkon a obdélníkový průběh na výstupu. Rezonanční kmitočet oscilátoru by s ohledem na potřeby fázového závěsu měl být dostatečně vysoký, aby nemusel být násobem příliš vysokým číslem (zvyšuje se tím fázový šum). Běžně dostupné oscilátory mají špičkový proud přibližně od 20mA do 80mA v závislosti na napájecím napětí a kmitočtu. Pro vysílač byl vybrán monolitický oscilátor 7W-10MHz s přesností $\pm 25\text{ppm}$, phase Jitter (12KHz až 20MHz) je max. 1ps. Napájení je 3,3V v SMD provedení s odběrem 20mA od výrobce TXC Corporation [14].

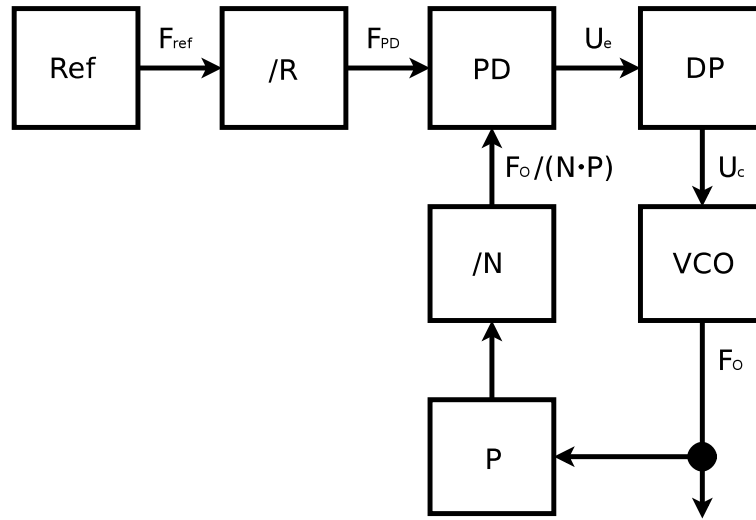
4.2 Kmitočtové syntézy

Základním problémem, který je potřeba řešit při návrhu většiny rádiových zařízení, je návrh generátoru přesného a v čase stálého kmitočtu, který zároveň umožní plynulé přeladění. V počátcích radiové techniky se používaly LC oscilátory s teplotně kompenzovanými kondenzátory. Postupem času jejich přesnost přestala stačit a vývoj se obrátil k oscilátorům využívajícím rezonance výbrusu krystalu z křemene. Krystalové oscilátory mají vynikající stabilitu kmitočtu, avšak přeladit je lze pouze mechanickým nebo chemickým zásahem do výbrusu, který je obvykle nevratný.

Generování koherentního signálu je možné přímou metodou např. násobením jediného referenčního signálu v násobičích kmitočtu. Produkty násobičů je možné kombinovat ve směšovačích, z jejich produktů je nutné pásmovou propustí vybrat konkrétní produkt, který je možné dále násobit násobiči nebo dělit pomocí číslicových čítačů. Násobitelé a dělitelé musí být vždy celočíselné. Neceločíselného poměru je možné dosáhnout zařazením násobiče a děliče za sebe. Například poměru 1,5 lze dosáhnout vynásobením třema a následným vydělením dvěma.

Koherentní signál je také možné generovat nepřímou metodou pomocí smyčky fázového závěsu (PLL), jehož princip je znám už od 30. let 20. století. V počátcích se PLL používaly pro synchronizaci generátoru v televizorech[7]. S rozvojem rychlých

logických obvodů se otevřela cesta pro jejich využití ke generování signálů na vyšších kmitočtových pásmech.



Obr. 4.1: Blokové schéma fázového závěsu

Na obrázku 4.1 je blokové schéma fázového závěsu. Harmonický signál požadovaného kmitočtu je generován napětím řízeným oscilátorem VCO. Jeho výhodou je snadná přeladitelnost, nevýhodou je malá časová stabilita kmitočtu a velký fázový šum. Z výstupu VCO se část signálu vrací do fázového detektoru. Výstupní kmitočet VCO je většinou příliš vysoký a nelze ho přímo zpracovat běžnými číslicovými obvody CMOS ve fázovém detektoru, proto je zařazena rychlá předdělička s pevným dělicím poměrem P, vyrobená vhodnou technologií. Za předděličkou následuje čítač s přednastavením, lze tak měnit hodnotu N kterou dělí kmitočet VCO. Fázový detektor porovnává fázi signálu na výstupu čítače N s fází přesného referenčního signálu f_{ref} . Referenční kmitočet může být vydělen v čítači R, aby fázový detektor(PD) mohl pracovat s nižším kmitočtem f_{PD} , tím se dosáhne zmenšení kroku PLL, který je v tomto případě

$$\Delta f_o = P \cdot f_{PD}. \quad (4.1)$$

Z rovnice 4.1 vyplývá, že zařazením pevné předděličky se P krát zvětší krok. Pro dosažení jemného kroku je nutné snížit f_{PD} , to si však žádá zmenšení šířky pásma filtru smyčky tak, aby na vstup VCO nepronikal f_{PD} . Zmenšení šířky pásma filtru smyčky znamená prodloužení doby zavěšení PLL. Pokud je šířka filtru smyčky příliš malá, smyčka nestačí vyrovnávat fázové fluktuace na výstupu VCO, což způsobí zvětšení fázového šumu na výstupu VCO oproti stavu, kdy je šířka pásma optimální. Při snižování porovnávacího kmitočtu je nutné adekvátně zvyšovat N, aby na výstupu

VCO byl požadovaný kmitočet, pro který platí

$$f_o = f_{PD} \cdot NP. \quad (4.2)$$

Podle [3] při násobení referenčního kmitočtu pro přírůstek výkonu fázového šumu platí

$$\Delta P_{SSB} = 20 \log(NP), \quad (4.3)$$

kde ΔP_{SSB} je přírůstek výkonu fázového šumu v dB, N a P jsou bezrozměrní násobitelé. Pro minimalizaci fázového šumu je nutné zvolit referenční kmitočet co nejvyšší, tím se však zvýší krok. Úpravou předděličky P na programovatelnou vznikne fázový závěs někdy nazývaný dual modulus, který řeší problém s násobením kroku předděličkou. Předdělička se upraví tak, aby umožnila přepínání mezi děliteli P a P+1. Čítač N se rozdělí na čítač A a B. Na začátku čítacího cyklu se čítače naplní požadovanou hodnotou A a B, předdělička dělí hodnotou P+1. Hodnoty obou čítačů se příchodem impulsu od předděličky snižují až do doby, kdy čítač A, který má menší bitovou šíři než B, dosáhne nuly. V tomto okamžiku je v čítači B hodnota $B - A$ a dojde k přepnutí předděličky na dělení hodnotou P. Čítání pokračuje, dokud není v B nula, poté se cyklus opakuje. První část periody signálu na vstupu fázového detektoru trvá

$$T_1 = \frac{A(P+1)}{f_o}, \quad (4.4)$$

druhá část periody trvá

$$T_2 = \frac{(B-A)P}{f_o}. \quad (4.5)$$

Celková perioda je součtem T_1 a T_2

$$T = \frac{A(P+1) + (B-A)P}{f_o} = \frac{A + BP}{f_o}, \quad (4.6)$$

pokud je uzavřena smyčka fázového závěsu, v ustáleném stavu platí

$$T = \frac{1}{f_{PD}}. \quad (4.7)$$

Dosazením 4.7 do 4.6 a úpravou lze vyjádřit vztah mezi výstupním a porovnávacím kmitočtem v závislosti na nastavení čítačů A a B a dělicím poměrem předděličky

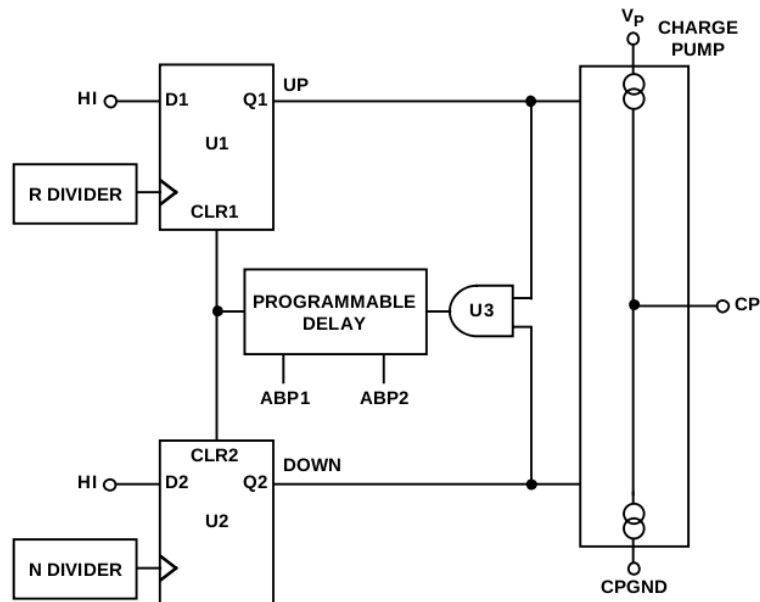
$$f_o = (A + BP)f_{PD}. \quad (4.8)$$

Krok dual modulus PLL podle 4.8 nezávisí na dělicím poměru předděličky a je dán pouze f_{PD} . Pro zvětšení fázového šumu platí upravený vztah 4.1

$$\Delta P_{SSB} = 20 \log(A + BP). \quad (4.9)$$

Pro minimalizaci fázového šumu je i v případě použití dual modulus PLL nutné zvolit co největší krok PLL, jak jen to dovoluje kanálový rastr. V zadání této práce není požadavek na přeladitelnost vysílače. Zvolen byl krok 1MHz pro oba fázové závěsy, což v pásmu 5,8GHz vlivem zařazeného trojnásobiče reálně znamená krok 3MHz, přesto ladění, vzhledem k šířce zvolených pásem v desítkách MHz, lze považovat stále za dostatečně jemné.

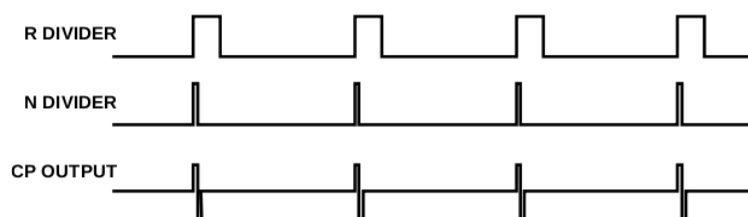
Na obrázku 4.1 porovnává fázi obou signálů fázový detektor. Na jeho vlastnostech závisí rozsahem zachycení, ten představuje maximální vzdálenost kmitočtu volně běžícího VCO od požadovaného kmitočtu, ve které se fázový závěs dokáže zasynchronizovat, a rozsah držení, který definuje maximální vzdálenost kmitočtu VCO od požadovaného, ve které je PLL schopen udržet synchronizaci. Rozsah držení je vždy větší než rozsah zachycení. Fázové detektory lze rozdělit podle typu použitých obvodů na analogové a číslicové, které jsou běžnější. Číslicových zapojení existuje mnoho variant od jednoduchých tvořených funkcí OR nebo XOR po složitější s klopnými obvody. Rozsah zavěšení je při použití fázových detektorů poměrně malý. PLL pracující s větším přeladěním používají fázově frekvenční detektory (PFD), napětí na jejich výstupu je závislé na fázi i na rozdílu frekvencí porovnávaných signálů. Fázový závěs s PFD je schopen zavěšení v širokém rozsahu, který je v praxi omezen pouze přeladitelností VCO. Na obrázku 4.2 je blokové schéma fá-



Obr. 4.2: Blokové schéma fázově frekvenčního detektoru, převzato z [15]

zově frekvenčního detektoru s nábojovými pumpami. Na hodinový vstup klopného obvodu typu D označeného U1 přichází referenční signál vydělený děličem R. U1 při vzestupné hraně na svůj výstup Q1 zapíše log.1, trvale přivedenou na vstup D1.

Log.1 na výstupu Q1 sepne horní nábojovou pumpu, její proud se uzavírá přes filtr smyčky, který zde plní funkci integrátoru, a vyvolá na něm nárůst napětí. V případě, kdy je např. požadovaný kmitočet vyšší než kmitočet VCO a v předchozím taktu referenčního signálu došlo k resetu obou klopných obvodů, je na výstupu Q2 log.0 a na výstupu hradla AND U3 logická nula. Tím nedojde k resetu klopných obvodů a log.1 se na výstupu Q1 udrží až do doby, kdy se na vstupu U2, připojeném k výstupu programovatelné děličky N, objeví náběžná hrana, ta způsobí překlopení výstupu Q2 do log.1. Nyní je v log.1 výstup Q1 i Q2, sepnutá je horní i dolní nábojová a účinek nábojových pump se vzájemně vyruší. Zároveň se na výstupu U3 objeví log.1, která se za čas zpoždění programovatelné zpožďovací linky přenesou na vstupy CLR1 a CLR2 a způsobí reset klopných obvodů. Jelikož je požadovaný kmitočet větší než kmitočet VCO, přichází náběžná hrana častěji na vstup U1 než na vstup U2, tím je po většinu času otevřena vrchní nábojová pumpa a ladící napětí na výstupu filtru stoupá. Stoupající napětí na vstupu VCO zvyšuje kmitočet výstupního signálu, ten se přibližuje požadovanému a rozdíly v čase sepnutí obou nábojových pump se zmenšují. Obvod by pracoval obdobným způsobem i v případě, kdyby na začátku byl kmitočet VCO vyšší než požadovaný, pouze by se vyměnila role klopných obvodů, což by vedlo ke snížení ladícího napětí a tím i kmitočtu VCO. Když je kmitočet VCO shodný s požadovaným kmitočtem, objevují se na výstupu nábojových pump pouze krátké impulzy, malý rozdíl v jejich šířce vyrovnává fázový posuv, až dojde k úplnému zavěšení PLL. Přesto se na výstupu objevují krátké impulzy, způsobené zpožďovací linkou, nazývají se antibacklash pulzy, brání, aby se PLL dostal do mrtvého bodu, kdy je rozdíl fází obou signálů pod rozlišovací schopností PFD, tato situace je na obrázku 4.3. Bez antibacklash pulzů by fáze oscillovala kolem tohoto bodu a zhoršil by se fázový šum. V reálném obvodu PLL může nastat situace, kdy

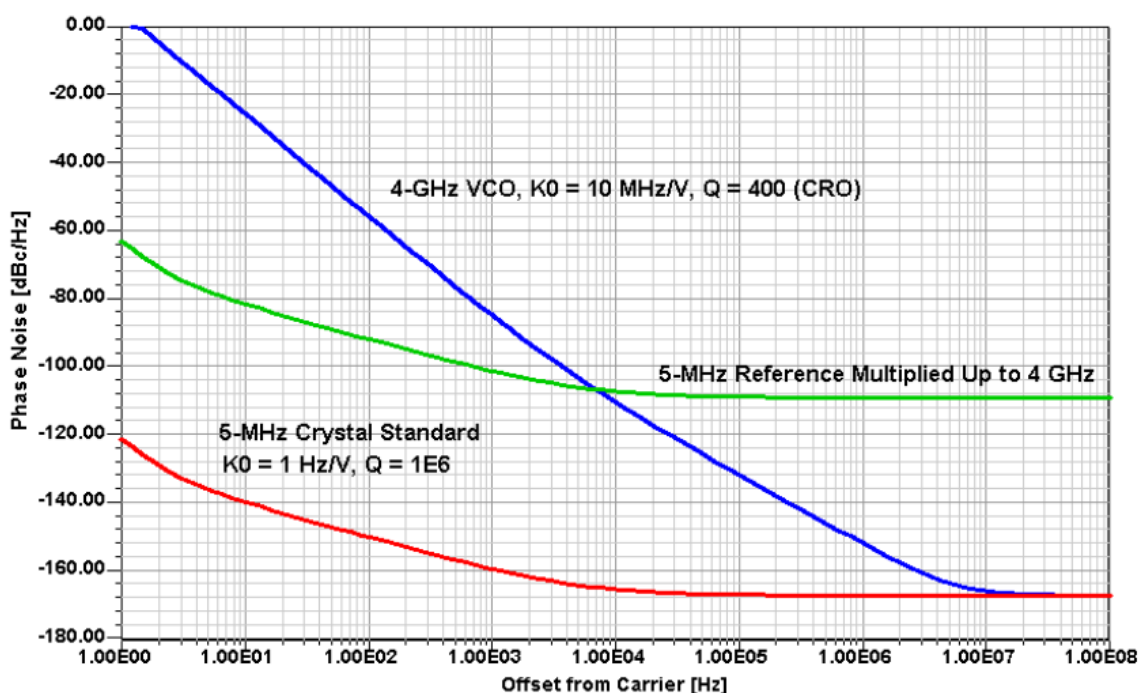


Obr. 4.3: Zjednodušený časový průběh PFD při zavěšení PLL, převzato z [15]

je ladící napětí trvale na minimální nebo maximální hodnotě. Tato situace značí poruchový stav fázového závěsu, příčinou může být požadovaný kmitočet mimo rozsah VCO, nedostatečný zisk smyčky (malý rozsah ladícího napětí), nefunkční VCO či jiná závada.

Podstatný vliv na funkci fázového závěsu má filtr smyčky, který brání průniku f_{PD} a dalších nežádoucích složek, vznikajících ve fázovém detektoru, na vstup VCO,

kde by způsobily nežádoucí modulaci výstupního signálu, zároveň musí propustit stejnosměrnou složku a nízkofrekvenční signál. Filtr smyčky tak představuje dolní propust. Prakticky se používají RC a ARC filtry druhého až čtvrtého řádu. Při návrhu se vychází z požadované šířky pásma uzavřené smyčky a fázové jistoty (phase margin). Fázová jistota je definovaná při rozpojené smyčce a vyjadřuje rozdíl mezi fází 180° a fází při zesílení 0dB (na kmitočtu odpovídajícím šířce pásma uzavřené smyčky). Na velikosti fázové jistoty závisí stabilita smyčky a délka přechodového děje při zachycení. Fázová jistota zastupuje činitel tlumení a lze ji na činitel tlumení přepočítat [4], [3], pro zajištění stability by měla být větší než 40° , jako kompromis mezi stabilitou a dobou zachycení se u pasivních filtrů obvykle volí 45° . Optimální šířku pásma filtru lze stanovit porovnáním fázového šumu volně běžícího VCO s fázovým šumem referenčního signálu přepočteným podle 4.3 na požadovaný kmitočet. Na obrázku 4.4 je červenou barvou vynesena fázový šum referenčního krystalového os-



Obr. 4.4: Ukázka stanovení šířky pásma filtru smyčky, převzato z [4]

cilátoru, zelenou barvou je označen fázový šum referenčního oscilátoru vynásobený na kmitočet VCO, fázový šum volně běžícího VCO je označen modře. Přibližně na kmitočtu 7kHz se fázový šum VCO rovná vynásobenému fázovému šumu referenčního oscilátoru. Vlevo je fázový šum reference menší než fázový šum VCO, uzavřením smyčky PLL dojde k snížení fázového šumu na výstupu VCO. Vpravo je situace opačná, uzavření smyčky způsobí nárůst fázového šumu na výstupu VCO, proto je z hlediska fázového šumu výhodné nastavit šířku pásma filtru smyčky tak, aby odpovídala vzdálenosti popsaného průsečíku od nosné.

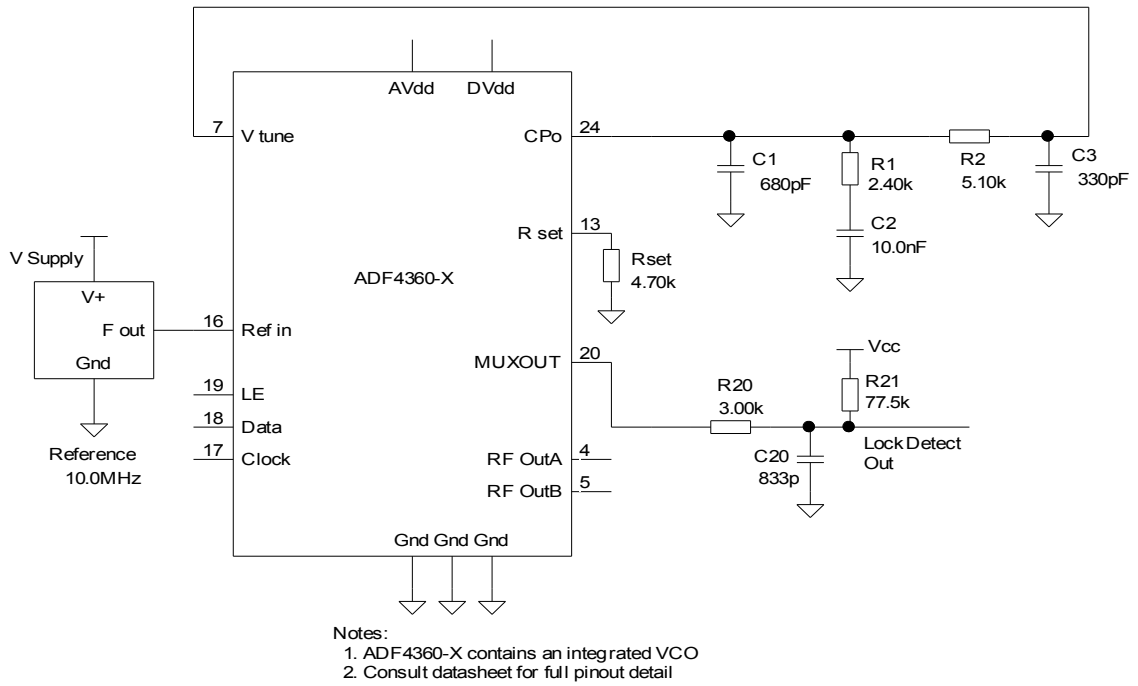
Jako kmitočtové syntézy byly vybrány obvody ADF4360-0 a ADF4360-2 firmy Analog Devices [15],[16] které obsahují duál modulus fázový závěs a VCO v jednom pouzdru. Obvod vyžaduje pouze externí filtr PLL smyčky a zdroj referenčního kmitočtu, je možné jej napájet napětím 3,0V–3,6V, odběr závisí na nastavení a při provozu se pohybuje okolo 50mA. Pro pásma 2400MHz až 2450MHz je možné použít obvod ADF4360-0, který pracuje v rozsahu 2400MHz až 2725MHz a při nastaveném dělení dvěma v rozsahu 1200MHz až 1360MHz. Jeho výstupní výkon lze programově měnit v rozsahu -13dBm až -6,5dBm. Pokud je použit laděný balun, je možné dosáhnout rozsahu -8dBm až -1,5dBm. Pásmo 5790MHz až 5850MHz leží příliš vysoko, a je proto nutné výstup syntézy vynásobit násobičem kmitočtu. Obvod ADF4360-2 pracuje v rozsahu 1850MHz až 2150MHz a při zapnutém dělení dvěma v rozsahu 925MHz až 1075MHz. Vynásobením výstupního kmitočtu třemi lze dosáhnout rozsahu 5550MHz až 6450MHz. Obvod též vyžaduje pouze externí filtr PLL smyčky, napájecí napětí je v rozsahu 3,0V–3,6V a odběr se pohybuje okolo 60mA. Výstupní výkon lze programově měnit v rozsahu -13dBm až -6dBm, při použití laděného balunu -8dBm až 1dBm.

Analog Devices dodává k vlastním obvodům fázového závěsu program ADIsimPLL, který lze zdarma (po registraci) stáhnout z jejich stránek, pro návrh a simulaci kompletní smyčky fázového závěsu včetně filtru smyčky, pomocných obvodů a nastavení registrů. Návrh v programu od výrobce má výhodu nejen ve zjednodušení práce, ale také ve zvýšení přesnosti, protože je použit přesný model konkrétní součástky včetně šumu všech částí (VCO, PFD, děliček...) a nelinearit. Po instalaci a spuštění se objeví okno průvodce programem. Návrh nového PLL lze uskutečnit takto: v levém horním rohu otevřít nabídku File, vybrat položku New, spustí se New PLL Wizard, stiskem tlačítka další se zobrazí formulář s výběrem čipu (Optional Chip Slection), katalog PLL obvodů od Analog Devices jde zobrazit tlačítkem View Selector Guide. Při návrhu PLL pro pásmo 2,4GHz byl vybrán čip ADF4360-0. Na dalším formuláři (ADIsimPLL Starting Options) bylo vybráno, že PLL bude přeladitelné (The PLL has to - produce a range of equal spaced output frequencies), simulátor zkontroluje, zda lze naladit všechny kanály (SimPLL should - check that all channels can be generated), fázový závěs je celočíselný (The PLL is - an Integer-N PLL), zadána bude porovnávací frekvencí (I want to specify the - phase detector frequency). Následující formulář (Output Frequency Requirments) definuje minimální kmitočet (Minimum Frequency) 2,40GHz, maximální kmitočet (Maximum Frequency) 2,45GHz, porovnávací kmitočet (Phase Detector Freq) 1MHz a referenční kmitočet (Use Reference Frequency of) 10MHz. Další formulář (PLL Chip Selection) zobrazuje některé parametry vybraného obvodu, zvolit lze způsob detekce zavěšení (Lock Detect), na výběr jsou možnosti NONE, Open Drain, Digital Filter, vybrán byl Open Drain, který umožňuje přesnější sledování průběhu zavěšení v čase

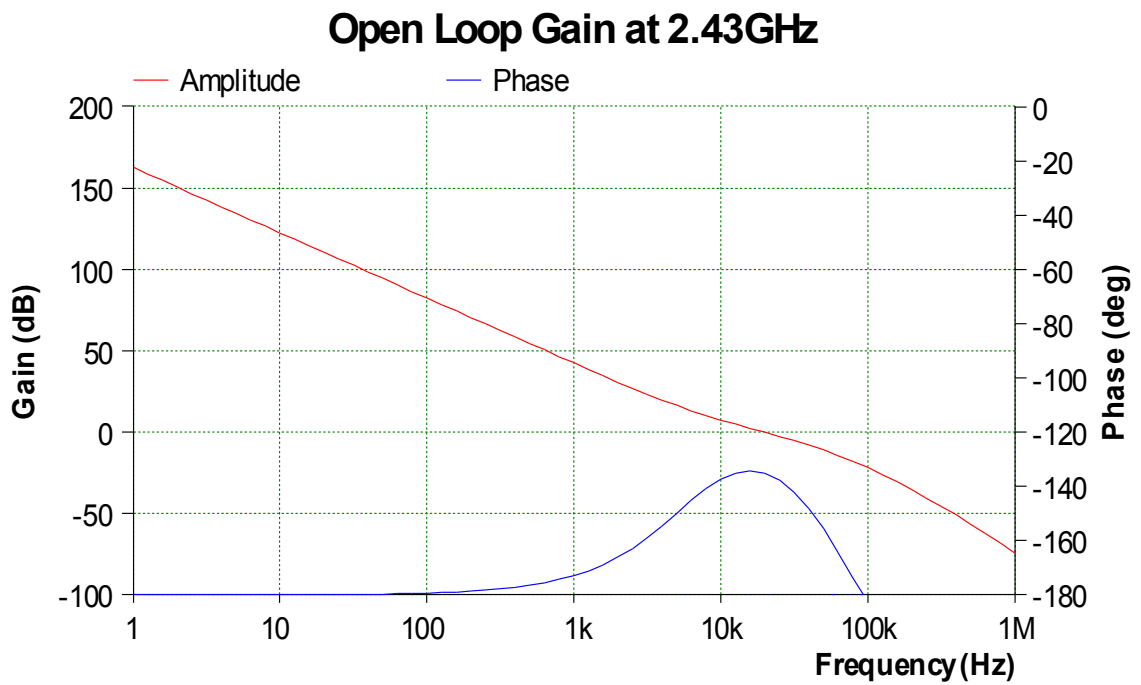
při simulaci než digitální výstup. Na následujícím formuláři (Loop Filter Selection) se vybírá topologie filtru smyčky, na výběr jsou tři pasivní RC filtry a větší množství aktivních filtrů různých topologií. Vybrán byl pasivní RC filtr 4. řádu (tři póly a jedna nula), v programu označený jako CPP-3C, jeho schéma je na obrázku 4.5. Na následujícím formuláři (PLL Reference Selection) byl vybrán zdroj referenčního kmitočtu TCX010 z knihovny user. Na posledním formuláři průvodce (PLL Setup) se nastavuje šířka pásma filtru smyčky (Loop Bandwidth). Protože k použitému referenčnímu oscilátoru TXC 7W-10MHz není volně dostupná charakteristika fázového šumu, nebylo možné pro stanovení optimální šířky pásma filtru použít metodu z obrázku 4.4. ADIsimPLL stanovuje výchozí hodnotu šířky pásma jednoduše jako $f_{PD}/10$, což vychází 100kHz pro krok 1MHz, tato hodnota byla na základě experimentu snížena na 20kHz. U fázové jistoty byla ponechána výchozí hodnota 45° . Po dokončení průvodce se spustí vlastní simulátor.

Okno simulátoru je rozděleno na dvě části, nalevo je zobrazena řada parametrů zadaných i vypočítaných, důležité je především podmenu Loop Filter, které slouží k návrhu a optimalizaci filtru smyčky. Při návrhu je možné postupovat třemi způsoby. U prvního (výchozího) způsobu (Phase Margin) se zadává šířka pásma a fázová jistota (nastaveno 20kHz a 45°), lze upravit kmitočet pólu nejbližší k f_{PD} (Last Pole), který je automaticky nastaven na desetinásobek šířky pásma (200kHz). Posledním nastavitelným parametrem je hodnota R2 (automaticky 4,95k Ω , nastavena nejbližší hodnota 5,1k Ω z řady E24). Program vypočítá polohu nuly přenosu (Zero Loc.=7,14kHz), vícenásobného pólu (Pole Loc.=56,0kHz) a hodnoty součástek: $C_1 = 658pF$, $R_1 = 2,42k\Omega$, $C_2 = 9,23nF$, $C_3 = 308pF$. Hodnoty součástek je nutné volit s ohledem na výrobní řady, u kondenzátorů byla zvolena řada E6 a u rezistorů E24. Výsledné hodnoty jsou $C_1 = 680pF$, $R_1 = 2,4k\Omega$, $C_2 = 10nF$, $R_2 = 5,1k\Omega$ a $C_3 = 330pF$. Typ simulace byl změněn na Components pro ověření odchylek požadovaných parametrů při použití součástek z řady. Odsimulované hodnoty jsou šířka pásma = 19,7kHz, fázová jistota = $45,1^\circ$, nula přenosu = 6,63kHz, vícenásobný pól = 53,0kHz a poslední pól = 192kHz. Na obrázku 4.5 je zjednodušené schéma zapojení (výstup programu ADIsimPLL) obvodu ADF4360-X. Schéma zapojení je shodné pro pásmo 2,4GHz i 5,8GHz, ale uvedené hodnoty součástek platí pro pásmo 2,4GHz. Integrovaný obvod na výstupu MUXOUT není ve skutečnosti použit, při detekci zavěšení se počítá s použitím vestavěného digitálního filtru a přímým propojením se vstupním pinem mikroprocesoru. Obrázek 4.6 zobrazuje simulaci zisku otevřené smyčky, výstupní kmitočet VCO je v okolí 2,4GHz. Nulový přenos je okolo kmitočtu 20kHz, kde je fázový posuv přibližně 135° a fázová jistota je $180^\circ - 135^\circ = 45^\circ$. Na obrázku 4.7 je simulace zisku uzavřené smyčky. Na obrázku 4.8 je simulace celkového fázového šumu a příspěvků od jednotlivých částí PLL.

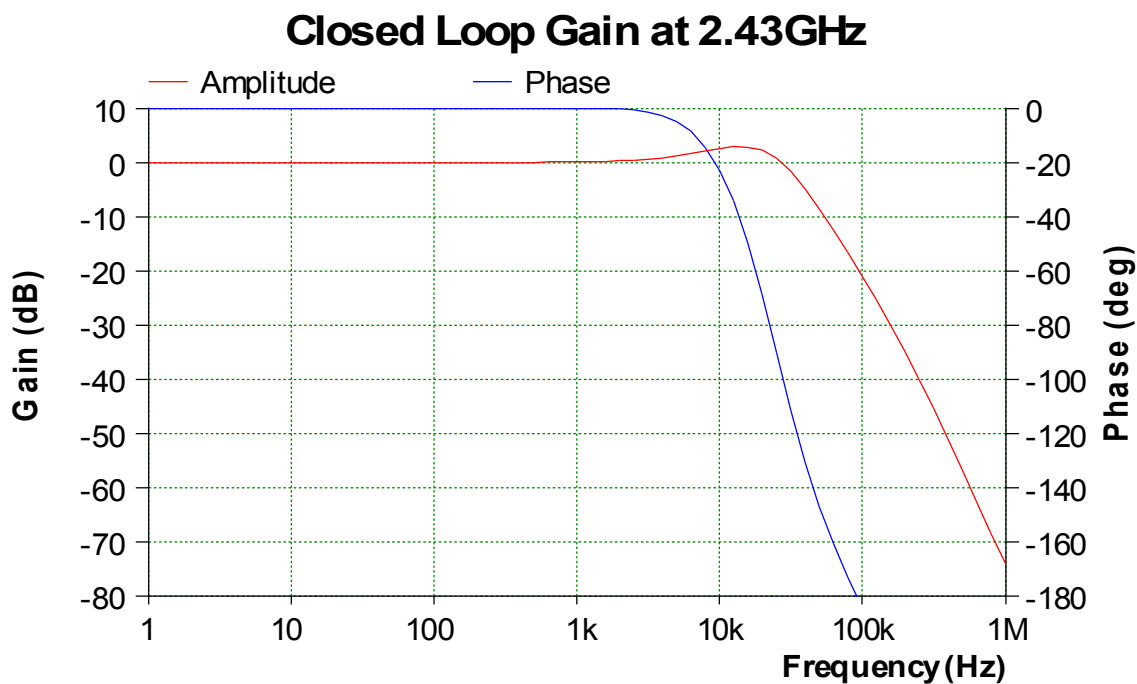
Při návrhu fázového závěsu pro pásmo 5,8GHz, který, jak bylo uvedeno, pracuje



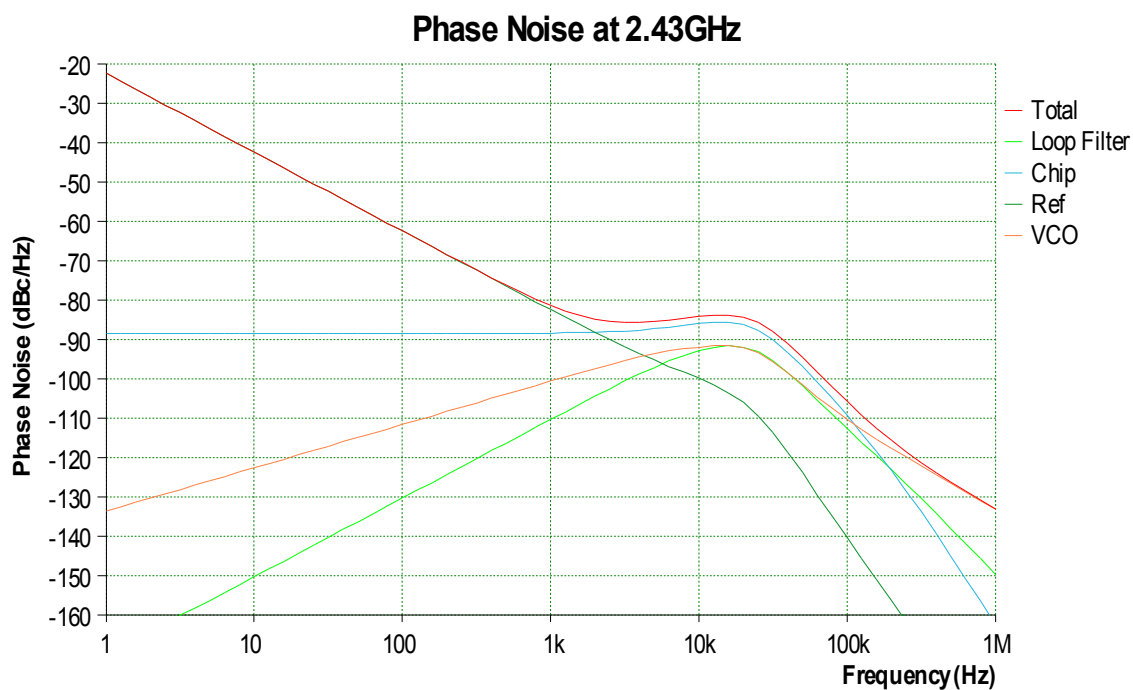
Obr. 4.5: Schéma zapojení filtru smyčky a ADF4360-X



Obr. 4.6: Simulace zisku otevřené smyčky - 2,4GHz



Obr. 4.7: Simulace zisku uzavřené smyčky - 2,4GHz



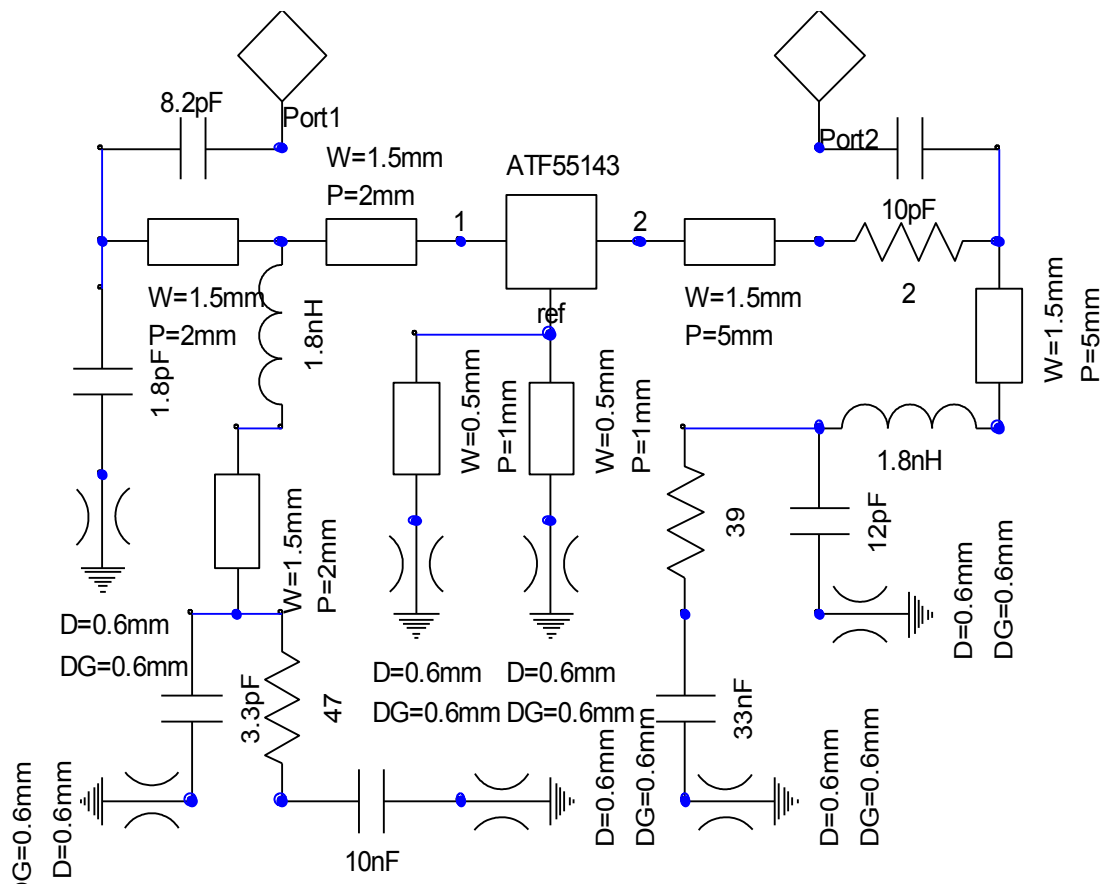
Obr. 4.8: Simulace fázového šumu - 2,4GHz

na kmitočtu 1930 až 1950 MHz s krokem 1MHz, bylo postupováno obdobně jako v případě fázového závěsu pro pásmo 2,4GHz. Rozdíl spočívá především ve výběru jiného podtypu čipu, konkrétně ADF4360-2. Formulář pro nastavení frekvencí má přednastaven rozsah 1,90 až 1,95 GHz, který byl ponechán, ačkoliv by spodní okraj mohl být posunut až na 1,93GHz. Frekvence fázového detektoru je přednastavena na 1MHz, což odpovídá námi požadovanému kroku. Ani další nastavení se neliší od nastavení pro pásmo 2,4GHz. Hodnoty součástek filtru byly optimalizovány s ohledem na dostupnost ve výrobní řadě. Schéma filtru a označení součástek odpovídá tomu na obrázku 4.5. Výsledné hodnoty jsou $C1 = 680\text{pF}$, $R1 = 1,5\text{k}\Omega$, $C2 = 15\text{nF}$, $R1 = 6,2\text{k}\Omega$ a $C3 = 330\text{pF}$. Šířka pásma filtru smyčky pro tyto hodnoty je 20,3kHz, fázová jistota činí $46,5^\circ$, poloha nuly přenosu je 7kHz. Vícenásobný pól má kmitočet 59kHz, pól nejbližší f_{PD} má kmitočet 220kHz. Odsimulovaný průběh zisku otevřené smyčky, uzavřené smyčky a průběh fázového šumu se zásadně neliší od průběhů uvedených pro PLL 2,4GHz, proto není nutné je zde uvádět.

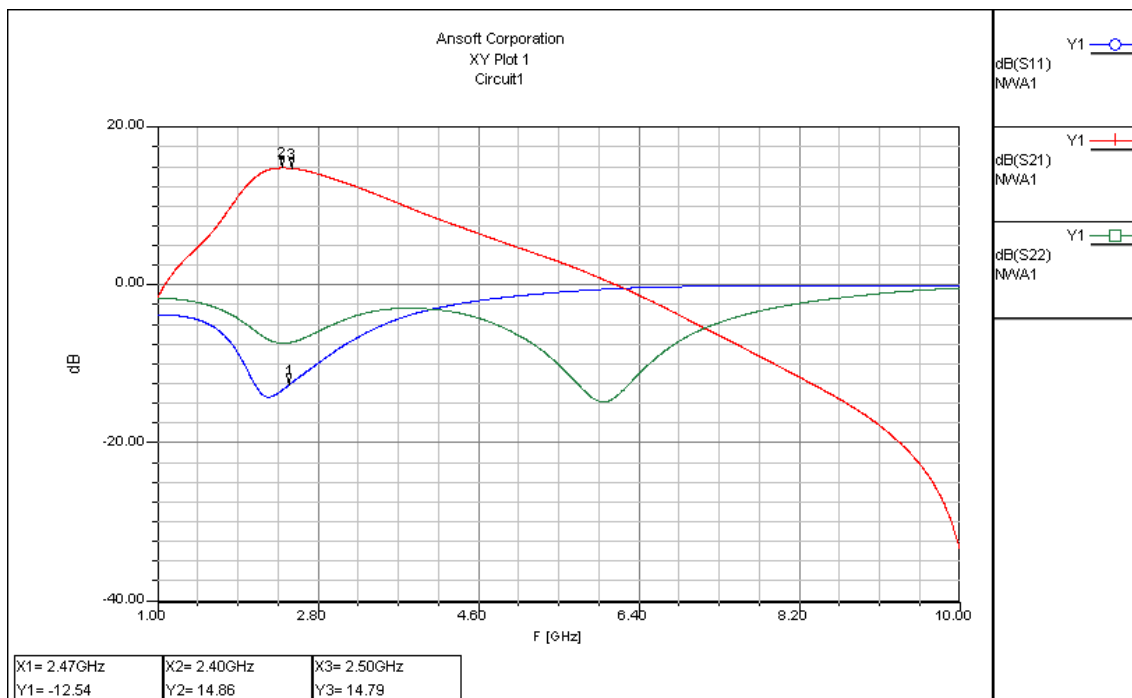
4.3 Vysokofrekvenční zesilovače

Vysílač podle blokového schématu 3.1 obsahuje pět VF zesilovačů, potřebný zisk je vypočten v kapitole energetická rozvaha. Všechny zesilovače jsou sestaveny z diskrétních součástek, protože nebyly nalezeny dostupné monolitické zesilovače schopné pracovat při napájení 3,3V. Zesilovače jsou navrženy na vstupní i výstupní impedanci 50Ω . Pro zesilovače byly vybrány tranzistory od výrobce Avago Technologies. Pro mezistupně ATF55143 [10] a pro koncové stupně ATF54143 [11], který má vyšší bod jednodéciblové komprese (P-1dB). Tranzistory jsou vyrobeny technologií E-pHEMT, její výhoda spočívá v tom, že při nastavení stejnosměrného pracovního bodu se na Gate přivádí kladné předpětí (přibližně 0,6V). Výrobce k tranzistorům dodává sady S-parametrů pro některé pracovní body a nelineární malosignálový model pro ADS (Agilent Advanced Design System) ale ten nelze v dostupných návrhových programech (Ansoft designer sv2 a Serenade SV 8.5) použít.

Návrh zesilovače A1 pro pásmo 2400MHz až 2450MHz vychází z aplikační poznámky [12]. Klidový pracovní bod je na základě požadavku $P-1\text{dB} > 11,5\text{dBm}$ zvolen $V_{ds} = 2,7\text{V}$ a $I_{ds} = 15\text{mA}$. Požadovaný zisk je 15dB. V požadovaném pásmu a v uvedeném pracovním bodě je podle simulace Rolletova činitele stability v programu AppCAD, který lze zdarma (po registraci) stáhnout ze stránek firmy Avago, tranzistor ATF55143 podmíněně stabilní. Na kmitočtu 2,5GHz je maximální stabilní zesílení $MSG=20\text{dB}$. Stabilita byla zajištěna ztlumením výstupního obvodu rezistorem $R14 = 2\Omega$ a zápornou zpětnou vazbou, kterou vyvolává indukčnost plošného spoje a prokovů, mezi Sourcem a zemí. Na obrázku 4.9 je zjednodušené schéma zesi-



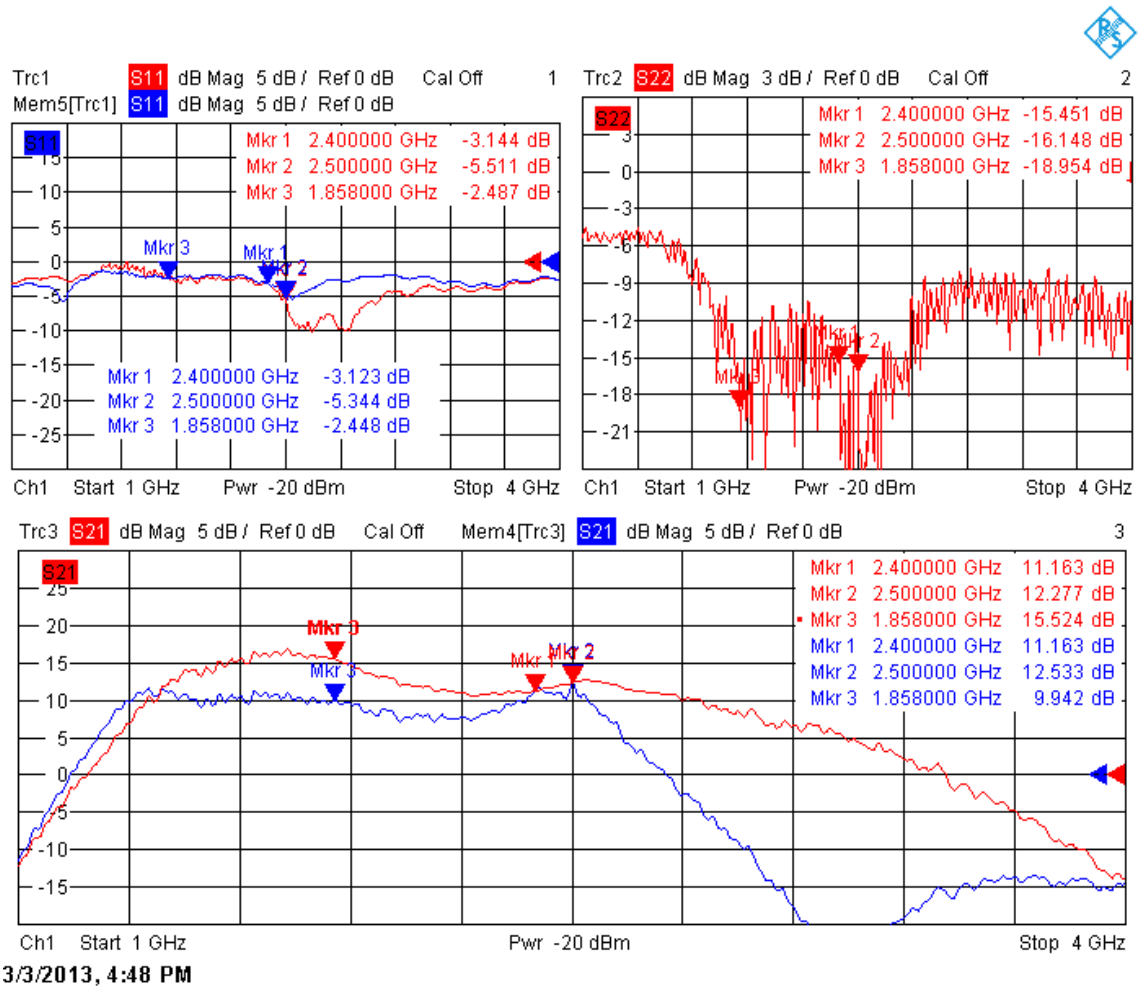
Obr. 4.9: A1 simulované schéma



Obr. 4.10: A1 simulované S-parametry

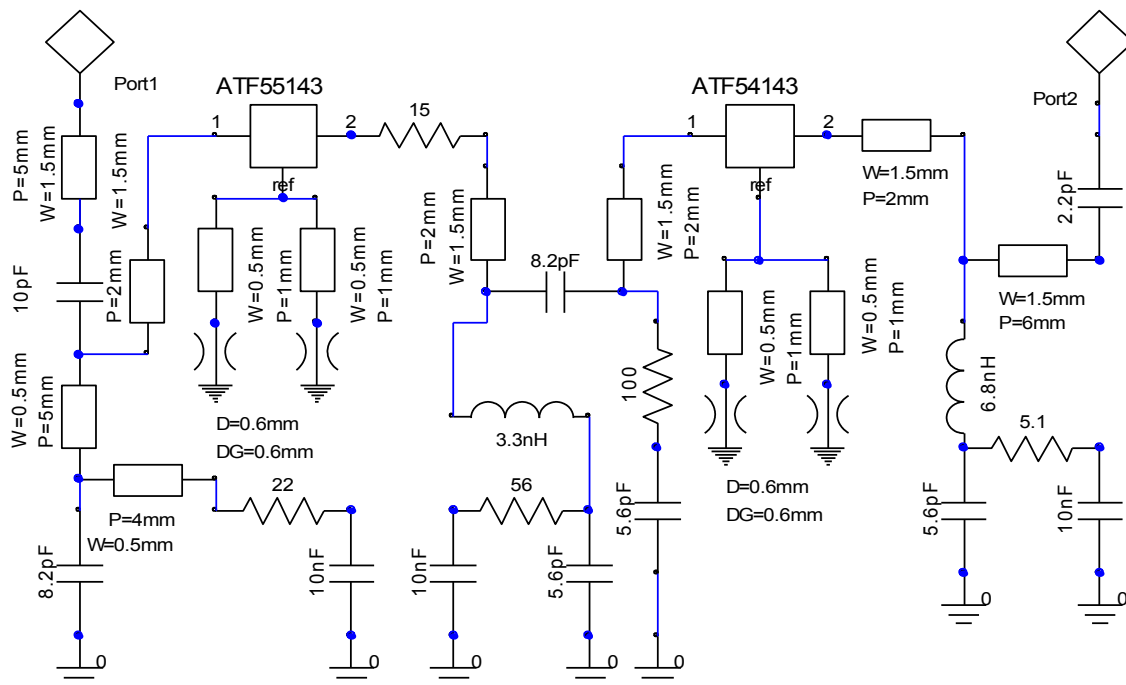
lovače A1 pro simulaci v Ansoft desinger SV2. Model tranzistoru je vytvořen pomocí součástky N-port, do které byly nahrány S-parametry tranzistoru platné pro zvolený pracovní bod. Celý model je čistě lineární a obsahuje pouze součástky, které mají vliv na VF signál. Obvody pro nastavení stejnosměrného pracovního bodu nemají na simulaci vliv. Všechny použité modely součástek jsou idealizované, jejich elektrickou délkou zastupují vedení široká 1,5mm (na použitém substrátu mají impedanci 50Ω) a dlouhá 2mm. Vedení široká 0,5mm a dlouhá 1mm odpovídají vzdálenosti mezi Sourcem a nejbližším prokovem. Prokovy mají průměr 0,6mm a délku odpovídající šířce substrátu, tj. 0,8mm. Vedení široká 1,5mm a dlouhá 5mm představují vzdálenost mezi součástkami a zahrnují i jejich elektrickou délku. Blokovací kapacity v napájecích obvodech jsou rozděleny, kmitočty v požadovaném pásmu a vyšší jsou blokovány malou kapacitou (jednotky až desítky pF). Na nižších kmitočtech se malá kapacita neuplatní a signál prochází přes rezistor (20 až 50Ω), kde se zčásti přemění na teplo, ke kapacitě desítek nF, která jej blokuje, tím je zajištěn pokles zisku a stabilita na nižších kmitočtech. Zesilovač byl simulován lineárním obvodovým analyzátozem ve frekvenční doméně (Linear Network Analysis, Frequency Domain) od 0,8GHz do 10GHz s krokem 5MHz. Na obrázku 4.10 jsou výsledky simulace zesilovače A1. Přenos S_{21} se v pásmu 2,4 až 2,5 GHz pohybuje okolo 14,8dB, což je hodnota blízká požadovaným 15dB, vstupní činitel odrazu S_{11} je blízko hodnoty -12,5dB, výstupní S_{22} pouze -7,5dB. Hodnoty S_{11} a S_{22} nejsou ideální, ale lepší se docílit nepodařilo a pro potřeby A1 ještě vyhoví.

Na obrázku 4.11 jsou naměřené S-parametry realizovaného zesilovače A1. Měření bylo provedeno pomocí vektorového obvodového analyzátoru Rohde&Schwarz ZVB4 300kHz až 4GHz. Měření bylo provedeno přímo na kompletně osazené desce. Zesilovač byl připojen k analyzátoru v místě vstupního a výstupního vazebního kondenzátoru. Během oživování se ukázalo, že je zesilovač nestabilní mimo požadované pásmo v okolí 1,5GHz. Nestabilita byla odstraněna zvětšením sériového odporu z 2Ω na 10Ω a zvětšením paralelního kondenzátoru na vstupu z 1,8pF na 3,3pF. Modře jsou označeny průběhy pro kapacitu 1,8pF, červeně pro 3,3pF. V levém horním rohu obrázku 4.11 je průběh S_{11} , v okolí 1,5GHz se červený průběh velmi blíží hodnotě 0dB, to naznačuje možnou nestabilitu, naopak modrý průběh odpovídající kapacitě 3,3pF je po celý průběh dostatečně vzdálen od 0dB, přizpůsobení v požadovaném pásmu se příliš nezhoršilo, avšak dosahuje špatných hodnot, jen -5 až -3 dB. Vpravo je průběh výstupního činitele odrazu S_{22} , zde je zaznamenána jen hodnota pro kapacitu 1,8pF, bohužel se nepodařilo uložit S_{22} pro kapacitu 3,3pF. S_{22} se pohybuje pod -10dB, což je přijatelná hodnota. Vespod obrázku je přenos S_{21} , modrý průběh pro kapacitu 3,3pF je poměrně plochý od kmitočtu 1,3 až 2,5 GHz, kde začíná klesat. Přenos v pásmu 2,4 až 2,5 GHz se pohybuje nad 10dB, požadovaných 15dB se při experimentálním ladění dosáhnout nepodařilo.



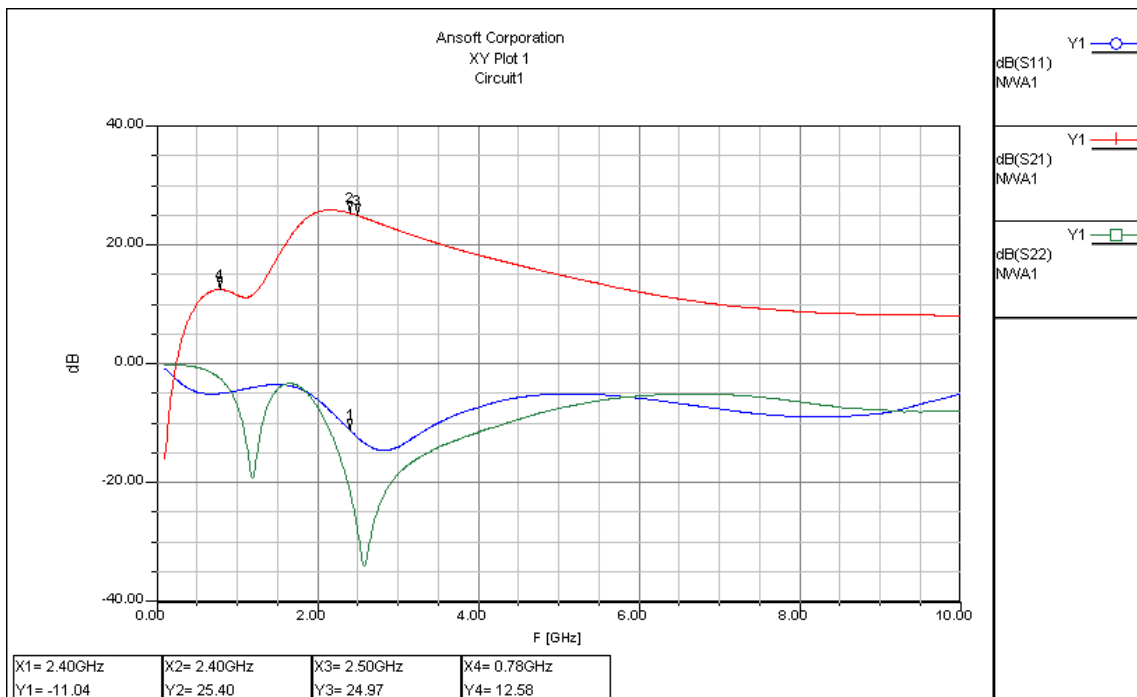
Obr. 4.11: A1 změřené S-parametry

Zesilovač A2 má mít zisk 21dB a P-1dB>20dBm. Vzhledem k poměrně velkému požadovanému zesílení, které je za hranicí MSG použitých tranzistorů ATF55143 a ATF54143, je zesilovač A2 navržen jako dvoustupeňový. První stupeň je osazen

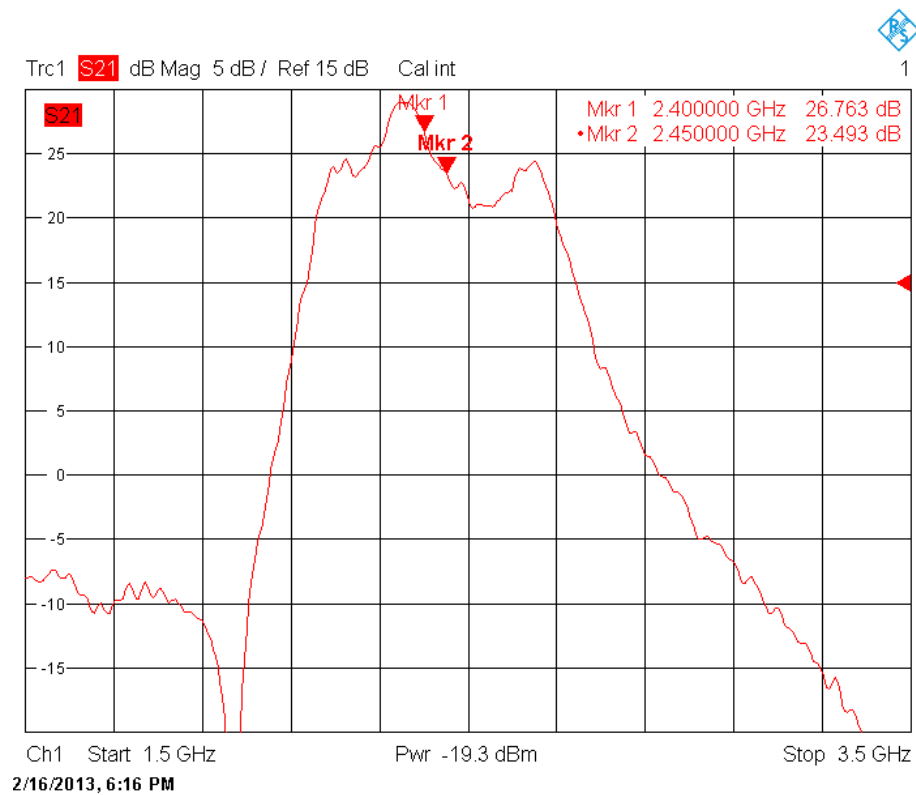


Obr. 4.12: A2 simulované schéma

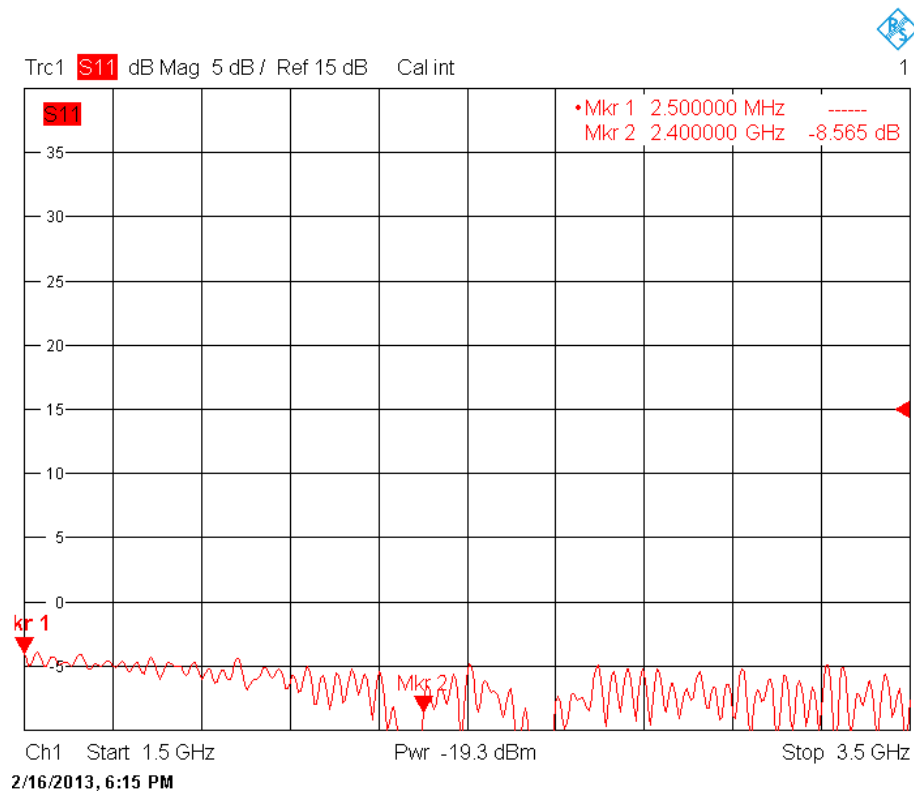
ATF55143 s pracovním bodem $V_{ds} = 2,7V$ a $I_{ds} = 15mA$. Na kmitočtu 2,5GHz je v tomto bodě $MSG = 20,5dB$. Druhý stupeň je osazen ATF54143 s pracovním bodem $V_{ds} = 3V$ a $I_{ds} = 80mA$, při kterém má $P-1dB = 20dBm$ a $MSG = 18dB$ na 2,5GHz. Každý stupeň byl nejprve přizpůsoben zvlášť, spojením však došlo k vzájemnému ovlivnění a zesilovač byl ručně doladěn. Na obrázku 4.12 je schéma ze simulace zesilovače po propojení obou stupňů a doladění. Funkce jednotlivých komponentů jsou podobné jako u zesilovače A1. Na obrázku 4.13 jsou výsledky simulace A2 v Ansoft desinger SV2. Obvod byl simulován od 0,1 do 10 GHz s krokem 10MHz. V požadovaném pásmu se zisk S_{21} pohybuje okolo 25dB, činitel odrazu na vstupu S_{11} je okolo -11dB, činitel odrazu na výstupu S_{22} je menší než -20dB. Naměřený průběh S_{21} je na obrázku 4.14. Měření bylo opět provedeno přístrojem Rohde&Schwarz ZVB4. Port1 byl připojen v místě vstupního vazebního kondenzátoru, port2 byl připojen až za výstupní dolní propust, k anténnímu konektoru, proto zisk směrem k vyšším kmitočtům strmě klesá. Zisk S_{21} se pohybuje v požadovaném pásmu mezi 26dB na 2,4GHz a 23dB na 2,45GHz, maximum S_{21} je přibližně o 50MHz pod 2,4GHz. Zisk je dostatečný, ale určité potíže může působit nerovnoměrné zesílení v pásmu. Ve stejné sestavě byl změřen činitel odrazu na vstupu S_{11} , který je na obrázku 4.15, a pohybuje se okolo -8dB v pásmu 2,4GHz. Změřen byl i činitel odrazu na výstupu,



Obr. 4.13: A2 simulované S-parametry



Obr. 4.14: A2 změřené S21

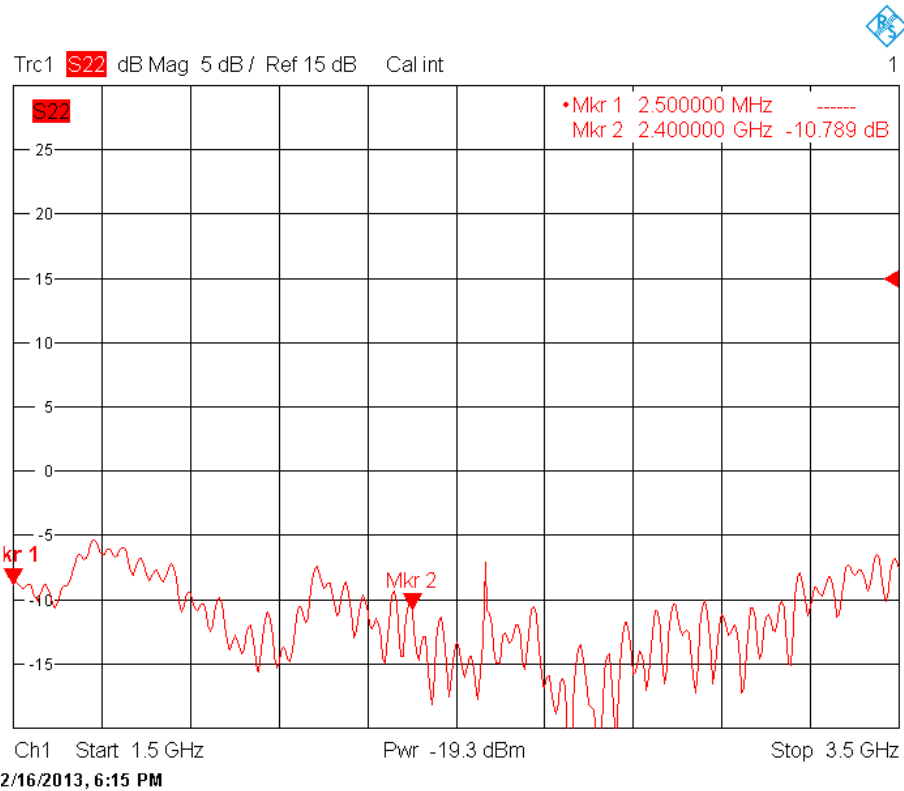


Obr. 4.15: A2 změřené S11

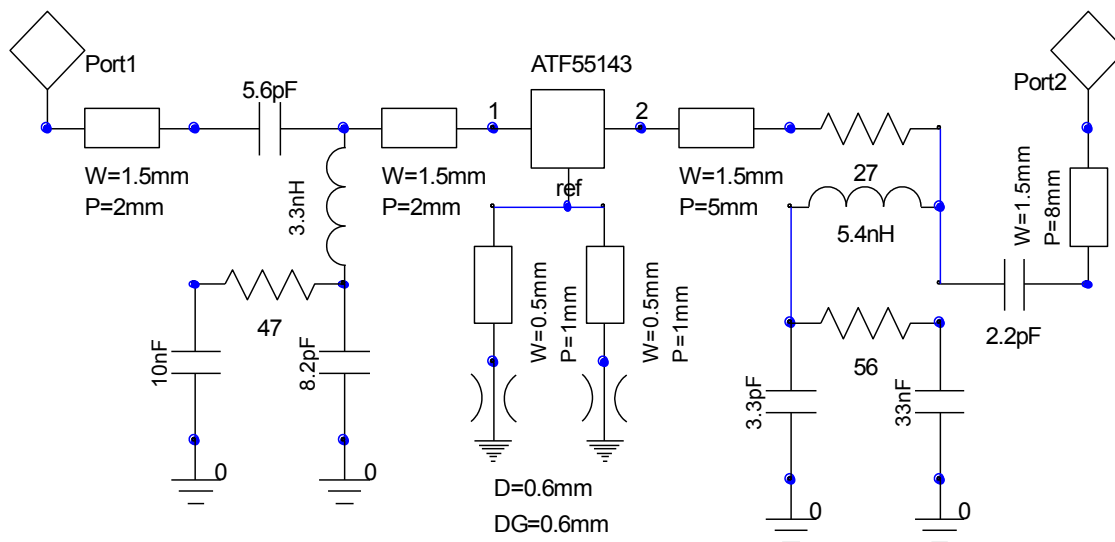
ale jeho průběh je ovlivněn dolní propustí a také čtvrtvlnným zkratovacím pahýlem, který chrání vysílač před statickou elektřinou z antény.

Zesilovač A3 je zapojen v signálové cestě pro pásmo 5,79 až 5,85 GHz, jelikož je zařazen před trojnásobič, pracuje s třetinovým kmitočtem, tj. 1,93 až 1,95 GHz. Podle energetické rozvahy činí potřebný zisk 8dB, maximální požadovaný výkon na výstupu je 7dBm. Případné nelineární zkreslení s vyšším obsahem třetí harmonické zde není na škodu, neboť podpoří práci trojnásobiče. Tranzistor ATF55143 má zvolen pracovní bod $V_{ds} = 2V$ a $I_{ds} = 10mA$. Na obrázku 4.17 je schéma pro simulaci A3, funkce jednotlivých komponent je podobná jako u předchozích zesilovačů. Na obrázku 4.18 jsou simulované S-parametry. V pásmu 1,93 až 1,95 GHz je S21 okolo 12dB, S11 je přibližně -15dB a S22 je menší než -15dB. Na obrázku 4.19 jsou vektorovým analyzátozem Rohde&Schwarz ZVL6 změřené Sparametry S21 a S11. Zesilovač je naladěn o 90MHz níže, ale zisk na 1,94GHz stále převyšuje požadovaných 8dB.

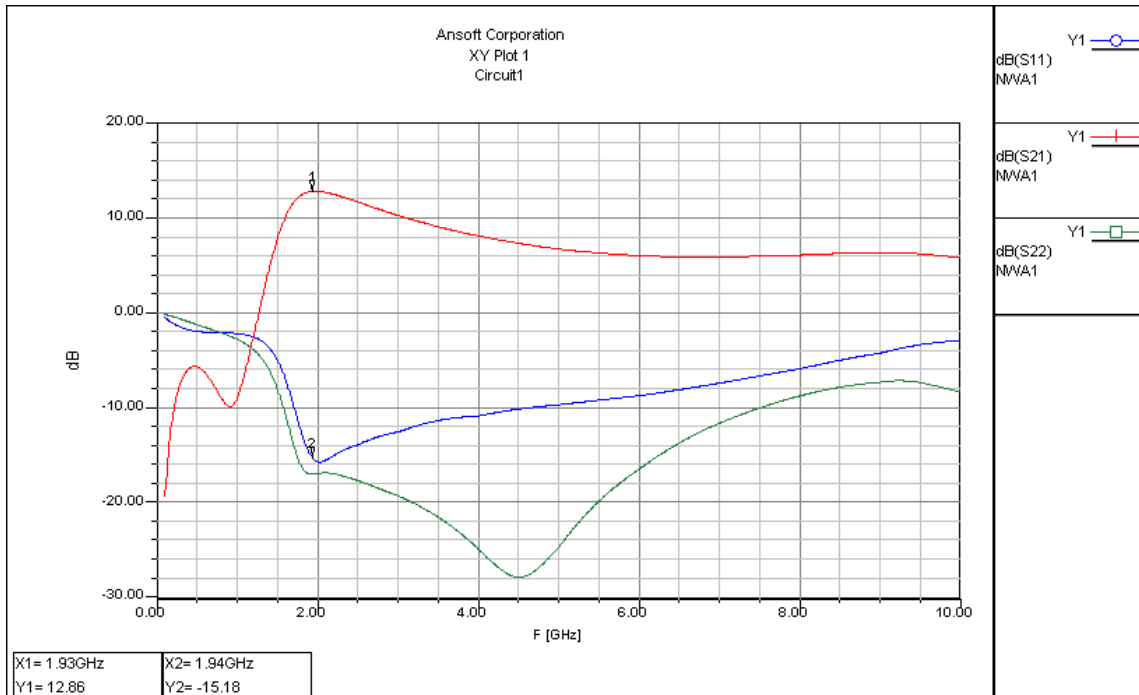
Zesilovač A4 je zařazen za pásmovou propust trojnásobiče, podle energetické rozvahy má mít zisk 20dB, výkon na jeho výstupu se pohybuje v rozsahu 5 až 14 dBm. Vzhledem k velkému požadovanému zisku je zesilovač dvoustupňový. Oba stupně jsou osazeny tranzistory ATF55143 s pracovním bodem $V_{ds} = 2,7V$ a I_{ds}



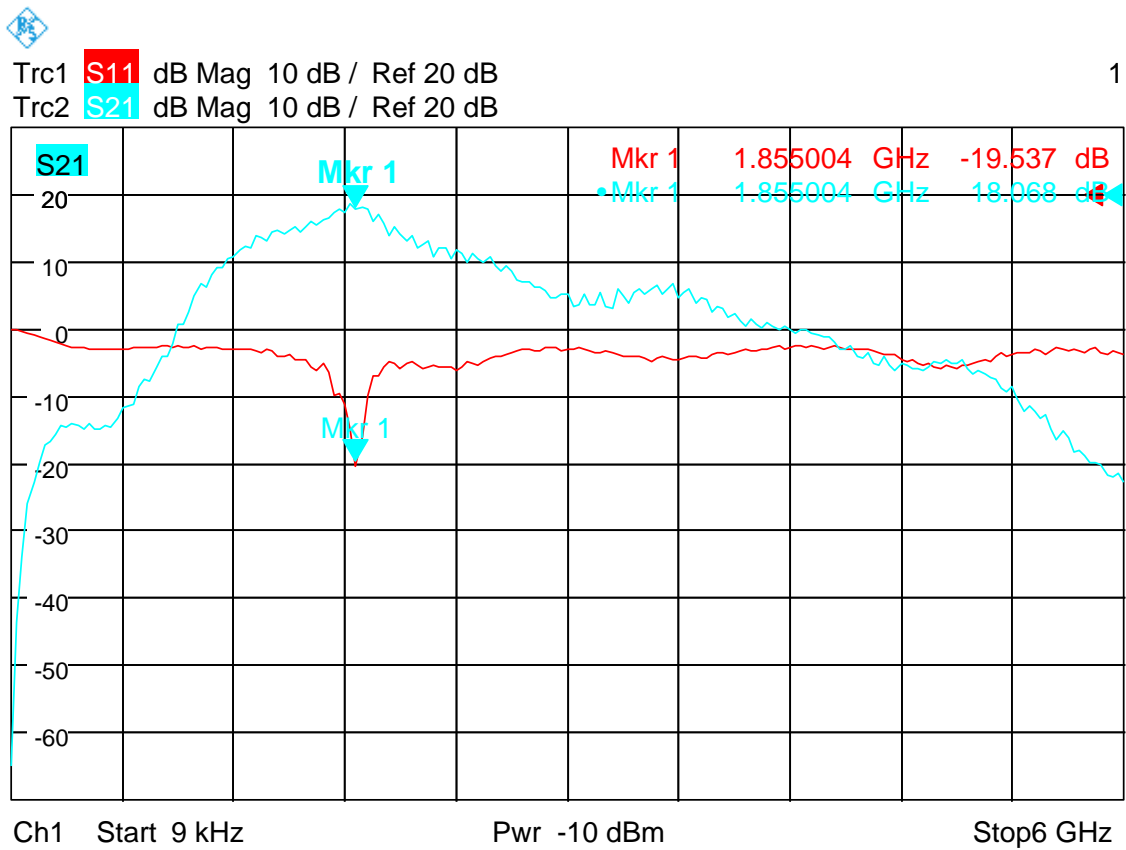
Obr. 4.16: A2 změřené S22



Obr. 4.17: A3 simulované schéma

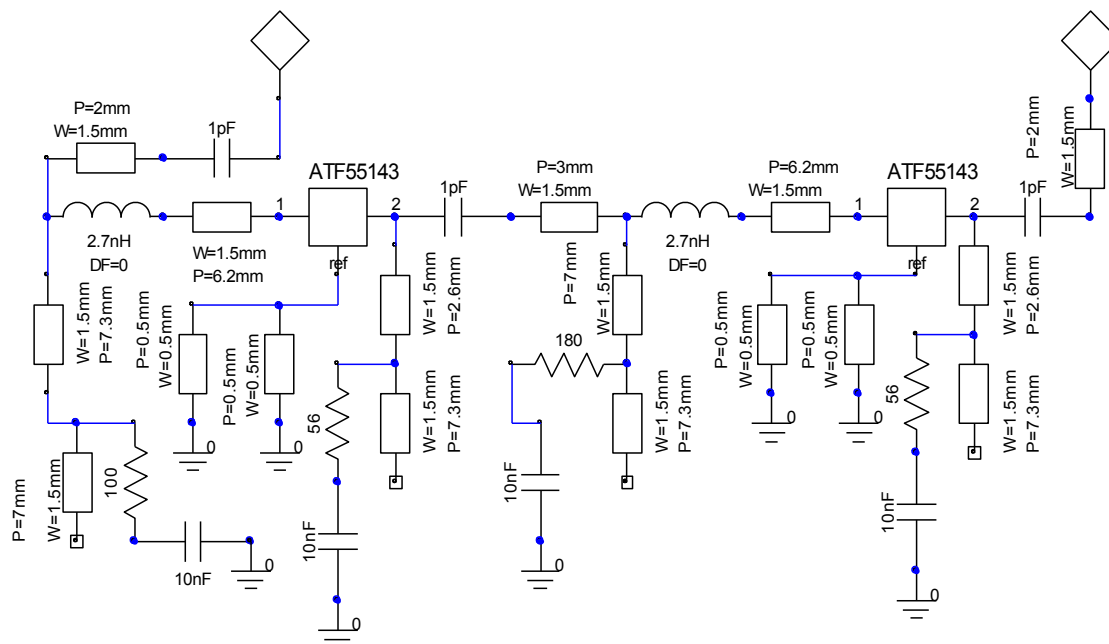


Obr. 4.18: A3 simulované S-parametry



Obr. 4.19: A3 simulované S-parametry

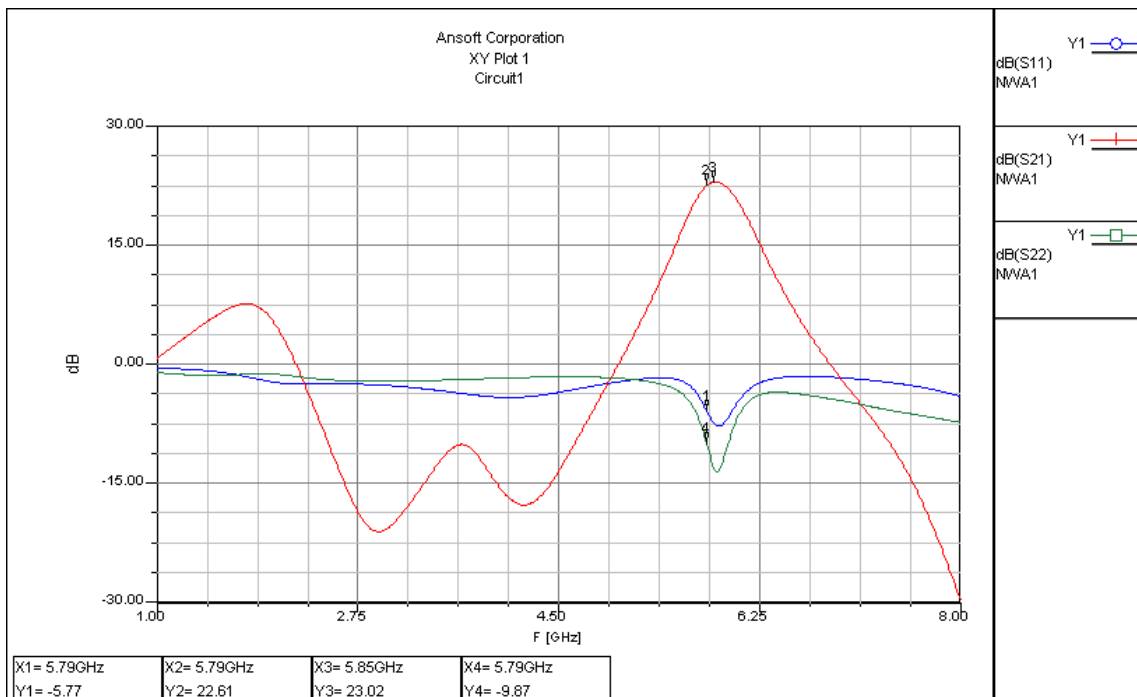
= 15mA. Na kmitočtu 5,79 až 5,85 GHz je, podle simulace v AppCAD, v daném pracovním bodě tranzistor nepodmíněně stabilní a jeho maximální dostupný zisk (MAG) je 14,2dB. Při návrhu A4 byly vytvořeny dva identické stupně, ty pak



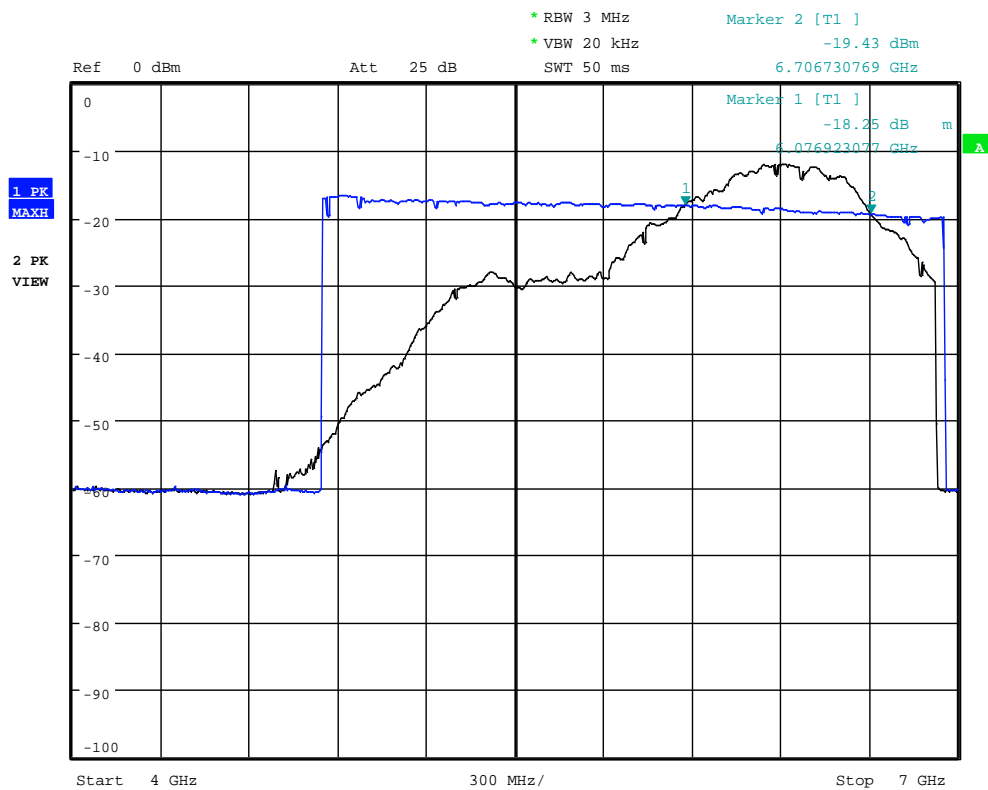
Obr. 4.20: A4 simulované schéma

byly spojeny a doladěny, výsledek je na obrázku 4.20, kde je simulované schéma zesilovače. V napájecí cestě jsou místo blokovacích kondenzátorů malých hodnot použity čtvrtvlnné pahýly s otevřeným koncem, které se v místě připojení k vedení chovají jako zkrat pro VF signál. Signál mimo požadované pásmo je tlumen rezistory a blokován kapacitami 10nF. Na drainu tranzistorů jsou mikropásky výrazně kratší než čtvrtvlnny proto, že zároveň plní funkci přizpůsobení i napájení. Na obrázku 4.21 jsou simulované S-parametry zesilovače A4. Zisk S_{21} v pásmu 5,79 až 5,85 GHz se pohybuje okolo 23dB. S_{11} je menší než -5dB a S_{22} je menší než -9dB. Na obrázku 4.22 je přenos A4 změřený pomocí rozmítaného generátoru Rohde&Schwarz SMB100A do 12,5GHz a spektrálního analyzátoru FSQ 26 do 26,5ghz. Kalibrační přenos propojovacích kabelů a atenuátoru je značen modrou barvou, černou barvou je označen přenos po vložení A4. Zisk lze získat odečtením modrého průběhu od černého. Je kladný tam, kde černý průběh převyšuje modrý tj. v rozmezí 6,0 až 6,7GHz, kde dosahuje maximálně 6dB. Z uvedeného je jasné, že sestavený zesilovač A4 neodpovídá požadavkům z energetické rozvahy ani simulaci. Při ožívování se jej bohužel nepodařilo naladit na správný kmitočet.

Zesilovač A5 je koncovým stupněm řetězce pro pásmo 5,8GHz. Požadovaný zisk je 19dB a maximální výstupní výkon je 20,5dBm. Zesilovač je opět dvoustupňový. Pro první stupeň byl zvolen tranzistor ATF55143 s pracovním bodem $V_{ds} = 2,7V$

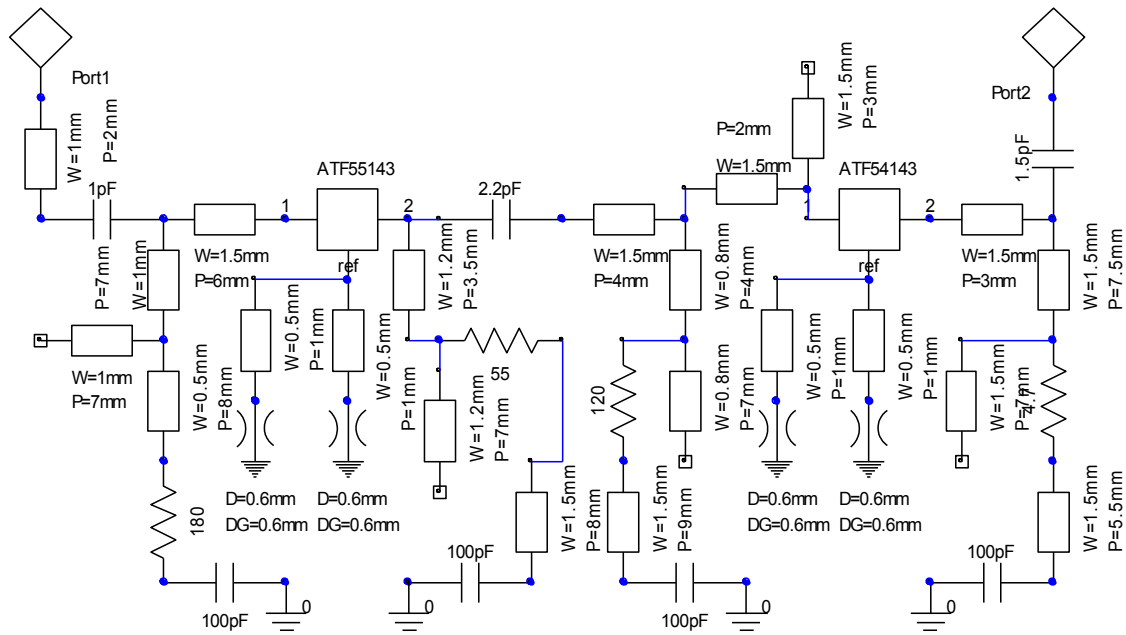


Obr. 4.21: A4 simulované S-parametry



Obr. 4.22: A4 změřený přenos

a $I_{ds} = 15\text{mA}$ a pro druhý stupeň ATF54143 s pracovním bodem $V_{ds} = 3\text{V}$ a $I_{ds} = 80\text{mA}$. Na obrázku 4.23 je schéma pro simulaci A5. Funkce jednotlivých



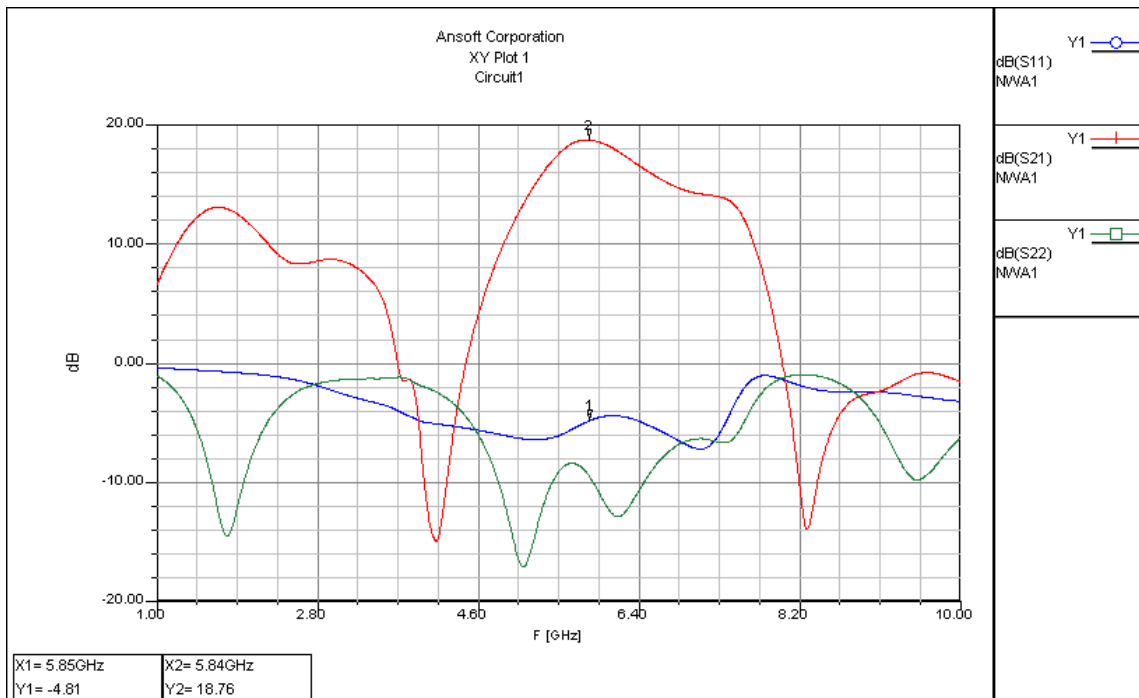
Obr. 4.23: A5 simulované schéma

komponent je podobná jako u A4. Na obrázku 4.24 jsou simulované S-parametry. Zisk S_{21} v pásmu 5,8GHz dosahuje 18dB, činitel odrazu na vstupu S_{11} je menší než -4dB a činitel odrazu na výstupu S_{22} se pohybuje kolem -10dB. Na obrázku 4.25 je vektorovým obvodovým analyzátozem Rohde&Schwarz ZVB14 do 14GHz změřené zesílení S_{21} zesilovače A5, které dosahuje až 15dB, ale celý zesilovač je asi o 200MHz naladěný níž než je potřeba. Průběh zesílení není plochý a vykazuje dvě maxima, propad mezi maximy je větší než 3dB. Vstupní činitel odrazu S_{11} dosahuje velmi špatných hodnot, pouze -4 až -2 dB. Lepšího přizpůsobení je dosaženo na výstupu. S_{22} se pohybuje okolo -10dB. Měření bylo provedeno bez výstupního filtru, pigtaily propojující analyzátor byly naletovány v místě vazebních kapacit.

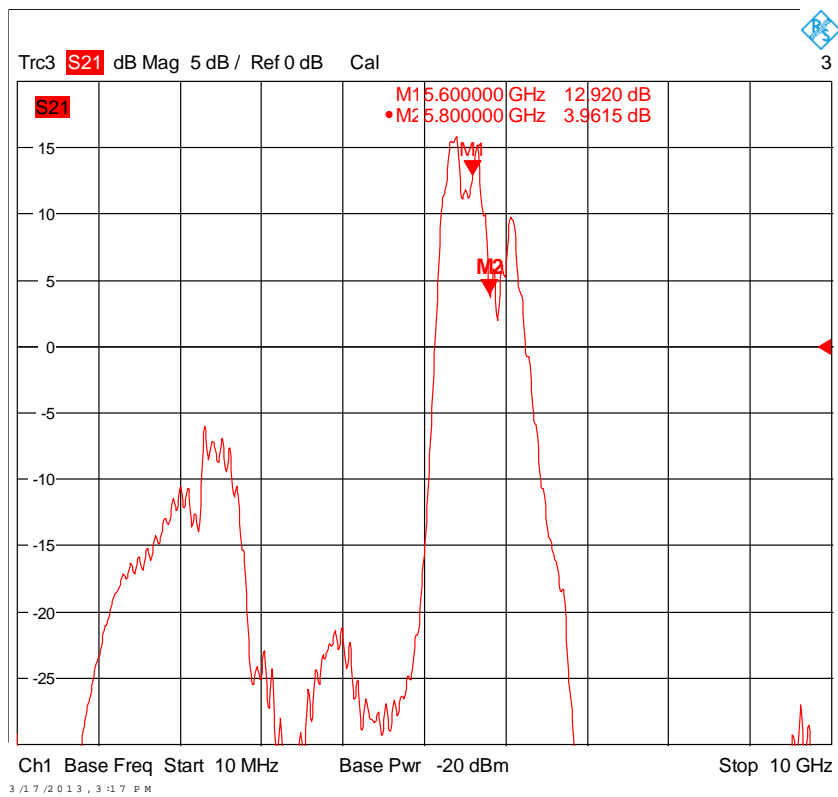
Jelikož nebylo možné provést řádnou kalibraci zapájených pigtailů, je nutné měření považovat pouze za orientační, což platí pro všechna podobná měření v této práci.

4.4 Násobič kmitočtu

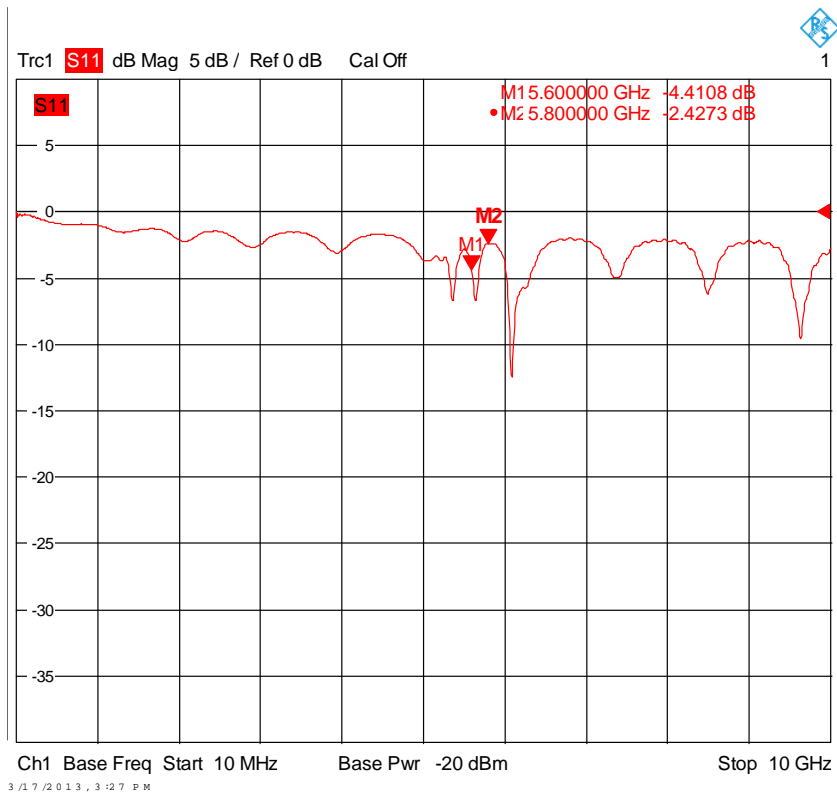
Konstrukce vysílače počítá s jedním násobičem kmitočtu třemi pro pásmo 5790MHz až 5850MHz. Násobiče kmitočtu jsou nelineární obvody, které obohatí spektrum



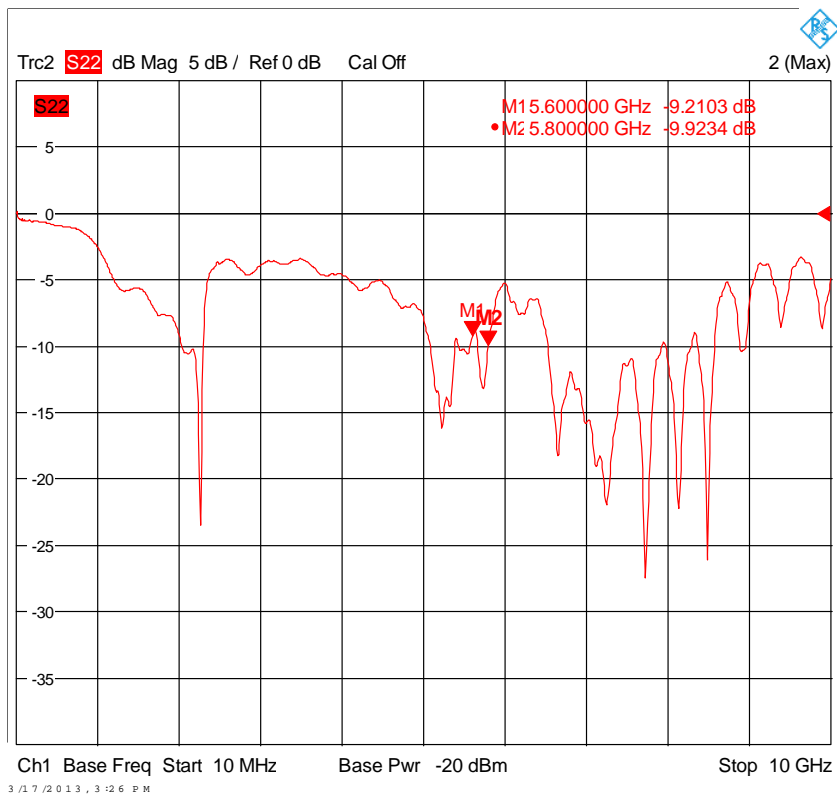
Obr. 4.24: A5 simulované S-parametry



Obr. 4.25: A5 změřené S21



Obr. 4.26: A5 změřené S11



Obr. 4.27: A5 změřené S22

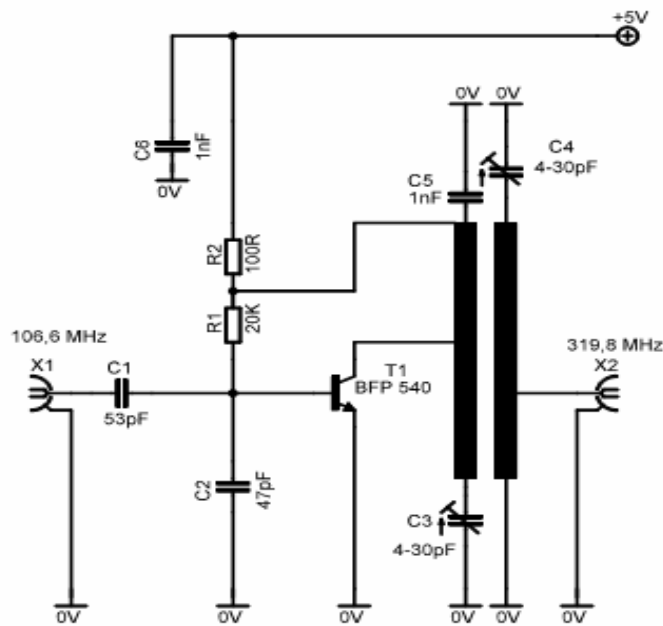
vstupního signálu o vyšší harmonické. Pomocí pásmové propusti je vybrána požadovaná harmonická složka. Nelineárním prvkem je obvykle dioda nebo častěji tranzistor, který signál i zesílí, aby snížil konverzní ztráty a dorovnal útlum výstupního filtru. Při výběru prvku se bere v úvahu jak kmitočet vstupního i výstupního signálu, tak i skutečnost, zda je požadováno násobení sudým, nebo lichým číslem. Podle[3] jsou pro násobení lichým číslem vhodné amplitudové omezovače, neboť podle Fourierova rozvoje obdélníkový signál neobsahuje žádné sudé harmonické, tomu je nutné přizpůsobit úhel otevření prvku. Úhel otevření je určen pracovním bodem tranzistoru a velikostí vstupního signálu. Optimální úhel otevření lze najít pomocí Schulzových rozkladových koeficientů[5], které vyjadřují poměr mezi velikostí harmonických složek výstupního proudu k maximální velikosti výstupního proudu. Jejich hodnota závisí na polovičním úhlu otevření. Maxima harmonických složek nastávají pro poloviční úhel otevření

$$\Theta = \frac{120^\circ}{N}, \quad (4.10)$$

kde $N = 1, 2, 3, \dots$ je číslo harmonické. Pro trojnásobič vychází optimální poloviční úhel otevření 40° .

Protože je návrh trojnásobiče pro mikrovlnná pásma poměrně náročný úkol, bylo jeho návrhu a zejména experimentálnímu ověření věnováno velké množství času. Jako výchozí návrh bylo zvoleno zapojení s bipolárním tranzistorem BFP540 převzaté z[6], viz. obrázek 4.28. Zapojení obsahuje pásmovou propust z vázaných čtvrtvlnných vedení a je navrženo pro násobení 106,6MHz na 319,8MHz. Zapojení bylo nutné upravit pro použití na kmitočtech okolo 5,8GHz, kde je použití interdigitálních filtrů obtížné kvůli malým mezerám mezi vázanými mikropásky.

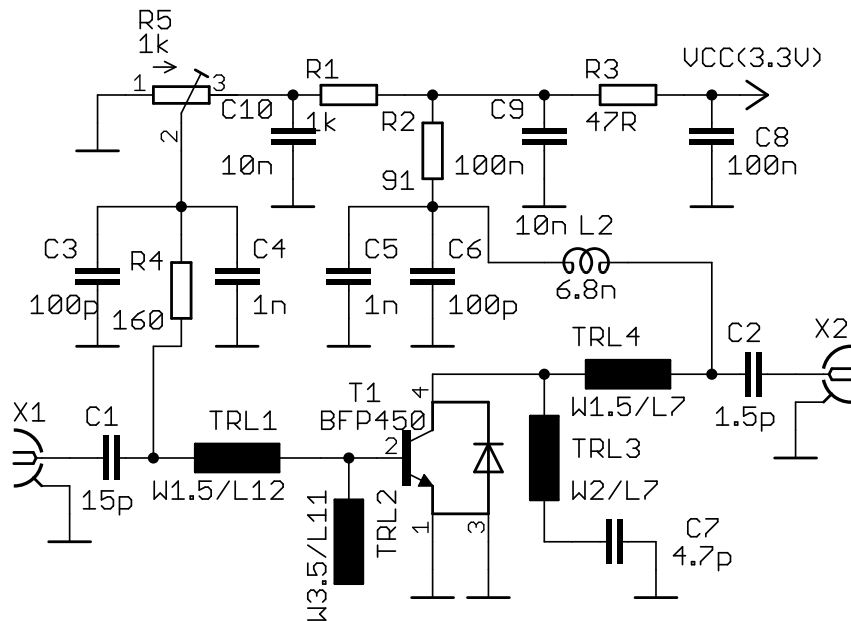
Aby nebylo nutné řešit návrh mikrovlnného filtru vyššího řádu, trojnásobič byl navržen pouze s čtvrtvlnnými pahýly, které zkratují nežádoucí harmonické. Ty jsou potom odraženy zpět k tranzistoru, kde interferují se vstupním signálem a při vhodně zvolených fázových poměrech mohou podpořit vznik požadované harmonické. Přesný návrh využívající interferenci odražených složek však vyžaduje nelineární model obvodu, jehož sestavení a sladění s experimentálními daty překračuje rámec této práce. Experimentální násobič byl modelován lineární analýzou v programu Ansoft Designer SV2. Na obrázku 4.29 je schéma experimentálního trojnásobiče s tranzistorem BFP450. Zapojení je napájeno 3,3V, napětí U_{ce} a buzení bylo zvoleno během měření, kdy na vstupu byl zapojen mikrovlnný generátor a na výstupu spektrální analyzátor. Nejvyšší úroveň dosahovala 3. harmonická při úrovni signálu 0dBm (další zvyšování úrovně buzení už nepřinášelo dostatečný nárůst 3. harmonické, naopak se výrazně zvyšovaly nežádoucí složky) na vstupu násobiče a napětí $U_{ce} = 1,94V$, $I_{ce0} = 10mA$. Klidový pracovní bod tak odpovídal třídě A. 3. harmonická měla úroveň $-25dBm$,



Obr. 4.28: Násobič třemi, převzato z[6]

nejsilnější nežádoucí složkou byla 2. harmonická, která dosahovala -18dBm , první harmonická ($1,94\text{GHz}$) byla účinně potlačena pahýlem TRL3, zatíženým kondenzátorem C7. Použití mikropásku zatíženého kondenzátorem je podle[8] důležité, neboť samotný čtvrtvlnný pahýl své vlastnosti opakuje po násobcích čtvrtiny vlnové délky, což by způsobilo zkrat nejen pro 1. harmonickou, ale i pro 3. harmonickou. Naopak 2. harmonická by procházela bez útlumu, což je nežádoucí. Další výhodou je zkrácení fyzické délky mikropásku. Čtvrtvlnný pahýl TRL2 měl původně zkratovat 2. harmonickou na vstupu a tím podpořit vznik 3. harmonické. Při jeho ladění kouskem měděné fólie se zjistilo, že jeho vliv na 3. harmonickou je zanedbatelný, krom toho způsoboval nestabilitu, která se projevovala při hodnotách vstupního signálu pod -15dBm kmitáním v okolí kmitočtu $2,2\text{GHz}$.

Dosažené výsledky nesplnily očekávání, proto byla druhá polovina DPS osazena tranzistorem E-pHEMT ATF55143, který podle[10] dosahuje na kmitočtech $5,8\text{GHz}$ zesílení nad 10dB při $I_{ds} = 10\text{mA}$ a $U_{ds} = 2,7\text{V}$. Kromě tranzistoru je zapojení shodné s obrázkem 4.29 až na pahýl TRL2, který byl během experimentů odříznut v místě napojení na TRL1. Optimální experimentálně nalezené napětí $U_{ds} = 0,63\text{V}$, čemuž odpovídá $U_{gs} = 0,56\text{V}$, při $I_{ds} = 18\text{mA}$. Na obrázku 4.30 je modul frekvenční charakteristiky trojnásobiče (bez výstupního filtru). K hodnotám je nutné přičíst 3dB , o které tlumí útlumový článek na vstupu spektrálního analyzátoru. Generátor byl nastaven v rozmiřtaném režimu v rozsahu $1,74\text{GHz}$ až $2,14\text{GHz}$, 1. harmonická je v levé části, zároveň je dobře patrné potlačení 1. harmonické pod



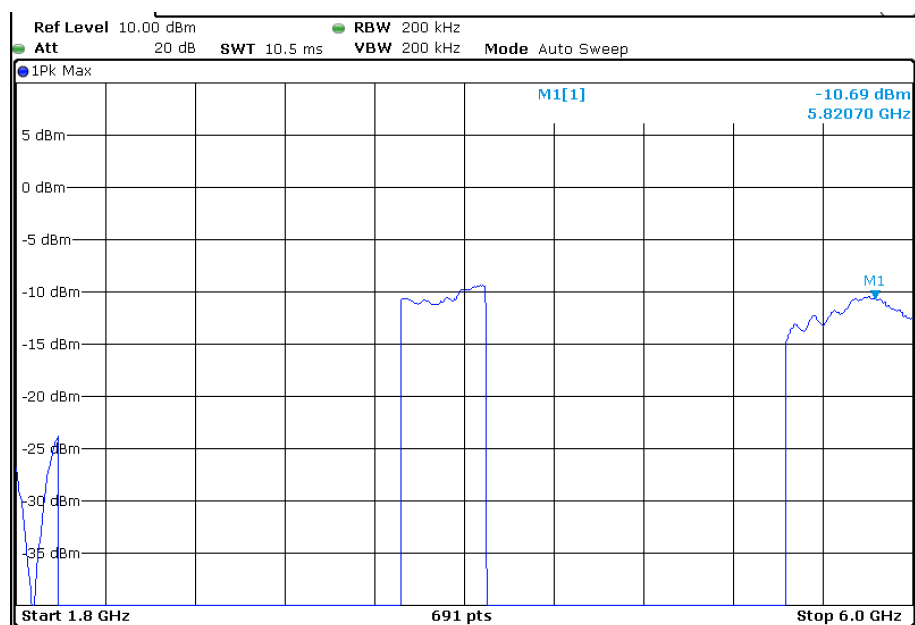
Obr. 4.29: Schéma pokusné desky trojnásobiče

úroveň -35dBm v okolí kmitočtu $1,94\text{GHz}$. Mezi kmitočty $3,48\text{GHz}$ a $4,28\text{GHz}$ leží druhá harmonická s úrovní okolo -7dBm . Vpravo je žádaná 3. harmonická v rozsahu $5,22\text{GHz}$ až $6,42\text{GHz}$ s úrovní okolo -8dBm .

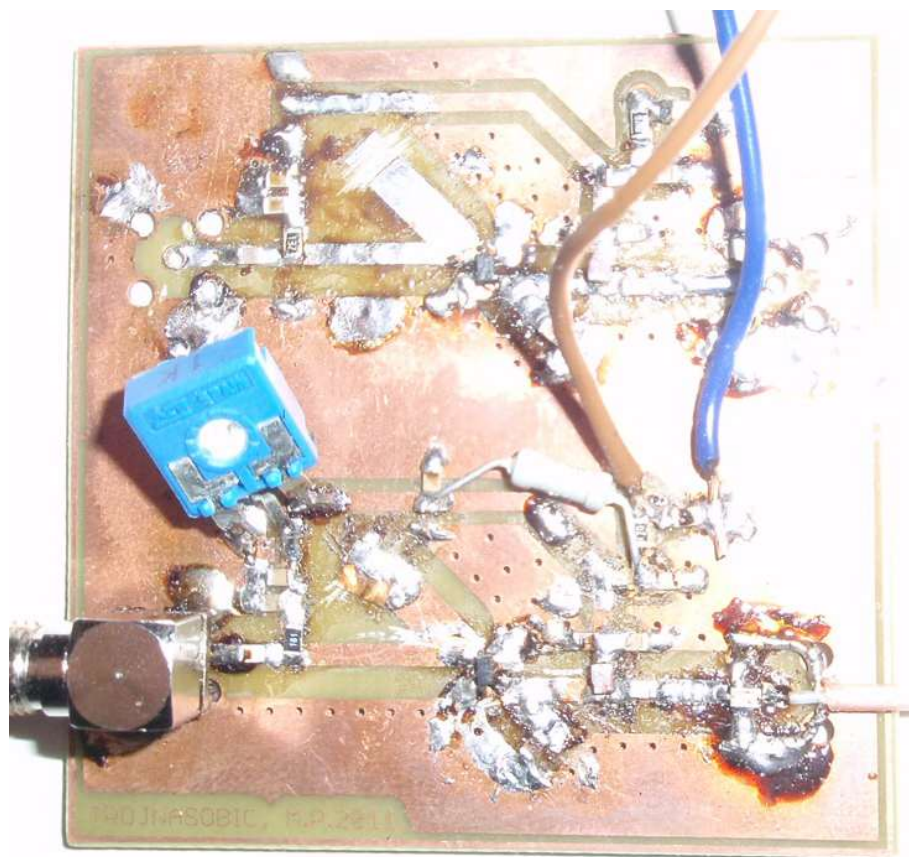
Spektrální složky mají tvar, z něhož lze vyčíst vliv zkratování 1. harmonické pahýlem, které se projeví malým poklesem 2. a mírným zvýšením 3. harmonické na příslušném násobku kmitočtu $1,94\text{GHz}$. Tento jev se bohužel nepodařilo během experimentu zesílit, proto uvedené spektrum odpovídá nejlepšímu výsledku, kterého se během experimentování podařilo dosáhnout. Problémem je poměrně nízká úroveň výstupního signálu, která bude dále snížena výstupním filtrem. Největší problémy však způsobuje 2. harmonická, která má v lepším případě stejnou úroveň jako 3. harmonická, což zvyšuje nároky na výstupní filtr.

Na obrázku 4.31 je fotografie realizovaného experimentálního násobiče. Horní část je osazena tranzistorem BFP450, na vstupním pahýlu (vlevo) je vidět odškra-banou část, tím došlo k přeladění zkratu na 3. harmonickou. V dolní části je osazen tranzistor ATF55143. Vlevo nad vstupním SMA konektorem je trimr R5 pro nastavení napětí U_{gs} .

Pro ověření činnosti trojnásobiče s výstupním filtrem byl přerušen mikropásek před napojením výstupního konektoru (dole vpravo), do vzniklé mezery byla osazena pásmová propust LFB215G78SG8A170 se středním kmitočtem $5,78\text{GHz}$. Protože původní návrh desky nepočítal s tímto filtrem, bylo nutné přivést zem pomocí dvou drátků délky 3mm , které představují určitou indukčnost mezi zemí a zemními ploškami filtru. Tím nejsou splněny poměrně přísné požadavky výrobce na DPS

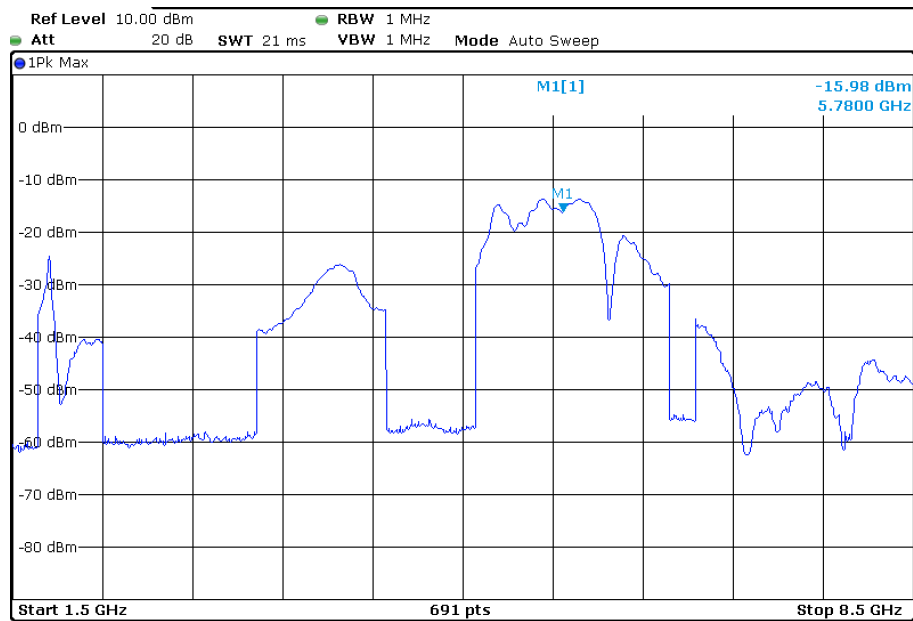


Obr. 4.30: Modul přenosu pokusného trojnásobiče s ATF55143



Obr. 4.31: Realizace pokusného trojnásobiče

layout, proto naměřenou frekvenční charakteristiku na obrázku 4.32 nelze považovat za výslednou. První harmonická je potlačena na -50dBm, druhá harmonická jen



Obr. 4.32: Modul přenosu pokusného trojnásobiče s filtrem

na -22dBm, třetí harmonická dosahuje -13dBm, čtvrtá harmonická je potlačena na -40dBm. Oproti obrázku 4.30 se změnil i průběh 2. a 3. harmonické, což je pravděpodobně způsobeno nevhodným náfázováním vlny, odražené od filtru, na svorkách tranzistoru. Experiment, který by studoval vliv polohy filtru na průběhy 2. a 3. harmonické, proveden nebyl.

Na základě měření trojnásobiče, při kterém se ukázalo, že potlačení 2. harmonické není dostatečné, je do výsledného zapojení trojnásobiče ve vysílači přidán pahýl TRL8, který zkratuje 2. harmonickou. Pahýl na vstupu je vypuštěn. Pro zajištění stability je přidán rezistor R66. Výsledné schéma zapojení je na obrázku 4.33.

Zvolený stejnosměrný pracovní bod:

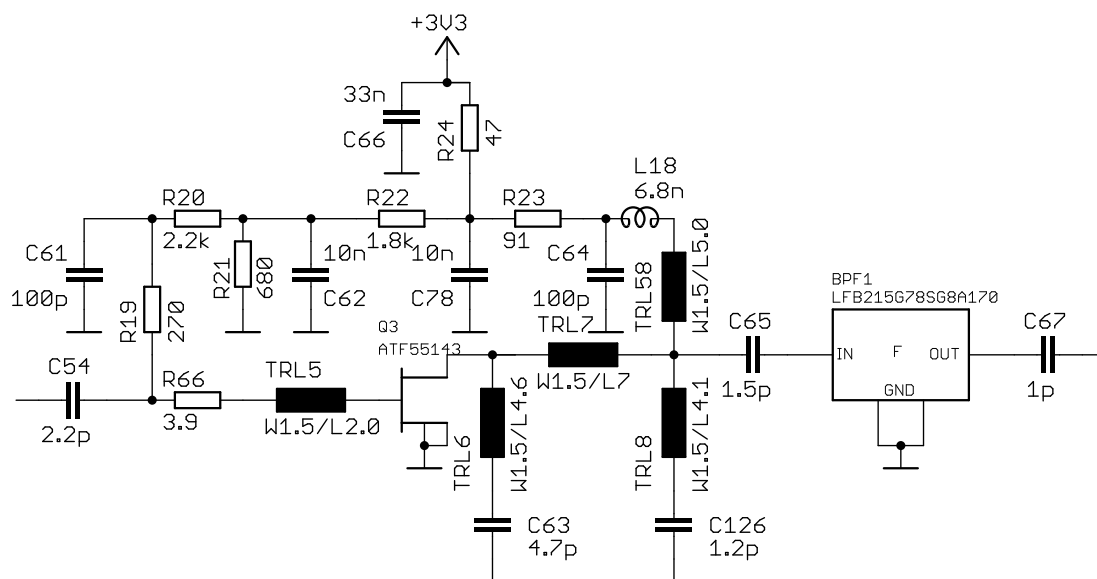
$$U_{CC} = 3,3V$$

$$U_{DS} = 0,8V$$

$$U_{GS} = 0,63V$$

$$I_{DS} = 18mA$$

Rezistor R24 = 47Ω snižuje napájecí napětí z 3,3V na 2,45V, zároveň stabilizuje pracovní bod. Pokud dojde vlivem zvýšení teploty k nárůstu proudu I_{DS} , zvýší se i úbytek na rezistoru R24, přes odporový dělič R21, R22 se úbytek projeví i na gate tranzistoru. Tranzistor ATF55143 je polem řízený, proud gate je možné zanedbat. Zvolený proud odporovým děličem R21, R22 je 1mA. Pro celkový odpor R21 a R22



Obr. 4.33: Schéma trojnásobiče na DPS vysílače

platí

$$R_{21} + R_{22} = \frac{U_{d\acute{e}l}}{I_{d\acute{e}l}}, \quad (4.11)$$

pro napětí U_{gs} platí

$$U_{gs} = U_{d\acute{e}l} \frac{R_{21}}{R_{21} + R_{22}}. \quad (4.12)$$

Dosazením 4.11 do 4.12 vznikne vztah pro výpočet odporu R_{21}

$$R_{21} = \frac{U_{gs}}{I_{d\acute{e}l}}. \quad (4.13)$$

Z rovnice 4.11 lze vyjádřit odpor R_{22}

$$R_{22} = \frac{U_{d\acute{e}l}}{I_{d\acute{e}l}} - R_{21}. \quad (4.14)$$

Dosazení do rovnic 4.13 a 4.14

$$R_{21} = \frac{0,63}{1 \cdot 10^{-3}} = 630\Omega,$$

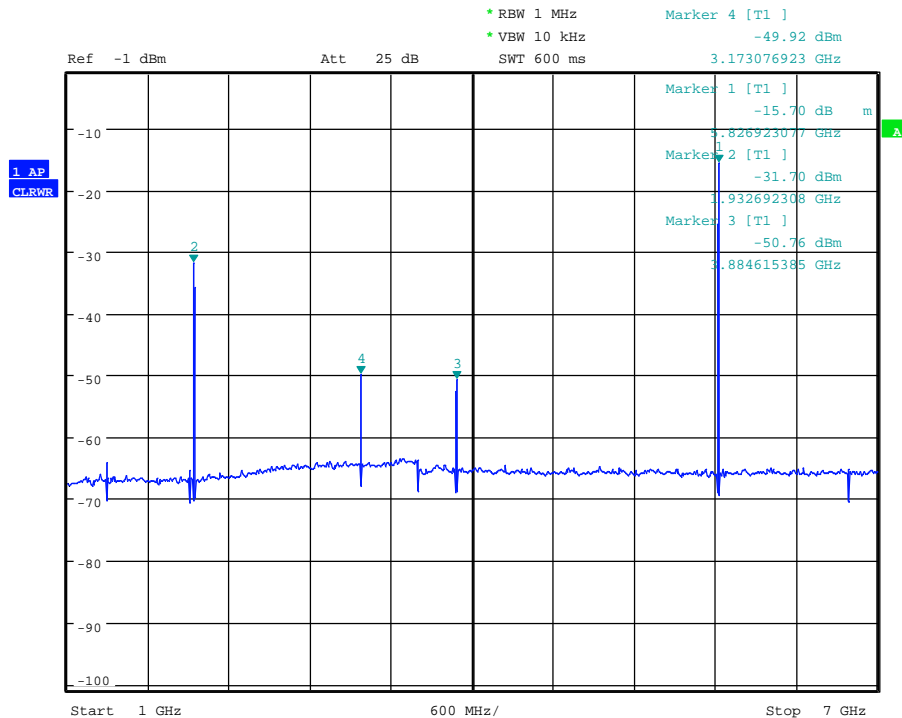
$$R_{22} = \frac{2,45}{1 \cdot 10^{-3}} - 630 = 1824\Omega.$$

Pro R_{23} platí

$$R_{23} = \frac{U_{d\acute{e}l} - U_{ds}}{I_{ds}}. \quad (4.15)$$

Dosazení do 4.15

$$R_{23} = \frac{2,45 - 0,8}{18 \cdot 10^{-3}} = 92\Omega.$$

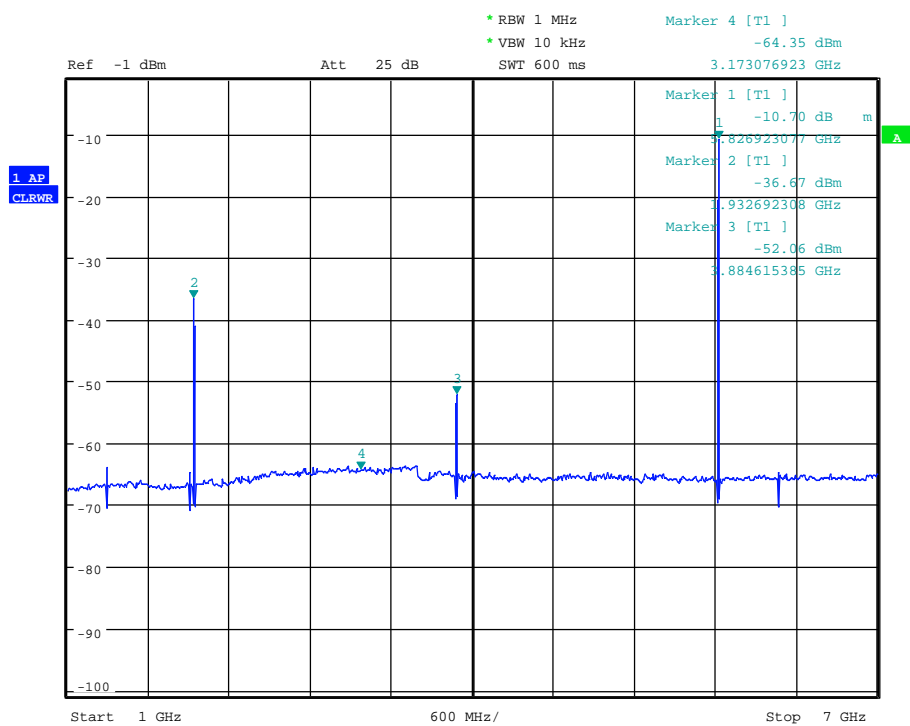


Obr. 4.34: Spektrum trojnásobiče ve vysílači

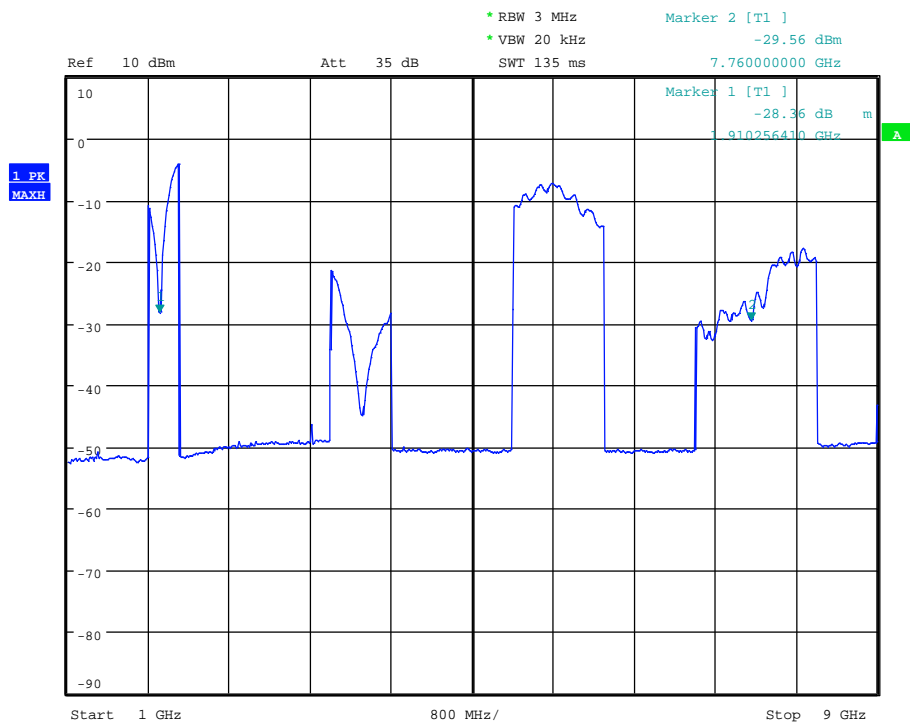
Z odporové řady byly vybrány hodnoty: $R_{21} = 680\Omega$, $R_{22} = 1,8k\Omega$ a $R_{23} = 91\Omega$.

Při experimentu se zjistilo, že verze trojnásobiče na DPS vysílače pracuje účinně při vyšším vstupním výkonu (okolo 4dBm) oproti pokusné verzi. Na obrázku 4.34 je výstupní spektrum poslední verze trojnásobiče umístěné na DPS vysílače. Měření bylo provedeno generátorem Rohde&Schwarz SMB100A, který byl nastaven na kmitočet 1,93GHz a výstupní výkon 4dBm. Spektrální analyzátor byl Rohde&Schwarz FSQ 26. Snímací pigtail byl umístěn na výstupu trojnásobiče před pásmovou propustí, která se tak neuplatnila. Márkr 1 označuje žádanou třetí harmonickou na kmitočtu 5,82GHz, její úroveň je -15dBm, márk 2 označuje první harmonickou na kmitočtu 1,93GHz, její úroveň je -31dBm, márk 3 označuje druhou harmonickou na kmitočtu 3,88GHz, její úroveň je -50dBm. Márkr 4 na kmitočtu 3,17GHz s úrovní -50dBm označuje místo, kde docházelo ke kmitání násobiče. Při experimentech bylo vyzkoušeno zvětšení tlumícího rezistoru R66, to ale nevedlo k výraznému potlačení kmitání. Pomocí vodivého plíšku bylo zjištěno, že ke kmitání dochází vlivem vazby mezi vstupem a výstupem násobiče, tato vazba byla odstraněna nanášením silné vrstvy cínu na zemní plochy kolem násobiče, tím došlo k odstranění kmitání, spektrum po této úpravě je na obrázku 4.35. Spektrální čára na kmitočtu 3,17GHz spadla na úroveň šumu, naopak výkon třetí harmonické stoupl o 5dB na -10dBm.

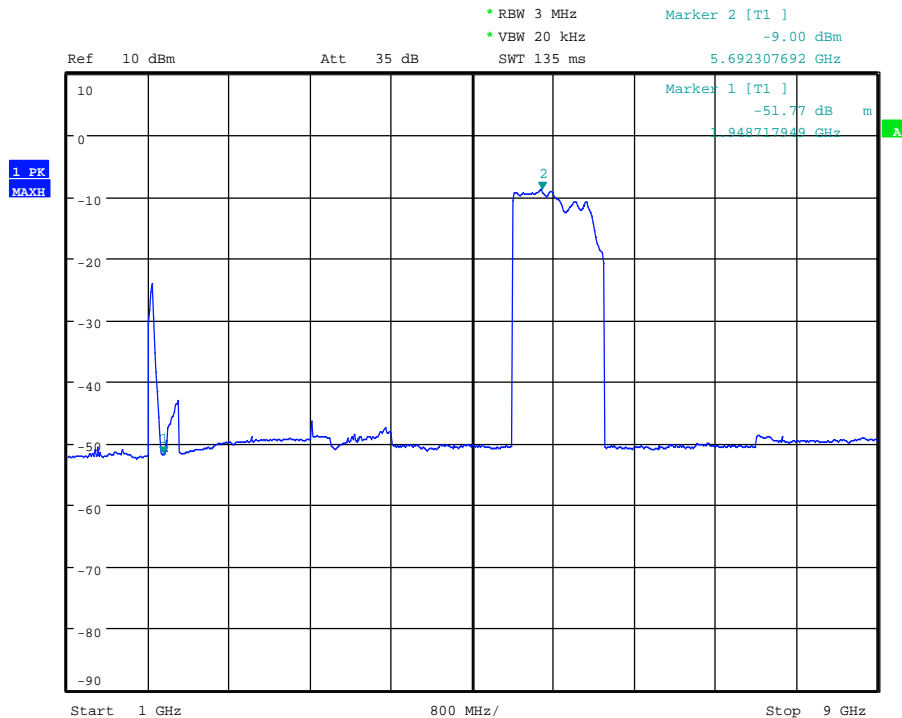
Pro lepší představu o kmitočtové závislosti výstupního spektra trojnásobiče bez



Obr. 4.35: Spektrum násobiče s odstíněním cínovou hradbou



Obr. 4.36: Přenos násobiče bez filtru



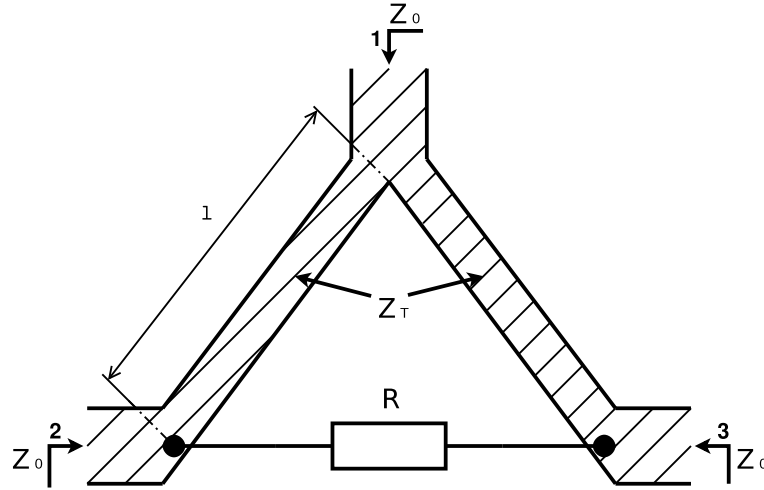
Obr. 4.37: Přenos násobiče s filtrem

filtru byl změřen přenos na obrázku 4.36. Při měření přenosu byl na vstup trojnásobiče připojen generátor Rohde&Schwarz SMB100A, který byl rozmítán v okolí první harmonické 1,94GHz, jeho výstupní výkon byl nastaven na 4dBm. Použit byl opět spektrální analyzátor Rohde&Schwarz FSQ 26. Na obrázku 4.37 je přenos trojnásobiče s pásmovou propustí na výstupu, druhá a čtvrtá harmonická je potlačena oproti třetí harmonické minimálně o 40dB. První harmonická se nachází ve zvlněné části útlumové charakteristiky pásmové propusti, ale v okolí 1,94GHz je působením TRL6 potlačena rovněž na úroveň šumu.

4.5 Kvadrurní modulátory

Vysílač obsahuje dva kvadrurní modulátory. Kvůli velkému příkonu nelze použít aktivních monolitických modulátorů. Kvadrurní modulátor je možné sestavit ze dvou vyvážených směšovačů a fázovacího článku s posuvem 90° , jak je naznačeno na 2.3. Nejprve je nutné výkon vstupující do modulátoru rozdělit rovnoměrně do dvou větví. Na kmitočtech do 1GHz se používají děliče výkonu s transformátory, pro velmi širokopásmové aplikace se používají rezistivní děliče výkonu, ty jsou ovšem ztrátové a mají špatné šumové vlastnosti. Přibližně od 50MHz do desítek GHz se používají čtvrtvlnné děliče výkonu, které jsou uzkopásmové a téměř bezztrátové. Šířku pásma

lze zvětšit navržením komplikovanější topologie děliče. Na mikrovlnných kmitočtech lze nejnáze realizovat rozdělení výkonu 3dB nekompensovaným Wilkinsonovým děličem [2], [17] na obrázku 4.38. Z_0 je impedance připojovacích vedení (50Ω), Z_T je



Obr. 4.38: 3dB nekompensovaný Wilkinsonův dělič

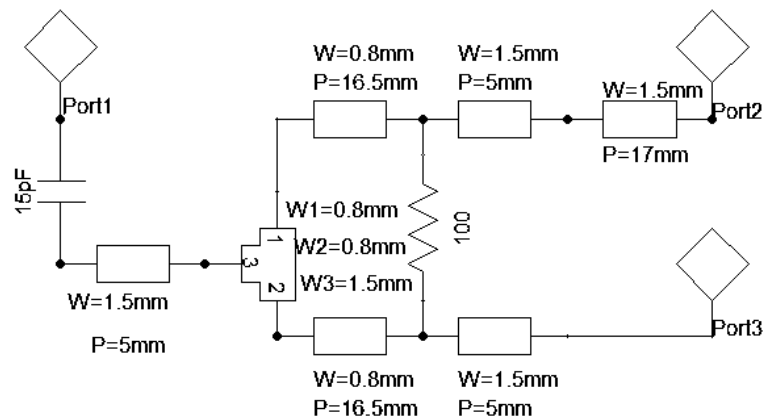
impedance transformačního vedení délky $l = \lambda/4$, R je činný odpor rezistoru, který zvyšuje izolaci mezi výstupními branami 2 a 3. Pro impedanci Z_T a odpor R platí

$$Z_T = Z_0 \cdot \sqrt{2}, \quad (4.16)$$

$$R = 2 \cdot Z_0, \quad (4.17)$$

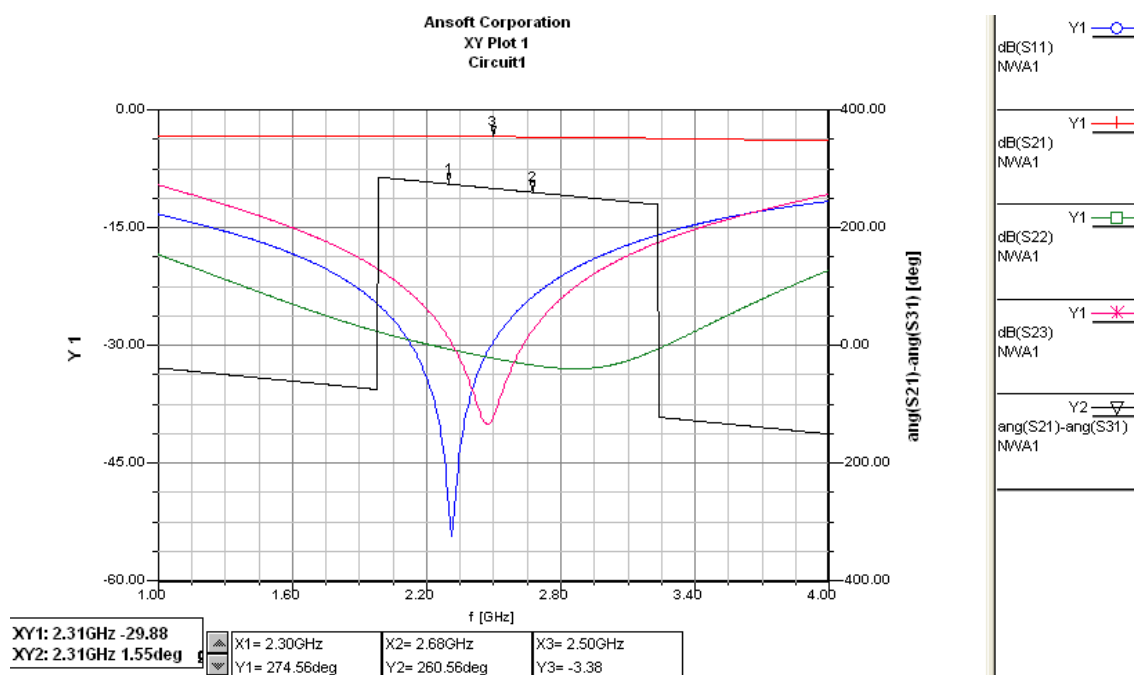
Podle uvedených vzorců pro $Z_0 = 50\Omega$ je $R = 100\Omega$ a $Z_T = 70,7\Omega$. Fyzické rozměry mikropásků byly navrženy v programu Ansoft Desinger SV2 nástrojem MS TRL a celý dělič byl simulován a optimalizován v obvodovém simulátoru téhož programu. Simulované zapojení po optimalizaci pro pásmo 2,4GHz je na obrázku 4.39. Vstupní brána (Port1) je připojena ke zdroji nosné, kondenzátor 15pF odděluje stejnosměrnou složku a potlačuje přenos na nízkých kmitočtech, vlastní Wilkinsonův dělič začíná mikropáskovým T-článkem, který rozděluje vstupní vedení široké 1,5mm (s impedancí 50Ω) na dvě ramena s šířkou mikropásku 0,8mm (impedance $70,7\Omega$) dlouhá 16,5mm. Na jejich konci je připojen rezistor 100Ω . Mikropásek 50Ω dlouhý 17mm ($l = \lambda/4$) vytváří fázový posuv 90° ve větvi Q. Mikropásky dlouhé 5mm s impedancí 50Ω simulují připojení navazujících obvodů, jejich délka nemá výrazný vliv na vstupní a výstupní impedanci děliče, což značí, že dělič je dobře přizpůsobený k impedanci 50Ω .

Na obrázku 4.40 jsou z výsledků simulace vybrány průběhy některých S-parametrů. Fázový posuv mezi portem 2 a 3 se v rozsahu kmitočtů 2,30 až 2,68GHz mění od 274° do 261° (resp. od -86° do -99°). Činitel odrazu na portech (S11, S22) je menší



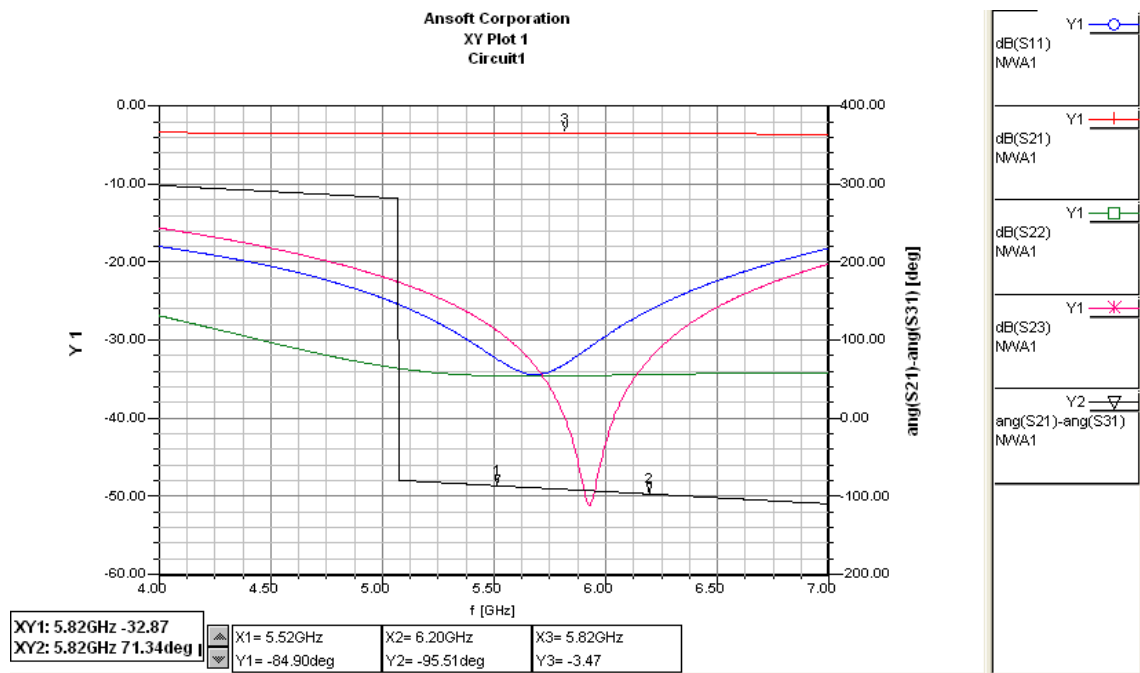
Obr. 4.39: Model Wilkinsonova děliče 2,4GHz

než -25dB, vložený útlum mezi porty 1 a 2 (S21) na kmitočtu (2,50GHz) je 3,38dB, vložený útlum mezi porty 2 a 3 je větší než 25dB. Stejným postupem byl navržen dě-



Obr. 4.40: Vybrané simulované S-parametry Wilkinsonova děliče 2,4GHz

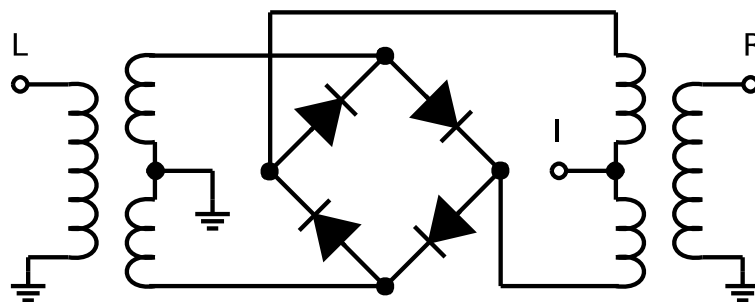
lič pro pásmo 5,8GHz. Jeho schéma je podobné jako to na obrázku 4.39, liší se pouze velikostí vazebního kondenzátoru, jehož kapacita je 10pF a délkou ramen(7.4mm) a fázovacího mikropásku(7mm). Na obrázku 4.41 jsou průběhy některých S-parametrů a průběh fázového posuvu mezi portem 2 a 3, který se v rozsahu kmitočtů 5,52GHz až 6,20GHz mění od -84° do -95°. Činitel odrazu na portech (S11, S22) je menší než -25dB, vložený útlum mezi porty 1 a 2 na středním kmitočtu (5,82GHz) je 3,47 dB, vložený útlum mezi porty 2 a 3 je větší než 28dB.



Obr. 4.41: Vybrané simulované S-parametry Wilkinsonova děliče 5,8GHz

Rozdělený a v jedné větvi fázově posunutý signál je nyní veden do dvou dvojitě vyvážených diodových směšovačů, které provádějí modulaci. Za směšovači je signál sloučen Wilkinsonovým děličem se shodnou elektrickou délkou pro obě větve. Jeho schéma odpovídá tomu na obrázku 4.39 s tím rozdílem, že neobsahuje fázovací vedení délky 17mm u portu 2. Vložený útlum mezi portem 1 a 2 děliče je dle simulace 3,24dB.

Pro modulátor byl vybrán integrovaný dvojitě vyvážený diodový směšovač MCA1T-85L+, který vyrábí firma Mini-Circuits. Jeho vnitřní schéma zapojení je na obrázku 4.42. Směšovač je širokopásmový, pracuje od 2800MHz do 8500MHz, požadované

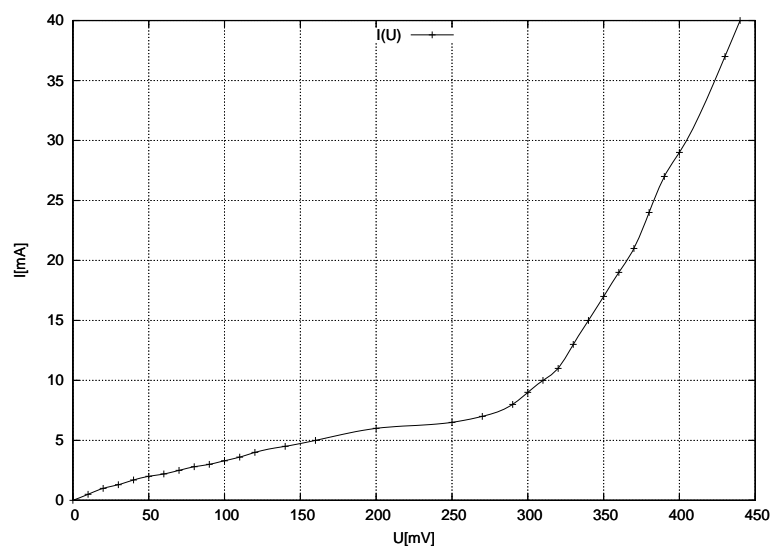


Obr. 4.42: Dvojitě vyvážený diodový směšovač [13]

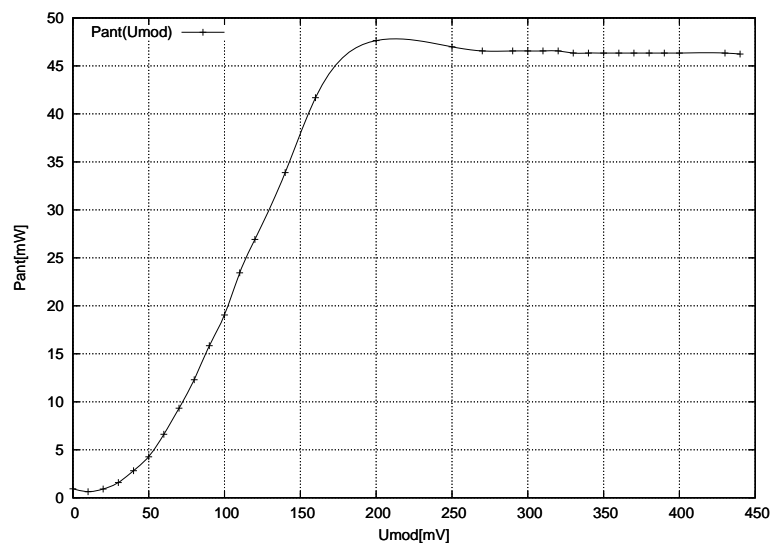
pásmo 2400MHz až 2450MHz leží o 400MHz pod výrobcem udávaným dolním mezím kmitočtem, avšak MCA1T-85L+ měl vedoucí práce k dispozici několik kusů,

proto byl tento typ nakonec použit pro obě pásma. Ve volně dostupném datasheetu [13] lze pro kmitočet 2800MHz a výkon lokálního oscilátoru (port L) 4dBm nalézt konverzní ztráty 6,57dB. Velmi důležitý parametr pro modulátor s přímou modulací je izolace mezi lokálním oscilátorem a výstupem (mezi porty L a R), na její velikosti závisí potlačení nosné (u modulací s potlačenou nosnou) a maximální hloubka modulace u amplitudové modulace. Katalogová hodnota izolace L-R je pro 2800MHz 35,68dB, izolace mezi mezifrekvencí a oscilátorem (L-I) je 11,51dB. Poměr stojatého vlnění VSWR na portu L je 2,36 a na portu R 2,96. Hodnota VSWR na portu I je uváděna až od 100MHz a jeho velikost výrazně závisí na budícím výkonu. Při výkonu 1 až 4 dBm je VSWR I 1,1 a při 7dBm 1,8, oboje na 100MHz. Do vstupu I se přivádí signál od stejnosměrné složky až do 9kHz. V tomto pásmu lze, s ohledem na katalogovou šířku pásma (DC až 1200MHz), považovat impedanci portu I za čistě reálnou, ale nelineární. Voltampérová charakteristika portu I odpovídá dle obrázku 4.42 VA charakteristice čtveřice paralelně zapojených (shottkyho) diod. V závislosti na polaritě modulačního napětí je jedna dvojice diod orientována v propustném směru a druhá dvojice v závěrném směru. Zmíněná VA charakteristika bohužel není součástí datasheetu [13] ani jiných volně dostupných souborů stránek firmy Mini-Circuits vztahujících se k obvodu MCA1T-85L+. Její znalost je důležitá pro správné nastavení velikosti modulačního napětí v IQ větvích.

VA charakteristika směšovače byla orientačně změřena pomocí přesného laboratorního zdroje Agilent E3647A v osazeném a částečně oživeném vysílači. Jedna výstupní svorka zdroje byla připojena na zem a druhá k portu I směšovače M1 (2,4GHz větev Q), na portu I směšovače M2 byl ponechán otevřený konec. Proudová pojistka zdroje byla nastavena na 40mA, což je maximální povolený proud portu I dle datasheetu. Při měření bylo ručně zvyšováno napětí (nejmenší krok je 10mV) a z displeje zdroje odečítán proud. Změřena je jen kladná polovina charakteristiky, protože se u dvojitě vyváženého směšovače předpokládá její symetrie. Zároveň byla změřena závislost výkonu na stejnosměrném modulačním napětí (na anténním výstupu pásma 2,4GHz). Aby bylo možné nastavit výkon na vstupu modulátoru přesněji, než to dovoluje výstupní bafr ADF4360, byl před prvním Wilkinsonovým děličem (v místě vazebního kondenzátoru C60) připojen signální generátor Rohde&Schwarz SMB100A s kmitočtovým rozsahem (9kHz - 3GHz). Měření bylo provedeno na kmitočtu 2450MHz, výstupní výkon generátoru byl 10dBm. Spektrální analyzátor Rohde&Schwarz FSQ26(20Hz - 26,5GHz) byl připojen k anténnímu konektoru, jeho nastavení: center frequency 2450MHz, span 400MHz, resolution bandwidth (RBW) 1kHz, video bandwidth (VBW) 1MHz. Závislost výkonu nosné na modulačním napětí je uvedena v grafu 4.44. Výkon je uveden v mW, aby bylo možné posoudit linearitu modulátoru. Na grafu je vidět, že za lineární lze modulátor považovat přibližně od 50mV do 160mV modulačního napětí, což je výhodné pro AM



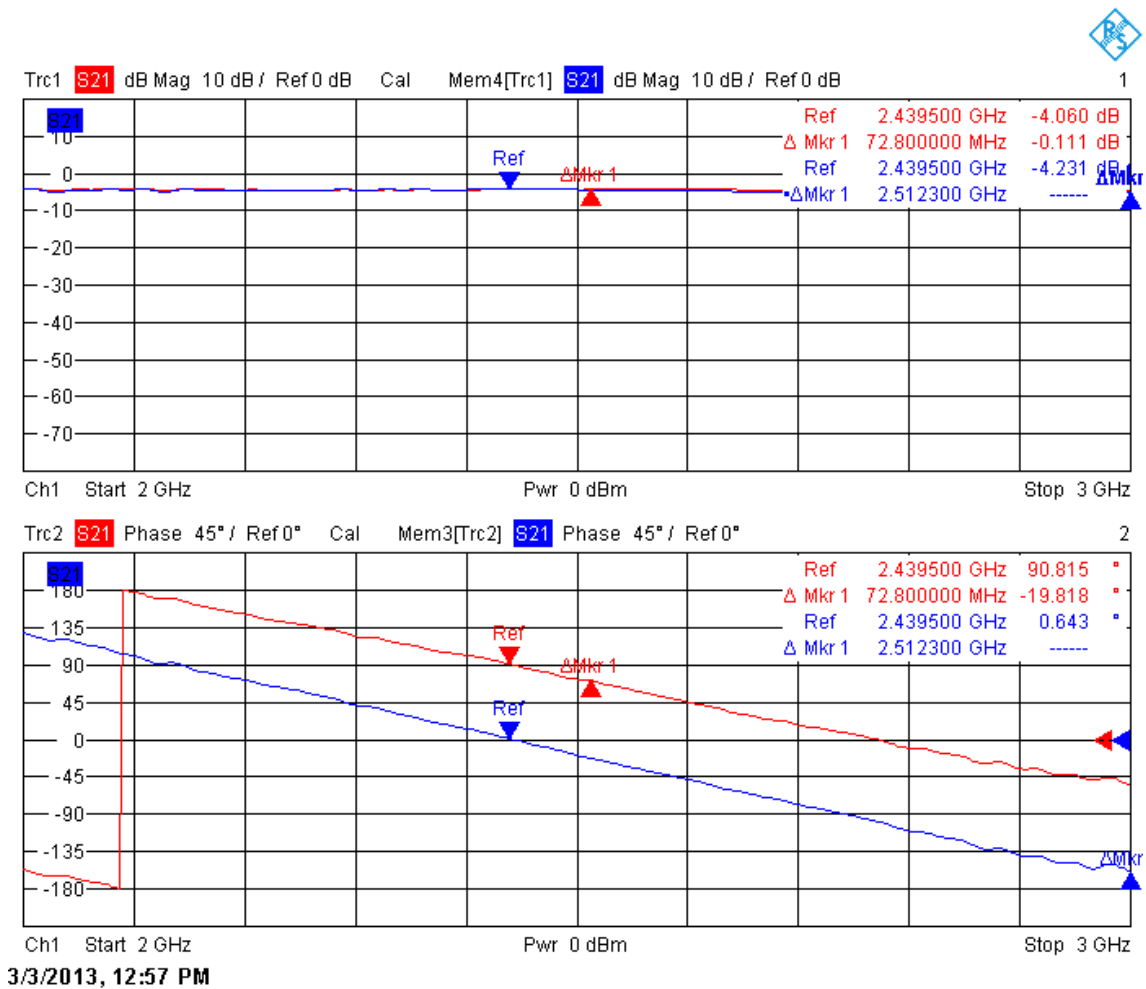
Obr. 4.43: VA charakteristika portu I směšovače



Obr. 4.44: Závislost výstupního výkonu na modulačním napětí

s nosnou. Při modulaci ASK je možné využít i nelineární část charakteristiky až do U_{mod} 200mV, při kterém je P_{ant} 47mW. Při modulaci BPSK je nutné měnit fázi signálu o 180° , toho se dosáhne změnou polaritv napětí, opět lze využít i nelineární část a rozsah je -200mV až 200mV.

Realizovaný Wilkinsonův dělič s fázovacím článkem, jehož schéma je na obrázku 4.39 byl proměřen pomocí vektorového obvodového analyzátoru Rohde&Schwarz ZVB4 (300kHz až 4GHz). Port 1 analyzátoru byl připojen na port 1 děliče. Port 2 analyzátoru byl nejprve připojen k portu 3 děliče, port 2 děliče byl zakončen 50Ω , proběhlo měření modulu i fáze přenosu S_{21} a průběhy byly uloženy (modrá barva). Poté byl port 2 analyzátoru připojen k portu 2 děliče a port 3 děliče byl zakončen 50Ω , opět proběhlo měření modulu a fáze S_{21} (červená barva). Výsledky

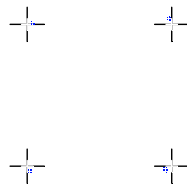


Obr. 4.45: Měření Wilkinsonova děliče 2,4GHz

měření jsou na obrázku 4.45. V horní polovině je modul S_{21} , který se pohybuje okolo -4dB, což je o 1dB více než je teoretická hodnota. Odchylky mezi porty 2 a 3 jsou

zanedbatelné. V dolní části jsou průběhy fází, jejich rozdíl na kmitočtu 2,43GHz je 90° a se zvyšujícím se kmitočtem, v souladu se simulací, mírně roste.

Další experiment se zaměřil na ověření funkce celého modulátoru pro pásmo 2,4GHz modulací QPSK. Na vstup modulátoru byl vazební kapacitou připojen externí generátor nosné Rohde&Schwarz SMB100A, který byl nastaven na kmitočet 2,31GHz, kde modulátor pracoval s nejmenší chybou (EVM). Na generátoru byl nastaven výkon 0dBm. Na vstupy IQ modulátoru byly připojeny nízkofrekvenční IQ výstupy (umístěné na zadním panelu) vektorového signálního generátoru Rohde&Schwarz SMJ100A. Na antenní konektor 2,4GHz byl připojen spektrální analyzátor Rohde&Schwarz FSQ26 s vybavením pro analýzu digitálních modulací. Pro

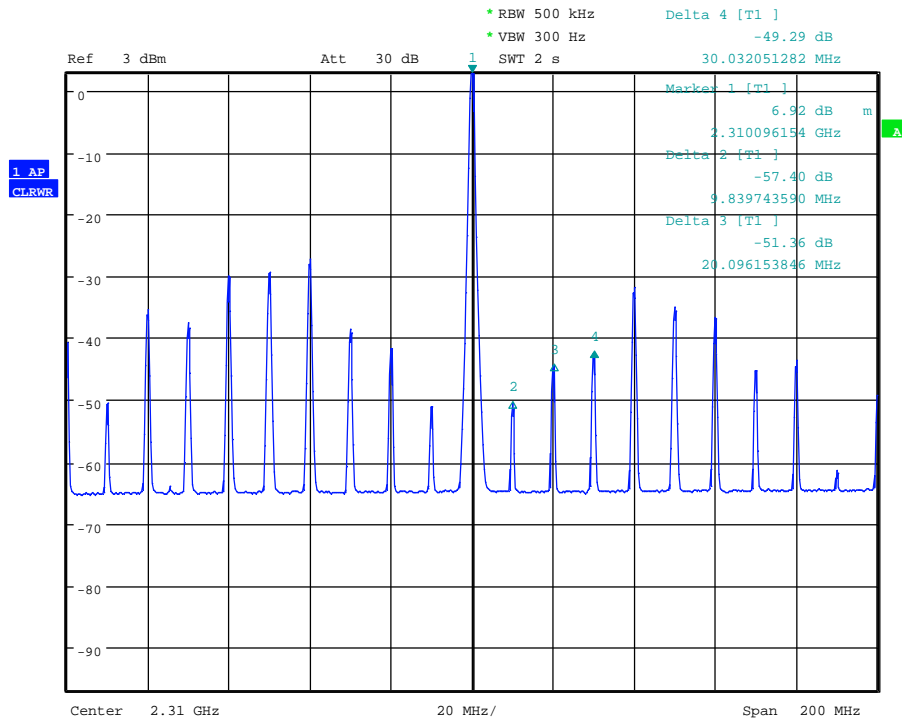


MODULATION ACCURACY					SYMBOL TABLE (Hexadecimal)	
	Result	Peak	atSym	Unit		
EVM	5.686	8.258	459	%	00000	1 2 3 3 3 2 1 1 3 3 0 1 2 3 2 1 0 1
Magnitude Err	2.418	4.515	193	%	00018	1 0 1 1 1 3 1 1 3 2 2 3 2 3 1 3 1 1
Phase Error	2.95	-4.56	459	deg	00036	0 2 2 3 3 0 3 3 1 2 0 1 2 2 0 3 0 1
CarrierFreq Err	-1.18k			Hz	00054	2 2 0 1 0 1 2 3 1 1 0 1 0 3 3 1 1 0
Ampt Droop	0.03			dB	00072	1 2 3 3 1 0 1 1 2 3 1 1 2 1 0 3 2 0
Origin Offset	-21.94			dB	00090	1 0 1 0 3 1 1 1 0 0 3 3 3 1 2 1 3 2
Gain Imbalance	0.88			dB	00108	2 0 0 3 1 2 3 2 0 2 1 1 0 2 2 1 3 0
Quadrature Err	-2.54			deg	00126	3 2 0 2 0 1 0 2 2 3 1 0 3 3 0 3 0 1
RHO	0.996767				00144	2 0 0 1 0 0 3 3 1 1 2 1 2 3 2 0 0 1
Mean Power	9.01	10.72	817	dBm	00162	1 0 3 3 1 3 0 1 2 2 2 1 0 1 3 2 1 1
SNR (MER)	24.90			dB	00180	0 3 0 1 3 0 0 1 0 2 1 3 1 0 2 0 2 3
					00198	0 2 2 3 0 0 3 3 0 1 2 1 2 1 0 0 0 0
					00216	1 1 3 3 3 1 2 3 3 2 2 1 1 3 1 2 1 2

Date: 3.MAR.2013 15:47:37

Obr. 4.46: Změřený IQ diagram

měření byl použit standardní testovací vzorek dat a modulační rychlost 1kBd. Změřený IQ diagram je na obrázku 4.46, ve spodní části je tabulka s výsledky analýzy modulace. Špičková velikost chybového vektoru EVM je 8%, chyba amplitudy je 4,5% a chyba fáze -4,5°. Zaznamenáno bylo i spektrum při QPSK modulaci, které je



Obr. 4.47: Spektrum při modulaci QPSK

na obrázku 4.47. Otestovány byly i vícecestavové modulace 8PSK a 16QAM, ale pro ně byly chyby modulátoru příliš velké a nepodařilo se zasynchronizovat analyzátor.

4.6 Mezifrekvenční zesilovač a rekonstrukční filtr

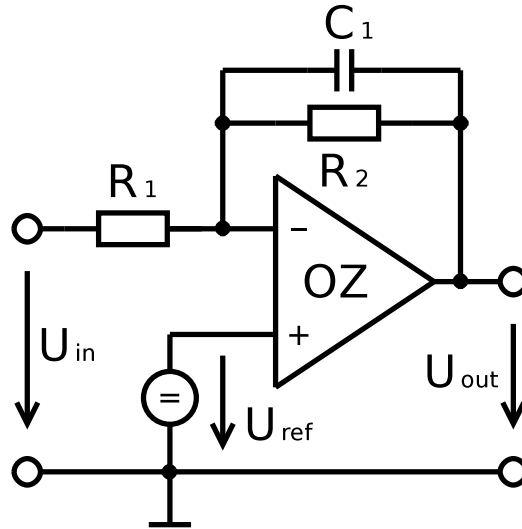
Mezifrekvenční zesilovač navazuje na PWM výstup mikroprocesoru, jeho úkolem je zesílit PWM signál a posunout jeho střední hodnotu na úroveň 0V. Na obrázku 4.48 je ideové schéma mezifrekvenčního zesilovače. Vybráno bylo invertující zapojení operačního zesilovače. Rezistory R_1 a R_2 určují zesílení, zdroj referenčního napětí U_{ref} nastavuje střední hodnotu výstupního signálu, C_1 s rezistorem tvoří dolní propust 1. řádu. U OZ se předpokládá dostatečně velké zesílení, pak působením záporné zpětné vazby (R_2) je napětí mezi svorkami + a - nulové a proud těmito svorkami je nulový. Podle 2. Kirchhoffova zákona platí

$$U_{in} - I \cdot R_1 - U_{ref} = 0, \quad (4.18)$$

$$U_{ref} - I \cdot R_2 - U_{out} = 0. \quad (4.19)$$

Proud I lze z rovnic 4.18 a 4.19 vyjádřit a rovnice spojit do jedné, úpravou lze získat 4.20

$$A = \frac{U_{out} - U_{ref}}{U_{in} - U_{ref}}. \quad (4.20)$$



Obr. 4.48: Ideové schéma MF zesilovače

A je zesílení invertujícího zapojení OZ, platí pro ně 4.21

$$A = -\frac{R_2}{R_1}. \quad (4.21)$$

Napětí na PWM výstupu se pohybuje v rozmezí 0 až 3,3V, požadovaný rozsah výstupního napětí je možné stanovit podle obrázku 4.44 na -200mV až 200mV. Softwarově lze omezit střídu PWM signálu, také je nutné počítat s úbytkem napětí na rekonstrukčním filtru, proto je výstupní napětí zvětšeno o rezervu 200mV, tj. na rozsah -400mV až 400mV.

Rovnice 4.20 obsahuje dvě neznámé, zesílení A a referenční napětí U_{ref} , proto je nutné sestavit soustavu dvou rovnic o dvou neznámých pro dva páry známých napětí U_{in} a U_{out} . Po úpravě vznikne soustava 4.22

$$\begin{aligned} A \cdot U_{in1} - A \cdot U_{ref} + U_{ref} &= U_{out1} \\ A \cdot U_{in2} - A \cdot U_{ref} + U_{ref} &= U_{out2} \end{aligned} \quad (4.22)$$

Dosazení za U_{in} a U_{out} ve Voltech.

$$\begin{aligned} A \cdot \frac{3,3}{2} - A \cdot U_{ref} + U_{ref} &= 0 \\ A \cdot 0 - A \cdot U_{ref} + U_{ref} &= 0,4 \end{aligned}$$

Řešení soustavy

$$\begin{aligned} A &= -\frac{2 \cdot 0,4}{3,3} \doteq -0,24 \\ U_{ref} &= \frac{0,4 \cdot 3,3}{3,3 + 2 \cdot 0,4} \doteq 0,32V \end{aligned}$$

Dosud byl uvažován přenos na nízkých kmitočtech, kde se neuplatní vliv C_1 , na vyšších kmitočtech lze přenos odvodit z přenosu ideálního invertujícího zesilovače, kde je rezistor R_2 nahrazen obecnou impedancí Z_2 , která představuje paralelní kombinaci R_2 s C_1 , Z_2 po úpravě je

$$Z_2 = \frac{R_2}{1 + j\omega C_1 R_2}, \quad (4.23)$$

kde úhlový kmitočet $\omega = 2\pi f$. Dosazením 4.23 do 4.21 vznikne vztah pro kmitočtově závislé zesílení

$$A = \frac{-R_2}{R_1(1 + j\omega C_1 R_2)}. \quad (4.24)$$

Dále je možné oddělit reálnou a imaginární složku přenosu. Z podmínky rovnosti absolutních hodnot obou složek a dosazením za úhlový kmitočet je možné získat vztah pro mezní kmitočet

$$f_m = \frac{1}{2\pi R_2 C_1}. \quad (4.25)$$

Předpokládá se použití úzkopásmových modulací s šířkou pásma do 10kHz, tomu odpovídá $f_m \approx 10kHz$. Ve výpočtu R_1 , R_2 a C_1 je jeden stupeň volnosti, hodnotu jednoho z prvků je nutné zvolit tak, aby hodnoty všech prvků ležely v mezích, v nichž platí zjednodušující podmínky, za kterých byly odvozeny vztahy pro jejich výpočet. Zároveň musí být respektovány standardní řady hodnot součástek. Při jednoduchém aproximačním procesu byla zvolena hodnota $C_1 = 6,8nF$. Dosazením do upraveného vztahu 4.25 se vypočítá hodnota R_2

$$R_2 = \frac{1}{2\pi f_m C_1} = \frac{1}{2\pi \cdot 10 \cdot 10^3 \cdot 6,8 \cdot 10^{-9}} \doteq 2,34k\Omega.$$

Vybrána je nejbližší hodnota z řady E24, tj. $2,2k\Omega$, tím se zvýší mezní kmitočet na 10,6kHz, což je přijatelné. Dosazením do upraveného vztahu 4.21 se vypočítá hodnota R_1

$$R_1 = \frac{R_2}{-A} = \frac{2,2 \cdot 10^3}{0,24} \doteq 9,16k\Omega,$$

nejbližší hodnota z řady E24 je $9,1k\Omega$.

Pro zvýšení potlačení vzorkovací frekvence je na výstup OZ přidán paralelní LC obvod s rezonančním kmitočtem 40kHz. Výstup LC obvodu je směrem k modulátoru zatížen kapacitou 680nF. Pro výpočet rezonance byl použit Thomsnův vztah

$$f_0 = \frac{1}{2\pi\sqrt{LC}}, \quad (4.26)$$

jedinou známou veličinou je rezonanční kmitočet f_0 , indukčnost byla zvolena 1mH, zbývá dopočítat kapacitu

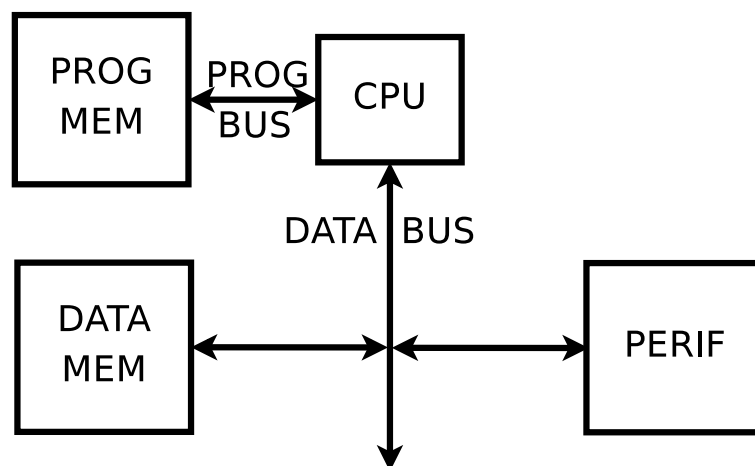
$$C = \frac{1}{4(\pi f_0)^2 L} = \frac{1}{4(\pi 40 \cdot 10^3)^2 \cdot 1 \cdot 10^{-3}} = 15,8 \cdot 10^{-9} = 15,8nF.$$

Zvolena byla nejbližší kapacita z řady, 15nF. Při realizaci se ukázalo, že LC obvod má poměrně velkou jakost Q , to se projevilo zakmitáváním OZ na rezonanční frekvenci. Kmity měli na výstupu OZ amplitudu 100mV, ale na výstupu filtru byly pod úrovní šumu. Kmity pravděpodobně vznikaly díky výstupnímu odporu OZ, který byl srovnatelný s parazitním odporem rezonančního obvodu. Při rozkmitání LC obvodu vznikl na výstupním odporu OZ úbytek napětí. Tím došlo k fázovému posuvu na rezonanční frekvenci 40kHz a ze záporné zpětné vazby, která by za jiných okolností kmitání bránila, se stala kladná. Kmitání bylo odstraněno vložením odporu 3Ω mezi výstup OZ a LC obvod.

4.7 Řídící obvod

Řídící obvod má na starost komunikaci vysílače s okolím přes sériovou sběrnici. Řídí oba fázové závěsy ADF4360-X a vytváří páry IQ signálů pro obě pásma, proto jsou potřeba čtyři D/A převodníky. Uvedené požadavky splní moderní 8-bitové mikrokontroléry (MCU), které mají dostatečnou kapacitu jak paměti programu, tak i statické paměti RAM. Díky tomu není nutné psát programy v jazyce symbolických adres (JSA), ale je možné použít některých vyšších programovacích jazyků, např. BASIC, Pascal. Použití objektového C++ na slabších MCU se příliš nedoporučuje kvůli velké spotřebě RAM a zhoršené optimalizaci. Nejčastěji používaným jazykem je ANSI C, který umožňuje oddělit platformě závislý kód od platformě nezávislého. Dobře napsaný program v C je potom možné přenášet mezi různými rodinami MCU jen s minimem úprav kódu. Zároveň lze pracovat na nízké úrovni při práci s perifériemi, vkládat instrukce v JSA nebo do programu linkovat celé rutiny v JSA. Použití vyššího jazyka umožňuje využít matematické knihovny. Bez problému je tak možné pracovat s floating point čísly. Na 8-bitových MCU je výhodná i snadná práce s více než osmibitovými proměnnými a strukturami.

Pro řízení vysílače byl vybrán obvod ATmega324PA od firmy Amel. Jedná se o osmibitové jednočipové počítače rodiny AVR[18]. AVR je Harvardské architektury, která má na rozdíl od Von Neumanovy architektury oddělenou paměť programu od pamětí dat. Adresní a datové sběrnice paměti programu a paměti dat jsou také oddělené. Tím je Harvardská architektura imunní vůči nechtěné modifikaci strojového kódu chybou v programu, což ji předurčuje pro aplikace, kde by pád programu způsobil závažné problémy. Další výhodou je možnost ve stejném čase pracovat s pamětí dat a současně s pamětí programu. Nevýhodou je obtížná modifikace programu za běhu, například upgrade firmware. Řešením je modifikovaná Harvardská architektura, která umožňuje zápis do paměti programu speciální instrukcí umístěnou ve vyhrazené části paměti programu (tzv. bootloader).



Obr. 4.49: Harvardská architektura

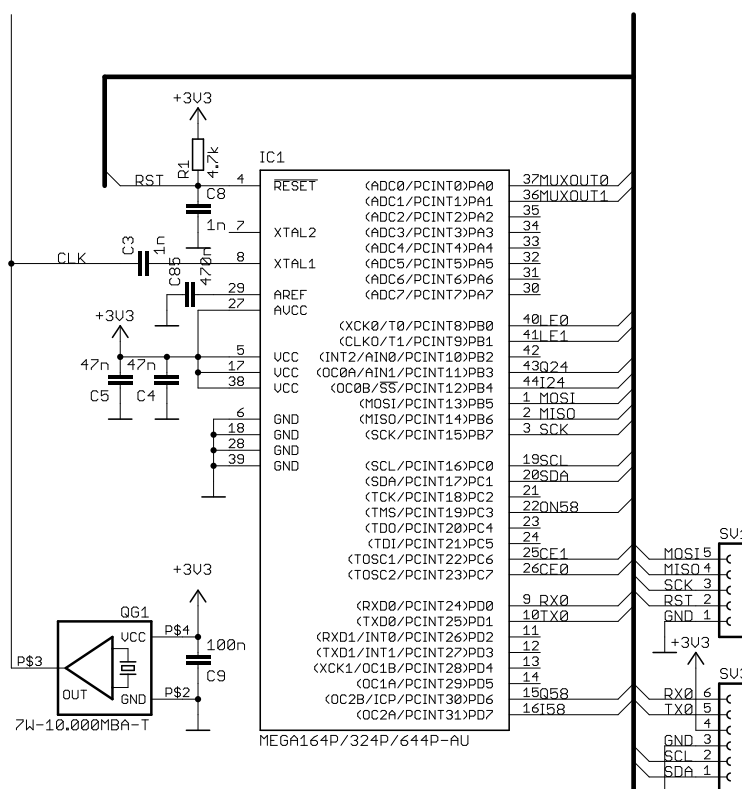
Na obrázku 4.49 je zjednodušené blokové schéma procesoru Harvardské architektury. Jádrem procesoru je CPU, která sdružuje řadič instrukcí s aritmeticko-logickou jednotkou (ALU). Ta je propojena s pamětí programu pomocí 16bitové sběrnice. Adresní sběrnice, která není zakreslená, má šířku 16 až 24 bitů v závislosti na typu MCU. Datová sběrnice je 8-bitová a propojuje CPU s perifériemi a pamětí dat. Instrukční sada je typu RISC. Jedna instrukce proto trvá jeden hodinový takt.

ATmega324PA má k dispozici 32kB paměti typu flash, 1kB paměti EEPROM a 2kB paměti SRAM. Dva 8-bitové čítače/časovače a jeden 16-bitový čítač/časovač. Pro D/A převod je k dispozici šest kanálů PWM rovnoměrně rozdělených mezi tři čítače/časovače. Dále obsahuje dvě univerzální sériová rozhraní USART a jednu jednotku TWI, která může pracovat v režimu I2C. Celkový počet univerzálních I/O pinů (GPIO) je 32 a jsou společné pro specializované jednotky (PWM, USART, TWI, atd...). Aktivovaná specializovaná periferní jednotka má výhradní přístup k příslušnému pinu a nelze na něj přistupovat přes GPIO registry.

MCU může pracovat se sníženým napájením v rozsahu 1,8V až 5,5V. Při napájecím napětí 3,3V může pracovat s taktovacím kmitočtem maximálně 10MHz. V minimální konfiguraci nepotřebuje MCU žádné externí součástky. Jako zdroj hodin je možné použít krystalový výbrus připojený k portům XTAL1 a XTAL2, ty jsou uvnitř čipu připojeny k invertujícímu zesilovači. Paralelně k pinům XTAL1 a XTAL2 je nutné ještě připojit kondenzátory s kapacitou okolo 30pF, viz. [19]. Soustava krystalu, invertujícího zesilovače a kapacitního děliče vytvoří Pierceův oscilátor, ten je možné provozovat v low power módu. Další možností je použití interního 128kHz oscilátoru, nebo interního kalibrovaného oscilátoru 8MHz. Ve vysílači je použit společný krystalový oscilátor 10MHz.

MCU mají z výroby přednastaven interní kalibrovaný oscilátor 8MHz. Nastavení

zdroje hodin se provádí ve Fuse Low Byte bity CKSEL0 až CKSEL3. V tomto registru je také přednastaven bit CKDIV8 (u fuse bitů nastaven znamená log.0 viz.[19]), který zapne dělení hodinového kmitočtu osmi. Z výroby je Fuse Low Byte nastaven na hodnotu 0x62 v hexa, před nahráním firmware je nutné nastavit hodnotu 0xE0. Ve Fuse High Byte je nutné vypnout JTAG bitem JTAGEN, v opačném případě by nefungovala většina pinů portu C. Z grafu v datasheetu byl odečten odběr jádra 5mA při napájecím napětí 3,3V a kmitočtu hodin 10MHz, skutečný odběr však závisí na konfiguraci periferií a chování firmware.



Obr. 4.50: Schéma zapojení řídicí jednotky

Na obrázku 4.50 je schéma zapojení řídicí jednotky. Rezistor R1 a kondenzátor C8 tvoří resetovací obvod, který slouží pro korektní start obvodu po připojení napájení. C4, C5 a C9 jsou filtrační kondenzátory. C85 vysokofrekvenčně zkratuje vstup referenčního napětí pro A/D převodník (pin AREF), aby se zabránilo pronikání rušení do interní reference 2,56V. QG1 je krystalový oscilátor 10MHz, jeho výstup je rozveden do MCU a do obou syntéz vodičem označeným CLK. Do MCU CLK vstupuje pinem XTAL1, který je interně připojen na vstupní bránu zesilovače, pin XTAL2 je interně připojen k výstupu zesilovače. Podle doporučení výrobce je možné jej propojit se vstupem dalšího obvodu, v této konstrukci však není zapojen.

Piny portu A lze nakonfigurovat jako analogové vstupy A/D převodníku. Použit

je pin PA0 pro vstup signálu MUXOUT0 a pin PA1 pro vstup signálu MUXOUT1. Signály MUXOUT generují fázové závěsy ADF4360-X a slouží pro detekci zavěšení, případně diagnostiku výstupu fázového detektoru. Ostatní piny portu A jsou neobsazeny. Na pin PB0 je připojen signál LE0 a na pin PB1 signál LE1. Oba signály krátkým impulsem signalizují ukončení odesílání rámce po sběrnici SPI mezi procesorem a ADF4360-X. Kvadrurní signál kanálu 2,4GHz Q24 je připojen na pin PB3, který je výstupem kanálu A osmibitového čítače/časovače0. Soufázový signál kanálu 2,4GHz I24 je připojen na výstup B (PB4)osmibitového čítače/časovače0. Signál ON58 slouží ke spínání 5,8GHz větve a je připojen k pinu PC3. Soufázový signál kanálu 5,8GHz I58 je připojen ke kanálu B osmibitového čítače/časovače2 (pin PD6). Kvadrurní signál kanálu 5,8GHz je připojen ke kanálu A (pin PD7).

Konektor SV1 obsahuje vodiče SPI rozhraní sloužící k naprogramování MCU. Signál MOSI slouží k přenosu zpráv z MCU do programátoru, signál MISO přenáší zprávy opačným směrem. Signál SCK je hodinový, při programování jej ovládá programátor. Pokud je signál RST v nízké úrovni, je MCU v reset state, všechny GPIO jsou nastaveny do stavu vysoké impedance a MCU očekává příkaz od programátoru.

Konektor SV3 slouží k propojení vysílače s ostatními moduly sondy a k napájení. Signály RX0 a TX0 slouží pro příjem a vysílání jednotky USART. Pin 4 je napájení +3,3V. Pin 3 je zem. SCL je hodinový signál a SDA je datový signál sběrnice I2C.

5 FIRMWARE

Přijímač je plně řízen mikroprocesorem ATmega324 [19] firmy Atmel, žádná jeho užitečná funkce se tak neobejde bez softwaru. Pokud má probíhat vysílání, musí se alespoň provést nastavení obvodů fázového závěsu, poté lze MCU uvést do úsporného režimu, kdy všechny jeho I/O piny jsou ve stavu vysoké impedance. Teoreticky pak může probíhat vysílání nemodulované nosné po dobu, kdy obvody fázového závěsu udrží konfiguraci.

5.1 Ovládání PLL obvodů

V každém případě je třeba mít ve firmware rutinu pro komunikaci s PLL ADF4360, aby bylo možné předat konfigurační bity. Obvody PLL jsou dva, oba komunikují pomocí sériové sběrnice SPI. Sběrnice SPI se zde používá pouze jednosměrně pro přenos dat z MCU do PLL. Komunikaci řídí master MCU, PLL se chová jako slave. Oba PLL jsou paralelně připojené k hodinovému (SCK) a datovému (MOSI) vodiči. Tyto vodiče jsou pak připojeny k SPI rozhraní MCU, které zároveň slouží k jeho programování. Aby bylo možné konfigurovat každý PLL zvlášť, jsou pro rozlišení použity vodiče LE0 (PLL 2,4GHz) a LE1(5,8GHz). Komunikace začíná přechodem LE z log. 1 do log. 0. Pak je na vodič MOSI odeslán nejvyšší bit konfiguračního slova, náběžná hrana SCK jej uloží do interního posuvného registru, po přechodu SCK do log. 0 se nastaví další bit a cyklus se opakuje. Obvody ADF4360 mají tři konfigurační registry, při počáteční inicializaci se vysílají v tomto pořadí: R COUNTER, CONTROL a N COUNTER, všechny tři registry jsou 24b, při přenosu jsou pomocí dvoubitové adresy vzájemně rozlišeny. Po odvysílání nejnižšího bitu registru je nutné potvrdit jeho nastavení impulzem na vodiči LE. V případě, že je potřeba provést konfiguraci jednoho PLL, jsou vysílána data a hodinové impulzy také do druhého PLL. Data se ukládají do posuvného registru, ale na jeho vodiči LE se neobjevují potvrzující impulzy a konfigurace tak není uložena. Jednotka SPI v MCU je konstruována jako osmibitová, po odeslání osmi bitů automaticky generuje potvrzující signál na SS pinu PB4, ale ten je již využit pro generování PWM (I24). Aby nebylo nutné řešit problémy kompatibility mezi 8b a 24b verzí SPI použil jsem softwarovou implementaci 24b SPI, kterou jsem vyvinul při řešení své bakalářské práce [20], kde jsem rovněž využil obvod ADF4360. Výhodou je snadná implementace ne-standardního formátu bez nutnosti podrobně studovat nastavení HW implementace v konkrétním MCU, nevýhodou je nízká přenosová rychlost, nestabilní hodinová perioda (SPI reaguje pouze na náběžnou hranu SCK, stabilita hodinové periody není důležitá) a vytížení MCU po celou dobu přenosu. V zadání není požadavek na rychlou přeladitelnost vysílače, spíše se počítá s dlouhodobým provozem na zvoleném

kmitočtu, proto není podstatná rychlost konfigurace PLL. Původní implementace byla rozšířena o možnost komunikace se dvěma PLL. Upraven byl i původní méně přehledný způsob tvorby konfiguračního slova. Konfigurace se nyní provádí pomocí tří 24b struktur. Jednomu registru ADF4360 tak odpovídá jedna struktura, názvy jednotlivých položek se snaží kopírovat názvy uvedené v datasheetu [15] případně [16]. Jako příklad je uvedena struktura pro registr CONTROL, zbývající dvě struktury lze nalézt ve zdrojovém kódu.

```
typedef struct{
    unsigned int control_bits : 2;
    unsigned int core_power_lev : 2;
    unsigned int counter_reset : 1;
    unsigned int muxout_control : 3;
    unsigned int phase_detect_pol : 1;
    unsigned int cp_three_state : 1;
    unsigned int cp_gain : 1;
    unsigned int mute_till_ld : 1;
    unsigned int output_power_lev : 2;
    unsigned int current_set_1 : 3;
    unsigned int current_set_2 : 3;
    unsigned int power_down_1 : 1;
    unsigned int power_down_2 : 1;
    unsigned int prescaler_value : 2;
} STRUCT_ADF4360_CONTROL_LATCH;
```

5.2 Komunikace vysílače s okolím

Vysílač je možné ovládat sériovou linkou rychlostí 9600Bd, 8b, 1 stop bit, bez parity. Pro komunikaci je možné použít běžný program např. hyperterminál. Ovládání probíhá pomocí jednoduchého terminálu implementovaného v MCU, který jsem vytvořil pro bakalářskou práci [20]. Program v přerušení ukládá příchozí znaky do bafru, ten je v hlavní smyčce zpracován parserem, který nejprve odstraní přebytečné mezery, poté porovnává obdržený příkaz se seznamem příkazů. Pokud je nalezen platný příkaz, návratová hodnota parseru odpovídá pozici v seznamu příkazů. V hlavní smyčce je tato hodnota porovnána příkazem switch, poté je zvolený příkaz proveden. Terminál umožňuje k příkazu načíst jeden číselný parametr typu long int (32b), ten musí následovat první mezeru za příkazem ke kterému patří. Podporované příkazy jsou (terminál je case senzitivní).

- help - stručná nápověda

- 5on - zapne napájení 5,8GHz větve
- 5off - vypne 5,8GHz větev
- si2, sq2, si5, sq5 - stejnosměrný ofset (8b) signálů IQ
- spo2, spo5 - fázový posuv DDS ve vzorcích (8b), pro 90° spo = 64
- sai2, saq2, sai5, saq5 - amplituda signálů IQ
- ddsf - nastavení frekvence (delta registru) DDS, společné pro obě pásma
- sf2, sf5 - nastavení kmitočtu
- lo2off, lo5off - vypne PLL pomocí CE vodiče
- sd - očekává příjem nastaveného počtu dat [0 - 255], po jejich přijetí zahájí vysílání
- scp2 - nastaví proud nábojové pumpy PLL 2,4GHz, hodnota dle datasheetu [15]
- pwroff - MCU se zastaví, je nutný HW reset
- reset - reset MCU přetečením watchdogu (chování je podobné HW resetu)

5.3 DDS generátor

Pro otestování funkce kvadraturního modulátoru byl vytvořen jednoduchý SW DDS generátor založený na předpočítané tabulce hodnot funkce sinus. Tabulka obsahuje 256 osmibitových hodnot a je uložena v signed char proměnné v paměti programu. Rozsah hodnot je -120 až 120 a byly vygenerovány jednoduchým skriptem v programu Octave (částečně kompatibilní open source obdoba Matlabu).

```

min=-120;
max=120;
vzorku=256;
maxuhel=2*pi()-2*pi()/vzorku;
t=0:(vzorku-1);
tabsin=(max+min)/2+((max-min)/2)*sin(t*maxuhel/(vzorku-1));
tabsin=abs(round(tabsin));
Str=round(mean(tabsin))
plot(t,tabsin,"@")
fid = fopen ("ctvrtsin.txt", "w");
for sinval = tabsin
    fprintf (fid, "%i, ", sinval);
end
fclose(fid);

```

Načítání nových vzorků DDS probíhá v obsluze přetečení čítače 0, hodinový kmitočet je 10MHz, použit je fast PWM mód, předdělička čítače dělí 1. Pro vzorkovací rychlost

platí

$$f_{VZ} = \frac{10 \cdot 10^6}{1 \cdot 256} = 39 \text{kHz}.$$

Pro výstupní kmitočet DDS platí

$$f_{DDS} = \frac{D \cdot f_{VZ}}{2^N}, \quad (5.1)$$

D je hodnota delta registru, N je bitová šířka akumulátoru fáze, po dosazení známých hodnot

$$f_{DDS} = \frac{D \cdot 39 \cdot 10^3}{65536} \approx D \cdot 0,6 \text{Hz},$$

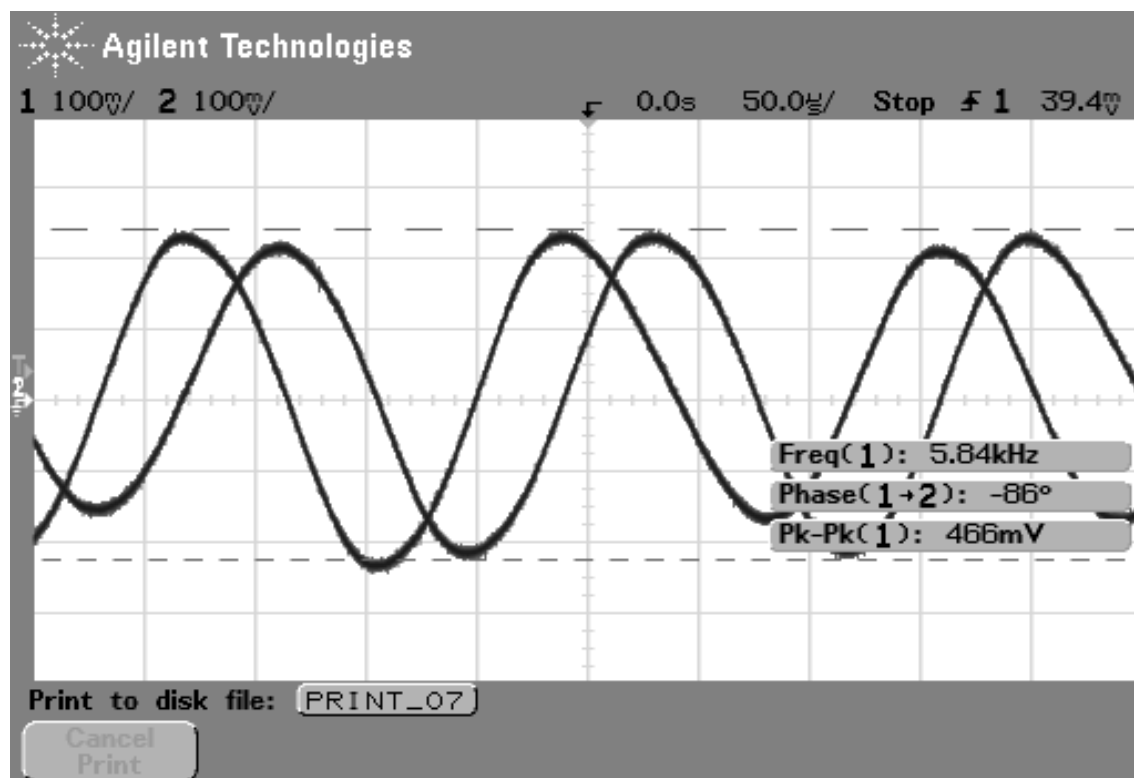
minimální krok je přibližně 0,6Hz.

Vlastní obsluha přerušení je zde:

```
ISR(TIMER0_OVF_vect){ //aktualizace DDS 2,4GHz a 5,8GHz
static unsigned int DDS_phac=0; //akumulátor fáze
static unsigned char DDS_auxold=0;
unsigned char DDS_aux;
signed char DDS_aux2, DDS_aux3, DDS_aux4, DDS_aux5;
DDS_phac+=DDS_delta;
DDS_aux=(DDS_phac>>8);
if(DDS_aux!=DDS_auxold){
    DDS_auxold=DDS_aux;
    DDS_aux2=pgm_read_byte(&sinTab[DDS_aux]);
    DDS_aux4=((DDS_aux2*DDS58_Iamp)>>8)+I5;
    DDS_aux2=((DDS_aux2*DDS24_Iamp)>>8)+I2;
    DDS_aux3=pgm_read_byte(&sinTab[(DDS_aux+DDS24_phofs)&0xff]);
    DDS_aux3=((DDS_aux3*DDS24_Qamp)>>8)+Q2;
    DDS_aux5=pgm_read_byte(&sinTab[(DDS_aux+DDS58_phofs)&0xff]);
    DDS_aux5=((DDS_aux5*DDS58_Qamp)>>8)+Q5;
    OCR0A=DDS_aux2;
    OCR0B=DDS_aux3;
    OCR2A=DDS_aux4;
    OCR2B=DDS_aux5;
}
}
```

Akumulátor fáze je 16b, k adresaci tabulky sinu je použito horních 8b. Načítání hodnot z tabulky je provedeno třikrát během jednoho cyklu, neboť kanály I2 a I5 mohou mít stejnou fázi. Vzorčky pro kanály Q2 a Q5 se načítají zvlášť, tím je možné nastavit rozdílné fázové posuvy pro pásmo 2,4GHz a 5,8GHz (spo2, spo5). Načtené

vzorky jsou násobeny zesílením kanálu DDSX_Yamp (X je pásmo, Y je kanál I/Q), dále je provedena normalizace signálu bitovým posuvem 8b doprava. K výsledku jsou přičteny stejnosměrné ofsety I2 až Q5. Výsledek je uložen do komparačních registrů PWM kanálů OCR0A až OCR2B. Funkce DDS generátoru byla ověřena digitálním osciloskopem Agilent 60MHz.

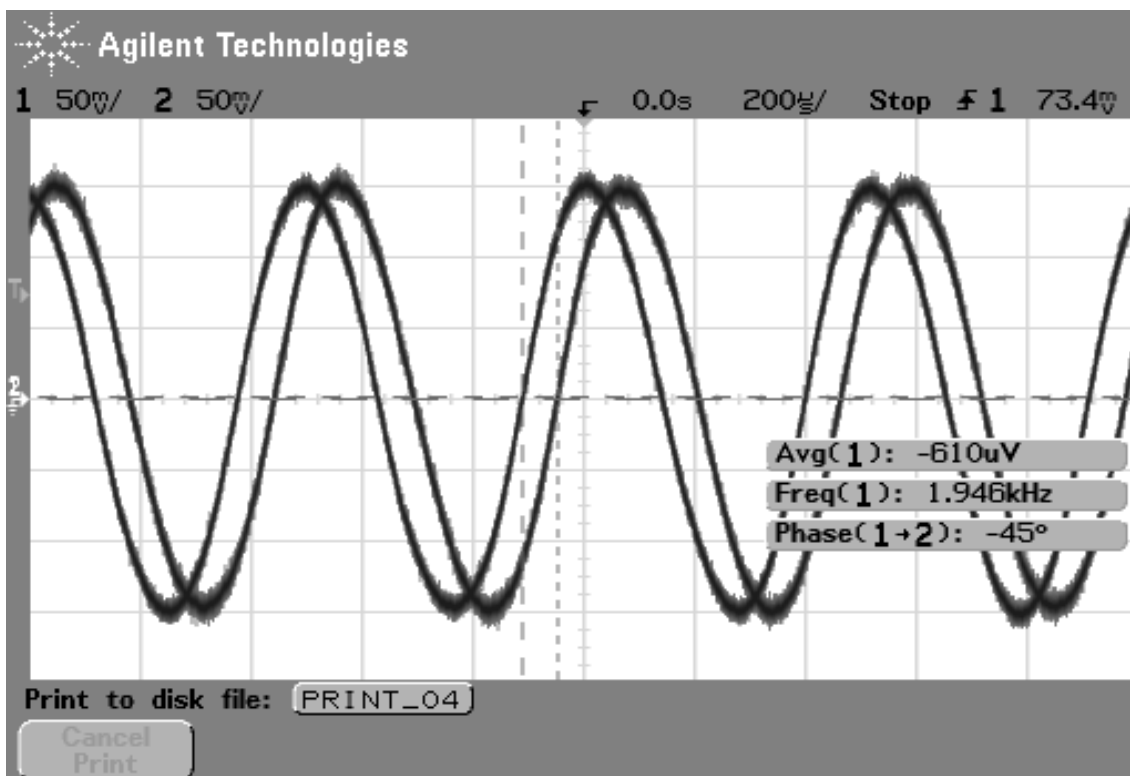


Obr. 5.1: Výstup DDS pro pásmo 2,4GHz, ddsf = 10000, spo2 = 64

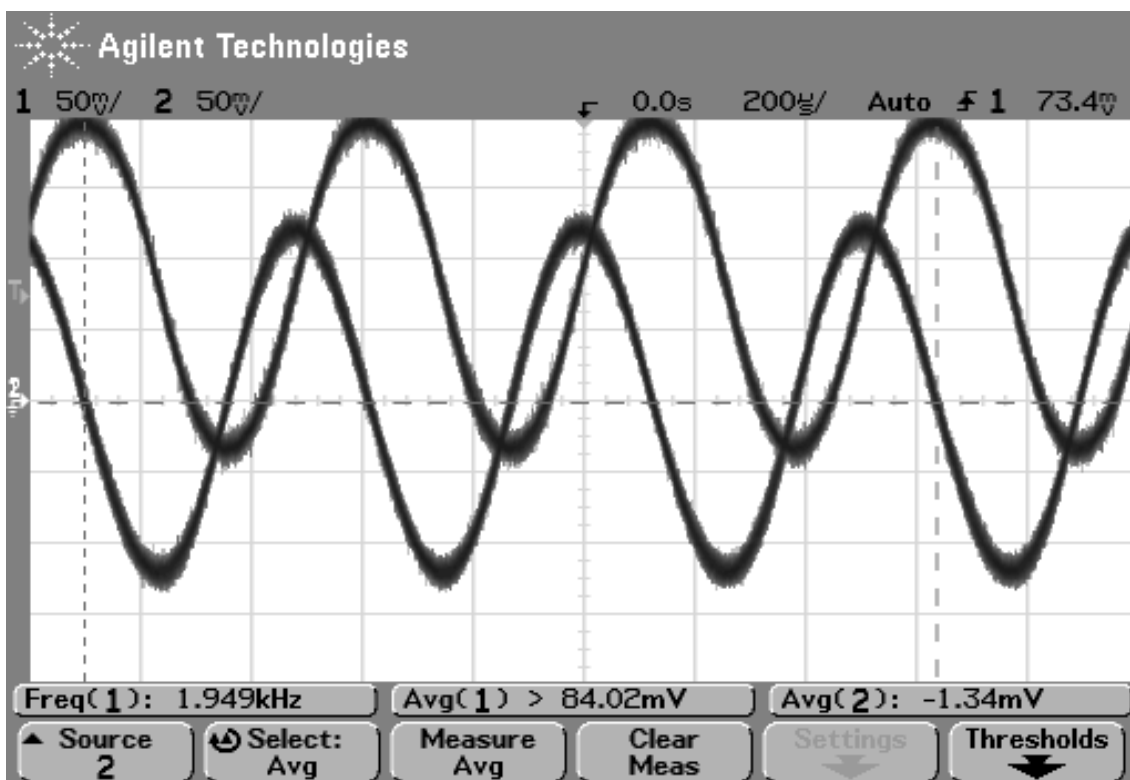
Na obrázku 5.1 je signál naměřený na vstupech IQ modulátoru pro pásmo 2,4GHz, delta registr byl nastaven ddsf = 10000, nastavena byla minimální úroveň stejnosměrné složky (si2 = 129, sq2 = 127), zesílení sai2 = 80, saq2 = 80, fázový posuv = 90° (spo2 = 64). Na obrázku 5.2 je signál naměřený po změně ddsf = 3276 a spo2 = 32 (45°). Nastavení na obrázku 5.3 je si2 = 100, saq2 = 127, sai2 = 80, saq2 = 80, ddsf = 3276 a spo2 = 64. Nastavení na obrázku 5.4 je si2 = 129, sq2 = 127, sai2 = 120, saq2 = 60, ddsf = 3276, spo2 = 64.

5.4 Test modulátoru signálem z DDS

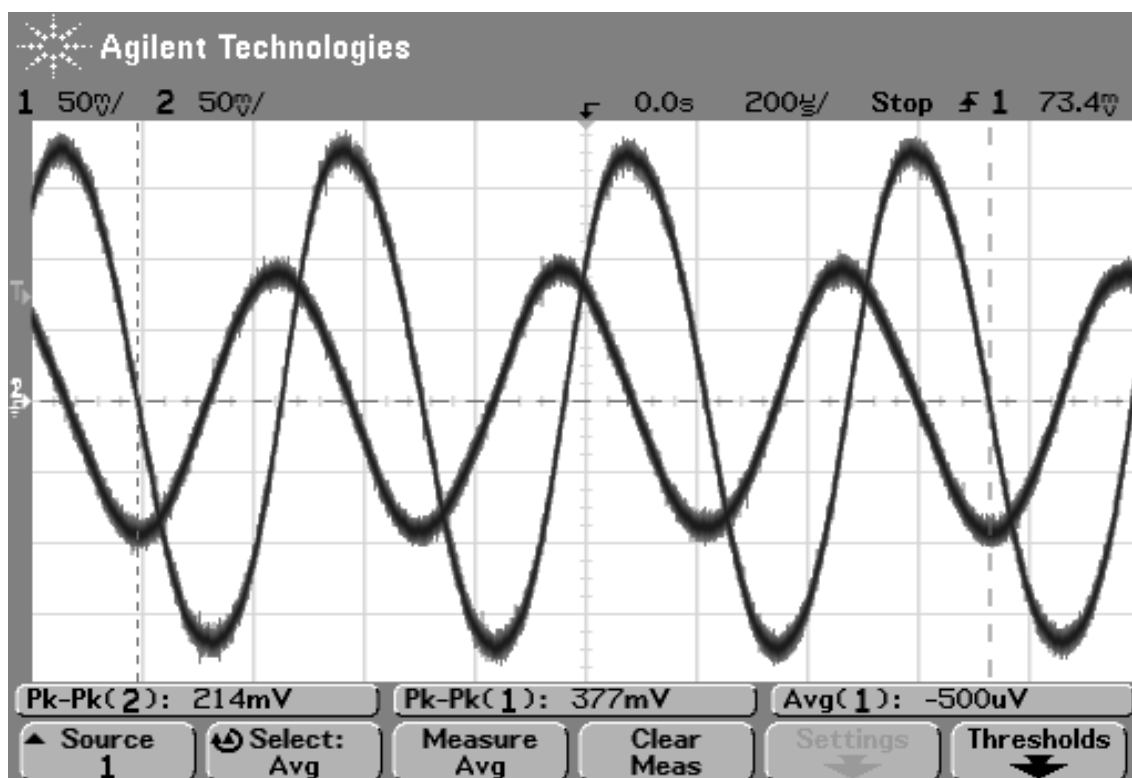
Funkčnost DDS generátoru byla ověřena, nyní je možné otestovat potlačení dolního postranního pásma a nosné modulátorem. Výstupní kmitočet byl nastaven na



Obr. 5.2: Výstup DDS pro pásmo 2,4GHz, ddsf = 3276, spo2 = 32

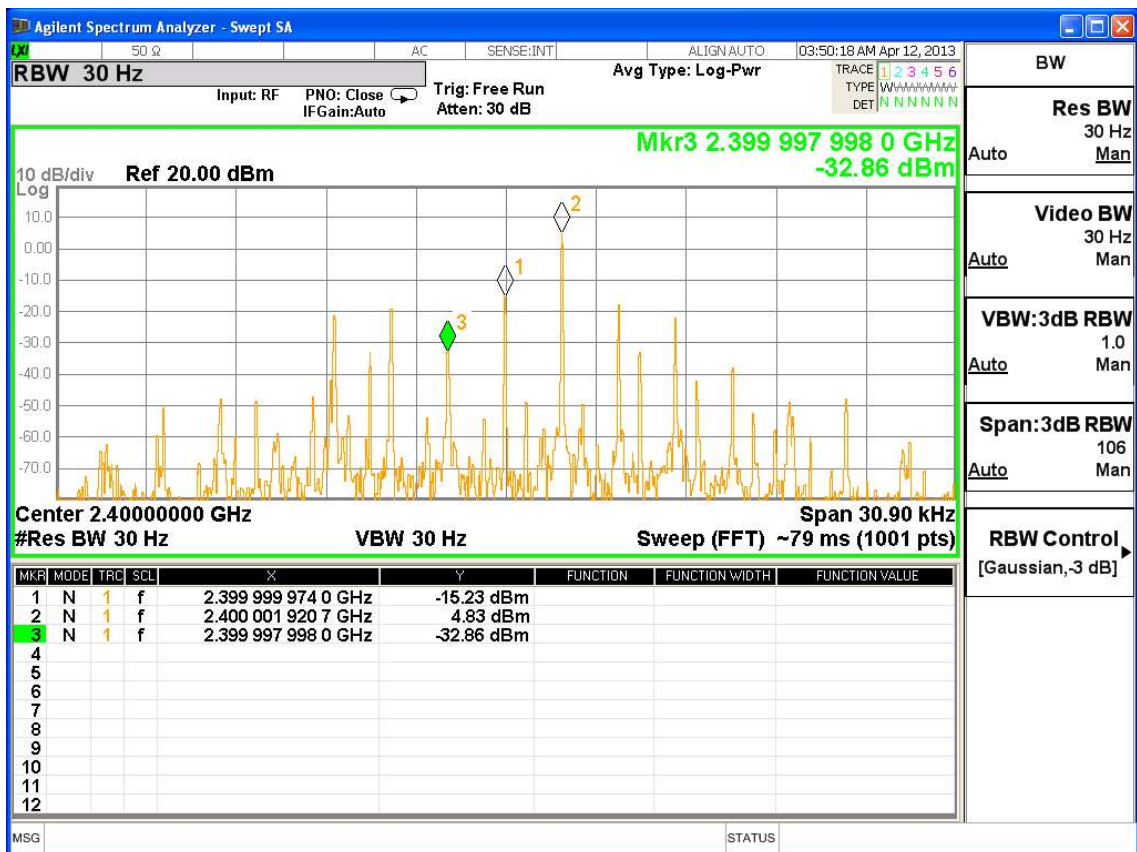


Obr. 5.3: Výstup DDS pro pásmo 2,4GHz, ddsf = 3276, spo2 = 64

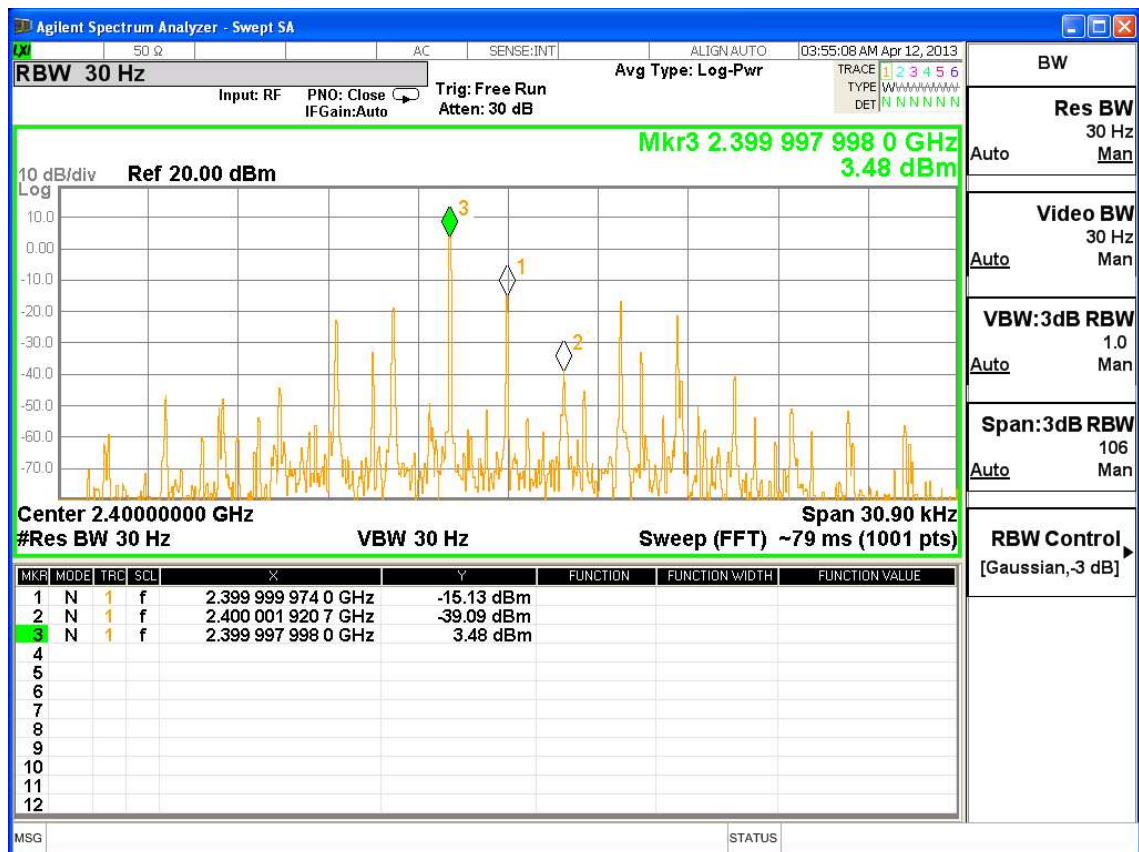


Obr. 5.4: Výstup DDS pro pásmo 2,4GHz, $dds_f = 3276$, $spo_2 = 64$

2,4GHz ($sf_2 = 2400000$), kmitočet DDS byl 1,93kHz ($dds_f = 3276$), fázový posuv 90° ($spo_2 = 64$). Na anténní konektor byl připojen spektrální analyzátor, změnou stejnosměrného offsetu, zesílení a fáze bylo vyhledáno maximum potlačení postranního pásma. Maximální potlačení bylo nalezeno při tomto nastavení: $si_2 = 137$, $sq_2 = 127$, $sai_2 = 80$, $saq_2 = 80$ a $spo_2 = 73$. Výsledek je na obrázku 5.5. Nepotlačené horní pásmo má úroveň 4,8dBm, nosná -15,2dBm, dolní pásmo -32,8 dBm. Potlačení dolního pásma vůči hornímu činí 37dB. Potlačení nosné vůči hornímu pásmu je 20dB. Vzdálenost obou postranních pásem od nosné je 1,976kHz, což je hodnota blízká nastavenému kmitočtu DDS. Potlačení horního postranního pásma bylo docíleno stejným nastavením, pouze byl zvýšen fázový posuv o 180° ($spo_2 = 73 + 128 = 201$). Na obrázku 5.6 je zobrazeno spektrum při potlačení horního postranního pásma. Dolní pásmo má výkon 3,5dBm, nosná má výkon -15dBm, horní pásmo má výkon -39dBm. Potlačení horního vůči spodnímu pásmu je 42,5dB, potlačení nosné vůči dolnímu pásmu je 18,5dB. Vzdálenost pásem od nosné je opět 1,976kHz



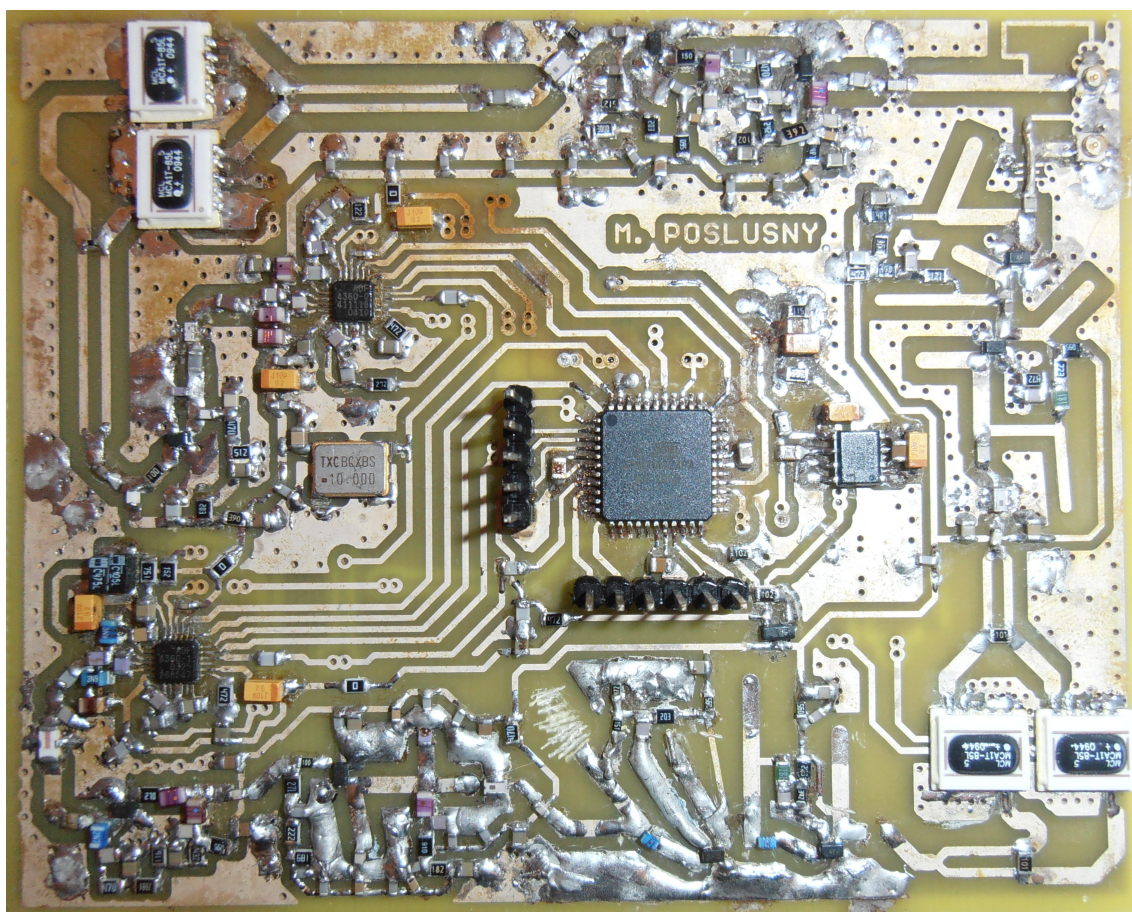
Obr. 5.5: Potlačení dolného postranného pásma, spo2 = 73



Obr. 5.6: Potlačení horního postranního pásma, spo2 = 201

6 REALIZACE VYSÍLAČE

Navržený vysílač byl vyroben na oboustranné desce plošných spojů s rozměry šířka 103mm, výška 83mm. Použit byl materiál FR4, s tloušťkou substrátu 0,8mm, $\epsilon_r = 4,4$. DPS byla vyrobena, na Ústavu radioelektroniky, jako oboustranná s prokovení, hotová DPS byla chemicky postříbřena. Většina součástek se nachází na straně TOP, několik součástek je umístěno na spodní straně BOTTOM. Aby nebyla narušena zemní plocha mikrovlnných obvodů, umístěných po obvodu desky, jsou součástky na straně BOTTOM umístěny uprostřed. Vysílač má na antenních výstupech dva SMD konektory U.FL(m). Uprostřed na straně TOP je umístěn MCU a kolem něj jsou rozmístěny dvě kolíkové lišty. Lišta s pěti kolíky, na schématu označená SV1, slouží jako programovací interface MCU, také je zde vyveden HW reset. Druhá lišta se šesti kolíky, označená SV3, obsahuje dva napájecí piny, RX a TX sériové linky, SCI a SDA sběrnice I2C. Vysílač je napájen stabilizovaným zdrojem 3,3V s odběrem 0,4A, příkon tak činí 1,32W.



Obr. 6.1: Fotografie realizovaného vysílače, strana TOP

7 ZÁVĚR

Cílem této diplomové práce bylo navrhnout a realizovat vícepásmový mikrovlnný vysílač. Během řešení se zadání upřesnilo, nakonec byl řešen vysílač pro pásma 2,4GHz a 5,8GHz. Vysílač byl navržen s dvěma fázovými závěsy se společnou referencí. Fázové závěsy jsou založeny na obvodech ADF4360-0 a ADF4360-2. Další nezbytnou součástí jsou mikrovlnné zesilovače, ty byly navrženy jako diskrétní s EpHEMT tranzistory ATF55143 a ATF54143, návrh zesilovačů byl proveden v programu Ansoft Desinger SV2. Pro dosažení pásma 5,8GHz bylo nezbytné použít trojnásobič, který byl navržen též s ATF55143 pomocí lineární analýzy. Větší část jeho návrhu tak probíhala experimentálně, což si vyžádalo značné množství času. Jako vhodné byly vybrány modulace ASK, BPSK a QPSK, tyto modulace mohou být realizovány kvadraturními modulátory. Navrženy byly dva, každý pro jedno z pásem. Na základě simulací a experimentů byla navržena deska plošných spojů, ta byla následně osazena. Po osazení vysílače byly jednotlivé bloky oživovány a proměřovány, výsledky měření jsou v diplomové práci uvedeny. Při oživování se nepodařilo naladit zesilovač A4, tím není funkční řetězec pro pásmo 5,8GHz. Snahou bylo alespoň proměřit jednotlivé komponenty.

Pro komunikaci s fázovými závěsy byl upraven software, který jsem vyvinul během řešení své bakalářské práce, tento software byl upraven pro použití se dvěma obvody PLL na jedné sběrnici, z této práce byl rovněž převzat a upraven terminál pro komunikaci s nadřazeným systémem. Vytvořen byl softwarový generátor DDS pro ověření funkce modulátorů, jeho podrobnější popis je uveden v kapitole DDS generátor. SW vysílače umožňuje vysílat nedomulovanou nosnou, signál generátoru DDS a modulaci ASK nosné vlny.

Projekt by se měl v budoucnu zaměřit více na využití integrovaných zesilovačů, které umožní další zmenšení rozměrů a spotřeby, například by se mohlo čerpat ze součástkové základny zařízení WiFi. Ta mnohdy obsahují koncové zesilovače a další obvody schopné pracovat již při napětí 3,3V. Další nezbytností bude použití vícevrstvých DPS, které mohou zlepšit problémy se vzájemným rušením jednotlivých bloků a pomoci dále zmenšovat rozměry vysílače. Při vlastním návrhu bude třeba více dbát na používání přesných modelů součástek. Řídící MCU budoucího vysílače by měl být více výpočetně výkonný, zejména pokud bude požadavek na sofistikovanější zpracování modulačních signálů, neboť realizace popsaného DDS generátoru narážela na výkonostní limity použitého MCU, vhodné by mohly být například procesory postavené na jádře ARM.

LITERATURA

- [1] KASAL, M. *Směrové a družicové spoje*. ÚREL, FEKT, VUT v Brně: 2003. s. 1 (s.)ISBN: 80-214-2288- 2.
- [2] HANUS, S., SVAČINA, J. *Vysokofrekvenční a mikrovlnná technika - přednášky*. Brno: MJ Servis s.r.o., 2004. s. 1 (s.)ISBN: 80-214-2222- X.
- [3] VÁGNER, P. *PLL syntezátor v pásmu X: diplomová práce*. Brno: FEKT VUT v Brně, 2005.
- [4] ROHDE, U. L. *Synthesizer Design for Microwave Applications*. Synergy Microwave Corporation [online]. [cit.20.2 2013]. Dostupné z URL: <<http://www.pdfsb.com/>>.
- [5] PROKEŠ, A. *Rádiové přijímače a vysílače: přednášky*. Brno: FEKT VUT v Brně, 2004. ISBN: 80-214-2263- 7
- [6] PÍTRA, K. *FM radiovýškoměr pro měření malých výšek: bakalářská práce*. Brno: FEKT VUT v Brně, 2008. 84 s., 10 příl
- [7] KONEČNÝ, T. *Návrh fázového závěsu: diplomová práce*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2009. 54 s. Vedoucí diplomové práce Ing. Jiří Háze, Ph.D.
- [8] SUJIN, S.;YONGCHAE, J.;JONGSIK, L.;GRAY, B.;KENNEY, J.S.; *A Novel Design of Frequency Tripler Using Composite Right/Left Handed Transmission Line*. Microwave Symposium, 2007. IEEE/MTT-S International
- [9] *AD8346 0.8 to 2.5GHz Quadrature Modulator Data Sheet* Analog Devices [online]. [cit.20.2 2013]. Dostupné z URL: <http://www.analog.com/static/imported-files/data_sheets/AD8346.pdf>.
- [10] *ATF-55143 Data Sheet* Avago Technologies [online]. United States, 2008, [cit.20.4 2013]. Dostupné z URL: <<http://www.avagotech.com/docs/AV02-0923EN>>.
- [11] *ATF-54143 Data Sheet* Avago Technologies [online]. United States, 2012, [cit.20.4 2013]. Dostupné z URL: <<http://www.avagotech.com/docs/AV02-0488EN>>.
- [12] *Application Note - ATF-55143 Low Noise 2300 MHz Amplifier Enhancement Mode Pseudomorphic HEMT in SOT-343 Package* Avago Technologies [online]. United States, 2010, [cit.20.4 2013]. Dostupné z URL: <<http://www.avagotech.com/docs/AV01-0376EN>>.

- [13] *MCA1T-85L+ Data Sheet* Mini-Circuits [online]. [cit.20.2 2013]. Dostupné z URL: <<http://www.minicircuits.com/pdfs/MCA1T-85L+.pdf>>.
- [14] *Oscillators 7 X 5 mm SMD CMOS CXO 7W SERIES Data Sheet* TXC [online]. [cit.20.2 2013]. Dostupné z URL: <<http://www.txccrystal.com/images/pdf/7w.pdf>>.
- [15] *ADF4360-0 Integrated Synthesizer and VCO Data Sheet* Analog Devices [online]. [cit.20.2 2013]. Dostupné z URL: <http://www.analog.com/static/imported-files/data_sheets/ADF4360-0.pdf>.
- [16] *ADF4360-2 Integrated Synthesizer and VCO Data Sheet* Analog Devices [online]. [cit.20.2 2013]. Dostupné z URL: <http://www.analog.com/static/imported-files/data_sheets/ADF4360-2.pdf>.
- [17] *Multimediální učebnice* [online]. [cit.20.2 2013]. Dostupné z URL: <<http://urel.feec.vutbr.cz/raida/multimedia/>>.
- [18] TIŠNOVSKÝ, P. *Osmibitové mikrořadiče AVR řady ATtiny a ATmega* [online]. 2011, poslední aktualizace 15. 3. 2011 [cit. 16. 5. 2013]. Dostupné z URL: <<http://www.root.cz/clanky/osmibitove-mikroradice-avr-rady-attiny-a-atmega/>>.
- [19] Atmel corporation *ATmega164P/324P/644P Complete* [online]. U.S.A.: Atmel corporation, 2010, [cit.16.května 2013]. Dostupné z URL: <<http://www.atmel.com/>>.
- [20] POSLUŠNÝ, M. *Realizace mikrovlnného digitálního přijímače se softwarovým zpracováním..* Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií. Ústav radioelektroniky, 2010. 49 s., 4 s. příloh. Bakalářská práce. Vedoucí práce: Ing. Tomáš Urbanec, Ph.D.

SEZNAM SYMBOLŮ, VELIČIN A ZKRATEK

Ant anténa

DDS přímá číslicová syntéza

DPS deska plošných spojů

DSP číslicové zpracování signálů

LO lokální oscilátor

MCU mikroprocesorová jednotka

MW mikrovlnný

OZ operační zesilovač

PLL fázový závěs

VF vysokofrekvenční

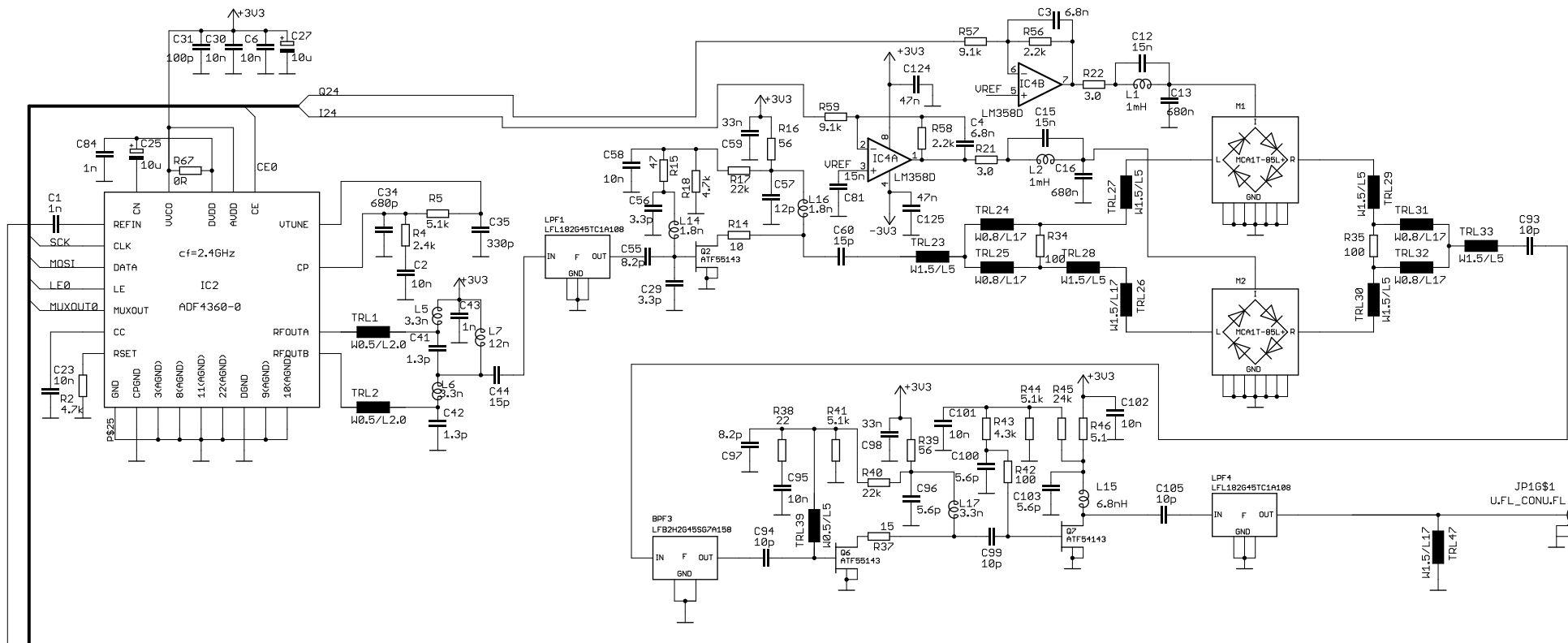
f_{vz} vzorkovací kmitočet

SEZNAM PŘÍLOH

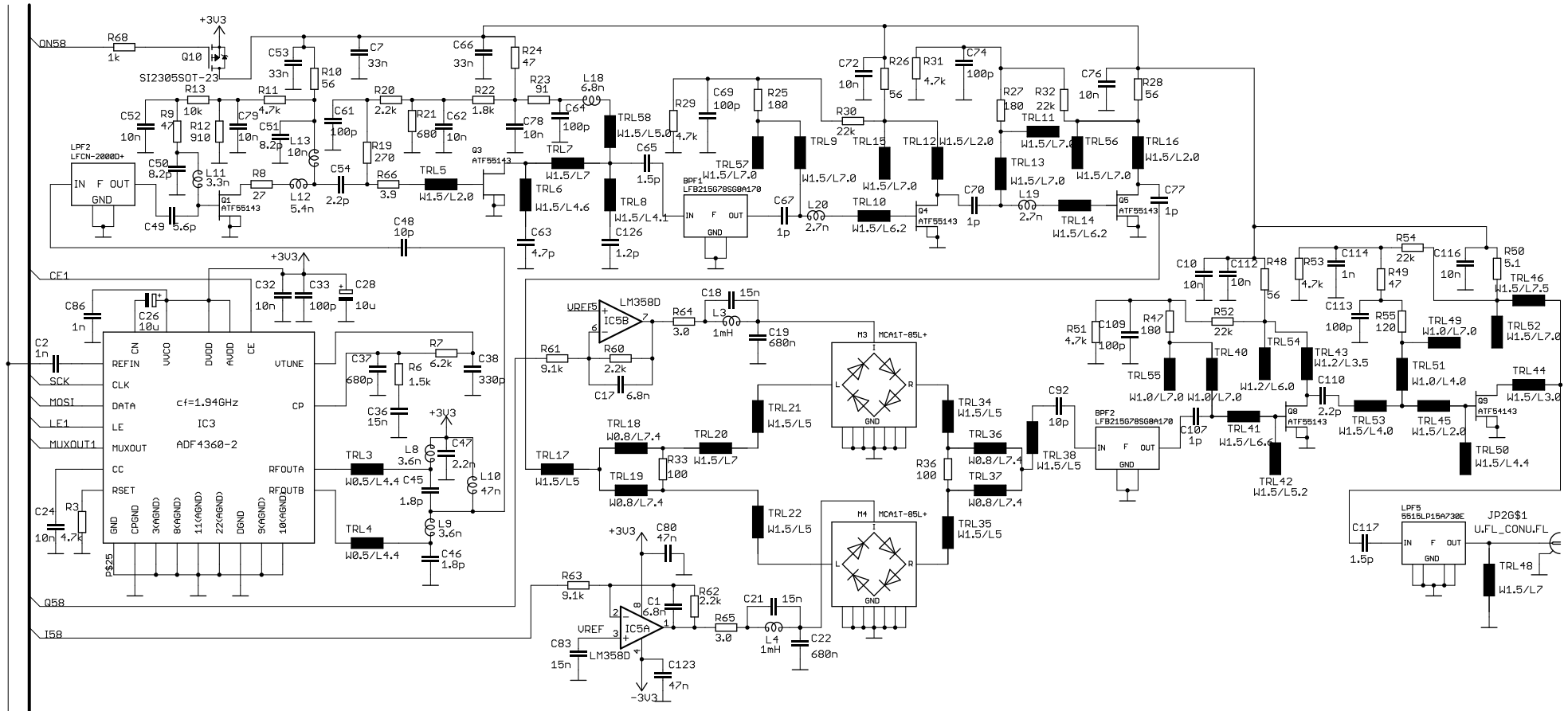
A Schéma zapojení vysílače	73
B Deska plošného spoje vysílače	76
C Pokusný trojnásobič	80

A SCHÉMA ZAPOJENÍ VYSÍLAČE

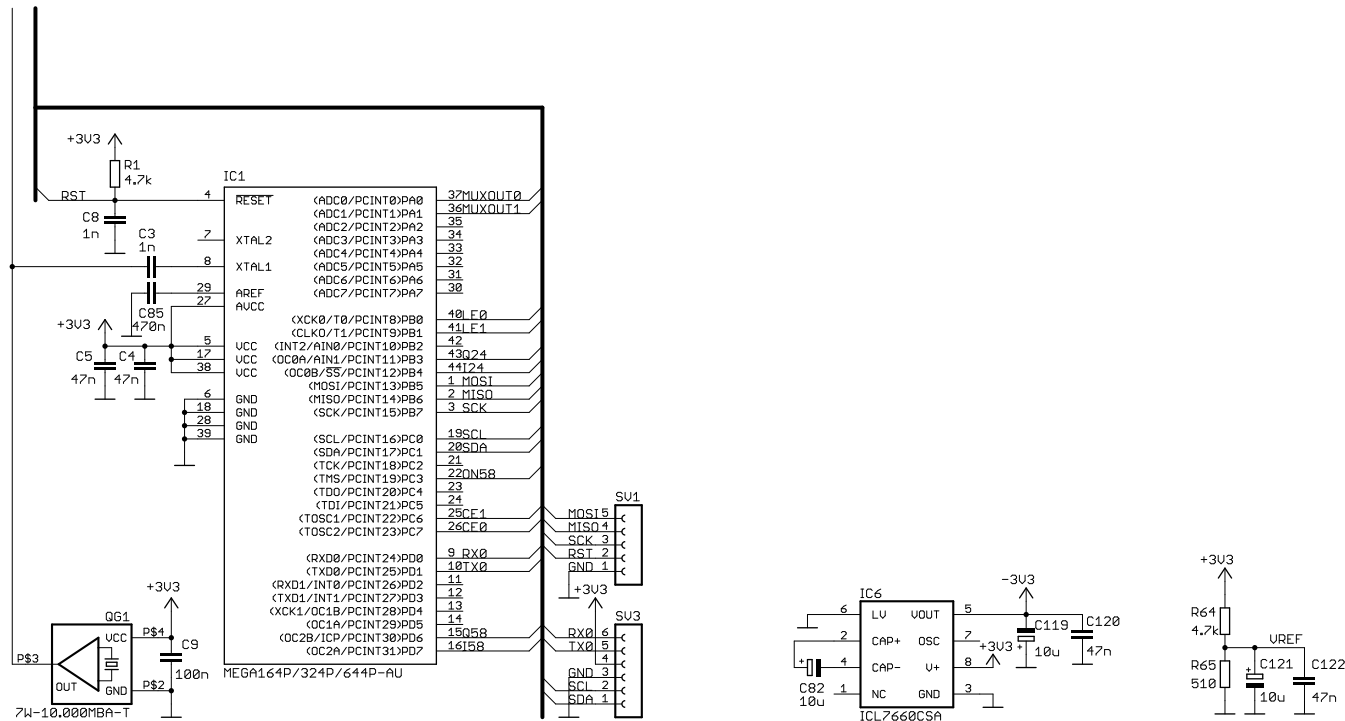
73



Obr. A.1: Schéma řetězce pro pásmo 2,4GHz



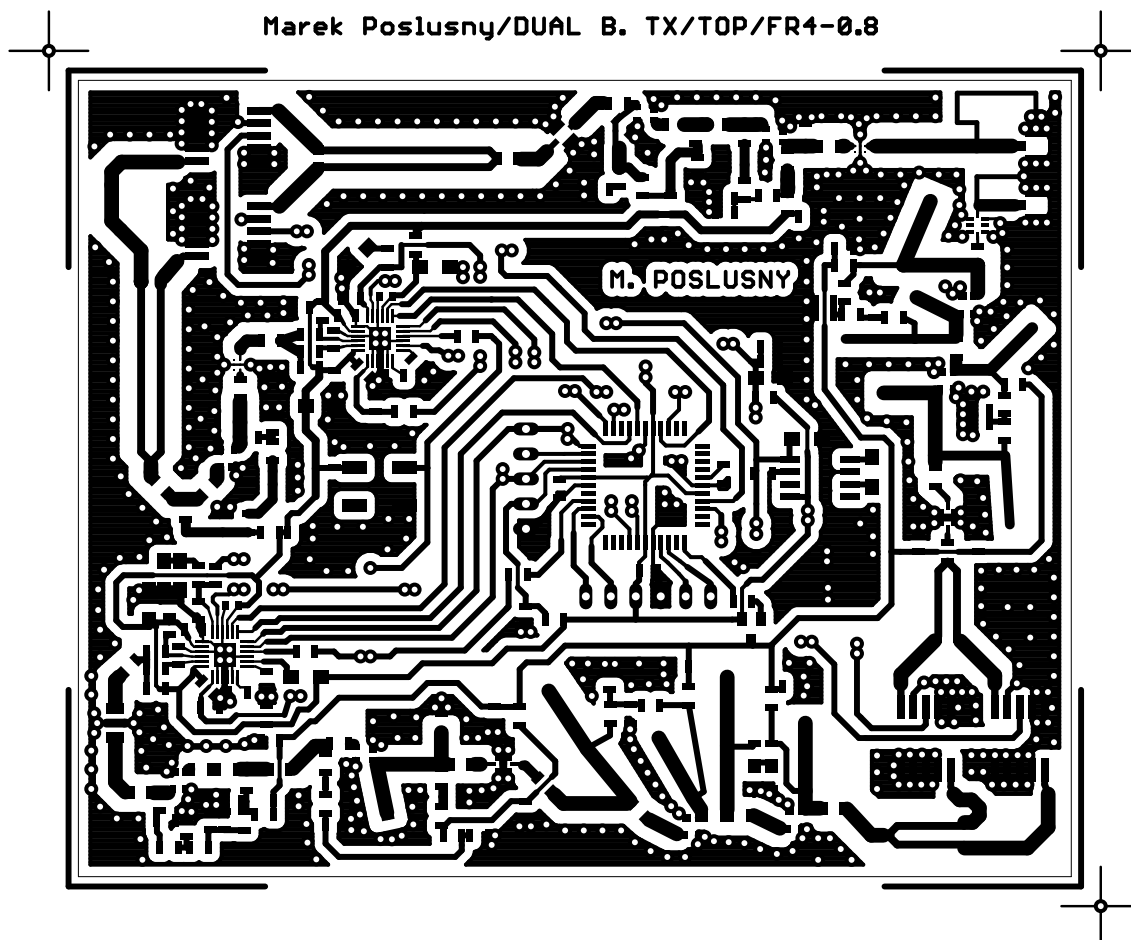
Obr. A.2: Schéma řetězce pro pásmo 5,8GHz



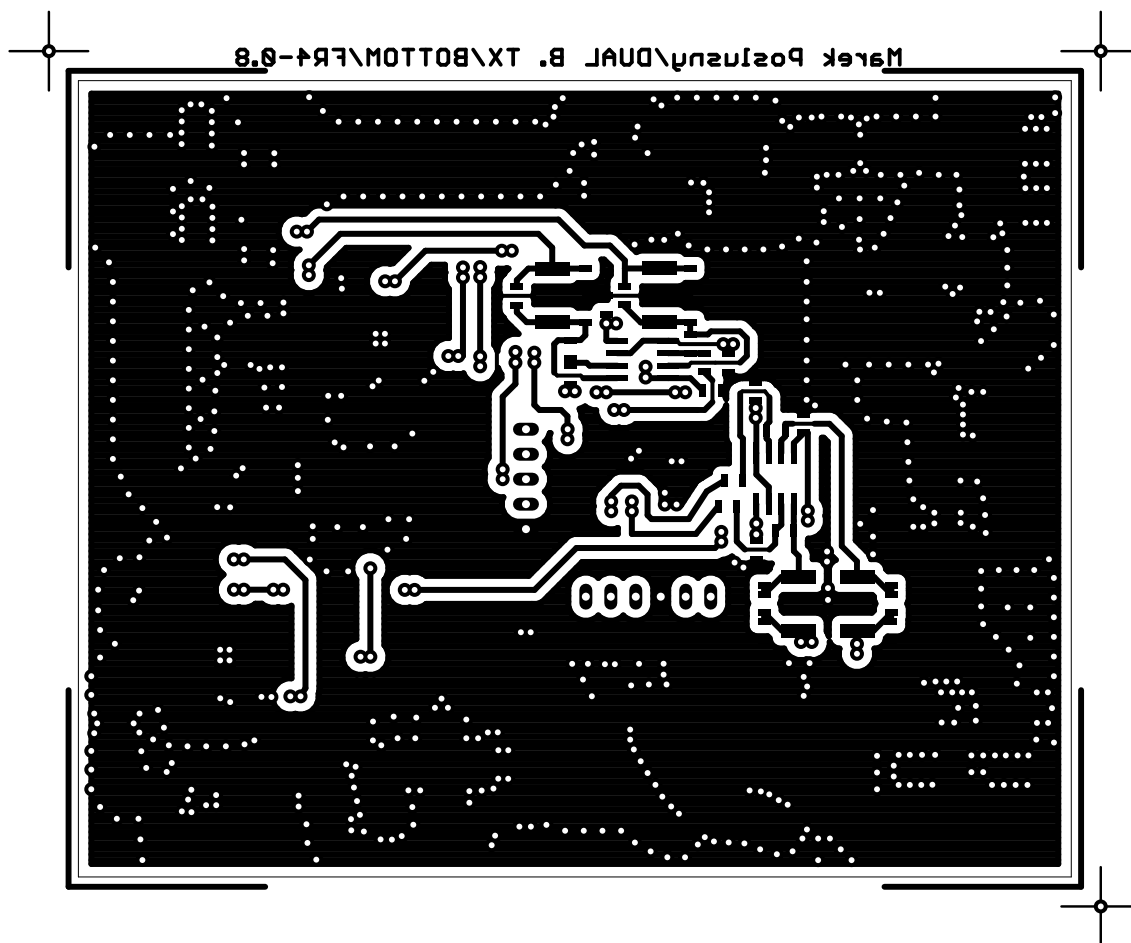
Obr. A.3: Schéma řídicího obvodu, zdroje -3,3V a Uref

B DESKA PLOŠNÉHO SPOJE VYSÍLAČE

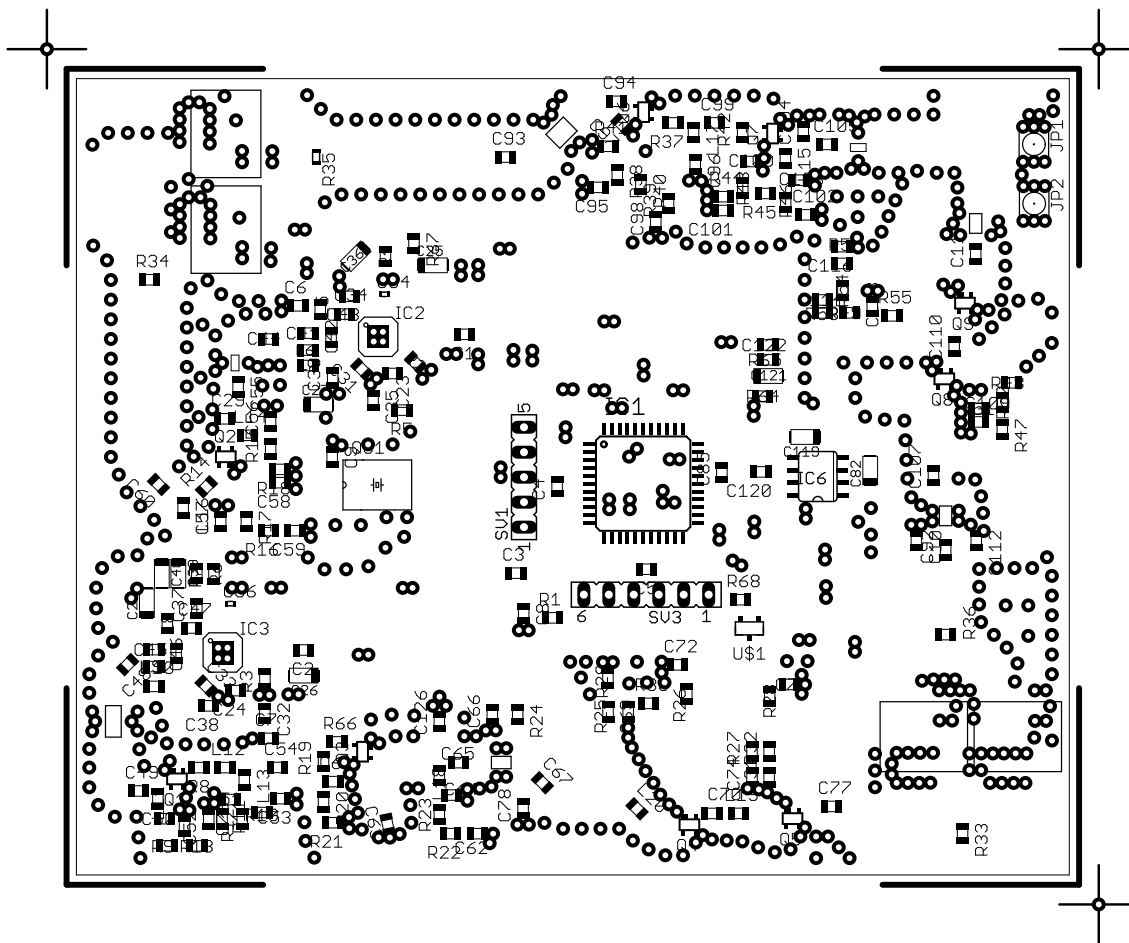
Marek Poslusny/DUAL B. TX/TOP/FR4-0.8



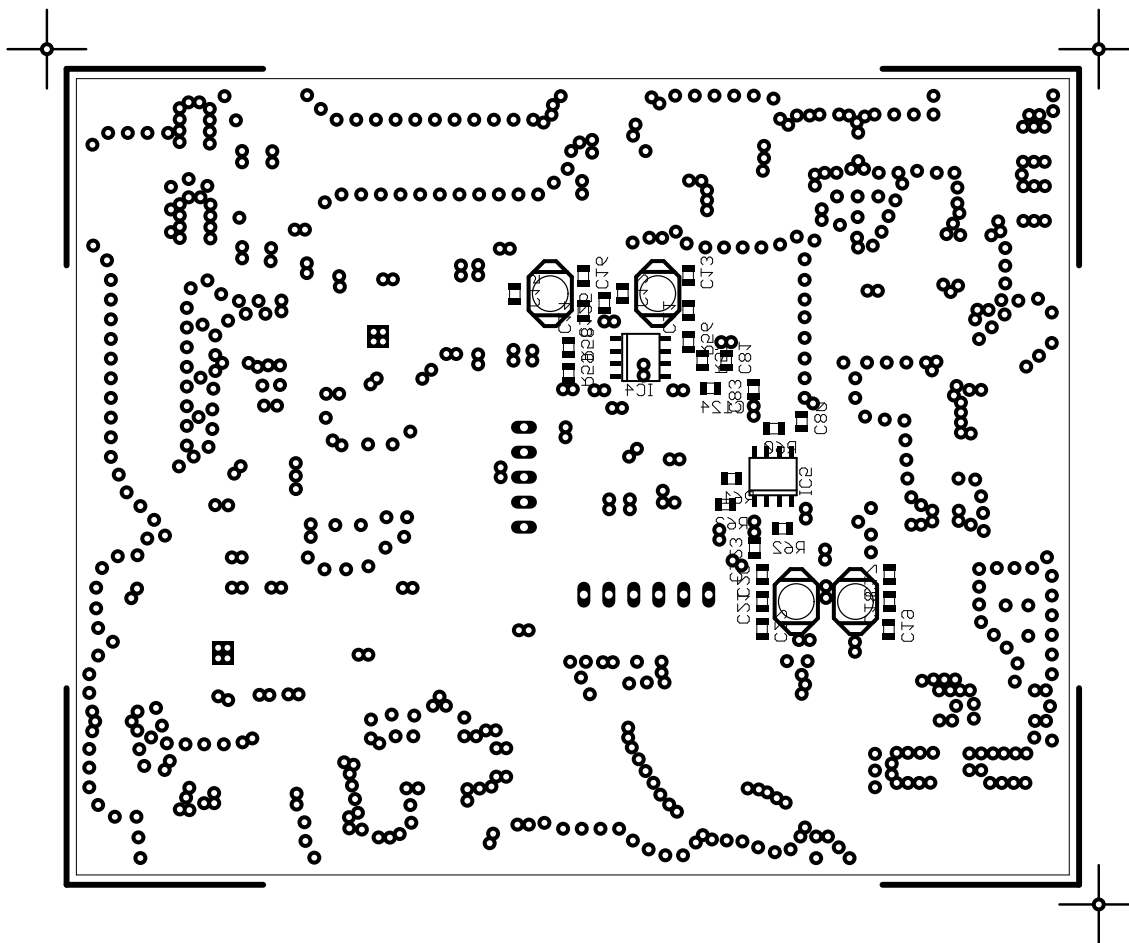
Obr. B.1: Deska plošného spoje vysílače - strana součástek (M 1,3:1)



Obr. B.2: Deska plošného spoje vysílače - strana spojů (M 1,3:1)

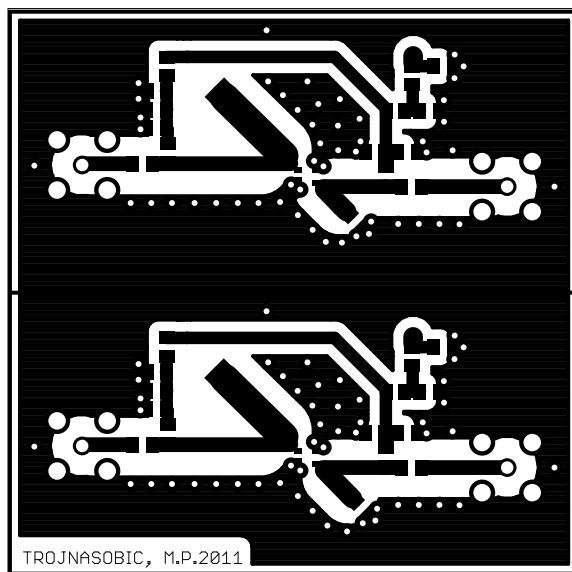


Obr. B.3: Osazovací plán vysílače - strana součástek (M 1,3:1)

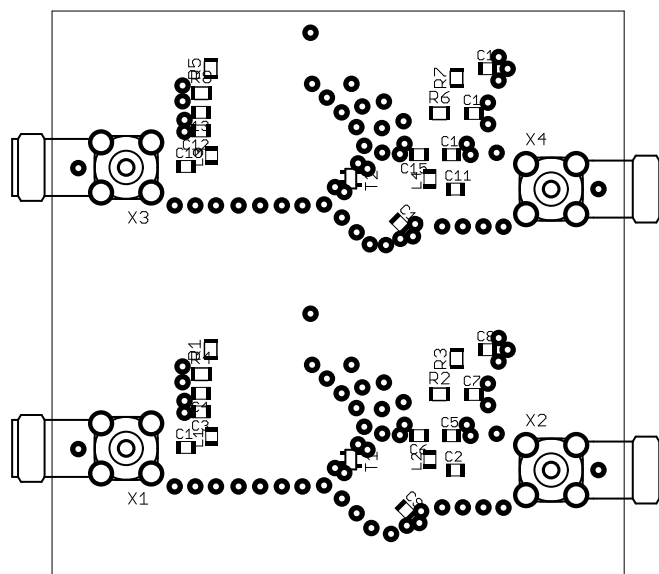


Obr. B.4: Osazovací plán vysílače - strana spojů (M 1,3:1)

C POKUSNÝ TROJNÁSOBIČ



Obr. C.1: DPS pokusného trojnásobiče - strana součástek (M 1,3:1)



Obr. C.2: Osazovací plán pokusného trojnásobiče (M 1,3:1)