



# VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY

## FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION

## ÚSTAV MIKROELEKTRONIKY

DEPARTMENT OF MICROELECTRONICS

## ROZŠIŘUJÍCÍ ROZHRANÍ PRO VÝVOJOVÉ DESKY S OBVODY FPGA

EXTENSION INTERFACES FOR FPGA DEVELOPMENT BOARD

### BAKALÁŘSKÁ PRÁCE

BACHELOR'S THESIS

### AUTOR PRÁCE

AUTHOR

František Čáslavský

### VEDOUCÍ PRÁCE

SUPERVISOR

Ing. Marek Bohrn, Ph.D.

BRNO 2017



# Bakalářská práce

bakalářský studijní obor **Mikroelektronika a technologie**  
Ústav mikroelektroniky

**Student:** František Čáslavský

**ID:** 164251

**Ročník:** 3

**Akademický rok:** 2016/17

## NÁZEV TÉMATU:

### Rozšiřující rozhraní pro vývojové desky s obvody FPGA

#### POKYNY PRO VYPRACOVÁNÍ:

V rámci bakalářské práce navrhnete a realizujete sadu rozšiřujících rozhraní pro vývojové desky s obvody FPGA, konkrétně Spartan-3 starter board. Rozhraní budou vytvořena na samostatných deskách a budou obsahovat audio a video vstupy a výstupy.

Vytvořte potřebné programové vybavení a uživatelskou dokumentaci.

#### DOPORUČENÁ LITERATURA:

Podle pokynů vedoucího práce.

**Termín zadání:** 6.2.2017

**Termín odevzdání:** 8.6.2017

**Vedoucí práce:** Ing. Marek Bohrn, Ph.D.

**Konzultant:**

**doc. Ing. Jiří Háze, Ph.D.**  
*předseda oborové rady*

#### UPOZORNĚNÍ:

Autor bakalářské práce nesmí při vytváření bakalářské práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

## **ABSTRAKT**

Předkládaná práce se zabývá návrhem rozšiřujících modulů pro vývojovou desku Spartan-3 Starter kit. Cílem práce je návrh modulů pro zvukový vstup a výstup a pro video vstup a výstup. Práce se zabývá rozbořem možností připojení modulů, návrhem samostatných modulů, výběrem vhodných součástek pro výrobu, obvodovým návrhem, realizací prototypů, programového vybavení a uživatelské dokumentace. Tyto moduly budou využity ve výuce a přispějí k možnosti zabývat se programovacím jazykem VHDL více do hloubky.

## **KLÍČOVÁ SLOVA**

Spartan-3, FPGA, vývojový kit, A/D převodník, D/A převodník, VGA

## **ABSTRACT**

This work deals with design of expansion modules for development kit Spartan-3 Starter kit. The objective of the work is to design modules with audio input and output and modules with video input and output. This work consists of exploring possibilities of connecting the modules, designing the modules, choosing suitable components for production of the modules, manufacturing prototypes, creating of software and user manuals. These modules will be utilized in lessons and will contribute to the possibility of exploring the VHDL programming language in greater depth.

## **KEYWORDS**

Spartan-3, FPGA, development kit, A/D converter, D/A converter, VGA

ČÁSLAVSKÝ, F. *Rozšiřující rozhraní pro vývojové desky s obvody FPGA*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií. Ústav mikroelektroniky, 2017. 35 s., 15 s. příloh. Vedoucí bakalářské práce Ing. Marek Bohrn, Ph.D..

## PROHLÁŠENÍ

Prohlašuji, že svou bakalářskou práci na téma *Rozšiřující rozhraní pro vývojové desky s obvody FPGA* jsem vypracoval samostatně pod vedením vedoucího bakalářské práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené bakalářské práce dále prohlašuji, že v souvislosti s vytvořením této bakalářské práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a/nebo majetkových a jsem si plně vědom následků porušení ustanovení § 11 a následujících zákona č. 121/2000 Sb., o právu autorském, o právech souvisejících s právem autorským a o změně některých zákonů (autorský zákon), ve znění pozdějších předpisů, včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb.

V Brně dne .....

.....

(podpis autora)

## PODĚKOVÁNÍ

Děkuji vedoucímu bakalářské práce Ing. Marku Bohrnovi, Ph.D. za odbornou pomoc při plnění jednotlivých úkolů a za vedení při zpracování bakalářské práce.

V Brně dne .....

.....

(podpis autora)

# OBSAH

Úvod	6
<b>1 Spartan-3 Starter kit</b>	<b>7</b>
1.1 Popis desky .....	7
1.2 Rozšiřující porty .....	8
1.2.1 Funkce portů .....	9
1.2.2 Zapojení portů.....	9
<b>2 Audio modul</b>	<b>10</b>
2.1 Návrh modulu .....	10
2.1.1 Kodek TLV320AIC23B .....	11
2.1.2 Blokové schéma audio modulu.....	12
2.1.3 Výběr součástek.....	13
2.1.4 Návrh obvodu a jeho popis .....	14
2.1.5 Popis DPS .....	14
2.1.6 Firmware.....	16
<b>3 Návrh video modulů</b>	<b>19</b>
3.1 Požadavky na moduly .....	19
3.2 Výstupní video modul.....	20
3.2.1 Realizace s pasivním převodníkem – rezistorová síť .....	20
3.2.2 Realizace s D/A převodníkem .....	21
3.2.3 Srovnání navržených řešení .....	21
3.2.4 Blokové schéma výstupního modulu	<b>Chyba! Zložka není</b>
<b>definována.</b>	
3.2.5 Výběr součástek.....	23
3.2.6 Popis obvodu.....	23
3.2.7 Popis DPS .....	24
3.3 Výstupní video modul.....	27
<b>4 Závěr</b>	<b>29</b>
<b>Seznam použité literatury</b>	<b>31</b>
<b>Seznam symbolů, veličin a zkratk</b>	<b>32</b>
<b>Seznam obrázků</b>	<b>33</b>
<b>Seznam tabulek</b>	<b>34</b>
<b>Seznam rovnic</b>	<b>35</b>
<b>Seznam příloh</b>	<b>36</b>

# ÚVOD

Při výuce předmětů Digitální obvody a Návrh digitálních integrovaných obvodů VLSI a jazyk VHDL jsou používány vývojové desky firmy Xilinx Spartan-3 Starter board. Tyto desky disponují dostatkem paměti a funkcí, které student při svém seznamování s jazykem VHDL využije, a zároveň jsou díky třem portům snadno rozšiřitelné. Toho je již při výuce předmětu Digitální obvody využito například v úloze, ve které studenti programují logiku nápojového automatu. Vstupy a výstupy tohoto automatu jsou realizovány na samostatné rozšiřující desce

Cílem předložené práce je navrhnout a realizovat další rozšiřující moduly, které by vzhledem k absenci audio vstupu a výstupu a nízké kvalitě video výstupu, umožnily práci se zvukovým signálem a poskytly kvalitnější video výstup. Díky tomu bude možné realizovat laboratorní úlohy řešící digitální zpracování audio signálu a zpracováním video signálu ve větší kvalitě. Celkem byly vytvořeny dva moduly. Jedním je audio modul a druhým výstupní video modul. Audio modul je vstupní i výstupní. Je osazen konektory 3,5 mm audio jack a BNC konektory pro připojení generátoru nebo osciloskopu. Video modul je osazen konektorem VGA.

V rámci semestrální práce byly rozebrány možné realizace modulů, výběr součástek potřebných pro realizaci a vytvořena bloková schémata. Samotná bakalářská práce se zabývá jejich návrhem, realizací prototypů, měřením parametrů, vytvořením potřebného programového vybavení v jazyce VHDL a uživatelskou dokumentací.

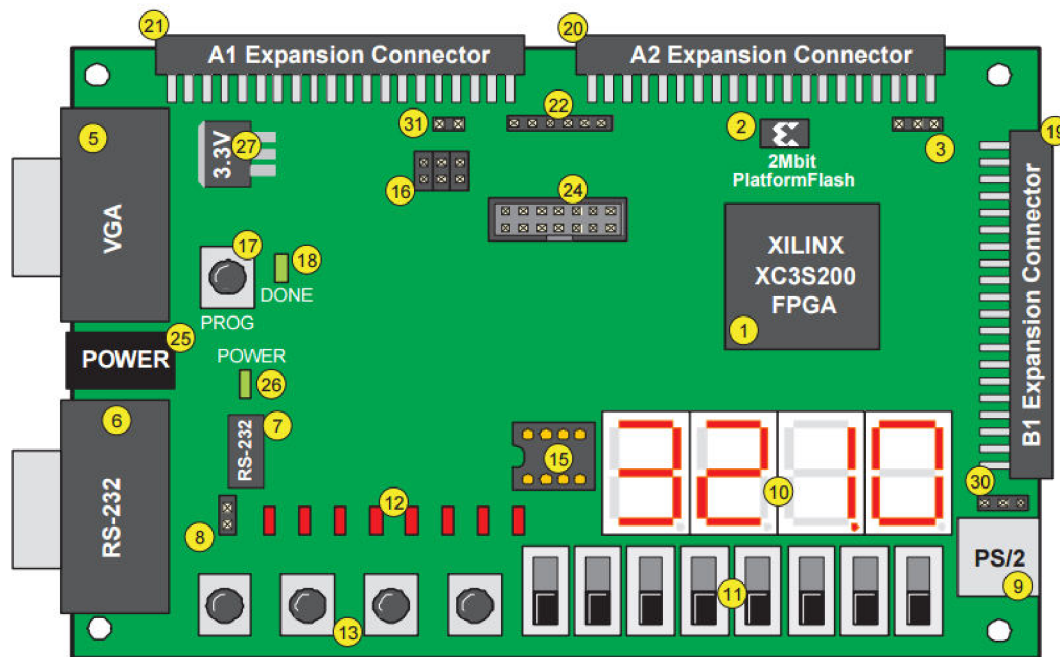
# 1 SPARTAN-3 STARTER KIT

Spartan-3 FPGA Starter kit je výrobkem společnosti Xilinx, v současné době jde již o výběhový model, který se nadále nevyrábí a v nabídce firmy byl nahrazen novější vývojovou deskou Spartan-3E Starter kit, která disponuje větším počtem vstupních a výstupních portů a je na ní použit novější obvod FPGA. Disponuje také větší pamětí, modernějšími periferiemi, větším počtem výstupních konektorů a podobně.

## 1.1 Popis desky

Vývojová deska obsahuje FPGA čip Spartan XC3S200 v pouzdru BGA256. Tento obvod nabízí 200 tisíc logických hradel, pracuje na frekvenci 50 MHz a disponuje pamětí RAM o velikosti 216 kb. Kromě paměti RAM je na desce i konfigurační FLASH paměť XCF02S o velikosti 2 Mb. Deska dále obsahuje osm přepínačů, čtyři tlačítka, devět LED diod a také čtyři sedmi-segmentové displeje. Kromě toho je na desce i devíti-pinový sériový port RS-232, VGA port a PS2 port pro připojení klávesnice nebo myši. K dalšímu rozšíření jsou určeny tři rozšiřující konektory. Deska pracuje na nízkých napětích 5 V, 3,3 V, 2,5 V a 1,2 V. Programování desky je možné pomocí rozhraní splňujícího standard JTAG, obvykle pomocí USB kabelu, kterým se deska přímo propojí s počítačem.





Obrázek 1-1: Deska vývojového kitu Spartan-3 Starter kit, převzato z [1]

## 1.2 Rozšiřující porty

Pro připojení modulů je možné využít tři rozšiřující porty. Dva z nich, porty A1 a A2, se nacházejí na horním kraji desky. Port B1 se nachází na pravém kraji desky. Na obrázku 1 jsou tyto porty označeny čísly 21, 20 a 19.

Každý z portů je čtyřiceti-pinový, ale každý je dle příručky výrobce k jinému použití a teoreticky se liší počtem pinů použitelných pro naši aplikaci. Některé piny rozšiřujících portů jsou sdíleny s jinými perifériemi na desce, takže ve specifických případech se počet použitelných pinů snižuje. Konektory jsou standardizovány tím způsobem, že pin 1 je vždy připojen k zemi, na pinu 2 je přivedeno napájení +5 V a na pinu 3 je napájení +3,3 V. Co se rozteče jednotlivých pinů týká, jsou od sebe vzdáleny jednu desetinu palce. Vzhledem k tomu, že výrobce desky, firma Xilinx, navrhovala rozšiřující porty zejména pro použití s jejich rozšiřujícími moduly, tak mají různé porty i své specifické funkce. To ovšem v našem případě není podstatné, neboť potřebujeme pouze vstupně-výstupní piny.

### **1.2.1 Funkce portů**

Porty A1 a A2 nacházející se na horní straně desky jsou pro naši aplikaci výhodné pouze v případě, že bychom potřebovali využít více pinů, než nám umožňuje port B1. Port A1 je výrobcem uzpůsoben k rozšíření logiky k řízení FPGA, což je v našem případě irelevantní aplikace. Je pro nás důležité pouze to, že jako vstupně výstupní piny lze využít třicet dva pinů ze čtyřiceti. Porty A2 a B1 slouží jako rozšiřující rozhraní umožňující připojení dalších modulů v režimu Master/Slave a v sériové či paralelní konfiguraci. Stejně jako u portu A1 je zde použitelných třicet dva vstupně výstupních pinů.

### **1.2.2 Zapojení portů**

Jak již bylo zmíněno, každý konektor má po odečtení sdílených pinů a pinů pro specifické použití použitelných 32 pinů. Obecně můžeme říci, že jde o piny čtyři až třicet pět. Piny 1, 2 a 3 jsou u všech konektorů vyhrazeny pro zem, +5 V a + 3,3V. V případě konektoru A1 jsou piny 36 až 40 vyhrazeny pro JTAG a není možné je použít jako vstupně výstupní. Konektory A2 a B1 mají piny 36 až 40 sdílené a piny 36, 37 a 39 není možné použít jako vstupní ani jako výstupní. Pin 38 je možné použít jako výstupní a pin 40 funguje jako vstupně výstupní. Ale vzhledem k tomu, že jde o piny sdílené, tak by v případě jejich použití mohlo při připojení více modulů dojít k problémům.

Pro připojení modulů je z hlediska komfortu a odolnosti při zapojování dalších zařízení k modulům nejvhodnější konektor B1, proto jsou všechny moduly navrženy pro připojení k němu.

## 2 AUDIO MODUL

Zadáním je vytvořit návrh vstupního a výstupního audio modulu. Kromě základních požadavků jako je přítomnost 3,5 mm audio konektorů a BNC konektorů nebo použití napájecího napětí 5 V nebo 3,3 V, zde nejsou žádné specifické požadavky.

### 2.1 Návrh modulu

Vzhledem k tomu, že zadáním je vytvořit vstupní a výstupní moduly, existuje několik způsobů, kterými lze k návrhu přistupovat. K analýze byly v semestrální práci zvoleny následující dva.

Prvním způsobem je vytvoření samostatného modulu pro vstup zvuku a samostatného modulu pro výstup zvuku. Vstupní modul by byl osazen A/D převodníkem a výstupní modul pouze D/A převodníkem a zesilovačem. Toto řešení zahrnuje jednoduché obvody, ke kterým stačí pouze vybrat vyhovující A/D a D/A převodníky, které budou odpovídat požadavkům.

Výhodou tohoto řešení je použití jednoduchých integrovaných obvodů, které vyžadují minimální programové vybavení. Nevýhodou je vyšší počet použitých součástek a nutnost vytvořit dva moduly.

Druhým způsobem je použití obvodu typu *kodek*. Tento obvod v sobě má integrovány jak analogově digitální převodníky, tak i digitálně analogové převodníky a některé varianty obsahují i další funkce, mezi kterými se velice často nachází i zesilovač, vstup pro mikrofon a podobně. *Kodeky* tak nalézají široké využití zejména u mobilních telefonů, přehrávačů a rekordérů.

Tento obvod umožňuje návrh pouze jednoho modulu, který v sobě bude integrovat funkce vstupní i výstupní. To znamená úsporu při výrobě, neboť není potřeba vyrábět více desek a namísto několika převodníků a zesilovače je použit jeden *kodek*. Za předpokladu použití *kodeku* s vlastním zesilovačem odpadá nutnost osazování další součástky, čímž dojde k dalšímu zjednodušení obvodu. Je nutné, aby *kodek*

fungoval s napájecím napětím 5 V nebo 3,3 V. A dalším důležitým požadavkem je vhodné pouzdro. Většina *kodeků* je nabízena v pouzdrech BGA, která jsou zbytečně složitá, neboť vyžadují použití vícevrstvých desek, které by výrobu značně prodražily.

Výhodou použití *kodeku* je možnost vytvoření pouze jednoho modulu, což znamená úsporu při výrobě. Nevýhodou je větší složitost *kodeku*, který má obvykle mnoho funkcí, které nejsou pro tuto aplikaci potřeba a je nutné je softwarově deaktivovat, s čímž se pojí větší náročnost na programové vybavení. Další nevýhodou se jeví přítomnosti filtrů, protože obvody typu *kodek* jsou osazeny převodníky Sigma-Delta se sadou filtrů. To může způsobovat zkreslení signálu procházejícího *kodekem*.

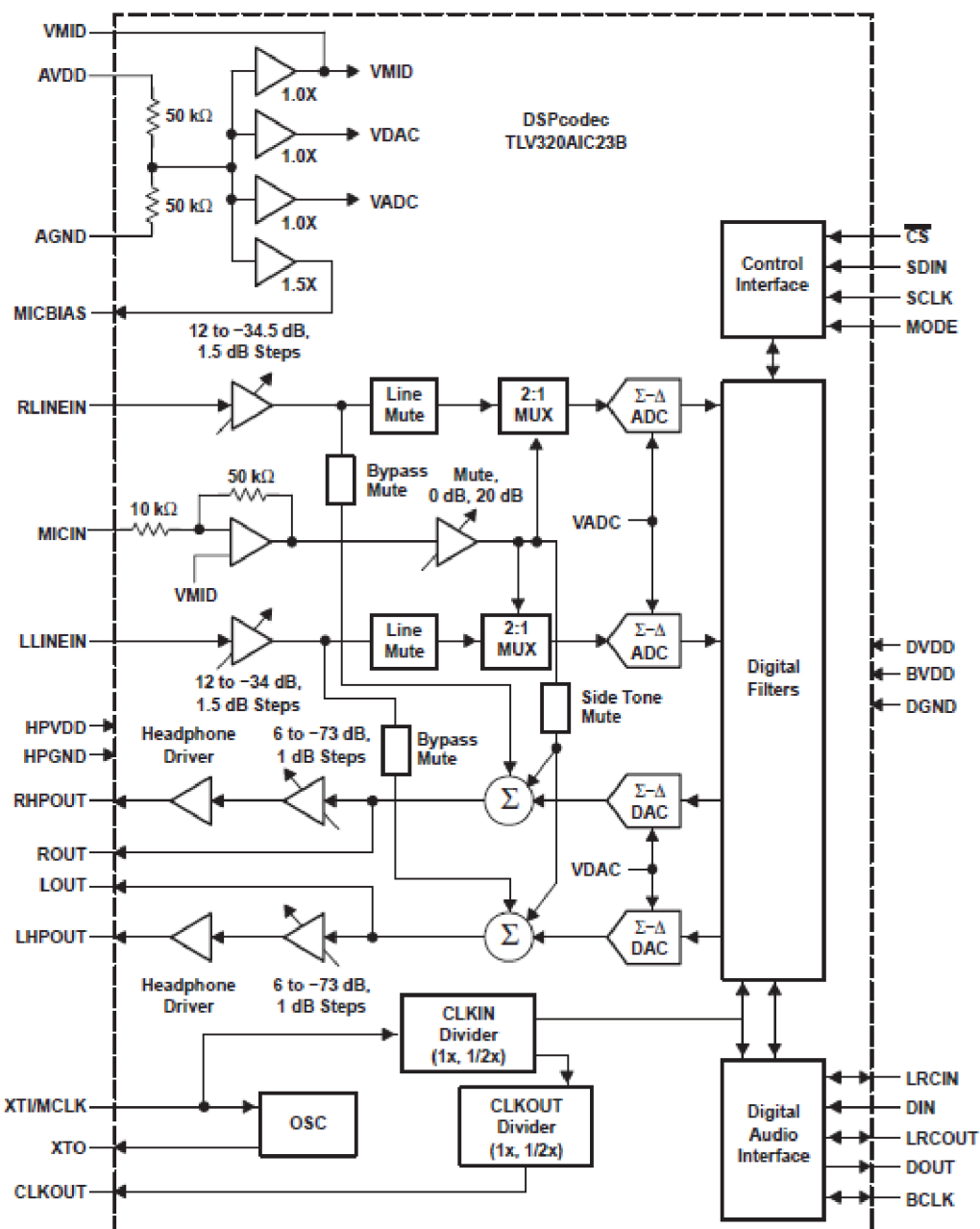
Během semestrální práce byl pro realizaci vybrán *kodek* firmy Texas Instruments TLV320AIC3106. Ten ale pro tuto aplikaci zbytečně složitý a komplikovaný. Po zvážení výhod a nevýhod dostupných obvodů typu *kodek* byl vybrán *kodek* TLV320AIC23B. Oproti TLV320AIC3106 má nižší počet vstupů a výstupů a i nižší počet funkcí, je tedy nenáročnější na ovládání.

### **2.1.1 Kodek TLV320AIC23B**

Vybraný produkt z nabídky firmy Texas instruments, TLV320AIC23B je stereo *kodek* určený pro přenosné audio přehrávače. Analogově digitální a digitálně analogové převodníky v obvodu využívají vícebitovou technologii sigma-delta. *Kodek* podporuje 16, 20, 24 a 32 bitový datový přenos a vzorkovací frekvence od 8 kHz až po 96 kHz.

Mezi jeho funkce patří stereo vstupy s analogovým bypassem, sluchátkový zesilovač s možností analogového nastavení hlasitosti a ztlumení. Zesilovač je schopný dodat výkon 30 mW na kanál o impedanci 32 ohmů. Obvod disponuje také funkcí analogový bypass, která umožňuje použití stereo vstupu a zesilovače bez *kodeku*, což rozšiřuje možnosti použití a umožňuje například použití FM přijímače. *Kodek* obsahuje také mikrofonní zesilovač s nastavitelným zesílením. Mikrofonní signál může být smíchán s výstupním signálem.

Napájecí napětí pro analogovou část *kodeku* je 2,7 V až 3,6 V a pro digitální část 1,42 V až 3,6 V. *Kodek* podporuje protokol SPI pro jeho řízení a přenos audio signálu je možný pomocí I<sup>2</sup>S. Pro realizaci byla zvolena varianta TLV320AIC23BPW, která je v dvaceti-osmi pinovém pouzdře TSSOP.



NOTE: MCLK, BCLK, and SCLK are all asynchronous to each other.

Obrázek 2-1: Blokové schéma kodeku TLV320AIC23B, převzato z: [9][6]

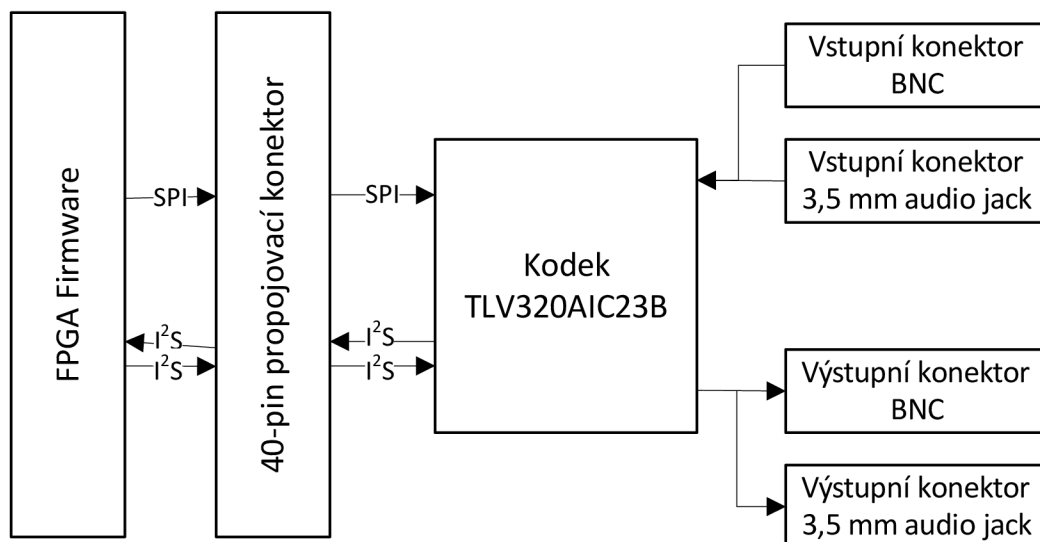
## 2.1.2 Blokové schéma audio modulu

Použití kodeku nejenom snižuje počet použitých aktivních součástek, také snižuje počet bloků, se kterými je při návrhu nutno počítat. Modul se skládá z kodeku,

vstupu a výstupu pro zvuk a propojovací konektoru. Ten je určen pro port B1 na vývojovém kitu.

Ke konfiguraci kodeku slouží rozhraní SPI, pomocí kterého jsou nastavovány jednotlivé vnitřní registry. Skládá se z časového signálu SCLK, datového signálu SDIN a signálu chip select. Toto rozhraní slouží pouze k zápisu a nelze z něj vyčíst nastavení registrů. Detailní informace o nastavení registrů jsou v manuálu v příloze D.

Rozhraní I<sup>2</sup>S slouží k přenosu dat z a do FPGA. Celkem se skládá z pěti signálů, časového clock signálu, vstupního a výstupního signálu left-right clock a vstupního a výstupního datového signálu. Datová slova mohou být o délce 16, 20, 24 a 32 bitů.



Obrázek 2-2: Blokové schéma audio modulu

### 2.1.3 Výběr součástek

Výběr součástek a jejich provedení byl proveden s ohledem na co největší miniaturizaci při zachování možnosti jejich ručního zapájení. Integrovaný obvod typu *kodek* byl zvolen ve variantě pouzdra TSSOP24, která je při navrhování DPS jevila vhodnější, než QFP. Kondenzátory byly zvoleny v provedení SMD 0805. Tabulka použitých součástek se nachází v příloze.

### 2.1.4 Návrh obvodu a jeho popis

Schéma obvodu audio modulu částečně vychází z výrobcem doporučeného zapojení. Z propojovacího čtyřiceti-pinového konektoru je přivedeno napájecí napětí 3,3 V, které je rozvedeno k příslušným napájecím pinům, u kterých se nacházejí také blokovací kondenzátory o hodnotě 100 nF.

Dále jsou přivedeny signály MODE, CS, S\_CLK a S\_DATA, které slouží k ovládání funkcí *kodeku*. Signál MODE slouží k volbě komunikačního protokolu, buď two-wire nebo SPI. Signály CS – Chip select, S\_CLK – Serial clock a S\_DATA – Serial data zajišťují samotnou komunikaci přes SPI.

K přenosu audio signálu z nebo do výukového kitu slouží signály B\_CLK, LR\_IN, LR\_OUT, LRIN\_DATA a LROUT\_DATA.

Audio vstup a výstup je osazen jak 3,5 milimetrovými konektory audio jack, tak konektory BNC, díky kterým lze snadno výstupní signál přivést do osciloskopu.

Detailní schéma je umístěno v příloze A1.

### 2.1.5 Popis DPS

Deska je navržena tak, že na horní vrstvě jsou umístěny všechny součástky s výjimkou čtyř kondenzátorů, které jsou kvůli možnosti vhodného rozmístění konektorů umístěny na spodní vrstvě, která jinak slouží jako zemní. Na levém kraji desky se nachází čtyřiceti pinový propojovací konektor, vedle kterého se nachází obvod typu *kodek* v pouzdře TSSOP. Ten je zprava i zleva obklopen blokovacími kondenzátory. Na horní straně se nachází dva vstupní BNC konektory, po pravé straně jsou pak umístěny vstupní a výstupní 3,5 milimetrové konektory stereo jack. Na spodní straně desky jsou umístěny výstupní BNC konektory.

Na první prototypové desce, která byla navržena tak, aby byly všechny součástky umístěny na horní vrstvě desky, bylo zjištěno, že výstupní BNC konektory jsou umístěny příliš blízko u sebe, takže je není možné zapojit oba současně. Tato deska měla také jiné rozvržení konektorů, které ve srovnání s druhou prototypovou deskou, která je popsána v předchozím odstavci, působí chaoticky. Srovnání první a druhé prototypové je vidět na obrázku 2-5.

Tabulka 2-1: Zapojení jednotlivých pinů audio modulu při připojení ke konektoru B1

Označení pinu	Funkce	Popis
T7	S_CLK	Serial clock
D12	S_DATA	Serial data
C12	CS	Chip select
R10	MODE	Volba módu (two-wire/SPI)
C15	B_CLK	I <sup>2</sup> S Bit clock
D15	LR_IN	I <sup>2</sup> S input word clock
E15	LR_OUT	I <sup>2</sup> S output word clock
D16	LRIN_DATA	I <sup>2</sup> S data input
E16	LROUT_DATA	I <sup>2</sup> S data output

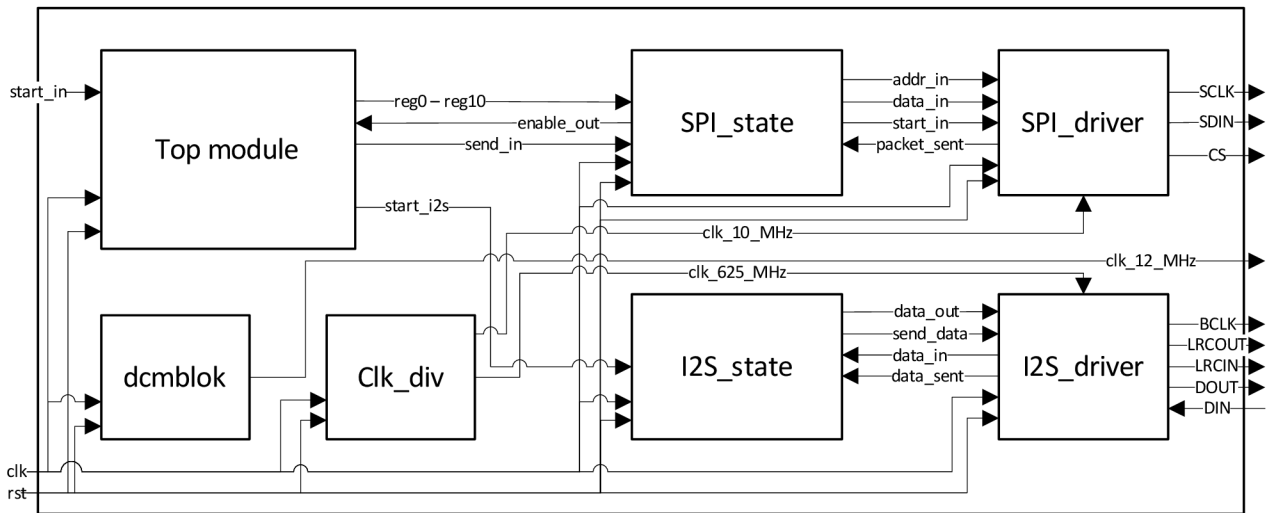


Obrázek 2-3: Osazený audio modul



## 2.1.6 Firmware

K obsluze audio modulu je vytvořen řídicí program, který zajišťuje základní konfiguraci kodeku pomocí rozhraní SPI a dále obsluhuje rozhraní I<sup>2</sup>S, které je určeno pro přenos audio signálu. Dále také generuje časový signál pro kodek. Jeho dvě základní funkce jsou inicializace modulu přes rozhraní SPI a dále funkce digitálního bypassu, což znamená, že zvukový signál na vstupu modulu je načten, odeslán přes rozhraní I<sup>2</sup>S do obvodu FPGA a bez změny odeslán na výstup.



Obrázek 2-4: Blokové schéma řídicího programu audio modulu

Tento řídicí program je složen ze sedmi modulů. Dva moduly, `dcmblok` a `clk_div` slouží k odvození časových signálů. Modul `clk_div` je kmitočtová dělička, která ze systémového signálu `clock` odvozuje časové signály 10 MHz a 6,25 MHz, které dále slouží k časování rozhraní SPI a I<sup>2</sup>S. Modul `dcmblok` je takzvaný digital clock manager, pomocí kterého se odvozuje časový signál 12 MHz, který slouží jako master clock pro kodek.

Moduly `SPI_state` a `SPI_Driver` zajišťují konfiguraci kodeku a obsluhu rozhraní SPI. `SPI_driver` zajišťuje samotnou komunikaci, tedy odesílání dat do kodeku, `SPI_state` zajišťuje odesílání desíti konfiguračních registrů. Po spuštění programu čeká `SPI_state` na signál ke konfiguraci. Po jeho přijetí načte hodnoty registrů z `Top module` a postupně je odesílá do kodeku. Nastavují se registry ovládající nastavení vstupů, výstupů, cest analogového a digitálního signálu, napájení, zvukového rozhraní a

vzorkovací frekvence. Podrobně jsou nastavení těchto registrů popsány v manuálu k audio modulu, který je v příloze D.

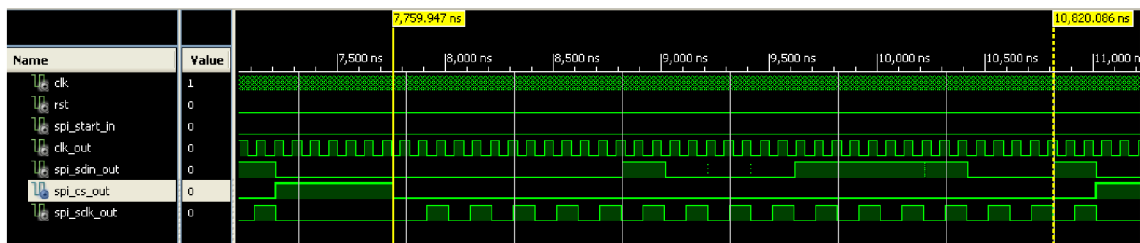
Modul I2S\_driver zajišťuje komunikaci přes rozhraní I<sup>2</sup>S. Posledním modulem je Top, který slouží jako řídicí komponenta celého programu. Zajišťuje inicializaci kodeku přes SPI a dál pak přijímá data z rozhraní I<sup>2</sup>S a odesílá je zpět.

Řídicí program je možné dále upravit podle potřeb výuky a studenta. Lze přenastavit registry, podle kterých je kodek nastaven a tím například aktivovat jeden z filtrů, které obvod obsahuje. Další možností je pak program dále rozšířit o rozhraní UART a odesílat přes něj audio signál v číslicové podobě do kodeku, nebo jej naopak z kodeku přijímat.

### 2.1.7 Vyhodnocení výsledků

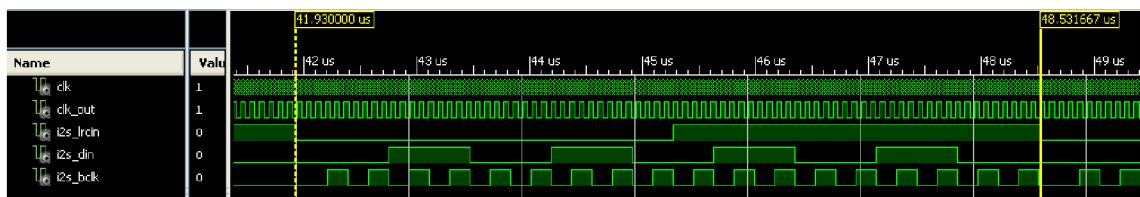
Řídicí program byl nejdříve pro ověření funkčnosti simulován.

Simulace rozhraní SPI byla provedena jednoduchým odesláním konfiguračního signálu. Na výstup bylo postupně odesláno všech 10 registrů, kterými se kodek nastavuje.



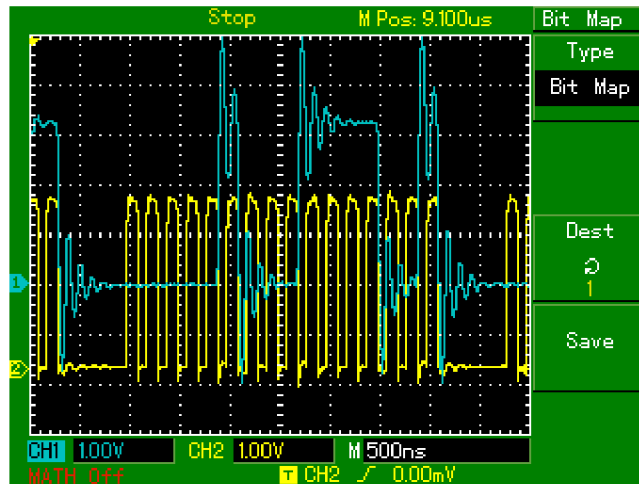
Obrázek 2-5: Simulace odesílání registru 3 přes rozhraní SPI

Na obrázku je zobrazeno nastavení registru 3, který ovládá levý výstupní kanál. Nejdříve je odeslána adresa 000010 a poté data z registru, který je standardně nastaven 001111001.



Obrázek 2-6: Simulace odesílání testovacího signálu přes rozhraní I2S

Simulace rozhraní I2S byla provedena pomocí nastavení testovacích dat na výstup. V tomto případě šlo o data 01100110 na levém kanálu a 11001100 na pravém kanálu. Na obrázku je vidět, že se změnou signálu LCRIN do nuly se začnou odesílat data levého kanálu a po změně LCRIN do logické jedničky se odešlou data pravého kanálu. Stejně funguje i přijímání dat.



Obrázek 2-7: Měření odesílání registru 3 přes rozhraní SPI

Následně bylo otestována a změřena komunikace pomocí osciloskopu. Na obrázku je vidět, že odeslání registru 3 proběhne stejně jako v simulaci, která je zobrazena na obrázku.

Komunikaci rozhraní I2S a srovnání se signálem, který jde na vstup a výstup, nebylo možné z důvodu vadného kodeku realizovat.

## 3 NÁVRH VIDEO MODULŮ

Cílem práce byl také návrh modulů obsahujících video vstup a výstup. Manipulace s video signálem je ovšem složitější, než s audio signálem a vzhledem k absenci vhodných integrovaných obvodů je třeba si tyto moduly rozdělit na jeden vstupní a jeden výstupní modul.

### 3.1 Požadavky na moduly

Aby bylo možné stanovit požadavky, které musí moduly splňovat, je nejdříve nutné, aby byly nastíněny parametry signálů, se kterými moduly pracují.

Rozhraní VGA pracuje v nejjednodušším případě s pěti signály. Tyto signály jsou Red, Green, Blue, h\_sync a v\_sync. Signály h\_sync a v\_sync slouží k horizontální a vertikální synchronizaci obrazu. Signály Red, Green a Blue jsou analogové signály o amplitudě 0,7 V, respektive 1 V špička-spička. Změnou velikostí těchto signálů dochází k tvorbě a mixování barev. [3]

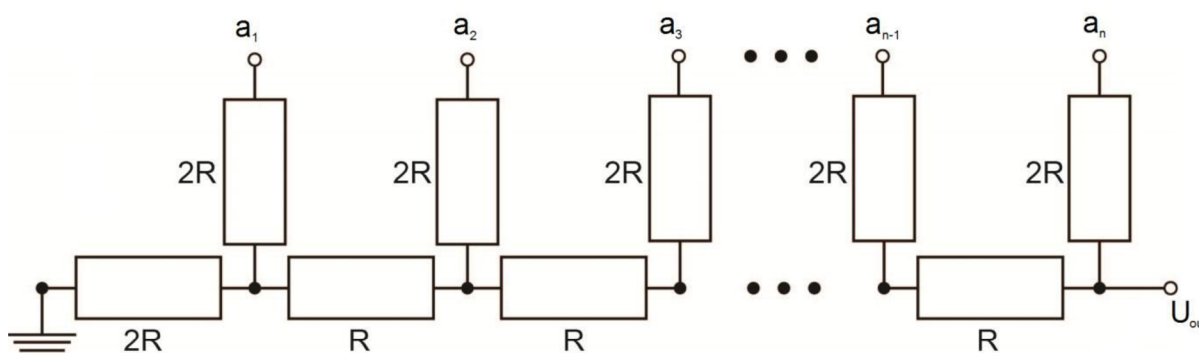
Pro naši aplikaci tedy potřebujeme převodníky, které pracují s analogovým signálem o hladině 1 V. Dále je třeba aby byl převodník dostatečně rychlý a bylo možné napájet jej napětím 5 V nebo 3,3 V.

## 3.2 Výstupní video modul

K realizaci výstupního video modulu lze přistoupit v zásadě dvěma způsoby. Jedním z nich je realizace pasivního digitálně analogového převodníku pomocí rezistorové sítě R-2R. Druhým pak je využití některého z dostupných D/A převodníků.

### 3.2.1 Rozbor návrhu modulu s pasivním převodníkem

Digitálně analogový převodník R-2R je založen na principu sčítání proudů odstupňovaných v mocninách dvou. Tato síť rezistorů je složena pouze z rezistorů o základní hodnotě a jejím dvojnásobku. Zapojení lze zobecnit jako sériové zapojení odporových děličů v poměru 2:1. Obvod je relativně jednoduchý a jednou z hlavních výhod R-2R sítě je možnost vytvoření zapojení pro více bitů jen přidáním dalších shodných sekcí, jak je vidět na schématu na obrázku 3-1.



Obrázek 3-1: Schéma rezistorové sítě R-2R

Na schématu je vidět, že obvod obsahuje vstupy  $a_0$  (LSB) až  $a_{n-1}$  (MSB), na které je přiveden digitální signál. To znamená, že je na nich buď napětí  $U = 0$  V, tedy logická nula, nebo logická jednička, v našem případě  $U = 3,3$  V. Podle toho, které bity jsou nastaveny na logickou nulu či logickou jednotku bude mít výstupní napětí  $U_{out}$  korespondující hodnotu mezi nulou a referenční hodnotou logické jedničky mínus minimální krok o velikosti napětí bitu 0. Nejvyšší možná hodnota výstupního napětí je obecně rovna:

$$U_{outmax} = U_{ref} * \frac{\text{maximální bitová hodnota}}{2^n} \quad (1)$$

V našem případě, kdy použijeme osmibitový převodník, tato hodnota bude rovna:

$$U_{outmax} = 3,3 * \frac{11111111_2}{2^8} = 3,3 * \frac{255}{256} = 3,287 V \quad (2)$$

Velikost kroku výstupního napětí je tedy rovna:

$$\Delta U_{out} = 3,3 * \frac{1}{256} = 12,89 mV \quad (3)$$

Řešení převodníku pomocí sítě R-2R je výhodné díky relativně jednoduchému návrhu. V zapojení jsou použity pouze dvě velikosti rezistorů a je možné použít pouze jednu velikost rezistorů a spojovat je sériově (vznikne tak 2R) nebo paralelně (vznikne tak R).

V případě realizace výstupního video modulu pomocí sítě R-2R je třeba zmenšit amplitudu výstupního napětí pomocí děliče.

### **3.2.2 Rozbor návrhu modulu s D/A převodníkem**

V případě řešení modulu s D/A převodníkem je potřeba při výběru převodníku dodržet požadavky, které byly stanoveny. Těmi jsou napájení 5 V nebo 3,3 V, osmibitové rozlišení a vhodná maximální amplituda výstupního signálu, tedy přibližně 1 V.

V předcházející semestrální práci byl pro realizaci vybrán obvod firmy Texas Instruments TLV5620. Ten v sobě integruje 4 převodníky a podporuje komunikaci přes SPI. Dodáván je ve čtrnácti-pinovém pouzdře SO, takže je vhodný i co se týká prostorové náročnosti.

### **3.2.3 Srovnání navržených řešení**

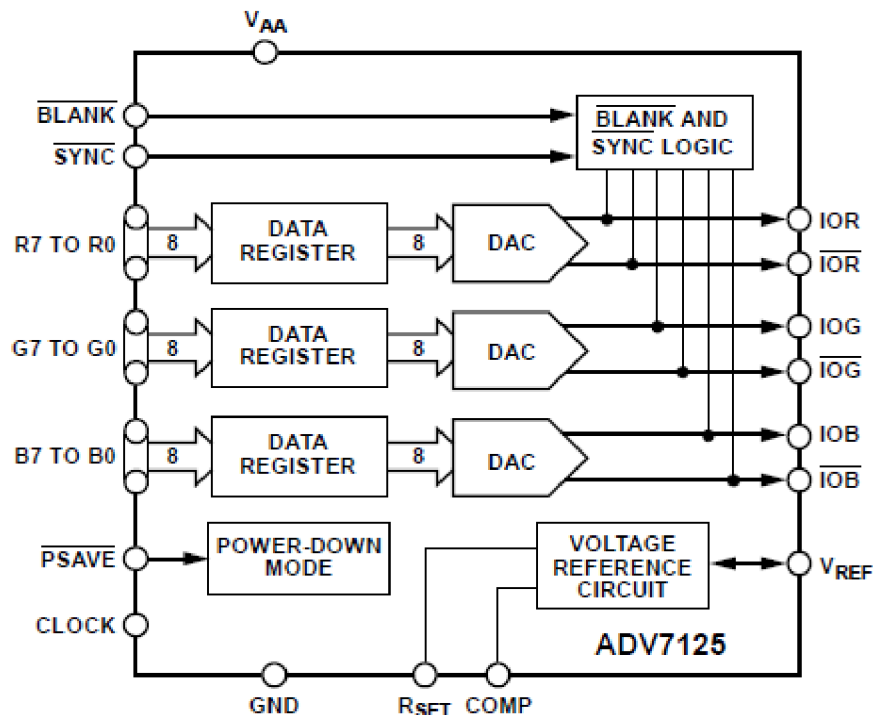
Výhodou realizace výstupního video modulu pomocí sítě R-2R je nenáročná realizace, co se rozmanitosti součástek týká, dále pak je příznivá i cena, neboť ceny rezistorů se pohybují v řádech desítek halířů za kus. Ale výhody jsou vyváženy požadavkem na přesnost rezistorů, neboť odchylky ve velikosti rezistorů mohou způsobit obtíže při převádění bitů s nižší váhou, při odchylce 1% jde o 2 LSB. Dále je nutno poznamenat, že síť rezistorů zabere více prostoru, než zapouzďený D/A převodník.

Výhoda realizace pomocí D/A převodníků je zejména ve snížení počtu osazovaných součástek. Další zásadní výhodou je možnost výběru převodníku přímo určeného pro práci s video signálem. Nevýhodou je pak cena, která se pohybuje v řádech desítek až stovek korun.

Po bilanci výhod a nevýhod vychází jako lepší řešení modul s D/A převodníkem, který může být zvolen s ohledem na práci s video signálem a celkově nabízí snazší a elegantnější řešení.

### 3.2.4 Realizace výstupního video modulu

V semestrální práci byl k realizaci modulu vybrán obvod Texas Instruments TLV5620, ale k realizaci byl nakonec zvolen obvod firmy Analog Devices ADV 7125. Tento obvod je přímo určen ke zpracování obrazu, navíc na rozdíl od obvodu TLV5620 podporuje paralelní komunikaci, což znamená, že hodnoty osmibitových barevných signálů jsou současně zapisovány na jednotlivé piny.

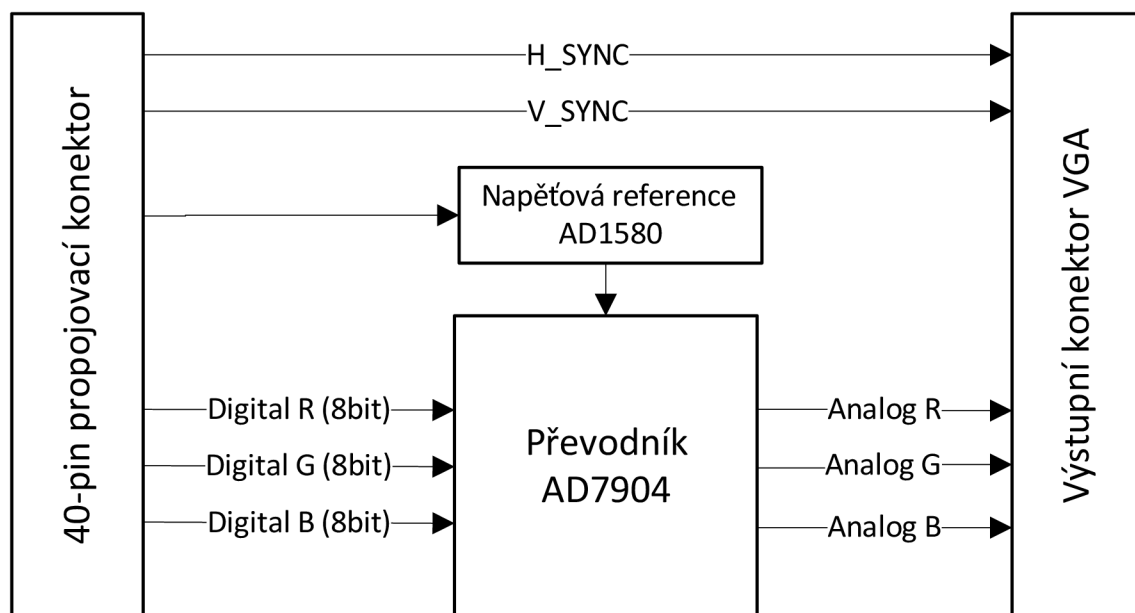


Obrázek 3-2: Blokové schéma obvodu ADV7125, převzato z [8]

Obvod ADV7125 obsahuje celkem tři osmibitové převodníky. Vzhledem k tomu, že je určen ke zpracování obrazu, tak obsahuje také další signály určené k ovládání

video, kompozitní SYNC a BLANK. Obvod funguje s napájecím napětím 5 V i 3,3 V. Dodáván je v čtyřiceti-osmi pinovém pouzdře QFP.

Blokové schéma je velice jednoduché. Celý modul se skládá ze dvou funkčních bloků, obvodu AD7125 a stabilizátoru napětí AD1580 a konektorů.



Obrázek 3-3: Blokové schéma výstupního video modulu

### 3.2.5 Výběr součástek

Stejně jako u audio modulu byl výběr součástek a jejich pouzder proveden s ohledem na co největší miniaturizaci při zachování možnosti ručního osazování. Převodník ADV7125 byl zvolen v pouzdře QFP. Kondenzátory a rezistory byly zvoleny v provedení pro povrchovou montáž SMD 0805. Tabulka použitých součástek se nachází v příloze.

### 3.2.6 Popis obvodu

Vzhledem k tomu, že obvod ADV7125 je přímo určen pro práci s video signálem a výrobce přímo doporučuje vhodné zapojení, tak je možné použít jej přímo. Každý z osmi bitů pro každou barvu má svůj signál, z výukového kitu jsou navíc na převodník přivedeny signály PSAVE, BLANK, SYNC a CLK. Dále je na v obvodu zapojena napěťová reference. Výstupy z převodníku jsou opatřeny rezistory fungujícími jako



impedanční přizpůsobení. Na výstup jsou také připojeny signály H\_SYNC a V\_SYNC z výukového kitu. Schéma obvodu je umístěno v příloze A-2.

### 3.2.7 Popis DPS

Na levé straně desky se nachází čtyřicetipinový propojovací konektor s vývojovým kitem. Ve vzdálenosti dostatečné pro vedení všech signálů je od něj umístěn obvod ADV7125 a na pravou stranu od něj se nachází napěťová reference a další součástky. I přes snahu o provedení desky tak, aby spodní strana DPS byla naprosto bez součástek a sloužila pouze jako zem, bylo z důvodu množství vývodů potřeba na ni umístit blokovací kondenzátory. Na pravé straně desky se nachází konektor D-SUB k připojení monitoru. Deska je také opatřena popisem všech použitých signálů a odpovídajících pinů na vývojové desce. Jejich výčet je také v tabulce 3-1.

Tabulka 3-1: Zapojení jednotlivých pinů video modulu při připojení ke konektoru B1

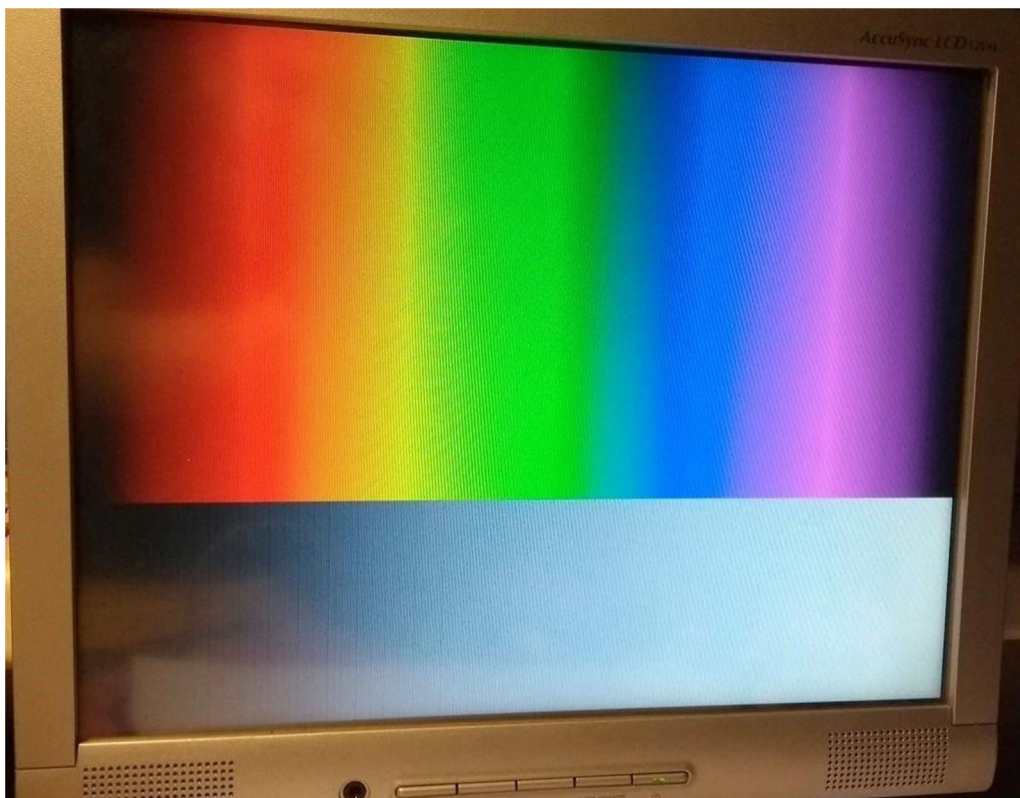
Označení pinu	Funkce	Popis
C12, R10, D11, P10, C11, N11, E10, T3	<b>R_7 - R_0</b>	Signál red, osm bitů
R3, M6, B16, N6, E11, R7, D12, T7	<b>G_7 - G_0</b>	Signál green, osm bitů
G15, F15, E16, E15, D16, D15, C16, C15	<b>B_7 - B_0</b>	Signál blue, osm bitů
G16	<b>CLK</b>	Signál clock
H15	<b>H_SYNC</b>	Horizontal sync
J16	<b>V_SYNC</b>	Vertical sync
C10	<b>P_SAVE</b>	Power save
C16	<b>SYNC</b>	Signál sync
C15	<b>BLANK</b>	Signál blank



Obrázek 3-4: Osazený video modul

### 3.2.8 Firmware

Vzhledem k jednoduchosti zapojení obvodu výstupního video modulu není potřeba vytvářet žádné zvláštní programové vybavení. Vytvoření vlastního obslužného programu je poměrně jednoduché, viz blokové schéma a uživatelský manuál v příloze E.



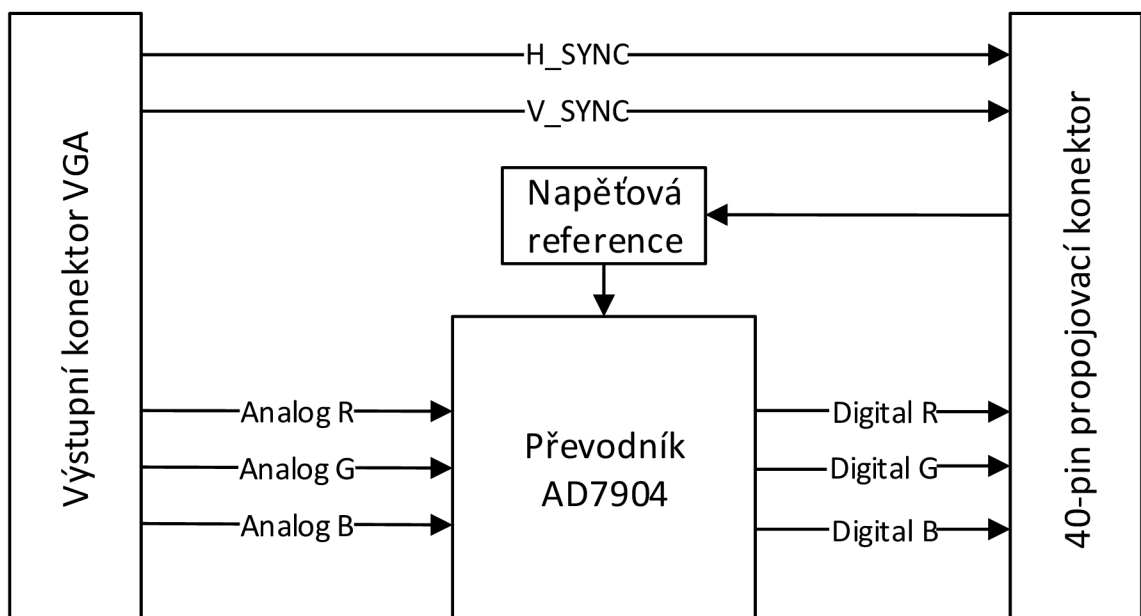
Obrázek 3-5: Demonstrace funkce video modulu

Byl vytvořen testovací program, který slouží k demonstraci funkčnosti modulu. Tento program Součástí práce je také testovací program, který slouží k demonstraci funkčnosti modulu. Tento program zobrazuje všechny použitelné barvy na rozlišení 800 na 600 bodů s obnovovací frekvencí 72 Hz.

### 3.3 Vstupní video modul

V rámci předcházející semestrální práce byl proveden návrh realizace vstupního video modulu. Tato realizace je možná dvěma způsoby. Prvním je využití komparátorů. Toto řešení je sice velice rychlé ale z hlediska náročnosti na hardware velice problematické, každý bit totiž musí mít svůj komparátor, proto byla zvolena realizace pomocí A/D převodníku. Vhodný převodník by měl být dostatečně rychlý a schopný pracovat se vstupním signálem o amplitudě 1 V, takže je nutné hledat mezi produkty, které budou určeny přímo pro zpracování video signálu.

Pro realizaci byl zvolen A/D převodník z nabídky firmy Analog Devices, model AD7904. Tento převodník pracuje s napájecím napětím 2,7 – 5,25 V. Vstupní signál se může lišit od 0 V až do referenčního napětí. Při použití napěťové reference tedy odpadá nutnost zesilování vstupního signálu. Výstupní logická jednička je o velikosti napájecího napětí sniženého o 0,2 V. Logická nula je pak rovna napětí 0,4 V. Data jsou odesílána pomocí rozhraní SPI. Tento obvod v sobě integruje čtyři A/D převodníky, pro realizaci modulu tedy dostačuje jeden obvod.[6]



Obrázek 3-6: Blokové schéma vstupního video modulu

Při dalším návrhu se ale ukázalo, že komunikace mezi modulem a vývojovým kitem by byla problematická zejména z hlediska rychlosti obvodu FPGA,

který vývojová deska obsahuje. Kvůli tomu a značné časové náročnosti a obtížnosti vývoje tohoto modulu včetně programového vybavení od něj bylo upuštěno.

## 4 ZÁVĚR

V této bakalářské práci byl popsána vývojová deska Spartan-3 Starter kit, pro kterou jsou navrženy rozšiřující moduly. Byla rozebrána problematika návrhu těchto audio a video modulů a v samostatných částech rozebrán návrh a realizace jednotlivých modulů. Dále následovala realizace modulů, ze kterých byl vzhledem k náročnosti vypuštěn vstupní video modul. Výstupy práce jsou popsány v dalších odstavcích.

Audio modul je navržen jako jeden modul, který může fungovat jako vstupní i jako výstupní modul. Tím je snížen počet navržených modulů, což se příznivě projevuje na ceně a náročnosti výroby. Také to zvyšuje užitnou hodnotu modulu, který je tak možno použít pro více úloh. Jako analogově-digitální a digitálně-analogový převodník slouží obvod typu *kodek*, konkrétně produkt firmy Texas Instruments TLV320AIC23B. Tento *kodek* v sobě integruje nejenom D/A a A/D převodníky, ale obsahuje také sluchátkový zesilovač, čímž odpadá nutnost použití externího zesilovače. Je navrženo jak schéma obvodu, tak deska plošných spojů a realizovány dva prototypy. První prototyp měl špatné rozvržení BNC konektorů, takže nebylo možné zapojit více konektorů naráz. Tato chyba byla opravena a vznikla druhá prototypová deska, kde už nejsou žádné další problémy. Byl vytvořen obslužný program v jazyce VHDL, který modul zprovozní v módu digitální bypass, což znamená, že výukový kit přijímá data ze vstupu *kodeku* a tato data beze změny odesílá na výstup *kodeku*. Tento program je určen k dalšímu rozšíření podle potřeb výuky či studentů. Funkce obslužného programu byla vysvětlena pomocí simulací. Měřením bylo ověřeno z důvodu vadného *kodeku* pouze rozhraní SPI. Součástí výstupu je také uživatelský manuál, který popisuje funkci modulu, obslužného programu a možnosti jejich další úpravy.

Výstupní video modul je navržen s digitálně analogovým převodníkem. V návrhu v předcházející semestrální práci byla navržena realizace převodníku pomocí rezistorové sítě R-2R, ta byla ale z důvodu náročnosti na přesnost rezistorů a z toho plynoucích problémů s převodem signálu zavržena. Jako vhodný převodník byl zvolen obvod firmy Analog Devices, typ ADV7125. Tento obvod je přímo určen pro práci s video signálem. Obsahuje tři osmibitové digitálně analogové převodníky s paralelním vstupem, podporuje také signály kompozitní signály SYNC a BLANK. Bylo navrženo jak schéma obvodu, tak deska plošných spojů. Prototyp byl osazen a ověřena jeho funkčnost. Byl vytvořen testovací program, který zobrazuje na monitor všechny použitelné barvy a přechod z černé do bílé na rozlišení 800x600 bodů s obnovovací

frekvencí 72 Hz. Dále byl vytvořen také uživatelský manuál, který studentům vysvětluje funkci modulu a poskytuje potřebné informace k vytvoření obslužného programu.

# SEZNAM POUŽITÉ LITERATURY

- [1] **Spartan-3 FPGA Starter Kit Board User Guide** [online - PDF] [cit. 05-12-2015]  
Dostupné z: [http://www.xilinx.com/support/documentation/boards\\_and\\_kits/ug130.pdf](http://www.xilinx.com/support/documentation/boards_and_kits/ug130.pdf)
- [2] **TLV320AIC3106Q-1 | Audio Codec | Description&Parametrics** [online] [cit. 11-12-2015]  
Dostupné z: <http://www.ti.com/product/tlv320aic3106-q1>
- [3] **36POB – Vykreslování grafiky na VGA** [online] [cit. 12-12-2015]  
Dostupné z: <http://bruxy.regnet.cz/fel/36POB/vga.html>
- [4] **VESA Signal 800x600 @ 72 Hz timing** [online] [cit. 23-03-2016]  
Dostupné z: <http://tinyvga.com/vga-timing/800x600@72Hz>
- [5] **I2S bus specification** [online - PDF] [cit. 03-05-2016]  
Dostupné z: [https://web.archive.org/web/20060702004954/http://www.semiconductors.philips.com/acrobat\\_download/various/I2SBUS.pdf](https://web.archive.org/web/20060702004954/http://www.semiconductors.philips.com/acrobat_download/various/I2SBUS.pdf)
- [6] **TLV5620C, TLV5620I Data sheet** [online – PDF] [cit. 15-12-2015]  
Dostupné z: <http://www.ti.com/lit/ds/symlink/tlv5620.pdf>
- [7] **Data sheet AD7904/AD7914/AD7924** [online - PDF] [cit. 15-12-2015]  
Dostupné z: [http://www.analog.com/media/en/technical-documentation/data-sheets/AD7904\\_7914\\_7924.pdf](http://www.analog.com/media/en/technical-documentation/data-sheets/AD7904_7914_7924.pdf)
- [8] **Data sheet ADV7125** [online - PDF] [cit. 03-05-2016]  
Dostupné z: <http://www.analog.com/media/en/technical-documentation/data-sheets/ADV7125.pdf>
- [9] **TLV320AIC23B Datasheet** [online - PDF] [cit. 03-05-2016]  
Dostupné z: <http://www.ti.com/lit/ds/symlink/tlv320aic23b.pdf>



## **SEZNAM SYMBOLŮ, VELIČIN A ZKRATEK**

<b>FPGA</b>	<b>Field Programmable Gate Array</b>
<b>RAM</b>	<b>Random Access Memory</b>
<b>JTAG</b>	<b>Joint Test Action Group</b>
<b>BGA</b>	<b>Ball Grid Array</b>
<b>SOT-23</b>	<b>Small Outline Transistor</b>
<b>SMD</b>	<b>Surface Mounted Devices</b>
<b>TSSOP</b>	<b>Thin-Shrink Small Outline Package</b>
<b>QFP</b>	<b>Quad Flat Package</b>
<b>QFN</b>	<b>Quad Flat No-leads (Package)</b>
<b>SPI</b>	<b>Serial Peripheral Interface</b>
<b>I<sup>2</sup>S</b>	<b>Integrated Interchip Sound (sběrnice)</b>

## SEZNAM OBRÁZKŮ

Obrázek 1-1: Deska vývojového kitu Spartan-3 Starter kit, převzato z [1].....	8
Obrázek 2-1: Blokové schéma <i>kodeku</i> TLV320AIC23B, převzato z: [9].....	12
Obrázek 2-2: Blokové schéma audio modulu.....	13
Obrázek 2-3: Osazený audio modul.....	15
Obrázek 2-4: Blokové schéma řídicího programu audio modulu.....	16
Obrázek 2-5: Simulace odesílání registru 3 přes rozhraní SPI.....	17
Obrázek 2-6: Simulace odesílání testovacího signálu přes rozhraní I2S.....	17
Obrázek 2-7: Měření odesílání registru 3 přes rozhraní SPI.....	18
Obrázek 3-1: Schéma rezistorové sítě R-2R.....	20
Obrázek 3-2: Blokové schéma obvodu ADV7125, převzato z [8].....	22
Obrázek 3-3: Blokové schéma výstupního video modulu.....	23
Obrázek 3-4: Osazený video modul.....	25
Obrázek 3-5: Demonstrace funkce video modulu.....	26
Obrázek 3-6: Blokové schéma vstupního video modulu.....	27

## **SEZNAM TABULEK**

Tabulka 2-1: Zapojení jednotlivých pinů audio modulu .....	15
Tabulka 3-1: Zapojení jednotlivých pinů video modulu .....	24

## SEZNAM ROVNIC

- (1) Vyjádření maximální amplitudy výstupního signálu
- (2) Dosazení do vzorce (1)
- (3) Výpočet velikosti kroku výstupního napětí

# SEZNAM PŘÍLOH

## **A Schémata zařízení**

A.1 Schéma audio modulu

A.2 Schéma výstupního video modulu

## **B Desky plošných spojů**

B.1 DPS audio modulu

B.2 DPS video modulu

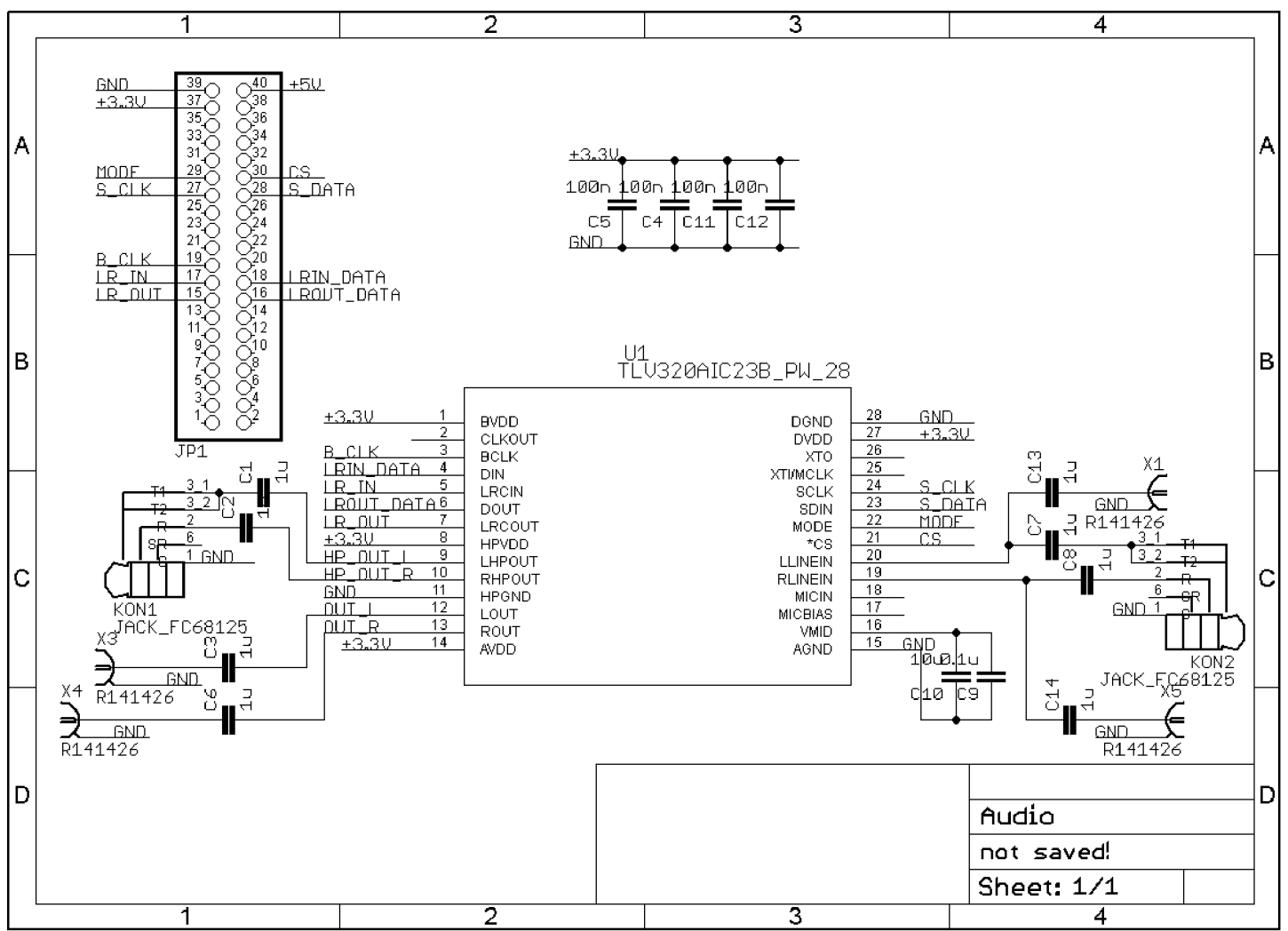
## **C Seznamy součástek**

C.1 Seznam součástek desky audio modulu

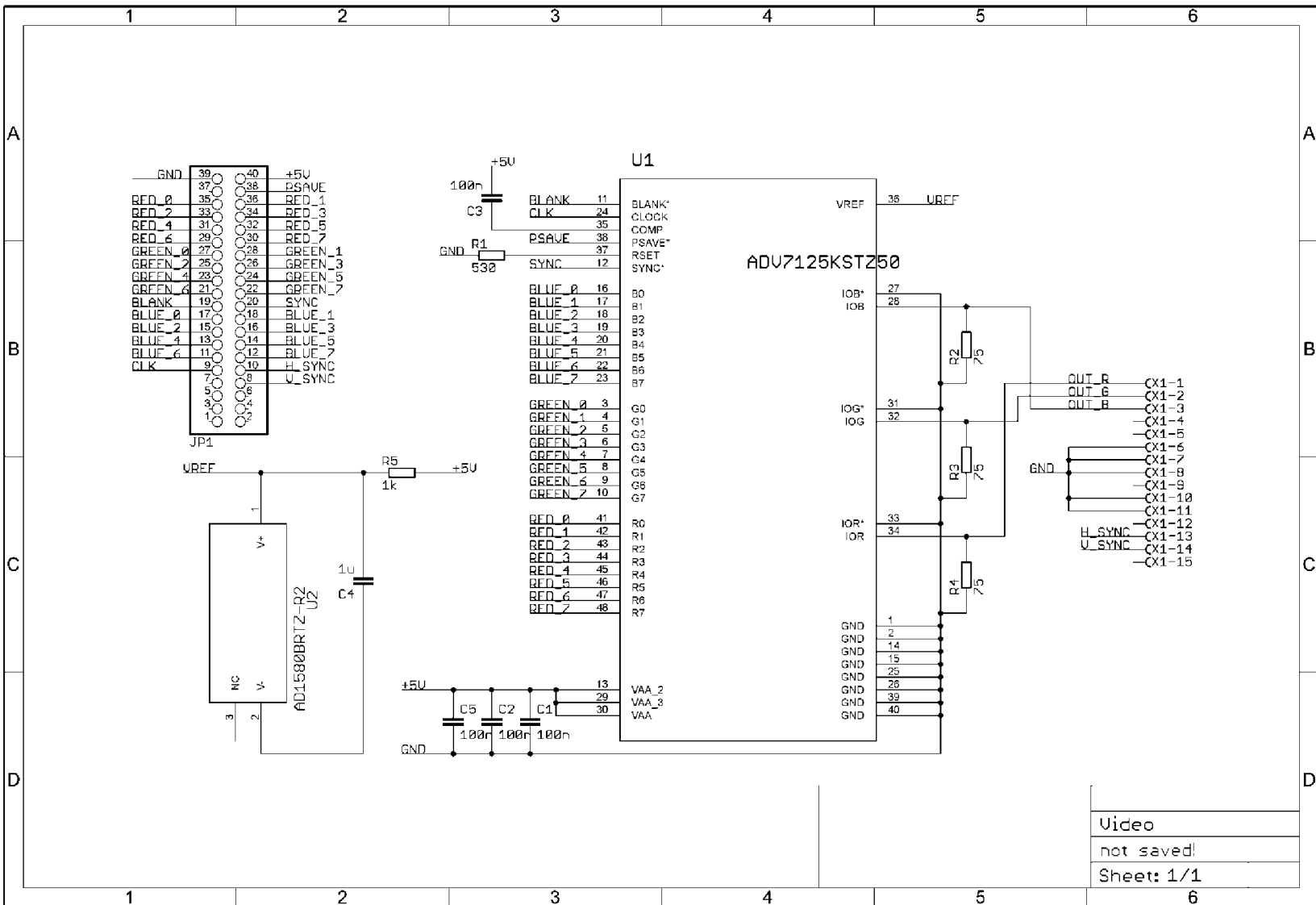
C.2 Seznam součástek desky video modulu

# A SCHÉMATA ZAŘÍZENÍ

## A.1 Schéma audio modulu

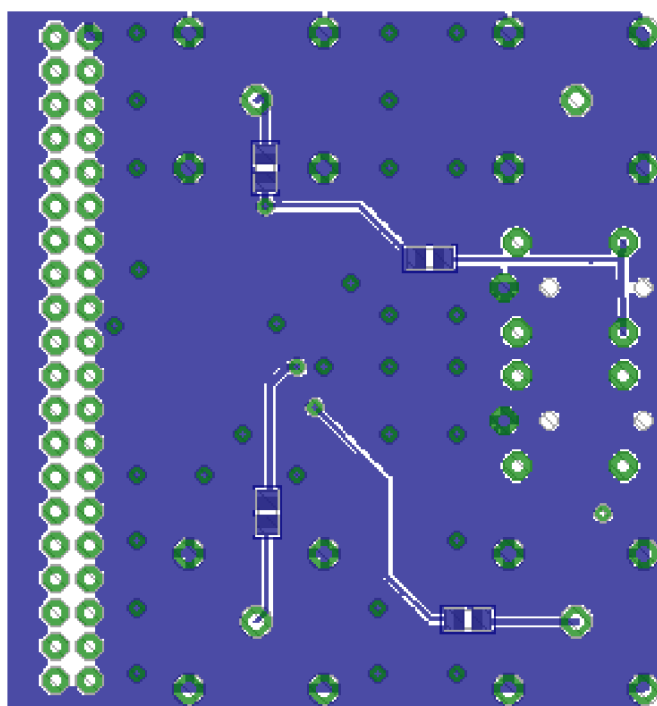
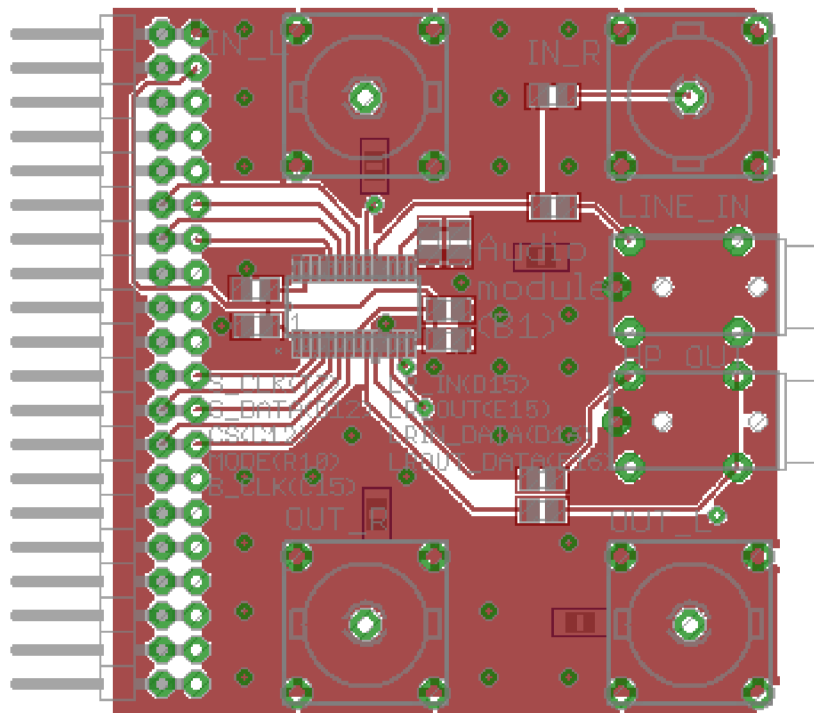


## A.2 Schéma výstupního video modulu



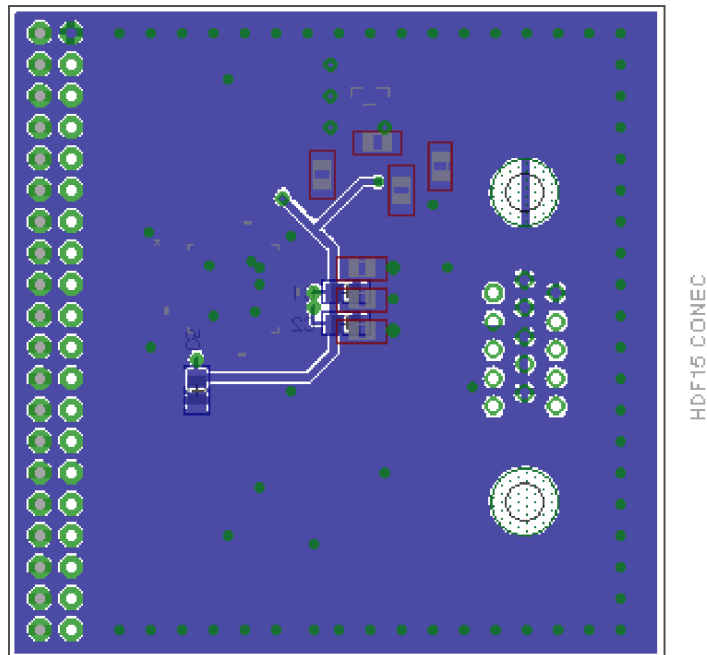
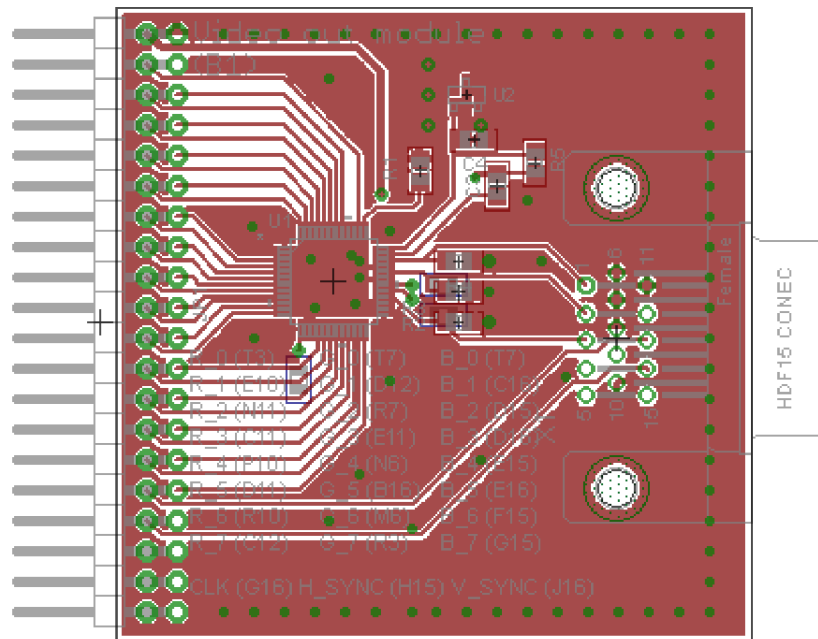
## B DESKY PLOŠNÝCH SPOJŮ

### B.1 DPS audio modulu





## B.2 DPS video modulu



## C SEZNAMY SOUČÁSTEK

### C.1 Seznam součástek desky audio modulu

Farnell ID	poč.	Název	Popis
1212374	1	TLV320AIC23PW	Kodek, pouzdro TSSOP
-	2	FC68125	3,5 mm audio jack
1759432	8	C1, C2, C3, C6, C7, C8, C13, C14	1uF/50V, keramika, SMD 0805
2524906	5	C4,C5, C9, C11, C12	100nF/50V, keramika, SMD 0805
4195115	4	R141426	BNC konektory
2369509	1	C10	10uF/16V, tantal, SMD 0805
-	1	Pinhead 2x20, 90 stupňů	Propojovací konektor

### C.2 Seznam součástek desky video modulu

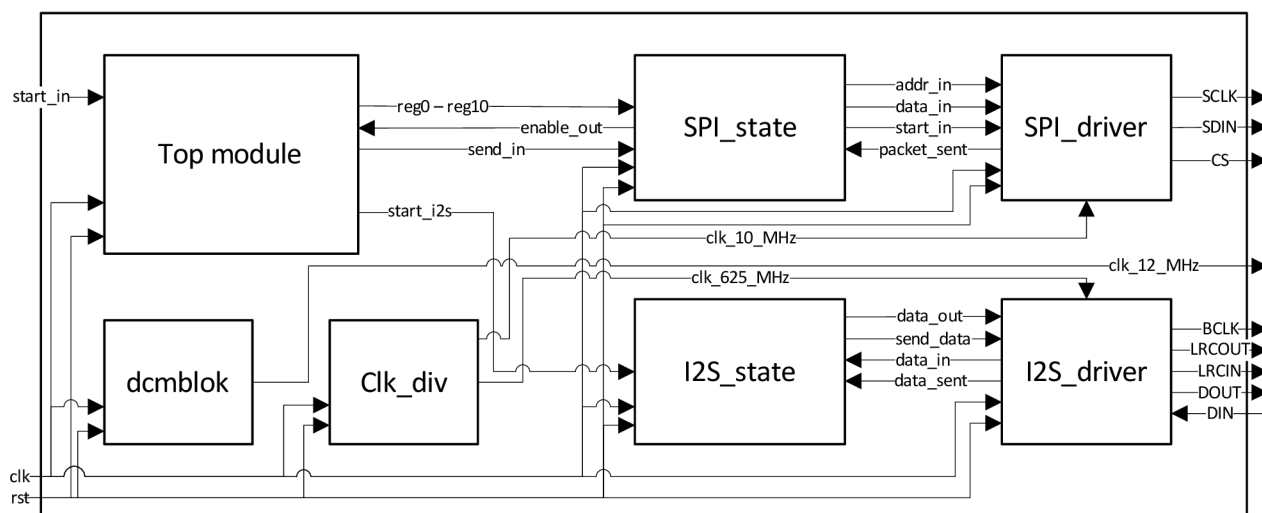
Farnell ID	poč.	Název	Popis
1438734	1	ADV7125KSTZ140	Převodník ADV7125
1660953	1	AD1580BRTZ	Napěťová reference AD1580
2524906	4	C1, C2, C3, C5	100nF/50V, keramika, SMD 0805
1759432	1	C4	1uF/50V, keramika, SMD 0805
1469955	3	R2, R3, R4	Rezistor 75R, SMD 0805
1160139	1	R5	Rezistor 1k, SMD 0805
-	1	R1	Rezistor 530R, SMD 0805
-	1	Pinhead 2x20, 90 stupňů	Propojovací konektor
-	1	Konektor D-SUB	VGA-out

# **D UŽIVATELSKÝ MANUÁL K AUDIO MODULU**

## Obsluha rozšiřujícího audio modulu

Tento rozšiřující modul slouží k připojení k výukovému kitu Spartan-3 Starter board. Je vybaven obvodem Texas Instruments TLV 320AIC23B. Tento obvod typu kodek v sobě integruje jak analogově digitální převodníky, tak digitálně analogové převodníky, které využívají technologii sigma-delta, dále obsahuje také filtry a sluchátkový zesilovač. Kodek podporuje 16, 20, 24 a 32 bitový datový přenos a vzorkovací frekvence od 8 kHz až po 96 kHz.

K obsluze modulu je vytvořen řídicí program, který zajišťuje konfiguraci modulu a jeho funkci v módu digital bypass. To znamená, že signál ze vstupu je načten obvodem FPGA a odeslán zpět na výstup. Program se skládá z šesti modulů, viz obrázek 1.



Obrázek 1: Blokové schéma řídicího programu

Modul **clk\_div** slouží jako kmitočtová dělička, která ze systémového signálu **clock** odvozuje časové signály 12,5 MHz, 10 MHz a 6,25 MHz, které dále slouží k časování. Moduly **SPI\_state** a **SPI\_Driver** zajišťují konfiguraci kodeku a obsluhu rozhraní SPI. **SPI\_driver** zajišťuje samotnou komunikaci, tedy odesílání dat do kodeku, **SPI\_state** zajišťuje odesílání desíti konfiguračních registrů. Modul **I2S\_driver** zajišťuje komunikaci přes rozhraní I<sup>2</sup>S a modul **I2S\_state** zajišťuje přijímání a odesílání audio signálu. Posledním modulem je **Top**, který slouží jako řídicí komponenta celého programu. Zajišťuje inicializaci kodeku přes SPI a dál spouští komunikaci přes rozhraní I<sup>2</sup>S. Program je vytvořen tak, aby jej bylo možné upravit podle potřeby, popřípadě jej dále rozšířit.

Označení pinu	Funkce	Popis
T7	S_CLK	Serial clock
D12	S_DATA	Serial data
C12	CS	Chip select
R10	MODE	Volba módu (two-wire/SPI)
C15	B_CLK	I <sup>2</sup> S Bit clock
D15	LR_IN	I <sup>2</sup> S input word clock
E15	LR_OUT	I <sup>2</sup> S output word clock
D16	LRIN_DATA	I <sup>2</sup> S data input
E16	LROUT_DATA	I <sup>2</sup> S data output

Tabulka 1: Připojení jednotlivých pinů na modulu

## Změna konfigurace kodeku

Kodek je nakonfigurovaný k funkci digitálního bypassu, kde jsou všechny další funkce, které by mohly upravovat signál vypnuty. Konfiguraci je možné změnit přenastavením registrů v modulu Top. Nastavení těchto registrů je popsáno v následujících tabulkách.

### Nastavení hlasitosti levého vstupního kanálu - reg1

BIT	D8	D7	D6	D5	D4	D3	D2	D1	D0
Funkce	LRS	LIM	X	X	LIV4	LIV3	LIV2	LIV1	LIV0
Hodnota	0	0	0	0	1	0	1	1	1

LRS – Left/right line simultaneous volume/mute update – synchronizace nastavení levého a pravého vstupního kanálu, 0 = vypnuto

LIM – Left line input mute – Ztlumení levého vstupního kanálu, 1 = ztlumeno

LIV – Nastavení hlasitosti levého kanálu, 11111 = +12 dB, 00000 = -35,5 dB, krok je 1,5 dB

### Nastavení hlasitosti pravého vstupního kanálu - reg2

BIT	D8	D7	D6	D5	D4	D3	D2	D1	D0
Funkce	RLS	RIM	X	X	RIV4	RIV3	RIV2	RIV1	RIV0
Hodnota	0	0	0	0	1	0	1	1	1

RLS – Right/left line simultaneous volume/mute update – synchronizace nastavení pravého a levého vstupního kanálu, 0 = vypnuto

RIM – Right line input mute – Ztlumení pravého vstupního kanálu, 1 = ztlumeno

RIV – Nastavení hlasitosti pravého kanálu, 11111 = +12 dB, 00000 = -35,5 dB, krok je 1,5 dB



OFF – zapnutí obvodu, 0 = zapnuto  
 CLK – clock signál, 0 = zapnuto  
 OSC – Oscilátor, 0 = zapnuto  
 OUT – Výstupy, 0 = zapnuto  
 DAC – DA převodníky, 0 = zapnuto  
 ADC – AD převodníky, 0 = zapnuto  
 MIC – Mikrofonní vstup, 0 = zapnuto  
 LINE – Line input, 0 = zapnuto

### Nastavení zvukového rozhraní - reg8

BIT	D8	D7	D6	D5	D4	D3	D2	D1	D0
Funkce	X	X	MS	LRSWAP	LRP	IWL1	I2L0	FOR1	FOR0
Hodnota	0	0	0	0	1	0	1	1	1

MS – Master/slave, 0 = slave

LRSWAP – prohození levého a pravého kanálu, 0 = vypnuto

LRP – DAC levá/pravá fáze – 0 = Pravý kanál odesílán když LRCIN = high

IWL – délka datového slova, 00 = 16bit, 01 = 20 bit, 10 = 24 bit, 11 = 32 bit

FOR – datový formát, 11 = DSP, 10 = I<sup>2</sup>S

### Nastavení vzorkovací frekvence – reg9

BIT	D8	D7	D6	D5	D4	D3	D2	D1	D0
Funkce	X	CLKOUT	CLKIN	SR3	SR2	SR1	SR0	BOSR	USB
Hodnota	0	0	0	0	1	0	1	1	1

CLKOUT – dělička výstupního časového signálu, 0 = vypnuto, 1 = ½ MCLK

CLKIN – dělička vstupního časového signálu, 0 = vypnuto, 1 = ½ MCLK

SR a BOSR – nastavení vzorkovací frekvence,

- 01110 = 96 kHz DAC, 96 kHz ADC
- 11111 = 88,2 kHz DAC, 88,2 kHz ADC
- 00000 = 48 kHz DAC, 48 kHz ADC
- 10001 = 44,1 kHz DAC, 44,1 kHz ADC
- 01100 = 32 kHz DAC, 32 kHz ADC
- 00110 = 8 kHz DAC, 8 kHz ADC

### Aktivace digitálního rozhraní - reg10

BIT	D8	D7	D6	D5	D4	D3	D2	D1	D0
Funkce	X	X	X	X	X	X	X	X	ACT
Hodnota	0	0	0	0	0	0	0	0	1

ACT = aktivace digitálního rozhraní, 1 = zapnuto

# **E UŽIVATELSKÝ MANUÁL K VIDEO MODULU**



## Obsluha rozšiřujícího VGA modulu

Tento rozšiřující modul slouží k připojení k výukovému kitu Spartan-3 Starter board. Je vybaven integrovaným DA převodníkem ADV7125, který obsahuje tři osmibitové vysokorychlostní DA převodníky určené pro práci s videosignálem.

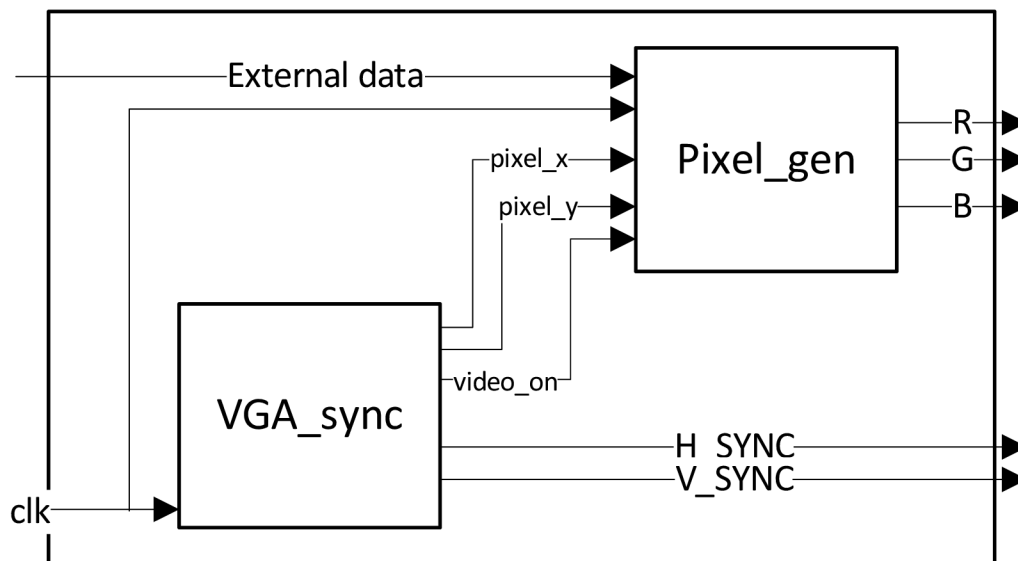
Obvod je vybaven vstupními řídicími signály CLOCK, SYNC, BLANK a P\_SAVE (jejich funkce jsou vysvětleny v tabulce 1), barevnými vstupy R, G, B, z nichž každý má 8 bitů, a analogovými výstupy R, G a B. Jeho funkce je taková, že s náběžnou hranou hodinového kmitočtu načte data na barevných vstupech a převede je na analogový signál a reaguje na řídicí signály.

Řídicí signály	Popis
CLOCK	Vstup hodinového signálu, který časuje celý obvod a odpovídá frekvenci generování bodů.
SYNC	Vstup kompozitní synchronizace, která se vsunuje do zelené barvy, aktivní v log. 0.
BLANK	Při hodnotě tohoto vstupu log. 0 se výstupy barvy nastaví do 0, je používán při zatemnění.
P_SAVE	Při hodnotě log. 0 je obvod přepnut do režimu power save, výstupy se odpojí a vstupy jsou ignorovány.
R_0-R_7	Osmibitový signál Red
G_0-G_7	Osmibitový signál Green
B_0-B_7	Osmibitový signál Blue

Tabulka 1: Popis řídicích signálů obvodu ADV7125

Tento video modul umožňuje práci s 24bitovou barevnou hloubkou, k dispozici tedy je 16 777 216 barev. Vzhledem k frekvenci, na které pracuje obvod Spartan-3, je ideální k práci s rozlišením 800x600 bodů s obnovovací frekvencí 72 Hz, viz tabulka 3.

Řídící program pro modul by se měl skládat z modulu pro generování synchronizačních signálů a obvodu pro generování obrazce.



Obrázek 1: Blokové schéma řídicího programu

Označení pinu (od LSB k MSB)	Funkce	Popis
C12, R10, D11, P10, C11, N11, E10, T3	R <sub>7</sub> - R <sub>0</sub>	Signál red, osm bitů
R3, M6, B16, N6, E11, R7, D12, T7	G <sub>7</sub> - G <sub>0</sub>	Signál green, osm bitů
G15, F15, E16, E15, D16, D15, C16, C15	B <sub>7</sub> - B <sub>0</sub>	Signál blue, osm bitů
H16	CLK	Signál clock
J16	H_SYNC	Horizontal sync
K15	V_SYNC	Vertical sync
C10	P_SAVE	Power save
C16	SYNC	Signál sync
C15	BLANK	Signál blank

Tabulka 2: Připojení jednotlivých pinů na modulu při připojení ke konektoru B1

## Časování

Frekvence generování bodů je daná několika parametry. Pro rozlišení 800x600 s obnovovací frekvencí 72 Hz je frekvence generování bodů 50 MHz. Polarita synchronizačních pulzů je kladná. Je možné generovat obrazce s frekvencí generování bodů až do frekvence DA převodníků, což je 140 MHz. Podle dostupných časování na [www.tinyvga.com](http://www.tinyvga.com) je rozlišením s nejvyšší možnou frekvencí generace bodů 1280x1024@75Hz, popsané v tabulce 4.

Screen refresh rate	72 Hz			
Vertical refresh	48,07692 kHz			
Pixel frequency	50 MHz			
	Vertical timing		Horizontal timing	
	Lines	Time [ms]	Pixels	Time [ $\mu$ s]
Visible area	600	12,4800	800	16,00
Front porch	37	0,7696	56	1,12
Sync pulse	6	0,1248	120	2,40
Back porch	23	0,4784	64	1,28
Whole line	666	13,8528	1040	20,80

Tabulka 3: Časování VESA 800x600 @ 72Hz

Screen refresh rate	75 Hz			
Vertical refresh	79,97630 kHz			
Pixel frequency	135 MHz			
	Vertical timing		Horizontal timing	
	Lines	Time [ms]	Pixels	Time [ $\mu$ s]
Visible area	1024	12,80379	1280	9,48148
Front porch	1	0,01250	16	0,11852
Sync pulse	3	0,03751	144	1,06667
Back porch	38	0,47514	248	1,83703
Whole line	1066	13,32894	1688	12,5037

Tabulka 4: Časování VESA 1280x1024 @ 75 Hz