

Převodník elektrických veličin pro diagnostický systém

Diplomová práce

Studijní program: N2612 – Elektrotechnika a informatika
Studijní obor: 3902T005 Automatické řízení a inženýrská informatika

Autor: **Bc. Karel Štěpánek**
Vedoucí práce: Ing. Petr Fuchs



ZADÁNÍ DIPLOMOVÉ PRÁCE

(PROJEKTU, UMĚLECKÉHO DÍLA, UMĚLECKÉHO VÝKONU)

Jméno a příjmení: **Bc. Karel Štěpánek**
Osobní číslo: **M13000212**
Studijní program: **N2612 Elektrotechnika a informatika**
Studijní obor: **Automatické řízení a inženýrská informatika**
Název tématu: **Převodníky elektrických veličin pro diagnostický systém**
Zadávací katedra: **Ústav mechatroniky a technické informatiky**


Z á s a d y p r o v y p r a c o v á n í :

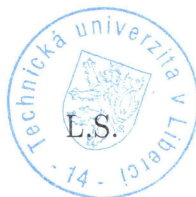
1. Seznamte se s problematikou měření napětí a proudu v třífázových sítích.
2. Navrhněte moduly pro měření napětí a proudů malých třífázových motorů. Je požadováno galvanické oddělení všech kanálů a synchronní vzorkování.
3. Návržené řešení realizujte ve formě prototypu.
4. Proveďte ověření jeho funkčnosti.


Rozsah grafických prací: **dle potřeby dokumentace**
Rozsah pracovní zprávy: **cca 40–50 stran**
Forma zpracování diplomové práce: **tištěná/elektronická**
Seznam odborné literatury:

- [1] **Haasz, Vladimír; Roztočil, Jaroslav; Novák, Jan. Číslicové měřicí systémy; ČVUT 2000**
- [2] **Katalogové listy výrobců, například Analog Devices, Texas Instruments ...**

Vedoucí diplomové práce: **Ing. Petr Fuchs**
Ústav mechatroniky a technické informatiky
Konzultant diplomové práce: **Ing. Richard Schreiber**
Ústav mechatroniky a technické informatiky
Datum zadání diplomové práce: **10. října 2015**
Termín odevzdání diplomové práce: **16. května 2016**


prof. Ing. Václav Kopecký, CSc.
děkan




doc. Ing. Milan Kolář, CSc.
vedoucí ústavu

V Liberci dne 10. října 2015

Prohlášení

Byl jsem seznámen s tím, že na mou diplomovou práci se plně vztahuje zákon č. 121/2000 Sb. o právu autorském, zejména § 60 – školní dílo.

Beru na vědomí, že Technická univerzita v Liberci (TUL) nezasahuje do mých autorských práv užitím mé diplomové práce pro vnitřní potřebu TUL.

Užiji-li diplomovou práci nebo poskytnu-li licenci k jejímu využití, jsem si vědom povinnosti informovat o této skutečnosti TUL; v tomto případě má TUL právo ode mne požadovat úhradu nákladů, které vynaložila na vytvoření díla, až do jejich skutečné výše.

Diplomovou práci jsem vypracoval samostatně s použitím uvedené literatury a na základě konzultací s vedoucím diplomové práce a konzultantem.

Současně čestně prohlašuji, že tištěná verze práce se shoduje s elektronickou verzí, vloženou do IS STAG.

Datum:

Podpis:

Poděkování

Rád bych poděkoval vedoucímu práce Ing. Petru Fuchsovi za odborné vedení, konstruktivní kritiku a v neposlední řadě také za rady při zpracování této práce. Moje díky patří i pánům Ing. Davidu Krčmaříkovi Ph.D a Ing. Jaroslavovi Buchtovi za poskytnutí pomoci se softwarovou částí práce. Dále mi dovolu, abych poděkoval i svým nejbližším a to především přítelkyni a rodičům za jejich neutichající podporu a bezbřehou trpělivost.

Bibliografická citace práce

ŠTĚPÁNEK, Karel. *Převodníky elektrických veličin pro diagnostický systém*. Liberec, 2016. Diplomová práce. Technická univerzita v Liberci, Fakulta mechatroniky, informatiky a mezioborových studií. Vedoucí práce Ing. Petr Fuchs.

Abstrakt

Cílem této diplomové práce je navrhnout a zrealizovat prototyp pro měření napětí a proudů malých třífázových motorů. Následující stránky si kladou za cíl popsat sestavené zařízení jak z hardwarové tak softwarové část.

V úvodní části je provedena rešerše aktuálních možností s přihlédnutím na požadované parametry. Následně je představen koncept navrhovaného zařízení ten je rozdělen na funkční bloky: vstupní obvody, digitalizace, komunikace s PC Tyto bloky jsou nadále do podrobnosti rozebrány. V závěru je zařazen popis softwaru a ukázka otestování prototypu.

Abstract

Disertation purpose is devise and realize the prototype for measure voltage and current at small three phases motors. Purpose these following pages is describe constructed device for hardware and software parts.

At the begining is searches actual possibilities for require parameters. The concept of constructed device is introduced in the next chapters. This part is separete to the blocks: input circuits, digitalization, komunication with PC. These blocks are analyze in detail. Software describtion and demonstration test the prototype are in the end.

Klíčová slova

Diagnostika, A/D převodník, měřicí přípravek, PC, deska plošného spoje, FPGA, CED1Z.

Key words

Diagnostics, A/D converter, measuring fixtures, PC, printed circuit board, FPGA, CED1Z

Obsah

Úvod.....	13
1 Teoretický úvod do problematiky	16
1.1 Kvalita sítě	16
1.1.1 Norma	16
1.1.2 Parametry sítě	17
1.1.3 Monitorování elektrické sítě	17
2 Možná řešení převodníků elektrických veličin.....	18
2.1 Komerční řešení	18
2.1.1 Arduino	18
2.1.2 STM	19
3 Vlastní řešení	20
3.1 Vstupní obvody	22
3.2 Digitalizace	23
3.2.1 Obecná problematika A/D převodníků	23
3.2.3 Stabilizátor napětí	36
3.2.4 Zdroj referenčního napětí.....	37
3.2.5 Součástky pro galvanické oddělení.....	38
3.2.6 DC/DC Měnič	41
3.2.7 Desky měřicího přípravku	43
3.2.8 Testování.....	49
3.3 Komunikace s PC	51
3.3.1 Pracovní verze.....	51
3.3.2 Finální prototyp.....	52
3.3.3 Vývojová deska EVAL-CED1Z	53
3.4 Vícekanálové měření.....	56
3.4.1 Propojovací deska	56

4	Popis ovládacích programů	58
4.1	Program pro CED1Z	58
4.2	Program pro PC	59
5	Používání zařízení	61
5.1	Obslužný program	61
6	Závěr	64
	Literatura	65
	Příloha A: Podklady EAGLE	66
	Příloha B: Ukázka obslužného programu	69
	Příloha C: Seznam součástí	70
	Příloha D: Obsah přiloženého CD	71

Seznam obrázků

Obrázek 2-1:Arduino UNO (vlevo) v porovnání s STM32F429I-DISC1 (vpravo)	19
Obrázek 3-1: Blokové schéma koncepce zařízení	20
Obrázek 3-2:Deska děliče proudu (vlevo) deska děliče napětí (vpravo).....	22
Obrázek 3-3: Ukázka vzorkování a kvantování.....	24
Obrázek 3-4:Schéma 3 bitového paralelního převodníku.....	27
Obrázek 3-5:Schéma aproximačního převodníku.....	28
Obrázek 3-6:Převodník s dvoutaktní integrací.	29
Obrázek 3-7:Blokové schéma Sigma-Delta převodníku.	31
Obrázek 3-8:Čtení dat z AD7765 [9].....	33
Obrázek 3-9:Bity kontrolního registru [9]	33
Obrázek 3-10:Zápis do AD7765 [9]	34
Obrázek 3-11:Funkční schéma [9].....	34
Obrázek 3-12:Schéma zapojení AD7765	35
Obrázek 3-13:Schéma zapojení vstupních obvodů AD7765	35
Obrázek 3-14:Schéma zapojení MCP1700.....	36
Obrázek 3-15:Schéma zapojení ADR444.....	37
Obrázek 3-16:Blokové schéma ADUM1400 a ADUM1401 [14]	39
Obrázek 3-17:Schéma zapojení ADUM 1400 a ADUM1401	40
Obrázek 3-18:Schéma zapojení FDD03-05S1	41
Obrázek 3-19:Konektor na horní desce (vlevo) a konektor na spodní desce (vpravo)...	43
Obrázek 3-20:Konektor na spodní desce	43
Obrázek 3-21:Navržená deska měřicího zařízení	45
Obrázek 3-22:Osazená deska měřicího zařízení	46
Obrázek 3-23:Blokové schéma s vyznačenými signály	48
Obrázek 3-24:Sledované průběhy osciloskopem.....	49
Obrázek 3-25:Blokové schéma navrhovaného zařízení.....	52
Obrázek 3-26:EVAl-CED1Z	53
Obrázek 3-27:Struktura obvodu FPGA	54
Obrázek 3-28:Propojovací deska	56
Obrázek 3-29:Spojené měřicí moduly s propojovací deskou	57
Obrázek 4-1:Ukázka programu zpracování dat	59
Obrázek 4-2:Ukázka programu nastavení parametrů FPGA	60

Obrázek 5-1:Obslužný program - výřez nastavení parametrů	61
Obrázek 5-2:Obslužný program - výřez stavové bity	62
Obrázek 5-3:Naměřené průběhy	63

Seznam tabulek

Tabulka 1: Energetická bilance.....	42
Tabulka 2:Popis pinů na digitalizační desce.....	44
Tabulka 3:Hodnoty odporů pro interní děliče.....	47
Tabulka 4:Měření izolační pevnosti	50

Seznam grafů

Graf 1:Závislost protékajícího proudu na přiloženém napětí (ADUM 1400 a ADUM 1401).....	50
--	----

Seznam zkratek

A/D	Analog to Digital - analogově digitální
D/A	Digital to Analog - digitálně- analogový
V	Volt - jednotka elektrického napětí
A	Ampér - jednotka elektrického proudu
PC	Personal Computer - osobní počítač
CED1Z	Označení vývojového kitu
ČSN EN	Převzatá Evropská norma
Un	Provozní napětí elektrické rozvodné sítě
USB	Universal Serial Bus - univerzální sériové rozhraní PC
DIN	Nosná lišta v elektrotechnice
Hz	Hertz - jednotka frekvence
LCD	Displej z tekutých krystalů
MSB	Most Significant Bit - nejvíce významný bit
LSB	Least Significant Bit - nejméně významný bit
FIR	Finite Impulse Response - filtr s konečnou impulzní odezvou
THD	Total Harmonic Distortion - celkové harmonické zkreslení
SNR	Signal to Noise Ratio - poměr signálu vůči šumu
MCLK	Master Clock Input - hlavní hodinový signál
RESET	Resetovací signál
SYNC	Synchronization Input - synchronizační signál
FSI	Frame Sync Input - signál vstupu synchronizačního rámce
SDO	Serial Data Out - signál výstupu sériových dat
FSO	Frame Sync Out - signál výstupu synchronizačního rámce
SCO	Serial Clock Out - signál výstupních sériových hodinový
SDI	Serial Data Input - signál vstupních sériových dat
SMD	Surface Mount Device - součástky pro povrchovou montáž
DPS	Deska Plošného Spoje
Mb/s	Megabit za sekundu - jednotka přenosové rychlosti
FPGA	Field Programmable Gate Array - programovatelné hradlové pole
LED	Light Emitting Diode - svítivá dioda
CD	Compact Disc - optický disk k ukládání informace
W	Watt - jednotka výkonu
CAT	Computer Aided Testing - počítačový testovací systém
SMR	Series Mode Rejection - sériové rušení
EOC	End Of the Conversion - platnost ukončení převodu

Úvod

Na Úvod mi dovoluete trochu pojmu a historie. Rád bych začal vysvětlením slova diagnóza, protože název této práce je „Převodníky elektrických veličin pro diagnostický systém“ bylo by rozumné vysvětlit si právě tento pojem, abychom se vyvarovali možnému nedorozumění ze špatného výkladu daného výrazu.

Tento výraz pochází z řeckého slova DIA-GNOSIS¹ což znamená „skrze poznání“. Původně tento termín patřil do medicíny a znamenal vyšetření pacienta. Postupem času se však dostal do technické praxe.

Diagnostika je poznávací proces, jehož cílem je komplexní a hloubkové poznání diagnostikovaného systému, jakožto množiny navzájem se ovlivňujících prvků, za pomoci nedestruktivního a bezdemontážního měření.

Základní úkoly diagnostiky jsou:

- a) **Detekce vady nebo poruchy**, tj. vyhodnocení zda se ve zkoumaném objektu nevyskytla vada nebo porucha.
- b) **Lokalizace vady nebo poruchy**, tj. nalezení místa vady nebo porucha ve zkoumaném objektu.

Sběr dat může probíhat:

1) **ON-LINE** data jsou získávána za provozu. Měřicí systém můžeme trvale nebo periodicky připojovat k diagnostikovanému objektu, v takovém to případě mluvíme o **monitorování**. Jedná se o sledování technického stavu zkoumaného objektu kontinuálně nebo v pravidelných intervalech a vyhodnocování zda nedochází k překročení mezních bezpečnostních stavů a není nutno zkoumaný objekt odstavit z provozu.

V dnešní době může být ON-LINE měřicí systém součástí zpětné vazby řídicího systému pak hovoříme o Tzv. CAT - Computer Aided Testing systému. Tento systém dokáže obsluze pomoci nalézt poruchu, nebo ji dokonce sám lokalizuje, a pokud má dostatek funkčních bloků je schopen řešit poruchovou situaci bez lidské obsluhy.

¹ V některé literatuře se také uvádí DIA-GNOZIS.

2) **OFF-LINE** data jsou získávána z objektu, který je mimo provoz nebo sběr dat probíhá za provozu, ale k samotnému vyhodnocení dat dochází na jiném místě a se zpožděním.

Tato práce nemá za cíl do podrobnosti zkoumat všechny možné obory a popisovat jakými způsoby se v těchto oborech diagnostika provádí. V následujícím textu se zaměříme pouze na diagnostiku asynchronních elektrických motorů.

Diagnostika v technické praxi je důležitá především pro to, že hledá vhodné postupy umožňující odhalit poruchy motorů ještě před tím, než dojde k ohrožení správné činnosti nebo dokonce selhání stroje.

V současnosti jsou společnosti tlačeny do pozice, kdy musí kvůli objemům výroby do podrobnosti plánovat všechny operace týkající se výrobních procesů. V tomto bodě nastává důležitá úloha diagnostiky, protože když se odhalí hrozící porucha ještě před tím než se stane, tak se může naplánovat odstávka stroje na chvíli, kdy je to pro výrobu nej přijatelnější.

K diagnostice se používá množství metod, které spočívají v analýze různých fyzikálních veličin (statorových proudů, vibrací, magnetického toku nebo teploty). Z důvodu cenové nenáročnosti a snadné použitelnosti se dnes soustředíme především na získávání přesných, úplných a prediktivních diagnostických údajů z elektrických veličin jako jsou statorové proudy a napětí.

K měření elektrických veličin je možné použít širokou škálu různě složitých přístrojů, od poměrně jednoduchých a levných voltmetrů a ampérmetrů až po vcelku složité a drahé laboratorní přístroje, jakými jsou osciloskopy nebo analyzátory sítě.

Jednodušší přístroje slouží spíše k detekci napětí a proudu. Mnohdy mají pouze malý display pro zobrazení naměřené hodnoty. Toto technické řešení zobrazí pouze číslo vypovídající o velikosti efektivní hodnoty měřené veličiny.

Oproti tomu osciloskopy slouží k zjištění časového průběhu měřené veličiny, maximální hodnoty, střední hodnoty a dají se použít ve velkém množství úloh. Bohužel, jejich velkou nevýhodou jsou pořizovací náklady, které dosahují u takového zařízení, až stovky tisíc.

Zvýše uvedených důvodů si tato práce klade za cíl vytvořit zařízení sloužící k měření, zobrazení a zápisu průběhu elektrických veličin. Na Fakultě mechatroniky, informatiky a mezioborových studií (FM) pod Ústavem mechatroniky a technické informatiky (MTI).

Pokud má být výsledný produkt použitelný v praxi je zapotřebí stanovit jednoznačné cíle a požadavky na vyvíjené zařízení. Jedním takovým ukazatelem je třída přesnosti měřícího přístroje. Jedná se o maximální relativní chybu přístroje. Při návrhu měřícího zařízení byla snaha o docílení co nejvyšší třídy přesnosti. Výsledky měření by měli být zobrazeny na čtyři desetinná místa.

Na šířku pásma vstupního signálu nejsou kladeny velké nároky. Měření by mělo probíhat na klasické rozvodné síti s pracovním kmitočtem 50 Hz. Právě maximální zobrazitelná frekvence výrazně zvyšuje složitost a náklady na vyvíjené zařízení.

Náš diagnostický přípravek by měl být koncipován jako měřící karta k PC. Měřená data by se měla zpracovat a vykreslit na PC. K tomuto účelu byla zvolena USB sběrnice z důvodu rychlosti komunikace, ale hlavně pro svou kompatibilitu s počítači typu PC, velká výhoda je v tom, že i nejnovější standard sběrnice USB 3.0 je zpětně kompatibilní. To umožňuje připojení zařízení k nejnovějším počítačům, tak i k PC starým 10-15 let, bez zbytečných investic do speciální linky.

Nezbytností pro správné fungování je vytvoření obslužného programu pro ovládání měřícího zařízení. U obslužného programu byl kladen důraz na jednoduchost a intuitivní ovládání.

1 Teoretický úvod do problematiky

Začátek kapitoly cituje normu zabývající se kvalitou elektrické sítě. Definuje určité pojmy a zdůrazňuje co je potřeba u elektrické sítě sledovat a jak její kvalita ovlivňuje funkci spotřebičů.

1.1 Kvalita sítě

Kvalitou elektrické sítě, která musí být zaručena, se zabývají normy ČSN EN 50 160 [2] a ČSN IEC 38. Kvalita elektrické energie znamená dodržení parametrů dodávky odběrového množství ze systému, který provádí dodávku. Parametry elektrické energie tedy jsou:

- 1) Kmitočet neboli frekvence, který je pro Českou republiku a Evropu 50 Hz s povolenou tolerancí $\pm 1\%$ po 99,5% roku.
- 2) Napětí, které musí být za normálních provozních podmínek v síti $U_n = \pm 10\%$ po 95% roku.

1.1.1 Norma

„Za normálních provozních podmínek rychlé změny napětí obecně nepřekračují $5\% U_n$, za určitých okolností se však mohou vyskytnout několikrát denně rychlé změny napětí až do $10\% U_n$ “[2]

„Za normálních provozních podmínek může být očekávaný počet krátkodobých poklesů napětí během roku od několika desítek až do jednoho tisíce. Většina krátkodobých poklesů napětí má dobu trvání kratší než 1 sekunda a zbytkové napětí větší než 40% . Občas se však mohou vyskytnout krátkodobé poklesy napětí s větší hloubkou a delší dobou trvání. V některých oblastech se mohou velmi často vyskytovat krátkodobé poklesy napětí se zbytkovým napětím mezi 85% až $90\% U_n$ jako následek spínání zatížení u uživatelů.“[2]

1.1.2 Parametry sítě

Hodnoty parametrů jsou pro spotřebitele elektrické energie definovány pro společný napájecí bod, ke kterému jsou spotřebitelé připojeni. Napájecí bod je nejbližší místo veřejné rozvodné sítě k odběrateli. Obvykle je to místo, kde je umístěn měřicí prvek odběru elektrické energie.

Napětí v síti nepříznivě ovlivňuje úbytky napětí. Ty vyvolávají zátěžný proud, který teče přírodním vedením. Tyto úbytky jsou úměrné vzdálenosti spotřebiče od společného napájecího bodu. Je důležité dodržet kvalitu dodávané elektrické energie, neboť pokud bude hodnota napětí na spotřebičích vyšší, než je povolena normou, bude se zkracovat doba životnosti spotřebičů a také bude docházet ke stárnutí izolace přírodních vodičů. Zvětší se ztráty a zvýší se četnost poruch.

Pokud ovšem bude hodnota napětí nižší, než je povoleno, dojde k výraznému poklesu výkonu spotřebičů, špatné funkci zařízení nebo úplnému vypnutí zařízení (v krajním případě poškození spotřebičů).

1.1.3 Monitorování elektrické sítě

Sledováním kvality elektrické sítě se zabývá velké množství výrobců různých elektronických zařízení. Jedná se o zařízení, která se dají připevnit na DIN lištu přímo do rozvaděčů, nebo se jedná o přenosné přístroje různých rozměrů. Přístroje tohoto typu mohou obsahovat LCD display a přímo ukazovat naměřené výsledky nebo jsou připojeny k PC různými typy rozhraní a až zde dochází ke zpracování naměřeného signálu.

O použití těchto přístrojů uvažujeme spíše v průmyslu, kde dochází k výpadkům technologií nebo k zastavení celé výrobní linky. Pak je zapotřebí odstranit takovéto poruchy nebo prokázat, že poruchy způsobil dodavatel elektrické energie. Pokud se prokáže, že za výpadek může dodavatel elektrické energie, je možné po něm vymáhat ušlý zisk. Někdy se jedná i o stovky tisíc korun a proto někteří odběratelé elektrické energie neváhají s pořízením některých měřících přístrojů určených pro průmysl. Taková investice může být od desítek až po stovky tisíc korun.

2 Možná řešení převodníků elektrických veličin

V dnešním technickém světě máme na výběr hned z několika možností jak řešit zadaný úkol. V této kapitole si probereme možná řešení, řekneme si o jejich parametrech a pokusíme se vybrat nejvhodnější realizaci pro náš případ.

Požadované parametry zařízení jsou více kanálové měření, galvanické oddělení každého kanálu, šířka pásma 8 kHz, synchronní vzorkování a minimálně 20ti bitové rozlišení.

2.1 Komerční řešení

Jedná se o kompletní hardwarové řešení založené na různých platformách, které jsou dodávány mnoha společnostmi po celém světě. Po zakoupení libovolného výrobku obdržíte zařízení, připravené k použití. V některých případech je nutné výrobek naprogramovat pro konkrétní činnost.

K velice rozšířeným zařízením patří přístroje založené na platformách Arduino nebo STM od firmy STMicroelectronics.

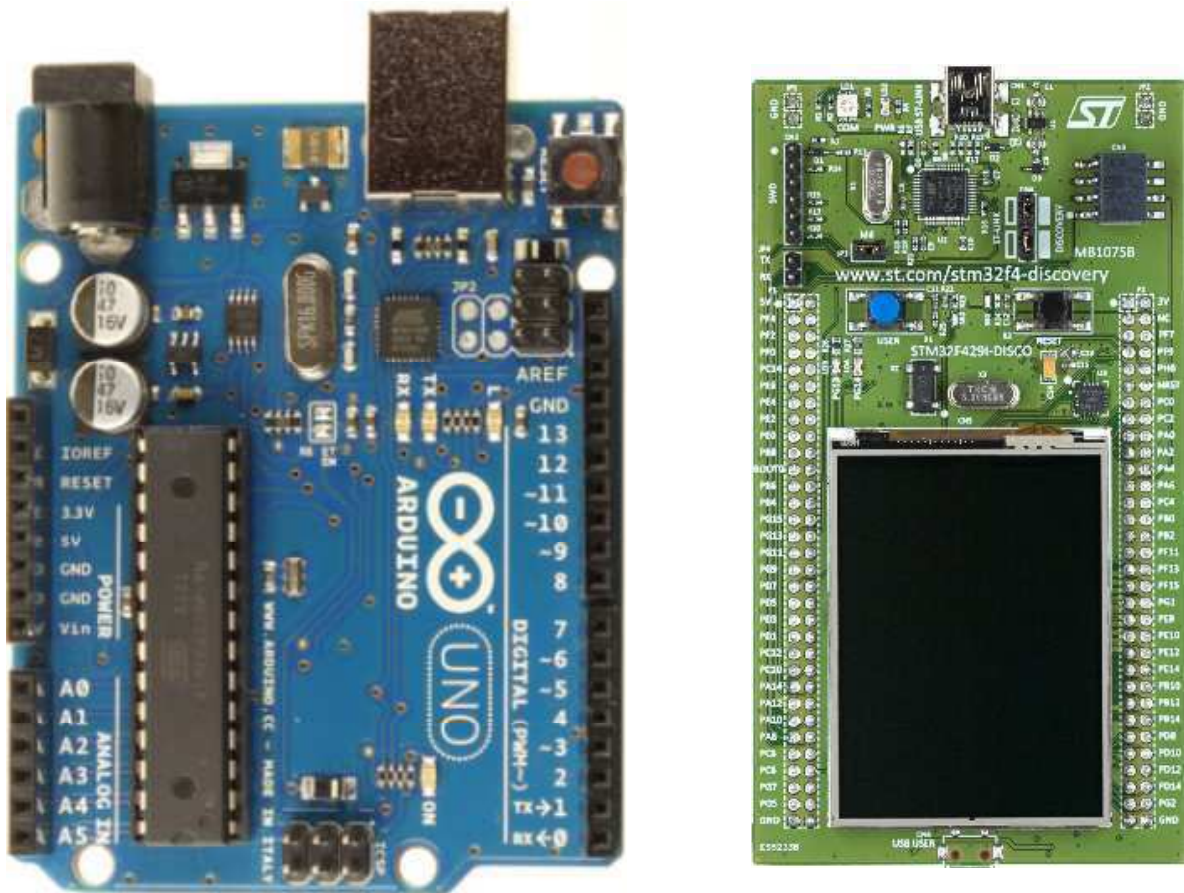
2.1.1 Arduino

Jedná se o Open Source project což znamená, že všechna schémata a návody jsou sdílěna na webu zcela zdarma. Arduino bylo vytvořeno jako levný vývojový set pro studenty. Na každé vývojové desce najdeme procesor od firmy Atmel a k němu přidané různé elektrické komponenty podle typu desky. Arduino nabízí celkem 14 typů desek od malých a relativně jednoduchých až po velmi složité s výkonem menších počítačů. Programuje se pomocí Processing, jedná se o programovací jazyk určený k výuce programování s vlastním editorem.

Nespornou výhodou Arduina je obsáhlá komunita uživatelů, kteří své projekty umisťují na různá fóra na internetu, takže se správnými klíčovými slovy a znalostí anglického jazyka se dá vytvořit prakticky cokoliv. V našem případě vytvoření voltmetru zabere asi 5 minut. Většina desek má v sobě zabudované A/D převodníky proto stačí napsat pár řádků kódu a jednoduchý voltmetr je na světě. Bohužel jeho rychlost ani přesnost není dostačující pro naše účely, proto se od tohoto řešení upustilo.

2.1.2 STM

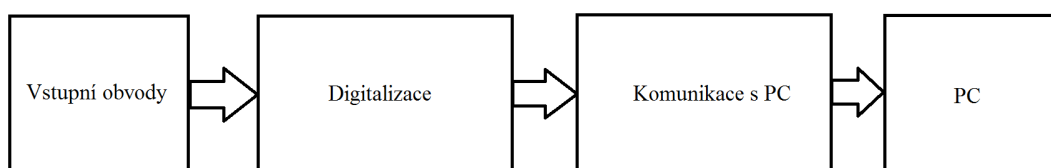
Obdobným řešením jako je Arduino je i vývojový kit STM32F429I-DISC1 od firmy STMicroelectronics. Tento kit je velice levný a v porovnání s Aduinem má i výhodu v podobě 2,4" QVGA TFT LCD displeje, díky tomu není nutné připojovat toto zařízení k PC. Mezi slabé stránky tohoto zařízení patří 16 bitový převodník a proto je pro účely vyvíjeného zařízení nevhodné.



Obrázek 2-1: Arduino UNO (vlevo) v porovnání s STM32F429I-DISC1 (vpravo)

3 Vlastní řešení

Jako jedna z prvních věcí byl zvolen koncept navrhovaného zařízení. Pro řešení problematiky měření třífázových sítí, která byla popsána již v kapitole 1.1.3 byl zvolen koncept využívající zaběhnutého a fungujícího modelu v podobě samostatného A/D převodníku pro přesný převod a následné zpracování v řídicím obvodu. Toto řešení se pro danou problematiku jeví jako takřka ideální. Podobná řešení využívají i výrobci komerčních zařízení.



Obrázek 3-1: Blokové schéma koncepce zařízení

Dále budou věnovány samostatné kapitoly jednotlivým blokům. V každé kapitole bude volba součástek, návrh schématu, návrh desky plošných spojů a otestování funkce.

Zhotovení schématu probíhalo ve vývojovém prostředí EAGLE (Easily Applicable Graphical Layout Editor) ve verzi 7.2.0. Jedná se o program určený k tvorbě elektrotechnických schémat a desek plošných spojů. Verze 7.2.0 je stejně jako předchozí verze rozdělena na placenou a neplacenou část. Volně šiřitelná verze obsahuje určitá omezení oproti verzi placené. Jsou to limitovaná plocha desky na 100 x 80 mm (4 x 3.2 palce), možnost využít pouze dvě signálové vrstvy a také fakt, že schéma musí být vytvořeno pouze na jednom listu. Na žádné z těchto omezení nebylo při návrhu DPS narazeno.

EAGLE má širokou uživatelskou základnu a je podporován i výrobci elektrotechnických součástek, takže obsahuje velké množství neustále aktualizovaných knihoven, obsahujících nové a nové součástky. Knihovny obsahují jak schematickou značku příslušného prvku, tak i pouzdra, ve kterých se příslušné součástky vyrábí. To umožňuje výběr součástky a osazení na DPS. Pokud se stane, že daná součástka není v databázi, dá se velice snadno vytvořit přímo v EAGLU. Ne všechny zvolené součástky EAGLE obsahoval a tak byla vytvořena knihovna součástek s názvem DPTUL a v tomto seznamu byli vytvořeny všechny potřebné součástky. Databáze je na přiloženém CD.

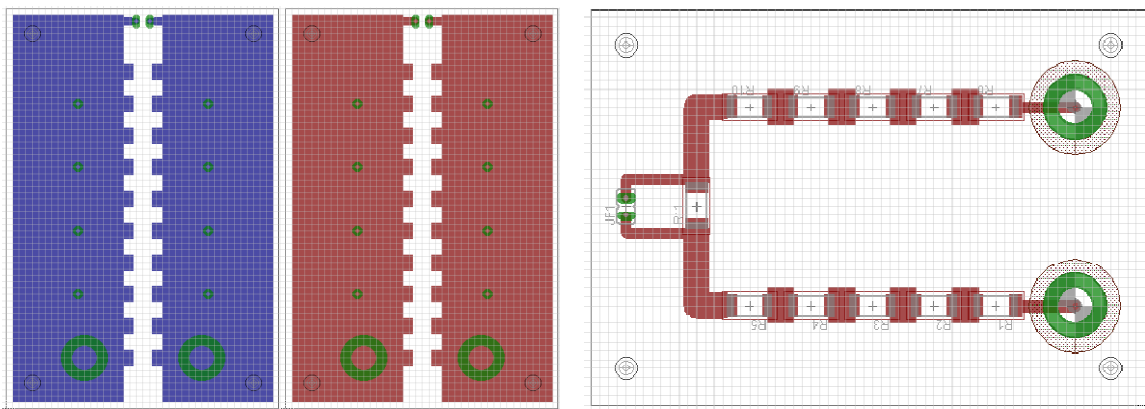
Samotné schéma bylo pro přehlednost rozděleno do několika samostatných bloků. Všechny součástky byly zapojeny podle doporučeného zapojení od výrobce. To zpravidla bývá uvedeno v katalogových listech jednotlivých součástek.

Desky měřícího přípravku jsou celkem 3. První dvě z těchto desek slouží k měření. Jelikož v požadavcích na vyvíjené zařízení je schopnost měření více kanálů. Tento požadavek je možné například vyřešit i pomocí více kanálového A/D převodníku, avšak z důvodů nezávislosti kanálů a zajištění synchronního vzorkování jsem přistoupil k řešení, kdy je pro každý kanál navrhnutá samostatná deska. Tímto způsobem docílíme synchronního vzorkování, které umožňuje měřit fázový posun.

3.1 Vstupní obvody

Úkol vstupních obvodů je přizpůsobit napětí a proud měřeného zařízení na úroveň zpracovatelné A/D převodníkem. V zadání je zmíněno, že měřicí přípravek by měl sloužit k měření malých třífázových motorů. Proto je nezbytné zařídit vstupní rozsah měřicího zařízení 1000 V pro měření napětí a 20 A pro měření proudu.

Tyto obvody již byli vyřešeny v ročníkovém projektu [8] a proto výsledky tohoto projektu budou použity u výsledného zařízení.



Obrázek 3-2: Deska děliče proudu (vlevo) deska děliče napětí (vpravo)

Proudový dělič je navržen tak, aby zabíral co největší plochu z důvodů rovnoměrného rozložení proudu a lepšího chlazení.

Napěťový dělič musí dodržet izolační mezery mezi odpory aby nedošlo k průrazu napětí.

3.2 Digitalizace

A/D převodník je nedílnou součástí diagnostických systémů pro elektrické veličiny. Jelikož každá fyzikální veličina je v čase spojitá (analogová), musí existovat zařízení převádějící tento signál z jeho přirozené podoby na tvar, který umožní jeho zpracovatelnost v moderní číslicové technice.

3.2.1 Obecná problematika A/D převodníků

Analogově-digitální převodník je zařízení, sloužící k číslicovému zpracování analogového vstupního signálu. Hlavní funkcí je převést okamžitou úroveň vstupního signálu (nejčastěji napětí) na binární datové slovo. Často se v českém textu označuje jako A/D (Analogově Digitální), A/Č (Analogově Číslicový), nebo ADC (Analog to Digital Converter).

Převodníky se uplatňují k digitalizaci obrazového signálu, zvuku, v digitálních měřicích přístrojích a řadě nejrůznějších aplikací. V souvislosti s nimi se používají dvě zkratky a to MSB (Most Significant Bit) bit s nejvyšší vahou a LSB (Least Significant Bit) bit s nejnižší vahou. V praxi se jedná o dva krajní bity datového slova, přičemž MSB je bit nejvíce vlevo a naopak LSB je bit nejvíce vpravo.

Parametry převodníků

Při výběru A/D převodníku bychom měli znát jeho vlastnosti a vědět jaké vlastnosti se u A/D převodníků udávají.

Vlastnosti pro výběr A/D převodníku jsou:

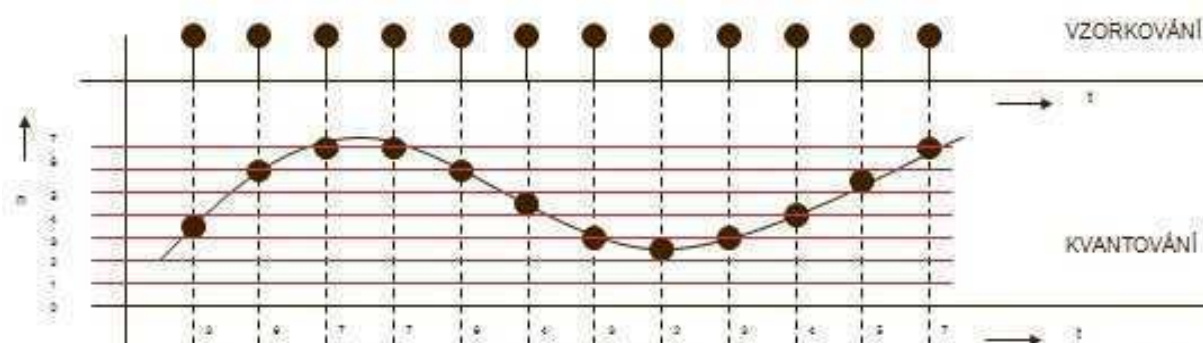
- ✓ **Rozlišení = počet bitů A/D převodníku**
- ✓ **Vzorkovací rychlost a šířka pásma**
- ✓ **Rozsah vstupního napětí**
- ✓ **Velikost napájecího napětí**
- ✓ **Pouzdro převodníku**
- ✓ **Počet vstupních kanálů**
- ✓ **Cena**

A/D převodníky pracují ve dvou krocích. Prvnímu kroku se říká **vzorkování**. Při vzorkování dochází k odebrání vstupního signálu v pravidelných časových intervalech. Časový interval mezi jednotlivými vzorky je dán **vzorkovacím kmitočtem**. Vzorkovací kmitočet je počet odebraných vzorků za vteřinu. Pokud signál bude vzorkován vzorkovacím kmitočtem 1Hz, znamená to, že se odebere jeden vzorek za jednu sekundu. Při příliš vysoké vzorkovací frekvenci se vytvoří velký počet datových vzorků a to bude klást vysoké požadavky na uchování vzorků v paměti a také na rychlost převodníku, stejně tak i na výkon PC, každopádně jsou aplikace, ve kterých je vysoká vzorkovací frekvence nutná. Pokud však bude kmitočet příliš nízký můžeme mluvit o **chybě vzorkování**.

Ke stanovení optimální vzorkovacího kmitočtu slouží Shannon-Kotelnikov teorém. " Tento teorém říká, že přesná rekonstrukce spojitého, frekvenčně omezeného signálu z jeho vzorků je možná tehdy, pokud byl vzorkován frekvencí f_{vz} alespoň dvakrát vyšší než maximální frekvence f_{max} rekonstruovaného signálu " [4]

$$f_{vz} \geq 2f_{max} \quad (3.1)$$

Poté co navzorkujeme vstupní signál, následuje jeho **kvantování** (kvantování je proces, kdy se v navzorkovaných okamžicích odebere úroveň vstupní veličiny). Dojde tak k převedení původně spojitých hodnot signálu na omezený počet hodnot. Rozdíl mezi vzorkováním a kvantováním je v tom, že vzorkování odebrá vzorky v časové oblasti a kvantování odbírá vzorky v amplitudové oblasti.



Obrázek 3-3: Ukázka vzorkování a kvantování

Velmi důležitou vlastností A/D převodníku je jeho rozlišovací schopnost. To znamená, jak bude digitální výsledek kopírovat tvar původní analogové křivky. Jde vlastně o to, kolika hodnotami proložíme původní analogový signál a jak daleko od sebe tyto hodnoty budou. **Rozlišení** je počet bitů, z kterých se skládá výstupní slovo převodníku.

Citlivost převodníku je dána právě rozlišením, protože pro n-bitový převodník existuje právě 2^n rozlišovacích hodnot. Z čehož vyplývá, že čím větší počet bitů převodník má tím nižší je **kvantizační krok** což je rozdíl mezi dvěma po sobě jdoucími hodnotami a tím je převod přesnější.

Chybou kvantování nazveme rozdíl mezi skutečnou hodnotou vstupního signálu a kvantizační úrovní. Chyba kvantování může nabývat maximálně poloviny kvantizačního kroku.

Frekvenční rozsah vstupního signálu A/D převodníku zobrazuje frekvence, při níž poklesne dynamický rozsah o 3 dB.

Doba převodu znamená, jak dlouho bude trvat odebrání jednoho vzorku vstupního signálu a převedení tohoto vzorku na číslíkový tvar včetně zápisu do registru. Doba převodu je určena převrácenou hodnotou vzorkovací frekvence.

Efektivní počet bitů ENOB (Effective Number Of Bits) říká, kolik bytů je opravdu plně využito a mají nějakou vypovídající hodnotu. Efektivní počet bitů se určuje u plně vybuzeného A/D převodníku harmonickým signálem. Počet bitů a počet efektivních bitů není stejný. Počet efektivních bytů bude vždy menší a to z důvodu kvantizačního šumu. Počet efektivních bitů se vypočítá ze vztahu 3.2.

$$ENOB = n_{ef} = \frac{SNR-1,76}{6,02} [bitů] \quad (3.2)$$

Kde SNR je odstup signál/šum celého hardwaru.

Odstup signál šum (SNR) je poměr 3.3 mezi užitečným signálem a šumem. Je vyjádřen v bezrozměrné jednotce dB.

$$\text{SNR} = 1,76 + 6,02 \cdot n \quad (3.3)$$

Kde n je počet bitů ideálního převodníku

Potlačení sériového rušení SMR (Series Mode Rejection)

$$\text{SMR} = 20 \log \left| \frac{U_{SM}}{\Delta U_x} \right| \quad (3.4)$$

Kde ΔU_x je změna údaje voltmetru způsobená U_{SM} .

Toto rušení vzniká v důsledku elektromagnetické indukce mezi vodiči, která může na měřený signál superponovat další složky. Nejčastějším a nejsilnějším zdrojem rušení jsou vodiče rozvodné soustavy s kmitočtem 50 Hz a odpovídající periodou 20 ms.

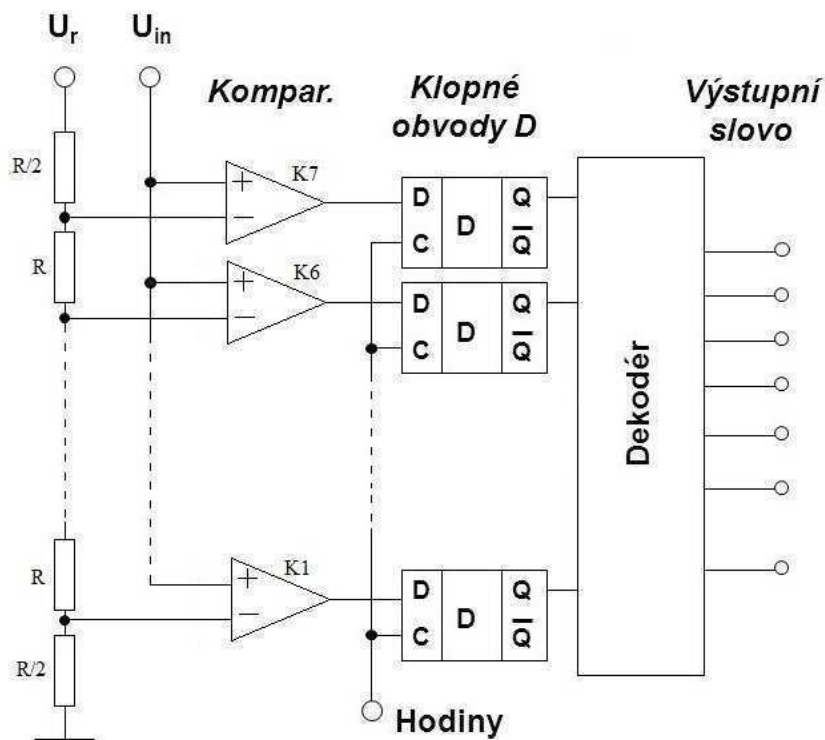
Sériové rušení se dá potlačit dolnofrekvenční propustí na vstupu převodníku to má však za následek výrazné zpomalení. V praxi se skoro nevyužívá. Další možností potlačení je u integračních převodníků. Zvolíme-li dobu integrace převodníku T_i jako celistvý násobek doby periody rušivého napětí, je vliv rušivé složky nulový, protože integrál ze střídavého periodického napětí za dobu periody nebo jejího násobku je nulový.

Typy A/D převodníků

1. Paralelní převodník

Paralelní někdy také označované jako flash převodníky patří k jedněm z nejrychlejších převodníků vůbec. Převod probíhá v jediném kroku. Jsou určeny pro kmitočty až stovky MHz. Referenční napětí se rozdělí na tolik úrovní se stejným odstupem, kolik kvantizačních hladin má převodník rozlišit. Tyto úrovně se pak porovnávají se vstupním signálem v samostatném komparátoru. Na výstup je pak přivedena pomocí prioritního kodéru nejbližší hladina k měřenému signálu vyjádřena binárním slovem. Výstup z komparátorů je v Grayově kódu a to z důvodu odstranění souběžných hazardů.

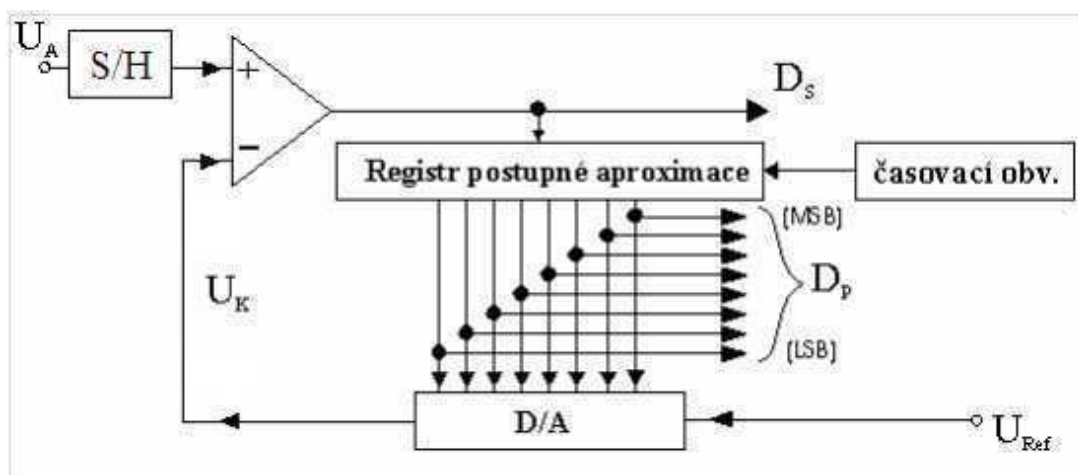
Velkou nevýhodou tohoto převodníku je velký počet komparátorů, protože převodník s n -bity potřebuje právě $2^n - 1$ komparátorů. Pro 16 bitové vyjádření výstupního slova je zapotřebí 65 535 komparátorů. V dnešní době se tyto převodníky dělají s maximálním 12 bitovým rozlišením. To je důvod proč nebyl tento převodník použit v této práci.



Obrázek 3-4: Schéma 3 bitového paralelního převodníku

2. Aproximační převodník

Jedná se o univerzální převodníky s širokou škálou použití. Doba převodu je v porovnání s paralelním převodníkem zhruba o tři řády vyšší a přímo úměrná počtu kvantizačních bitů. Maximální počet kvantizačních bitů je 16.



Obrázek 3-5: Schéma aproximačního převodníku

Na obrázku 3-5 jsou vidět všechny komponenty ze kterých se aproximační převodník skládá. Jako první je nastaven nejvyšší bit (MSB) na logickou jedničku. Tato digitální informace je převedena v D/A převodníku. Na komparátoru se porovnají výstup z D/A převodníku a měřený signál. Pokud bude amplituda měřeného signálu nižší vynuluje se MSB v registru postupné aproximace. V opačném případě zůstane MSB nastaveno na logickou jedničku. V dalším taktu dojde k nastavení druhého nejvyššího bitu na hodnotu logické jedničky a nastane opět porovnání s měřeným signálem. Takto se bude postupovat až k nejnižšímu bitu LSB. Potom co dojde k převodu nejnižšího bitu je odeslán signál EOC (End Of the Conversion) tento signál potvrzuje platnost ukončení převodu.

Nevýhodou těchto typů převodníků je malá odolnost vůči sériovému rušení. Tato skutečnost znemožnila použití tohoto převodníku v navrhovaném zařízení.

3. Integrační převodník

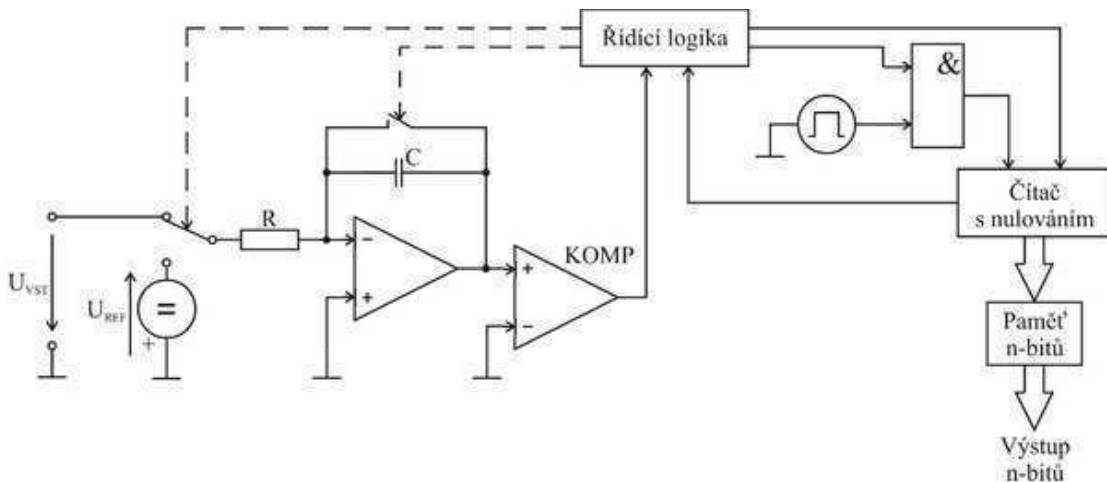
Jedná se o typ převodníku, který se ve velké míře používá u digitálních měřicích přístrojů. Dochází k poměrně přesnému převodu bohužel vykoupenou menší rychlostí převodu. Mohou být navrženy s jednotaktní, dvoutaktní nebo vícetaktní integrací. Princip činnosti je pro všechny typy stejný. Dochází k převedení měřeného napětí na časový interval. V tomto časovém intervalu je otevřené hradlo přes, které procházejí pulzy do čítače. Počet pulzů v čítači je přímo úměrný měřenému napětí.

S jednotaktní integrací

Využívají se dva komparátory, integrátor, hradlo a čítač. Pokud je výstup integrátoru větší než referenční napětí, první komparátor otevře hradlo do čítače. Hradlo do čítače zůstane otevřeno až do doby, kdy měřené napětí není shodné s napětím na prvním komparátoru. Když se tak stane dojde k uzavření hradla do čítače. Počet pulzů které jsou v čítači je přímo úměrný měřenému napětí.

Tento typ převodnímu není příliš využíván neboť přesnost určuje přesnost RC integrátoru a stabilita generátoru pulzů.

S dvoutaktní integrací



Obrázek 3-6: Převodník s dvoutaktní integrací.

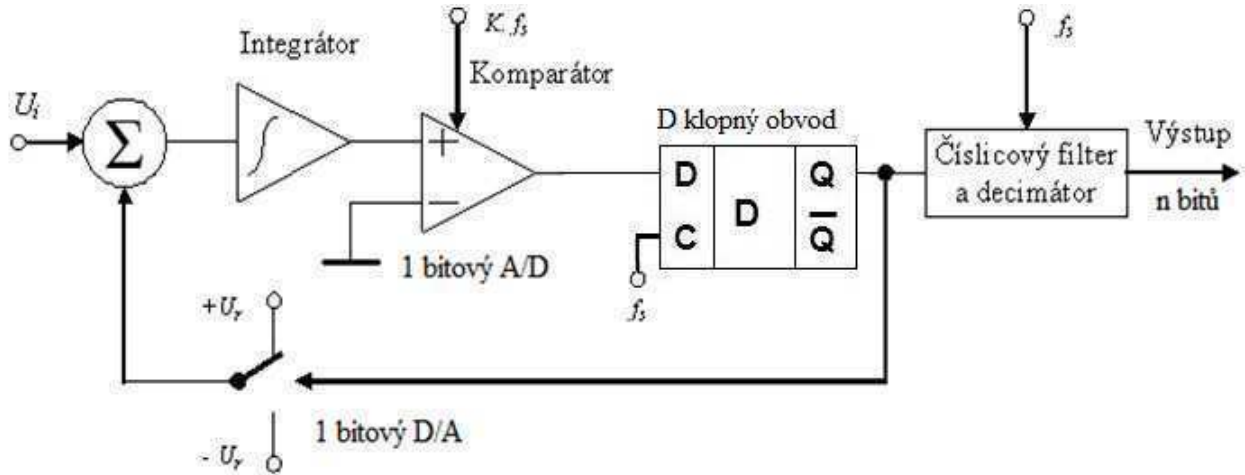
Schéma je na obrázku 3-6. Na začátku procesu integruji vstupní napětí a to takovou dobu po, kterou trvá čítači dojít od nulové hodnoty až po hodnotu maximální. Tím dojde u ukončení prvního taktu. Druhý takt začne připojením referenčního napětí opačné polaroty než má vstupní napětí na vstup integrátoru. Znovu se spustí čítač a je zastaven v okamžiku, kdy napětí na výstupu integrátoru projde nulovou úrovní. Vztah mezi aktuálním stavem čítače a maximální hodnotou čítače udává poměr měřeného ku referenčnímu napětí. V řídicí logice dojde k výpočtu hodnoty výstupního slova a proces se znovu opakuje po té co dojde k vynulování výstupu integrátoru. Tato operace se provádí spínačem umístěným paralelně ke kondenzátoru ve zpětné vazbě integrátoru.

Zdvojením integrace se podařilo dosáhnout vysoké přesnosti a vyrušením některých chyb způsobených obvodovými prvky. Další vlastností je odolnost vůči sériovému rušení. Pouze delší doba převodu bránila v použití tohoto typu převodníku v vyvíjeném zařízení.

4. Sigma-Delta převodník

Základním blokem je Sigma-Delta modulátor. Skládá se z rozdílového členu, integrátoru a komparátor. Princip činnosti spočívá v udržování nulové střední hodnoty náboje na výstupu integrátorů. K tomu slouží záporná zpětná vazba. Výstup z integrátoru je přiveden na vstup komparátoru. Pokud z integrátoru přichází kladné napětí, na výstupu komparátoru se objeví kladné saturační napětí $+U$. Naopak pokud z integrátoru přichází záporné napětí, na výstupu komparátoru se objeví záporné saturační napětí $-U$. Toto napětí je odečteno od vstupního napětí. Výstup z modulátoru nese informaci o střední hodnotě vstupního signálu.

Samotný A/D převodník vznikne doplněním Sigma-Delta modulátoru o klopný obvod typu D, decimátor a jednobitový D/A převodník. Připojení jednotlivých komponent je vidět na obrázku 3-7.



Obrázek 3-7: Blokové schéma Sigma-Delta převodníku.

Klopný obvod podrží na svém výstupu hodnotu, jenž byla v době náběžné hrany na vstupu obvodu a to až do další náběžné hrany hodinového signálu. Výstupní hodnota klopného obvodu je přivedena jak na decimátor tak na Č/A převodník. Decimátor zjišťuje kolik vzorků v signálu má hodnotu logické jedničky. Počet logických jedniček v tomto signálu tvoří digitální hodnotu. **Vstupní měřené napětí je rovno střední hodnotě na výstupu decimátoru.**

Po zhodnocení všech aspektů pro výběr A/D převodníku byl jako nejvhodnější vybrán právě tento typ převodníku. V dalším textu bude popsán konkrétní typ Sigma-Delta převodníku.

AD7765 - A/D převodník

AD7765 je 24 bitový jednocanálový analogově-digitální převodník. Tento převodník vyrábí společnost Analog Devices. Jedná se o převodník typu Sigma-Delta. Tento převodník byl vybrán pro jeho parametry. V porovnání s ostatními dostupnými převodníky typu Sigma-Delta nabízí vyvážený poměr mezi cenou a velikostí vzorkovací frekvence. Jeho charakteristickými rysy jsou jednoduché hardwarové zapojení. Připojíme-li napájení, zdroj referenčního napětí, externí signály a pár externích součástek potom převodník funguje jak má.

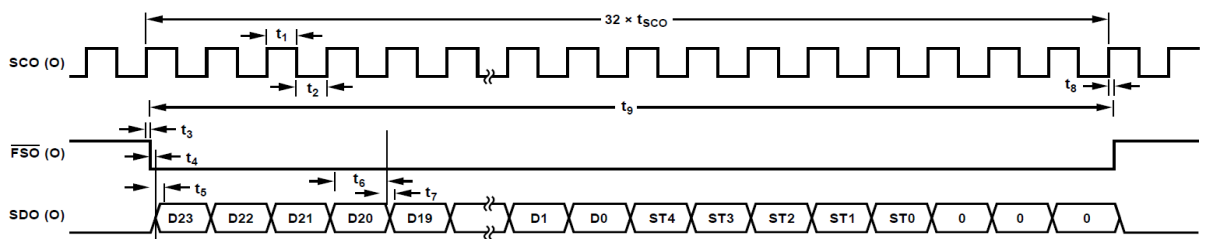
Nejvyšší výstupní rychlost udávaná výrobcem je 156.25 kHz. Tato frekvence je odvozena od zvoleného decimálního poměru, který může být 128 nebo 256. Uvedená nejvyšší přenosová rychlost je pro decimální poměr 128, při zvolení druhého decimálního poměru klesne přenosová rychlost na polovinu. Pro zvolení decimálního poměru slouží u AD7765 pin 18. Decimální poměr určují tři za sebou zapojené FIR filtry. První filtr přímá data z modulátoru a snižuje frekvenci 4x. Druhý FIR filtr umožňuje výběr se snížením 16x nebo 32x a třetí filtr dělí vstupní signál pevně daným snížením 2x.

Další parametr ovlivňující přenosovou rychlost je externí vstupní hodinový signál MCLK jehož doporučená maximální hodnota je 40 MHz. Tento parametr jsem osobně ověřil, po provedeném ověření jsem došel k závěru, že lze tuto hranici překročit. Nejvyšší kmitočet, po který se převodník chová jako funkční je 45 MHz. Jelikož tato hodnota není deklarována výrobcem, může dojít k výskytu náhodných chyb a tím k snížení spolehlivosti.

Celkové harmonické zkreslení (THD) je -105 dB. Výrobcem udávaná hodnota SNR je 109 dB. Vstupní rozsah převodníku je $\pm 3,2768$ V. AD7765 má integrovaný vstupní diferenciální zesilovač. Což znamená, že napětí na vstupu není měřeno proti zemi. Zabudovaný vstupní diferenciální zesilovač má vstupní odpor větší než 1 M Ω .

Napájecí napětí AD7765 je rozděleno do několika sekcí. AV_{DD1} je napájení modulátoru, hodnota tohoto napětí by měla být $2,5\text{ V} \pm 5\%$. DV_{DD} napájí digitální obvody A/D převodníku a hodnota tohoto napájení je stejná jako AV_{DD1} . Další napájecí napětí je pojmenováno AV_{DD2} jedná se o hlavní napájení. Pro správnou funkci A/D převodníku je zapotřebí udržet hodnotu AV_{DD2} v rozmezí od $4,75\text{ V}$ do $5,25\text{ V}$, což odpovídá $\pm 5\%$ z 5 V . Další 5 V napájecí napětí AV_{DD3} , napájí rozdílový zesilovač. Poslední potřebné 5 V napájení přivedeme na referenční buffer, jako všechna napájecí napětí musí být v rozmezí $\pm 5\%$ z referenční hodnoty.

Výstupní data jsou odesílána ve tvaru znázorněném na obrázku 3-8. Celá komunikace se odehrává na 32 bitech. Prvních 24bitů jsou bity samotného převodu. Po převodních bytech jsou poslány bity stavového registra a celé komunikace je zakončena třemi nulovými bity.



Obrázek 3-8: Čtení dat z AD7765 [9]

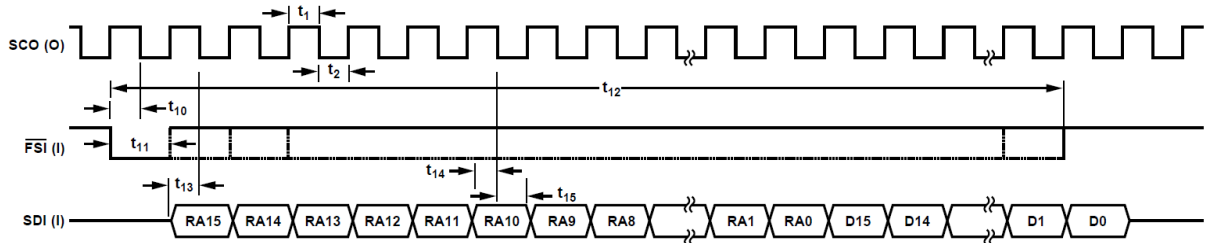
Z použitého A/D převodníku se nedají data pouze číst, ale dají se také zapisovat různé parametry. Kontrolní registr slouží k nastavení funkce vyrovnávací paměti, diferenciálního zesilovače a umožňuje vypnutí AD7765.

K dispozici jsou také digitální zesilovač a registr překročení rozsahu. Zápis do těchto registrů zahrnuje psaní adresy registru to prvních 16 bitů a následuje je 16 bitové datové slovo. Struktura kontrolního registru je na obrázku 3-9.

MSB														LSB	
D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
0	RD OVR	RD GAIN	0	RD STAT	0	SYNC	0	BYPASS REF	0	0	0	PWR DOWN	LPWR	REF BUF OFF	AMP OFF

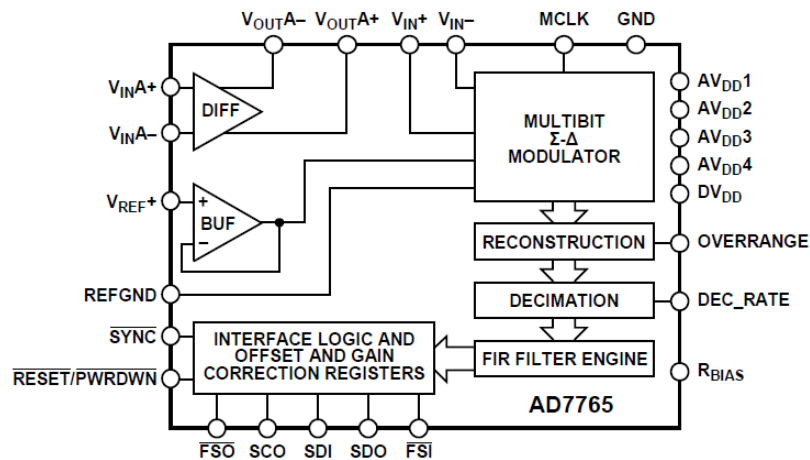
Obrázek 3-9: Bity kontrolního registru [9]

Samotný zápis pak probíhá pomocí signálu FSI. Pokud je FSI na hodnotě logické jedničky zapíše se do registru logická jedna, pokud je na hodnotě logické nuly zapíše se logická nula tak jak je to znázorněno na obrázku 3-10.



Obrázek 3-10: Zápis do AD7765 [9]

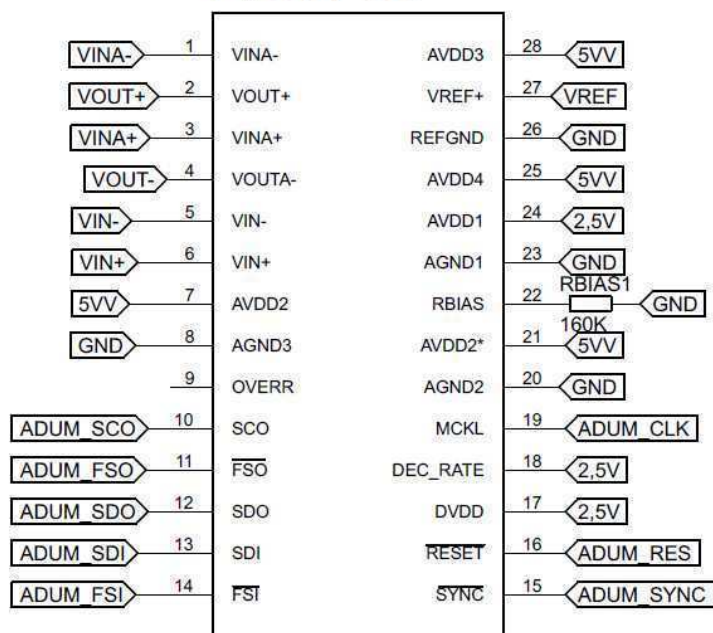
Převodník AD7765 potřebuje externí zdroj referenčního napětí, výrobce doporučuje použít ADR444. Tento obvod je podrobněji popsán v samostatné kapitole 3.2.5. Další externí signál, který převodník pro svoji činnost potřebuje je hodinová frekvence označovaná jako MCLK. Tento hodinový signál zajišťuje deska CED1Z.



Obrázek 3-11: Funkční schéma [9]

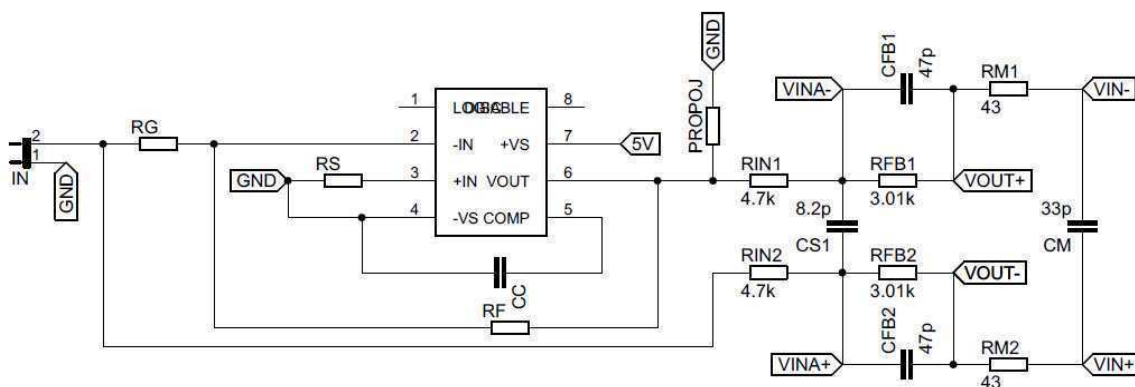
Na obrázku 3-11 je funkční schéma námi zvoleného převodníku AD7765.

AD7765



Obrázek 3-12: Schéma zapojení AD7765

Hodnoty součástek vstupních obvodů doporučuje výrobce A/D převodníku volit v rozmezí, které je uvedeno v katalogovém listu [9] na straně 18. Vybrané hodnoty jsou výrobcem udávány jako optimální a proto byly použity.

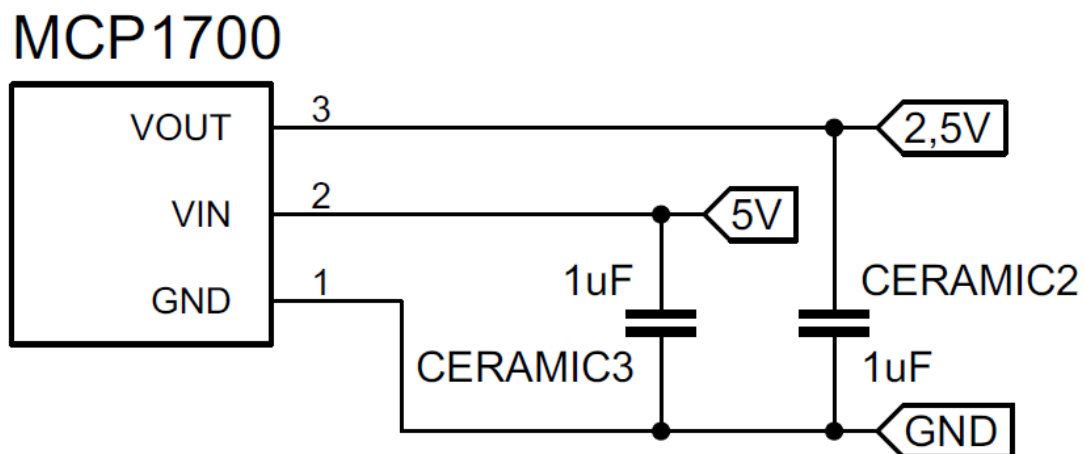


Obrázek 3-13: Schéma zapojení vstupních obvodů AD7765

3.2.3 Stabilizátor napětí

Hlavním úkolem stabilizátoru je zajistit konstantní napětí na svém výstupu, aniž by toto výstupní napětí bylo ovlivněno změnou některých veličin jako vstupní napětí, teplota, proud do zátěže atd. Další významnou vlastností stabilizátoru je podstatné snížení zvlnění vstupního napětí.

V tomto zapojení nejsou kladeny přílišné nároky na proudovou náročnost, stabilizátor napětí bez problému vyhoví. Z dostupných stabilizátorů byl použit stabilizátor MCP1700 v pouzdře SOT-89 od firmy Microchip [12]. Obvod je použit ke snížení 5 V primárního napájení na 2,5 V. Dvou a půl voltové napětí zajišťuje napájení digitálních obvodů, FIR filtru a modulátoru na A/D převodníku. Pomocí 2,5 V je také nastaven decimální poměr A/D převodníku na 128. Dále je signál ze stabilizátoru použit k napájení galvanického oddělení v podobě ADUMU.

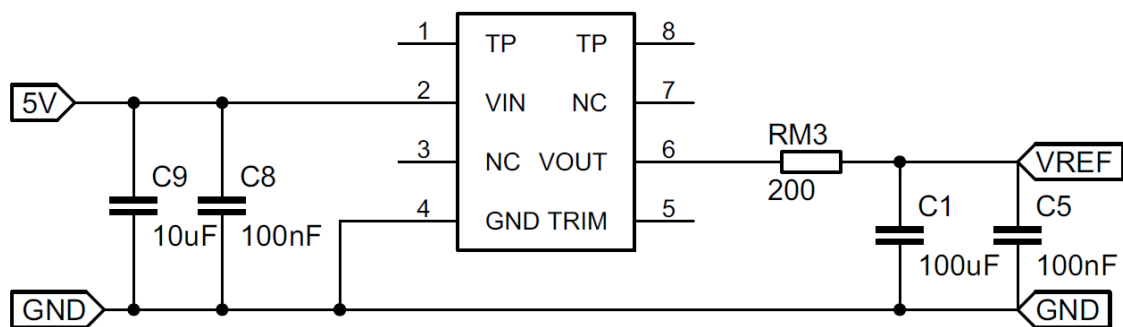


Obrázek 3-14: Schéma zapojení MCP1700

3.2.4 Zdroj referenčního napětí

Referenční zdroj je charakteristický vysokou stabilitou a malou závislostí na vnějších podmínkách. Referenční zdroj může být samostatná součástka nebo obvod složený z několika součástek, zajišťující dostatečně neměnný, známý potenciál. V našem případě je reference tvořena samostatnou součástkou ADR444 od výrobce Analog Devices [13]. S výběrem této součástky nebyl sebemenší problém, neboť je předepsaná ke zvolenému A/D převodníku.

Reference má za úkol dodávat do obvodu A/D převodníku pokud možno neměnné napětí, aby mohlo docházet k jeho porovnání se vstupním napětím a byl tak zajištěn převod dat z analogového vstupu na digitální. Cílem práce není čtenáři dopodrobna seznámit se zdroji referenčního napětí, ale ozřejmit použité součástky a proto se tomuto tématu dále nebudu věnovat.



Obrázek 3-15: Schéma zapojení ADR444

3.2.5 Součástky pro galvanické oddělení

Galvanické oddělení je způsob, jakým lze oddělit dvě nebo více částí elektronických obvodů, tak aby nebyli spojeni přímo vodičem, ale aby docházelo k přenosu elektrické energie (výkonu a práce) nebo informací v podobě impulzů.

Galvanické oddělení se používá proto, aby nedošlo k vytvoření zemních smyček, neboť vyrovnávací proudy tekoucí přes země by mohly ovlivnit výsledky měření, nebo by mohlo dojít k zabránění komunikace po některých linkách. Někdy je galvanické oddělení nutné, aby nedošlo k úrazu elektrickým proudem. Jindy použití galvanického oddělení vyplývá přímo z principu aplikace, například pokud je měřená část na jiném potenciálu.

Typickým prvkem používajícím se ke galvanickému oddělení je relé, když zapojíme cívku do jednoho obvodu a kontakty do druhého obvodu. Mezi obvody nevznikne žádné vodivé spojení a přesto dojde k přenosu informace. Dá se 24 V napětím spínat 230 V což se v praxi běžně používá.

Dalším typickým příkladem galvanického oddělení je transformátor. Jeho vinutí nejsou nijak propojena, ale i přesto když jedním vinutím prochází střídavý proud, přeneše se energie i do druhého vinutí. Tyto způsoby jsou využívány především v silnoproudých obvodech.

V digitální technice se často používají optické členy. Nejedná se o nic jiného než spínací prvek složený z LED diody a fototranzistoru. Když se rozsvítí LED dioda otevře fototranzistor a dojde k přenesení signálu. Nejedná se však o jedinou možnost v digitální technice. Stále větší prostor zabírají obvody galvanické oddělení s technologií iCoupler. Jedná se o vysokorychlostní CMOS technologii, s navázanými mikroskopickými transformátory, integrovanými přímo na čipu. Po konzultaci s vedoucím práce jsem se rozhodl právě pro toto řešení v podobě obvodů ADUM.

Existuje ještě mnoho způsobů jak vytvořit galvanické oddělení, v současnosti se dají použít i bezdrátové technologie jako bluetooth nebo wifi, dále se dají využít také mechanické vazby jako na příklad elektromagnetická, hydraulická nebo pneumatická.

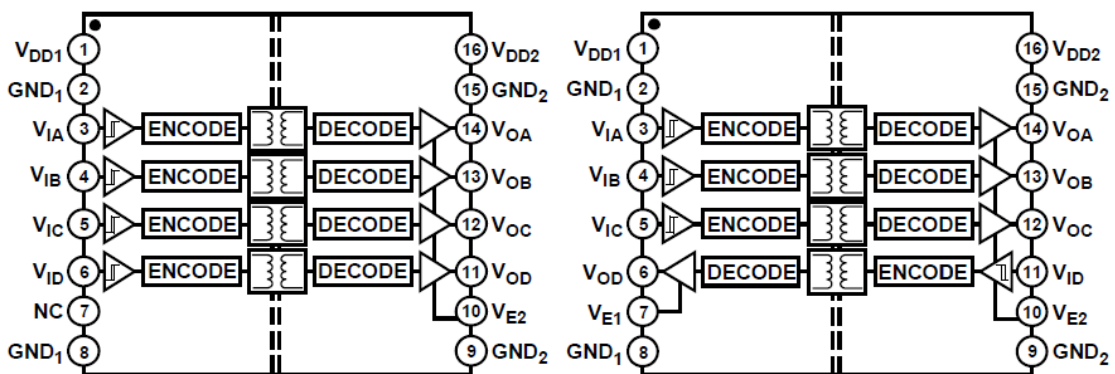
Pokud již vybereme správný typ galvanického oddělení nastává otázka kam ho umístit. Pokud umístíme galvanické oddělení ještě před vstupní obvody. Tedy přímo na měřený signál dostáváme se do problému, že současné obvody pro galvanické oddělení zvládají přenést řádově desítky voltů, v podání optočlenů je vrchní hranice někde na 70 V a u digitálních izolátorů jako je například ADUM je tato hodnota na 20 V. Z tohoto důvodu se uvažuje zařazení galvanického oddělení až za vstupní obvody (zpravidla děliče)

Galvanické oddělení můžeme vložit jak do analogové části ta i do digitální části navrhovaného zařízení. Pro zlepšení přesnosti měření je lepší oddělovat digitální signály, neboť galvanické oddělení vnese do měřeného signálu určité zkreslení. Toto zkreslení může negativně ovlivnit přesnost měření u analogového signálu, u digitálního signálu však nevádí. V navrhovaném zařízení dochází ke galvanickému oddělení až u digitální části.

ADUM 1400 a ADUM 1401

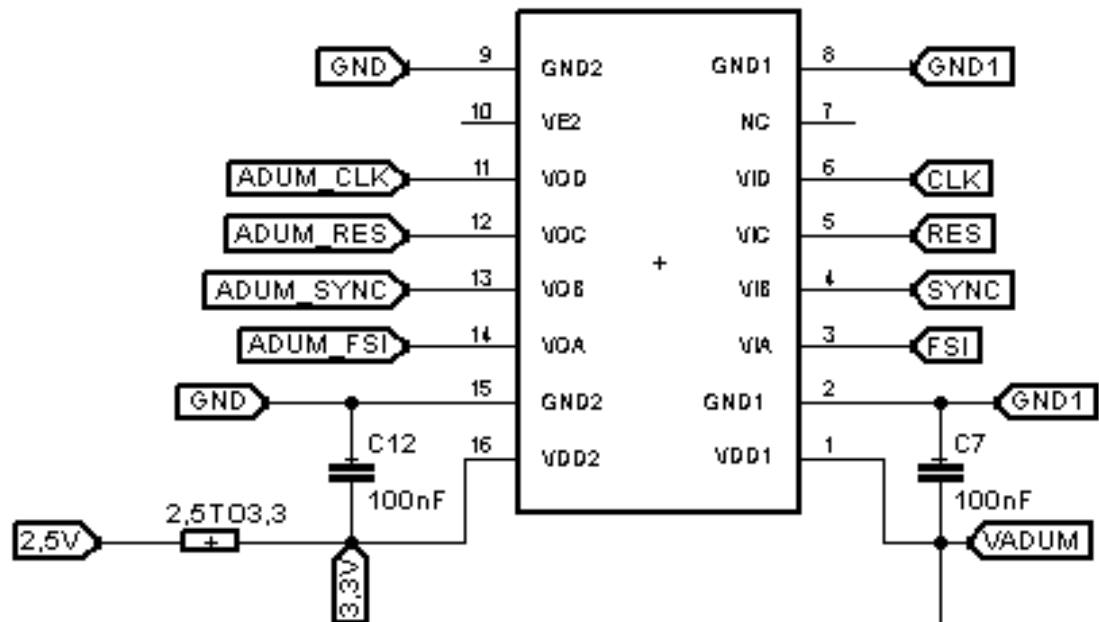
Jak již název kapitoly napovídá, jedná se o obvody s typovým označením ADUM1400CRWZ a ADUM1401CRWZ od výrobce Analog Devices [14]. Tyto zařízení slouží ke galvanickému oddělení digitálních signálů.

Zvládnou převést signál o rychlosti, až 90 Mb/s. Dají se napájet stejnosměrným napětím o velikosti 3 nebo 5 V, jejich maximální spotřeba je 31 mA na kanál, při přenosové rychlosti zmiňovaných 90 Mb/s. Adumy používají patentovanou technologii pro galvanické oddělení zvanou iCoupler.

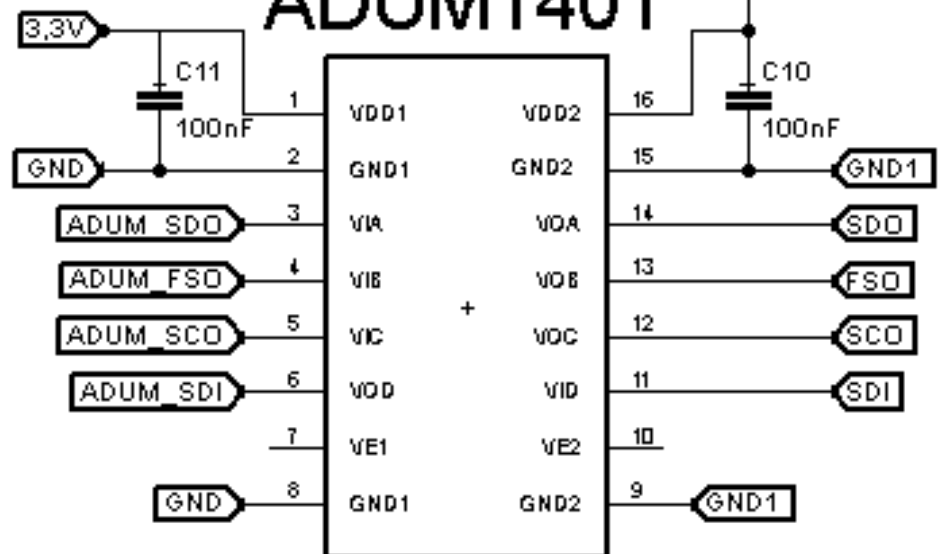


Obrázek 3-16: Blokové schéma ADUM1400 a ADUM1401 [14]

ADUM1400



ADUM1401



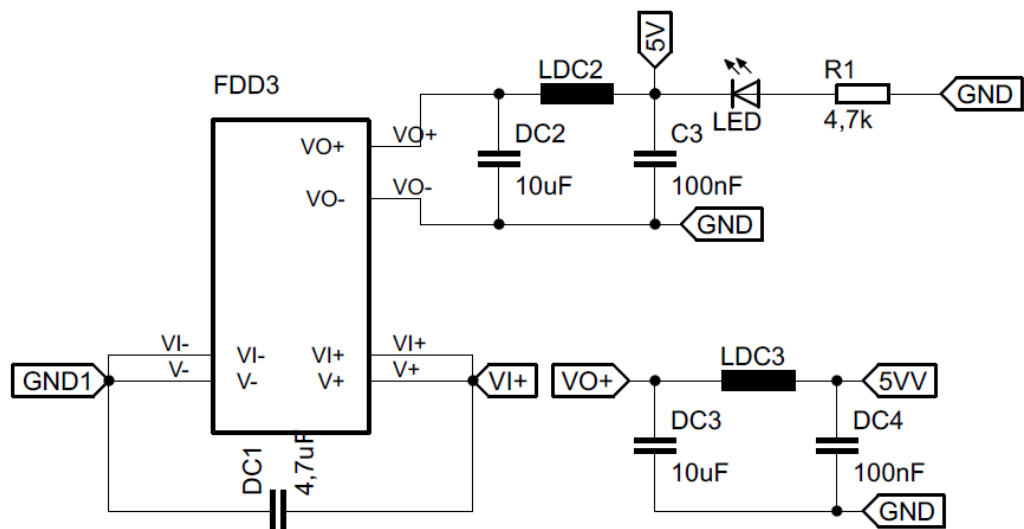
Obrázek 3-17: Schéma zapojení ADUM 1400 a ADUM1401

3.2.6 DC/DC Měníč

V této kapitole si pouze řekneme, co to vlastně DC/DC měnič je. Pro tuto práci není podstatné se sáhodlouze zabývat touto problematikou. O tomto zařízení byly napsány různé (velmi detailní) práce a je pouze na čtenářovi, zda ho tato problematika zaujme. Pro podrobnější seznámení může sloužit [6], kde je tato problematika rozepsána.

DC/DC měniče jsou elektrické obvody, které slouží pro změnu velikosti stejnosměrného napětí nebo proudu. Mohou napětí snižovat, zachovávat na stejné úrovni, a dokonce i zvyšovat.

K napájení měřícího přípravku slouží spínaný DC/DC měnič od firmy CHINFA FDD03-05S1. Stejnosměrné vstupní napětí je spínáno a vytváří pulzy. Pulzy napětí jsou přivedeny na primární cívku vnitřního transformátoru. Na transformátoru dojde ke galvanickému oddělení a přenesení výkonu na sekundární vyunutí. Signál je přiveden ze sekundárního vedení na usměrňovač. Po usměrnění je vyhlazen a distribuován k napájení součástek. Více informací o tomto obvodu je v [11] .



Obrázek 3-18:Schéma zapojení FDD03-05S1

Pro výběr tohoto obvodu pomohla jeho cena a fakt, že vyhověl všem požadavkům. Obvod FDD03-05S1 je hlavním zdrojem celého měřicího modulu a jsou z něho napájeny všechny ostatní součástky, jako stabilizátor napětí, reference a jedna strana galvanického oddělení.

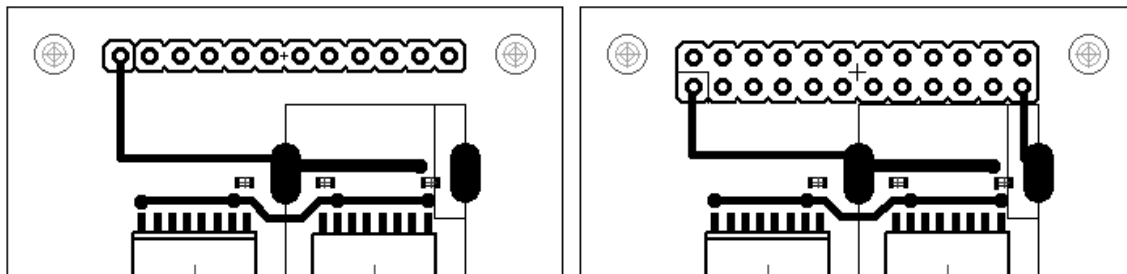
Celkový výkon udávaný výrobcem, který může být odebírán je 2 W při stejnosměrném napájecím napětí větším než 9 V. Tato hodnota však není tak úplně pravdivá jedná se pouze o zaručenou hodnotu výrobcem. V našem případě, kdy nepožadujeme plné zatížení, zařízení funguje i při napájecím napětí pouze 6 V. Výstupní napětí je 5 V. Frekvence spínání je minimálně 50 kHz. Elektrická pevnost mezi vstupem a výstupem je 1,5 kV. V tabulce 1 je celková energetická bilance navrhovaného zařízení.

Tabulka 1: Energetická bilance

Součástka	Výkon
AD7765	371 mW
ADUM1400	240 mW
ADUM1401	240 mW
Celkem	851 mW

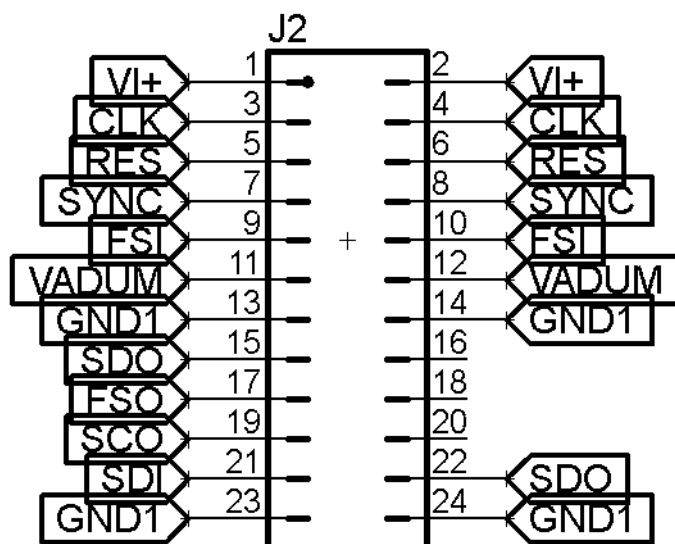
3.2.7 Desky měřicího přípravku

Jak již bylo zmíněno výše, tyto desky jsou celkem 2 a liší se od sebe pouze konektorem pro připojení ke zbytku zařízení jak je možno vidět na obrázku 3-19.



Obrázek 3-19:Konektor na horní desce (vlevo) a konektor na spodní desce (vpravo)

Napájení přípravku je získáváno z desky CED1Z a přivedeno pomocí propojovací destičky na DC/DC měnič na piny Vi+ a Vi- . Napájecí signál se na DC/DC měniči galvanicky oddělí a transformuje na požadovaných 5 V. Mezi vstupní piny DC/DC měniče je vložen kondenzátor CDC1 s hodnotou 4,7 μ F. Výstup z DC/DC měniče je rozdělen na dva 5 V signály. Jeden slouží k napájení A/D převodníku a druhý k napájení všech ostatních prvků měřicího přípravku.

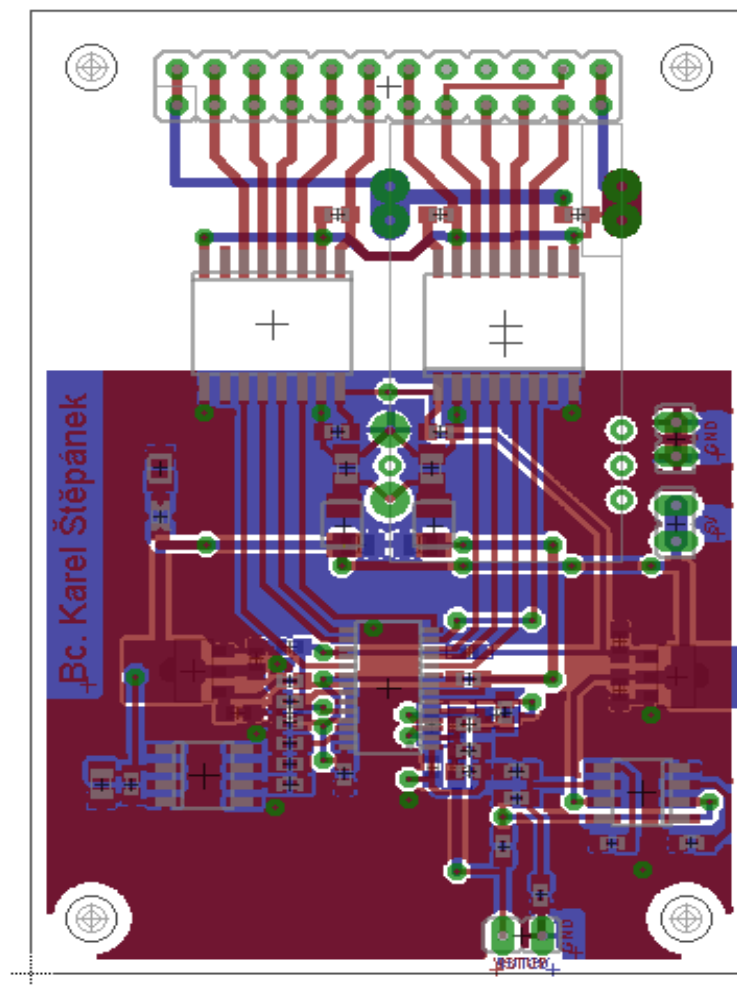


Obrázek 3-20:Konektor na spodní desce

Jak je vidět na obrázku 3-20 a také v tabulce 2 některé signály přivádíme na dva rozdílné piny hned vedle sebe. To je dáno tím, že vrchní řada pinů (tedy piny 2 až 24) je určena pro vrchní desku a druhá řada pinů (tedy piny 1 až 23) jsou pro spodní desku. A proto, že některé signály jsou stejné pro obě desky přivádí se na dva piny zároveň.

Tabulka 2: Popis pinů na digitalizační desce

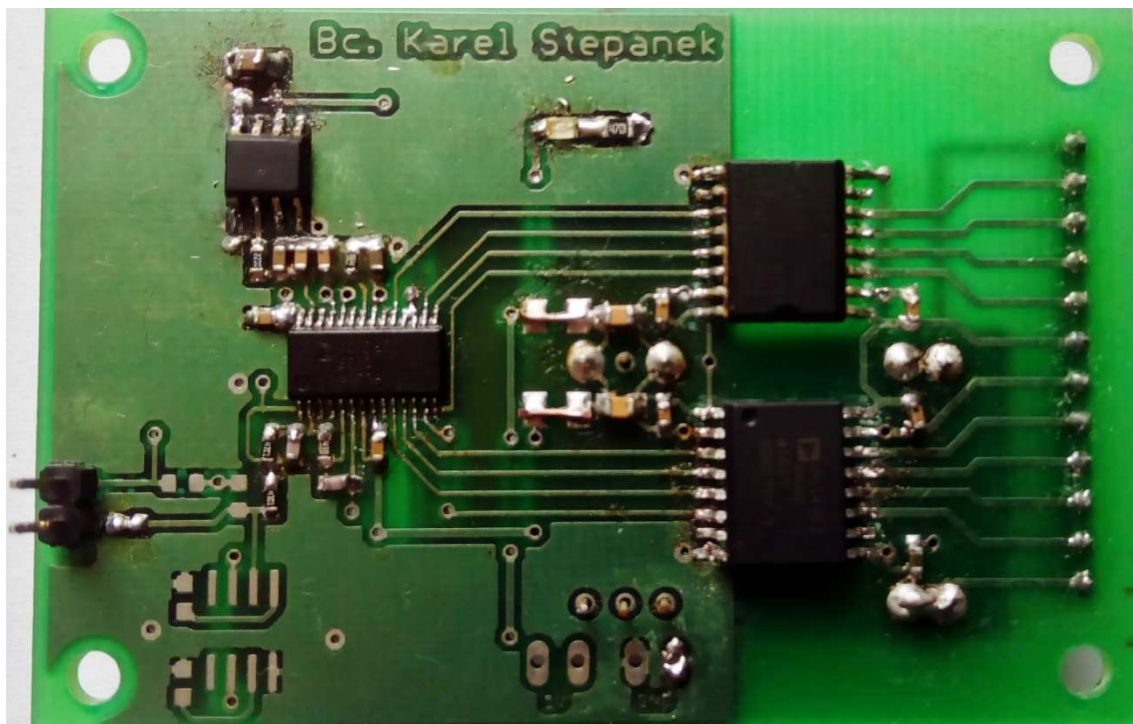
Číslo pinu	Označení	Úrovně			Popis	Směr
1 a 2	VI+	6 V			napájecí napětí	do desky
3 a 4	MCLK	Log 1	2,25	V min	hlavní hodinová frekvence	do desky
		Log 1	5,25	V max		
5 a 6	RESET	Log 0	0,2 x DVDD	V max	resetovací signál, je invertovaný, když přivedu logickou nulu tak resetuji	do desky
		Log 1	0,8 x DVDD	V min		
7 a 8	SYNC	Log 0	0,2 x DVDD	V max	synchronizační pulz, zaručí zahájení převodu obou desek ve stejnou chvíli	do desky
		Log 1	0,8 x DVDD	V min		
9 a 10	FSI	Log 0	0,2 x DVDD	V max	vstup synchronního rámce, ukazuje začátek platných dat převodu	do desky
		Log 1	0,8 x DVDD	V min		
11 a 12	VADUM	2,5 V			napájení ADUMŮ	do desky
13, 14, 23, 24	GND1	0 V			napájecí země	do desky
15	SDO	Log 0	0,1	V max	výstup seriových dat, samotná data převodu	z desky
		Log 1	2,2	V min		
16,18,20					nepřipojeno	
17	FSO	Log 0	0,1	V max	výstup synchronizačního rámce	z desky
		Log 1	2,2	V min		
19	SCO	Log 0	0,1	V max	výstu vnitřních hodin	z desky
		Log 1	2,2	V min		
21	SDI	Log 0	0,2 x DVDD	V max	vstup seriových dat	do desky
		Log 1	0,8 x DVDD	V min		
22	SDO	Log 0	0,1	V max	SDO data ze spodní desky jsou přiváděna na pin SDI na vrchní desce	do desky /z desky
		Log 1	2,2	V min		



Obrázek 3-21: Navržená deska měřicího zařízení

Oba 5 V signály jsou připraveny na filtrování pomocí LC článku. LC článek se osadí v případě, že bude měřicí přípravek použit v prostředí s výskytem elektromagnetického rušení. Jinak měřicí přípravek pracuje správně, i za předpokladu, že se místo cívky osadí pouze propojení. Před LC článkem je ještě vyhlazovací kondenzátor CDC2 a CDC3 s hodnotou 10 μF . Hodnoty kondenzátorů CDC1, CDC2 a CDC3 jsou doporučeny výrobcem DC/DC měniče. Pro indikaci přivedeného napájení slouží LED dioda.

5 V signál je přiveden na stabilizátor napětí a je zde přeměněn na 2,5 V signál. tento signál je přiveden na A/D převodník (piny 17 a 18) napájí zde digitální obvody a nastavuje decimální poměr na 128.



Obrázek 3-22: Osazená deska měřícího zařízení

Konektor na měřícím přípravku přivádí nejen obslužné signály, ale i napájecí napětí. Na desku jsou přivedeny dva druhy napájecího napětí, 6 V dodává přímo deska CED1Z. Další signál 2,5 V nebo 3,3 V, je dodávám z propojovací destičky a jeho velikost závisí na použitém stabilizátoru. Stabilizátor je vybrán v pouzdru SOT89 a dá se zaměnit s jakýmkoliv stabilizátorem vyráběným v tomto pouzdru. Zde nastává možnost volby.

Vlastní měření probíhá na A/D převodníku umístěném v dolní části na středu desky tak, aby kolem A/D převodníku byl dostatek místa pro potřebné externí součástky. Kolem A/D převodníku jsou umístěny blokovací kondenzátory o velikosti 100 nF. Snaha byla umístit kondenzátory co nejbližší pinům A/D převodníku.

Před samostatným zpracováním měřicího signálu v A/D převodníku je signál upraven ve vstupních obvodech. Ty se skládají ze zesilovače AD8021, jehož osazení není nutné. Používá se pouze pro měření signálů menších než 500 mV. V tabulce 3 jsou vidět velikosti odporů sloužící k nastavení zesílení u zesilovače AD8021 jedná se o odpory R_F a R_G . Dále má samotný A/D převodník vstupní dělič který se skládá z odporů R_{IN} a R_{FB} .

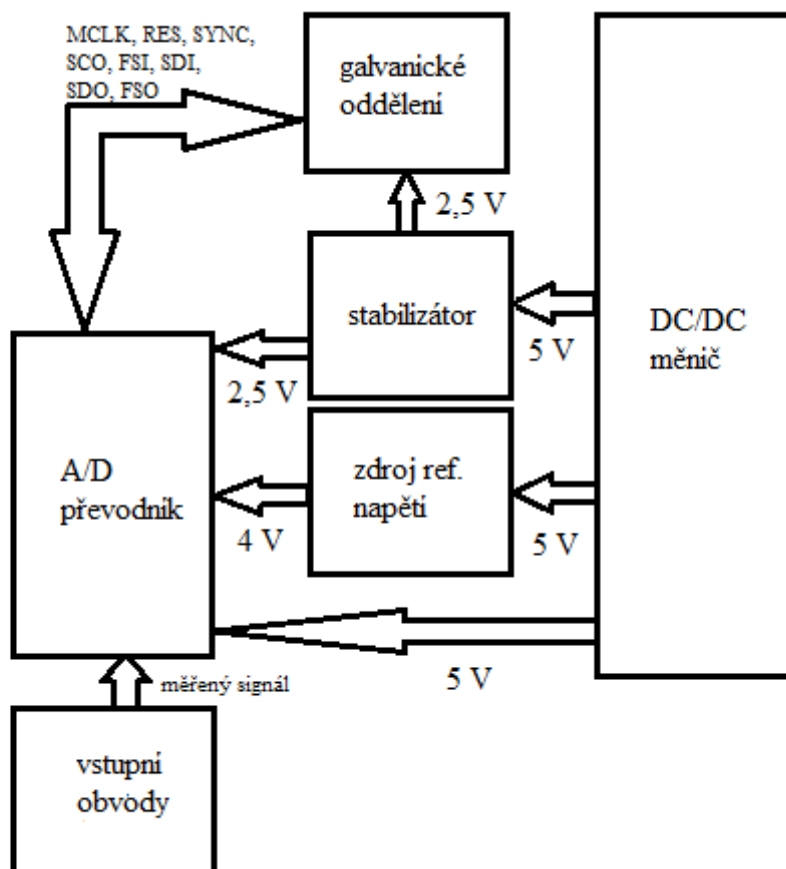
Tabulka 3: Hodnoty odporů pro interní dělič

Rozsah	Velikost Zesílení	Hodnoty Odporů		R_F (Ω)	R_G (Ω)
		R_{IN} (k Ω)	R_{FB} (k Ω)		
20 mV	160	3,01	4,87	1000	10
50 mV	64	4,75	3,01	1000	10
100 mV	32	3,01	4,87	1000	52,3
200 mV	16	3,01	4,87	1000	110
500 mV	6	2,37	3,01	1000	249
1 V	3	2,37	4,87	499	499
2 V	1,5	2,37	4,87	nepoužívá se	nepoužívá se
5 V	0,64	4,75	3,01	nepoužívá se	nepoužívá se
10 V	Je zapotřebí použít externí vstupní dělič				

Chtěl jsem zde nastínit jaké signály se dají vyvíjeným zařízením měřit a co je zapotřebí změnit, aby mohli být dané signály měřené.

Poté co měřený signál projde přes vstupní obvody je přiveden na diferenciální vstup A/D převodníku, tam dojde k potlačení šumů a jeho signál je zpracován pro samotný převod. Po převodu již vysílá A/D převodník jedničky a nuly na pinu SDO. SDO společně s dalšími signály je přivedeno na galvanické oddělení. Poté co dojde ke galvanickému oddělení jsou signály přivedeny pomocí propojovací desky na desku CED1Z, zde jsou zpracovány a odeslány přes USB do PC.

Cesty signálů jsou graficky znázorněny na obrázku 3.23. Kompletní schéma zapojení se nachází v příloze A .

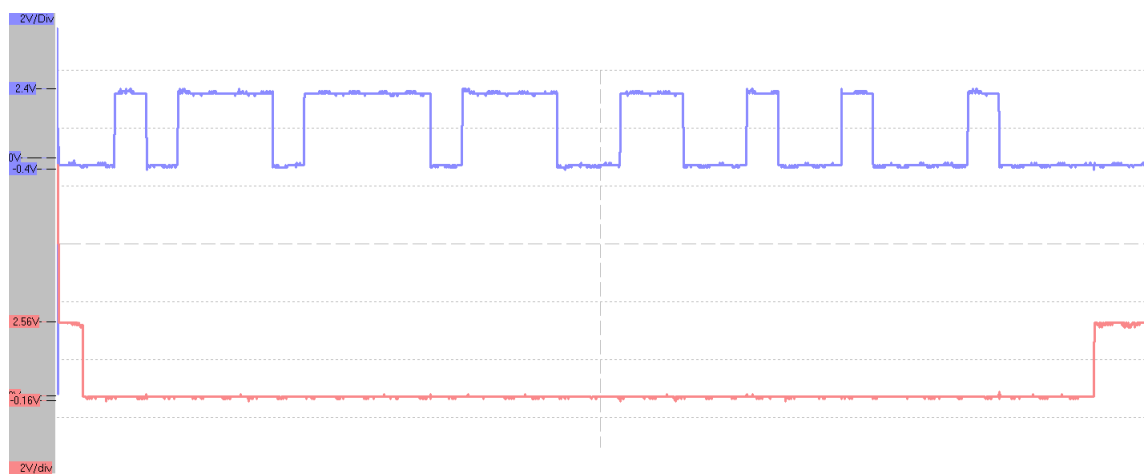


Obrázek 3-23: Blokové schéma s vyznačenými signály

3.2.8 Testování

Po osazení součástek na desku bylo zapotřebí otestovat její funkčnost. K prvnímu testu došlo při přivedení 9 V napájecího napětí. Po přiložení napětí se rozsvítila indikační LED dioda a proud odebíraný zařízením byl 196 mA. Odebíraný proud pasoval do pásma provozních podmínek a usoudil jsem, že je vše v pořádku.

Dalším testem se ověřilo fungování A/D převodníku a to tak, že na pin MCLK byl přiveden hodinový signál a na dvoukanálovém osciloskopu se zobrazovali průběhy signálu SDO a FSO. Průběhy jsou na obrázku 3-24. Tím bylo zjištěno, že sestavená deska funguje.



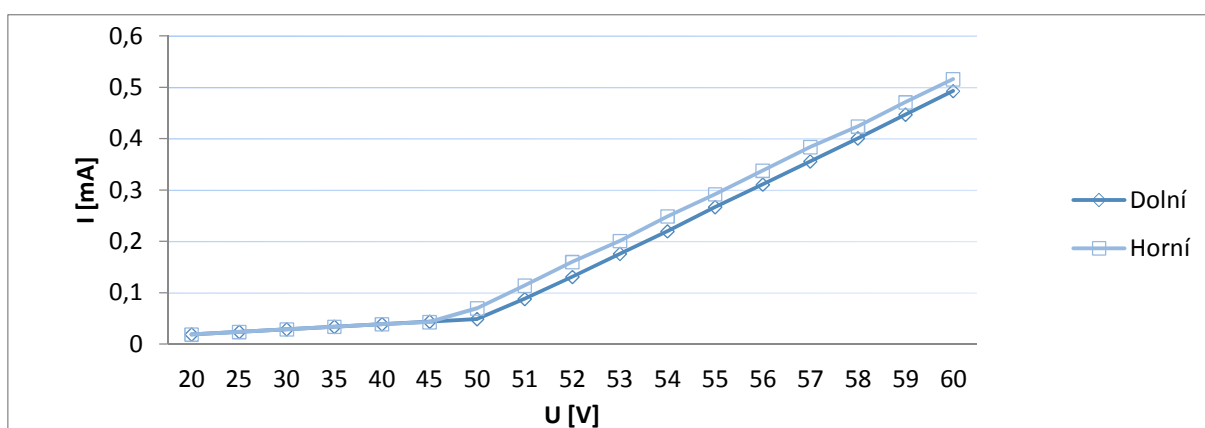
Obrázek 3-24: Sledované průběhy osciloskopem

Poslední test zkoumal funkci galvanického oddělení. Každé galvanické oddělení má svoji mez pevnosti, maximální izolační napětí při němž dojde ke spojení navzájem oddělených obvodů. Po překročení této hranice mnohdy dojde ke zničení obvodu galvanického oddělení. Obvod ADUM 1400 a ADUM 1401 mají stejné izolační napětí a to 2500 V.

Tato hodnota byla otestována. Mezi oddělené země bylo přiloženo napětí o různé velikosti a přes ochrany odpor 22 k Ω byl měřen protékající proud. Výsledky měření jsou v tabulce 4, jejich grafické zobrazení naleznete v grafu 1.

Tabulka 4: Měření izolační pevnosti

	U [V]	20	25	30	35	40	45	50	51	52	53	54	55	56	57	58	59	60
Horní	I [mA]	0,019	0,024	0,029	0,034	0,039	0,043	0,07	0,114	0,16	0,201	0,249	0,292	0,338	0,384	0,424	0,471	0,516
Dolní	I [mA]	0,019	0,024	0,029	0,034	0,039	0,044	0,049	0,088	0,131	0,176	0,22	0,267	0,311	0,356	0,401	0,447	0,493



Graf 1: Závislost protékajícího proudu na přiloženém napětí (ADUM 1400 a ADUM 1401)

Z naměřených výsledků můžeme vidět, že již při napětí 60 V protéká přes galvanické oddělení proud 0,516 mA. Z tohoto důvodu nebylo napětí mezi zeměmi dále zvyšováno aby nedošlo k nevratnému poškození navrhovaného zařízení. Není možné jednoznačně říci, že obvody pro galvanické oddělení jsou plně funkční v celém svém rozsahu.

Zdůvodnění tohoto nedostatku může být mnoho a nelze jednoznačně určit. Dle mého názoru mohlo dojít ke špatnému návrhu DPS, zakoupené obvody mohli být vadné nebo mohlo dojít ke svodu díky většímu množství tavící pasty.

3.3 Komunikace s PC

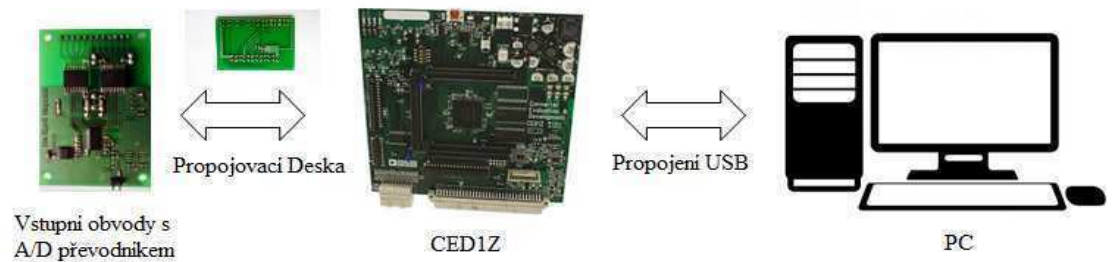
3.3.1 Pracovní verze

Původní myšlenka byla taková, že samostatný A/D převodník bude komunikovat s obvodem FT2232H od výrobce FTDI, který zajistí komunikaci s PC a potřebné signály pro A/D převodník. Zběžně dostupných informací jsem se dozvěděl, že A/D převodník komunikuje pouze po protokolu SPI, rovněž FT2232H umožňovalo provozovat zařízení na tomto protokolu.

Poté co byl zvolen A/D převodník a obvod pro komunikaci přistoupil jsem k návrhu desky plošného spoje (DPS). Účelem DPS je zajistit propojení jednotlivých součástí.

Nicméně toto řešení se ukázalo jako nevyhovující z následujících důvodů: FT2232H pracuje v režimu SPI jako master stejně tak jako A/D převodník ani u jednoho odvodu nebylo možné toto nastavení změnit. Dále se zjistilo, že FT2232H není schopen dodávat pro převodních hodinovou frekvenci MCLK bez které A/D převodník nefunguje. Z tohoto důvodu jsem od tohoto řešení ustoupil a začal uvažovat o jiném přístupu. Výsledkem toho je nová verze prototypu jehož řešení se ukázalo jako správné.

3.3.2 Finální prototyp



Obrázek 3-25: Blokové schéma navrhovaného zařízení

Celé zařízení je postaveno z několika hlavních celků: vstupní obvody s A/D převodníkem, vývojová deska CED1Z a osobní počítač.

K zobrazení naměřených výsledků je použit monitor PC. Pro řízení celého zařízení je nezbytná vývojová deska CED1Z, popsaná v kapitole 3.3.3, ta se stará o celou komunikaci, jak s PC, tak s A/D převodníkem a zajišťuje všechny potřebné signály pro převod analogové veličiny na digitální. Samotný převod pak probíhá na přesném A/D převodníku. Naměřená data jsou odeslána do CED1Z, kde jsou po zpracování a upravení přemístěna přes USB do počítače.

Data jsou v PC zpracovávána obslužným programem a vykreslena na monitoru. Obslužný software nezpracovává pouze data, ale umožňuje ovládat samotné měření. Slouží ke spuštění a zastavování měření v několika režimech, změně vzorkovací frekvence, resetování zařízení a zobrazuje naměřená data. Obslužný program je blíže popsán v kapitole 4.2.

3.3.3 Vývojová deska EVAL-CED1Z

Jedná se o vývojovou desku vyvinutou společností Analog Devices určenou pro vyhodnocení, vývoj a ukázkou práce převodníků Analog Devices. Poskytuje prostředky nezbytné pro komunikaci převodníků a PC. Na obrázku 3-26 je CED1Z s dodávaným příslušenstvím.

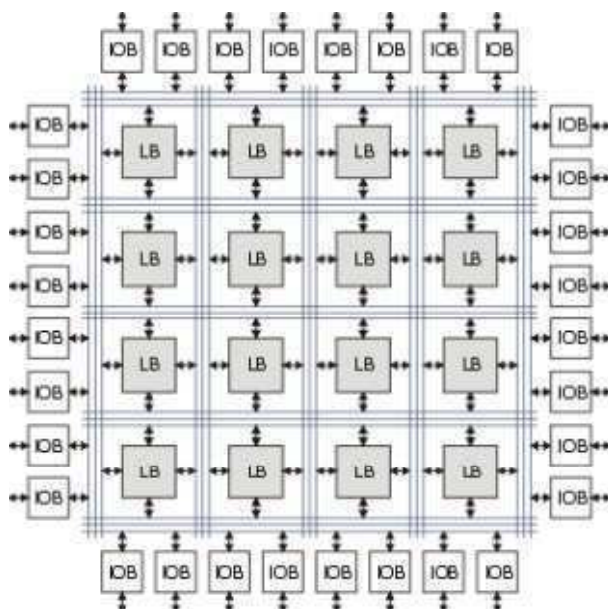


Obrázek 3-26: EVAL-CED1Z

CED1Z slouží ke zpracování a generování dat pro zvolený převodník. Z této desky přivádíme signály přímo na piny A/D převodníku pouze přes galvanické oddělení. Jedná se o signály: MCLK, RESET, SYNC, FSI, SDO, FSO, SCO, SDI a také o napájení všech obvodů na přípravku. Další úlohou této desky je zajistit komunikaci mezi A/D převodníkem a PC. To je zajištěno pomocí vysokorychlostního USB 2.0 s rychlostí až 480Mb/s. Hlavní částí CED1Z je FPGA obvod popsáný v kapitole níže. Tato deska byla vybrána proto, že ji doporučuje sám výrobce A/D převodníku.

FPGA

Field Programmable Gate Array v češtině se tyto obvody označují jako programovatelná hradlová pole. Jedná se o obvody, u nichž je možné programovat vnitřní hardwarovou strukturu. FPGA umožňují paralelní a proudové zpracování dat. To umožňuje současně probíhat jak komunikaci s PC, tak obsluhu A/D převodníku. Tím to se dosahuje velmi dobrého výpočetního výkonu i při nízké taktovací frekvenci. Hradlová pole se používají v aplikacích, které jsou univerzálnější. Pokud je potřeba změnit funkci obvodu dojde k přeprogramování vnitřní struktury obvodu a je tak ušetřen čas na návrh nové DPS. Na obrázku 3-27 je struktura programovatelného hradlového pole.



Obrázek 3-27: Struktura obvodu FPGA

Bloky IOB (Input/Output Block) jsou vstupně-výstupní obvody pro každý samostatný pin FPGA. Je pouze na programátorovi jak si FPGA obvod přizpůsobí. Kolik bude mít obvod vstupních pinů a kolik naopak výstupních.

V bloku LB (Logic Block) probíhá samotné programování. Programují se zde jednotlivé logické obvody. Ze základních logických funkcí jako AND, OR, NEGACE se skládají libovolně složité obvody. Tyto funkce se mezi sebou propojují globální propojovací maticí.

Konkrétní typ použitého FPGA na desce CED1Z je Cyclone:EP1C4F400C6. Jedná se o programovatelné pole od Altery z rodiny Cyclone, tento obvod nepatří k nejlepším obvodům od této značky, ale svým výkonem plně dostačuje našim potřebám.

První připojení CED1Z

Před prvním připojením desky CEDZ k PC je zapotřebí učinit několik kroků. První krok je vyhledat a nainstalovat drivery do PC, dají se najít na internetové stránce: <http://www.analog.com/en/design-center/evaluation-hardware-and-software/evaluation-boards-kits/EVAL-AD7765.html#eb-relatedsoftware> v sekci Software stáhneme zazipovaný soubor „Software installation for use with EVAL-CED1Z“ nebo na přiloženém CD. Po instalaci hardwarových ovladačů můžeme poprvé připojit vývojovou desku k PC.

Při prvotním odzkoušení funkce desky došlo k nečekanému problému. I přesto, že jsem postupoval podle návodu, po připojení desky nedošlo k zobrazení mezi nainstalovaným hardwarem ve správci zařízení na PC.

Detailnějším seznámením se s vývojovou deskou jsem zjistil, že drivery jsou podporovány pouze Windows XP a starším softwarem. Nastalou situaci jsem se pokoušel vyřešit instalací nastavby operačního systému, která by měla simulovat operační systém Windows XP i na novějších operačních systémech.

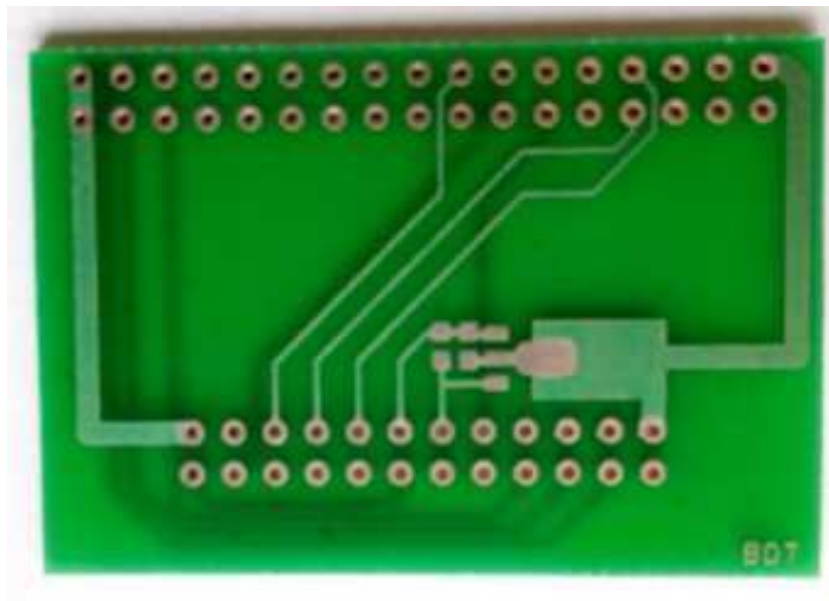
I s použitím zmíněné nastavby operačního systému funkčnost nebyla spolehlivá (po připojení desky k PC se ve správci zařízení náhodně objevovala a mizela). Celá situace musel být vyřešena instalací operačního systému Windows XP, se kterou vývojová deska pracuje velmi spolehlivě.

3.4 Vícekanálové měření

K vytvoření vícekanálového měření je zapotřebí spojit dva nebo více kanálů dohromady. S tímto účelů byla vytvořena propojovací deska popsána v kapitole níže.

3.4.1 Propojovací deska

Tato část, kterou najdete na obrázku 3-28 slouží jak je z názvu patrné k propojení CED1Z a desky měřícího přípravku. Je koncipována tak, aby umožnila připojení dvou měřících desek.

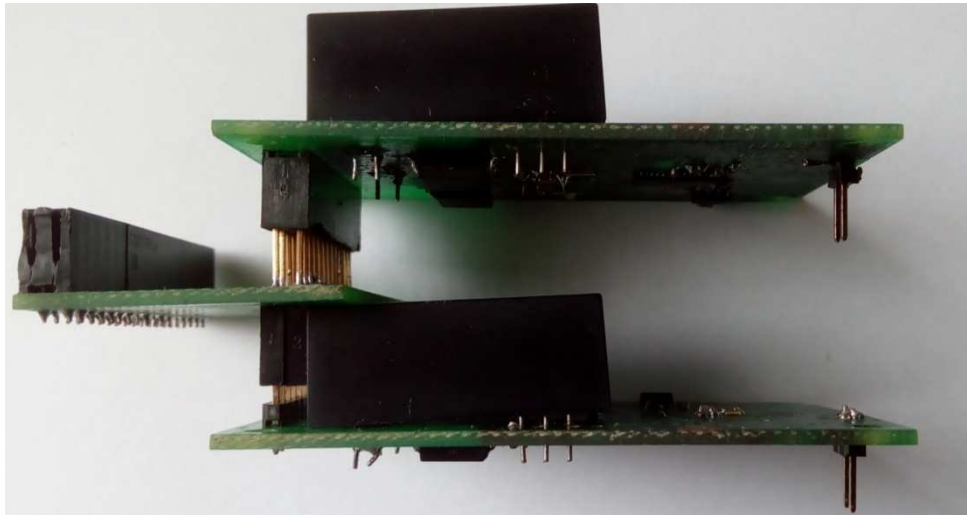


Obrázek 3-28: Propojovací deska

Zobrazený návrh obsahuje dvouřadý konektor pro propojení s CED1Z, stabilizátor napětí s dvěma blokovacími kondenzátory a dvouřadý konektor pro připojení měřící desky. Konektor k CED1Z je kompatibilní se SPORT konektorem na desce CED1Z a nemá tvarový klíč proti otočení. Tato funkce by neměla být zapotřebí, neboť připojíme-li měřící desky, je možná pouze jedna poloha připojení. Propojovací destička přesahuje okraj CED1Z tak, aby měřící deska byla dostatečně blízko CED1Z a nevznikal zbytečný prostor, který by byl v rozporu s pravidly pro návrh DPS.

Použitý stabilizátor napětí je stejný jako na měřícím přípravku. Slouží zde ke snížení úrovně napětí z 6 V dodávaných z CED1Z na 2,5 V. Toto napětí je potřeba zajistit pro napájení druhé strany galvanického oddělení.

Posledním prvkem je druhý konektor pasující do navrhovaného zařízení. Je zde použita dutinková lišta Arduino 14,5MM STRIP, primárně určena pro otevřenou elektronickou platformu Arduino. Dutinková lišta umožňuje připojení konektoru ze spodu i z vrchu DPS, což umožňuje vyšší variabilitu a je tedy nespornou výhodou. Po zapájení dutinkové lišty vznikne na spodní straně desky konektor tvořený dvěma řadami pinů připravených pro zastrčení do dutinek na měřicím přípravku. Na vrchní straně desky naopak vznikne konektor tvořený dutinkami.



Obrázek 3-29: Spojené měřicí moduly s propojovací deskou

Propojovací deska rozděljuje signály z CED1Z na jednotlivé měřicí desky. Některé signály jsou společné a ty deska zachovává. Pokud však chceme provozovat obě navrhovaná zařízení současně, musí být signály rozděleny. Mezi společné signály patří: napájecí napětí, hodinová frekvence (MCLK), reset, synchronizace a vstup synchronního rámce.

Nadále jsou zde 4 signály, které musejí být zpracovány zvlášť. Jde o Serial Data Output (SDO), Serial Data Input (SDI), Frame Sync Output (FSO) a Serial Clock Output (SCO). Signál SDO obsahuje informace o výsledku měření. Ze spodní desky je SDO přiveden na pin SDI desky vrchní. Vrchní deska spojí vlastní signál SDO se signálem ze spodní desky, který je přivedena na pin SDI horní desky. Tento spojený signál je poté odesílán jako jediné 64bitové slovo do CED1Z.

Signály FSO a SCO jsou generovány A/D převodníky na obou deskách. Pro jednoduchost jsou tyto signály odebírány pouze z jednoho A/D převodníku. Signál FSO vyznačuje počátek vysílaných dat v rámci bitového slova a SCO je hodinový signál.

4 Popis ovládacích programů

Jádro programů pochází od společnosti Analog Devices, nicméně pro naši aplikaci není možné použít program vytvořený dodavatelem, proto muselo dojít k dílčím úpravám, které zaručí správné fungování námi vyvíjeného zařízení. Co se týká zákaznické podpory tak v tomto ohledu je společnost Analog device velice vstřícná a poskytuje uživatelům jejich zařízení velkou výhodu. Společnost vyvinula a volně šíří uživatelské knihovny.

4.1 Program pro CED1Z

K vytvoření tohoto programu posloužilo volně šiřitelné vývojové prostředí od Altery Quartus II Web Edition Software 11.0 SP1. Nesmíme však použít novější verzi než 13.0 SP1. Neboť novější verze již nepodporují námi použitý FPGA obvod. Tato volně šiřitelná licence má pouze malé omezení oproti placené verzi.

Samotný program je napsán jazykem Verilog, proto je nutné se tohoto faktu držet a vlastní úpravy musejí proběhnout v tomto jazyce. vývojové prostředí Verilog je typické pro americký kontinent v Evropě je mnohem běžnější používání jazyka VHDL. Tudíž bylo nutné se s tímto jazykem nejprve seznámit. Hlavní rozdíl mezi oběma jazyky spočívá v syntaxi příkazů. Zatímco syntaxe jazyku VHDL je mnohdy považována za zbytečně zdlouhavou a složitou, je v tomto ohledu syntax jazyku Verilog kratší a jednodušší.

Finální program pro FPGA je složen z dílčích entit, které obstarávají správnou funkci FPGA. Poté co došlo k potřebným úpravám v entitě sport0:i0, mohl být vygenerován kód ovládající celé FPGA s příponou HEXOUT. Úpravy byly nutné z tohoto důvodu. Kód byl vytvořen pouze pro možnost použití jednoho převodníku s délkou bitového slova 32bit. Avšak jak již bylo výše uvedeno, naše zařízení pracuje se dvěma převodníky zároveň, a tak výsledná délka bitového slova odesílaného do PC činí 64bit.

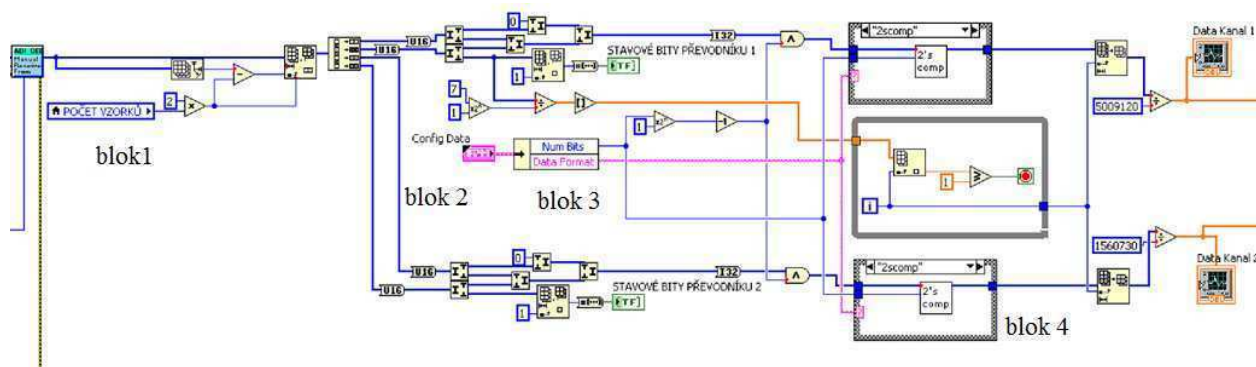
4.2 Program pro PC

V této práci, bylo zapotřebí vytvořit program, který by zobrazoval naměřené výsledky použitého A/D převodníku.

Software byl tvořen v grafickém programovacím jazyce LabVIEW (Laboratory Virtual Instrument Engineering Workbench) v překladu “Laboratorní prostředí pro vývoj virtuálních přístrojů“ od National Instruments.

Stejně jako v případě programu pro FPGA je použito jádro softwaru od dodavatele Analog devices. I v tomto případě muselo dojít k úpravám, kódu, protože původní program je uzpůsobený pro použití pouze jednoho jediného A/D převodníku.

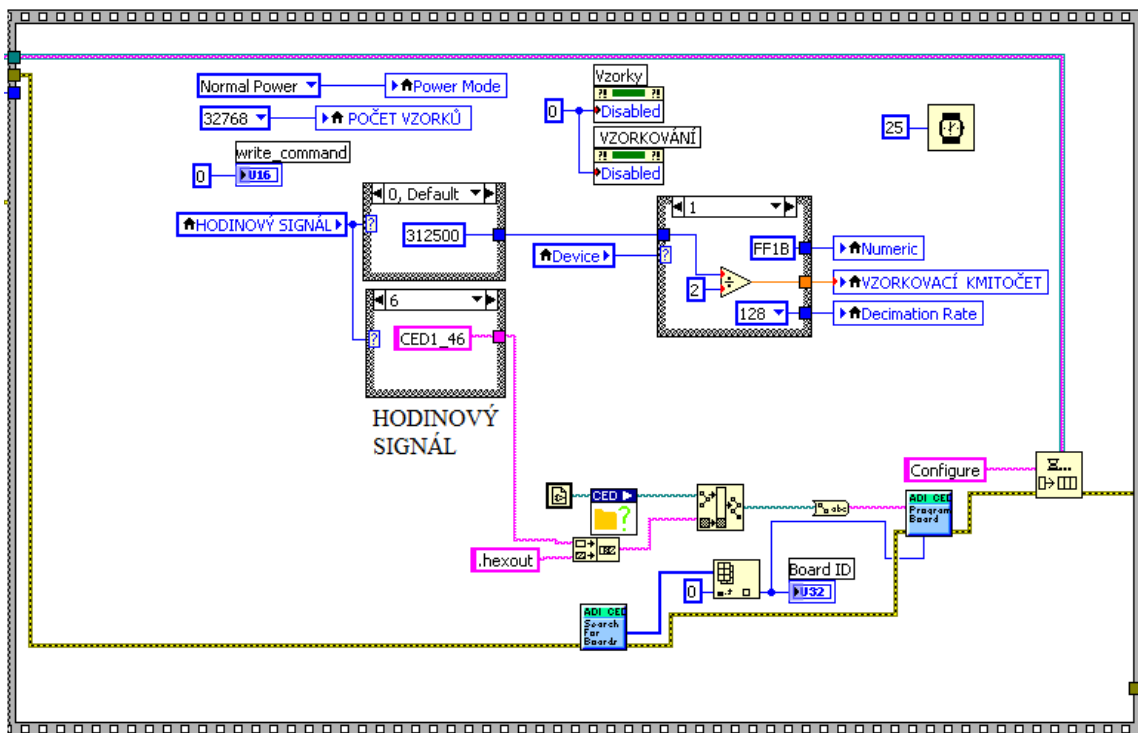
Na následujícím obrázku 4-1 je znázorněna vizualizace části kódu zpracovávajícího naměřená data v programu LabVIEW. První blok zleva slouží k načtení přenesených dat z CED1Z. Celé 64bitové slovo je přeneseno do bloku 2, který rozdělí příchozí data na 4 šestnácti bitová slova. Nejprve je nutné určit, zda-li během měření nedošlo k nějaké chybě. Za tímto účelem slouží blok 3, jehož funkce spočívá v tom, že porovná 8 kontrolních bitů. Zbylých 24bitů pošle do bloku 4, tam se k danému slovu vytvoří dvojkový doplněk. Celý blok dat v tomto tvaru je následně vykreslen v podobě křivky na obrazovce PC.



Obrázek 4-1: Ukázka programu zpracování dat

Další možností programu je nastavení parametrů FPGA. Tento proces je zobrazen na obrázku 4-2. Děje se v následujících krocích. Nejprve je nutné zadat nové parametry do obslužného programu v PC. Rozbalením nabídky HODINOVÝ SIGNÁL a vybráním jedné z nabízených možností se v Case Structure zvolí nabízená možnost. Nastavené parametry jsou převedeny na soubor s příponou .hexout a následně odeslány do FPGA.

Změna Case Struktury HODINOVÝ SIGNÁL neovlivní pouze nahrání souboru. Dojte také k přepočítání vzorkovací frekvence a ta se zobrazí v poli VZORKOVACÍ KMITOČET. Vzorkovací kmitočet se vypočítává z nastaveného hodinového signálu, podělí se decimálním poměrem a dvěma.

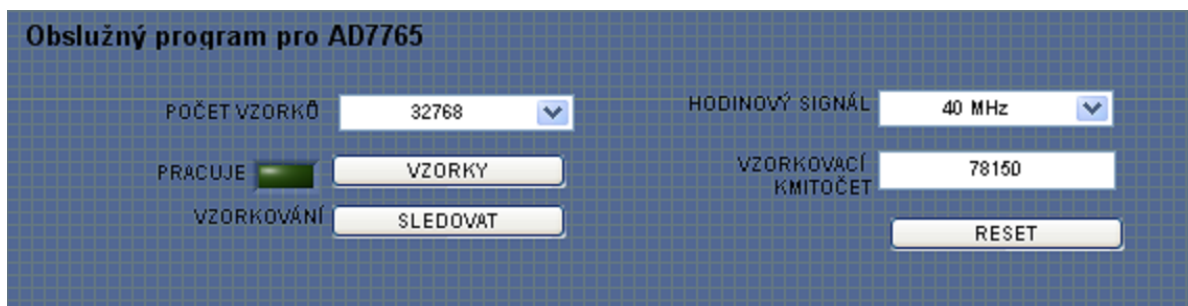


Obrázek 4-2: Ukázka programu nastavení parametrů FPGA

5 Používání zařízení

5.1 Obslužný program

Po spuštění obslužného softwaru se objeví hlavní okno programu. V tomto okně probíhá veškeré ovládání komunikace a jsou zde reprezentovány naměřené výsledky. Celé okno hlavního programu je v příloze B.



Obrázek 5-1: Obslužný program - výřez nastavení parametrů

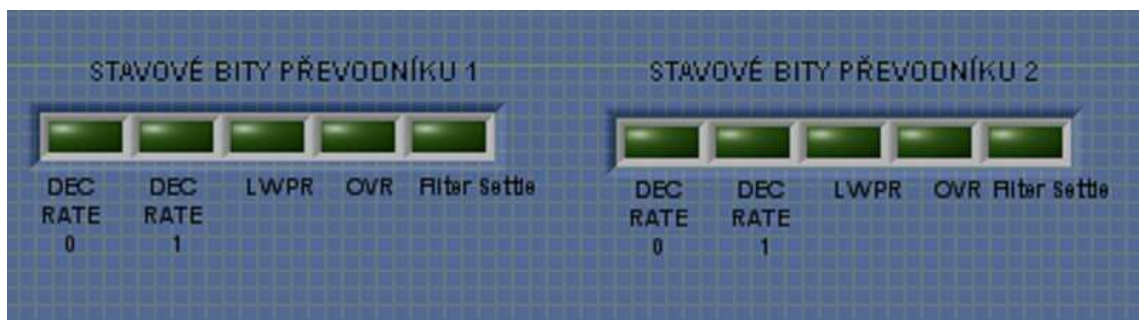
Pod VZORKOVACÍM KMITOČTEM se nachází tlačítko RESET. Po zmáčknutí tohoto tlačítka se přivede na resetovací pin A/D převodníku logická nula a převodník se uvede do výchozího stavu. Pro běžné fungování zařízení by tato funkce neměla být potřebná.

V dalším sloupečku na hlavním okně je (POČET VZORKŮ) tento rozbalovací seznam slouží k nastavení počtu vzorků, které se mají odebrat při měření, pokud nepoužijeme průběžné měření. V tomto seznamu máme možnost vybrat z 5 možností. Od nejmenšího počtu vzorků což je 32 768 až po 524 288. Interval je rozdělen do 5 možností nastavení a to tak že další počet vzorků je vždy dvojnásobkem předchozího počtu vzorků. V rozbalovacím menu jsou tyto hodnoty: 32 768, 65 536, 134 072, 262 144 a 524 288. Předtím než zahájíme odběr vzorků, je nutné mít vybranou vždy nějakou hodnotu v tomto políčku. Po spuštění programu je tato hodnota přednastavena na 32768.

Po nastavení počtu vzorků musíme nastavit MCLK frekvenci. K tomuto účelu slouží rozbalovací seznam vedle políčka (HODINOVÝ SIGNÁL). V rozbalovacím seznamu zaškrtneme jaká hodinová frekvence se má přivést na pin MCLK A/D převodníku. Z této frekvence vychází vzorkovací frekvence A/D převodníku.

Pokud máme všechny tyto hodnoty nastaveny, je možné začít se samotným měřením. V tomto ohledu máme na výběr z odebrání počtu vzorků s vykreslením na obrazovce nebo z nepřetržitého sledování měřeného signálu. Tyto dvě možnosti se liší v tom, na jaké tlačítko klikneme. Pokud chceme odebrat pouze omezený počet vzorků, klikneme na tlačítko (VZORKY), ale pokud chceme sledovat měřený signál, klikneme na tlačítko (SLEDOVAT). V tomto režimu nelze obslužný program ukončit a vedle tlačítka (VZORKY) se rozsvítí dioda s nápisem (ZANEPRÁZDNĚN).

V hlavním okně obslužného programu je také vidět jaké bity jsou nastaveny v registru A/D převodníku s názvem Status Bits. Jedná se o vnitřní registr A/D převodníku, který slouží pouze ke čtení. Je zde vybráno pár stavových bitů tohoto registru. Bit (DEC RATE 0) signalizuje, zvolený decimální poměr na hodnotu 256. Bit (DEC RATE 1) signalizuje, zvolený decimální poměr na hodnotu 128. U vyvíjeného zařízení se počítá s decimálním poměrem 128. Proto tento bit slouží k informativnímu účelu, zda funguje komunikace mezi A/D převodníkem a PC.



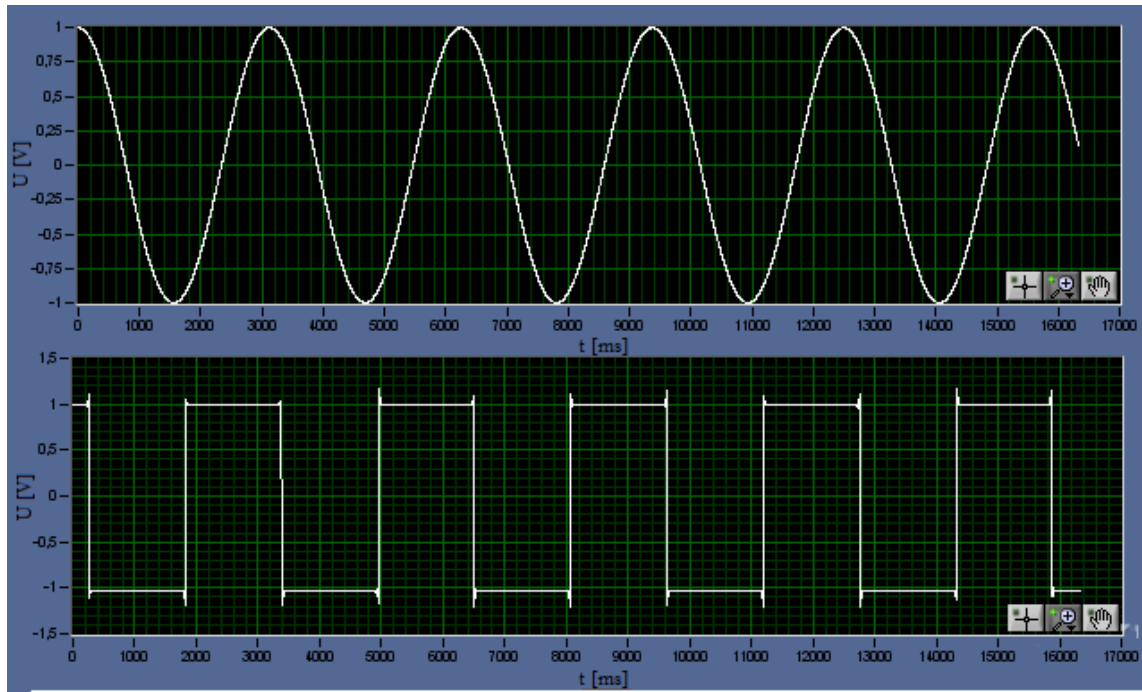
Obrázek 5-2: Obslužný program - výřez stavové bity

LWPR bit ukazuje, zda je A/D převodník v normálním napájecím módu nebo zda je v režimu snížené spotřeby. Pokud je tato LED rozsvícena znamená to že A/D převodník je v režimu snížené spotřeby.

OVR bit signalizuje překročení rozsahu A/D převodníku. Tento bit je nastavitelný uživatelem. Standardně je nastaven na 80% vstupního rozsahu A/D převodníku.

Filter Settle bit je nastaven na logickou nulu pokud nejsou data k dispozici.

Ověření funkčnosti je vidět na obrázku 5-3. Na jeden kanál bylo připojeno sinusové napětí o frekvenci 50 Hz a na druhý kanál obdélníkový signál se stejnou frekvencí. Oba měřené signály byly vzorkovány s maximální doporučenou vzorkovací frekvencí 156,25 kHz.



Obrázek 5-3: Naměřené průběhy

6 Závěr

V závěrečném zhodnocení je nutno podotknout, že ačkoliv vyvíjené zařízení nepracuje plně v rozsahu požadovaných parametrů, podařilo se sestavit prototyp, který se svými vlastnostmi blíží požadovanému výrobku.

Největší nedostatek vyvinutého prototypu vidím v neověřené funkčnosti galvanického oddělení. Jak již bylo uvedeno v textu výše, funkčnost nemohla být ověřena v plném rozsahu z důvodu obavy o zničení celého výrobku. Další slabší stránkou prototypu je možnost pouze dvoukanálového měření. V zadání je vznesen požadavek na vícekanálové měření, což je realizací dvou kanálů fakticky splněno, nicméně si dovoluji tvrdit, že díky této práci jsem dnes schopen sestavit zařízení, které dokáže měřit i 8 kanálů najednou.

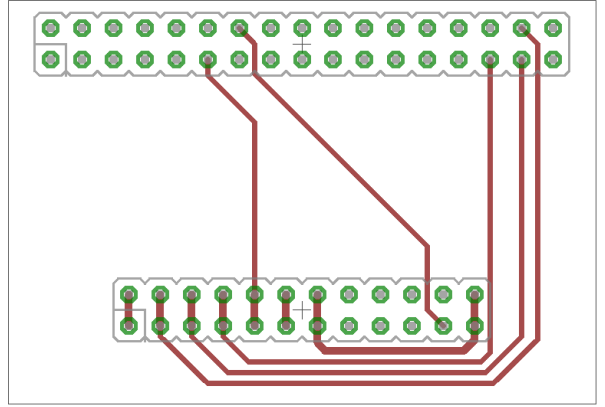
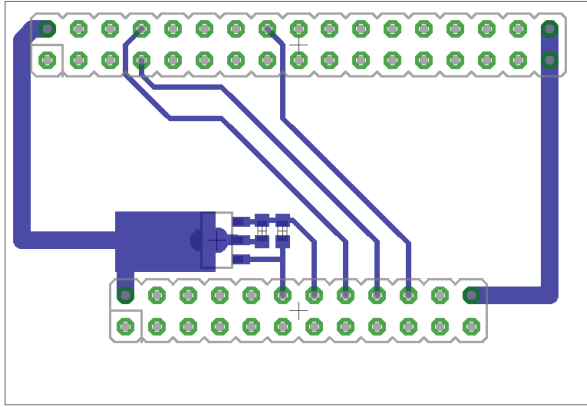
Další požadované parametry, kterými jsou šířka pásma 8 kHz, synchronní vzorkování a minimálně 20ti bitové rozlišení jsou splněny. V případě šířky pásma a rozlišení dosáhl konečný prototyp až na hodnotu 78kHz a 24 bitového rozlišení.

Celý proces vývoje byl poměrně zdoluhavý a na jeho cestě mě potkala celá řada problémů se kterými jsem se postupně vypořádal. Právě tyto překážky mi přinesly celou řadu zkušeností, díky kterým dnes mohu řešit danou problematiku s větším nadhledem. Například bych věnoval více času při čtení technické dokumentace u použitých součástek a před jejich nákupem ověřil vzájemnou kompatibilitu u výrobce. Více bych také zapřemýšlel o možných alternativách, jejich přínosech a nedostatcích.

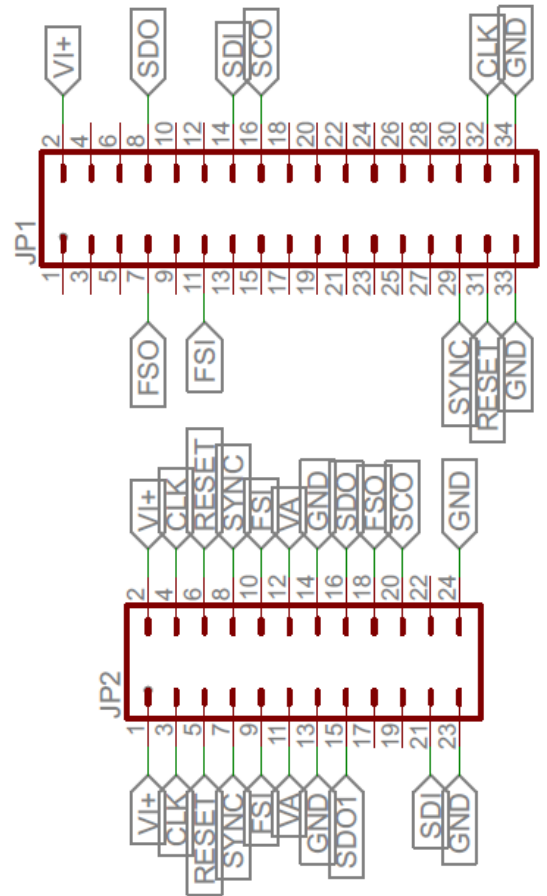
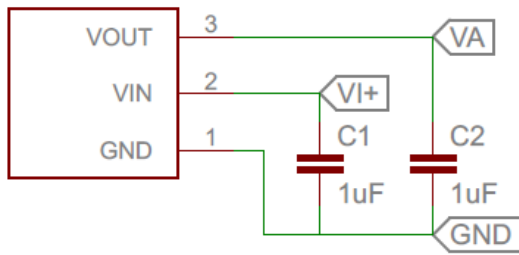
Myslím, že je vhodné zdůraznit fakt, že vytvořený měřicí prototyp je kompatibilní pouze s operačním systémem windows xp, jehož podpora je již dávno minulostí. Použití daného operačního systému je nutností vzhledem ke zvolené vývojové desce CED1Z. Pokud by měl být daný výrobek použitelný v běžné praxi, bylo by vhodné zajistit softwarovou kompatibilitu s novějšími operačními systémy, což by vyžadovalo výběr nové vývojové desky a k ní i podporované A/D převodníky.

Literatura

- [1] HAASZ, Vladimír, Jiří NOVÁK a Jaroslav ROZTOČIL. *Číslicové měřicí systémy*. Vyd. 2. přeprac. Praha: České vysoké učení technické, 2000. ISBN 80-01-02219-6.
- [2] ČSN EN 50 160 *Charakteristiky napětí elektrické energie dodávané z veřejné distribuční sítě*, ČNI, 3. vydání, únor 2011
- [3] HAASZ, Vladimír a Miloš SEDLÁČEK. *Elektrická měření: přístroje a metody*. Vyd. 1. Praha: České vysoké učení technické, 1998, 327 s. ISBN 80-01-01717-6.
- [4] TOMAŠTÍK, R. *Měření pomocí vzorkovací počítačové karty - laboratorní úloha*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií. Ústav radioelektroniky, 2010. 47 s., 11 s. příloh. Diplomová práce. Vedoucí práce: Ing. Jiří Dřínovský, Ph.D.
- [5] KREIDL, Marcel a Radislav ŠMÍD. *Technická diagnostika: senzory, metody, analýza signálu*. Praha: BEN - technická literatura, 2006. Senzory neelektrických veličin. ISBN 80-7300-158-6.
- [6] KREJČÍŘÍK, Alexandr. DC/DC měniče. Praha: BEN, 2001. ISBN 80-7300-045-8.
- [7] PECH, Jan. *Nebojte se FPGA* [online]. [cit. 16.1.2016]. Dostupné z <http://www.hw.cz/teorie-a-praxe/dokumentace/nebojte-se-fpga.html>
- [8] ŠTĚPÁNEK, Karel. *Vstupní převodníky pro analyzátor sítě na PC*. Liberec, 2015. Semestrální projekt. Technická univerzita v Liberci, Fakulta mechatroniky, informatiky a mezioborových studií. Vedoucí práce Ing. Petr Fuchs.
- [9] ANALOG DEVICES. *AD7765* [online]. [cit 5.7.2016]. Dostupné z <http://www.analog.com/media/en/technical-documentation/data-sheets/AD7765.pdf>
- [10] ANALOG DEVICES. *EVAL-CED1Z* [online]. [cit 9.7.2016]. Dostupné z http://www.analog.com/media/en/technical-documentation/evaluation-documentation/EVAL_CED1Z.pdf
- [11] CHINFA ELECTRONICS *FDD03-05S1* [online]. [cit 15.5.2016]. Dostupné z <http://www.tme.eu/cz/Document/3eea56a6e13b5d109ad678ea2b3caf57/fdd03en.pdf>
- [12] MICROCHIP *MCP1700* [online]. [cit 15.4.2016]. Dostupné z <http://ww1.microchip.com/downloads/en/DeviceDoc/20001826C.pdf>
- [13] ANALOG DEVICES *ADR444* [online]. [cit 19.8.2016]. Dostupné z http://www.analog.com/media/en/technical-documentation/data-sheets/ADR440_441_443_444_445.pdf
- [14] ANALOG DEVICES *ADUM1400CRWZ a ADUM1401CRWZ* [online]. [cit 19.8.2016]. Dostupné z http://www.analog.com/media/en/technical-documentation/data-sheets/ADuM1400_1401_1402.pdf



MCP1700



Příloha B: Ukázka obslužného programu

Obslužný program pro AD7765

POČET VZORKŮ: 32768
 PRACUJE
 VZORKOVÁNÍ: SLEDOVAT
 HODINOVÝ SIGNÁL: 40 MHz
 VZORKOVACÍ KMITOČET: 78180

STAVOVÉ BITY PŘEVODNÍKU 1: DEC RATE 0 0, LWPR 0, OVR 0, Filter šabla 1
 STAVOVÉ BITY PŘEVODNÍKU 2: DEC RATE 0 0, LWPR 0, OVR 0, Filter šabla 1

Maximální 1: 0
 Efektivní 1: 0
 Maximální 2: 0
 Efektivní 2: 0

The left plot shows a signal that is constant at 0. The right plot shows a signal that is constant at -1. Both plots have a vertical axis from 0 to -0.65864 and a horizontal axis labeled 't [ms]'.

Příloha C: Seznam součástek

Rezistory SMD

R1	4,7k	M0805
RBIAS1	160K	R0603
RF	neosazeno	R0603
RFB1, RFB2	3.01k	R0603
RG	neosazeno	R0603
RIN1, RIN2	4,7k	R0603
RM1, RM2	43	R0603
RM3	200	R0603

Kondenzátory SMD

C3, DC4	100nF	C0805K
C4, C5, C6, C7,C8,C10, C11, C12, C14, C15, C23	100nF	C0603K
C1	100uF	C0603K
AD1	10uF	C0603K
DC2, DC3, C9	10uF	C0805K
C1, C2, CERAMIC1, CERAMIC2, CERAMIC3, CERAMIC4	1uF	C0603K
CM	33pF	C0603K
DC1	4,7uF	C0603K
CFB1, CFB2	47pF	C0603K
CS1	8.2pF	C0603K

Propoje

2,5TO3,3	neosazeno	R0402
PROPOJ	neosazeno	R0603

Integrované obvody SMD

AD7765	A/D převodník	TSSOP28
ADR1	ADR444	SO8
ADUM1400	ADUM1400	SO-16W
ADUM1401	ADUM1401	SO-16W
FDD3	FDD03	DIP24
MCP1700	MCP1700	SOT89
MCP1	neosazeno	SOT89
AD8021	neosazeno	SO8
LED	CHIPLED_0805	C0805

Jumpery

IN	vstup	JP1
JP2	5 V	JP1
JP3	GND	JP1
JP1	připojení na SPORT	JP10Q
JP2	propojovací deska	JP12
J2	hlavní konektor	JP12

Cívky

LDC2, LDC3	neosazeno	L3230M
------------	-----------	--------

Příloha D: Obsah přiloženého CD

- Text diplomové práce
- Pořízené fotografie
- Obslužný program
- Program pro FPGA
- Katalogové listy použitých součástek

Programy použité v diplomové práci

1. Quartus II Web Edition Software 11.0 SP1
2. EAGLE 7.2.0
3. LabVIEW 2015