



# VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY

## FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION

## ÚSTAV VÝKONOVÉ ELEKTROTECHNIKY A ELEKTRONIKY

DEPARTMENT OF POWER ELECTRICAL AND ELECTRONIC ENGINEERING

## UNIVERZÁLNÍ STRÍDAČ PRO VÍCEFÁZOVÉ POHONY NA NÍZKÉ NAPĚTÍ

UNIVERSAL INVERTER FOR MULTI-PHASE LOW-VOLTAGE DRIVES

### DIPLOMOVÁ PRÁCE

MASTER'S THESIS

### AUTOR PRÁCE

AUTHOR

**Bc. Tomáš Pitner**

### VEDOUCÍ PRÁCE

SUPERVISOR

**Ing. Jan Knobloch, Ph.D.**

**BRNO 2024**

# Diplomová práce

magisterský navazující studijní program **Silnoproudá elektrotechnika a výkonová elektronika**

Ústav výkonové elektrotechniky a elektroniky

**Student:** Bc. Tomáš Pitner

**ID:** 211122

**Ročník:** 2

**Akademický rok:** 2023/24

**NÁZEV TÉMATU:**

## Univerzální střídač pro vícefázové pohony na nízké napětí

**POKYNY PRO VYPRACOVÁNÍ:**

1. Realizujte dílčí součásti a mechanickou konstrukci univerzálního střídače.
2. Oživte a ověřte funkci výkonových a řídicích částí.
3. Vytvořte firmware mikrokontroléru rozhraní pro připojení řídicího systému.

**DOPORUČENÁ LITERATURA:**

- [1] NOVOTNY, D. W. a LIPO, T. A. Vector Control and Dynamics of AC Drives. 1. New York, USA: Oxford University Press, 1996. ISBN 978-0-19-856439-3.
- [2] KRISHNAN, R. Permanent magnet synchronous and brushless DC motor drives. Boca Raton, U.S.A.: CRC Press, 2010. ISBN 978-0-8247-5384-9.

**Termín zadání:** 5.2.2024

**Termín odevzdání:** 20.5.2024

**Vedoucí práce:** Ing. Jan Knobloch, Ph.D.

**doc. Ing. Ondřej Víték, Ph.D.**  
předseda rady studijního programu

**UPOZORNĚNÍ:**

Autor diplomové práce nesmí při vytváření diplomové práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

## ABSTRAKT

Diplomová práce se zabývá návrhem a stavbou šestifázového střídače na nízké napětí a velké proudy. Práce popisuje celkový návrh a dimenzování výkonových částí střídače včetně jejich chlazení a řídicích obvodů zahrnující budiče větví střídače, budič a autonomní řízení brzdného spínače a obvod rozhraní mezi nadřazeným řídicím obvodem a budiči. V souvislosti s dimenzováním výkonových prvků je blíže zkoumána problematika rozdělování proudu mezi paralelními tranzistory MOS-FET a mezi paralelně spojenými větvemi střídače, s čímž souvisí také teorie symetrizačních proudových transformátorů, u kterých jsou provedeny numerické simulace a praktická ověřovací měření. Práce se také zabývá problematikou dimenzování kondenzátoru v meziobvodu střídače – je změřena závislost ESR elektrolytických kondenzátorů na frekvenci a teplotě a rovněž je provedena numerická simulace harmonického spektra proudu kondenzátorem pro modulaci SVPWM. V závěru práce je popsána realizace celého střídače, jeho oživení a také zkoušky a měření pro ověření návrhu.

## KLÍČOVÁ SLOVA

střídač, střídavý pohon, vícefázový pohon, výkonový MOS-FET, paralelní řízení tranzistorů MOS-FET, symetrizační proudový transformátor, budič MOS-FET

## ABSTRACT

The diploma thesis deals with the design and construction of a six-phase low-voltage high-current inverter. Overall design and calculation of the power components of the inverter including its cooling is performed, along with the control circuitry including the inverter leg drivers, the driver and autonomous control of the brake chopper and the interface circuit between the external control circuit and the drivers. In relation to the power components design, research of current distribution between paralleled MOS-FETs and paralleled inverter legs is conducted, leading to the theory of symmetrizing current transformers, for which numerical simulations and verification measurements are done. The thesis also deals with design of a DC bus capacitor – dependence of the ESR on frequency and temperature for an electrolytic capacitor is measured and the harmonic spectrum of the capacitor current for SVPWM is calculated by numerical simulation. Finally, the construction of the inverter and its testing and measurements are described.

## KEYWORDS

inverter, AC drive, multi-phase drive, power MOS-FET, paralleling MOS-FETs, symmetrizing current transformer, MOS-FET driver

PITNER, Tomáš. *Univerzální střídač pro vícefázové pohony na nízké napětí*. Diplomová práce. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav výkonové elektrotechniky a elektroniky, 2024. Vedoucí práce: Ing. Jan Knobloch, Ph.D.



# Prohlášení autora o původnosti díla

**Jméno a příjmení autora:** Bc. Tomáš Pitner  
**VUT ID autora:** 211122  
**Typ práce:** Diplomová práce  
**Akademický rok:** 2023/24  
**Téma závěrečné práce:** Univerzální střídač pro vícefázové pohony na nízké napětí

Prohlašuji, že svou závěrečnou práci jsem vypracoval samostatně pod vedením vedoucí/ho závěrečné práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené závěrečné práce dále prohlašuji, že v souvislosti s vytvořením této závěrečné práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a/nebo majetkových a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., o právu autorském, o právech souvisejících s právem autorským a o změně některých zákonů (autorský zákon), ve znění pozdějších předpisů, včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb.

Brno .....  
.....  
podpis autora\*

---

\* Autor podepisuje pouze v tištěné verzi.

## PODĚKOVÁNÍ

Na tomto místě děkuji vedoucímu diplomové práce Ing. Janu Knoblochovi, Ph.D. za odborné vedení, podnětné návrhy k práci, cenné rady a pomoc při konstrukci střídače a jeho ožívování.

Dále chci poděkovat Ing. Janu Martišovi, Ph.D. za konzultace k návrhu výkonové elektroniky a Ing. Radkovi Tománkovi za pomoc a rady při konstrukci střídače.

# Obsah

Seznam obrázků	9
Seznam tabulek	11
Seznam symbolů	12
Seznam zkratek	16
Úvod	17
<b>1 Návrh střídače</b>	<b>18</b>
1.1 Požadované parametry	18
1.2 Výběr spínacích tranzistorů	18
1.3 Problematika paralelního řazení spínacích prvků	20
1.4 Koncepce a topologické uspořádání	21
1.5 Návrh výkonových obvodů	24
1.5.1 Tranzistorový střídač	24
1.5.2 Symetrizační proudové transformátory	28
1.5.3 Brzdňý spínač	29
1.5.4 Stejnoseměrný napěťový meziobvod	32
1.6 Návrh chlazení	36
1.6.1 Chladič polovodičových prvků	36
1.6.2 Ventilátory	38
1.7 Návrh řídicích obvodů	40
1.7.1 Budič větve střídače	40
1.7.2 Řízení a budič brzdňého spínače	45
1.7.3 Rozhraní pro nadřazený řídicí obvod	48
<b>2 Realizace střídače</b>	<b>57</b>
2.1 Realizace výkonových obvodů	57
2.2 Realizace řídicích obvodů	61
2.3 Realizace mechanické konstrukce	64
<b>3 Oživení střídače a měření</b>	<b>66</b>
3.1 Oživení výkonových a řídicích obvodů	66
3.2 Zkouška větví střídače se zátěží	70
3.3 Zkouška paralelního chodu dvou větví střídače	72
Závěr	75

<b>Literatura</b>	<b>76</b>
<b>A Symetrizační proudový transformátor</b>	<b>78</b>
A.1 Matematický model	78
A.2 Numerické simulace	79
A.2.1 Dopravní zpoždění ve spínání jedné z větví	80
A.2.2 Rozdílné impedance vodičů na výstupech větví	81
<b>B Kondenzátor v meziobvodu</b>	<b>84</b>
B.1 Měření ekvivalentního sériového odporu	84
B.2 Simulace harmonického spektra proudu	85
<b>C Podklady pro výrobu DPS</b>	<b>88</b>
C.1 Tranzistorový střídač	88
C.2 Brzdny spínač	98
C.3 Stejnsměrný napěťový meziobvod	103
C.4 Budič větve střídače	112
C.5 Řízení a budič brzdného spínače	123
C.6 Rozhraní pro nadřazený řídicí obvod	128
<b>D Výkresy mechanických částí</b>	<b>150</b>
D.1 Chladič polovodičových prvků	150
D.2 Hranol pro upevnění šroubů pro silové vodiče	151

# Seznam obrázků

1.1	Rozdělení proudu mezi paralelními tranzistory MOS-FET (simulace)	20
1.2	Přehledové schéma zapojení výkonové části střídače	22
1.3	Struktura řídicích obvodů střídače	23
1.4	Určení odporu kanálu tranzistoru IRF150P220 při teplotě 105 °C	24
1.5	Umístění RC článku k tranzistoru střídače	27
1.6	Zapojení symetrizačního proudového transformátoru pro paralelní chod dvou větví střídače	28
1.7	Zjednodušené zapojení brzdného spínače a rezistoru	31
1.8	Závislost poměrné efektivní hodnoty proudu kondenzátorem na modulačním činiteli a účinníku odběru pro třífázový střídač s modulací typu SVM	33
1.9	Průběh napětí na tachometrickém výstupu ventilátoru	39
1.10	Blokové schéma vnitřního zapojení integrovaného obvodu UCC21710-Q1	41
1.11	Závislost náboje hradla na napětí <i>gate-source</i> tranzistoru IRF150P220	43
1.12	Principiální zapojení obvodu nadproudové ochrany	43
1.13	Vnitřní struktura mikrokontroléru řady STM32G431	50
1.14	Struktura dat na sběrnici CAN	51
1.15	Principiální schéma zapojení snižujícího měniče pro ventilátory	53
2.1	Tři větve střídače a brzdný spínač ze strany montované na chladič	58
2.2	Chladič výkonových obvodů	58
2.3	Šest větví střídače a brzdný spínač z vrchní strany po montáži na chladič	59
2.4	Detail větve střídače	59
2.5	Meziobvod s kondenzátory	60
2.6	Montáž meziobvodu	60
2.7	Detail ploch na meziobvodu pro styk s distančními sloupky a upevnění meziobvodu pomocí šroubů	60
2.8	Detail spojení větví střídače a brzdného spínače s meziobvodem	61
2.9	DPS budiče větve střídače	61
2.10	DPS budiče a řízení brzdného spínače	62
2.11	DPS obvodu rozhraní	63
2.12	Hranol se šrouby pro silové vodiče	64
2.13	Krimpování kabelových ok na silové vodiče	65
2.14	Rozpracovaná mechanická konstrukce střídače	65
3.1	Pracoviště pro měření přepínacích dějů	66

3.2	Pracoviště pro měření přepínacích dějů – detail připojení napěťových sond osciloskopu i proudové sondy . . . . .	67
3.3	Změřený vypínací děj při vybavení nadproudové ochrany . . . . .	67
3.4	Změřený vypínací a zapínací děj . . . . .	68
3.5	Sekvence impulzů pro měření vypínacího a zapínacího děje . . . . .	68
3.6	Měřený výstupní proud větve při zkoušce s induktivní zátěží . . . . .	70
3.7	Pracoviště pro zkoušku střídače se zátěží – měření proudu . . . . .	71
3.8	Vzduchová cívka sloužící jako zátěž střídače . . . . .	71
3.9	Snímek rozložení teploty ve střídači během zkoušky dvou větví při jmenovitém proudu . . . . .	72
3.10	Pracoviště pro zkoušku paralelního chodu dvou větví střídače . . . . .	73
3.11	Změřené rozdělení proudu mezi paralelními větvemi střídače pro rozdílné délky vodičů mezi výstupy větví a svorkou zátěže . . . . .	73
A.1	Obvodové zapojení symetrizačního proudového transformátoru pro matematickou analýzu . . . . .	78
A.2	Blokové schéma obvodu se symetrizačním proudovým transformátorem v programu Simulink . . . . .	80
A.3	Simulace rozdělení proudu mezi větvemi vlivem dopravního zpoždění jedné z větví, bez proudového symetrizačního transformátoru . . . . .	81
A.4	Simulace rozdělení proudu mezi větvemi vlivem dopravního zpoždění jedné z větví, s proudovým symetrizačním transformátorem . . . . .	81
A.5	Simulace rozdělení proudu mezi větvemi vlivem rozdílných impedancí vodičů, bez proudového symetrizačního transformátoru . . . . .	82
A.6	Simulace rozdělení proudu mezi větvemi vlivem rozdílných impedancí vodičů, s proudovým symetrizačním transformátorem . . . . .	82
B.1	Frekvenční charakteristiky ekvivalentního sériového odporu (ESR) elektrolytických kondenzátorů UCS2C101MHD pro různé teploty . . . . .	84
B.2	Blokové schéma třífázového střídače v programu Simulink . . . . .	85
B.3	Simulované časové průběhy fázových proudů a proudu kondenzátorem . . . . .	86
B.4	Detail simulovaného časového průběhu proudu kondenzátorem . . . . .	86
B.5	Harmonické spektrum proudu kondenzátorem . . . . .	87

# Seznam tabulek

1.1	Struktura bajtu SETUP . . . . .	51
1.2	Struktura bajtu ERRORCODE . . . . .	51
2.1	Dimenzování vodičů ve výkonové části střídače . . . . .	58

# Seznam symbolů

Symbol	Popis	Jednotka
$\alpha_{\text{Cu}}$	teplotní součinitel rezistivity mědi	$\text{K}^{-1}$
$\alpha$	celkový součinitel přestupu tepla	$\text{W m}^{-2} \text{K}^{-1}$
$\alpha_{\text{p}}$	součinitel přestupu tepla prouděním	$\text{W m}^{-2} \text{K}^{-1}$
$\alpha_{\text{z}}$	součinitel přestupu tepla zářením	$\text{W m}^{-2} \text{K}^{-1}$
$\text{tg } \delta$	ztrátový úhel	–
$\varepsilon$	emisivita	–
$\Lambda_{\text{m}}$	magnetická vodivost	H
$\mu_0$	permeabilita vakua	$\text{H m}^{-1}$
$\mu_{\text{r,Fe}}$	relativní permeabilita jádra	–
$\omega$	úhlová rychlost	$\text{rad s}^{-1}$
$\Psi$	spřažený magnetický tok	Wb
$\sigma$	Stefanova–Boltzmannova konstanta	$\text{W m}^{-2} \text{K}^{-4}$
$\sigma_{\text{Cu20}}$	konduktivita mědi při teplotě 20 °C	$\text{Sm}^{-1}$
$\tau$	časová konstanta	s
$\vartheta$	teplota	°C
$\vartheta_0$	teplota okolí	°C
$\vartheta_{\text{c}}$	teplota pouzdra tranzistoru	°C
$\vartheta_{\text{H}}$	teplota na povrchu chladiče	°C
$\vartheta_{\text{j}}$	teplota polovodičového čipu tranzistoru	°C
$\vartheta_{\text{j,max}}$	maximální teplota polovodičového čipu tranzistoru	°C
$B$	magnetická indukce	T
$B_{\text{max}}$	max. hodnota magnetické indukce	T
$B_{\text{sat}}$	saturační magnetická indukce	T
$C$	elektrická kapacita	F
$\cos \varphi$	účinnost odběru	–
$\Delta E_{\text{C}}$	změna elektrické energie v kondenzátoru	J
$ESR$	ekvivalentní sériový odpor	$\Omega$
$f$	frekvence	Hz
$f_{\text{b,max}}$	maximální spínací frekvence brzděného spínače	Hz
$f_{\text{r}}$	rezonanční frekvence	Hz
$f_{\text{sw,max}}$	maximální spínací frekvence střídače při sníženém výkonu	Hz
$f_{\text{sw,n}}$	jmenovitá spínací frekvence střídače při jmenovitém výkonu	Hz
$H$	intenzita magnetického pole	$\text{A m}^{-1}$



Symbol	Popis	Jednotka
$i$	okamžitá hodnota proudu	A
$I_b$	brzdňý proud	A
$I_{C,ef}$	efektivní hodnota proudu kondenzátorem	A
$I_{C,ef,n}$	jmenovitá efektivní hodnota proudu kondenzátorem	A
$\Delta I_{\text{šp-šp}}$	velikost zvlnění proudu špička–špička	A
$I_{d,stř,n}$	jmenovitá střední hodnota proudu v meziobvodu	A
$I_{ef,3f,n}$	jmenovitá efektivní hodnota výstupního proudu ve tří- fázovém zapojení	A
$I_{ef,n}$	jmenovitá efektivní hodnota výstupního proudu	A
$I_{ef,tr,n}$	efektivní hodnota proudu vývodem jednoho tranzis- toru	A
$I_{f,ef}$	efektivní hodnota výstupního fázového proudu	A
$I_{G,off,max}$	špičkový vypínací proud budiče	A
$I_{G,on,max}$	špičkový zapínací proud budiče	A
$I_{G,přep}$	budicí proud při zapínání/vypínání tranzistoru	A
$I_{max}$	max. hodnota proudu	A
$I_{stř,abs,n}$	jmenovitá střední absolutní hodnota výstupního proudu	A
$I_{v,max}$	špičková hodnota proudu jedním spínačem větve	A
$J$	moment setrvačnosti	kg m <sup>2</sup>
$k$	činitel vazby	–
$L$	indukčnost	H
$l_{Fe}$	střední délka siločáry jádra	m
$m$	počet fází	–
$M$	modulační činitel	–
$M$	vzájemná indukčnost	H
$N$	počet závitů	–
$N_C$	počet kondenzátorů v meziobvodu	–
$N_{tr}$	počet tranzistorů ve střídači	–
$P_{1,3f,n}$	jmenovitý příkon střídače pro třífázovou konfiguraci	W
$P_{2,3f,n}$	jmenovitý výkon střídače pro třífázovou konfiguraci	W
$P_{b,n}$	jmenovitý brzdňý výkon	W
$\Delta P_{celk,1v,n}$	celková výkonová ztráta na jednu větev střídače	W
$\Delta P_{celk,6f,n}$	výkonová ztráta na celém tranzistorovém střídači	W
$\Delta P_{celk,b,tr}$	celková výkonová ztráta na jednom tranzistoru brzd- ného spínače	W
$\Delta P_{celk,tr,n}$	výkonová ztráta na jednom tranzistoru střídače	W

Symbol	Popis	Jednotka
$\Delta P_{C,n}$	jmenovitá výkonová ztráta na kondenzátoru v meziobvodu	W
$\Delta P_n$	celkové výkonové ztráty střídače	W
$\Delta P_{\Omega,n}$	Ohmické výkonové ztráty	W
$\Delta P_{\text{přep},1v,n}$	přepínací výkonová ztráta na jednu větev střídače	W
$\Delta P_{\text{přep},b,n}$	přepínací výkonová ztráta na brzděném spínači	W
$\Delta P_{RG}$	výkonová ztráta na nabíjecím/vybíjecím odporu buďdiče	W
$\Delta P_{\text{tr},v\u00fdvod,n}$	výkonová ztráta na jednom vývodu tranzistoru	W
$\Delta P_{\text{tr},v\u00fdvody,n}$	výkonová ztráta na všech vývodech tranzistoru	W
$\Delta P_{\text{vod},1v,n}$	vodivostní výkonová ztráta na jednu větev střídače	W
$\Delta P_{\text{vod},bd,n}$	vodivostní výkonová ztráta na nulové diodě brzděného spínače	W
$\Delta P_{\text{vod},b,n}$	vodivostní výkonová ztráta na brzděném spínači	W
$Q_G$	náboj hradla unipolárního tranzistoru	C
$R$	elektrický odpor	$\Omega$
$R_b$	odpor brzděného rezistoru	$\Omega$
$R_{DS(on),105}$	odpor kanálu tranzistoru v sepnutém stavu při teplotě 105 °C	$\Omega$
$R_{DS(on),105,max}$	maximální odpor kanálu tranzistoru v sepnutém stavu při teplotě 105 °C	$\Omega$
$R_{G,int}$	vnitřní odpor hradla unipolárního tranzistoru	$\Omega$
$R_{G,off}$	odpor vypínacího rezistoru v sérii s <i>gate</i>	$\Omega$
$R_{G,on}$	odpor zapínacího rezistoru v sérii s <i>gate</i>	$\Omega$
$R_{\theta HA}$	tepelný odpor chladiče	$KW^{-1}$
$R_{\theta ip}$	tepelný odpor izolační podložky	$KW^{-1}$
$R_{\theta JC}$	tepelný odpor polovodičový čip–pouzdro	$KW^{-1}$
$R_{\theta CH}$	tepelný odpor pouzdro–chladič	$KW^{-1}$
$R_{\theta tp}$	tepelný odpor teplovodivé pasty	$KW^{-1}$
$s$	střída	–
$S_{2,3f,n}$	výstupní třífázový zdánlivý výkon	VA
$S_{Fe}$	průřez jádra	$m^2$
$S$	velikost plochy	$m^2$
$S_z$	velikost zářivé plochy	$m^2$
$t$	čas	s
$\Delta t$	zpoždění	s
$t_{off}$	doba vypnutí tranzistoru	s
$t_{on}$	doba zapnutí tranzistoru	s

Symbol	Popis	Jednotka
$T_0$	termodynamická teplota okolí	K
$T_H$	termodynamická teplota povrchu chladiče	K
$u$	okamžitá hodnota napětí	V
$U$	napětí	V
$U_{d,max}$	maximální hodnota napětí v meziobvodu	V
$U_{d,n}$	jmenovité napájecí napětí meziobvodu	V
$U_{DS,on,max}$	maximální úbytek <i>drain-source</i> v sepnutém stavu	V
$U_{DSS}$	max. závěrné napětí unipolárního tranzistoru	V
$\Delta U_{\dot{s}p-\dot{s}p}$	velikost zvlnění napětí špička–špička	V
$U_F$	napětí diody v propustném směru	V
$U_{a,f,1h}$	amplituda 1. harmonické fázového napětí výstupu	V
$U_{GS}$	napětí <i>gate-source</i> unipolárního tranzistoru	V
$U_{GS,plateau}$	napětí <i>gate-source</i> při Millerovu platu ( <i>plateau</i> )	V
$W$	dodaná energie (práce)	J

# Seznam zkratek

Zkratka	Popis
A/D	analogově-digitální
APWM	Analog pulse-width modulation – pulzně-šířková modulace, jež přenáší analogový signál
BLDC	Brushless DC electric motor – bezkartáčový stejnosměrný motor
CAN	Controller area network – sběrnice CAN
CFD	Computational fluid dynamics – výpočetní dynamika tekutin
DMA	Direct memory access – přímý přístup do paměti
DPS	deska plošných spojů
EMI	Electromagnetic interference – elektromagnetická interference
ESD	Electrostatic discharge – elektrostatický výboj
ESL	Equivalent series inductance – ekvivalentní sériová indukčnost
ESR	Equivalent series resistance – ekvivalentní sériový odpor
FFT	Fast Fourier transform – rychlá Fourierova transformace
GPIO	General purpose input/output – univerzální vstupní/výstupní pin
IDC	Insulation-displacement contact – označení pro typ konektoru, jehož kontakty jsou zaříznuty do izolace plochého kabelu
IO	integrovaný obvod
LED	Light-emmitting diode – svítivá dioda
MCU	Microcontroller unit – mikrokontrolér
MOS-FET	Metal-oxide-semiconductor field-effect transistor – Polem řízený tranzistor s hradlem izolovaným vrstvou oxidu křemíku
NTC	Negative-temperature-coefficient – negativní teplotní koeficient (u termistoru)
PMSM	Permanent magnet synchronous machine – synchronní stroj s permanentními magnety
PWM	Pulse-width modulation – pulzně-šířková modulace
SMT	Surface-mount technology – technologie povrchové montáže součástek
SPI	Serial peripheral interface – sériové periferní rozhraní
SVM	Space vector modulation – modulace prostorového vektoru
SVPWM	Space vector pulse-width modulation – pulzně-šířková modulace založená na modulaci prostorového vektoru
SWD	Serial wire debug – rozhraní pro ladění programu u procesorů ARM®
THT	Through-hole technology – technologie montáže součástek s drátovými vývody

# Úvod

Střídavé pohony na nízká napětí (do cca 100 V) a velké proudy jsou používány zejména v oblasti hybridních zemědělských strojů (traktorové soupravy, harvestory, atd.), ale také např. v letectví (malé bezpilotní letouny). Nevýhoda potřeby vyšších průřezů vodičů je na druhou stranu vykoupena podstatně nižšími nároky na izolace a bezpečnostní opatření.

Vícefázové pohony se prosadily na poli pohonů odolných proti poruchám, jež jsou používány zejména v letectví. Poměrně rozšířené jsou synchronní i asynchronní motory s vinutím pěti-/šestifázovým či se zdvojeným třífázovým vinutím – pohony s těmito stroji mohou být odolné vůči poruše v jedné či dokonce několika fázích. Dalším důvodem použití vícefázového pohonu může být rozdělení výkonu mezi vyšší počet větví střídače, což je především u pohonů na velké proudy výhodné.

Cílem této diplomové práce je návrh, stavba a oživení **univerzálního šestifázového střídače pro nízkonapěťové pohony** do napěťové hladiny 100 V v meziobvodu a proudu až 225 A na fázi. Střídač nalezne využití při zkoušení a měření elektrických strojů do zmíněných aplikací a také pro účely výzkumu řídicích algoritmů vícefázových střídavých pohonů.

První kapitola je věnována kompletnímu návrhu a dimenzování výkonových i řídicích obvodů střídače a jeho chlazení. Je zde také diskutována problematika rozdělování proudu mezi paralelně řazenými tranzistory a mezi paralelně spojenými větvemi střídače, což úzce souvisí s teorií tzv. *symetrizačních proudových transformátorů*. Důraz je také kladen na správné dimenzování kondenzátoru v meziobvodu, což je v technické praxi často opomíjeno.

Ve druhé kapitole je zdokumentována výroba jednotlivých funkčních celků střídače a také jeho mechanické konstrukce. Kapitola je doplněna fotografiemi celého zařízení.

Ve třetí kapitole je popsáno oživení jednotlivých obvodů střídače, měření přepínacích dějů, nastavení nadproudových ochran a je provedena zkouška střídače při jmenovitém výstupním proudu.

Práce je doplněna schématy, podklady pro výrobu plošných spojů a výkresy mechanických součástí.

Předkládaná diplomová práce může sloužit jako návod či inspirace pro stavbu obdobného výkonového střídače, ale také může čtenáři pomoci pochopit některé jevy výkonové elektroniky uplatňující se v technice vysokoproudových měničů.

# 1 Návrh střídače

## 1.1 Požadované parametry

Úkolem je navrhnout **šestifázový střídač** (výkonový měnič typu DC/AC) se stejnosměrným napětovým meziobvodem těchto jmenovitých parametrů:

- napájecí napětí meziobvodu –  $U_{d,n} = 100 \text{ V}$
- výstupní proud (fázová ef. hodnota):
  - 6-fázové zapojení –  $I_{ef,n} = 225 \text{ A}$
  - 3-fázové zapojení –  $I_{ef,3f,n} = 450 \text{ A}$  (viz kapitola 1.4)
- výstupní třífázový výkon:  $S_{2,3f,n} = \sqrt{3} \cdot \frac{100 \text{ V}}{\sqrt{2}} \cdot 450 \text{ A} \approx 55 \text{ kVA}$
- brzdňý výkon:  $P_{b,n} = 17,5 \text{ kW}$

## 1.2 Výběr spínacích tranzistorů

Jedná se o střídač nestandardních parametrů (vysoký proud a nízké napětí), tudíž jeho koncepce musí být vytvořena zejména s ohledem na to, jaké výkonové spínací polovodičové prvky jsou na trhu k dispozici.

Stejnoseměrný meziobvod má jmenovité napětí 100 V. Při brzdění bude stroj do dávat energii zpátky do meziobvodu, což způsobí nárůst napětí v meziobvodu nad jeho jmenovitou hodnotu. Jak bude blíže vysvětleno v kapitole 1.5.3, maximální velikost napětí v meziobvodu bude omezena na hodnotu **110 V**. Závěrné napětí spínacích polovodičů musí být voleno s ohledem na toto maximální napětí v meziobvodu a také na velikost napětových překmitů, které vznikají na parazitní indukčnosti smyčky tranzistor-dioda-kondenzátor vlivem strmých změn proudu při spínání. Tento překmit bude mít při takto vysokých proudech značnou velikost, která může dosahovat až stovek voltů! Použití spínacích polovodičů s vysokým závěrným napětím je však v tomto případě naprosto nevhodné, jelikož by vlivem vysokého úbytku napětí v sepnutém stavu byla výkonová ztráta neúnosná.

Naštěstí tranzistory MOS-FET se závěrným napětím do cca 200 V vykazují ne-destruktivní průraz, který nastává při napětí mírně vyšším, než je jejich jmenovité závěrné napětí  $U_{DSS}$ . Toho lze využít i v tomto případě – závěrné napětí tranzistorů bude zcela jistě překračováno, avšak nedojde k destrukci tranzistoru, nýbrž k omezení velikosti překmitu a přeměně jeho energie na teplo.

Byl tedy proveden průzkum trhu tranzistorů MOS-FET se závěrným napětím v rozmezí 150 – 200 V:

- *Výkonové moduly MOS-FET* se v dané napětové hladině vyskytují pouze málo, jsou drahé, pomalé a mají poměrně velký odpor kanálu v sepnutém stavu. Zpravidla mají čtyři vývody - *source* je rozdělen na silový a budicí.

- *Tranzistory MOS-FET pro povrchovou montáž (SMT)* jsou rozšířené a dobře dostupné. Vzhledem k vyššímu tepelnému odporu polovodičový čip–pouzdro a malé chladičí ploše by bylo nutno použít velký počet tranzistorů paralelně. To je však problematické jednak z důvodu buzení (viz kapitola 1.3) a jednak z důvodu montáže na chladič - bylo by obtížné osadit tranzistory na DPS tak, aby se jejich chladičí plošky nacházely přesně v jedné rovině. Existují varianty se třemi i čtyřmi vývody.
- *Tranzistory MOS-FET vývodové (THT)* jsou nejrozšířenější a velmi dobře dostupné. Vyrábějí se ve variantách se třemi i čtyřmi vývody.

Pouzdra se třemi vývody mají velkou nevýhodu v tom, že na indukčnosti vývodu *source* vznikají vlivem vysokých strmostí proudu napěťové špičky, které se uplatňují i pro smyčku budič-hradlo. Při otvírání tranzistoru se napětí na indukčnosti vývodu *source* odečítá od napětí budiče a naopak při zavírání tranzistoru se k němu přičítá. V obou případech je tento vliv nepříznivý, jelikož má tendenci držet tranzistor v lineární oblasti, navíc dochází k zakmitávání společně s parazitními kapacitami. Všechny tyto jevy mohou výrazně zvyšovat přepínací ztráty tranzistoru. Pouzdro se čtyřmi vývody má *source* rozdělen na silový a budičí, což tento problém z velké části eliminuje.

Po zvážení všech technických a ekonomických kritérií byly zvoleny vývodové tranzistory MOS-FET s označením **IRF150P220**. Ty mají následující parametry [2]:

- max. závěrné napětí:  $U_{DSS} = 150 \text{ V}$
- max. proud drainu:  $I_D = 203 \text{ A}$  (trvale při  $\vartheta_c = 25 \text{ °C}$ )
- odpor kanálu v sepnutém stavu:  $R_{DS(on),typ} = 2,3 \text{ m}\Omega$  ( $\vartheta_j = 25 \text{ °C}$ ,  $U_{GS} = 10 \text{ V}$ )
- pouzdro: TO-247-3
- max. výkonová ztráta:  $P_{tot} = 556 \text{ W}$  (při  $\vartheta_c = 25 \text{ °C}$ )
- tepelný odpor polovodičový čip–pouzdro:  $R_{\vartheta JC} = 0,27 \text{ KW}^{-1}$
- doba zapnutí:  $t_{on} = t_{d(on)} + t_r = 33 \text{ ns} + 100 \text{ ns} = 133 \text{ ns}$
- doba vypnutí:  $t_{off} = t_{d(off)} + t_f = 50 \text{ ns} + 85 \text{ ns} = 135 \text{ ns}$
- náboj hradla:  $Q_G = 200 \text{ nC}$  (max., při  $U_{GS} = 10 \text{ V}$ )
- vnitřní odpor hradla:  $R_{G,int} = 0,5 \Omega$

Tyto tranzistory mají tři vývody, což z dříve zmíněných důvodů není příliš šťastné. Z nějakého důvodu ovšem výrobci spínacích polovodičů nevyrábějí vývodové (THT) tranzistory MOS-FET na nižší napěťové hladiny v pouzdrech se čtyřmi vývody. Zvolené tranzistory se přesto zdají být nejlepší variantou.

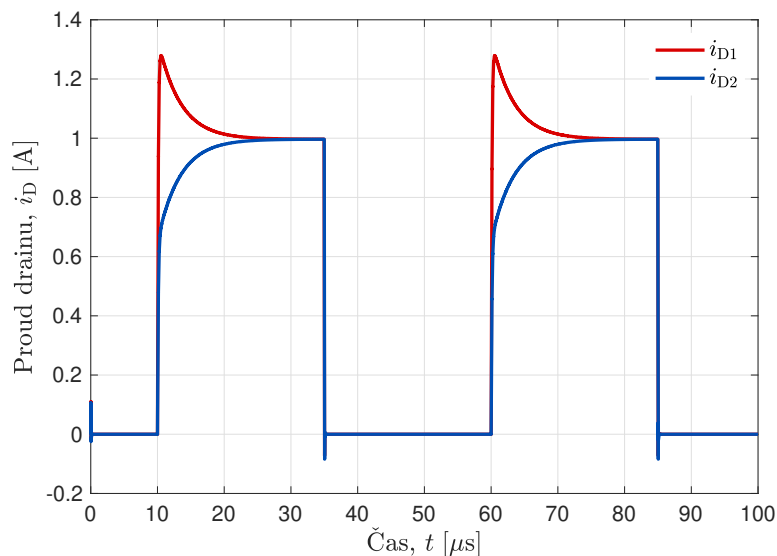
Aby nebyla výkonová ztráta na tranzistorech příliš vysoká s ohledem na velký výstupní proud střídače, budou pro každý spínač použity **dva tranzistory paralelně**. Paralelní řazení většího počtu kusů tranzistorů MOS-FET by už nebylo vhodné z důvodů uvedených v kapitole 1.3.

### 1.3 Problematika paralelního řazení spínacích prvků

Výkonové spínací prvky není příliš vhodné spojovat paralelně. U paralelně zapojených tranzistorů MOS-FET totiž může docházet k nerovnoměrnému rozdělování proudu mezi nimi, a to z následujících důvodů:

- rozdílné impedance spojů od jednotlivých tranzistorů k výstupní svorce (geometrické nesymetrie v zapojení)
- rozptyl v prahovém napětí hradla (*gate*)  $U_{GS(th)}$
- rozptyl v kapacitě hradla  $C_{GS}$
- rozptyl v sériovém odporu hradla  $R_G$  (v případě malé hodnoty externího rezistoru se může projevit i rozptyl ve vnitřním odporu hradla  $R_{G,int}$ )

Za předpokladu, že zapojení je symetricky uspořádané a parametry tranzistorů jsou shodné, poteče v ustáleném stavu všemi tranzistory stejný proud. Problém však nastává během přechodného děje při spínání. Dynamiku tohoto děje určují parazitní indukčnosti, které způsobují, že proudy se po počáteční nesymetrii nebudou vyrovnávat nekonečně rychle, nýbrž se budou ustalovat exponenciálně s určitou časovou konstantou. Jelikož má smyčka paralelního spojení tranzistorů nízký elektrický odpor, je časová konstanta  $\tau = \frac{L}{R}$  dlouhá. Může být dokonce natolik dlouhá, že k ustálení vyrovnávacího přechodného děje mezi paralelními tranzistory nedojde za celou dobu sepnutí! Je zřejmé, že tento problém je výraznější u měničů na velké proudy (nízký odpor), pokud je indukčnost smyčky mezi tranzistory velká (nevhodný návrh, tranzistory daleko od sebe), nebo při vysoké spínací frekvenci.



Obr. 1.1: Rozdělení proudu mezi paralelními tranzistory MOS-FET při rozdílných indukčnostech spojů od jednotlivých tranzistorů k výstupní svorce (simulace pomocí software MATLAB/Simulink)



Jak můžeme vidět na Obr. 1.1, přechodné nerovnoměrné rozdělení proudu může mít značný vliv zejména na přepínací ztráty tranzistorů, ale také na efektivní hodnoty proudů, které jednotlivými tranzistory tečou, a tím i na jejich vodivostní ztráty. Při paralelním řazení tranzistorů je tedy vždy nutné počítat s tím, že na některém z tranzistorů může být podstatně vyšší výkonová ztráta, než při uvažování rovnoměrného rozdělení proudů, což se projeví vyšší teplotu tohoto tranzistoru.

V případě, že z jednoho budiče budíme více paralelních tranzistorů, každý tranzistor by měl mít svůj vlastní rezistor v sérii s hradlem (*gate*). Potom vyvstává otázka, kam zapojit spoj mezi budičem a *source*. Vhodným řešením je přívod od budiče zapojit geometricky „doprostřed“ mezi elektrody *source* jednotlivých tranzistorů. Důležité je ale zajistit co nejnižší indukčnost mezi elektrodami *source*, čehož lze docílit širokou plochou mědi na DPS. Přesto však po této ploše potečou proudy a na její indukčnosti budou vznikat napětí, která ovlivňují napětí hradla podobným způsobem, jako indukčnost vývodu *source* pouzdra tranzistoru (viz kapitola 1.2). Pokud se zde vyskytne jakákoliv nesymetrie, bude to mít za následek nesoučasné spínání tranzistorů a tudíž nerovnoměrné rozdělení proudu mezi nimi.

Pokud má naopak každý paralelní tranzistor vlastní budič se samostatnými přívody k elektrodám *gate* i *source*, je zde problém s rozptylem dopravního zpoždění těchto budičů. Zvláště pokud používáme integrované budiče – běžně se jejich dopravní zpoždění liší i o desítky nanosekund<sup>1</sup>, což má opět za následek spínání tranzistorů v různé časové okamžiky a nerovnoměrné rozdělení proudu.

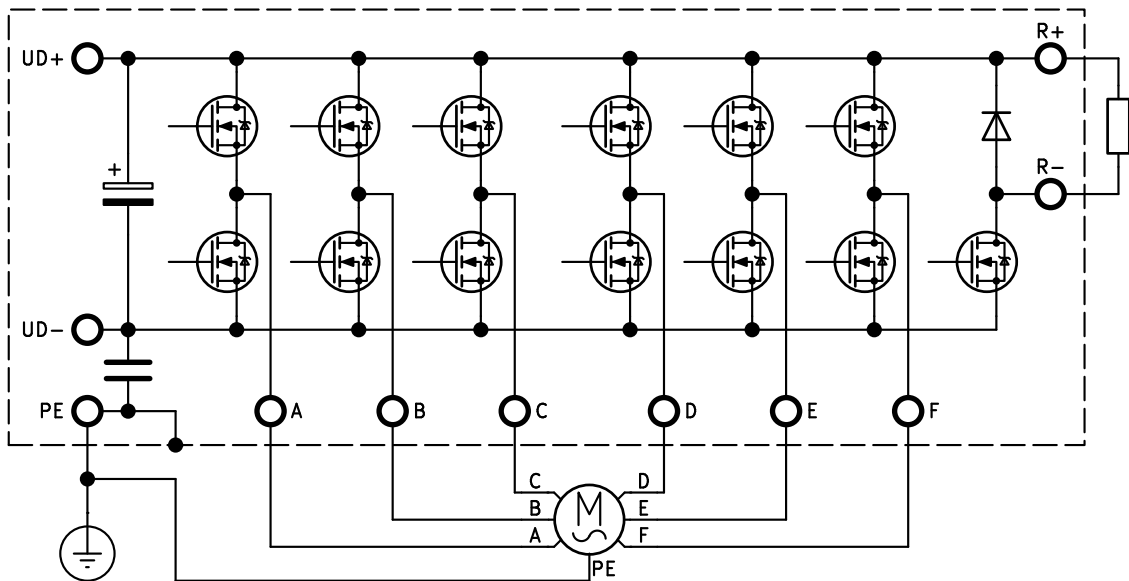
## 1.4 Koncepce a topologické uspořádání

Výkonová část střídače bude sestávat z následujících funkčních celků:

- **6x větev střídače** se jmenovitým výstupním proudem 225 A (ef.). Horní i dolní spínače každé z větví střídače budou tvořeny dvojicemi paralelních tranzistorů IRF150P220.
- **Brzdný spínač** se jmenovitým proudem 160 A ef. provedený jako dolní spínač tvořený dvojicí paralelních tranzistorů IRF150P220 a nulovou diodou.
- **Meziobvod s kondenzátory** sestávající z vícevrstvé sendvičové DPS a velkého množství elektrolytických kondenzátorů. Spojení výkonových obvodů (větví a brzdného spínače) a meziobvodu bude realizováno velkým množstvím distančních sloupků.

Přehledové schéma zapojení výkonové části střídače můžeme vidět na Obr. 1.2. Dvojice paralelních tranzistorů jsou pro zjednodušení značeny jako jeden tranzistor.

<sup>1</sup>V katalogových listech integrovaných budičů se toto často udává pomocí parametru „*Propagation Delay Skew*“.



Obr. 1.2: Přehledové schéma zapojení výkonové části střídače

Svorky ve výkonové části střídače mají následující význam:

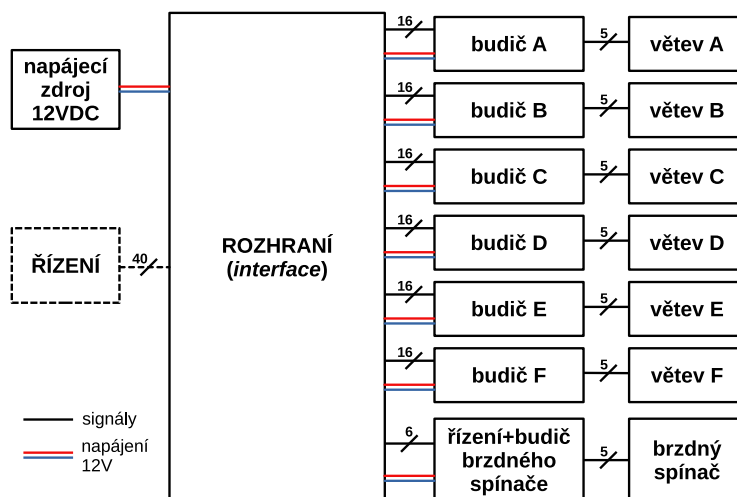
- **UD+** a **UD-** slouží k připojení stejnosměrného napájecího napětí.
- **A, B, C, D, E, F** jsou výstupy jednotlivých větví určené pro připojení napájeného elektrického stroje.
- **R+** a **R-** slouží k připojení brzdného rezistoru.
- **PE** slouží k uzemnění kovových částí střídače a také pro svedení souhlasných rušivých proudů vznikajících vlivem kapacity vinutí motoru k jeho kostře a strmých napěťových hran. To zajišťuje naznačený kondenzátor mezi záporným pólem meziobvodu a zemní svorkou.

Pro návrh **řídící části** střídače byl zvolen velmi univerzální přístup, kdy signály pro spínání tranzistorů střídače nejsou generovány v samotném střídači, ale jsou přiváděny zvenčí na vstupní řídicí konektor. Řídící část střídače tedy bude tvořena následujícími prvky:

- **6x budič větve střídače** s integrovanými budiči s galvanickou izolací a napájecími DC/DC zdroji rovněž galvanicky izolovanými.
- **Řízení a budič brzdného spínače** s obvody galvanicky spojenými s brzdným tranzistorem, avšak se signály galvanicky oddělenými pomocí optočlenů. Řízení bude zajišťovat i autonomní spínání v případě překročení stanovené velikosti napětí v meziobvodu.
- **Rozhraní pro nadřazený řídicí obvod** – pracovní název „*interface*“. Tento komplexní obvod bude zajišťovat rozvod signálů pro spínání tranzistorů, rozvod několika napěťových hladin pro napájení budičů a řídicích obvodů, řízení

měníčů pro ventilátory a také nejrůznější monitorovací, bezpečnostní, signaliizační, ovládací a komunikační funkce.

Struktura řídicích obvodů bude mít podobu dle blokového schématu na Obr. 1.3.



Obr. 1.3: Struktura řídicích obvodů střídače

Snímače fázových proudů a snímač napětí meziobvodu sice budou konstrukčně součástí střídače, avšak signály z nich budou stíněnými přívody vyvedeny do externího řídicího obvodu.

Tato univerzální koncepce střídače umožňuje použití v nejrůznějších aplikacích pro zkušební, měřicí či výzkumné potřeby, k nimž patří:

- **Šestifázový střídač** s výstupním proudem 225 A na fázi – možné použití např. pro pětifázové, šestifázové či třífázové motory se zdvojenými vinutími.
- **Třífázový střídač** s výstupním proudem 450 A na fázi – pro standardní třífázové motory. Větve střídače budou po vhodných dvojicích spojeny „paralelně“ s využitím symetrizačních proudových transformátorů (viz kapitola 1.5.2).
- **Aktivní usměrňovač + třífázový střídač** se stejnosměrným meziobvodem, proudy 225 A na fázi. Použití jako nepřímý měnič frekvence s napětovým meziobvodem pro pohon napájený ze třífázové střídavé sítě o sdružené hodnotě napětí do cca 70 V.
- Libovolný **jedno-, dvou- či čtyřkvadrantový měnič** či **vícefázový synchronní snižovač/zvyšovač**, např. pro bateriové či napájecí aplikace nebo pro stejnosměrné pohony.
- Libovolná kombinace předchozích měničů, např.:
  - **Třífázový střídač + čtyřkvadrantový měnič** pro řízení soustrojí střídavý stroj + stejnosměrný stroj (ve funkci dynamometru).

## 1.5 Návrh výkonových obvodů

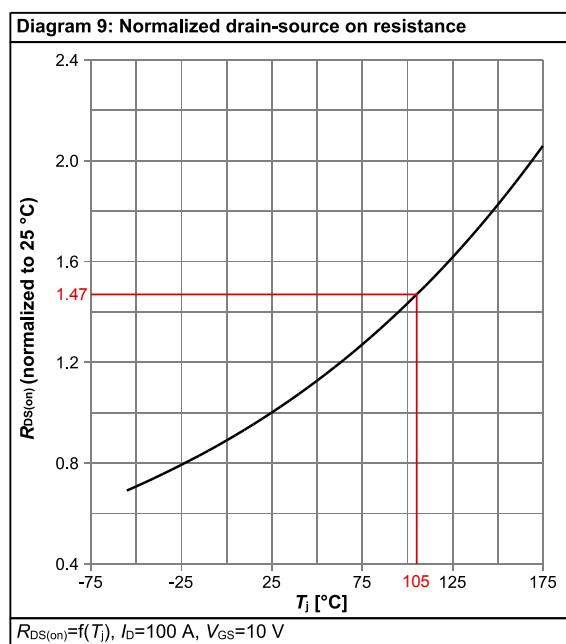
### 1.5.1 Tranzistorový střídač

Nejdříve je nutné vhodně zvolit spínací frekvenci. Ta by na jednu stranu měla být co nejvyšší, abychom dosahovali nízkého zvlnění proudu i s pouhou indukčností napájeného elektrického stroje (použití externích tlumivek není příliš praktické a krom speciálních aplikací se nepoužívá), na stranu druhou s rostoucí frekvencí roste velikost přepínacích ztrát v tranzistorech střídače, velikost ztrát v elektrickém stroji způsobených vyššími harmonickými složkami a také se zvyšuje namáhání izolací stroje. Jako rozumný kompromis byly s ohledem na použité tranzistory a značné velikosti proudů zvoleny následující pracovní spínací frekvence:

- $f_{sw,n} = 20 \text{ kHz}$  – jmenovitá spínací frekvence při jmenovitém výkonu
- $f_{sw,max} = 40 \text{ kHz}$  – maximální spínací frekvence při sníženém výkonu – na tuto frekvenci musí být dimenzovány budiče tranzistorů a také tlumicí RC články

Pro návrh chlazení (kapitola 1.6) potřebujeme znát výkonovou ztrátu na tranzistorech střídače při jmenovitém výkonu. Tyto ztráty se dělí na *vodivostní* a *přepínací*.

Uvažujme teplotu polovodičového čipu tranzistoru  $105^\circ\text{C}$  při jmenovitém výkonu. To je poměrně opatrně zvolená hodnota vzhledem k maximální dovolené teplotě  $175^\circ\text{C}$ , avšak vlivem nerovnoměrného rozložení proudu se mohou teploty jednotlivých tranzistorů lišit. Odpor kanálu použitých tranzistorů IRF150P220 při teplotě  $105^\circ\text{C}$  vzroste přibližně na hodnotu  $R_{DS(on),105} \approx 1,47 \cdot 2,3 \text{ m}\Omega = 3,4 \text{ m}\Omega$ , viz graf teplotní závislosti odporu kanálu z katalogového listu tranzistoru na Obr. 1.4.



Obr. 1.4: Určení odporu kanálu tranzistoru IRF150P220 při teplotě  $105^\circ\text{C}$  [2]

Při výpočtu vodivostních ztrát uvažujeme, že v každý okamžik je sepnut buď horní nebo dolní spínač. V praxi je toto splněno s výjimkou tzv. ochranné doby (deadtime), kdy proud teče nulovou diodou (u tranzistoru MOS-FET jeho substrátovou diodou). Tato doba však tvoří pouze velmi malou část periody, proto ji zanedbáme. **Vodivostní výkonová ztráta** na jednu větev střídače bude rovna

$$\Delta P_{\text{vod},1v,n} = \frac{R_{\text{DS(on)},105}}{2} I_{\text{ef},n}^2 = \frac{3,4 \text{ m}\Omega}{2} \cdot (225 \text{ A})^2 = 86,1 \text{ W}, \quad (1.1)$$

kde  $I_{\text{ef},n}$  je jmenovitá efektivní hodnota výstupního proudu jedné větve a uvažujeme dva paralelní tranzistory pro každý spínač.

**Přepínací výkonová ztráta** na jednu větev střídače bude se zanedbáním vlivu zotavení substrátové diody přibližně rovna

$$\begin{aligned} \Delta P_{\text{přep},1v,n} &\approx \frac{1}{3} U_{\text{d},n} I_{\text{stř,abs},n} (t_{\text{on}} + t_{\text{off}}) f_{\text{sw},n} = \\ &= \frac{1}{3} \cdot 100 \text{ V} \cdot 202,6 \text{ A} \cdot (133 \text{ ns} + 135 \text{ ns}) \cdot 20 \text{ kHz} = 36,2 \text{ W}, \end{aligned} \quad (1.2)$$

kde  $U_{\text{d},n}$  je jmenovité napětí v meziobvodu,  $t_{\text{on}}$  a  $t_{\text{off}}$  jsou zapínací a vypínací doba tranzistoru,  $f_{\text{sw},n}$  je jmenovitá spínací frekvence a  $I_{\text{stř,abs},n}$  je *střední absolutní hodnota* výstupního proudu větve, která činí

$$I_{\text{stř,abs},n} = \frac{2\sqrt{2}}{\pi} I_{\text{ef},n} = \frac{2\sqrt{2}}{\pi} \cdot 225 \text{ A} = 202,6 \text{ A}. \quad (1.3)$$

Celková výkonová ztráta na jednu větev bude mít velikost

$$\Delta P_{\text{celk},1v,n} = \Delta P_{\text{vod},1v,n} + \Delta P_{\text{přep},1v,n} = 86,1 \text{ W} + 36,2 \text{ W} \approx 122 \text{ W}. \quad (1.4)$$

Za předpokladu sinusové modulace se výkonová ztráta rozdělí rovnoměrně mezi horní a dolní spínač. Uvážíme-li, že mezi paralelními tranzistory se bude proud rozdělovat rovnoměrně, bude výkonová ztráta na jeden tranzistor rovna

$$\Delta P_{\text{celk,tr},n} = \frac{\Delta P_{\text{celk},1v,n}}{2 \cdot 2} = \frac{122 \text{ W}}{2 \cdot 2} \approx 31 \text{ W}, \quad (1.5)$$

což je u pouzdra TO-247 s keramickou teplovodivou izolační podložkou v pořádku. Vlivem nerovnoměrného rozdělení proudu může být na některých tranzistorech vyšší výkonová ztráta, avšak stále by měla být bezproblémová, jelikož ve výpočtu chladiče (kapitola 1.6.1) uvažujeme teplotu polovodičového čipu tranzistoru pouze 105 °C a máme tedy velkou rezervu do maximální dovolené teploty čipu.

Nakonec určíme výkonovou ztrátu na celém tranzistorovém střídači:

$$\Delta P_{\text{celk},6f,n} = m \Delta P_{\text{celk},1v,n} = 6 \cdot 122 \text{ W} = 732 \text{ W}, \quad (1.6)$$

kde  $m$  je počet fází (větví) střídače.

Tuto hodnotu je ovšem nutno brát s rezervou, jelikož výpočet neuvažuje celou řadu detailů, např.:

- Odpor kanálu  $R_{DS(on)}$  je uvažován při napětí  $U_{GS} = 10 \text{ V}$ , v našem případě ale budeme tranzistory budit kladným napětím  $15 \text{ V}$ , což odpor kanálu a posléze vodivostní ztráty mírně sníží.
- Nerovnoměrné rozdělení proudu mezi paralelními tranzistory způsobí zvýšení ztráty na některých tranzistorech a snížení na jiných, v každém případě ale v součtu celkové ztráty vzrostou.
- Vztah pro přepínací ztráty je pouze orientační. Pokud navíc bude potřeba spínání zpomalit (např. z důvodu rozdělování proudu či EMI), přepínací časy vzrostou a s nimi i přepínací ztráty.
- Přepínací ztráty budou dále zvyšovat překmity, jejichž energie se v tranzistorech přeměňuje na teplo, viz kapitola 1.2.

Z výše uvedených důvodů budeme pro návrh chlazení raději uvažovat ztrátový výkon ve střídači roven  $\Delta P_{\text{celk},6f,n} = 800 \text{ W}$ .

Efektivní hodnota proudu vývodem jednoho tranzistoru bude mít za předpokladu rovnoměrného rozložení proudu mezi paralelními tranzistory velikost

$$I_{\text{ef},\text{tr},n} = \frac{I_{\text{ef},n}}{2} \sqrt{s} = \frac{225 \text{ A}}{2} \sqrt{0,5} \approx 80 \text{ A}, \quad (1.7)$$

kde  $s$  je střední hodnota střídavy spínání větve, která je u sinusové modulace rovna 0,5 - horní i dolní spínač vedou během jedné periody nízkofrekvenční modulační obálky po stejnou celkovou dobu. Tento proud je značně vysoký vzhledem k průřezu vývodu pouzdra TO-247, který činí typicky pouhých  $0,8 \text{ mm}^2$ . To odpovídá proudové hustotě cca **100 A/mm<sup>2</sup>** (!), a to navíc při uvažování rovnoměrného rozložení proudu v průřezu vývodu. Vlivem spínací frekvence a od ní odvozených vyšších harmonických složek bude navíc docházet ke *skin efektu* a *proximity efektu*, které způsobí nerovnoměrné rozložení proudu v průřezu vývodu a tím budou ztráty ještě dále zvyšovat!

Výkonová ztráta na jednom vývodu tranzistoru při uvažované teplotě vývodu  $100^\circ\text{C}$  a zanedbání vlivu *skin efektu* a *proximity efektu* bude rovna

$$\begin{aligned} \Delta P_{\text{tr},\text{vývod},n} &= \frac{l_{\text{tr},\text{vývod}}}{\sigma_{\text{Cu}20} S_{\text{tr},\text{vývod}}} [1 + \alpha_{\text{Cu}}(\vartheta - 20^\circ\text{C})] I_{\text{ef},\text{tr},n}^2 = \\ &= \frac{12 \text{ mm}}{58 \text{ MSm}^{-1} \cdot 0,8 \text{ mm}^2} \cdot [1 + 0,004 \text{ K}^{-1} \cdot (100^\circ\text{C} - 20^\circ\text{C})] \cdot (80 \text{ A})^2 = \\ &= 2,2 \text{ W}, \end{aligned} \quad (1.8)$$

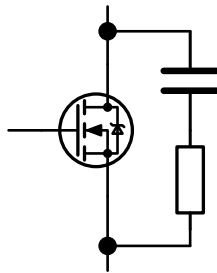
kde  $l_{\text{tr},\text{vývod}}$  je délka vývodu tranzistoru,  $S_{\text{tr},\text{vývod}}$  je průřez vývodu,  $\sigma_{\text{Cu}20}$  je konduktivita mědi při teplotě  $20^\circ\text{C}$ ,  $\alpha_{\text{Cu}}$  je teplotní součinitel rezistivity mědi a  $\vartheta$  je teplota vývodu.

Celková výkonová ztráta na všech vývodech pak bude mít velikost

$$\Delta P_{\text{tr,vývody,n}} = 2N_{\text{tr}}\Delta P_{\text{tr,vývod,n}} = 2 \cdot 24 \cdot 2,2 \text{ W} = 106 \text{ W}, \quad (1.9)$$

kde  $N_{\text{tr}}$  je počet tranzistorů ve střídači (6 větví po 4 tranzistorech) a činitel 2 značí, že proud teče vývody *drain* a *source*. Tento značný tepelný výkon bude odváděn částečně do chladiče přes pouzdra tranzistorů a také do DPS, ve které budou tranzistory zapájeny. Krom toho ale bude nutné zajistit nucené proudění vzduchu kolem vývodů, jinak by pravděpodobně došlo k jejich přehřátí.

Každému tranzistoru (tedy v případě dvojic paralelních tranzistorů oběma z této dvojice) zapojíme mezi *drain* a *source* **RC článek** (viz. Obr. 1.5) pro zatlumení přechodných kmitavých dějů vyvolaných spínacími překmity (tzv. *ringing*). Vliv RC článku na přepínací ztráty tranzistorů bude nejspíš zanedbatelný, avšak jeho přínos bude spočívat ve snížení rušení (EMI).



Obr. 1.5: Umístění RC článku k tranzistoru střídače

Do RC článku volíme kapacitu 4,7 nF; potom by měla výkonová ztráta na rezistoru teoreticky (za předpokladu obdélníkového průběhu napětí) velikost

$$\Delta P_{\text{R}} = CU_{\text{d,max}}^2 f_{\text{sw,max}} = 4,7 \text{ nF} \cdot (110 \text{ V})^2 \cdot 40 \text{ kHz} = 2,27 \text{ W}, \quad (1.10)$$

kde  $C$  je kapacita kondenzátoru v RC článku,  $U_{\text{d,max}}$  je maximální hodnota napětí v meziobvodu (viz kapitole 1.5.3) a  $f_{\text{sw,max}}$  je maximální spínací frekvence.

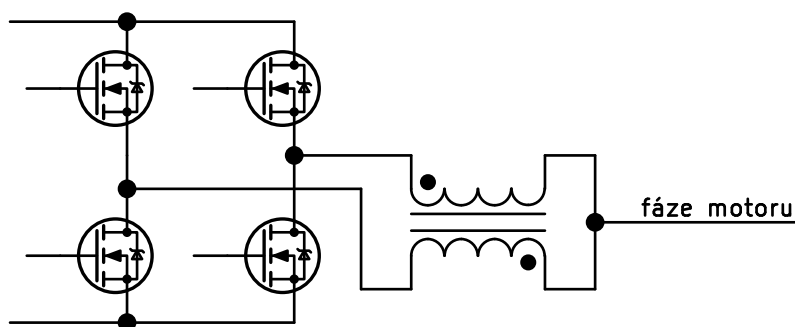
V praxi s reálným průběhem napětí mezi *drain* a *source* ale bývá výkonová ztráta na odporu v RC článku cca 2–5x nižší než teoreticky vypočtená, proto volíme rezistory s max. výkonovou ztrátou 1 W. Jejich odpor bývá optimální okolo 5 – 10 Ω a bude zvolen experimentálně dle skutečných průběhů napětí mezi *drain* a *source*.

Celkové schéma zapojení tranzistorového střídače, resp. jedné trojice větví, najdeme v příloze C.1. Ve schématu jsou navíc rezistory mezi *gate–source*, které zajišťují bezpečné vybití hradel tranzistorů v případě odpojení budičů.

## 1.5.2 Symetrizační proudové transformátory

Jak bylo popsáno v kapitole 1.4, střídač bude možné provozovat jako **třífázový s výstupním proudem 450 A na fázi** – a to tak, že výstupy větví budou po vhodných dvojicích spojeny paralelně. Pokud by obě větve příslušící jedné fázi spínaly přesně ve stejný okamžik, pro rovnoměrné rozdělení proudu mezi vodiči by stačilo zajistit, aby impedance vodičů od výstupů větví ke svorkovnici zátěže (motoru) byly shodné (kapitola 1.3). Jelikož ale každá z větví má vlastní budič, vlivem rozdílných dopravních zpoždění budičů není splněna podmínka současného spínání a k nerovnoměrnému rozdělení proudu by docházelo i navzdory shodným impedancím silových vodičů.

Zde se však nabízí použít elegantní řešení v podobě tzv. *symetrizačního proudového transformátoru*. Jedná se o transformátor, jehož úkolem je indukovat napětí do silových vodičů tak, aby působilo proti nerovnováze ve velikostech proudů těmito vodiči a v konečném důsledku zajistilo stejné velikosti proudů v obou těchto vodičích. Paralelní spojení dvou větví střídače s využitím symetrizačního proudového transformátoru je znázorněno na Obr. 1.6.



Obr. 1.6: Zapojení symetrizačního proudového transformátoru pro paralelní chod dvou větví střídače

Jsou-li proudy oběma vodiči stejně velké, výsledné magnetické napětí v transformátoru je nulové, stejně jako magnetický tok v jeho jádře a do vinutí se neindukují žádná napětí. Začne-li však růst rozdíl mezi proudy jednotlivými vodiči, magnetický tok v jádře bude rovněž narůstat a dle Faradayova indukčního zákona se budou do obou vinutí indukovat napětí – a to s takovou polaritou, aby působila proti nerovnováze proudů. Jinými slovy, v sérii s výstupem větve, ze které teče vyšší proud, se objeví napětí, které se od napětí na této větvi odečítá, čímž zajistí snížení proudu tekoucího z této větve. Naopak k napětí na výstupu druhé větve, ze které teče menší část proudu, se bude přičítat kladné napětí, které zajistí nárůst proudu v této větvi.

Můžeme použít např. feritové toroidní jádro, kterým provlečeme pracovní silové vodiče tak, aby přívod od každé z větví procházel jádrem „z opačné strany“, tedy



aby orientace „vinutí“ transformátoru odpovídaly Obr. 1.6. Je důležité, aby použité jádro mělo dostatečně velkou magnetickou vodivost  $\Lambda_m$ , aby se dosáhlo dobrého „symetrizačního účinku“ a tedy nízkého rozdílu mezi proudy jednotlivými vodiči. Magnetická indukce v jádře dosahuje poměrně malých hodnot, jelikož je úměrná rozdílu proudů v jednotlivých vodičích, který je však po celou dobu udržován na velmi nízké hodnotě, právě díky funkci samotného symetrizačního transformátoru.

Použijeme tedy feritové toroidní jádro s označením **T 4016C-CF297** s následujícími parametry [3]. Velikost jádra byla zvolena s ohledem na nutnost provléct oknem jádra čtyři slané vodiče průřezu  $25 \text{ mm}^2$  (dva vodiče od každé větve).

- materiál: CF297/N97/3C97 (ferit pro výkonové aplikace)
- magnetická vodivost:  $\Lambda_m = 3600 \text{ nH}$
- průřez jádra:  $S_{Fe} = 123,8 \text{ mm}^2$
- střední délka siločáry:  $l_{Fe} = 96,4 \text{ mm}$
- počáteční relativní permeabilita:  $\mu_{r,Fe} = 2300$  (při  $25 \text{ }^\circ\text{C}$ ,  $10 \text{ kHz}$ )
- mez saturace:  $B_{sat} = 410 \text{ mT}$  (při  $100 \text{ }^\circ\text{C}$ ,  $1000 \text{ Am}^{-1}$ )
- vnější průměr:  $d_o = 41,2 \text{ mm}$  (max.)
- vnitřní průměr:  $d_i = 22,9 \text{ mm}$  (min.)
- výška:  $h = 17 \text{ mm}$  (max.)

Správná funkce symetrizačního proudového transformátoru se zvoleným jádrem byla ověřena provedením *numerické simulace* na základě matematického modelu, kterou najdeme v příloze A.

### 1.5.3 Brzdny spinač

Při generátorickém brzdění stroje je mechanický výkon přeměňován zpět na elektrický a ten je dodáván do meziobvodu. To by bez dalších opatření způsobilo nárůst napětí v meziobvodu a posléze také zničení kondenzátoru meziobvodu i tranzistorů střídače. Úkolem brzdného spínače je připojování brzdného rezistoru paralelně k meziobvodu za účelem přeměny přebytečné elektrické energie v teplo. To se používá zejména u pohonů, které nemají možnost vracet energii zpátky do napájecí sítě či akumulátoru. Vhodným řízením brzdného spínače je nutno zajistit, že napětí v meziobvodu nikdy nepřekročí stanovenou mez.

Kromě provozního brzdění plní brzdny obvod ještě důležitou funkci *ochrany před havárií při odbuzování synchronního stroje*. Představme si situaci, kdy máme dvou-pólový synchronní motor s permanentními magnety (PMSM) s velikostí statorového napětí  $70 \text{ V}$  (odpovídá napětí v meziobvodu  $100 \text{ V}$ ) se jmenovitými otáčkami  $3000 \text{ min}^{-1}$  a provozujeme ho v režimu odbuzování na dvojnásobku jmenovitých otáček. Pokud v tento okamžik nastane výpadek napájení či porucha řídicích obvodů,

všechny tranzistory se zavřou a do statoru stroje přestane být dodáván odbuzovací proud v d-ose. Statorová napětí stroje ale vlivem obnovení plného budicího toku vzrostou na dvojnásobek, otevřou se nulové diody ve střídači (v případě tranzistorů MOS-FET jejich substrátové diody) a stroj začne přes otevřené diody dodávat výkon do meziobvodu. Proud je omezen zejména odpory a indukčnostmi statorových vinutí a naštěstí také silnou reakcí kotvy, která v tomto havarijním stavu nastane [4]. Přesto bude v krátkém okamžiku dodána do meziobvodu značná energie, což poukazuje na nutnost přítomnosti brzdného obvodu, navíc s řídicím obvodem nezávislým na napájení ze sítě. V našem modelovém případě bude mít teoreticky dodaná energie velikost (reálně ale méně kvůli ztrátám):

$$\begin{aligned} W &= \frac{1}{2} J (\omega_2^2 - \omega_1^2) = \\ &= \frac{1}{2} \cdot 0,445 \text{ kgm}^2 \cdot \left[ (2\pi \cdot 6000 \text{ min}^{-1})^2 - (2\pi \cdot 3000 \text{ min}^{-1})^2 \right] \approx 66 \text{ kJ}, \end{aligned} \quad (1.11)$$

kde  $J$  je moment setrvačnosti soustavy (v našem případě uvažujeme moment setrvačnosti dynamometru VUES ASD P085-1/0541 o výkonu 85 kW) a  $\omega_2$  a  $\omega_1$  jsou mechanické úhlové rychlosti na počátku a na konci děje.

*Maximální dovolené napětí v meziobvodu* stanovíme s ohledem na použité tranzistory na  $U_{d,\max} = 110 \text{ V}$ . Změna elektrické energie v kondenzátoru meziobvodu při nabití ze jmenovitého na maximální dovolené napětí má velikost

$$\begin{aligned} \Delta E_C &= \frac{1}{2} C (U_{d,\max}^2 - U_d^2) = \\ &= \frac{1}{2} \cdot 12,7 \text{ mF} \cdot \left[ (110 \text{ V})^2 - (100 \text{ V})^2 \right] = 13,3 \text{ J}, \end{aligned} \quad (1.12)$$

kde  $C$  je kapacita kondenzátoru v meziobvodu (viz kapitola 1.5.4). Schopnost meziobvodu pohltit přebytečnou energii je tedy zanedbatelná a *prakticky veškerá rotační energie se musí zmařit na brzdném odporu*.

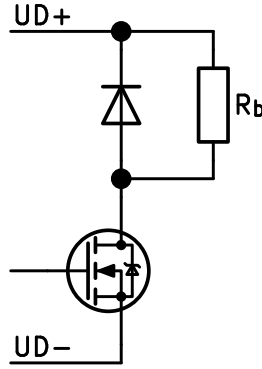
Brzdný obvod dimenzujeme na proud  $I_b = 160 \text{ A}$ . Použijeme dolní spínač a brzdný rezistor zapojený mezi kladným pólem meziobvodu a *drainem* brzdného tranzistoru. Zjednodušené zapojení je ilustrováno na Obr. 1.7. Velikost odporu brzdného rezistoru musí splňovat

$$R_b \geq \frac{U_{d,\max}}{I_b} = \frac{110 \text{ V}}{160 \text{ A}} \approx 0,69 \Omega \quad (1.13)$$

a elektrický brzdný výkon bude roven

$$P_{b,n} = \frac{U_{d,\max}^2}{R_b} = \frac{(110 \text{ V})^2}{0,69 \Omega} \approx 17,5 \text{ kW}. \quad (1.14)$$

Na tento výkon musí být dimenzován brzdný rezistor. Mechanický brzdný účinek na hřídeli je navíc větší o výkonové ztráty ve stroji a ve střídači.



Obr. 1.7: Zjednodušené zapojení brzdného spínače a rezistoru

Ve spínači se použijí 2 tranzistory **IRF150P220** paralelně. Vodivostní ztráta na celý spínač bude mít při max. brzdném proudu velikost

$$\Delta P_{\text{vod,b,n}} = \frac{R_{\text{DS,on,105}}}{2} I_{\text{b}}^2 = \frac{3,4 \text{ m}\Omega}{2} \cdot (160 \text{ A})^2 = 43,5 \text{ W}, \quad (1.15)$$

kde  $R_{\text{DS,on,105}}$  je odpor kanálu tranzistoru v sepnutém stavu při teplotě 105 °C. Omezíme-li maximální frekvenci spínání brzdného spínače na 2 kHz, bude mít přepínací ztráta velikost přibližně

$$\begin{aligned} \Delta P_{\text{přep,b,n}} &\approx \frac{1}{3} U_{\text{d,max}} I_{\text{b}} (t_{\text{on}} + t_{\text{off}}) f_{\text{b,max}} = \\ &= \frac{1}{3} \cdot 110 \text{ V} \cdot 160 \text{ A} \cdot (133 \text{ ns} + 135 \text{ ns}) \cdot 2 \text{ kHz} = 3,1 \text{ W}, \end{aligned} \quad (1.16)$$

kde  $t_{\text{on}}$  a  $t_{\text{off}}$  jsou zapínací a vypínací doba tranzistoru. Celková výkonová ztráta na jednom tranzistoru bude rovna

$$\Delta P_{\text{celk,b,tr}} = \frac{\Delta P_{\text{vod,b,n}} + \Delta P_{\text{přep,b,n}}}{2} = \frac{43,5 \text{ W} + 3,1 \text{ W}}{2} \approx 23 \text{ W}, \quad (1.17)$$

což je pro pouzdro TO-247 s keramickou izolační podložkou v pořádku.

Efektivní hodnota proudu vývodu tranzistoru může být rovna nanejvýš 80 A (za předpokladu, že se proudy rozdělí napůl mezi paralelními tranzistory), tedy je stejná jako u tranzistorů střídače. Výkonová ztráta na vývodech bude stejně jako u tranzistorů střídače rovna 2,2 W na vývod dle (1.8), dohromady tedy 8,8 W (2 tranzistory, každý z nich *drain* a *source*).

Jako nulovou diodu použijeme dvojdiodu **STTH100W04C**, přičemž obě diody spojíme paralelně. Parametry dvojdiody jsou následující [5]:

- max. závěrné napětí:  $U_{\text{RMM}} = 400 \text{ V}$
- max. střední hodnota proudu:  $I_{\text{F(AV)}} = 50 \text{ A}$  (jedna dioda)
- max. špičkový neopakovatelný proud:  $I_{\text{FSM}} = 350 \text{ A}$  (jedna dioda)

- max. úbytek napětí v propustném směru:  $U_F = 1,65 \text{ V}$  (při 80 A a  $T_j = 25 \text{ °C}$ )
- max. proud v závěrném směru:  $I_R = 250 \text{ }\mu\text{A}$  (při  $U_{RMM}$  a  $T_j = 125 \text{ °C}$ )
- doba zpětného zotavení:  $t_{tr} = 35 \text{ ns}$  (typ.)
- pouzdro: TO-247-3
- tepelný odpor přechod-pouzdro:  $R_{\theta JC} = 0,4 \text{ KW}^{-1}$

Typ diody byl zvolen s ohledem na značnou velikost brzdného proudu, jež dioda přebírá po vypnutí tranzistoru, a tedy musí tento proud špičkově vydržet. Dioda je nutná kvůli existenci parazitní indukčnosti brzdného rezistoru, která může v případě vinutého drátového rezistoru o dané hodnotě odporu a výkonu dosahovat hodnot až okolo 10  $\mu\text{H}$ . Velikosti střední a efektivní hodnoty proudu diodou jsou závislé na frekvenci spínání. Pomocí obvodového simulačního software *Falstad* bylo zjištěno, že pro zátěž 0,69  $\Omega/10 \mu\text{H}$ , maximální napětí v meziobvodu 110 V a frekvenci spínání 2 kHz bude mít střední hodnota proudu diodou velikost cca 4,7 A a efektivní hodnota proudu cca 19 A. Vodivostní výkonová ztráta na diodě bude po aproximaci její VA-charakteristiky pravoúhlo lomenou přímkou přibližně rovna

$$\Delta P_{\text{vod, bd, n}} \approx U_F I_{\text{stř}} = 1,65 \text{ V} \cdot 4,7 \text{ A} = 7,8 \text{ W}, \quad (1.18)$$

kde  $U_F$  je max. napětí v propustném směru při proudu 80 A, jelikož každou diodou uvnitř pouzdra teče špičkově polovina brzdného proudu.

Tranzistory brzdného spínače budou mít mezi *drain* a *source* zapojené tlumící RC články stejných hodnot jako u tranzistorů střídače (kapitola 1.5.1). Celkové schéma zapojení obvodu brzdného spínače najdeme v příloze C.2.

## 1.5.4 Stejnoseměrný napěťový meziobvod

Napěťový meziobvod představuje zdroj konstantního napětí s nízkým vnitřním odporem schopný krátkodobě vydávat i přijímat elektrickou energii. S výjimkou bateriově napájených aplikací bývá zpravidla tvořen *kondenzátory*. Kapacita kondenzátorů se volí jednak s ohledem na zvlnění proudu, které určuje jejich proudové dimenzování, a také s ohledem na požadované maximální zvlnění napětí v meziobvodu. V úvahu připadá použití těchto typů kondenzátorů:

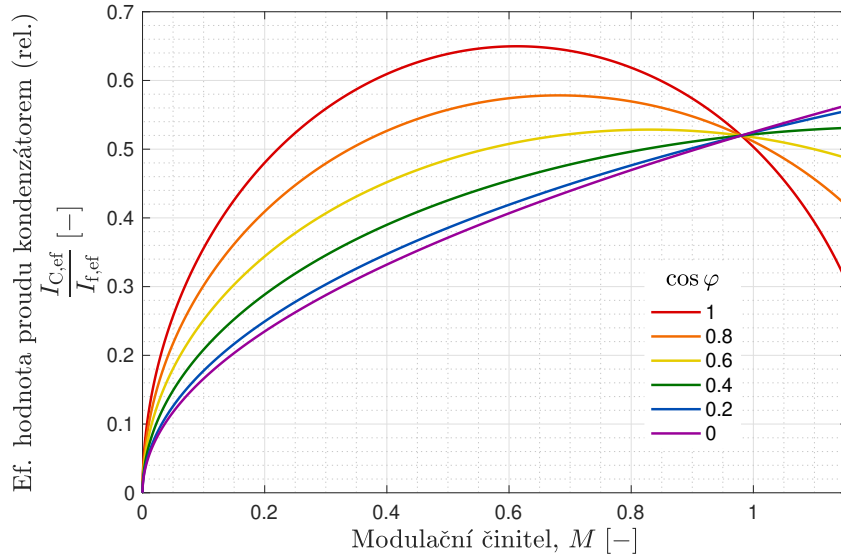
- *Fóliové polypropylénové* – mají nízký ESR a ESL a dobré impulzní vlastnosti, ale nízkou kapacitu a jsou drahé.
- *Elektrolytické hliníkové s tekutým elektrolytem* – mají vyšší ESR a ESL, vysokou kapacitu (z čehož plyne výhoda nízkého zvlnění napětí a odolnosti vůči přepětím) a jsou levné, ale trpí vysycháním elektrolytu.
- *Elektrolytické hliníkové s tuhým elektrolytem (polymerové)* – oproti klasickým s tekutým elektrolytem mají nižší ESR, vyšší dovolené provozní teploty, nevysychají, ale jsou drahé.

Pro výběr vhodného typu kondenzátoru je nutno znát velikost zvlnění proudu, kterým bude kondenzátor namáhán. Přibližný (avšak dostatečně přesný) analytický vztah pro určení efektivní hodnoty proudu kondenzátorem ve třífázovém střídači s modulací prostorového vektoru (SVM) je odvozen v [6]:

$$I_{C,ef} = I_{f,ef} \sqrt{2M \left[ \frac{\sqrt{3}}{4\pi} + \cos^2 \varphi \left( \frac{\sqrt{3}}{\pi} - \frac{9}{16}M \right) \right]}, \quad (1.19)$$

kde  $I_{f,ef}$  je efektivní hodnota výstupního fázového proudu,  $\cos \varphi$  je účinník odběru zátěže (stroje) a  $M$  je *modulační činitel*, který je zde definovaný jako poměr amplitudy 1. harmonické fázového napětí výstupu a poloviny velikosti napětí v meziobvodu:

$$M = \frac{U_{a,f,1h}}{\frac{1}{2}U_d}, \quad M \in \left\langle 0; \frac{2}{\sqrt{3}} \right\rangle. \quad (1.20)$$



Obr. 1.8: Závislost poměrné efektivní hodnoty proudu kondenzátorem na modulačním činiteli a účinníku odběru pro třífázový střídač s modulací typu SVM dle [6]

Maximum zvlnění proudu kondenzátorem nastává pro jednotkový účinník při modulačním činiteli rovnému [6]:

$$M_{\max} = \frac{8\sqrt{3}}{9\pi} \left( 1 + \frac{1}{4 \cos^2 \varphi} \right) = \frac{8\sqrt{3}}{9\pi} \left( 1 + \frac{1}{4 \cdot 1^2} \right) = 0,613, \quad (1.21)$$

kdy velikost efektivní hodnoty proudu kondenzátorem dosahuje cca **65 % velikosti efektivní hodnoty výstupního fázového proudu**.

V našem případě nejvyšší velikosti zvlnění proudu kondenzátorem dosáhneme při provozu jako třífázový střídač s výstupním proudem 450 A, kdy bude jeho efektivní hodnota činit přibližně

$$I_{C,ef,n} \approx 0,65 I_{ef,3f,n} = 0,65 \cdot 450 \text{ A} \approx 293 \text{ A}. \quad (1.22)$$

V praxi bude velikost zvlnění proudu kondenzátorem v meziobvodu nižší – účinník asynchronních i synchronních strojů se běžně pohybuje v rozmezí 0,7 – 0,95.

Pro meziobvod použijeme **127** radiálních elektrolytických kondenzátorů s označením **UCS2C101MHD** a následujícími parametry [7]:

- kapacita: 100  $\mu\text{F}$
- jmenovité napětí: 160 V
- jmenovitá provozní teplota: 105 °C
- jmenovitá ef. hodnota zvlnění proudu: 1,42 A (při 100 kHz, 105 °C a životnosti 10 000 h)
- rozměry:  $\varnothing 12,5 \text{ mm} \times 25 \text{ mm}$

Celková kapacita v meziobvodu bude **12,7 mF**, což ze zkušenosti zajistí dostatečně nízké zvlnění napětí v meziobvodu. Kondenzátory budou zároveň sloužit jako *blokovací*, tedy jako nízko-impedanční zdroj energie pro spínání větví, který je nutný pro omezení překmitů na tranzistorech. Nejčastěji se u střídačů používá fóliových blokovacích kondenzátorů v těsné blízkosti větví a velkých elektrolytických kondenzátorů ve větší vzdálenosti. Tento způsob by ale pro tuto specifickou koncepci střídače nebyl konstrukčně vhodný, navíc by mohlo docházet k rezonančnímu zakmitávání vlivem indukčnosti mezi těmito kondenzátory.

Ztrátový úhel  $\text{tg } \delta$  elektrolytických kondenzátorů velmi výrazně *klesá* s rostoucí teplotou – to je způsobeno vlastnostmi tekutého elektrolytu [8]. Ekvivalentní sériový odpor (ESR) kondenzátoru také roste při nízkých frekvencích, např. námi vybraný typ má v katalogovém listu při frekvenci 50 Hz udáván pouze 0,4-násobek jmenovité ef. hodnoty zvlnění proudu pro 100 kHz. Pokud jsou kondenzátory chlazeny proudem vzduchu, je možné je zatěžovat i podstatně více, než je uvedeno v katalogu. Ze všech těchto důvodů bylo u vybraných kondenzátorů provedeno měření ESR v závislosti na frekvenci a teplotě, viz příloha **B.1**.

Jelikož je ESR kondenzátoru frekvenčně závislý, musíme pro výpočet výkonových ztrát na kondenzátorech znát harmonické spektrum proudu, který kondenzátory teče. Byla tedy provedena numerická simulace třífázového střídače s napěťovým meziobvodem a pulzně-šířkovým modulátorem založeným na modulaci prostorového vektoru (SVPWM), viz příloha **B.2**. Z provedené harmonické analýzy proudu kondenzátorem v meziobvodu vyplynulo, že prakticky celý *výkon* analyzovaného signálu je obsažen v harmonických složkách odvozených od „nosné“ frekvence SVPWM. Nejvyšší amplitudu má složka o frekvenci  $2f_{\text{sw},n}$ , tedy v našem případě **40 kHz**. Pro výpočet výkonových ztrát na kondenzátorech tedy budeme pracovat s hodnotou ESR právě při této frekvenci. Pro vyšší frekvence bude ESR již prakticky shodný, viz Obr. **B.1**. Velmi důležité je zjištění, že *nízké frekvence* (základní harmonická

fázového proudu a její násobky), pro které má kondenzátor vysoký ESR, *mají ve spektru proudu zanedbatelné zastoupení.*

Budeme-li uvažovat rovnoměrné rozdělení proudu mezi kondenzátory, můžeme určit celkovou výkonovou ztrátu na kondenzátorech přibližně jako

$$\Delta P_{C,n} \approx N_C ESR_{\text{měř},40\text{kHz},85^\circ\text{C}} \left( \frac{I_{C,\text{ef},n}}{N_C} \right)^2 = 127 \cdot 82 \text{ m}\Omega \cdot \left( \frac{293 \text{ A}}{127} \right)^2 \approx 55 \text{ W}, \quad (1.23)$$

kde  $N_C$  je počet kondenzátorů v meziobvodu a  $ESR_{\text{měř},40\text{kHz},85^\circ\text{C}}$  je změřený ekvivalentní sériový odpor kondenzátoru při frekvenci 40 kHz a teplotě 85 °C, což je odhadovaná teplota kondenzátorů při jmenovitém výkonu.

Dále určíme jmenovitou střední hodnotu proudu v meziobvodu. Jmenovitý výkon střídače je pro třífázovou konfiguraci a jednotkový účinník (odporová zátěž) roven

$$P_{2,3f,n} = m U_{\text{ef},f,n} I_{\text{ef},3f,n} \cos \varphi = 3 \cdot \frac{100 \text{ V}}{\sqrt{2}\sqrt{3}} \cdot 450 \text{ A} \cdot 1 = 55,1 \text{ kW}, \quad (1.24)$$

kde  $m$  je počet fází,  $U_{\text{ef},f,n}$  je efektivní hodnota 1. harmonické fázového napětí výstupu,  $I_{\text{ef},3f,n}$  je efektivní hodnota fázového proudu ve třífázové konfiguraci střídače a  $\cos \varphi$  je účinník odběru.

Na základě výpočtů v kapitole 1.5.1 a této kapitole odhadneme celkové výkonové ztráty střídače:

$$\begin{aligned} \Delta P_n &= \Delta P_{\text{celk},6f,n} + \Delta P_{\text{tr},\text{vývody},n} + \Delta P_{C,n} + \Delta P_{\Omega,n} = \\ &= 800 \text{ W} + 106 \text{ W} + 55 \text{ W} + 200 \text{ W} \approx 1,2 \text{ kW}, \end{aligned} \quad (1.25)$$

kde  $\Delta P_{\text{celk},6f,n}$  je výkonová ztráta v tranzistorech střídače (s rezervou),  $\Delta P_{\text{tr},\text{vývody},n}$  značí ztrátu na vývodech tranzistorů střídače,  $\Delta P_{C,n}$  je ztráta na kondenzátorech a  $\Delta P_{\Omega,n}$  reprezentuje odhad Ohmických ztrát na DPS, vodičích, kontaktech a také přídatných ztrát na těchto prvcích vlivem *skin efektu* a *proximity efektu*.

Jmenovitý příkon střídače má pro třífázovou konfiguraci velikost

$$P_{1,3f,n} = P_{2,3f,n} + \Delta P_n = 55,1 \text{ kW} + 1,2 \text{ kW} = 56,3 \text{ kW} \quad (1.26)$$

a jmenovitá střední hodnota proudu v meziobvodu činí

$$I_{\text{d,stř},n} = \frac{P_{1,3f,n}}{U_{\text{d},n}} = \frac{56,3 \text{ kW}}{100 \text{ V}} = 563 \text{ A}. \quad (1.27)$$

Tento proud musí dodat zdroj a také na něj musí být dimenzovány vstupní svorky a přívodní kabely (odebíraný proud bude téměř konstantní, tzn. efektivní a střední hodnota proudu budou srovnatelné). Stejně jako u zvlnění proudu kondenzátorem je situace ve skutečnosti příznivější z důvodu nižšího typického účinníku střídavých strojů – činný výkon, příkon i střední proud v meziobvodu pak budou nižší.

Vztahy (1.24) až (1.27) platí i pro libovolnou jinou vícefázovou konfiguraci, pouze je třeba respektovat jiný počet fází a jiné velikosti fázových napětí – zde hraje roli problematika maximálního modulačního činitele, kterého lze bez zkreslení dosáhnout. Závislostí harmonického zkreslení na velikosti modulačního činitele pro různé způsoby modulace se zabývá např. [9].

Schéma zapojení meziobvodu najdeme v příloze C.3. Rezistory R1 a R2 slouží k vybití kondenzátorů meziobvodu po odpojení napájení (časová konstanta  $\tau = 6 \text{ k}\Omega \cdot 12,7 \text{ mF} \approx 76 \text{ s}$ . Sériová LED D1 signalizuje přítomnost napětí v meziobvodu.

Funkcí kondenzátoru C128, jak již bylo zmíněno v kapitole 1.4, je tvorba nízkoimpedanční cesty pro svedení vysokofrekvenčních souhlasných rušivých proudů vznikajících vlivem kapacity vinutí motoru ke kostře a strmých napěťových hran na výstupu střídače.

Konektor J10 slouží pro připojení snímače napětí, který řídicí obvod může využít pro kompenzaci okamžité hodnoty napětí v meziobvodu.

## 1.6 Návrh chlazení

### 1.6.1 Chladič polovodičových prvků

Polovodičové prvky střídače a brzdného spínače budou umístěny na společném chladiči. V kapitole 1.5.1 jsme určili výkonové ztráty na tranzistorech střídače, které činí  $\Delta P_{\text{celk},6f,n} = 800 \text{ W}$ . Výkonovou ztrátu na tranzistorech a diodě brzdného spínače není třeba uvažovat, jelikož při provozním brzdění bude střídač vždy pracovat při výkonu nižším než jmenovitém a celkový tepelný výkon bude nižší.

Pro galvanickou izolaci polovodičů od chladiče použijeme *keramické izolační podložky* o rozměru  $20 \times 25 \text{ mm}$  a tloušťce  $1 \text{ mm}$ , jejichž tepelný odpor bude roven

$$R_{\theta_{ip}} = \frac{1}{\lambda_{\theta_{ip}}} \frac{l_{ip}}{S_{tr}} = \frac{1}{24 \text{ W m}^{-1} \text{ K}^{-1}} \cdot \frac{1 \text{ mm}}{315 \text{ mm}^2} = 0,13 \text{ KW}^{-1}, \quad (1.28)$$

kde  $\lambda_{\theta_{ip}}$  je součinitel tepelné vodivosti keramického materiálu,  $l_{ip}$  je tloušťka podložky a  $S_{tr}$  je plocha základny tranzistoru.

Izolační podložka bude mít z každé strany nanesenou *teplovodivou pastu* tloušťky odhadem cca  $100 \mu\text{m}$  a součiniteli tepelné vodivosti  $3 \text{ W m}^{-1} \text{ K}^{-1}$ . Tepelný odpor obou vrstev teplovodivé pasty bude mít velikost

$$R_{\theta_{tp}} = \frac{1}{\lambda_{\theta_{tp}}} \frac{l_{tp}}{S_{tr}} = \frac{1}{3 \text{ W m}^{-1} \text{ K}^{-1}} \cdot \frac{2 \cdot 100 \mu\text{m}}{315 \text{ mm}^2} = 0,21 \text{ KW}^{-1}. \quad (1.29)$$

Celkový tepelný odpor mezi pouzdrem a chladičem bude roven

$$R_{\theta_{CH}} = R_{\theta_{ip}} + R_{\theta_{tp}} = 0,13 \text{ KW}^{-1} + 0,21 \text{ KW}^{-1} = 0,34 \text{ KW}^{-1}. \quad (1.30)$$



Teplotu okolí budeme předpokládat  $\vartheta_0 = 30^\circ\text{C}$ , maximální teplotu polovodičového čipu  $\vartheta_{j,\max} = 105^\circ\text{C}$ . Tepelný odpor chladiče musí mít velikost nanejvýš

$$\begin{aligned} R_{\vartheta\text{HA}} &\leq \frac{\vartheta_{j,\max} - \vartheta_0}{\Delta P_{\text{celk},6f,n}} - \frac{R_{\vartheta\text{JC}}}{N_{\text{tr}}} - \frac{R_{\vartheta\text{CH}}}{N_{\text{tr}}} = \\ &= \frac{105^\circ\text{C} - 30^\circ\text{C}}{800\text{ W}} - \frac{0,27\text{ K W}^{-1}}{24} - \frac{0,34\text{ K W}^{-1}}{24} \approx 0,068\text{ K W}^{-1}, \end{aligned} \quad (1.31)$$

kde  $R_{\vartheta\text{JC}}$  je tepelný odpor čip–pouzdro a  $N_{\text{tr}}$  je počet tranzistorů střídače.

Teplota na povrchu chladiče bude při nejvyšší možné velikosti tepelného odporu dle (1.31) činit:

$$\vartheta_{\text{H}} = \vartheta_0 + R_{\vartheta\text{HA}}\Delta P_{\text{celk},6f,n} = 30^\circ\text{C} + 0,068\text{ K W}^{-1} \cdot 800\text{ W} \approx 84,4^\circ\text{C}. \quad (1.32)$$

Použijeme chladič z **hliníkového žebrovaného profilu** o rozměrech  $120 \times 70\text{ mm}$  a délce  $432\text{ mm}$ . Ten bude ofukován dvěma  $120\text{ mm}$  ventilátory s průtokem naprázdno  $234\text{ m}^3\text{ h}^{-1}$  (viz kapitola 1.6.2) ve směru kolmém k základně. Odhadované parametry chladiče jsou následující:

- celková plocha:  $S \approx 0,67\text{ m}^2$
- zářivá plocha:  $S_z \approx 0,16\text{ m}^2$
- emisivita:  $\varepsilon \approx 0,2$  (bílý anodizovaný povrch)

Učinně předpoklad, že teplotní spád na chladiči je nulový, tedy že chladič má v celém svém objemu stejnou teplotu. Vzhledem k velké tloušťce základny  $10,5\text{ mm}$ , vysokému součiniteli tepelné vodivosti hliníku ( $237\text{ W m}^{-1}\text{ K}^{-1}$  při  $25^\circ\text{C}$ ) a rovnoměrné distribuci ztrátového výkonu mezi velký počet součástek rozprostřených po celé ploše základny chladiče lze předpokládat, že teplotní spády na základně chladiče budou zanedbatelné. Na žebrech sice teplotní spád vzniknout může, ale odhadujeme, že nebude větší než cca  $10\text{ K}$ , a jeho vliv na tepelný odpor chladiče tedy bude malý.

Nejprve určíme součinitel přestupu tepla prouděním při uvažování *přirozeného proudění* dle následujícího empirického vztahu [10]:

$$\begin{aligned} \alpha_p &\approx 5 + 0,04 (\vartheta_{\text{H}} - \vartheta_0) = \\ &= 5 + 0,04 \cdot (84,4^\circ\text{C} - 30^\circ\text{C}) \approx 7,2\text{ W m}^{-2}\text{ K}^{-1}. \end{aligned} \quad (1.33)$$

Součinitel přestupu tepla zářením určíme ze Stefanova–Boltzmannova zákona:

$$\begin{aligned} \alpha_z &= \sigma\varepsilon \frac{T_{\text{H}}^4 - T_0^4}{T_{\text{H}} - T_0} = 5,67 \cdot 10^{-8}\text{ Wm}^{-2}\text{K}^{-4} \cdot 0,2 \cdot \frac{(357,6\text{ K})^4 - (303,2\text{ K})^4}{357,6\text{ K} - 303,2\text{ K}} \approx \\ &\approx 1,6\text{ W m}^{-2}\text{ K}^{-1}, \end{aligned} \quad (1.34)$$

kde  $\sigma$  je Stefanova–Boltzmannova konstanta,  $T_{\text{H}}$  je termodynamická teplota povrchu chladiče a  $T_0$  je termodynamická teplota okolí.

Celkový součinitel přestupu tepla při uvažování přirozeného proudění a vyzařování dosahuje hodnoty

$$\begin{aligned}\alpha &= \alpha_p + \frac{S_z}{S} \alpha_z = 7,2 \text{ W m}^{-2} \text{ K}^{-1} + \frac{0,16 \text{ m}^2}{0,67 \text{ m}^2} \cdot 1,6 \text{ W m}^{-2} \text{ K}^{-1} = \\ &= 7,6 \text{ W m}^{-2} \text{ K}^{-1}\end{aligned}\quad (1.35)$$

a tepelný odpor chladiče by měl s přirozeným prouděním velikost

$$R_{\theta\text{HA}} = \frac{1}{\alpha S} = \frac{1}{7,6 \text{ W m}^{-2} \text{ K}^{-1} \cdot 0,67 \text{ m}^2} = 0,196 \text{ K W}^{-1}.\quad (1.36)$$

Exaktní určení součinitele přestupu tepla pro nucené proudění je komplikované a často vyžaduje CFD analýzu. Ze zkušenosti ale víme, že silným ofukováním chladiče vzduchem směrem kolmo k základně je reálné *snížení tepelného odporu chladiče přibližně na pětinu*, čímž bude bezpečně splněna nerovnost (1.31).

*Pozn.:* Ačkoliv při foukání směrem kolmým k základně klade chladič ventilátoru větší hydraulický odpor, což se projeví poklesem objemového průtoku, chladičí účinek se přesto zlepší [11] – souvislost se stlačením mezní vrstvy, ve které probíhá přenos tepla vedením.

## 1.6.2 Ventilátory

Axiální ventilátory na malé napětí s BLDC motory se vyrábějí v zásadě ve třech variantách [12]:

- *2-pinové* – mají pouze napájecí vodiče + a -. Jejich otáčky lze řídit velikostí stejnosměrného napětí, ale většinou pouze v rozsahu cca 50 – 100 %, jelikož při nižších velikostech napětí se motor nedokáže roztočit. Jinou možností je spínání ventilátoru nízkofrekvenční PWM, která ale zvyšuje hlučnost ventilátoru.
- *3-pinové* – narozdíl od 2-pinových mají navíc tachometrický výstup pro snímání otáček. V případě, že jsou řízeny nízkofrekvenční PWM, tachometrické signály jsou tímto deformovány (nutnost protahování pulzů, atd.).
- *4-pinové* – navíc je k dispozici vstup PWM, který spíná tranzistor v sérii s cívkami motoru, avšak nikoliv v sérii s Hallovým snímačem pro vnitřní řízení ventilátoru. Lze je tak řídit vysokofrekvenční PWM, což je považováno za technicky nejvyspělejší způsob, navíc jednoduše realizovatelný. Bohužel jsou tyto ventilátory méně rozšířené v oblasti větších výkonů a jsou drahé.

Pro chladič polovodičových prvků střídače (viz kapitola 1.6.1) použijeme dvojici ventilátorů s označením **MEC0381V1-0000-G99** a následujícími parametry [13]:

- rozměry: 120 × 120 × 38 mm
- jmenovité napětí: 12 V, minimální napětí: 6 V
- jmenovitý proud: 845 mA

- jmenovitý příkon: 10,1 W
- počet vývodů: 3
- počet otáček: 3100 min<sup>-1</sup>
- statický tlak: 89,7 Pa
- průtok naprázdno: 234 m<sup>3</sup> h<sup>-1</sup>

Ventilátory budou v budoucnu vybaveny nátrubkem pro zlepšení laminárního proudění vstupujícího do žeber chladiče a pro snížení tlakového spádu.

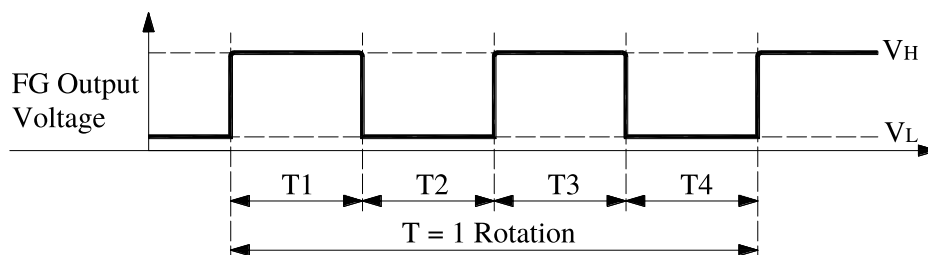
Pro ofukování plošných spojů výkonových částí, vývodů tranzistorů střídače a kondenzátorů meziobvodu bude sloužit osm ventilátorů s označením **MF50151V1-1000U-G99** a těmito parametry [14]:

- rozměry: 50 × 50 × 15 mm
- jmenovité napětí: 12 V, minimální napětí: 4,5 V
- jmenovitý proud: 72 mA
- jmenovitý příkon: 0,92 W
- počet vývodů: 3
- počet otáček: 6100 min<sup>-1</sup>
- statický tlak: 57,3 Pa
- průtok naprázdno: 28,9 m<sup>3</sup> h<sup>-1</sup>

Za účelem snížení hluku celého zařízení při nižších výstupních výkonech realizujeme u ventilátorů řízení otáček v závislosti na měřených teplotách. Z důvodu jednoduchosti budou ventilátory sdruženy do třech skupin, v rámci kterých budou jejich otáčky řízeny společně:

1. skupina – 2 ventilátory pro chladič polovodičových prvků střídače
2. skupina – až 10 ventilátorů pro chlazení DPS, vývodů tranzistorů a meziobvodu (bude použito 8)
3. skupina – až 4 pomocné ventilátory (prozatím nebudou použity)

Pro zvýšení spolehlivosti budou u jednotlivých ventilátorů snímány aktuální otáčky pro detekci poruch. K tomu se využijí jejich tachometrické výstupy, které dávají 2 pravoúhlé impulzy za jednu otáčku (viz Obr. 1.9).



Obr. 1.9: Průběh napětí na tachometrickém výstupu ventilátoru [14]

## 1.7 Návrh řídicích obvodů

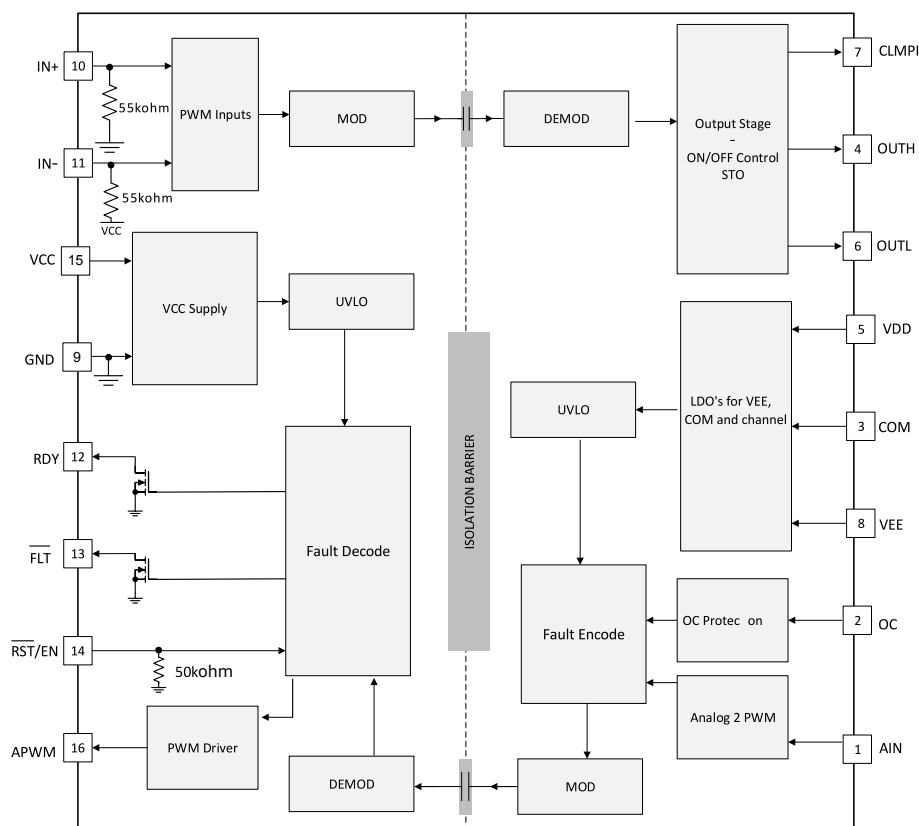
### 1.7.1 Budič větve střídače

Hlavním úkolem budiče výkonového tranzistoru typu MOS-FET je zajištění velkých špičkových proudů pro rychlé nabíjení a vybíjení kapacity hradla tranzistoru, což je nutné pro minimalizaci jeho přepínacích ztrát. Podpůrnými funkcemi budičů bývají ochrany, z nichž největší význam má rychlá nadproudová ochrana a podpěťová ochrana.

Jako základ budiče byl vybrán integrovaný obvod **UCC21710-Q1** s následujícími parametry a funkcemi [15]:

- napájecí napětí:
  - $V_{DD} = 36 \text{ V max.}$  (výkonová strana, kladná větev)
  - $V_{EE} = -17,5 \text{ V min.}$  (výkonová strana, záporná větev)
  - $V_{CC} = 6 \text{ V max.}$  (signálová strana)
- $I_{OUT} = 10 \text{ A}$  (výstupní špičkový proud v obou směrech)
- kapacitní izolační bariéra na  $\text{SiO}_2$ 
  - $V_{RMS} = 1,5 \text{ kV}$  (pracovní izolační napětí, ef. hodnota)
  - $C_{IO} \approx 1 \text{ pF}$  (bariérová kapacita mezi signálovou a výkonovou stranou)
- pouzdro DW SOIC-16
- neinvertující vstup  $\text{IN+}$ , invertující vstup  $\text{IN-}$  a vstup  $\text{ENABLE}$
- separované výstupy  $\text{OUTH}$  a  $\text{OUTL}$  umožňující připojení rozdílného nabíjecího a vybíjecího rezistoru v sérii s *gate* tranzistoru
- ochrany
  - *rychlá nadproudová s měkkým vypnutím tranzistoru* (napětí *gate–source* je při vypínání nadproudu řízeno s ohledem na omezení  $\frac{di}{dt}$  a tím i vznikajícího napěťového překmitu na *drainu*)
  - *podpěťová s hysterezí* – zabraňuje neúplnému otevření tranzistoru a tedy jeho provozu v lineární oblasti při poklesu napájecího napětí budiče
  - *„Internal Active Miller Clamp“* – *gate* vypnutého tranzistoru je po poklesu napětí pod danou úroveň přímo spojen s  $V_{EE}$ , což pomůže předejít přotevření tranzistoru vlivem jeho Millerovy kapacity (mezi elektrodami *drain* a *gate*) a velké strmosti změny napětí při přepínání. U střídačů může podstatně snižovat přepínací ztráty, jelikož omezuje nežádoucí příčné proudy (tekoucí skrze oba dva tranzistory ve větvi).
- izolovaný převodník analog–PWM – napětí na analogovém vstupu na výkonové straně moduluje PWM signál, jež je přenášen přes kapacitní izolační bariéru na stranu signálovou (např. měření teploty)
- výstupy hlášení poruchy  $\overline{\text{FAULT}}$  a správného napájecího napětí  $\text{READY}$

V budiči použijeme dva integrované obvody UCC21710-Q1 – jeden pro horní spínač a jeden pro dolní spínač. Každý IO bude budit dvojici paralelních tranzistorů, z nichž každý bude mít vlastní rezistory v sérii s *gate*.



Obr. 1.10: Blokové schéma vnitřního zapojení integrovaného obvodu UCC21710-Q1 [15]

## Návrh nabíjecího a vybíjecího rezistoru

Zapínací a vypínací časy tranzistoru jsou v katalogovém listu uvedeny za podmínek  $U_{GS} = 10\text{ V}$ ,  $I_D = 100\text{ A}$  a  $R_{G,ext} = 2,7\ \Omega$ . Rychlost přepínání je úměrná proudu, který do/z *gate* tranzistoru teče během tzv. *Millerova plata* (z anglického „Miller plateau“ – časový interval během nabíjení hradla, kdy je napětí *gate-source* prakticky konstantní). V našem případě budeme tranzistory budit napětím  $+15/-4\text{ V}$ , což je nutno při návrhu rezistorů v sérii s *gate* zohlednit.

Dle převodní charakteristiky tranzistoru má napětí plateau při uvedeném proudu  $100\text{ A}$  velikost cca  $U_{GS,plateau} = 5\text{ V}$ . To odpovídá budicímu proudu *gate* při zapínání

$$I_{G,přep} = \frac{U_{GS} - U_{GS,plateau}}{R_{G,ext} + R_{G,int}} = \frac{10\text{ V} - 5\text{ V}}{2,7\ \Omega + 0,5\ \Omega} = 1,56\text{ A}, \quad (1.37)$$

přičemž při vypínání je jeho velikost stejná (při vypínání nulovým napětím bude napětí na odporech stejně velké).  $R_{G,int}$  je vnitřní odpor *gate*.

Abychom dosáhli podobné rychlosti spínání, odpory externího zapínacího rezistoru ( $R_{G,on}$ ) a vypínacího rezistoru ( $R_{G,off}$ ) v sérii s *gate* zvolíme tak, aby byly zachovány budicí proudy při přepínání:

$$\begin{aligned} R_{G,on} &= \frac{U_{DD} - U_{GS,plateau}}{I_{G,přep}} - R_{G,int} - R_{OH} = \\ &= \frac{15\text{ V} - 5\text{ V}}{1,56\text{ A}} - 0,5\ \Omega - 0,7\ \Omega = 5,2\ \Omega, \end{aligned} \quad (1.38)$$

$$\begin{aligned} R_{G,off} &= \frac{U_{GS,plateau} - U_{EE}}{I_{G,přep}} - R_{G,int} - R_{OL} = \\ &= \frac{5\text{ V} - (-4\text{ V})}{1,56\text{ A}} - 0,5\ \Omega - 0,3\ \Omega = 5,0\ \Omega, \end{aligned} \quad (1.39)$$

kde  $R_{OH}$  a  $R_{OL}$  jsou výstupní odpory výstupů OUTH a OUTL budičů. Volíme nejbližší vyšší hodnoty odporů z řady E24, tedy  $R_{G,on} = 5,6\ \Omega$  a  $R_{G,off} = 5,1\ \Omega$ .

Velikosti špičkových proudů při zapnutí ( $I_{G,on,max}$ ) a při vypnutí ( $I_{G,off,max}$ ) budou pro jeden budič (dva tranzistory) rovny

$$I_{G,on,max} = 2 \frac{U_{DD} - U_{EE}}{R_{G,on} + R_{G,int} + R_{OH}} = 2 \cdot \frac{15\text{ V} - (-4\text{ V})}{5,6\ \Omega + 0,5\ \Omega + 0,7\ \Omega} = 5,6\text{ A}, \quad (1.40)$$

$$I_{G,off,max} = 2 \frac{U_{DD} - U_{EE}}{R_{G,off} + R_{G,int} + R_{OL}} = 2 \cdot \frac{15\text{ V} - (-4\text{ V})}{5,1\ \Omega + 0,5\ \Omega + 0,3\ \Omega} = 6,4\text{ A}, \quad (1.41)$$

což je vzhledem k maximálnímu špičkovému proudu budiče v pořádku.

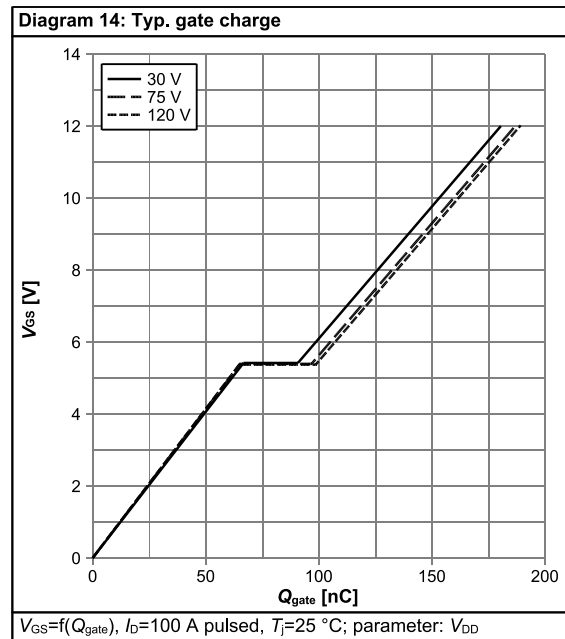
Výkonová ztráta na nabíjecím i vybíjecím odporu je součinem energie, kterou kapacitě hradla během zapnutí dodáme, a maximální frekvence spínání:

$$\Delta P_{RG} = \Delta E_C f_{sw,max} = \frac{1}{2} \Delta Q_G \Delta U_{GS} f_{sw,max}. \quad (1.42)$$

Kapacita hradla je nelineární, proto je nutno pracovat přímo s náboji, které můžeme odečíst z grafu v katalogovém listu viz Obr. 1.11. Jelikož velikosti náboje hradla pro +15 V a -4 V jsou mimo rozsah grafu, určíme je pomocí lineární regrese (protáhnutím úseček). Výkonová ztráta na odporech v *gate* bude mít tedy velikost

$$\begin{aligned} \Delta P_{RG} &= \frac{1}{2} (Q_{G,+15V} - Q_{G,-4V}) (U_{DD} - U_{EE}) f_{sw,max} = \\ &= \frac{1}{2} \cdot [225\text{ nC} - (-50\text{ nC})] \cdot [15\text{ V} - (-4\text{ V})] \cdot 40\text{ kHz} = 0,1\text{ W}. \end{aligned} \quad (1.43)$$

Tato ztráta se rozdělí mezi výstupní odpor budiče, externí rezistor v sérii s *gate* a vnitřní odpor *gate*. Většina ztrátového výkonu bude vznikat na externích rezistorech (tvoří největší část sériového odporu), proto raději použijeme SMD rezistory v pouzdře 1206 s dovoleným ztrátovým výkonem 0,25 W. Výkonová ztráta na IO budiče bude prakticky zanedbatelná.

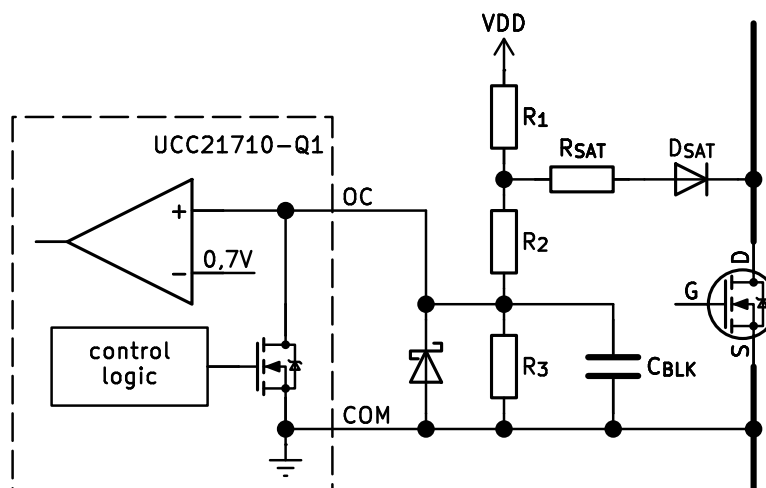


Obr. 1.11: Závislost náboje hradla na napětí *gate-source* tranzistoru IRF150P220 [2]

### Návrh rychlé nadproudové ochrany

Součástí IO budiče je rychlý komparátor s pevně nastavenou komparační úrovní 0,7V oproti společné zemi. Překlopením komparátoru dojde k měkkému vypnutí výkonového tranzistoru (vysvětleno na začátku této kapitoly).

Použijeme tradiční zapojení **ochrany před saturací<sup>2</sup> tranzistoru MOS-FET** s „vysokonapěťovou“ diodou viz. Obr 1.12.



Obr. 1.12: Principiální zapojení obvodu nadproudové ochrany

<sup>2</sup>Vzhledem k výstupním charakteristikám zvolených tranzistorů MOS-FET se pravděpodobně nepřiblížíme oblasti saturace ani při zkratu na výstupních svorkách střídače. Tranzistor bude i při nadproudu stále v lineární (triodové) oblasti a pomocí ochrany pouze hlídáme úbytek napětí *drain-source* v sepnutém stavu, jenž je přibližně přímo úměrný proudu.

Funkce této ochrany je následující. Je-li výkonový tranzistor ve vypnutém stavu, vývod OC je interně zkratován na zem a ochrana je vyřazena z provozu. Při sepnutí výkonového tranzistoru se na vývodu OC objeví napětí, které je definováno napětovým úbytkem drain-source v sepnutém stavu, navýšeným o úbytek na diodě  $D_{SAT}$  a rezistoru  $R_{SAT}$ , přičemž výsledné napětí je sníženo odporovým děličem  $R_2$ – $R_3$ . Dynamika ochrany je určena také kondenzátorem  $C_{BLK}$ , který určuje dobu, po kterou bude ochrana nečinná. To je důležité hlavně z toho důvodu, že během sepnutí výkonového tranzistoru dochází k silnému EMI, které by mohlo zapříčinit falešné vybavení ochrany vlivem napětových špiček na pinu OC. Rezistor  $R_1$  slouží jako zdroj proudu (nahrazuje zdroj konstantního proudu, který často bývá součástí IO budiče). Schottkyho dioda chrání vstup OC před zápornými napětovými špičkami způsobenými indukčností vodiče COM a ostrými proudovými impulzy. Dioda  $D_{SAT}$  musí v závěrném směru vydržet napětí meziobvodu (s patřičnou rezervou).

Špičková hodnota proudu spínačem větve (oběma paralelními tranzistory) pro sinusovou modulaci a velikost zvlnění proudu 30 % (amplituda 15 %) bude rovna

$$I_{v,max} = \sqrt{2} I_{ef,n} \cdot 1,15 = \sqrt{2} \cdot 225 \text{ A} \cdot 1,15 \approx 366 \text{ A}, \quad (1.44)$$

kde  $I_{ef,n}$  je efektivní hodnota výstupního proudu větve.

Budeme-li uvažovat *maximální* odpor kanálu při teplotě polovodičového čipu  $105^\circ\text{C}$  roven  $R_{DS(on),105,max} \approx 1,47 \cdot 2,7 \text{ m}\Omega = 4 \text{ m}\Omega$ , dostaneme úbytek v sepnutém stavu na tranzistoru o velikosti

$$U_{DS,on,max} \frac{R_{DS(on),105,max}}{2} I_{v,max} = \frac{4 \text{ m}\Omega}{2} \cdot 366 \text{ A} = 0,73 \text{ V}. \quad (1.45)$$

Při tomto úbytku nesmí nadproudová ochrana působit, je tedy vhodné zvolit vypínací mez s určitou rezervou. Z praktických důvodů byly hodnoty součástek ochrany odladěny v obvodovém simulátoru *Falstad* s tímto výsledkem:

- $R_1 = 5,6 \text{ k}\Omega$ ,  $R_2 = 2,7 \text{ k}\Omega$ ,  $R_3 = 2,2 \text{ k}\Omega$
- $C_{BLK} = 3,3 \text{ nF}$
- $U_{DS,th} = \mathbf{0,76 \text{ V}}$  (prahové napětí ochrany)

## Celkový popis zapojení budiče

Schéma zapojení budiče jedné větve střídače najdeme v příloze C.4. S obvody *rozhraní* (kapitola 1.7.3) bude budič spojen pomocí dvou kabelů s konektory – dvupinový konektor pro napájení izolovaných DC/DC měničů pro výkonové strany budičů a 16-pinový signálový konektor. S patřičnou větví střídače bude spojen pomocí dvou plochých kabelů – pro horní a dolní spínač odděleně. Na každém z těchto kabelů je vyveden signál *source*, dvojice signálů *gate* (pro dva paralelní tranzistory) a signál *drain* pro nadproudovou ochranu.



Pro napájení budičů byly zvoleny izolované DC/DC měniče s označením **AMDG-121504A50JZ** a následujícími parametry [16]:

- vstupní napětí: 12 V
- výstupy: +15 V/120 mA, -4 V/-120 mA
- výkon: 2,28 W, účinnost: 87 %
- pracovní izolační napětí: 1,7 kV (ef. hodnota)
- kapacita izolační bariéry: 3,5 pF (typ.), 5 pF (max.)

Primární strany DC/DC měničů jsou napájeny ze společné hladiny +12V. Aby se DC/DC měniče vlivem špičkového odběru navzájem nezarušovaly, mají v napájení zařazeny LC filtry. Za napájecím konektorem je navíc zařazena souhlasná tlumivka pro potlačení souhlasného rušení. To vzniká zejména u budiče horního spínače vlivem kapacity izolační bariéry IO a strmých hran napětí mezi signálovou a výkonovou stranou budiče (signál COM horního budiče je spojen s výstupem větve střídače).

V listech 3 a 4 schématu zapojení si krom katalogového zapojení IO budičů a již dříve zmíněných nadproudových ochran můžeme dále povšimnout volitelných propojek JP1 a JP2 – v případě jejich použití je signál pro buzení jednoho spínače (horního či dolního) spojen se vstupem IN- budiče pro druhý spínač. To slouží jako ochrana proti sepnutí obou spínačů ve větvi, např. vlivem poruchy řídicího obvodu.

Výstupy IO budičů **READY** a  $\overline{\text{FAULT}}$  jsou s otevřeným kolektorem, proto bylo použito pull-up rezistorů a neinvertujících budičů se Schmittovým vstupem pro přizpůsobení na napěťové výstupy 0 – 5 V. Signály **READY** obou IO byly sloučeny do jediného, signály  $\overline{\text{FAULT}}$  zůstaly odděleny a jsou značeny  $\overline{\text{FAULTH}}$  a  $\overline{\text{FAULTL}}$ .

Do analogového vstupu AIN budiče dolního spínače je zaveden napěťový signál ze snímače teploty (NTC termistoru), který lze připojit pomocí dvoupinového konektoru. Modulátor APWM převádí napětí v rozsahu 0,6 – 4,5 V na signál PWM o střídě 88 – 10 %. Využijeme interního proudového zdroje v IO 200  $\mu\text{A}$  a do série s NTC termistorem umístíme rezistor 3 k $\Omega$ , aby pro malý odpor NTC termistoru (vysoká teplota) bylo na vstupu AIN napětí cca 0,6 V, tedy začátek rozsahu.

Budiče také zahrnují LED pro signalizaci přítomnosti napětí +12 V, činnosti PWM a také stavovou dvoubarevnou LED slučující informace **READY** a **ENABLE**.

### 1.7.2 Řízení a budič brzdného spínače

Maximální spínací frekvence brzdného spínače je rovna 2 kHz, nejsou tedy kladeny tak velké nároky na rychlost spínání a posléze budičí proudy jako u budičů větví (kapitola 1.7.1). Jak již bylo vysvětleno na začátku kapitoly 1.5.3, při provozu s odbuzeným synchronním strojem by mohla porucha řídicích obvodů mít katastrofální důsledky pro tranzistory střídače i kondenzátory meziobvodu, proto tento obvod

zahrnuje i autonomní řízení brzdného spínače včetně záložního napájení přímo z napětí meziobvodu. Ze stejného důvodu zde nebyla použita ani nadproudová ochrana – pokud by falešně vybavila, brzdný spínač by byl vyřazen z funkce, což by pro střídač představovalo větší riziko, než je riziko poškození samotného brzdného spínače.

Schéma zapojení řízení a budiče brzdného spínače najdeme v příloze C.5. Zapojení brzdného spínače jako dolní spínač umožnilo použití galvanicky neizolovaného budiče – integrovaného obvodu **UCC27321** (jednoduchý budič MOS-FET s invertujícím vstupem a špičkovým výstupním proudem až  $\pm 9$  A). Na vstupu budiče je zapojen pull-up rezistor R7, přičemž budič spíná brzdný tranzistor při log. 0 na tomto vstupu, která může být nezávisle na sobě vyvolána dvěma způsoby:

1. *Signálem PWM z řídicího obvodu*, který je od IO budiče galvanicky oddělen pomocí rychlého optočlenu U5 s výstupem s otevřeným kolektorem. Tento způsob sepnutí brzdného spínače je podmíněn signálem READY, jenž je výstupem podpěťové ochrany (tvořené komparátorem U7B, rezistory R21–24 a kondenzátorem C15). Má-li budič nedostatečné napájecí napětí, provozní brzdění není umožněno pro ochranu brzdného spínače před zničením vlivem neúplného otevření (provoz v lineární oblasti).
2. *Autonomním hysterezním regulátorem napětí v meziobvodu*. Ten je tvořen diferenčním zesilovačem (operační zesilovač U6, rezistory R15–R20), filtrem typu dolní propust (R14, C12) s malou časovou konstantou, komparátorem s hysterezí (komparátor U7A, rezistory R11–R13) a tranzistorem Q3 sloužícím jako výstup s otevřeným *drainem*. Autonomní brzdění je funkční nezávisle na signálu READY – pokud nastane porucha řízení a napětí v meziobvodu narůstá nad dovolenou mez, je sepnutí brzdného spínače v lineárním režimu přijatelnější, než nechat napětí v meziobvodu nekontrolovaně růst a ohrozit tím všechny ostatní výkonové obvody.

### **Autonomní hysterezní regulátor napětí v meziobvodu**

Meze hysterezního regulátoru pro sepnutí a rozepnutí brzdného spínače (a z toho vyplývající hystereze) jsou nastaveny následovně:

- mez sepnutí: 109,9 V
- mez rozepnutí: 105,0 V
- hystereze:  $\Delta U_H = 4,9$  V

Spínací frekvence autonomního regulátoru bude závislá na střední hodnotě proudu, který bude stroj do meziobvodu dodávat. Nejvyšší frekvence spínání nastane pro střidu spínání 0,5, tzn. pokud bude stroj dodávat do meziobvodu proud o velikosti poloviny brzdného proudu, tedy  $I_s = \frac{1}{2} I_b = \frac{1}{2} \cdot 160 \text{ A} = 80 \text{ A}$ .

Časy nárůstu ( $\Delta t_r$ ) a poklesu ( $\Delta t_f$ ) napětí na meziobvodu budou rovny:

$$\Delta t_r = C \frac{\Delta U_H}{I_s} = 12,7 \text{ mF} \cdot \frac{4,9 \text{ V}}{80 \text{ A}} = 0,78 \text{ ms}, \quad (1.46)$$

$$\Delta t_f = C \frac{\Delta U_H}{I_b - I_s} = 12,7 \text{ mF} \cdot \frac{4,9 \text{ V}}{160 \text{ A} - 80 \text{ A}} = 0,78 \text{ ms}, \quad (1.47)$$

což odpovídá frekvenci

$$f = \frac{1}{\Delta t_r + \Delta t_f} = \frac{1}{0,78 \text{ ms} + 0,78 \text{ ms}} \approx 640 \text{ Hz}. \quad (1.48)$$

Tato frekvence je nižší, než je maximální dovolená frekvence spínání (viz kapitola 1.5.3), což je v pořádku.  $C$  je kapacita kondenzátoru v meziobvodu.

### Hlavní a záložní napájecí zdroj

Za normálních okolností je napájení budiče včetně jeho řídicích obvodů zajištěno izolovaným DC/DC měničem podobně jako u budiče větve střídače. Zde však budíme pouze dolní spínač, nejsou tedy tak velké nároky na kapacitu a izolační napětí DC/DC měniče. Navíc není nutné vypínat tranzistory brzdného spínače záporným napětím *gate-source*, jelikož u dolního spínače nenastává zmiňovaný problém s *Millerovou kapacitou* jako v úplné větvi. Byl zvolen DC/DC měnič s označením **AM1DR-1215SH30VZ**, jehož parametry jsou [17]:

- vstupní napětí: 12 V
- výstupní napětí: 15 V, výstupní proud: 67 mA
- výkon: 1 W, účinnost: 75 %
- testovací izolační napětí: 3 kV (DC)
- kapacita izolační bariéry: 20 pF (typ.)

Pokud by došlo k výpadku napájení DC/DC měniče, napájení budiče a řídicích obvodů zajistí **záložní lineární stabilizátor**, jehož základem je NPN tranzistor Q1 v zapojení se společným kolektorem (tzv. *emitorový sledovač*). Bázové napětí je získáváno jednoduchým stabilizátorem s rezistorem R5, Zenerovou diodou D4 a filtračním kondenzátorem C3. Vzhledem k toleranci závěrného napětí Zenerovy diody a vzhledem k úbytku na B-E tranzistoru Q1 bude napětí na výstupu tohoto stabilizátoru v rozsahu 12,1 – 12,7 V. Aby za normálního chodu netekl proud z DC/DC měniče do emitoru tranzistoru v inverzním režimu, je lineární stabilizátor oddělen Schottkyho diodou D3. Pro případ zkratu na výstupu stabilizátoru je použita rychlá pojistka F1 a omezující rezistor R4. Vzhledem k velkému napěťovému úbytku, který na tranzistoru může vzniknout, je třeba počítat i se značnou výkonovou ztrátou (ačkoliv jen po krátkou dobu) a tranzistor tedy raději namontujeme na chladič polovodičových prvků střídače.

## Snímání správné funkce brzdného spínače

Aby nadřazený řídicí obvod měl informaci o tom, zda je brzdný rezistor správně připojen, byl navržen jednoduchý obvod s optočlenem U9, NPN tranzistorem Q4, rezistory R26–28 a kondenzátorem C18, jehož princip je následující. Není-li brzdný rezistor připojen, za předpokladu vypnutého brzdného spínače poteče z kladného pólu meziobvodu skrz nulovou diodu její závěrný proud do děliče R27–R28. Jeho hodnoty byly zvoleny tak, aby ani při maximálním katalogovém závěrném proudu diody nebylo na bázi tranzistoru Q4 dostatečné napětí pro jeho otevření a signál SENSE tedy bude v log. 0. Je-li brzdný rezistor připojen, signál DRAIN je přes nízkou impedanci spojen s kladným pólem meziobvodu, což za předpokladu minimálního napětí v meziobvodu cca 24 V zajistí dostatečný proud bází Q4 pro jeho otevření a signál SENSE se překloupí do log. 1. Tímto způsobem je možno snímat přítomnost brzdného rezistoru, ale pouze při vypnutém brzdném spínači. Sepnutím brzdného spínače se na signálu DRAIN objeví nulové napětí, čímž by bylo možné také detekovat správnou funkci brzdného spínače a rezistoru během brzdění.

### 1.7.3 Rozhraní pro nadřazený řídicí obvod

Obvod rozhraní, pracovním názvem „interface“, je zařazen jako článek mezi nadřazeným řídicím obvodem, budiči větví a brzdného spínače a dalšími obvody střídače. K jeho hlavním funkcím patří:

- „Výroba“ a stabilizace různých napěťových hladin včetně jejich rozvedení mezi subsystemy rozhraní a budiče.
- Tvarování spínacích signálů z nadřazeného řídicího obvodu a jejich rozvedení k jednotlivým budičům.
- Zpracování signálů  $\overline{\text{FAULT}}$  a  $\text{READY}$  od budičů a povolování jednotlivých budičů signály  $\text{ENABLE}$ .
- Měření a zpracování dat ze snímačů teplot včetně ochrany proti přehřátí.
- Řízení otáček ventilátorů dle měřených teplot a snímání skutečných otáček pro detekci poruch.
- Komunikaci s nadřazenými systémy pomocí sběrnice CAN/CAN-FD.
- Optickou signalizaci činnosti spínání a různých stavů a poruch.

Schéma zapojení obvodu rozhraní najdeme v příloze C.6. Nadřazený řídicí obvod bude připojen kabelem s 40-pinovým konektorem. Budiče budou připojeny jednak signálovými kabelem s 16-/6-pinovými konektory a jednak dvoupinovými napájecími konektory.

Obvod rozhraní a posléze celá elektronika střídače jsou napájeny ze spínaného zdroje **MEAN WELL RS-75-12** s výstupním napětím 12 V a proudem 6 A.

## Napájecí obvody

Prvním funkčním celkem mezi napájecími obvody je **omezovač proudu při zapnutí** (tzv. *softstart*), který je nutný z důvodu velké celkové kapacity kondenzátorů v obvodech rozhraní i budičů. Omezovač je tvořen unipolárním tranzistorem Q1 (s kanálem P), rezistory R3–R5 a kondenzátory C1–C2. Jeho princip je jednoduchý – na počátku je tranzistor zavřený, po přivedení napájecího napětí se začne přes rezistor R4 nabíjet kondenzátor C1, což způsobí nárůst napětí *source–gate* tranzistoru a ten se začne pozvolna otevírat. Pracovní bod tranzistoru tedy pomalu přejde přes jeho lineární oblast až do úplného sepnutí, což omezí špičkový nabíjecí proud pro nabití kondenzátorů. V případě, že by se tranzistor otevíral příliš rychle, je zde zavedena záporná zpětná vazba v podobě RC článku R5–C2, která zapínání zpomalí. Rezistory R3 a R4 slouží pro vybití kondenzátoru C1 po vypnutí a nastavují také napětí *source–gate* v ustáleném stavu, které dosahuje 6 V, což zajistí zároveň úplné otevření tranzistoru v zapnutém stavu i rychlé obnovení funkce omezovače po poklesu napájecího napětí.

Z napěťové hladiny +12 V jsou napájeny všechny budiče a snižující měniče pro ventilátory (viz dále). Z této hladiny je také napájen spínaný stabilizátor **LM2596S-5.0** (U1), který na výstupu vytváří stabilizované napětí +5 V pro veškeré signálové obvody střídače. Stabilizátor má na výstupu kaskádu dvou LC filtrů (L2–C8 a L3–C9) pro co nejlépe vyhlazené výstupní napětí. Napěťová zpětná vazba pro stabilizátor je ale zavedena již z kondenzátoru C8 prvního filtru, aby regulátor ve stabilizátoru reguloval pouze soustavu 2. řádu. RC článek R7–C7 je volitelně možno použít v případě, že se objeví zakmitávání (tzv. *ringing*) během provozu stabilizátoru v režimu přerušovaných proudů.

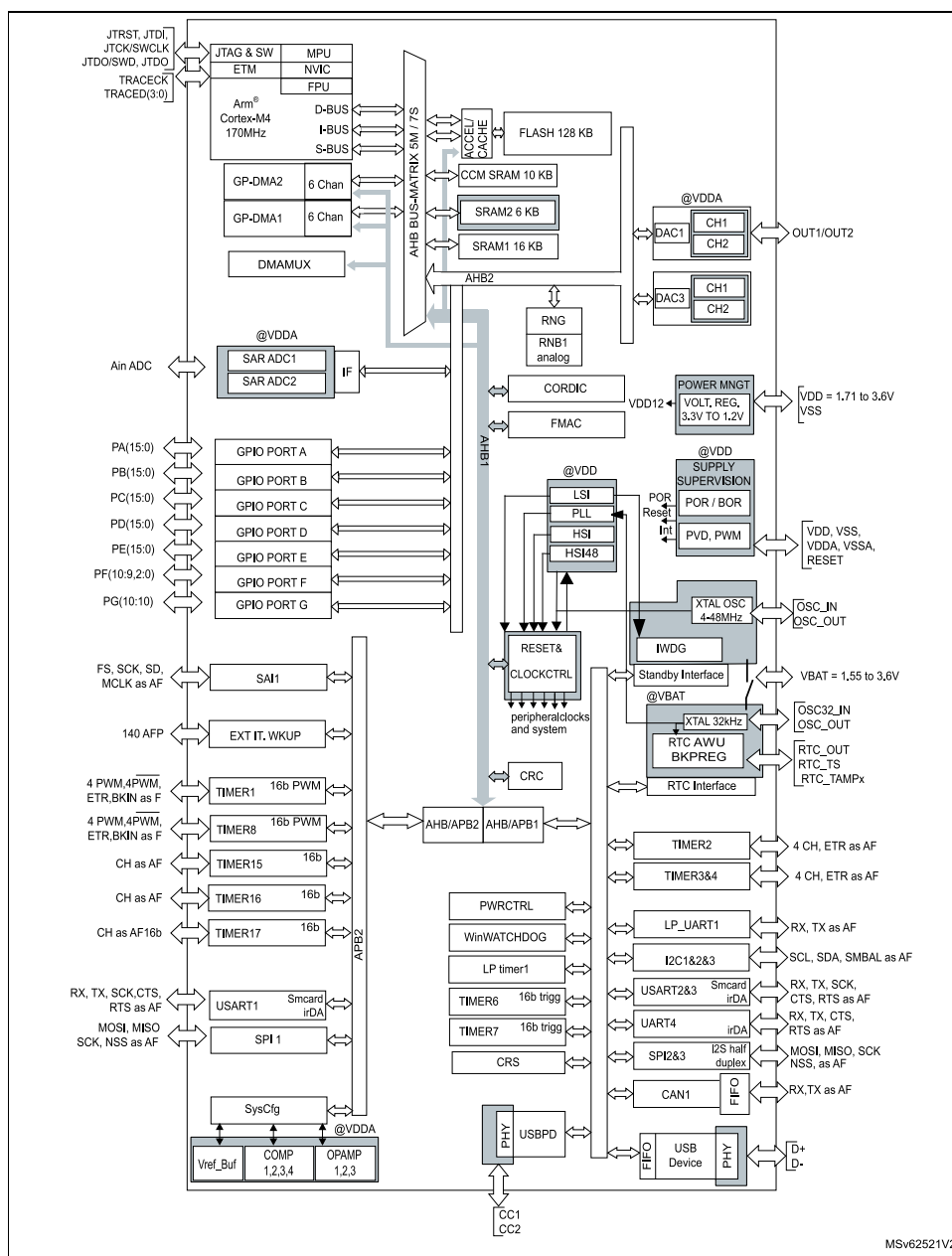
Dále byl použit lineární stabilizátor **AP7361C-33E** (U2) za účelem získání stabilizovaného napětí +3,3 V pro napájení mikrokontroléru U4. K napájení analogových obvodů včetně A/D převodníku uvnitř mikrokontroléru slouží přesná napěťová reference **REF3033** (U3) s velikostí výstupního napětí  $(3,300 \pm 0,006)$  V.

## Mikrokontrolér a jeho firmware

Základními požadavky na mikrokontrolér byly zejména dostatečné počty vstupů A/D převodníku pro měření napětí z teplotních snímačů, počty vstupů časovačů pro snímání tachometrických signálů ventilátorů, počty vstupně-výstupních pinů (včetně kanálů řadiče externího přerušování) pro snímání signálů  $\overline{\text{FAULT}}$  a  $\overline{\text{READY}}$  z budičů a přítomnost periferie CAN FD.

S ohledem na tyto požadavky byl zvolen mikrokontrolér **STM32G431VB** s jádrem ARM® Cortex®-M4 o taktovací frekvenci až 170 MHz ve 100-vývodovém pouz-

dře LQFP100. Vnitřní strukturu mikrokontroléru můžeme vidět na Obr. 1.13.

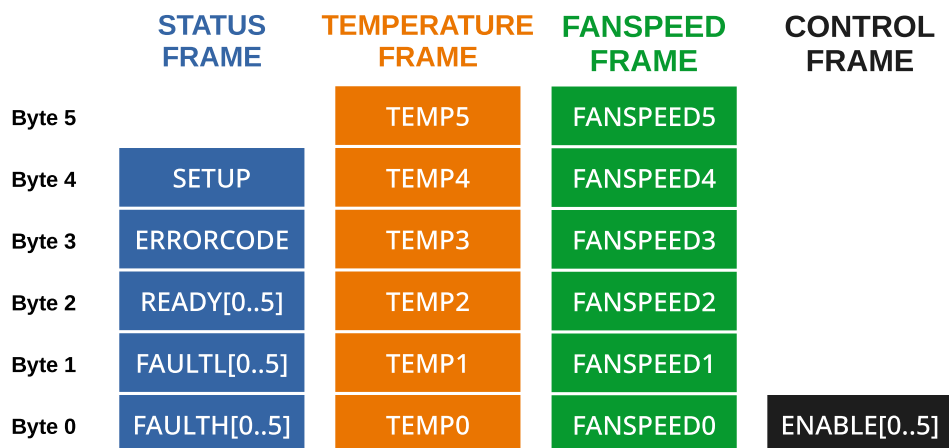


Obr. 1.13: Vnitřní struktura mikrokontroléru řady STM32G431 [18]

Firmware mikrokontroléru bude zajišťovat zejména tyto funkce:

- Měření signálů z teplotních snímačů pomocí dvou A/D převodníků v duálním módu (přenos dat zajišťuje řadič přímého přístupu do paměti – DMA), filtraci měřených signálů číslicovým dolnoproustným filtrem s krátkou časovou konstantou a detekci přehřátí/poruchy snímače pomocí funkce *Analog watchdog*.
- Detekci příchodu sestupné hrany na signálech  $\overline{\text{FAULTH}}$ / $\overline{\text{FAULTL}}$  s využitím řadiče externího přerušení EXTI.
- Kontrolu stavu signálů READY budičů periodickým čtením stavu GPIO portu.

- Povolování jednotlivých budičů pomocí GPIO výstupů DRV\_ENABLE.
- Komunikaci po sběrnici CAN/CAN-FD viz. Obr. 1.14.
- Signalizace na externím panelu připojeným pomocí sběrnice SPI.
- Generování spínacích signálů snižujících měničů pro řízení ventilátorů (viz dále) s využitím časovačů v režimu PWM.
- Počítání impulzů na tachometrických výstupech ventilátorů pomocí časovačů v režimu *input compare* s předděličkou – každá n-tá sestupná hrana signálu vyvolá přerušení, v němž se zapíše aktuální stav čítače. Z rozdílu dvou po sobě jdoucích hodnot čítače je pak určena perioda otáčky ventilátoru.



Obr. 1.14: Struktura dat na sběrnici CAN (rámce STATUS, TEMPERATURE (2x) a FANSPEED (2x) jsou odesílány, rámec CONTROL je přijímán)

bit	7	6	5	4	3	2	1	0
value	res.	res.	res.	res.	res.	res.	BRAKE CHECK	FAULT TOL

Tab. 1.1: Struktura bajtu SETUP

bit	7	6	5	4	3	2	1	0
value	res.	res.	res.	TOTAL STOP	BRAKE CHECK FAIL	FAN FAIL	SENSOR FAIL	OVERHEAT

Tab. 1.2: Struktura bajtu ERRORCODE

Rámec TEMPERATURE obsahuje teploty snímačů v rozmezí  $(-128; +127)^\circ\text{C}$  (rozsah 8-bitového znaménkového datového typu `int8_t`).

Rámec FANSPEED obsahuje počty otáček ventilátorů podělených konstantou 40 (8-bitový neznaménkový typ `uint8_t` tak pojme rozsah otáček  $0 - 10\,200 \text{ min}^{-1}$ ).

Pro programování a ladění programu mikrokontroléru bude využito sériového rozhraní SWD včetně signálu SWO pro datovou komunikaci při ladění programu.

## Logika ENABLE

Integrované obvody U7 a U8 (4x AND) zajišťují možnost povolovat či zakazovat funkci jednotlivých budičů (a tím i příslušných větví střídače), a to zvláště z mikrokontroléru signály DRV\_ENABLE (na základě pokynu po sběrnici CAN – rámec CONTROL viz Obr. 1.14) nebo nadřazeně fyzickým posuvným spínačem SW2. Mimo ovládání jednotlivých větví mají význam signály centrálního ENABLE z nadřazeného řídicího obvodu a také signál  $\overline{\text{STOP}}$  z nouzového tlačítka – aby mohly být větve povoleny, musí být oba tyto signály v log. 1.

## Tvarovače spínacích signálů

Integrované obvody U7 a U8 (8x neinvertující budič) slouží ke tvarování hran budičích signálů střídače a brzdného spínače z externího řídicího obvodu. Jejich použití je vhodné z důvodu poměrně velké vzdálenosti mezi externím řídicím obvodem, obvodem rozhraní a budiči. Pro minimalizaci dopravního zpoždění byla zvolena rodina logických obvodů 74AHC. Na výstupu budičů jsou použity sériové rezistory, které spolu s kapacitou kabelů k budičům tvoří filtry typu dolní propust o velmi krátké časové konstantě, které sníží strmosti hran a omezí zakmitávání při překlápění tvarovačů (tzv. *ringing*).

Další funkcí tvarovačů je možnost zablokování spínacích signálů pomocí vstupu BLOCK, který je spojen se signálem FAULT na výstupu slučovače poruchových signálů (viz dále). Tato funkce je však volitelná a nastavuje se logickou úrovní signálu  $\overline{\text{FLT\_TOL}}$  následovně:

- $\overline{\text{FLT\_TOL}} = 0$  – spínací signály **nemohou** být zablokovány. Při poruše v kterékoliv větvi zůstane střídač až na postiženou větev provozuschopný. Použije se při řízení pohonu odolného proti poruchám (tzv. *fault-tolerant*).
- $\overline{\text{FLT\_TOL}} = 1$  – spínací signály **mohou** být zablokovány. Při poruše v libovolné větvi dojde k odstavení střídače – výstupy tvarovačů budou ve stavu vysoké impedance, čímž se uplatní pull-down rezistory na vstupech budičů a všechny spínače ve střídači tak zůstanou zavřené.

## „Slučovač“ poruchových signálů

Každý z budičů střídače disponuje výstupy  $\overline{\text{FAULTH}}$  a  $\overline{\text{FAULTL}}$ . Dohromady tedy je zpracováváno 12 poruchových signálů, které jsou zavedeny do mikrokontroléru rozhraní, jenž tyto chyby vyhodnocuje a signalizuje. Mimo to jsou všechny tyto signály sloučeny do jediného signálu  $\overline{\text{FAULT}}$  pomocí 12-vstupového logického členu AND, který je realizován pomocí integrovaných obvodů U11 a U12 (4x NAND se Schmittovým vstupem) a Schottkyho diod D12–D17. Budou-li všechny poruchové



signály v log. 1 (normální stav), výstupem bude  $\overline{\text{FAULT}} = 1$ ,  $\text{FAULT} = 0$ . Pokud nastane porucha kteréhokoliv spínače (log. 0), výstup se překlápí do  $\overline{\text{FAULT}} = 0$ ,  $\text{FAULT} = 1$ . Signál  $\overline{\text{FAULT}}$  je vyveden do nadřazeného řídicího obvodu, signál  $\text{FAULT}$  je zase použit pro blokování tvarovačů spínacích signálů, je-li to požadováno. Posuvný spínač SW3 umožňuje simulovat poruchy jednotlivých větví, což může být užitečné při ladění řízení odolného proti poruchám.

## CAN transceiver

Použitý mikrokontrolér disponuje řadičem sběrnice CAN FD, je ale stále potřeba použít *transceiver* (převodník) mezi vysílacím a přijímacím signálem CAN\_TX a CAN\_RX a fyzickou sběrnici CAN s vodiči CANH a CANL.

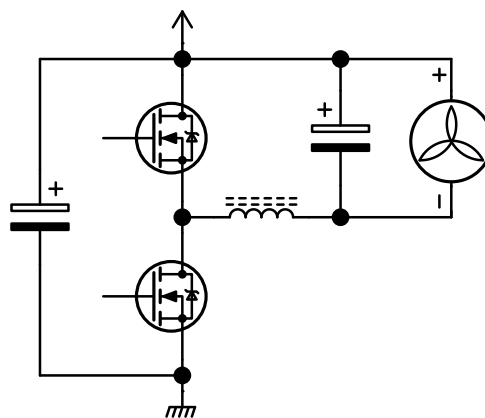
Byl zvolen integrovaný obvod **MAX3059** (U13), který integruje volitelný zakončovací rezistor  $120\ \Omega$  (lze zvolit propojkou JP1) a také umožňuje nastavení strmosti hran pro snížení EMI (rezistor R35, propojka JP2 pro max. rychlost  $1\ \text{Mbs}^{-1}$ ). Pro ochranu IO před ESD je na sběrnici použit dvojitý obousměrný transil ESD2CAN24 (D18).

Sběrnice CAN může být pomocí propojek vyvedena buď do nadřazeného řídicího obvodu (JP3, JP4) nebo na 10-pinový konektor (JP5, JP6), který bude plochým kabelem spojen se standardním konektorem DE-9 na čelním panelu (zapojení konektoru převzato z normy *CiA DS 102*).

## Měniče pro ventilátory

V kapitole 1.6.2 jsme stanovili rozdělení ventilátorů do třech skupin, z nichž každá bude napájena snižujícím měničem pro řízení otáček. Dohromady tedy potřebujeme tři snižující měniče, které budeme dimenzovat na výstupní proud 2 A.

Byla zvolena topologie synchronního snižujícího měniče se společným kladným pólem, jehož principiální schéma zapojení můžeme vidět na Obr. 1.15.



Obr. 1.15: Principiální schéma zapojení snižujícího měniče pro ventilátory

Volíme spínací frekvenci 25 kHz a maximální velikost zvlnění proudu tlumivkou (špička–špička) rovnu 30 % jmenovité střední hodnoty výstupního proudu, tedy  $\Delta I_{\text{šp-šp}} = 0,3 \cdot 2 \text{ A} = 0,6 \text{ A}$ . Indukčnost výstupní tlumivky musí být alespoň [19]:

$$L = \frac{U}{4 f \Delta I_{\text{šp-šp}}} = \frac{12 \text{ V}}{4 \cdot 25 \text{ kHz} \cdot 0,6 \text{ A}} = 200 \text{ } \mu\text{H}, \quad (1.49)$$

kde  $U$  je napájecí napětí měniče. Vztah je platný pro střihu 0,5, což je z pohledu zvlnění proudu nejméně příznivý případ.

Pro tlumivku bylo vybráno železoprachové toroidní jádro **MS-090125-2** z materiálu Sendust o vnějším průměru 23,6 mm. Na jádro navineme 55 závitů lakovaným drátem o průměru 0,63 mm. Velikost magnetického napětí pro střední hodnotu proudu je rovna  $NI = 55 \cdot 2 \text{ A} = 110 \text{ A}$ , čemuž dle katalogového listu [20] odpovídá magnetická vodivost jádra  $\Lambda_m = 68 \text{ nH}$ . Indukčnost tlumivky bude mít velikost

$$L = N^2 \Lambda_m = 55^2 \cdot 68 \text{ nH} \approx 206 \text{ } \mu\text{H}. \quad (1.50)$$

Maximální hodnota magnetické indukce v jádře bude rovna

$$B_{\text{max}} = \frac{LI_{\text{max}}}{NS_{\text{Fe}}} = \frac{206 \text{ } \mu\text{H} \cdot (2 \text{ A} + \frac{0,6 \text{ A}}{2})}{55 \cdot 33,1 \text{ mm}^2} = 0,26 \text{ T} \quad (1.51)$$

kde  $S_{\text{Fe}}$  je efektivní průřez jádra a maximální hodnota proudu je součtem jeho střední hodnoty a poloviny zvlnění. Sycení jádra je vzhledem k použitému materiálu nízké a lze tedy očekávat i nízké ztráty v jádře.

Kapacitu výstupního kondenzátoru volíme 100  $\mu\text{F}$ . Zvlnění napětí (špička–špička) na výstupu měniče bude mít velikost [19]:

$$\Delta U_{\text{šp-šp}} = \frac{\Delta I_{\text{šp-šp}}}{8 f C} = \frac{0,6 \text{ A}}{8 \cdot 25 \text{ kHz} \cdot 100 \text{ } \mu\text{F}} = 30 \text{ mV}. \quad (1.52)$$

Zkontrolujeme ještě rezonanční frekvenci LC filtru, která musí být spolehlivě nižší, než je spínací frekvence měniče:

$$f_r = \frac{1}{2\pi\sqrt{LC}} = \frac{1}{2\pi\sqrt{200 \text{ } \mu\text{H} \cdot 100 \text{ } \mu\text{F}}} \approx 1,1 \text{ kHz}, \quad (1.53)$$

což je splněno.

Pro měnič byl vybrán dvojitý tranzistor N-MOSFET s označením DMG4800LSD (30 V, 7,5 A, 12 m $\Omega$  (typ.), pouzdro SO-8). Výkonová ztráta na tranzistoru při uvažovaném výstupním proudu bude zanedbatelná.

Pro buzení tranzistorů použijeme jednoduchý budič větve s označením **2ED2103S06F**. Napájení budiče horního spínače zajišťuje externí „bootstrap kondenzátor“, přičemž „bootstrap dioda“ je integrována v budiči. S výhodou využijeme

toho, že vstup pro dolní spínač je invertovaný a vstup pro horní spínač nikoliv – vstupy spojíme dohromady a budeme měnič řídit jedním signálem PWM z MCU, přičemž ochranná doba (tzv. „dead time“) je implementována v samotném budiči. Jelikož měnič včetně budiče jsou vztaženy vůči zemi GNDPWR, zatímco signál z MCU je vztažen vůči GND, pro zamezení falešného vícenásobného sepnutí vlivem napěťových špiček mezi GNDPWR a GND umístíme na vstup budiče RC filtr typu dolní propust s krátkou časovou konstantou.

Zapojení měniče se společným kladným pólem má tu výhodu, že pro log. 0 na vstupu budiče bude trvale sepnutý dolní spínač a ventilátory se budou otáčet plnou rychlostí. Zapojení se společným záporným pólem by bylo problematické v tom, že neumožňuje střidu 1 – „bootstrap“ kondenzátor se musí periodicky dobíjet, navíc při výpadku signálu PWM by se ventilátory přestaly otáčet. Nevýhodou zvoleného zapojení je ale nemožnost snímání tachometrických výstupů ventilátorů při nenulovém napětí na výstupu snižujícího měniče.

### **Přizpůsobovací obvody tachometrických signálů ventilátorů**

Tachometrické výstupy ventilátorů jsou zpravidla provedeny jako otevřené kolektory a za normálních okolností by je bylo možné připojit přímo ke vstupům MCU s pull-up rezistory. V našem zapojení ale napětí na záporné svorce ventilátoru může měnit svoji velikost vůči GND od nulového napětí až do výše napájecího napětí 12 V. Aby nedošlo ke zničení vstupů MCU (max. dovolené napětí na jeho vstupech je 3,3 V, na vstupech označených FT pak 5 V), použijeme v sérii s tachometrickými výstupy oddělovací diody D19–30, které zabrání přivedení vnějšího napětí na vstupy MCU a umožní pouze „stahování“ těchto vstupů k zemi otevřeným kolektorem. Kondenzátory C46–57 slouží k potlačení zakmitávání. Pull-up rezistory byly použity ty, jež jsou součástí GPIO portů MCU.

### **Analogové obvody**

Do A/D převodníku mikrokontroléru je zavedeno 12 analogových signálů, které lze využít na měření teplot či jiných veličin.

Šest analogových signálů lze připojit na jednotlivé budiče, kde u IO budičů dolních spínačů je využita funkce APWM (viz. kapitola 1.7.1). Analogové vstupy na budičích jsou uzpůsobeny speciálně pro NTC termistory, čehož i využijeme. Výstupní APWM signál lze dekodovat v zásadě dvěma způsoby – buď pomocí časovače, kterým je měřena střída signálu, nebo pomocí filtru typu dolní propust a A/D převodníku. V našem případě použijeme druhou variantu, jelikož už nemáme dostatek volných vstupů časovačů. Signály APWM vstupují do invertujícího budiče U17, který je normalizuje na přesné napájecí napětí A/D převodníku. Na výstupu budičů

jsou zapojeny RC filtry s mezní frekvencí 159 Hz, které vzhledem k frekvenci signálu APWM 400 kHz zajistí velmi dobrou filtraci a na výstupu filtru, a tedy i na vstupu A/D převodníku, tak bude střední hodnota signálu odpovídající střídě APWM.

Dalšími šesti analogovými vstupy disponuje samotný obvod rozhraní – konektor J24 umožňuje připojení buď šesti snímačů teplot, nebo i externího analogového obvodu, jelikož na konektor je vyvedeno i přesné napájecí napětí +3,3VA. Struktura rezistorů R54–R65 je uzpůsobena k funkci napěťových děličů s NTC termistory, lze ji ale využít i pro měření teplot pomocí kovových snímačů Pt100/Pt1000 či připojení externích napěťových signálů, např. z výstupů operačních zesilovačů (pak se sériový rezistor nahradí zkratem a horní rezistor děliče se neosadí).

## 2 Realizace střídače

### 2.1 Realizace výkonových obvodů

Vzhledem k velikosti proudů výkonovými obvody bylo zvoleno netradiční řešení „dvoupatrové“ konstrukce, kdy spodní „patro“ tvoří plošné spoje se spínacími prvky a horní „patro“ je tvořeno meziobvodem s velkým počtem elektrolytických kondenzátorů. Tyto „patra“ jsou elektricky i mechanicky spojena pomocí mosazných distančních sloupků a šroubů.

Výrobní podklady a osazovací plán desky plošných spojů **tranzistorového střídače** (kapitola 1.5.1) najdeme v příloze C.1. DPS byly vyrobeny dvě – každá z nich obsahuje tři větve střídače. DPS jsou *čtyřvrstvé* s plátováním mědi 140  $\mu\text{m}$  ve vnějších vrstvách a 35  $\mu\text{m}$  ve vnitřních vrstvách. Jedna z vnitřních vrstev je využita pro přívody ke konektoru k budiči – pro každý spínač 2x přívod ke *gate* pro každý z paralelních tranzistorů, jeden přívod k *source* zapojený geometricky doprostřed mezi tranzistory a přívod k elektrodě *drain* pro účel nadproudové ochrany. Zbylé vrstvy jsou použity pro vedení proudu, přičemž návrh byl optimalizován pro minimalizaci odporu a indukčnosti celé smyčky. Výstup každé větve je realizován dvojicí měděných slaněných vodičů se silikonovou izolací přímo zapájených do DPS dimenzovaných dle Tab. 2.1.

Podklady pro výrobu desky plošných spojů **brzdného spínače** (kapitola 1.5.3) najdeme v příloze C.2. DPS je dvouvrstvá s plátováním mědi 140  $\mu\text{m}$ . Samotná DPS je využita pouze k vedení proudu, přívody ke konektoru k budiči jsou provedeny pomocí izolovaných vodičů mimo DPS. Krom přívodů *gate*, *source* a *drain* je zde ještě vyvedeno napětí meziobvodu (z distančních sloupků k meziobvodu určených pro měření napětí) pro účely autonomního řízení brzdného spínače (kapitola 1.7.2). Vývod k brzdnému rezistoru je proveden stejně jako u větví střídače dvěma zapájenými měděnými slaněnými vodiči se silikonovou izolací dimenzovanými dle Tab. 2.1.

Podklady pro výrobu desky plošných spojů **meziobvodu** (kapitola 1.5.4) najdeme v příloze C.3. Tato DPS je *čtyřvrstvá* s plátováním mědi 140  $\mu\text{m}$  ve vnějších vrstvách a 105  $\mu\text{m}$  ve vnitřních vrstvách. Provedení meziobvodu je *sendvičové* – jednotlivé vrstvy jsou tvořeny pouze měděnými plochami a po vrstvách se střídají póly napájecího napětí (+, -, +, -). Toto uspořádání má velkou výhodu v tom, že má nízkou indukčnost. Napájecí přívody jsou provedeny celkem osmi zapájenými měděnými slaněnými vodiči se silikonovou izolací (čtyři pro kladný pól a čtyři pro záporný) dimenzovanými dle Tab. 2.1.

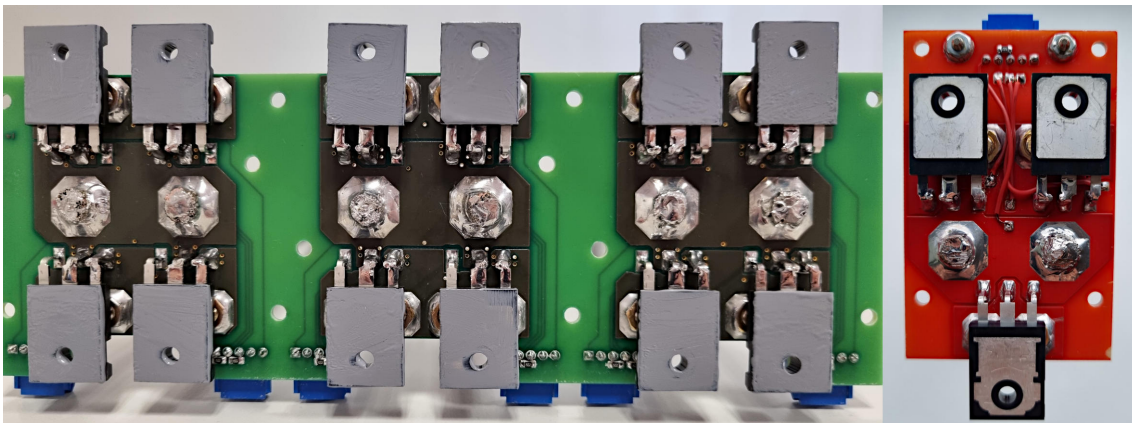
Zapájení vodičů do DPS sice komplikuje výrobu, avšak znatelně snižuje elektrický odpor spoje a také jeho tepelný odpor – plošné spoje budou z velké části

chlazeny právě do těchto vodičů. Navíc jsou pájené spoje rozměrově úsporné (na rozdíl od např. kabelových ok na šroubech), což napomáhá zmenšení rozměrů obvodu a zlepšení jeho elektrických vlastností (snížení indukčnosti).

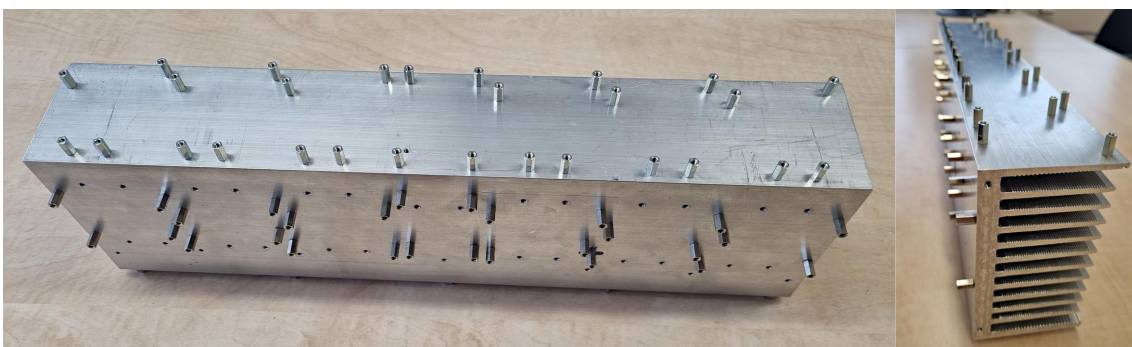
K vývodům *drain* a *source* tranzistorů střídače a brzdného spínače byly připájeny měděné dráty o průřezu  $1,5 \text{ mm}^2$ , čímž se celkový průřez vývodů podstatně zvýšil. Vzhledem k existenci *skin efektu* a *proximity efektu* ale výkonová ztráta na vývodech pravděpodobně nebude nižší, než bylo určeno vztahem (1.8). Jelikož proudy vývody *drain* a *source* tečou v navzájem opačných směrech, budou se vlivem *proximity efektu* vytlačovat směrem k sobě [21], což způsobí *snížení* indukčnosti těchto vývodů.

	průřez vodiče [ $\text{mm}^2$ ]	proud [A]	proudová hustota [ $\text{A mm}^{-2}$ ]
větev střídače	$2 \times 25$	225	4,5
brzdný spínač	$2 \times 25$	160	3,2
meziobvod	$4 \times 35$	563	4,0

Tab. 2.1: Dimenzování vodičů ve výkonové části střídače (proudové hustoty neuvažují vliv skin efektu a proximity efektu)

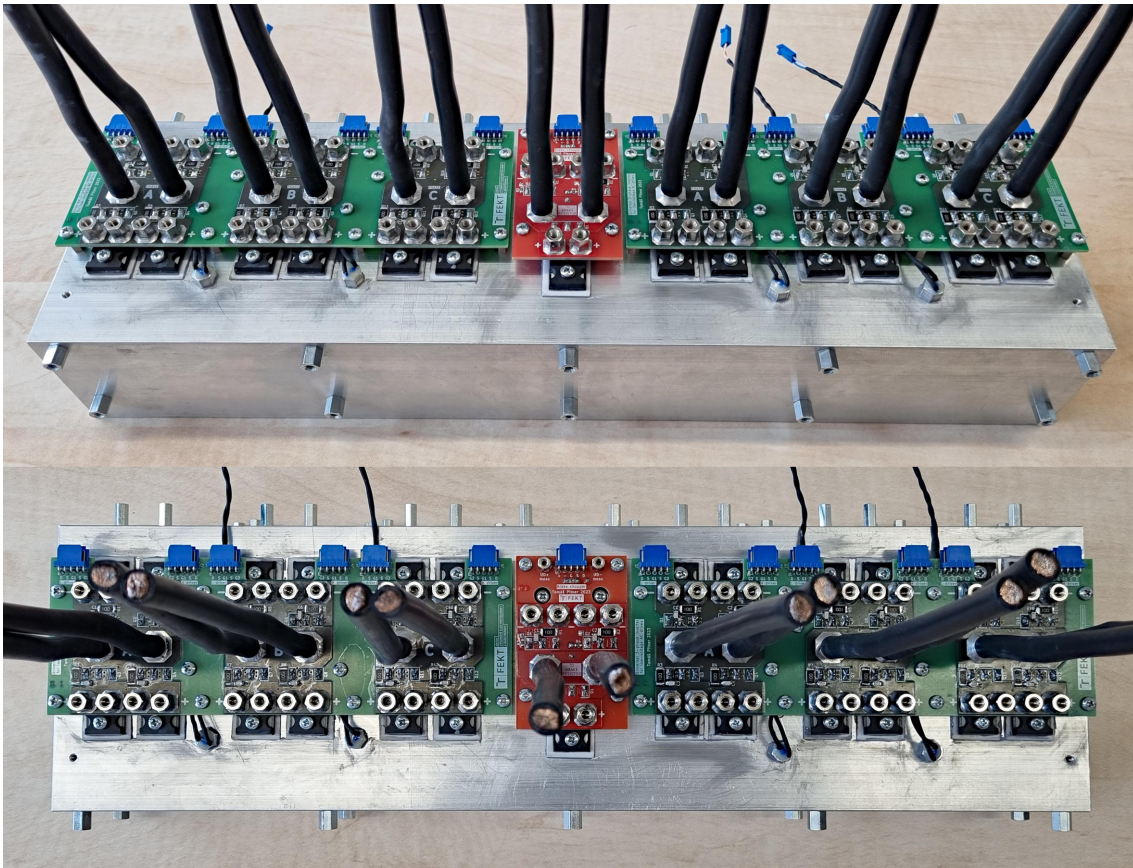


Obr. 2.1: Tři větve střídače a brzdný spínač ze strany montované na chladič

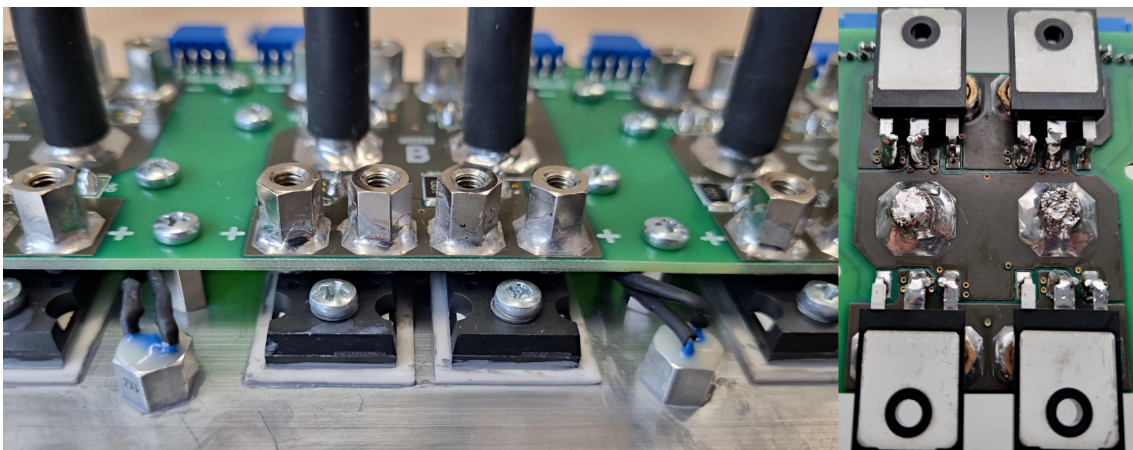


Obr. 2.2: Chladič výkonových obvodů





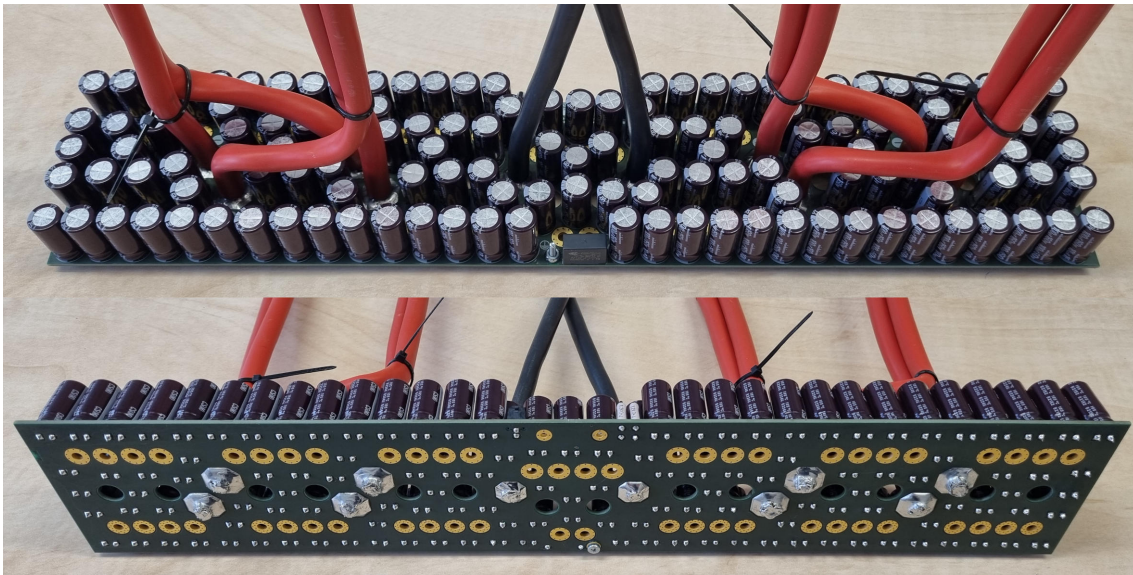
Obr. 2.3: Šest větví střídače a brzdný spínač z vrchní strany po montáži na chladič



Obr. 2.4: Detail větve střídače

Na Obr. 2.4 vlevo můžeme vidět zapájené distanční sloupky pro spojení s DPS meziobvodu, tranzistory s keramickými izolačními podložkami opatřenými teplovodivou pastou a vepředu také snímače teploty NTC (rovněž opatřeny teplovodivou pastou). Na Obr. 2.4 vpravo je pak detail posílení vývodů tranzistoru měděnými dráty a zapájení slaněných vodičů do DPS.

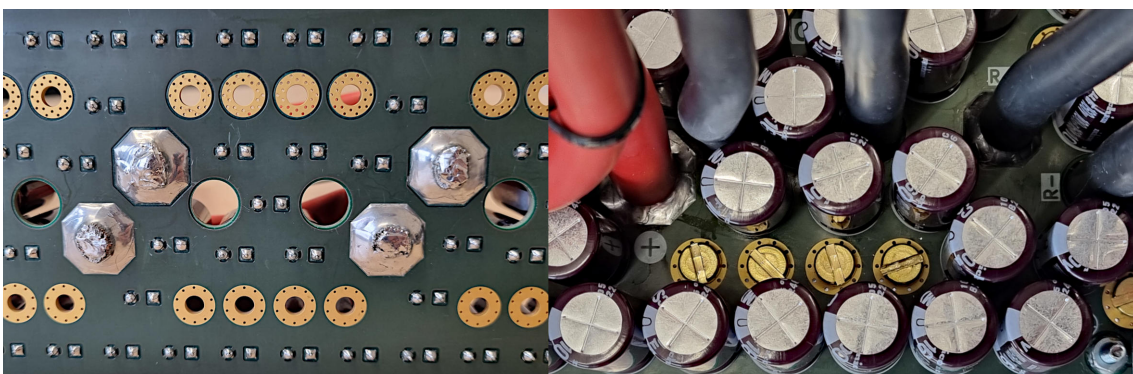




Obr. 2.5: Meziobvod s kondenzátory

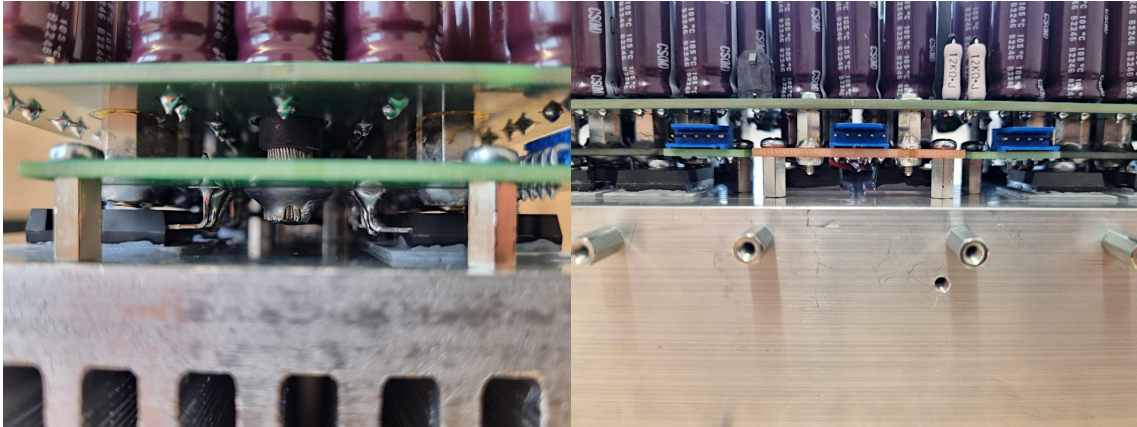


Obr. 2.6: Montáž meziobvodu – silové vodiče větví jsou provlečeny otvory v DPS



Obr. 2.7: Detail ploch na meziobvodu pro styk s distančními sloupky (vlevo) a upevnění meziobvodu pomocí šroubů (vpravo)

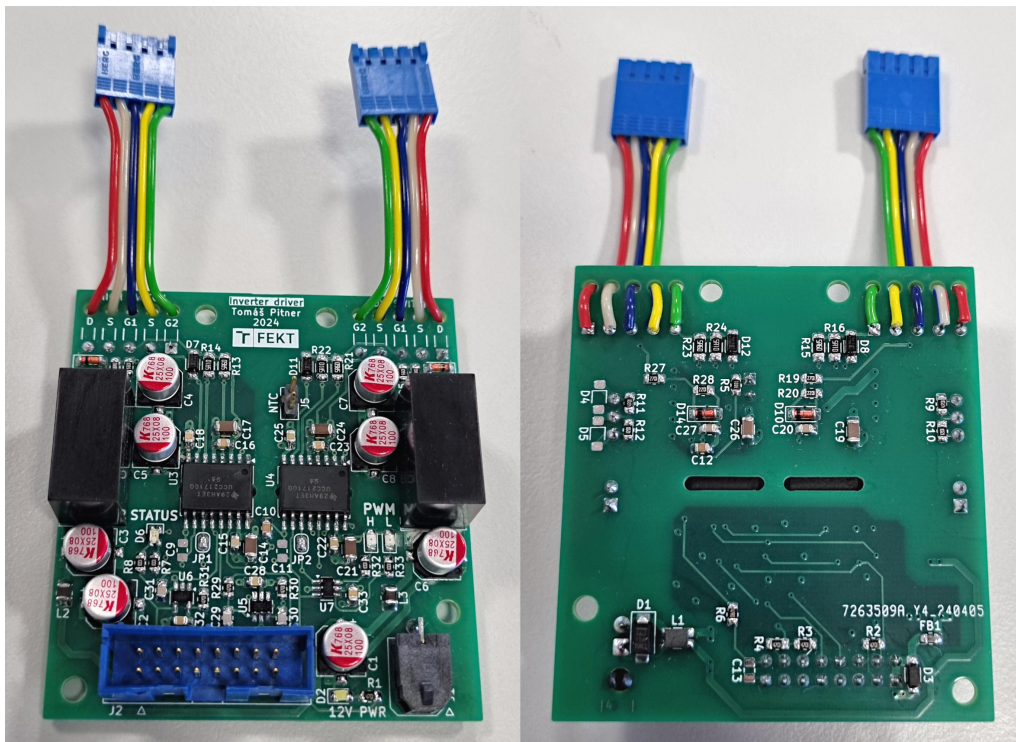




Obr. 2.8: Detail spojení větví střídače a brzdného spínače s meziobvodem

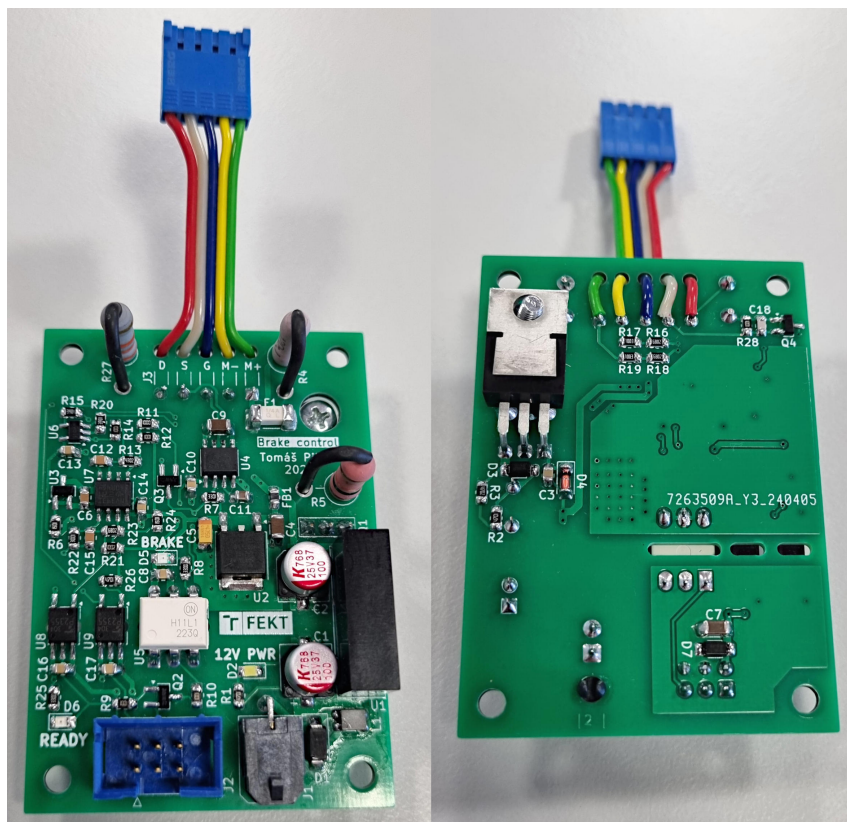
## 2.2 Realizace řídicích obvodů

Výrobní podklady a osazovací plán desky plošných spojů **budiče větve střídače** (kapitola 1.7.1) najdeme v příloze C.4. Budičů je dohromady šest – jeden na každou větev střídače. DPS jsou *čtyřvrstvé* s plátováním mědi 35  $\mu\text{m}$  ve vnějších vrstvách a 18  $\mu\text{m}$  ve vnitřních vrstvách. Součástí DPS jsou zapájené ploché kabely zakončené konektory pro připojení do DPS střídače. Kabely jsou navíc provlečeny otvory v DPS pro zabránění ohybu pájeného spoje.



Obr. 2.9: DPS budiče větve střídače

Výrobní podklady a osazovací plán desky plošných spojů **budiče a řízení brzd-ného spínače** (kapitola 1.7.2) najdeme v příloze C.5. DPS je *dvouvrstvá* s plátováním mědí 35  $\mu\text{m}$ . Stejně jako u budičů větví je zde připájen plochý kabel zakončený konektorem pro připojení do DPS brzd-ného spínače. Ze spodní strany je osazen tranzistor záložního lineárního stabilizátoru. Ten je namontován na chladiči polo-vodičových prvků střídače. Pro galvanickou izolaci základny tranzistoru je použita keramická izolační podložka tloušťky 1,5 mm, jež je opatřena z obou stran teplo-vidovou pastou, a také plastová průchodka pod hlavou montážního šroubu.



Obr. 2.10: DPS budiče a řízení brzd-ného spínače

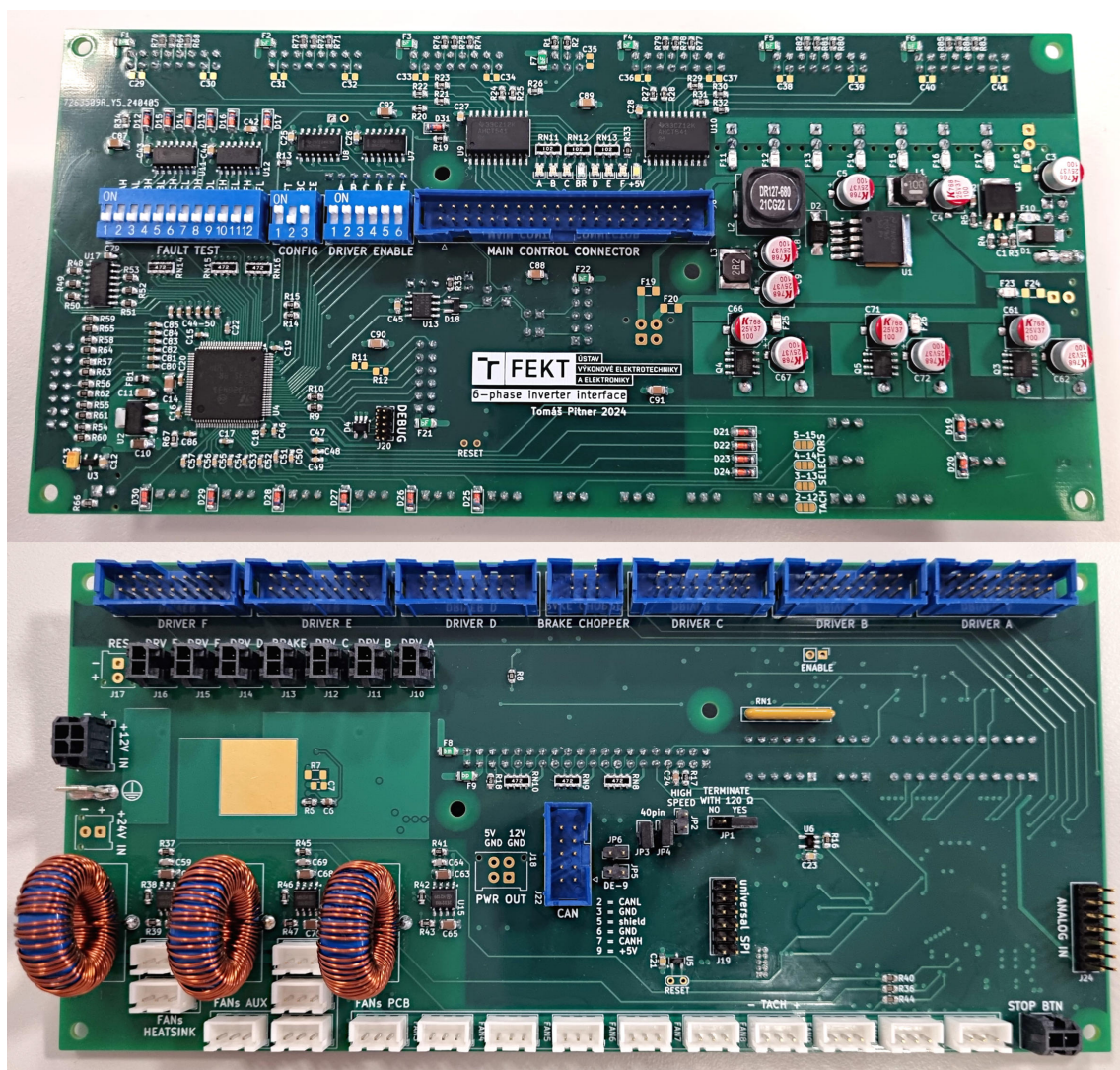
Výrobní podklady a osazovací plán desky plošných spojů **obvodu rozhraní** (kapitola 1.7.3) najdeme v příloze C.6. DPS je *šestivrstvá* s plátováním mědí 35  $\mu\text{m}$  ve vnějších vrstvách a 18  $\mu\text{m}$  ve vnitřních vrstvách. Jelikož bude DPS namontovaná zevnitř na čelním panelu na distančních sloupcích, musela být zvolena oboustranná montáž součástek.

Na horní straně DPS (viz Obr. 2.11 nahoře) je osazen 40-pinový IDC konektor pro připojení plochého kabelu z nadřazeného řídicího obvodu. Tento konektor, spolu s posuvnými spínači pro povolování jednotlivých budičů větví, konfiguraci střídače a testování poruchových signálů, budou přístupné skrz obdélníkový výřez v čelním



panelu. V blízkosti 40-pinového konektoru jsou navíc otvory pro přišroubování do čelního panelu pro zpevnění desky rozhraní při zapojování konektoru.

Na dolní straně DPS (viz Obr. 2.11 dole) jsou naopak umístěny IDC konektory pro připojení plochých signálových kabelů k budičům, dvoupinové konektory pro napájení budičů, čtyřpinový konektor pro napájení obvodu rozhraní (a posléze veškerých řídicích obvodů), řada třípinových konektorů pro ventilátory, 10-pinový konektor se sběrnici CAN, dvoupinový konektor pro STOP tlačítko, konektor se sběrnici SPI pro připojení signalizačního panelu a šestivstupový analogový konektor pro ventilátory.



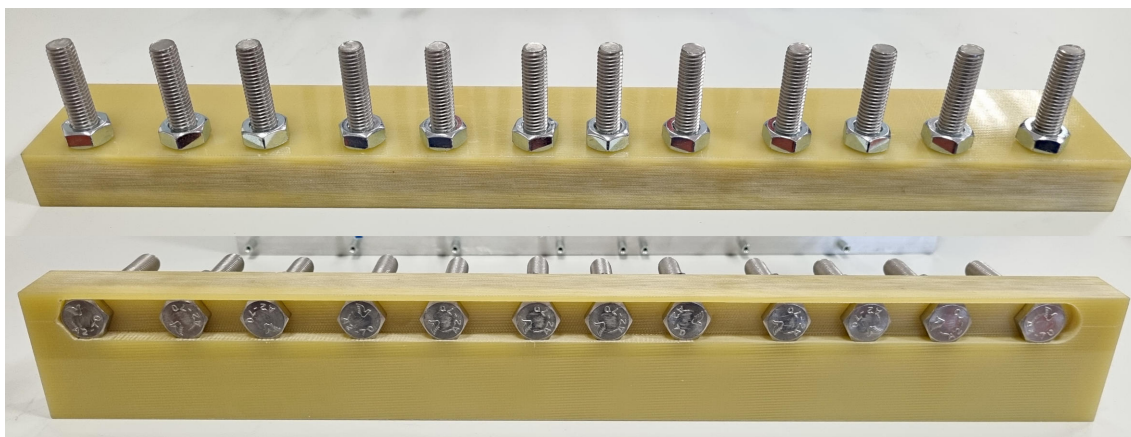
Obr. 2.11: DPS obvodu rozhraní

## 2.3 Realizace mechanické konstrukce

Celé zařízení bude zabudováno do *subrackové* hliníkové skříně (určené pro montáž do 19" racku) o výšce 4 U<sup>1</sup>. Silové napájecí a výstupní vodiče se budou zapojovat ze zadní strany skříně. Na její přední straně pak budou ovládací a signalizační prvky a také signálové konektory, zejména pak 40-pinový konektor pro připojení nadřazeného řídicího obvodu.

Srdcem celé konstrukce je hliníkový chladič (na Obr. 2.2), jenž je pomocí distančních sloupků a šroubů spojen se dnem a boky skříně. Na jeho základnu jsou pomocí distančních sloupků umístěny výkonové obvody (viz kapitola 2.1). Na vrchní straně chladiče jsou opět distanční sloupky, tentokrát určené pro montáž budičů (viz kapitola 2.2). Výkres pro vrtání chladiče najdeme v příloze D.1.

Silové vodiče z výkonových obvodů jsou zakončeny kabelovými oky, které jsou spolu s oky na přívodních kabelech nasunuty na šrouby M10 s šestihrannou hlavou upevněné na hranolu ze *sklotextitu G10*. V hranolu je frézovaná drážka zabraňující otočení šroubu při utahování. Výkres pro výrobu hranolu najdeme v příloze D.2 a hotový výrobek lze vidět na Obr. 2.12. Šrouby nemají za úkol vést proud, pouze spolu s maticemi a podložkami zajišťují dostatečnou přitlačnou sílu pro minimalizaci stykového odporu kabelových ok. Hranol bude na zadní straně skříně upevněn pomocí ocelového L profilu a šroubů.



Obr. 2.12: Hranol se šrouby pro silové vodiče

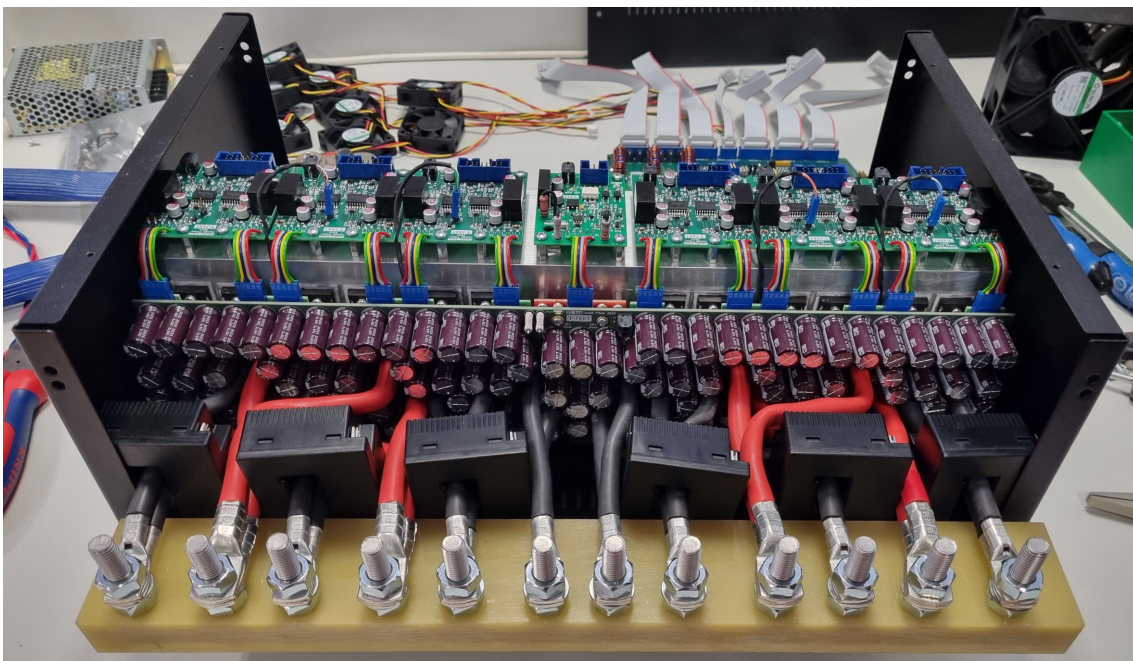
Obr. 2.13 a 2.14 ukazují průběh mechanické konstrukce střídače – chladič připevněný ke skříně již nese všechny výkonové obvody a také jejich budiče. Ventilátory zatím instalovány nejsou, stejně jako čelní panel skříně. Na výstupních vodičích větví jsou zatím provizorně umístěny snímače proudu na bázi Hallovy sondy (se zpětnovazební kompenzací a proudovým výstupem).

<sup>1</sup>Jednotka výšky rackových skříní – 1 U = 44,45 mm.





Obr. 2.13: Krimpování kabelových ok na silové vodiče



Obr. 2.14: Rozpracovaná mechanická konstrukce střídače

## 3 Oživení střídače a měření

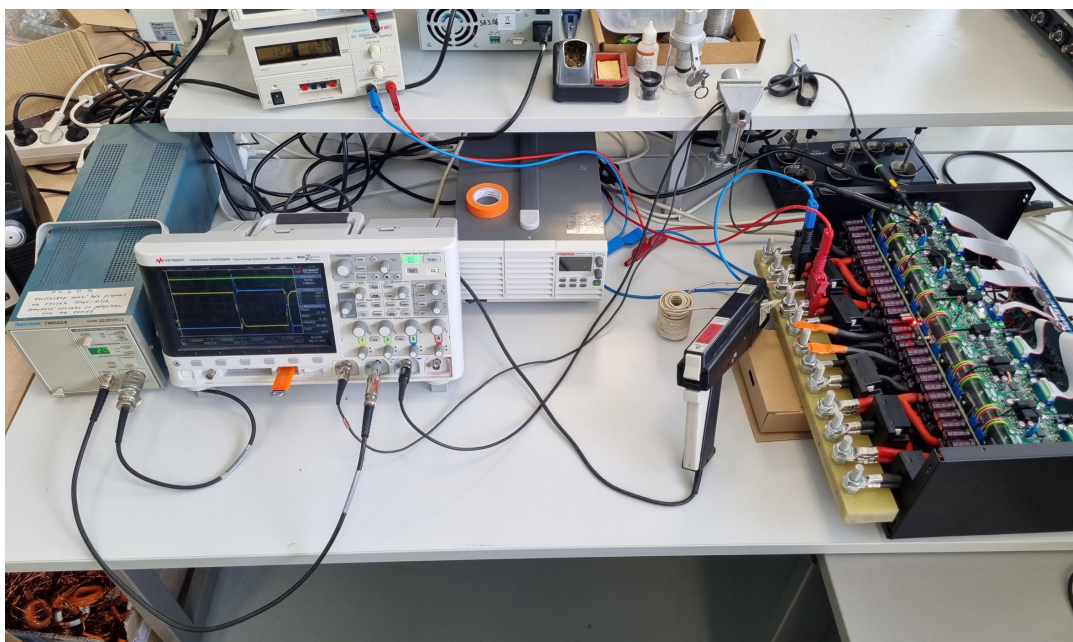
### 3.1 Oživení výkonových a řídicích obvodů

Nejdříve byla ověřena správná funkce všech řídicích obvodů – budičů větví, řízení a budiče brzděného spínače a obvodu rozhraní včetně jeho firmware.

Následovně bylo provedeno **měření prahu vybavení nadproudové ochrany** – to je vhodné učinit před dalšími testy, aby v případě nevhodného řízení střídače nemohlo dojít ke zničení tranzistorů.

Mezi výstup jedné z větví střídače a kladný pól meziobvodu byla zapojena vzduchová cívka o indukčnosti cca 70  $\mu\text{H}$ , napájecí napětí meziobvodu bylo jmenovité velikosti 100 V. Spínán byl pouze dolní spínač pomocí generátoru krátkých pravoúhlých impulzů definované délky – ta byla postupně prodlužována<sup>1</sup> až do té doby, kdy došlo k vybavení nadproudové ochrany. Proud byl měřen na výstupu větve.

Práh vybavení nadproudové ochrany klesá s rostoucím odporem kanálu tranzistoru, přičemž odpor kanálu roste s teplotou. Při návrhu střídače (kapitola 1.5.1) byla uvažována maximální teplota polovodičového čipu rovna 105 °C. Jelikož testujeme pouze krátké impulzy a střední hodnota ztrátového výkonu na tranzistoru je prakticky nulová, tzn. teplotní spád polovodičový čip–chladič je taktéž nulový, zahřáli jsme chladič střídače právě na teplotu 105 °C (měřeno termočlánkem typu K).

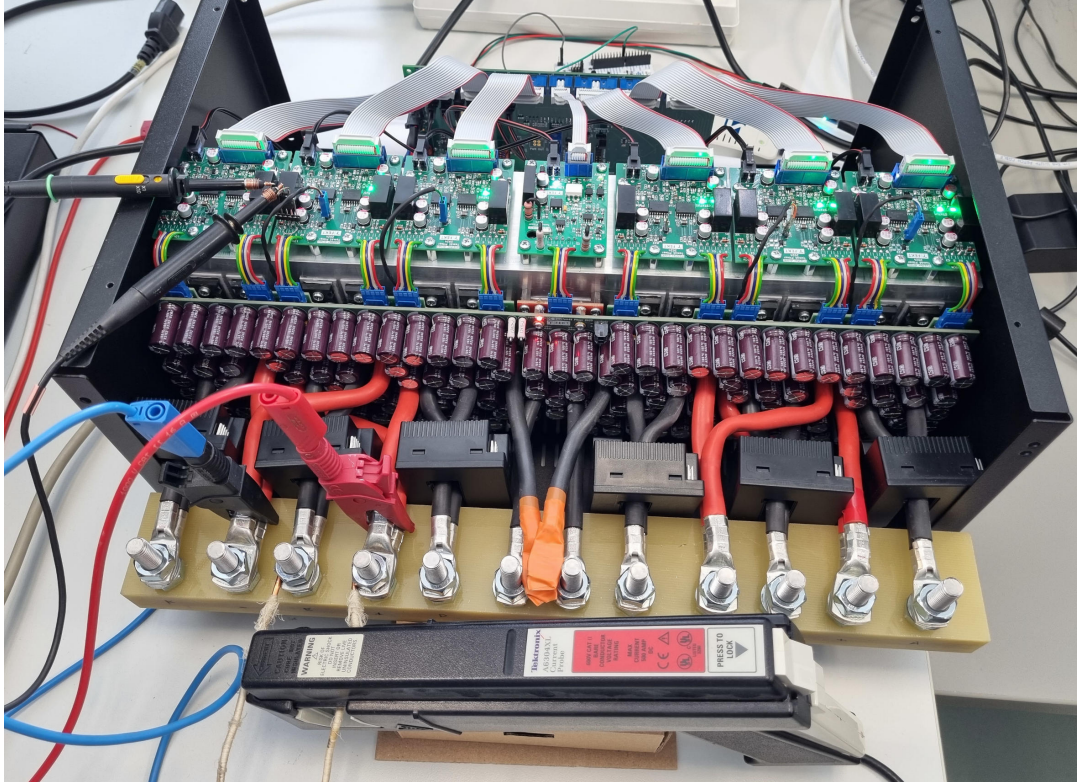


Obr. 3.1: Pracoviště pro měření přepínacích dějů

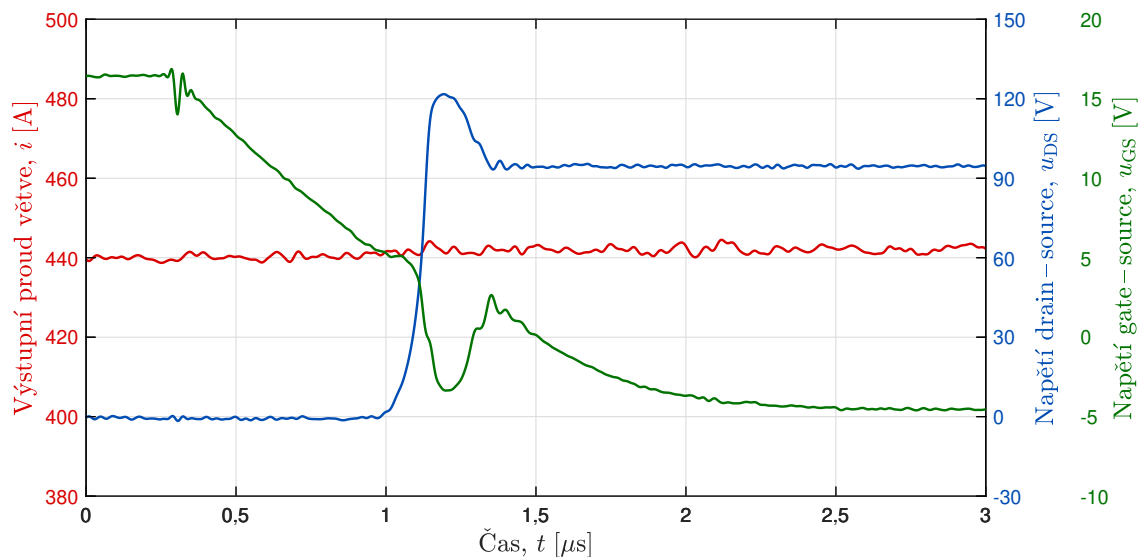
<sup>1</sup> Jsou-li napájecí napětí  $U$  i indukčnost zátěže  $L$  konstantní, proud dosáhne za dobu impulzu  $t_k$  velikosti  $I_{\max} = \frac{U}{L} t_k$ .



Ke snímání proudu bylo použito proudové sondy Tektronix A6304XL (měřicí rozsah 500 A) se zesilovačem Tektronix AM503B. Signál proudu společně se signály napětí *gate-source* a *drain-source* byly snímány pomocí osciloskopu Keysight DSOX2024A. Měřicí pracoviště můžeme vidět na Obr. 3.1 a 3.2.



Obr. 3.2: Pracoviště pro měření přepínacích dějů – detail připojení napěťových sond osciloskopu i proudové sondy

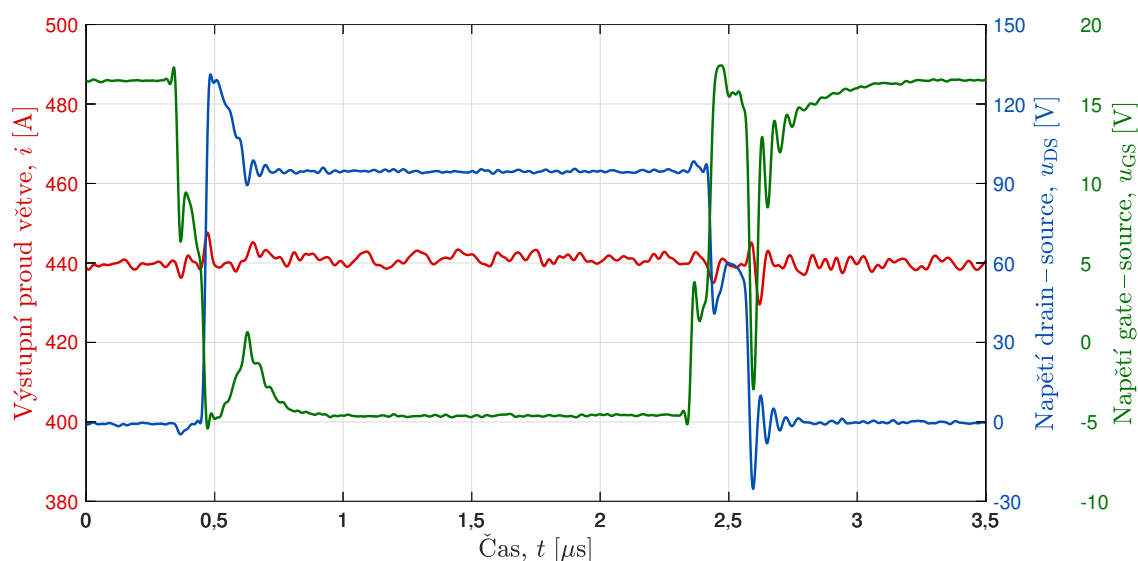


Obr. 3.3: Změřený vypínací děj při vybavení nadproudové ochrany pro napětí v meziobvodu 100 V, proud 440 A, indukčnost zátěže 70  $\mu\text{H}$  a teplotu chladiče 105  $^{\circ}\text{C}$

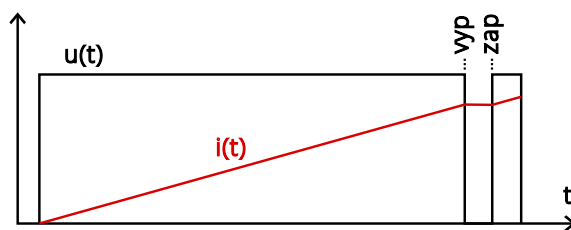
Mez vybavení nadproudové ochrany při teplotě 105 °C byla měřením určena na **440 A**. To je s dostatečnou rezervou vyšší hodnota, než je provozní špičková hodnota proudu spínačem větve 366 A určená vztahem (1.44), nemělo by tedy docházet k nežádoucímu vybavování ochrany. Rezerva je nutná i z toho důvodu, že tranzistory nemají shodné odpory kanálu, tudíž některé spínače mohou mít práh vybavení nadproudové ochrany o něco nižší. Vypínací děj můžeme vidět na Obr. 3.3 – nadproudová ochrana způsobí tzv. *měkké vypnutí* (viz kapitola 1.7.1).

Při teplotě 25 °C se práh vybavení nadproudové ochrany posouvá k hodnotě asi **590 A**, což přibližně odpovídá teplotní závislosti odporu kanálu dle Obr. 1.4. Tato hodnota je vzhledem k použitým tranzistorům bezproblémová.

Na Obr. 3.4 lze vidět změřený **vypínací a zapínací děj** při proudu nepatrně nižším, než je práh vybavení nadproudové ochrany. Dolní spínač větve byl spínán sekvencí dvou pravoúhlých impulzů dle Obr. 3.5 – první dlouhý impulz slouží k nastavení proudu indukčností a zobrazení vypínacího děje a druhý krátký impulz slouží pouze k zobrazení zapínacího děje. Během pauzy mezi impulzy se cívka demagnetizuje velmi malým napětím (součet úbytku napětí na nulové diodě a úbytku napětí na odporu smyčky) a jen po krátkou dobu, proud tedy zůstane prakticky stejný.



Obr. 3.4: Změřený vypínací a zapínací děj pro napětí v meziobvodu 100 V, proud 440 A, indukčnost zátěže 70 μH a teplotu chladiče 105 °C



Obr. 3.5: Sekvence impulzů pro měření vypínacího a zapínacího děje



Ve *vypínacím ději* na Obr. 3.4 si lze povšimnout zákmitu v průběhu napětí *gate–source*, který nastává během *Millerova plata* v čase cca 0,5  $\mu\text{s}$ . Napětí nejdříve poklesne na asi  $-5\text{ V}$ , následně vzroste k cca  $1\text{ V}$  a až poté znovu klesá na vypínací úroveň. To je způsobeno nejspíše záporným úbytkem napětí na indukčnosti přívodu k *source* tranzistorů vlivem strmého poklesu proudu tranzistoru. Tento jev se projeví jednak zákmitem napětí pozorovaném v místě připojení sondy osciloskopu a jednak prodloužením doby trvání *Millerova plata* a tím i celkové doby vypínání tranzistorů.

Situace je obdobná i při *zapínacím ději* – na Obr. 3.4 v čase cca 2,5  $\mu\text{s}$  můžeme v průběhu napětí *gate–source* pozorovat výrazný překmit na asi  $17\text{ V}$  následovaný tlumeným kmitáním, jehož první zákmit dosáhne dokonce záporné hodnoty asi  $-3\text{ V}$ . Příčinou je pravděpodobně opět úbytek napětí na indukčnosti přívodu k *source* tranzistorů, tentokrát ale kladné velikosti z důvodu strmého nárůstu proudu tranzistoru. Krom pozorovaného překmitu se opět prodlužuje doba trvání *Millerova plata* a tím i celková doba zapínání tranzistorů (na průběhu napětí *drain–source* je dokonce vidět chvilkové „přivření“ tranzistorů).

Při vypínání tranzistorů dochází k překmitu napětí *drain–source*, jehož velikost je v místě měření asi  $30\text{ V}$ . Vzhledem ke značné velikosti proudu je ale pravděpodobné, že přímo na elektrodách tranzistoru je překmit omezen pouze nedestruktivním průrazem tranzistoru při napětí okolo  $170 - 190\text{ V}$  (blíže vysvětleno v kapitole 1.2).

Měření mohlo být ovlivněno nepříliš vhodným připojením sondy osciloskopu, která kvůli konstrukci střídače nemohla být připojena bezindukčně k vývodům tranzistoru (viz Obr. 3.2). Vysokofrekvenční rušení bylo ze změřených průběhů odstraněno dolnoproputnými filtry s mezní frekvencí  $20\text{ MHz}$  u napěťových signálů a  $10\text{ MHz}$  u proudových signálů (udávaná šířka pásma proudové sondy je  $\geq 2\text{ MHz}$ ).

Průběh zapínacího děje se nepodařilo zlepšit ani změnou zapínacího rezistoru v sérii s *gate*. Vyšší odpor zapínacího rezistoru zhoršoval zakmitávání napětí *gate–source*. Nižší odpor zapínacího rezistoru sice nepatrně zlepšil průběh napětí na *gate*, ale naopak zhoršil „přivírání“ tranzistoru viditelné na průběhu napětí *drain–source*. Zapínací i vypínací rezistory byly tedy ponechány dle výpočtů v kapitole 1.7.1.

Na základě změřených průběhů zapínacího a vypínacího děje byla stanovena potřebná velikost tzv. **ochranné doby** na hodnotu **0,5  $\mu\text{s}$** . Tato doba musí být aplikována v pulzně-šířkovém modulátoru nadřazeného řídicího systému střídače. Pokud by byla ochranná doba modulátoru kratší, tekly by ve větvích příčné proudy, což by se projevilo výrazným zvýšením přepínacích ztrát. K úplnému tzv. *prohoření větve*<sup>2</sup> by ale dojít nemělo, jelikož IO budiče disponuje ochranou proti sepnutí obou spínačů ve větvi (překřížení signálů IN+ a IN- viz kapitola 1.7.1).

---

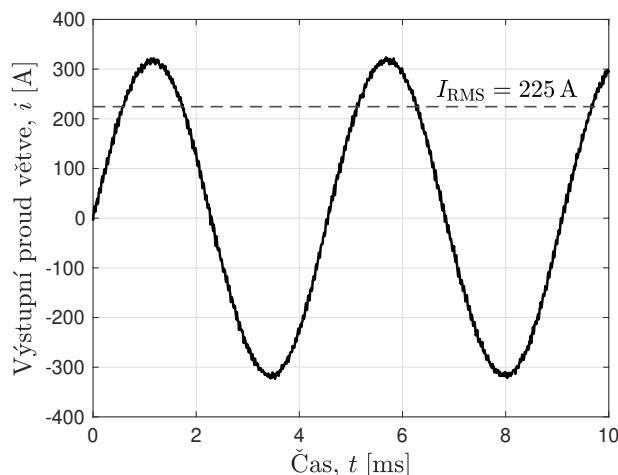
<sup>2</sup>*Prohoření větve* je stav, kdy jsou sepnuty oba spínače ve větvi a meziobvod je skrz ně zkratován. Vede zpravidla ke zničení spínačů větve.

## 3.2 Zkouška větví střídače se zátěží

Účelem této zkoušky bylo ověření, zda je střídač správně dimenzován na jeho jmenovitý výstupní proud. K napájení sloužil stejnosměrný zdroj s výstupním napětím 80 V<sup>3</sup>. Jako zátěž sloužila *vzduchová cívka* o indukčnosti asi 60  $\mu\text{H}$ , která byla tvořena slaněným vodičem o průřezu 70 mm<sup>2</sup>, smotaným do tvaru kotoučové cívky o 10 závitů, viz Obr. 3.8. Výhodou induktivní zátěže je možnost zatížit střídač jmenovitým proudem jen s malým odběrem proudu ze zdroje, který pak slouží pouze ke krytí výkonových ztrát v obvodu. Zátěž byla zapojena mezi 2 větve střídače.

Pro účely zkoušky byl vytvořen řídicí obvod vytvářející jednofázovou sinusovou PWM o zadané frekvenci základní harmonické složky výstupního napětí a velikosti modulačního činitele. Výhodou nízkofrekvenční sinusové modulace je existence frekvenčně závislé reaktance cívky, která umožňuje pohodlné nastavení výstupního proudu. Pro zvolenou frekvenci 220 Hz byl experimentálně nastaven modulační činitel tak, aby bylo přesně dosaženo požadované velikosti proudu zátěží.

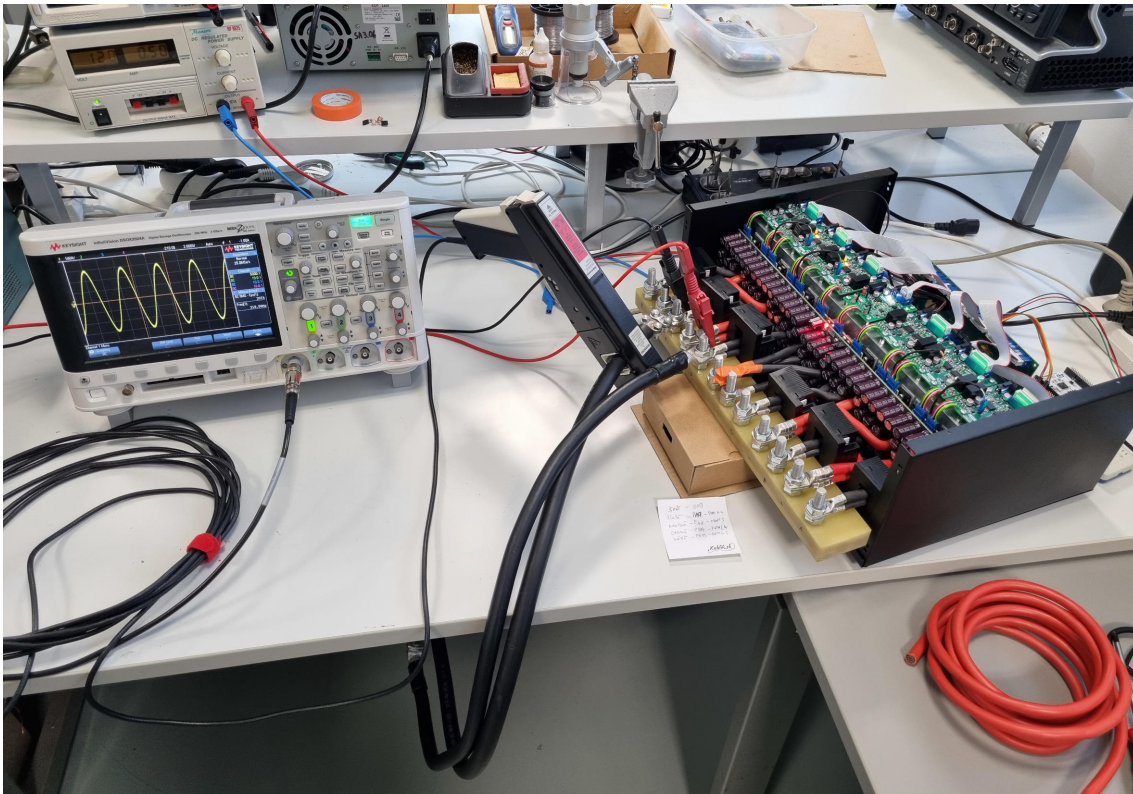
Chladič polovodičových prvků jsme předem zahřáli na teplotu 85 °C (měřeno termočlánkem typu K), což přibližně odpovídá vypočtené provozní teplotě chladiče při plném výkonu střídače dle rovnice (1.32). Za těchto podmínek byly dvě větve střídače schopny pracovat se jmenovitým výstupním proudem po dobu několika minut i bez použití ventilátorů. Tím byla ověřena správnost návrhu tranzistorového střídače i jeho budičů. Změřený průběh proudu zátěží je znázorněn na Obr. 3.6.



Obr. 3.6: Měřený výstupní proud větve při zkoušce s induktivní zátěží,  $U = 80 \text{ V}$ ,  
 $f_{\text{PWM}} = 20 \text{ kHz}$ ,  $f_1 = 220 \text{ Hz}$ ,  $L = 60 \mu\text{H}$ ,  $M = 0,325$

Zapojení pracoviště při zkoušce můžeme vidět na Obr. 3.7 a 3.8. Pro měření proudu byla opět použita proudová sonda Tektronix A6304XL (měřicí rozsah 500 A) se zesilovačem Tektronix AM503B.

<sup>3</sup>Velikost přepínacích ztrát při zkoušce tak byla asi o 20 % nižší, než bude při jmenovitém napájecím napětí 100 V.

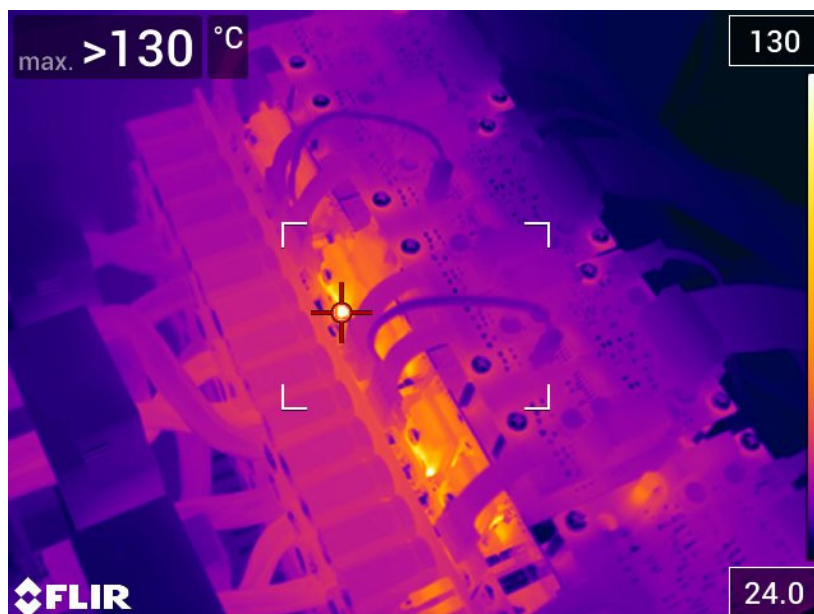


Obr. 3.7: Pracoviště pro zkoušku střídače se zátěží – měření proudu



Obr. 3.8: Vzduchová cívka sloužící jako zátěž střídače

Rozložení teploty ve střídači po několika minutách provozu lze vidět na Obr. 3.9. Nejvyšší teploty dosahují spodní části pouzder tranzistorů, což je zapříčiněno pravděpodobně zahříváním tzv. bondovacích přívodů k čipu, které mají malý průřez a nejsou chlazeny tak dobře jako čip samotný. Vysokou teplotu mají pravděpodobně i vývody tranzistorů, jejichž teplota je však těžko měřitelná vzhledem k nízké emisivitě jejich povrchu. V hotovém zařízení bude ale naštěstí kolem vývodů tranzistorů nucené proudění vzduchu, vytvářené pomocí ventilátorů.



Obr. 3.9: Snímek rozložení teploty ve střídači během zkoušky dvou větví při jmenovitém proudu  $I_{ef,n} = 225$  A, zachycen pomocí termokamery FLIR E95

Pro celkové tepelné ověření střídače by bylo vhodné provést zkoušku s elektrickým strojem zapojeným na výstupy všech šesti fází. Pro takovou zkoušku ale bohužel nemáme k dispozici napájecí zdroj (za předpokladu jednotkového účinníku je pro plný výkon střídače potřeba proudu 563 A při napětí 100 V), ani vhodný motor. Ověření tedy proběhne v budoucnosti na konkrétních aplikacích střídače.

### 3.3 Zkouška paralelního chodu dvou větví střídače

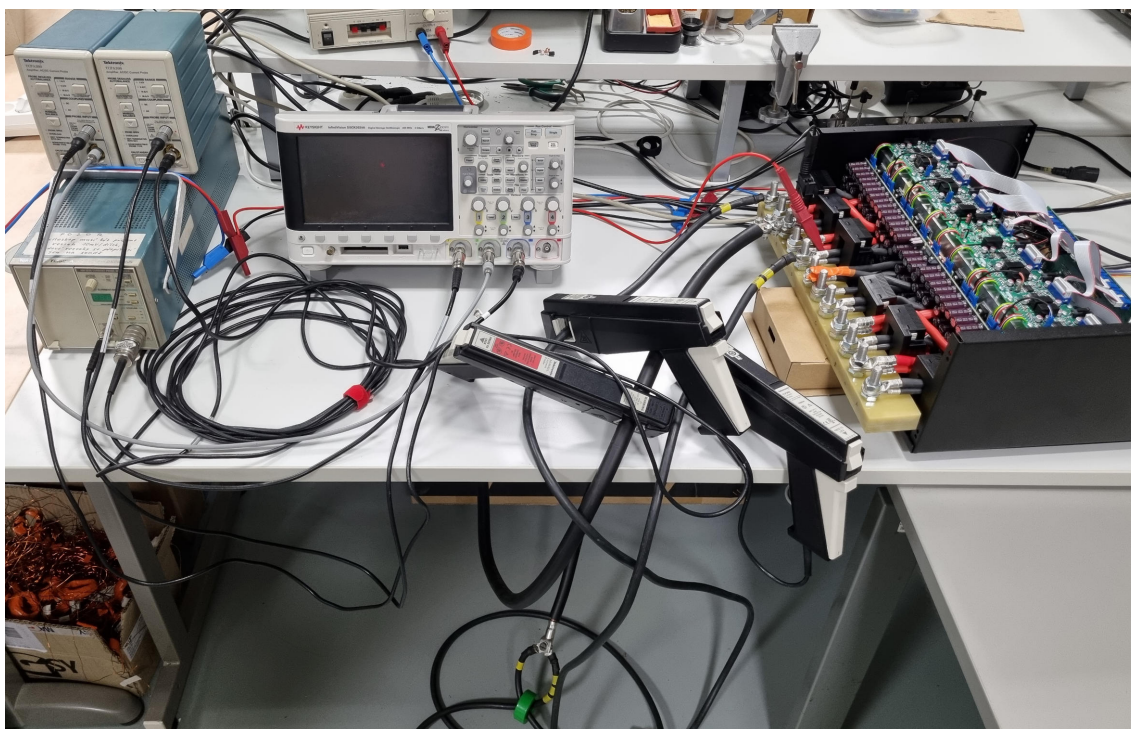
Střídač musí být schopen pracovat jako třífázový s výstupním proudem 450 A. Tato zkouška slouží k ověření rozdělení proudu mezi dvojicí paralelně spojených větví střídače, a to v jednom případě pro prosté spojení vodičů od jednotlivých větví a v druhém případě navíc s použitím symetrizačního proudového transformátoru (kapitola 1.5.2).

Zapojení pracoviště je podobné jako u zkoušky v kapitole 3.2. Jediný rozdíl spočívá v tom, že výstup jedné z větví je nahrazen výstupy dvou větví spojenými v jednom bodě. Spojení větví bylo provedeno pomocí slaněných vodičů o průřezu  $25 \text{ mm}^2$ , přičemž délka vodiče od jedné větve činila 2 m a od druhé větve 4 m. To se sice může zdát jako značně přehnaný rozdíl, který v praxi jen stěží nastane, avšak důležitý je zejména poměr impedancí vodičů. Bude-li místo spojení blíže ke svorkám střídače, podobný efekt budou mít i řádově kratší rozdíly v délkách vodičů.

Proudy větvemi byly měřeny proudovými sondami Tektronix TCP303 (rozsah 150 A) se zesilovači Tektronix T CPA300, viz Obr. 3.10. Ve spodní části obrázku lze

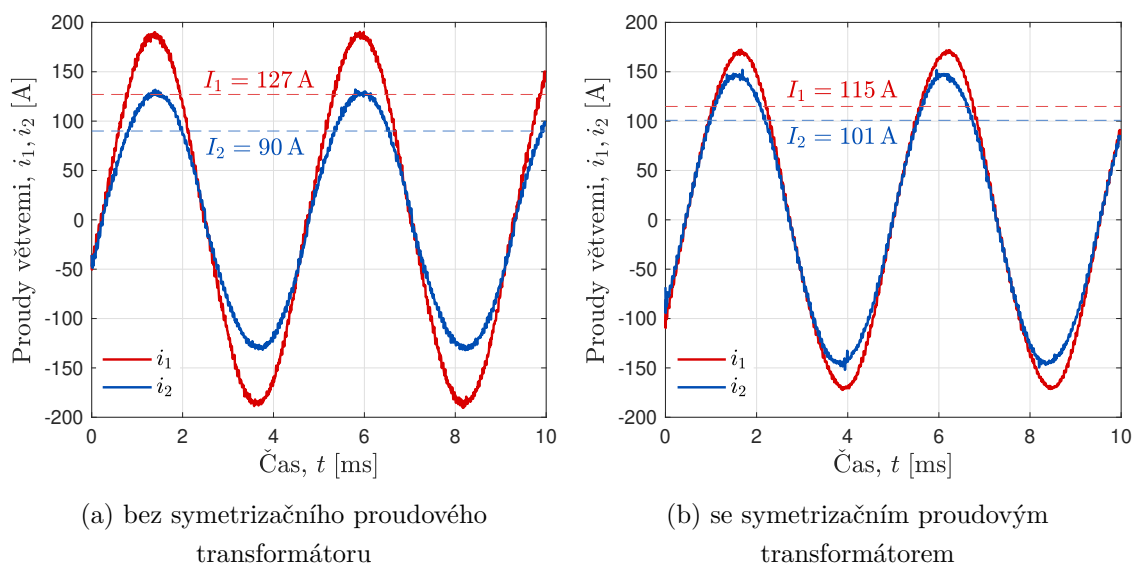


vidět také spojení větví a feritové toroidní jádro symetrizačního transformátoru.



Obr. 3.10: Pracoviště pro zkoušku paralelního chodu dvou větví střídače

Na Obr. 3.11 najdeme srovnání změřených výstupních proudů jednotlivých paralelně řazených větví pro prosté spojení (Obr. 3.11a) a pro spojení s využitím symetrizačního proudového transformátoru (Obr. 3.11b).



Obr. 3.11: Změřené rozdělení proudu mezi paralelními větvemi střídače pro rozdílné délky vodičů mezi výstupy větví a svorkou zátěže,  $U = 80 \text{ V}$ ,  $f_{\text{PWM}} = 20 \text{ kHz}$ ,  $f_1 = 220 \text{ Hz}$ ,  $L = 60 \mu\text{H}$ ,  $M = 0,325$ , vyznačeny efektivní hodnoty proudu

Změřené průběhy proudu ukazují, že použitím symetrizačního transformátoru došlo k výraznému zlepšení rozdělení proudu – v případě prostého spojení teče jednou větví o 41 % vyšší proud než druhou, v případě použití transformátoru pak pouze o 14 %. K dokonalé „symetrizaci“ obvodu ale nedošlo. To lze přisoudit přesy-cování jádra transformátoru, ke kterému dochází z důvodu nerovnosti odporů vodičů mezi jednotlivými větvemi a místem spojení. Během kladné půlvlny nízkofrekvenční modulační obálky dojde postupně k přesycení jádra transformátoru v jedné polaritě, během záporné půlvlny v opačné polaritě. Přesycení se projeví poklesem magnetické vodivosti jádra a posléze snížením „symetrizační schopnosti“ transformátoru.

Bylo také měřeno rozdělení proudu mezi větvemi při *nesoučasném spínání větví*. V případě vodičů o průřezu 25 mm<sup>2</sup> a délky 2 m však ani poměrně dlouhá dopravní zpoždění v jedné z větví (jednotky μs) nevytvoří výrazný rozdíl v proudech jednotlivými větvemi. Použití symetrizačních transformátorů by ale bylo oprávněné při malé vzdálenosti uzlu spojení od svorek střídače, kde by se už mohlo projevit i samotné dopravní zpoždění budičů.

Je-li tedy uzel spojení větví *daleko* od svorek střídače (ideálně až na svorkách motoru), prakticky není symetrizačních transformátorů potřeba – dopravní zpoždění budičů ani podíl impedancí vodičů (který se navíc bude blížit 1) nebudou způsobovat nerovnoměrné rozdělení proudu. Pokud je naopak místo spojení větví *blízko* ke svorkám střídače, symetrizační proudové transformátory mohou být s výhodou použity pro zlepšení rozdělení proudu mezi větvemi.

## Závěr

Střídač byl dle provedeného návrhu realizován a oživen. Správnost návrhu byla ověřena *úspěšnou* zkouškou při jmenovitém výstupním proudu, během které byly dvě větve střídače zatěžovány harmonickým proudem jmenovité efektivní hodnoty při jmenovité teplotě chladiče. Na tepelné ověření celého střídače při plném výkonu zatím nemáme k dispozici vhodný napájecí zdroj ani zátěž (motor), nicméně na základě provedených měření lze předpokládat, že i tato zkouška střídače bude úspěšná.

V zapínacím a vypínacím ději tranzistoru se velmi výrazně projevuje úbytek napětí na přívodu k *source* vlivem strmých změn proudu, který navíc u zapínacího děje vyvolává zakmitávání. Tento problém nastává z toho důvodu, že z jednoho budiče budíme dvojici paralelních tranzistorů, přičemž přívod k *source* je zapojen doprostřed měděné plochy mezi tranzistory, po které teče i pracovní proud. Průběh zapínacího děje se nepodařilo zlepšit ani změnou rezistoru v sérii s *gate*. Z tohoto důvodu je nutno použít delší ochrannou dobu v modulátoru spínacích signálů větve a lze také očekávat vyšší přepínací ztráty, než jaké byly určeny výpočtem.

V souvislosti s paralelním řazením větví střídače bylo simulováno a měřeno rozdělení proudu mezi větvemi s použitím tzv. *symetrizačního proudového transformátoru*. Bylo zjištěno, že rozdílné délky (odpory) vodičů mezi jednotlivými větvemi a zátěží způsobují přesycování jádra transformátoru, který tak nedokáže zajistit zcela rovnoměrné rozdělení proudu mezi větvemi, přesto je ale rozdělení výrazně zlepšeno. Pro případ dopravního zpoždění v jedné z větví není symetrizačního transformátoru vůbec potřeba, je-li uzel spojení větví dostatečně vzdálen od svorek střídače – pak pro „symetrizaci“ poslouží impedance samotných vodičů. Symetrizační transformátory mají ale význam v případě, že jsou větve spojeny velmi blízko svorek střídače, kdy se už mohou projevit např. i rozdílná dopravní zpoždění budičů.

Pro účely dimenzování kondenzátoru v meziobvodu střídače bylo provedeno měření frekvenčních závislostí ESR elektrolytických kondenzátorů pro různé teploty. Změřené závislosti vykazují výrazný pokles ESR s rostoucí teplotou a frekvencí. Byla také provedena numerická simulace harmonického spektra proudu kondenzátorem v meziobvodu, jejímž výsledkem je zjištění, že většina výkonu spektra je tvořena celočíselnými násobky nosné frekvence modulátoru, což je vzhledem k frekvenční závislosti ESR elektrolytických kondenzátorů příznivé. Tímto způsobem určená výkonová ztráta na kondenzátoru v meziobvodu může být i řádově nižší, než bychom určili pouze z katalogových hodnot kondenzátoru, což usnadňuje celkovou optimalizaci výkonových obvodů střídače.

Střídač po dokončení a ověření při plném výstupním výkonu bude sloužit ke zkušebním a měřicím účelům a mimo jiné také k výzkumu řídicích algoritmů střídavých pohonů v rámci plánovaného doktorského studia autora.

# Literatura

- [1] PATOČKA, Miroslav. *Magnetické jevy a obvody ve výkonové elektronice, měřicí technice a silnoproudé elektrotechnice*. V Brně: VUTIUM, 2011. ISBN 978-80-214-4003-6.
- [2] *IRF150P220*. Online. Infineon Technologies AG. 2020. Dostupné z: [https://www.infineon.com/dgdl/Infineon-IRF150P220-DataSheet-v01\\_01-EN.pdf?fileId=5546d46266a498f50166aca241ac65c9](https://www.infineon.com/dgdl/Infineon-IRF150P220-DataSheet-v01_01-EN.pdf?fileId=5546d46266a498f50166aca241ac65c9). [cit. 2023-11-07].
- [3] *Product data approval sheet — Core-297 T4016*. Online. Semic Trade. 2015. Dostupné z: [https://semic.cz/!old/files/pdf\\_www/Lj\\_297T4016\\_CF.pdf](https://semic.cz/!old/files/pdf_www/Lj_297T4016_CF.pdf). [cit. 2024-01-09].
- [4] BIANCHI, N.; BOLOGNANI, S. a ZIGLIOTTO, M. Analysis of PM synchronous motor drive failures during flux weakening operation. Online. *PESC Record. 27th Annual IEEE Power Electronics Specialists Conference*. 1996, s. 1542-1548. ISBN 0-7803-3500-7. Dostupné z: [doi:10.1109/PESC.1996.548786](https://doi.org/10.1109/PESC.1996.548786). [cit. 2024-04-14].
- [5] *STTH100W04C*. Online. STMicroelectronics. 2012. Dostupné z: <https://www.st.com/resource/en/datasheet/stth100w04c.pdf>. [cit. 2024-01-12].
- [6] KOLAR, J.W. Analytical calculation of the RMS current stress on the DC link capacitor of voltage DC link PWM converter systems. Online. *9th International Conference on Electrical Machines and Drives*. 1999, s. 81-89. ISBN 0852967209. Dostupné z: [doi:10.1049/cp:19990995](https://doi.org/10.1049/cp:19990995). [cit. 2024-04-13].
- [7] *ALUMINUM ELECTROLYTIC CAPACITORS UCS*. Online. Nichicon. Dostupné z: [https://www.nichicon.co.jp/english/series\\_items/catalog\\_pdf/e-ucs.pdf](https://www.nichicon.co.jp/english/series_items/catalog_pdf/e-ucs.pdf). [cit. 2024-04-13].
- [8] *General Descriptions of Aluminum Electrolytic Capacitors*. Online. Nichicon. Dostupné z: <https://www.nichicon.co.jp/english/products/pdf/aluminum-e.pdf>. [cit. 2024-04-13].
- [9] ACOSTA-CAMBRANIS, Fernando; ZARAGOZA, Jordi; ROMERAL, Luis a BERBEL, Néstor. Comparative Analysis of SVM Techniques for a Five-Phase VSI Based on SiC Devices. Online. *Energies*. 2020, roč. 13, č. 24, s. 1-25. ISSN 1996-1073. Dostupné z: [doi:10.3390/en13246581](https://doi.org/10.3390/en13246581). [cit. 2024-04-20].
- [10] PATOČKA, Miroslav. *Vybrané statě z výkonové elektroniky: Tepelné jevy, činný výkon*. Svazek I. Brno: Vysoké učení technické v Brně, 2005.
- [11] CIGÁNEK, Ladislav a BAUER, Miroslav. *Elektrické stroje a přístroje*. 2. vyd. Praha: Státní nakladatelství technické literatury, 1957.

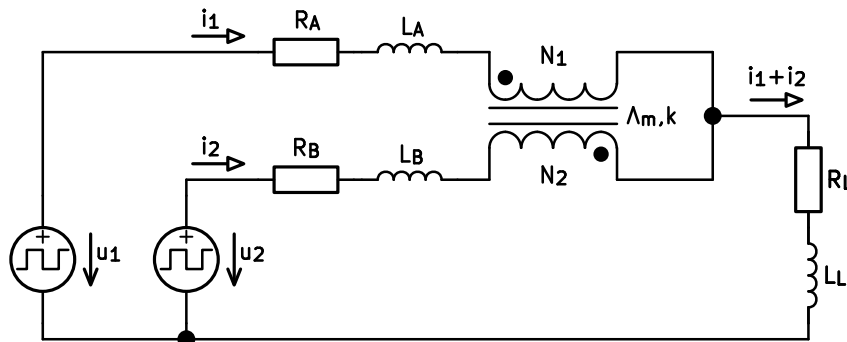


- [12] *Why and How to Control Fan Speed for Cooling Electronic Equipment*. Online. Analog Devices. 2004. Dostupné z: <https://www.analog.com/media/en/analog-dialogue/volume-38/number-1/articles/how-to-control-fan-speed.pdf>. [cit. 2024-05-01].
- [13] *Sunon MEC0381V1-0000-G99: MagLev Motor Fan*. Online. Official Electronic. 2007. Dostupné z: [https://www.official.cz/static/\\_dokumenty/4/0/MEC0381V1-0000-G99-D12012410G-00-0.pdf](https://www.official.cz/static/_dokumenty/4/0/MEC0381V1-0000-G99-D12012410G-00-0.pdf). [cit. 2024-05-01].
- [14] *Sunon MF50151V1-1000U-G99: MagLev Motor Fan*. Online. Digikey. 2017. Dostupné z: <https://www.digikey.com/htmldatasheets/production/3323037/0/0/1/mf50151v1-1000u-g99-spec.pdf>. [cit. 2024-05-01].
- [15] *UCC21710-Q1 10-A Source/Sink Reinforced Isolated Single Channel Gate Driver for SiC/IGBT with Active Protection, Isolated Analog Sensing and High-CMTI*. Online. Texas Instruments. 2023. Dostupné z: <https://www.ti.com/lit/ds/symlink/ucc21710-q1.pdf>. [cit. 2024-04-24].
- [16] *AMDG-JZ DC-DC Converter*. Online. Aimtec. 2023. Dostupné z: <https://aimtec.com/site/Aimtec/files/Datasheet/HighResolution/amdg-jz.pdf>. [cit. 2024-04-26].
- [17] *AM1DR-VZ DC-DC Converter*. Online. Aimtec. 2023. Dostupné z: <https://aimtec.com/site/Aimtec/files/Datasheet/HighResolution/am1dr-vz.pdf>. [cit. 2024-04-28].
- [18] *STM32G431x6 STM32G431x8 STM32G431xB: Datasheet - production data*. Online. STMicroelectronics. 2021. Dostupné z: <https://www.st.com/resource/en/datasheet/stm32g431vb.pdf>. [cit. 2024-04-30].
- [19] PATOČKA, Miroslav. *Vybrané statě z výkonové elektroniky: Pulsní měniče bez transformátoru*. Svazek II. Brno: Vysoké učení technické v Brně, 2005.
- [20] *Micrometals Arnold Power Core, Part Number: MS-090125-2*. Online. TME. 2014. Dostupné z: <https://www.tme.eu/Document/88ed399c8daa81cd1f039e384ec33731/ARNOLD-MS-090125-2.pdf>. [cit. 2024-05-06].
- [21] PITNER, Tomáš. *Vliv skin efektu, proximity efektu a vzduchové mezery na ztráty ve vinutí VF tlumivek a transformátorů*. Brno, 2021. Dostupné také z: <https://www.vutbr.cz/studenti/zav-prace/detail/133077>. Bakalářská práce. Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav výkonové elektrotechniky a elektroniky. Vedoucí práce Jan Martiš.

# A Symetrizační proudový transformátor

## A.1 Matematický model

Uvažujme zapojení na Obr. A.1, které znázorňuje dvě větve střídače ( $u_1, u_2$ ), od kterých vedou silové vodiče reprezentované jejich odpory ( $R_A, R_B$ ) a indukčnostmi ( $L_A, L_B$ ), které jsou poté v určitém místě spojeny do jednoho uzlu a společně napájí jedinou RL zátěž ( $R_L, L_L$ ) oproti zemi obvodu. Na těchto vodičích je navíc umístěn symetrizační proudový transformátor charakterizovaný magnetickou vodivostí  $\Lambda_m$  jeho magnetického obvodu a činitelem vazby  $k$  mezi jeho „vinutími“.



Obr. A.1: Obvodové zapojení symetrizačního proudového transformátoru pro matematickou analýzu

Pro zapojení na Obr. A.1 platí následující napěťové rovnice:

$$u_1 = R_A i_1 + L_A \frac{di_1}{dt} + \frac{d\Psi_1}{dt} + R_L (i_1 + i_2) + L_L \frac{d(i_1 + i_2)}{dt}, \quad (\text{A.1a})$$

$$u_2 = R_B i_2 + L_B \frac{di_2}{dt} + \frac{d\Psi_2}{dt} + R_L (i_1 + i_2) + L_L \frac{d(i_1 + i_2)}{dt}, \quad (\text{A.1b})$$

kde  $u_1$  a  $u_2$  jsou okamžité hodnoty napětí na výstupech větví,  $i_1$  a  $i_2$  jsou okamžité hodnoty proudu jednotlivými vodiči a  $\Psi_1$  a  $\Psi_2$  jsou okamžité hodnoty spřažených magnetických toků jednotlivých „vinutí“ transformátoru.

Pro spřažené toky transformátoru můžeme vzhledem k orientaci vinutí a směru proudů psát tyto rovnice:

$$\Psi_1 = L_1 i_1 - M i_2, \quad (\text{A.2a})$$

$$\Psi_2 = -M i_1 + L_2 i_2, \quad (\text{A.2b})$$

kde  $L_1$  a  $L_2$  jsou vlastní indukčnosti jednotlivých „vinutí“ a  $M$  je vzájemná indukčnost. Za předpokladu  $N_1 = N_2 = 1$  platí pro tyto indukčnosti:

$$L_1 = L_2 = N_1^2 \Lambda_m = \Lambda_m, \quad (\text{A.3})$$

$$M = k \sqrt{L_1 L_2} = k \Lambda_m. \quad (\text{A.4})$$

Dosazením (A.3) a (A.4) do (A.2a) a (A.2b) a úpravou na maticový tvar získáváme soustavu rovnic transformátoru ve tvaru s maticí indukčností:

$$\begin{bmatrix} \Psi_1 \\ \Psi_2 \end{bmatrix} = \begin{bmatrix} \Lambda_m & -k\Lambda_m \\ -k\Lambda_m & \Lambda_m \end{bmatrix} \begin{bmatrix} i_1 \\ i_2 \end{bmatrix}. \quad (\text{A.5})$$

My však potřebujeme mít oba proudy jako výstupní proměnné, proto musíme provést úpravu spočívající ve vynásobení obou stran rovnice zleva inverzní maticí k matici indukčností, čímž přejdeme k soustavě rovnic ve tvaru:

$$\begin{bmatrix} i_1 \\ i_2 \end{bmatrix} = \begin{bmatrix} \Lambda_m & -k\Lambda_m \\ -k\Lambda_m & \Lambda_m \end{bmatrix}^{-1} \begin{bmatrix} \Psi_1 \\ \Psi_2 \end{bmatrix} = \frac{1}{(1-k^2)\Lambda_m} \begin{bmatrix} 1 & k \\ k & 1 \end{bmatrix} \begin{bmatrix} \Psi_1 \\ \Psi_2 \end{bmatrix}. \quad (\text{A.6})$$

Z maticové rovnice (A.6) vyjádříme oba proudy:

$$i_1 = \frac{\Psi_1 + k\Psi_2}{(1-k^2)\Lambda_m}, \quad i_2 = \frac{k\Psi_1 + \Psi_2}{(1-k^2)\Lambda_m} \quad (\text{A.7a,b})$$

a z rovnic (A.1a) a (A.1b) vyjádříme spřažené toky:

$$\Psi_1 = \int [u_1 - R_A i_1 - R_L(i_1 + i_2)] dt - L_A i_1 - L_L(i_1 + i_2), \quad (\text{A.8a})$$

$$\Psi_2 = \int [u_2 - R_B i_2 - R_L(i_1 + i_2)] dt - L_B i_2 - L_L(i_1 + i_2). \quad (\text{A.8b})$$

Rovnice (A.7a,b) a (A.8a,b) tvoří *základní blokový model* vhodný pro numerický výpočet. Z rovnic je patrné, že obsahují *algebraickou smyčku*, to však odpovídá realitě a nenarušuje stabilitu výpočtu [1]. Model ještě doplníme rovnicí pro výpočet magnetické indukce v jádře. Tu vyjádříme s využitím Ampérova zákona celkového proudu:

$$B = \mu_0 \mu_r H = \mu_0 \mu_r \frac{N_1 i_1 - N_2 i_2}{l_{\text{Fe}}} = \mu_0 \mu_r \frac{i_1 - i_2}{l_{\text{Fe}}}, \quad (\text{A.9})$$

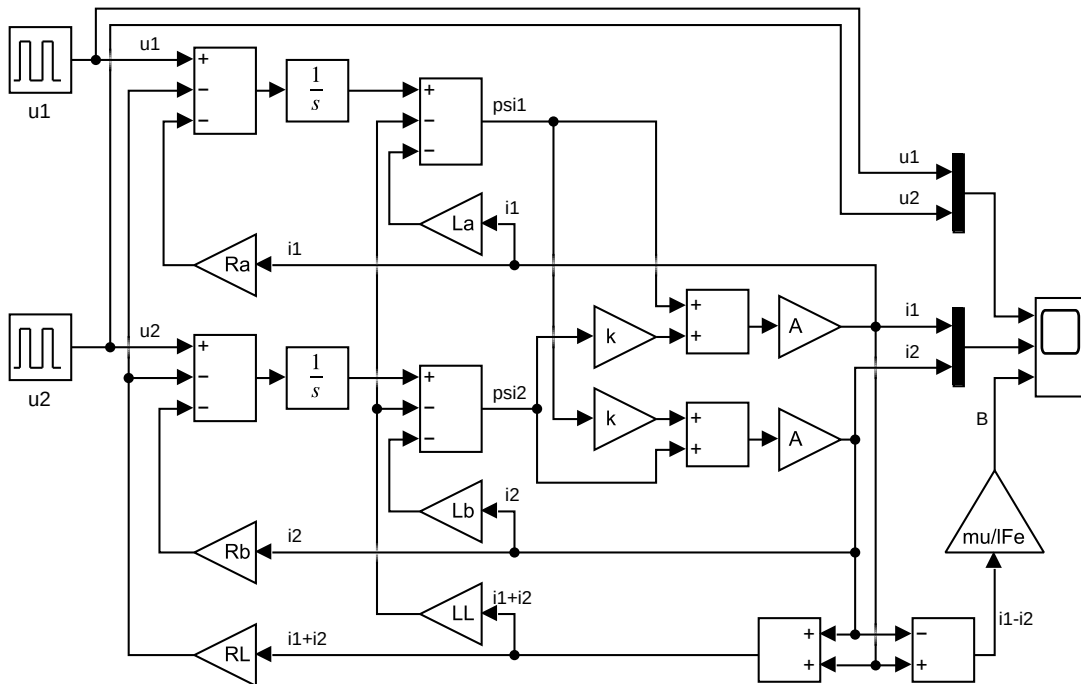
kde  $\mu_0$  je permeabilita vakua,  $\mu_r$  je relativní permeabilita materiálu jádra transformátoru a  $l_{\text{Fe}}$  je střední délka siločáry.

## A.2 Numerické simulace

S využitím výpočetního software MATLAB/Simulink byly provedeny numerické simulace funkce symetizačního proudového transformátoru na základě modelu z kapitoly A.1. Vytvořený blokový model v programu Simulink je znázorněn na Obr. A.2. Parametry transformátoru odpovídají toroidnímu feritovému jádru zvolenému v kapitole 1.5.2. Další parametry modelu společné pro všechny simulace jsou:

- $U = 100$  V (amplituda obdélníkových pulzů)
- $f = 20$  kHz (frekvence obdélníkových pulzů)

- $R_L = 0,25 \Omega$ ,  $L_L = 5 \mu\text{H}$  (parametry zátěže)
- $k = 0,9$  (činitel vazby transformátoru)
- řešič ode45, max. velikost kroku 100 ns, délka simulace 500  $\mu\text{s}$



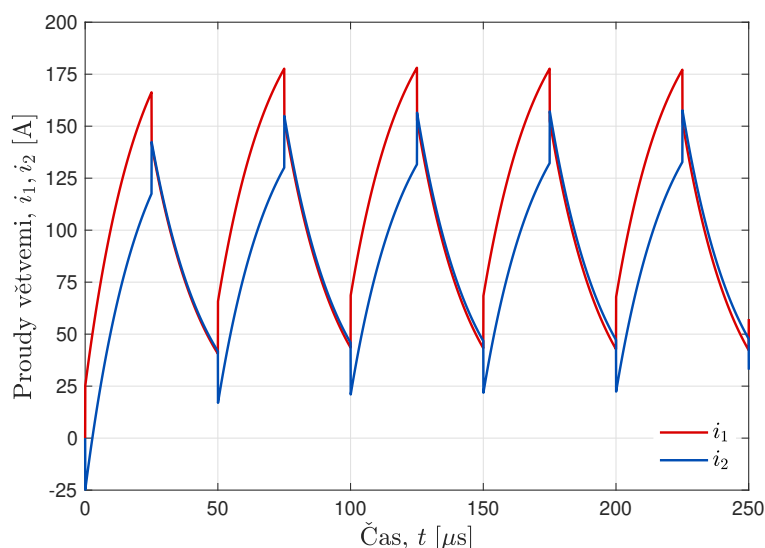
Obr. A.2: Blokové schéma obvodu se symetrizačním proudovým transformátorem v programu Simulink

### A.2.1 Dopravní zpoždění ve spínání jedné z větví

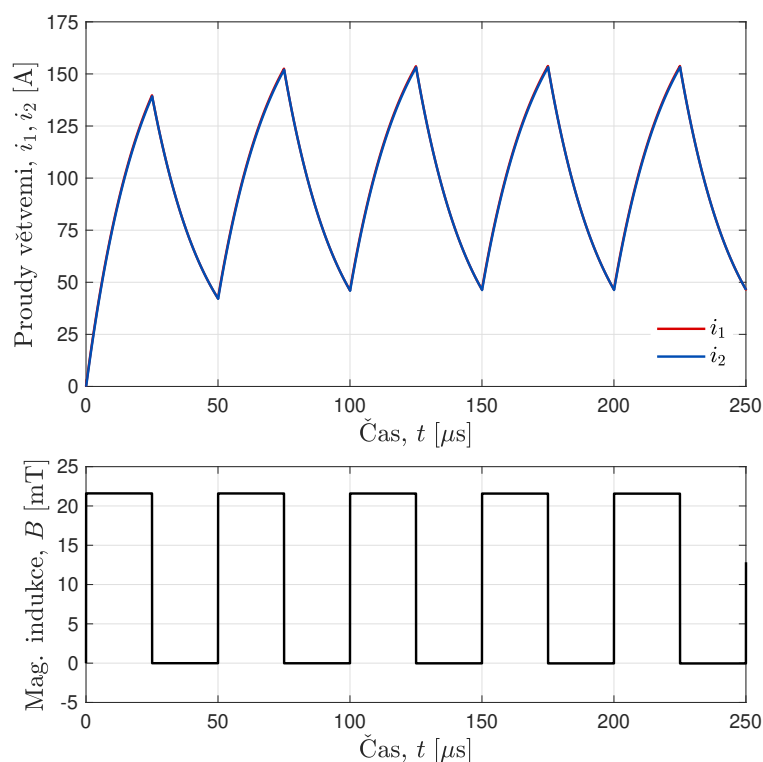
V této simulaci uvažujeme, že od obou větví střídače vedou k zátěži vodiče se shodnou impedancí, avšak průběh napětí na jedné z větví se zpožďuje za napětím na druhé větvi. To má za úkol simulovat rozdílné dopravní zpoždění integrovaných buďičů výkonových tranzistorů. Doplňující parametry modelu jsou:

- $R_A = R_B = 0,1 \text{ m}\Omega$  (odpory vodičů)
- $L_A = L_B = 100 \text{ nH}$  (indukčnosti vodičů)
- $\Delta t = 50 \text{ ns}$  (časové zpoždění signálu  $u_2$  za signálem  $u_1$ )

Na Obr. A.3 můžeme vidět situaci bez symetrizačního proudového transformátoru (simulováno se stejným modelem pro  $\Lambda_m \rightarrow 0$ ). Větev, která spíná dříve, přebírá více proudu a v důsledku jí teče vyšší efektivní hodnota proudu, než ve zpožděné větvi. Na Obr. A.4 nahoře pak vidíme proudy ve stejném zapojení, ale již s použitým symetrizačním proudovým transformátorem, který udržuje oba proudy na prakticky stejných hodnotách. Spodní část Obr. A.4 ukazuje magnetickou indukci v jádře, která dosahuje pouze nízkých hodnot, daleko pod mezí nasycení.



Obr. A.3: Simulace rozdělení proudu mezi větvemi vlivem dopravního zpoždění jedné z větví, bez proudového symetrizačního transformátoru



Obr. A.4: Simulace rozdělení proudu mezi větvemi vlivem dopravního zpoždění jedné z větví, s proudovým symetrizačním transformátorem

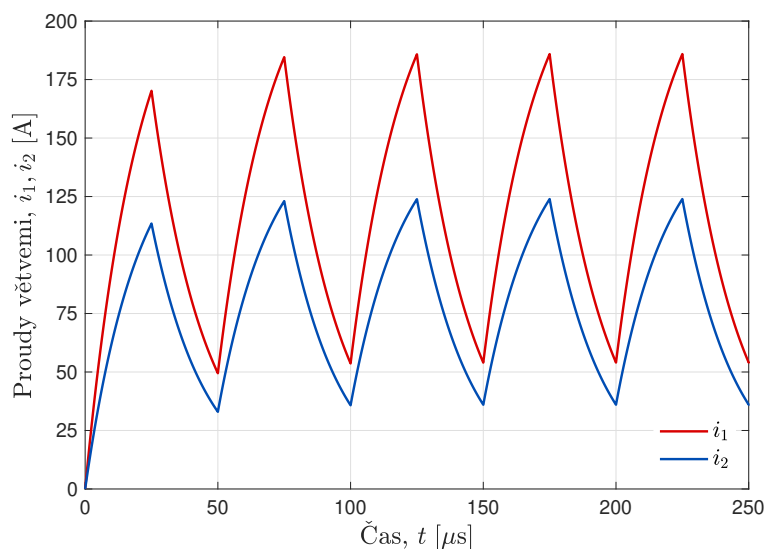
## A.2.2 Rozdílné impedance vodičů na výstupech větví

Obdobná situace nastane, pokud větve budou spínat současně, ale vodiče od jednotlivých větví k zátěži budou mít různou délku či odlišné geometrické uspořádání. V této simulaci budeme uvažovat následující doplňující parametry:

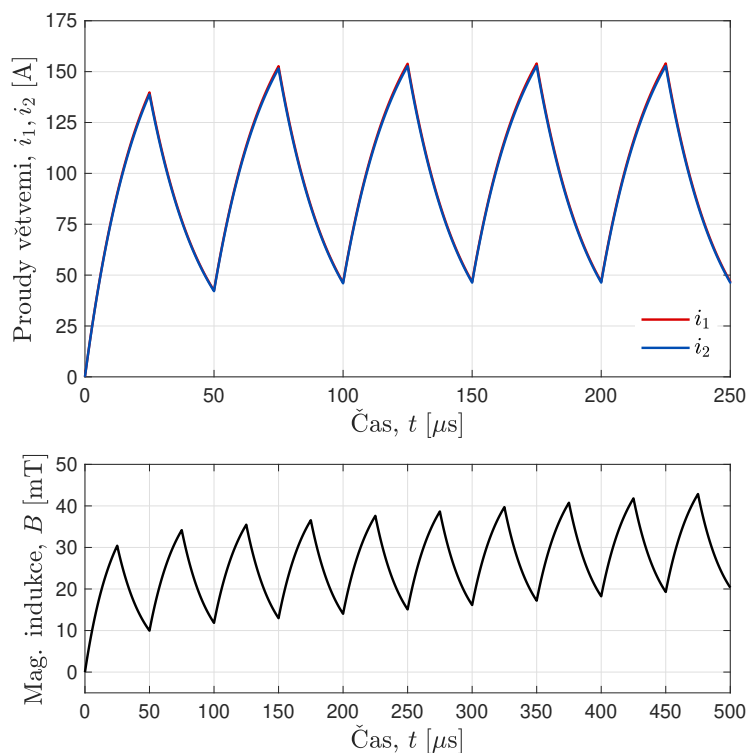
- $R_A = 0,1 \text{ m}\Omega$ ,  $R_B = 0,15 \text{ m}\Omega$

- $L_A = 100 \text{ nH}$ ,  $L_B = 150 \text{ nH}$

Na Obr. A.5 je znázorněna situace bez symetrizačního proudového transformátoru ( $\Lambda_m \rightarrow 0$ ). Větev, od které vede vodič s nižší impedancí, přebírá větší část proudu. Na Obr. A.6 nahoře vidíme proudy ve stejné konfiguraci, ale se symetrizačním proudovým transformátorem, který opět velmi dobře zajišťuje stejné velikosti proudů v obou větvích. Spodní část Obr. A.6 ukazuje magnetickou indukci v jádře.



Obr. A.5: Simulace rozdělení proudu mezi větvemi vlivem rozdílných impedancí vodičů, bez proudového symetrizačního transformátoru



Obr. A.6: Simulace rozdělení proudu mezi větvemi vlivem rozdílných impedancí vodičů, s proudovým symetrizačním transformátorem

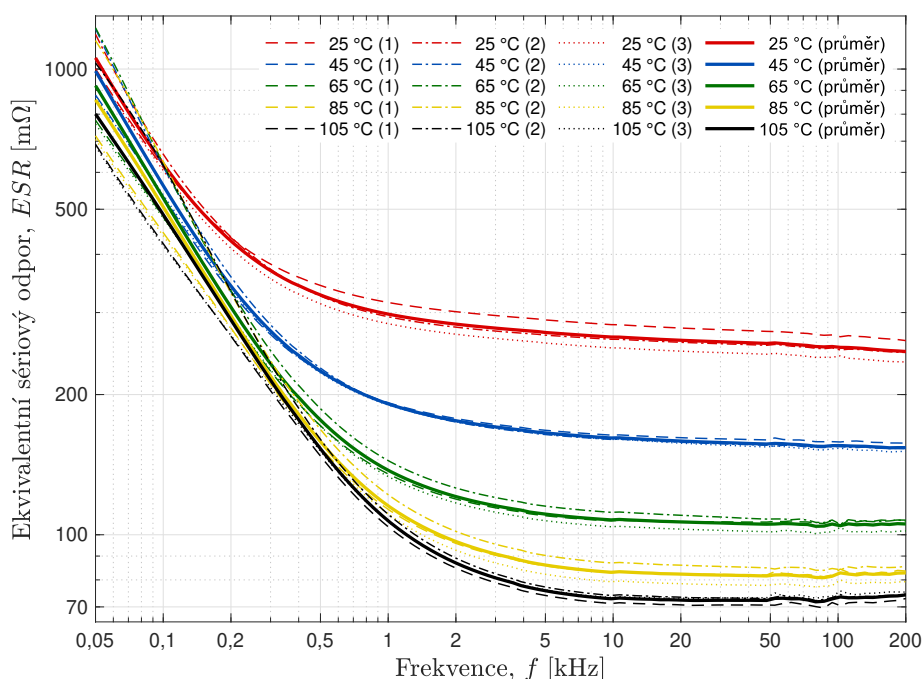
Na Obr. A.6 dole si všimněme toho, že průběh magnetické indukce má stejnosměrnou složku, která je v čase rostoucí. To je důsledkem toho, že odpory jednotlivých vodičů jsou rozdílné, což způsobuje, že proudy budou rozdílné i po ustálení přechodného děje. Transformátor však nedokáže indukovat stejnosměrné napětí, proto tento rozdíl nedokáže kompenzovat a naopak se (po určitém čase) sám začne stejnosměrně přesycovat. To bude mít za následek snížení magnetické vodivosti jádra a tedy jeho „symetrizační schopnosti“.

Z toho tedy vyplývá, že odpory (tzn. délky) vodičů od jednotlivých větví by měly být pokud možno shodné, aby se zamezilo potížím se stejnosměrným přesycováním jádra transformátoru. V praxi toto není obtížné zajistit. Pokud budou rozdílné pouze indukčnosti vodičů (což je možné už kvůli samotnému geometrickému uspořádání), nerovnoměrné rozdělení proudu bude přechodného charakteru a ke stejnosměrnému přesycování nedojde.

## B Kondenzátor v meziobvodu

### B.1 Měření ekvivalentního sériového odporu

Bylo provedeno měření frekvenčních charakteristik *ekvivalentního sériového odporu* (ESR) elektrolytických kondenzátorů s označením UCS2C101MHD (100  $\mu$ F, 160 V, 105  $^{\circ}$ C) v závislosti na teplotě. Temperování zajišťovala horkovzdušná trouba, ve které byla umístěna trojice kondenzátorů a v jejich těsné blízkosti snímač teploty Pt100. RLC-metr byl nastaven na měření sériového odporu  $R_s$  a pracoval v režimu „parameter sweep“, kdy bylo v krátkém sledu provedeno měření pro 100 velikostí frekvence v rozmezí 50 Hz – 200 kHz (v logaritmickém rozložení). Teplota v troubě byla postupně nastavována na 25, 45, 65, 85 a 105  $^{\circ}$ C s přesností do 1  $^{\circ}$ C. Pro každou teplotu byla provedena tři měření – pro každý kondenzátor jedno.



Obr. B.1: Frekvenční charakteristiky ekvivalentního sériového odporu (ESR) elektrolytických kondenzátorů UCS2C101MHD pro různé teploty

Vliv na přesnost měření mohly mít regulace teploty trouby, přesnost snímače teploty, správnost kalibrace RLC-metru na použité sondy a přesnost samotného RLC-metru. Výsledek je však v souladu se známými fyzikálními závislostmi – **ESR velmi výrazně klesá s rostoucí teplotou i frekvencí** [8].

Použité přístroje:

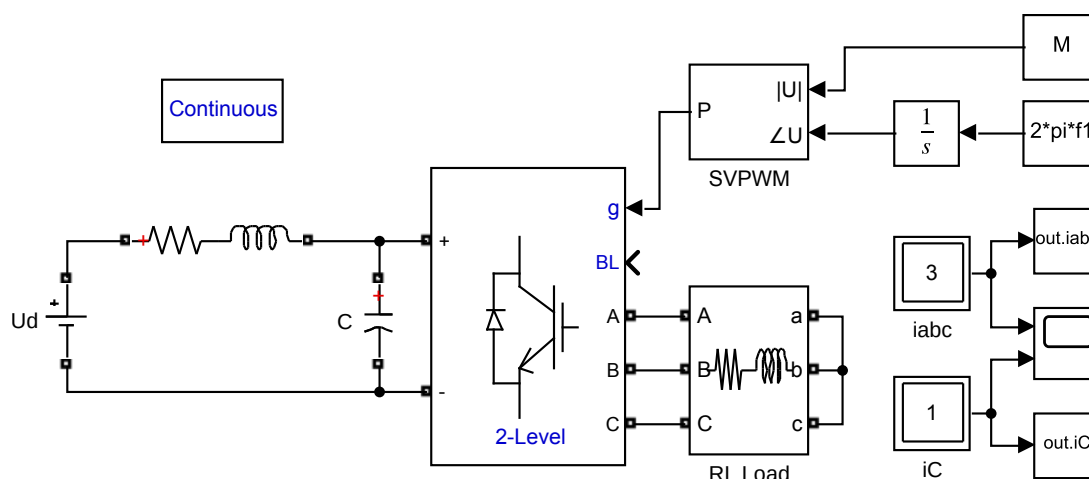
- Univerzální horkovzdušná trouba Memmert UF 30
- Přesný RLC-metr Quadtech 7600 se čtyřvodičovou sondou
- Snímač teploty Pt100 připojený k multimetru Keysight 34465A



## B.2 Simulace harmonického spektra proudu

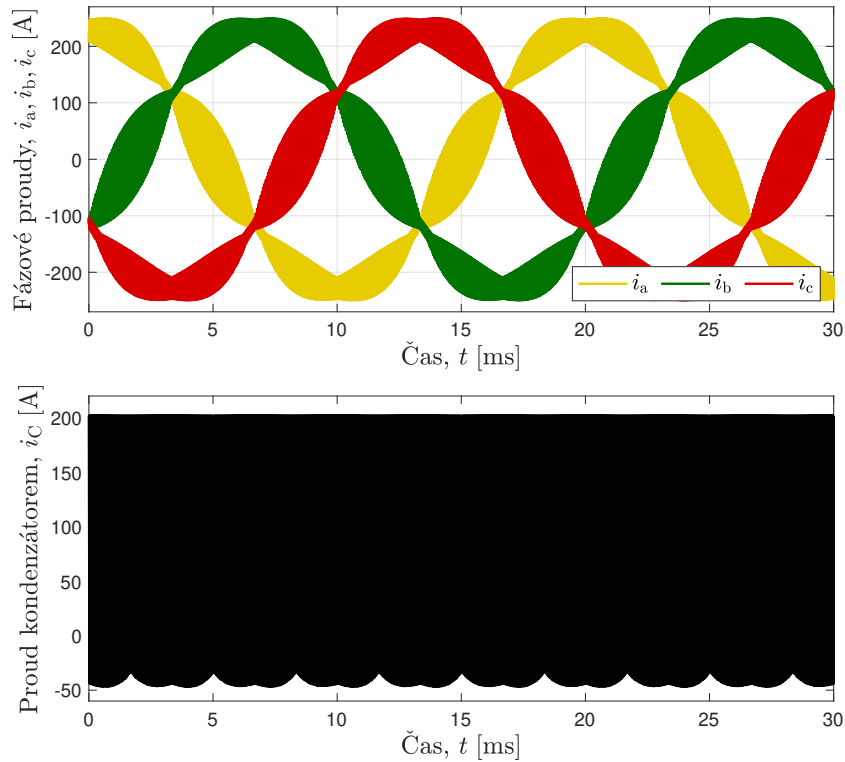
Pomocí výpočetního software MATLAB/Simulink a knihovny *Simscape Electrical* byla provedena numerická simulace *třífázového* střídače s napěťovým meziobvodem a pulzně-šířkovým modulátorem založeným na modulaci prostorového vektoru (SVPWM). U vypočteného časového průběhu proudu kondenzátorem v meziobvodu byla následně provedena rychlá Fourierova transformace (FFT) pro určení jeho harmonického spektra. K tomu byla využita funkce `fft` v programu MATLAB. Vytvořený blokový model v programu Simulink najdeme na Obr. B.2. Parametry modelu jsou následující:

- $U_d = 100$  V (napětí v meziobvodu)
- $C = 12,7$  mF (kapacita kondenzátoru v meziobvodu)
- $R_L = 0,25$   $\Omega$ ,  $L_L = 5$   $\mu$ H (parametry RL zátěže)
- $f_1 = 50$  Hz (frekvence 1. harmonické výstupního napětí)
- $M = 1$  (modulační činitel – poměr amplitudy 1. harmonické sruženého napětí a velikosti napětí v meziobvodu)
- $f_{\text{SVPWM}} = 20$  kHz („nosná“ frekvence modulátoru)
- řešič `ode3`, krok 125 ns (vzorkovací frekvence 8 MHz), délka simulace 150 ms (použito posledních 30 ms – po ustálení přechodných dějů)
- blok střídače nastaven do módu „Switching function“ – tranzistory se chovají jako ideální spínače zap./vyp.

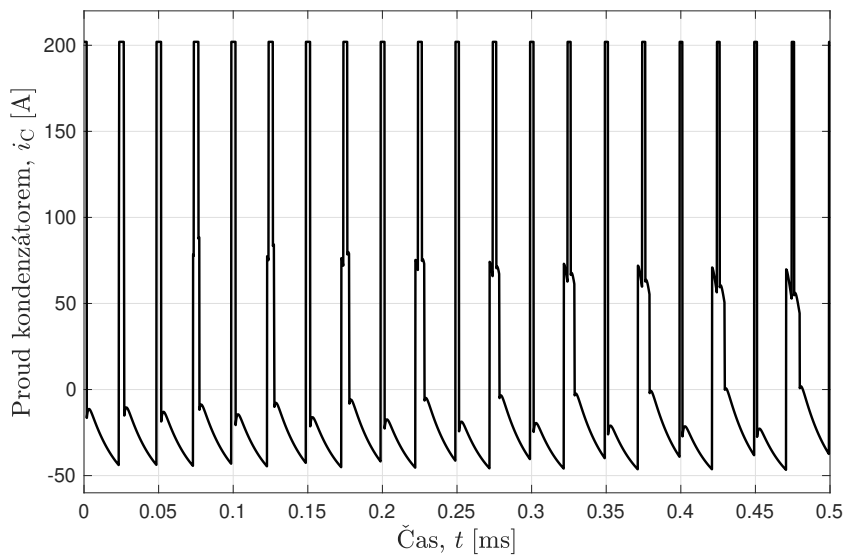


Obr. B.2: Blokové schéma třífázového střídače v programu Simulink

Časové průběhy fázových proudů a proudu kondenzátorem v meziobvodu můžeme vidět na Obr. B.3, detail proudu kondenzátorem pro kratší časový interval je pak zobrazen na Obr. B.4.



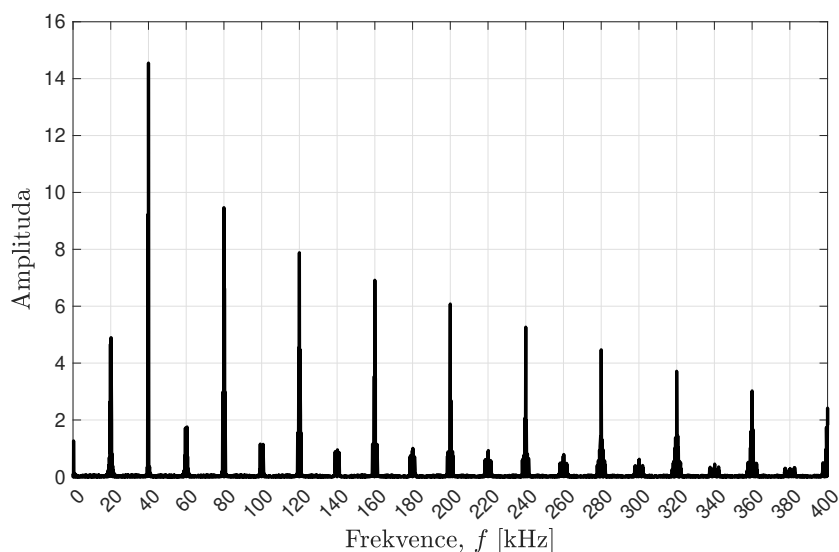
Obr. B.3: Simulované časové průběhy fázových proudů a proudu kondenzátorem



Obr. B.4: Detail simulovaného časového průběhu proudu kondenzátorem

Výsledek harmonické analýzy proudu kondenzátorem pomocí FFT je ukázán na Obr. B.5. Na něm je jasně vidět, že **valná většina výkonu signálu je tvořena celočíselnými násobky „nosné“ frekvence  $f_{\text{SVPWM}}$** , přičemž nejvyšší amplitudu má složka o frekvenci  $2f_{\text{SVPWM}}$ . Tato skutečnost se pro simulovaný model nezmění ani pro nižší modulační činitel. Základní harmonická frekvence výstupního fázového

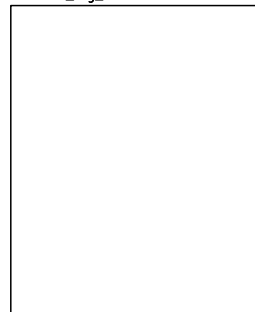
proudu a její násobky mají ve spektru velmi nízké zastoupení – nízkofrekvenční proudy se zřejmě uzavírají přímo mezi jednotlivými větvemi střídače, nikoliv kondenzátorem v meziobvodu.



Obr. B.5: Harmonické spektrum proudu kondenzátorem

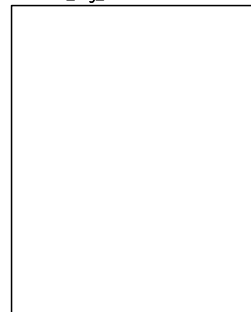
V realitě se bude nejspíš spektrum mírně lišit z toho důvodu, že model pracuje s ideálními spínacími prvky, které na rozdíl od skutečných tranzistorů spínají nekonečně rychle. Je také zajímavé, že ve spektru dominují sudé násobky  $f_{\text{SVPWM}}$ , to však může být způsobeno vnitřní konstrukcí bloku modulátoru SVPWM, ve kterém je použito generátoru rostoucího pilovitého signálu. Pro lepší vysvětlení těchto dvou jevů by bylo třeba dalšího studia, které však pro účely této práce není zcela nezbytné.

Inverter\_leg\_A



File: inverter\_leg.kicad\_sch

Inverter\_leg\_B



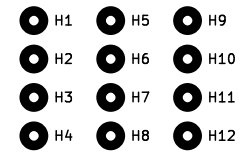
File: inverter\_leg.kicad\_sch

Inverter\_leg\_C



File: inverter\_leg.kicad\_sch

M3 mounting bolts



Tomáš Pitner

**FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky**

Sheet: /

File: inverter\_3phase.kicad\_sch

**Title: Universal 6-phase inverter for low-voltage AC drives (3 legs)**

Size: A4

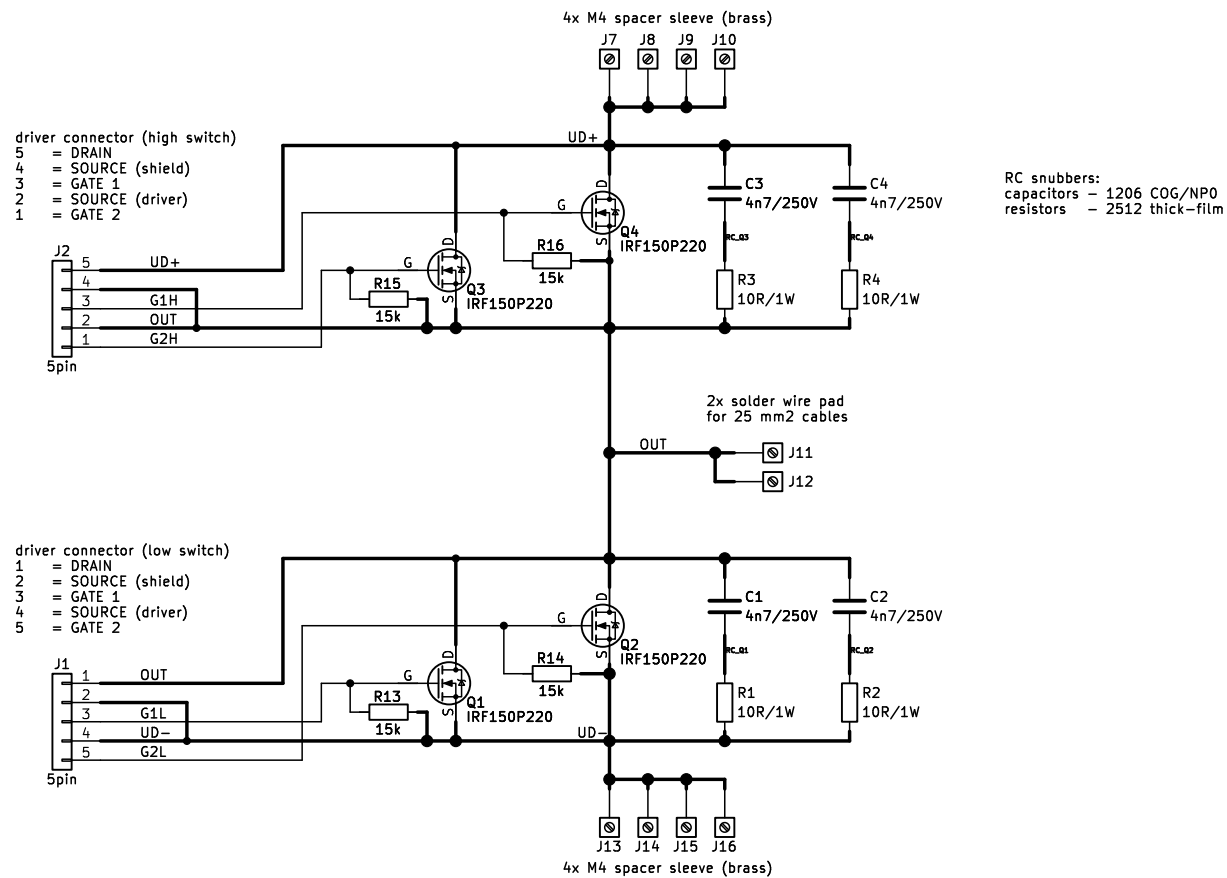
Date: 2023-09-27

Rev: 3

KiCad E.D.A. 8.0.1

Id: 1/4





Tomáš Pitner  
FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky

Sheet: /Inverter\_leg\_A/  
File: inverter\_leg.kicad\_sch

**Title: Universal 6-phase inverter for low-voltage AC drives (3 legs)**

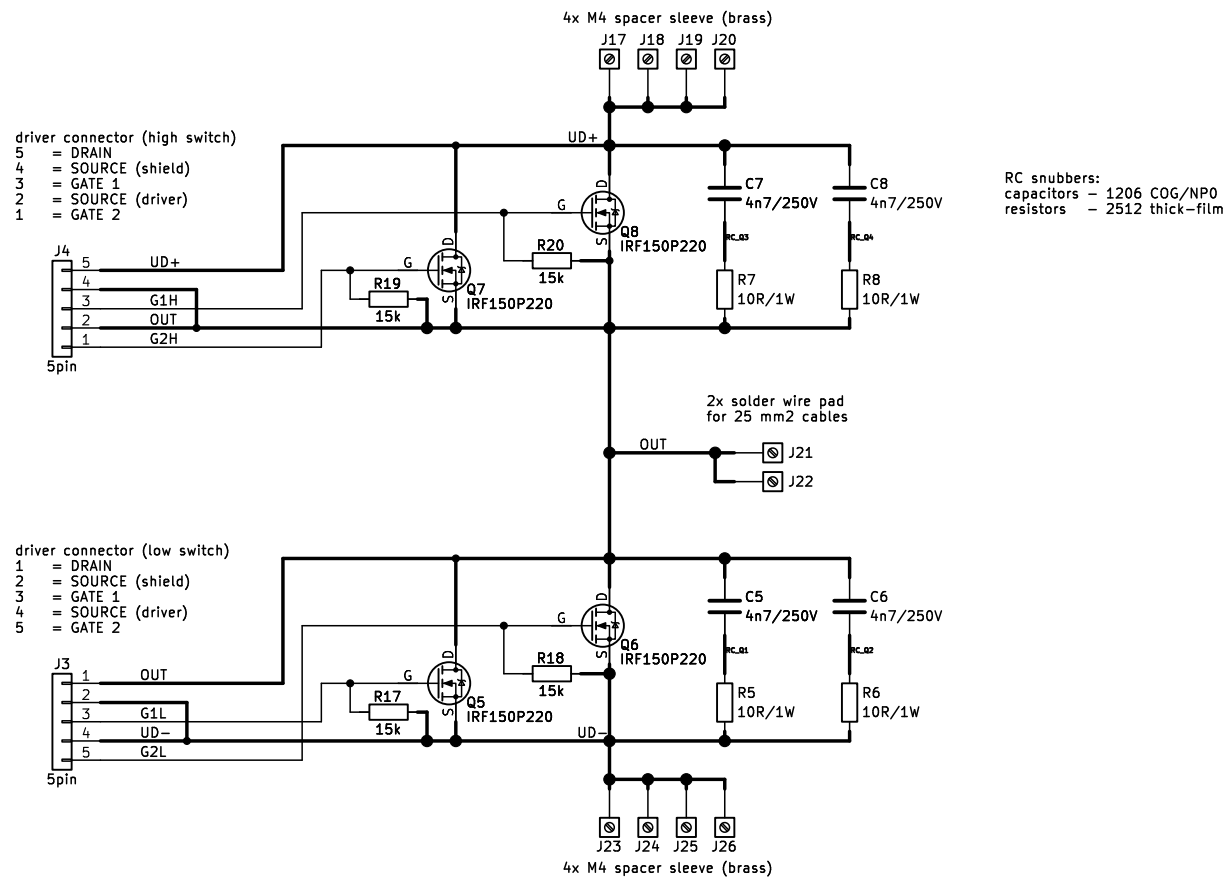
Size: A4 Date: 2023-09-27

KiCad E.D.A. 8.0.1

Rev: 3

Id: 2/4





Tomáš Pitner  
 FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky

Sheet: /Inverter\_leg\_B/  
 File: inverter\_leg.kicad\_sch

**Title: Universal 6-phase inverter for low-voltage AC drives (3 legs)**

Size: A4 Date: 2023-09-27

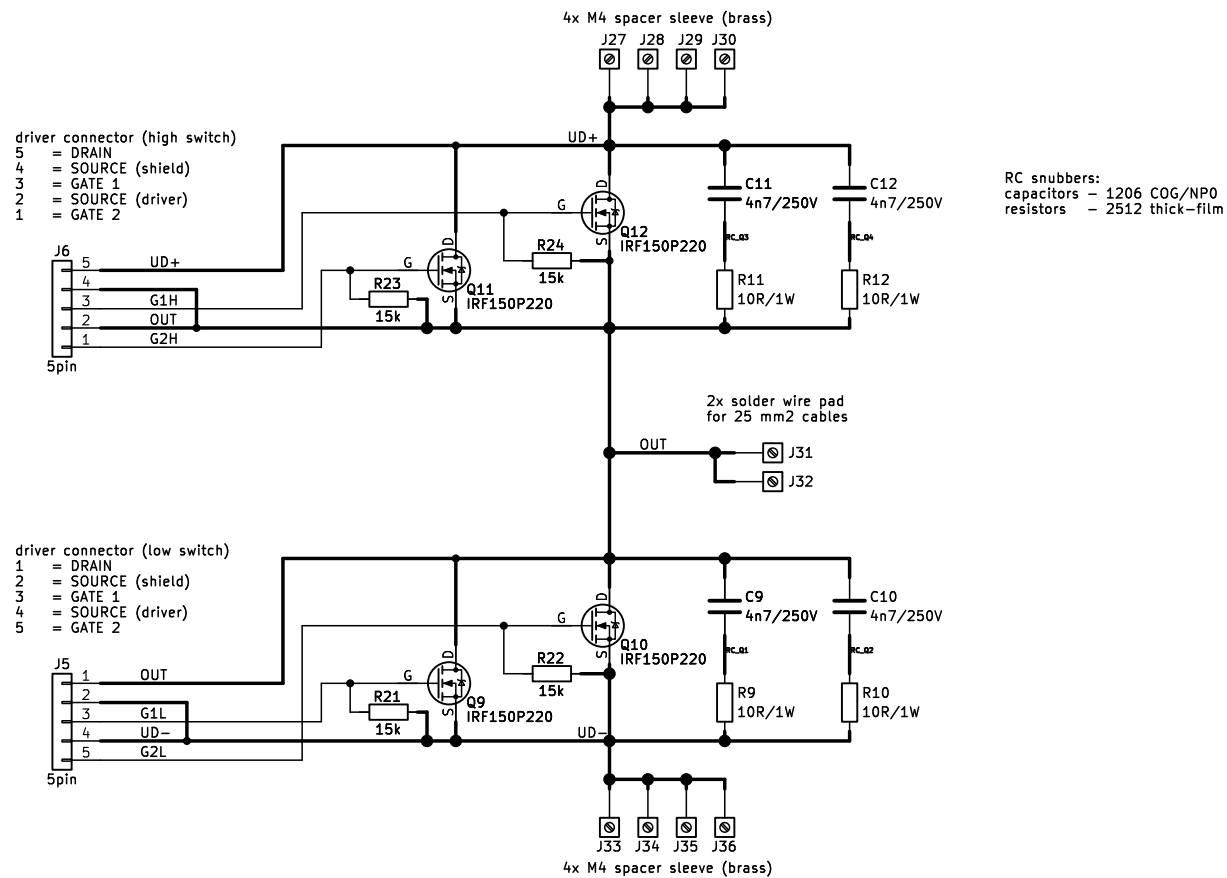
KiCad E.D.A. 8.0.1

Rev: 3

Id: 3/4







Tomáš Pitner  
FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky

Sheet: /Inverter\_leg\_C/  
File: inverter\_leg.kicad\_sch

**Title: Universal 6-phase inverter for low-voltage AC drives (3 legs)**

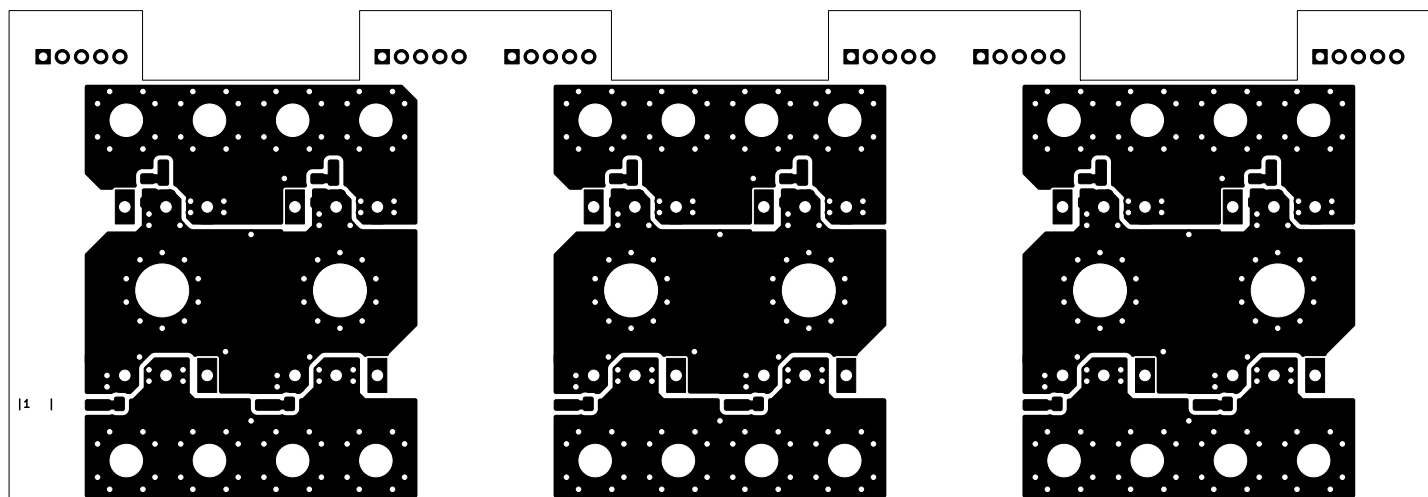
Size: A4 Date: 2023-09-27

KiCad E.D.A. 8.0.1

Rev: 3

Id: 4/4





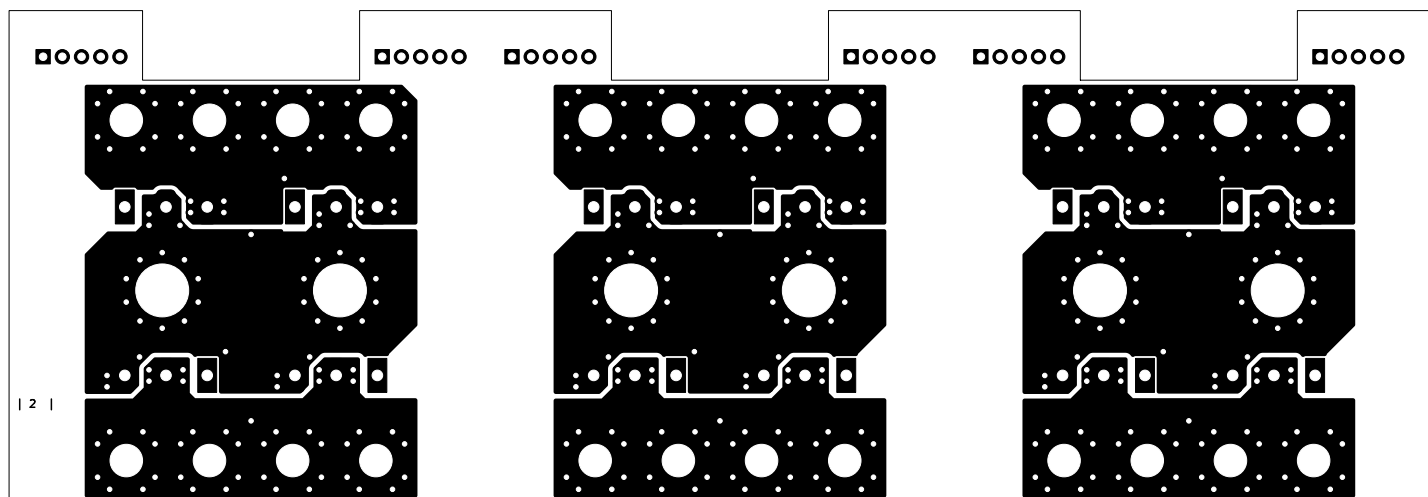
Tomáš Pitner  
 FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky  
 Sheet:  
 File: inverter\_3phase.kicad\_pcb



**Title: Universal 6-phase inverter for low-voltage AC drives (3 legs)**

Size: A4 Date: 2023-10-11  
 KiCad E.D.A. 8.0.1

Rev: 3  
 Id: 1/1



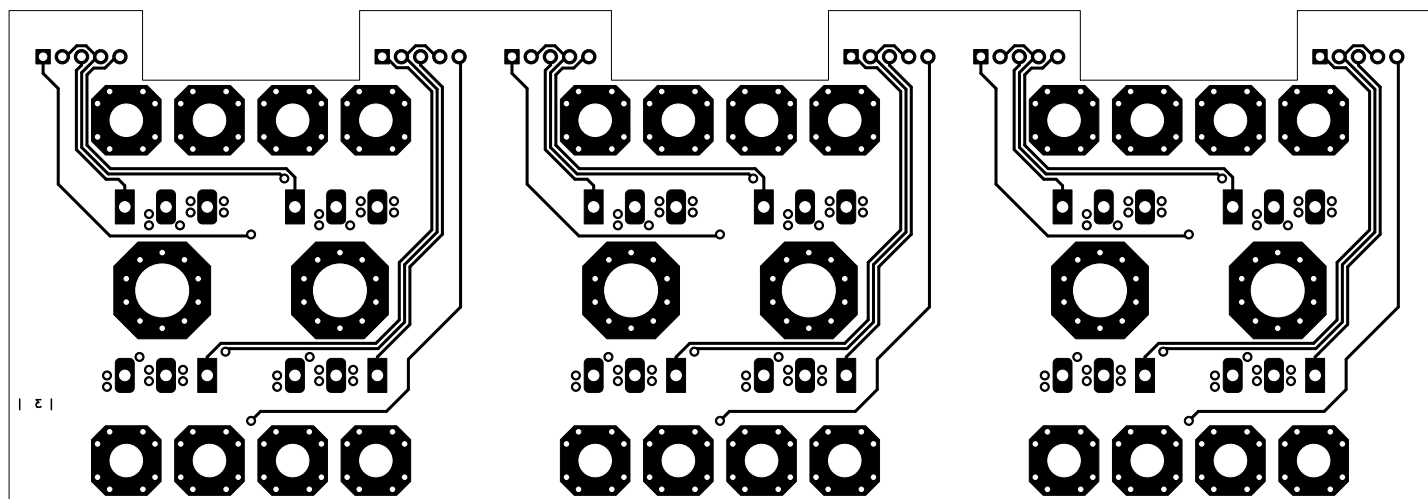
Tomáš Pitner  
 FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky  
 Sheet:  
 File: inverter\_3phase.kicad\_pcb



**Title: Universal 6-phase inverter for low-voltage AC drives (3 legs)**

Size: A4 Date: 2023-10-11  
 KiCad E.D.A. 8.0.1

Rev: 3  
 Id: 1/1



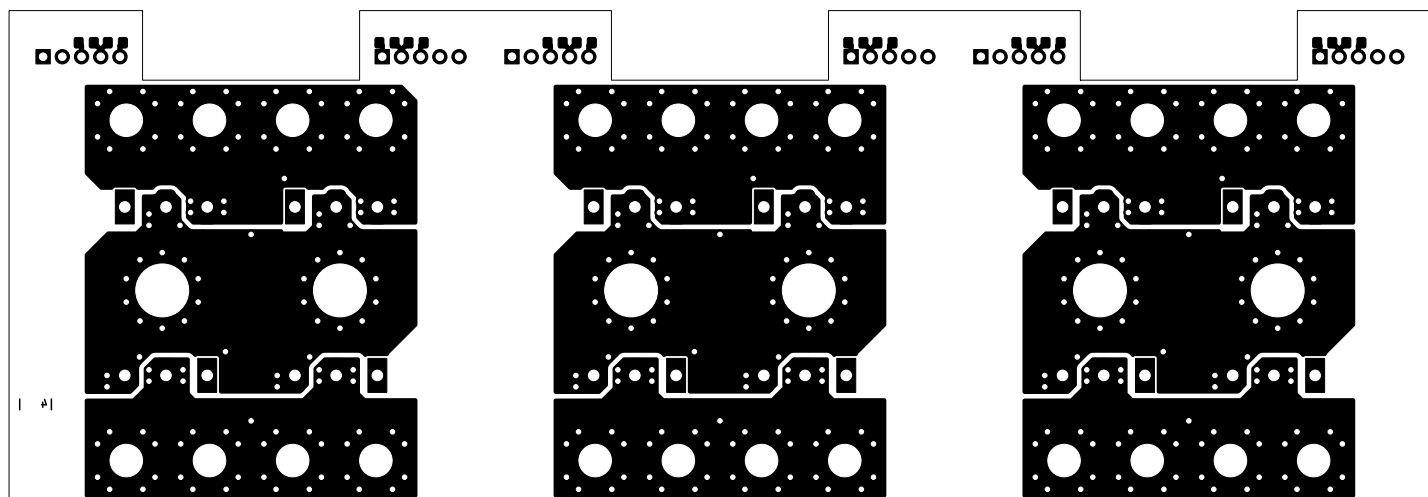
Tomáš Pitner  
 FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky  
 Sheet:  
 File: inverter\_3phase.kicad\_pcb



**Title: Universal 6-phase inverter for low-voltage AC drives (3 legs)**

Size: A4 Date: 2023-10-11  
 KiCad E.D.A. 8.0.1

Rev: 3  
 Id: 1/1



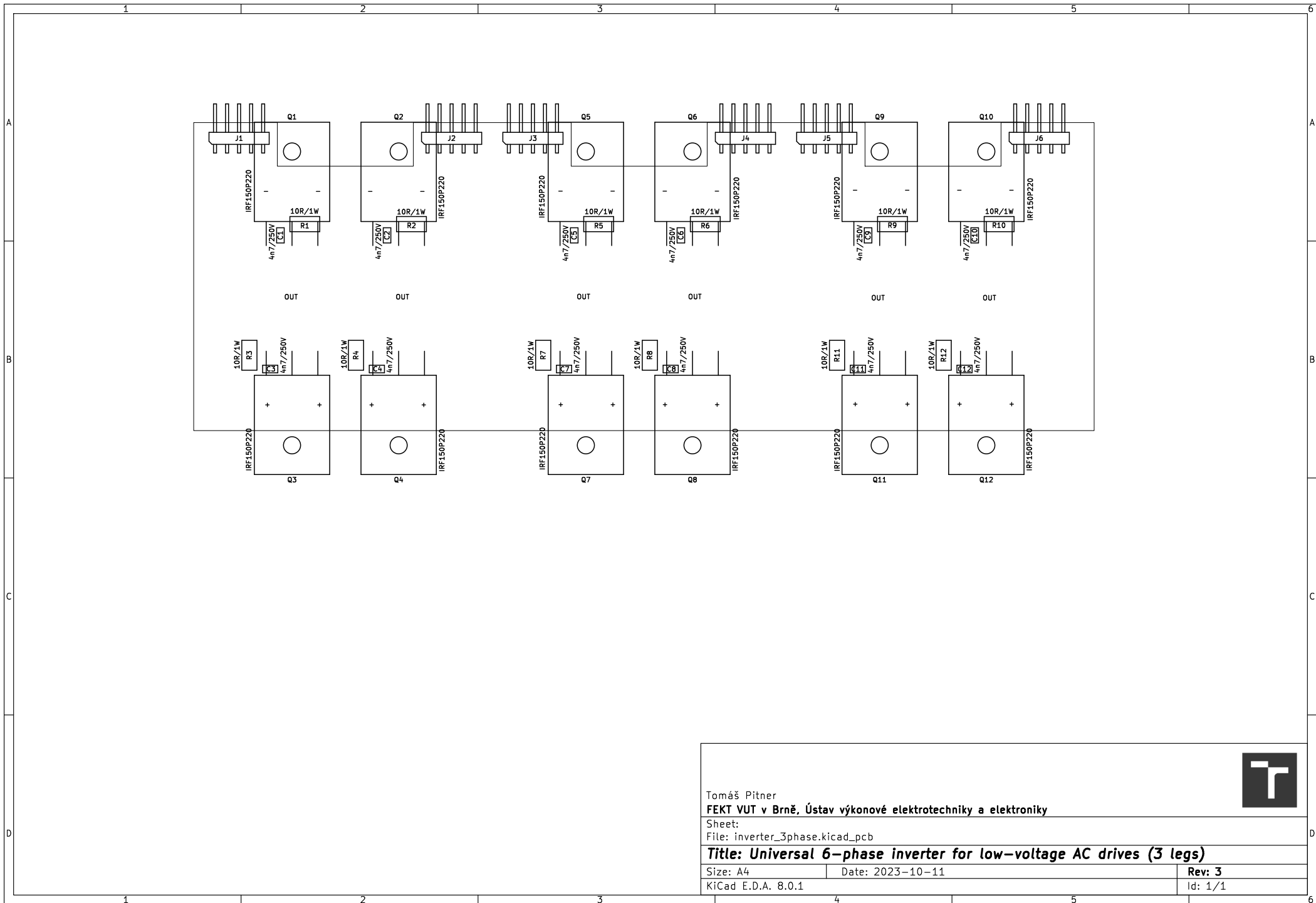
Tomáš Pitner  
 FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky  
 Sheet:  
 File: inverter\_3phase.kicad\_pcb



**Title: Universal 6-phase inverter for low-voltage AC drives (3 legs)**

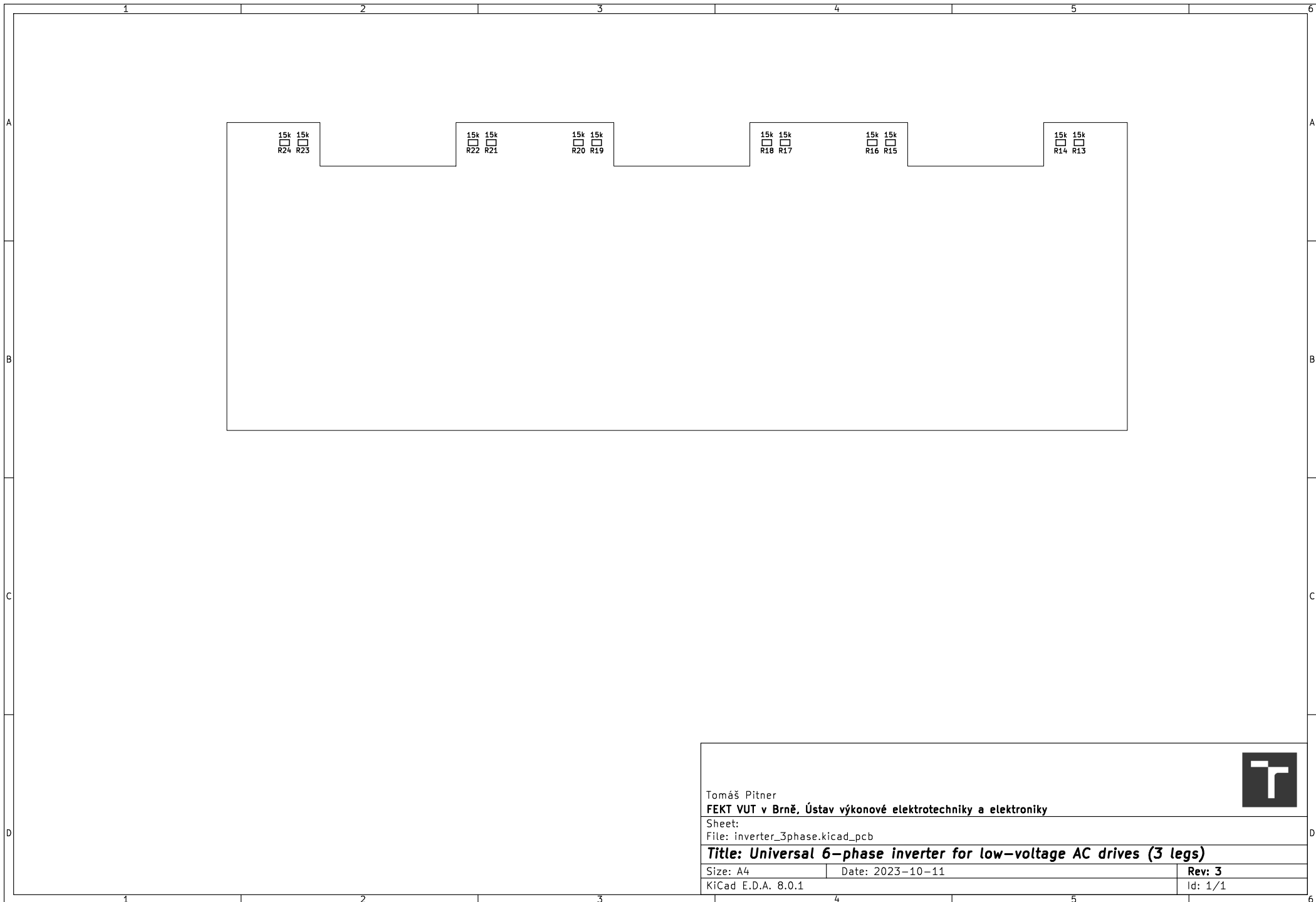
Size: A4 Date: 2023-10-11  
 KiCad E.D.A. 8.0.1

Rev: 3  
 Id: 1/1

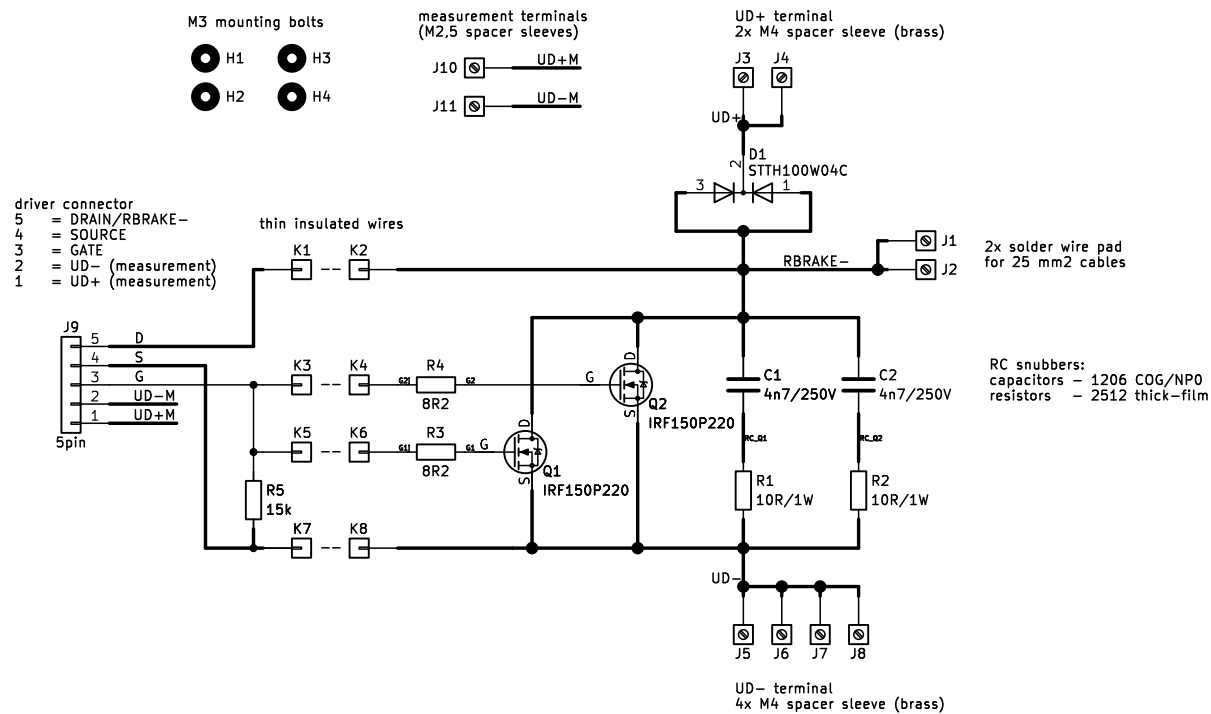


Příloha C.1 – Tranzistorový střídač (osazovací plán – horní strana)





Příloha C.1 – Tranzistorový střídač (osazovací plán – dolní strana)



Tomáš Pitner  
FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky

Sheet: /  
File: brake\_chopper.kicad\_sch

**Title: Universal 6-phase inverter for low-voltage AC drives (brake chopper)**

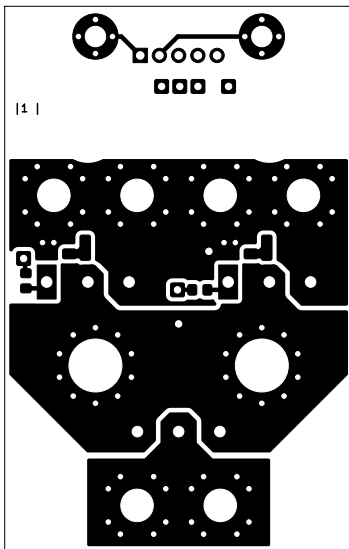
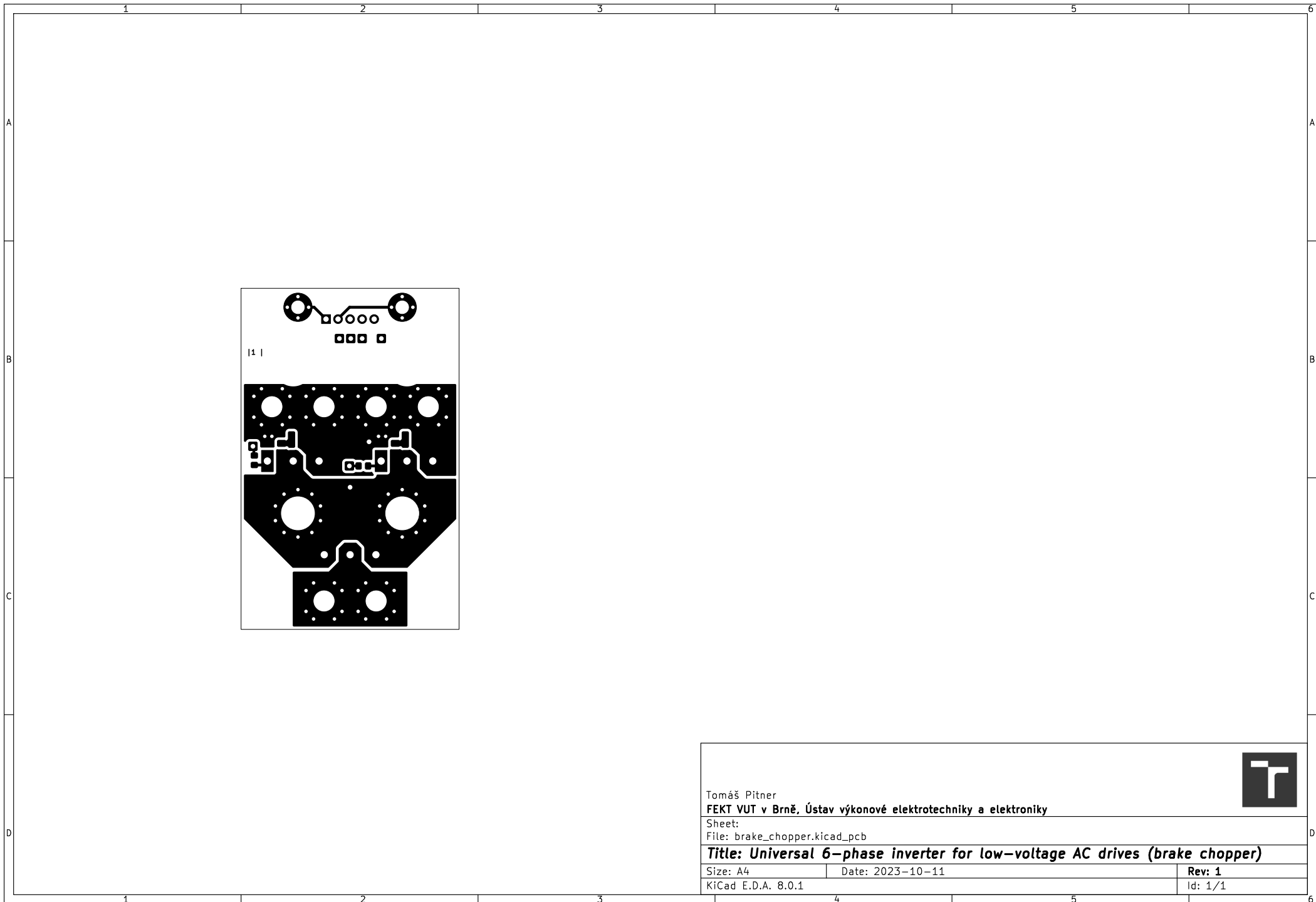
Size: A4 Date: 2023-09-27


KiCad E.D.A. 8.0.1

Rev: 1

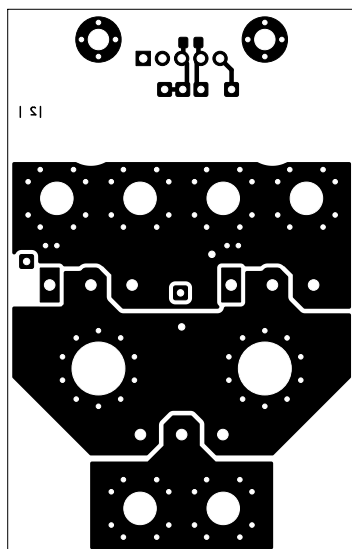
Id: 1/1




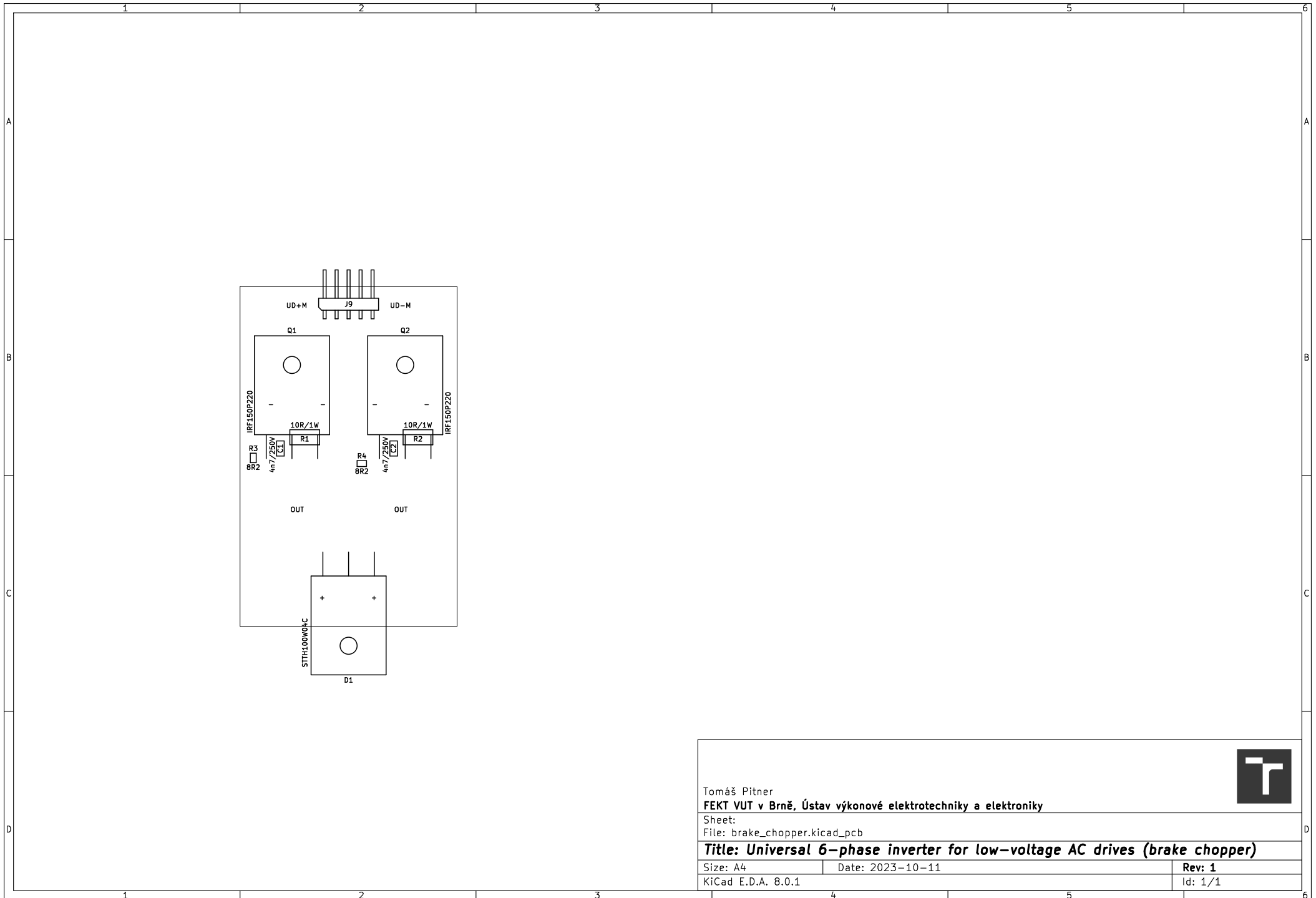



Tomáš Pitner		
FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky		
Sheet:		
File: brake_chopper.kicad_pcb		
<b>Title: Universal 6-phase inverter for low-voltage AC drives (brake chopper)</b>		
Size: A4	Date: 2023-10-11	Rev: 1
KiCad E.D.A. 8.0.1		Id: 1/1

Příloha C.2 – Brzdný spínač (plošný spoj – horní vrstva)

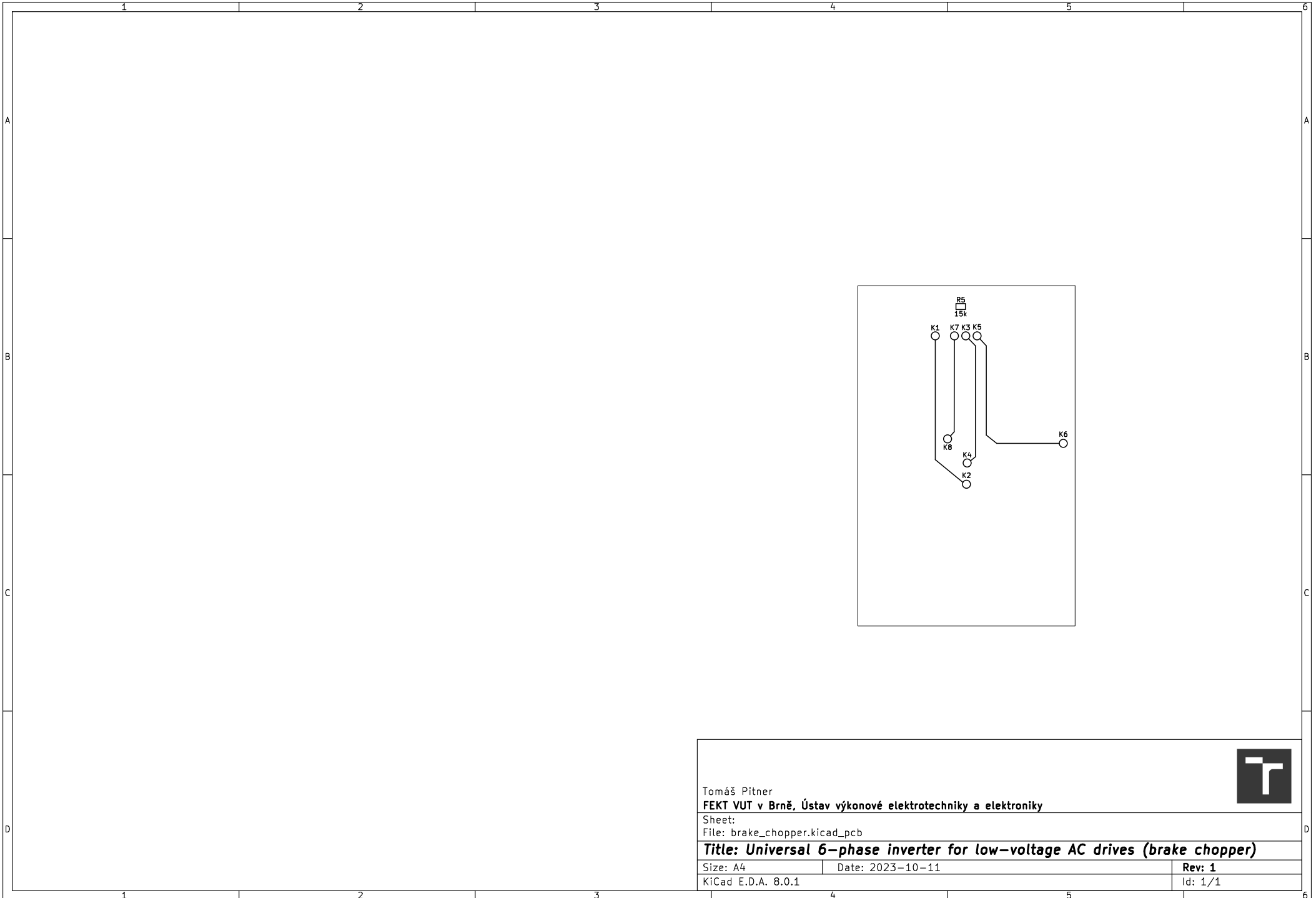


Tomáš Pitner			
FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky			
Sheet:			
File: brake_chopper.kicad_pcb			
<b>Title: Universal 6-phase inverter for low-voltage AC drives (brake chopper)</b>			
Size: A4	Date: 2023-10-11	Rev: 1	
KiCad E.D.A. 8.0.1		Id: 1/1	



Tomáš Pitner <b>FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky</b> Sheet: File: brake_chopper.kicad_pcb			
Size: A4	Date: 2023-10-11	Rev: 1	
KiCad E.D.A. 8.0.1	Id: 1/1		

Příloha C.2 – Brzdňný spínač (osazovací plán – horní strana)



Tomáš Pitner  
FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky

Sheet:  
File: brake\_chopper.kicad\_pcb

**Title: Universal 6-phase inverter for low-voltage AC drives (brake chopper)**

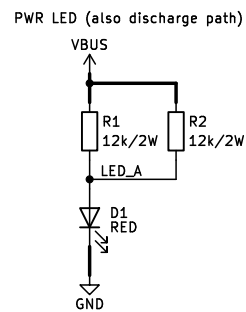
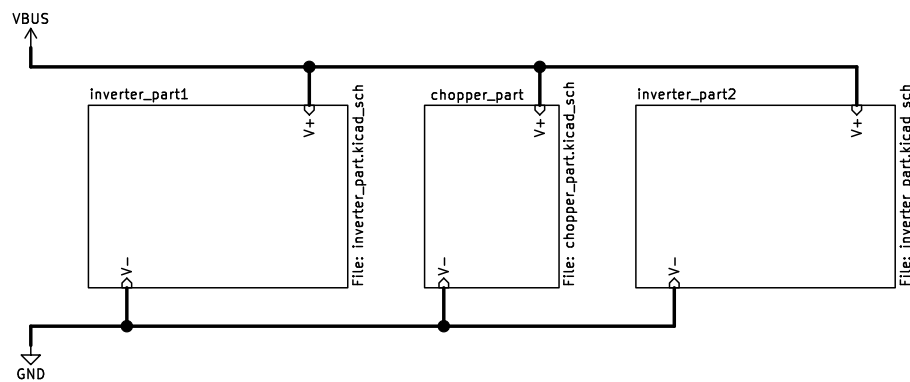
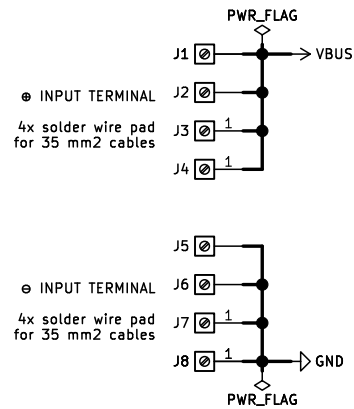
Size: A4  
KiCad E.D.A. 8.0.1

Date: 2023-10-11

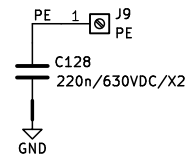
Rev: 1  
Id: 1/1



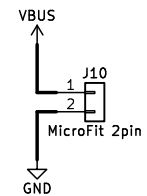





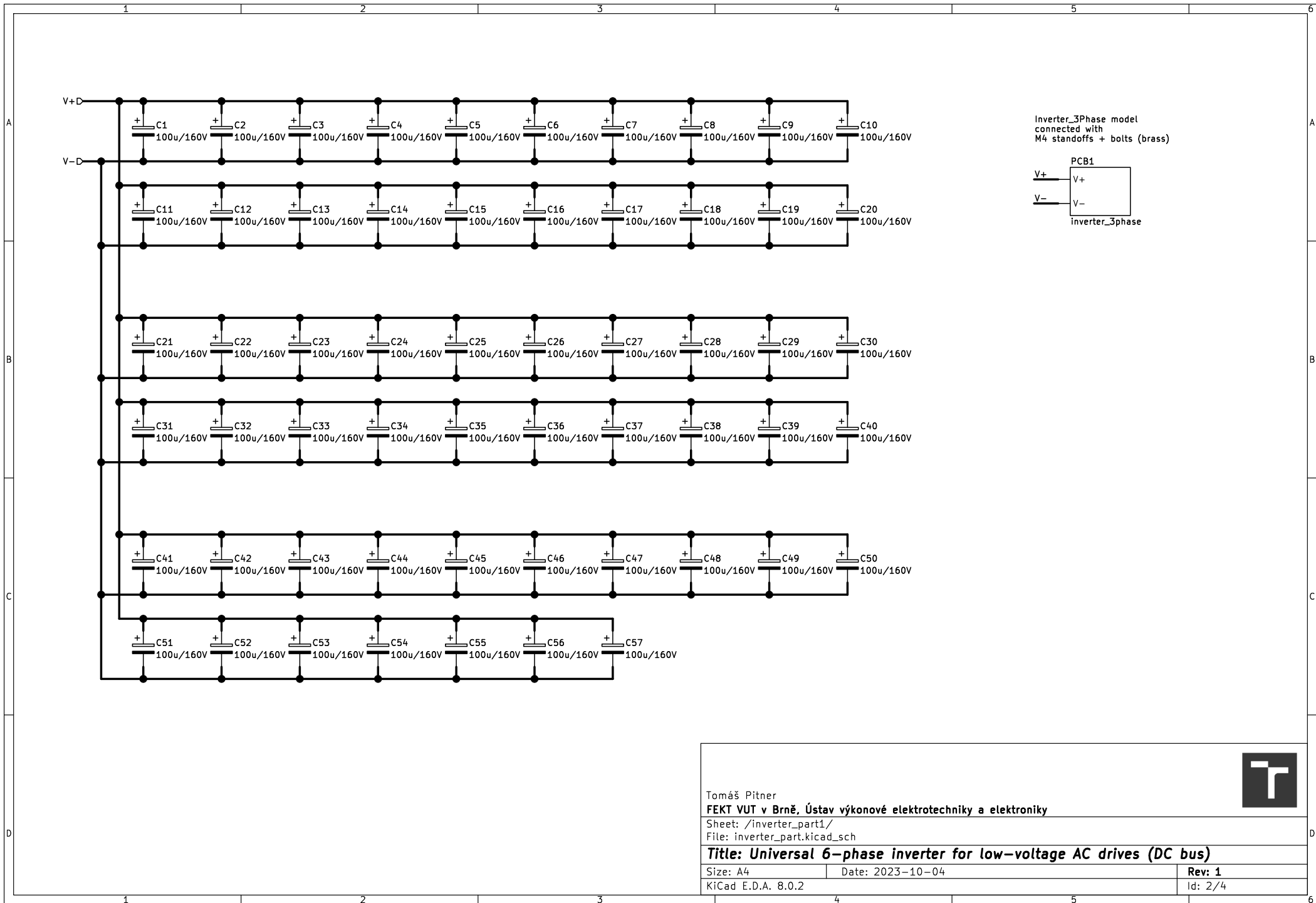
if GND shall be connected to PE, use jumper instead of C121



Ud measurement connector



Tomáš Pitner		
FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky		
Sheet: /		
File: DC_bus.kicad_sch		
<b>Title: Universal 6-phase inverter for low-voltage AC drives (DC bus)</b>		
Size: A4	Date: 2023-10-04	Rev: 1
KiCad E.D.A. 8.0.2		Id: 1/4



Tomáš Pitner  
**FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky**

Sheet: /inverter\_part1/  
 File: inverter\_part.kicad\_sch

**Title: Universal 6-phase inverter for low-voltage AC drives (DC bus)**

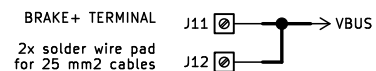
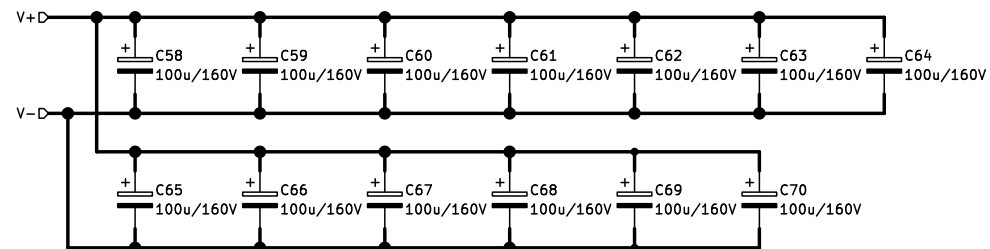
Size: A4 Date: 2023-10-04

KiCad E.D.A. 8.0.2

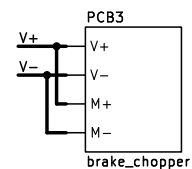
Rev: 1

Id: 2/4





Brake\_Chopper model  
connected with  
M4 standoffs + bolts (brass)  
M2.5 bolts for measurement



Tomáš Pitner  
FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky

Sheet: /chopper\_part/  
File: chopper\_part.kicad\_sch

**Title: Universal 6-phase inverter for low-voltage AC drives (DC bus)**

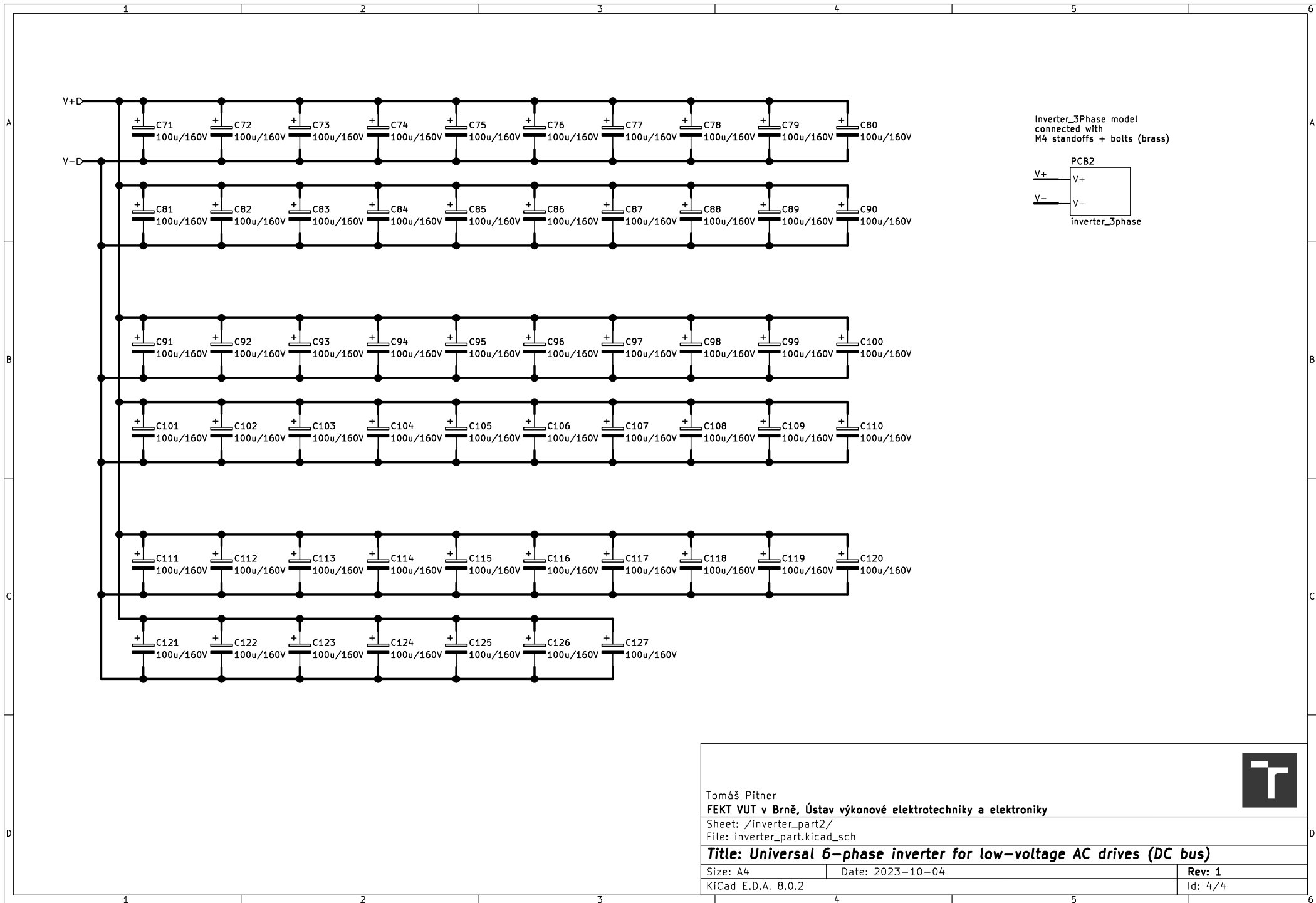
Size: A4 Date: 2023-10-04

KiCad E.D.A. 8.0.2

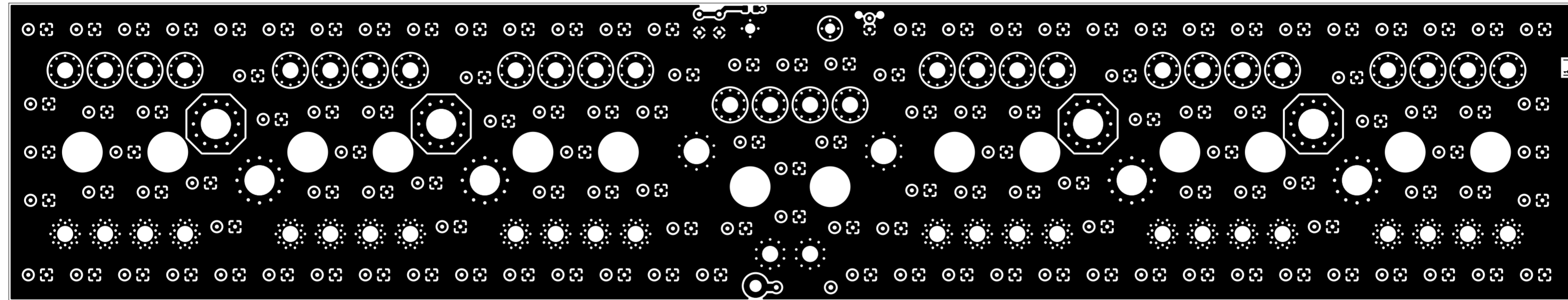
Rev: 1

Id: 3/4





Příloha C.3 – Stejnsměrný napěťový meziobvod (schéma)



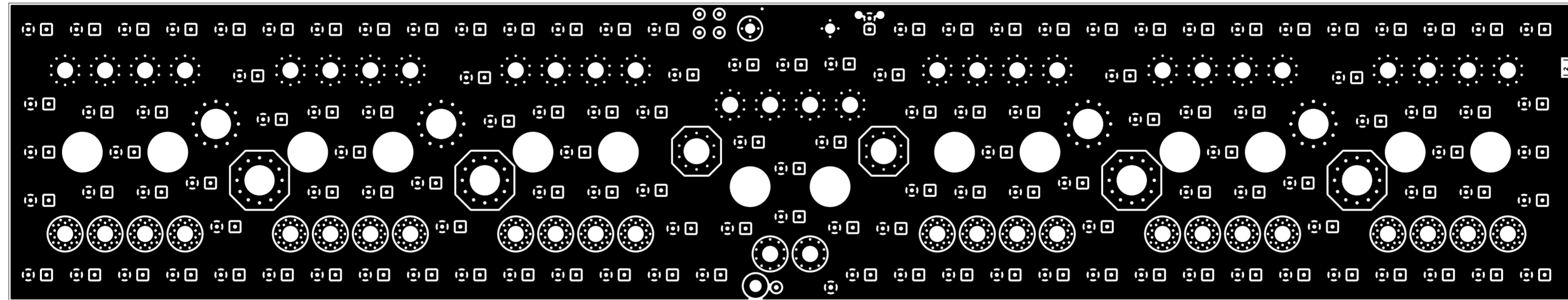
Tomáš Pitner  
FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky  
Sheet:  
File: DC\_bus.kicad\_pcb

**Title: Universal 6-phase inverter for low-voltage AC drives (DC bus)**

Size: A2 Date: 2023-10-10

Rev: 1  
Id: 1/1





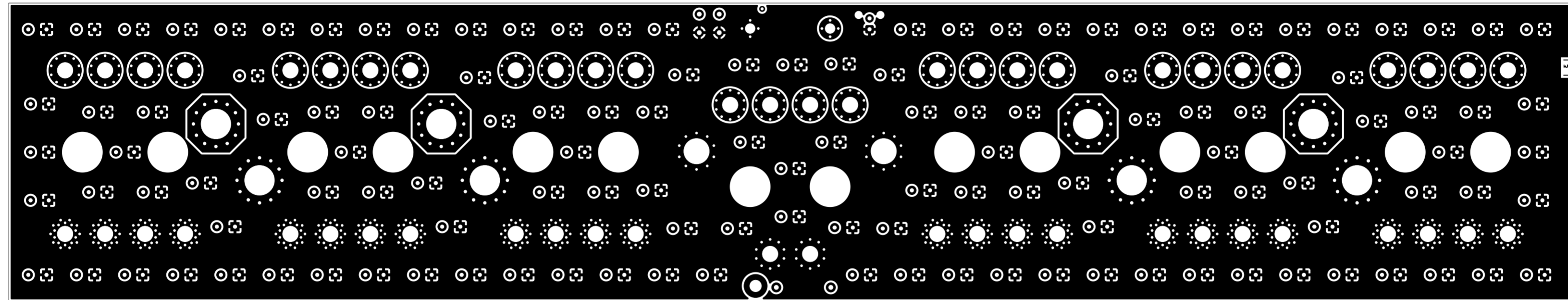
Tomáš Pitner  
FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky  
Sheet:  
File: DC\_bus.kicad\_pcb

**Title: Universal 6-phase inverter for low-voltage AC drives (DC bus)**

Size: A2 Date: 2023-10-10

Rev: 1  
Id: 1/1





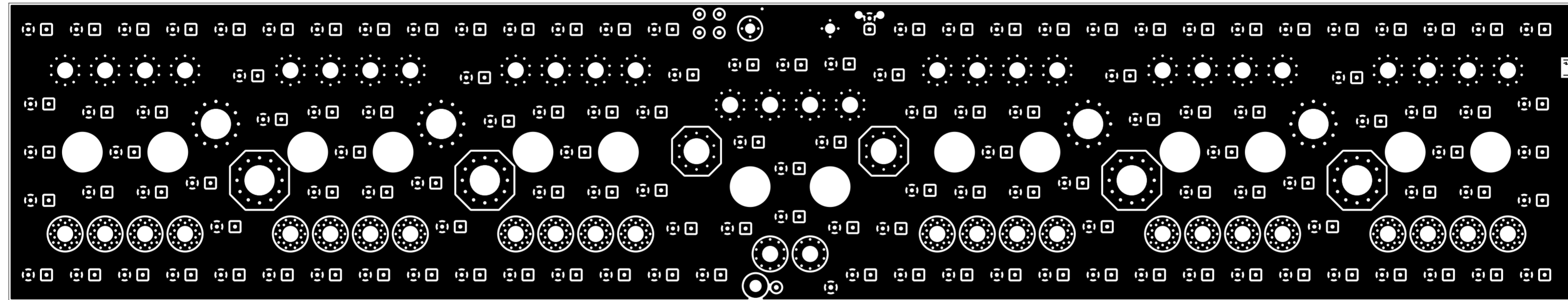
Tomáš Pitner  
FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky  
Sheet:  
File: DC\_bus.kicad\_pcb

**Title: Universal 6-phase inverter for low-voltage AC drives (DC bus)**

Size: A2 Date: 2023-10-10

Rev: 1  
Id: 1/1





Tomáš Pitner  
FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky  
Sheet:  
File: DC\_bus.kicad\_pcb

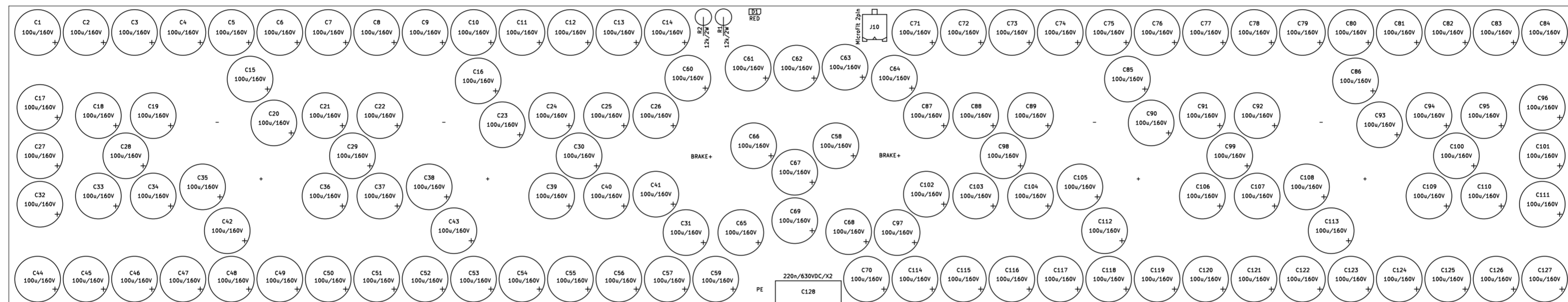
**Title: Universal 6-phase inverter for low-voltage AC drives (DC bus)**

Size: A2 Date: 2023-10-10

Rev: 1  
Id: 1/1







Tomáš Pitner  
 FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky  
 Sheet:

File: DC\_bus.kicad\_pcb

**Title: Universal 6-phase inverter for low-voltage AC drives (DC bus)**

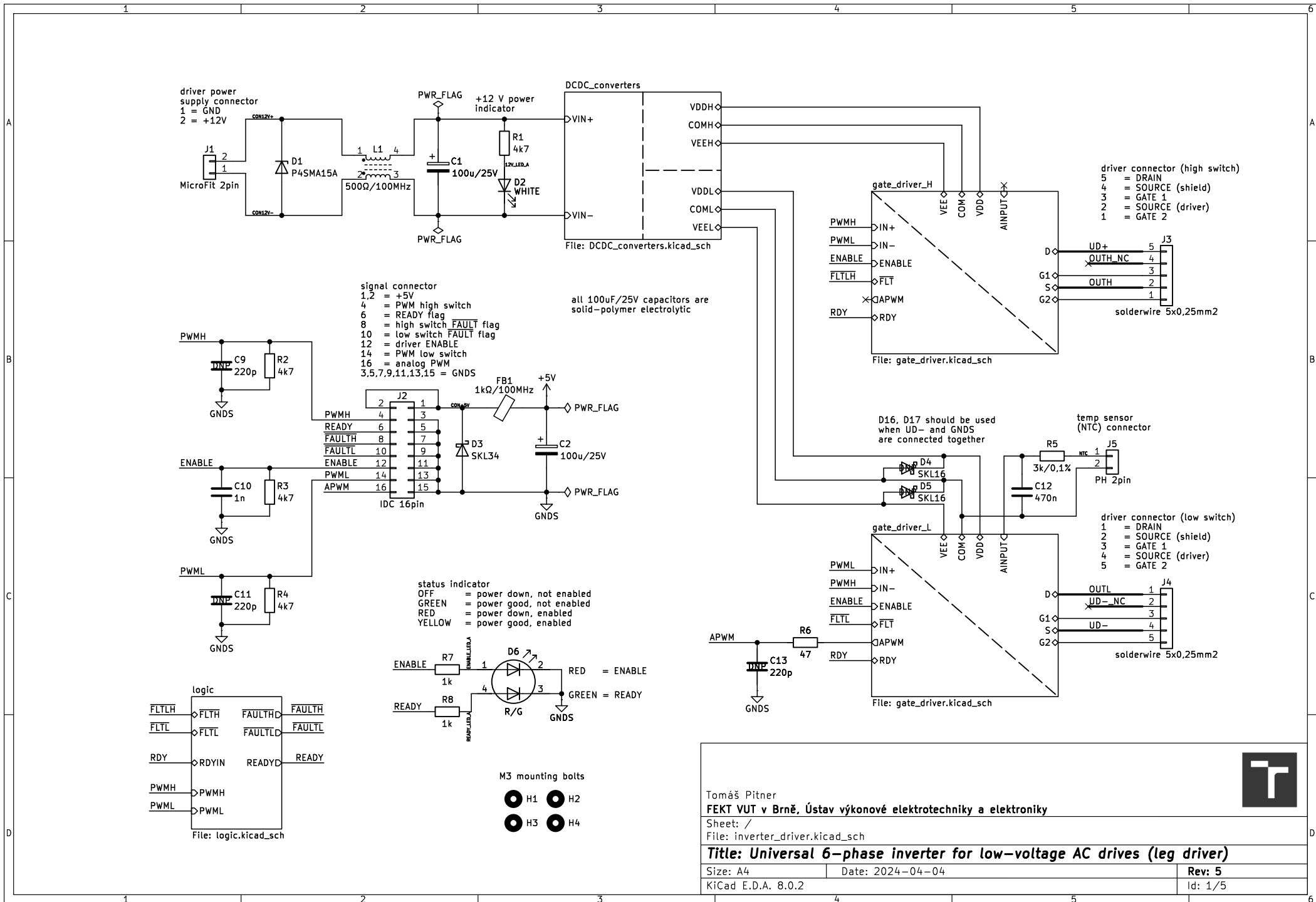
Size: A2 Date: 2023-10-10

Rev: 1

KiCad E.D.A. 8.0.2

Id: 1/1






Příloha C.4 – Budič větve střídače (schéma)

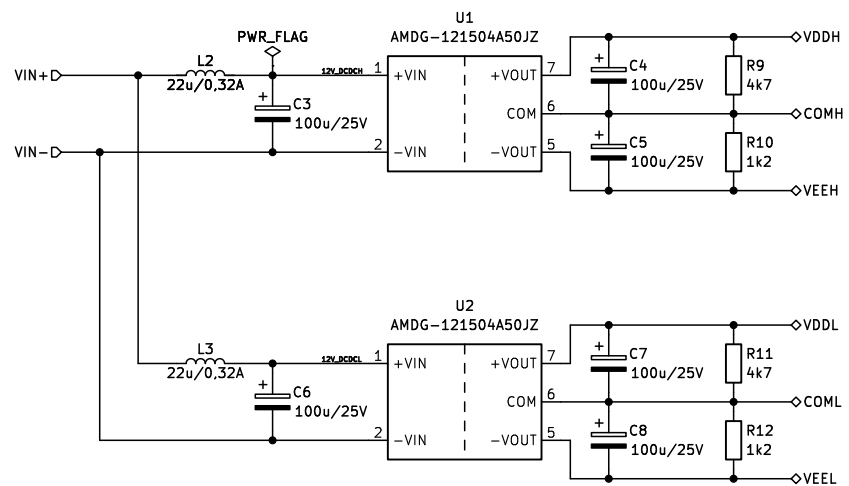
Tomáš Pitner  
FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky

Sheet: /  
File: inverter\_driver.kicad\_sch

**Title: Universal 6-phase inverter for low-voltage AC drives (leg driver)**

Size: A4	Date: 2024-04-04	Rev: 5
KiCad E.D.A. 8.0.2		Id: 1/5





Tomáš Pitner  
 FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky

Sheet: /DCDC\_converters/  
 File: DCDC\_converters.kicad\_sch

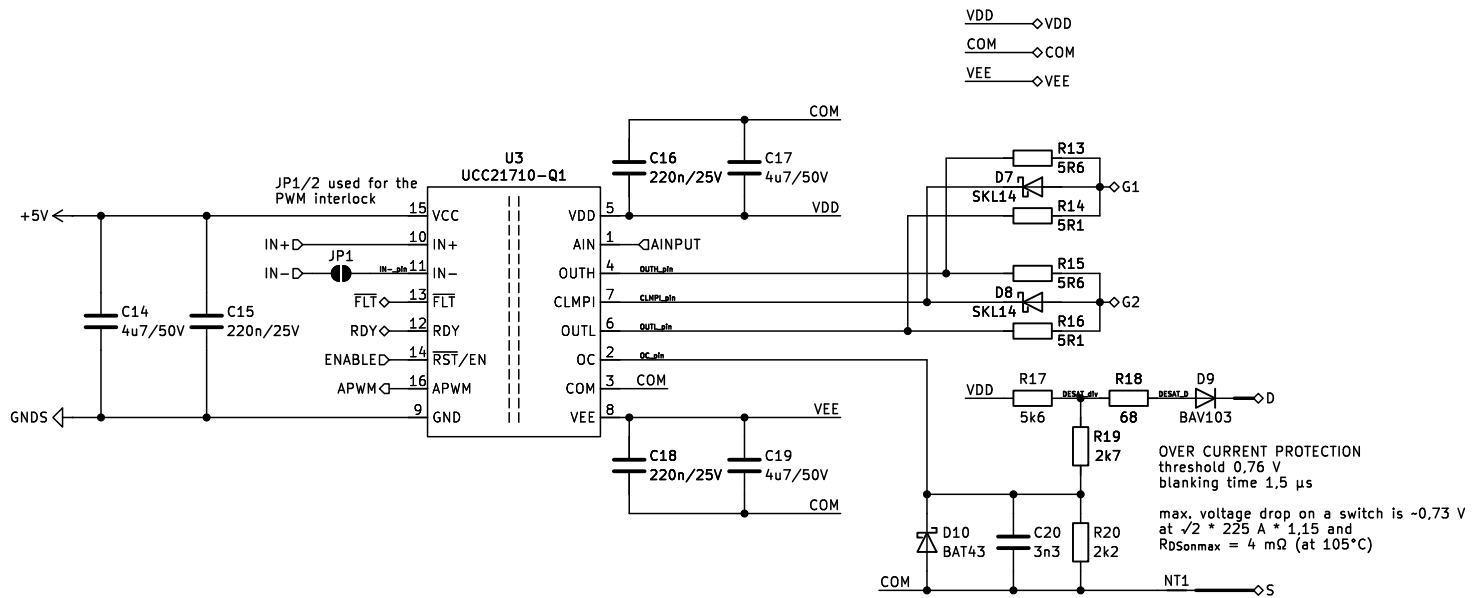
**Title: Universal 6-phase inverter for low-voltage AC drives (leg driver)**

Size: A4 Date: 2024-04-04

Rev: 5

KiCad E.D.A. 8.0.2

Id: 2/5



Tomáš Pitner

FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky

Sheet: /gate\_driver\_H/

File: gate\_driver.kicad\_sch

**Title: Universal 6-phase inverter for low-voltage AC drives (leg driver)**

Size: A4

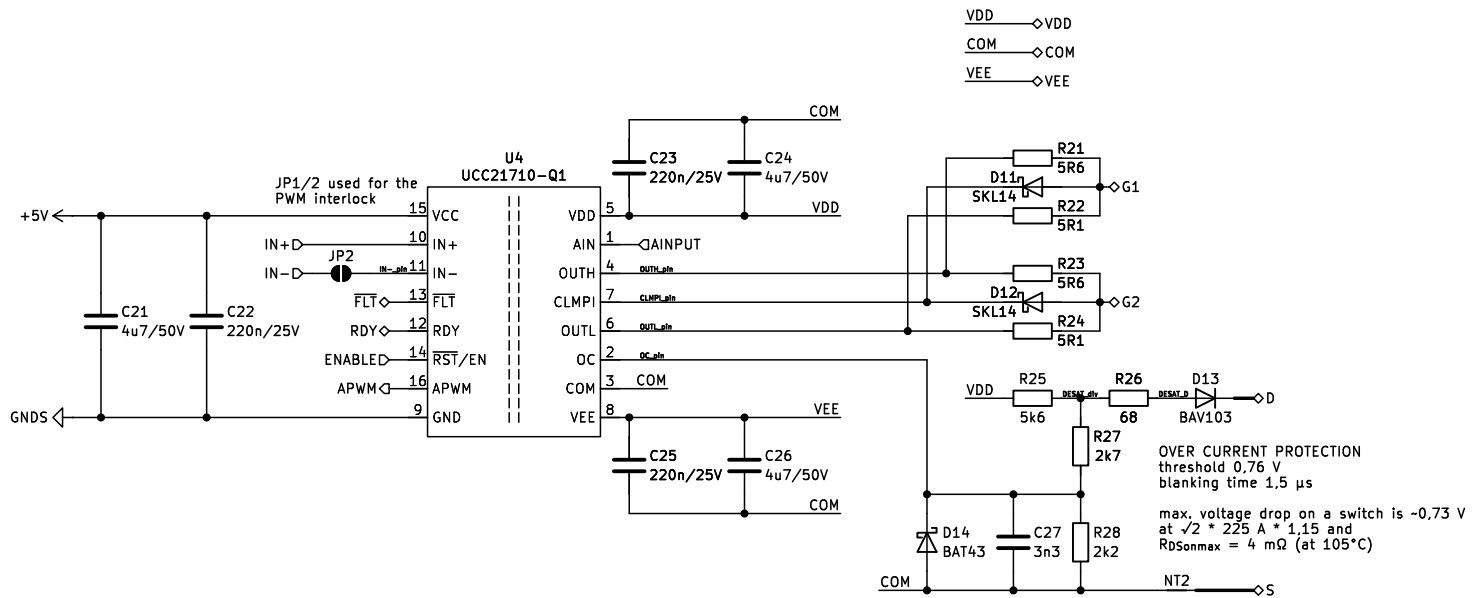
Date: 2024-04-04

Rev: 5

KiCad E.D.A. 8.0.2

Id: 3/5





Tomáš Pitner  
FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky

Sheet: /gate\_driver\_L/  
File: gate\_driver.kicad\_sch

**Title: Universal 6-phase inverter for low-voltage AC drives (leg driver)**

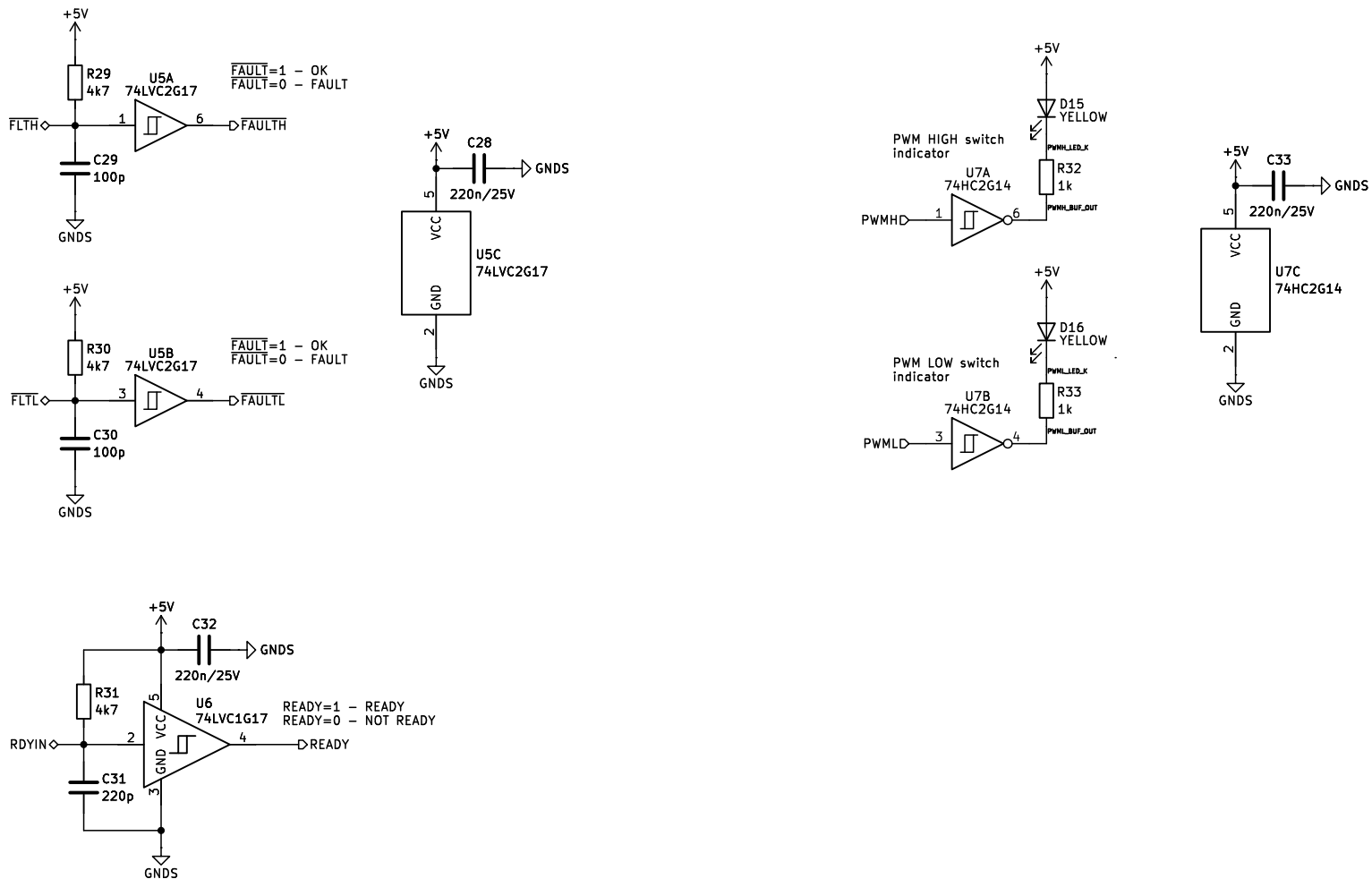
Size: A4 Date: 2024-04-04


Rev: 5

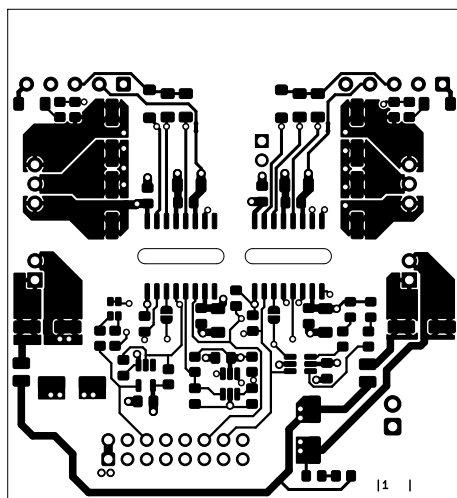
KiCad E.D.A. 8.0.2

Id: 4/5





	
Tomáš Pitner	
FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky	
Sheet: /logic/	
File: logic.kicad_sch	
<b>Title: Universal 6-phase inverter for low-voltage AC drives (leg driver)</b>	
Size: A4	Date: 2024-04-04
KiCad E.D.A. 8.0.2	Rev: 5
	Id: 5/5



Tomáš Pitner

FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky

Sheet:

File: inverter\_driver.kicad\_pcb

**Title: Universal 6-phase inverter for low-voltage AC drives (leg driver)**

Size: A4

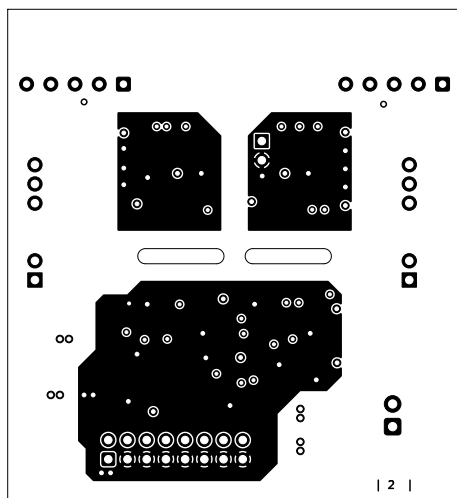
Date: 2024-04-04

Rev: 5

KiCad E.D.A. 8.0.2

Id: 1/1





Tomáš Pitner

**FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky**

Sheet:

File: inverter\_driver.kicad\_pcb

**Title: Universal 6-phase inverter for low-voltage AC drives (leg driver)**

Size: A4

Date: 2024-04-04

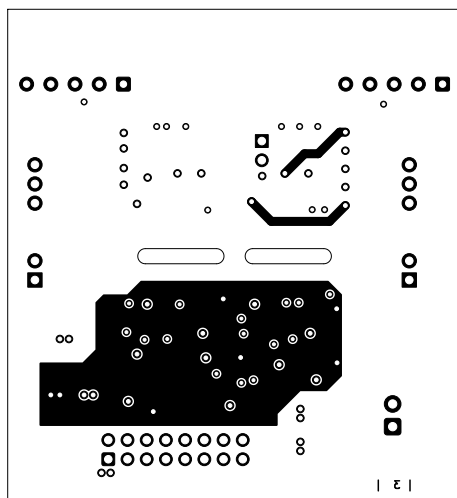
Rev: 5

KiCad E.D.A. 8.0.2

Id: 1/1







Tomáš Pitner  
FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky

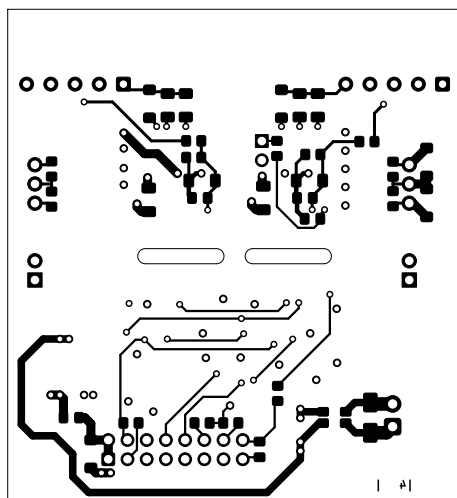
Sheet:  
File: inverter\_driver.kicad\_pcb

**Title: Universal 6-phase inverter for low-voltage AC drives (leg driver)**

Size: A4 Date: 2024-04-04

Rev: 5  
Id: 1/1





Tomáš Pitner

FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky

Sheet:

File: inverter\_driver.kicad\_pcb

**Title: Universal 6-phase inverter for low-voltage AC drives (leg driver)**

Size: A4

Date: 2024-04-04

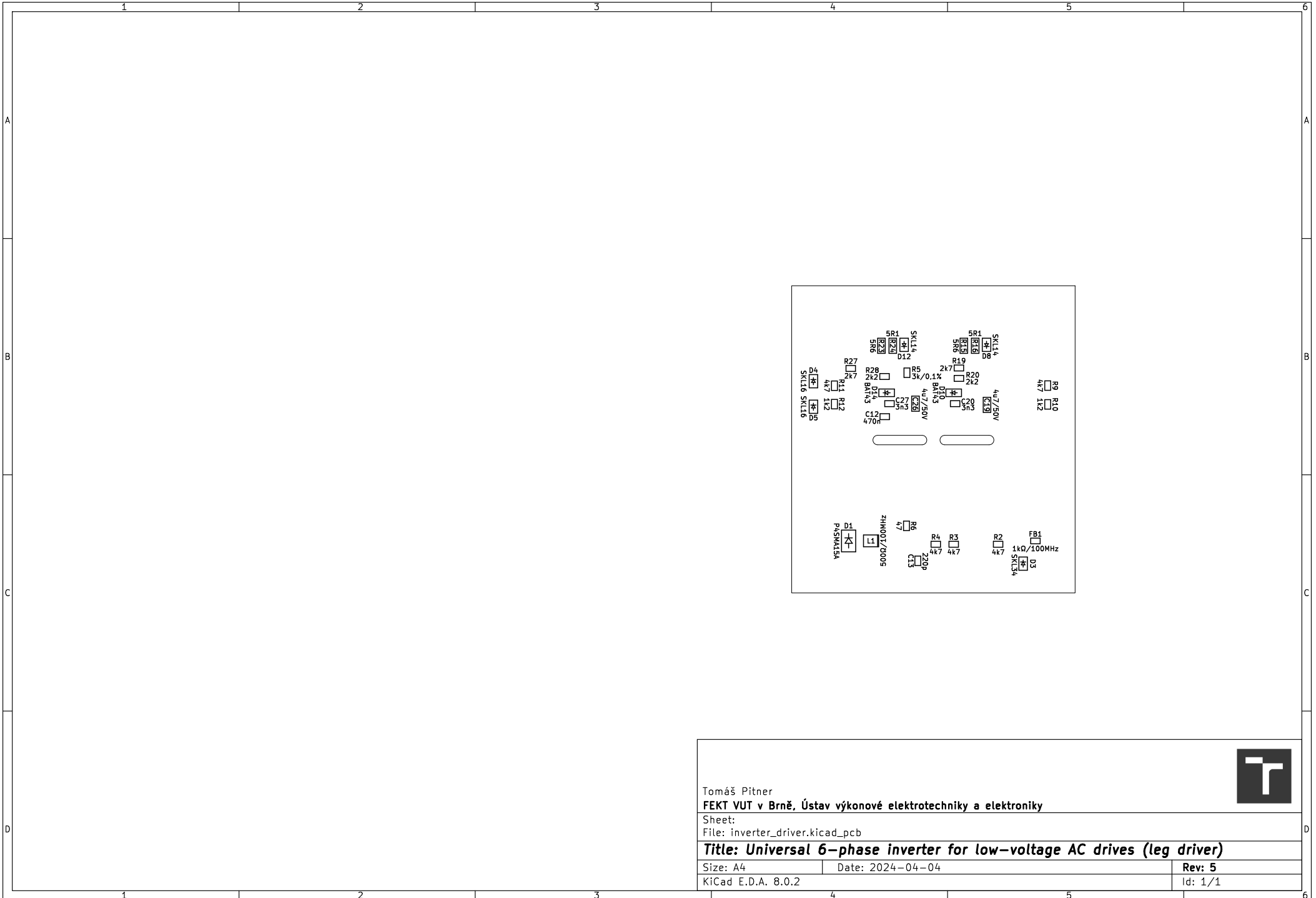
Rev: 5


KiCad E.D.A. 8.0.2

Id: 1/1

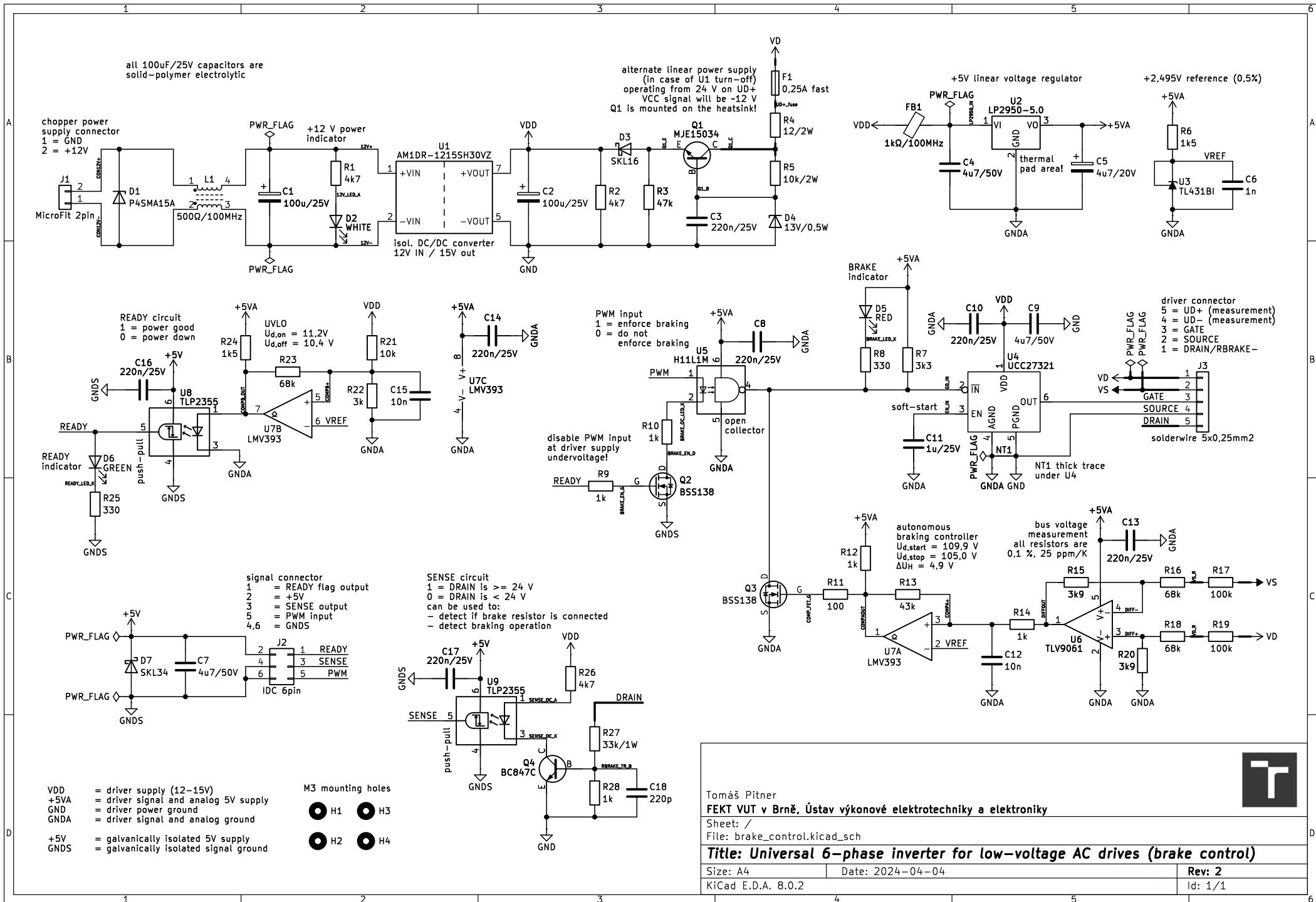




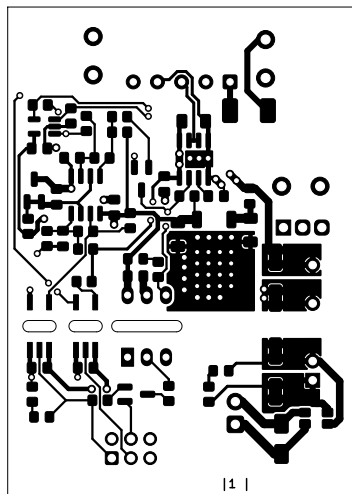


<p>Tomáš Pitner  <b>FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky</b></p>			
<p>Sheet:          File: inverter_driver.kicad_pcb</p>			
<p><b>Title: Universal 6-phase inverter for low-voltage AC drives (leg driver)</b></p>			
Size: A4	Date: 2024-04-04	Rev: 5	
KiCad E.D.A. 8.0.2			Id: 1/1

Příloha C.4 – Budič větve střídače (osazovací plán – dolní strana)



Příloha C.5 – Řízení a budič brzdného spínače (schéma)



| 1 |



Tomáš Pitner

FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky

Sheet:

File: brake\_control.kicad\_pcb

**Title: Universal 6-phase inverter for low-voltage AC drives (brake control)**

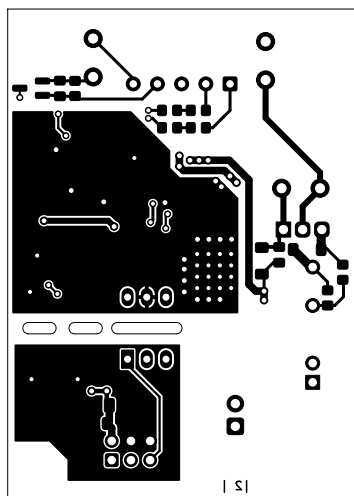
Size: A4

Date: 2024-04-04

Rev: 2

KiCad E.D.A. 8.0.2

Id: 1/1



Tomáš Pitner

**FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky**

Sheet:

File: brake\_control.kicad\_pcb

**Title: Universal 6-phase inverter for low-voltage AC drives (brake control)**

Size: A4

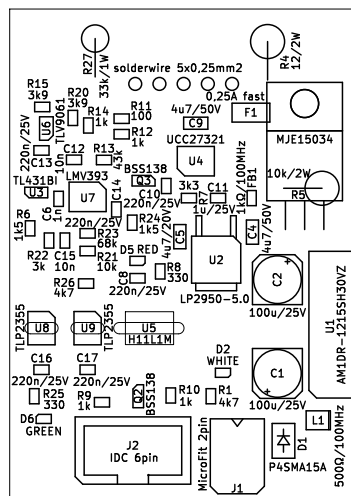
Date: 2024-04-04

Rev: 2

KiCad E.D.A. 8.0.2

Id: 1/1





Tomáš Pitner  
 FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky

Sheet:  
 File: brake\_control.kicad\_pcb

**Title: Universal 6-phase inverter for low-voltage AC drives (brake control)**

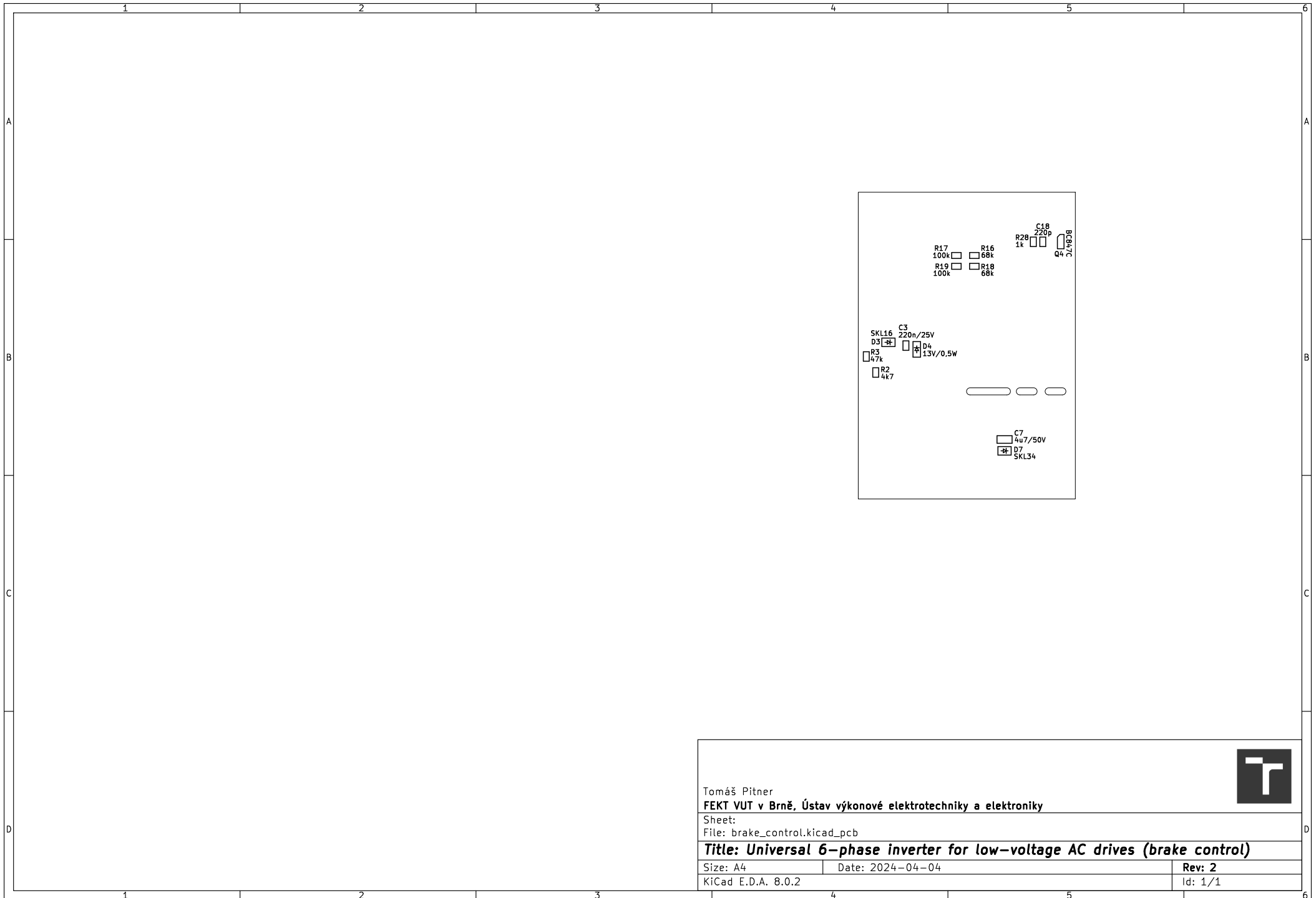
Size: A4 Date: 2024-04-04


Rev: 2

KiCad E.D.A. 8.0.2

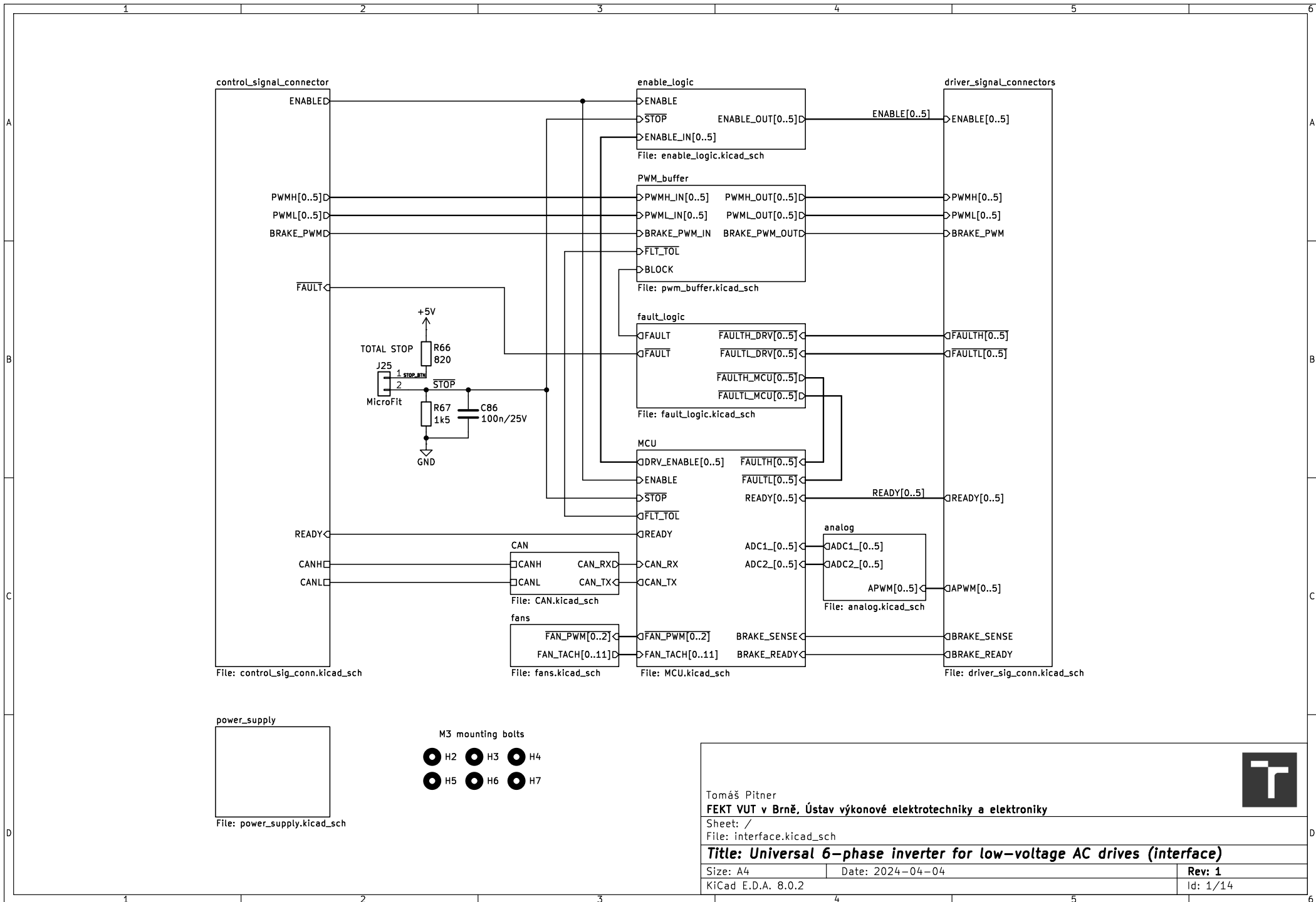
Id: 1/1





Tomáš Pitner		
FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky		
Sheet:		
File: brake_control.kicad_pcb		
<b>Title: Universal 6-phase inverter for low-voltage AC drives (brake control)</b>		
Size: A4	Date: 2024-04-04	Rev: 2
KiCad E.D.A. 8.0.2		Id: 1/1

Příloha C.5 – Řízení a budič brzdného spínače (osazovací plán – dolní strana)



Příloha C.6 – Rozhraní pro nadřazený řídicí obvod (schéma)

Tomáš Pitner  
**FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky**

Sheet: /  
 File: interface.kicad\_sch

**Title: Universal 6-phase inverter for low-voltage AC drives (interface)**

Size: A4 Date: 2024-04-04

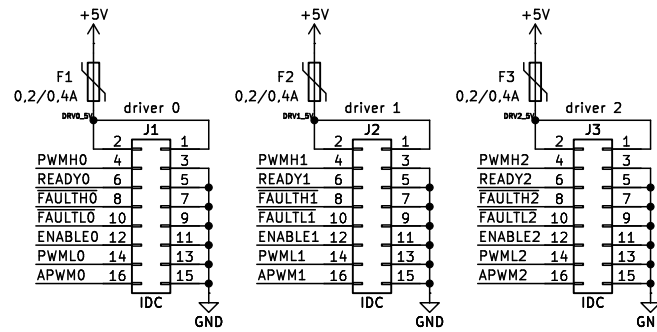
KiCad E.D.A. 8.0.2

Rev: 1

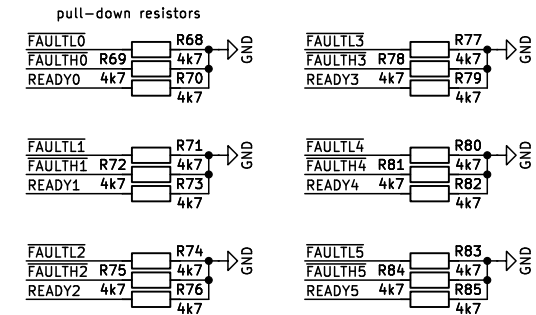
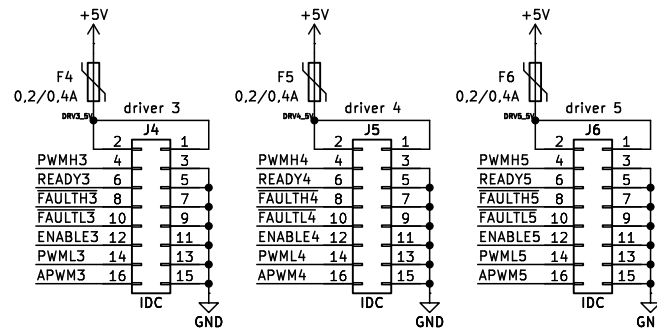
Id: 1/14



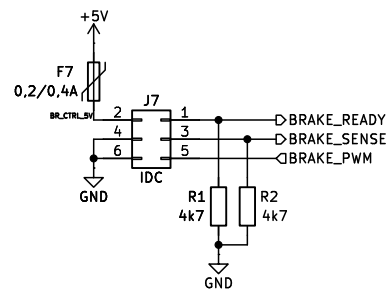
gatedriver signal connectors  
 1,2 = +5V  
 4 = PWM high switch  
 6 = READY flag  
 8 = high switch FAULT flag  
 10 = low switch FAULT flag  
 12 = driver ENABLE  
 14 = PWM low switch  
 16 = analog PWM  
 3,5,7,9,11,13,15 = GNDS



◁PWMH[0..5]  
 ◁PWML[0..5]  
 ◁ENABLE[0..5]  
 ▷FAULTH[0..5]  
 ▷FAULTL[0..5]  
 ▷READY[0..5]  
 ▷APWM[0..5]



chopper signal connector  
 1 = READY flag output  
 2 = +5V  
 3 = SENSE output  
 5 = PWM input  
 4,6 = GNDS



Tomáš Pitner  
 FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky

Sheet: /driver\_signal\_connectors/  
 File: driver\_sig\_conn.kicad\_sch

**Title: Universal 6-phase inverter for low-voltage AC drives (interface)**

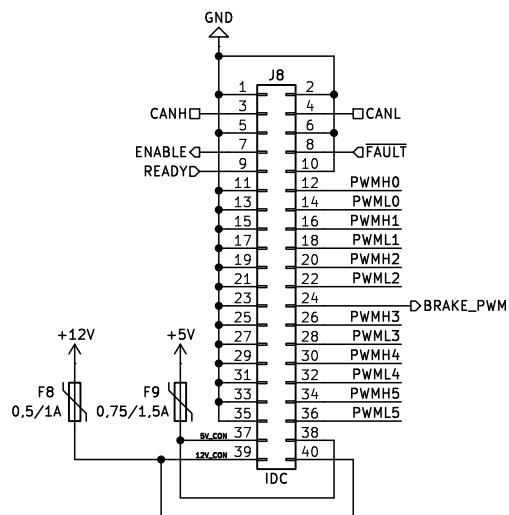
Size: A4 Date: 2024-04-04

KiCad E.D.A. 8.0.2

Rev: 1

Id: 2/14





master control signal connector

- 3 = CAN bus line high
- 4 = CAN bus line low
- 7 = inverter ENABLE
- 8 = inverter FAULT flag
- 9 = inverter READY flag
- 12 = PWM, phase A/0, HIGH switch
- 14 = PWM, phase A/0, LOW switch
- 16 = PWM, phase B/1, HIGH switch
- 18 = PWM, phase B/1, LOW switch
- 20 = PWM, phase C/2, HIGH switch
- 22 = PWM, phase C/2, LOW switch
- 24 = PWM, brake chopper
- 26 = PWM, phase D/3, HIGH switch
- 28 = PWM, phase D/3, LOW switch
- 30 = PWM, phase E/4, HIGH switch
- 32 = PWM, phase E/4, LOW switch
- 34 = PWM, phase F/5, HIGH switch
- 36 = PWM, phase F/5, LOW switch
- 37,38 = +5V
- 39,40 = +12V
- 1,2,5,6,11,13,15,17,19,21,23,25,27,29,31,33,35 = GND

all inputs (PWMs, ENABLE)  
accept both 3.3V and 5V signals

all outputs (READY, FAULT) are 5V

PWMH[0..5]

PWML[0..5]

+12V  
F8  
0,5/1A

+5V  
F9  
0,75/1,5A

5V.CON  
12V.CON

IDC

BRAKE\_PWM

Tomáš Pitner

FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky

Sheet: /control\_signal\_connector/

File: control\_sig\_conn.kicad\_sch

**Title: Universal 6-phase inverter for low-voltage AC drives (interface)**

Size: A4

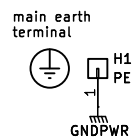
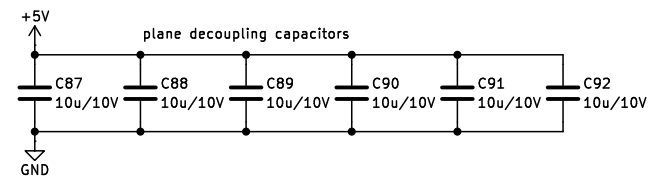
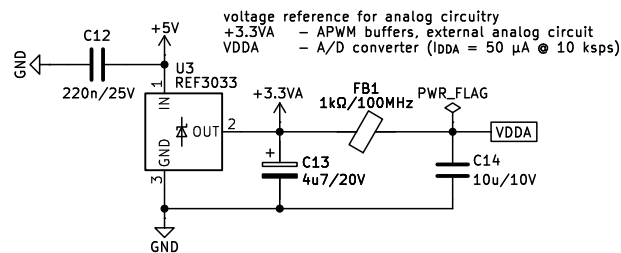
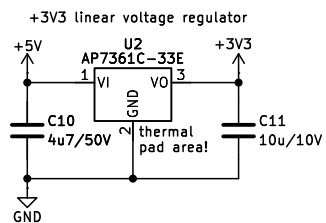
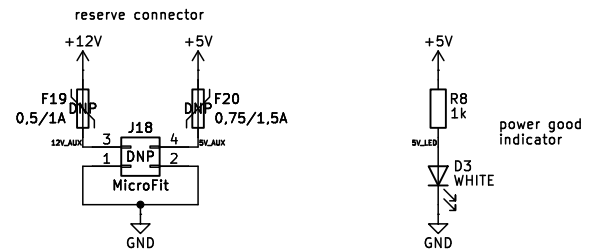
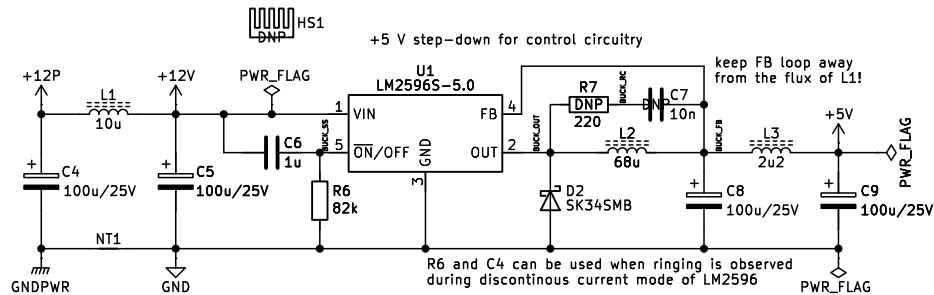
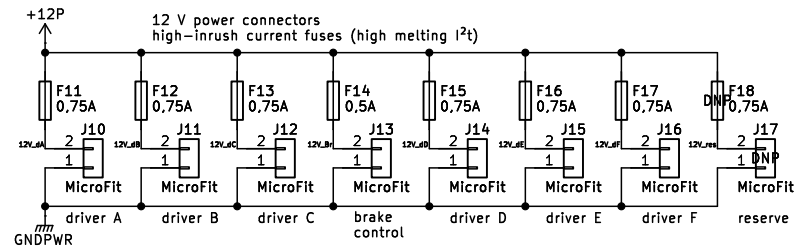
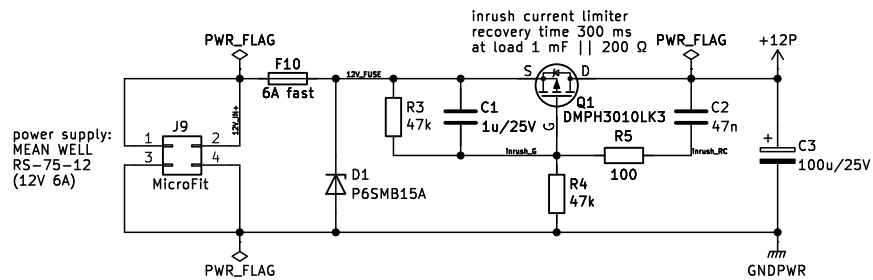
Date: 2024-04-04

Rev: 1

KiCad E.D.A. 8.0.2

Id: 3/14





all 100µF/25V capacitors are solid-polymer electrolytic

Tomáš Pitner  
FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky

Sheet: /power\_supply/  
File: power\_supply.kicad\_sch

**Title: Universal 6-phase inverter for low-voltage AC drives (interface)**

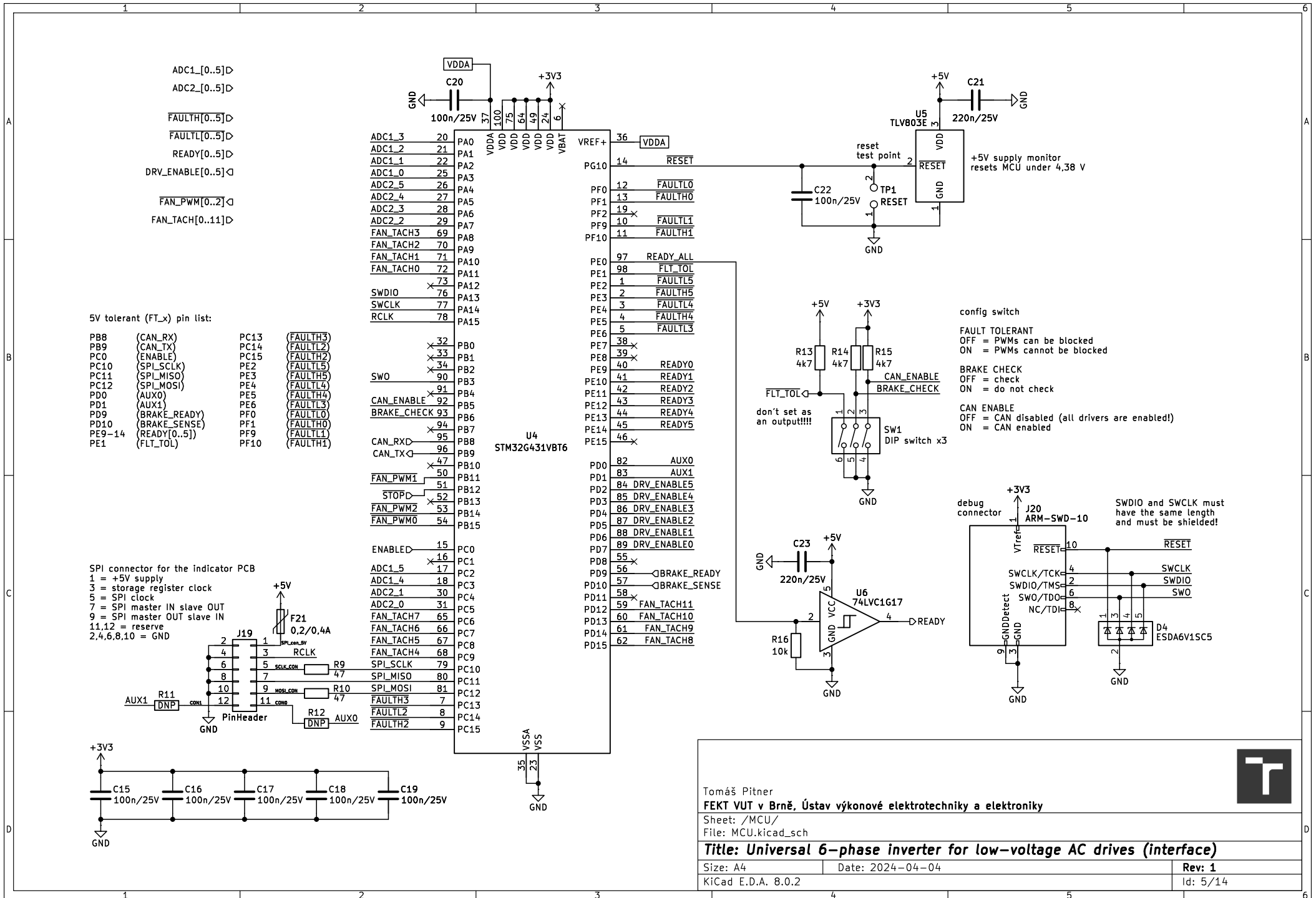
Size: A4 Date: 2024-04-04

KiCad E.D.A. 8.0.2

Rev: 1

Id: 4/14





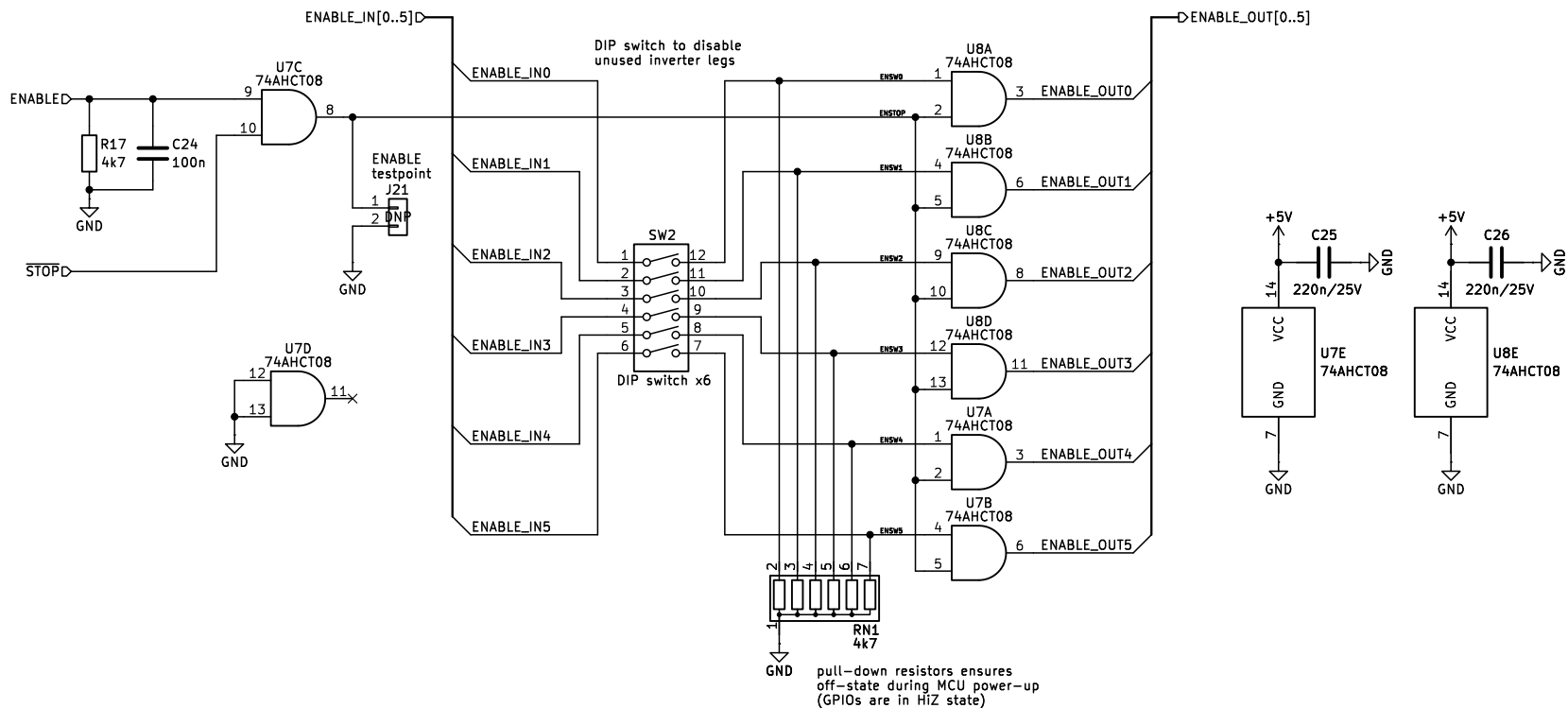
Tomáš Pitner  
FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky

Sheet: /MCU/  
File: MCU.kicad\_sch

**Title: Universal 6-phase inverter for low-voltage AC drives (interface)**

Size: A4	Date: 2024-04-04	Rev: 1
KiCad E.D.A. 8.0.2		Id: 5/14

Příloha C.6 – Rozhraní pro nadřazený řídicí obvod (schéma)



Tomáš Pitner  
**FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky**

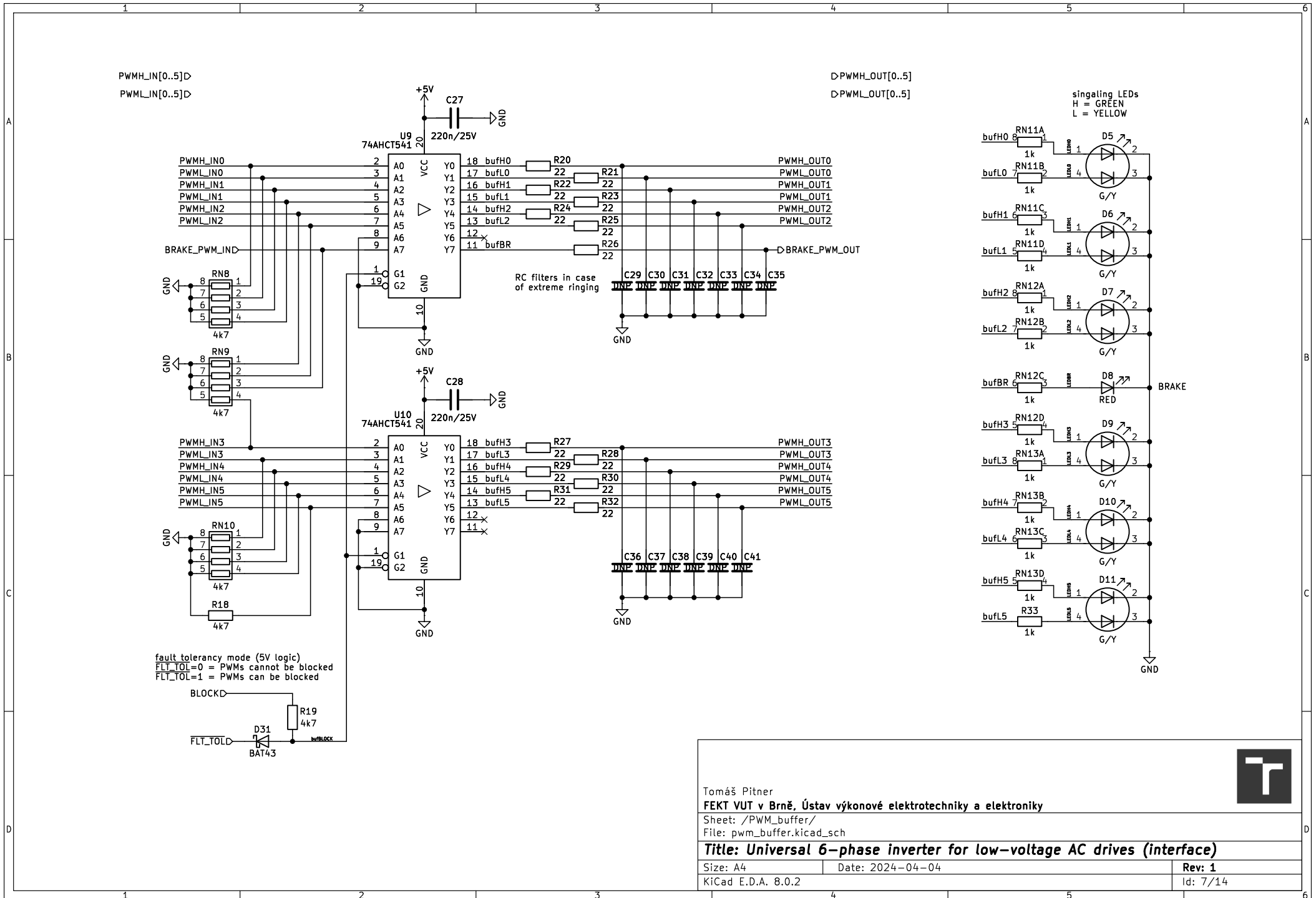
Sheet: /enable\_logic/  
 File: enable\_logic.kicad\_sch

**Title: Universal 6-phase inverter for low-voltage AC drives (interface)**

Size: A4 Date: 2024-04-04  
 KiCad E.D.A. 8.0.2

Rev: 1  
 Id: 6/14





PWMH\_IN[0..5]  
PWML\_IN[0..5]

▷PWMH\_OUT[0..5]  
▷PWML\_OUT[0..5]

singaling LEDs  
H = GREEN  
L = YELLOW

fault tolerancy mode (5V logic)  
FLT\_TOL=0 = PWMs cannot be blocked  
FLT\_TOL=1 = PWMs can be blocked

Tomáš Pitner  
FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky  
Sheet: /PWM\_buffer/  
File: pwm\_buffer.kicad\_sch

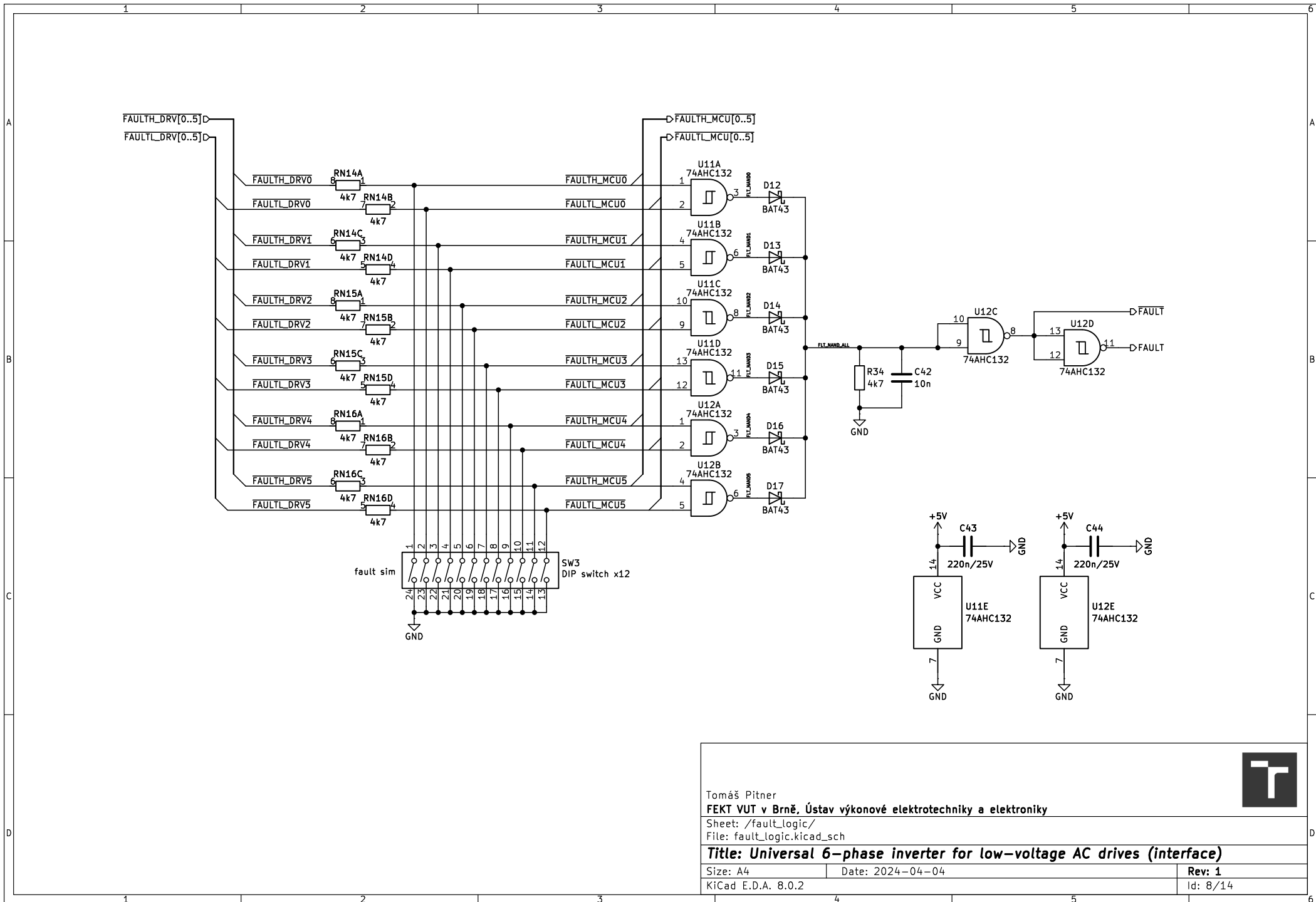
**Title: Universal 6-phase inverter for low-voltage AC drives (interface)**

Size: A4 Date: 2024-04-04  
KiCad E.D.A. 8.0.2

Rev: 1  
Id: 7/14

Příloha C.6 – Rozhraní pro nadřazený řídicí obvod (schéma)





Tomáš Pitner  
FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky

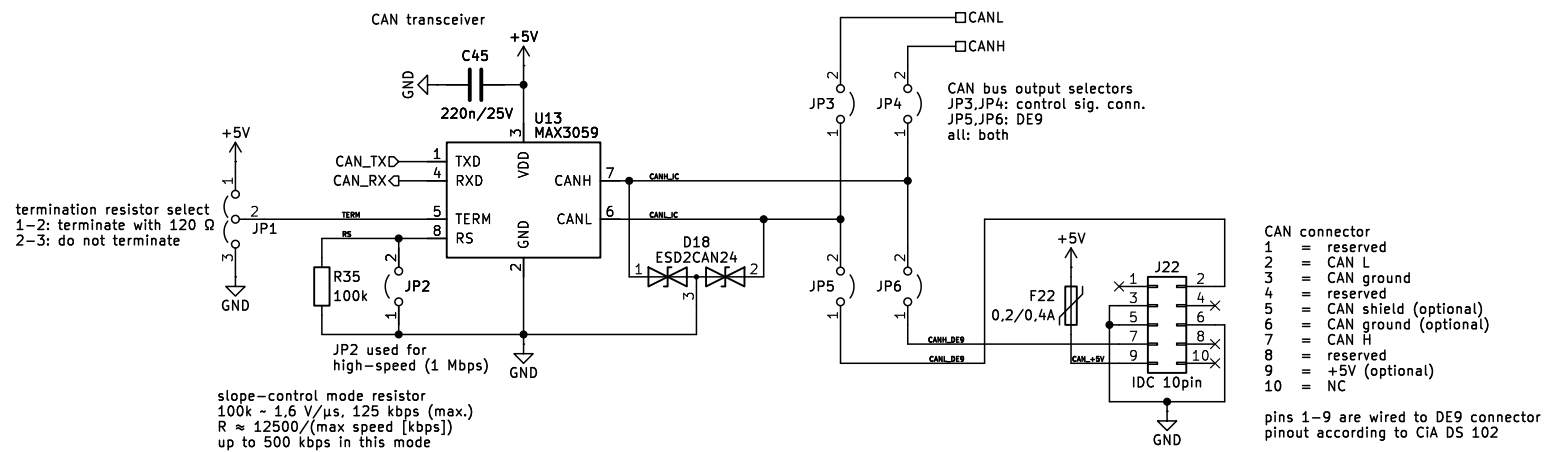
Sheet: /fault\_logic/  
File: fault\_logic.kicad\_sch

**Title: Universal 6-phase inverter for low-voltage AC drives (interface)**

Size: A4 Date: 2024-04-04

Rev: 1  
Id: 8/14





Tomáš Pitner  
FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky

Sheet: /CAN/  
File: CAN.kicad\_sch

**Title: Universal 6-phase inverter for low-voltage AC drives (interface)**

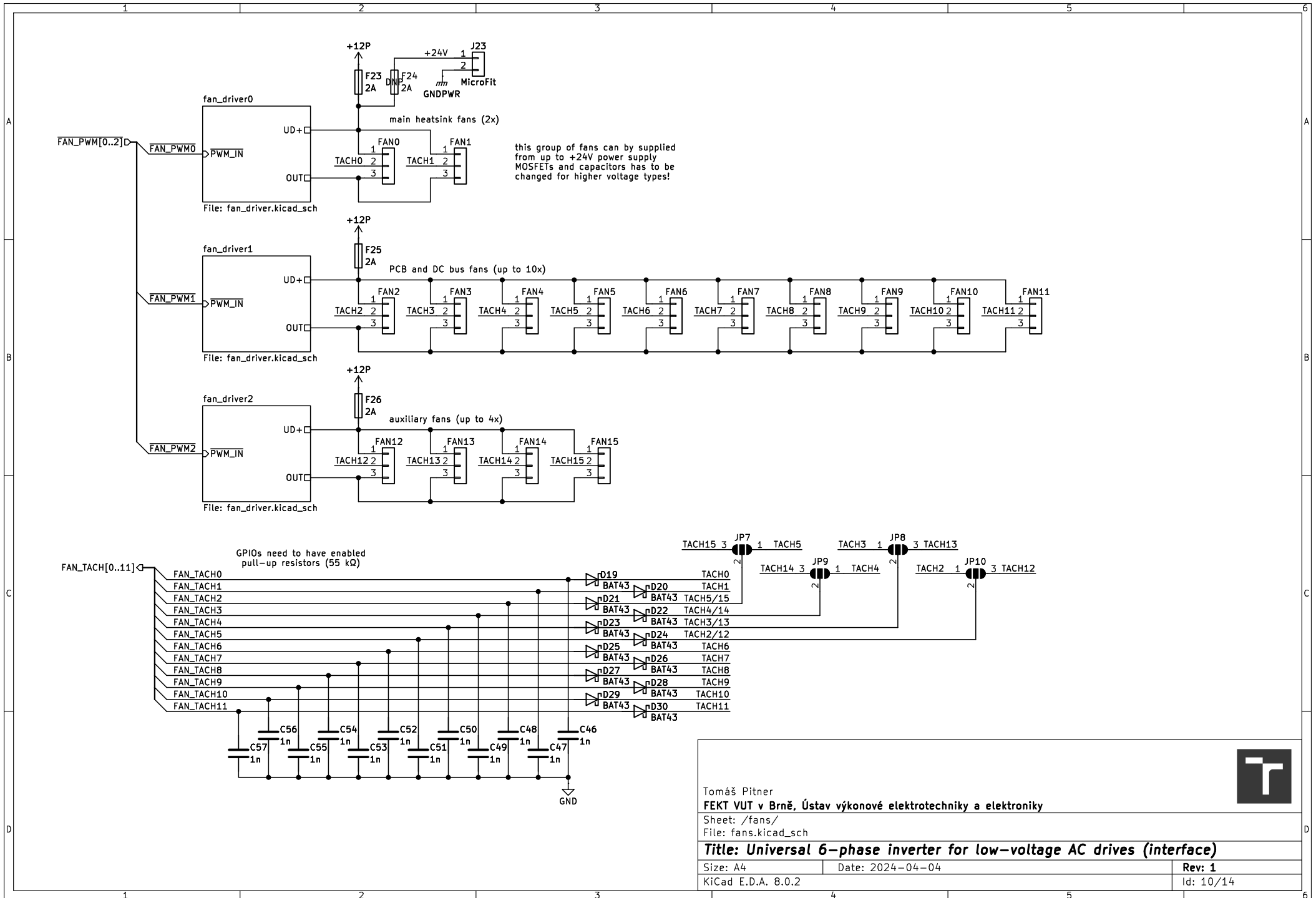
Size: A4 Date: 2024-04-04


Rev: 1

KiCad E.D.A. 8.0.2

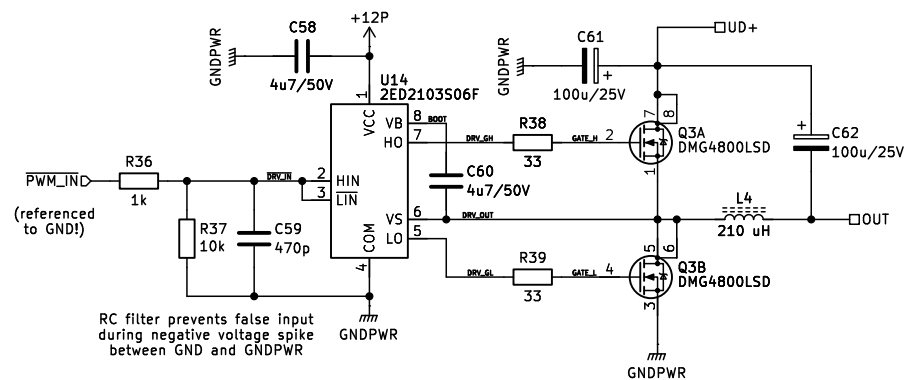
Id: 9/14





	
Tomáš Pitner <b>FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky</b>	
Sheet: /fans/ File: fans.kicad_sch	
<b>Title: Universal 6-phase inverter for low-voltage AC drives (interface)</b>	
Size: A4	Date: 2024-04-04
KiCad E.D.A. 8.0.2	Rev: 1 Id: 10/14

Příloha C.6 – Rozhraní pro nadřazený řídicí obvod (schéma)



Tomáš Pitner  
 FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky

Sheet: /fans/fan\_driver0/  
 File: fan\_driver.kicad\_sch

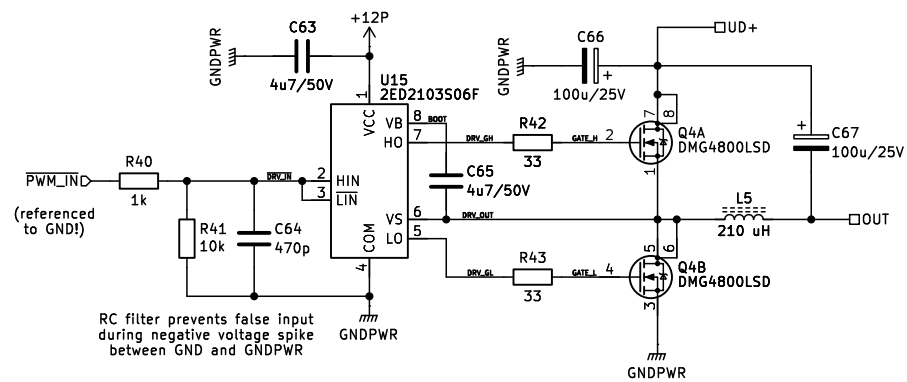
**Title: Universal 6-phase inverter for low-voltage AC drives (interface)**

Size: A4 Date: 2024-04-04

Rev: 1

KiCad E.D.A. 8.0.2

Id: 11/14



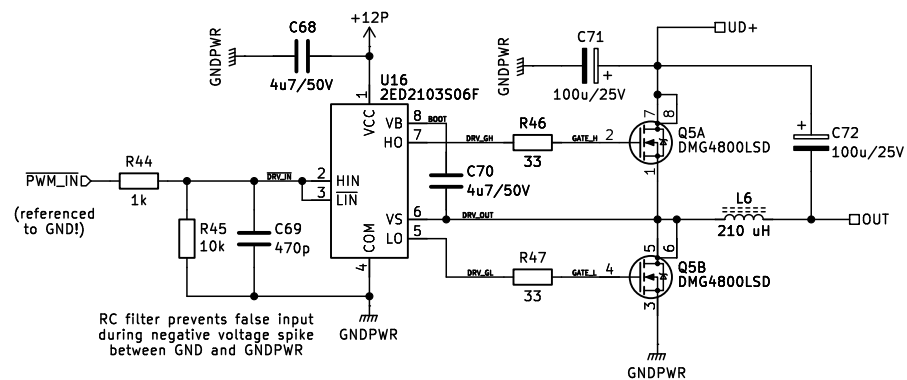
Tomáš Pitner  
**FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky**

Sheet: /fans/fan\_driver1/  
 File: fan\_driver.kicad\_sch

**Title: Universal 6-phase inverter for low-voltage AC drives (interface)**

Size: A4 Date: 2024-04-04

Rev: 1  
 Id: 12/14



Tomáš Pitner  
**FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky**

Sheet: /fans/fan\_driver2/  
 File: fan\_driver.kicad\_sch

**Title: Universal 6-phase inverter for low-voltage AC drives (interface)**

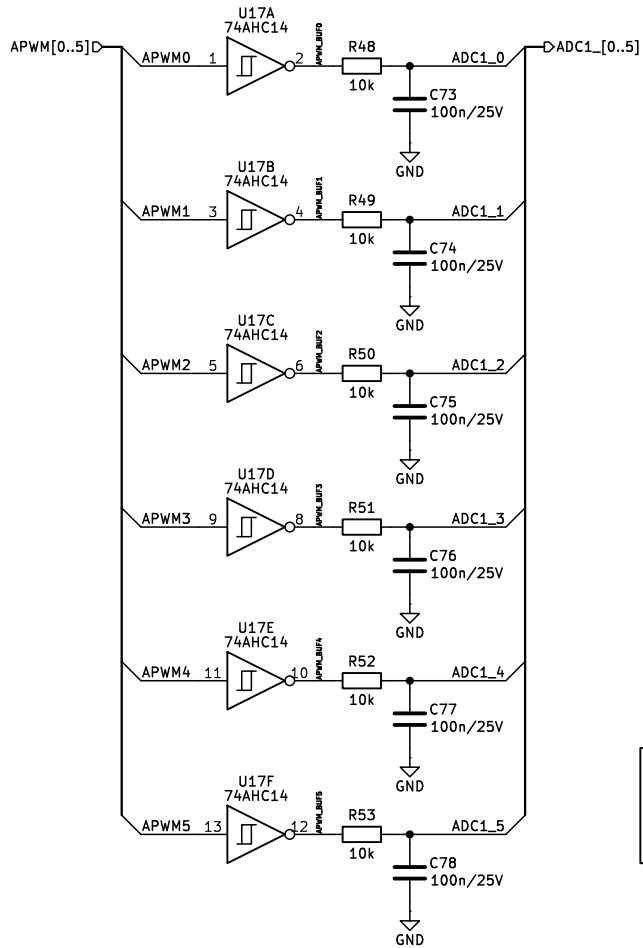
Size: A4 Date: 2024-04-04

Rev: 1

KiCad E.D.A. 8.0.2

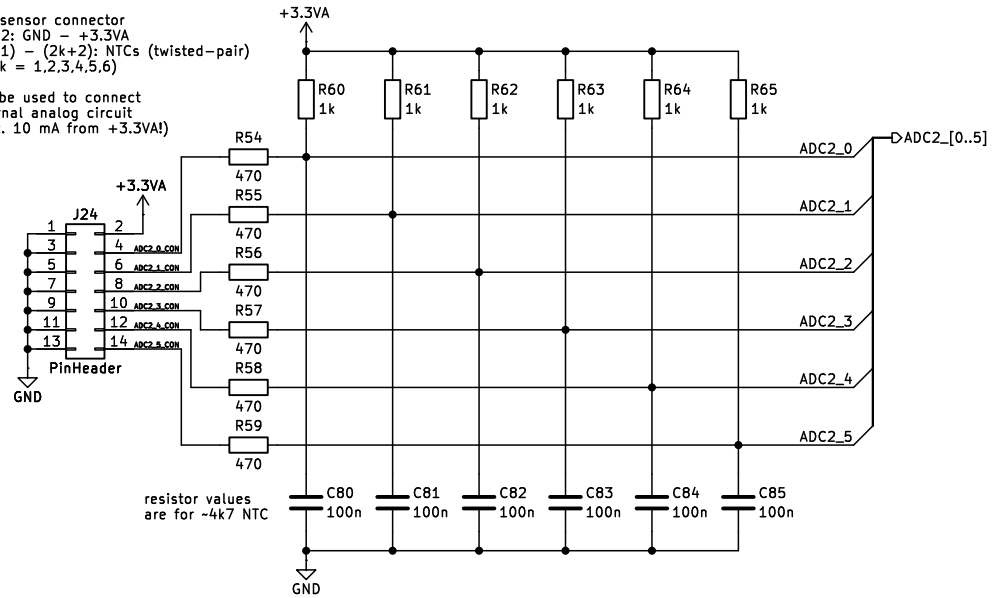
Id: 13/14

buffers are used to normalize 5 V APWM signals to 3,3 V level  
RC low-pass ( $f_c = 159 \text{ Hz}$ , PWM is  $\sim 400 \text{ kHz}$ )

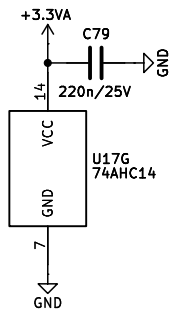


NTC sensor connector  
1 - 2: GND - +3.3VA  
(2k+1) - (2k+2): NTCs (twisted-pair)  
(for  $k = 1,2,3,4,5,6$ )

can be used to connect  
external analog circuit  
(max. 10 mA from +3.3VA!)



resistor values  
are for -4k7 NTC



Tomáš Pitner  
FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky

Sheet: /analog/  
File: analog.kicad\_sch

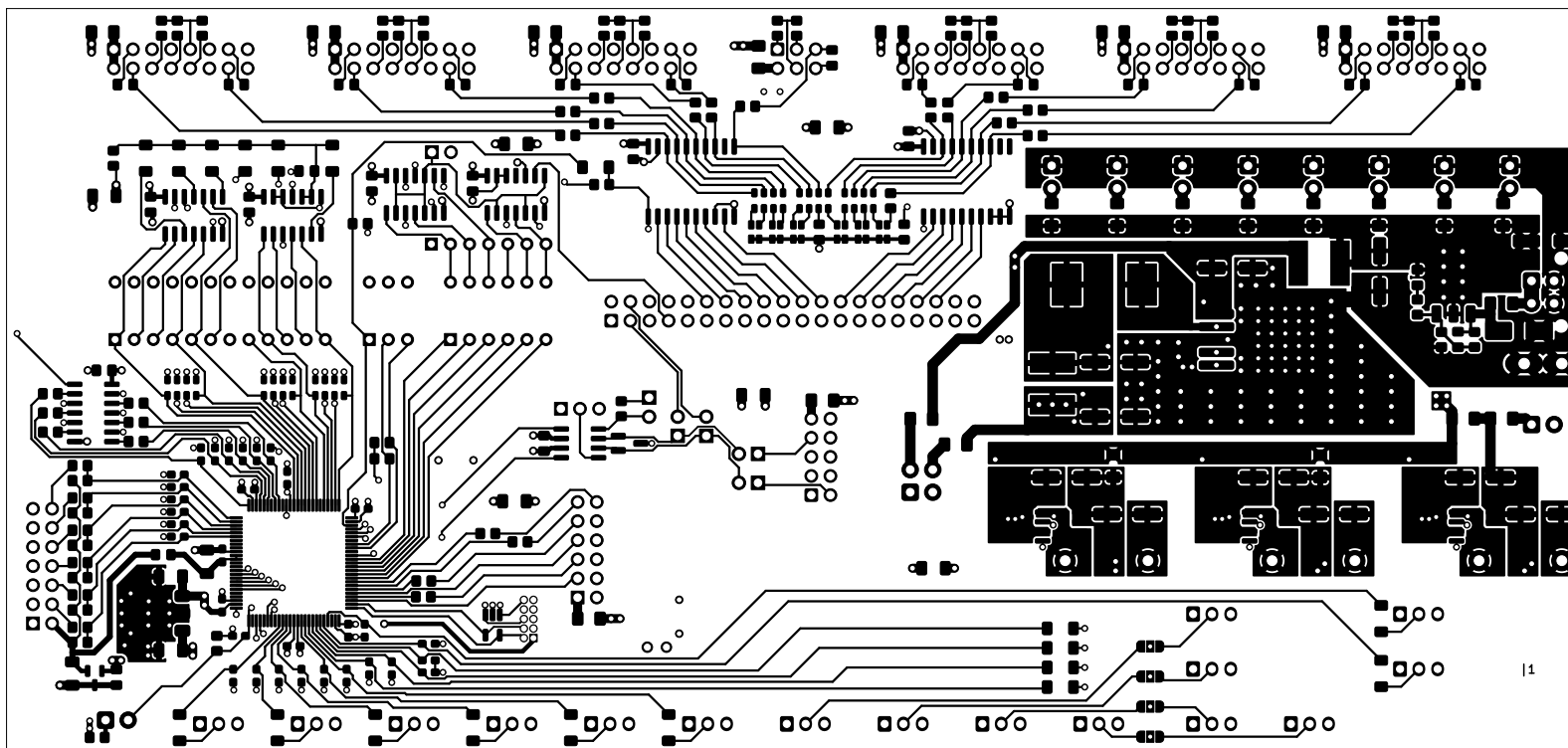
**Title: Universal 6-phase inverter for low-voltage AC drives (interface)**

Size: A4 Date: 2024-04-04

Rev: 1

KiCad E.D.A. 8.0.2

Id: 14/14



Tomáš Pitner  
FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky

Sheet:  
File: interface.kicad\_pcb

**Title: Universal 6-phase inverter for low-voltage AC drives (interface)**

Size: A4 Date: 2024-04-04

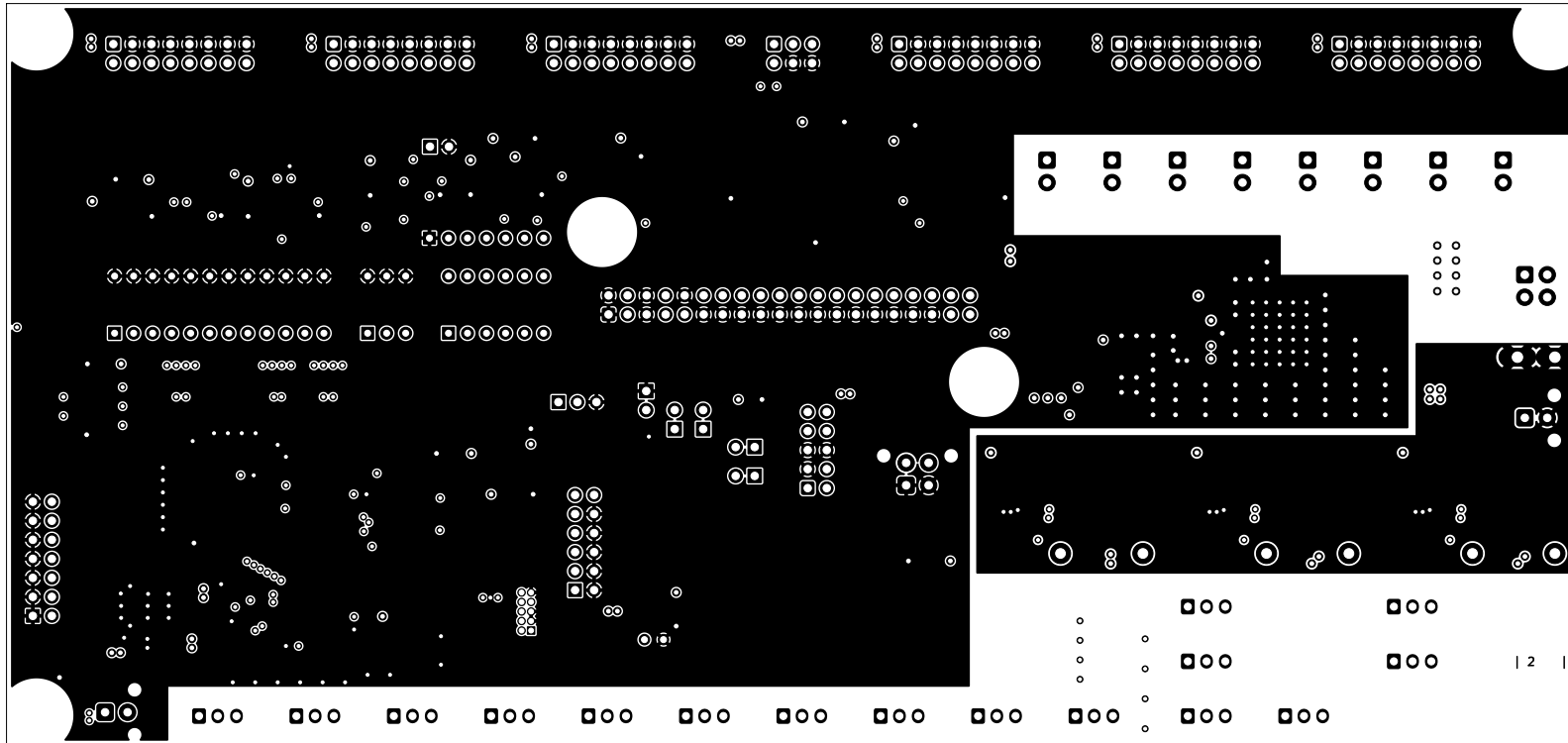
KiCad E.D.A. 8.0.2

Rev: 1

Id: 1/1







Tomáš Pitner  
 FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky

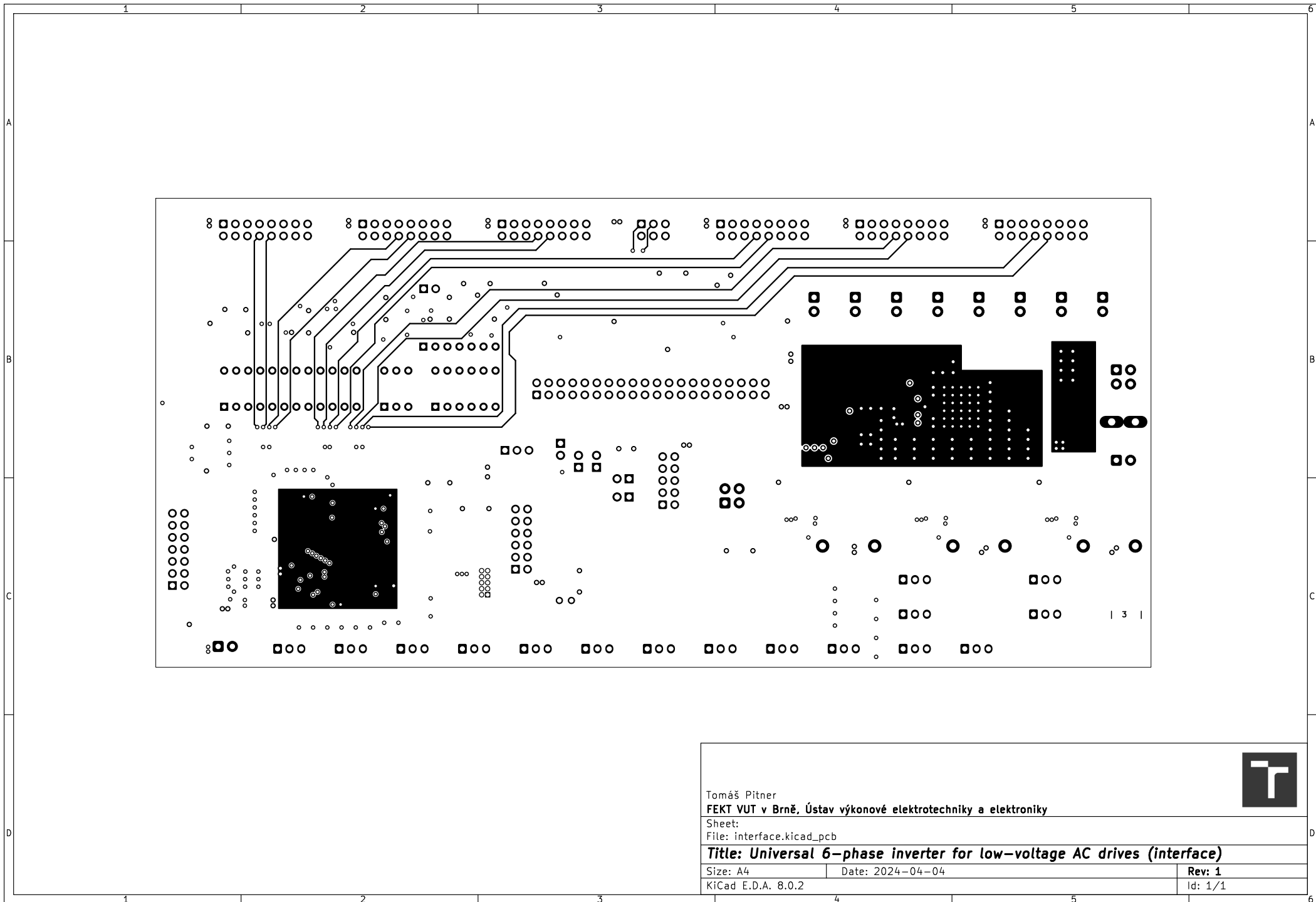
Sheet:  
 File: interface.kicad\_pcb


**Title: Universal 6-phase inverter for low-voltage AC drives (interface)**

Size: A4 Date: 2024-04-04  
 KiCad E.D.A. 8.0.2

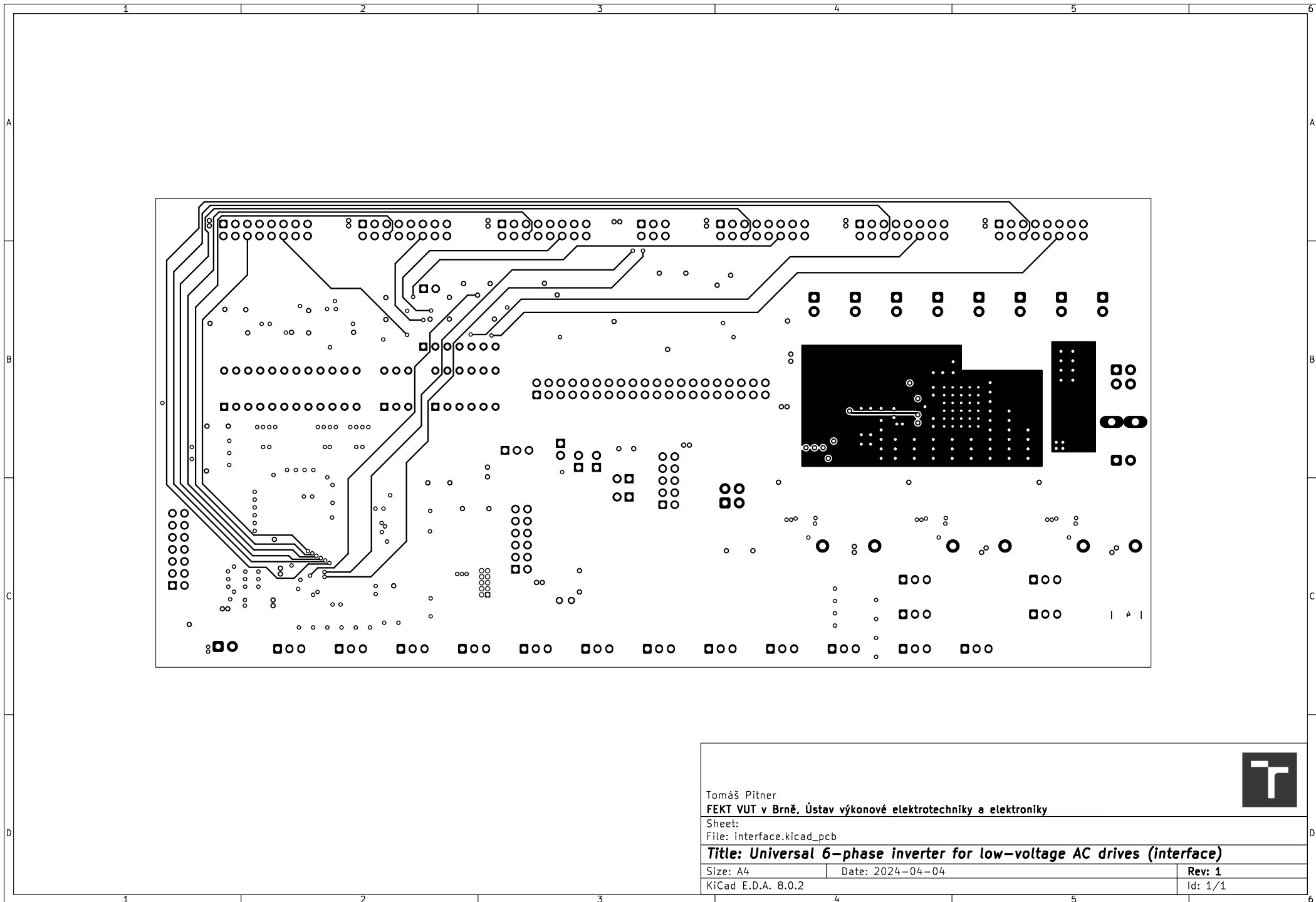
Rev: 1  
 Id: 1/1






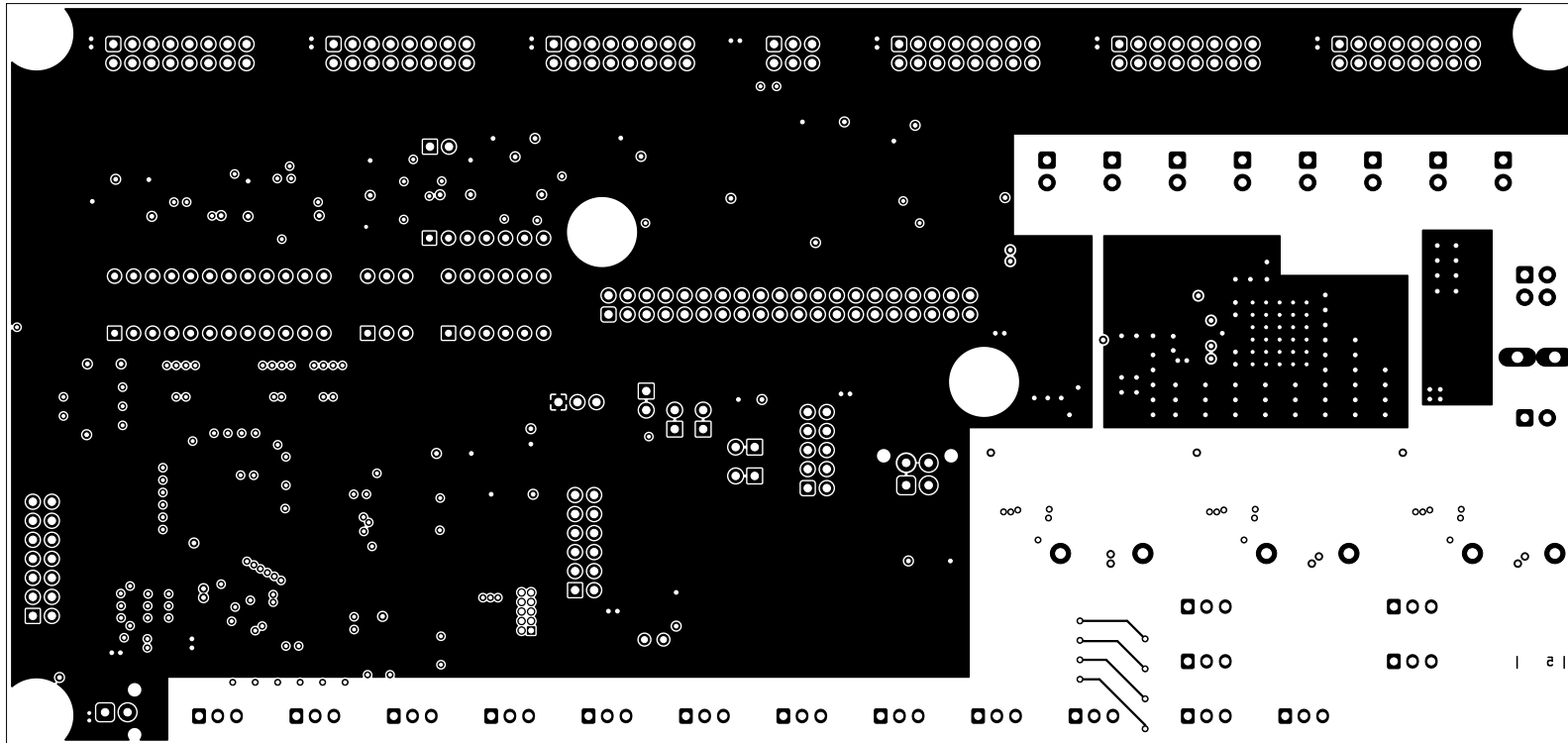
Tomáš Pitner <b>FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky</b>		
Sheet: File: interface.kicad_pcb		
<b>Title: Universal 6-phase inverter for low-voltage AC drives (interface)</b>		
Size: A4	Date: 2024-04-04	Rev: 1
KiCad E.D.A. 8.0.2		Id: 1/1


Příloha C.6 – Rozhraní pro nadřazený řídicí obvod (plošný spoj – 2. vnitřní vrstva)

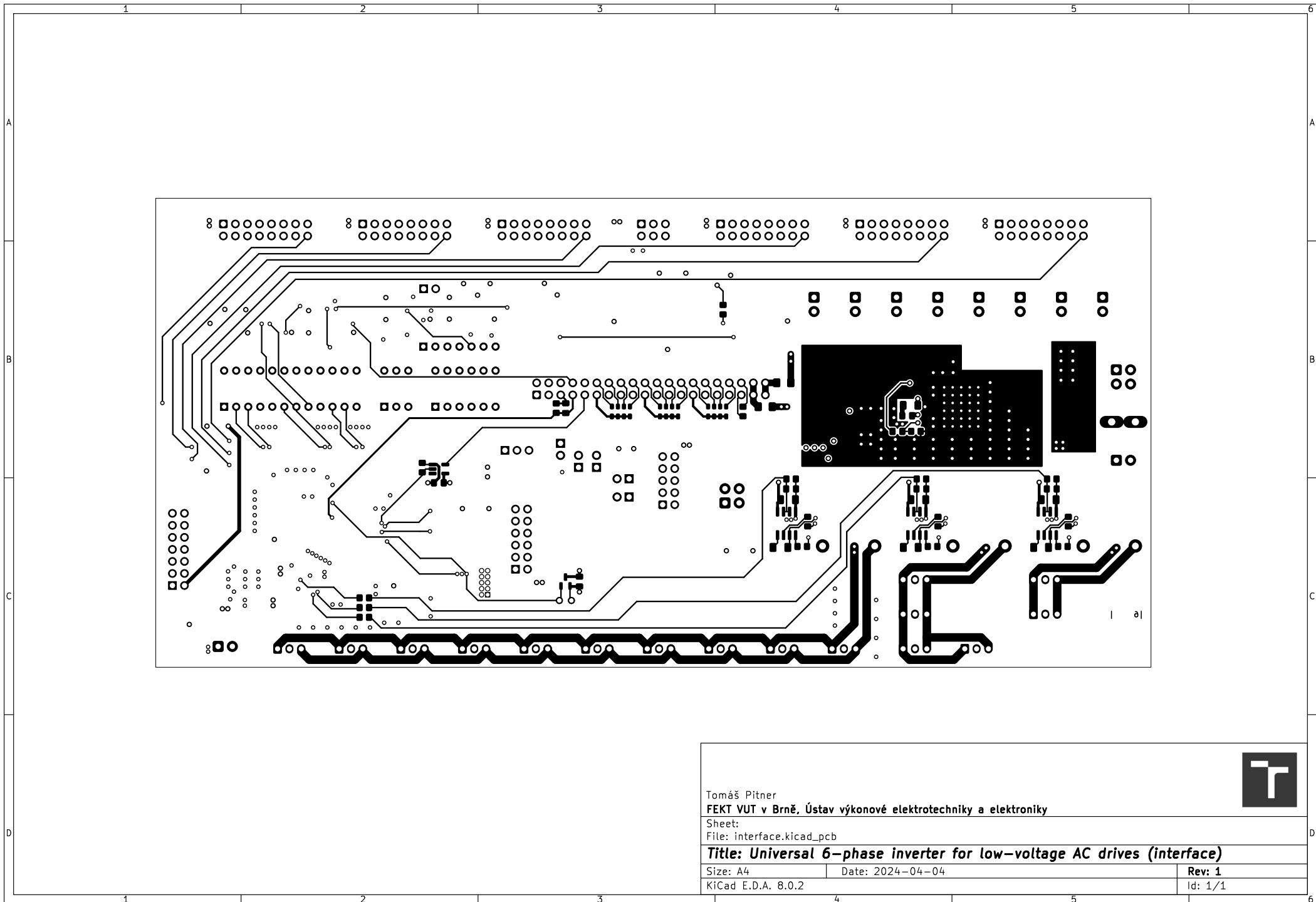



Tomáš Pitner <b>FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky</b>		
Sheet: File: interface.kicad_pcb		
<b>Title: Universal 6-phase inverter for low-voltage AC drives (interface)</b>		
Size: A4	Date: 2024-04-04	Rev: 1
KiCad E.D.A. 8.0.2		Id: 1/1

Příloha C.6 – Rozhraní pro nadřazený řídicí obvod (plošný spoj – 3. vnitřní vrstva)

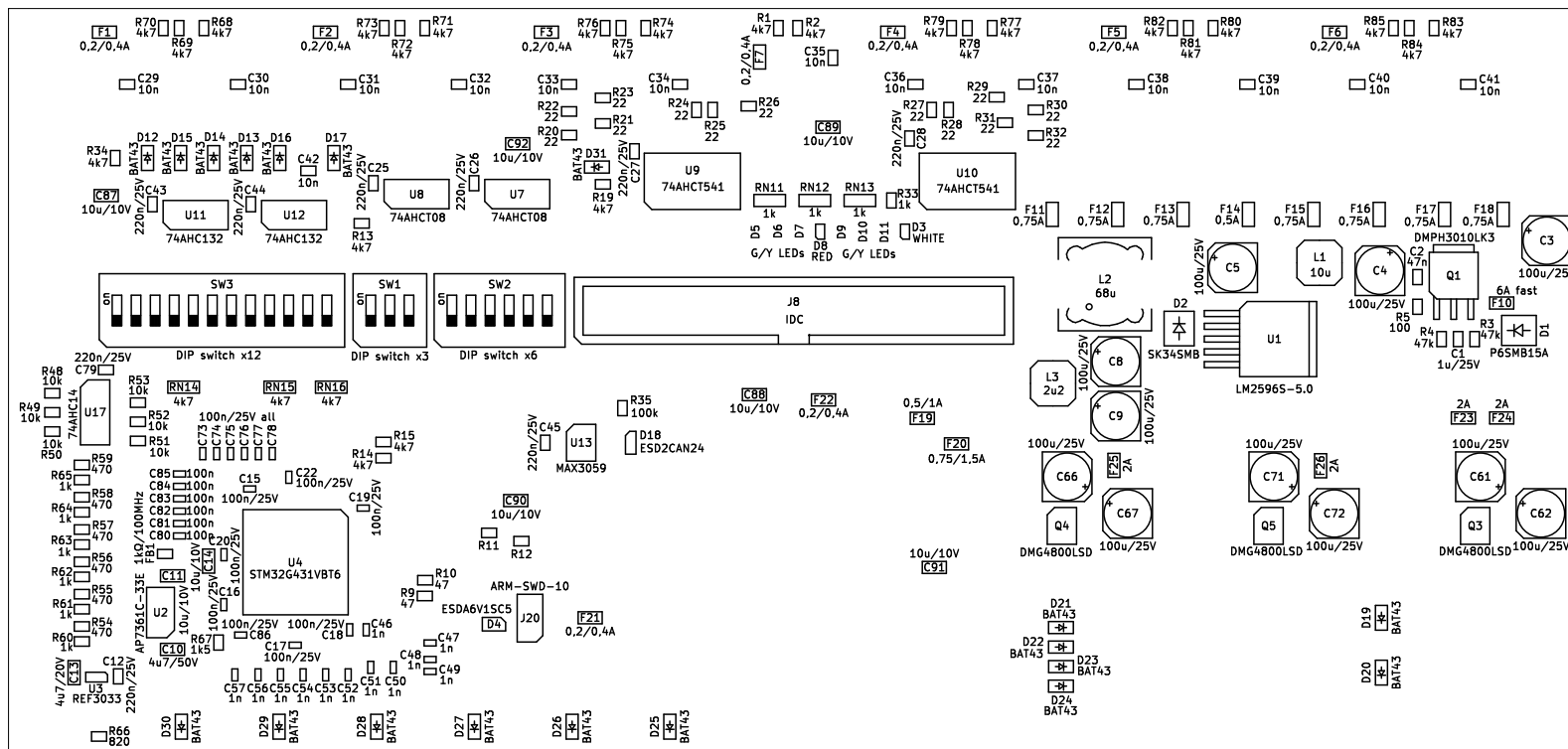



Tomáš Pitner		
FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky		
Sheet:		
File: interface.kicad_pcb		
<b>Title: Universal 6-phase inverter for low-voltage AC drives (interface)</b>		
Size: A4	Date: 2024-04-04	Rev: 1
KiCad E.D.A. 8.0.2		Id: 1/1



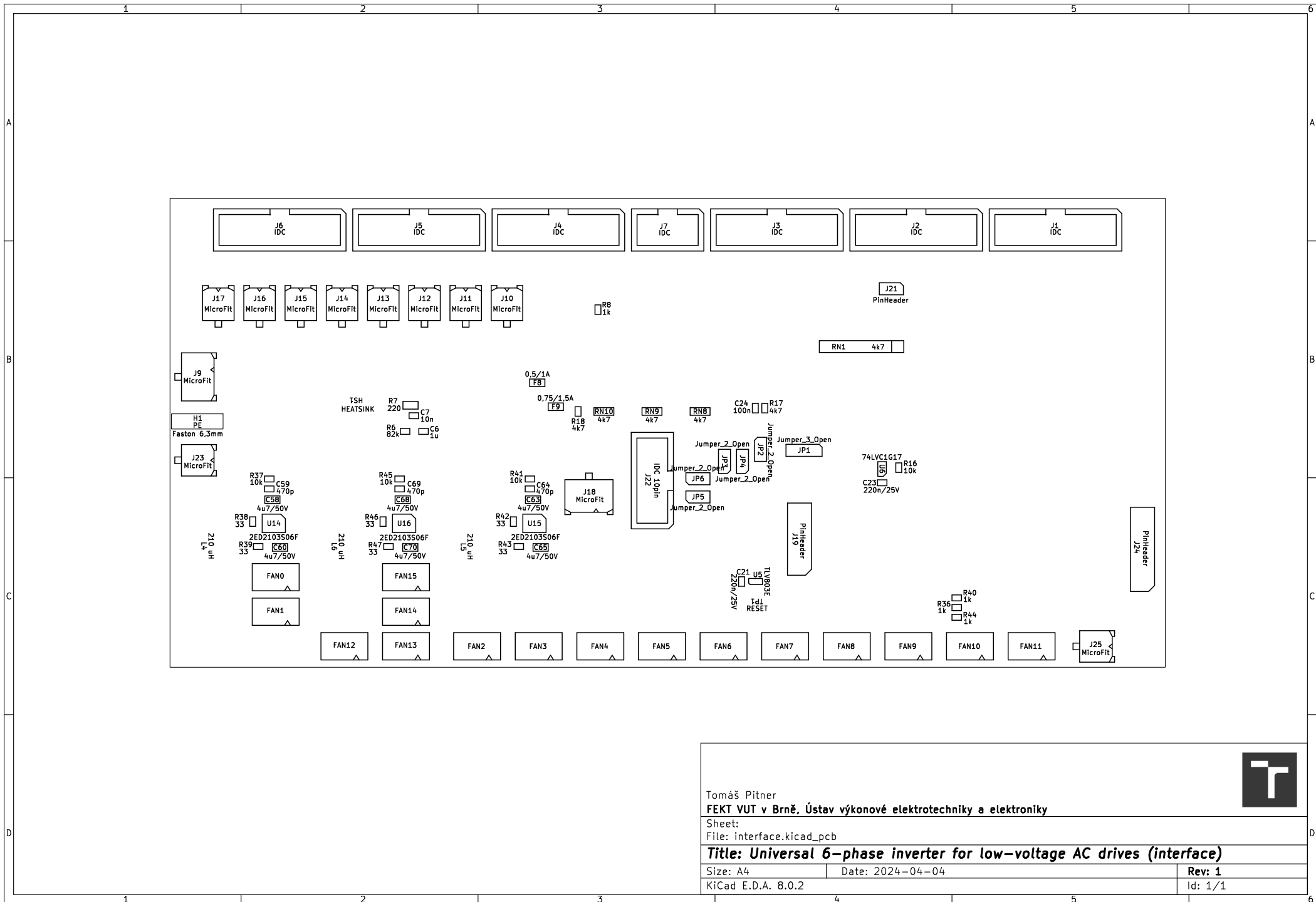
Tomáš Pitner		
FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky		
Sheet:		
File: interface.kicad_pcb		
<b>Title: Universal 6-phase inverter for low-voltage AC drives (interface)</b>		
Size: A4	Date: 2024-04-04	Rev: 1
KiCad E.D.A. 8.0.2		Id: 1/1

Příloha C.6 – Rozhraní pro nadřazený řídicí obvod (plošný spoj – dolní vrstva)

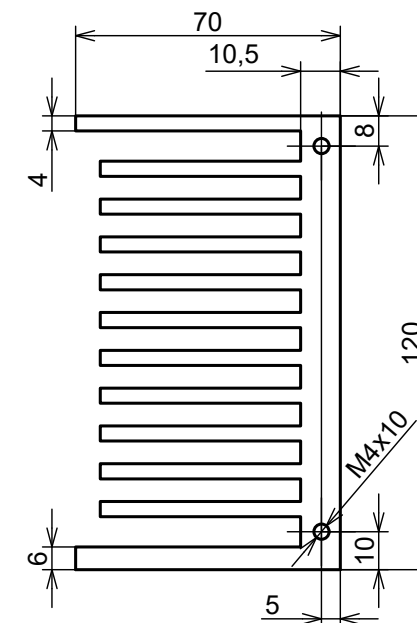
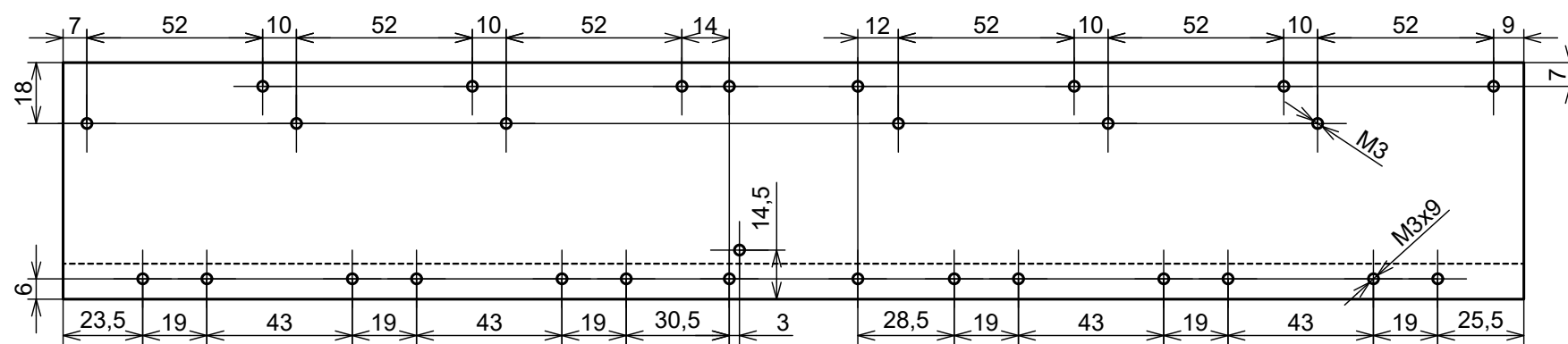
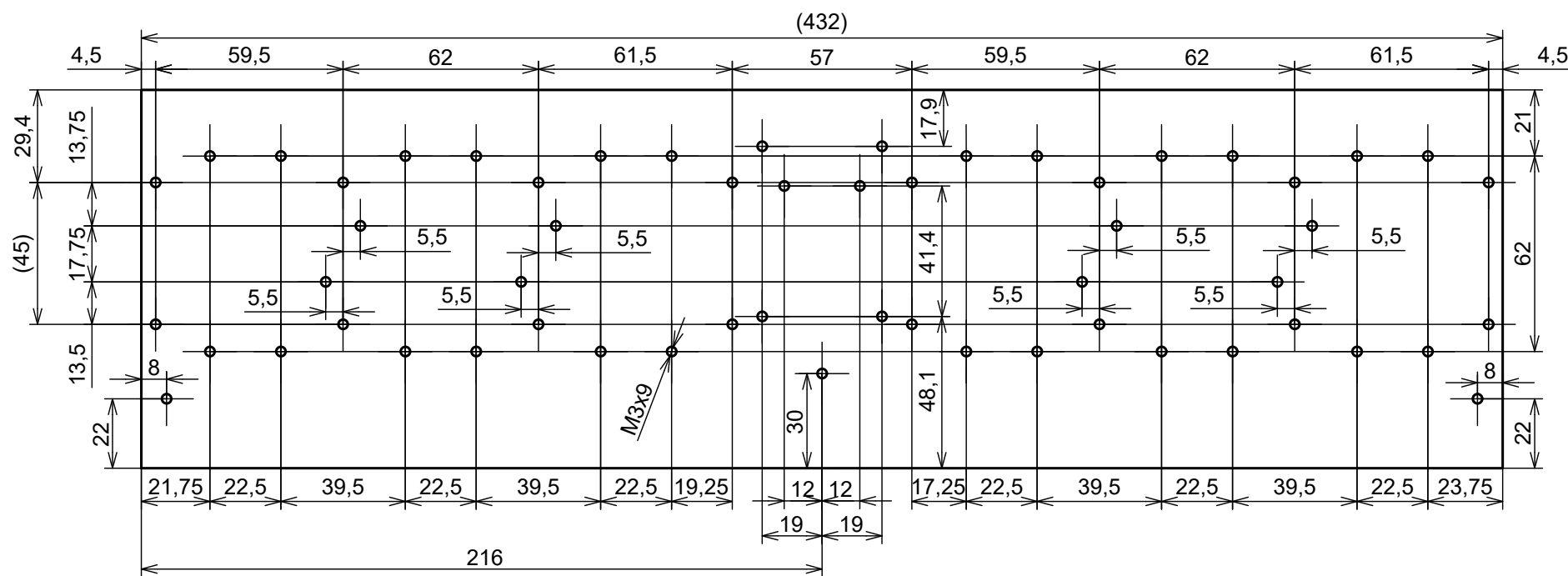
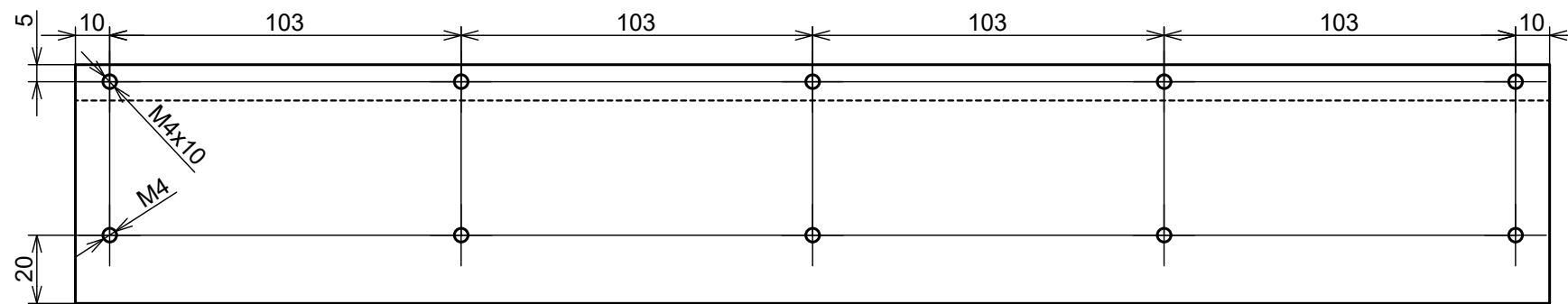


			
		Tomáš Pitner <b>FEKT VUT v Brně, Ústav výkonové elektrotechniky a elektroniky</b> Sheet: File: interface.kicad_pcb	
<b>Title: Universal 6-phase inverter for low-voltage AC drives (interface)</b>			
Size: A4	Date: 2024-04-04	Rev: 1	
KiCad E.D.A. 8.0.2		Id: 1/1	

Příloha C.6 – Rozhraní pro nadřazený řídicí obvod (osazovací plán – horní strana)



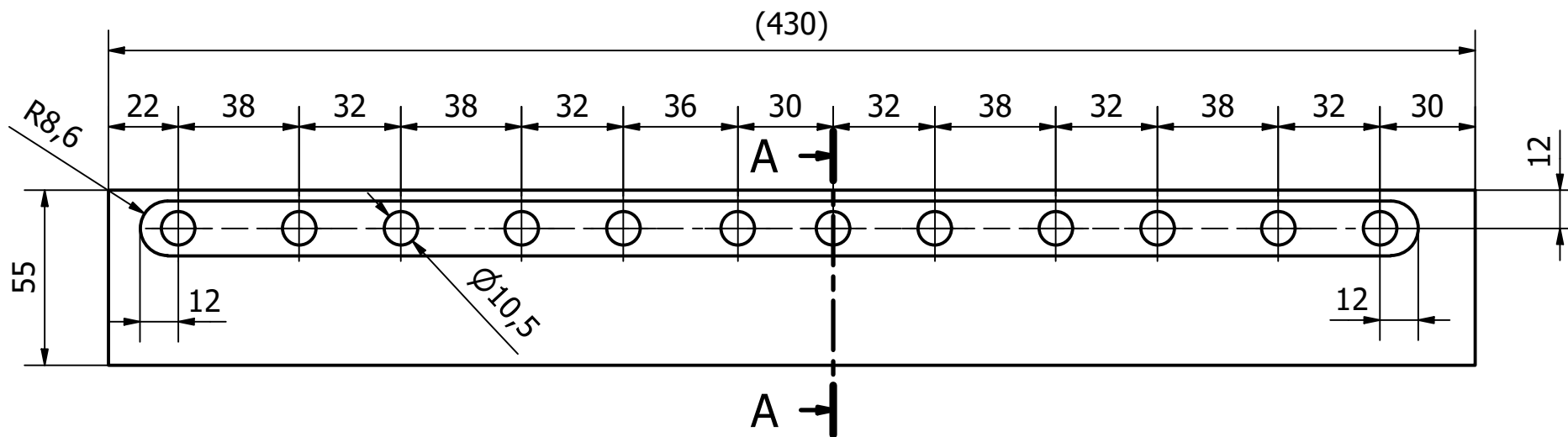
Příloha C.6 – Rozhraní pro nadřazený řídicí obvod (osazovací plán – dolní strana)



FORMÁT A3  
MĚŘÍTKO 1:2  
JEDNOTKY mm

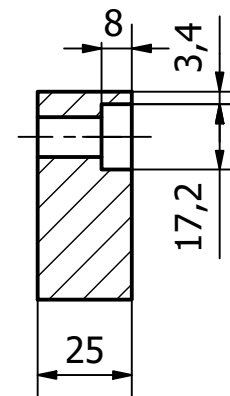
díry do základny: závit M3, hloubka 9 mm  
díry do boků: závit M4, hloubka 10 mm  
díry zesodu: závit M4, hloubka 10 mm/skrz  
díry zvrchu: závit M3, hloubka 9 mm/skrz





A-A ( 1 : 2 )

šířka drážky 17,2 mm - musí jít nasusnout hlava šroubu s šestihrannou hlavou M10! (s = 17 mm)



FORMÁT A4  
MĚŘÍTKO 1:2  
JEDNOTKY mm