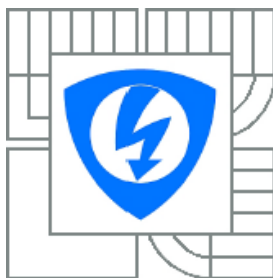




VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ
BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH
TECHNOLOGIÍ

ÚSTAV AUTOMATIZACE A MĚŘICÍ TECHNIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF CONTROL AND INSTRUMENTATION

ZPRACOVÁNÍ SIGNÁLU Z DIGITÁLNÍHO MIKROFONU

DIGITAL MICROPHONE SIGNAL PROCESSING

DIPLOMOVÁ PRÁCE
MASTER'S THESIS

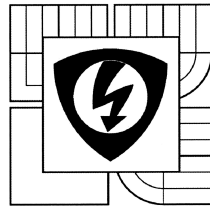
AUTOR PRÁCE
AUTHOR

Bc. MARTIN VYKYDAL

VEDOUCÍ PRÁCE
SUPERVISOR

Ing. ZDENĚK HAVRÁNEK, Ph.D.

BRNO 2011



VYSOKÉ UČENÍ
TECHNICKÉ V BRNĚ

Fakulta elektrotechniky
a komunikačních technologií

Ústav automatizace a měřicí techniky

Diplomová práce

magisterský navazující studijní obor
Kybernetika, automatizace a měření

Student: Bc. Martin Vykydal

Ročník: 2

ID: 88468

Akademický rok: 2010/11

NÁZEV TÉMATU:

Zpracování signálu z digitálního mikrofону

POKYNY PRO VYPRACOVÁNÍ:

- 1) Seznamte se s MEMS mikrofony s digitálním výstupem firem Analog Devices a Knowles Acoustic. Proveďte literární průzkum metod zpracování (decimace) 1-bitového signálu a odpovídající digitální filtrace. Zaměřte se zejména na filtry typu CIC a FIR filtry.
- 2) Navrhněte, simulačně ověřte a prakticky realizujte vhodnou kombinaci filtrů pro zpracování digitálního 1-bitového signálu v hradlovém poli Xilinx. Výstupní digitální signál z hradlového pole bude přenášen po sběrnici SPI. Předpokládá se programování v jazyce VHDL.
- 3) Ověřte vlastnosti realizovaného decimátoru při použití digitálního mikrofónu SPM0405HD od firmy Knowles Acoustic. Digitální data vysílaná po sběrnici SPI přeneste do počítače pomocí měřicí karty NI USB-8451 a vytvořte aplikaci pro jejich zobrazení a vyhodnocení.

DOPORUČENÁ LITERATURA:

- [1] Knowles Acoustics: Digital "Mini" SiSonic Microphone Specification - Halogen Free, SPM0405HD4H. Dostupný z <http://www.knowles.com/search/prods_pdf/SPM0405HD4H-WB.PDF>.
- [2] Analog Devices: iMEMS® Microphone Omni Directional Microphone, ADMP421. Dostupný z <http://www.analog.com/static/imported-files/data_sheets/ADMP421.pdf>.
- [3] ALTERA: Application Note 455 - Understanding CIC Compensation Filters [online]. April 2007, ver. 1.0. [cit. 2010-08-15]. Dostupný z WWW: <<http://www.altera.com/literature/an/an455.pdf>>.
- [4] Firemní literatura Xilinx, Analog Devices, Knowles Acoustics, Akustika.

Termín zadání: 7.2.2011

Termín odevzdání: 23.5.2011

Vedoucí práce: Ing. Zdeněk Havránek, Ph.D.

Konzultanti diplomové práce:

prof. Ing. Pavel Jura, CSc.

předseda oborové rady

UPOZORNĚNÍ:

Autor diplomové práce nesmí při vytváření diplomové práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé hlavy VIII 4 Trestního zákoníku č. 40/2009 Sb.



Abstrakt

Cílem této práce je implementace digitálních decimačních filtrů do programovatelného hradlového pole. Součástí práce je také popis technologie MEMS včetně srovnání mikrofonů s technologií MEMS různých výrobců. Další část textu je také věnována sigma-delta modulaci. Stěžejní částí práce je ovšem návrh a implementace digitálních filtrů CIC a FIR pro zpracování signálu z digitálního mikrofonu, včetně simulací a ověření vlastností navržených filtrů v programu Matlab.

Klíčová slova

MEMS, mikrofon, sigma – delta modulace, programovatelné hradlové pole, decimace signálu, digitální filtr, CIC filtr, FIR filtr.

Abstract

The aim of this work is to implement digital filters into programmable gate array. The work also includes a description of the MEMS technology, including comparisons with the technology of MEMS microphones from various manufacturers. Another part is devoted to the sigma-delta modulation. The main section is the design and implementation of digital CIC and FIR filters for signal processing of digital microphone, including simulation and verification properties of the proposed filter in Matlab.

Keywords

MEMS, microphone, sigma – delta modulation, field programmable gate array, signal decimation, digital filter, CIC filter, FIR filter.

Bibliografická citace:

VYKYDAL, M. *Zpracování signálu z digitálního mikrofonu*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2011. 71s. Vedoucí diplomové práce byl Ing. Zdeněk Havránek, Ph.D.

Prohlášení

„Prohlašuji, že svoji diplomovou práci na téma Zpracování signálu z digitálního mikrofonu jsem vypracoval samostatně pod vedením vedoucího diplomové práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této diplomové práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb“.

V Brně dne: **23. května 2011**

.....
podpis autora

Poděkování

Děkuji vedoucímu diplomové práce Ing. Zdeňku Havránkovi, Ph.D. za účinnou metodickou, pedagogickou a odbornou pomoc a další cenné rady při zpracování mé diplomové práce.

V Brně dne: **23. května 2011**

.....
podpis autora

Obsah

<u>1 Úvod.....</u>	<u>9</u>
<u>2 Mikrofony s digitálním výstupem.....</u>	<u>10</u>
<u>2.1 Mikrofony.....</u>	<u>10</u>
<u>2.2 Mikrofony s digitálním výstupem.....</u>	<u>10</u>
<u>2.3 Sigma-delta modulace [2].....</u>	<u>11</u>
<u>2.3.1 Popis funkce Σ-Δ modulátoru [2].....</u>	<u>12</u>
<u>2.3.2 Řád (stupeň) Σ-Δ modulátoru [3].....</u>	<u>13</u>
<u>2.3.3 Model Σ-Δ modulátoru.....</u>	<u>14</u>
<u>3 MEMS.....</u>	<u>17</u>
<u>3.1 Povrchové a objemové mikroobrábění [7].....</u>	<u>17</u>
<u>4 MEMS mikrofony.....</u>	<u>19</u>
<u>4.1 Mikrofony SPM0405HD4H-WB, ADMP421 a MP45DT01.....</u>	<u>19</u>
<u>4.1.1 Mikrofon SPM0405HD4H [4].....</u>	<u>20</u>
<u>4.1.2 Řád použitého Σ-Δ modulátoru v mikrofonu.....</u>	<u>22</u>
<u>5 Decimální digitální filtry.....</u>	<u>24</u>
<u>5.1 CIC filtry [3].....</u>	<u>25</u>
<u>5.1.1 Simulace v programu Matlab Simulink.....</u>	<u>28</u>
<u>5.2 Filtry FIR [8][9].....</u>	<u>29</u>
<u>5.2.1 Metody návrhu filtru FIR [8][9].....</u>	<u>31</u>
<u>6 Návrh digitálních filtrů.....</u>	<u>37</u>
<u>6.1 Návrh filtru CIC.....</u>	<u>37</u>
<u>6.2 Návrh filtrů FIR.....</u>	<u>38</u>
<u>6.2.1 FIR1.....</u>	<u>39</u>
<u>6.2.2 FIR2.....</u>	<u>40</u>
<u>6.2.3 FIR3.....</u>	<u>41</u>
<u>6.2.4 Celková frekvenční charakteristika.....</u>	<u>43</u>
<u>6.3 Alternativní filtrace signálu.....</u>	<u>44</u>
<u>7 Programovatelné logické pole.....</u>	<u>46</u>
<u>7.1 Obvody PLD [10].....</u>	<u>47</u>
<u>7.2 Obvody FPGA [10].....</u>	<u>47</u>

<u>7.3 Další vlastnosti programovatelných logických obvodů [11].....</u>	<u>49</u>
<u>7.4 SPARTAN 3AN [11].....</u>	<u>49</u>
<u>7.4.1 XC3S50AN.....</u>	<u>50</u>
<u>7.4.2 Bloky obsažené v SPARTAN 3AN [14].....</u>	<u>51</u>
<u>8 Rozhraní SPI.....</u>	<u>51</u>
<u>9 Modul pro zpracování signálu.....</u>	<u>53</u>
<u>9.1 Schéma zapojení a deska plošných spojů.....</u>	<u>54</u>
<u>9.2 Implementace filtrů v FPGA.....</u>	<u>57</u>
<u>9.2.1 Ověření filtrů.....</u>	<u>57</u>
<u>9.3 Výstup dat z modulu.....</u>	<u>58</u>
<u>9.4 Přenesení a zobrazení dat.....</u>	<u>59</u>
<u>10 Závěr.....</u>	<u>59</u>
<u>11 Literatura.....</u>	<u>60</u>
<u>12 Seznam obrázků a tabulek.....</u>	<u>62</u>

1 ÚVOD

Digitální mikrofony mají široké využití ve spotřebitelské elektronice a jsou určeny pro celý segment zvukových aplikací. Uplatnění digitálních mikrofonů v elektronice je v poslední době čím dál tím větší. Jejich vlastnosti, dostupnost a cena vytlačují klasické mikrofony z těchto aplikací. V přístrojích, jako jsou mobilní telefony, digitální kamery a v dalších telekomunikačních či záznamových zařízeních, jsou již dnes značně používány. Navíc si svoje místo nacházejí i v měřicí technice, například při měření tlaku, zrychlení atd.

2 MIKROFONY S DIGITÁLNÍM VÝSTUPEM

2.1 Mikrofony

Mikrofony slouží pro převod akustického signálu (zvuku) na elektrický spojitý signál, který se lépe zpracovává (zesílení signálu nebo jeho části frekvenčního spektra). Mikrofon je tedy elektroakustický měnič. Vlastní převod akustického signálu na elektrický probíhá na základě změny některé elektrické veličiny v závislosti na vlastnostech snímaného zvuku.



Obrázek 1: Převod akustického signálu na elektrický spojitý signál

Nejrozšířenější typy mikrofonů:

- Kapacitní
- Odporový
- Piezoelektrický
- Elektretový
- Elektromagnetický
- ...

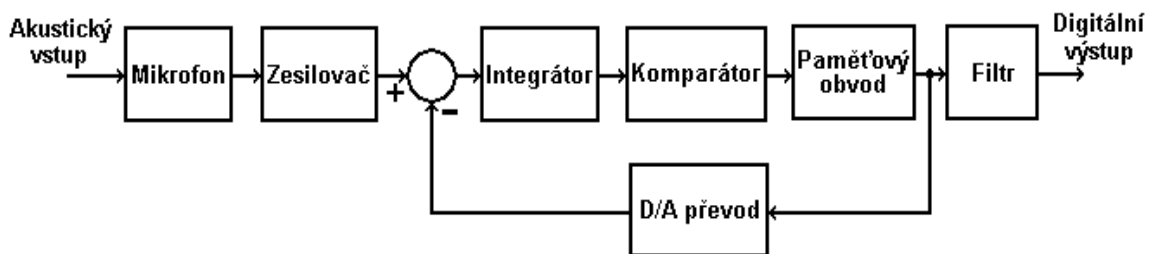
2.2 Mikrofony s digitálním výstupem

Mikrofony s digitálním výstupem jsou tvořeny třemi základními bloky (obrázek 2). Na výstup mikrofonu, kde je spojitý signál, bývá připojen zesilovač, který zesílí spojitý signál na požadovanou úroveň (dle typu převodníku). Dále je pak připojen převodník A/D (nebo jen jeho část, a to Σ - Δ modulace), pro převod analogového signálu na diskrétní. V převodnících bývají také realizovány diskrétní decimační filtry (CIC, FIR). Na výstupu převodníku je již číselný kód, který zpravidla bývá binární či BCD.



Obrázek 2: Blokové znázornění mikrofonu s digitálním výstupem

Realizace mikrofону s A/D převodníkem a digitálním výstupem je ukázána na obrázku 3. Vstupní signál (akustický tlak) působí na membránu mikrofónu, která bývá zpravidla umístěna mezi budicí a detekční elektrodou. Z detekční elektrody vstupuje signál do zesilovače, který upraví velikost signálu. Po této úpravě vstupuje stále ještě analogový signál do integrátoru, dále pak do komparátoru. Z komparátoru již vystupuje diskretní signál. Následuje paměťový blok, který má tu funkci, že uchovává platnou hodnotu logické úrovně signálu, vždy přes jednu periodu hodinového taktu. Z paměťového obvodu bývá signál přiveden na diskretní filtr. Zpětný jednobitový D/A převodník slouží k tomu, že připojuje na svůj výstup referenční napětí. Polarita tohoto referenčního napětí závisí na hodnotě logické úrovně (logická 0 či 1), kterou má na vstupu.

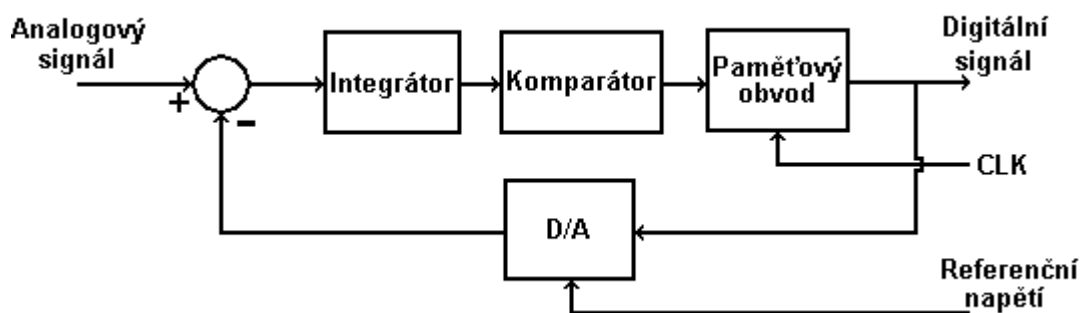


Obrázek 3: Podrobnější blokové schéma mikrofónu s digitálním výstupem [1]

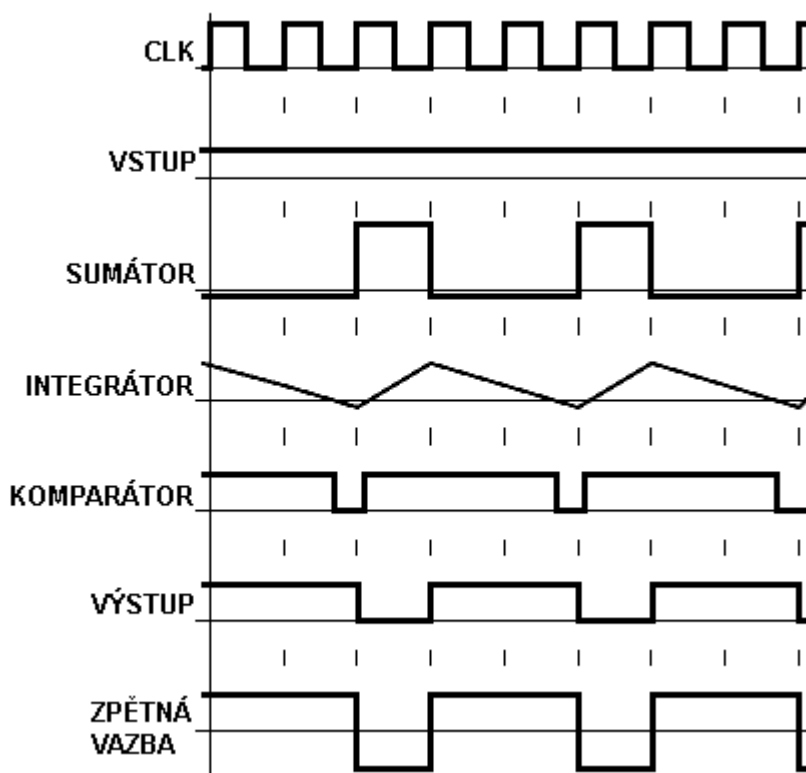
2.3 Sigma-delta modulace [2]

Sigma-delta (Σ - Δ) modulátory slouží k převodu vstupního analogového signálu na výstupní diskretní signál. Tento převod může být i opačný (diskretní na analogový). Σ - Δ modulátory se používají hlavně jako součást A/D a D/A převodníků. Na rozdíl od A/D, D/A převodníků však Σ - Δ modulátory neobsahují decimační filtry. Svým základním principem vycházejí Σ - Δ modulátory z Δ modulace (delta modulace je založena na kvantování změny vstupního signálu mezi dvěma vzorky, přičemž u modulátoru prvního řádu se může hodnota sousedních vzorků odlišovat o jeden kvantovací krok). Protože se signál diskretizuje, je nutné dodržet vzorkovací teorém (minimálně dvakrát větší vzorkovací frekvence než je nejvyšší kmitočet obsažen ve vzorkovaném analogovém signálu). Tato podmínka ovšem zpravidla bývá splněna dostatečně, protože vzorkovací frekvence u Σ - Δ modulátorů často bývá v řádech MHz. Σ - Δ modulátory mají sice velkou kvantovací chybu, ale ta bývá eliminována převzorkováním vstupního signálu a vhodným decimačním filtrem, který modulátory neobsahují.

V Σ - Δ modulátorech se velice často s výhodou používají integrátory se spínanými kapacitami. Tato výhoda spočívá v tom, že přesnost koeficientů modulátoru je určena poměrem kapacitorů a zároveň koeficienty nejsou závislé na vzorkovacím poměru [3].



Obrázek 4: Blokové schéma sigma-delta modulátoru [2]



Obrázek 5: Časové průběhy sigma-delta modulátoru s konstantním vstupním signálem [2]

2.3.1 Popis funkce Σ - Δ modulátoru [2]

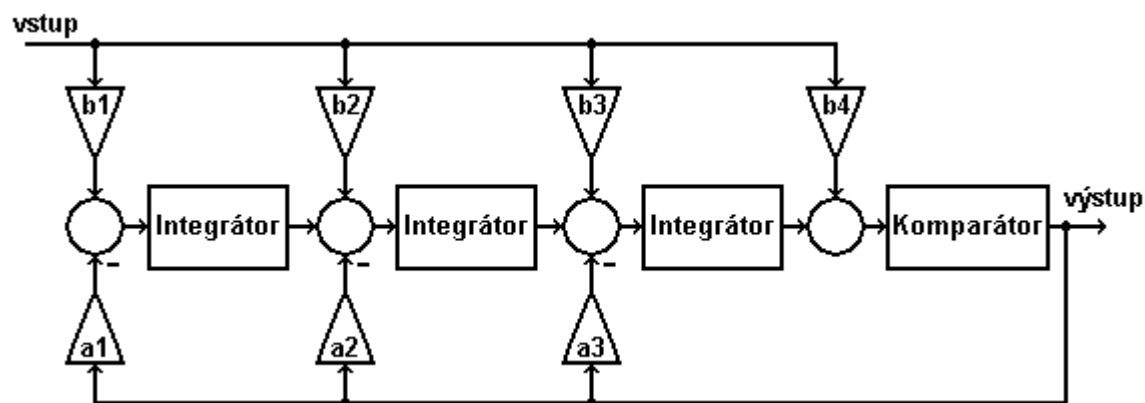
Na obrázku 5 jsou znázorněny časové průběhy signálů na výstupech jednotlivých bloků Σ - Δ modulátoru. Pro zjednodušení je uvažován konstantní vstupní analogový signál. U integrátoru je nutné znát počáteční hodnotu výstupu, v tomto případě uvažujeme kladný výstup. Vstup komparátoru je tedy "H" a při první vzestupné hraně hodinového signálu CLK je tato hodnota přenesena na výstup Σ - Δ modulátoru. Zároveň je tato hodnota (H) také vstup pro jednobitový D/A převodník, který má na svém výstupu

kladné referenční napětí. Tato hodnota referenčního napětí se v sumačním členu odečítá od vstupního analogového napětí. Tento rozdíl dvou napětí je pak vstupem pro integrátor. Hodnota výstupu sumátoru je (po první vzestupné hraně hodinového signálu) malé záporné napětí, tudíž hodnota na výstupu integrátoru klesá. Při druhé vzestupné hraně hodinového signálu je hodnota na výstupu integrátoru pořád kladná, proto na výstupu modulátoru je opět “H“. Před třetí vzestupnou hranou hodinového signálu už bude hodnota výstupu integrátoru záporná, přičemž na tuto hodnotu zareaguje komparátor tak, že svůj výstup přepne do hodnoty “L“. Nic jiného se do příchodu další vzestupné hrany nezmění. Při třetí vzestupné hraně hodinového signálu je hodnota výstupu komparátoru (L) přenesena na výstup modulátoru. Tím se také změní vstupní hodnota do D/A, který teď má na svém výstupu hodnotu záporného referenčního napětí. Hned se také změní hodnota výstupu sumačního členu, která je tak kladná. Výstupní hodnota integrátoru tak tedy poroste. Hodnota výstupu integrátoru se ale zvyšuje rychleji, než před tím klesala. Záhy tedy opět přejde do kladné hodnoty, což se opět projeví na výstupu komparátoru (přepne do “H“). Toto se pak neustále opakuje. Výstupní diskretní signál Σ - Δ modulátoru je tedy reprezentován sledem různě širokých pulsů a mezer. Tato posloupnost bývá označována jako bistream.

Rychlost poklesu a růstu na výstupu integrátoru je přímo úměrná velikosti a také polaritě vstupního analogového napětí. Aby zpětnovazební smyčka zůstala uzavřena, musí vstupní napětí být v intervalu $(-V_{REF}; V_{REF})$.

2.3.2 Řád (stupeň) Σ - Δ modulátoru [3]

Modulátor Σ - Δ s jedním integrátorem je nazýván jako Σ - Δ modulátor prvního řádu (obrázek 4). Počet těchto integrátorů v přímé větvi je možné zvyšovat, ale se zvyšujícím se počtem integrátorů narůstají problémy se stabilitou obvodu. Nestabilita Σ - Δ modulátoru vyššího řádu vznikne, jestliže dojde k přetížení kvantovacího obvodu. Nestabilita tedy nastává, pokud je vstup kvantovacího obvodu vybudzen vstupním analogovým signálem o vysoké amplitudě a nízké frekvenci.

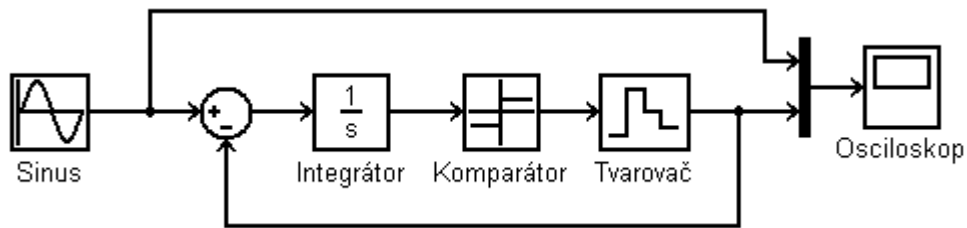


Obrázek 6: Příklad Σ - Δ modulátoru třetího řádu [3]

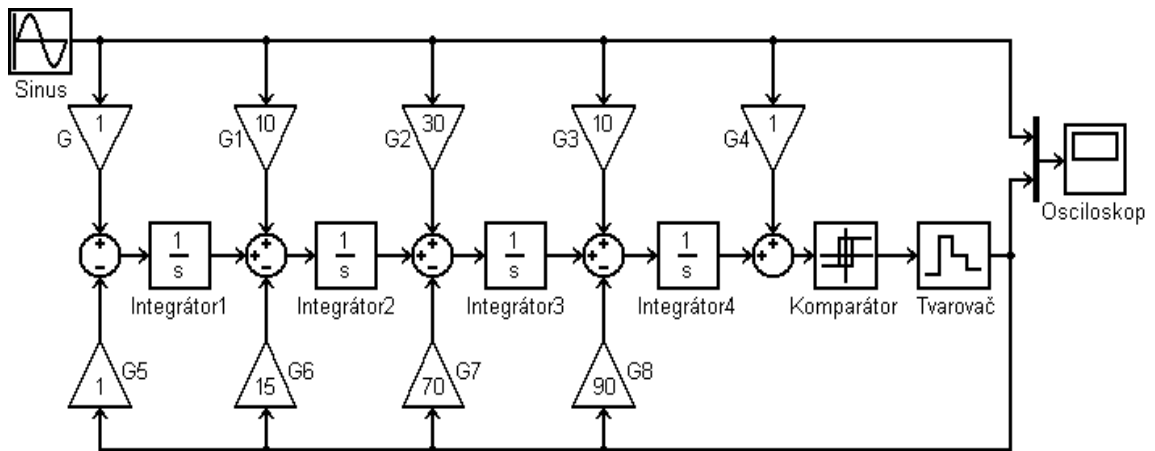
Zajištění stability klesá s rostoucím řádem Σ - Δ modulátoru, proto se velmi často používá paralelní zapojení modulátorů Σ - Δ prvního řádu. Takto realizované modulátory se označují jako MASH (Multi Stage Noise Shaper).

2.3.3 Model Σ - Δ modulátoru

Modely Σ - Δ modulátoru jsou realizovány v prostředí Matlab Simulink. Koeficienty systému (zejména pro vyšší řád) jsou zvoleny tak, aby systémy při jednotkovém skoku na vstupu soustavy měl stabilní hodnotu výstupu.



Obrázek 7: Příklad zapojení Σ - Δ modulátoru prvního řádu v prostředí Matlab Simulink

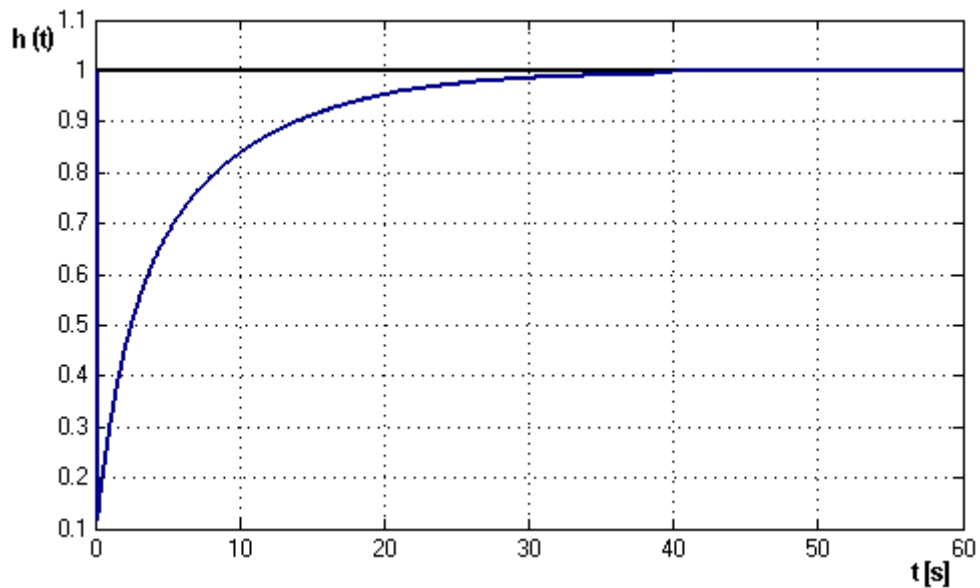


Obrázek 8: Příklad zapojení Σ - Δ modulátoru čtvrtého řádu v prostředí Matlab Simulink

Koeficienty sigma-delta modulátoru dle značení na obrázku 6 jsou tedy následující:

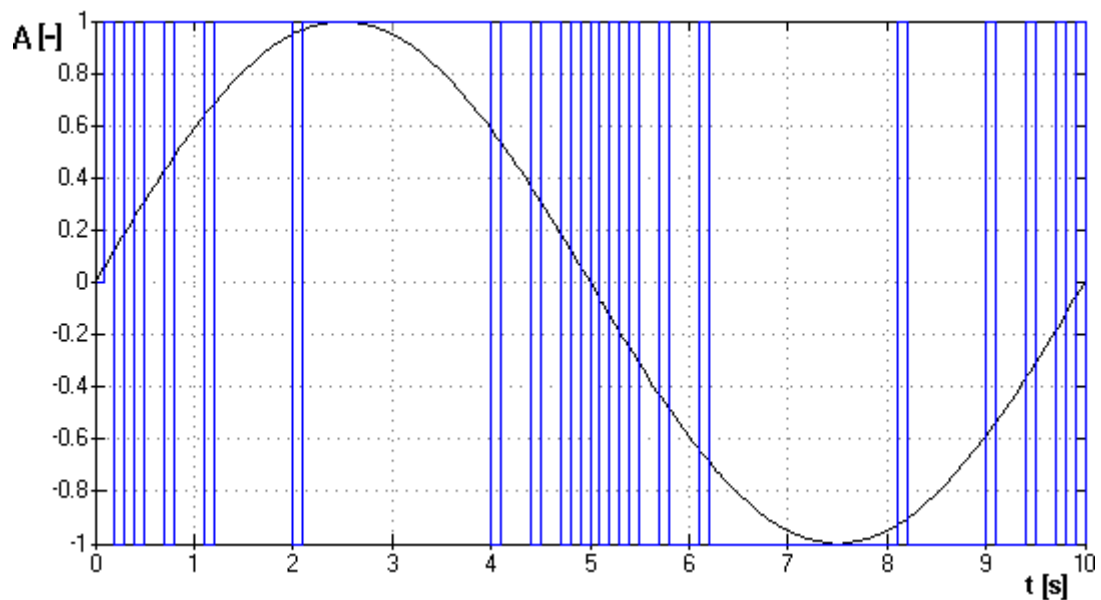
$$b_1: 1 \quad b_2: 10 \quad b_3: 30 \quad b_4: 10 \quad b_5: 1$$

$$a_1: 1 \quad a_2: 15 \quad a_3: 70 \quad a_4: 90$$

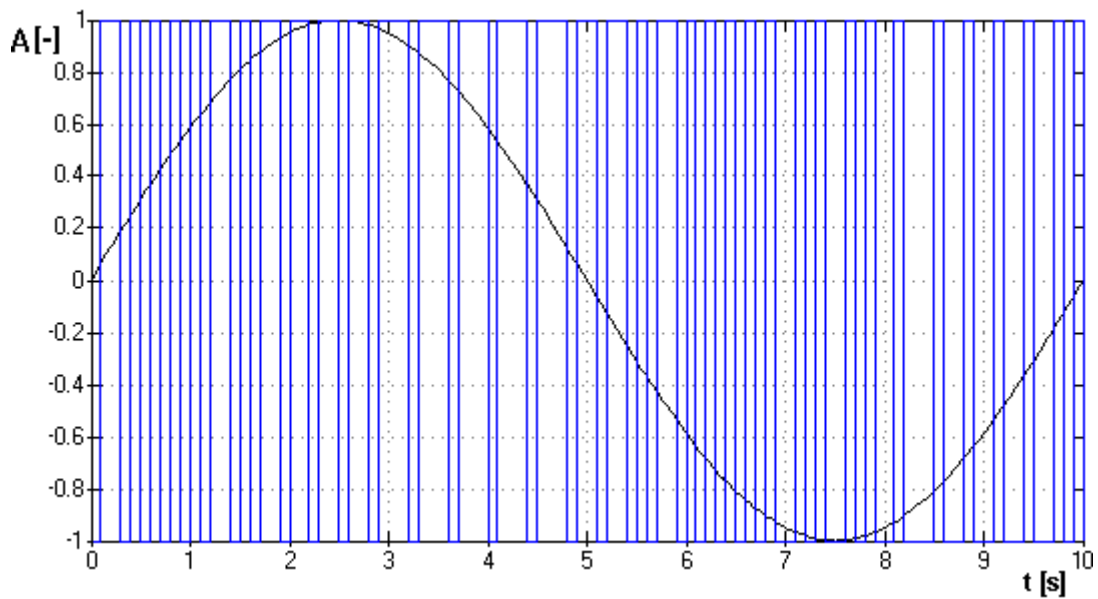


Obrázek 9: Přechodová charakteristika Σ - Δ modulátoru čtvrtého řádu

Jak je zřejmé z obrázků 10 a 11 je výstupní signál modulátorů omezen hranicí -1, 1 (hranici určuje komparátor). Je zde také dobře patrný rozdíl ve výstupním signálu mezi prvním a vyšším (konkrétně čtvrtým) řádem Σ - Δ modulátoru. Oba dva modulátory mají na vstupu stejný nezašuměný sinusový signál.



Obrázek 10: Výstupní signál Σ - Δ modulátoru prvního řádu



Obrázek 11: Výstupní signál Σ - Δ modulátoru čtvrtého řádu

Příklad bistreamu modulátoru čtvrtého řádu, který je již upraven na logické úrovni, je uveden níže. Logická 0 odpovídá hodnotě -1 na výstupu modulátoru a logická 1 odpovídá hodnotě 1 na výstupu modulátoru.

```
011010101010111010110110110110111011101110111011101110111011
011010111010101010100101001010010001001001001001010
```

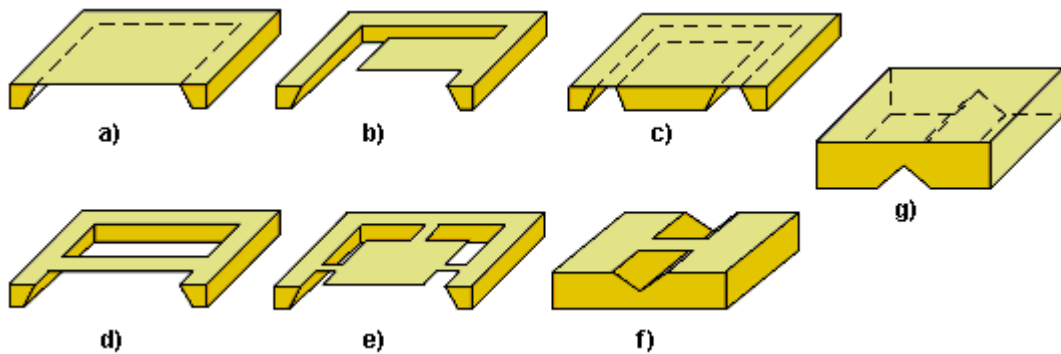
Obrázek 12: Příklad bistreamu Σ - Δ modulátoru

3 MEMS

Systemy MEMS – mikro elektro mechanický systém – vznikají kombinací elektrických a mechanických částí, které jsou vyrobeny mikrosystémovými technologiemi. Struktury MEMS se využívají ke konstrukci snímačů fyzikálních veličin (tlaku, zrychlení, záření ...) a lze je využít ke konstrukci inteligentních senzorů. MEMS technologie se zabývá povrchovou a objemovou úpravou materiálů, přičemž je tak výsledná velikost senzorů mnohem menší, než obdobné senzory vyrobené klasicky. Navíc takto vyrobené senzory mají mnohdy lepší vlastnosti, protože s postupem vývoje mikrotechnologií je možné daleko lépe navrhnout a realizovat výsledné geometrické tvary mikrosystémů. Další výhodou těchto systémů je opakovatelnost výrobního postupu, spolehlivost a nízké náklady na výrobu.

3.1 Povrchové a objemové mikroobrábění [7]

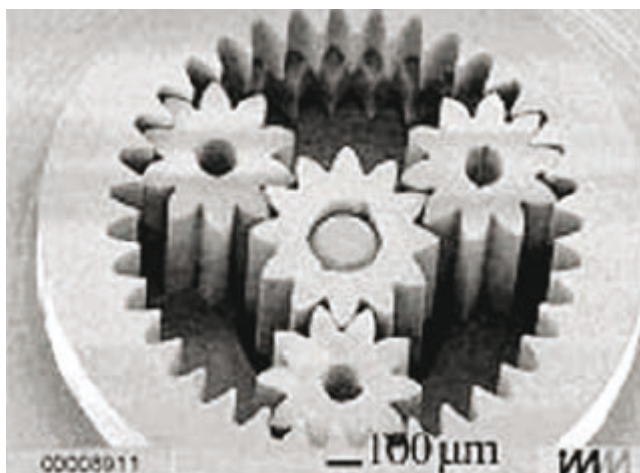
Povrchové a objemové mikroobrábění (surface and bulk micromachining) je možné chápat jako tvarování struktury ze základního materiálu, přičemž povrchové mikroobrábění umožňuje vytvořit pohyblivé struktury s miniaturními velikostmi a velkou přesností (například akcelerometry a gyroskopy). Integrace MEMS s elektronickými obvody na jednom čipu umožní zmenšení rozměrů integrovaných obvodů a zvýší celkové využití systému.



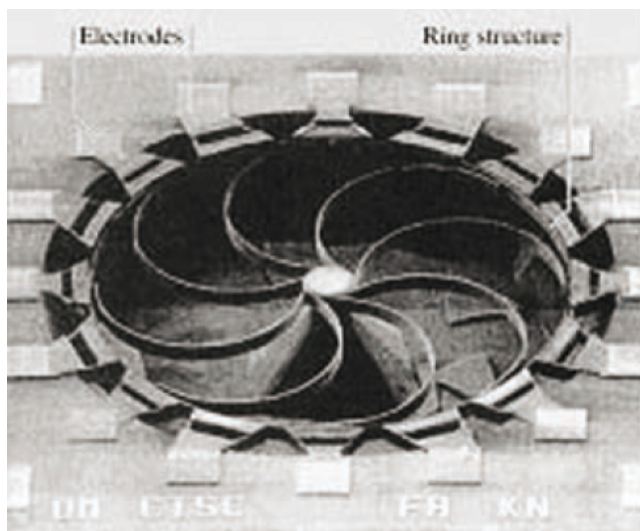
Obrázek 13: Mikrostruktury realizované povrchovým mikroobráběním [7]

Na obrázku 13 jsou znázorněny typické mikrostruktury realizované povrchové mikroobráběním. Jsou to:

- a) uzavřená membrána (senzory tlaku)
- b) mikronosník
- c) membrána se seismickou hmotou
- d) mikromůstek
- e) zavěšená membrána
- f) mikrokanálek
- g) kryt



Obrázek 14: Mikropřevodovka realizovaná mikroobráběním [7]



Obrázek 15: Mikrogyroskop realizovaný mikroobráběním [7]

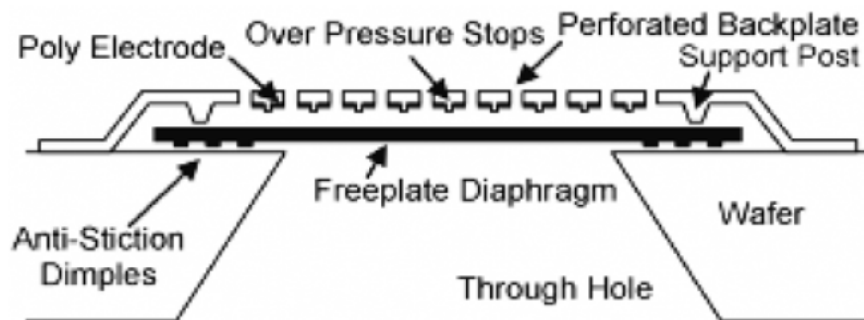
4 MEMS MIKROFONY

Digitální mikrofony s technologií MEMS zdokonalují vlastnosti mikrofonů, přičemž tato technologie využívá elektrické i mechanické vlastnosti křemíku (zejména pevnost a elasticitu). Pomocí struktury zastupující membránu u klasických mikrofonů, může křemíkový čip zachytit a zpracovat i velice malé změny tlaku vzduchu. Ty jsou následně převedeny do elektrické podoby, vyhodnoceny a dále zpracovány elektronickým systémem. Lze takto značně omezit vliv šumu. Tato technologie tedy zvyšuje kvalitu zvukového přenosu mikrofonů a jejich spolehlivost. Díky této technologii si nejen digitální mikrofony stále nacházejí nové uplatnění v elektronice a měřicí technice. Některé mikrofony již mají v sobě díky pokročilé integraci implementován digitální filtr šumu a mohou mít i další rozšířené funkce. Mikrofony s technologií MEMS nejčastěji soupeří s klasickými kondenzátorovými mikrofony. Mikrofony MEMS mají ovšem výhodu, kterou jim poskytují vlastnosti křemíku a vysoký stupeň integrace. Díky tomu tak obsahují i řadu rozšířených možností, jako je například potlačení šumu a zajištění směrovosti, které je možné využít k určení a odfiltrování zdroje šumu. Výborného výkonu je navíc také možné dosáhnout použitím většího počtu mikrofonů v aplikaci. Vzniklé pole mikrofonů tak dokáže velice efektivně vyhodnocovat okolní zvukové vlny a provádět účinnou selekci a filtrování.

4.1 Mikrofony SPM0405HD4H-WB, ADMP421 a MP45DT01

Jedná se o nízkopříkonové mikrofony s digitálním výstupem vyrobené pomocí technologie MEMS, které na trh dodávají firmy Knowles Acoustics, Analog Devices a STMicroelectronics. Tyto mikrofony jsou poměrně malé (jejich rozměry jsou v řádech milimetrů), přičemž jsou jejich vlastnosti, díky technologii MEMS, oproti digitálním mikrofonom nevyužívající technologii MEMS, lepší. Všechny mikrofony si jsou velmi podobné. Ve své struktuře obsahují elektroakustický měnič, zesilovač pro úpravu signálu a Σ - Δ modulátor. Jejich výstupem je bitová posloupnost (tzv. bistream), která se dále zpracovává v decimálním filtru. Mikrofony také mohou pracovat v duálním zapojení pro stereo záznam zvuku (dva mikrofony zapojené v jedné aplikaci).

Použití těchto mikrofonů je zejména ve spotřební elektronice jako jsou digitální kamery, fotoaparáty a diktafony, bluetooth, notebooky a v dalších zařízeních.



Obrázek 16: Příklad struktury Knowles SiSonic® MEMS mikrofonu [4]

Tabulka 1: Srovnání základních technických parametrů při 25 °C [4] [5] [6]

	SPM0405HD4H	ADMP421	MP45DT01
napájecí napětí	1,6 V – 3.6 V	1,65 V – 3.6 V	1,64 V – 3.6 V
nominální odběr proudu	600 μ A	650 μ A	650 μ A
maximální intenzita snímaného zvuku	115 dB	120 dB	120 dB
proudový odběr v režimu spánku	50 μ A	50 μ A	20 μ A
frekvence vstupního řídicího signálu	1 - 3,25 MHz	1 - 3,3 MHz	1 - 3,25 MHz
rozměry v mm (D x V x Š)	4,72 x 3,76 x 1,25	4 x 3 x 1	4,72 x 3,76 x 1
teplotní rozsah provozuschopnosti	-40 °C až 100 °C	-40 °C až 70 °C	-30 °C až 85 °C

Jak je zřejmé z tabulky 1 jsou si uvedené mikrofony svými vlastnostmi velmi podobné a ani jejich cena se příliš neliší.

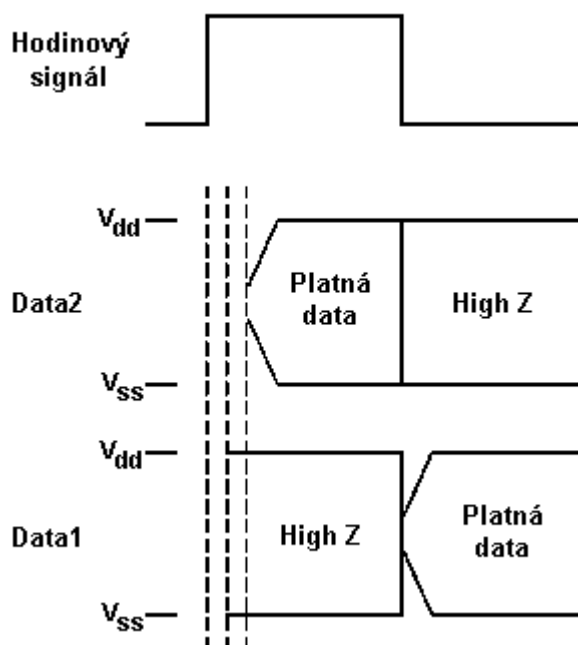
4.1.1 Mikrofon SPM0405HD4H [4]

V modulu pro zpracování signálu je použit mikrofon firmy Knowles Acoustics, konkrétně typ SPM0405HD4H-WB. Mikrofon má celkem šest vývodů (tabulka 2), přičemž jeho provedení je v pouzdru se skrytými vývody.

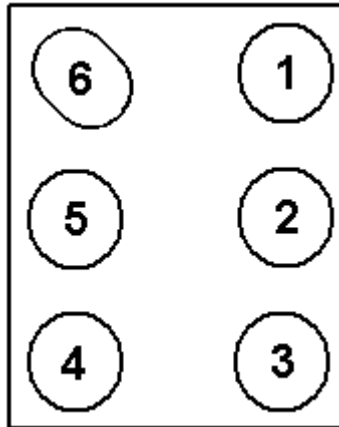
Tabulka 2: Popis vývodů mikrofonu

Číslo vývodu	Funkce
1	GND
2	L/P
3	GND
4	Řídicí hodinový signál
5	Data
6	Napájení (V_{dd})

- L/P určuje, zda jsou výstupní data z mikrofonu platná při vzestupné či sestupné hraně hodinového signálu. Je tedy třeba tento vývod připojit k napájecímu napětí, nebo ho uzemnit.
- Data slouží pro výstupní signál (bistream) z mikrofonu.



Obrázek 17: Časové znázornění platnosti dat na výstupu mikrofonu [4]

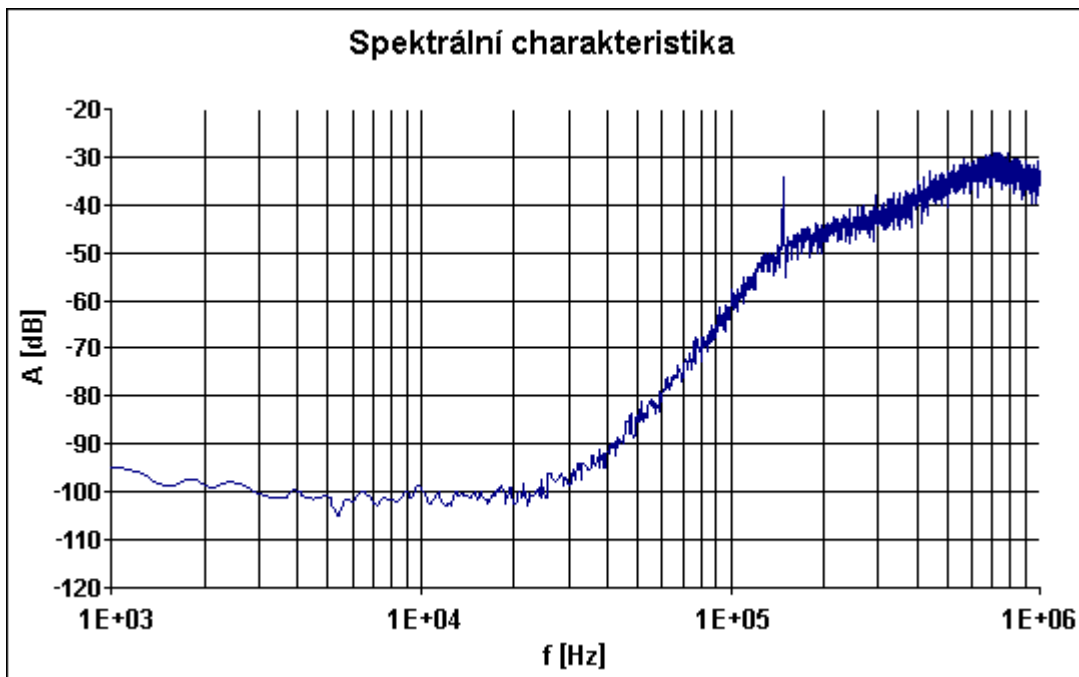


Obrázek 18: Rozmístění vývodů mikrofonu [4]

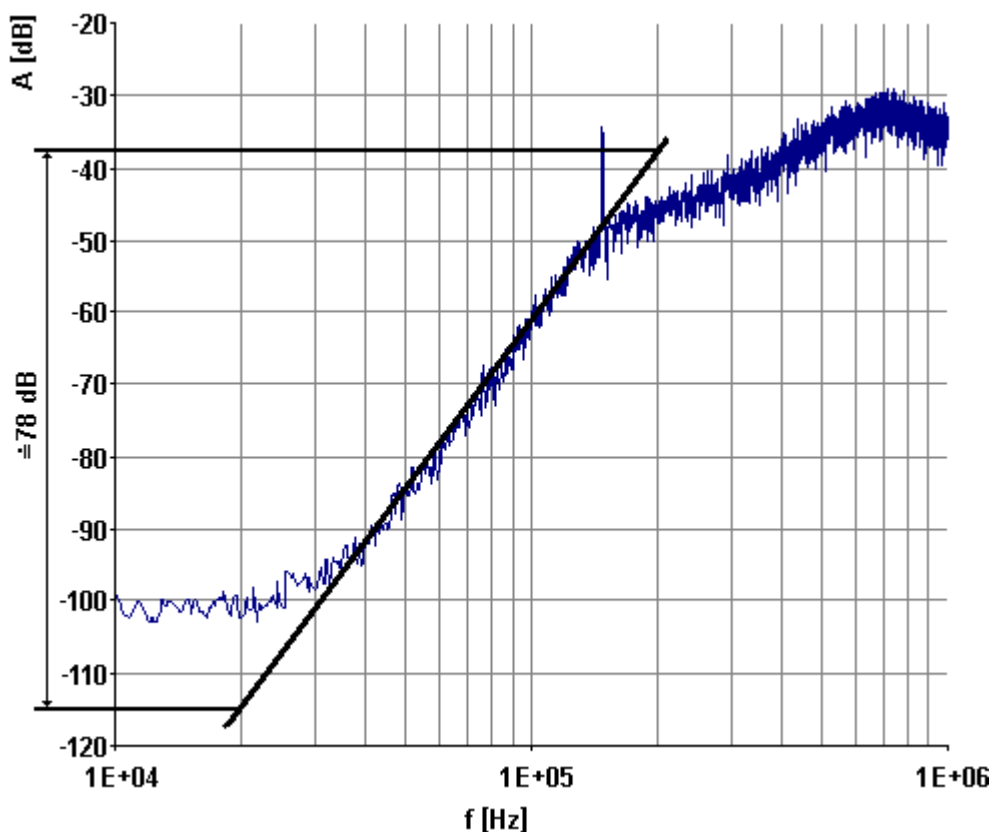
4.1.2 Řád použitého Σ - Δ modulátoru v mikrofonu

U uvedených mikrofonů SPM0405HD4H a MP45DT01 není blíže specifikován Σ - Δ modulátor. U mikrofonu ADMP421 je alespoň uvedeno to, že je použit Σ - Δ modulátor čtvrtého řádu. Tuto informaci je možné ověřit změřením spektrální charakteristiky mikrofonu (obrázek 19). Vstupní signál mikrofonu je šum.

Po výpočtu spektrální charakteristiky výstupního signálu mikrofonu můžeme zjistit řád použitého Σ - Δ modulátoru tak, že určíme sklon charakteristiky v místě zlomu (0 dB/dek \rightarrow +X dB/dek). Každý použitý řád Σ - Δ modulátoru totiž představuje sklon +20 dB/dek. Sklon spektrální charakteristiky v tomto místě je prakticky +80 dB/dek a to znamená, že v mikrofonu SPM0405HD4H je použit Σ - Δ modulátor čtvrtého řádu podobně jako v mikrofonu ADMP421.



Obrázek 19: Spektrální charakteristika mikrofonu SPM0405HD4H



Obrázek 20: Odečet hodnoty sklonu ze spektrální charakteristiky

5 DECIMAČNÍ DIGITÁLNÍ FILTRY

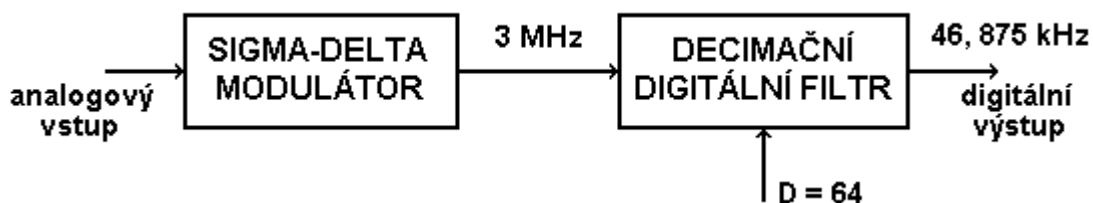
Digitální filtry se používají ke dvěma hlavním účelům. Zaprvé k oddělení několika sloučených signálů a za druhé k obnově zkráceného signálu. Oddělování signálu se využívá pokud je signál ovlivněn nějakou interferencí, šumem nebo jinými signály. Na rozdíl od digitálních filtrů mohou být analogové filtry použity pro oba tyto účely. Ovšem při použití digitálního filtru je možné dosáhnout daleko lepších výsledků filtrace.

Decimací se rozumí snížení vzorkovacího kmitočtu signálu, kdy vstupní analogový signál (řádově kHz) je výrazně převzorkován (řádově MHz). Toto převzorkování je typické pro sigma-delta převodníky (sigma-delta modulátor). Sigma-delta modulátory tedy pracují se vzorkovací frekvencí daleko větší než je Nyquistův kmitočet a kvantovací šum je rozložen do frekvenční oblasti přesahující rozsah zpracovaného pásma [3]. Data na výstupu z decimačního filtru jsou s frekvencí D-krát menší, přičemž D je výsledný stupeň použitých filtrů (tabulka 3 a obrázek 21). Ve spektrální oblasti se decimace projevuje přiblížením zrcadlových obrazů spektra k sobě.

Jak je ukázáno na obrázku 21, je decimační filtr 64. řádu. Takováto realizace filtru by nebyla výhodná, proto se využívá zřetězení více filtrů za sebou. Například pro 64. řád může být použito několik filtrů za sebou s řády jak ukazuje tabulka 3, přičemž jednotlivé řády filtrů se násobí.

Tabulka 3: Příklad řádů jednotlivých filtrů pro celkový řád filtrace $D = 64$

1. filtr	2. filtr	3. filtr	4. filtr
8	2	2	2
4	4	2	2
16	2	2	-
8	4	2	-
32	2	-	-
16	4	-	-



Obrázek 21: Snížení frekvence dat na výstupu

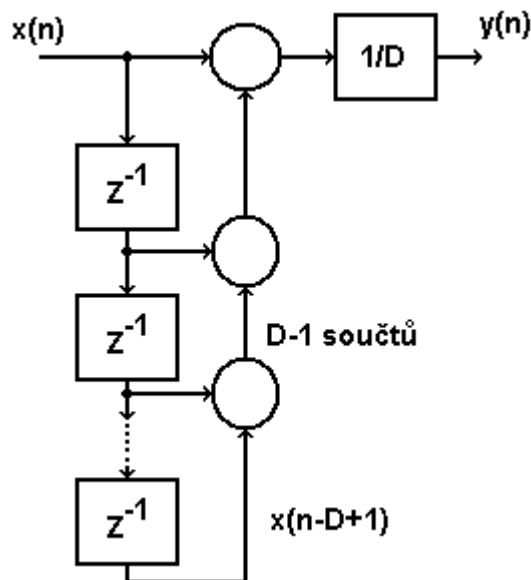
Nejrozšířenější typy digitálních filtrů:

- CIC
- FIR
- IIR

Digitální decimační filtry [3] odstraňují šum z vyšších harmonických složek signálu, přičemž nedochází ke ztrátám signálu ve zpracovávaném pásmu a reprodukuje převzorkovaný signál ze sigma-delta modulátoru na signál s Nyquistovým kmitočtem. Návrh těchto filtrů závisí na určení jejich koeficientů.

5.1 CIC filtry [3]

CIC filtry (Cascade Integrate Comb) – kaskádově integrovaný hřebenový filtr – patří mezi digitální decimační filtry. Tyto filtry se také používají v A/D převodnicích, přičemž charakteristické použití tohoto filtru je v první fázi decimace signálu, kde po CIC filtru následuje jeden či více digitálních filtrů (často jsou to filtry FIR). CIC filtry patří do skupiny filtrů s konečnou impulsní charakteristikou (FIR), snižují vzorkovací frekvenci s ohledem na řád filtru a také zvyšují rozlišitelnost převodníku. Jejich struktura se odvíjí od rekurzivních filtrů s kumulovanými součty (obrázek 23), které jsou určitou formou nerekurzivních filtrů s klouzavým průměrem (obrázek 22). CIC filtry bývají také nazývány SINC filtry, protože je frekvenční charakteristika CIC filtrů aproximačně rovna funkci $\sin(x)/x$.



Obrázek 22: Filtr s klouzavým průměrem [3]

Na obrázku 22 je znázorněn nerekurzivní filtr s klouzavým průměrem. Výstup tohoto digitálního filtru s decimálním řádem D je možné vyjádřit následovně:

$$y(n) = \frac{1}{D}(x(n) + x(n-1) + x(n-2) + \dots + x(n-D+1)) \quad (1)$$

V Z -transformaci je možné tuto rovnici psát ve tvaru:

$$Y(z) = \frac{1}{D}(X(z) + X(z)z^{-1} + X(z)z^{-2} + \dots + X(z)z^{-D+1}) \quad (2)$$

Přenosová funkce je v Z -transformaci vyjádřena takto:

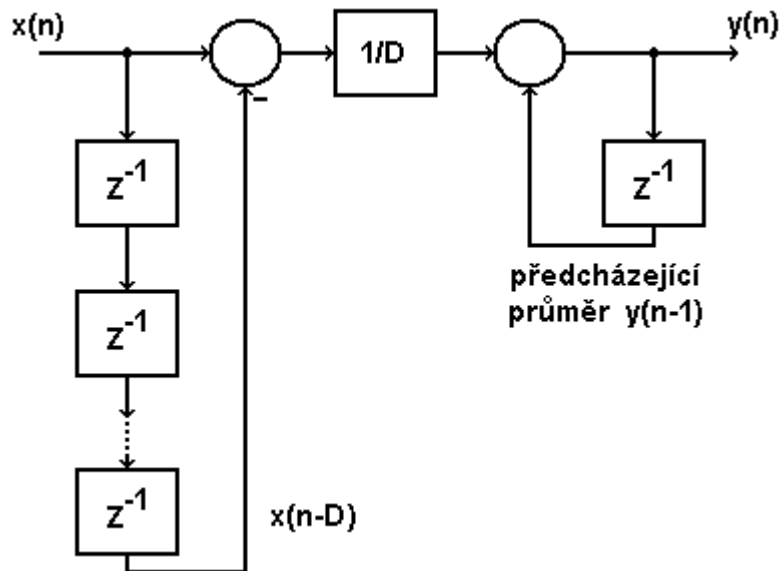
$$H(z) = \frac{Y(z)}{X(z)} = \frac{1}{D}(1 + z^{-1} + z^{-2} + \dots + z^{-D+1}) = \frac{1}{D} \sum_{n=0}^{D-1} z^{-n} \quad (3)$$

Na obrázku 23 je znázorněn rekurzivní filtr s kumulovaným součtem. Tento filtr je ekvivalencí k filtru s klouzavým průměrem. Je nazýván rekurzivním, neboť obsahuje zpětnou vazbu a každý výstupní vzorek je uchován a v následujícím kroku je použit pro výpočet nového výstupního vzorku. Je zřejmé, že aktuální vzorek $x(n)$ jde do součtového členu, kde je odečten nejstarší vzorek $x(n-D)$ od předcházejícího výstupního průměru $y(n-1)$. Oproti filtru s klouzavým průměrem má rekurzivní filtr s kumulovaným součtem tu výhodu, že obsahuje pouze jediný součet i jediný odečet bez ohledu na velikost zpoždění D [3]. Tento filtr můžeme vyjádřit pomocí rovnice takto:

$$y(n) = \frac{1}{D}(x(n) - x(n-D)) + y(n-1) \quad (4)$$

Přenosová funkce tohoto filtru je v Z -transformaci vyjádřena takto:

$$H(z) = \frac{1}{D} \frac{1 - z^{-D}}{1 - z^{-1}} \quad (5)$$



Obrázek 23: Rekurzivní filtr s kumulovaným součtem [3]

Na obrázku 24 je znázorněna struktura filtru CIC prvního řádu. Můžeme psát rovnici pro CIC filtr:

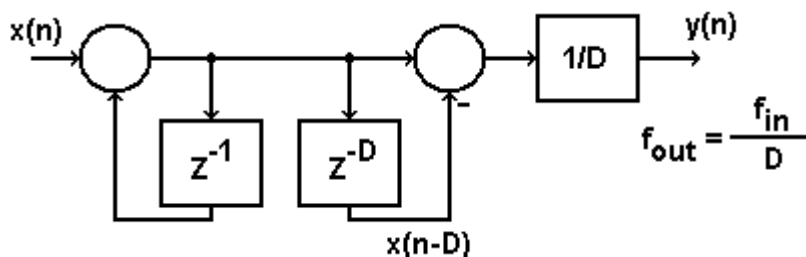
$$y(n) = x(n) - x(n - D) + y(n - 1) \quad (6)$$

V Z-transformaci lze přenosovou funkci psát následovně:

$$H_{CIC}(z) = \frac{1 - z^{-D}}{1 - z^{-1}} \quad (7)$$

Rovnici frekvenční odezvy CIC filtru můžeme psát následovně:

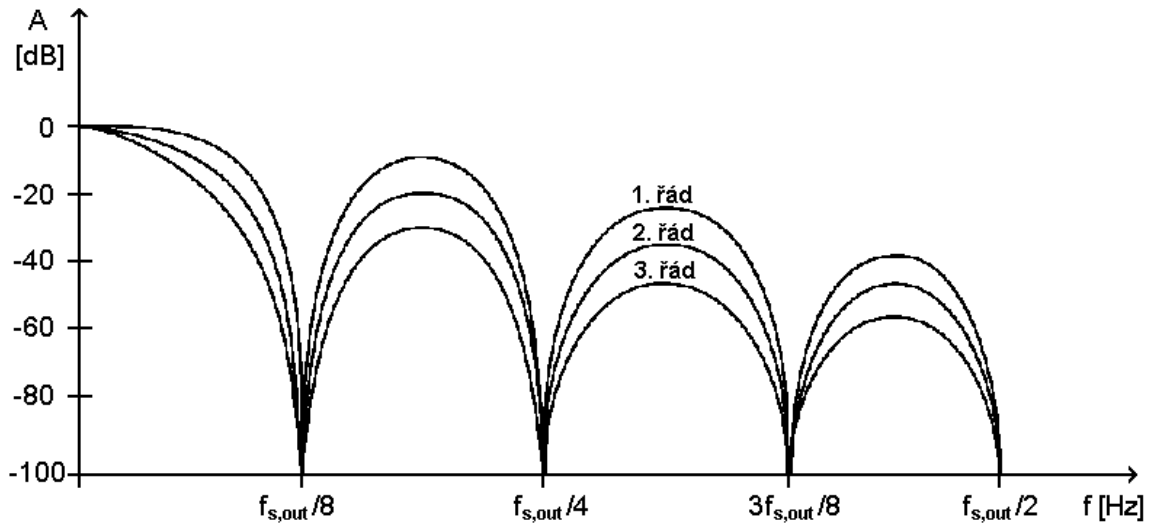
$$H_{CIC}(e^{j2\pi f}) = e^{-\frac{j2\pi f(D-1)}{2}} \frac{\sin(\pi f D)}{\sin(\pi f)} \quad (8)$$



Obrázek 24: Struktura filtru CIC [3]

Použitím vyššího řádu CIC filtru můžeme docílit toho, že potlačíme vliv aliasing efektu filtru CIC. Frekvenční odezva CIC filtru vyššího (M-tého) řádu je dána vztahem:

$$H_{CIC,M}(z) = \left| \frac{\sin(\pi f D)}{\sin(\pi f)} \right|^M \quad (9)$$



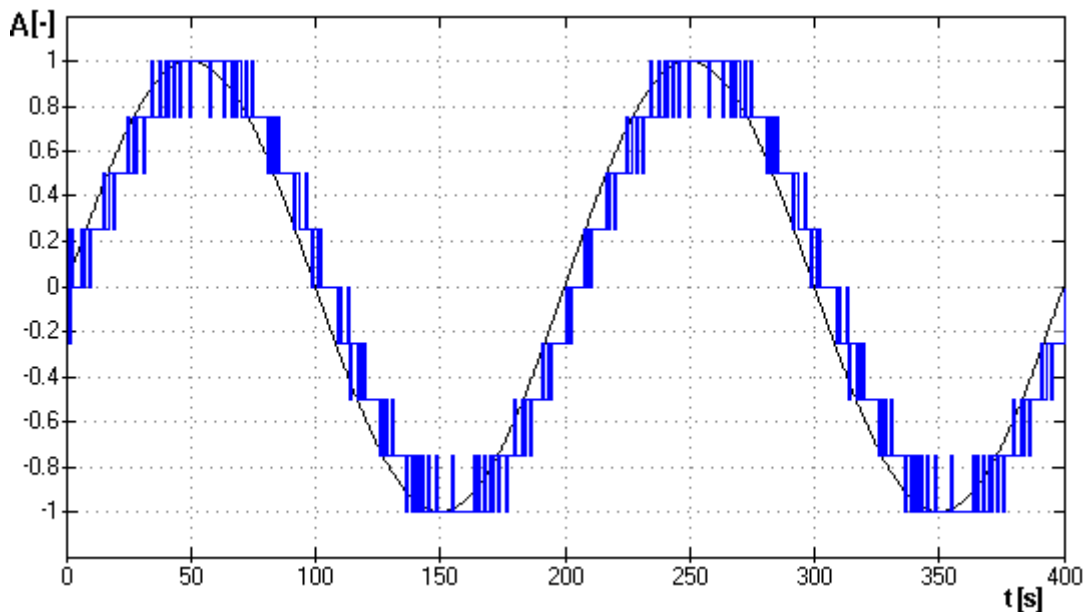
Obrázek 25: Frekvenční odezva filtru CIC [3]

Výhody CIC filtru při návrhu decimačního filtru:

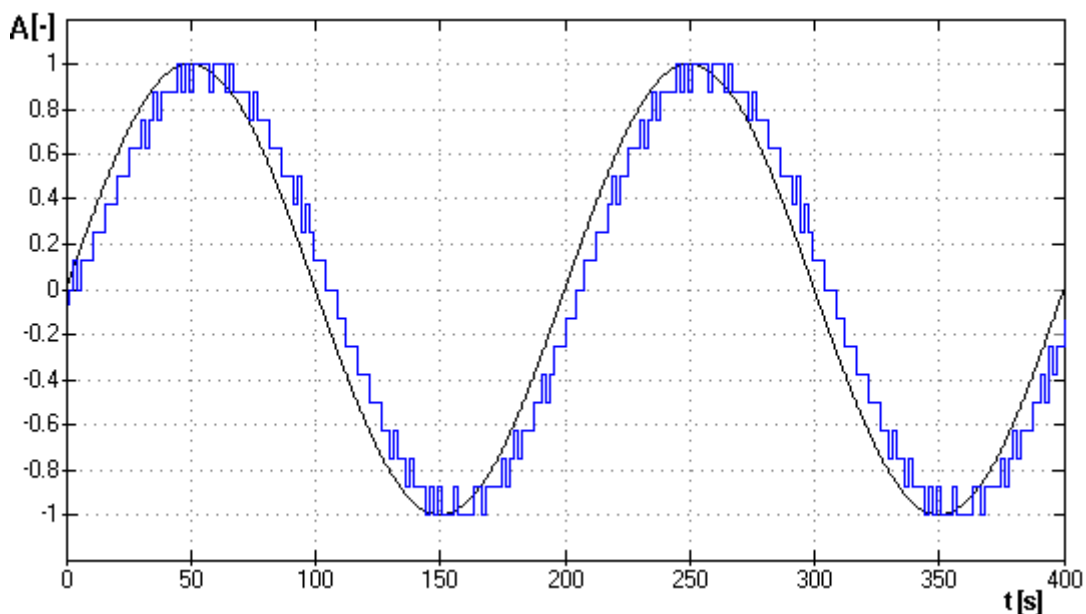
- nejsou zapotřebí digitální násobičky
- není zapotřebí paměť pro uchování koeficientů filtru
- struktura obsahuje pouze dva bloky

5.1.1 Simulace v programu Matlab Simulink

Na obrázcích 26 a 27 jsou ukázány průběhy signálů CIC filtrů jejichž modely byly realizovány v programu Matlab Simulink. V obou případech je použit stejný sinusový signál. Na první pohled z obou obrázků je zřejmé, že se mezi sebou hlavně liší v počtu úrovní signálu. V první případě to je osm úrovní ($D = 8$) a v druhém případě šestnáct ($D = 16$).



Obrázek 26: Výstupní signál při decimaci D=8



Obrázek 27: Výstupní signál při decimaci D=16

5.2 Filtry FIR [8][9]

Filtry FIR (Finite Impulse Response) patří mezi filtry s konečnou impulsní charakteristikou. Jsou plně definovány N hodnotami této charakteristiky, které současně tvoří vektor systémových konstant $h = [h_n]$, kde $n \in \langle 0, \omega_s/2 \rangle$. FIR filtr zajistí redukcí šumu z vyšších harmonických složek tak, aby nedošlo ke ztrátě signálu

ve zpracovávaném pásmu. Jejich diferenciální rovnice vyjadřuje konečnou diskrétní konvoluci:

$$y_n = \sum_{k=0}^{N-1} x_{n-k} \cdot h_k \quad (10)$$

což je současně vyjádření přímého realizačního algoritmu, proto jsou hodnoty impulsní charakteristiky přímo systémovými realizačními konstantami. Přenos v z rovině je tedy:

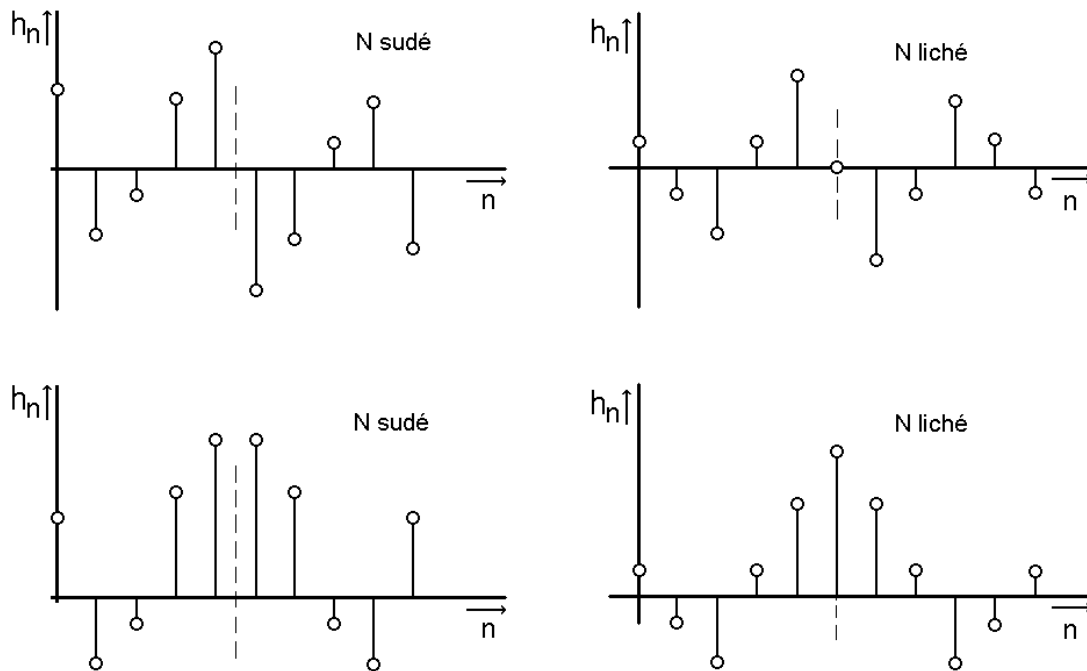
$$H(z) = \sum_{n=0}^{N-1} h_n \cdot z^{-n} \quad (11)$$

takže tato reprezentace je jen dána nulovými body, přičemž pól v počátku vyjadřuje pouze zpoždění (fázový posun). Tím jsou FIR filtry absolutně stabilní [8]. Frekvenční charakteristika:

$$G(\omega) = H(e^{j\omega T}) = \sum_{n=0}^{N-1} h_n \cdot e^{-j\omega nT} \quad (12)$$

je zřejmě periodická funkce s periodou $2\pi/T$, vyjádřena Fourierovou řadou s koeficienty h_n . Tato bezprostřední souvislost frekvenční charakteristiky se systémovými koeficienty realizace umožňuje názorné a poměrně snadné navrhování filtrů tohoto typu. Z konečného počtu složek uvedené řady vyplývá, že frekvenční charakteristika je spojitá funkce s ovšem omezenými možnostmi rychlých přechodů na hranicích přenášeného pásma.

Filtry FIR lze navrhnout tak, že jejich fázová charakteristika je přesně lineární. K tomu postačuje, aby impulsní charakteristika systému splňovala jednu z podmínek: $h_n = h_{(N-1-n)}$ nebo $h_n = -h_{(N-1-n)}$. Tato podmínka je tzv. symetrická charakteristika, respektive antisymetrická charakteristika. Toto označení se může zjednodušeně nazvat jako souměrnost charakteristiky podle osy y a souměrnost podle počátku. Každý filtr FIR musí mít splněny tyto dvě podmínky tj. musí mít symetrickou či antisymetrickou impulsní charakteristiku.



Obrázek 28: Příklady impulsních charakteristik filtrů FIR s lineární fází [8]

5.2.1 Metody návrhu filtru FIR [8][9]

5.2.1.1 Metoda vzorkování frekvenční charakteristiky

Pokud vyjdeme z toho, že filtr FIR je specifikován vektorem h svých N koeficientů, je pak díky inverzibilitě diskrétní Fourierovy transformace jednoznačně charakterizován N hodnotami F_k diskrétní Fourierovy transformace posloupnosti $\{h_n\}$.

$$F(k) = \sum_{n=0}^{N-1} h_n \cdot e^{-jk\Omega nT} \quad , \Omega = \frac{2\pi}{NT} \quad (13)$$

Porovnáme-li tento výraz s (12), můžeme vidět, že se jedná o vzorky spojité frekvenční charakteristiky filtru $F_k = G(k\Omega)$, $k=0, 1, \dots, N-1$ rovnoměrně rozložené v intervalu $\langle 0, \omega_s - \Omega \rangle$. Je-li tedy zadána požadovaná frekvenční charakteristika v intervalu $\langle 0, \omega_s \rangle$, postupujeme pak dle následujícího popisu.

- Rozdělíme tento interval na zvolený počet N subintervalů a odečteme N (obecně komplexních) hodnot frekvenční charakteristiky F_k v uzlových bodech dělení.
- Zpětnou diskrétní Fourierovou transformací získáme posloupnost $\langle h_n \rangle$, která udává složky vektoru h (obecně je komplexní).

Je zřejmé, že takto vypočítané hodnoty koeficientů filtru FIR zaručují, že frekvenční charakteristika bude přesně procházet zadanými body pro kmitočty $k\Omega$. O průběhu charakteristiky uvnitř subintervalů však nelze nic říci. Předběžně můžeme odhadnout, že aproximace požadované frekvenční charakteristiky bude tím lepší, čím bude zadaná charakteristika „hladší“ ve vztahu k hustotě jejího vzorkování. Při hustším vzorkování, tj. při větším N , lze očekávat zlepšení aproximace.

Tedy odvodíme, jak je frekvenční charakteristika interpolována mezi zadanými body tak, že nejdříve stanovíme obrazový přenos filtru FIR jako funkci zadaných hodnot frekvenční charakteristiky:

$$H(z) = \sum_{n=0}^{N-1} h_n \cdot z^{-n} = \sum_{n=0}^{N-1} DFT^{-1}\{F_k\} z^{-n} = \sum_{n=0}^{N-1} \left(\frac{1}{N} \sum_{k=0}^{N-1} F_k W_n^{-nk} \right) z^{-n} \quad (14)$$

kde je $W = e^{-j\frac{2\pi}{N}}$

záměnou pořadí sčítání dostaneme:

$$\begin{aligned} H(z) &= \frac{1}{N} \sum_{k=0}^{N-1} F_k \left(\sum_{n=0}^{N-1} (W^{-k} z^{-1})^n \right) = \frac{1}{N} \sum_{k=0}^{N-1} F_k \frac{1 - z^{-N} W^{-kN}}{1 - W^{-k} z^{-1}} = \\ &= \frac{1 - z^{-N}}{N} \sum_{k=0}^{N-1} \frac{F_k}{1 - W^{-k} z^{-1}} \end{aligned} \quad (15)$$

kde je vnitřní součet sečten jako konečná geometrická řada a je využito toho, že $W^{-kN} = 1$. Poslední forma výrazu (15) ukazuje na zajímavou možnost realizace filtru FIR pomocí rekurzivních systémů. Pokud dosadíme $z = e^{j\omega T}$, dostaneme po úpravě:

$$G(\omega) = \sum_{k=0}^{N-1} F_k \Phi \left(\omega T - k \frac{2\pi}{N} \right) \quad (16)$$

kde interpolační funkce

$$\Phi(\omega T) = \frac{1}{N} \frac{\sin\left(\omega T \frac{N}{2}\right)}{\sin\left(\frac{\omega T}{2}\right)} e^{-j\omega T \frac{N-1}{2}} e^{j\pi k \left(1 - \frac{1}{N}\right)} \quad (17)$$

zajišťuje, že pro vzorkovací kmitočty charakteristika nabývá požadovaných hodnot a v meziintervalech je interpolována podobně, jako je interpolován spojitý signál při ideální rekonstrukci ze vzorků (podíl má vzhledem k N -násobnému argumentu sinu v čitateli podobný charakter jako funkce $\sin(x)/x$). Tím je formálně odůvodněna intuitivní představa, že hustota vzorkování musí odpovídat rychlosti změn požadované

frekvenční charakteristiky, což lze přesněji vyjádřit požadavkem na splnění jiným způsobem modifikovaného vzorkovacího teorému při vzorkování ve frekvenční oblasti.

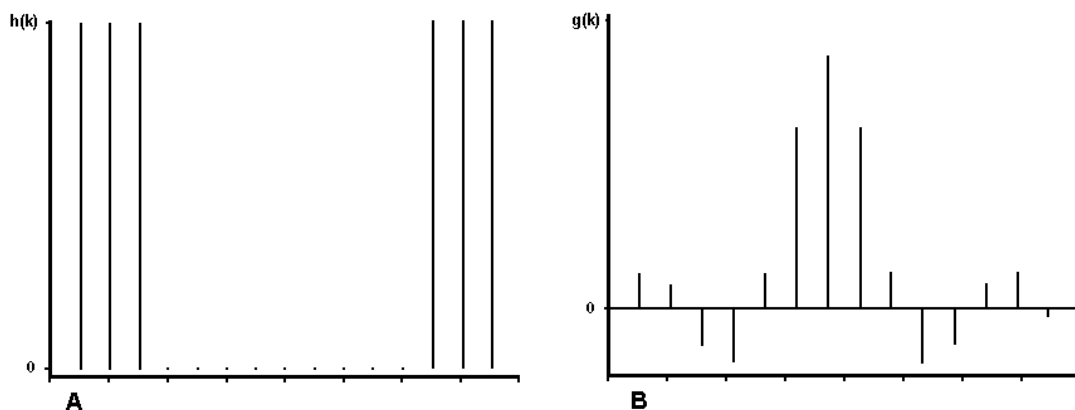
Zpravidla si přejeme navrhnout filtr s reálnými koeficienty. K tomu je potřeba zajistit sudou symetrii reálné složky (amplitudy) a lichou symetrii imaginární složky (fáze) žádané frekvenční charakteristiky. Pak je tedy možno zadat žádoucí vzorky F_k jen pro $k=0, 1, \dots, \text{int}(N/2)$ a zbývající hodnoty do rozsahu dopočítat podle vztahu $F_{N-k}=F_k^*$.

Přejeme-li si dále získat kauzální filtr s lineární fází, je třeba fázi zadat tak, aby její hodnoty odpovídaly žádanému typu filtru, tj. kde $a=0$ pro filtry s požadovanou symetrickou impulsní charakteristikou a $a=1$ pro případ antisymetrické impulsní charakteristiky.

$$\arg(F_k) = -k\pi(N-1) + a\frac{\pi}{2} \quad (18)$$

Jednodušším postupem je zadat nulovou fázi, což vede na filtr nekauzální a ten pak kauzalizovat zpožděním impulsní charakteristiky o $0,5T(N-1)$. Při používání běžných DFT a DFT^{-1} je třeba pamatovat na to, že počítají s kauzálním vektorem v časové oblasti. Charakteristiku, symetrickou kolem časového počátku obdržíme pak s využitím periodicity vypočtené posloupnosti.

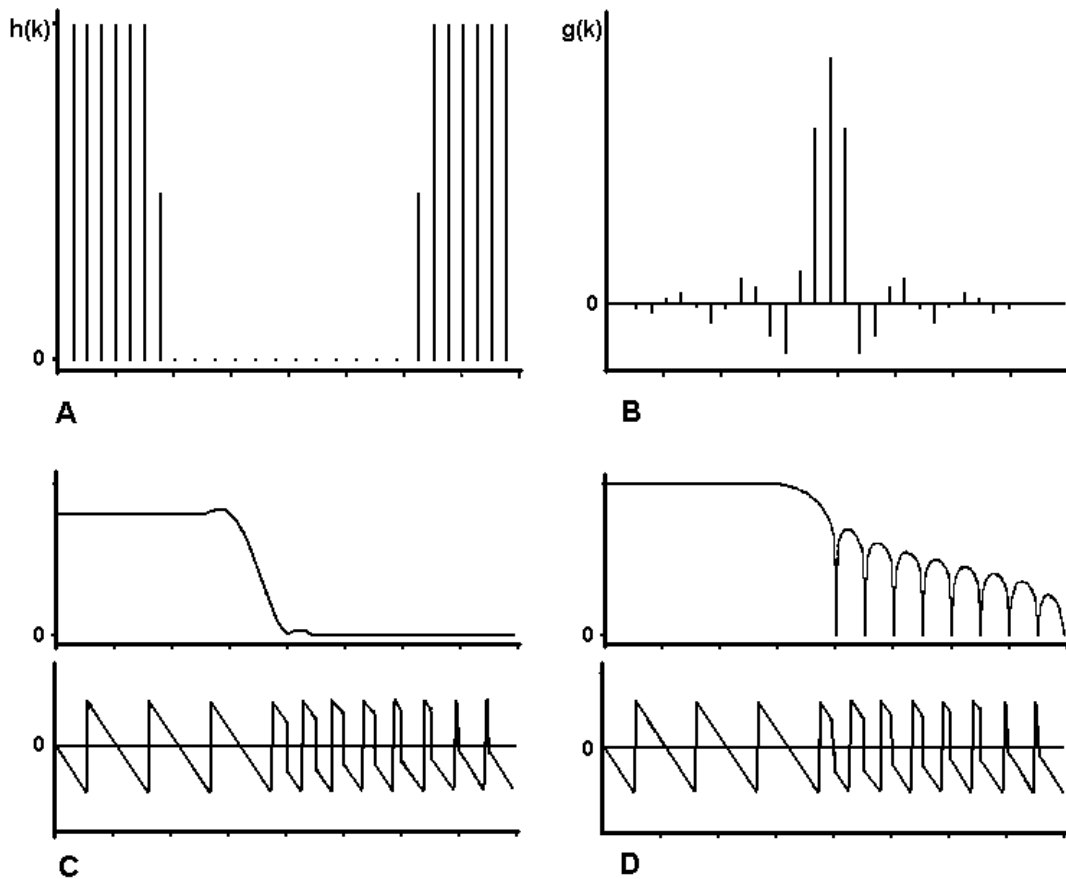
Příklad návrhu dolní propusti uvedenou metodou je uveden pro obě hodnoty N na obrázcích 29 a 30. Zvýšení hodnoty N v případě b spolu s polovičními vzorky, respektujícími pozvolný přechod mezi propustným a nepropustným pásmem, vedou ke značnému zlepšení vlastností filtru.



Obrázek 29: Návrh dolní propusti metodou vzorkování impulsní charakteristiky ($N=16$)

[8]

A –vzorky frekvenční charakteristiky; B –vypočtená impulsní charakteristika



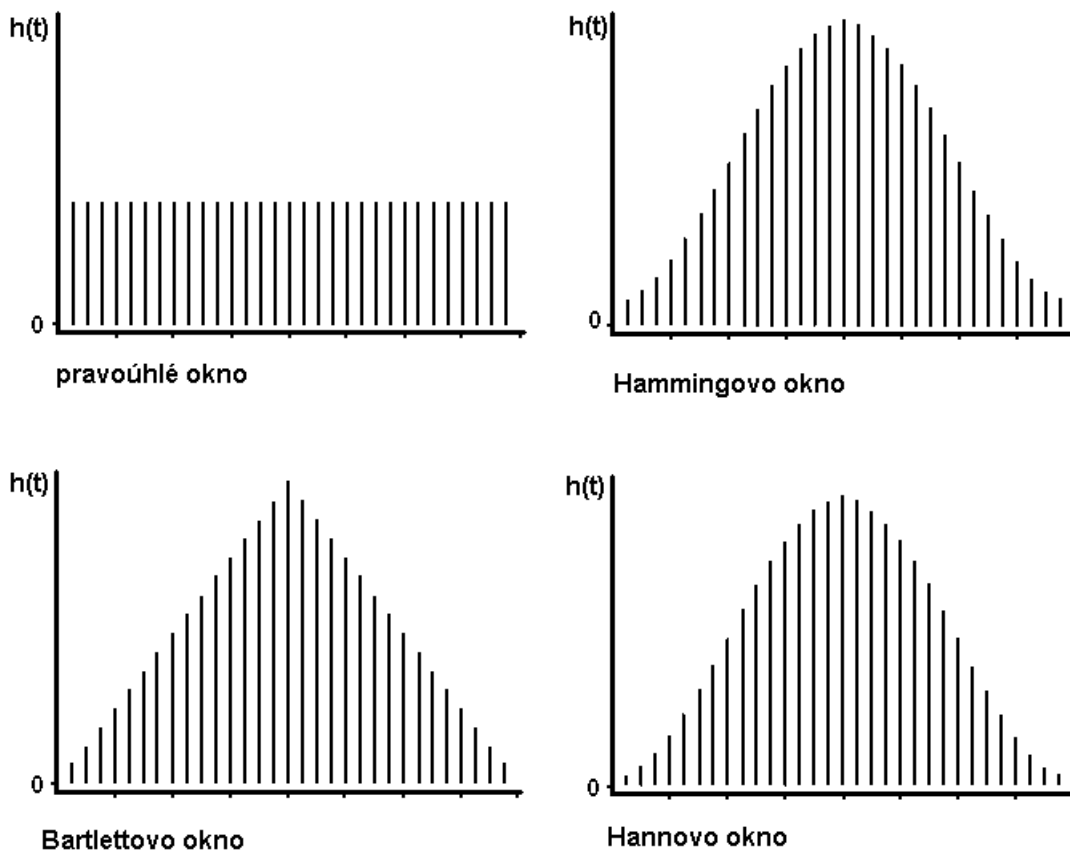
Obrázek 30: Návrh dolní propusti metodou vzorkování impulsní charakteristiky ($N=32$)

[8]

A – vzorky frekvenční charakteristiky; B – vypočtená impulsní charakteristika
C, D – frekvenční charakteristiky

5.2.1.2 Metoda váhování impulsní charakteristiky

Metoda váhování impulsní charakteristiky vychází ze znalosti obecně neomezeně dlouhé impulsní charakteristiky h_d , popisující přesně požadovaný filtr. Vzhledem k tomu, že jsou zpravidla požadavky na filtr specifikovány ve frekvenční oblasti, tvoří pak první krok návrhu výpočet přesných hodnot h_d . Pokud jsou tyto hodnoty známy, první krok odpadá.



Obrázek 31: Tvary základních oken ($N=32$) [8]

1.krok: Žádoucí frekvenční charakteristika $G_d(\omega) = H_d(e^{j\omega T})$ je periodickou funkcí kmitočtu a může proto být vyjádřena obecně nekonečnou Fourierovou řadou s periodou $2\pi / T$.

$$G_d(\omega) = H_d(e^{j\omega T}) = \sum_{n=-\infty}^{\infty} h_d(n) e^{-j\omega nT} \quad (19)$$

jejíž koeficienty $h_d(n)$ jsou ovšem hodnoty impulsní charakteristiky h_d . Tyto koeficienty tedy můžeme přesně stanovit podle vztahu pro výpočet koeficientů Fourierovy řady.

$$h_d(n) = \frac{T}{2\pi} \int_{-\pi/T}^{\pi/T} G_d(\omega) e^{j\omega nT} d\omega \quad (20)$$

Pokud je k dispozici analytické vyjádření G_d , jako je tomu u pásmových filtrů, přičemž budeme ovšem počítat pouze koeficienty, které budou v dalším návrhu (krok 2) zapotřebí. Máme-li možnost získat pouze vzorky této funkce, nahradíme výpočet integrálu (20) aproximací pomocí DFT vektorů o délce M , přičemž $M \gg N$ tak, aby koeficienty $h_d(n)$ pro $n > M-1$, které budou již spočítány, byly zanedbatelně malé a bylo

tedy zajištěno, že se vypočítané koeficienty liší od přesných hodnot (20) jen zanedbatelně.

2.krok: Ve druhém kroku dochází k omezení délky posloupnosti h_d na zvolený rozsah N členů. Zkrácení posloupnosti má ale za následek zkreslení u některých impulsových charakteristik.

Frekvenční charakteristika (19) je také spektrem nekonečného signálu (21), jehož délku omezíme vynásobením konečným signálem (tzv. oknem) o délce N (22), přičemž n_0 je $-N/2 + 1$ v případě, že je zadaná frekvenční charakteristika reálná. Spektrum součinu $h(t)=h_d(t)w(t)$ obou signálů je ovšem konvoluce jejich spekter, která udává výslednou frekvenční charakteristiku navrženého systému s impulsní charakteristikou (23).

$$h_d(t) = \dots + h_{-2}\delta(t + 2T) + h_{-1}\delta(t + T) + h_0\delta(t) + h_1\delta(t - T) + h_2\delta(t - 2T) + \dots \quad (21)$$

$$w(t) = \sum_{n=n_0}^{n_0+N-1} w_n\delta(t - nT) \quad (22)$$

$$G(\omega) = \frac{1}{2\pi} \int_{-\infty}^{\infty} G_d(\omega_0)W(\omega - \omega_0) d\omega_0 \quad (23)$$

$$\{h_n\} = \{h(n)\} = \{h_d(n)w(n)\} \quad (24)$$

Jde o to, aby rozdíly mezi $G(\omega)$ a $G_d(\omega)$ byly přijatelné. Při zvolené délce okna N lze výsledek ovlivnit jeho tvarem tj. velikostí koeficientů w_n . Základní používaná okna jsou charakterizována na obrázku 31. Pravoúhlé okno, odpovídající prostému omezení posloupnosti h_d , jehož spektrum má tvar typu $\sin(x)/x$, vede ke značnému zkreslení výsledné charakteristiky v důsledku významných bočních extrémů, které způsobují „rozmazání“ každé hodnoty $G_d(\omega)$ do značně vzdálených oblastí ω . Ostatní uvedená okna mají zřejmě lepší vlastnosti než pravoúhlé okno. Volba typu okna je při návrhu filtru důležitým rozhodnutím. Stanovením vektoru $h=[h_n]$ ukončíme návrh.

6 NÁVRH DIGITÁLNÍCH FILTRŮ

Digitální filtry navržené pro implementaci do programovatelného hradlového pole FPGA řady SPARTAN mají určité pořadí. Toto pořadí je znázorněno na obrázku 32. Je zřejmé, že filtry mají určitý decimační faktor D . Tyto decimační faktory jsou následující:

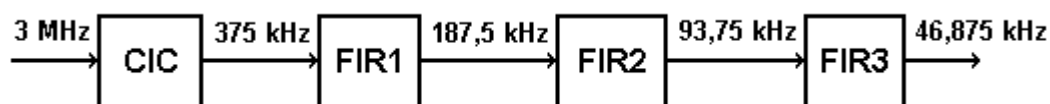
$$D_{\text{CIC}} = 8$$

$$D_{\text{FIR1}} = 2$$

$$D_{\text{FIR2}} = 2$$

$$D_{\text{FIR3}} = 2$$

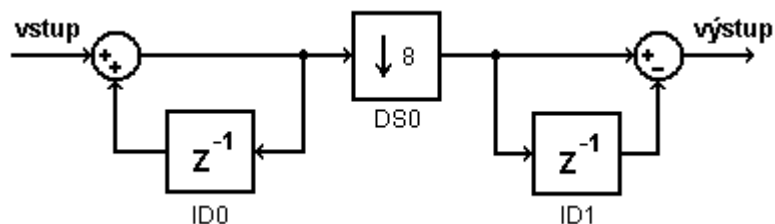
Tedy celková decimace signálu z digitálního mikrofonu SPM0405HD4H je $D = 64$. Vzorkovací frekvence jednotlivých filtrů je také znázorněna na obrázku 32.



Obrázek 32:Řazení digitálních filtrů

6.1 Návrh filtru CIC

Navržený filtr CIC je prvního řádu s decimačním faktorem $D_{\text{CIC}} = 8$ a pracuje se vzorkovacím kmitočtem na vstupu filtru $f_{\text{CIC}} = 3 \text{ MHz}$. Data na výstupu tohoto filtru jsou s frekvencí 375 kHz, což odpovídá poměru $f_{\text{CIC}}/D_{\text{CIC}}$.

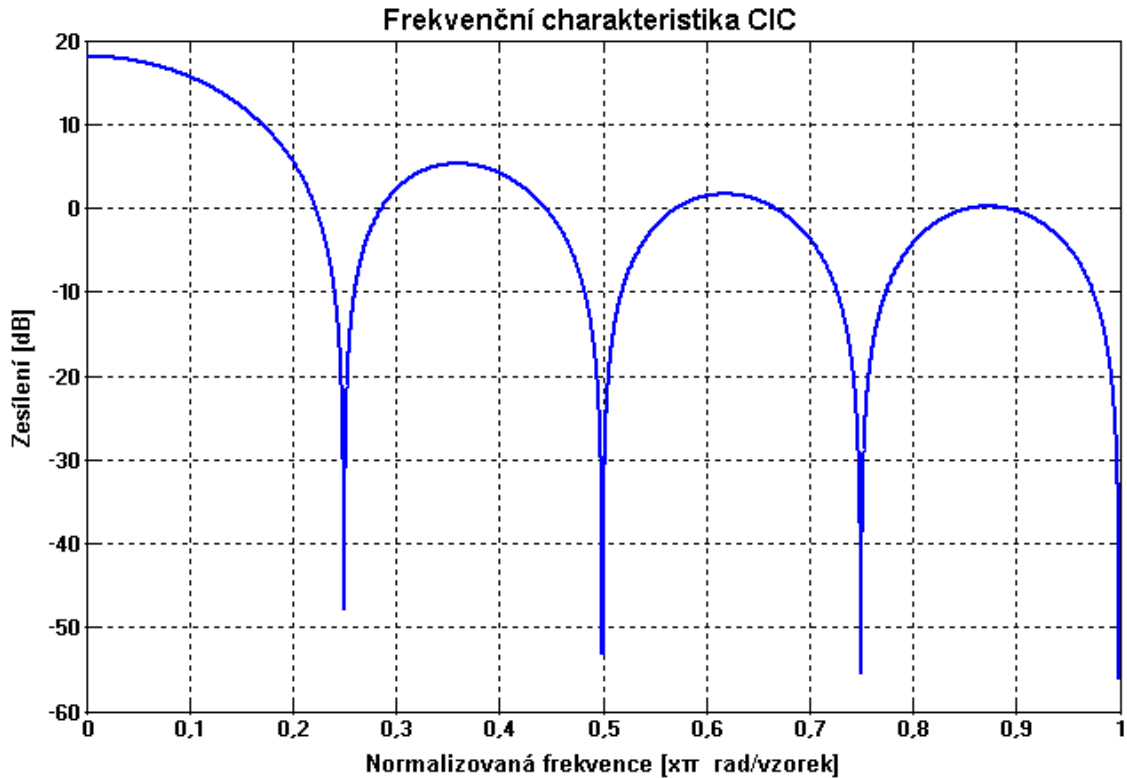


Obrázek 33: Blokové schéma navrženého filtru CIC

CIC filtr znázorněný na obrázku 33 je ekvivalentem k CIC filtru, který je znázorněný na obrázku 24. Toto zobrazení je vhodnější pro CIC filtry vyššího řádu, kdy je snížení vzorkovací frekvence mezi bloky sčítání a odčítání. Výstup tohoto filtru je tedy naprosto identický v porovnání s filtrem na obrázku 24. Frekvenční charakteristika tohoto navrženého CIC filtru je na obrázku 34. Vyplývá z ní, že filtr CIC výrazně tlumí pouze signály s frekvencí $N * 375 \text{ kHz}$, kde $N = 1, 2, 3 \dots$

Přenosová funkce tohoto navrženého filtru je:

$$H_{CIC}(z) = \frac{1 - z^{-8}}{1 - z^{-1}} \quad (25)$$



Obrázek 34: Frekvenční charakteristika navrženého CIC filtru

6.2 Návrh filtrů FIR

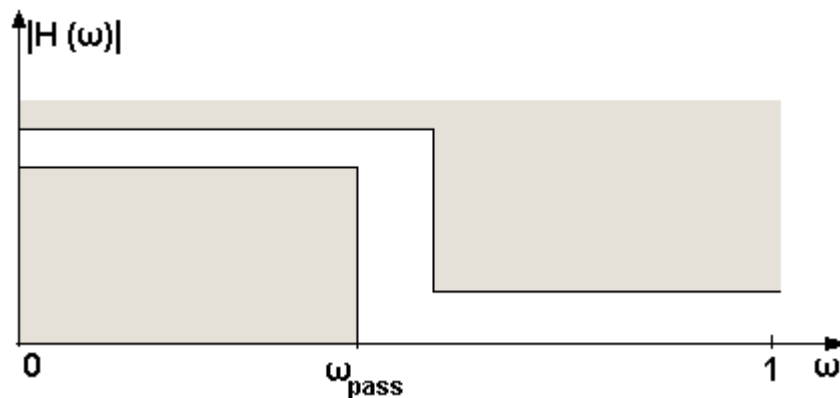
Digitální filtry typu FIR (filtry s konečnou impulsní charakteristikou) se skládají z násobiček, zpožďovacích členů a sumátorů. Jednotlivé násobičky pracují se vstupním signálem filtru, který je zpožděn dle velikosti filtru (počtu koeficientů). Koeficienty jednotlivých filtrů FIR jsem získal v programu Matlab s využitím toolboxu Filter Design & Analysis Tool. Všechny navržené filtry FIR jsou dolní propustí (tlumí vyšší frekvence), přičemž mezní kmitočty těchto filtrů se odvíjí od vzorkovacích frekvencí jednotlivých filtrů. Počet a velikost koeficientů ovlivňuje tvar frekvenční charakteristiky a výsledný útlum filtrů. Jednotlivé filtry FIR decimují dvakrát (snižují vzorkovací kmitočty), jak je ukázáno na obrázku 32.

Při návrhu jednotlivých filtrů (získání jednotlivých koeficientů) s pomocí toolboxu v programu Matlab, jsem vycházel z tvaru frekvenčních charakteristik, kdy jsem u jednotlivých filtrů FIR zvolil zlom na frekvenční charakteristice (na obrázku 35 je tento zlom pod označením ω_{pass}). Hodnota ω_{pass} musí být větší než 0,5.

Tyto zlomy jsou pro jednotlivé filtry následující:

- FIR1: $\omega_{\text{pass1}} = 0,88 \text{ rad/s}$
- FIR2: $\omega_{\text{pass2}} = 0,76 \text{ rad/s}$
- FIR3: $\omega_{\text{pass3}} = 0,55 \text{ rad/s}$

Z takto vytvořených frekvenčních charakteristik filtrů jsem tedy získal koeficienty daného filtru, přičemž jsem volil počet koeficientů jednotlivých filtrů s ohledem na útlum každého filtru FIR.

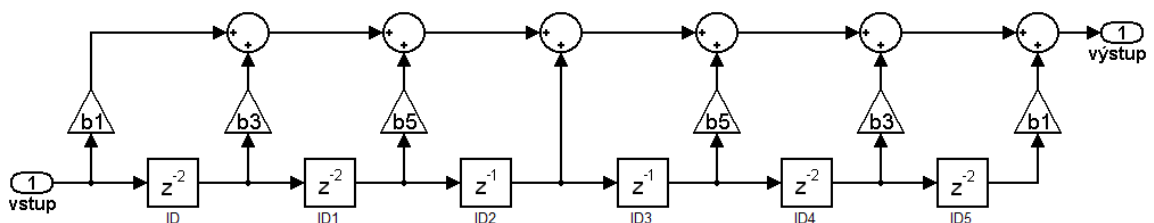


Obrázek 35: Specifikace filtrů FIR

Jednička na ose x frekvenční charakteristiky filtru odpovídá polovině vzorkovacího kmitočtu a hodnota 0,5 na ose x odpovídá jedné čtvrtině vzorkovací frekvence.

6.2.1 FIR1

Tento první filtr FIR je umístěn za filtr CIC, přičemž jeho vzorkovací perioda je $T_{\text{FIR1}} = 2,667 \cdot 10^{-6} \text{ s}$, což odpovídá vzorkovací frekvenci $f_{\text{FIR1}} = 375 \text{ kHz}$. Bloková realizace prvního filtru FIR pomocí násobiček, sumátorů a zpožďovacích členů v programu Matlab Simulink je ukázána na obrázku 36.

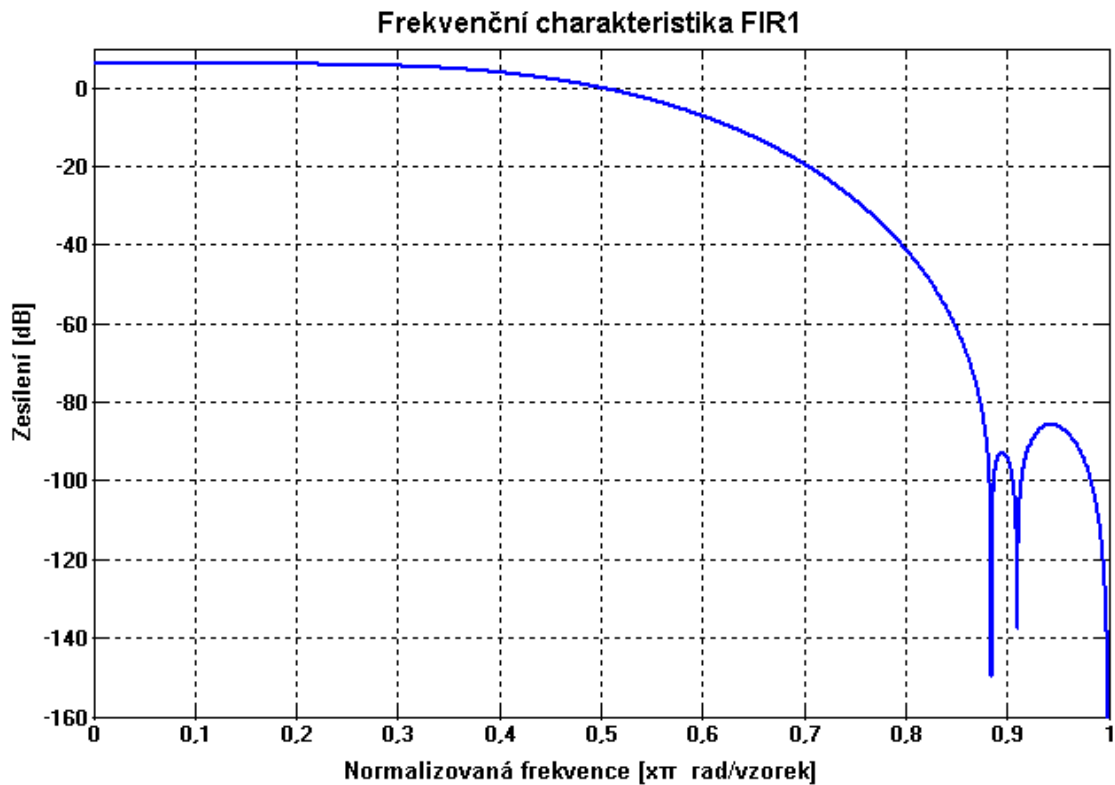


Obrázek 36: Realizace filtru FIR1

Ze schématu uvedeném na obrázku 36 vyplývá, že koeficienty $b_2 = b_4 = 0$. Koeficienty b_m jednotlivých filtrů FIR jsou uvedeny v tabulce 4. Je zde také zřejmá symetrie, která je součástí filtrů FIR. Koeficienty b_m jsou symetrické podle prostředního násobení (u těchto tří filtrů FIR je stejné a rovno jedné). Z blokové realizace filtru FIR1 mohou vyjádřit přenosovou funkci $H_{FIR1}(z)$.

$$H_{FIR1}(z) = b_1 + b_3z^{-2} + b_5z^{-4} + z^{-5} + b_5z^{-6} + b_3z^{-8} + b_1z^{-10} \quad (26)$$

Frekvenční charakteristika tohoto filtru je na obrázku 37. Z charakteristiky je zřejmé, že filtr tlumí frekvence vyšší než $f_{FIR1}/2$ o více než 80 dB.

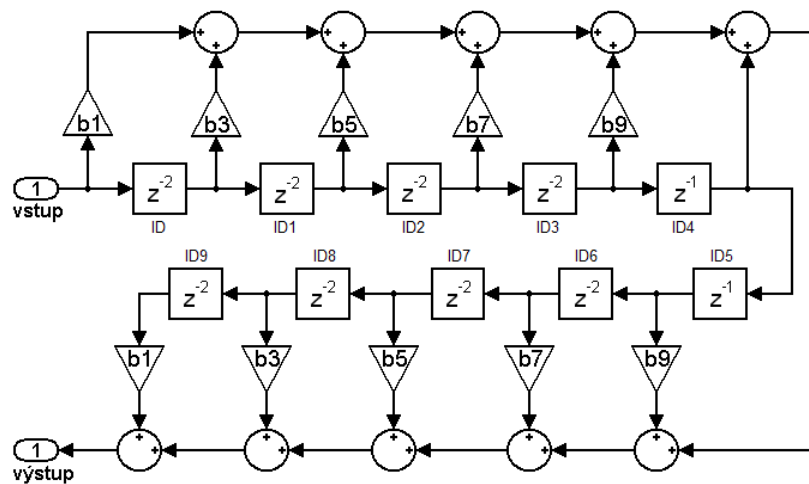


Obrázek 37: Frekvenční charakteristika FIR1

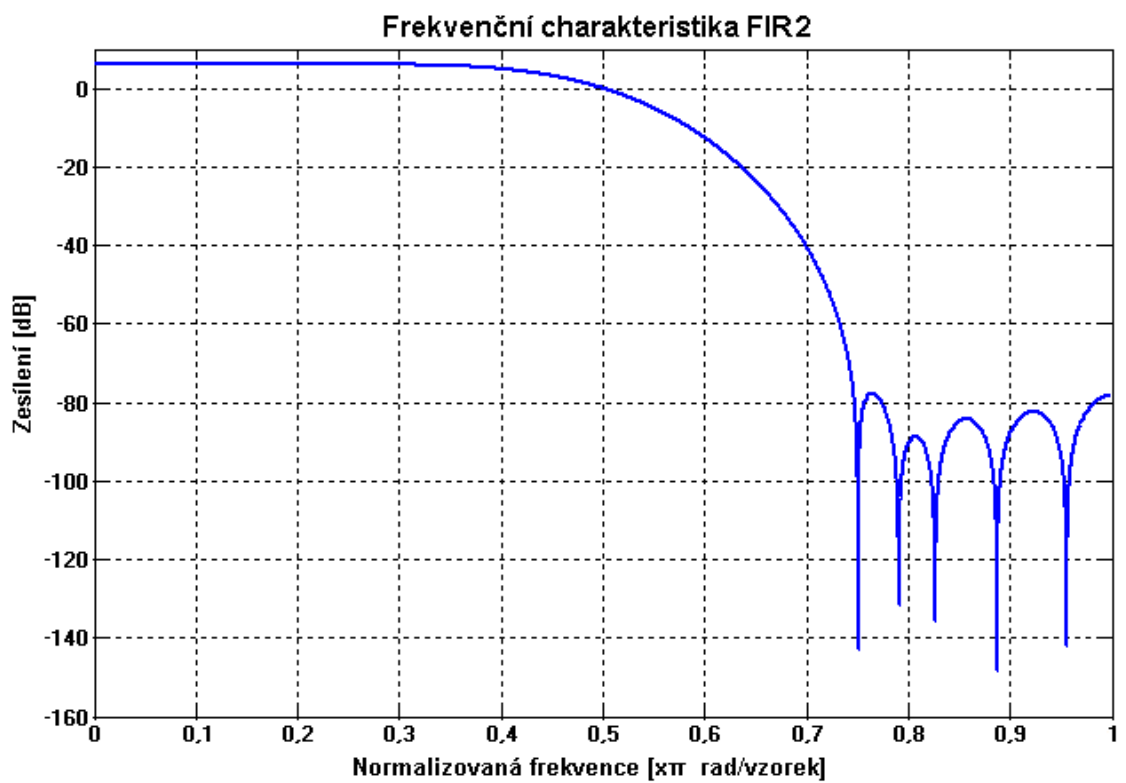
6.2.2 FIR2

Další v pořadí je filtr FIR2. Tento filtr pracuje se vzorkovacím kmitočtem $f_{FIR2} = 187,5$ kHz. Jeho bloková realizace v programu Matlab Simulink je ukázána na obrázku 38, frekvenční charakteristika je na obrázku 39. Sudé koeficienty b_m jsou stejně jako u předchozího filtru rovny nule. Jeho přenosovou funkci $H_{FIR2}(z)$ je opět možné vyjádřit z blokové realizace filtru.

$$H_{FIR2}(z) = b_1 + b_3z^{-2} + b_5z^{-4} + b_7z^{-6} + b_9z^{-8} + z^{-9} + b_9z^{-10} + b_7z^{-12} + b_5z^{-14} + b_3z^{-16} + b_1z^{-18} \quad (27)$$



Obrázek 38: Realizace filtru FIR2

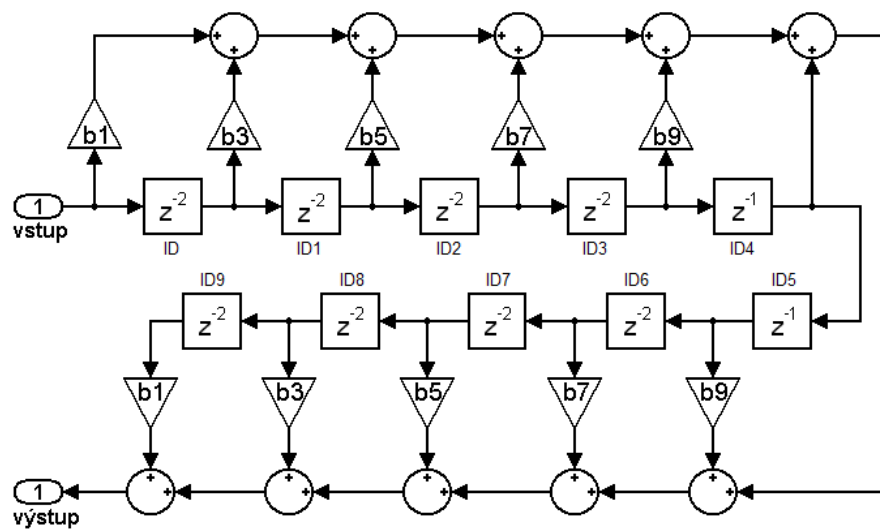


Obrázek 39: Frekvenční charakteristika FIR2

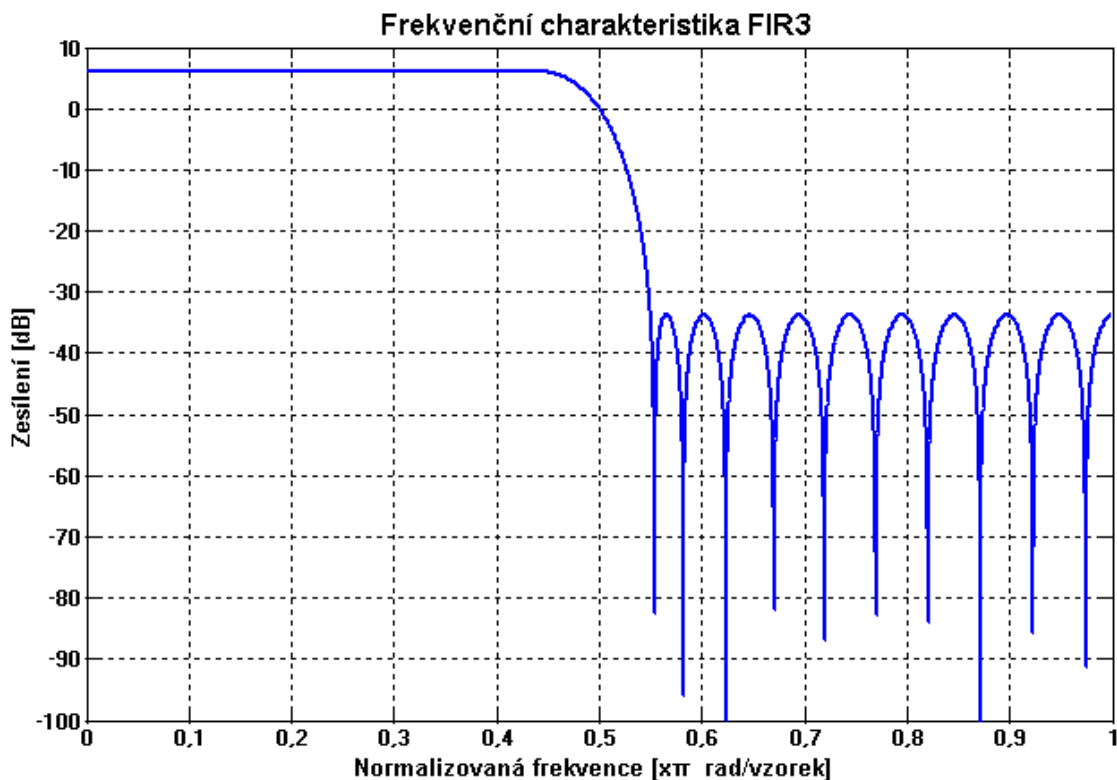
6.2.3 FIR3

Poslední filtr FIR pracuje se vzorkovacím kmitočtem $f_{\text{FIR3}} = 93,75$ kHz. Na výstupu tohoto filtru je signál se vzorkovacím kmitočtem $f = 46,875$ kHz. Bloková realizace a frekvenční charakteristika jsou ukázány na obrázcích 40 a 41. Obdobně jako u předchozích filtrů je možné vyjádřit jeho přenosovou funkci $H_{\text{FIR3}}(z)$. Sudé koeficienty b_m jsou opět rovny nule.

$$\begin{aligned}
 H_{\text{FIR3}}(z) = & b_1 + b_3 z^{-2} + b_5 z^{-4} + b_7 z^{-6} + b_9 z^{-8} + b_{11} z^{-10} + b_{13} z^{-12} + b_{15} z^{-14} + \\
 & + b_{17} z^{-16} + b_{19} z^{-18} + z^{-19} + b_{19} z^{-20} + b_{17} z^{-22} + b_{15} z^{-24} + b_{13} z^{-26} + \\
 & + b_{11} z^{-28} + b_9 z^{-30} + b_7 z^{-32} + b_5 z^{-34} + b_3 z^{-36} + b_1 z^{-38}
 \end{aligned}
 \tag{28}$$



Obrázek 40: Realizace filtru FIR3



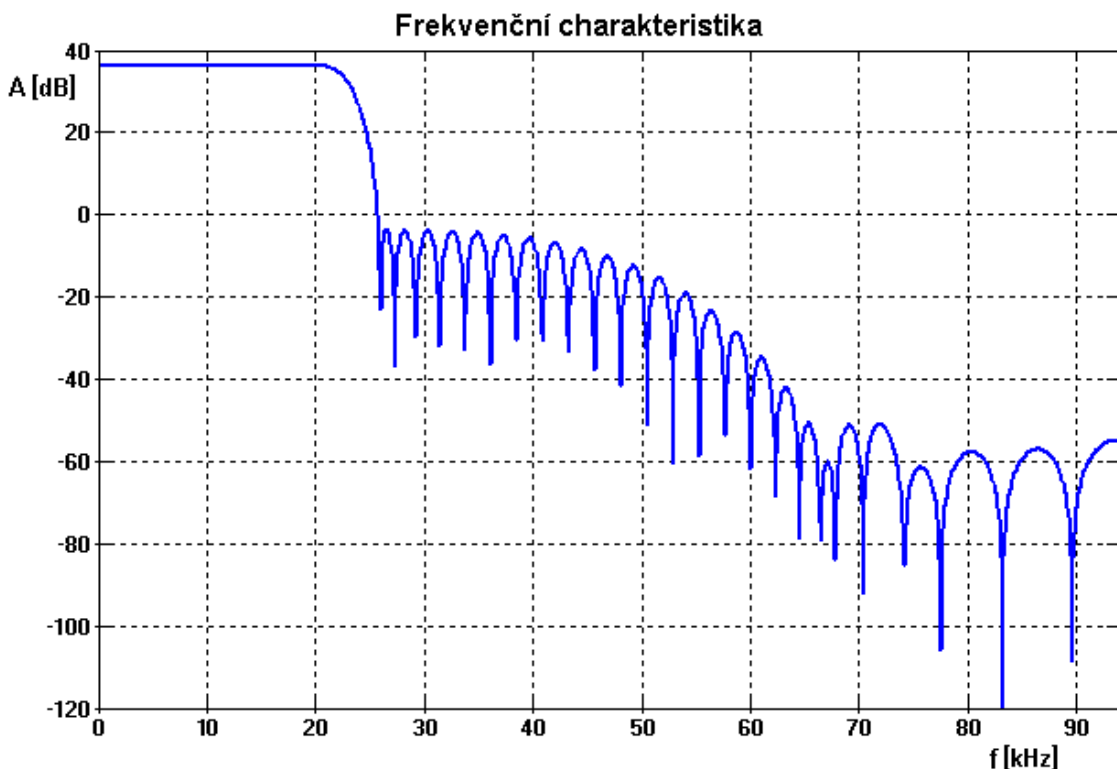
Obrázek 41: Frekvenční charakteristika FIR3

Tabulka 4: Přehled všech koeficientů b_m pro jednotlivé filtry FIR

koeficient	FIR1	FIR2	FIR3
b_1	0,014007568359375	0,002258300781250	-0,015991210937500
b_2	0	0	0
b_3	-0,104064941406250	-0,014221191406250	0,014160156250000
b_4	0	0	0
b_5	0,590057373046875	0,052398681640625	-0,020446777343750
b_6	-	0	0
b_7	-	-0,155914306640625	0,028747558593750
b_8	-	0	0
b_9	-	0,615539550781250	-0,039855957031250
b_{10}	-	-	0
b_{11}	-	-	0,055358886718750
b_{12}	-	-	0
b_{13}	-	-	-0,078552246093750
b_{14}	-	-	0
b_{15}	-	-	0,118255615234375
b_{16}	-	-	0
b_{17}	-	-	-0,206665039062500
b_{18}	-	-	0
b_{19}	-	-	0,634765625000000

6.2.4 Celková frekvenční charakteristika

Celková frekvenční charakteristika navržených digitálních filtrů je na obrázku 42. Jelikož mají filtry různý vzorkovací kmitočet, je vhodnější spočítat útlumy jednotlivých filtrů v pevně nadefinovaných bodech (frekvencích) a ty následně sečíst. Dostaneme tak celkovou útlumovou frekvenční charakteristiku všech navržených digitálních filtrů. Z celkové frekvenční charakteristiky je vidět, že rozdíl mezi propustnou a nepropustnou částí je útlum přibližně 40 dB.



Obrázek 42: Celková frekvenční charakteristika navržených filtrů

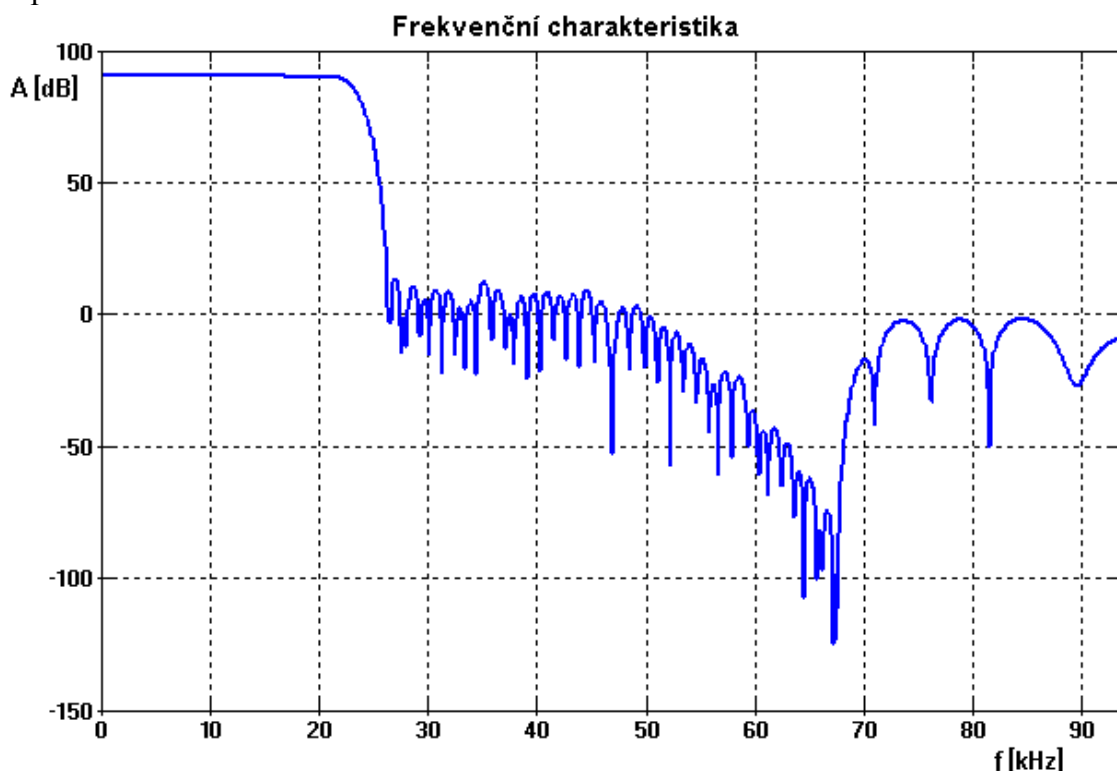
6.3 Alternativní filtrace signálu

Upravíme-li vlastnosti již navržených filtrů, můžeme tím vylepšit parametry filtrace signálu jako je například útlum. Pro alternativní filtraci jsem zvýšil řád navrženého filtru CIC z prvního řádu na čtvrtý a u filtrů FIR jsem navýšil počet koeficientů jednotlivých filtrů. Konkrétně je to pro:

- FIR1_a: 5 nenulových koeficientů b_m
- FIR2_a: 10 nenulových koeficientů b_m
- FIR3_a: 20 nenulových koeficientů b_m

Celková frekvenční charakteristika takto upravených filtrů je na obrázku 43. Oproti celkové frekvenční charakteristice navržených filtrů, která je na obrázku 42, je dobře vidět rozdíl v útlumu signálu mezi propustnou a nepropustnou částí. U navržených filtrů je tento rozdíl přibližně 40 dB a pro alternativní filtraci činí tento rozdíl asi 80 dB. Jednotlivé frekvenční charakteristiky upravených filtrů včetně koeficientů jsou uvedeny na konci diplomové práce.

Pro implementaci takto navržených alternativních filtrů do programovatelného hradlového pole SPARTAN 3AN by už bylo vhodné zvolit vyšší verzi tohoto pole, například SPARTAN X3S200AN.



Obrázek 43: Celková frekvenční charakteristika při alternativní filtraci

7 PROGRAMOVATELNÉ LOGICKÉ POLE

Mezi největší výrobce programovatelných logických polí patří firmy Xilinx a Altera. Firma Xilinx patří v této době mezi nejlepší výrobce programovatelných hradlových polí a její výrobky se už značnou dobu drží na špičce mezi ostatními výrobci s podobným zaměřením. Komponenty těchto číslicových subsystémů se vyrábějí prakticky výhradně ve formě integrovaných obvodů (pomocí integrace jsou realizovány v jediné součástce). Firma Xilinx produkuje různé typy hradlových polí. Nejvíce rozšířené jsou dva typy těchto programovatelných polí a základní rozdíl spočívá v tom, že hradlové pole si pamatuje svoje předchozí naprogramování i po odpojení napájecího napětí. Tyto dva různé typy se většinou označují pod společným názvem programovatelná pole. Jsou to:

- CPLD -po připojení napájení si pamatuje poslední naprogramování, použité buňky jsou typu EEPROM nebo FLASH (programovatelná matice hradel AND a OR s makrobuňkami)
- FPGA -po připojení napájení není pole naprogramováno, použité buňky jsou typu SRAM (princip generátorů logických funkcí pomocí paměti)

Základ programovatelných polí CPLD tvoří tzv. makrobuňka (macrocell), což je struktura základních bloků, které jsou určené především pro jednorůchodovou realizaci logických funkcí. Jednorůchodová realizace je realizace logické funkce jedinou makrobuňkou, při které není nutnost propojovat více těchto makrobuněk pro realizaci žádané logické funkce. Výstupní signál z této funkce ale může být použit jako vstupní signál pro jednu i více další makrobuňky, čímž je možné vytvořit tzv. víceprůchodové zapojení při realizaci žádané logické funkce.

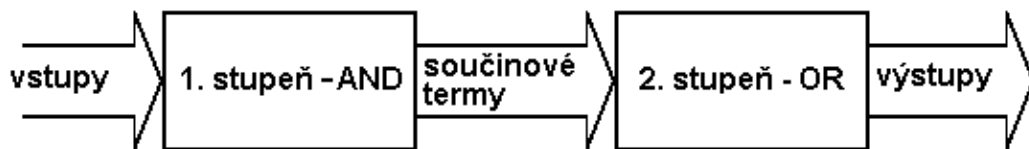
Základ makrobuněk vytváří dvoustupňová struktura, která se používá při realizaci libovolných kombinačních logických funkcí, které jsou zapsány ve tvaru součtu součinů, a které jsou doplněné dalšími přídavnými prvky, jako například klopné obvody, třístavové výstupní zesilovače a podobně.

Programovatelné logické obvody jsou velice podobné pamětem typu PROM (programmable read only memory). Je i možné využít tyto paměti v některých aplikacích, kde se využívají obvody PLD či FPGA, ale mají nevýhody při realizaci logických funkcí.

7.1 Obvody PLD [10]

Obvody PLD - Programmable Logic Devices (programovatelné logické obvody) - jsou založeny na dvoustupňové struktuře realizace kombinačních logických funkcí, známé pod označením SOP (Sum Of Products – součet součinů) viz. obrázek 44. Využitím transformace podle de Morganova vztahu je v této struktuře možno realizovat i funkce vyjádřené ve tvaru POS (Product of Sums – součin součtů), přesněji řečeno jejich inverze. Ve struktuře SOP obvodů PLD musí být některé prvky programovatelné. Bývají to především bloky AND a OR.

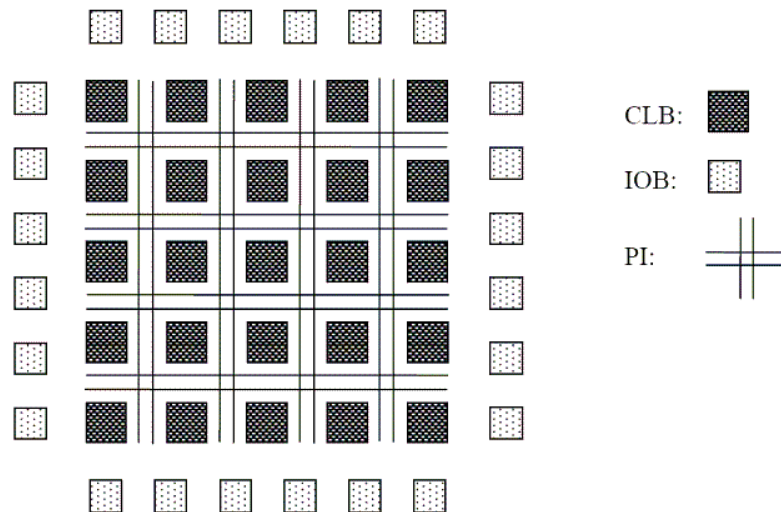
V každé makrobuňce je možné realizovat poměrně složité logické funkce. Proto když je v makrobuňce realizována poměrně jednoduchá logická funkce, zůstává velký počet strukturních prvků makrobuňky nevyužita. Tato nevýhoda se do určité míry často odstraňuje pomocí prvků, které například usnadňují vzájemné propojení makrobuňek. Obvody PLD se používají především pro aplikace s menší až střední složitostí.



Obrázek 44: Blokové schéma realizace kombinační funkce strukturou SOP [10]

7.2 Obvody FPGA [10]

Obvody FPGA – Field Programmable Gate Arrays (programovatelná hradlová pole) – vytváří základní blokovou strukturu obvodů (obrázek 45) pomocí polí konfigurovatelných logických bloků (configurable logic block, CLB), které můžeme přirovnat k malým blokům obvodů CPLD. Bloky CLB se zpravidla ještě dělí na menší části, které se nejčastěji nazývají řezy, logické buňky a podobně. Označení těchto prvků i jejich přesná struktura jsou odlišné u různých výrobců. Logické buňky (podobnost s makrobuňkami u obvodů PLD) obsahují typicky strukturu pro vytvoření kombinačních funkcí a klopné obvody. Kombinační struktura je obvykle založena na principu struktury paměti PROM s malým počtem vstupů (obvykle to bývají čtyři vstupy). Tento prvek je nazýván LUT (look-up table) a dovoluje vytvořit v logické buňce jen poměrně jednoduché logické funkce. Pro vytvoření složitějších logických funkcí je nutno propojit více logických buněk, nebo jejich prvků (LUT). K propojení bloků CLB slouží programovatelná propojovací struktura PI (programmable interconnect).



Obrázek 45: Základní bloková struktura obvodů FPGA [10]

Pole bloků CLB je obklopeno dalšími vstupně-výstupními bloky (input/output block, IOB), které zajišťují podobné funkce jako vstupní a výstupní zesilovače obvodů PLD. Obvykle také obsahují klopné obvody, ale neobsahují kombinační logiku. Jsou připojeny k vývodům obvodu FPGA a jejich úkolem je propojení vnějších signálů se signály v poli bloků CLB.

Logické buňky v obvodech FPGA jsou mnohem menší než makrobuňky v obvodech PLD. Totéž platí o blocích CLB ve srovnání s bloky v obvodech CPLD. Proto je v principu možné dosáhnout lepšího využití struktury obvodů FPGA – pokud se v makrobuňce obvodu PLD vytvoří jednoduchá logická funkce, pro niž je potřebná jen malá část makrobuňky, zůstane její zbývající část nevyužita. Úloha najít optimální propojení prvků struktury FPGA tak, aby výsledek plnil požadovanou funkci a přitom aby tato struktura byla efektivně využita, je však mnohem obtížnější, než je tomu u obvodů PLD, a její řešení je dnes prakticky nemyslitelné bez použití podpory počítače, který musí být vybaven návrhovým systémem se složitými optimalizačními algoritmy. Je také zřejmé, že propojovací struktura PI musí být u obvodů FPGA mnohem výkonnější než podobná struktura u obvodů CPLD.

Kromě logických buněk, které jsou základními univerzálními strukturními prvky, obsahují bloky CLB ještě další specializované prvky, které slouží ke snadnějšímu a efektivnímu vytvoření často používaných zapojení. Jsou to především multiplexory, které se nejvíc používají pro funkci spínačů při propojování logických buněk do celků pro vytvoření složitějších kombinačních funkcí. Dále, podobně jako u obvodů CPLD, mají i obvody FPGA vytvořeny struktury pro použití většího množství hodinových signálů, speciální struktury pro generování rychlého přenosového signálu u sčítaček a další přídavné prvky.

Z toho, co bylo uvedeno o struktuře obvodů FPGA, vyplývá, že s výjimkou nejjednodušších funkcí je každá funkce vytvořena v této struktuře svým vlastním specifickým propojením více (či mnoha) logických buněk, na rozdíl od obvodů PLD, kde i funkce střední složitosti bývají implementovány do jedné makrobuňky.

7.3 Další vlastnosti programovatelných logických obvodů [11]

Fixace přiřazení vývodů (pin locking) umožní změnit vnitřní funkce obvodu změnou jeho konfigurace aniž by byla nutná změna zapojení desky plošného pole.

Programování (konfigurace) je velmi často řešeno využitím programovacího kabelu (rozhraní JTAG) a využitím programu, který využívá prostředky hraničního testu (boundary scan).

Ochrana proti neoprávněnému čtení je ochrana proti nechtěnému uvedení obvodu do programovacího režimu. Například u obvodů řady XC9500XL je zajištěna tak, že je za normálních okolností znemožněno vzájemné nezávislé čtení této informace nebo její zápis (programování) a vymazání prostřednictvím bezpečnostních bitů. Ochranu proti zápisu (nebo vymazání) je možno zrušit pomocí speciální programovací sekvence, u které je náhodný (nechtěný) výskyt prakticky vyloučen.

Nízkopříkonový mód může být aplikován nezávisle na jednotlivé makrobuňky nebo na všechny makrobuňky najednou. Mód zavádí určité přídavné zpomalení funkce příslušné makrobuňky. Nízkopříkonový mód je možné použít pro méně důležité části, u kterých není zpomalení podstatné.

Náběh napájecího napětí by měl být monotónní. Informace o konfiguraci je během náběhu napájecího napětí přepisována z paměti typu Flash do buněk typu RWM. Pokud není požadavek na monotónnost splněna, může dojít během přepisu k chybě, což má za následek selhání funkce. Určitý nepříznivý vliv na přepis během náběhu napájecího napětí mají také rušivé a zašuměné signály.

7.4 SPARTAN 3AN [11]

Programovatelná logická pole řady SPARTAN patří mezi obvody typu FPGA. Konkrétně obvod XC3S50AN je sice nejmenší z této řady, ale poměr cena/výkon v tomto případě jednoznačně hovoří pro tento obvod (srovnatelné obvody typu CPLD mají vyšší cenu). Výhodou je také to, že obvody SPARTAN 3AN mají v sobě obsaženu paměť typu FLASH. Tato paměť slouží zejména k tomu, aby se do ní uložila

konfigurační data, protože obvody FPGA nejsou při přivedení napájecího napětí naprogramovány.

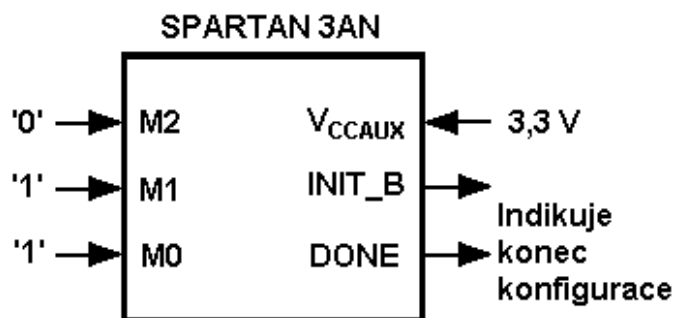
7.4.1 XC3S50AN

Základní technické parametry XC3S50AN

- napájecí napětí: 3,3 V a 1,2 V
- maximální proudový odběr 50 mA
- provozní teplota: 0 – 85 °C
- 50 000 ekvivalentních hradel
- 1 584 ekvivalentních logických buněk
- 3 bitové násobičky
- FLASH paměť 1 MB
- frekvence hodinového signálu až 350 MHz
- až 108 vstupně výstupních vývodů

Napájecí napětí pro XC3S50AN je 1,2 V a 3,3 V. Je to z toho důvodu, že jsou tyto napětí určeny ke konkrétním blokům jako jsou například násobičky, paměti RAM a paměti FLASH. Vývody jsou rozděleny do čtyř bank (banka0 – banka3), přičemž každá banka je na jedné straně pouzdra. Pouzdro je typu TQ se 144 vývody.

Programovatelné logické pole řady SPARTAN 3AN může pracovat v sedmi režimech. Tyto režimy se nastavují pomocí konfiguračních vývodů, kdy se na vývody M0, M1 a M2 přivede logická úroveň (obrázek 46). Jednotlivé módy včetně logických hodnot jsou uvedeny v tabulce 5.



Obrázek 46: Konfigurační rozhraní [11]

Tabulka 5: Konfigurace SPARTAN 3AN [14]

M[2:0]	Režim
0:0:0	Master Serial
0:0:1	SPI
0:1:0	BPI
0:1:1	Internal Master SPI
1:0:1	JTAG Mode
1:1:0	Slave Parallel
1:1:1	Slave Serial Mode

7.4.2 Bloky obsažené v SPARTAN 3AN [14]

V programovatelném logickém poli SPARTAN 3AN jsou obsaženy tyto následující bloky:

- Configurable Logic Blocks (CLB) – konfigurační logické bloky
- Input/Output Blocks (IOB) – vstupně/výstupní bloky
- Block RAM – blok paměti RAM
- Multiplier Blocks – bloky bitových násobiček
- Digital Clock Manager Blocks (DCM) – manažer hodinových signálů

8 ROZHRAŇÍ SPI

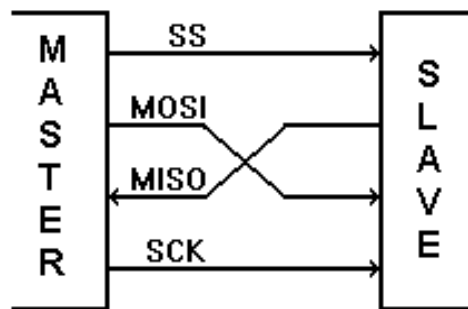
Rozhraní SPI slouží ke komunikaci modulu s dalším zařízením jako je například mikroprocesor. Je to sériový synchronní přenos, který ke komunikaci mezi dvěma zařízeními využívá 4 vodiče: MISO, MOSI, SCK a SS. Je zde důležité správné nastavení všech zařízení jako Master a Slave. Master může být nastaven jen jeden, ale zařízení nastavené jako Slave může být několik.

Master - Zařízení, jež je nastaveno jako Master, řídí celou komunikaci. Toto zařízení pak také generuje řídicí hodinový signál (SCK), který slouží k synchronizaci přenosu mezi zařízeními. Zařízení, které je nastaveno jako Master může být jen jedno a to právě z důvodu řízení komunikace. Vybírá podřízené zařízení (Slave) pomocí vodiče SS (Slave Select).

Slave – Toto zařízení je podřízeno zařízení nastavené jako Master. Sleduje hodnotu signálu na vodiči pod názvem SS (Slave select). Pokud se hodnota signálu na tomto vodiči (SS) změní z logické 1 na logickou 0, je zařízení vybráno a komunikace mezi oběma zařízeními může začít.

Vodiče, které jsou využívány ke komunikaci, mívají následující označení:

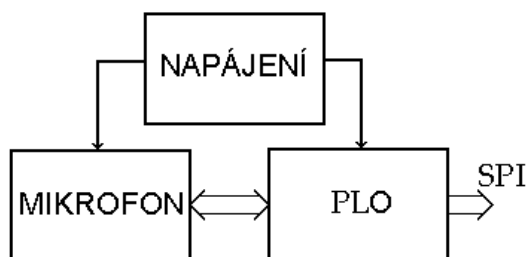
- **MISO** (Master in Slave out) – po tomto vodiči jsou přenášena data směrem ze zařízení nastavené jako Slave do zařízení, které je nastaveno (a naprogramováno) jako master.
- **MOSI** (Master in Slave out) – po tomto vodiči jsou přenášena data směrem ze zařízení nastavené jako Master do zařízení, které je nastaveno jako Slave.
- **SCK** (SPI Clock) – po tomto vodiči je šířen hodinový signál od zařízení Master k jednotlivým zařízením Slave. Tento hodinový signál slouží jedině k synchronizaci přenášených dat mezi Master a Slave.
- **SS** (Slave Select) – tento vodič slouží k vybrání jednoho zařízení Slave. Pokud zařízení detekuje změnu z logické 1 do logické 0, dostává tak signál k tomu, že je toto zařízení vybráno ke komunikaci. Když podřízené zařízení má signál SS v logické 1, nevšímá si možných přenášených dat na vodičích MISO a MOSI.



Obrázek 47: Znázornění směru přenášených dat u rozhraní SPI

9 MODUL PRO ZPRACOVÁNÍ SIGNÁLU

Modul pro zpracování signálu z digitálního mikrofonu se skládá z napájecí části, ve kterém je implementována ochrana proti přepólování a přepětí. Dále je to vlastní digitální mikrofon a nakonec programovatelný logický obvod (FPGA), který zajišťuje decimaci a filtraci signálu. Je v něm realizován sériový přenos (SPI), který získaná data posílá ven z modulu.

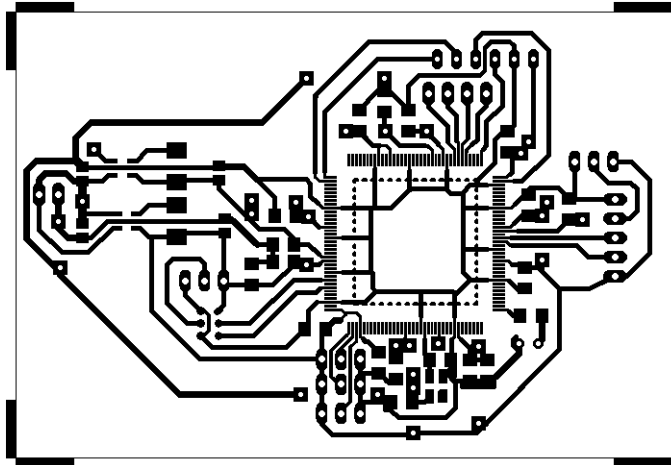


Obrázek 48: Znáznění bloků modulu

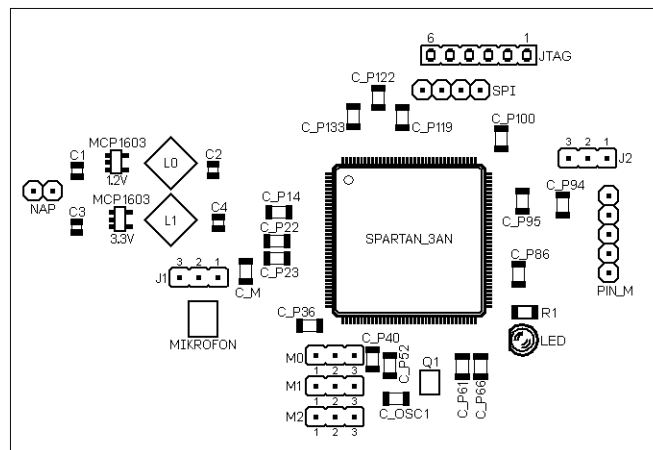
9.1 Schéma zapojení a deska plošných spojů

Modul pro zpracování signálu z digitálního mikrofonu je napájen ze stabilizovaného zdroje s minimálním napětím $U_{\min} = 4 \text{ V}$ a s maximálním napětím $U_{\max} = 5,5 \text{ V}$. Proudový výstup každého ze stabilizátorů napětí MCP1603 je omezen na $I = 500 \text{ mA}$. Proudové omezení však v tomto případě není tak důležité, protože při součtu maximálních proudových odběrů z katalogových údajů všech součástek se k této hodnotě ani nepřiblížíme. K napájení je tedy možné využít napětí z USB konektoru, ovšem je nutné softwarově povolit větší odběr proudu jež je standardně nastaven na 100 mA . Na obrázcích 49, 50 a 51 jsou znázorněny schémata zapojení, deska plošných spojů a rozmístění součástek. Dále je pak v tabulce 6 uveden rozpis součástek včetně jmenovitých hodnot.

Na desce plošných spojů je trvale umístěn jeden MEMS mikrofon. Je však možné připojit i druhý mikrofon pomocí konektoru se zámkem (na obrázku 51 je pod označením PIN_M). U obou mikrofonů je možné pomocí zkratovacích propojek zvolit, zda budou pracovat jako levý či pravý. Logicky je tedy zřejmé, že při současném zapojení obou mikrofonů, se pomocí propojek nastaví jeden mikrofon jako levý a druhý jako pravý.



Obrázek 50: Deska plošných spojů



Obrázek 51: Rozmístění součástek

Tabulka 6: Rozpis součástek

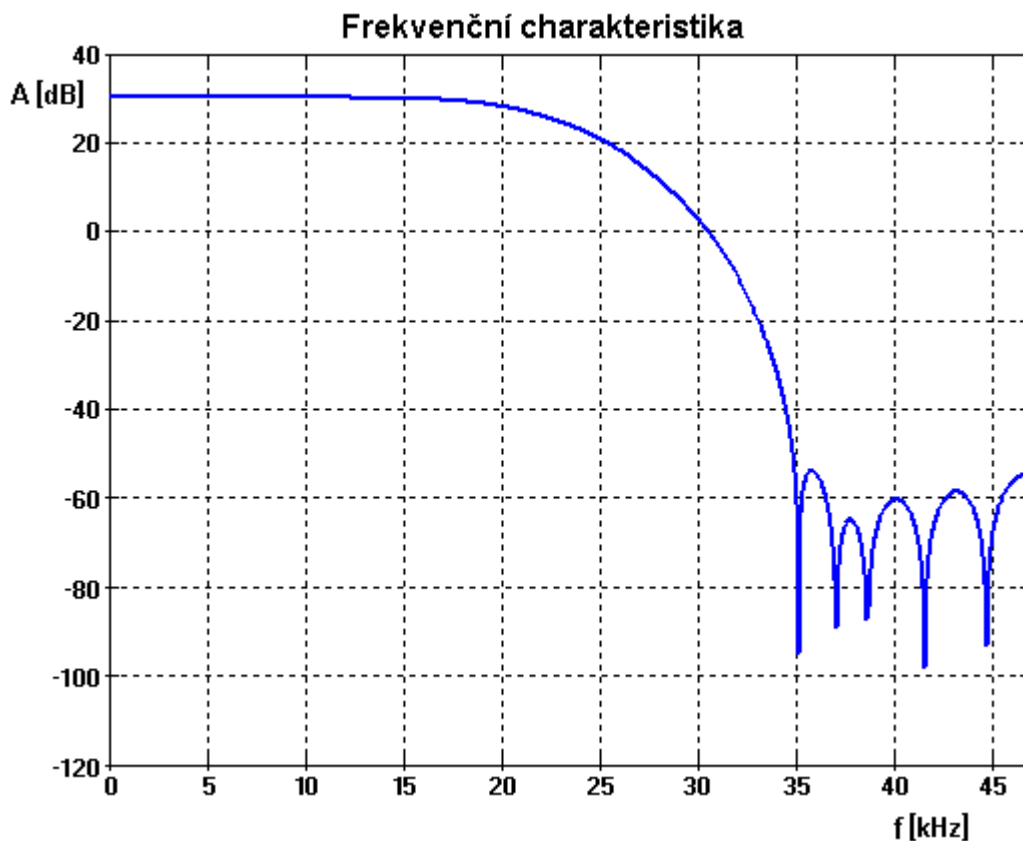
Jméno součástky	Jmenovitá hodnota	Popis	Poznámka
R1	$R = 150 \Omega$	SMD rezistor	velikost 1206
C1; C2; C3; C4	$C = 4,7 \mu\text{F}$	SMD kondenzátor	velikost 0805
C_M; C_OSC1; C_Pxx	$C = 100 \text{ nF}$	SMD kondenzátor	velikost 1206
L0; L1	$L = 4,7 \mu\text{H}$	SMD tlumivka	B82470A0
MCP1603_1.2	-	SMD stabilizátor 1,2 V	MCP1603T-120I/OS
MCP1603_3.3	-	SMD stabilizátor 3,3 V	MCP1603T-330I/OS
Q1	$f = 48 \text{ MHz}$	SMD oscilátor	CFPS-39
MIKROFON	-	SMD MEMS mikrofon	SPM0405HD4H-WB
U1	-	SPARTAN-3AN	XC3S50AN, TQG144
LED	-	LED dioda 3mm s roztečí vývodů 2,54 mm	
M0; M1; M2; J1; J2	-	konektor pro jumper 2,54 mm	
PIN_M; JTAG; NAP; SPI	-	pro konektor s roztečí vývodů 2,54 mm	

9.2 Implementace filtrů v FPGA

Digitální filtry FIR a CIC jsou implementovány v programovatelném hradlovém poli, přičemž jako vstupní signál filtrů je využit datový výstup MEMS mikrofonu, který je trvale na desce plošných spojů. Vstupem filtru CIC je tedy jednobitový signál (bistream). Výstup filtru CIC a zároveň vstupem filtru FIR1 je již vícebitový signál. Konkrétně je to osm bitů, přičemž jsou data ve formátu s pevnou desetinnou tečkou. Znamínkový bit je nejvýznamnější. Záporná čísla jsou ve druhém doplňku. Podobně jako výstup CIC filtru jsou uloženy konstanty všech filtrů FIR ve formátu s pevnou desetinnou tečkou, ale jejich bitová délka je šestnáct bitů. Záporné hodnoty koeficientů jsou uvedeny přímo ve druhém doplňku.

9.2.1 Ověření filtrů

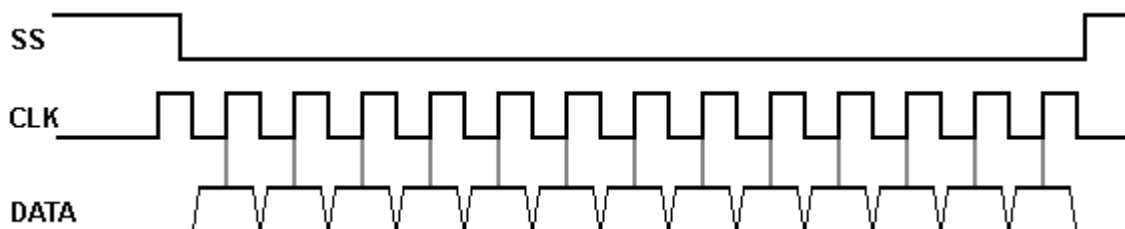
Díky špatné volbě programovatelného hradlového pole FPGA, jsem nemohl realizovat ve filtračním řetězci všechny navržené filtry FIR. Do filtračního řetězce jsem tedy zařadil filtr CIC, FIR1 a FIR2. Abych dodržel celkovou decimaci signálu $D = 64$, změnil jsem decimační faktor filtru FIR2. Decimační faktory jsou tedy pro jednotlivé filtry následující (CIC:FIR1:FIR2): 8:4:2. Tedy vzorkovací frekvence se změní jen u filtru FIR2 ze 187,5 kHz na 93,75 kHz. Kód programu pro hradlové pole FPGA je uveden v příloze na CD. Na obrázku 52 je uvedena celková frekvenční charakteristika filtračního řetězce navržených filtrů, které jsou implementovány v hradlovém poli.



Obrázek 52: Frekvenční charakteristika filtrů implementovaných v FPGA

9.3 Výstup dat z modulu

Data jsou posílána z modulu pomocí rozhraní SPI. V modulu je toto rozhraní naprogramováno jako master, přičemž pro komunikaci s dalším zařízením využívá kromě datového signálu MOSI ještě SCK a SS. Na obrázku 53 je uvedena platnost dat z hlediska hodinového signálu SCK.



Obrázek 53: Průběh signálů výstupního rozhraní

Začátek přenosu dat určuje signál SS. Pokud je SS v logické nule, jsou data na výstup modulu posílána při sestupné hraně. Data jsou tedy bezpochyby platná při vzestupné hraně, kdy je nejjednodušší realizovat čtení dat. Jako první se přenáší nejvýznamnější bit

(někdy označován jako MSB). Konec přenosu dat opět určuje signál SS, který v tomto případě změni hodnotu do logické jedničky.

Z modulu pro digitální filtraci mají data délku osmi bitů. Data mají stejný formát jako koeficienty filtrů fir. Tedy se opět jedná o vyjádření s pevnou desetinnou tečkou se znamínkovým bitem, přičemž záporná čísla jsou ve formě druhého doplňku. Znamínkový bit je nejvýznamnější (MSB). Frekvenci řídicího hodinového signálu CLK jsem zvolil $f_{\text{SPI}} = 3 \text{ MHz}$.

9.4 Přenesení a zobrazení dat

Data jsou přenášena pomocí rozhraní SPI do karty NI USB. V programu LabView je vytvořena aplikace pro přijetí a zobrazení přijatých dat. Zobrazení dat je realizováno v grafickém okně (viz. přílohy). Na obrázcích v příloze jsou ukázány 3 případy. První případ je signál při nízké intenzitě zvuku okolí (v tomto případě je možné zobrazené hodnoty považovat za šum). Další dva obrázky ukazují různé frekvence zvuku. V prvním případě to je 4, 47 kHz a v druhém 8 kHz. Je zřejmé, že se poměr frekvencí obou signálů prakticky shoduje. Při simulaci implementovaných filtrů v programu Matlab Simulink není šum zesílen a odpovídají tomu i zobrazená data v počítači.

10 ZÁVĚR

Cílem práce bylo navrhnout a implementovat do programovatelného hradlového pole digitální decimační filtry pro zpracování signálu z mikrofonu s digitálním výstupem. Tento digitální mikrofon patří do skupiny MEMS. Systémy MEMS jsou miniaturní mechanické systémy vytvořené na polovodičovém čipu.

Mikrofon převádí akustický signál na elektrický pomocí miniaturní membrány vytvořené na polovodiči. Následně je signál zesílen pomocí předzesilovače. Vlastní převod spojitého signálu na digitální je realizován pomocí sigma-delta modulátoru. Ze změřené spektrální charakteristiky mikrofonu SPM0405HD4H vyplývá, že je tento sigma-delta modulátor čtvrtého řádu (obrázek 20). Pro simulaci sigma-delta modulátoru čtvrtého řádu jsem zvolil koeficienty s ohledem k odezvě systému na jednotkový skok. Takto navržený sigma-delta modulátor jsem využil pro simulaci s navrženými digitálními decimačními filtry.

Při návrhu digitálních decimačních filtrů jsem vycházel z celkové decimace výstupního signálu $D = 64$. Decimací se rozumí snížení frekvence dat, přičemž vzrůstá počet bitů. Celková decimace signálu je součinem decimací jednotlivých navržených filtrů. První filtr v řetězci filtrace signálu je CIC. Tento navržený filtr je prvního řádu se vzorkovací frekvencí $f_{CIC} = 3$ MHz, přičemž jeho decimační faktor je $D_{CIC} = 8$. Tedy filtr CIC decimuje osmkrát, tedy data na výstupu jsou s frekvencí 375 kHz. Hlavní úlohou tohoto filtru je decimace. Protože jeho struktura neobsahuje násobičky, může pracovat s vysokými vzorkovacími kmitočty.

Další filtry v řetězci jsou tři FIR filtry. Každý z těchto filtrů decimuje dvakrát, tedy na vstupu prvního FIR filtru jsou data s frekvencí 375 kHz, na vstupu druhého je to 187,5 kHz a na vstupu třetího 93,75 kHz. Jednotlivé filtry se liší počtem koeficientů, útlumem signálu a zlomem na frekvenční charakteristice. Jednotlivé koeficienty filtrů b_m jsou uvedeny v tabulce 4. Hlavní úlohou těchto filtrů je odfiltrování (útlum) šumu, neboli vyšších frekvencí než je jejich vzorkovací kmitočet.

Celková frekvenční charakteristika všech navržených digitálních filtrů (obrázek 44) ukazuje, že mezi propustnou a nepropustnou částí této charakteristiky je hodnota útlumu více než 40 dB. Simulační ověření této skutečnosti je ukázáno v příloze 2. Konstantní signál s hodnotou 2 je zesílen na úroveň 124 (zesílení odpovídá 36 dB), přičemž hodnota šumu zůstane přibližně stejná.

Ověření filtrace všech navržených filtrů v jednom filtračním řetězci jsem z důvodu špatné volby hradlového pole FPGA nemohl uskutečnit. Možné řešení by bylo využít ze stejné řady SARTAN 3AN jeden z vyšších typů. Pravděpodobně by postačoval typ XC3S200AN. Toto programovatelné pole je asi čtyřikrát výkonnější než zvolený obvod XC3S50AN. Ověřil jsem tedy pouze vlastnosti navržených filtrů CIC, FIR1 a FIR2. Ze zobrazených hodnot vyplývá, že podobně jako při simulacích není šum zesílen, protože amplituda zobrazeného signálu kolísá v mezích hodnot šumu.

11 LITERATURA

- [1] KOVÁŘ, D. Elektroakustická studie elektroakustického měniče s přímou A/D konverzí a digitálním výstupem [online]. Dostupné z internetové adresy: <<http://www.czakustika.cz>>.
- [2] KAFKA, V. Sigma-delta modulátor [online]. Dostupné z internetové adresy: <<http://www.hippo.feld.cvut.cz>>.
- [3] VRBA, R. Teorie vzájemného převodu analogového a číslicového signálu - elektronická skripta, FEKT VUT v Brně [online]. Dostupné z internetové adresy: <<http://www.vutbr.cz>>.
- [4] Firemní literatura firmy Knowles Acoustics. SPM0405HD4H-WB [online]. Poslední revize: září 2009. Dostupné z internetové adresy: <<http://www.knowles.com>>.
- [5] Firemní literatura firmy Analog Devices. ADMP421 [online]. Poslední revize: duben 2010. Dostupné z internetové adresy: <<http://www.analog.com>>.
- [6] Firemní literatura firmy STMicroelectronics. MP45DT01 [online]. Poslední revize: srpen 2010. Dostupné z internetové adresy: <<http://www.st.com>>.
- [7] HUSÁK, M. MEMS a mikrosystémové technologie [online]. Dostupné z internetové adresy: <<http://www.odbornecasopisy.cz>>.
- [8] JAN, J. Číslicová filtrace, analýza a restaurace signálů. 2. upravené vydání 2002. ISBN 80-214-1558-4.
- [9] JAN, J., KOZUMPLÍK, J., KOLÁŘ, R. Číslicové zpracování a analýza signálů - elektronická skripta, FEKT VUT v Brně [online]. Dostupné z internetové adresy: <<http://www.vutbr.cz>>.
- [10] KOLOUCH, J. Programovatelné logické obvody - elektronická skripta, FEKT VUT v Brně [online]. Dostupné z internetové adresy: <<http://www.vutbr.cz>>.
- [11] Firemní literatura firmy Xilinx. SPARTAN-3AN FPGA Family Data Sheet [online]. Poslední revize: listopad 2010. Dostupné z internetové adresy: <<http://www.xilinx.com>>.
- [12] Elektrotechnický magazín Pandatron. ISSN 1803-6007 [online]. Dostupné z internetové adresy: <<http://pandatron.cz>>.

- [13] Firemní literatura firmy STMicroelectronics. LE00AB/C series [online]. Poslední revize: březen 2005. Dostupné z internetové adresy: <<http://www.st.com>>.
- [14] Firemní literatura firmy Xilinx. SPARTAN-3 Generation Configuration User Guide [online]. Poslední revize: říjen 2009. Dostupné z internetové adresy: <<http://www.xilinx.com>>.

12 SEZNAM OBRÁZKŮ A TABULEK

Obrázek 1: Převod akustického signálu na elektrický spojitý signál.....	10
Obrázek 2: Blokové znázornění mikrofonu s digitálním výstupem.....	10
Obrázek 3: Podrobnější blokové schéma mikrofonu s digitálním výstupem [1].....	11
Obrázek 4: Blokové schéma sigma-delta modulátoru [2].....	12
Obrázek 5: Časové průběhy sigma-delta modulátoru s konstantním vstupním signálem [2].....	12
Obrázek 6: Příklad Σ - Δ modulátoru třetího řádu [3].....	13
Obrázek 7: Příklad zapojení Σ - Δ modulátoru prvního řádu v prostředí Matlab Simulink.....	14
Obrázek 8: Příklad zapojení Σ - Δ modulátoru čtvrtého řádu v prostředí Matlab Simulink.....	14
Obrázek 9: Přechodová charakteristika Σ - Δ modulátoru čtvrtého řádu.....	15
Obrázek 10: Výstupní signál Σ - Δ modulátoru prvního řádu.....	15
Obrázek 11: Výstupní signál Σ - Δ modulátoru čtvrtého řádu.....	16
Obrázek 12: Příklad bistreamu Σ - Δ modulátoru.....	16
Obrázek 13: Mikrostruktury realizované povrchovým mikroobráběním [7].....	17
Obrázek 14: Mikropřevodovka realizovaná mikroobráběním [7].....	18
Obrázek 15: Mikrogyroskop realizovaný mikroobráběním [7].....	18
Obrázek 16: Příklad struktury Knowles SiSonic® MEMS mikrofonu [4].....	20
Obrázek 17: Časové znázornění platnosti dat na výstupu mikrofonu [4].....	21
Obrázek 18: Rozmístění vývodů mikrofonu [4].....	22
Obrázek 19: Spektrální charakteristika mikrofonu SPM0405HD4H.....	23
Obrázek 20: Odečet hodnoty sklonu ze spektrální charakteristiky.....	23
Obrázek 21: Snížení frekvence dat na výstupu.....	24
Obrázek 22: Filtr s klouzavým průměrem [3].....	25
Obrázek 23: Rekurzivní filtr s kumulovaným součtem [3].....	27
Obrázek 24: Struktura filtru CIC [3].....	27
Obrázek 25: Frekvenční odezva filtru CIC [3].....	28
Obrázek 26: Výstupní signál při decimaci $D=8$	29
Obrázek 27: Výstupní signál při decimaci $D=16$	29
Obrázek 28: Příklady impulsních charakteristik filtrů FIR s lineární fází [8].....	31
Obrázek 29: Návrh dolní propusti metodou vzorkování impulsní charakteristiky ($N=16$) [8].....	33
Obrázek 30: Návrh dolní propusti metodou vzorkování impulsní charakteristiky ($N=32$) [8].....	34
Obrázek 31: Tvary základních oken ($N=32$) [8].....	35
Obrázek 32: Řazení digitálních filtrů.....	37
Obrázek 33: Blokové schéma navrženého filtru CIC.....	37

Obrázek 34: Frekvenční charakteristika navrženého CIC filtru.....	38
Obrázek 35: Specifikace filtrů FIR.....	39
Obrázek 36: Realizace filtru FIR1.....	39
Obrázek 37: Frekvenční charakteristika FIR1.....	40
Obrázek 38: Realizace filtru FIR2.....	41
Obrázek 39: Frekvenční charakteristika FIR2.....	41
Obrázek 40: Realizace filtru FIR3.....	42
Obrázek 41: Frekvenční charakteristika FIR3.....	42
Obrázek 42: Celková frekvenční charakteristika navržených filtrů.....	44
Obrázek 43: Celková frekvenční charakteristika při alternativní filtraci.....	45
Obrázek 44: Blokové schéma realizace kombinační funkce strukturou SOP [10].....	47
Obrázek 45: Základní bloková struktura obvodů FPGA [10].....	48
Obrázek 46: Konfigurační rozhraní [11].....	50
Obrázek 47: Znázornění směru přenášených dat u rozhraní SPI.....	52
Obrázek 48: Znázornění bloků modulu.....	54
Obrázek 49: Schéma zapojení modulu.....	55
Obrázek 50: Deska plošných spojů.....	56
Obrázek 51: Rozmístění součástek.....	56
Obrázek 52: Frekvenční charakteristika filtrů implementovaných v FPGA.....	58
Obrázek 53: Průběh signálů výstupního rozhraní.....	58
Tabulka 1: Srovnání základních technických parametrů při 25 °C [4] [5] [6].....	20
Tabulka 2: Popis vývodů mikrofону.....	21
Tabulka 3: Příklad řádů jednotlivých filtrů pro celkový řád filtrace $D = 64$	24
Tabulka 4: Přehled všech koeficientů b_m pro jednotlivé filtry FIR.....	43
Tabulka 5: Konfigurace SPARTAN 3AN [14].....	51
Tabulka 6: Rozpis součástek.....	57

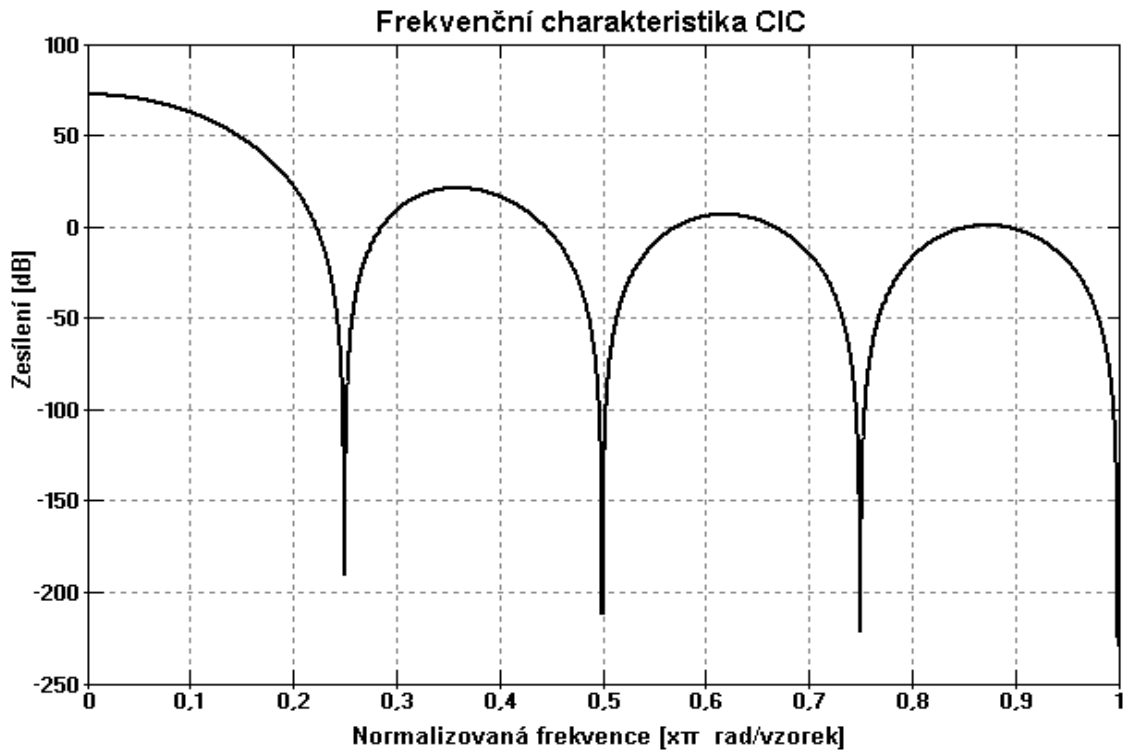
Seznam zkratek a symbolů

Σ - Δ	sigma-delta
A/D	analogově číslicový převodník
BCD	binárně kódovaná desítková soustava
CIC	kaskádově integrovaný hřebenový digitální filtr
CLB	konfigurační logický blok, část obvodů FPGA
CLK	řídící hodinový signál
CPLD	komplexní programovatelný
D	stupeň decimace signálu
D/A	číslicově analogový převodník
DCM	manažer hodinových signálů
DFT	diskrétní Fourierova transformace
EEPROM	elektricky programovatelná a mazatelná paměť
FIR	digitální filtr s konečnou impulsní charakteristikou
FLASH	paměť tvořená klopnými obvody
FPGA	programovatelné hradlové pole
GND	označení pro uzemnění zem
IIR	digitální filtry s nekonečnou impulsní charakteristikou
MASH	označení pro paralelní zapojení sigma-delta modulátorů
MEMS	mikro elektro mechanický systém
MISO	označení jednoho z vodičů, které používá SPI
MSB	nejvýznamnější bit v řetězci
MOSI	označení jednoho z vodičů, které používá SPI
PLD	programovatelný logický obvod (PLO)
PLO	programovatelný logický obvod
POS	součin součtů
PROM	programovatelná paměť
SCK	označení jednoho z vodičů, které používá SPI
SOP	součet součinů
SPI	sériové komunikační rozhraní
SRAM	statická paměť
SS	označení jednoho z vodičů, které používá SPI
USB	univerzální sériová sběrnice
Vdd	označení napájecího napětí
Vss	označení nulového napětí

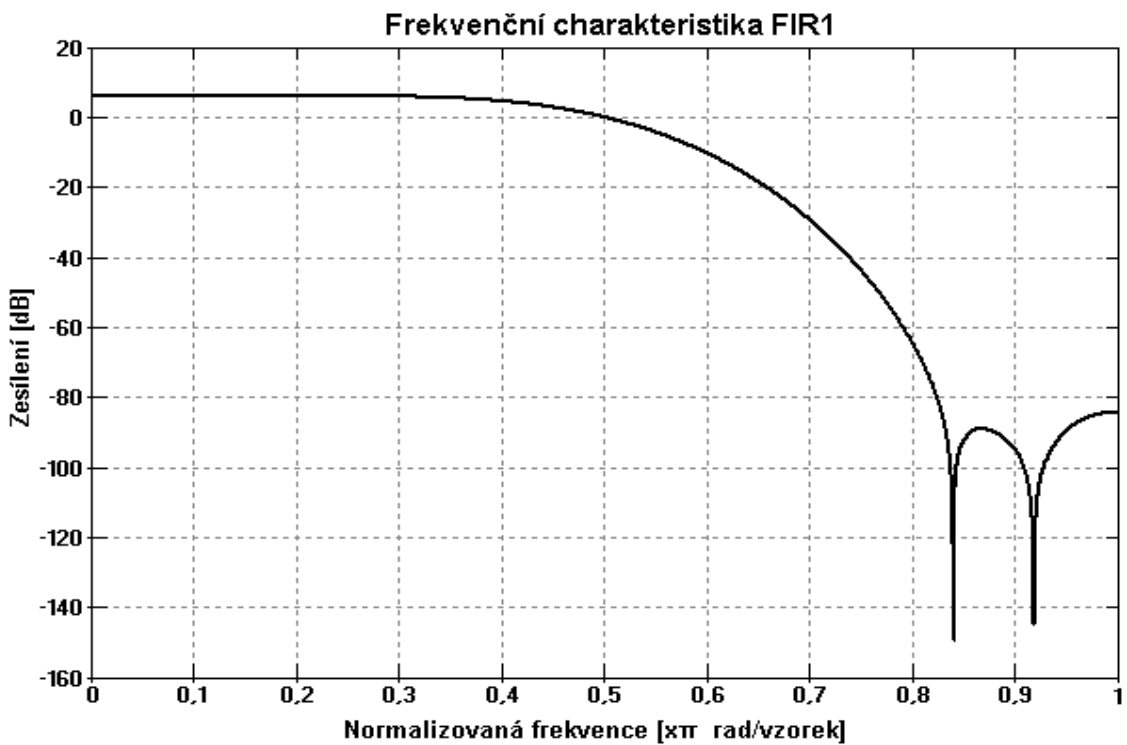
Seznam příloh

- Příloha 1. Frekvenční charakteristiky alternativních filtrů
- Příloha 2. Simulační schéma celkové filtrace
- Příloha 3. Ověření činnosti filtrů v hradlovém poli SPARTAN XC3S50AN
- Příloha 4. CD se zdrojovými kódy programů pro FPGA, Matlab, simulačními schématy pro Matlab Simulink, schéma zapojení a deska plošných spojů pro Eagle

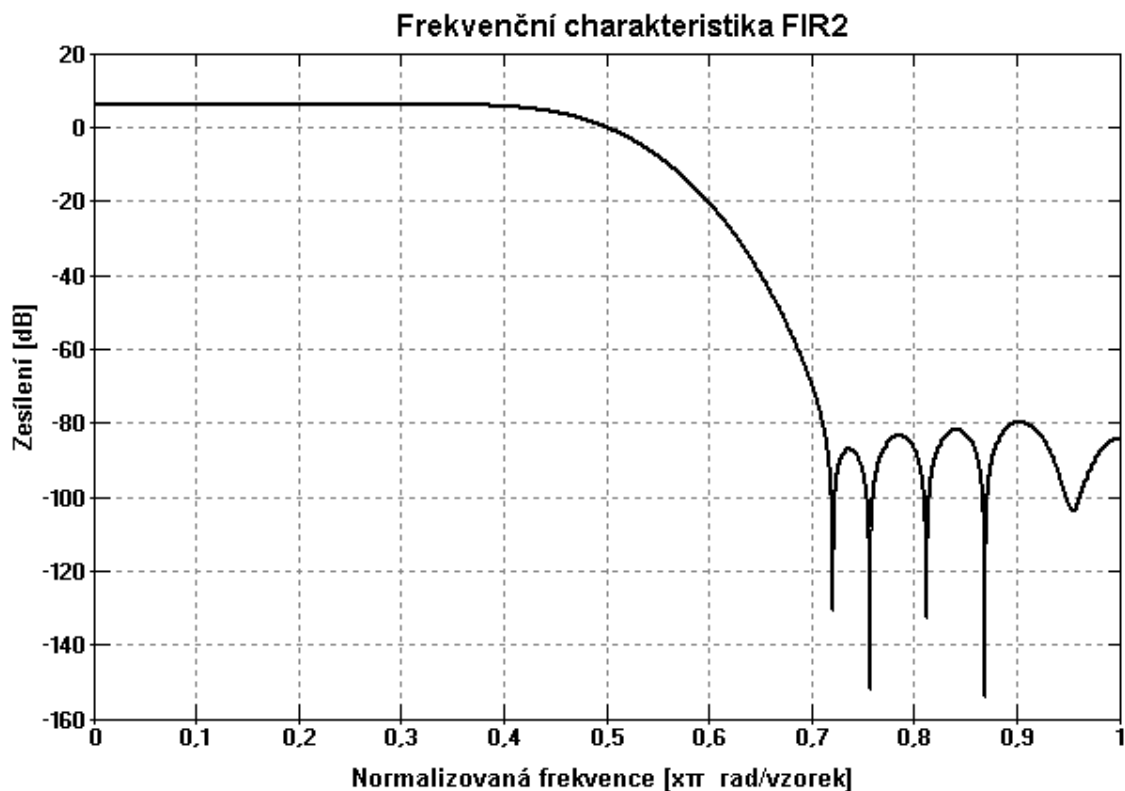
Příloha1: Frekvenční charakteristiky alternativních filtrů



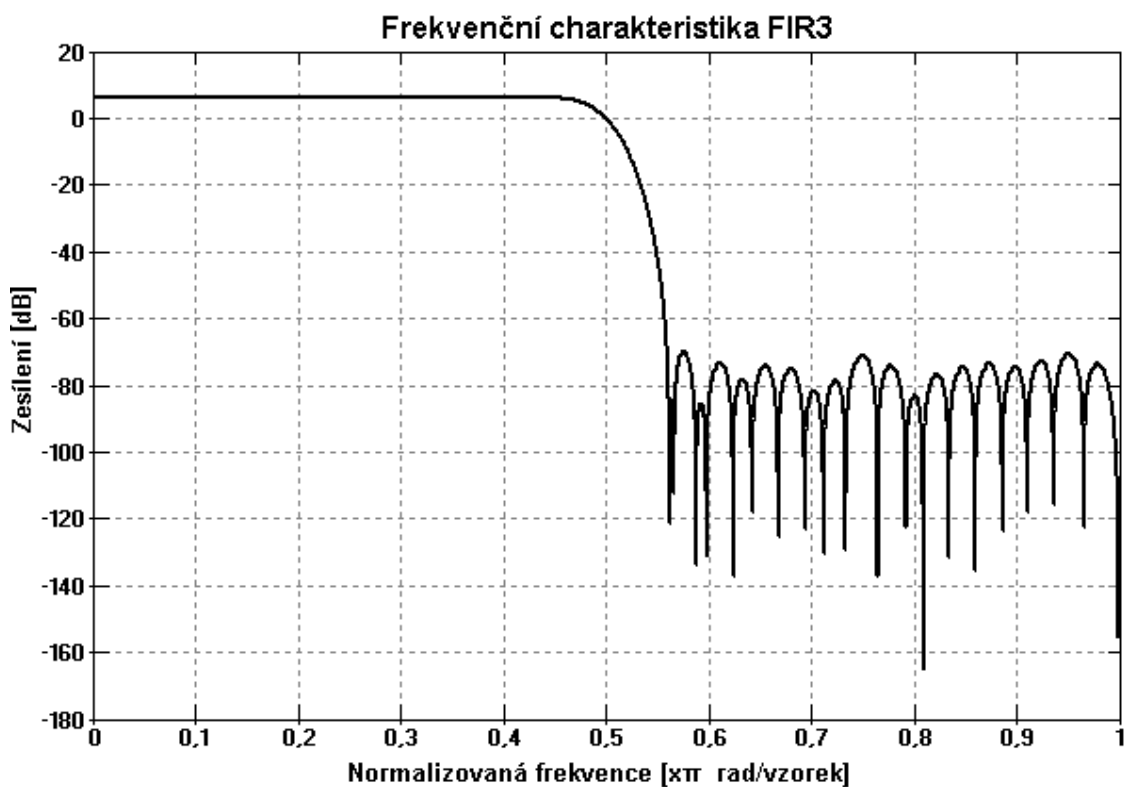
Obrázek 54: Frekvenční charakteristika alternativního filtru CIC



Obrázek 55: Frekvenční charakteristika alternativního filtru FIR1



Obrázek 56: Frekvenční charakteristika alternativního filtru FIR2

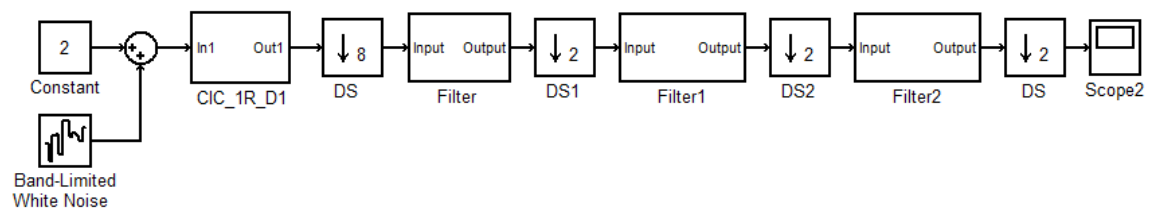


Obrázek 57: Frekvenční charakteristika alternativního filtru FIR3

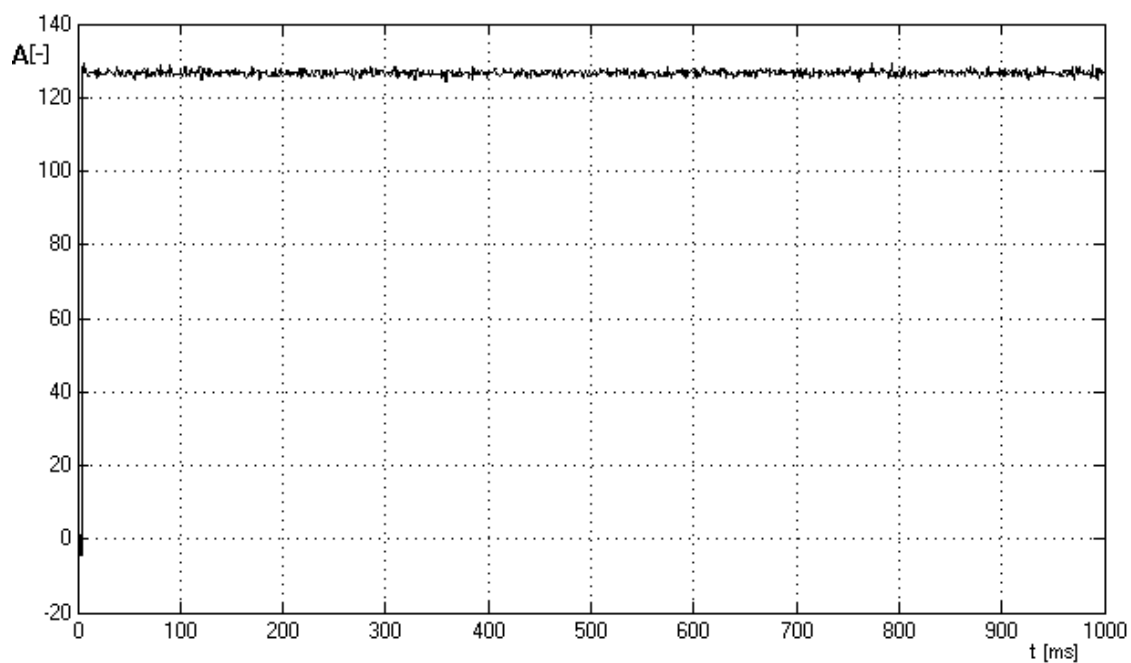
Tabulka7: Nenulové koeficienty b_m alternativních filtrů

Koeficient	FIR1 a	FIR2 a	FIR3 a
b_1	0,000737081173472	-0,000005681336094	-0,000211024783584
b_3	-0,007497759822174	0,000066681036754	0,000379414765712
b_5	0,038172011491238	-0,000409232603058	-0,000704417879900
b_7	-0,139398857546980	0,001737369417132	0,001195646212676
b_9	0,607987540397182	-0,005719938879898	-0,001905605217208
b_{11}	-	0,015598889404352	0,002895885014820
b_{13}	-	-0,037051128946738	-0,004238448185934
b_{15}	-	0,081005365848634	0,006017838906296
b_{17}	-	-0,180570402380776	-0,008334286977066
b_{19}	-	0,625348076841214	0,011311079981076
b_{21}	-	-	-0,015105392265804
b_{23}	-	-	0,019930583975278
b_{25}	-	-	-0,026095953590702
b_{27}	-	-	0,034086330500178
b_{29}	-	-	-0,044729179386484
b_{31}	-	-	0,059586567660662
b_{33}	-	-	-0,082019695768460
b_{35}	-	-	0,120807714186450
b_{37}	-	-	-0,208239432108230
b_{39}	-	-	0,635287686733326

Příloha2: Simulační schéma celkové filtrace navržených filtrů

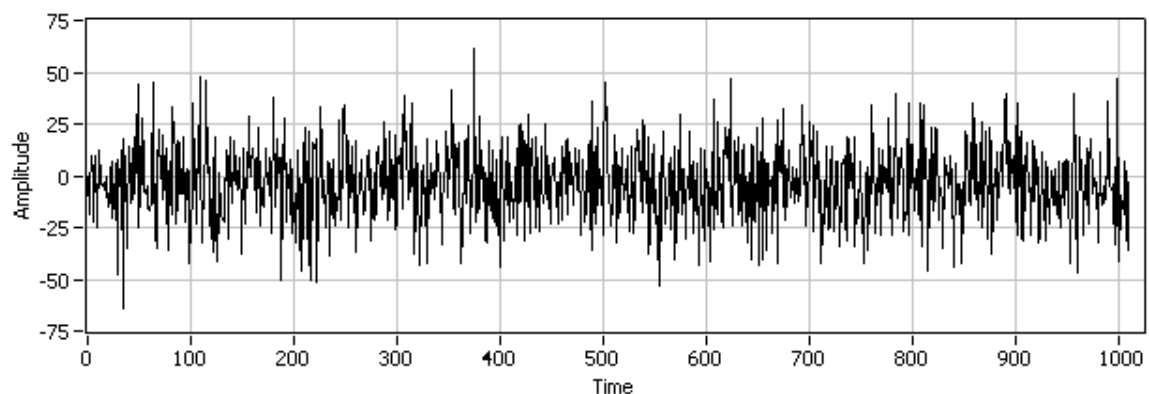


Obrázek 58: Simulační schéma celkové filtrace signálu

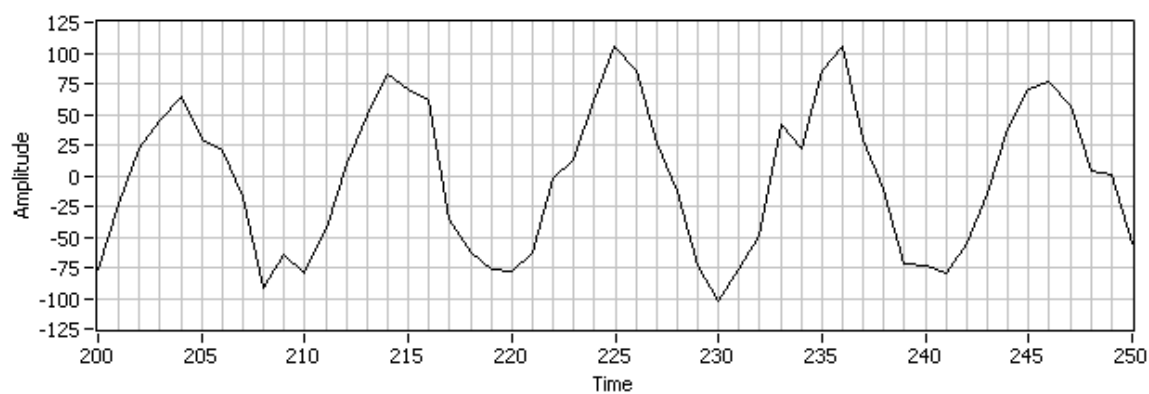


Obrázek 59: Zašuměný konstantní signál po filtraci

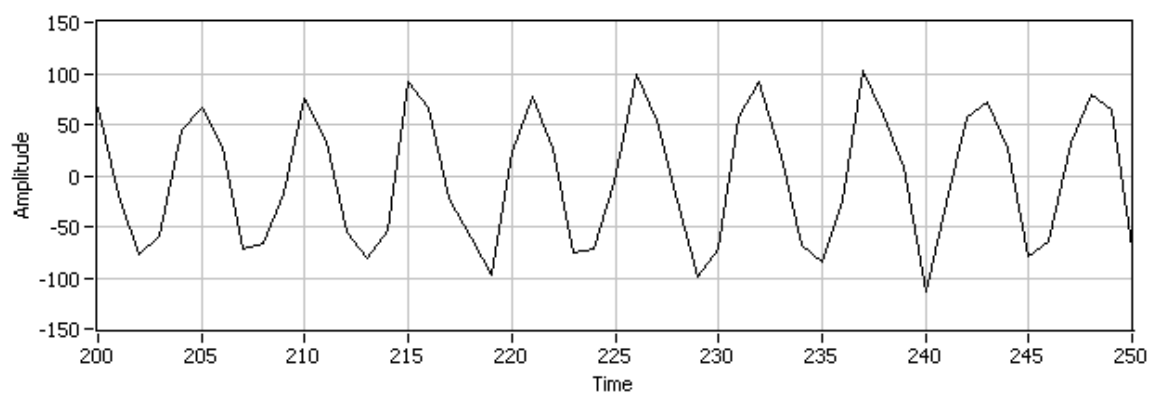
Příloha3: Ověření činnosti filtrů v hradlovém poli SPARTAN



Obrázek 60: Výstupní signál při nízké intenzitě zvuku (šum)



Obrázek 61: Výstupní signál při vstupní frekvenci zvuku 4,47 kHz



Obrázek 62: Výstupní signál při vstupní frekvenci zvuku 8 kHz