

VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

Fakulta elektrotechniky
a komunikačních technologií

DIPLOMOVÁ PRÁCE

Brno, 2024

Pavel Šafář



VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY

FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION

ÚSTAV RADIOELEKTRONIKY

DEPARTMENT OF RADIO ELECTRONICS

PRECIZNÍ DATALOGGER A ZDROJ NAPĚŤOVÉHO SIGNÁLU

PRECISION DATALOGGER AND VOLTAGE SIGNAL SOURCE

DIPLOMOVÁ PRÁCE

MASTER'S THESIS

AUTOR PRÁCE

AUTHOR

Pavel Šafář

VEDOUCÍ PRÁCE

SUPERVISOR

Ing. Michal Kubíček, Ph.D.

BRNO 2024



Diplomová práce

magisterský navazující studijní program **Elektronika a komunikační technologie**

Ústav radioelektroniky

Student: Pavel Šafář

ID: 232625

Ročník: 2

Akademický rok: 2023/24

NÁZEV TÉMATU:

Precizní datalogger a zdroj napětového signálu

POKYNY PRO VYPRACOVÁNÍ:

Seznamte se s problematikou přesného měření a generování napětí a vytvořte souhrn návrhových pravidel pro takové obvody. Na základě technické specifikace navrhňte vícekanálový systém pro přesné měření a generování napětí. Systém bude řízen mikroprocesorem, bude navržen pro nasazení v průmyslovém prostředí, a bude možné jej ovládat vzdáleně rozhraním Ethernet. Vyberte vhodné součástky, navrhňte schéma zapojení celého systému a desky plošných spojů pro jeho realizaci.

Navržené desky osadte, systém sestavte, oživte a naprogramujte. Provedte měření vlastností systému, především z hlediska přesnosti a odolnosti vůči rušení. Na vhodné aplikaci demonstруйте schopnost vzdáleného řízení celého systému.

DOPORUČENÁ LITERATURA:

[1] Analog Devices Inc.: Data conversion handbook. Editor Walt KESTER. Amsterdam: Elsevier, 2005. ISBN 0-7506-7841-0.

[2] MARTIN, T.: The Insider's Guide To The STM32 ARM Based Microcontroller. Hitex Ltd., UK, 2008. (EN), ISBN: 0-9549988-8.

Termín zadání: 16.2.2024

Termín odevzdání: 20.5.2024

Vedoucí práce: Ing. Michal Kubiček, Ph.D.

doc. Ing. Lucie Hudcová, Ph.D.
předseda rady studijního programu

UPOZORNĚNÍ:

Autor diplomové práce nesmí při vytváření diplomové práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

Abstrakt

Tato práce se zabývá návrhem a konstrukcí přesného zařízení pro měření napětí, které zároveň umožňuje generování přesného výstupního napět'ového signálu. Jsou zde rozebrány různé vlivy zdrojů rušení na přesnost a možnosti jejich eliminace. Je popsána zvolená koncepce řešení. Práce se věnuje i jednotlivým fázím vývoje a vysvětluje příčiny jejich úprav v různých etapách.

Klíčová slova

Datalogger, ADC, DAC, měření napětí, STM32, Ethernet

Abstract

This work deals with the design and construction of a precise device for voltage measurement, which at the same time enables the generation of a precise output voltage signal. The various effects of interference sources on accuracy and the possibilities of their elimination are discussed here. The selected solution concept is described. The work also deals with individual phases of development and explains the reasons for their modifications in different phases.

Keywords

Datalogger, ADC, DAC, voltage measurement, STM32, Ethernet

Bibliografická citace

ŠAFÁŘ, Pavel. *Precizní datalogger a zdroj napětového signálu* [online]. Brno, 2024 [cit. 2024-05-04]. Dostupné z: <https://www.vut.cz/studenti/zav-prace/detail/159879>. Diplomová práce. Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav radioelektroniky. Vedoucí práce Michal Kubíček.

Prohlášení autora o původnosti díla

Jméno a příjmení studenta: *Pavel Šafář*

VUT ID studenta: *232625*

Typ práce: *Diplomová práce*

Akademický rok: *2023/24*

Téma závěrečné práce: *Precizní datalogger a zdroj napětového signálu*

Prohlašuji, že svou závěrečnou práci jsem vypracoval samostatně pod vedením vedoucí/ho závěrečné práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené závěrečné práce dále prohlašuji, že v souvislosti s vytvořením této závěrečné práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb.

V Brně dne: 20. května 2024

podpis autora

Poděkování

Děkuji vedoucímu diplomové práce Ing. Michalu Kubíčkoví, Ph.D. za podporu, trpělivost, vedení a další cenné rady při zpracování mé diplomové práce. Z hlediska odborných rad bych dále chtěl velmi poděkovat panu Ing. Janu Cupákovi za velmi přínosné rady týkající se návrhu přesné analogové elektroniky. Velice cennou pomoc mi dále poskytl pan Ing. Viktor Bubla, jehož zkušenosti se zprovozněním Ethernetu mi pravděpodobně ušetřily jednu nefunkční revizi řídicí desky a také mi byl velice nápomocný při realizovaných měřeních. Bez osob zde uvedených by práce zcela jistě nebyla dopracována ani do současného stavu.

Obsah

| | |
|--|-----------|
| SEZNAM OBRÁZKŮ | 8 |
| SEZNAM TABULEK..... | 9 |
| ÚVOD | 10 |
| 1. VLVY OVLIVŇUJÍCÍ MĚŘENÍ..... | 11 |
| 1.1 VLV TEPLoty A NÁVRH KOMPENZAČNÍCH OPATŘENÍ | 11 |
| 1.2 VZNIK TERMOČLÁNKŮ NA DESCE PLOŠNÝCH SPOJŮ | 12 |
| 1.3 TEPELNÝ ŠUM..... | 13 |
| 1.4 NEDOKONALOSTI ZESILOVAČŮ | 14 |
| 2. REALIZOVANÝ FUNKČNÍ VZOREK | 16 |
| 2.1 PRVNÍ REVIZE | 16 |
| 2.2 KONCEPCE AKTUÁLNÍ REVIZE | 16 |
| 2.3 VÝBĚR KOMPONENT | 17 |
| 2.3.1 Výběr řešení analogového vstupu | 17 |
| 2.3.2 Výběr AD převodníku..... | 18 |
| 2.4 VÝBĚR NAPĚŤOVÉ REFERENCE | 20 |
| 2.5 MĚŘICÍ MODUL | 21 |
| 2.6 VÝSTUPNÍ MODUL | 22 |
| 2.7 MODUL NAPĚŤOVÉ REFERENCE PRO DA PŘEVODNÍKY | 23 |
| 2.8 SYSTÉM NAPÁJENÍ DATALOGGERU | 26 |
| 2.8.1 Požadavky a možné způsoby řešení..... | 26 |
| 2.8.2 Zrealizované řešení – síťová část..... | 27 |
| 2.8.3 Zrealizované řešení – stejnosměrná část | 30 |
| 2.9 PROCESOROVÁ DESKA A ČELNÍ PANEL..... | 33 |
| 2.9.1 Požadavky na procesorovou desku a výběr mikroprocesoru | 33 |
| 2.9.2 Implementace Ethernetu | 34 |
| 2.9.3 Implementace USB..... | 34 |
| 2.9.4 Rozmístění analogových modulů a čelní panel | 35 |
| 2.9.5 Ochrany vstupů měřicího modulu | 36 |
| 3. SOFTWARE..... | 38 |
| 4. KALIBRACE A OVĚŘENÍ PŘESNOSTI..... | 42 |
| 5. ZÁVĚR..... | 44 |
| LITERATURA..... | 45 |
| SEZNAM SYMBOLŮ A ZKRATEK | 47 |
| SEZNAM PŘÍLOH..... | 49 |

SEZNAM OBRÁZKŮ

| | | |
|------|---|----|
| 1.1 | Schematické znázornění ekvivalentního obvodu rezistoru při započítání teplotního šumu | 13 |
| 2.1 | Vnitřní uspořádání elektroniky dataloggeru | 16 |
| 2.2 | Blokové schéma použitého PGA ADA4254 [3]..... | 18 |
| 2.3 | Blokové schéma vnitřního uspořádání obvodu AD7177-2 [4]..... | 19 |
| 2.4 | Hermetické pouzdro LS8 napěťové reference LTC6655LN [5]..... | 20 |
| 2.5 | Modul pro měření vstupních signálů..... | 21 |
| 2.6 | Modul s DA převodníkem a výstupním zesilovačem..... | 23 |
| 2.7 | Záznam z termokamery zachycující teplotu modulu napěťové reference | 24 |
| 2.8 | Modul napěťové reference pro DA převodník | 24 |
| 2.9 | Graf časové závislosti výstupního napětí napěťové reference..... | 25 |
| 2.10 | Schematické znázornění parazitních kapacit uvnitř transformátoru | 27 |
| 2.11 | Zakázkově vyrobený toroidní transformátor pro datalogger | 27 |
| 2.12 | Deska s napájecím konektorem a vstupním filtrem..... | 30 |
| 2.13 | Deska s usměrňovači pro jednotlivé větve napájení | 31 |
| 2.14 | Propojovací deska pro rozvod napájení | 32 |
| 2.15 | Modul trojitého spínaného DC/DC měniče | 32 |
| 2.16 | Sestava napájecího systému | 32 |
| 2.17 | Procesorová deska včetně ostatních modulů | 33 |
| 2.18 | Ověření izolační pevnosti použitých BNC konektorů | 35 |
| 2.19 | Schéma ochrany napěťového vstupu | 36 |
| 4.1 | Graf závislosti chyby měření na čase při 20 V | 42 |
| 4.2 | Finální podoba zakrytovaného dataloggeru..... | 43 |

SEZNAM TABULEK

| | | |
|-----|--|----|
| 2.1 | Jmenovité parametry použitého transformátoru | 28 |
| 2.2 | Změřené parametry použitého transformátoru | 28 |

ÚVOD

V současnosti dochází nejen v oblasti elektrotechniky k pokroku, jehož tempo by dříve nebylo ani představitelné. Elektronické systémy neustále zvyšují svoji komplexnost a přesnost. Zároveň s tímto se výrazně zvyšují nároky na jejich precizní návrh a důkladné testování. Současně s tím musí probíhat vývoj měřicího vybavení, na které se obvykle kladou větší požadavky. Ve vývojových odděleních firem zabývajících se touto činností bývají přesné univerzální měřicí přístroje od špičkových firem z oboru měřicí techniky. Tento projekt se zabývá návrhem přesného dataloggeru, který bude schopen zaznamenávat vstupní napětí a zároveň bude obsahovat i dva kanály zdroje přesného napětěového signálu, který bude sloužit i jako nízkofrekvenční generátor. Cíle práce zahrnují seznámení se s problematikou precizního měření a generování napětí. Dále je nutno stanovit pravděpodobné zdroje nepřesnosti v konstrukci měřicího zařízení a navrhnout jejich eliminaci. Pro úspěšné dokončení vývoje dataloggeru je třeba provést návrh celkové koncepce zařízení sloužícího k měření stejnosměrného napětí do ± 24 V s chybou měření maximálně 1 mV po kalibraci a rozlišením 100 μ V nebo lepším a ke generování precizního napětí do 24 V s přesností minimálně 1 mV po kalibraci. Měřicí vstupy musí vydržet přetížení větší než 100 % rozsahu, přičemž v měření musí být možno pokračovat bez nutnosti vypnutí přístroje. Výstupy generátoru precizního napětí musí vydržet zkrat vůči GND. Rychlost měření při plné přesnosti musí dosahovat minimálně 4 vzorků za sekundu. Při snížené přesnosti se očekává vzorkování alespoň 100 Hz. Očekává se možnost přepínání alespoň čtyř kanálů pro měření s možností sdružení do dvou diferenciálních párů. Napětěové výstupy se očekávají alespoň dva. Aby bylo možno zařízení realizovat, je nutné vybrat vhodné součástky s ohledem na jejich aktuální dostupnost pro tvorbu prototypů a následně realizovat zkušební vzorek analogové části zařízení spolu s ověřením očekávaných parametrů. Kromě analogové části zařízení je dále nutno provést návrh digitální části, která bude zajišťovat zpracování surových dat do/z převodníků a komunikaci s nadřazeným systémem po sběrnici Ethernet. Nezbytnou částí je také tvorba příčného SW, návrh postupu kalibrace, stanovení reálných dosažených parametrů zařízení a specifikace provozních podmínek.

1. VLIVY OVLIVŇUJÍCÍ MĚŘENÍ

1.1 Vliv teploty a návrh kompenzačních opatření

Teplota je jednou z veličin, která ovlivňuje všechny elektronické prvky často významnou měrou. Z tohoto důvodu bývá u každého elektronického zařízení specifikován rozsah provozních teplot, kdy výrobce ručí za udané parametry. Je nutno s ní počítat zejména ve fázi výběru konkrétních součástek, jelikož často komponenty splňují potřebné parametry při pokojové teplotě, ale následně při zahřátí dochází ke zhoršení, jenž daný typ obvodu učiní pro konkrétní aplikaci zcela nepoužitelným. Pro tuto konstrukci dataloggeru je teplotní stabilita součástek klíčová, byť se předpokládá použití přibližně při pokojové teplotě. Například u pasivních součástek není příliš problematické vypořádat se s výrobními tolerancemi jednotlivých prvků řetězce zpracování signálu, kde by měla plně postačovat úvodní kalibrace v dostatečném počtu bodů. Komplikované je řešení externích vlivů, jako je teplota. Konkrétní míru ovlivnění jednotlivých částí bude tato práce popisovat v částech věnujících se výběru komponent.

Zvládnutí teplotní závislosti při návrhu zařízení tohoto typu je výzva značně se týkající konstrukce DPS i mechanické stránky. Větším problémem, než je kompenzace teploty, je kompenzace gradientu teploty uvnitř celého zařízení i na jednotlivých deskách. Jelikož každá elektronická součástka spotřebovává elektrickou energii, dochází u ní zákonitě ke tvorbě odpadního tepelného výkonu, a tedy i tepelného toku, jelikož žádná součástka není perfektně tepelně odizolovaná. Tepelný výkon koncentrovaný na malé ploše pouzdra integrovaného obvodu či rezistoru způsobí, že čip vlivem tepelného odporu zapouzdření bude mít jinou teplotu, než jakou má deska plošných spojů. Problém teplotního gradientu spočívá v tom, že původní kalibrační matici koeficientů pro jednu společnou teplotu posouvá z dvourozměrného prostoru do vícerozměrného, jehož dimenze je dána počtem prvků, pro jejichž teploty chceme mít připraveny kalibrační konstanty. Nárůst počtu kalibračních bodů od jistého okamžiku učiní přístroj prakticky nekalibrovatelný, vzhledem k náročnosti tohoto procesu za předpokladu, že chceme kalibraci detailně vystihnout teplotní závislosti.

Cílem dobrého návrhu tedy je co možná nejvíce eliminovat lokální zahřívání čipů integrovaných obvodů, což vede na snižování napájecího napětí a pokud možno co nejmenší zátěž výstupů. Dále je nutno všechny součástky co možná nejlépe tepelně provázat maximalizací tepelné vodivosti nosné desky plošných spojů a dalšími opatřeními. Toho se docílí umístěním citlivých komponent co nejbližší k sobě a zejména jejich připájením na jednolitou plochu mědi, obvykle GND. Aplikací dostatečně účinných opatření by mělo být možné vliv teploty snížit natolik, že i precizní kalibrace bude minimálně teplotně závislá. V tomto ohledu jsem od pana Ing. Cupáka obdržel věcnou radu ohledně použití ventilátoru. Vzhledem k preciznosti dataloggeru může mít vliv i proudění vzduchu nad deskou elektroniky. Kvůli elektromagnetickému stínění je

plánováno citlivou analogovou část kompletně zakrýt plechovým krytem, připájeným na DPS, což vytvoří uzavřený prostor, který bude temperován na konstantní provozní teplotu pomocí malého topného tělesa. Panem Ing. Cupákem bylo k tomuto postupu namítáno, že by uvnitř uzavřeného prostoru mohlo docházet k velkému teplotnímu gradientu, a tedy že by bylo vhodnější zde umístit ventilátor pro cirkulaci vzduchu. Aplikování tohoto opatření způsobí, že dojde k prohřívání výrazně rovnoměrněji než pouhým spoléháním na pasivní rozvedení tepla. Použití ventilátoru ovšem přináší celou řadu dalších komplikací. Při návrhu desek plošných spojů, jejich rozmístění uvnitř přístroje a návrhu mechanické části je nutné dobře odhadnout (nebo ideálně simulovat) proudění vzduchu, ponechat dostatek volného prostoru, vypořádat se s případným znečištěním prachem a také počítat s omezenou životností rotujících částí (zejména kluzného ložiska ventilátoru). Ventilátor tvoří zdroj vibrací, které by například mohly nepříznivě ovlivňovat kritický filtrační kondenzátor v napěťové referenci. (Vícevrstvé keramické kondenzátory vykazují piezoelektrický jev, podrobněji dále v kapitole věnované napěťové referenci) Vzhledem k těmto okolnostem bylo rozhodnuto v první verzi přístroje ventilátor nepoužívat.

1.2 Vznik termočlánků na desce plošných spojů

Termoelektrický jev, projevující se vznikem elektrického napětí v uzavřené smyčce na rozhraních dvou různých kovů, může také způsobit nezanedbatelné napětí v měřicím řetězci. Toto napětí je dáno rozdílem teplot přechodů mezi oběma kovy a také rozdílem Seebackových koeficientů pro daný kov. V rozsahu teplot uvažovaných v této aplikaci lze všechny výše uvedené veličiny považovat v jejich nejjednodušší formě – tedy lineární či konstantní. Zmíněné jevy se v praxi často využívají k měření (zejména vysokých) teplot a v mnoha aplikacích jsou obtížně nahraditelné. Pro návrh precizních měřicích systémů ovšem často představují spíše další z mnoha zdrojů problémů.

Při prvotním plánování bylo například předpokládáno ruční pájení nejcitlivějších součástek pájkou se značným obsahem bismutu, který ve slitině s cínem a olovem radikálně snižuje teplotu tání pájky, což by mělo zmenšit ovlivnění a riziko zničení precizních součástek jako je napěťová reference či AD převodník a usnadnit pájení pouzder s chladicí ploškou pod tělem pouzdra. Při následné analýze míry ovlivnění byl zjištěn velmi výrazný rozdíl mezi Seebackovým koeficientem pro bismut a koeficientem pro měď, která je běžně používána jako základní materiál vodivých cest na deskách plošných spojů. Hodnoty koeficientů jsou pro cín $-1,5 \mu\text{V/K}$, pro olovo $4,0 \mu\text{V/k}$, pro měď $6,5 \mu\text{V/k}$ a pro bismut $-72 \mu\text{V/K}$. [1] Od běžně používané olovnaté pájky lze tedy na spoji na desce plošných spojů očekávat rozdíl koeficientů okolo $8 \mu\text{V/K}$, ale při pájení s přídavkem bismutu by potenciálně mohlo dojít k navýšení tohoto koeficientu až k desítkám mikrovoltů na kelvin. Vzhledem k tomu, že spoje budou tvořeny slitinami, a ne čistými kovy, nelze považovat výše uvedené konstanty za zcela průkazné, avšak lze je vnímat jako potenciální zdroj možných problémů, který je vhodné eliminovat. K pájení

kritických částí tedy bude použita standardní pájka či pájecí pasta ze slitiny cínu s olovem. Zároveň je třeba eliminovat změny teploty v různých částech desky, jak bylo popsáno výše.

1.3 Tepelný šum

Tepelný šum je vytvářen náhodným pohybem volných elektronů ve vodiči, který nastává při jakékoliv teplotě nad 0 K. Velikost pohybu nosiče náboje je úměrná teplotě vodiče. Náhodný pohyb elektronů tvoří náhodný proud ve vodiči a jelikož každý materiál (s výjimkou supravodičů) vykazuje nenulovou hodnotu měrné elektrické vodivosti, tak se na každé části elektrického obvodu objevuje náhodné šumové napětí. Velikost tepelného šumu se měří jako jeho průměrný výkon P_{avg} , který je funkcí teploty vodiče T a šířky frekvenčního pásma B zahrnutého v měření.

$$P_{avg} = 4kTB [W]$$

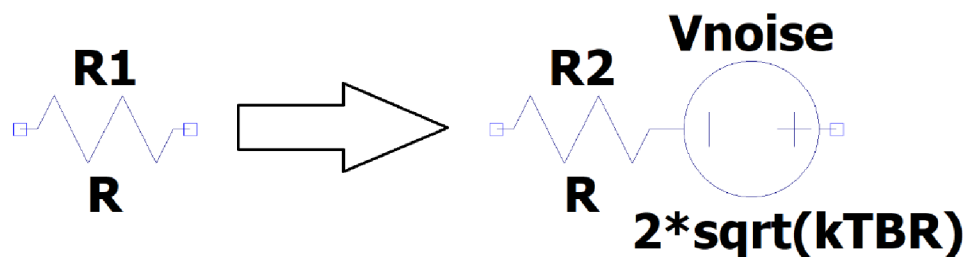
kde k je Boltzmannova konstanta, $k = 1,381 \times 10^{-23} \text{J/K}$, T je absolutní teplota a B je šířka pásma, ve kterém se měří šum. Efektivní šumové napětí U_n na svorkách vodiče s odporem R lze po dosazení do vzorce pro výpočet výkonu

$$P_{avg} = \frac{U_n^2}{R}$$

vyjádřit jako následující vztah.

$$U_n = 2 \times \sqrt{kTBR}$$

Tepelný šum má charakter bílého šumu. Termín bílý označuje rozložení výkonu ve frekvenčním spektru. Předpokládá se, že je frekvenčně nezávislý. Stejně jako bílé světlo obsahuje všechny barvy ve spektru ve stejné míře, spektrum bílého šumu obsahuje všechny frekvence ve stejné míře. [2]



Obrázek 1.1 Schematické znázornění ekvivalentního obvodu rezistoru při započítání teplotního šumu

Pro názorný příklad uveďme dva krajní případy, týkající se této konkrétní aplikace. V průběhu návrhu bylo uvažováno přidání ochrany vstupů pomocí vložení rezistoru $10 \text{ k}\Omega$ do cesty signálu. V porovnání se vstupní impedancí uvažovaného analogového frontendu se jedná o zanedbatelnou hodnotu. Podstatně však dojde ke zvýšení vstupní

impedance v okamžiku přetížení vstupu, kdy začnou reagovat ochranné varistory či diody proti napájení, jejichž impedance je při jejich aktivaci v řádu spíše jednotek či desítek ohmů a pustí tedy do zařízení i značné proudy, dovolí-li to impedance zdroje signálu. Vybraný AD převodník disponuje nastavitelnou vzorkovací frekvencí 10 kHz a uvažujeme teplotu 40°C. Pro tento případ dosažením do vzorce získáváme pro pásmo 5 kHz $U_n = 2,94 \times 10^{-7} V$. Tato hodnota je pro danou aplikaci přijatelná, ačkoliv se jedná o napětí výrazně převyšující rozlišení AD převodníku.

Druhý krajní případ bude uvažovat pomalé vzorkování 5 Hz a pouze parazitní odpor měřících vodičů, který lze v běžných situacích odhadnout na méně než 10 Ω. V tomto případě vychází $U_n = 4,65 \times 10^{-10} V$, tedy z hlediska této konkrétní aplikace zanedbatelné.

Z podstaty problému tepelného šumu je patrné, že výše uvedené temperování kritických částí měřícího řetězce nevyhnutelně vede na zhoršení šumových vlastností. Z tohoto hlediska by bylo mnohem výhodnější dané komponenty chladit na co nejnižší teplotu v jejich pracovním rozsahu, což je naprosto běžná praxe u mnoha precizních vědeckých měření. Realizace vhodného chlazení pro konstruovaný datalogger je bohužel značně komplikovaná z mnoha aspektů. Vzhledem k velikosti zařízení přichází v úvahu pouze peltierovy termoelektrické články, které při průchodu elektrického proudu generují rozdíl teploty mezi horkou a chladnou stranou článku. Podstatnou nevýhodou je celkem nízká účinnost způsobující nutnost odvodu značného množství tepla z horké strany peltierova článku. Dalším významným problémem konstrukce chlazení je lokální kondenzace vzdušné vlhkosti na ochlazovaných komponentech, která by z dlouhodobého hlediska ovlivňovala stabilitu parametrů součástek a v krajním případě by mohla i způsobit selhání zařízení vlivem vzniku svodů na desce plošných spojů.

1.4 Nedokonalosti zesilovačů

Ve značné části měřících řetězců (včetně konstruovaného dataloggeru) se vyskytují operační zesilovače ve mnoha variantách zapojení a jejich přesnost bývá jeden z velmi podstatných aspektů výsledné přesnosti. Jedním z nejběžněji udávaných parametrů operačních zesilovačů je vstupní offset, který odpovídá napětí mezi diferenciálními vstupy nutnému k dosažení nulového napětí na výstupu. Z této definice je patrné, že v praxi se toto napětí projeví přičtením k užitečnému vstupnímu signálu a projevuje se tím více, čím větší je zesílení v daném zapojení operačního zesilovače. Offset je v podobných aplikacích s AD převodníky připojenými k mikroprocesoru obecně velmi dobře odstranitelný kalibrací, problematická je jeho teplotní závislost. Velikost offsetu a teplotní závislost bývá obvykle v mírné korelaci, ale pro správný výběr zesilovače je podstatnější sledovat stabilitu parametrů.

Dalším aspektem při výběru je vstupní impedance zesilovače, respektive související velikost proudů tekoucích z/do vstupů a opět jejich teplotní závislost. Vysoká vstupní impedance je při precizním měření napětí kritická v případě, že impedance zdroje signálu

je nezanedbatelná. V takovém případě již chybu měření nelze odstranit kalibrací, jelikož přesná hodnota impedance zdroje signálu je často neznámá a z podstaty věci se mění při každém měření. Tato nedokonalost zesilovačů způsobí přičtení napětí dle Ohmova zákona přímo úměrnému impedanci zdroje a vstupního proudu.

Podstatné je také sledovat šumové vlastnosti daného zesilovače a při porovnávání dbát na to, že bývají často od různých výrobců nebo dokonce i u různých produktů v katalozích definovány různě. Stejně tak v mnoha případech zesilovačů existují řady specifických omezení (jako například maximální velikost diferenciálního napětí, stabilita atd.).

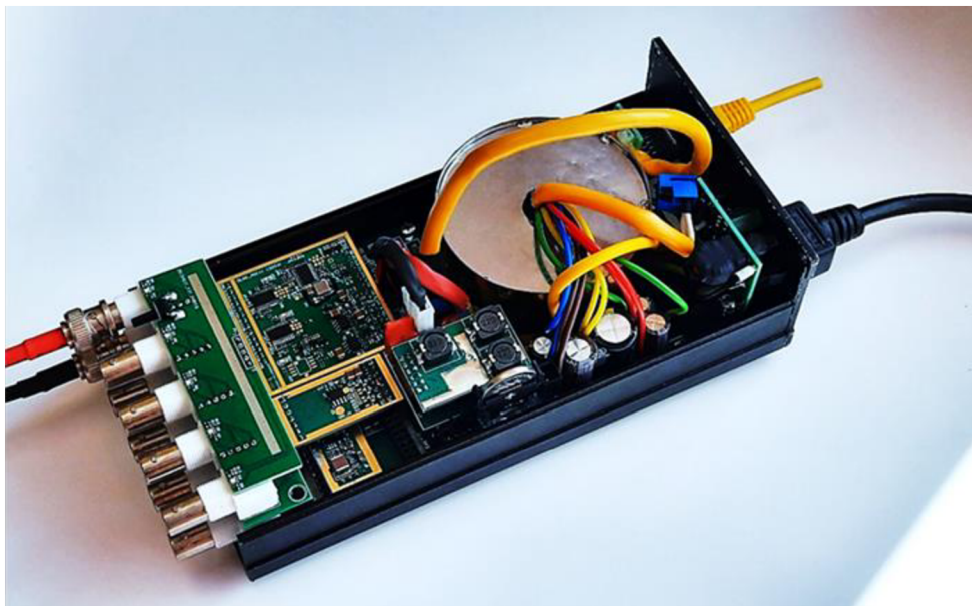
2. REALIZOVANÝ FUNKČNÍ VZOREK

2.1 První revize

V první verzi návrhu bylo plánováno veškerou elektroniku (s výjimkou napájecího zdroje) umístit na jedinou čtyřvrstvou desku plošných spojů. Toto řešení bylo velmi kompaktní, ale představovalo riziko z hlediska selhání celého designu při chybě v jediné části. Návrh již měl plně dokončenou analogovou část a z velkého dílu i rozpracované digitální obvody. Na radu pana Ing. Cupáka byl kvůli drobným nedostatkům a zejména snížení výše zmíněného rizika opuštěn bez realizace prototypu. Návrh využíval stejného AD převodníku, napěťové reference a DA převodníku jako aktuální provedení.

2.2 Koncepce aktuální revize

Pro snížení rizika selhání a nákladů byla aktuální podoba dataloggeru rozložena do řady samostatně testovatelných modulů propojených běžnými pinovými lištami s roztečí 2,54 mm, což umožňovalo jejich zapojení do nepájivého pole nebo případně pomocí standardně dostupných propojek a odzkoušení základní funkčnosti s vývojovou deskou NUCLEO-H753ZI. Byla zvolena finální mechanická podoba definovaná použitou montážní hliníkovou krabičkou o rozměrech 106×56×205 mm a použitím toroidního transformátoru o průměru 70 mm. Měřicí modul je jeden s veškerou potřebnou analogovou elektronikou společnou pro všechny kanály. Moduly s DA převodníkem a výstupním zesilovačem jsou dva identické a sdílejí společnou napěťovou referenci na samostatném modulu.



Obrázek 2.1 Vnitřní uspořádání elektroniky dataloggeru

2.3 Výběr komponent

2.3.1 Výběr řešení analogového vstupu

Na trhu v současné době nejsou běžně dostupné dostatečně přesné AD převodníky, které by dokázaly měřit požadovaný rozsah ± 24 V DC přímo. Precizní AD převodníky obvykle umožňují vstupní rozsah maximálně 0-5 V. Na trhu se nyní vyskytují i ADC s integrovaným programovatelným zesilovačem, jehož zesílení však může být i menší než 1. Tímto se výrobci integrovaných obvodů snaží docílit vyšší hustoty integrace a zjednodušit a zmenšit konstrukce výsledných zařízení. Typickým příkladem použití těchto převodníků jsou analogové vstupy programovatelných logických automatů (PLC). Tyto analogové fronty bývají vybavené často i řadou dalších funkcí, jako je měření různých typů teplotních senzorů, detekce přerušení vedení signálu či proudové vstupy pro rozsah 0-20 mA. Vstupní úroveň signálu v těchto případech často bývá vyšší, než je napájecí napětí daného čipu, avšak při průzkumu trhu byla nalezena řešení se vstupním obvodem umožňujícím maximálně přibližně polovinu očekávaného napěťového rozsahu tohoto dataloggeru. Další výhodou bývá často dobrá ochrana proti přetížení, daná obvykle vysokou impedancí integrovaného vstupního atenuátoru, který nemá ochranné ESD diody připojeny přímo ke vstupnímu pinu, což vede vždy zákonitě k omezení vstupní úrovně na hodnotu napájecího napětí daného integrovaného obvodu. Jelikož použití napěťového děliče by vedlo na poměrně nízkou vstupní impedanci, bylo rozhodnuto o zařazení programovatelného zesilovače s diferenciálními vstupy.

Vybrán byl integrovaný obvod ADA4254ARUZ, což je přístrojový zesilovač s programovatelným zesílením a multiplexovanými vstupy, plně konfigurovatelný pomocí sběrnice SPI. Jedná se o obvod, který obsahuje všechny potřebné funkce pro tuto aplikaci. Vstupní napětí signálu je podporováno v pracovním rozsahu ± 28 V a k poškození obvodu ani k výraznému poklesu vstupní impedance nedochází až do ± 60 V, což odpovídá požadavkům zadání. Zesílení je možno programovat po digitální sběrnici SPI ve dvou stupních. První stupeň umožňuje nastavení v binárně odstupňovaných krocích od 1/16 V/V až k 128 V/V. Signál je následně veden do druhého stupně, který lze nastavit na 1 V/V, 1,25 V/V a 1,375 V/V. Pro navrhovaný datalogger vychází nejlépe s ohledem na plánovaný rozsah kombinace 1/16 vynásobená druhým stupněm se ziskem 1,375 V/V, která pokryje celý rozsah ± 28 V při efektivním využití vstupního rozsahu AD převodníku. Vliv druhého stupně zesílení ovšem není velký. Zesilovač bohužel trpí relativně velkým šumem, který dosahuje dle specifikace výrobce až 100 μ Vpp při zesílení 1/16 V/V na frekvenčním rozsahu 0,01-10 Hz. Se zvyšujícím se zesílením specifikovaný šum vztažený ke vstupu klesá. Pro požadovanou přesnost 1 mV se jedná o relativně velký zdroj chyby měření, ale nemusel by nutně vést k nepoužitelnosti návrhu. Velkou výhodou tohoto zesilovače je velmi značná vstupní

impedance, tvořená vstupním odporem přes $1\text{ G}\Omega$ s parazitní kapacitou 11 pF pro jednotlivý kanál. Šířka pásma 15 kHz pro zesílení $1/16\text{ V/V}$ je pro měření v řádu stovek vzorků za sekundu dostatečná za cenu snížení přesnosti dovoluje využití až maximální rychlosti převodníku. [3]

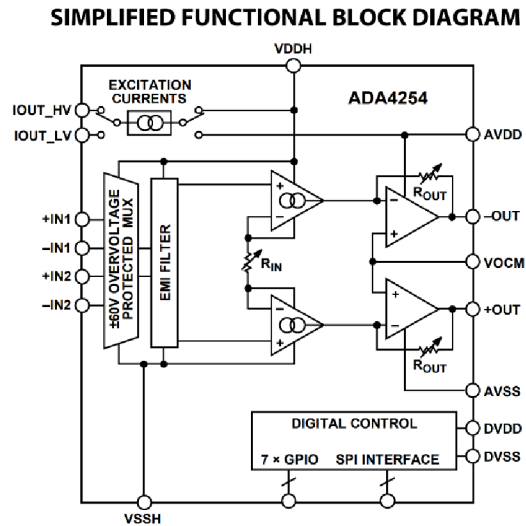
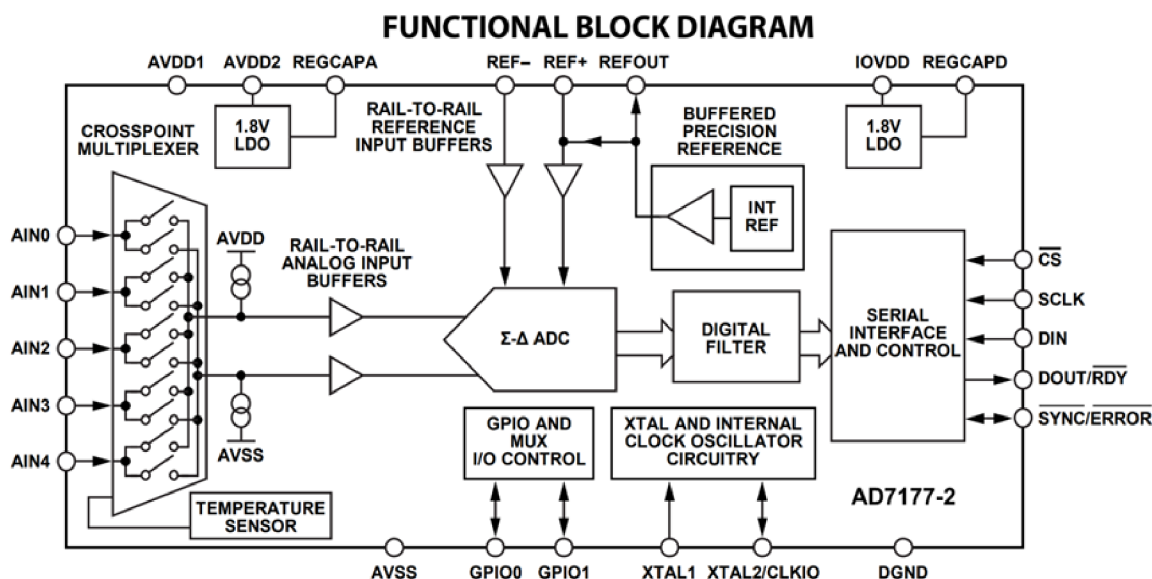


Figure 1.

Obrázek 2.2 Blokové schéma použitého PGA ADA4254 [3]

2.3.2 Výběr AD převodníku

Vzhledem k nízkému rozsahu vstupního napětí obvykle dostupných analogově-digitálních převodníků bylo rozhodnuto o oddělení vstupního obvodu s ochranami a programovatelným zesilovačem od AD převodníku, který díky tomu může pracovat s napětími v mnohem běžnějším rozsahu $0\text{--}5\text{ V}$. Pro dosažení vstupního rozsahu $\pm 24\text{ V}$ při rozlišení $100\text{ }\mu\text{V}$ je třeba $480\text{ }000$ kvantizačních kroků, což po zaokrouhlení nahoru odpovídá minimálně 19b analogově-digitálnímu převodníku s $524\text{ }288$ kvantizačními kroky. Tato jednoduchá úvaha však počítá s ideálním převodníkem, který nevykazuje žádné nepřesnosti. V praxi tedy musí být použito ještě vyššího počtu bitů. Výše zmíněná hodnota je však pro výběr vhodného převodníku také užitečná. V katalogových listech či aplikačních příručkách výrobci občas specifikují obvyklý počet bitů bez šumu pro různá nastavení či pro nejlepší dosažitelný případ. Tato hodnota je již s teoretickým odhadem pro ideální převodník lépe porovnatelná. Pro účel konstrukce dataloggeru byl vybrán sigma-delta AD převodník AD7177-2BRUZ. 32b rozlišení poskytuje dle dokumentace po započtení šumu až $24,8\text{b}$ efektivního rozlišení pro pomalé převody při pěti vzorcích za sekundu. Při maximální vzorkovací frekvenci $10\text{ }000\text{ Sps}$ stále efektivní rozlišení neklesá pod potřebných 19b .



Obrázek 2.3 Blokové schéma vnitřního uspořádání obvodu AD7177-2 [4]

Tento integrovaný obvod je od výrobce vybaven i šestikanálovým multiplexorem na vstupu, vstupními buffery a digitálním filtrem, který umožňuje potlačení 50Hz šumu až o 85 dB. Jeden ze vstupů multiplexu je přiveden na vnitřní teplotní senzor, což je velmi přínosná funkce, jelikož teplotu převodníku lze monitorovat přímo bez zkreslení časovou konstantou přenosu tepla k senzoru mimo pouzdro. Monitorování teploty převodníku může být velmi užitečné při kalibraci, jelikož vliv teploty patří k největším problémům daného zapojení. Napětí interního senzoru teploty je lineárně úměrné teplotě dle vzorce

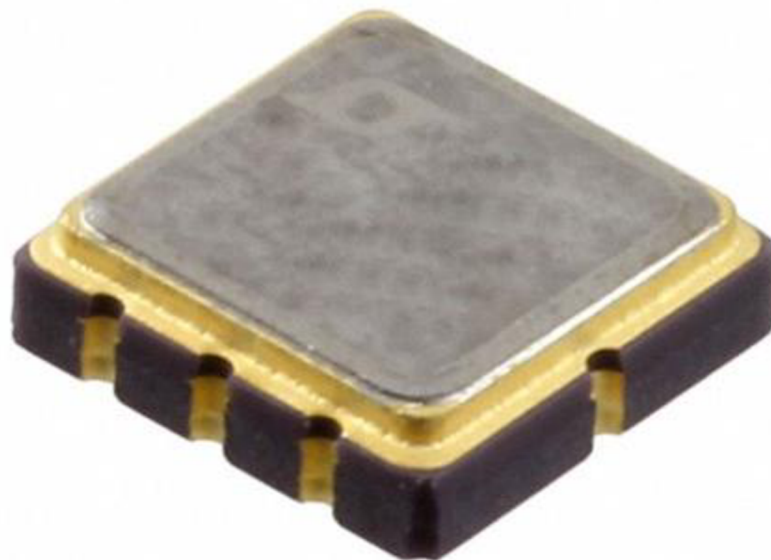
$$T [^{\circ}\text{C}] = \left(\frac{\text{Výsledek AD převodu}}{470 \mu\text{V}} \right) - 273,15^{\circ}\text{C}$$

a dle výrobce po kalibraci při teplotě 25°C lze dosáhnout přesnosti $\pm 2^{\circ}\text{C}$. Pro účel tohoto dataloggeru však bude předpokládán mnohem menší pracovní rozsah, než pro který je převodník specifikován (-40°C až $+105^{\circ}\text{C}$), tudíž lze očekávat, že v menší oblasti půjde velmi pravděpodobně dosáhnout přesnosti lepší. Vzhledem k závislosti zesílení až $\pm 0,75 \text{ ppm}/^{\circ}\text{C}$ je znalost vnitřní teploty pro kompenzaci vhodná. Odchylka 1 °C při rozsahu $\pm 24 \text{ V}$ způsobí chybu až $16,8 \mu\text{V}$. Jak je patrné z obrázku [3], lze využít i interní napěťovou referenci 2,5 V. Její úvodní přesnost je specifikována na $\pm 0,12 \%$ z výstupního napětí. Bez kalibrace by se jednalo pro cílovou aplikaci o nepřiměřeně velkou chybu, ale díky plánované kalibraci je tento problém odstranitelný. Problematictější je spíše teplotní závislost až $\pm 10 \text{ ppm}/^{\circ}\text{C}$ spolu se šumem, který typicky dosahuje $4,5 \mu\text{V RMS}$. Tyto hodnoty nejsou v porovnání s precizními referencemi na trhu příliš dobré. Převodník dokáže v jeden okamžik měřit pouze jediné napětí. K dispozici je ovšem velmi propracovaný systém flexibilní konfigurace umožňující sekvenci až

4 různých cyklicky se opakujících nastavení. Konfigurovat lze nejen vybranou kombinací kanálů, kdy diferenciální vstup může být sestaven z libovolné kombinace vstupů multiplexu, ale i zdroj napěťové reference a nastavení digitálního filtru definující délku trvání konverze. [4]

2.4 Výběr napěťové reference

Jak již bylo zmíněno dříve, napěťová reference integrovaná v analogově-digitálním převodníku nedosahuje tak dobrých parametrů, jako další modely samostatných referencí na trhu. Vybrána byla reference LTC6655LNCHLS8-4.096#PBF. Ta dosahuje teplotní závislosti maximálně 2ppm/°C, což je pětikrát méně, než je maximum interní reference AD převodníku. Vliv teploty dále nepřímo snižuje i malý minimální úbytek napětí 500 mV, který je podstatný pro snížení vlastního zahřívání. Při tepelném odporu 120°C/W (pro hermeticky uzavřené pouzdro LS8) vznikne rozdíl 1°C (tedy až 2 ppm rozsahu) na každých 8 mW. Při zvolení nízkého napájecího napětí 5 V a vlastní spotřebě reference 5 mA může vzniknout posun napětí až o 7,5 ppm. Použitá reference je nabízena ve standardním pouzdru MSOP-8 a v hermeticky uzavřeném keramickém pouzdru LS8, které snižuje pronikání okolní vlhkosti do pouzdra, čímž redukuje mechanické změny v působení pouzdra na čip a zvyšuje stabilitu.



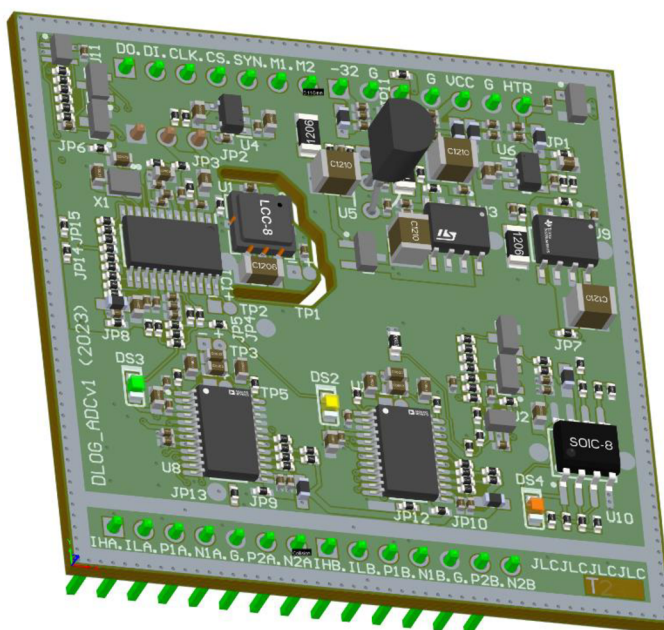
Obrázek 2.4 Hermetické pouzdro LS8 napěťové reference LTC6655LN [5]

Dále je možno vybrat variantu s vyvedenou zpětnou vazbou pro kompenzaci úbytku napětí na desce plošných spojů či naopak variantu s vyvedeným výstupem vnitřní bandgap reference. Pro tento datalogger byla zvolena varianta LN, tedy s redukcí šumu. Odběr z reference bude velmi malý, tudíž úbytek na signálových cestách zanedbatelný a aplikace bude benefitovat spíše z nízkého šumu. LTC6655LN dovoluje výstup zatížit až kapacitou 100uF, což výrazně snižuje úroveň šumu na výstupu. Podobnou kapacitu

výrobce doporučuje i na vyvedený pin s vnitřní referencí, kde použitý kondenzátor tvoří dolní propust spolu s vnitřním odporem tohoto pinu. Dále je výrobcem doporučováno použití fóliových kondenzátorů, které vykazují vyšší stabilitu a zejména netrpí piezoelektrickým jevem při mechanických vibracích. [5] Jejich nevýhodou ovšem zůstávají velmi velké rozměry při malé kapacitě.

2.5 Měřicí modul

Jedná se o pravděpodobně nejpodstatnější modul, kterému byla věnována podstatná část z celkové práce na návrhu. Jsou na něm osazeny dříve zmiňované komponenty, tedy AD převodník AD7177-2B, napěťová reference LTC6655LN a dva vstupní programovatelné zesilovače ADA4254A. Čtyři vstupní diferenciální páry jsou pomocí PGA sníženy na pracovní rozsah použitého AD převodníku a multiplexovány do dvou diferenciálních signálů, které jsou následně zapojeny na čtveřici vstupů převodníku. Při návrhu desky plošných spojů byla snaha tyto signály dobře stínit a zároveň dodržovat diferenciální vedení párů.



Obrázek 2.5 Modul pro měření vstupních signálů

Zvláštní pozornost si vyžádal návrh napěťové reference. Keramické pouzdro je dle doporučení výrobce umístěno na části DPS, která je ze tří stran oddělena frézováním, což snižuje mechanické napětí a zlepšuje dlouhodobou stabilitu. Jak již bylo zmíněno, reference disponuje pinem pro připojení filtračního kondenzátoru, což vzhledem k jeho citlivost vyžaduje dobrý návrh. Výrobcem jsou k tomuto účelu doporučované fóliové kondenzátory, jelikož netrpí piezoelektrickým efektem. Jejich nevýhodou ovšem

zůstávají velmi velké rozměry při malé kapacitě, kdy kondenzátory o velikosti řádově čtvrtiny plochy celého modulu dosahují jednotek mikrofaradů. Pro potlačení šumu ve smysluplném pásmu je ovšem nutné použití kapacity 10 μF a více. Uspokojivým řešením vzniklého problému je využití vícevrstvého keramického kondenzátoru s kapacitou 10 μF a jmenovitým napětím 100 V. Díky značnému předimenzování napěťové odolnosti dielektrika dochází při provozním napětí 1,024 V k úniku proudu 1,5 nA, což povede k ovlivnění výstupního napětí o cca 6 μV . Místo připájení napěťové reference je dále nutno pečlivě vyčistit a svodové proudy po povrchu DPS jsou sníženy odmaskovanou cestou okolo citlivé části obvodu na stejném napětí jako má NR pin.

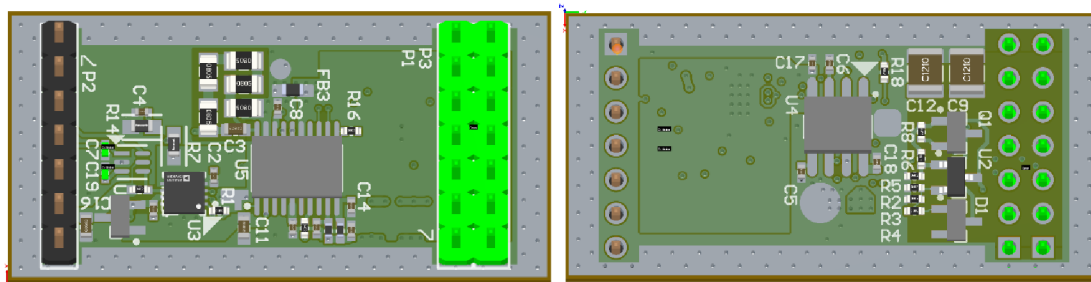
Pro kompenzaci vlivů teploty bylo do jedné z osmi vrstev desky plošných spojů integrováno topení tvořené dlouhou cestou o šířce 0,152 mm, které tvoří meandry pod celou plochou desky. Pro kompenzaci horkých míst byla hustota meandrů pod jednotlivými topícími součástkami mírně snížena, což by spolu s maximalizovaným množstvím jednolitých měděných ploch mělo vést k rovnoměrnému šíření tepla.

2.6 Výstupní modul

Pro realizaci napěťového výstupu byl vybrán DA převodník AD5791BRUZ. Jedná se o 20b převodník s výstupním šumem typicky 1,1 μV_{pp} (v rozsahu 0,1-10 Hz) a dobrou teplotní stabilitou. DA převodník vyžaduje dle doporučení výrobce tři externí operační zesilovače. Dva z nich slouží jako buffer pro kladnou a zápornou napěťovou referenci a třetí plní funkci výstupního budiče, jelikož převodník samotný nedokáže z výstupu poskytovat větší proud. [6] Jako výstupní budič byl vybrán zesilovač ADA4523-1BCPZ, který umožňuje dostatečný rozsah napájecího napětí 36 V a dokáže poskytovat dostatečný výstupní proud. Z toho je patrná také nutnost jeho chlazení, což ulehčuje pouzdro s chladicí ploškou. Zapojení modulu odpovídá katalogovému zapojení použitého DA převodníku, pouze s modifikací spočívající v nahrazení výstupního sledovače napětí zesilovačem se zesílením 5. Zpětná vazba je realizována pěti identickými 0,1% rezistory s teplotní stabilitou 25 ppm/ $^{\circ}\text{C}$, které jsou umístěny vzájemně co nejbliže a jejich teplota se odlišuje minimálně. Díky použití jediného typu rezistorů je teplotní závislost děliče dobře kompenzována a změna dělicího poměru je spolehlivě pod 5 ppm, přičemž pravděpodobně bude lepší s ohledem na to, že rozdíl o velikosti 5 ppm byl již na hranici rozumné přesnosti použité metody měření. Zpětná vazba je vyvedena ven z modulu, jelikož je nutno ji zapojit co nejbliže k výstupnímu konektoru pro kompenzaci úbytku napětí na vedení, který výstup při očekávané přesnosti může ovlivňovat i při zátěži v jednotkách miliampér. Výstupní proud do 50 mA je měřen specializovaným zesilovačem a veden jako napěťový signál do interního AD převodníku procesoru na procesorové desce. Modul dále obsahuje termistor pro měření teploty z řídicí elektroniky a ochranu proti přehřátí spočívající ve vypnutí výstupního zesilovače. Tato deska není vyhřívána, jelikož zde převažuje zmíněné riziko přehřátí již vlastním generovaným

teplem, které může v nejhorším případě (zkratu výstupu) přesáhnout i 1 W. Takový výkon není reálné dlouhodobě chladit na malém modulu, tudíž musí reagovat nadřazený procesor, pokud teplotní ochrana je uvažována jen jako krajní řešení proti zničení. Součástky na modulu byly rozmístěny tak, že na vrchní stranu přímo proti chladicí plošce výstupního zesilovače je možno přilepit malý chladič za použití tepelně vodivé lepicí pásky.

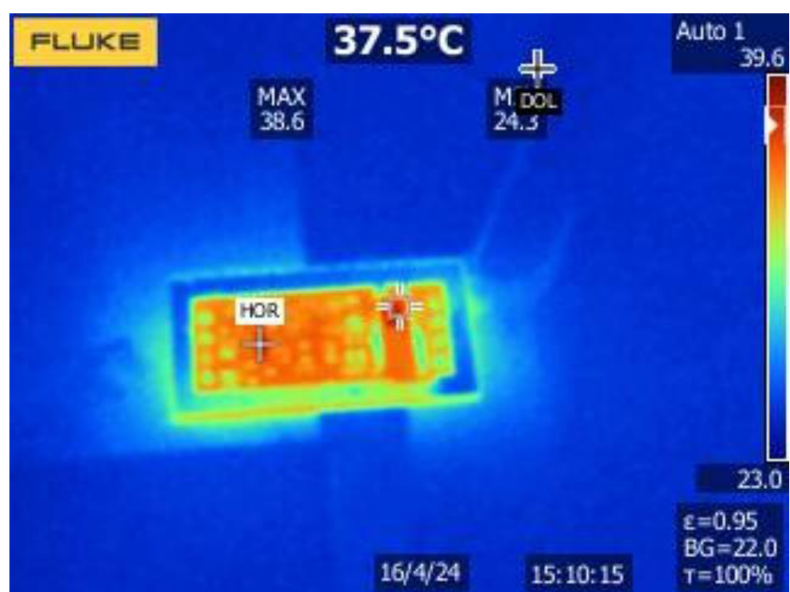
Z důvodu souhry několika chyb byla bohužel elektronika napěťového výstupu zničena vysokým napájecím napětím dříve, než došlo k dokončení této diplomové práce, a tudíž ve finálním provedení tento bod zadání není splněn, jelikož již z časových důvodů nebyla možná objednávka nového materiálu a stavba nových modulů.



Obrázek 2.6 Modul s DA převodníkem a výstupním zesilovačem

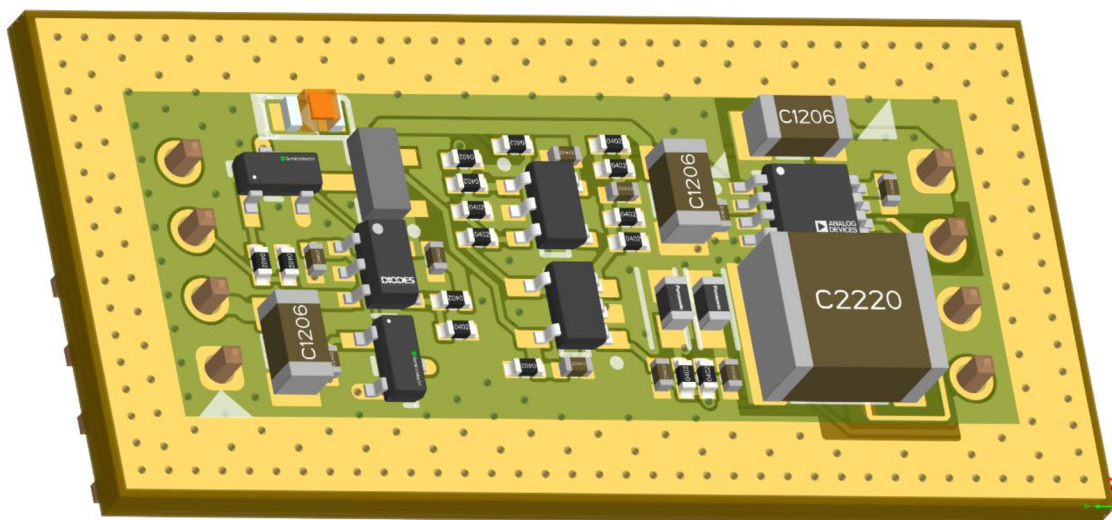
2.7 Modul napěťové reference pro DA převodníky

Jelikož v případě výstupních zesilovačů napěťových výstupů může docházet ke generování značného množství tepla (vzhledem k velikosti modulů), bylo rozhodnuto jejich napěťovou referenci umístit na samostatný modul, který bude od nekontrolovatelných zdrojů tepla oddělen. Zároveň došlo k ušetření jednoho integrovaného obvodu napěťové reference za současného sjednocení osazení modulů s DA převodníkem. Použit byl velmi podobný typ napěťové reference jako v případě měřicího modulu. Odlišuje se pouze výstupním napětím 5 V a obyčejným nehermetickým pouzdem, které bylo zvoleno s ohledem na aktuální dostupnost. Byly zde tedy uplatněny velmi podobné zásady pro návrh, jaké jsou popsány v příslušné kapitole věnované měřicímu modulu. Deska je vytápěna na konstantní teplotu 37°C, přičemž měřicí termistor je umístěn v blízkosti napěťové reference na společné GND ploše. Na pořizovaném záznamu z termokamery se okraje desky jeví jako výrazně chladnější, což je však způsobeno velmi dobrou odrazivostí pozlacené DPS v infračerveném spektru. (Daná místa perfektně zrcadlí teplotu okolní místnosti cca 24°C, spodní zlacená hrana pak obsluhu termokamery a pájené spoje pinových lišt spolu s vývody převodníku jsou rovněž zřetelně zobrazeny chladnější.)



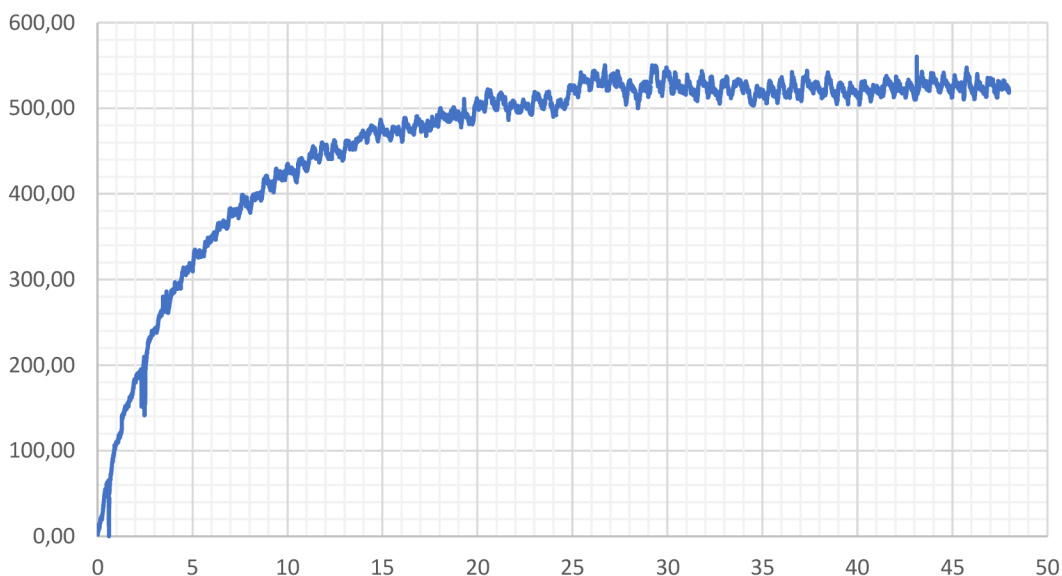
Obrázek 2.7 Záznam z termokamery zachycující teplotu modulu napěťové reference

O regulaci teploty se stará operační zesilovač zapojený jako komparátor s malou hysterezí. (Ta není termokamerou měřitelná, za běžných podmínek dochází k sepnutí jednou za několik sekund.). Jako topný element jsou použity SMD rezistory velikosti 2512 o celkovém výkonu 1,5 W při 12 V. Modul dále obstarává referenční napětí 3 V pro mikroprocesor, jelikož použitá reference je přesnější než použitá reference interní. Pro tento účel je na modulu napěťový dělič a následně sledovač s precizním operačním zesilovačem OPA340. Rámeček okolo DPS umožňuje v případě potřeby připájet stínění.



Obrázek 2.8 Modul napěťové reference pro DA převodník

Po kompletním osazení a oživení byl modul zapojen na nepájivém poli a bylo provedeno orientační měření přesnosti. Z výsledků je patrné, že samotné měření nebylo pravděpodobně provedeno zcela správně, čehož si autor byl vědom již při měření. Výsledný šum zapojení je oproti katalogovým údajům horší řádově. Bohužel vzhledem k omezenému přístupu k přesnému multimetru, kdy jsem se snažil prováděním měření co nejméně narušovat činnost ostatních osob na pracovišti, nebylo snadné měření zopakovat výrazně lépe. Měření probíhalo s dlouhými nestíněnými vodiči, které nebyly řádně vedeny těsně u sebe, modul reference byl napájen z adaptéru, jenž má záporný pól výstupu přímo spojený s ochranným vodičem, a navíc byl zapojen v jiné prodlužovačce a potenciálně tedy i mohl být v jiném okruhu. Stolní digitální multimetr by sice měl podobné nepříznivé vlivy dobře potlačovat, nicméně u měření s požadovanou přesností výrazně lepší než 1 mV již není zcela možno na toto spoléhat. Ačkoliv toto měření nebylo optimální z hlediska určení šumu reference, přineslo velmi důležitý poznatek potřeby nechat modul před použitím (při požadované maximální přesnosti) velmi dlouho ustálit. Z následujícího grafu je zcela zřejmé, že ke stabilizaci výstupu dojde až zhruba 25 minut od zapnutí. S velkou pravděpodobností se jedná o čas potřebný pro ustálení vlastností dielektrika filtračního kondenzátoru na NR pinu obvodu napěťové reference, což by byl obdobný případ jako ten, kterému čelil výrobce této reference při měření vlastností před uvedením na trh. (Tento postup a související problémy jsou velmi pěkně zdokumentovány v článku „775 Nanovolt Noise Measurement for a Low Noise Voltage Reference“ od Jima Williamse [7])



Obrázek 2.9 Graf časové závislosti výstupního napětí napěťové reference

2.8 Systém napájení dataloggeru

2.8.1 Požadavky a možné způsoby řešení

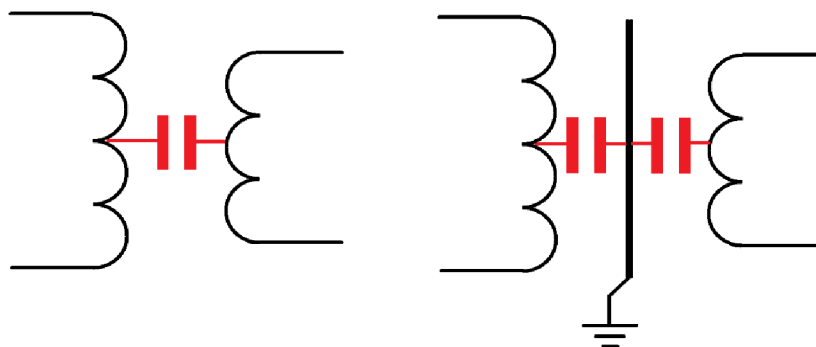
Vhodně navržený napájecí systém je podstatný nejen pro správnou funkčnost systému, ale musí zohledňovat i požadavky na bezpečnost, spolehlivost, ekonomiku provozu a způsob obvyklého využití zařízení. Konstruovaný datalogger je plánován jako stolní měřidlo pro oddělení vývoje a zároveň i oddělení výroby, kde bude obsluhován výhradně osobami s patřičnou kvalifikací. Lze očekávat krátkodobé zapínání na provedení jednoho osamocené měření i dlouhodobější chod při několikadenních měřeních. K dispozici je běžná síť 230 V/50 Hz s očekávaným přepětím kategorie II dle ČSN EN IEC 60664-1 ed. 3 (Koordinace izolace zařízení nízkého napětí – Část 1: Zásady, požadavky a zkoušky). Očekává se, že měřený systém může být napájen z libovolného běžného zdroje, tedy přímo z neoddělené sítě 230 V (přímo s ní spojen), SELV napájecího stejnosměrného zdroje nebo baterie.

Při provádění precizních měření je kritické zajistit co nejmenší ovlivňování parazitními vlastnostmi měřidla, které jsou z velké části obvykle definovány vazbou na síť uvnitř napájecího zdroje měřidla i měřeného zařízení. V běžné praxi se nejlepších výsledků dosahuje, pokud alespoň jedno ze zařízení je napájeno z baterie. Toto řešení však vyžaduje pravidelné nabíjení akumulátoru (nebo výměnu baterie), což zvyšuje nároky na údržbu a v případě vestavěného akumulátoru také snižuje životnost zařízení. Vyhřívání analogové části, procesor a komunikační obvody jsou na poměry přijatelně velkých akumulátorů a uvažovaný čas běhu zařízení nepřiměřeně energeticky náročné, byť ještě stále potenciálně realizovatelné. Vzhledem k negativům však bylo rozhodnuto zvolit napájení ze sítě. V takovém případě lze volit externí DC adaptér, spínaný zdroj nebo klasický 50Hz transformátor. Analogové obvody dataloggeru vyžadují symetrické napájení cca ± 32 V, dále +5 V, +7 V, +11 V a -5 V. Digitální část si v současném stavu vystačí s +3,3 V. V případě napájení z externího DC adaptéru by bylo nutné použít několik měničů napětí, jelikož tyto adaptéry jen zřídka mají více než jeden výstup. Zároveň odpojitelný adaptér zvyšuje riziko, že obsluha zapojí jiný adaptér, což může ovlivnit chování přístroje i pokud by jeho jmenovité parametry byly shodné. U DC adaptéru bývá problematická vazba na síť, kdy napětí sekundární strany může oproti PE dosahovat prakticky jakékoliv hodnoty od 0 V do 230 V AC a může dále obsahovat i vysokofrekvenční nebo DC složky. Všechna tato napětí mají vysokou impedanci a jsou na dotek pro obsluhu zcela bezpečné, ale mohou být dostatečné i na zničení citlivých součástek jako jsou MOSFET tranzistory. V těchto adaptérech je téměř vždy kvůli optimalizaci elektromagnetické kompatibility odrušovací Y kondenzátor s kapacitou řádově jednotek nanofaradů mezi primární a sekundární stranou. Ačkoliv se pro DC a 50Hz složku jedná o velmi dobrou izolaci, pro pracovní frekvenci zdroje v řádu desítek až stovek kHz je impedance kondenzátoru již značně nízká a vazba na síť tedy značně silná. Obdobných vlastností by dosahoval i spínaný napájecí zdroj integrovaný dovnitř

přístroje, jedinou podstatnější výhodou by byly trvale definované parazitní vlastnosti. (Zde obvykle ještě přibývají Y kondenzátory vůči PE.)

2.8.2 Zrealizované řešení – síťová část

Jako nejvhodnější způsob napájení byl zvolen zakázkově vyrobený 19VA 50Hz toroidní transformátor od firmy J K – E L T R A s.r.o. s pěti sekundárními vinutími a stíněním mezi primárním a sekundárním vinutím, které vůči primárnímu i sekundárnímu vinutí dodržuje požadavky na minimálně základní izolaci. Význam stínění spočívá ve značné změně charakteru parazitní vazby mezi vinutími.



Obrázek 2.10 Schematické znázornění parazitních kapacit uvnitř transformátoru

U nestíněného transformátoru tvoří primární a sekundární vinutí díky své značné ploše a malé izolační vzdálenosti nezanedbatelný kondenzátor způsobující vazbu obou stran na vyšších frekvencích. Kapacita může v podobných případech dosahovat řádově nanofaradů. Vložením stínění dojde k vytvoření další elektrody, a tedy dvou parazitních kapacit místo jedné. Uzemněním stínění dojde k tomu, že naprostá většina rušení je přenášena pouze kapacitou mezi primárním vedením a stíněním. Sekundární vedení jsou vazbena vůči uzemnění podobnou kapacitou, ale uzemnění lze považovat za relativně nezarušené. (Bohužel v tomto konkrétním případě se kapacity nepodařilo smysluplně změřit, jelikož značná indukčnost vinutí rozhodila měření dostupného multimetru.)



Obrázek 2.11 Zakázkově vyrobený toroidní transformátor pro datalogger

Transformátor odpovídá požadavkům ČSN EN 61558-2-6 ed. 2 (Bezpečnost transformátorů, tlumivek, napájecích zdrojů a podobných výrobků pro napájecí napětí do 1100 V – Část 2-6: Zvláštní požadavky a zkoušky pro bezpečnostní ochranné transformátory a pro napájecí zdroje obsahující bezpečnostní ochranné transformátory). Jmenovité a změřené parametry transformátoru jsou uvedeny v následujících tabulkách.

Tabulka 2.1 Jmenovité parametry použitého transformátoru

| Parametr | Hodnota | Poznámka |
|--|---------|-----------------|
| Jmenovité efektivní napětí primárního vinutí | 230 V | Bílá izolace |
| Jmenovité napětí sekundárního vinutí 1 | 27 V | V zátěži |
| Jmenovitý proud sekundárního vinutí 1 | 0,15 A | Žlutá izolace |
| Jmenovité napětí sekundárního vinutí 2 | 27 V | V zátěži |
| Jmenovitý proud sekundárního vinutí 2 | 0,05 A | Červená izolace |
| Jmenovité napětí sekundárního vinutí 3 | 10 V | V zátěži |
| Jmenovitý proud sekundárního vinutí 3 | 0,75 A | Hnědá izolace |
| Jmenovité napětí sekundárního vinutí 4 | 6 V | V zátěži |
| Jmenovitý proud sekundárního vinutí 4 | 0,15 A | Zelená izolace |
| Jmenovité napětí sekundárního vinutí 5 | 4,5 V | V zátěži |
| Jmenovitý proud sekundárního vinutí 5 | 1,25 A | Modrá izolace |

Tabulka 2.2 Změřené parametry použitého transformátoru

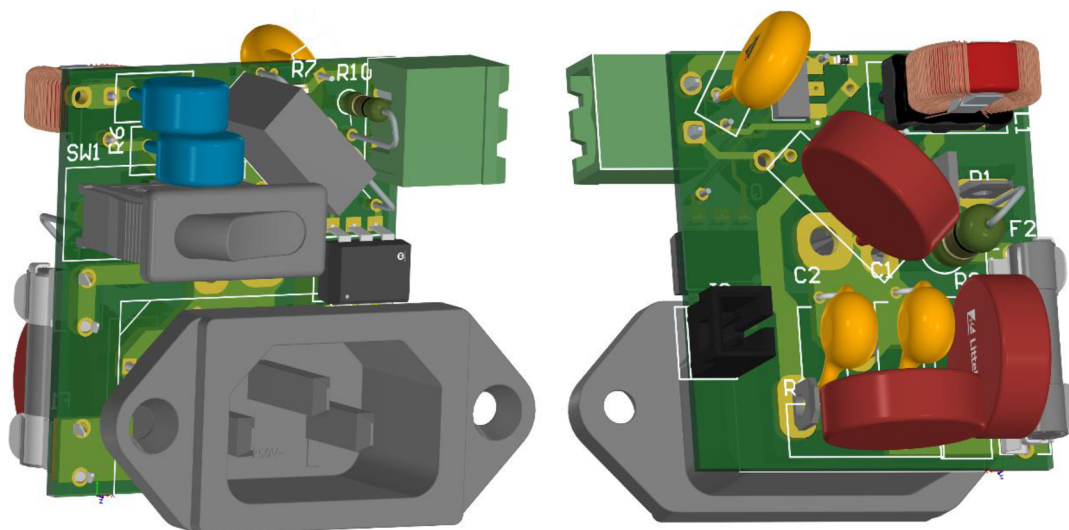
| Parametr | Hodnota | Poznámka |
|---|--------------|------------------------------|
| Odpor primárního vinutí | 86 Ω | |
| Odpor sekundárního vinutí 1 | 5,2 Ω | |
| Odpor sekundárního vinutí 2 | 5,6 Ω | |
| Odpor sekundárního vinutí 3 | 0,6 Ω | |
| Odpor sekundárního vinutí 4 | 1,1 Ω | |
| Odpor sekundárního vinutí 5 | 0,2 Ω | |
| Rozptylová indukčnost primárního vinutí | 87,31 mH | Sekundární vinutí zkratována |
| Indukčnost primárního vinutí | 14,6 H | Sekundární vinutí rozpojena |
| Napětí naprázdno sekundárního vinutí 1 | 29,01 V | Při 230 V |
| Napětí naprázdno sekundárního vinutí 2 | 28,52 V | Při 230 V |
| Napětí naprázdno sekundárního vinutí 3 | 10,53 V | Při 230 V |
| Napětí naprázdno sekundárního vinutí 4 | 6,25 V | Při 230 V |
| Napětí naprázdno sekundárního vinutí 5 | 4,82 V | Při 230 V |

Síťové napájení (L+N+PE) je přivedeno konektorem typu IEC 60320 na zadním panelu na ochrannou a filtrační desku, která je připájena přímo na síťovém konektoru a vypínači. Přímou u konektoru jsou na DPS neodpojitelně (před vypínačem) 1nF Y1 kondenzátory mezi PE-L a PE-N pro potlačení vysokofrekvenčního rušení co nejbliže ke vstupu. Stejně neodpojitelně jsou umístěny i varistory pro hrubou ochranu (na provozní napětí 310 V AC, schopné vydržet ráz až 6 kA) mezi všemi kombinacemi, kde se může

vyskytnout přepětí, tedy L-N, L-PE, N-PE. Takto silná ochrana je značně naddimenzovaná a odpovídala by spíše použití v průmyslovém prostředí než běžné kategorii přepětí II. Cena varistorů je nicméně zanedbatelná vzhledem k celkovým nákladům na materiál a zařízení ani nemá být vyráběno sériově, tudíž předimenzování ochrany by nemělo být problematické. Varistory přímo u vstupu jsou na 300 V AC dimenzovány pro omezení degradace během dlouhodobého připojení k síti. (Pracuje-li reálný varistor dlouhodobě poblíž jmenovitého napětí, lze očekávat postupné zvyšování unikajícího proudu.)

Pracovní vodiče jsou vzájemně plně záměnné, dále však budou pro lepší názornost označovány v souladu se schématem L a N. Fázový vodič je jištěn pomalou pojistkou T250mA/250V, veden přes drátový rezistor 100 Ω /3 W na jednopólový vypínač. Rezistor R1 slouží pro omezení proudového nárazu při zapnutí transformátoru, který vzniká kvůli nutnosti nasycení jádra transformátoru a nabití filtračních kapacit na sekundární straně za usměrňovači. Musí se jednat o drátový rezistor, jelikož v případě tenkovrstvých rezistorů může i u takto malého transformátoru dojít k přepálení vlivem počátečního rázu. Obvykle se zde v běžné elektronice používá výkonový NTC termistor, jehož odpor výrazně klesá v závislosti na vlastním zahřívání způsobeném průchodem elektrického proudu. Toto řešení značně snižuje ztráty při současném zachování jednoduchosti obvodu (není nutné překlenutí pomocí relé/triaků), ovšem za cenu problematického chování v širokém rozsahu teplot (což by v tomto konkrétním případě nevadilo) a zejména při opakovaném zapínání napájecího zdroje, kdy termistor potřebuje značný čas pro ochlazení (řádově až minuty, závisí na typu a použití) a během problematické doby je nárazový proud omezen výrazně méně. Použitý 100 Ω rezistor tvoří přibližně 4 % z celkového modulu impedance vstupu, což je relativně akceptovatelná hodnota, umožňující absenci překlenovacího obvodu. Téměř podobným příspěvkem přispívá i odpor primárního vinutí, který při přibližně 2300 závitech tenkého drátu přidá dalších 86 Ω reálné složky impedance. Omezení nárazového proudu není nutné kvůli napájecí síti, ale mělo by mít pozitivní vliv na životnost pojistky a případně i transformátoru, zejména v případě opakovaných startů velmi krátce po sobě.

Za vypínačem je menší varistor pro jemnější ochranu (275 V AC / 2,5 kA, 66 J) mezi L a N, jehož úkolem je omezení přepětí na výrazně nižší hodnotu než u vstupního varistoru, čemuž napomůže i rezistor R1 pro tlumení nárazového proudu. Filtrační obvod je dále tvořen dvojitou 10 mH tlumivkou pro potlačení souhlasného rušení a 100nF X2 kondenzátorem mezi fázovým a nulovým vodičem pro eliminaci vysokofrekvenčního diferenciálního rušení. Malý varistor na této straně tlumivky omezuje případné vysoké napětí, které by mohla odrušovací tlumivka generovat při přepětíovém rázu a také případné napětíové špičky generované primárním vinutím transformátoru při rozpojení. Na filtrační a spínací desce je v cestě proudu triak řízený optotriakem pro umožnění ovládání tlačítkem z čelního panelu, což je pro obsluhu pohodlnější a snižuje to opotřebení síťového vypínače.



Obrázek 2.12 Deska s napájecím konektorem a vstupním filtrem

DPS je pevně přimontována k zadnímu panelu, jelikož vypínač a zásuvka musí být pájeny v montážních otvorech. Již tak dostatečné mechanické upevnění je posíleno uzemňovacím šroubkem mezi panelem a deskou. Pro zvýšení bezpečnosti je ochranný vodič veden ještě nezávislým vodičem s pájecím očkem přímo na dno hliníkové krabičky. V návrhu DPS je jedna z cest nedokončena, jelikož vzhledem k nutnosti dodržení izolačních vzdáleností nezbývalo místo. Z tohoto důvodu je cíleně realizována propojovacím izolovaným vodičem mezi dvěma vyhrazenými pájecími ploškami.

Transformátor je vestavěn do montážní krabičky z pocínovaného plechu, která slouží jako stínění rozptylového magnetického pole a je montážním šroubem uzemněna přes dno krytu. Elektrostatické stínění mezi primárním a sekundárním vinutím je připájeno přímo ke dnu této montážní krabičky.

2.8.3 Zrealizované řešení – stejnosměrná část.

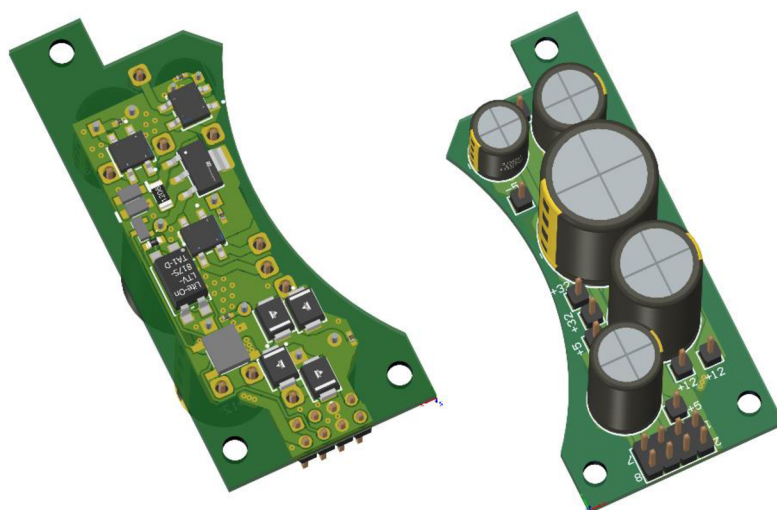
Pro úspěšný návrh bylo nutno pečlivě rozvrhnout potřeby jednotlivých komponent. Relativně jednoduchá je situace u digitální části, která si vystačí pouze s napětím 3,3 V a případné nižší napětí si použité integrované obvody dokáží vytvořit interním stabilizátorem. Při součtu nejvyšších možných proudů z katalogů výrobců byl maximální možný odběr této větve stanoven na cca 3 W, tedy necelý 1 A. (Obvykle okolo 1,5 W.) Napájení digitální části je zajišťováno 4,5V vinutím. Na této napájecí větvi je použití LDO stabilizátoru problematické, což vedlo k rozhodnutí porušit snahu o kompletní vynechání spínaných měničů.

Pro analogovou část jsou preferovány v maximální možné míře lineární stabilizátory, jelikož prakticky nevytvářejí rušení na vyšších frekvencích a mají obvykle méně zvlněný výstup. Potřebná napětí jsou: cca ± 32 V pro měřicí modul (má vlastní stabilizátor – viz popis modulu), +28 V pro výstupní zesilovače analogových výstupů, +7 V pro napájení měřicího modulu a napěťové reference analogových výstupů, +11 V pro pomocné

zesilovače v modulu DA převodníku a -5 V pro výstupní zesilovače analogových výstupů. +28V a -5V větve musí zvládnout napájet výstupní zesilovač i v případě zkratu obou kanálů (až cca 100 mA), ostatní větve jsou zatíženy výrazně méně. Napájení vytápění jednotlivých modulů je vedeno odděleně a je stavěno na 12 V s odběrem cca 6 W při náběhu.

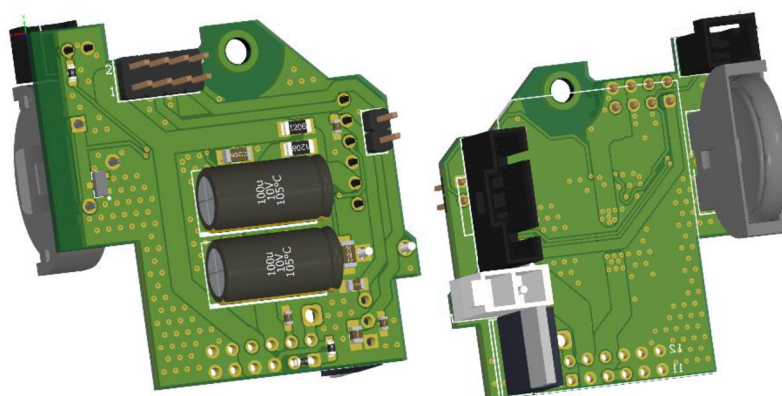
Stejnoseměrný rozvod napájení byl navrhován až jako poslední součást zařízení a kvůli zvětšení transformátoru o cca 10 mm v průměru oproti prvním odhadům na něj nezbylo mnoho volného prostoru, což vedlo na rozdělení na 3 DPS, které byly následně pomocí konektorů poskládány do tří pater ve volném místě vedle transformátoru a nad procesorem.

První DPS (vedle transformátoru) obsahuje usměrňovače pro jednotlivé větve, optočlen pro případnou možnost synchronizace se sítí a jednoduchý stabilizátor s tranzistorem a zenerovou diodou pro +36V větev. (Na +36V větvi je možný větší proudový odběr, tudíž tato triviální stabilizace vede k rozprostření tepla dále od analogových modulů.)



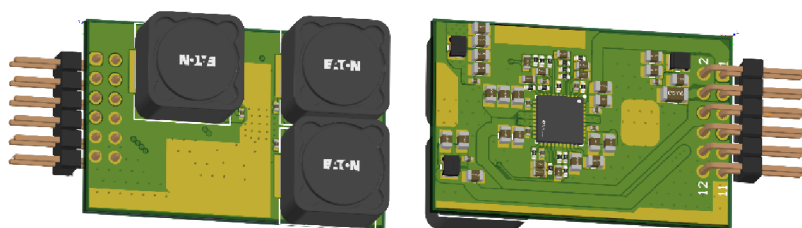
Obrázek 2.13 Deska s usměrňovači pro jednotlivé větve napájení

Druhá DPS slouží zejména jako propojovací prvek. Je zde stabilizována -5V větev pomocí integrovaného obvodu 7905 v pouzdru TO-220 a také 3,3V baterie CR2032 pro RTC obvod v procesoru a hlavně pro start napájení přes optotriak. První dvě DPS jsou pro svoji jednoduchost pouze dvouvrstvé, avšak jejich umístění vyžadovalo precizní návrh tvaru a tvorbu 3D sestavy.

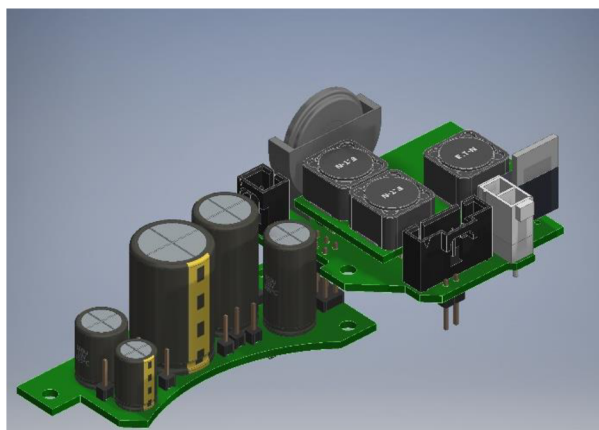


Obrázek 2.14 Propojovací deska pro rozvod napájení

Třetí modul je trojitý spínaný měnič založený na obvodu TPS65251 na čtyřvrstvé DPS. Jedná se prakticky o katalogové zapojení, pouze na každou větev je přidán dodatečný LC filtr tvořený indukčností $3,3 \mu\text{H}$ a $10 \mu\text{F}$ a více, což vytvoří dolní propust s mezní frekvencí pod 40 kHz. (Kapacita je různá u jednotlivých větví a také je na dalších DPS.) Čip má čtyři samostatná napájení – jedno pro samotný čip a tři pro jednotlivé měniče. 3,3V větev je napájena z 4,5V vinutí, zbytek z 11V větve. Modul vytváří 3,3 V pro logiku, 12 V pro topení a 5 V pro případné další budoucí rozšiřující moduly.



Obrázek 2.15 Modul trojitého spínaného DC/DC měniče



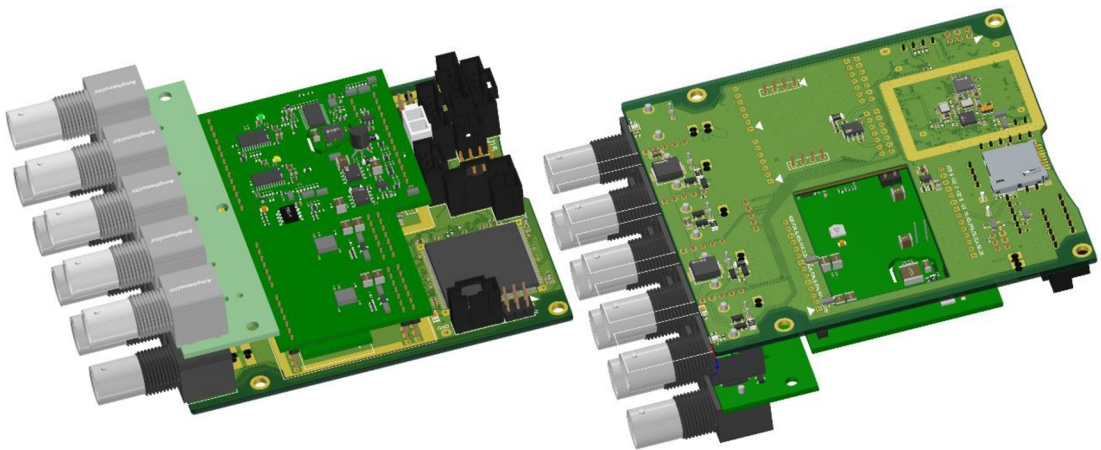
Obrázek 2.16 Sestava napájecího systému

2.9 Procesorová deska a čelní panel

2.9.1 Požadavky na procesorovou desku a výběr mikroprocesoru

Nezbytnou součástí konstruovaného dataloggeru je řídicí procesorová deska s požadovanými komunikačními rozhraními, která zároveň propojuje jednotlivé analogové moduly s čelním panelem a rozvádí jim napájení. Ze zadání je patrná nutnost implementace rozhraní Ethernet a v průběhu práce bylo dále rozhodnuto o doplnění podpory USB 2.0 HighSpeed. Pro podobná vysokorychlostní komunikační rozhraní je již vhodné volit mikrokontrolery ARM se značným výpočetním výkonem. V moderních měřicích zařízeních se dnes již pro tento účel setkáváme čím dál častěji s použitím aplikačních procesorů spolu s nasazením operačního systému (nejčastěji Linux), což bylo zvažováno i pro tuto diplomovou práci. Vzhledem k náročnosti programování a mizivým zkušenostem autora v tomto ohledu bylo od tohoto směru upuštěno a jako vhodný řídicí obvod byl vybrán mikrokontroler STM32H757IIT6 od firmy STMicroelectronics. Jedná se o dvoujádrový mikrokontroler s jádry ARM® Cortex®-M7 a ARM® Cortex®-M4 pracujícími na frekvenci až 480 MHz pro jádro M7, respektive 240 MHz v případě jádra M4. Mikrokontroler disponuje MAC periferií pro 100M Ethernet, USB 2.0 HighSpeed rozhraním bez HS PHY obvodu a díky zvolenému pouzdru LQFP176 také dostatkem GPIO pinů a SPI sběrnic pro pohodlné připojení všech modulů bez nutnosti multiplexování na menším počtu sběrnic. [8]

Deska plošných spojů byla navržena s ohledem na případné další možnosti rozšíření. Na volné konektory byla vyvedena sběrnice SPI4, několik kanálů 16b integrovaného AD převodníku a dvakrát UART pro implementaci sběrnice RS-485 a WiFi modulu založením na ESP32.



Obrázek 2.17 Procesorová deska včetně ostatních modulů

2.9.2 Implementace Ethernetu

Zapojení Ethernetu vychází z katalogového zapojení obvodu LAN8720AI-CP. Stejně jako valná většina podobných PHY obvodů je u něj podstatná správná konfigurace tzv. strap piny, tedy piny, které mají přiřazenou některou ze základních funkcí obvodu, ale bezprostředně po startu slouží jako konfigurační vstupy se stavem definovaným externím (nebo interním) pull-up nebo pull-down rezistorem. V tomto konkrétním případě byla nakonfigurována nulová adresa pro RMI sběrnici, napájení z interního lineárního 1,2V stabilizátoru a zdrojem hodinového 50MHz signálu RMI sběrnice je PHY. Variantně lze osadit 25MHz krystal nebo teplotně kompenzovaný oscilátor, přičemž pro TCXO je v současné první verzi nezbytné provést překřížení XTAL1/XTAL2 pinů kvůli chybě na DPS, která vznikla nedopatřením při výměně typu PHY obvodu. Jelikož TCXO oscilátory obvykle generují pouze ořezaný sinusový signál s amplitudou cca 0,8 V, je zde jeho výstup přes kapacitní vazbu přiveden na odporový dělič nastavující pracovní bod do okolí rozhodovací úrovně PHY čipu. 50MHz hodinový signál z obvodu LAN8720 je kromě časování RMI sběrnice použit i jako hlavní zdroj hodinového signálu pro mikrokontroler. Aktivita Ethernetu je indikována oranžovou LED diodou na předním panelu vlevo dole. V případě RMI sběrnice byla snaha o co nejkratší, a hlavně podobně dlouhé cesty mezi PHY a mikroprocesorem, jelikož tato sběrnice pracuje na frekvenci 50 MHz a dobrý návrh DPS může být kritický zejména z hlediska vyzařování na násobcích této frekvence. Designu velmi napomohlo umístění přímo z druhé strany desky plošných spojů pod středem mikroprocesoru. LAN8720 pro svoji funkčnost nezbytně vyžaduje izolační signálový transformátor, jelikož jeho MDI výstupy jsou otevřené kolektory a k tvorbě diferenciálního signálu Ethernetu dochází pomocí spínání polovin vinutí transformátoru vůči kladně napájenému středu vinutí. Transformátor by měl v ideálním případě být umístěn ve vzdálenosti do cca 5 cm od čipu. Vzhledem k nutnosti vyvedení ethernetového konektoru na zadním panelu nebylo toto pravidlo dodrženo a transformátor je připojen stíněným kabelem s kroucenými páry RX a TX a napájením k pomocné desce na zadním panelu. (Zde jsou dále ESD ochrany a odrušovací Y1 kondenzátory.)

2.9.3 Implementace USB

Sběrnice USB 2.0 je z hlediska konfigurace PHY obvodu jednodušší – jedná se pouze o katalogové zapojení obvodu USB3300-EZK, který s mikroprocesorem komunikuje po ULPI sběrnici s osmi datovými signály, třemi řídicími signály a 60MHz hodinovým signálem, který musí splňovat toleranci ± 500 ppm. (V této konkrétní aplikaci byl úpravou kondenzátorů v rezonančním obvodu doladěn na +60 ppm, tedy 60,0036 MHz) [9] Pro případ špatného návrhu USB HS PHY byl patřičný konektor na procesorové desce doplněn propojkami umožňujícími USB sběrnici přepojit na interní FullSpeed PHY v mikrokontroleru, jehož zprovoznění nevyžaduje žádné externí komponenty, a tedy při

dodržení rozumného vedení cest funguje vždy. S ohledem na úspěšné zprovoznění rychlejší varianty sběrnice bez větších komplikací, nebylo této možnosti využito. PHY čip je umístěn podobně jako Ethernet přímo pod mikrokontrolerem a rozhraní USB je na zadní panel vyvedeno kabelem.

2.9.4 Rozmístění analogových modulů a čelní panel

Při návrhu dataloggeru byla snaha udržet elektroniku elektricky izolovanou od uzemněné hliníkové krabičky, přičemž dodržena izolace odpovídá zesílené izolaci 300 V kategorie II. Pro běžné podmínky bez kondenzující vlhkosti, znečištění a do nadmořské výšky 2000 m n. m. to pro běžné materiály používané pro desky plošných spojů a vzdušné vzdálenosti znamená dodržení odstupu 3 mm a nutnost vydržet zkušební napětí 3510 V AC. Tato vzdálenost tedy musí být dodržena vůči stranám krabičky, dnu, čelnímu panelu a transformátoru, což vede na požadavek zmenšení užitečné plochy desky plošných spojů o zmíněné 3mm okraje a nutnost umístit ji na distanční sloupky alespoň 6 mm vysoko s ohledem na cca 3mm rezervu pro součástky na spodní straně. Pozornost také vyžaduje umístění BNC konektorů na čelním panelu.



Obrázek 2.18 Ověření izolační pevnosti použitých BNC konektorů

Vzhledem k velikosti dříve navržených analogových modulů (ADC, 2x DAC a napěťová reference pro DAC) byla většina plochy zaplněna již v počátku návrhu. Všechny moduly jsou orientovány digitální a napájecí částí blíže k procesoru a analogovými vstupy/výstupy k čelnímu panelu. Citlivé signály jsou v maximální míře stíněny, což je umožněno využitím vnitřních vrstev čtyřvrstvého plošného spoje. V přední části procesorové desky již nejsou vedeny žádné cesty s vyšším proudem, tudíž by zde ani přes zemnicí plochy neměl protékat proud výrazněji ovlivňující měření. (Což by obecně neměl být vzhledem k plně diferenciálnímu zapojení vstupů problém, ale obecně je vhodné se této zásady návrhu držet.)

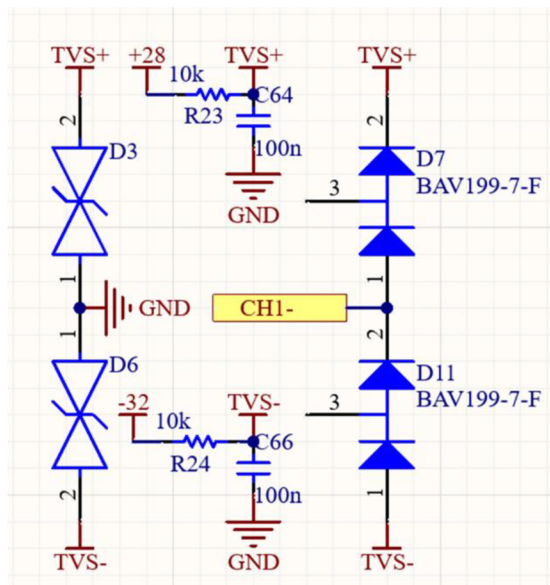
Čtyři plně diferenciální měřicí kanály a dva výstupy vyžadují celkem 10 BNC konektorů na čelním panelu, což není možno umístit přímo na základní desku. Ve finálním provedení se nachází pětice BNC konektorů (čtyři negativní vstupy diferenciálních párů a jeden výstupní kanál) přímo na základní procesorové desce a druhá pětice (čtyři pozitivní vstupy diferenciálních párů a druhý napěťový výstup) je na pinových lištách nad nimi. Pinové lišty slouží k mechanickému spojení (celkem 25 pinů

z relativně tvrdého kovu již spolu s čelním panelem bezpečně udrží BNC konektory i při připojování přívodních kabelů) a k propojení signálů pro indikační RGB LED diody. Měřené signály jsou mezi deskami vedeny krátkými propojkami z koaxiálního kabelu.

Na desku plošných spojů s horní řadou BNC konektorů je přes ně dále přivedeno symetrické napájení vstupního PGA, které je zde využito v obvodu ochrany vstupů.

2.9.5 Ochrany vstupů měřicího modulu

Zmíněné ochrany jsou identicky zapojeny i pro spodní řadu vstupů. Použitý vstupní obvod ADA4254ARUZ je konstruován tak, že vydrží ± 60 V na vstupu proti zemi [3], což by samo o sobě splňovalo zadání na schopnost dataloggeru vydržet 100% přetížení vstupu. Přidání dodatečných ochrany může i tak přinést značné zvýšení odolnosti s minimem vynaložených nákladů vzhledem k ceně precizních analogových součástek. Při jejich návrhu je ovšem nutno velice pečlivě sledovat jejich vliv na měřený signál. Použitý programovatelný zesilovač ADA4254ARUZ dosahuje obrovského vstupního odporu přes $1 \text{ G}\Omega$ spolu s unikajícím proudem pod 1 nA v typickém případě. [3] Pokud by vstupy byly chráněny přímo TVS diodami, dojde při použití obvyklých TVS diod s pracovním napětím okolo 48 V ke zvýšení unikajícího proudu ze vstupu přibližně o tři řády, tedy na jednotky mikroampér a ekvivalentnímu poklesu vstupního odporu. Ani takové hodnoty není nezbytně nutno považovat za nevyhovující, nicméně byly provedeny kroky vedoucí k lepším výsledkům.



Obrázek 2.19 Schéma ochrany napěťového vstupu

Každý vstup je hned u BNC konektoru veden přes $1 \text{ k}\Omega$ SMD rezistor s maximálním přípustným ztrátovým výkonem $0,25 \text{ W}$. (Ten není zachycen na obrázku výše). Dále z něj jsou v kladné i záporné polaritě zapojeny dvě sériové diody BAV199-7 na příslušnou kladnou či zápornou ochrannou TVS diodu tak, aby při překročení $+28 \text{ V}$ (respektive

-32 V) začaly propouštět proud do TVS diody. Ochranná dioda omezující přepětí je přes $10\text{k}\Omega$ rezistor trvale zapojena na kladné (respektive záporné) napájení PGA. V této konkrétní situaci jsou diody BAV199 ze vstupů až do překročení napájecího napětí PGA polarizovány v závěrném směru. Výhodou této modifikace zapojení je to, že unikající proud BAV199 je dle výrobce při očekávané teplotě maximálně 5 nA při napětí 70 V na diodu. [10] Reálné unikající proudy BAV199 jsou ovšem ještě mnohem nižší, zmíněný limit je velmi konzervativní. Někteří výrobci u tohoto typu diod uvádějí i méně než 0,1 nA jako typickou hodnotu. Unikající proud také výrazně klesá se snížením napětí v závěrném směru a tento pokles proudu nebývá lineární – tedy například při snížení napětí v závěrném směru na polovinu klesne unikající proud na hodnotu výrazně nižší než poloviční. Z tohoto důvodu byly diody zapojeny dvě do série, tedy čtyři na každou polovinu diferenciálního vstupu. Zároveň díky symetričnosti zapojení ochran se část unikajícího proudu kompenzuje unikajícím proudem z druhé diody z opačné polarity. Realizovaný datalogger při pokojové teplotě díky modifikaci ochran dosahuje unikajícího proudu pouze 200 pA vůči GND (stínění) a 40 pA diferenciálně ve jmenovitém rozsahu. (Po aktivaci ochranných diod BAV199 dojde k rapidnímu poklesu vstupní impedance, která se navíc stane značně napěťově závislou.)

3. SOFTWARE

Jakákoliv sebelepší elektronika by nebyla využitelná bez vhodně napsaného programu pro řídicí obvody. Program pro zvolený mikrokontroler STM32H757IIT6 byl vytvořen ve vývojovém prostředí STM32CubeIDE verze 1.15.1 s využitím HAL knihoven verze 1.11.2. Použití těchto knihoven značně usnadní a urychlí vývoj, ovšem za cenu pomalejšího běhu kódu a zejména výrazně vyššího využití paměti. Vzhledem k využití relativně komplikovaných periférií jako je USB by ovšem kompletní vývoj programu s využitím nízkoúrovňových knihoven byl značně neefektivní, zejména jednali se o výrobek určený pro sériovou výrobu.

Prvotní konfigurace byla vytvořena v grafickém konfigurátoru. 50MHz hodinový signál je brán z externího PHY čipu pro Ethernet a dále je pomocí integrovaných násobiček a děliček zvýšen na 400 MHz, což je nejvyšší frekvence kdy nedojde k razantnímu zvýšení latencí integrované flash paměti. USB periferie je taktována z méně přesného interního 48MHz RC oscilátoru z důvodu udržení hodinového signálu i v případě resetu PHY čipu. Pokud by bylo nutno PHY resetovat za běhu programu, je nutné nejdříve mikrokontroler přenastavit na jiný oscilátor. V případě USB periferie by potenciálně hrozilo přerušování spojení. USB bylo nakonfigurováno pro použití s externím HighSpeed PHY obvodem a byla aktivována knihovna pro CDC třídu – tedy virtuální sériový port.

Poněkud problematickou se stala konfigurace připojení k síti. Jako podklad pro správnou konfiguraci byly využity dobře zpracované studijní materiály z předmětu Mikrokontroléry a embedded systémy od pana doc. Ing. Aleše Povalače, Ph.D.. [11] Tento návod pro počítačové cvičení počítá s využitím vývojové desky s procesorem z řady STM32F429, což bohužel není zcela kompletní postup pro řadu H7. Jádro ARM® Cortex®-M7 implementované v použitém procesoru obsahuje mnohem více optimalizací pro zvýšení výpočetního výkonu zejména v oblasti cache paměti a spekulativního provádění instrukcí. Pro konfiguraci Ethernetu to znamená zejména nutnost správného nastavení MPU jednotky řídicí přístup do paměti, správné umístění RX a TX bufferů v paměti, modifikaci linkerscriptu a konfiguraci kompilátoru. Komplexnost zprovoznění základního příkazu PING na tomto výkonnějším procesoru je tedy vyšší, ale za normálních okolností zvládnutelná v řádu desítek minut práce, pokud jsou známy odlišnosti. Tento postup spočívá v aktivaci FreeRTOS a konfiguraci LwIP stacku. Pro aktivaci LwIP je nezbytně nutno aktivovat datovou cache v konfiguraci jádra M7. Zde bohužel byl objeven problém způsobený chybou ve vývojovém prostředí, což bylo následně po více než týdnu snah o alternativní obejítí problému potvrzeno přímo ze strany STMicroelectronics. Vývojové prostředí zcela ignoruje validní aktivaci D-cache a aktivaci LwIP stacku neumožní. Zmíněná chyba se týká zcela výlučně dvoujádrových procesorů z řady H7. Na vývojové desce s jednojádrovou verzí procesoru H7 bylo vše zcela identickým postupem zprovozněno během nízkých desítek minut programování.

Řešením nebylo ani využití několika starších verzí vývojového prostředí nebo starších balíčků s HAL knihovnami. Oprava chyby ve vývojovém prostředí je ze strany výrobce přislíbena, ovšem téměř jistě nebude k dispozici k datu odevzdání této diplomové práce. Po vynaložení značného úsilí a zejména času se podařilo najít dvě možná řešení. Na diskuzním fóru STMicroelectronics lze dohledat podrobný návod od jednoho ze zaměstnanců společnosti určený pro zprovoznění Ethernetu s LwIP stacku na procesorech řady H7.[12] Tento návod je podrobný, přesný a srozumitelný, jenže s výše zmíněnou chybou nelze aplikovat. Jeho součástí je ale odkaz na ukázkové příklady, které jsou funkční. Ačkoliv jsou určeny pro vývojovou Discovery desku s procesorem v BGA pouzdrů bez kryptografie, lze je ruční úpravou konfiguračního IOC souboru (jenž se běžně edituje pomocí výše zmíněného grafického rozhraní) v textovém editoru modifikovat pro použití se zvoleným procesorem. Takto se podařilo zprovoznit PING a jednoduchý TCP opakovač, což byl velký pokrok zejména z hlediska ověření funkčnosti hardwaru a modifikované knihovny pro jiný PHY čip. Nevýhoda zmíněného postupu spočívá v následné absolutní nevyzpytatelnosti generátoru úvodní konfigurace. Po jakékoliv změně konfigurace libovolné periferie dochází při novém generování kódu projektu ke zcela náhodným chybám generování. V některých případech zmizely knihovny pro SPI, jindy částí LwIP stacku. Vzniklé nevyzpytatelné chování není slučitelné s rozumným vývojem programu a bylo přistoupeno k druhému alternativnímu postupu spočívajícím v plné ruční implementaci LwIP stacku do projektu, což je výrazně pracnější proces než využití grafické konfigurace. Zároveň bylo nezbytné generátor konfigurace v STM32CubeIDE nastavit tak, aby LwIP při novém generování nemazal. Toto řešení se ukázalo jako funkční, jediným problémem je vytvoření několika duplicitních částí ve vygenerovaném souboru eth.c, což lze řešit kompletním smazáním jeho obsahu a následnou opravou několika vzniklých chyb při každém novém vygenerování projektu. V porovnání se zcela nevyzpytatelným chováním je možno popsany postup považovat za přijatelný.

Samotný program je založený na několika vláknech přepínaných systémem FreeRTOS. Úloha DefaultTask provede inicializaci USB, LwIP stacku a spustí telnet server přijímající příkazy. V hlavní smyčce je posléze pravidelně s periodou 100 ms monitorováno tlačítko pro zapnutí/vypnutí napájení.

Vlákno AD7177_2Task provede inicializaci měřicího modulu, kdy je nastaveno komunikační rozhraní (rychlý kontrolní XOR pro čtení, spolehlivější CRC pro zápis do registrů, 32b délka konverze, číslo kanálu je součástí výsledku), režim kontinuálních převodů, interní oscilátor a čtyři jednotlivé konfigurace měření (nastavení vstupního multiplexu, formátu výsledku, vypnutí vstupních bufferů pro vstupy ADC i pro referenci, rychlost vzorkování). Následně v nekonečné smyčce čte změřená data z převodníku, přepočítává je dle kalibračních konstant a vypisuje přes virtuální sériovou linku po sběrnici USB.

Úloha DAC1_Task zůstala s ohledem na nefunkční hardware nedokončena a úloha DAC2_Task, která by byla téměř její kopií, zcela neimplementována.

Posledním běžícím vláknem je telnet_thread v souboru telnet.c, který vychází z již dříve zmíněného návodu k laboratorním cvičením [11], respektive příkladu TCPEcho, který je součástí LwIP knihovny. Program zde čeká na příchozí TCP spojení, přijme ho a posílá jednotlivé znaky k dalšímu zpracování.

```
/* Tell connection to go into listening mode. */
netconn_listen(conn);

while (1)
{
    /* Grab new connection. */
    accept_err = netconn_accept(conn, &newconn);

    /* Process the new connection. */
    if (accept_err == ERR_OK)
    {
        while (netconn_recv(newconn, &buf) == ERR_OK)
        {
            netbuf_data(buf, (void**)&data, &len);
            while (len-- > 0) telnet_byte_available(*data++, newconn);

            netbuf_delete(buf);
        }

        /* Close connection and discard connection identifier. */
        netconn_close(newconn);
        netconn_delete(newconn);
    }
}
```

Ve funkci telnet_byte_available dochází k postupné akumulaci jednotlivých znaků do bufferu a v okamžiku detekce konce řádku je celý řádek předán do funkce telnet_process_command a buffer smazán zápisem znaku \0 na první pozici spolu s vynulováním indexu. Přijatá data neodpovídající ASCII znakům jsou zahozena

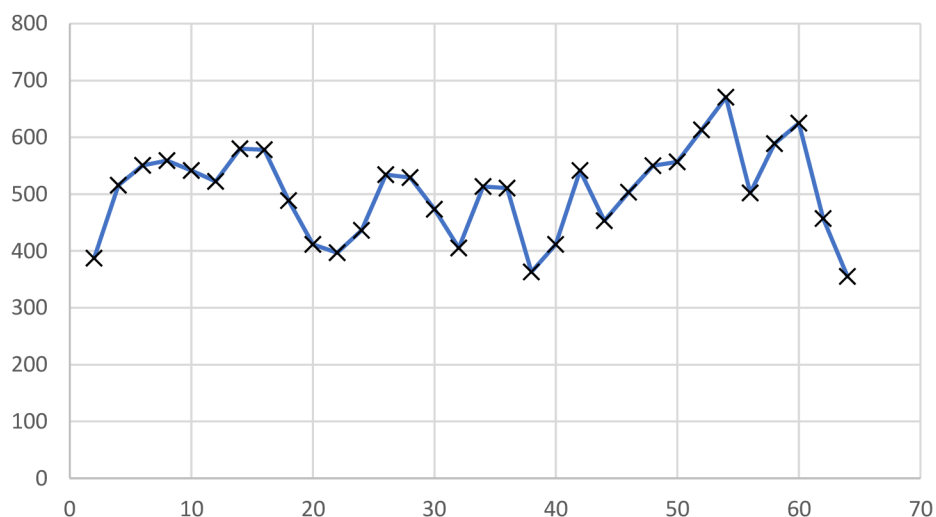
```
static void telnet_byte_available(uint8_t c, struct netconn *conn)
{
    static uint16_t cnt;
    static char data[CMD_BUFFER_LEN];
    if (cnt < CMD_BUFFER_LEN && c >= 32 && c <= 127) data[cnt++] = c;
    if (c == '\n' || c == '\r') {
        data[cnt] = '\0';
        telnet_process_command(data, conn);
        cnt = 0;
    }
}
```

Již zmíněná funkce telnet_process_command obstarává parsování a provádění jednotlivých příkazů. V prvním kroku jsou všechny znaky převedeny na velká písmena a odstraněny znaky konce řádku. Následně dochází k parsování příkazů. S výjimkou instrukcí pro identifikaci (*IDN?), která vrací text „4CH_datalogger_V1“ a příkazu pro restart (*RST) začínají všechny ostatní identifikací příslušného kanálu ve formátu CHx,

kde x značí číslo kanálu v rozsahu 0-3. Příkaz CHx? Je určen pro dotazování na poslední změřenou hodnotu daného kanálu ve voltech. Implementovány jsou následně příkazy CHx:CALIBOFFSET, CHx:CALIBGAIN a CHx:FILTER pro nastavení offsetu a zesílení pro převod hodnoty z AD převodníku na napětí a pro nastavení vzorkovací frekvence, respektive koeficientu filtru. Tyto příkazy mohou být zakončeny znakem „?“, což značí požadavek na vypsání příslušné aktuální hodnoty daného parametru anebo lze pokračovat dvojtečkou následovanou hodnotou, která má být do registrů zapsána.

4. KALIBRACE A OVĚŘENÍ PŘESNOSTI

Nedílnou součástí konstrukce jakéhokoliv měřidla je jeho kalibrace a ověření. Datalogger s očekávanou přesností měření 1 mV vyžaduje použití řádově přesnějšího měřidla a zejména stabilního napěťového zdroje. Jelikož zařízení bylo kalibrováno pouze s dostupností stolního digitálního multimetru Keysight 34465A, bylo nutno vytvořit dostatečně stabilní zdroj napětí. Za tímto účelem byl vyroben kalibrační přípravek tvořený několikasupňovou dolní propustí složenou z 6 ks kondenzátorů 12 000 μF a 4 tlumivek s indukčností 12 mH, jejíž časová konstanta se pohybuje v řádu sekund. Celý tento mohutný filtr doplněný dalšími menšími keramickými kondenzátory byl umístěn do plechové krabičky se dvěma výstupními BNC konektory pro diferenciální výstup. Díky velice pomalé odezvě již jako zdroj kalibračního napětí bylo reálné použít i obyčejný laboratorní napájecí zdroj RIDEN RD6012P, což je jeden z cenově dostupných amatérských laboratorních zdrojů, dosahující ovšem díky kombinaci spínaného a lineárního stupně nízkého zvlnění a slušné přesnosti lepší než 10 mV. V kombinaci s uvedeným filtrem bylo po dostatečně dlouhém ustálení v řádu desítek minut dosaženo stabilního napětí se zvlněním v řádu jednotek mikrovoltů, tedy na hranici rozlišení použitého multimetru. Samotná kalibrace spočívá v prvotním vynulování offsetu při nastaveném zesílení 1 (viz popis komunikace) a zkratovaných vstupech. Ve druhém kroku je alespoň 10 vzorků signálu změřeno oběma měřidly a přepočítáno s pomocí tabulkového procesoru na kalibrační konstantu zesílení. Všechny přístroje je před začátkem měření nezbytné nechat minimálně půl hodiny zapnuté kvůli stabilizaci.



Obrázek 4.1 Graf závislosti chyby měření na čase při 20 V

Datalogger byl následně s odstupem času podroben ověření stejnou metodou, samozřejmě bez výpočtu kalibračních konstant. Zařízení bylo kalibrováno při pokojové teplotě, která je očekávanou provozní podmínkou a nejpomalejším vzorkování. Dále bylo ověřeno, že přístroj zvládá poskytovat i více než 200 vzorků za sekundu, přičemž zde je největší omezení ve způsobu komunikace založeném na samostatném odesílání jednotlivých měření, což způsobuje velkou režii oproti dávkovému odesílání dat.

Nebyla ověřena teplotní závislost a zejména dlouhodobá stabilita v řádu minimálně týdnů.



Obrázek 4.2 Finální podoba zakrytovaného dataloggeru

5. ZÁVĚR

Během tvorby této diplomové práce byl zkonstruován datalogger se čtyřmi diferenciálními kanály schopnými měřit 25 V v obou polaritách. Zařízení bylo dle požadavků zadání vybaveno komunikací po Ethernetu a dále doplněno o rozhraní USB. Byl proveden návrh, konstrukce a oživení zkušební vzorku, to vše následované tvorbou základního firmware. Vzhledem ke zničení relativně nákladné elektroniky pro napěťové výstupy nebyla tato funkce s ohledem na nedostatek zbývajících času implementována a bude dokončena později, mimo rámec této diplomové práce. Přesnost měření byla ověřena s ohledem na komplikovanější přístup k měřicímu vybavení jen základními měřeními na několika bodech, přičemž vlivem problémů s ukládáním dat z multimetru došlo ke ztrátě měření několika dalších bodů v pracovním rozsahu a v diplomové práci je tudíž zpracováno pouze měření pro 20 V. Průběžné výsledky měření v dalších bodech v pracovním rozsahu vykazovaly obdobné výsledky prokazující linearitu měřidla, bohužel tato tvrzení nelze s ohledem na nemožnost zopakovaná měření v dané situaci podpořit daty a tedy považovat z akademického hlediska za průkazné.

Pro úspěšné dokončení celého projektu bude vhodné v práci nadále pokračovat, zejména podstatně rozšířit funkce firmwaru například o automatické přepínání rozsahů, vícebodovou kalibraci při více teplotách či zlepšení možností záznamu dat při vyšších vzorkovacích rychlostech. Podstatným milníkem bude ověření přesnosti z hlediska dlouhodobé stability ideálně v rámci měsíců, což je v časově omezeném období tvorby diplomové práce velice obtížně řešitelný problém. Byla také přislíbena možnost provést měření na měřicí ústředně s rozlišením ještě o jeden řád vyšším než kterým disponuje nyní použitý digitální multimetr.

Z hlediska hardwaru je zvažováno vytvoření nové revize měřicí elektroniky, která nebude obsahovat programovatelný zesilovač ADA4254ARUZ, ale vstupy budou přivedeny na obyčejný napěťový sledovač tvořený precizním vysokonapěťovým operačním zesilovačem a snížení napětí na vhodné úrovni pro AD převodník bude řešeno precizní rezistorovou sítí se zaručeným velmi nízkým teplotním koeficientem dělicího poměru.

LITERATURA

- [1] FIFLIS, P., L. KIRSCH, D. ANDRUCZYK, D. CURRELI a D.N. RUZIC. Seebeck coefficient measurements on Li, Sn, Ta, Mo, and W. *Journal of Nuclear Materials*. Elsevier B.V., 2013, 20413(483), 224-227. ISSN 0022-3115.
- [2] ZGALLAI, Walid. Biomedical signal processing and artificial intelligence in healthcare: In *Developments in Biomedical Engineering and Bioelectronics*. London, England: Academic Press, 2020, 247 s. *Developments in biomedical engineering and bioelectronics series*. ISBN 9780128189467.
- [3] ADA4254: Zero Drift, High Voltage, Low Power, Programmable Gain Instrumentation Amplifier. *ANALOG DEVICES* [online]. Rev. B. Analog Devices, ©2019–2020, 11/2019, 6/2020 [cit. 2024-05-15]. Dostupné z: <https://www.analog.com/media/en/technical-documentation/data-sheets/ada4254.pdf>
- [4] AD7177-2: 32-Bit, 10 kSPS, Sigma-Delta ADC with 100 μ s Settling and True Rail-to-Rail Buffers. *ANALOG DEVICES* [online]. Rev. B. Analog Devices, ©2015–2016, 3/15, 3/16 [cit. 2024-05-15]. Dostupné z: <https://www.analog.com/media/en/technical-documentation/data-sheets/AD7177-2.pdf>
- [5] LTC6655/LTC6655: 0.25ppm Noise, Low Drift Precision References. *ANALOG DEVICES* [online]. J. USA: Analog Devices, 2011, 02/10, 04/21 [cit. 2024-05-15]. Dostupné z: <https://www.analog.com/media/en/technical-documentation/data-sheets/ltc6655-6655ln.pdf>
- [6] AD5791: 1 ppm, 20-Bit, ± 1 LSB INL, Voltage Output DAC. *ANALOG DEVICES* [online]. Rev. F. MA 02062-9106, U.S.A: Analog Devices, ©2010–2020, 7/2010, 04/21 [cit. 2024-05-15]. Dostupné z: <https://www.analog.com/media/en/technical-documentation/data-sheets/ad5791.pdf>

- [7] WILLIAMS, Jim. 775 Nanovolt Noise Measurement for a Low Noise Voltage Reference. *Linear Technology Magazine*. 2009, vol. 2009, no. December 2009, s. 4.
- [8] STMICROELECTRONICS NV. STM32H757xI: Dual 32-bit Arm® Cortex®-M7 up to 480MHz and -M4 MCUs, 2MB flash, 1MB RAM, 46 com. and analog interfaces, SMPS, DSI, crypto. *ST.com* [online]. Rev 3. March 2024 [cit. 2024-05-20]. Dostupné z: <https://www.st.com/resource/en/datasheet/stm32h757ai.pdf>
- [9] MICROCHIP TECHNOLOGY INC. USB3300: Hi-Speed USB Host, Device or OTG PHY with ULPI Low Pin Interface. *Microchip.com* [online]. 2005, 06-03-16 [cit. 2024-05-20]. Dostupné z: <https://ww1.microchip.com/downloads/en/DeviceDoc/00001783C.pdf>
- [10] BAV199: Low-leakage double diode. *NEXPERIA* [online]. BAV199 v.3. MA 02062-9106, U.S.A: Analog Devices, ©2020, 1 September 2020, 20200901 [cit. 2024-05-15]. Dostupné z: <https://assets.nexperia.com/documents/datasheet/BAV199.pdf>
- [11] POVALAČ, Aleš. *Mikrokontroléry a embedded systémy – cvičení: Ethernet, TCP klient a server* [PDF]. UREL FEKT VUT v Brně, 2021.
- [12] BERLINGER, Adam. STMICROELECTRONICS. How to create project for STM32H7 with Ethernet and LwIP stack working. *STMicroelectronics Community* [online]. 2020-03-11 07:50 AM, 2023-12-07 05:46 AM [cit. 2024-05-20]. Dostupné z: <https://community.st.com/t5/stm32-mcus/how-to-create-project-for-stm32h7-with-ethernet-and-lwip-stack/ta-p/49308>

SEZNAM SYMBOLŮ A ZKRATEK

Zkratky:

| | |
|---------|---|
| AC | střídavý proud/napětí |
| AD | analogově-digitální |
| ADC | analogově-digitální převodník |
| avg | average (průměr/průměrný) |
| b | bit |
| BGA | ball grid array (typ pouzdra integrovaných obvodů) |
| BNC | bayonet Neill Concelman |
| CRC | cyclic redundancy check (cyklický kontrolní součet) |
| DA | digitálně-analogový |
| DAC | digitálně-analogový převodník |
| dB | decibel |
| DC | stejnoseměrný proud/napětí |
| DPS | deska plošných spojů |
| ESD | electro-static discharge (elektrostatický výboj) |
| GND | ground (zem) |
| GPIO | general-purpose input/output (univerzální vstupní/výstupní pin) |
| HAL | hardware abstraction layer (hardwarová abstraktní vrstva) |
| HS | Hi-Speed |
| IP | Internet protocol (protokol internetu) |
| L | fáze/fázový vodič |
| LDO | low-dropout (s nízkým úbytkem) |
| LED | light-emitting diode (světlo emitující dioda) |
| LQFP | low profile quad flat package (nízkoprofilové čtyřstranné ploché pouzdro) |
| LwIP | Lightweight IP |
| MAC | media access controller (řadič přístupu k médiu) |
| MDI | medium-dependent interface (rozhraní závislé na médiu) |
| m n. m. | metr nad mořem |
| MPU | memory protection unit (jednotka ochrany paměti) |
| N | nulový vodič |
| PGA | programmable-gain amplifier (zesilovač s programovatelným zesílením) |
| PHY | physical layer (fyzická vrstva) |
| pp | peak-peak (špička-špička) |
| ppm | parts per milion (miliontina) |
| RGB | red green blue (červená zelená modrá) |

| | |
|------|--|
| RMII | Reduced media-independent interface (redukované na médiu nezávislé rozhraní) |
| RTC | real-time clock (hodiny reálného času) |
| RX | reciever, receiving (přijímač, přijímací) |
| SELV | safety extra low voltage (bezpečné velmi malé napětí) |
| SMD | surface mount device (součástka pro povrchovou montáž) |
| SPI | serial peripheral interface (sériové periferní rozhraní) |
| Sps | samples per second (vzorek za sekundu) |
| SW | software (program) |
| TCP | transmission control protocol |
| TCXO | temperature-compensated oscilator (teplotně kompenzovaný oscilátor) |
| TVS | transient voltage suppressor (omezovač přechodového přepětí) |
| TX | transmitter/transmitting (vysílač/vysílací) |
| UART | universal asynchronous receiver-transmitter (univerzální asynchronní přijímač-vysílač) |
| ULPI | UTMI+ Low Pin Interface |
| USB | universal serial bus (univerzální sériová sběrnice) |
| UTMI | USB 2.0 Transceiver Macrocell Interface |
| XOR | exkluzivní disjunkce |

Symboly:

| | | |
|---|------------------------|-----------------|
| B | šířka pásma | (Hz) |
| C | kapacita | (F) |
| E | energie | (J) |
| I | elektrický proud | (A) |
| k | Boltzmanova konstanta | (J/K) |
| l | délka | (cm, mm) |
| L | indukčnost | (H) |
| P | výkon | (W) |
| R | elektrický odpor | (Ω) |
| T | termodynamická teplota | (K) |
| | teplota | ($^{\circ}$ C) |
| U | elektrické napětí | (V) |

SEZNAM PŘÍLOH

**PŘÍLOHA A – NÁVRH MODULU S AD PŘEVODNÍKEM V PŘILOŽENÉM
ZIP SOUBORU**

**PŘÍLOHA B – NÁVRH MODULU S DA PŘEVODNÍKEM V PŘILOŽENÉM
ZIP SOUBORU**

**PŘÍLOHA C –NÁVRH MODULU NAPĚŤOVÉ REFERENCE V PŘILOŽENÉM
ZIP SOUBORU**

**PŘÍLOHA D – NÁVRH PROCESOROVÉ DESKY V PŘILOŽENÉM ZIP
SOUBORU**

PŘÍLOHA E –NÁVRH SÍŤOVÉHO FILTRU V PŘILOŽENÉM ZIP SOUBORU

**PŘÍLOHA F – NÁVRHY MODULŮ NAPÁJECÍHO SYSTÉMU
V PŘILOŽENÉM ZIP SOUBORU**

PŘÍLOHA G – NÁVRHY DESEK PRO PŘEDNÍ A ZADNÍ PANEL

**PŘÍLOHA H – ZDROJOVÝ KÓD PRO MIKROKONTROLER
V PŘILOŽENÉM ZIP SOUBORU**

**PŘÍLOHA I – 3D SESTAVA KOMPLETNÍHO PŘÍSTROJE V PŘILOŽENÉM
ZIP SOUBORU**