



# VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY

## FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION

## ÚSTAV RADIOELEKTRONIKY

DEPARTMENT OF RADIO ELECTRONICS

## PRAKTICKÉ TESTOVÁNÍ METOD ANALÝZY SPOLEHLIVOSTI V KONKRÉTNÍCH OBVODOVÝCH APLIKACÍCH

PRACTICAL TESTING OF METHODS FOR ANALYSIS OF RELIABILITY IN  
SPECIFIC CIRCUIT APPLICATIONS

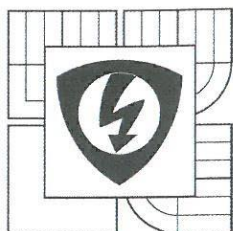
## DIPLOMOVÁ PRÁCE

MASTER'S THESIS

## AUTOR PRÁCE

AUTHOR

Bc. Ondřej Buba



VYSOKÉ UČENÍ  
TECHNICKÉ V BRNĚ  
Fakulta elektrotechniky  
a komunikačních technologií  
Ústav radioelektroniky

# Diplomová práce

magisterský navazující studijní obor  
**Elektronika a sdělovací technika**

**Student:** Bc. Ondřej Buba

**Ročník:** 2

**ID:** 146795

**Akademický rok:** 2015/16

## NÁZEV TÉMATU:

### Praktické testování metod analýzy spolehlivosti v konkrétních obvodových aplikacích

#### POKYNY PRO VYPRACOVÁNÍ:

Připravte rešerši metod DC a AC testování elektronických obvodů pro získání informace o spolehlivosti a korektní funkčnosti zařízení. Zaměřte se na metody umožňující vyhodnotit náchylnost k selhání bez zásahu do struktury obvodu (vnějšími projevy – např. ze změny příkonu, apod.). V PSpice ověřte principy na jednoduchých příkladech.

Vytvořte behaviorální emulátory vybraných metod. Běžné aktivní prvky použijte pro modelování bloků (zesilovač, filtr) a dostupná CMOS/BJT pole pro simulaci problémů v jednoduchých strukturách (OZ, proudové zrcadlo). Zkoumejte projevy odklonu parametrů od tolerance (selhání) na sledované vlastnosti obvodu (zisk, příkon, atd.). Na základě experimentů vypracujte porovnání metodik (rychlost, efektivita a náročnost odhalení problému) a srovnajte ho s předpoklady.

#### DOPORUČENÁ LITERATURA:

[1] SUN, Y. Test and Diagnosis of Analogue, Mixed-Signal and RF Integrated Circuits: the system on chip approach. London: IET Publishing, 2008.

[2] KABISATPATHY, P., BARUA, A., SINHA, S. Fault Diagnosis of Analog Integrated Circuits (Frontiers in Electronic Testing). Springer, 2005.

**Termín zadání:** 8. 2. 2016

**Termín odevzdání:** 19.5.2016

**Vedoucí práce:** Ing. Roman Šotner, Ph.D.

**Konzultanti diplomové práce:**

  
doc. Ing. Tomáš Kratochvíl, Ph.D.

předseda oborové rady

#### UPOZORNĚNÍ:

Autor diplomové práce nesmí při vytváření diplomové práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb.



## **ABSTRAKT**

Tato diplomová práce pojednává o metodách použitelných pro analýzu spolehlivosti (diagnostiku) obvodu v konkrétních obvodových aplikacích. Zabývá se analýzou jednotlivých poruch ve frekvenční, časové i DC oblasti. Jednotlivé metody jsou pro dané oblasti popsány v jednotlivých kapitolách této práce. Závěrem této práce jsou hodnoceny metody pro diagnostiku analogových obvodů na základě simulací i praktického testování vybraných metod.

## **KLÍČOVÁ SLOVA**

Testování analogových obvodů, Monte Carlo analýza, chybový slovník, modelování poruch, metoda podpůrných vektorů, metoda neuronových sítí, diferenční zesilovač, tranzistorové pole.

## **ABSTRACT**

This diploma thesis deals with the method which are useful for analysis of reliability in specific circuit applications. It also deals with fault analysis in frequency, time and DC domain. Methods for these domains are described in other chapter of this thesis. Finally methods for diagnostics analog circuit are evaluated based on simulation and practical testing of selected methods.

## **KEYWORDS**

Testing analog circuit, Monte Carlo simulation, fault dictionary, fault modeling, support vector machines method, neural network method, differential amplifier, transistor array.

BUBA, O. *Praktické testování metod analýzy spolehlivosti v konkrétních obvodových aplikacích*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav radioelektroniky, 2016. 58 s. Diplomová práce. Vedoucí práce: Ing. Roman Šotner, Ph.D.

# PROHLÁŠENÍ

Prohlašuji, že svou diplomovou práci na téma Praktické testování metod analýzy spolehlivosti v konkrétních obvodech aplikacích jsem vypracoval samostatně pod vedením vedoucího diplomové práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této diplomové práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a/nebo majetkových a jsem si plně vědom následků porušení ustanovení § 11 a následujících zákona č. 121/2000 Sb., o právu autorském, o právech souvisejících s právem autorským a o změně některých zákonů (autorský zákon), ve znění pozdějších předpisů, včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb.

V Brně dne .....

.....

(podpis autora)

# PODĚKOVÁNÍ

Děkuji vedoucímu mé diplomové práce Ing. Roman Šotner, Ph.D. za účinnou metodickou, pedagogickou a odbornou pomoc a další cenné rady při zpracování mé diplomové práce.

Experimentální část této diplomové práce byla realizována na výzkumné infrastruktuře  
vybudované v rámci projektu CZ.1.05/2.1.00/03.0072

**Centrum senzorických, informačních a komunikačních systémů (SIX)**  
operačního programu Výzkum a vývoj pro inovace.

# OBSAH

<b>Úvod</b>	<b>1</b>
<b>1 Teoretický úvod</b>	<b>3</b>
1.1 Techniky pro diagnostikování poruchy .....	3
1.2 Klasifikace poruch .....	5
1.2.1 Tolerance výrobce.....	6
1.2.2 Lehké chyby.....	6
1.2.3 Těžké chyby .....	7
1.2.4 Fatální chyby.....	7
1.3 Analýza Monte Carlo.....	7
1.4 Postup testování .....	9
1.4.1 Vestavěné sebetestování (BIST).....	11
<b>2 testování analogových obvodů</b>	<b>13</b>
2.1 Testování analogových obvodů ve frekvenční oblasti.....	13
2.1.1 Analýza testovatelnosti .....	15
2.1.2 Výběr testovacích frekvencí .....	16
2.2 Testování analogových obvodů v DC oblasti .....	16
2.2.1 Tvorba slovníku poruch .....	17
2.2.2 Algoritmus pro detekci poruch .....	18
2.2.3 Izolační algoritmus .....	18
2.2.4 Příklad možné analýzy v DC oblasti.....	20
2.3 Testování analogových obvodů v časové oblasti.....	21
<b>3 Vybrané metody pro analýzy spolehlivosti analogových obvodů</b>	<b>25</b>
3.1 Metoda podpůrných vektorů (z angl. Support Vector Machines) .....	25
3.1.1 Simulace.....	27
3.2 Metoda založená na Neuronových sítích .....	30
3.2.1 Návrh tréninkové množiny .....	32
3.2.2 Klasifikace poruch .....	32
3.2.3 Simulace.....	32
<b>4 Praktické testování el. obvodů</b>	<b>35</b>
4.1 Popis testovacího obvodu .....	35

4.2	Diagnostika ve stejnosměrné oblasti.....	39
4.3	Diagnostika ve frekvenční oblasti.....	42
4.3.1	Obvod pro úpravu výstupních signálů diferenčního zesilovače .....	42
4.3.2	Simulace a vlastní měření .....	43
4.4	. Diagnostika v časové oblasti.....	45
<b>5</b>	<b>Závěr</b>	<b>48</b>
	<b>Literatura</b>	<b>49</b>
<b>A</b>	<b>DC převodní charakteristiky</b>	<b>51</b>
<b>B</b>	<b>Frekvenční charakteristiky</b>	<b>55</b>



## SEZNAM OBRÁZKŮ

<b>Obr. 2.1:</b> <i>Postup parametrické analýzy ve frekvenční oblasti</i> .....	14
<b>Obr. 2.2:</b> <i>Algoritmus analýzy v DC oblasti</i> .....	17
<b>Obr. 2.3:</b> <i>Závislost napětí v testovacích bodech na poruchách</i> .....	19
<b>Obr. 2.4:</b> <i>DC simulace poruchových stavů</i> .....	21
<b>Obr. 2.5:</b> <i>Výpočet tlumicího faktoru</i> .....	24
<b>Obr. 3.1:</b> <i>Lineární klasifikace pro dvě skupiny</i> .....	25
<b>Obr. 3.2:</b> <i>Změna hranice mezi klasifikačními třídami</i> .....	26
<b>Obr. 3.3:</b> <i>Schéma analyzovaného obvodu v programu PSpice</i> .....	27
<b>Obr. 3.4:</b> <i>Výsledný graf simulace Monte Carlo pro jmenovitý stav obvodu</i> .....	28
<b>Obr. 3.5:</b> <i>Diagram tréninku neuronové sítě</i> .....	31
<b>Obr. 3.6:</b> <i>Schéma zapojení bikvadratického filtru</i> .....	33
<b>Obr. 3.7:</b> <i>Frekvenční odezva bikvadratického filtru</i> .....	33
<b>Obr. 3.8:</b> <i>Přechodový děj bikvadratického filtru pro jednotkový skok na vstupu</i> .....	33
<b>Obr. 4.1:</b> <i>Schéma zapojení diferenčního zesilovače spolu se stejnosměrnými poměry</i> .	35
<b>Obr. 4.2:</b> <i>Fotografie měřícího přípravku</i> .....	37
<b>Obr. 4.3:</b> <i>Způsob propojení propojek pro získání <math>2R</math> a <math>R/2</math></i> .....	37
<b>Obr. 4.4:</b> <i>Převodní charakteristika diferenčního zesilovače</i> .....	39
<b>Obr. 4.5:</b> <i>Změřená převodní charakteristika diferenčního zesilovače</i> .....	40
<b>Obr. 4.6:</b> <i>Schéma zapojení diferenčního zesilovače z OZ spolu s fotografií řešení</i> .....	42
<b>Obr. 4.7:</b> <i>Simulace diferenčního zesilovače ve frekvenční oblasti</i> .....	43
<b>Obr. 4.8:</b> <i>Změřená frekvenční charakteristika diferenčního zesilovače</i> .....	44
<b>Obr. 4.9:</b> <i>Simulace odezvy zesilovače na jednotkový skok</i> .....	46

## SEZNAM TABULEK

<b>Tab 3.1:</b> <i>Charakteristické hodnoty pro vybrané katastrofické poruchy</i> .....	29
<b>Tab 3.2:</b> <i>Charakteristické hodnoty funkcí pro vybrané parametrické chyby</i> .....	29
<b>Tab 4.1:</b> <i>Použité součástky (BOM)</i> .....	36
<b>Tab 4.2:</b> <i>Změřené hodnoty odporu v jednotlivých testovacích uzlech</i> .....	38
<b>Tab 4.3:</b> <i>Popis chybových scénářů</i> .....	38
<b>Tab 4.4:</b> <i>Parametry převodní charakteristiky</i> .....	41
<b>Tab 4.5:</b> <i>Napěťový přenos pro soubor vybraných kmitočtů</i> .....	44
<b>Tab 4.6:</b> <i>Výsledky měření simulačních průběhů</i> .....	47

# ÚVOD

V dnešní době je každým dnem produkováno spoustu zařízení, jejichž nedílnou součástí jsou elektronické obvody. Proto je potřeba myslet i na jejich testování z hlediska spolehlivosti a korektní funkčnosti. Hlavním účelem testování je automaticky detekovat všechny chyby v elektronickém obvodu. Metody pro detekci poruch jsou založeny na měření reakcí elektronických obvodů na různé vstupní podmínky.

V současné době se nejčastěji používají zařízení, které se skládají z analogové a digitální části. Toto je popisováno v [1]. V souvislosti se získanými statickými údaji lze říci, že většina elektronických součástek v obvodových strukturách elektronického systému je digitální (přibližně 80 %), avšak většinu poruch zařízení způsobují analogové části (asi 80 %). Důvodem je patrně to, že digitální prvky mohou být obvykle reprezentovány poměrně jednoduchými modely. Poruchy, se kterými se zde můžeme setkat, jsou pouze zkrat, rozpojení nebo setrvání v některé z logické úrovně (logická 1 nebo logická 0). Naopak analogové obvody jsou z hlediska možnosti vzniku chyb poněkud rozmanitější. Informace v analogovém signálu je obvykle zakódovaná v přesně hodnotě amplitudy a fáze napětí nebo proudu v předem definovaném čase. I mírná odchylka od nominální hodnoty kteréhokoliv pasivního nebo aktivního prvku elektronického obvodu může zapříčinit nekorektní zpracování tohoto analogového signálu, a tím zhoršení obvodových parametrů, nebo dokonce ztrátou funkce elektronického obvodu.

Reakce analogových obvodů můžeme pozorovat v několika oblastech, a to ve stejnosměrné (DC) oblasti, v časové oblasti a ve frekvenční oblasti. V DC oblasti zkoumáme stejnosměrné závislosti (vazby) mezi jednotlivými prvky obvodu. V časové oblasti pozorujeme aktuální změny např. průběhu napětí v čase, podobně jako na osciloskopu. Metoda diagnostiky obvodu pomocí časové oblasti je vhodná jak pro lineární, tak pro nelineární obvody. V některých případech je pro nás důležitější frekvenční oblast, kde je oproti informaci o frekvenci signálu zakódovaná informace o fázovém posuvu. Metody založené na zkoumání frekvenční oblasti je vhodná pouze pro lineární nebo také linearizované obvody. Složitost výpočtu exponenciálně roste vzhledem k rozsáhlosti elektronického obvodu, a proto je tato metoda vhodná pouze pro jednoduché obvody.

Analýza poruch reálných elektronických obvodů má však několik dalších problémů, se kterými je potřeba se vypořádat. Ne každé měření či analýzy, které jsou diagnostickými metodami doporučovány, jdou provést. Důvodem bývá zejména finanční hledisko, které bývá zapříčiněno např. složitostí měření v některých testovacích uzlech. Po odhadu požadovaných hodnot součástek v elektronickém obvodu, mohou jeho funkčnost značně ovlivnit také tolerance součástek. Samotné měření je také vždy zatíženo chybou, a proto by se mělo považovat jako vlastní kapitola v oblasti diagnostiky analogových obvodů.

Má práce má za úkol provést rešerši metod pro testování DC a AC elektronických obvodů pro získání informace o spolehlivosti a korektní funkčnosti zařízení. Tato práce bude zaměřena zejména na metody testování bez nutnosti zásahu do původní obvodové struktury, jelikož ne vždy máme možnost upravovat, či se pouze dostat do vnitřní části

obvodu, např. integrované obvody hradel, a jiné.

Produktem tohoto pojednání budou také simulace v programu OrCAD PSpice, které budou podloženy reálnými aplikacemi s bipolárními či CMOS tranzistory. Výsledkem této práce tedy bude přehled diagnostických metod, které budou klasifikovány na základě použitelnosti v praxi.

# 1 TEORETICKÝ ÚVOD

V následujícím textu budou představeny základní pojmy z oblasti testování obvodových struktur, principy klasifikace poruch v elektronickém obvodu, a také se zde seznámíme s technikami simulací pro testování analogových elektronických obvodů. Pár slov bude také řečeno o simulační technice Monte Carlo, která je v diagnostických aplikacích hojně využívána.

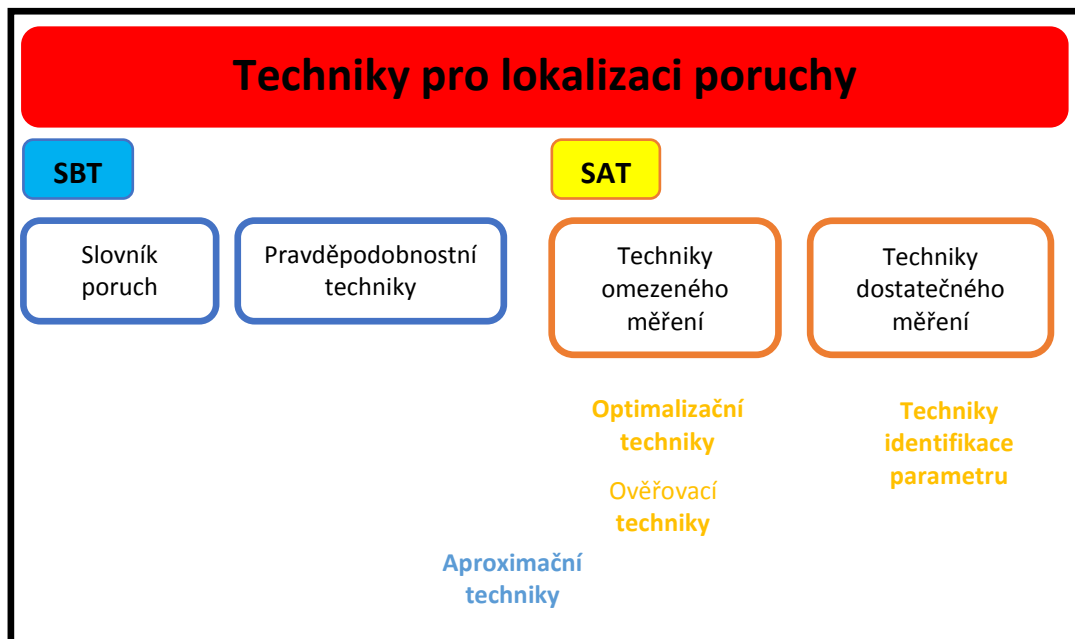
## 1.1 Techniky pro diagnostikování poruchy

Veškeré metody pro diagnostiku poruch mohou být rozděleny do těchto dvou typů:

- Simulace před testováním (SBT z angl. Simulation Before Test)
- Simulace po testování (SAT z angl. Simulation After Test).

Toto rozdělení spolu s názvy jednotlivých technik je ukázáno na obrázku 1.1. Toto rozdělení je popisováno v [7]. Techniky SBT jsou založeny na metodách původně navržených pro diagnostiku digitálních obvodů. Využívá se zde tzv. slovníku poruch, který můžeme sestavit pro stejnosměrnou, časovou i frekvenční oblast. Nejprve musíme všechny potencionální chyby simulovat na obvodové úrovni, abychom mohli posoudit jejich dopady na funkci zařízení. Slovník chyb je obvykle tabulka, ve které každý řádek představuje jednu chybu. Pro každou chybu je vhodně zvoleno nastavení obvodu a odpovídající obvodová reakce ve zvoleném testovacím bodu s příznakem chyby. Obvodové reakce jsou většinou stanoveny za pomoci analýzy Monte Carlo (popsané v následujících kapitolách), která je nedílnou součástí spousty diagnostických metod. Příznaky chyby ve slovníku poruch by měly být unikátní, jinak by nebylo možno detekovat individuální poruchy.

Po testování jsou výsledky měření porovnávány s údaji uloženými ve slovníku poruch, aby proběhlo vyhodnocení možného výskytu chyby. Ve fázi SAT se pouze srovnává výstupní údaj jednotlivých řádků slovníku poruch s reálně naměřenými hodnotami testovaných obvodových veličin, čímž se přichází na důvod nestandardního chování našeho analogového obvodu. Zde se pracuje s poměrně vysokou účinností a minimálními náklady, naopak v SBT fázi, kde probíhá sestavování chybového slovníku, je tato metoda poměrně výpočetně náročná, zejména ve složitějších obvodech nebo při vícenásobných poruchách. Velikost chybového slovníku závisí na celkovém počtu zkoumaných poruch. Nízký počet zkoumaných poruch ve slovníku může mít za následek snížení účinnosti metody, avšak přehnaně velké množství chyb může způsobit značnou výpočetní náročnost. Tento problém může být překonán použitím hierarchické analýzy, případně konstrukce slovníku poruch může být provedena pomocí některé z moderních metod.



**Obr. 1.1:** Klasifikace technik pro lokalizaci poruchy

Pravděpodobnostní a statistické techniky se snaží vyhledat součástku, která je z hlediska pravděpodobnosti nevíce náchylná k poruše. Využívá k tomu konečný počet měření. Na začátku statistické analýzy veškerých poruch je provedena analýza Monte Carlo (např. pomocí programu PSpice). Po dokončení simulace nám výsledky měření v kombinaci s touto simulací určí, zda je součástka vadná nebo ne. Naopak pomocí technik založených na optimalizaci, nebo též optimalizačních technik odhadujeme aktuální hodnotu vadné komponenty obvodu například na základě kritéria nejmenších čtverců.

Vzhledem k omezené izolaci příznaků individuálních chyb s ohledem na zvolené testovací body a počet měření jsou SBT metody obvykle používány pro detekci těžkých a fatálních chyb (viz dále).

Nejdůležitějšími představiteli SAT metod jsou metody identifikace parametru a ověřovací techniky. Účel techniky identifikace parametru je odhadnout aktuální velikost všech parametrů sítě, což z matematického hlediska znamená řešení systému nelineárních poruchových rovnic. Součástka, jejíž parametr je mimo dovolený interval, je považována za vadnou. Výhoda této techniky je, že jelikož jsou veškeré parametry odhadovány, výrobní tolerance by zde neměly způsobovat výrazné problémy. Tyto techniky jsou použitelné při testování návrhu nebo prototypu zařízení.

Odhad všech parametrů obvodu obvykle vyžaduje značný počet testovacích bodů pro získání námi požadovaného systému lineárně závislých rovnic. Z tohoto faktu plyne hlavní nevýhoda této metody. Některé testovací body je z praktického hlediska velmi náročné a drahé zahrnout do měření (kupř. testovací uzly uvnitř integrovaných obvodů apod.). Také řešení systému rovnic vyššího řádu pro rozsáhlé nelineární obvody je velmi problematické a výpočetně náročné.

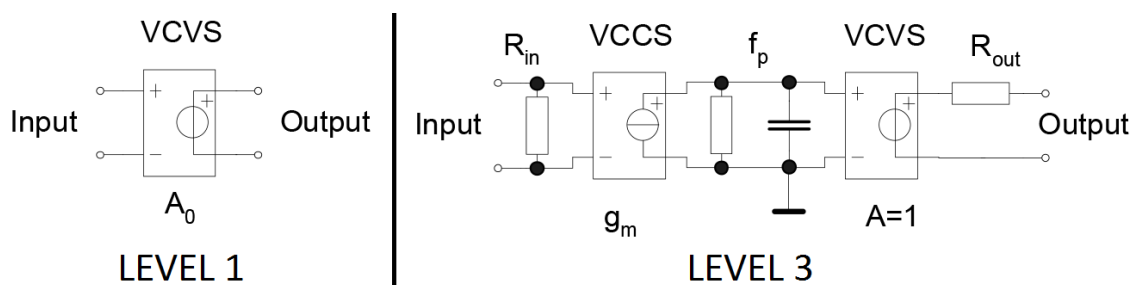
Ověřovací techniky pro lokalizaci chyby v obvodu jsou principiálně stejné jako metody identifikace parametrů. Rozdíl spočívá v tom, že tato metoda bere v potaz pouze omezený počet měření. Předpokládá se zde, že pouze některé obvodové parametry se

mohou odchytil od nominálních hodnot, když zbytek parametrů nabývá hodnot jmenovitých. Veškeré potencionální chyby musí být zvoleny na začátku analýzy. Špatná volba může znatelně omezit schopnost detekovat chyby. Jelikož v této metodě neodhadujeme veškeré parametry, musíme zde počítat i s výrobními tolerancemi.

Metody SAT jsou velmi efektivní pro diagnostiku méně závažných poruch, jelikož jsou obvykle založeny na lineárním obvodovém modelu. Avšak diagnostika větších poruch (zkratky, rozpojené obvody) je pro tyto metody značně složitá, zejména za předpokladu, že během takovýchto poruch často dochází ke změně topologie a pracovního bodu obvodu. K výraznému potlačení numerických chyb a zautomatizování celé procedury jsou široce využity v mnoha SAT metodách symbolické techniky. Výpočetní složitost a časová náročnost těchto procedur může být velmi vysoká, zejména v rozsáhlých obvodech při vícenásobných chybách, a proto se tyto metody obvykle ve fázi produkčního testování nepoužívají.

## 1.2 Klasifikace poruch

Typy poruch můžeme definovat a poté klasifikovat na tzv. chybovém modelu, který lze hypoteticky popsat matematickým modelem, který simuluje reálné poruchy, které mohou v obvodu nastat. Na obr. 1.2 můžeme pozorovat srovnání modelu operačního zesilovače v různých úrovních propracovanosti. Vlevo vidíme zpracování modelu OZ na 1. úrovni. Vidíme, že operační zesilovač je zde modelován jako jednoduchý zdroj napětí řízený napětím (VCVS z angličtiny Voltage control, voltage source). Na úrovni 3, jak můžeme vidět v levé části obrázku, pozorujeme, že náš jednoduchý model je nyní opatřen vstupními a výstupními odpory  $R_{in}$  a  $R_{out}$  a také pasivními prvky, které modelují jeho kmitočtovou závislost. Samozřejmostí je, že přesnost modelu výrazně ovlivňuje robustnost celé analýzy. Podle [2] hraje modelování významnou roli v každé diagnostické metodě.



Obr. 1.2: Modely operačního zesilovače

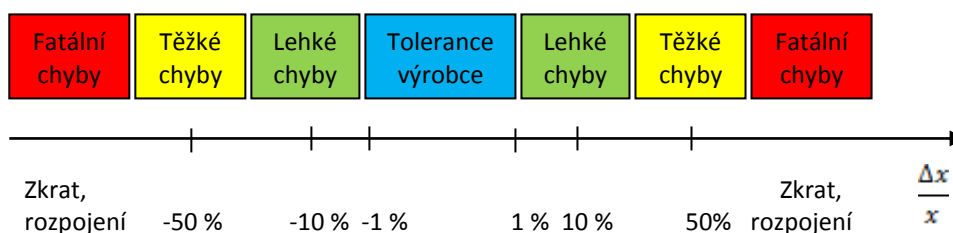
Jak již bylo zmíněno, v digitální technice se vyskytuje s ohledem na princip digitální techniky pouze omezené množství poruch. Můžeme zde tedy pozorovat zkrat nebo naopak rozpojenou část obvodu, také se můžeme setkat s problémem setrvání signálu ve špatné logické úrovni, nebo také s nestabilním zpožděním při přechodu do opačné logické úrovně. V analogové technice se setkáváme s většími možnostmi vzniku poruchy. Obecně lze říci, že analogové obvody jsou citlivější na poruchy. Může zde, na rozdíl od digitálních obvodů vznikat parametrické chyby, které jsou způsobeny odchylkou parametru součástky od její jmenovité hodnoty. Také se zde setkáváme ze

situacemi, kdy může jedna nepatrná chyba, způsobit sérii poruch na nějaké další části elektronického zařízení (převážně u výkonových obvodů).

Při praktickém pozorování vzniku a četnosti chyb v analogových obvodech bylo zjištěno, že v jednom časovém okamžiku se v obvodu může vyskytovat pouze konečné množství poruch. Z této hypotézy také vyplývá, že nejčastější je případ jedné chyby, méně častý je případ se dvěma chybami apod. Pravděpodobnost selhání všech součástek v obvodu je poté téměř rovna nule. Tato hypotéza je velmi důležitým předpokladem při provádění jakýchkoliv diagnostik (jak analogových, tak digitálních obvodů), protože vede k podstatnému snížení složitosti diagnostických metod.

Metody zabývající se poruchami ve větvích obvodu jsou založeny na systému rovnic Kirchhoffských proudů (AC nebo DC). Chyba v obvodu může být modelována zdrojem proudu připojeným paralelně k součástce, kde zkoumáme chybu. Pokud proud přidaného elektrického zdroje je větší než nula, vykazuje součástka chybu a naopak. K vyhledání  $k$  chyb by bylo potřeba měřit na více než  $k$  místech, proto je metoda neúčinná a pro lokalizaci vícenásobných poruch zcela nepoužitelná.

Klasifikace poruch je podrobně rozebírána v [4]. Vzhledem k procentuální odchylce od nominálních parametrů obvodových prvků můžeme chyby klasifikovat dle obr. 1.3.



**Obr 1.3:** Klasifikace poruch

### 1.2.1 Tolerance výrobce

Tolerance výrobce má pouze nepatrný vliv na parametry obvodu. Obvykle tyto odchylky nemají výrazný vliv na funkčnost elektrického obvodu. Protože je procentuální chyba v rámci tolerance dané výrobcem součástky, není tato odchylka brána jako její chyba. Samozřejmě se na trhu vyskytuje pro každou součástku více variant tolerančních mezí, na nás jakožto na designérech obvodové aplikace je zvolit hodnotu tolerance takovou, aby neměla vliv na korektní funkci naší aplikace.

### 1.2.2 Lehké chyby

Lehké chyby, nebo též parametrické chyby, znamenají nepatrné překročení tolerancí zadaných výrobcem u některé ze součástek v elektronickém obvodu. Tyto chyby mohou být způsobené stářím součástky, nebo například provozováním zařízení ve ztížených podmínkách. Při lehkých chybách obvod stále plní svou funkci, ale může se stát, že se některý z obvodových parametrů nepatrně liší, což však u některých citlivějších obvodů může nést za následek nepoužitelnost našeho zařízení. Jako citlivé elektronické obvody můžeme považovat například některé časovací obvody, kterým se



může změnit časová konstanta  $\tau$ , nebo kupříkladu u filtrů se nám může výrazně posunout jeho mezní frekvence. Tyto poruchy mohou být diagnostikovány technikami SAT. Některé moderní zařízení umějí tzv. sebe-kalibraci (z angl. Self Calibration), díky které mohou vliv těchto poruch výrazně minimalizovat.

### 1.2.3 Těžké chyby

U tzv. těžkých chyb se setkáváme s extrémními změnami velikosti obvodových parametrů. Z tohoto důvodu je funkčnost zařízení prakticky nemožná. Chyby bývají obvykle způsobeny stářím komponenty, dlouho trvajícím přetěžováním, potažmo přehříváním součástky, nebo také špatným návrhem obvodu. Tyto chyby mohou být diagnostikovány jak SAT tak SBT metodami.

### 1.2.4 Fatální chyby

Fatální, nebo též katastrofické chyby jsou zvláštní případem chyb těžkých. Tento typ chyb je obvykle provázen destrukcí součástky. Modelován je pak dle jejího charakteru jako zkrat, nebo naopak rozpojený obvod. Jak je z charakteru této chyby zjevné, dochází při ní ke změně topologie obvodu, a proto zde nelze použít techniku SAT, naopak SBT techniky zde použít můžeme.

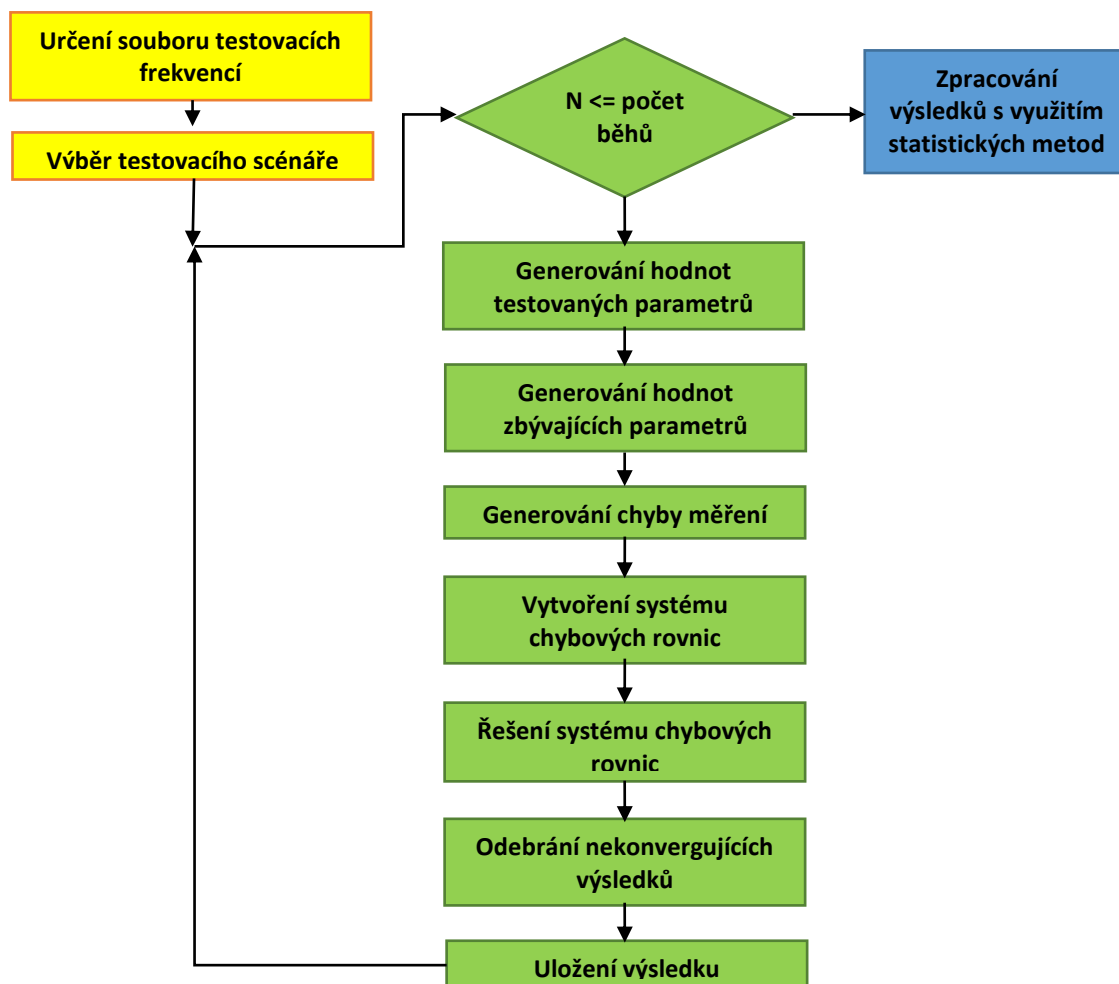
## 1.3 Analýza Monte Carlo

Tuto pravděpodobnostní analýzu můžeme označit jako náhodnou statistickou metodu, která představuje techniku pro řešení problémů. Využijeme ji, pokud je nemožné získat uzavřený tvar výrazu řešení nebo klasické deterministické metody selhávají. Metoda Monte Carlo je založena na opakované analýze problému pro proměnlivé vstupní parametry, které jsou náhodně generovány v souladu s funkcí hustoty pravděpodobnosti. Získaný výsledek je hodnocený statistickou analýzou. Chyba výsledku této analýzy je přibližně rovna  $1/\sqrt{n}$ , kde  $n$  je počet běhů analýzy. Pokud chceme například zvýšit přesnost o jeden řád je zapotřebí stokrát zvýšit počet běhů analýzy. Proto může být tato metoda výpočetně velmi náročná.

Na míru relevance výsledků může mít vliv mnoho dalších aspektů. Veškeré významné účinky reálného systému musí být zahrnuty do matematického modelu. Musí být zvolena také relevantní oblast vstupních parametrů s realistickou funkcí hustoty pravděpodobnosti. V neposlední řadě je kladen důraz na generátor pseudonáhodných čísel, který by měl generovat jejich sekvence v námi zvoleném intervalu s konstantním rozdělením pravděpodobnosti. Periodičnost generované sekvence může představovat základní omezení generátoru pseudonáhodných čísel. Dále popisováno v [9].

Na začátku této analýzy jsou vybrány testovací frekvence a testovací scénář, který je popsán v příkladu aplikace. Poté jsou v každém běhu simulace prováděny určité úkoly, které můžeme vidět na diagramu 1.4 označeny zelenou barvou. Nejprve jsou v souladu s jejich statistickými rozděleními náhodně generovány hodnoty testovaných obvodových parametrů, zbývajících obvodových parametrů a chyby měření, tj. s ohledem na možné poruchy, tolerance výrobců a tříd přesnosti měřících přístrojů. Poté jsou řešeny jednotlivé chybové rovnice (viz dále).

Dalším krokem je odhad neznámých obvodových parametrů řešením chybových rovnic. K udržení přesnosti statistické analýzy jsou nekonvergující výsledky stejně jako fyzicky neuskutečnitelné řešení odebrány z výsledků simulace. Simulace je opakována, dokud není dosaženo výsledku se zadanou přesností. Nakonec je výsledek zpracován použitím statistických metod.

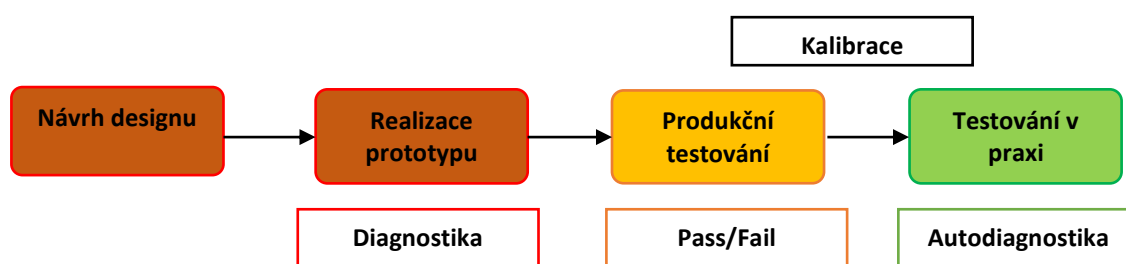


**Obr. 1.4:** Diagram analýzy Monte Carlo

Po této analýze můžeme sestavit slovník poruch, který je určen celkovým počtem neznámých. Jejich počet určíme jednoduchým výpočtem (počet adekvátních testovacích uzlů násobených s počtem vstupních podmětů a počtem projevených chyb). Tento slovník je poté uložen v příslušném softwaru pro automatickou detekci chyb ATE (z angl. Automatic Test Equipment). Tento software poté na základě chybového slovníku určí, jaká ze součástí obvodu potřebuje výměnu.

## 1.4 Postup testování

Testování elektronických obvodů je prováděno v několika fázích produkčního cyklu, což můžeme vidět na diagramu na obr. 1.5. Tento cyklus se neliší pro žádné elektronické zařízení, to znamená, že je stejný jak pro analogové, tak pro digitální obvody. Náklady pro detekci chyb výrazně rostou s každou další fází produkčního cyklu. Včasná detekce chyby tedy hraje významnou roli v produkci elektronických zařízení.

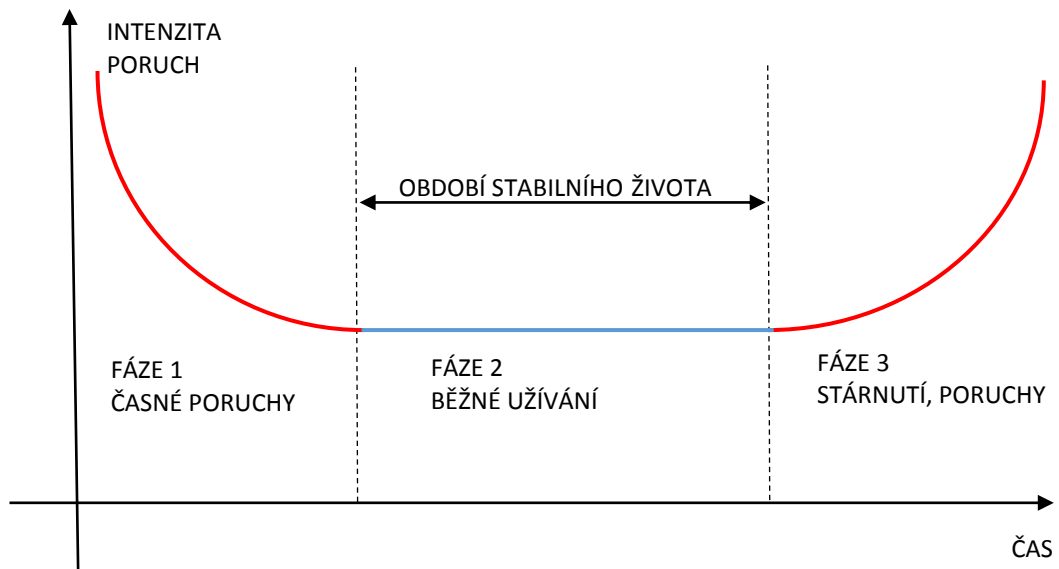


Obr. 1.5: Testování v produkčním cyklu

V první fázi testování se zaměřujeme na správnost návrhu našeho zařízení. Zkoumáme topologii obvodu, která je klíčová pro splnění požadavků na danou obvodovou aplikaci. Dále při návrhu můžeme použít některou z tzv. desenzitivních technik, které nám sníží citlivost obvodu na malé změny obvodových parametrů (např. na parametrické poruchy). V této fázi je testování obvodů pouze za pomoci simulací, například použitím softwarových nástrojů firmy OrCAD. Přesnost výsledků simulace je závislá na úrovni použitého modelu součástky, proto se je snažíme používat přímo od výrobců součástek. Jelikož při tvorbě simulací platíme pouze za dodaný software, případně práci technika provádějící simulace, můžeme říci, že náklady na toto testování jsou relativně malé.

Jakmile je simulací ověřena funkčnost zařízení, přistupujeme k realizaci prototypu. Jelikož při simulaci nemůžeme plně simulovat vliv tolerance součástek, parazitní parametry reálné součástky, vliv návrhu desky plošných spojů (hlavně na vyšších kmitočtech) atd., mohou se parametry reálného obvodu lišit. V této fázi testování se proto zaměřujeme na výše popsané vlivy, které nelze simulovat. Tato fáze testování je vzhledem ke svému charakteru velmi časově i finančně náročná.

Po řádných testech a optimalizacích je hotové zařízení připraveno k masové produkci. Ze statistik vyplývá, že zhruba 75 % vad je způsobeno chybnou montáží zařízení, 20 % zaujímají chyby součástek použitých v obvodech a zbylých 5 % jsou chyby desek plošných spojů (způsobené např. nedokonalým odleptáním mědi apod.). V této fázi je samozřejmě našim cílem co nejvíce zredukovat měření a testování obvodu, jelikož by to mělo za následek další zvýšení nákladů na výrobek. Proto koncové testování provádíme tzv. metodou „pass/fail“, která vyřadí výrobky, které nesplňují parametry v daných tolerancích. Tyto vyřazené výrobky poté podrobujeme další diagnostice, případně kalibraci.



**Obr. 1.6:** Hazardní křivka

Kvůli rozličným provozním podmínkám zařízení a stárnutí jeho komponent docílíme různého času, po který lze zařízení bez výhrad používat. Je dokázáno, že u každého zařízení se po určitém časovém intervalu jeho používání projeví porucha. Tuto skutečnost modeluje známá hazardní funkce, která má pro elektronické přístroje tvar vanové křivky (angl. „bath tube“) [6].

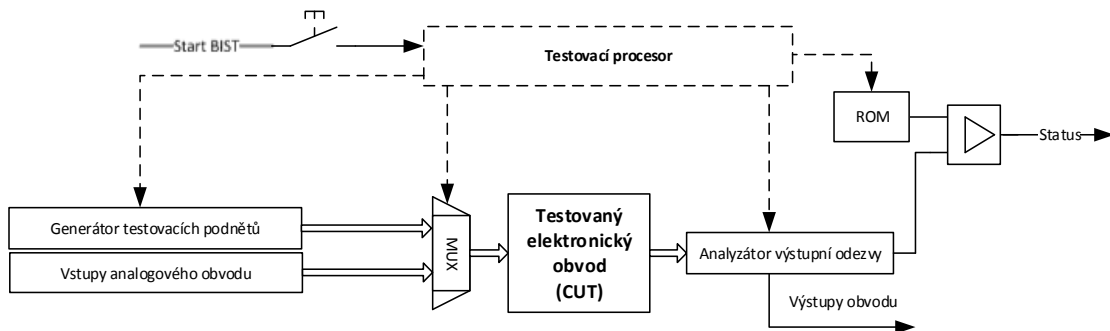
Tato křivka, kterou můžeme vidět na obrázku 1.4, je rozdělena na 3 intervaly. V prvním úseku křivka intenzity poruch klesá. Tento časový interval je nazýván období časných poruch (nebo také období počátečního provozu). V toto období je příčinou zvýšené intenzity poruch důsledky výrobních vad, nesprávná montáž. Zdroj poruch může být také chybný návrh nebo porucha způsobena při výrobě zařízení. Ve druhé fázi se dostáváme k běžnému užívání zařízení. Zde dochází k poruchám výhradně z vnějších příčin (například používáním zařízení ve ztížených podmínkách, jako je např. vlhkost nebo prach). Nedochozí zde k opotřebení, které by mělo vliv na funkci našeho zařízení. Funkce intenzity je v tomto intervalu téměř konstantní. Tento interval je nazýván jako období stabilního života. Ve třetím intervalu dochází ke stárnutí a opotřebení, které má za následek změnu vlastnosti výrobku. Zde tedy intenzita poruch roste. Název tohoto intervalu funkce je období poruch v důsledku stárnutí a opotřebení. Optimální čas pro náhradu výrobku je na pomezí druhého a třetího intervalu.

Jak bylo ukázáno, testy v průběhu produkce mají také své opodstatnění. Zejména v medicínských aplikacích, kde opakovaně zkoumáme bezpečnost pacienta. Některé moderní zařízení mohou obsahovat modul, který provádí tzv. „sebetestování“ (z angl. BIST – Built-In Self Test). Tento modul nemá žádný vliv na funkci zařízení, avšak umožňuje automaticky detekovat poruchy. Lehké chyby umí v některých případech opravit pomocí kalibrace, ty těžké uživateli nahlásí a doporučí návštěvu servisu.

### 1.4.1 Vestavěné sebetestování (BIST)

V posledních letech se do elektronických zařízení začali implementovat elektronické obvody, které mají za úkol zařízení po jeho startu otestovat, zda funguje správně. Jak již bylo řečeno, tyto elektronické obvody se označují zkratkou BIST. Tato metoda tzv. sebediagnostiky byla zaváděna zejména z ekonomických důvodů, jelikož jsme s její pomocí docílili snadnější diagnostiky, i když za cenu dalšího hardwaru navíc. V potaz musíme brát také ideální použití pro aplikace, ve kterých vyžadujeme zvýšenou spolehlivost. Podle [14] za cenu vyšších nákladů na design zařízení a jeho následnou výrobu získáme mnohem spolehlivější zařízení, s minimálními náklady na další produkční testování.

Možná implementace technologie BIST je vyobrazena na blokovém schématu na obrázku 1.7. Skládá se z několika bloků, které budou v dalších částech této kapitoly podrobněji rozebrány. Hlavním elektronickým obvodem této struktury je testovací procesor, který řídí celý proces diagnostiky. Tento procesor bývá vybaven pamětí ROM, která v sobě ukrývá výstupní údaje slovníku poruch, které jsou porovnávány s výstupní odezvou testovaného obvodu. Dalšími důležitými bloky jsou generátor testovacích podmětů a analyzátor výstupní odezvy, které také mohou být reprezentovány některou s periferií testovacího procesoru. V poslední řadě zde můžeme pozorovat jen vstupní multiplexor a výstupní komparátor.



Obr. 1.7: Blokové schéma BIST

#### Popis funkcí jednotlivých modulů

##### 1. Generátor testovacích podmětů

Tento modul, jak z názvu vyplývá, generuje testovací podměty, na které je náš testovací obvod (CUT) citlivější, tzn. citlivěji reaguje. Tímto se CUT, pokud je vadný, začne nestandardně projevovat. Pro testování digitálních obvodů se obvykle využívá posuvných registrů s lineární zpětnou vazbou (LFSR z angličtiny Linear Feedback Shift Register). Pro testování analogových obvodů postačí digitálně analogový převodník řízený testovacím procesorem, který dokáže požadované vstupní signály dostatečně rychle modelovat. Testovacím podmětem můžeme rozumět také například změnu napájecích napětí OZ, což lze také zabezpečit těmito obvody, nebo přímo obvody testovacího procesoru.

## 2. *Vstupní multiplexor*

Jedná se multiplexor na vstupu našeho CUT. Díky němu můžeme vybrat, zdali na vstup zařízení přivedeme testovací podmět nebo signál ze vstupu analogového obvodu. Tento multiplexor je řízen pomocí testovacího procesoru.

## 3. *Analyzátor výstupní odezvy*

Analyzátor výstupní odezvy připravuje vzorky výstupního signálu na porovnání s očekávanou odezvou obvodu, označovanou jako takzvaný zlatý podpis (z angličtiny golden signature). Pro diagnostiku analogových obvodů si tento modul můžeme představit jako analogově digitální převodník, pomocí kterého výstupní signál vzorkujeme do digitální podoby, kterou následně porovnááme.

## 4. *ROM*

Paměť typu ROM (Read Only Memory) v sobě ukrývá zlatý podpis obvodu, který je porovnáván s výstupním signálem analyzátoru výstupní odezvy. Může být součástí testovacího procesoru.

## 5. *Výstupní komparátor*

Komparátor na výstupu se stará o porovnání zlatého podpisu uloženého v paměti ROM a výstupního signálu analyzátoru odezvy. Z jeho výstupu pak čteme, jestli se obvod nachází v normálním provozuschopném stavu, nebo jestli je obvod zatížen poruchou.

## 6. *Testovací procesor*

Tento řídicí obvod se stará o kontrolu a správné vykonání algoritmu BIST. Zprostředkovává start celého procesu po připojení napájecího napětí k našemu zařízení. Stará se o hodnocení výsledku celé analýzy a po jejím skončení reprodukuje informaci o stavu zkoumaného obvodu, buď pomocí LED, nebo displeje.

Algoritmus BIST našel své místo v mnoha oblastech průmyslu. Výhradně z bezpečnostního hlediska se začal tento systém hojně využívat v leteckém, nebo také automobilovém průmyslu, kde závada na elektronických komponentách například brzd může mít za následek ztráty na lidských životech. Z bezpečnostního hlediska je BIST také aplikován v medicínských přístrojích. Své použití BIST také našel v oblasti komerční elektroniky, kde například v oblasti počítačových a IT technologiích je znám jako tzv. POST (z angl. Power On Self Test).

## 2 TESTOVÁNÍ ANALOGOVÝCH OBVODŮ

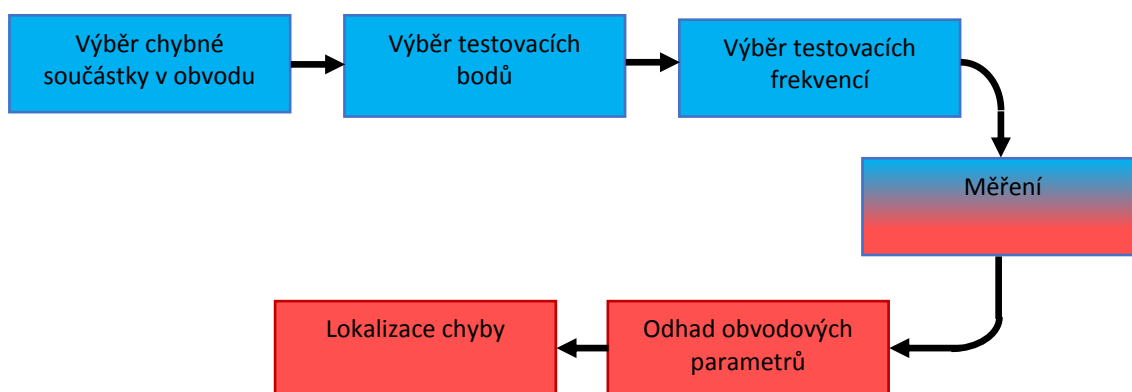
V následující kapitole budou uvedeny algoritmy testování pro jednotlivé zkoumané oblasti (stejnoseměrné, frekvenční a časové). Nebudou zde rozebírány konkrétní metody pro analýzy spolehlivosti, jelikož v těchto metodách se zkoumané oblasti kombinují. Zjistíme zde ale, jak získat ponětí o poruchách pouze pozorováním jednotlivých oblastí. Těchto poznatků bude následně využito při praktickém testování, kterým se budou zabírat konečné kapitoly této práce.

### 2.1 Testování analogových obvodů ve frekvenční oblasti

Testování analogových elektronických obvodů ve frekvenční oblasti je založeno na bilineárním rozkladu chybových rovnic a na metodách pro řešení systému nelineárních rovnic stanovujících poruchy v těchto obvodech. Metody založené na bilineárním rozkladu jsou velmi efektivní pro tzv. individuální a dvojnásobné chyby (z angl. sigle - fault a double - fault). Jejich výpočetní náročnost ale výrazně roste pro větší než dvojnásobnou chybovou hypotézu. Naopak metoda řešení obvodu pomocí systému nelineárních rovnic je použitelná pro jakoukoli  $k$ -chybovost (předpokládáme  $k$ -chyb, přičemž  $k$  může být větší než nula). Podrobněji popsáno ve [3].

Jestliže nám přiměřený počet měření dovoluje zkonstruovat systém lineárně závislých chybových rovnic pro veškeré neznámé parametry obvodu, můžeme za pomoci dříve popsaných metod založených na identifikaci parametru, veškeré neznámé parametry odhadnout. Z praktického hlediska však opět narážíme na problém, že zahrnutí některých požadovaných testovacích uzlů, může být pro naši aplikaci velmi problematické a drahé, a proto je občas nemožné zkonstruovat lineární systém rovnic. V těchto případech můžeme jako neznámé považovat pouze některé parametry, přičemž zbývající parametry budou považovány za fixní, tzn., že budou mít jmenovitou hodnotu. Zvolení testovaných parametrů, které zaručují vznik lineárně závislého systému rovnic, musí být zvolen před začátkem diagnostického procesu. Jelikož pouze některé z obvodových parametrů mohou být odhadovány současně, patří tyto metody ke skupině metod ověřovacích. Obě tyto metody, popsané v tomto odstavci, jsou principiálně stejné. Jejich výsledek záleží jen na dostatečném počtu měření v dostatečném množství testovacích uzlů.

Celý proces analýzy chyb může být rozdělen do dvou nezávislých fází. První je nazývána analýza testu schopnosti (z angl. testability analysis). V této fázi jsou vybrány optimální testovací body, které musí být zvoleny v souladu s testovanými parametry obvodu. Testované parametry jsou pro nás v tuto chvíli neznámé, úkolem analýzy poruch je tyto parametry odhadnout. Tato analýza nám poskytuje informaci o složitosti systému rovnic. Další fáze je zaměřena na určení aktuálních hodnot veškerých zbývajících obvodových parametrů. Vliv numerických chyb, chyb způsobených nejistotami fixních parametrů obvodů a chyby měření mohou být znatelně redukovány zvolením správné testovací frekvence. Celý proces parametrické chybové diagnostiky ve frekvenční oblasti můžeme vidět na obrázku 2.1, kde je modře označená SBT fáze a červeně fáze SAT.



**Obr. 2.1:** Postup parametrické analýzy ve frekvenční oblasti

Matematicky prezentuje popis odhadu parametru obvodu řešení soustavy nelineárních rovnic poruch. Naším úkolem je vybrat si reálnou funkci obvodu na několika testovacích frekvencích, s ohledem na testovaný parametr  $p$ , který byl zvolen na začátku analýzy.

$$H_k(j\omega_{k,i}, p) - M_{k,i} = 0 \quad (2.1)$$

V rovnici 2.1 představuje  $p$  veškeré parametry obvodu,  $H_k$  je obvodová funkce (například napěťový přenos obvodu), kde číslo  $k$  představuje zvolený testovací uzel,  $M_{k,i}$  jsou měření  $k$ -té funkce na  $i$ -tém testovacím kmitočtu. Každá obvodová funkce  $H$  může být měřena na různém souboru testovacích frekvencí, avšak z důvodu zjednodušení a urychlení celého procesu analýzy se obvykle používá pouze jeden soubor pro měření všech testovaných parametrů.

Celkový počet chybových rovnic musí být nejvýše roven celkovému počtu neznámých parametrů analogového elektronického obvodu, které chceme odhadnout. Pak bude mít tento systém rovnic unikátní řešení. Jestliže je celkový počet rovnic větší než počet neznámých obvodových parametrů, bude výpočet zatížen nezanedbatelnou chybou. Tato chyba výpočtu však může být zmenšena např. aproximační technikou nejmenších čtverců.

Jak bylo ukázáno, klíčovým požadavkem pro vytvoření kvalitní analýzy poruch je měření parametrů ve vhodných testovacích uzlech na správných testovacích kmitočtech. Určení všech hledaných obvodových parametrů většinou znamená i velký počet testovacích uzlů pro konstrukci lineárně závislého systému rovnic (2.1). V praxi je obvykle minimální počet testovacích bodů volen v souladu s danou chybovou pozorovatelností (z angl. fault observability). Tato pozorovatelnost je definována jako schopnost korektně detekovat všechny chyby v námi analyzovaném obvodu.



## 2.1.1 Analýza testovatelnosti

Cílem této analýzy je určit optimální soubor testovacích bodů v souladu s hledanými obvody parametry, které je našim úkolem určit. Tyto parametry jsou určeny striktně před začátkem analýzy. Pomocí této prvotní analýzy také určíme stupeň testovatelnosti obvodu daného systémem chybových rovnic (2.1). Tento stupeň testovatelnosti  $T$  (z angl. testability degree) je prakticky závislý na použité metodě lokalizace chyb, nominálních hodnotách obvody parametrů a souboru testovacích frekvencí.

Pokud je parametr  $T$  menší než celkový počet neznámých obvody parametrů, pak systém chybových rovnic nemá jednoznačné řešení a neznámé obvody parametry nemohou být nezávisle určeny.

V případě parametrických analýz je stupeň testovatelnosti  $T$  prezentován jako řád řešitelnosti soustavy chybových rovnic podle (2.1). Pro zjednodušení je následné popisována pouze jedna obvody funkce  $H$  (v jednom testovacím uzlu), avšak tato teorii je rozšiřitelná i pro větší počet testovacích bodů. Stupeň testovatelnosti  $T$  obvodu je dán hodnotí Jacobiho matice  $\mathbf{J}$  určenou systémem chybových rovnic (celkový počet lineárně závislých sloupců)

$$T = \text{rank}(\mathbf{J}) = \text{rank} \left[ \frac{\partial H(j\omega_i)}{\partial \tilde{p}_j} \right], \quad (2.2)$$

kde  $H$  je testovaná funkce obvodu. Řádky a sloupce matice korespondují se zvolenými testovacími frekvencemi  $\omega_i$  respektive testovanými obvody parametry  $\tilde{p}_j$ . Obvykle je Jacobiho matice čtvercová. Stejný počet řádků a sloupců matice značí, že počet chybových rovnic v analyzované soustavě je totožný jako počet neznámých parametrů zkoumaného elektronického obvodu. Hodnot matice můžeme matematicky určit pomocí několika metod například Gaussova eliminace, Gauss-Jordanova eliminace, QR a LU faktorizace apod., avšak pro redukci chyb způsobených zaokrouhlováním a v případech nižších stupňů testovatelnosti je jako jedna z nejúčinnějších používána SVD metoda [15](metoda singulárního rozkladu).

Vzhledem k faktu, že z praktického hlediska je zahrnutí některých testovacích bodů do naší analýzy velmi drahé nebo dokonce nemožné, zejména díky vlivu impedance proudových senzorů u citlivějších analogových obvodů nebo praktické nemožnosti měřit ve vnitřní struktuře obvodů typu SoC (z angličtiny System on Chip). Je potřeba také vzít v potaz skutečnost, že pro komplexní měření obvody funkcí je nutno použít vektorový analyzátor, jehož použití může také velmi prodražit celou analýzu. Proto se v analýzách testovatelnosti obvykle vybírají testovací body v souladu s napěťovými přenosovými funkcemi a měří se pouze magnituda. Díky této skutečnosti můžeme některé z výše popsaných problémů překonat. Jak bylo výše poukázáno, výběr testovacích uzlů hraje výraznou roli při analýzách spolehlivosti analogových elektronických obvodů, zejména těch se složitějšími topologiemi.

## 2.1.2 Výběr testovacích frekvencí

Parametrická analýza ve frekvenční oblasti řeší systém nelineárních chybových rovnic (2.1) s ohledem na aktuální hodnoty obvodových parametrů. Jednotlivé poruchové rovnice, ze kterých se analyzovaný systém skládá, jsou měřeny na určitém souboru testovacích frekvencí. Celková chyba určení parametru obvodu je dána souborem chyb numerických, chyb způsobené nejistotami fixních parametrů a chybou měření. S předpokladem dodržení základních metod pro měření analogových obvodů mohou být všechny tyto chyby minimalizovány vhodným výběrem testovacích frekvencí. Proto výběr těchto frekvencí hraje fundamentální roli při diagnostikách rozsáhlejších elektronických obvodů.

Pro určení testovacích frekvencí můžeme využít heuristický výběr. Známe jsou také metody založené na maximalizaci rozsahu Jacobiho matice a tím souvisejícího systému chybových rovnic. Můžeme využít také metod založených na diferenciálních citlivostech aplikovaných na obvodech s parametrickými (lehkými) poruchami, nebo také metody založené na výrazných změnách citlivosti, které se používají v obvodech s fatálním selháním. Lze také použít některou ze statistických metod založených na intervalové analýze, která bere v potaz i tolerance jednotlivých součástí. Metod pro nalezení testovací frekvence je nespočetně mnoho, liší se algoritmem přístupu k řešení.

Při těchto diagnostikách většinou počítáme pouze s nominálními hodnotami parametrů obvodových prvků. Tolerance udávané výrobcem nebo případné další chyby v obvodu (například impedance cest plošného spoje) nebereme v potaz. Měřením můžeme vybrat také testovací kmitočty, které se nacházejí ve v takzvaném stop pásmu (z angl. stop band), které není v souladu s podmínkami pro minimalizaci chyb způsobených měřeními. Jestliže má náš systém více chybových rovnic, než neznámých parametrů, je pro snížení chyby měřeno na dodatečných frekvencích, které se ve frekvenčním pásmu nalézají v těsné blízkosti. Výběr  $n$  testovacích frekvencí představuje  $n$  dimenzionální globální optimalizaci. Z tohoto důvodu se stále vyvíjejí nové algoritmy pro výběr těchto frekvencí.

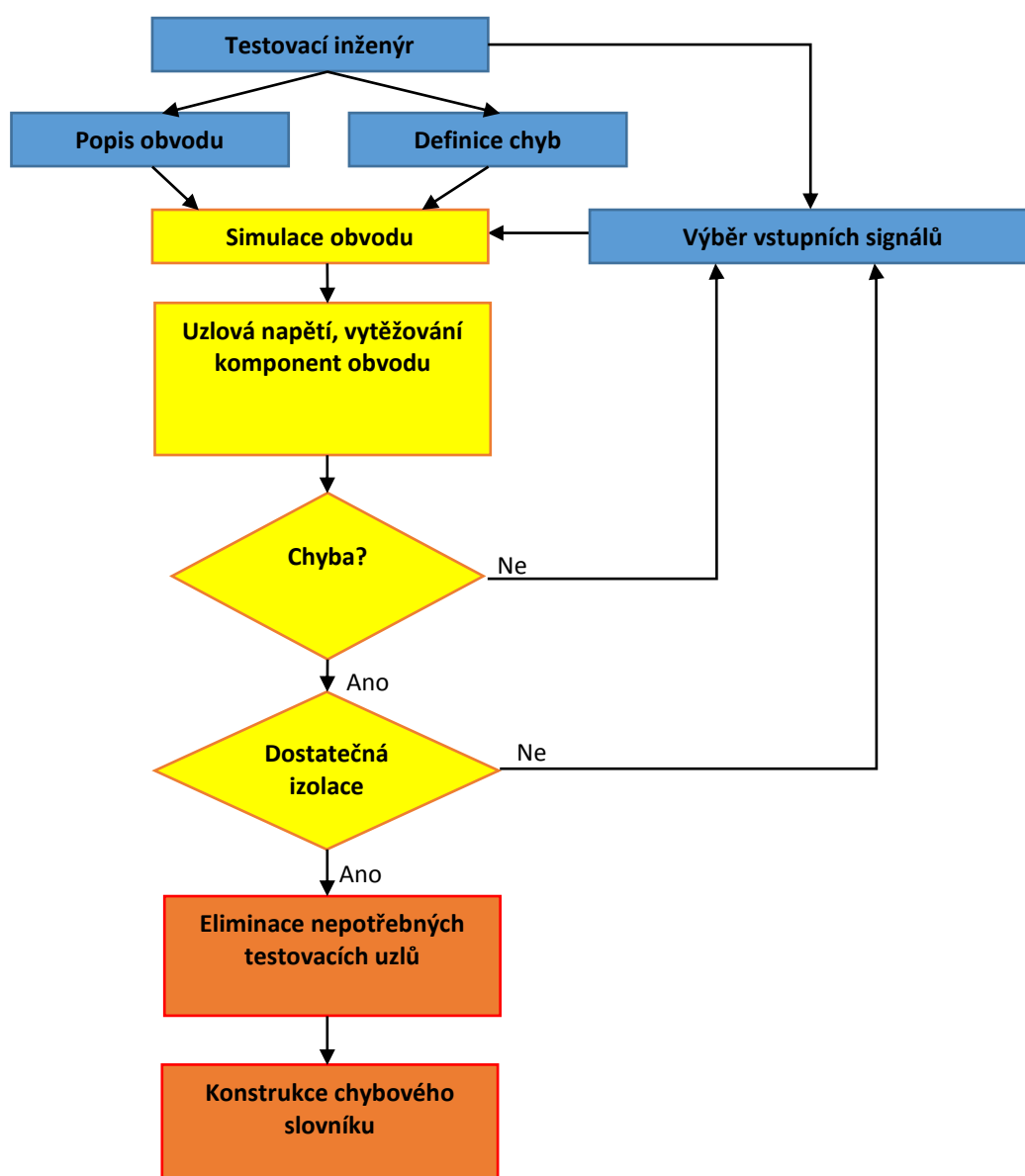
## 2.2 Testování analogových obvodů v DC oblasti

Testování obvodů v DC oblasti se skládá z použití obvodového simulátoru pro určení uzlových napětí pro jmenovitý stav a pro soubor předdefinovaných poruch. Soubor těchto dat nám sestavuje chybový slovník. Chybující obvod je dle podmínek původní simulace proměřen. Tyto data jsou poté porovnána s výsledky simulací. Dle tohoto porovnání je poté určeno jaká chyba nebo chyby v obvodu nastaly. Tato problematika je dále popisována v [8].

Pro analýzu ve stejnosměrné oblasti byl vyvinut algoritmus, závislý na výběru testovacích uzlů a vstupních signálů, jehož výstupem je detekce chyb v procentech a stupeň izolace (z angl. Degree of Isolation). Do tohoto algoritmu může být implementována teplotní závislost, jakožto výsledek teplotního zatěžování obvodu nebo jeho prvků. Pomocí této implementace docílíme reálnějších výsledků, také se tímto sníží rozdíl mezi předpovídanými (simulovanými) a skutečně naměřenými hodnotami.

## 2.2.1 Tvorba slovníku poruch

Poruchy v tomto typu analýzy jsou určeny testovacím inženýrem, který lokalizuje místa náchylná ke vzniku poruchy v testovaném elektronickém obvodu. Pro stejnosměrnou analýzu jsou to zejména chyby způsobené zkratem či rozpojením některé části testovaného obvodu (nebo pouze dílčích prvků), chyby způsobené změnou přenosu analogového obvodu, chyby způsobené změnou impedance v dané větvi obvodu, apod. Jelikož se jedná pouze o statickou analýzu v pracovním Pomocí těchto analýz nelze určit (diagnostikovat) dynamické chyby, jaké se kupříkladu vyskytují v klopných obvodech (např. nárůst času náběžné či sestupné hrany).



Obr. 2.2: Algoritmus analýzy v DC oblasti

Na obrázku 2.2 vidíme diagram analýzy v DC oblasti popisovaný v [8]. Popis obvodu, definice chyb a vstupních signálů probíhají v režii testovacího inženýra, což je v diagramu označeno modrou barvou. Popis obvodu se skládá z popisu obvodových součástek (rezistory, tranzistory, kondenzátory, atd.), jejich výkonových zatížitelnostech a jejich vzájemného propojení. Vybrané vstupní signály nemusí být aplikovány na vstupní piny našeho obvodu, například mohou být použity pro ověření stavů polovodičů. Jestliže je procento detekce chyby neuspokojivé, nebo je nízká úroveň stupně izolace, musíme přidat další vstupní signály.

Žlutě je označeno vlastní měření obvodu, kde po simulaci ověřujeme, zdali je obvod zatížen chybou (srovnáním teoretických předpokladů a výsledků simulace) a následně testujeme, zda je dosaženo požadovaného stupně izolace. Konečné zpracování výsledných dat je znázorněno oranžovou barvou, kde už pouze jen odebereme nepotřebné údaje. Zbylé data poté uspořádáme do tabulky, které se říká slovník poruch.

### 2.2.2 Algoritmus pro detekci poruch

Abychom mohli spolehlivě detekovat poruchu, musí mít soubor vstupních podnětů značný vliv na rozšíření chybovosti v daných testovacích bodech našeho analyzovaného obvodu. Základním výpočtem v této analýze je suma kvadrátu rozdílu jednotlivých uzlových elektrických napětí.

$$\sum \Delta V^2 = \sum_{j=1}^N |V_{NOM}(j) - V_{FAL}(j)|^2 \quad (2.3)$$

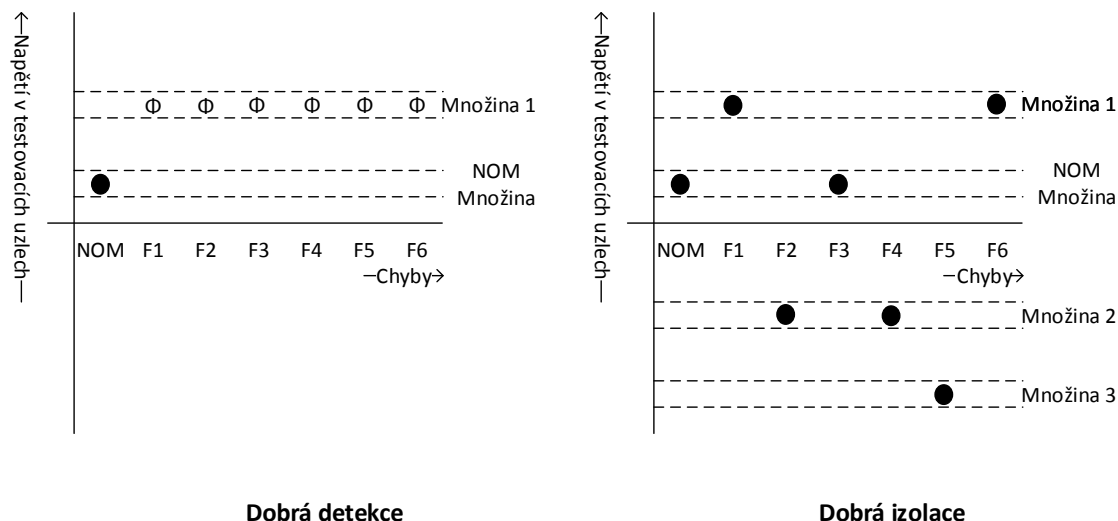
Kde  $\sum \Delta V^2$  je spočítaná odchylka pro konkrétní chybu,  $V_{NOM}(j)$  odvozená nominální hodnota napětí v daném testovacím uzlu  $j$  a  $V_{FAL}(j)$  spočítaná hodnota napětí pro konkrétní chybu.

Někdy se můžeme setkat s výslednou hodnotou chybného napětí v testovacím uzlu 0,7 V (úbytek napětí na PN přechodu diody nebo tranzistoru). Proto tyto chyby bývají považovány za odůvodněné. Pokud v rovnici (2.3) dosadíme za  $|V_{NOM}(j) - V_{FAL}(j)|$  hodnotu 0,7 V dostaneme výsledek  $\sum \Delta V^2 \sim 0,5N$  (kde  $N$  je celkový počet uzlů). S ohledem na tuto hodnotu můžeme považovat cokoli většího než  $0,5N$  jako spolehlivě detekovanou chybu.

### 2.2.3 Izolační algoritmus

Předchozí postup nedokázal určit stupeň izolace. Pokud chceme dosáhnout dostatečné izolace, chyby nesmí být pouze detekovány na výstupních testovacích uzlech, ale jejich působení musí nést následek různých hodnot napětí na výstupu. V konkrétním uzlu, i větší množství chyb může mít takové výstupní napětí, které nebude dostatečně odlišné, aby dovolilo izolaci (vidíme v levé části na obr. 2.3). Tyto chyby tvoří tzv. nejasnou množinu (z angl. ambiguity set). V levé části obrázku vidíme odchylky chyb od nominálních hodnot, není žádný způsob jak je mezi sebou odlišit, jsou ve stejné množině. Pro nás má tato skutečnost negativní dopad na schopnost odlišit od sebe selhání jednotlivých komponent obvodu, dokážeme pouze detekovat stav

poruchy. Naopak v pravé části obrázku vidíme možnost rozdělit chyby do 3 nejasných množin s různým odstupem od sebe. Tímto jsme dosáhli dostatečného stupně izolace pro izolaci a následnou lokalizaci jednotlivých chyb.



**Obr. 2.3:** Závislost napětí v testovacích bodech na poruchách

Postup pro určení izolace vychází z rozvoje nejasných množin pro chyby v každém testovacím uzlu. Nejasná množina obsahuje seznam chyb, které když nastanou, tak hodnota napětí v daném testovacím uzlu spadá do rozsahu napětí této množiny. Rozsahy pro každý testovací uzel jsou dány následujícím postupem:

1. Jmenovitá nejasná množina má rozsah o 0,7 V vyšší než je jmenovitá hodnota napětí v tom daném testovacím uzlu. Chyby, které produkují výstupní napětí testovacích uzlů v tomto rozsahu, nejsou považovány za izolované ani detekované. Je to důsledek předpokladu o napětí PN přechodu popsaného výše.
2. První chyba, která způsobí výstupní napětí, mimo rozsah jmenovité nejasné množiny nám vytváří novou množinu z rozsahem  $\pm 0,7$  V od naměřené hodnoty napětí. Postupně u další chyb kontrolujeme, zda spadají do rozsahu některé z množin, nebo tvoří množinu novou.

Po dokončení těchto dvou částí, každý testovací uzel má různou nejasnou množinu s určitým počtem chyb. Pro konkrétní testovací uzel může existovat chyba pouze v jedné nejasné množině.

Pokud chceme získat co nejvyšší izolaci, musí nejasné množiny být upraveny. Tato úprava je provedena za účelem stanovení, která chyba může být izolována a který z testovaných uzlů vykazuje nejvyšší stupeň izolace.

Základní principy pro manipulaci s nejasnými množinami mohou být nejprve doloženy na tomto příkladu dvou množin, které zatěžuje společná chyba  $a$ .

Množina 1  $|a, X_1, X_2|$  v testovacím bodě „0“

Množina 2  $|a, Y_1, Y_2|$  v testovacím bodě „W“.

Pokud  $a$  lze považovat za aktuální chybu, je napětí uzlu „0“ uvnitř rozsahu množiny 1 a výstupní napětí uzlu „W“ uvnitř rozsahu množiny 2. Vzhledem k tomu může dojít pouze k individuální chybě, protože oba testovací uzly leží v příslušných rozsazích.

Nyní berme v potaz dvě množiny, které jsou souměrné, rozdíl tvoří pouze chyba  $a$ .

Množina 1  $|a, X_1, X_2|$  v testovacím bodě „0“

Množina 2  $|X_1, X_2|$  v testovacím bodě „W“.

Jestliže  $a$  je aktuální chyba, je výstupní napětí uzlu „0“ uvnitř intervalu množiny 1. Výstupní napětí testovacího uzlu „W“ není uvnitř rozsahu množiny 2. Všechny další poruchy jsou buď uvnitř intervalu množiny 1 v testovacím bodě „0“ a rozsahu množiny 2 v testovacím uzlu „W“, nebo mimo příslušné rozsahy těchto dvou množin.

Po dokončení měřicí části algoritmu jsou vybrány dva testovací uzly, které mají největší počet nejasných množin poruch ze všech použitých vstupních podmětů. Tyto množiny jsou upravovány pomocí výše popsaných pravidel, abychom získali seznam chyb, které můžeme jednoznačně identifikovat. Pokud nemůžeme jednoznačně identifikovat všechny chyby, bereme v potaz další testovací uzel s nejvyšším počtem nejasných množin. Tento proces pokračuje analýzou dalších a dalších množin dokud nejsou všechny chyby jednoznačně definovány.

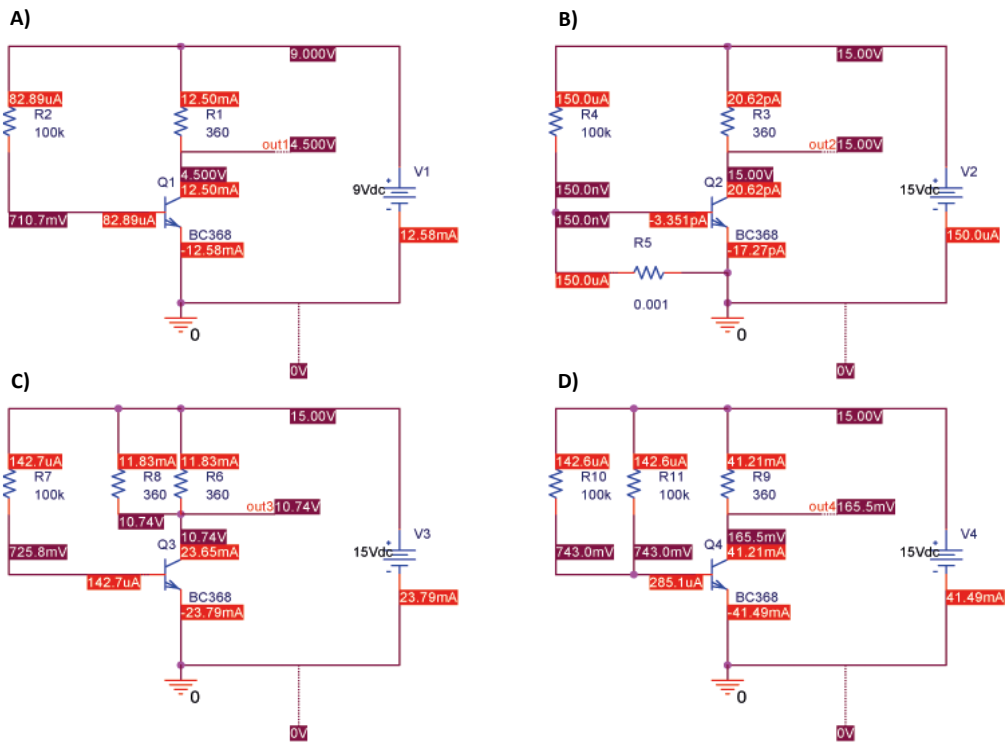
Pokud žádná z nejasných množin určitého testovacího uzlu neidentifikuje žádnou novou poruchu, je tento uzel považován za nepotřebný pro izolaci. Pokud po analýze všech nejasných skupin ve všech testovacích uzlech nezískáme jednoznačnou identifikaci pro všechny poruchy, které byly určeny před začátkem analýzy, opakujeme celý proces pro zjištění, zdali nezískáme izolaci pro dvojice chyb, následně trojice, atd. V dnešní době se pro určení neurčitých oblastí využívá analýza Monte Carlo, jejíž algoritmus je popsán v úvodní kapitole této práce.

## 2.2.4 Příklad možné analýzy v DC oblasti

Na obrázku 2.4 vidíme čtyři jednoduché stejnosměrné analýzy pracovního bodu bipolárního tranzistoru BC368. Nejprve v případě A můžeme pozorovat normální provozní stav, kdy napětí na výstupu tranzistorového stupně je rovno polovině napájecího napětí.

V dalších případech (B až D) jsou simulovány chyby, které mohou v obvodu nastat. Pro zvýšení izolace byl proveden nárůst napájecího napětí z hodnoty 9 V na 15 V. V případě B se jedná o katastrofickou poruchu při níž došlo ke zkratu báze a emitoru tranzistoru Q2. V tomto případě neprotéká kolektorem tranzistoru téměř žádný proud, proto na výstupním uzlu naměříme plné napájecí napětí.

Případy C a D jsou těžké chyby, tedy změna hodnoty odporu o 50 %. Ve schématu C došlo ke snížení kolektorového odporu, což v tomto jednoduchém zapojení způsobilo změnu kolektorového proudu a tím „ztracení“ pracovního bodu. V posledním případě došlo ke snížení bázevého odporu na polovinu, což způsobilo dvojnásobný nárůst bázevého proudu a úplné otevření tranzistoru. Na výstupním uzlu tedy změříme napětí, které je blízké nule.



Obr. 2.4: DC simulace poruchových stavů

Poruchových scénářů samozřejmě můžeme zkoumat více. Uvedené simulace by měly proběhnout pro všechny chybové scénáře analyzovaného obvodu. Následně pro snížení vlivu tolerance součástek můžeme použít v kombinaci s rozmitáním napájecího napětí Monte Carlo analýzu, jejíž výsledky sepíšeme do slovníku poruch.

## 2.3 Testování analogových obvodů v časové oblasti

Metody analýzy v časové oblasti, oproti chybovém modelu popisovaném v úvodu, uvažují pouze 2 chybové scénáře, a to katastrofické a těžké chyby. Je zde vyšetřována každá jednonásobná (single - fault) porucha. Aktuální status obvodu je definován pro všechny poruchy jako:

$$F = \{f_0, \dots, f_{S-1}\}, \quad (2.3)$$

kde  $f_0$  je bezchybný stav elektrického obvodu (není detekovaná žádná porucha) a  $S$  je počet uvažovaných chybových stavů. Tyto metody se skládají ze dvou částí:

1. **Detekce chyby.** Bezchybný stav  $f_0$  musí být izolován od všech ostatních stavů.

Pak platí, že

$$N = 1, \quad (2.4)$$

kde  $N$  je počet řešení funkce.

2. **Lokalizace chyby.** V první řadě je určitá třída izolována od jiných a ta je oddělená od všech ostatních apod. V případě vícenásobné klasifikace musí být parametr  $N$  určen dle vztahu

$$N = S, \quad (2.5)$$

kde  $S$  je počet stavů obvodu.

Vstupní signál v časové oblasti  $u_{in}(t) = 1(t)$ , produkuje odezvu v testovacím bodě  $i$   $u_i(t)$ . Pokud se nacházíme ve fázi detekce, mělo by proběhnout  $S$  simulací, které určí jmenovitou hodnotu obvodového parametru pro každý stav obvodu. Z tohoto účelu jsou vstupní a výstupní signály uspořádány do vektoru velikosti  $L$ :

$$\begin{aligned} u_{in} &= [u_{in}(t_1), u_{in}(t_2), \dots, u_{in}(t_L)], \\ u_i &= [u_i(t_1), u_i(t_2), \dots, u_i(t_L)], \end{aligned} \quad (2.6)$$

kde  $i = 1, \dots, P$ ,  $P$  je celkový počet testovacích bodů. Ideální počet testovacích uzlů se pro jednotlivé obvody liší. Některé obvody mohou mít přístupné k měření pouze vstup a výstup (například již zmiňované integrované obvody). Pro ostatní obvody je samozřejmě potřebné získávat signály z většího počtu testovaných bodů, jelikož zde platí přímá úměra. Čím více hodnot získáme, tím jsme schopni dosáhnout přesnějších výsledků simulace. Poté jsou určeny nejasné oblasti pro všechny obvodové stavy použitím analýzy Monte Carlo, podobně jako v DC analýzách, což nám vytvoří množinu reakcí na obvodové stavy  $f_i$

$$u_{out}^{(f_i)} = [u_{out,1}^{(f_i)}, u_{out,2}^{(f_i)}, \dots, u_{out,M}^{(f_i)}]. \quad (2.7)$$

Z tohoto vztahu si můžeme vyjádřit maximální a minimální hodnoty  $u_{out}^{(f_i)}$ :

$$\begin{aligned} u_{out,max}^{(f_i)} &= [\max \{u_{out,i}^{(f_i)}(t_1)\}, \max \{u_{out,i}^{(f_i)}(t_2)\}, \dots, \max \{u_{out,i}^{(f_i)}(t_L)\}], \\ u_{out,min}^{(f_i)} &= [\min \{u_{out,i}^{(f_i)}(t_1)\}, \min \{u_{out,i}^{(f_i)}(t_2)\}, \dots, \min \{u_{out,i}^{(f_i)}(t_L)\}], \end{aligned} \quad (2.8)$$

kde  $i = 1, \dots, M$ .

Tato vztahy poté analogicky aplikujeme pro vybrané odezvy zkoumaného obvodu v časové oblasti. Tímto dojde ke zjednodušení celé analýzy, jelikož je jednodušší a také vhodnější pozorovat pouze určité výstupní časové odezvy, které před započítáním analýzy definujeme. Tyto časové odezvy neboli vlastnosti definujeme jako

$$A^j = [A_1, A_2, \dots, A_T], \quad (2.9)$$

kde  $T$  je počet vybraných funkcí pro všechny stavy. Vlastnosti jsou analyzovány pro každý z uvažovaných poruchových stavů testovaného obvodu  $f$ , které byly určeny v úvodu. Každá vlastnost je tedy popisována množinou, která v sobě zahrnuje charakteristické hodnoty všech vybraných funkcí (maximum, minimum a jmenovitá hodnota).



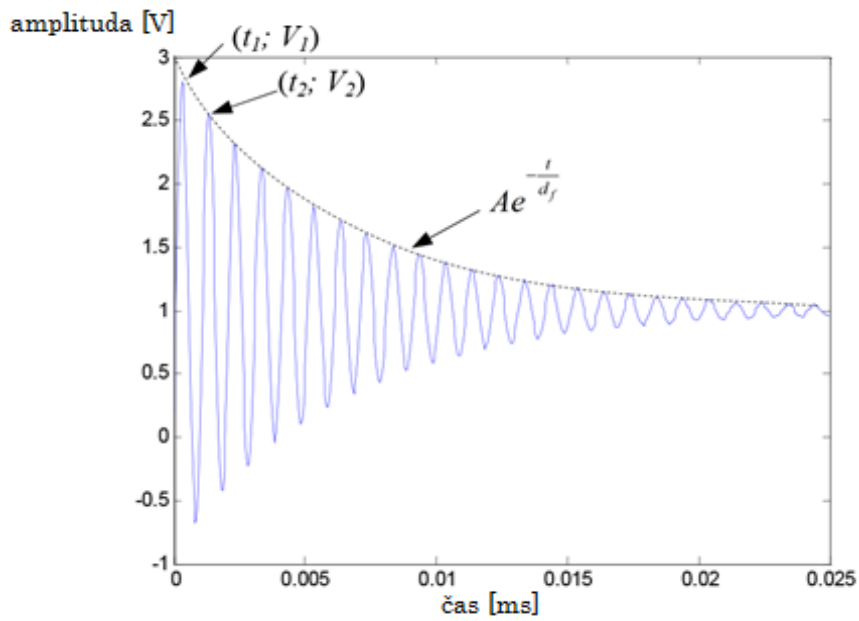
$$A_i = \{A_i^{\text{nom}}, A_i^{\text{max}}, A_i^{\text{min}}\} \quad (2.10)$$

Příklady funkcí v časové oblasti mohou být například doba náběžné hrany prvního extrému funkce, počet extrémů, derivát času náběžné hrany, různé překmity, apod. Jelikož byla provedena analýza Monte Carlo je možno určit minima, maxima i jmenovité hodnoty jednotlivých atributů. Jednotlivé vlastnosti jsou spojovány s obvodovými stavy. Algoritmus poté vytváří rozhodovací funkce na základě vybraných vlastností, jako jsou třeba:

- $A_1 = u_{out}(t_{const})$  hodnota napětí po čas  $t_{const}$  ;
- $A_2 = u_{out}(t_i) : \frac{u_{out}(t_i) - u_{out}(t_{i-1})}{t_i - t_{i-1}} > 0 \quad \wedge \quad \frac{u_{out}(t_i) - u_{out}(t_{i+1})}{t_i - t_{i+1}} < 0$   
hodnota napětí prvního maxima (překmitu);
- $A_3 = t_i : \frac{u_{out}(t_i) - u_{out}(t_{i-1})}{t_i - t_{i-1}} > 0 \quad \wedge \quad \frac{u_{out}(t_i) - u_{out}(t_{i+1})}{t_i - t_{i+1}} < 0$   
čas prvního maxima;
- $A_4 = \max \{u_{out}(t_i)\}$  maximální hodnota napětí;
- $A_5$  rozdíl hodnoty napětí prvních dvou extrémů;
- $A_6$  rozdíl času mezi prvními dvěma extrémy;
- $A_7$  hodnota strmosti [V/s], spád charakteristiky
- $A_8 = d_f$  tlumící faktor doznívajících oscilací, vypočítán jako:

$$\left. \begin{array}{l} Ae^{-\frac{t_1}{d_f}} = V_1 \\ Ae^{-\frac{t_2}{d_f}} = V_2 \end{array} \right\} \rightarrow d_f = \frac{t_2 - t_1}{\ln\left(\frac{V_1}{V_2}\right)}. \quad (2.11)$$

Hodnoty  $V_1$  a  $V_2$  pro stanovení tlumícího faktoru jsou měřeny pro první dvě maxima oscilačního průběhu [11], jak je ukázáno na obrázku 2.5.



**Obr. 2.5:** Výpočet tlumícího faktoru

Je zřejmé, že pro testovaný obvod mohou nastat pouze některé z výše popisovaných vlastností, např. tlumící faktor nemůžeme pozorovat v obvodech prvního řádu atd. Účelem je vytvořit  $N$  rozhodovacích funkcí, který oddělí datové body patřící ke konstantě tříd ( $S$  počet tříd).

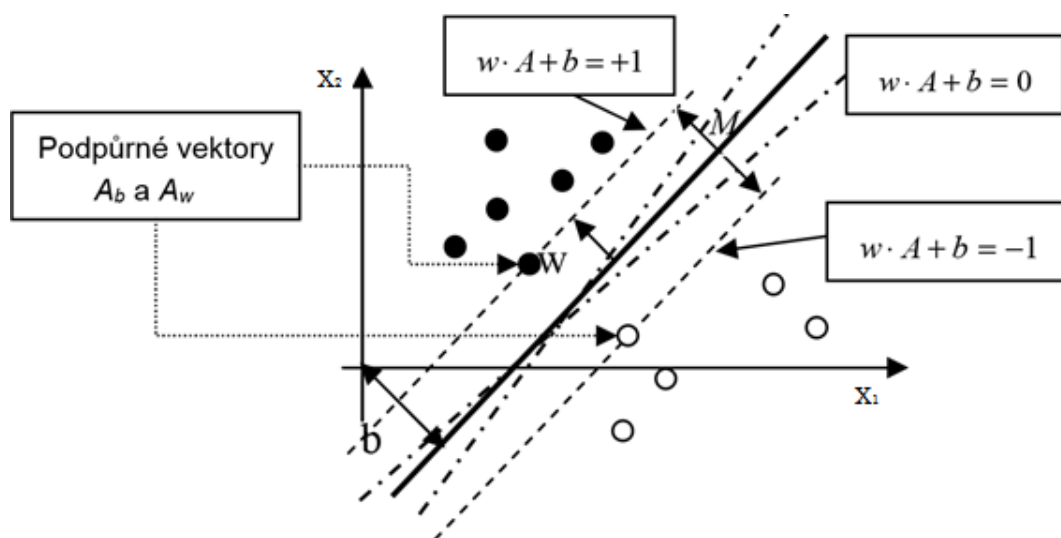
### 3 VYBRANÉ METODY PRO ANALÝZY SPOLEHLIVOSTI ANALOGOVÝCH OBVODŮ

V této kapitole budou představeny složitější metody pro diagnostiku analogových obvodů. Tyto metody, jak již bylo zmíněno, vhodně kombinují analýzy napříč celým spektrem oblastí. Jelikož některé metody využívají pokročilého matematického aparátu, bude zde popisován pouze princip metody, který bude podložen simulací vybraných elektronických obvodů.

#### 3.1 Metoda podpůrných vektorů (z angl. Support Vector Machines)

Z matematického pohledu se jedná se o vícerozměrnou metodu pro analýzu a klasifikaci dat pomocí hranic v obrazovém prostoru. Spadá do stejné matematické skupiny jako Fisherova lineární diskriminace, avšak na rozdíl od ní umožňuje rozlišovat jednotlivé typy úloh, např. separátní a neseparátní třídy. Tato vlastnost je pro analýzu spolehlivosti analogových důvodů důležitá, jelikož normální stav obvodu lze od toho poruchového lineárně separovat, a tím zjednodušit celou analýzu.

Jak můžeme vidět na obrázku 3.1, existuje mnoho hranic (čerchovaná čára), kterými můžeme 2 různé třídy (v našem případě stav zatížen poruchou a bezchybný stav) od sebe separovat. Z obrázku lze také odhadnout, že nejvhodnější bude využít tučnou čáru, která se jeví jako vhodná pro klasifikaci nových objektů, jež nejsou součástí tréninkové množiny.



Obr. 3.1: Lineární klasifikace pro dvě skupiny

Metody podpůrných vektorů se tedy snaží najít mezi všemi možnými hraničními

nadrovinami (pro náš dvourozměrný případ přímku) takovou, která bude schopna oddělit objekty do dvou požadovaných tříd co nejefektivněji, tj. procházející v co největší vzdálenosti od objektů z obou tříd. Hranice je tedy obecně dána jako rovnice přímky

$$h(x) = w \cdot A + b \quad (3.1)$$

Orientace přímky je tedy dána vektorem  $w$  a polohou  $b$ . Klasifikaci do jednotlivých tříd provádíme pomocí následujících kritérií:

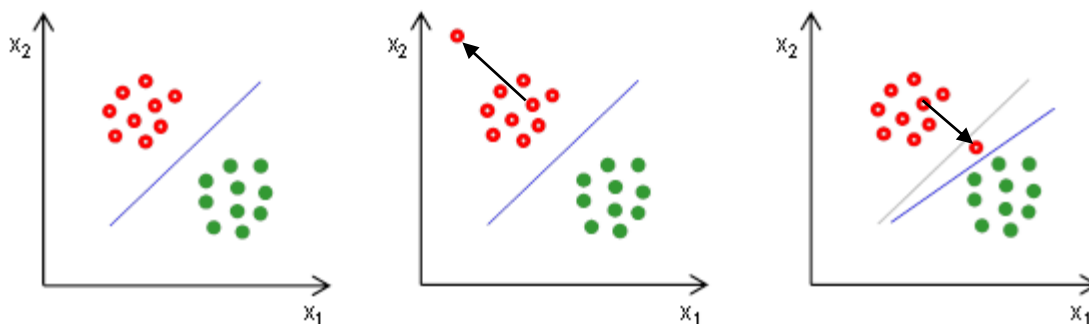
**„Černá“ třída (uvažována pro obvody zatížené poruchou)**

$$\{A: w \cdot A + b > 0\} \quad (3.2)$$

**„Bílá“ třída (uvažována pro obvody bez poruch)**

$$\{A: w \cdot A + b < 0\} \quad (3.3)$$

Další řešení takovýchto úloh se provádí pomocí metody Lagrangeova součinitele pro hledání vázaných extrémů což je popisováno v [16]. Výstupem je nalezení podpůrných vektorů (na obrázků označených jako  $A_b$  a  $A_w$ ). Ve výsledku pouze na těchto bodech závisí umístění dělicí přímky. Podpůrné vektory jsou proto, že „podporují“ hranici (z angl. margin) mezi jednotlivými třídami. Pokud se tedy, i když jen nepatrně, pohnou tyto body, pohne se s nimi i celá hranice. Ostatní objekty nemají na polohu hranice žádný vliv, pokud by tedy nedošlo k posunutí blíže ke druhé klasifikační třídě než podpůrný vektor dané třídy. Poté by se tento bod stal podpůrným vektorem.



**Obr. 3.2:** Změna hranice mezi klasifikačními třídami

Celá tato situace je znázorněna na obrázku 3.2. V levém grafu vidíme stav klasifikační roviny před pohybem objektu. V prostředním grafu vidíme, že došlo k pohybu směrem od klasifikační hranice. V tomto případě se s hranicí nic nestane. Naopak v pravé části obrázku vidíme graf, ve kterém došlo k pohybu směrem blíže ke klasifikační hranici. Tímto se z pohybujícího se objektu stal podpůrný vektor a tím došlo k posunu klasifikační hranice.

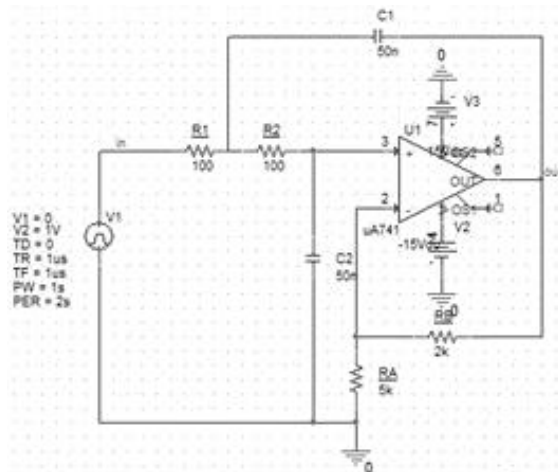
Závislost klasifikátorů pouze na podpůrných vektorech, tedy pouze na objektech ležících v těsné blízkosti s druhou klasifikační třídou, dělá z metody podpůrných vektorů robustní klasifikátor. Její malá citlivost na odlehlé body, jak můžeme vidět v prostřední části obrázku 3.2, je výraznou výhodou oproti metodě Fisherovy lineární diskriminaci, která počítá průměry a směrodatné odchylky ze všech objektů dané třídy, což způsobí značnou citlivost na odlehlé hodnoty.

Jak je ale dále popisováno v [16], metoda není robustní pro posun objektu směrem k druhé klasifikační třídě. Jak již bylo řečeno, dojde k posunu hranice, místo aby byla hodnota překlasifikována, v našem případě změna s normálního stavu na stav poruchy. Proto je tato metoda vylepšována zaváděním tzv. relaxačních proměnných. Jejich zavedením získáme minimální ovlivnění umístění hranice způsobeného odlehlými hodnotami.

### 3.1.1 Simulace

Klasifikační algoritmus metody podpůrných vektorů lze aplikovat napříč všemi oblastmi. Tato simulace bude klasifikovat vzorky získané simulací v časové oblasti. Jak již bylo řečeno, pomocí analýzy v časové oblasti jsme schopni zkoumat pouze těžké chyby (větší než 50% odchylka od jmenovité hodnoty) a katastrofická selhání (změna topologie obvodu způsobena zkratem či rozpojením obvodového prvku), proto před započítím simulace byly definovány pouze pro tyto druhy poruch. Pro elektronický obvod na obrázku 3.3 byl soupis jednotlivých funkcí poruch definován jako:

- $F_{těžké} = \{bez\ chyby; R1_{high}; R1_{low}; R2_{high}; R2_{low}; RA_{high}; RA_{low}; RB_{high}; RB_{low}; C1_{high}; C1_{low}; C2_{high}; C2_{low}\}$
- $F_{katastrofické} = \{bez\ chyby; R1_{open}; R1_{short}; R2_{open}; R2_{short}; RA_{open}; RA_{short}; RB_{open}; RB_{short}; C1_{open}; C1_{short}; C2_{open}; C2_{short}\}$



**Obr. 3.3:** Schéma analyzovaného obvodu v programu PSpice

Pro znázornění katastrofických poruch zde používáme indexy *short* a *open*. Index *short* znamená přidání paralelního rezistoru o hodnotě  $10^{-2} \Omega$ , naopak index *open* značí připojení sériového rezistoru s hodnotou  $10^{10} \Omega$ . Při hledání těžkých chyb využíváme indexů *high* a *low*, kde *high* znamená zvýšení nominální hodnoty o 50 %, *low* zde značí snížení o 50 %. Tolerance součástek byly zvoleny 5% pro rezistory a 3% pro kondenzátory.

Na vstup obvodu je přiveden jednotkový skok, odezva obvodu na tento signál je měřena na výstupním uzlu. Jelikož simulaci provádíme pro časovou oblast, vybíráme zde vlastnosti  $A=\{A_1, \dots, A_7\}$ , které popisují odezvu obvodu, což je detailněji popisováno v předchozí kapitole, která je věnována analýzám v časové oblasti.

$A_1 = V_{t1}$  ustálená hodnota napětí

$A_2 = V_{t2}$  hodnota napětí v čase  $t_2 = 27 \mu s$  (čas prvního maxima pro jmenovité hodnoty)

$A_3 = V_{tmax1}$  hodnota napětí prvního maxima (překmitu)

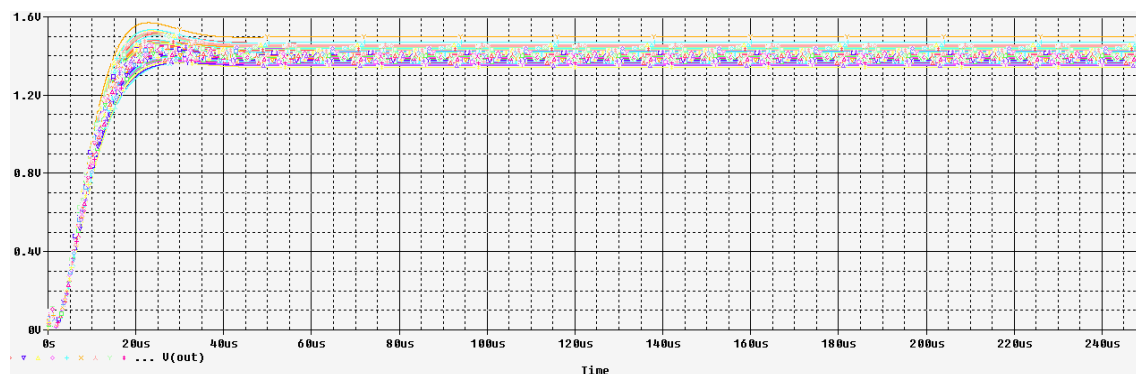
$A_4 = t_{max1}$  doba trvání prvního maxima

$A_5 = V_{tmax}$  maximální hodnota napětí

$A_6 = \Delta V_{max1}$  rozdíl napětí mezi prvními dvěma extrémy

$A_7 = \Delta t_{max1}$  časový rozdíl mezi prvními dvěma extrémy

Prvotním měřením všech výše definovaných vlastností byly pro jednotlivé druhy poruch vybrány pouze nejprůkaznější scénáře. Pro těžké chyby byla vybrána množina  $A_{těžké} = \{A_1, A_6, A_7\}$  a pro katastrofické chyby množina  $A_{katastrofické} = \{A_1, A_2, A_3, A_4, A_5\}$ .



**Obr. 3.4:** Výsledný graf simulace Monte Carlo pro jmenovitý stav obvodu

Pomocí Monte Carlo analýzy, jejíž průběh pro jmenovitý stav obvodu můžeme pozorovat na obrázku 3.4, jsme označili a shromáždily hraniční hodnoty pro všechny vlastnosti množin  $A_{těžké}$  a  $A_{katastrofické}$  s ohledem na stavy obvodu  $F_{těžké}$  a  $F_{katastrofické}$ . Hraniční hodnoty pro jednotlivé stavy obvodu nám umožňují definovat odstup, kde konkrétní stav není izolován od ostatních, pokud se jejich odchylky navzájem nepřekrývají. Jmenovitý stav je definován nominální hodnotou vlastností, kterou můžeme pozorovat v prvním řádku (označení žlutou barvou) tabulek 3.1 a 3.2.

**Tab 3.1:** Charakteristické hodnoty pro vybrané katastrofické poruchy

	Vlastnost	Jmenovitý stav	R1 <sub>open</sub>	R1 <sub>short</sub>	RA <sub>short</sub>	C1 <sub>open</sub>	C2 <sub>short</sub>
Jmenovitá hodnota	A <sub>1</sub> [V]	1,40	-13,9	1,4	14,5	1,4	0,002
	A <sub>2</sub> [V]	1,45	-13,9	1,39	14,5	1,36	0,001
	A <sub>3</sub> [V]	1,47	0	1,2	14,5	1,4	0,005
	A <sub>4</sub> [μs]	37	0	18	-	-	26
	A <sub>5</sub> [V]	1,48	-13,9	1,41	14,7	1,4	0,247
Minimální hodnota	A <sub>1</sub> [V]	1,33	-13,9	1,34	14,3	1,33	0,002
	A <sub>2</sub> [V]	1,36	-13,9	1,32	14,3	1,28	0,001
	A <sub>3</sub> [V]	1,37	0	1,1	14,3	1,33	-0,01
	A <sub>4</sub> [μs]	32	0	17	-	123	14
	A <sub>5</sub> [V]	1,37	-13,9	1,34	14,5	1,33	0,226
Maximální hodnota	A <sub>1</sub> [V]	1,48	-13,3	1,48	14,6	1,47	0,002
	A <sub>2</sub> [V]	1,51	-13,3	1,47	14,6	1,44	0,002
	A <sub>3</sub> [V]	1,58	0	1,27	14,6	1,47	0,005
	A <sub>4</sub> [μs]	44	0	19	-	-	32
	A <sub>5</sub> [V]	1,58	-13,3	1,5	14,8	1,47	0,27

**Tab 3.2:** Charakteristické hodnoty funkcí pro vybrané parametrické chyby

	Vlastnost	Jmenovitý stav	R1 <sub>low</sub>	R1 <sub>high</sub>	RA <sub>low</sub>	C1 <sub>high</sub>
Jmenovitá hodnota	A <sub>1</sub> [V]	1,4	1,4	1,4	1,8	1,4
	A <sub>6</sub> [V]	1,4	1,29	1,41	1,98	1,54
	A <sub>7</sub> [μs]	35	26	40	32	30
Minimální hodnota	A <sub>1</sub> [V]	1,33	1,34	1,34	1,72	1,33
	A <sub>6</sub> [V]	1,3	1,23	1,32	1,8	1,42
	A <sub>7</sub> [μs]	29	23	36	24	27
Maximální hodnota	A <sub>1</sub> [V]	1,48	1,48	1,48	1,88	1,47
	A <sub>6</sub> [V]	1,49	1,39	1,54	2,2	1,7
	A <sub>7</sub> [μs]	42	36	47	36	42

Hodnoty v tabulkách 3.1 a 3.2 budou použity, jako tréninková množina pro stanovení hranic mezi jednotlivými třídami. Každá chyba je reprezentována třemi charakteristickými hodnotami pro každou vlastnost. Na vybraný soubor hodnot jsou následně aplikovány statistické metody. V matematické terminologii nazýváme tyto

algoritmy jako funkce jádra (z angličtiny kernel function). Pro analýzu dat získaných metodou podpůrných vektorů je dle [11] obvykle využíváno radiálně bázových funkcí HTRBF.

Tato funkce vyžaduje pro statistické zpracování výsledku a následné definování rozhodovací funkce dva parametry  $a$  a  $b$ . Neexistuje žádné pravidlo pro jednoznačné určení těchto parametrů, proto si musíme určit limit a krok a pro tyto parametry. V tomto případě byl limit stanoven na 2 a krok na 0,1. Všechny kombinace těchto parametrů musí být spolu se získanými výsledky prověřeny, následně je z těchto kombinací vybrána ta, která vykazuje nejvyšší účinnost detekce a lokalizace chyby.

Jelikož se mým řešením algoritmu nepodařilo určit odpovídající hodnoty parametrů  $a$  a  $b$  a tedy procenta detekce a lokalizace, budu vycházet z výsledku popisovaných v [11], kde je zřejmé, že tato metoda je velice efektivní pro detekci a lokalizaci katastrofických chyb (více než 95 %) při použití vlastností  $A_2$  a  $A_4$  (detekce poruchy) a  $A_3$  a  $A_4$  (lokalizace poruchy), ale pro určení parametrických chyb nedosahuje dostatečných hodnot, pro detekci okolo 80 % (při použitých vlastnostech  $A_1$  a  $A_3$ ) a pro lokalizaci dokonce kolem 50 % (při použitých vlastnostech  $A_1$  a  $A_4$ ).

## 3.2 Metoda založená na Neuronových sítích

Techniky založené na principu neuronových sítí pro testování analogových obvodů jsou navrhovány pro použití při analýzách spolehlivosti analogových filtrů. Schopnost učení neuronových sítí spolu se schopností generalizace založené na malých množinách pro celý prostor je používána za účelem testování analogových obvodů. Umělé neuronové sítě jsou testovány malou zkušební množinou, která je obecnou reprezentací celého reakčního prostoru obvodu [12]. Další postup je převzat z [13].

Tréninkové vstupy korespondují s bezporuchovým stavem obvodu včetně vlivu tolerance součástek. Zkušební vstupy pro obvod, který je zatížen poruchou, získáme zavedením těžké, nebo lehké (parametrické) chyby do obvodu. Výběr vstupních předloh, které zachytí dostatek systémových reakčních charakteristik, je kritické pro udržení nízké složitosti neuronové sítě. Ve [13] bylo dokázáno, že pro diagnostiku bikvadratického filtru je vhodné použít saturovanou rampovou funkci (jednotkový skok s delší dobou náběžné hrany) nebo spojitý obdélníkový signál, který přivedeme na vstup našeho zařízení.

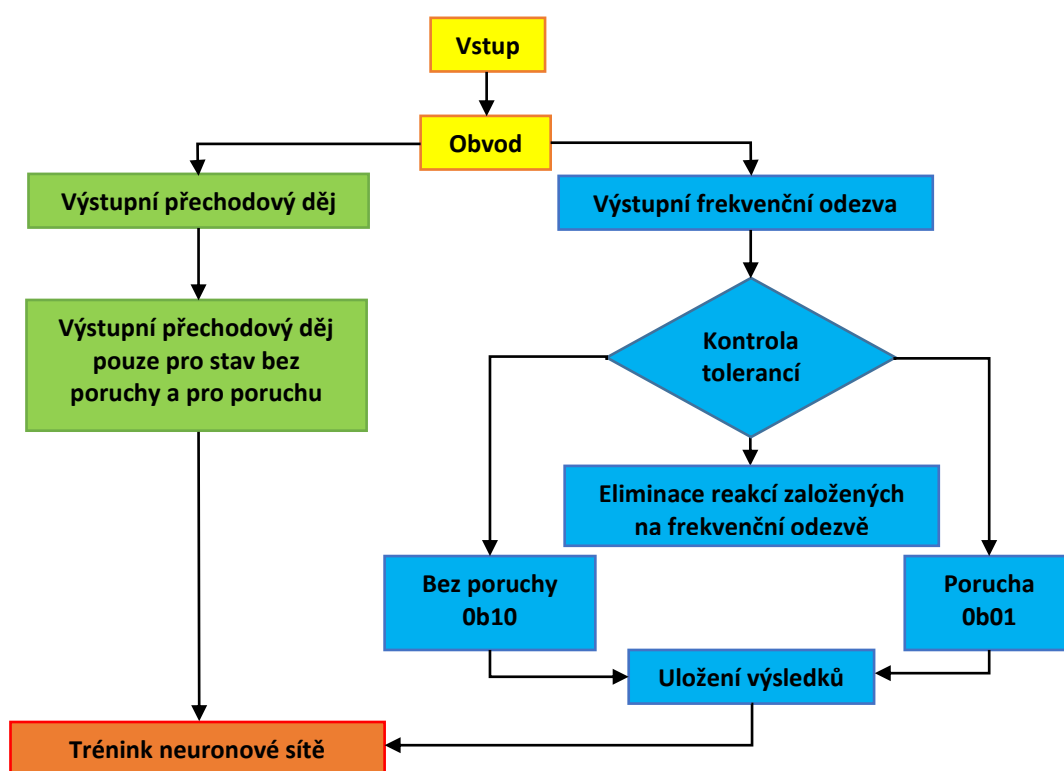
Při výběru vstupních signálů je efektivní řídit se pravidlem, aby byla co největší odchylka mezi jmenovitou a poruchovou reakcí. Toto zajistí minimální přesahy bezchybných a poruchových reakcí obvodu. Generování zkušebních vzorů pro poruchový obvod je náročné, jelikož citlivost obvodových charakteristik se pro různé komponenty může velmi lišit. Může se stát situace, kde je určitá komponenta zkoumaného obvodu zcela mimo toleranční pásmo výrobce a její vliv na charakteristiky obvodu je zanedbatelný. Na druhou stranu, reakce testovaného obvodu na změnu hodnoty jiné součástky může být tak citlivá, že tolerance výrobce musí být v striktních mezích, aby se obvod choval dle popisu jeho funkce.

Tato technika využívá frekvenční oblast k určení, zdali je daný vzor poruchový či nikoli, avšak trénink neuronové sítě a testování probíhá v časové oblasti. Tento přístup byl vyvinut testováním velkého počtu jednotlivých a násobných chyb, které nesouvisí



s tréninkovou množinou. Klasifikace je provedena automaticky v reálném čase. Navrhovaná metoda může efektivně rozlišovat mezi kolísavou odezvou systému způsobenou obměnou komponenty v akceptovatelných tolerancích výrobce a mezi poruchou součástky, která je příčinou systémové odezvy ležící mimo navrhované specifikace.

Flexibilita této metody je demonstrována detekcí chyb dosažených s různými filtry a různými vstupními signály například popisované v [13]. Potřebné jsou pouze vstupní a výstupní vývody, popřípadě vývody napájecí, což lze s výhodou použít např. u integrovaných obvodů, kde nelze zasahovat do obvodové struktury.



Obr. 3.5: Diagram tréninku neuronové sítě

### 3.2.1 Návrh tréninkové množiny

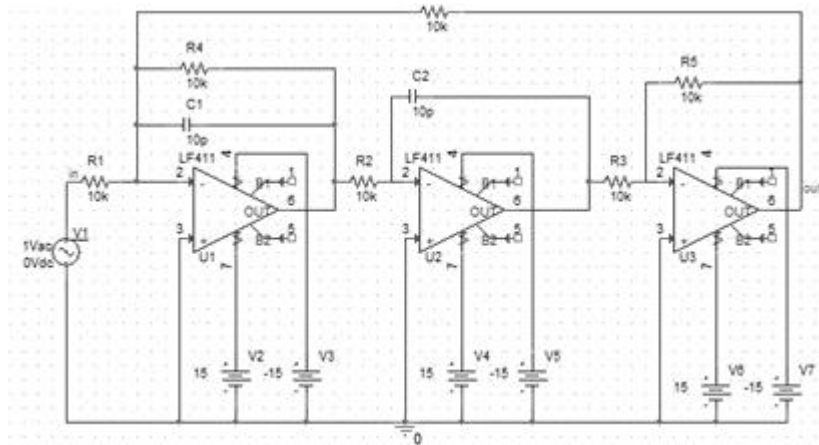
Diagram průběhu tréninku můžeme pozorovat na obr. 3.5. Jak již bylo řečeno, výběr vlastnosti pro testování analogových obvodů je velmi důležitý. Tyto vstupy a výstupy specifikují neuronovou síť. Pro bikvadratický filtr je odezva na obdélníkový signál nebo reakce na saturovanou rampovou vstupní funkci považována jako vstup této neuronové sítě. Dvou bitový výstup (cíl) neuronové sítě je 01 nebo 10, záleží, zdali je obvod detekován jako poruchový nebo nikoli. Data pro tréninkovou a testovanou množinu jsou vybrány ze simulací přechodových dějů obvodu. Frekvenční odezva obvodu je použita pro klasifikaci. Analýza Monte Carlo je použita pro generování odezev se změnou hodnot součástek. Pomocí této metody lze jednoduše generovat odezvy v případech násobných chyb.

### 3.2.2 Klasifikace poruch

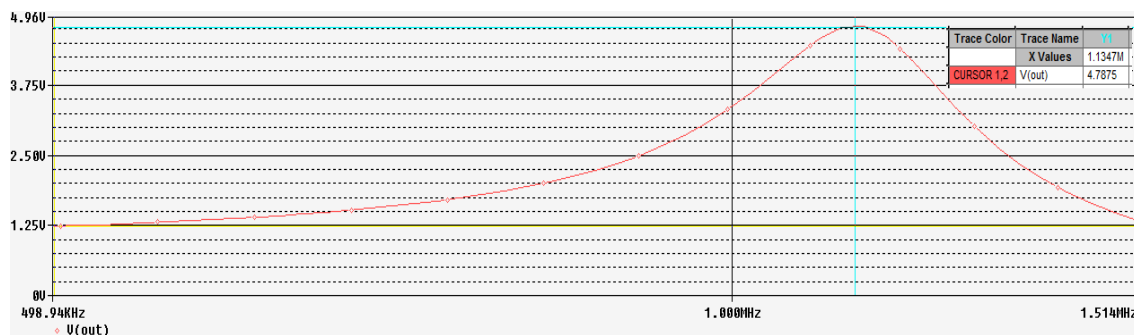
Klasifikace se provádí pomocí frekvenční odezvy elektronického obvodu. Změna hodnoty součástky způsobí změnu velikosti amplitudy nebo posun mezní frekvence filtru. Proto pro klasifikaci poruch bereme v úvahu dva parametry, změnu amplitudy a posuv mezní nebo centrální frekvence. Dovolená tolerance pro amplitudu i frekvenční posuv se odvíjí od výrobní tolerance reálně použitých součástek. Pro náš případ bylo použito  $\pm 10\%$  nominální hodnoty.

### 3.2.3 Simulace

V případě bikvadratického filtru z obr. 3.6 je nejprve provedena frekvenční analýza (obrázek 3.6), na které je založena klasifikace. Obvod je testován různým druhem vstupních signálů. Spojitý obdélníkový signál a saturovaná rampová vstupní funkce (jednotkový skok) je přivedena na vstup a jejich odezvy jsou použity pro trénink neuronové sítě. Odezva obvodu na saturovanou rampovou funkci na výstupu postupně narůstá, překmit saturované DC hodnoty se nakonec ustálí na jmenovité hodnotě saturace, což můžeme vidět na obrázku 3.8. Hlavní rysy této odezvy jsou zpoždění, doba náběžné hrany, saturovaná DC hodnota a počáteční překmit napětí oproti saturované hodnotě.

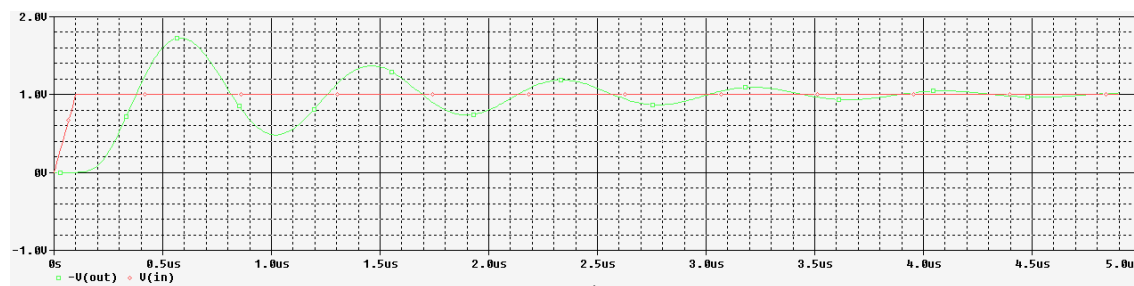


**Obr. 3.6:** Schéma zapojení bikvadratického filtru



**Obr. 3.7:** Frekvenční odezva bikvadratického filtru

Sestavení tréninkové množiny probíhá ve třech krocích. Nejprve musíme provést 60 Monte Carlo simulací a poté určíme, kolikrát daná frekvenční odezva spadá do námi zavedených tolerančních pásem pro amplitudu a frekvenční posuv (10% tolerance). Poté zkoumáme 60 přechodových dějů v časové oblasti, zdali jejich hodnota překračuje 20% hranici od jmenovitých hodnot. Poté k tomuto počtu připočteme možnosti zkratu a rozpojení pro všechny pasivní prvky v obvodu. V našem případě frekvenční odezvou prošlo 36 simulací, analýzou přechodových dějů 56, a jelikož náš obvod obsahuje 8 pasivních součástek, může tedy dojít k 16 katastrofickým scénářům (zkratům či odpojením).



**Obr. 3.8:** Přechodový děj bikvadratického filtru pro jednotkový skok na vstupu

U testovaného obvodu je prováděna analýza přechodových dějů, přičemž obvod je vždy zatížen jednou chybou, buď 5%, 10%, 50%, nebo 75% odchylka od jmenovité hodnoty. 5% a 10% odchylky odpovídají obvodům bez chyby (ošetření tolerance součástek dané výrobcem), naopak 50% a 75% odchylka značí stav poruchy. Výsledky simulací jsou poté použity k určení působení chyby (z angl. fault coverage).

Počet prvků testovací množiny je dán počtem prvků v tréninkové množině, ke kterým se připočítá počet kombinací pro námi zvolené odchylky všech obvodových prvků. Tento součet je v našem případě 188 prvků.

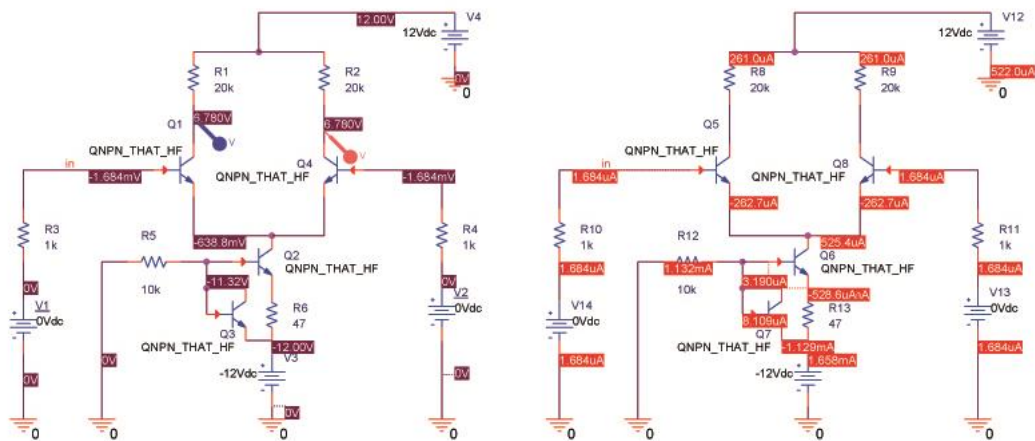
Výhody této metody zahrnují skutečnost, že není potřeba žádných uzlových napětí pro detekci zkratů a rozpojení v obvodu a také možnost detekce vícenásobných chyb. Použitý je pouze jeden testovací vstupní signál. Trénink neuronové sítě a výběr tréninkových množin trvá určitou dobu, ale poté co se dokončí, probíhá klasifikace v reálném čase. V případě nízkého působení poruch je možné zvýšit jejich působení zavedením špatně klasifikovaných obvodových reakcí do tréninkové množiny a opětovně trénovat neuronovou síť s novou tréninkovou množinou. Hlavní výhodou tohoto řešení je, že tento způsob může rozlišovat mezi chybami způsobenými změnou parametru velmi efektivně. Také je efektivní pro detekci vícenásobných poruch stejně jako chyb, které nejsou obsaženy v tréninkové množině.

## 4 PRAKTICKÉ TESTOVÁNÍ EL. OBVODŮ

Tato poslední kapitola bude obsahovat průběh praktického testování spolu s měřeními i simulovanými daty, které budou následně srovnávány. Testovací zapojení budeme zkoumat ve všech zkoumat v oblasti frekvenční, časové i stejnosměrné. Ve všech těchto uvedených oblastech budeme zkoumat vliv parametrických a těžkých poruch na činnost obvodu a diskutovat, zdali reálná reakce analogového obvodu je v souladu s předpokladem získaným simulací v programu OrCAD PSpice.

### 4.1 Popis testovacího obvodu

Pro účely praktického testování výše popsaných principů byl navržen přípravek vycházející z topologie diferenčního zesilovače, který je základním prvkem architektury operačních zesilovačů. Navržený proudový zdroj vychází z modelů Widlarova proudového zdroje, který byl dle [17] hodnocen jako jeden z nejvhodnějších v tomto druhu zesilovače. Schéma zapojení spolu se stejnosměrnými (DC) parametry obvodu je vyobrazeno na obr. 4.1.



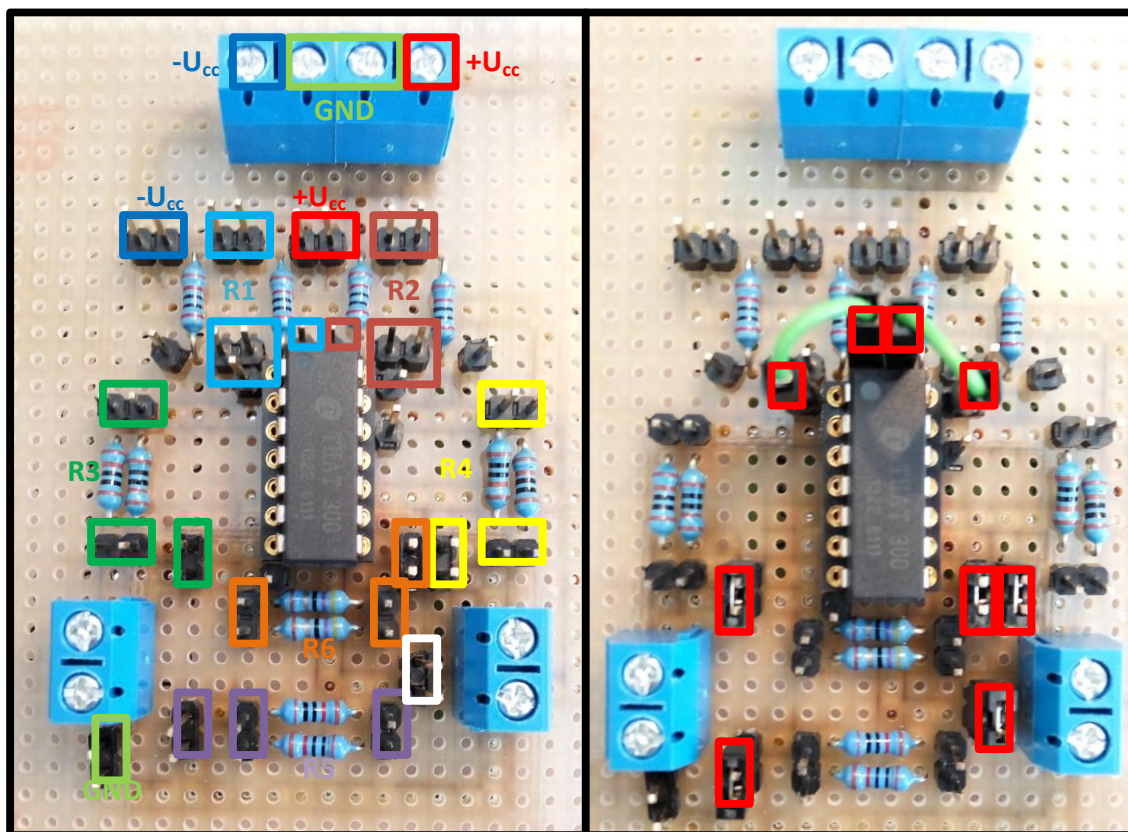
Obr. 4.1: Schéma zapojení diferenčního zesilovače spolu se stejnosměrnými poměry

**Tab 4.1:** Použité součástky (BOM)

Označení	Součástka
R1, R2	Rezistor 20 k $\Omega$
R3, R4	Rezistor 1 k $\Omega$
R5	Rezistor 10 k $\Omega$
R6	Rezistor 47 $\Omega$
Q1, Q2, Q3, Q4	Bipolární tranzistorové pole <i>THAT 300</i>

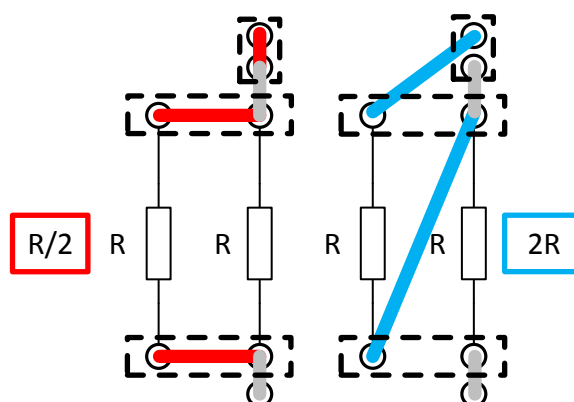
Z obrázku je zřejmé, že je obvod zkonstruován ze čtveřice bipolárních tranzistorů s NPN vodivostí. S výhodou zde bylo použito komerční tranzistorové pole vyrobené firmou THAT Corporation s parametry uvedenými v [19]. Tento obvod je vybaven čtveřicí tranzistorů umístěných na společném polovodičovém substrátu. Primárně je toto pole využíváno pro aplikace vyžadující nízkošumové tranzistory, avšak v této práci jej využívám zejména z důvodu, že se jedná jedny z komerčně nejdostupnějších tranzistorových polí, které nejsou primárně určeny pouze ke spínacím aplikacím. Všechny použité součástky jsou přehledně uspořádány v tabulce 4.1. V reálném přípravku se však vyskytuje dvojnásobný počet rezistorů z důvodů popsanych níže.

Z této čtveřice tranzistorů jsou dva (Q2 a Q3, nebo Q6 a Q7) použity pro zkonstruování Widlarova proudového zdroje se jmenovitým proudem 525,4  $\mu A$ . Další dvojice (Q1 a Q4, nebo Q5 a Q8) je poté využita ke zkonstruování diferenčního páru, který je základním stavebním prvkem diferenčních zesilovačů. Dále ve schématu vidíme několik pasivních prvků, rezistorů. Zejména rezistorem R6, respektive R13 definujeme výstupní proud proudového zdroje, který má značný vliv na parametry zesilovače. Fotografie měřícího přípravku se nachází na obr. 4.2.



Obr. 4.2: Fotografie měřícího přípravku

V pravé části fotografie vidíme zapojení obvodu pro jmenovitý stav, tzn. stav, kdy hodnoty parametrů jednotlivých obvodových prvků jsou rovny jejich jmenovitým hodnotám. V levé části je poté vyobrazen význam jednotlivých pinů, které je možno různě propojovat, jak je naznačeno na obr. 4.3. Na tomto obrázku můžeme v levé části pozorovat paralelní propojení rezistorů (propojky jsou označeny červeně), kterým získáme poloviční hodnotu odporu. Naproti tomu v pravé části (modré propojky) označují sériové spojení, kterým dosáhneme dvojnásobku jmenovité hodnoty rezistivity.



Obr. 4.3: Způsob propojení propojek pro získání  $2R$  a  $R/2$

Jak je zřejmé podle schématu, pomocí přípravku lze sledovat chování obvodu pouze při několika poruchových situacích, které však dokážou utvořit ucelenou představu o chování obvodu v případě poruchy. Chování elektronického obvodu je možno sledovat při poklesu parametru obvodového prvku na polovinu jmenovité hodnoty, což je provedeno paralelním uspořádáním dvojice součástek, nebo naopak při nárůstu parametru na dvojnásobek jmenovité hodnoty, což je reprezentováno sériovým spojením dvojice totožných součástek. Před začátkem analýzy byly také kontrolně změřeny hodnoty jednotlivých odporů pro zjištění tolerančních mezí. Jejich hodnoty jsou zapsány v tabulce 4.2.

**Tab 4.2:** Změřené hodnoty odporu v jednotlivých testovacích uzlech

Rezistor	Jmenovitý stav [Ω]	Paralelní spojení [Ω]	Sériové spojení [Ω]
<b>R1</b>	20030	10010	40000
<b>R2</b>	19990	10000	39900
<b>R3</b>	1000	500	1998
<b>R4</b>	999	500	1998
<b>R5</b>	10000	5010	20040
<b>R6</b>	47,3	23,7	94,4

**Tab 4.3:** Popis chybových scénářů

Obvodový prvek	Číslo chybového scénáře	Popis chybového scénáře
<b>R1</b>	1	Nárůst na dvojnásobek jmenovité hodnoty
	2	Pokles na polovinu jmenovité hodnoty
<b>R2</b>	3	Nárůst na dvojnásobek jmenovité hodnoty
	4	Pokles na polovinu jmenovité hodnoty
<b>R3</b>	5	Nárůst na dvojnásobek jmenovité hodnoty
	6	Pokles na polovinu jmenovité hodnoty
<b>R4</b>	7	Nárůst na dvojnásobek jmenovité hodnoty
	8	Pokles na polovinu jmenovité hodnoty
<b>R5</b>	9	Nárůst na dvojnásobek jmenovité hodnoty
	10	Pokles na polovinu jmenovité hodnoty
<b>R6</b>	11	Nárůst na dvojnásobek jmenovité hodnoty
	12	Pokles na polovinu jmenovité hodnoty

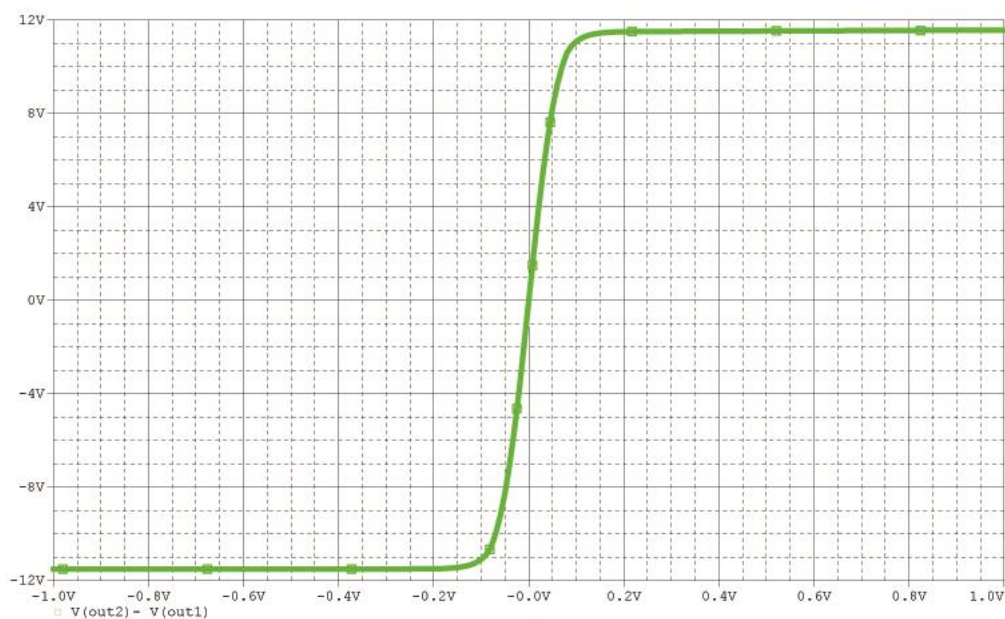


Jak již bylo řečeno, před započítím jakékoliv diagnostiky elektronických obvodů je zapotřebí přesně definovat jaké poruchové scénáře budeme analyzovat. Samozřejmě zde platí rovnost, že čím více poruchových situací budeme brát v úvahu, tím dokonalejší bude naše diagnostika. V tabulce 4.3 se tedy nachází popis jednotlivých chyb, které budeme v našich analýzách zkoumat. Každému poruchovému scénáři bylo také přiděleno číslo pro jeho jednoznačnou identifikaci. Tyto chybové scénáře byly zvoleny pro jejich jednoduchou implementaci na měřicím přípravku. Předpoklady získané průvodními simulacemi naznačují, že by se mělo jednat o dostatečně obsáhlou testovací množinu.

## 4.2 Diagnostika ve stejnosměrné oblasti

Z mých poznatků o analýzách obvodu v DC oblasti vyplývá, že velmi důležitá je znalost topologie zkoumaného elektronického obvodu spolu s chováním jednotlivých obvodových komponent. Ve stejnosměrné oblasti lze postupovat dle dříve uvedených postupů, kde zkoumáme uzlová napětí v testovacích bodech při určitých vstupních podmínkách, které by měly zvýraznit poruchové chování obvodu pro dosažení dostatečného stupně izolace.

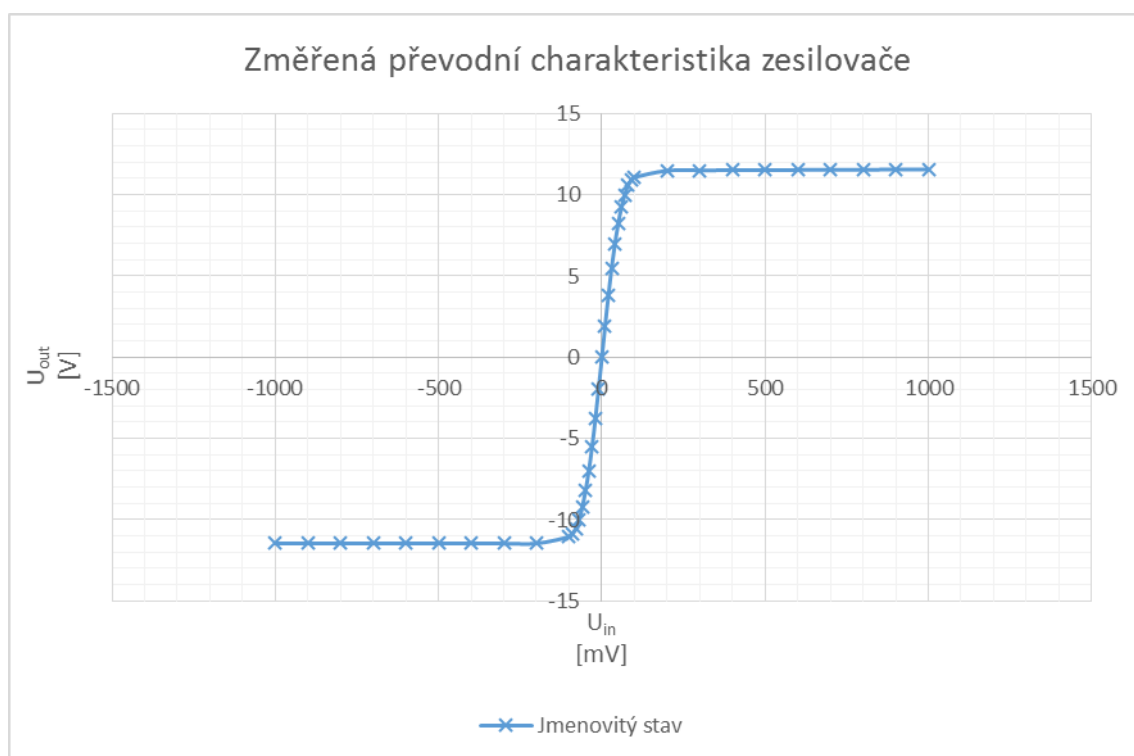
V případě diagnostiky zesilovačů, obzvlášť takových jednoduchých struktur, je ale účinnější a efektivnější pozorovat změny v převodní charakteristice. Převodní charakteristiku idealizovaného modelu diferenčního zesilovače ze simulačního prostředí PSpice můžeme pozorovat na obr. 4.3. Pro vyobrazení kompletního průběhu je zapotřebí odečíst příspěvky jednotlivých výstupů zařízení. Toto lze však manuálně provést pouze při analýzách v DC oblasti. Pro frekvenční analýzu bude navržen obvod, který se bude o toto zpracování signálu starat.



**Obr. 4.4:** Převodní charakteristika diferenčního zesilovače

Tato charakteristika odpovídá chování výstupu zařízení na základě změny hodnoty

napětí na jeho vstupu. V našem případě jsme rozmítali hodnotu napětí stejnosměrného zdroje V1 mezi hodnotami  $\pm 1$  V a pozorovali změnu napětí na výstupu. Při tomto jsme ponechali zdroj V2 uzemněn. Diferenční zesilovač, podobně jako operační zesilovač, mění svou hodnotu v mezích napájecích napětí, které jsou v případě analyzovaného měřicího přípravku  $\pm 15$  V. Jak můžeme vidět, výstupní napětí se k těmto mezím pouze blíží. To je způsobeno jak nastavením pracovních bodů diferenčního páru tranzistorů, tak nastavením proudu Widlarova proudového zdroje. Jako zkoumané parametry z této charakteristiky se nabízí rozkmit výstupních napětí  $U_{p-p}$ , strmost převodní charakteristiky  $s$ , případně lze také pozorovat napěťový posun (hodnota napětí při nulovém vstupním napětí) nebo také jiné deformace této charakteristiky.



**Obr. 4.5:** Změřená převodní charakteristika diferenčního zesilovače

Na obrázku 4.5 je vyobrazen graf změřené převodní charakteristiky zkonstruovaného měřicího přípravku. Na grafu lze pozorovat, že vyobrazený jmenovitý průběh je téměř totožný s průběhem simulačním, který lze pozorovat na obrázku 4.4. Z důvodu přehlednosti nejsou zkoumané vlastnosti vyobrazeny v grafu, podobně jako je tomu na obrázku výše, ale nacházejí se v tabulce 4.4. Z hodnot uvedených v tabulce je možno statisticky stanovit, jaká je možnost detekce a lokalizace jednotlivých poruch. Celkové výsledky měření jsou uvedeny v příloze A tohoto dokumentu.

Pokud údaje v tabulce porovnáme ze simulacemi zjistíme, že odchylka hodnot měřených a simulovaných je minimální. Proto lze říci, že pomocí pokročilých funkcí (analýza Monte Carlo) vhodných simulačních softwarů, jako je například OrCAD PSpice, je možné získat data, která se potom použijí ke konstrukci slovníku poruch, případně pro trénink množin umělých neuronových sítí.

**Tab 4.4:** Parametry převodní charakteristiky

Č. chybového scénáře	Rozkmit napětí [V]	Strmost přechodu [-]	Posun napětí [V]	Deformace křivky
<b>Jmenovitý stav</b>	23,03	185,80	0,01	NE
<b>1</b>	26,38	247,05	5,25	ANO
<b>2</b>	17,08	136,14	-2,82	NE
<b>3</b>	26,72	255,91	-5,25	ANO
<b>4</b>	17,09	138,02	2,82	NE
<b>5</b>	23,01	172,64	-0,35	NE
<b>6</b>	22,99	177,13	0,19	NE
<b>7</b>	22,99	170,34	0,35	NE
<b>8</b>	23,02	181,97	-0,18	NE
<b>9</b>	15,56	128,65	0,01	NE
<b>10</b>	30,18	241,42	0,013	NE
<b>11</b>	15,29	126,95	0,01	NE
<b>12</b>	30,16	242,42	0,01	NE

Ve složitějších systémech elektronických obvodů, kde nejsme schopni jednoznačně určit, o jakou poruchu z naší množiny poruchových scénářů se jedná, slouží tato získaná data jako vstup zařízení ATE (z angl. Automatic test equipment) popsanou v [8]. Toto zařízení je pak schopné automaticky určit, zdali obvod pracuje správně.

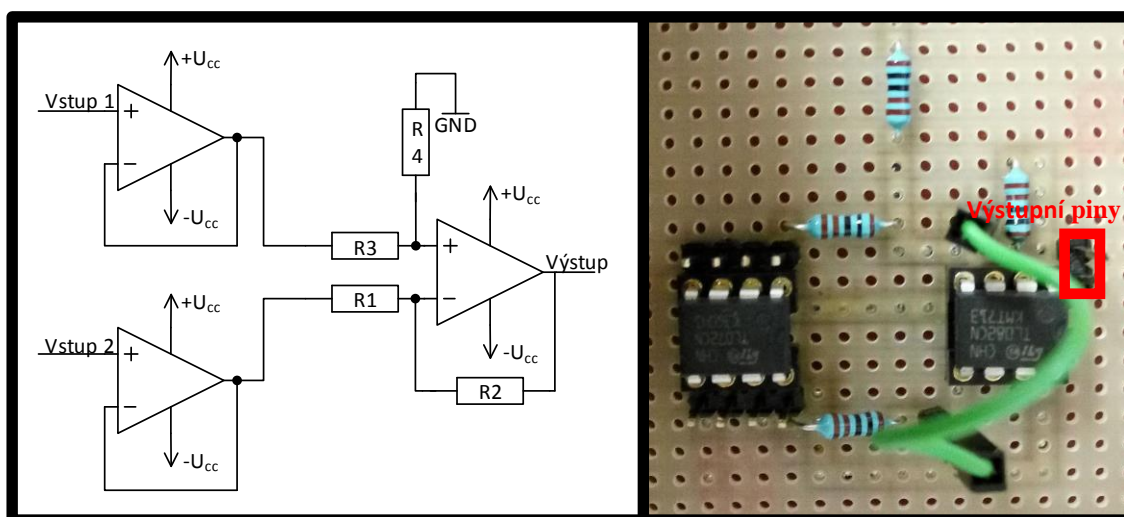
Z tabulky je také patrné, že pomocí této analýzy jsou nejobtížněji detekovatelné poruchové scénáře 5 až 8. Tyto poruchové stavy souvisí s nastavováním pracovních bodů (pomocí proudů do báze) tranzistorů použitých v diferenčním páru. Tato skutečnost potvrzuje skutečnost, že daný obvod má řádně zabezpečen pracovní bod a na změnu těchto parametrů bázevých rezistorů není citlivý. Pro spolehlivější detekci těchto chyb by tedy bylo zapotřebí měřit charakteristika v dalších testovacích uzlech, nebo využít jinou diagnostickou metodu.

### 4.3 Diagnostika ve frekvenční oblasti

Vlastnosti elektronických obvodů ve frekvenční oblasti jsou důležitými parametry každého elektronického obvodu. Svou významnou roli hrají zejména při konstrukcích analogových filtrů, kde je důležitým parametrem napěťový přenos  $K_U$ , udávaný v decibelech (dB), na určitém, námi zvoleném kmitočtu. Však také v konstrukcích zesilovačů jsou většinou zadány, mimo jiné, parametry na šířku pásma, při kterém má zesilovač požadované zesílení  $A_U$ . Proto v analýzách spolehlivosti můžeme také zkoumat parametry dané frekvenční charakteristikou měřícího přípravku podobně jako je tomu v [18].

#### 4.3.1 Obvod pro úpravu výstupních signálů diferenčního zesilovače

Z důvodů symetrizace výstupu je zapotřebí na oba výstupy diferenčního zesilovače připojit další rozdílový zesilovač, pomocí kterého získáme jeden jediný výstup. Tento rozdílový zesilovač je však sestaven z operačních zesilovačů, jenž mají nastaven jednotkový přenos.



Obr. 4.6: Schéma zapojení diferenčního zesilovače z OZ spolu s fotografií řešení

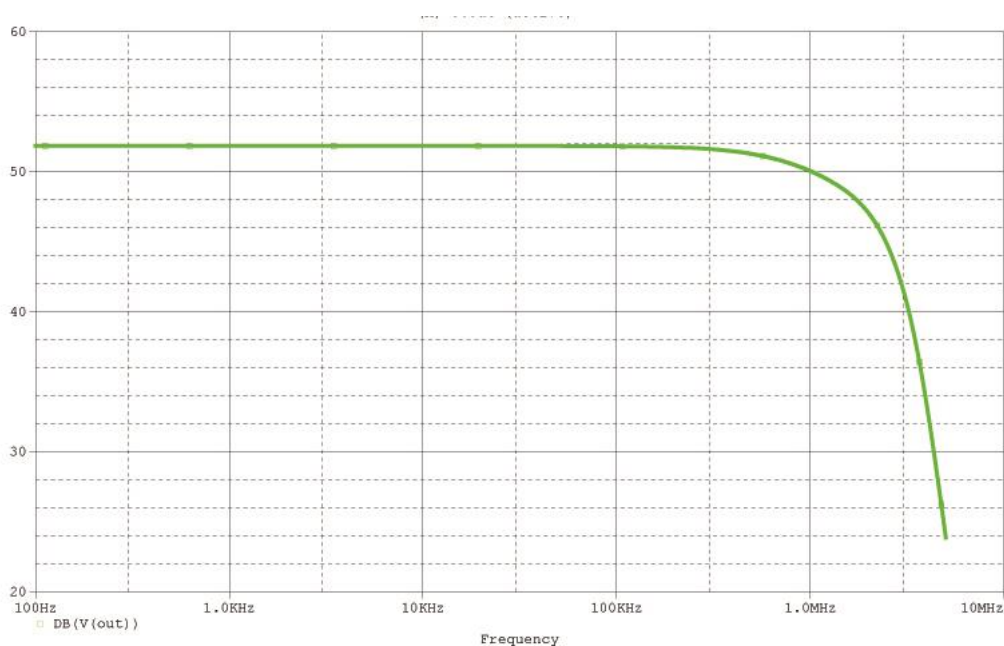
$$A_U = 0,5 \cdot \left( \left( \frac{R_1 + R_2}{R_1} \cdot \frac{R_4}{R_3 + R_4} \right) + \frac{R_2}{R_1} \right) \quad (4.1)$$

Na obrázku 4.6 je v jeho levé části vyobrazeno schéma zapojení rozdílového zesilovače, který má na své vstupy připojeny napěťové sledovače, které umožňují napěťové oddělení výstupů. Rozdílový člen poté provede rozdíl těchto dvou signálů a přivede nám je na výstup.

Přenos tohoto zesilovače je závislý pouze na 4 rezistorech použitých v tomto zapojení. Ze vztahu 4.1 plyne, že pokud zvolíme všem těmto odporům stejnou hodnotu, získáme požadované jednotkové zesílení. V našem případě jsme zvolili hodnotu  $1\text{ k}\Omega$ , která byla volena s ohledem na vysokofrekvenční parametry obvodu.

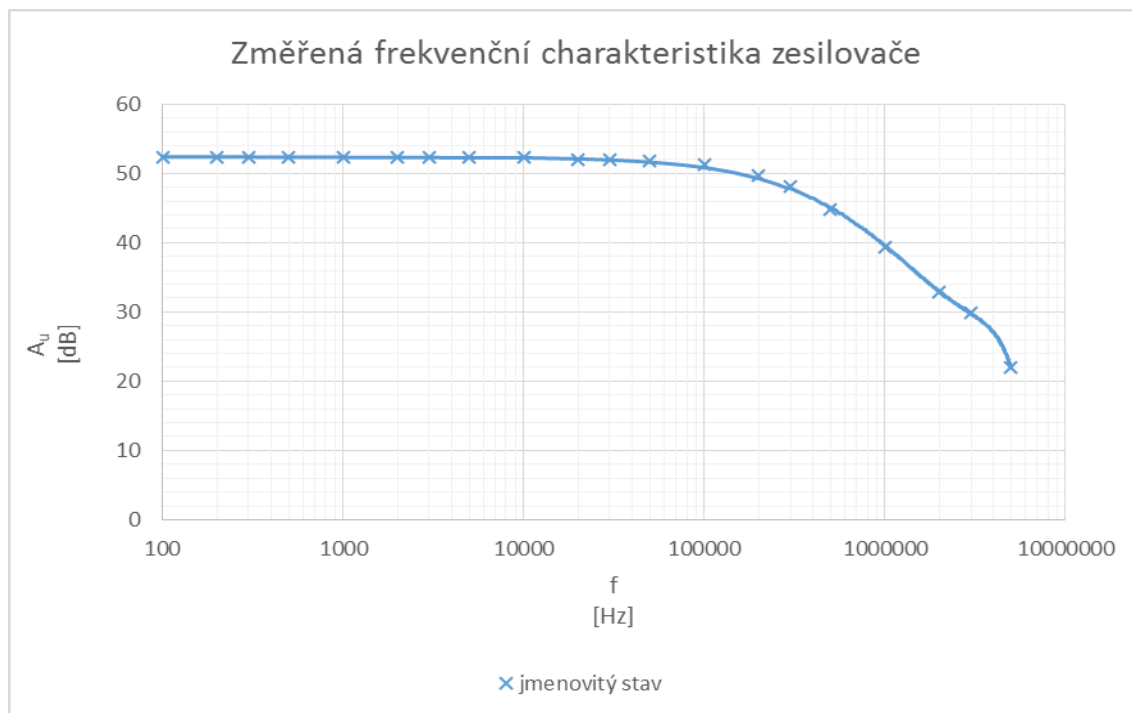
### 4.3.2 Simulace a vlastní měření

Při měření kmitočtových charakteristik budu vycházet ze simulací. Na vstup zesilovače připojíme zdroj VAC, který budeme rozmítat v rozsahu  $100\text{ Hz}$  až  $5\text{ MHz}$ . Přitom oba výstupy diferenčního zesilovače budou připojeny k obvodu (popisovaném v předchozí kapitole), který provede rozdíl těchto napětí a přivede je na jeho výstupní piny. Simulační průběh pro jmenovitý stav diferenčního zesilovače je zobrazen na obrázku 4.7.



**Obr. 4.7:** Simulace diferenčního zesilovače ve frekvenční oblasti

Naproti tomuto je na obrázku 4.8 vykreslena reálně naměřená frekvenční charakteristika. Opět z důvodů zjednodušení je v obou grafech vykreslena pouze křivka pro jmenovitý stav obvodu. Na první pohled se obě charakteristiky mohou zdát podobné, avšak při reálném měření poruchových situací docházelo ke značným odchylkám mezi simulovanými a měřenými průběhy. Tato skutečnost může být způsobena nedokonalostí modelu tranzistorového pole, který pravděpodobně není optimalizován pro analýzu ve frekvenční oblasti.



Obr. 4.8: Změřená frekvenční charakteristika diferenčního zesilovače

Tab 4.5: Napěťový přenos pro soubor vybraných kmitočtů

Č. poruchového scénáře	Napěťový přenos na f = 100 Hz	Napěťový přenos na f = 10 kHz	Napěťový přenos na f = 100 kHz	Napěťový přenos na f = 1 Mhz	Napěťový přenos na f = 5 MHz
<b>Jmenovitý stav</b>	52,3084	52,3084	51,3346	39,4394	21,9382
1	54,8545	54,7597	53,4770	33,4188	23,8764
2	48,1732	48,0658	47,5132	37,8530	15,9176
3	54,7597	54,6559	53,5338	39,4394	21,9382
4	49,1258	49,0295	48,4845	38,8401	20,7803
5	48,8840	48,6849	48,2793	38,1964	20,1335
6	54,8545	54,7597	53,6474	40,5265	28,4024
7	52,1758	52,1082	50,9579	37,5012	21,9382
8	52,2429	52,1758	51,6241	40,7803	23,8624
9	52,1758	52,0411	50,8813	37,5012	21,9382
10	52,3084	52,1758	51,6241	40,7803	25,4600
11	48,7866	48,6849	48,2793	38,0291	20,7803
12	54,8072	54,7597	53,6474	40,5265	25,4600

V tabulce 4.5 jsou uvedeny přenosy na určitých frekvencích, které jsou součástí souboru testovacích kmitočtů. Pro tuto analýzu byla vybrána testovací množina  $\{100 \text{ Hz}; 10 \text{ kHz}; 100 \text{ kHz}; 1 \text{ MHz}; 5 \text{ MHz}\}$ . Hodnoty pro celé frekvenční spektrum jsou obsahem přílohy B. V některých případech docházelo také k tvarovému zkreslení výstupního signálu, výhradně při změnách parametru kolektorových odporů diferenčního zesilovače. Tato skutečnost měla pravděpodobně co dočinění s výstupním diferenčním obvodem, který nebyl schopen zpracovat signálový rozkmit výstupních napětí analyzovaného zesilovače.

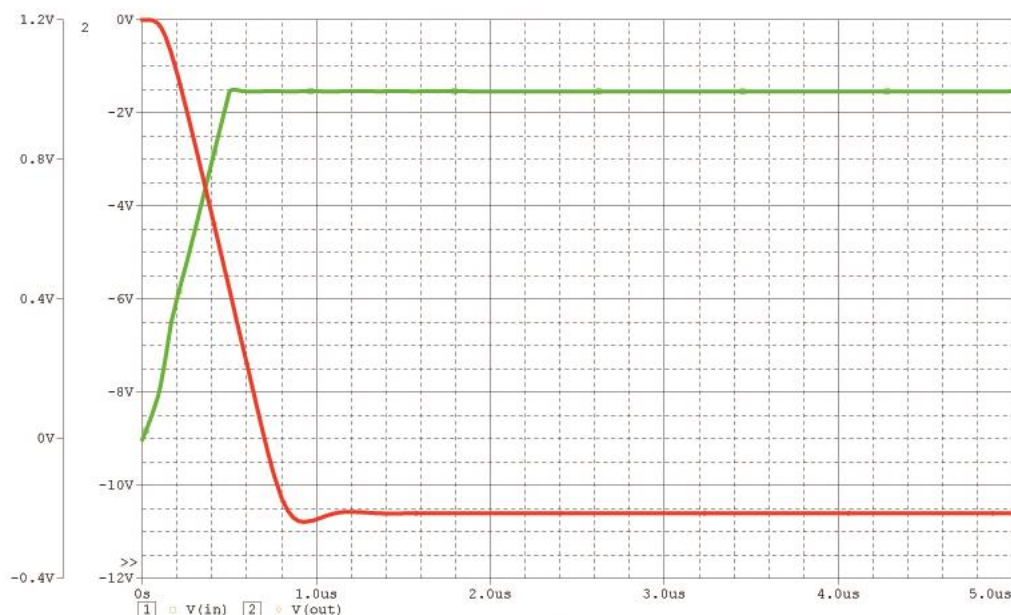
Z tabulky lze také vyčíst, že zesílení zesilovače  $A_U$  je mezi frekvencemi  $100 \text{ Hz}$  a  $100 \text{ kHz}$  takřka stabilní. Poté dochází k postupnému snižování zesílení. Pokud hodnoty v tabulkách vztahujeme k hodnotě jmenovité, zjistíme, že každý zásah poruchy (vyjma scénářů 7 až 10) lze jednoznačně detekovat, avšak obtížněji lokalizovat. Obtížnější lokalizace je způsobená výhradně symetrií topologie zkoumaného zesilovače.

Analýzy v kmitočtové oblasti jsou z hlediska měření výrazně náročnější než v DC oblasti. Má však své opodstatnění. Například v diagnostikách oscilátorů, jako je tomu v [18] je zásadní metodou diagnostiky právě ta využívající kmitočtovou oblast. V případech mnou analyzovaných poruchových scénářů však nedochází k žádným nesrovnalostem ve spektru signálu. Proto je při analýze tohoto typu diferenčního zesilovače výhodnější vycházet ze stejnosměrné převodní charakteristiky.

## 4.4 . Diagnostika v časové oblasti

Analýzu v časové oblasti budeme provádět podobně jako v případě [11] jen následně nebude použito klasifikačních radiálně bázových funkcí. V takto jednoduchých strukturách (jako je náš analyzovaný obvod) jsme schopni pomocí jednoduchých statistických metod určit, zdali je obvod zatížen poruchou a následně vadnou součástku lokalizovat, pokud budeme disponovat dostatečným souborem dat, získaných simulacemi analyzovaného elektronického obvodu.

Jak již bylo zmíněno, diagnostika analogových obvodů v časové oblasti probíhá pomocí analýzy chování obvodu na jednotlivé vstupní podmínky. Oblíbeným testovacím signálem použitým v [12] je například jednotkový skok, který bude použit i zde. Odezvu na tento typ vstupního signálu vidíme na obrázku 4.9, kde zeleně je označen právě průběh dříve avizovaného vstupního podmětu s dobou náběžné hrany  $500 \text{ ns}$  a červeně je označen výstupní signál diferenčního zesilovače.



**Obr. 4.9:** Simulace odezvy zesilovače na jednotkový skok

Jak bylo dříve uvedeno v teoretické části, pro analýzu v časové oblasti je zapotřebí určit parametry, které budou v signálovém průběhu zkoumány. Tyto parametry bývají z pravidla určeny ze simulačních průběhů. Ze simulačních průběhů se nabízejí uvedené vlastnosti (označeny velkým písmenem  $A$  v souladu s teoretickým úvodem):

- $A_1$  ustálená hodnota napětí [V]
- $A_2$  velikost napětí prvního překmitu (minimum napětí) [V]
- $A_3$  rozdíl napětí prvních dvou extrémů [V]
- $A_4$  doba ustálení [ $\mu$ s]

Je samozřejmé, že pro danou aplikaci by bylo možno vybrat mnohem více testovacích vlastností, avšak z důvodu jednoduchosti celé obvodové struktury a výsledků simulace, které nepředpokládají výraznější přechodové jevy, se zdá být tato čtveřice vlastností zcela dostačující. Uvedené vlastnosti  $A$  budou simulovány pro všech 12 poruchových situací, které jsou uvedeny v úvodu této kapitoly.

V tabulce 4.6 jsou uvedeny velikosti jednotlivých vlastností pro všechny naše zkoumané chybové scénáře. Je nutno poznamenat, že veškeré hodnoty jsou pouze získány ze simulačního softwaru, jelikož praktické měření časové oblasti se z časových důvodů nestihlo. Avšak ze simulačních průběhů lze poznamenat, že z množiny výsledků lze jednoznačně detekovat pouze mizivé procento poruch. Analýzu v časové oblasti lze z těchto důvodů klasifikovat jako nejméně vhodnou pro analýzu diferenčního zesilovače diagnostikovaného v této práci.



**Tab 4.6:** *Výsledky měření simulačních průběhů*

č. poruchového scénáře	A <sub>1</sub> [V]	A <sub>2</sub> [V]	A <sub>3</sub> [V]	A <sub>4</sub> [μs]
<b>Jmenovitý stav</b>	-10,60	-10,78	0,20	1,55
<b>1</b>	-13,45	-	-	0,77
<b>2</b>	-4,55	-4,76	0,21	0,88
<b>3</b>	-10,60	-10,79	0,16	1,70
<b>4</b>	-10,60	-10,87	0,32	1,19
<b>5</b>	-10,59	-10,80	0,54	1,08
<b>6</b>	-10,56	-10,79	0,21	1,52
<b>7</b>	-10,60	-10,78	0,21	1,53
<b>8</b>	-10,57	-10,79	0,21	1,07
<b>9</b>	-6,85	-7,10	0,27	1,03
<b>10</b>	-13,30	-13,42	0,12	1,39
<b>11</b>	-6,71	-6,95	0,26	1,01
<b>12</b>	-13,31	-13,42	0,12	1,65

## 5 ZÁVĚR

Tato diplomová práce popisuje, simuluje a reálně ověřuje základní principy pro analýzu analogových elektronických obvodů. V úvodní kapitole této práce se postupně od realizace chybového modelu a klasifikací poruch spolu s popisem jednotlivých druhů poruch dostáváme k základním principům testování analogových obvodů.

Navazující kapitola je věnována typickým algoritmům řešení analogových obvodů v různých oblastech výzkumu. Je zde popsána průběh analýzy ve frekvenční oblasti spolu a analýzou testovatelnosti a výběrem testovacích kmitočtů. Také zde můžeme nalézt průběh analýzy v DC oblasti, která je význačná tvořením tzv. slovníku poruch a v poslední řadě zde nalzáme také princip testování v časové oblasti, kde je význačné použití testovacích funkcí  $A$ .

Další kapitola je význačná popisem reálných metod, které jsou vysvětlovány na reálných obvodových aplikacích. Byly vybrány dvě velmi zajímavé, ale taky poněkud složité metody. Pro metodu podpůrných vektorů jsem provedl pouze základní simulace Monte Carlo, která je zde pouze měřítkem pro klasifikaci obvodových stavů. Další analýzou byla analýza využívající metodu neuronových sítí, která vychází z frekvenční i časové oblasti. Zde jsem dosáhl jak vytvoření tzv. tréninkové množiny tak klasifikace pomocí frekvenční oblasti.

Obě tyto metody disponují velkou účinností pro nalézání chyb. Pro metodu SVN je však velkým rozdílem jestli potřebujeme detekovat poruchy parametrické nebo fatální, jelikož pro parametrické chyby nedosahuje velkých úspěšností jak detekce, tak lokalizace. Naopak metoda založená na principu neuronových polí je efektivní pro detekci jak chyb parametrických tak fatálních.

V poslední a taktéž nejrozsáhlejší kapitole této práce je popisováno praktické testování obvodu diferenčního zesilovače realizovaného pomocí tranzistorového pole firmy THAT Corporation v jednotlivých oblastech. Nejprve je zde stručně popsán vyrobený měřicí přípravek, na kterém je celé praktické testování realizováno. Dále jsou zde uvedeny námi analyzované chybové scénáře spolu s vysvětlením jejich výběru.

V následujících podkapitolách jsou uvedeny konkrétní simulované průběhy v uvedených oblastech zájmu, přičemž frekvenční a DC oblast je doplněná o žádané produkty praktických testů. V časové oblasti bohužel nebylo z časových důvodů možné praktické testování realizovat.

Závěrem lze z jistotou říci, že pro náš testovací přípravek je nejlepší diagnostikovat ve stejnosměrné oblasti, kde dochází oproti oblasti frekvenční k různorodým obvodovým reakcím. Tato různorodost způsobuje zvýšení procentuální úspěšnosti detekci i lokalizaci poruch. Je nutno však mít na paměti, že diagnostika v DC oblasti je vhodná pouze pro obvody, ve kterých se nepředpokládá vznik dynamických chyb, které vznikají například u klopných obvodů. Lze tedy tvrdit, že konkrétní diagnostická metoda by měla být vybrána s ohledem na elektronický obvod, který je v plánu testovat.

# LITERATURA

- [1] SUN, Y. *Test and Diagnosis of Analogue, Mixed-Signal and RF Integrated Circuits: the system on chip approach*. London: IET Publishing, 2008. 416 s. ISBN: 978-0-8634-1745-0.
- [2] KABISATPATHY, P., BARUA, A., SINHA, S. *Fault Diagnosis of Analog Integrated Circuits (Frontiers in Electronic Testing)*. Springer, 2005. 192 s. ISBN: 978-0-3872-5742-6.
- [3] KINCL, Zdeněk. *Methods for Testing of Analog Circuits: doctoral thesis*. Brno: Brno University of Technology, Faculty of Electrical Engineering and Communication, Department of Radio Electronics, 2013. 150 s.
- [4] SLAMANI, M., KAMINSKA, B. Analog circuit fault diagnosis based on sensitivity computation and functional testing. *IEEE Design & Test of Computers*, 1993 vol. 9, no. 1. strany 30-39. ISSN: 0098-4094.
- [5] HUERTAS, J.L. Test and design for testability of analog and mixed-signal integrated circuits: theoretical basis and pragmatical approaches. In *Proceedings of European Conference on Circuit Theory and Design (ECCTD 1993)*. Davos, Switzerland, 1993, s. 75-151. ISBN: 978-0-4448-1664
- [6] VDOLEČEK, František. *SPOLEHLIVOST A TECHNICKÁ DIAGNOSTIKA* [online]. Brno, 2002, 2002 [cit. 2015-12-16]. Dostupné z: <http://autnt.fme.vutbr.cz/lab/a1-731a/FSD.pdf>. Vysoké učení technické v Brně Fakulta strojního inženýrství Ústav automatizace a informatiky.
- [7] BANDLER, J.W., SALAMA, A.E. Fault diagnosis of analog circuits. In *Proceedings of the IEEE*, vol. 73, no. 8, 1985. s. 1279-1325. ISSN: 0018-9219.
- [8] HOCHWALD, W., BASTIAN, J. D. DC Approach for Analog Fault Dictionary Determination. *IEEE Transactions on circuits and systems*, 1979 vol. 26, no. 7. s. 523-529. ISSN: 0098-4094.
- [9] DUNN, W.L., SHULTIS, J.K. *Exploring Monte Carlo Methods*. Elsevier Science Publishing, 2011, 398 s. ISBN: 978-0-4445-1575-9.
- [10] Bernhard Schölkopf, Alex Smola: *Learning with Kernels: Support Vector Machines, Regularization, Optimization, and Beyond (Adaptive Computation and Machine Learning)*, MIT Press, Cambridge, MA, 2002, ISBN 0-262-19475-9
- [11] GRZECHCA, D., RUTKOWSKI, J. *FAULT DIAGNOSIS IN ANALOG ELECTRONIC CIRCUITS – THE SVM APPROACH* [online]. Gliwice, Poland, 2009, 2009-12-11 [cit. 2015-12-16]. Dostupné z: [http://metrology.pg.gda.pl/full/2009/M%26MS\\_2009\\_583.pdf](http://metrology.pg.gda.pl/full/2009/M%26MS_2009_583.pdf). Silesian University of Technology, Institute of Electronics, Division of Circuit and Signal Theory.

- [12] RATHINAM, A., RAGHAVAN R., VENKATRAMAN R. *International Journal of Computer Applications (0975 - 8887) Volume 1 – No. 27: Fault Diagnosis in Analog Integrated Circuits Using Artificial Neural Networks* [online]. Indie, 2010, 2010 [cit. 2015-12-16]. Dostupné z: <http://citeseerx.ist.psu.edu/viewdoc/download?doi=10.1.1.184.4938>
- [13] PALANISWAMY, A., JAYASUMANA, A., MALAIYA, Y. K. *A Neural Network based Approach for Testing Analog Circuits with Frequency Domain Classification and Time Domain Testing* [online]. USA, 1999, 1999 [cit. 2015-12-16]. Dostupné z: [https://www.researchgate.net/profile/Yashwant\\_Malaiya/publication/251922775\\_A\\_Neural\\_Network\\_based\\_Approach\\_for\\_Testing\\_Analog\\_Circuits\\_with\\_Frequency\\_Domain\\_Classification\\_and\\_Time\\_Domain\\_Testing/links/0046352a895d73490e000000.pdf](https://www.researchgate.net/profile/Yashwant_Malaiya/publication/251922775_A_Neural_Network_based_Approach_for_Testing_Analog_Circuits_with_Frequency_Domain_Classification_and_Time_Domain_Testing/links/0046352a895d73490e000000.pdf). Department of Electrical and Computer Engineering, Colorado State University.
- [14] MICHAEL L. BUSHNELL, VISHWANI D. AGRAWAL., Michael L. Bushnell, Vishwani D. Agrawal. *Essentials of electronic testing for digital, memory, and mixed-signal VLSI circuits*. [Kindle ed.]. New York: Kluwer Academic, 2002. ISBN 9780306470400.
- [15] ATKINSON, Kendall E. *An introduction to numerical analysis*. 2nd ed. New York: Wiley, c1989. ISBN 0471624896.
- [16] *Matematická biologie: e-learningová učebnice. Matematická biologie* [online]. Brno: Institut biostatistiky a analýz LF a PřF MU, 2015 [cit. 2016-05-16]. Dostupné z: <http://portal.matematickabiologie.cz/index.php?pg=analiza-a-hodnoceni-biologickych-dat--vicerozmerne-metody-pro-analyzu-dat--klasifikace--klasifikace-pomoci-hranic-v-obrazovem-prostoru-flda-svm-linearni-a-nelinearni--metoda-podpurnych-vektoru>
- [17] VYROUBAL, P. *Diferenční zesilovace s bipolárními tranzistory*. Brno: Vysoké učení technické v Brne, Fakulta elektrotechniky a komunikačních technologií, 2009. 46 s. Vedoucí bakalářské práce RNDr. Michal Horák, CSc.
- [18] ALBERT, D., STOPJAKOVA, V. *A Influence of the oscillation frequency value on the efficiency of oscillation-based tests* [online]. Slovakia, 2015, 2015 [cit. 2016-5-18]. Dostupné z: <http://ieeexplore.ieee.org/stamp/stamp.jsp?arnumber=7011657>. Institute of Electronics and Photonics, Slovak University of Technology.
- [19] THAT Corporation. THAT 300P14-U Data-sheet. [online], listopad 2013 [citováno 18. května 2016]. Dostupné z: [http://www.thatcorp.com/datashts/THAT\\_300-Series\\_Datasheet.pdf](http://www.thatcorp.com/datashts/THAT_300-Series_Datasheet.pdf)

## A DC PŘEVODNÍ CHARAKTERISTIKY

Jmenovitý stav		1		2		3	
$U_{IN}$	$U_{OUT}$	$U_{IN}$	$U_{OUT}$	$U_{IN}$	$U_{OUT}$	$U_{IN}$	$U_{OUT}$
[mV]	[V]	[mV]	[V]	[mV]	[V]	[mV]	[V]
-1000	-11,4577	-1000	-11,4020	-1000	-11,5382	-1000	-15,4234
-800	-11,4577	-800	-11,4020	-800	-11,5382	-800	-15,4234
-600	-11,4577	-600	-11,4020	-600	-11,5382	-600	-15,4234
-500	-11,4577	-500	-11,4020	-500	-11,5382	-500	-15,4221
-400	-11,4577	-400	-11,4020	-400	-11,5382	-400	-15,3811
-300	-11,4575	-300	-11,4018	-300	-11,5380	-300	-14,8103
-200	-11,4548	-200	-11,3926	-200	-11,5294	-200	-13,4456
-100	-11,0448	-100	-10,9225	-100	-11,1395	-100	-12,2551
-90	-10,8563	-90	-10,4948	-90	-10,9637	-90	-12,0270
-80	-10,5506	-80	-9,8683	-80	-10,7168	-80	-11,9213
-70	-9,9800	-70	-9,0164	-70	-10,3736	-70	-11,8218
-60	-9,2075	-60	-7,8888	-60	-9,8785	-60	-11,7287
-50	-8,2102	-50	-6,4438	-50	-9,1255	-50	-11,6417
-40	-6,969	-40	-4,6593	-40	-8,1755	-40	-11,5582
-30	-5,4859	-30	-2,5424	-30	-7,0365	-30	-11,4681
-20	-3,7889	-20	-1,3388	-20	-5,7302	-20	-10,6618
-10	-1,9319	-10	2,4941	-10	-4,2997	-10	-7,9806
0	0,0010	0	5,2469	0	-2,8060	0	-5,2112
10	1,9533	10	8,0180	10	-1,3194	10	-2,4615
20	3,8106	20	10,7020	20	0,0902	20	1,6458
30	5,5082	30	11,4132	30	1,3641	30	2,5715
40	6,9921	40	11,4869	40	2,4620	40	4,6875
50	8,2344	50	11,5548	50	3,3669	50	6,4716
60	9,2329	60	11,6265	60	4,0829	60	7,9167
70	10,0067	70	11,7043	70	4,6295	70	9,0447
80	10,5786	80	11,7886	80	5,0014	80	9,8974
90	10,8857	90	11,8793	90	5,1653	90	10,5248
100	11,0755	100	11,9757	100	5,2668	100	10,9534
200	11,4889	200	13,1370	200	5,4830	200	11,4329
300	11,5059	300	14,3774	300	5,4917	300	11,4502
400	11,5142	400	14,9759	400	5,4958	400	11,4585
500	11,5222	500	14,9391	500	5,4999	500	11,4665
600	11,5302	600	14,8448	600	5,5039	600	11,4745
800	11,5463	800	14,6514	800	5,5120	800	11,4906
1000	11,5623	1000	14,4580	1000	5,5200	1000	11,5066

4		5		6		7	
U <sub>IN</sub>	U <sub>OUT</sub>	U <sub>IN</sub>	U <sub>OUT</sub>	U <sub>IN</sub>	U <sub>OUT</sub>	U <sub>IN</sub>	U <sub>OUT</sub>
[mV]	[V]	[mV]	[V]	[mV]	[V]	[mV]	[V]
-1000	-5,4734	-1000	-11,4577	-1000	-11,4577	-1000	-11,4574
-800	-5,4734	-800	-11,4577	-800	-11,4577	-800	-11,4574
-600	-5,4734	-600	-11,4577	-600	-11,4577	-600	-11,4574
-500	-5,4734	-500	-11,4577	-500	-11,4577	-500	-11,4574
-400	-5,4734	-400	-11,4577	-400	-11,4577	-400	-11,4574
-300	-5,4733	-300	-11,4575	-300	-11,4575	-300	-11,4572
-200	-5,4688	-200	-11,4487	-200	-11,4487	-200	-11,4468
-100	-5,2570	-100	-11,0464	-100	-11,0440	-100	-10,9788
-90	-5,1560	-90	-10,8596	-90	-10,8546	-90	-10,7592
-80	-4,9926	-80	-10,5594	-80	-10,5460	-80	-10,3605
-70	-4,6207	-70	-9,9992	-70	-9,9702	-70	-9,7221
-60	-4,0741	-60	-9,2425	-60	-9,1895	-60	-8,8867
-50	-3,3581	-50	-8,2707	-50	-8,1789	-50	-7,8302
-40	-2,4529	-40	-7,0675	-40	-6,9176	-40	-6,5434
-30	-1,3543	-30	-5,6361	-30	-5,4070	-30	-5,0375
-20	-0,0796	-20	-4,0031	-20	-3,6760	-20	-3,3460
-10	1,3313	-10	-2,2167	-10	-1,7816	-10	-1,5225
0	2,8193	0	-0,3426	0	-0,1781	0	0,3642
10	4,3147	10	1,5442	10	2,1672	10	2,2385
20	5,7468	20	3,3678	20	4,0395	20	4,0252
30	7,0550	30	5,0597	30	5,7365	30	5,6588
40	8,1959	40	6,5663	40	7,2051	40	7,0909
50	9,1478	50	7,8540	50	8,4210	50	8,2951
60	9,9028	60	8,9116	60	9,3875	60	9,2681
70	10,3998	70	9,7483	70	10,1288	70	10,0260
80	10,7446	80	10,3881	80	10,6558	80	10,5875
90	10,9930	90	10,7882	90	10,9291	90	10,8890
100	11,1701	100	11,0092	100	11,1055	100	11,0771
200	11,5696	200	11,4870	200	11,4898	200	11,4889
300	11,5863	300	11,5055	300	11,5061	300	11,5059
400	11,5946	400	11,5138	400	11,5143	400	11,5142
500	11,6026	500	11,5219	500	11,5224	500	11,5222
600	11,6107	600	11,5299	600	11,5304	600	11,5302
800	11,6267	800	11,5460	800	11,5465	800	11,5463
1000	11,6427	1000	11,5620	1000	11,5625	1000	11,5623

8		9		10		11	
U <sub>IN</sub>	U <sub>OUT</sub>	U <sub>IN</sub>	U <sub>OUT</sub>	U <sub>IN</sub>	U <sub>OUT</sub>	U <sub>IN</sub>	U <sub>OUT</sub>
[mV]	[V]	[mV]	[V]	[mV]	[V]	[mV]	[V]
-1000	-11,4579	-1000	-7,7387	-1000	-15,2062	-1000	-7,6199
-800	-11,4579	-800	-7,7387	-800	-15,2062	-800	-7,6199
-600	-11,4579	-600	-7,7387	-600	-15,2062	-600	-7,6199
-500	-11,4579	-500	-7,7387	-500	-15,2062	-500	-7,6199
-400	-11,4579	-400	-7,7387	-400	-15,2062	-400	-7,6199
-300	-11,4577	-300	-7,8386	-300	-15,2051	-300	-7,6198
-200	-11,4495	-200	-7,7332	-200	-15,1677	-200	-7,6162
-100	-11,0746	-100	-7,4858	-100	-14,8552	-100	-7,3715
-90	-10,0899	-90	-7,3716	-90	-14,7279	-90	-7,2593
-80	-10,6274	-80	-7,2071	-80	-14,2473	-80	-7,0979
-70	-10,1015	-70	-6,9612	-70	-13,3817	-70	-6,8580
-60	-9,3614	-60	-6,4980	-60	-12,2562	-60	-6,4089
-50	-8,3960	-50	-5,8319	-50	-10,8418	-50	-5,7532
-40	-7,1812	-40	-4,9845	-40	-9,1289	-40	-4,9182
-30	-5,7135	-30	-3,9497	-30	-7,1333	-30	-3,8980
-20	-4,0177	-20	-2,7429	-20	-4,8976	-20	-2,7075
-10	-2,1453	-10	-1,4038	-10	-2,4876	-10	-1,3858
0	0,1749	0	0,0076	0	0,0139	0	0,0075
10	1,8032	10	1,4191	10	2,5155	10	1,4009
20	3,6978	20	2,7586	20	4,9258	20	2,7229
30	5,4293	30	3,9658	30	7,1621	30	3,9137
40	6,9407	40	5,0014	40	9,1585	40	4,9345
50	8,2030	50	5,8497	50	10,8726	50	5,7700
60	9,2149	60	6,5166	60	12,2885	60	6,4264
70	9,9969	70	6,9806	70	13,4157	70	6,8759
80	10,574	80	7,2276	80	14,2805	80	7,1167
90	10,884	90	7,3932	90	14,5705	90	7,2790
100	11,0748	100	7,5084	100	14,6671	100	7,3919
200	11,4889	200	7,7632	200	14,9706	200	7,6402
300	11,5059	300	7,7753	300	14,9310	300	7,6502
400	11,5174	400	7,7820	400	14,8417	400	7,6549
500	11,5222	500	7,7887	500	14,7493	500	7,6595
600	11,5302	600	7,7946	600	14,6568	600	7,6641
800	11,5463	800	7,8085	800	14,4712	800	7,6733
1000	11,5623	1000	7,8217	1000	14,2853	1000	7,6825

12	
$U_{IN}$	$U_{OUT}$
[mV]	[V]
-1000	-15,2180
-800	-15,2180
-600	-15,2180
-500	-15,2180
-400	-15,2180
-300	-15,2163
-200	-15,1670
-100	-14,7490
-90	-14,6400
-80	-14,3637
-70	-13,4933
-60	-12,3553
-50	-10,9266
-40	-9,1978
-30	-7,1855
-20	-4,9325
-10	-2,5050
0	0,0140
10	2,5332
20	4,9611
30	7,2149
40	9,2283
50	10,9586
60	12,3894
70	13,5295
80	14,3170
90	14,4633
100	14,5480
200	14,9595
300	14,9485
400	14,8529
500	14,7607
600	14,6681
800	14,4827
1000	14,2970



## B FREKVENČNÍ CHARAKTERISTIKY

	jmenovitý stav		1		2		3	
f	U <sub>out</sub>	K <sub>U</sub>	U <sub>out</sub>	K <sub>U</sub>	U <sub>out</sub>	K <sub>U</sub>	U <sub>out</sub>	K <sub>U</sub>
[Hz]	[V]	[dB]	[V]	[dB]	[V]	[dB]	[V]	[dB]
100	8,2500	52,3085	11,0600	54,8545	5,1250	48,1733	10,9400	54,7597
200	8,2500	52,3085	11,0600	54,8545	5,1250	48,1733	10,9400	54,7597
300	8,2500	52,3085	11,0600	54,8545	5,1250	48,1733	10,9400	54,7597
500	8,2500	52,3085	10,9400	54,7597	5,1250	48,1733	10,8100	54,6559
1000	8,2500	52,3085	10,9400	54,7597	5,0620	48,0658	10,8100	54,6559
2000	8,2500	52,3085	10,9400	54,7597	5,0620	48,0658	10,8100	54,6559
3000	8,2500	52,3085	10,9400	54,7597	5,0620	48,0658	10,8100	54,6559
5000	8,2500	52,3085	10,9400	54,7597	5,0620	48,0658	10,8100	54,6559
10000	8,2500	52,3085	10,9400	54,7597	5,0620	48,0658	10,8100	54,6559
20000	8,0000	52,0412	10,9400	54,7597	5,0620	48,0658	10,8100	54,6559
30000	8,0000	52,0412	10,7500	54,6076	5,0000	47,9588	10,8100	54,6559
50000	7,8120	51,8346	10,5600	54,4527	4,9690	47,9048	10,4400	54,3534
100000	7,3750	51,3346	9,4380	53,4770	4,7500	47,5133	9,5000	53,5339
200000	6,1250	49,7215	6,6880	50,4853	4,1880	46,4195	6,8120	50,6449
300000	5,0620	48,0658	5,0000	47,9588	3,5940	45,0910	5,1250	48,1733
500000	3,5000	44,8608	3,3120	44,3812	2,6560	42,4640	3,3750	44,5449
1000000	1,8750	39,4394	1,7500	38,8402	1,5620	37,8530	1,8750	39,4394
2000000	0,8750	32,8196	0,9375	33,4188	0,8438	32,5042	0,8750	32,8196
3000000	0,6250	29,8970	0,5625	28,9819	0,2188	20,7803	0,6250	29,8970
5000000	0,2500	21,9382	0,3125	23,8764	0,1250	15,9176	0,2500	21,9382

	4		5		6		7	
f	U <sub>out</sub>	K <sub>U</sub>	U <sub>out</sub>	K <sub>U</sub>	U <sub>out</sub>	K <sub>U</sub>	U <sub>out</sub>	K <sub>U</sub>
[Hz]	[V]	[dB]	[V]	[dB]	[V]	[dB]	[V]	[dB]
100	5,7190	49,1258	5,5620	48,8840	11,0600	54,8545	8,1250	52,1759
200	5,6560	49,0296	5,5620	48,8840	10,9400	54,7597	8,1250	52,1759
300	5,6560	49,0296	5,5620	48,8840	10,9400	54,7597	8,1250	52,1759
500	5,6560	49,0296	5,5000	48,7867	10,9400	54,7597	8,1250	52,1759
1000	5,6560	49,0296	5,5000	48,7867	10,9400	54,7597	8,0620	52,1083
2000	5,6560	49,0296	5,5000	48,7867	10,9400	54,7597	8,0620	52,1083
3000	5,6560	49,0296	5,5000	48,7867	10,9400	54,7597	8,0620	52,1083
5000	5,6560	49,0296	5,5000	48,7867	10,9400	54,7597	8,0620	52,1083
10000	5,6560	49,0296	5,4360	48,6850	10,9400	54,7597	8,0620	52,1083
20000	5,6560	49,0296	5,4360	48,6850	10,8800	54,7120	7,8750	51,9044
30000	5,5620	48,8840	5,4360	48,6850	10,8800	54,7120	7,8750	51,9044
50000	5,5000	48,7867	5,3750	48,5870	10,5000	54,4032	7,2500	51,1862
100000	5,3120	48,4846	5,1880	48,2794	9,6250	53,6474	7,0620	50,9580
200000	4,7500	47,5133	4,6250	47,2816	7,6250	51,6242	5,5000	48,7867
300000	4,1250	46,2879	3,9380	45,8849	5,9380	49,4522	4,3120	46,6730
500000	3,1250	43,8764	2,8750	43,1522	4,0000	46,0206	2,8750	43,1522
1000000	1,7500	38,8402	1,6250	38,1965	2,1250	40,5266	1,5000	37,5012
2000000	0,8750	32,8196	0,7500	31,4806	1,0250	34,1939	1,1250	35,0025
3000000	0,5310	28,4813	0,4531	27,1033	0,6312	29,9827	0,5000	27,9588
5000000	0,2188	20,7803	0,2031	20,1336	0,5262	28,4024	0,2500	21,9382

	8		9		10		11	
f	U <sub>out</sub>	K <sub>U</sub>	U <sub>out</sub>	K <sub>U</sub>	U <sub>out</sub>	K <sub>U</sub>	U <sub>out</sub>	K <sub>U</sub>
[Hz]	[V]	[dB]	[V]	[dB]	[V]	[dB]	[V]	[dB]
100	8,1880	52,2430	8,1250	52,1759	8,2500	52,3085	5,5000	48,7867
200	8,1880	52,2430	8,0620	52,1083	8,2500	52,3085	5,5000	48,7867
300	8,1880	52,2430	8,0620	52,1083	8,2500	52,3085	5,5000	48,7867
500	8,1880	52,2430	8,0620	52,1083	8,1250	52,1759	5,5000	48,7867
1000	8,1880	52,2430	8,0620	52,1083	8,1250	52,1759	5,5000	48,7867
2000	8,1880	52,2430	8,0620	52,1083	8,1250	52,1759	5,5000	48,7867
3000	8,1880	52,2430	8,0620	52,1083	8,1250	52,1759	5,5000	48,7867
5000	8,1880	52,2430	8,0620	52,1083	8,1250	52,1759	5,4360	48,6850
10000	8,1250	52,1759	8,0000	52,0412	8,1250	52,1759	5,4360	48,6850
20000	8,0620	52,1083	7,8750	51,9044	8,1250	52,1759	5,4360	48,6850
30000	8,0620	52,1083	7,8120	51,8346	8,0620	52,1083	5,4060	48,6369
50000	7,9300	51,9649	7,6250	51,6242	7,8750	51,9044	5,3440	48,5367
100000	7,6250	51,6242	7,0000	50,8814	7,6250	51,6242	5,1880	48,2794
200000	6,5620	50,3201	5,3750	48,5870	6,5000	50,2377	4,5940	47,2232
300000	5,5620	48,8840	4,1880	46,4195	5,5620	48,8840	3,9690	45,9530
500000	4,0620	46,1542	2,7500	42,7661	4,0000	46,0206	2,8440	43,0580
1000000	2,1880	40,7803	1,5000	37,5012	2,1880	40,7803	1,5940	38,0292
2000000	1,1250	35,0025	0,8125	32,1759	1,1250	35,0025	0,7812	31,8346
3000000	0,7500	31,4806	0,5000	27,9588	0,6875	30,7249	0,5000	27,9588
5000000	0,3120	23,8625	0,2500	21,9382	0,3750	25,4600	0,2188	20,7803

12		
f	U <sub>out</sub>	K <sub>U</sub>
[Hz]	[V]	[dB]
100	11,0000	54,8073
200	10,9400	54,7597
300	10,9400	54,7597
500	10,9400	54,7597
1000	10,9400	54,7597
2000	10,9400	54,7597
3000	10,9400	54,7597
5000	10,9400	54,7597
10000	10,9400	54,7597
20000	10,8100	54,6559
30000	10,7500	54,6076
50000	10,5000	54,4032
100000	9,6250	53,6474
200000	7,6250	51,6242
300000	6,0000	49,5424
500000	4,0960	46,2266
1000000	2,1250	40,5266
2000000	1,0620	34,5019
3000000	0,6875	30,7249
5000000	0,3750	25,4600