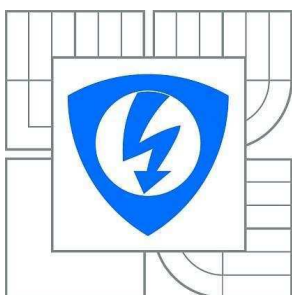


VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH  
TECHNOLOGIÍ

ÚSTAV RADIOELEKTRONIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION  
DEPARTMENT OF RADIO ELECTRONICS

## MĚŘICÍ ZESILOVAČ VYUŽÍVAJÍCÍ VEKTOROVÉ SYNCHRONNÍ DETEKCE

VECTOR PHASE-SENSITIVE MEASUREMENT AMPLIFIER

DIPLOMOVÁ PRÁCE

MASTER'S THESIS

AUTOR PRÁCE

AUTHOR

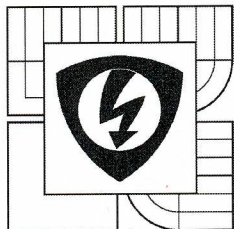
Bc. MILAN REJNUŠ

VEDOUCÍ PRÁCE

SUPERVISOR

doc. Ing. PETR DREXLER, Ph.D.

BRNO 2014



VYSOKÉ UČENÍ  
TECHNICKÉ V BRNĚ

Fakulta elektrotechniky  
a komunikačních technologií

Ústav radioelektroniky

# Diplomová práce

magisterský navazující studijní obor  
**Elektronika a sdělovací technika**

**Student:** Bc. Milan Rejnuš

**Ročník:** 2

**ID:** 125614

**Akademický rok:** 2013/14

**NÁZEV TÉMATU:**

## Měřicí zesilovač využívající vektorové synchronní detekce

### POKYNY PRO VYPRACOVÁNÍ:

Seznamte se s principy synchronní detekce signálů a jejího využití v měřicí technice. Prostudujte možné koncepty zapojení synchronních demodulátorů a potřebných souvisejících obvodů. Zaměřte se na synchronní detekci využívající vektorového vyhodnocení signálu. Navrhněte koncept a obvodové řešení demodulátoru na principu vektorové synchronní detekce.

Navrhněte související obvody vstupních zesilovačů a výstupního filtru. Pozornost věnujte všem částem obvodového řešení z pohledu minimalizace vlastního šumu zesilovače. Pro ověření dílčích částí použijte obvodového simulátoru. Realizujte navržené řešení měřicího zesilovače do podoby vhodné pro experimentální laboratorní použití. Měřením ověřte parametry realizovaného přístroje.

### DOPORUČENÁ LITERATURA:

[1] JOHNSON, M. Photodetection and Measurement: Maximizing Performance in Optical Systems. New York: McGraw-Hill, 2003.

[2] SLIFKIN, M., SCHLESINGER, A. The phase-sensitive detector. Electronics World. 1999, vol. 105, no. 1756, p. 312-319.

**Termín zadání:** 10.2.2014

**Termín odevzdání:** 23.5.2014

**Vedoucí práce:** doc. Ing. Petr Drexler, Ph.D.

**Konzultanti diplomové práce:**

  
doc. Ing. Tomáš Kratochvíl, Ph.D.  
předseda oborové rady



### UPOZORNĚNÍ:

Autor diplomové práce nesmí při vytváření diplomové práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb.

## **ABSTRAKT**

Práce shrnuje známé metody měření signálů, využívajících principu synchronní detekce. Jsou zde uvedeny jednotlivé metody a popsány jejich principy i problémy při jejich použití, případně postupy pro snížení vlivu nežádoucích jevů spojených s konkrétní metodou.

Stěžejní částí práce je návrh přístroje sloužícího jako doplněk pro zpracování a detekci výstupních signálů dané optometrické soustavy. Navrhovaný přístroj je koncipován tak, aby pracoval na principu metody synchronní detekce využívající vektorového vyhodnocení signálu, o jejíž vlastnostech, přednostech a nevýhodách je pojednáno dále.

## **KLÍČOVÁ SLOVA**

Lock-in zesilovač, fázově citlivý detektor, koherentní demodulace, kvadrurní signály, smyčka fázového závěsu.

## **ABSTRACT**

The master's thesis describes known methods of signal measurement using principle of synchronous detection. Various methods are presented, their principles are examined and the problems when using them are analyzed. Further, procedures for reduction of adverse effects are described also.

Second part of this thesis is focused on the instrument design. The instrument is intended for detection and processing of the output signals in a given optometric system. The proposed device is designed to operate on the principle of synchronous detection method using a vector signal evaluation. Advantages and disadvantages are discussed below.

## **KEYWORDS**

Lock-in amplifier, phase-sensitive detector, coherent demodulation, quadrature signals, phase-locked loop.

REJNUŠ, M. *Měřicí zesilovač využívající vektorové synchronní detekce*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií. Ústav radioelektroniky, 2014. 73 s., 34 příl. Diplomová práce. Vedoucí práce: doc. Ing. Petr Drexler Ph.D.

Výzkum popsáný v této diplomové práci byl realizován v laboratořích podpořených z projektu SIX; registrační číslo CZ.1.05/2.1.00/03.0072, operační program Výzkum a vývoj pro inovace.

## **PROHLÁŠENÍ**

Prohlašuji, že svou diplomovou práci na téma Měřicí zesilovač využívající vektorové synchronní detekce jsem vypracoval samostatně pod vedením vedoucího diplomové práce a s použitím odborné literatury a dalších informačních zdrojů, jež jsou všechny citovány v práci a uvedeny v seznamu literatury na jejím konci.

Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této diplomové práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních nebo majetkových a jsem si plně vědom následků porušení ustanovení § 11 a následujících zákona č. 121/2000 Sb. o právu autorském, o právech souvisejících s právem autorským a o změně některých zákonů (autorský zákon) ve znění pozdějších předpisů, včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4. Trestního zákoníku č. 40/2009 Sb.

V Brně dne .....

.....

(podpis autora)

## **PODĚKOVÁNÍ**

Děkuji vedoucímu mé diplomové práce doc. Ing. Petru Drexlerovi Ph.D. za účinnou metodickou, pedagogickou a odbornou pomoc a cenné rady, které mi poskytl při zpracování mé diplomové práce.

V Brně dne .....

.....

(podpis autora)

# OBSAH

<b>Seznam obrázků</b>	<b>vii</b>
<b>Seznam tabulek</b>	<b>ix</b>
<b>Úvod</b>	<b>1</b>
<b>1 Teorie synchronní detekce signálů a její využití</b>	<b>2</b>
1.1 Základní princip koherentního demodulátoru.....	3
1.2 Základní části systému koherentní demodulace .....	4
1.2.1 Frekvenční charakteristiky koherentního demodulátoru .....	5
1.2.2 Spínačové koherentní demodulátory .....	7
1.3 Předdetekční zpracování signálu .....	10
1.3.1 Dynamická rezerva koherentního demodulátoru.....	11
1.3.2 Metoda heterodynní filtrace.....	12
1.3.3 Referenční kanál koherentního demodulátoru.....	13
1.4 Postdetekční zpracování signálu.....	14
1.5 Koncepce KD využívajících vektorového vyhodnocení signálu.....	15
1.5.1 Vector-tracking lock-in zesilovač.....	16
1.5.2 Vector-computing lock-in zesilovač.....	17
<b>2 Vlastnosti a parametry továrně vyráběných přístrojů</b>	<b>20</b>
2.1 Vnitřní uspořádání vybraných komerčně dostupných přístrojů.....	21
2.1.1 Lock-in zesilovač HF2LI firmy Zurich Instruments.....	21
2.1.2 Lock-in zesilovač 70100 - Merlin™ Radiometry Systems - Newport...	22
2.1.3 Lock-in zesilovač SR124 - analog - Stanford Research Systems.....	24
<b>3 Návrh a konstrukce hlavních částí lock-in zesilovače</b>	<b>26</b>
3.1 Obvod AD630 jako fázově citlivý detektor.....	27
3.1.1 Návrh obvodové realizace fázově citlivého detektoru.....	28
3.1.2 Měření na sestaveném vzorku fázově citlivého detektoru.....	30
3.2 Návrh referenční části lock-in zesilovače .....	32
3.2.1 Smyčka fázového závěsu PLL s obvodem řady 74HC4046.....	34
3.3 Návrh a konstrukce filtrační části fázově citlivého detektoru .....	37

3.3.1	Besselova aproximace.....	37
3.3.2	Praktický návrh realizace filtru.....	38
3.4	Postdetekční obvody.....	47
3.4.1	Základní přehled analogových násobiček.....	47
3.4.2	Analogová násobička AD534 a MPY634.....	49
3.4.3	Návrh a realizace postzesilovačů.....	53
<b>4</b>	<b>Návrh a konstrukce dalších pomocných obvodů a periférií</b>	<b>58</b>
4.1	Návrh a konstrukce napájecího zdroje.....	58
4.1.1	Napájení analogové části přístroje.....	58
4.1.2	Napájení digitální části přístroje.....	59
4.2	Návrh nízkošumového předzesilovače.....	60
4.2.1	Princip konstrukce zesilovačů s malými šumy.....	63
4.2.2	Šumy operačních zesilovačů.....	63
4.3	Celkové konstrukční uspořádání přístroje a řídicí obvody.....	65
4.3.1	Řídicí a ovládací část.....	66
<b>5</b>	<b>Základní měření a funkce přístroje</b>	<b>69</b>
5.1	Stabilita přístroje.....	69
5.2	Odhad dynamické rezervy přístroje.....	69
	<b>Závěr</b>	<b>71</b>
	<b>Použitá literatura</b>	<b>73</b>
	<b>Seznam příloh</b>	<b>75</b>
	<b>Seznam použitých veličin a zkratk</b>	<b>75</b>
	<b>Bloková schémata</b>	<b>80</b>



# SEZNAM OBRÁZKŮ

Obr. 1.1: Blokové uspořádání měřicí aparatury obsahující koherentní detektor .....	2
Obr. 1.2: Základní princip fázově citlivého detektoru [3] .....	3
Obr. 1.3: Základní část přístrojové realizace koherentní demodulace.....	4
Obr. 1.4: Amplitudová frekvenční charakteristika ideálního KD.....	5
Obr. 1.5: Amplitudově frekvenční charakteristika spínačového KD [2].....	8
Obr. 1.6: Stupňovitá aproximace harmonického průběhu [2] .....	9
Obr. 1.7: Průběh PWM užívané pro konstrukci spínačových KD [2] .....	10
Obr. 1.8: Úrovňový diagram pro výklad dynamické rezervy [2] .....	11
Obr. 1.9: Signální kanál s heterodynní filtrací.....	13
Obr. 1.10: Referenční kanál koherentního demodulátoru [2].....	13
Obr. 1.11: Použití vzorkovacího obvodu jako dolní propusti KD [2] .....	15
Obr. 1.12: Vector-computing lock in amplifier .....	16
Obr. 1.13: Vector-computing lock-in zesilovač.....	17
Obr. 1.14: Vektorový diagram k vysvětlení funkce Vector-computing lock-in zesilovače.....	17
Obr. 1.15: Časové průběhy signálů ve vybraných částech Vector-computing lock-in zesilovače .....	18
Obr. 2.1: Vnitřní uspořádání lock-in zesilovače Zurich Instruments HF2LI [11].....	21
Obr. 2.2: Blokové schéma lock-in zesilovače firmy Newport [12] .....	22
Obr. 2.3: Digitální demodulace a signálové zpracování v DSP v přístroji Newport [12].....	23
Obr. 2.4: Blokové zapojení lock-in zesilovače firmy Stanford Research Systems [13].	24
Obr. 3.1: Návrh koncepce konstruovaného přístroje .....	26
Obr. 3.2: Dva alternativní pohledy na vnitřní uspořádání obvodu AD630 [14].....	27
Obr. 3.3: K odvození vztahů pro určení zesílení předzesilovačů obvodu AD630 [14]..	28
Obr. 3.4: Simulace obvodu napěťové reference v PSpice. ....	29
Obr. 3.5: Ověření funkce demodulátoru (1) .....	30
Obr. 3.6: Ověření funkce demodulátoru (2) .....	31
Obr. 3.7: Stabilita náběžné hrany referenčního signálu v závislosti na jeho frekvenci..	32
Obr. 3.8: Časové průběhy na vstupech a výstupech obvodu 74HC74.....	33
Obr. 3.9: Zpoždění signálu v závislosti na výstupní zátěži optronu a vnitřní uspořádání [26] .....	33

Obr. 3.10: Vnitřní uspořádání obvodu a) 74HC4046, b) modifikace 74HC7046 [17]... 35	35
Obr. 3.11: Frekvenční charakteristika VCO bez frekvenčního offsetu [17]..... 35	35
Obr. 3.12: Besselova aproximace pro 2. až 10. řád [21]..... 38	38
Obr. 3.13: Filtr Sallen-Key čtvrtého řádu ..... 39	39
Obr. 3.14: Časová odezva navrženého filtru Sallen-Key čtvrtého řádu (PSpice)..... 39	39
Obr. 3.15: Modulová frekvenční charakteristika navrženého filtru čtvrtého řádu (PSpice)..... 40	40
Obr. 3.16: Vnitřní uspořádání obvodu MAX281 [31] ..... 42	42
Obr. 3.17: Přechodová charakteristika filtru s nastavenou dobou odezvy cca 10 s..... 45	45
Obr. 3.18: Soustava modulových charakteristik finální konstrukce dolnofrekvenčního filtru ..... 46	46
Obr. 3.19: Funkční tabulka a funkční schéma obvodu 74HC4051 ..... 46	46
Obr. 3.20: Podrobné blokové uspořádání postdetekční části ..... 47	47
Obr. 3.21: Funkční diagram násobičky AD534 a MPY634 ..... 49	49
Obr. 3.22: Obvod AD534 (MPY634) jako prostá násobička ..... 50	50
Obr. 3.23: Převodní charakteristika násobičky MPY634 ..... 50	50
Obr. 3.24: Zjištěná chyba pěti vzorků obvodu MPY634 ..... 51	51
Obr. 3.25: Zapojení obvodu AD534 (MPY634) pro realizaci funkce druhé odmocniny ..... 51	51
Obr. 3.26: Obvodové zapojení jednoho stupně postzesilovače ..... 54	54
Obr. 3.27: Měření napěťové nesymetrie OZ..... 56	56
Obr. 3.28: Zapojení komparátoru pro indikaci nad(pod)limitní úrovně signálu ..... 56	56
Obr. 3.29: Převodní charakteristiky omezovače signálu pro kontrolní panelové měřidlo ..... 57	57
Obr. 4.1: Vnitřní uspořádání zesilovače AD620 [29] ..... 61	61
Obr. 4.2: Šumový model operačního zesilovače [23] ..... 64	64
Obr. 4.3: Vnitřní uspořádání hotového přístroje ..... 65	65
Obr. 4.4: Ovládací panel přístroje ..... 67	67
Obr. 5.1: Měření stability navrženého přístroje ..... 69	69
Obr. 5.2: Zapojení pro odhad dynamické rezervy přístroje ..... 70	70

## SEZNAM TABULEK

Tab. 1: Přehled vlastností vybraných lock-in zesilovačů různých výrobců .....	20
Tab. 2: Závislost frekvence oscilátoru na řídicím DC napětí .....	36
Tab. 3: Hodnoty externích součástek obvodu MAX281 pro nastavení všech časových konstant.....	45
Tab. 4: Základní přehled vyráběných analogových násobiček a jejich parametrů .....	48
Tab. 5: Proudové odebrané jednotlivými moduly přístroje.....	58
Tab. 6: Funkční tabulka pro řízení zisků postzesilovačů.....	66

# ÚVOD

Cílem první části této práce je shrnout a principiálně popsat metody měření signálů využívající synchronní detekci. Dále jsou zde popsány problémy a úskalí, která taková měření doprovázejí. Jistá část textu je věnována možnostem korekcí a způsobům potlačování těchto jevů.

Následující část je věnována přehledu komerčně vyráběných přístrojů – lock-in zesilovačů, jejich parametrům a konstrukčním řešením. U vybraných přístrojů jsou uvedena vnitřní bloková schémata, k nimž se vztahuje stručný rozbor funkce.

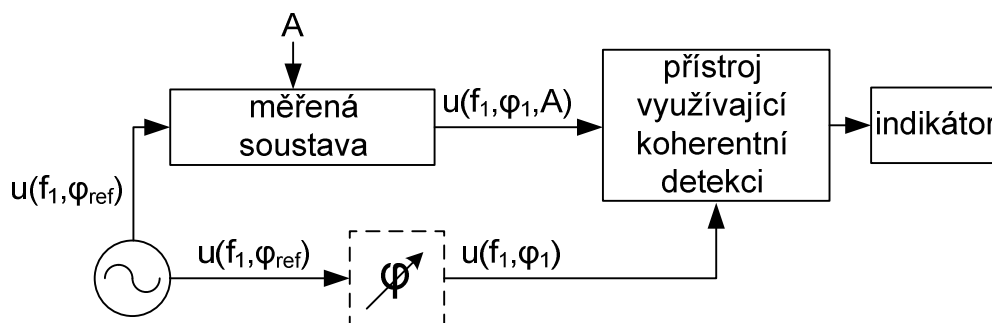
Hlavním cílem této diplomové práce je návrh přístroje, který by měl sloužit jako doplněk pro zpracování a detekci výstupních signálů dané optometrické soustavy. Na základě požadavku využití metody synchronní detekce pracující na základě vektorového vyhodnocení signálu byla stanovena metoda, na jejímž principu bude přístroj pracovat – tzv. „Vector-computing lock-in zesilovač“, z čehož je dále určena konkrétní potřeba jednotlivých funkčních částí. Jejich návrh a konstrukce jsou podrobně rozebrány v dílčích podkapitolách.

Základní představu o uspořádání navrhovaného přístroje přináší příloha A.1, kde jsou vyznačeny veškeré samostatně zpracované části a jejich vzájemné vazby a propojení. Celkovým výsledkem kompletního návrhu je modulárně zpracovaný přístroj, který by měl být využitelný pro experimentální potřeby laboratorního pracoviště.

# 1 TEORIE SYNCHRONNÍ DETEKCE SIGNÁLŮ A JEJÍ VYUŽITÍ

Kapitola popisuje základní princip synchronní detekce signálů a její další využití v měřicí technice. Byla zpracována na základě poznatků z [2], [3] a z těchto materiálů pochází i některé použité obrázky či jejich koncepty. V samotném úvodu si také zavedeme některá základní názvosloví.

Základní obvodové uspořádání pro měření určité veličiny pomocí přístroje využívajícího ke své práci principu koherentní detekce signálu si lze představit například tak, jak je uvedeno na obr. 1.1.



Obr. 1.1: Blokové uspořádání měřicí aparatury obsahující koherentní detektor

Zapojení obsahuje kaskádu tří, resp. čtyř bloků, jejichž funkce bude pro začátek stručně objasněna. Na počátku soustavy je umístěn generátor harmonického signálu, jenž může být v případě potřeby dále tvarován na signál obdélníkový. Ten vstupuje jako  $u(f_1, \varphi_{\text{ref}})$  do měřené soustavy a rovněž je z něj odvozen signál pro potřebu koherentní detekce ve třetím bloku.

Pojem měřená soustava je poněkud široký, ovšem její realizace může mít opravdu více podob. Jednou z nejpoužívanějších podob tohoto uspořádání je ta, kdy si lze pod blokem „měřená soustava“ představit např. optické prostředí, obsahující optický modulátor. V tomto případě do měřené soustavy vstupuje „nosný“ signál  $u(f_1, \varphi_{\text{ref}})$ , který je tímto průchodem měřenou soustavou jistým způsobem obohacen o informaci  $A$ , odpovídající měřené optometrické veličině – je amplitudově modulován. Kromě toho však podle okolností může podléhat i dalším nechtěným vlivům. V takovém případě se ve výstupním signálu  $u(f_1, \varphi_1, A)$  může navíc vyskytovat šum, přičemž může být potlačena úroveň samotného měřeného signálu. V případě nelineární soustavy se na jejím výstupu jistě vyskytnou i další harmonické složky.

Kromě optometrických měření lze tohoto způsobu dále využít např. pro měření magnetická, kde lze pro zajímavost uvést fakt, že informace získaná tímto měřením může být „ukryta“ ve druhé harmonické složce výstupního signálu.

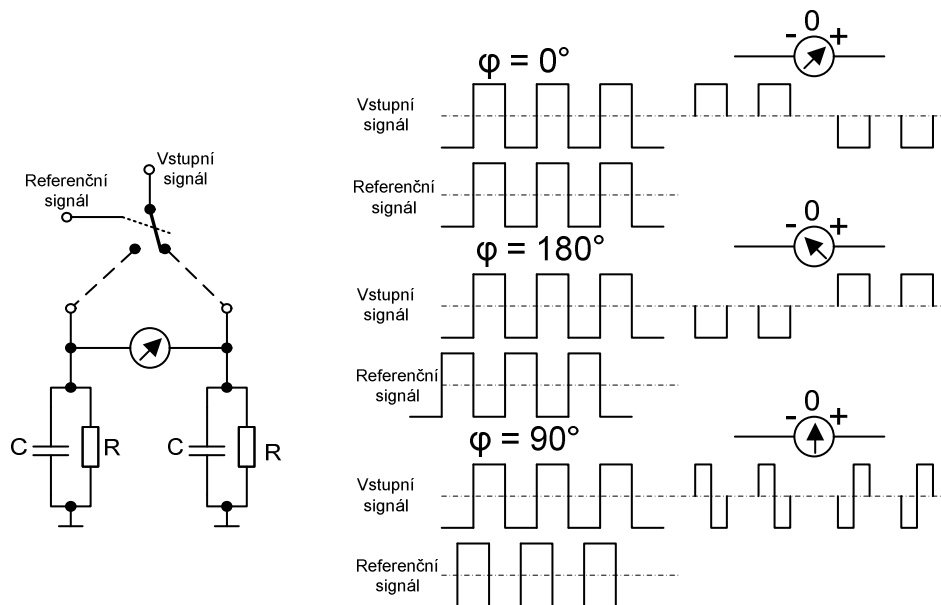
Na výstupu měřené soustavy je tedy amplitudově modulovaný vstupní signál, jehož úroveň může být často pod úrovní šumu, případně i další vzniklé harmonické složky. Úkolem je zajistit detekci užitečného signálu a další nechtěné složky potlačit. To lze

řešit použitím přístroje využívajícího koherentní detekce, kdy lze s výhodou uplatnit znalost nosného signálu vstupujícího do měřené soustavy. Je však nutné zajistit splnění několika podmínek, přičemž za tu hlavní lze považovat podmínku fázovou. Má-li dojít ke koherentní detekci, je bezpodmínečně nutné, aby referenční, neboli opěrný signál  $u(f_1, \varphi_{\text{ref}})$ , resp.  $u(f_1, \varphi_1)$  byl právě ve fázi se vstupním signálem  $u(f_1, \varphi_1, A)$ . Splnění této podmínky vzhledem k fázovému zpoždění soustavy často není samozřejmostí. Tuto situaci lze v zásadě řešit buď zařazením nastavitelného fázovacího článku do cesty referenčního signálu, nebo využitím takového uspořádání koherentního demodulátoru, kde bude nezávislost na této podmínce (resp. její automatické splnění) vykoupena větší složitostí demodulátoru, resp. použitím koherentních demodulátorů dvou. Toto uspořádání však přináší i další výhody: např. lze připustit jistou nestálost či změny frekvence oscilátoru, generující signál  $u(f_1, \varphi_{\text{ref}})$ .

Pro úplnost je ještě třeba dodat, že takovýto přístroj, využívající koherentní detekce signálu, bývá označován jako koherentní detektor nebo demodulátor, zkráceně pak KD, nebo jej v anglické literatuře lze najít pod hesly lock-in detector, lock-in amplifier či phase-sensitive detector (psd). Takto bývá označen koherentní demodulátor jako takový, tedy stavební prvek přístroje; některá literatura však takto označuje celý přístroj, včetně jeho doplňkových a podpůrných obvodů.

## 1.1 Základní princip koherentního demodulátoru

Základním stavebním prvkem přístrojů využívajících těchto metod je tzv. The phase-sensitive detector – fázově citlivý detektor, jehož základní princip lze objasnit pomocí obr. 1.2:



Obr. 1.2: Základní princip fázově citlivého detektoru [3]

Příchozí vstupní signál je přiváděn na přepínač, s jehož pomocí je rozdělen do levého a pravého kanálu. Stav tohoto přepínače je ovlivňován pomocí referenčního

signálu, který je odvozen ze stejného generátoru jako signál vstupní.

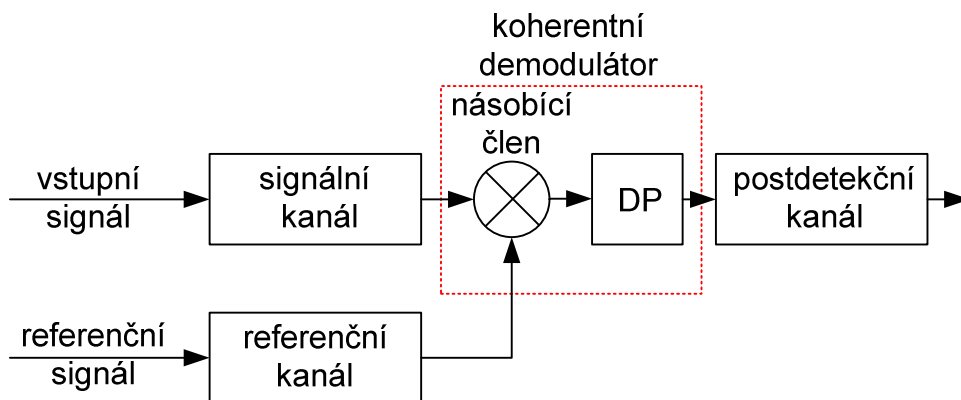
V obou větvích dále následují integrační články, jejichž časová konstanta  $t$  je relativně dlouhá, tedy i v řádu jednotek až desítek sekund. Jako indikátor v tomto případě postačí stejnosměrný voltmetr.

Funkci zapojení lze nyní demonstrovat pomocí zobrazených časových průběhů, ze kterých je vidět, že pokud je fázový posun mezi vstupním a referenčním signálem  $0^\circ$  nebo  $180^\circ$ , je zaznamenaná výchylka voltmetru maximální, ať už kladné nebo záporné polarity. Jiný případ nastává, je-li vzájemný fázový posun mezi těmito signály přesně  $90^\circ$ , kdy je výstupní integrované napětí rovno nule, čímž lze splnění této podmínky také indikovat.

Další neméně důležitou vlastností je fakt, že pokud vstupní signál obsahuje šum nebo vyšší harmonické složky, budou tyto vzhledem k velmi dlouhé použité integrační konstantě dolní propusti silně potlačeny. Takto lze potom detekovat signály, jejichž úroveň je až 100 dB pod úrovní šumu, avšak je třeba znát frekvenci hledaného signálu, jíž musí odpovídat frekvence signálu referenčního a dále musí být splněna podmínka fázová.

## 1.2 Základní části systému koherentní demodulace

Na obr. 1.3 jsou uvedeny základní části přístrojové realizace koherentní demodulace. Orámovaný blok představuje jeden kanál ze zapojení na obr. 1.2. Ústřední částí tohoto blokového zapojení je koherentní demodulátor, jenž sestává z násobícího členu a dolnofrekvenční propusti, tedy integrátoru.



Obr. 1.3: Základní část přístrojové realizace koherentní demodulace

Dejme tomu, že ze signálního kanálu vstupuje do násobícího členu signál  $f_{\text{vst}}$  a z referenčního kanálu opěrný referenční signál  $f_{\text{ref}}$ , kde

$$f_{\text{vst}} = A \cdot \sin \omega_1 t \quad \text{a} \quad f_{\text{ref}} = B \cdot \sin(\omega_2 t + \varphi). \quad (1.1)$$

Produkt na výstupu násobičky bude mít podobu

$$f_{\text{vst}} \cdot f_{\text{ref}} = AB \sin \omega_1 t \sin(\omega_2 t + \varphi) = -\frac{AB}{2} \cos[(\omega_1 + \omega_2)t + \varphi] - \cos[(\omega_1 - \omega_2)t - \varphi]$$

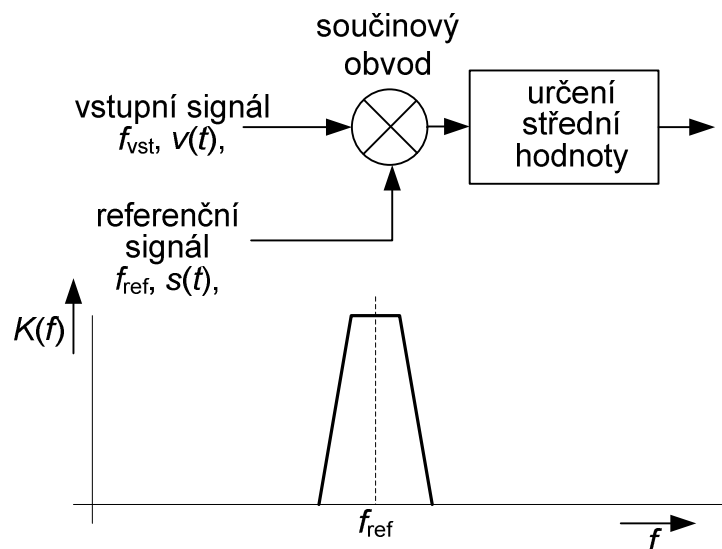
Následuje integrační článek: (1.2)

$$\begin{aligned} \frac{1}{T} \int_0^T f_{\text{vst}} f_{\text{ref}} dt &= \frac{1}{T} \int_0^T -\frac{AB}{2} \{\cos[(\omega_1 + \omega_2)t + \varphi] - \cos[(\omega_1 - \omega_2)t - \varphi]\} dt = \\ &= -\frac{AB}{2T} \int_0^T \cos[(\omega_1 + \omega_2)t + \varphi] dt + \frac{AB}{2T} \int_0^T \cos[(\omega_1 - \omega_2)t - \varphi] dt. \end{aligned}$$
(1.3)

Za předpokladu, že integrační doba  $T \rightarrow \infty$ , budou obě části výrazu rovny nule, kromě případu, kdy  $\omega_1 = \omega_2$  a alespoň  $\varphi = \text{konst.}$  V případě, že  $\omega_1 = \omega_2$  a  $\varphi = 0$ , bude splněna podmínka koherence signálu a tehdy bude výstupní signál odpovídat výrazu  $\frac{AB}{2}$  a bude maximální. Integrační konstanta má být ve skutečnosti volena jako kompromis mezi potlačením střídavých složek po detekci a rychlostí reakce na změnu amplitudy vstupního signálu.

### 1.2.1 Frekvenční charakteristiky koherentního demodulátoru

Jak již bylo uvedeno, základním modelem koherentního demodulátoru je analogová násobička s následující filtrací signálu pomocí filtru typu dolní propust. Ideální koherentní demodulátor by měl realizovat matematické operace vyskytující se ve vztazích pro odhad amplitudy signálu. Podíváme-li se na obr. 1.4 nebo na obr. 1.5, které znázorňují amplitudové frekvenční charakteristiky koherentního demodulátoru, můžeme usoudit, že v ideálním případě by se koherentní demodulátor měl chovat jako přizpůsobený filtr, jehož frekvenční přenos určuje mimo jiné referenční signál o frekvenci  $f_{\text{ref}}$ .



Obr. 1.4: Amplitudová frekvenční charakteristika ideálního KD

V praxi se nejčastěji vyskytuje situace, kdy referenční signál s frekvencí  $f_{\text{ref}}$  má



podobu signálu harmonického – lze jej také označit jako signál  $s(t)$  časově proměnný. Jako příklad lze uvést můstková měření, kdy je můstek napájen přímo tímto signálem. Druhou častou možností je, že signál  $s(t)$  má průběh obdélníkový, což je vhodné např. pro optická měření, kdy se průběh zpracovávaného signálu blíží obdélníkovému. Takový signál může být vyvolán např. optickým senzorem, na nějž dopadá modulované světelné záření. V obou případech by nejlépe vyhověla analogová násobička s výstupním signálem úměrným součinu vstupního průběhu  $v(t)$  a obecné nosné signálu  $s(t)$  s harmonickým nebo obdélníkovým průběhem.

Ekvivalentní amplitudová frekvenční charakteristika koherentního demodulátoru se liší od obvykle užívaného pojetí pro lineární obvody, tedy že každé frekvenci vstupního signálu odpovídá i výstupní signál, avšak s jistým útlumem a posunem fáze. Jak plyne z principu koherentního demodulátoru, pod ekvivalentní amplitudovou frekvenční charakteristikou se rozumí vyjádření rozsahu frekvencí, které vyvolají příspěvek k výstupnímu signálu za dolnofrekvenční propustí demodulátoru.

Spektrum výstupního signálu násobičky je dáno konvolucí Fourierovy transformace spektra vstupního signálu  $v(t)$  a referenčního signálu  $s(t)$ . Násobení signálů v časové oblasti odpovídá jejich konvoluci v oblasti frekvenční, takže platí

$$Y(j\omega) = V(j\omega) * S(j\omega). \quad (1.4)$$

Je-li referenční signál  $s(t)$  harmonický, potom

$$S(j\omega) = S_0 \delta(j\omega - j\omega_r), \quad (1.5)$$

což vyjadřuje diskretní spektrální čáru, umístěnou ve spektru na pozici odpovídající frekvenci referenčního signálu  $f_{ref}$ . Ekvivalentní amplitudová frekvenční charakteristika takového koherentního demodulátoru má potom tvar pásmové propusti s průběhem kopírujícím přenos dolní propusti  $K_{dp}(j\omega)$  zrcadlově symetricky kolem frekvence referenčního průběhu  $f_{ref}$ .

Takový průběh je jistě výhodný z hlediska minimalizace šumové šířky pásma, ovšem obvodová realizace násobičky, vyhovující požadavkům na dynamickou rezervu (viz dále) je obtížná. Při větších signálech se může velmi nepříznivě projevit nelinearita násobičky, což může do výstupního signálu vnést rušivé signály odpovídající vyšším mocninám popisujících nelinearitu takové násobičky, a dále záněže mezi složkami signálu a šumu. Důsledkem tedy může být potlačení signálu vzniklými nechtěnými produkty a šumem. [2]

Průběh ekvivalentní amplitudové frekvenční charakteristiky na obr. 1.4 také vystihuje samotný smysl použití koherentního demodulátoru. Jak již bylo řečeno, časová konstanta dolnofrekvenčního filtru bývá volena relativně dlouhá, což znamená, že mezní frekvence takové dolní propusti je velmi nízká. Tento fakt ve výsledku zajišťuje, že ekvivalentní pásmová propust tvořená koherentním demodulátorem má jen velmi úzké pásmo propustnosti, odpovídající dvojnásobku mezní frekvence dolnofrekvenčního filtru umístěného za násobičkou. Střední frekvence tohoto pásma potom odpovídá frekvenci  $f_{ref}$  referenčního signálu  $s(t)$ , jež bývá volena také jako relativně malá (stovky Hz až maximálně desítky kHz). Na první pohled by se tedy mohlo zdát, že podobného efektu lze dosáhnout za pomoci selektivního zesilovače, ovšem je třeba si uvědomit, že v relacích velmi nízkých kmitočtů je taková realizace velmi obtížná až nereálná.

## 1.2.2 Spínačové koherentní demodulátory

Jak již bylo naznačeno na začátku kapitoly, jako násobící člen může být použit také spínač, což může odpovídat použití obdélníkové funkce jako referenčního signálu  $s(t)$ . Z historického pohledu vzato, první podobné pokusy v oblasti této tematiky byly realizovány skutečně s použitím mechanického kontaktu.

Takový periodicky pracující spínač představuje obvod s časově proměnným přenosem, ovládaným referenčním signálem. Výstupní signál za spínačem lze popsat jako součin průběhu vstupního signálu a v rytmu referenčního signálu proměnné spínací funkce, označené  $K(t)$ . Tento výstupní signál  $y(t)$  je definován jako

$$y(t) = v(t) \cdot K(t), \quad (1.6)$$

a jeho spektrum je dáno konvolucí

$$Y(j\omega) = V(j\omega) * K(j\omega). \quad (1.7)$$

Spektrum  $K(j\omega)$  odpovídá pravoúhlému tvaru spínací funkce  $K(t)$ . Lze si je představit jako spektrum periodické obdélníkové funkce. Spektrum tudíž bude diskrétní a bude obsahovat první a vyšší liché harmonické složky; jejich amplituda bude dána tvarem funkce sinc. Tedy

$$K(j\omega) = \sum_{k=-\infty}^{k=\infty} S_k \delta(j\omega - jk\omega_0). \quad (1.8)$$

Matematická definice spojitě konvoluce dvou funkcí, např.  $f(x)$  a  $g(x)$  je

$$(f * g)(x) = \int_{-\infty}^{\infty} f(\alpha)g(x - \alpha)d\alpha, \text{ kde } \alpha \text{ je integrační konstanta.} \quad (1.9)$$

Potom tedy platí (1.10)

$$Y(j\omega) = \int_{-\infty}^{\infty} V(j\nu) \sum_{k=-\infty}^{k=\infty} S_k \delta(j\omega - jk\omega_0 - j\nu) d\nu = \sum_{k=-\infty}^{k=\infty} S_k \int_{-\infty}^{\infty} V(j\nu) \delta(j\omega - jk\omega_0 - j\nu) d\nu$$

a spektrum na výstupu demodulátoru za dolnofrekvenčním filtrem bude dáno součinem výše získané funkce ve frekvenční oblasti a frekvenční charakteristiky filtru, tedy

$$Z(j\omega) = Y(j\omega)K_D(j\omega) = \sum_{k=-\infty}^{k=\infty} S_k K_D(j\omega) \int_{-\infty}^{\infty} V(j\nu) \delta(j\omega - jk\omega_0 - j\nu) d\nu. \quad (1.11)$$

Pro další úpravu je využito vztahů platných pro Diracovu funkci, a to, že

$$\delta(-\tau) = \delta(\tau) \quad \text{a} \quad \int_{-\infty}^{\infty} f(t)\delta(t - t_0)dt = f(t_0). \quad (1.12)$$

Uplatněním těchto vlastností se integrál obsažený ve vzorci (1.11) zredukuje na tvar

$$\int_{-\infty}^{\infty} V(j\nu)\delta(j\omega - jk\omega_0 - j\nu)d\nu = V(j\omega - jk\omega_0) \quad (1.13)$$

a tedy platí

$$Z(j\omega) = \sum_{k=-\infty}^{k=\infty} S_k K_D(j\omega) V(j\omega - jk\omega_0). \quad (1.14)$$

Po zavedení substituce  $\omega - k\omega_0 = \Omega$ , tedy  $\omega = \Omega + k\omega_0$ , dostáváme

$$Z(j\Omega + jk\omega_0) = \sum_{k=-\infty}^{k=\infty} S_k K_D(j\Omega + jk\omega_0) V(j\Omega). \quad (1.15)$$

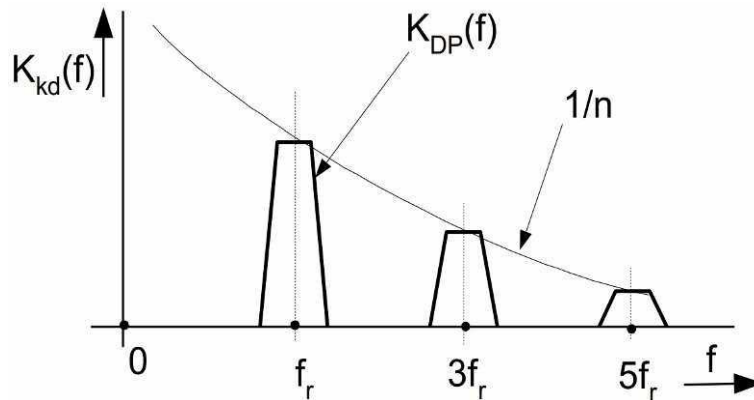
K určení příspěvků spektra vstupního signálu na výstupu demodulátoru předpokládejme, že jeho spektrální funkce na vstupu  $V(j\Omega) = V = \text{konst.}$  Potom platí

$$Z(j\Omega + jk\omega_0) = V \sum_{k=-\infty}^{k=\infty} S_k K_D(j\Omega + jk\omega_0). \quad (1.16)$$

Po záměně sčítacích koeficientů  $k = -l$  je získán výsledný vztah pro ekvivalentní přenos koherentního demodulátoru

$$Z(j\Omega - jl\omega_0) = V \sum_{l=-\infty}^{l=\infty} S_l K_D(j\Omega - jl\omega_0). \quad (1.17)$$

Výsledná amplitudově frekvenční charakteristika takového spínačového koherentního demodulátoru odpovídá obr. 1.5. Je patrné, že má tvar hřebenového filtru složeného z kopií amplitudově frekvenčních charakteristik dolní propusti  $K_{DP}(f)$  symetricky rozložených kolem lichých harmonických složek  $K(j\omega)$ , tedy případně kolem lichých harmonických složek spektra obdélníkového referenčního signálu. [2]



Obr. 1.5: Amplitudově frekvenční charakteristika spínačového KD [2]

Nyní byl vysvětlen rozdíl mezi přenosovou charakteristikou koherentního demodulátoru, do něhož je přiváděn harmonický referenční signál, a mezi přenosovou charakteristikou demodulátoru pracujícího na principu spínače, za což se dá považovat i násobička s příchozím referenčním signálem pravouhlého průběhu.

Jedná-li se o spínačový KD, jsou jeho vlastnosti značně závislé na stálosti přepínací funkce  $K(t)$ . Důležitou vlastností je symetrie spínací funkce, kterou může ovlivňovat zejména kolísání přepínací doby  $\Delta t_a$  mezi úrovněmi přepínací funkce  $K(t)$ .

Tato nesymetrie vnáší do výstupního signálu stejnosměrnou složku, která při změnách  $\Delta t_a$  vlivem teploty a především amplitudy vstupního signálu působí jako

přídavný drift, čímž zmenšuje hodnotu dosažitelné dynamické rezervy.

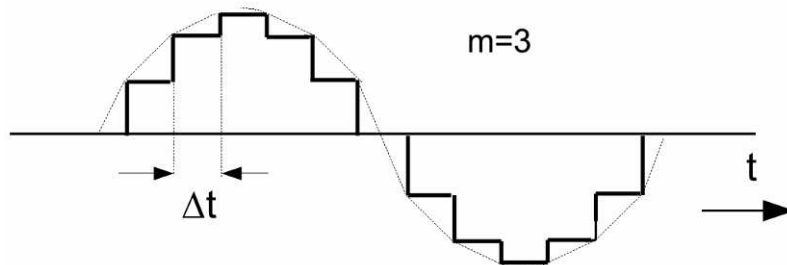
Z tvaru amplitudově frekvenční charakteristiky spínačového KD na obr. 5 je patrné, že takovýto demodulátor není zcela vhodný pro zpracování harmonických signálů. Pásma propustnosti na vyšších kmitočtech zároveň rozšiřují celkovou šumovou šířku pásma.

### 1.2.2.1 Korekce amplitudově frekvenční charakteristiky spínačového KD

Jak již bylo řečeno, cílem je potlačit propustná pásma přenosové charakteristiky spínačového KD, která vznikla kolem vyšších lichých harmonických složek, způsobených pravoúhlým průběhem spínací funkce  $K(t)$ , resp. referenčního signálu. Existuje několik způsobů, jak vliv příspěvků na vyšších harmonických složkách pomocí vhodnějších spínacích funkcí potlačit. V následujících bodech je uvedeno několik možností, avšak společnou vlastností je fakt, že výsledná spínací funkce (nebo její segment) vždy zůstává v pravoúhlém tvaru a pro její realizaci lze vystačit s jedním nebo i více spínači. Takto jsou nároky na přesnost přesunuty do snadněji kontrolovatelné časové oblasti místo toho, abychom museli hledět na stálost hodnot analogových prvků.

- a) Realizace násobícího obvodu prvkem, pracujícím na principu D/A převodníku s nízkou rozlišovací schopností. Prakticky se jedná o nahrazení pravoúhlé spínací funkce  $K(t)$  průběhem odpovídajícím aproximovanému harmonickému průběhu – obr. 1.5. Pokud  $m$  je počet úrovní aproximačního stupňovitého průběhu za jednu čtvrtinu periody, potom

$$f_n = (4mn \pm 1)f, n = 1, 2, \dots \quad (1.18)$$



Obr. 1.6: Stupňovitá aproximace harmonického průběhu [2]

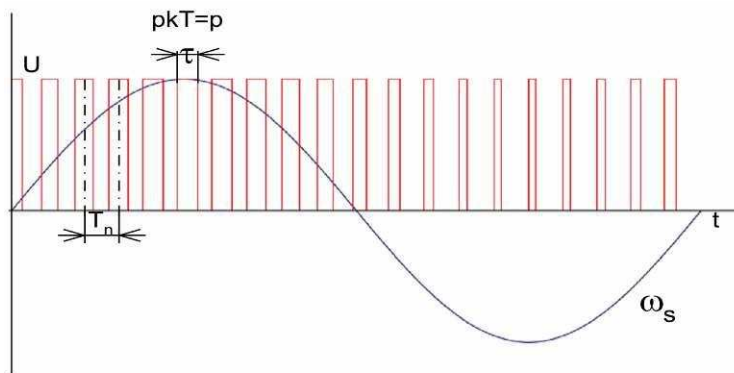
Je zřejmé, že pro takovýto hrubě aproximovaný průběh ( $m = 3$ ) se nejbližší nechtěné pásmo propustnosti odsune až na jedenáctinásobek základního spínacího kmitočtu proti původnímu umístění, odpovídajícímu třetí harmonické, jako u původního spínače. Realizace takového D/A převodníku vyžaduje rozdělení amplitudy původní pravoúhlé funkce na několik úrovní a odvození spouštěcích signálů pro jejich správné přepínání.

- b) Použití impulsní šířkové modulace, kdy se časový interval sepnutí spínače šířkově moduluje referenčním harmonickým signálem o kmitočtu  $f_s$ . Fourierova řada popisující obr. 1.7 má tvar

$$s(t) = kU + kUp \sin \omega_s t + \sum_{n=-\infty}^{\infty} \frac{2}{\pi} \sin[n\pi(kU + kpU \sin \omega_s t)] \cos n\Omega_n t, \quad (1.18b)$$

kde  $T_n = \frac{1}{\Omega_n}$  je perioda nosného kmitočtu,  $kT_n$  je základní šíře impulsu při nulové hodnotě modulačního činitele  $p$ , proměnného v intervalu  $\langle 0,1 \rangle$ .

Základní kmitočet impulsní nosné frekvence  $\Omega_n$  je jistě mnohonásobně vyšší než  $f_s$ , což zvýší nároky na spínací časy. Důvodem aplikace tohoto postupu je ovšem fakt, že podle pramene [2] nejbližší nechtěné propustné pásmo KD leží v okolí kmitočtu  $\Omega_n - \omega_s$ , tedy na několikanásobně vyšší frekvenci.



Obr. 1.7: Průběh PWM užívané pro konstrukci spínačových KD [2]

- c) Další možností je využití poznatků syntézy signálů na základě Walsových funkcí, kdy je signál skládán z elementárních binárních funkcí, místo klasické syntézy s harmonickými funkcemi tak, jak ji chápeme pomocí Fourierovy analýzy.
- d) Jinou možností je použití číslicových koherentních demodulátorů. Z principu použití KD, kdy účelem je detekovat slabý signál v šumu, však plynou relativně vysoké požadavky na rozlišení A/D převodníku.

Závěrem této podkapitoly je ovšem nutné zamyslet se nad realizovatelností výše uvedených možností. V případě využití koherentní demodulace ve spojení s již dříve zmíněným můstkovým měřením, lze takto modifikovaným signálem můstek napájet. V případě synchronizace optického modulátoru během optometrických měření si lze synchronizaci jednoduchého mechanického modulátoru jiným, nežli dvoustavovým signálem s konstantní frekvencí představit hůře. Pro zpracování vícecestavového signálu by bylo třeba speciální konstrukce takového modulátoru.

### 1.3 Předdetekční zpracování signálu

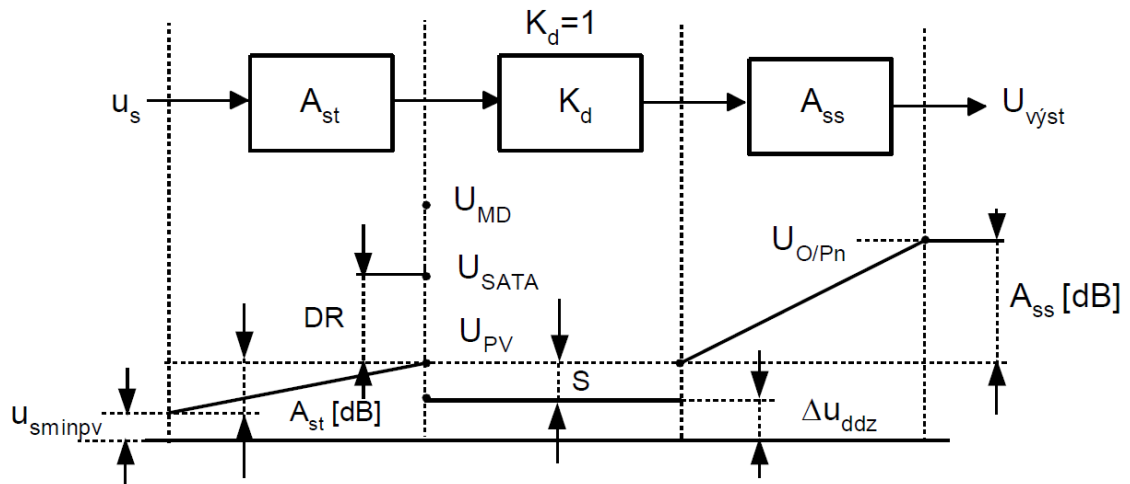
Jak již plyne z názvu, kapitola se zabývá úpravou a zpracováním signálu, a to ještě před vstupem do samotného koherentního demodulátoru. Pro znázornění lze použít opět obr. 1.3, kde samotnému bloku koherentního demodulátoru předchází signální, resp. předdetekční část, pod kterou si lze představit zejména střídavý zesilovač.

Hlavním úkolem této části je dosáhnout požadovaného poměru užitečného výstupního signálu  $U_{PV}$  (na výstupu předdetekční části, resp. vstupu KD) k rušení -

driftu koherentního demodulátoru a obvodů za ním následujících tak, aby přístroj mohl bez následků zpracovávat co největší hodnotu rušivého signálu. Tento požadavek popisuje tzv. dynamická rezerva. [2]

### 1.3.1 Dynamická rezerva koherentního demodulátoru

Pod pojmem dynamická rezerva rozumíme úroveň rušivého signálu, která vyvolá změnu (odchylku) výstupní úrovně menší, než je dovolená chyba. Dynamická rezerva



Obr. 1.8: Úroňový diagram pro výklad dynamické rezervy [2]

se udává v násobcích úrovně užitečného signálu  $U_{PSV}$ , nutného pro plnou výchylku na výstupu. Jinými slovy: udává, kolikrát mohou mít rušivé asynchronní složky signálu větší úroveň než obsažený užitečný signál, aby jimi nedošlo k ovlivnění výchylky na výstupu.

Vztah dynamické rezervy k základním parametrům obvodové struktury na obr. 1.3, tedy zisku  $A_{st}$  střídavého zesilovače obsaženého v prvním bloku, přenosu  $K_d$  samotného KD, jenž často odpovídá jedné a zisku  $A_{ss}$  stejnosměrného zesilovače (který bychom našli v postdetekční části za demodulátorem) je znázorněn na obr. 1.8.

V obr. 1.8, který představuje úroňový diagram, je třeba dodefinovat několik veličin:

- $\Delta u_{DDZ}$  drift vlastního demodulátoru a následujícího stejnosměrného zesilovače;
- $U_{PV}$  úroveň napětí na vstupu KD, nutná pro plnou výchylku na výstupu stejnosměrného zesilovače;
- $s = U_{PV} / \Delta u_{DDZ}$  činitel stálosti výstupního napětí;
- $U_{SATA}$  hranice linearity převodní charakteristiky vstupního střídavého zesilovače;
- $U_{MD}$  hranice linearity převodní charakteristiky demodulátoru;

V praxi někteří výrobci koherentních demodulátorů uvádějí dovolenou úroveň asynchronních rušivých složek vstupního signálu  $U_{ASM}$ , při jejíž přítomnosti, je-li superponována na užitečný signál o úrovni nutné pro plnou výchylku, připouští změnu

výstupního údaje do 5 %.

Z úrovnového diagramu je patrná důležitost činitele stálosti výstupního napětí; je třeba minimalizovat hodnotu  $\Delta u_{DDZ}$ . Dynamická rezerva je definovaná jako poměr

$$DR = \frac{U_{SATA}}{U_{PV}}. \quad (1.19)$$

U továrně vyráběných přístrojů dosahuje hodnot kolem 80 dB a až 130 dB u těch nejkvalitnějších, mnohdy již výlučně číslicově řešených. Jedná se tedy o zásadní parametr přístrojů pracujících na principu koherentní detekce. Z jistého úhlu pohledu se dá považovat za kvalitativní měřítko takových přístrojů. [2]

Z hlediska detekce signálů, jejichž úroveň je hluboko pod úrovní šumu a nesynchronních rušivých složek, je třeba dosáhnout co největší hodnoty DR. Zvláštním příkladem mohou být magnetická měření, kdy je měřená informace nesena druhou harmonickou složkou signálu a k rušivým signálům se tedy počítá i základní harmonická. Proto by při koncepci signálního kanálu (předdetekční části) měla být snaha o minimalizaci účinků rušení na výstupní signál, tj. snaha zvýšit hodnotu DR.

Nejúčinnější postupy jsou založeny na zmenšování úrovně rušivého signálu na výstupu zesilovače filtrací rušení. Jelikož střední kvadratická hodnota rušení je úměrná šumové šíři pásma  $B_s$ , měl by být signální kanál koncipován jako úzkopásmový obvod. Jako řešení se zdánlivě nabízí použití filtru typu pásmová propust, ovšem je třeba si uvědomit, že vzhledem k širšímu rozsahu provozních kmitočtů přístroje by se muselo jednat o přeladitelný obvod. Úzkopásmová propust vykazuje značné změny fáze i při relativně malých odchylkách kmitočtu signálu od referenčního průběhu. Přesně reprodukovatelné přeladování úzkopásmového filtru, nutné při změnách kmitočtu signálu, by bylo při obvyklých metodách ladění prakticky nerealizovatelné. [2]

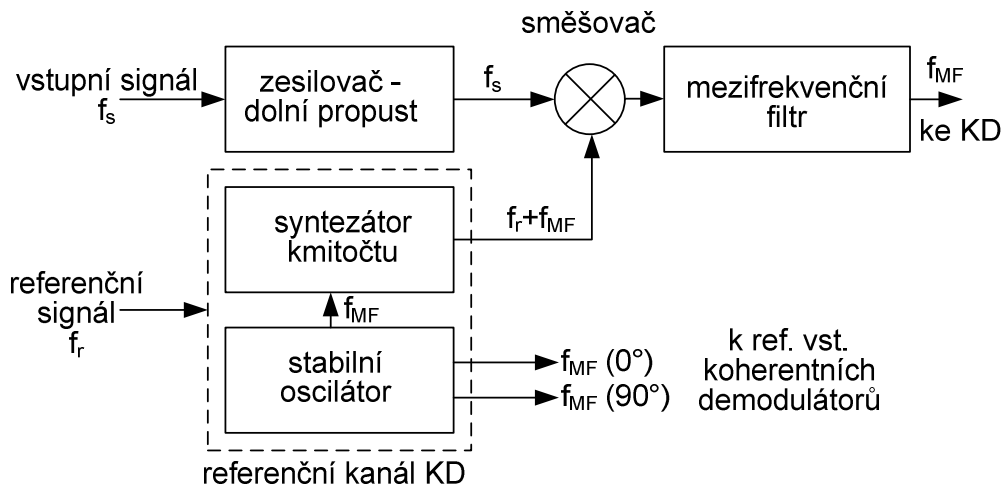
Jako zajímavost lze zmínit blokové schéma přístroje řady M-70100 firmy Newport [12], kde digitálně zpracovanému KD předchází A/D převodník a analogově řešený signální kanál. Zde je použit vstupní zesilovač s přepínatelným ziskem, na jehož vstupu je signál omezen pouze dolnofrekvenčním filtrem s mezním kmitočtem 3 kHz.

Jistou možností, jak signál v předdetekční části zpracovávat, je metoda heterodynní filtrace využívající směšovacího principu.

### 1.3.2 Metoda heterodynní filtrace

Základní princip této metody spočívá v použití směšovače, kde je zpracováván zesílený vstupní signál o frekvenci  $f_s$  a signál z referenčního kanálu s frekvencí  $f_r + f_{MF}$ . Výhoda tohoto uspořádání (viz obr. 1.9) spočívá v tom, že výstupní signál směšovače na rozdíl od mezifrekvenční frekvence  $f_{MF}$  může být dále filtrován a úzkopásmově zesílen za použití selektivních obvodů naladěných právě na tuto neměnnou mezifrekvenční frekvenci. V referenčním kanálu (viz dále), je generován smyčkou fázového závěsu signál o  $f_{MF}$  vyšší, než je frekvence signálu  $f_s$ . Dodržení podmínky koherence vyžaduje splnění rovnosti  $f_s = f_r$ , nebo musí být hodnota frekvence  $f_s$  předem známa.

Jako hlavní výhody principu heterodynní filtrace lze uvést to, že koherentní demodulátor pracuje na jedné frekvenci  $f_{MF}$ , proto je snadné optimalizovat jeho vlastnosti. Totéž platí pro selektivní obvody použité v mezifrekvenční části za



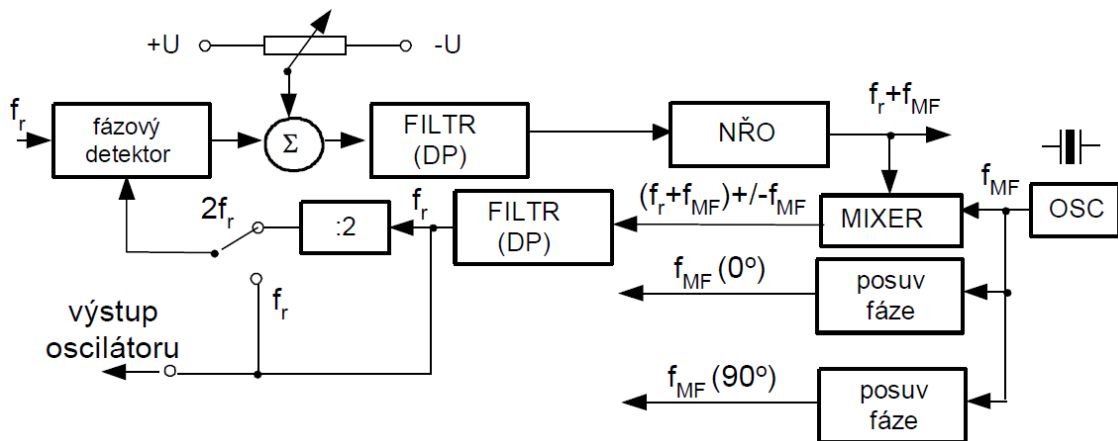
Obr. 1.9: Signální kanál s heterodynní filtrací

směšovačem. Při správné volbě  $f_{MF}$  se vyšší harmonické složky vstupního signálu neprojeví na výstupu KD.

Jisté nevýhody přináší možnost vzniku intermodulačních kmitočtů na nelinearitách směšovače a dále možnost vzniku zrcadlových kmitočtů, čemuž je třeba zabránit zařazením vhodné dolní propusti před signálový vstup směšovače.

### 1.3.3 Referenční kanál koherentního demodulátoru

Typická architektura referenčního kanálu přístrojů pro koherentní demodulaci je uvedena na obr. 1.10.



Obr. 1.10: Referenční kanál koherentního demodulátoru [2]

Hlavním úkolem referenčního kanálu je zajištění splnění podmínky koherence funkcionálu měřeného vstupního signálu  $s(t)$  a referenčního průběhu, a to i při změnách frekvence signálu v určitých dovolených mezích. Obecně to vyžaduje apriorní znalost těch parametrů signálu, z nichž lze odvodit jeho frekvenci a fázi. V obecné situaci zcela neznámého signálu je zřejmě tato úloha neřešitelná. Avšak správnou strategií návrhu experimentu je v převážné většině případů možné upravit celý pokus tak, aby průběh



vstupního signálu  $s(t)$  byl znám předem. Jednoduchým případem je měření veličin typu záření, kdy místo přímého měření účinku záření na objekt záření modulujeme např. jeho přerušováním rotující clonkou, resp. optickým modulátorem.

Odlišná situace nastává u měření můstkových, kdy napájecí napětí můstku lze s výhodou odvodit z generátoru v referenčním kanálu koherentního demodulátoru.

Neznalost fázových poměrů lze obejít vhodnou architekturou koherentního demodulátoru, například použitím dvou KD v kvadratuře, tzv. vector computing lock-in amplifier. Kvadrurní referenční signály, tj. signály se vzájemným fázovým posuvem  $90^\circ$  jsou na obr. 1.10 odvozeny přímo u oscilátoru  $f_{MF}$ , který zároveň určuje frekvenci, na niž je vstupní signál přesměšován.

Základem obvodu na obr. 1.10 je smyčka fázového závěsu PLL se směšovačem ve zpětnovazební větvi. Za výstup tohoto směšovače je zařazen dolnofrekvenční filtr, vybírající z výstupu směšovače signál o rozdílovém kmitočtu. Ten dále vstupuje do zpětnovazebního vstupu fázového detektoru. Výstupní signál napětím řízeného oscilátoru o frekvenci  $f_r + f_{MF}$  představuje signál „místního oscilátoru“ pro směšovač heterodynního filtru v signálním kanálu. Vstupní informace o frekvenci signálu  $s(t)$  pro fázový detektor PLL, na jejímž základě má být zajištěna koherence, je po případných tvarových a úrovnových korekcích získána z experimentu - nejčastěji ze zdroje můstkového napájení nebo modulátoru zářivého toku; v dosavadním popisu se jednalo o referenční kmitočet  $f_r$  nebo  $f_{ref}$ .

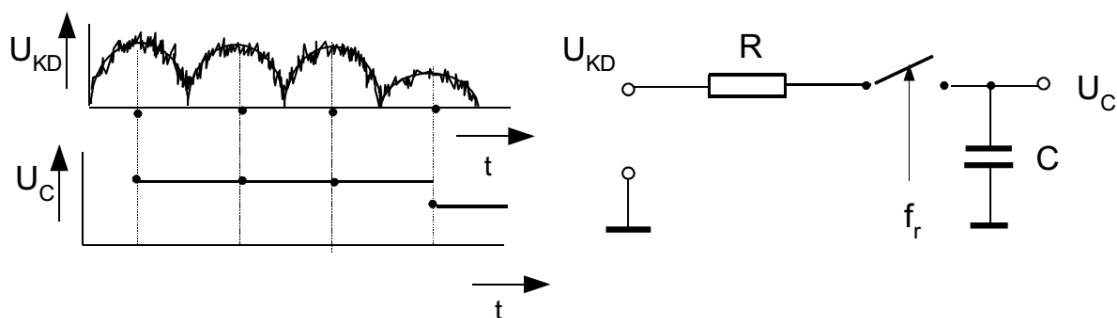
Z podstaty principu činnosti PLL lze očekávat, že i při krátkodobém výpadku referenčního signálu bude dále generován signál o frekvenci blízké požadované hodnotě.

Dále lze díky vlastnostem PLL snadno docílit, aby frekvence  $f_r$  byla celočíselným násobkem základní frekvence  $f_s$ . Stane se tak zařazením frekvenční děličky před zpětnovazební vstup fázového detektoru, viz obr. 1.10. Tak je potom možné detekovat vyšší harmonickou složku vstupního signálu, což, jak již bylo zmíněno, lze uplatnit v jisté třídě magnetických měření, kdy je měřená užitečná informace nesena druhou harmonickou složkou signálu. [2]

## 1.4 Postdetekční zpracování signálu

Jak již bylo uvedeno v podkapitole 1.3.1, zabývající se rozбором dynamické rezervy DR, započítává se drift a jakékoliv nestálosti dolnofrekvenční propusti a případně i následujícího stejnosměrného zesilovače jako ekvivalentní část driftu  $\Delta u_{DDZ}$ . Ačkoliv by se na první pohled zdálo, že vzhledem k vyšším úrovním detektorem zpracovávaných signálů, hlediska driftu již nejsou závažná, je nutné na toto hledisko dbát i v postdetekční části.

Dolnofrekvenční propust má být navržena jako kompromis mezi potlačením střídavých složek po detekci a rychlostí reakce na změnu amplitudy signálu. Jelikož je metoda koherentní detekce vhodná ke sledování spíše pomalejších jevů, bývá dolnofrekvenční filtr komerčních přístrojů řešen jako přepínatelný, s časovou konstantou v řádu stovek mikrosekund až desítek sekund. Rovněž bývá možno volit mezi prvním a druhým řádem takového filtru.



Obr. 1.11: Použití vzorkovacího obvodu jako dolní propusti KD [2]

Z výše uvedeného však plyne jistý rozpor mezi požadavky na potlačení rušivých složek a rychlostí reakce na změny užitečného signálu. Jisté zmírnění tohoto rozporu požadavků může přinést použití „spínané“ dolní propusti podle obr. 1.11, v níž je kapacita  $C$  nabíjena na hodnotu výstupního signálu za spínacovým KD v přesně definovaném okamžiku maxima usměrněného průběhu. Hlavní výhodou je, že skoková změna amplitudy vyhodnocovaného signálu je zjistitelná již za dobu půlperrody signálu  $T/2$ , pokud je časová konstanta  $RC$  podstatně kratší než  $T/2$ . Tento postup je však nevhodný pro silně rušené signály, kdy okamžité hodnoty zjišťované tímto obvodem mohou silně kolísat. Ze systémového hlediska je tento typ dolnofrekvenční filtrace zvláštním případem koherentní demodulace, v níž referenčním signálem je úzký impuls ovládající spínač s opakovacím kmitočtem rovným dvojnásobku  $f_s$  a fází rovnou  $\pi/2$ .

## 1.5 Koncepce KD využívajících vektorového vyhodnocení signálu

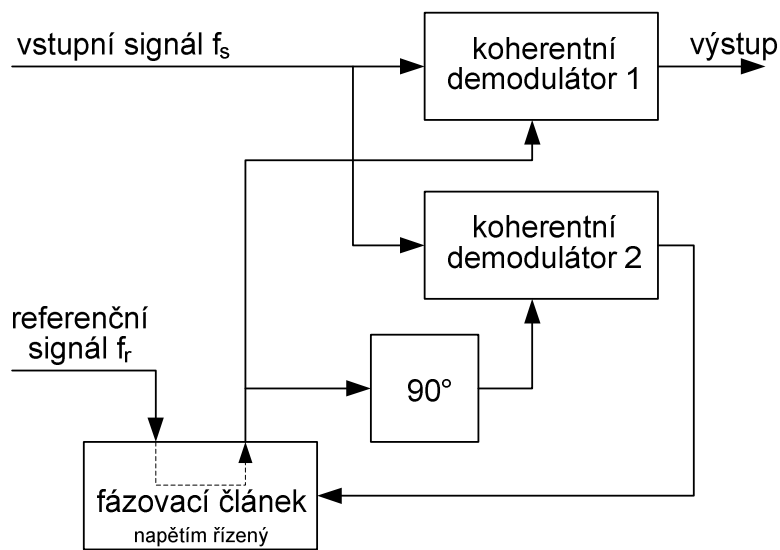
Obsahem předchozích kapitol byla teorie a základní principy koherentní detekce. Obvod pro koherentní demodulaci byl rozdělen na několik částí: koherentní demodulátor jako takový a dále část signální, neboli předdetekční, část postdetekční a část referenční. Stále však platí, že pro koherentní detekci signálu je nutné splnění jistých podmínek. Jednou z nich je, že je-li užitečná informace nesena první harmonickou složkou vstupního signálu, k její detekci dojde v případě, že i referenční signál bude mít frekvenci odpovídající této harmonické. Právě referenční signál určuje, která složka vstupního signálu bude zpracovávána, a proto jsou tedy přístroje pracující na tomto principu nazývány lock-in zesilovači.

Druhou podmínkou je podmínka fázová, tedy že referenční signál musí být v případě jednoduchého koherentního demodulátoru právě ve fázi se zpracovávanou složkou signálu vstupního. Právě určení fázových relací mezi signály může představovat jistý problém. Jak již bylo řečeno, v případě můstkových měření lze takovou situaci řešit tím, že je napájení můstku odvozeno přímo z lokálního oscilátoru referenční části demodulátoru. Avšak při optometrických měřeních celkové uspořádání odpovídá spíše obr. 1.1, kdy signál z externího generátoru vstupuje jako nosná do měřené soustavy a zároveň slouží jako referenční signál pro koherentní demodulátor. Potom může vlivem zpoždění v měřené soustavě (případně v předdetekční části demodulátoru), dojít k nedefinovanému fázovému posuvu těchto dvou signálů. Tuto situaci lze řešit „ručním“ přizpůsobením vzájemného fázového posuvu uvedených

signálů, zařazením nastavitelného fázovacího článku do cesty referenčního signálu. Jinou možností je použití uspořádání využívajícího vektorového vyhodnocení signálu, což ovšem vyžaduje použití dvou koherentních demodulátorů jako takových. Výsledná koncepce zapojení je potom složitější, ovšem z vnějšího pohledu přináší značnou výhodu, a sice nezávislost na vzájemné fázi vstupního a referenčního signálu.

### 1.5.1 Vector-tracking lock-in zesilovač

Vector-tracking lock-in amplifier lze přeložit jako zapojení vyhodnocující chybový vektor. Princip funkce lze ukázat na obr. 1.12, kde  $KD_1$  jakožto hlavní část pracuje v přímé větvi, jež je obdobou dosud popisovaného zapojení s jedním KD. Pomocná část je pak složena z  $KD_2$ , pevného fázovacího článku s konstantní fází  $90^\circ$  a bloku obsahujícího fázovací článek, jehož aktuální fáze je řízena napětím.



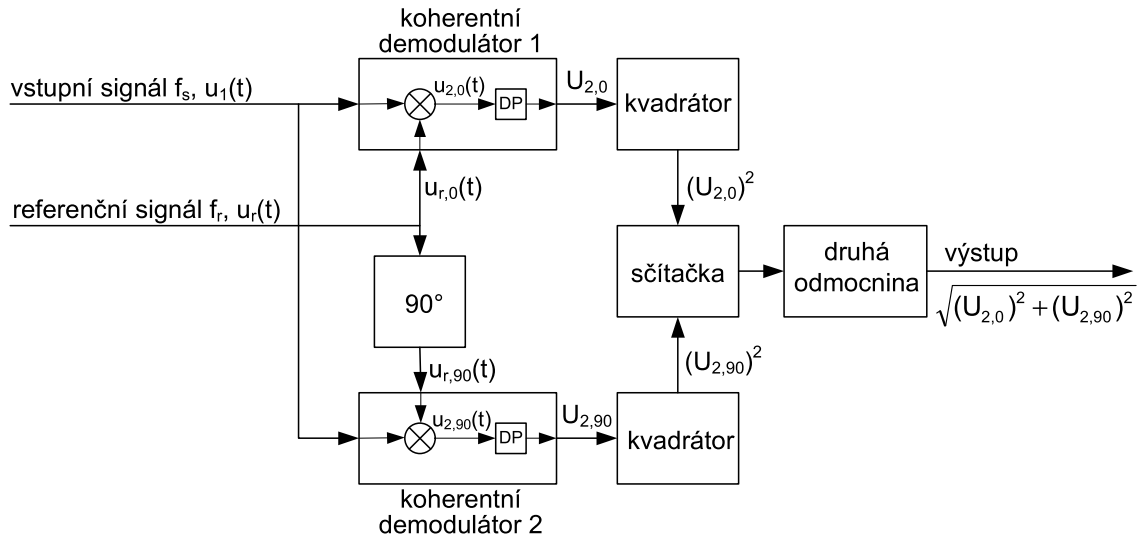
Obr. 1.12: Vector-computing lock in amplifier

Příchozí vstupní signál s kmitočtem  $f_s$  je přiveden na vstupy obou koherentních demodulátorů, přičemž těmito bloky jsou myšleny KD, včetně následné integrace. Referenční signál o kmitočtu  $f_r$  je přes říditelný fázovací článek přiveden na druhý vstup  $KD_1$  a po průchodu pevným fázovacím článkem také na vstup  $KD_2$ . Jsou-li oba signály s kmitočty  $f_s$  i  $f_r$  přesně ve fázi, jejich vzájemná fáze na vstupech  $KD_2$  je dána pevným fázovacím článkem a činí přesně  $90^\circ$ . V takovém případě je stejnosměrné chybové napětí na výstupu  $KD_2$ , přivedené na řídicí vstup proměnného fázovacího článku, rovno nule, čímž je jeho fázové zpoždění stanoveno na  $0^\circ$ . Případný rozdíl fáze mezi vstupními signály způsobí chybové napětí na vstupu proměnného fázovacího článku, na jehož základě dojde ke korekci zpoždění referenčního signálu. Takto je stále zajištěno splnění fázové podmínky na vstupech  $KD_1$  hlavní větve.

Časová konstanta integračního článku obsaženého v  $KD_2$  by měla být relativně dlouhá. Uvedené zapojení poskytuje vysokou dynamickou rezervu, ovšem obsahuje napětím řízený proměnný fázovací článek, jehož použitelná a funkční realizace může představovat určité problémy.

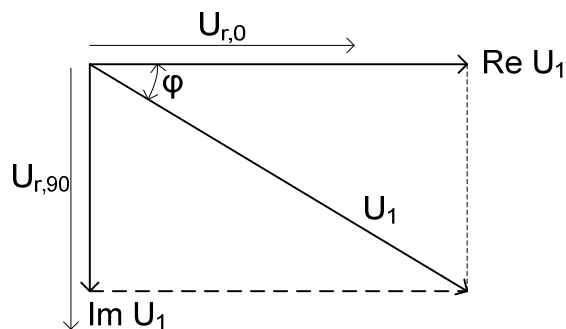
## 1.5.2 Vector-computing lock-in zesilovač

Druhou metodou využívající vektorového zpracování signálů je uspořádání podle obr. 1.13. V anglické literatuře je nazýváno jako vector computing lock-in amplifier. Proti předchozí metodě, kde byl použit prostý koherentní demodulátor  $KD_1$  doplněný o pomocný obvod, který zvenku zajišťoval splnění fázové podmínky, se zde jedná o zapojení pracující se dvěma  $KD$ , jejichž referenční signály jsou navzájem v kvadratuře.



Obr. 1.13: Vector-computing lock-in zesilovač

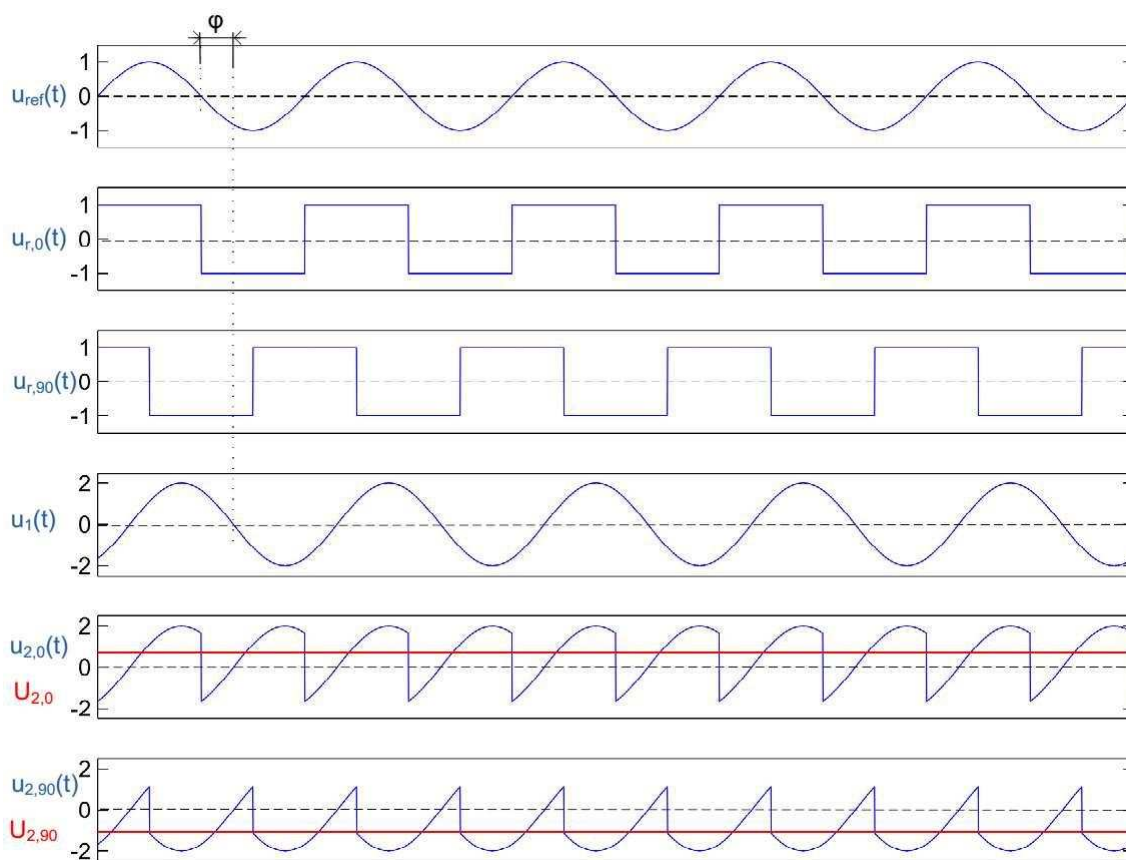
Z obrázku je patrné, že přichází vstupní signál, zde označený jako  $u_1(t)$ , je přiveden do dvou nezávislých  $KD$ . Je-li do  $KD_1$  přiveden referenční signál  $u_{r,0}(t)$ , po odfiltrování střídavých složek dolnofrekvenční propustí koherentního demodulátoru je napětí  $U_{2,0}$  úměrné reálné složce měřeného fázoru. Zpzdíme-li referenční signál pro  $KD_2$  o  $90^\circ$ , výstupní napětí  $U_{2,90}$  z  $KD_2$  bude úměrné složce imaginární. Následující bloky představují pouze realizaci matematického vztahu pro výpočet velikosti vektoru z jeho reálné a imaginární složky – obr. 1.14. Ve své podstatě se tedy jedná o známý vektorvoltmetr.



Obr. 1.14: Vektorový diagram k vysvětlení funkce Vector-computing lock-in zesilovače

Pro základní představu o funkci takového uspořádání jsou kromě obr. 1.13 také uvedeny časové průběhy signálů za jednotlivými bloky (obr. 1.14), které však platí jen

za určitých předpokladů. Mějme tedy vstupní signál  $u_1(t)$  přicházející z měřené soustavy, jež je pro jednoduchost „amplitudově modulován“ měřenou „informací“, která má nyní konstantní průběh. Amplituda obálky vstupního signálu je tedy konstantní a lze ji označit jako  $U_m$ . V takovém případě lze signály pozorované za dolnofrekvenčními filtry demodulátorů považovat za v čase neproměnné. Ve skutečnosti by však jejich časový průběh měl odpovídat průběhu signálu, představujícího „informaci“ popisující daný parametr měřené soustavy. Na strmost změn má dále vliv časová konstanta použitých filtrů v demodulátorech. Z referenčního signálu označeného  $u_{\text{ref}}(t)$  jsou odvozeny dílčí referenční signály obdélníkových průběhů pro jednotlivé KD, tedy signály  $u_{r,0}(t)$  a  $u_{r,90}(t)$ . Násobička použitá v KD se předpokládá čtyřkvadrantová.



Obr. 1.15: Časové průběhy signálů ve vybraných částech Vector-computing lock-in zesilovače

Jak bylo řečeno, na obr. 1.15 lze vidět vstupní signál  $u_1(t)$ , který má proti referenčnímu signálu  $u_{\text{ref}}(t)$  (resp.  $u_{r,0}(t)$ ) fázový posun  $40^\circ$ ; obecně jej označme  $\varphi$ . V případě, že  $\varphi = 0$ , si lze snadno představit dílčí výstupní napětí  $u_{2,0}(t)$ , které bude mít průběh připomínající dvoucestně usměrněný harmonický průběh. Jeho střední hodnotu lze vyjádřit vztahem  $U_{2,0} = \frac{2}{\pi} U_m$ . (1.20)

Avšak tato hodnota je závislá také na uvedeném fázovém posuvu  $\varphi$ , což se podle odvození v prameni [10] projeví ve výsledném vztahu následujícím způsobem:

$$U_{2,0} = \frac{2}{\pi} U_m \cos \varphi. \quad (1.21)$$

Ve druhé větvi je situace obdobná, avšak vzhledem k fázovému posuvu  $90^\circ$  lze psát

$$U_{2,90} = \frac{2}{\pi} U_m \cos(\varphi - 90^\circ) = \frac{2}{\pi} U_m \sin \varphi. \quad (1.22)$$

Napětí na samotném výstupu zapojení lze potom vyjádřit následujícím vztahem:

$$\begin{aligned} \sqrt{U_{2,0}^2 + U_{2,90}^2} &= \sqrt{\left(\frac{2}{\pi} U_m \cos \varphi\right)^2 + \left(\frac{2}{\pi} U_m \sin \varphi\right)^2} = \\ &= \sqrt{\left(\frac{2}{\pi} U_m\right)^2 (\cos^2 \varphi + \sin^2 \varphi)} = \frac{2}{\pi} U_m, \end{aligned} \quad (1.23)$$

s použitím matematické poučky, že

$$\frac{\sin^2 x}{\cos^2 x} = 1. \quad (1.24)$$

Je tedy dokázáno, že výstupní napětí je opravdu úměrné amplitudě obálky vstupního signálu.

Z výše uvedeného je patrné, že hlavní část zapojení tvoří dva shodné koherenční demodulátory a dále pouze jeden fázovací člen, který má konstantní fázové zpoždění  $90^\circ$ . Při volbě referenčních signálů obdélníkových průběhů, může být konstrukce takového fázovacího členu s použitím logických obvodů relativně jednoduchá. Hlavní výhodou tohoto zapojení ovšem zůstává nezávislost na vzájemné fázi vstupního signálu  $u_1(t)$  a signálů referenčních. Jistá omezení však přináší nižší rozsah dynamické rezervy tohoto uspořádání. Vzhledem k tomu, že signál je zpracováván ve dvou větvích obsahujících koherenční demodulátor včetně části samostatných postdetekčních obvodů, může v obou větvích vznikat drift, což se po umocnění a sečtení signálů sumačním členem negativně projeví na společném výstupu. K dalšímu zlepšení vlastností bývá často takové zapojení doplněno heterodynní filtrací v předdetekční části tak, jak popisuje kapitola 1.3.2.

Z pohledu relativně snadné realizace fázovacího členu, ale i praktického použití díky nezávislosti na vzájemné fázi vstupního a referenčního signálu má uvedená koncepce značné výhody a pro návrh lock-in zesilovače je použita jako výchozí.

## 2 VLASTNOSTI A PARAMETRY TOVÁRNĚ VYRÁBĚNÝCH PŘÍSTROJŮ

Následující kapitola se zabývá vlastnostmi několika vybraných továrně vyráběných lock-in zesilovačů za účelem provedení srovnání jejich hlavních parametrů, na jejichž základě si lze utvořit představu o dosahovaných kvalitách těchto komerčních přístrojů.

Za jeden ze zásadních parametrů lze považovat dynamickou rezervu, popsanou v kapitole 1.3.1, dále kmitočtový rozsah pracovních frekvencí, činitele potlačení souhlasného napětí CMRR a vstupní napěťový šum. Charakteristickou vlastností filtru použitého v demodulátoru je jeho přepínatelná časová konstanta. Čím dál více nepřehlédnutelná je také cena uvedeného přístroje, proto je zde také alespoň orientačně uvedena.

Tab. 1: Přehled vlastností vybraných lock-in zesilovačů různých výrobců

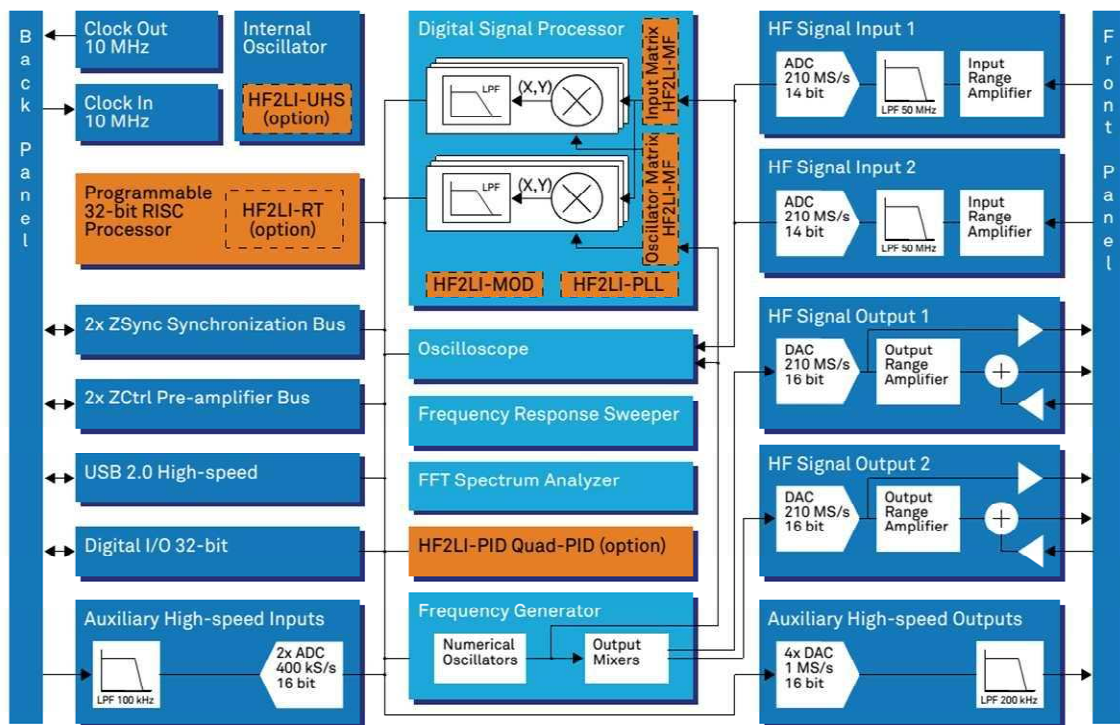
Výrobce	Název / typové označení	Dynamická rezerva [dB]	Kmitočtový rozsah	CMRR [dB]	Vstupní napěťový šum [nV/ $\sqrt{\text{Hz}}$ ]	Časové konstanty filtru	Cena [tis. Kč]
Scitec (Edmund Optisc)	Dual Phase Lock-In Amplifier  Číslo produktu: 55-784		10 Hz – 100 kHz			100 $\mu$ s, 300 $\mu$ s, 1ms, 3ms, 10ms, 30ms, 300ms, 1s, 3s, 10s, 30s	44
Zurich Instruments	HF2LI	120	1 $\mu$ Hz – 50 MHz	typ. 75	5	1 $\mu$ s - 500 s	600
Stanford Research Systems	SR 850 DSP	> 100	0.001Hz- 102.4 kHz	>100	6	10 $\mu$ s – 30 s ( $f_{\text{ref}} > 200$ Hz); > 30 ks ( $f_{\text{ref}} < 200$ Hz)	150
Princeton Applied Research	Model 5210 - analog	130 max	0,5 Hz – 120 kHz	120 (1kHz)	5	100 $\mu$ s; 1 ms – 3 ks	100
Newport	Merlin™ Digital Lock-in Radiometry Systém  Model 70100	80	8 Hz – 1,1 kHz	110	60 (1 kHz)		164
Stanford Research Systems	SR124 - analog	60 max	0.2Hz – 200 kHz	100	2,5		130
Hinds Instrument	SIGNALOC 2100		40 Hz - 250 kHz	> 60	2000		44

## 2.1 Vnitřní uspořádání vybraných komerčně dostupných přístrojů

V následující podkapitole je podrobněji popsáno vnitřní uspořádání několika přístrojů uvedených v tab. 1. Je zde vidět, že s vývojem rychlých A/D převodníků a především DSP (digitálních signálových procesorů) většina výrobců postupně přistupuje k alespoň částečnému zpracování přístrojů v digitální podobě.

### 2.1.1 Lock-in zesilovač HF2LI firmy Zurich Instruments

Jedná se o špičkový přístroj, jehož základní parametry jsou uvedeny v tab. 1 a vnitřní uspořádání na obr. 2.1. Z obrázku je patrné, že se jedná o prakticky plně digitální měřicí přístroj moderní koncepce.



Obr. 2.1: Vnitřní uspořádání lock-in zesilovače Zurich Instruments HF2LI [11]

Příchozí referenční signál je po průchodu vstupním filtrem vzorkován a slouží jako synchronizace přímé číslicové syntézy (DDFS), na jejímž výstupu je k dispozici odpovídající signál přísně harmonického tvaru, přivedený na referenční vstupy koherentních demodulátorů. Takto je zajištěna obnova či převod referenčního signálu na signál harmonický, jehož podoba na vstupu může dosahovat nižší kvality.

V koherentním demodulátoru realizovaným pomocí DSP dochází k číslicovému násobení (128 bitů) vstupního signálu s referenčním. Referenční signál je počítán s přesností 20 bitů a vyšší harmonické jsou potlačeny o 120 dB. Tak je zamezena tvorba propustných oken v amplitudově frekvenční charakteristice kolem vyšších harmonických frekvencí.



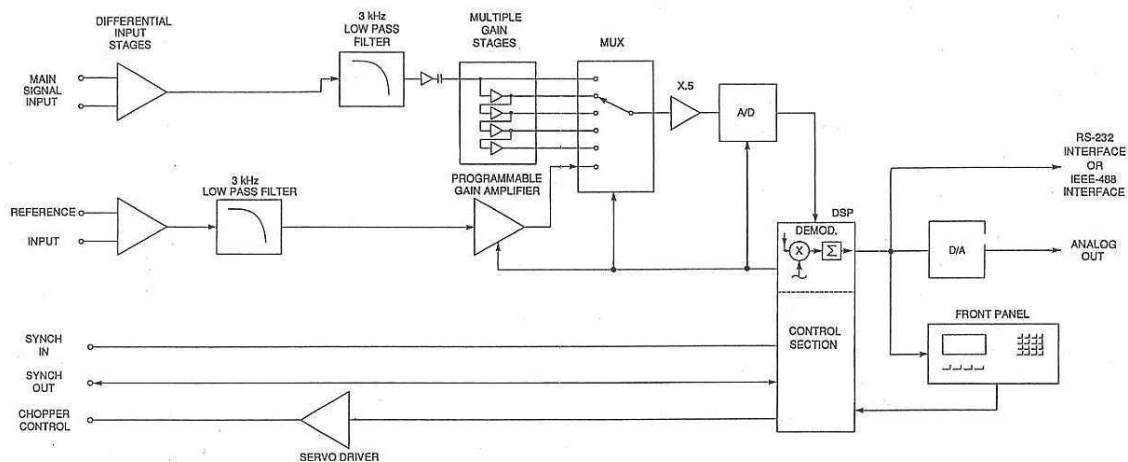
Dále se zde využívá číslicové zpracování signálu i po koherentní demodulaci. Číslicově realizovaná dolní propust (integrace - určení střední hodnoty) je téměř ideální. Takto je potlačena nestálost nuly, známá u analogových přístrojů.

Zatímco obvyklá dynamická rezerva analogových KD je kolem 60 dB, převodník A/Č užívaný v číslicových KD je extrémně lineární a využívá ditheringu, což umožňuje dosažení dynamické rezervy až 130 dB. Jistou zvláštností jsou velmi rychlé A/D převodníky (210 MS/s, 14 bitů, viz obr. 2.1), není tedy nutné používat směšování jako u heterodynních demodulátorů analogových. [2]

Plně digitální zpracování přístroje umožňuje také propojení s PC prostřednictvím USB, což přináší celou řadu možností dalšího externího zpracování výsledků, včetně osciloskopického sledování signálů.

### 2.1.2 Lock-in zesilovač řady 70100 - Merlin™ Radiometry Systems firmy Newport

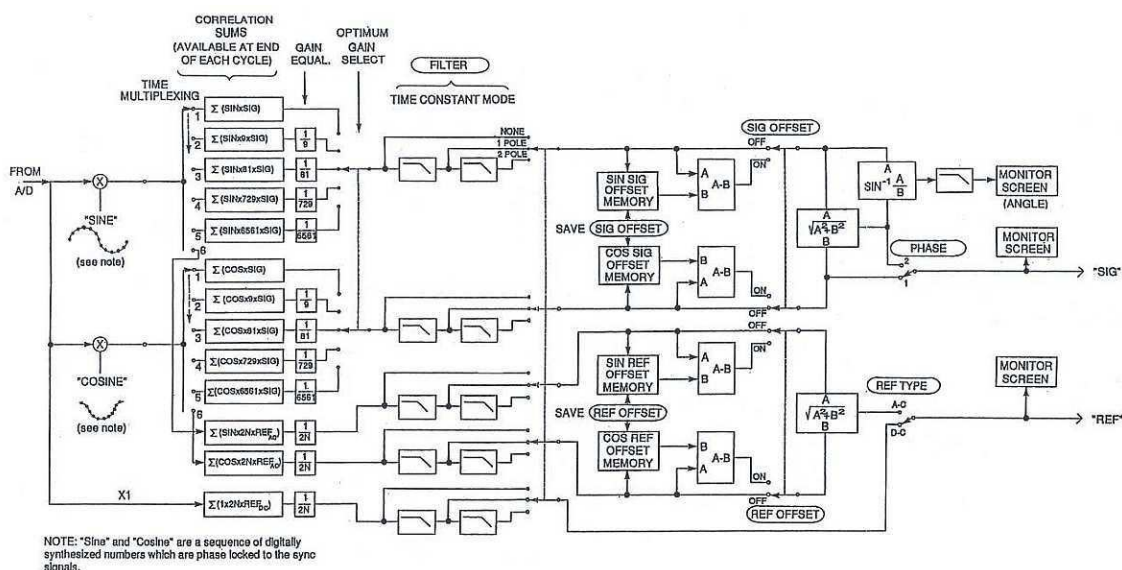
Blokové schéma uvedeného přístroje je uvedeno na obr. 2.2. Měřený signál přivedený na hlavní signálový vstup je zesílen, filtrován a teprve nyní přiveden na A/D převodník, kde je před vstupem do demodulátoru digitalizován. Jedná se tedy o částečně analogový přístroj, ve kterém je digitálně (prostřednictvím DSP), řešena jen vlastní demodulace. Výstupní signál je ponechán jednak v digitální podobě pro komunikaci prostřednictvím uvedených rozhraní, nebo je převeden a reprezentován v analogové formě.



Obr. 2.2: Blokové schéma lock-in zesilovače firmy Newport [12]

Kromě hlavního signálu do přístroje samozřejmě vstupuje také signál referenční, který může být buď střídavý, nebo stejnosměrný, resp. využívající jen jedné polaroty. Je rovněž filtrován, zesílen a digitalizován pro následné zpracování v bloku demodulátoru. Dále jsou z něj odvozeny funkce sin a cos, potřebné pro vlastní demodulaci. Zpracování těchto signálů je v manuálu přístroje [12] podrobněji popsáno: Oba vstupní signály, hlavní i referenční, mohou být na vstupu zpracovány v diferenčním zesilovači, čímž je dosaženo určitého potlačení souhlasných složek signálů. Vyšší frekvenční složky jsou odstraněny dolnofrekvenčními filtry s mezními kmitočty 3 kHz. Hlavní signál je dále přiveden na kaskádu zesilovačů, z nichž každý zesiluje 9krát a k dispozici je každý výstup dílčích zesilovačů včetně signálu v původní formě. Takto jsme tedy získali

celkem pět výstupů, původní signál zesílený 1, 9, 81, 729 a 6561 krát, následně přivedených na multiplexor. Každý z těchto vstupů multiplexoru je postupně přiváděn na A/D převodník a jeho vzorek je dále k dispozici DSP procesoru. Ve stejnou dobu je referenční signál prostřednictvím zesilovače s programovatelným zesílením přiveden na zbývající šestý vstup multiplexoru a dále na A/D převodník. Tak je zaručeno, že referenční signál je zpracován stejným způsobem jako signál hlavní. Nastavení doby přepínání multiplexoru a vzorkovací frekvence A/D převodníku jsou řízeny signálovým procesorem tak, že během jedné periody vstupního, potažmo referenčního signálu je pořízeno minimálně 13 vzorků z každého vstupu multiplexoru. Jinými slovy: máme k dispozici 13 vzorků vstupního signálu z každé z pěti vstupních větví, kdy každá má jiné zesílení. A dále 13 vzorků referenčního signálu. Veškeré takto získané vzorky jsou uloženy v paměti.



Obr. 2.3: Digitální demodulace a signálové zpracování v DSP v přístroji Newport [12]

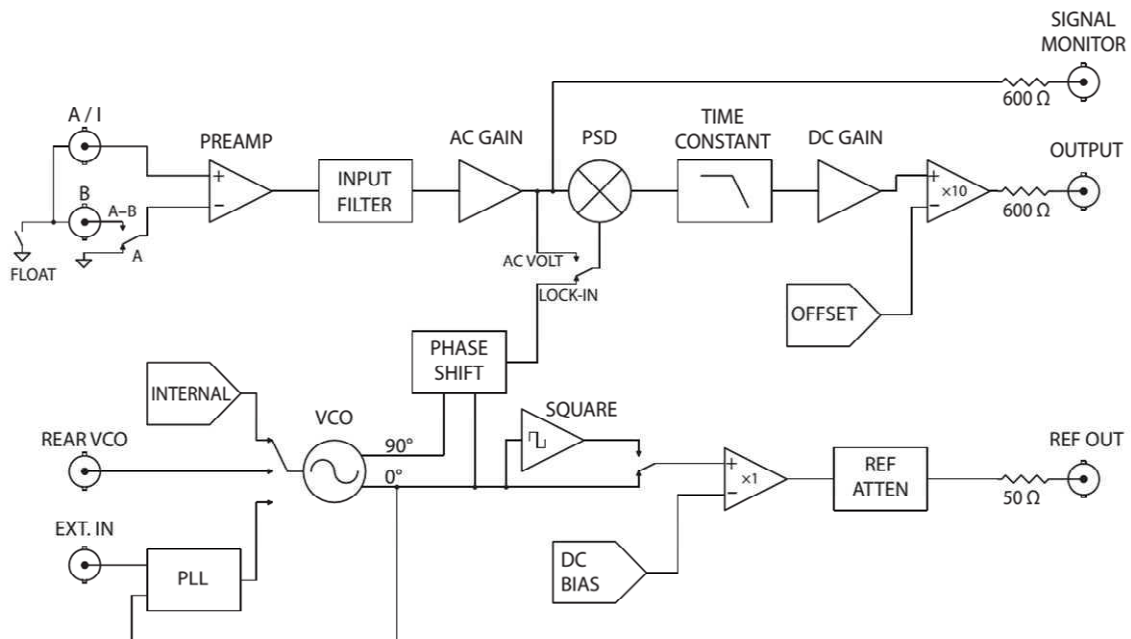
Po dokončení každého dílčího cyklu DSP porovnává vzorky hlavního signálu v každé z pěti větví s různým zesílením a zkoumá, zda v některé větvi nedošlo k saturaci signálu. Pokud ano, je zaznamenán zesilovací koeficient větve s největším zesílením, kde k saturaci ještě nedošlo.

Pro další popis se již neobejdeme bez obr. 2.3, kde je zachycen princip zpracování signálu v samotném DSP. Signálové vzorky z každé dílčí větve s určitým zesílením jsou samostatně násobeny bod po bodu s funkcemi sin a cos v každé hlavní větvi. Tyto signály jsou generovány pomocí obvodu kmitočtové syntézy synchronizovaným vstupním referenčním signálem. Výsledné hodnoty z dílčích cyklů jsou sčítány a konečná hodnota na konci hlavního cyklu sestávajícího z 13ti dílčích cyklů je uložena, nazýváme ji korelační suma. Na konci každého hlavního cyklu je v každé ze dvou hlavních větví získáno 5 korelačních sum, kdy každá je vynásobena příslušným koeficientem (1/9, 1/81, ..., viz obr. 2.3) pro získání původní úrovně signálu. Výsledné hodnoty jsou uloženy jako proměnné typu „floating point“, čímž nedojde ke snížení poměru S/N z důvodu nízkého rozlišení digitální reprezentace čísla. Na základě dříve uloženého největšího koeficientu zesílení, při kterém ještě nedošlo v příslušné větvi k saturaci, je nyní vybrána jedna z pěti korelačních sum v každé ze dvou hlavních větví

(sin a cos). Tyto hodnoty dále procházejí digitální filtrační částí, kde nemusí, ale typicky jsou filtrovány prostřednictvím jedno nebo dvou pólového filtru. Z výstupních signálů pak může být dle známého vztahu  $\sqrt{A^2 + B^2}$  vypočtena amplituda užitečného měřeného signálu.

### 2.1.3 Lock-in zesilovač SR124 - analog firmy Stanford Research Systems

Třetí a poslední ukázkou je zapojení tentokrát již plně analogového přístroje SR124 firmy Stanford Research Systems. Blokové schéma přístroje je uvedeno na obr. 2.4, který je nedílnou součástí dalšího popisu. Přístroj jako takový může pracovat ve dvou základních režimech. Jedním z nich je klasický lock-in režim, kdy upravený vstupní signál vchází do analogové násobičky a je násoben pravouhloú funkcí, frekvenčně odpovídající referenčnímu signálu. Za násobičkou následuje klasický dolnofrekvenční filtr. V tomto režimu se tedy uplatňuje klasická fázová detekce. Do druhého režimu je přístroj převeden uvedením spínače na obr. 2.4 do polohy „AC Volt“, kdy je přivedením upraveného vstupního signálu na oba vstupy násobičky na jejím výstupu signál, odpovídající absolutní hodnotě signálu vstupního. Tento je dále filtrován. Uvedený režim je možno uplatnit při nedostupnosti referenčního signálu k detekci určitých signálů, ovšem zdaleka nedosahuje výsledků jako při fázové citlivé detekci.



Obr. 2.4: Blokové zapojení lock-in zesilovače firmy Stanford Research Systems [13]

Výstupní signál, který je k dispozici za dolnofrekvenčním filtrem je dále upraven a zesílen, jeho aktuální hodnota je zobrazována na hlavním ručkovém měřidle na panelu přístroje. Kromě toho je výstupní hodnota reprezentována úměrným napětím na výstupním BNC konektoru. Citlivost přístroje je ručně nastavitelná v rozsahu 100 nV až 500 mV.

Referenční část přístroje je řešena použitím napětím řízeného oscilátoru VCO, který je zdrojem referenčního signálu a může pracovat ve třech režimech. Interní režim spočívá ve volbě frekvence VCO přímo z ovládacího panelu přístroje. Druhý režim umožňuje externí řízení VCO pomocí stejnosměrného napětí 0 až 10 V, kdy dochází k přeladění oscilátoru v plném rozsahu. Závislost frekvence na řídicím napětí je přibližně lineární. Ve výše uvedených případech je výstup oscilátoru použit nejen jako referenční signál, ale také je k dispozici na příslušném výstupním konektoru a může být tedy použit jako nosný signál vstupující do měřené soustavy, tzn., že podle použití může například synchronizovat optický modulátor nebo nepřímo napájet měřicí můstek.

Třetí režim umožňuje přivedení externího referenčního signálu, kterým je prostřednictvím PLL závěsu VCO synchronizován. Přístroj umožňuje jako referenční signál vstupující do násobičky volit druhý nebo třetí násobek frekvence vstupního referenčního signálu, čímž může být detekována informace nesená druhou nebo třetí harmonickou složkou signálu vstupního.

Vlastní splnění fázové podmínky je realizováno ručně, prostřednictvím nastavitelného fázovacího článku, vloženého mezi VCO a referenční vstup násobičky. Řízení tohoto fázovacího článku je přístupné z panelu přístroje, děje se tak plynule ve čtyřech rozsazích, tj. 0° až 90°, 90° až 180° atd.

Zde byl tedy uveden příklad obvodových řešení několika světových výrobců, mezi jejichž produkty najdeme i přístroje tohoto typu. Obecně se dá říci, že řešení každého výrobce je dosti odlišné. Zásadní rozdíly lze najít v metodě samotné demodulace, ale také v analogovém a digitálním pojetí.

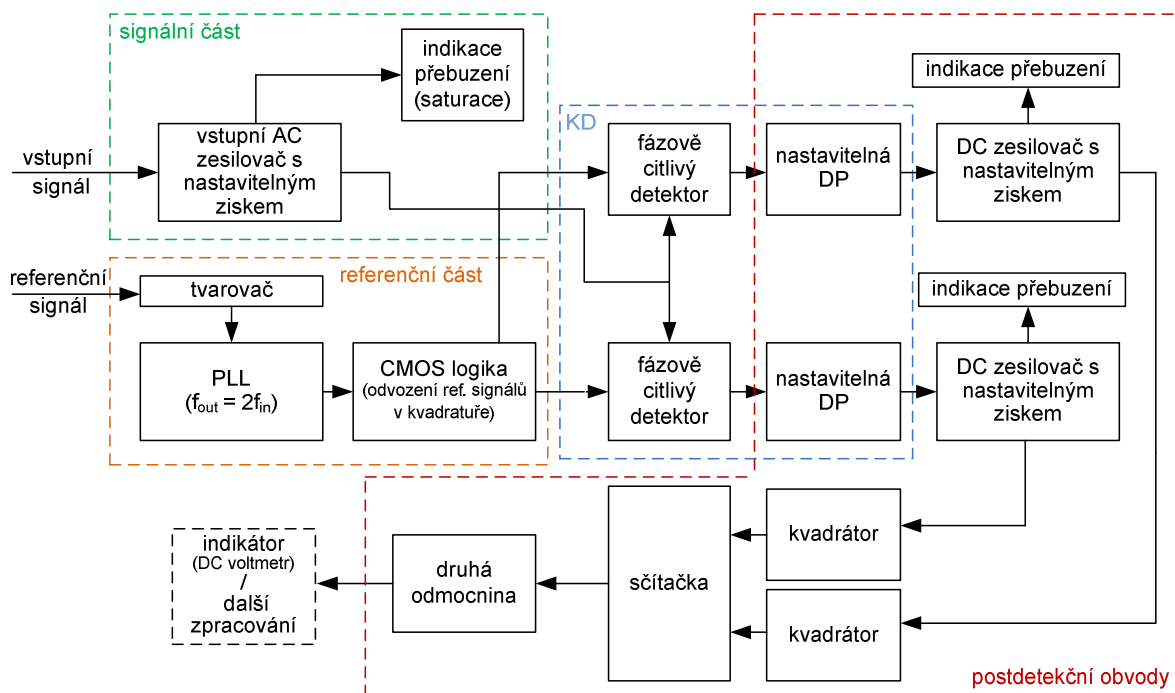
Závěrem je třeba uvést jistou formální poznámku. Obsah kapitoly byl zpracován na základě literatury [11], [12] a [13], jejíž původní znění je v anglickém jazyce. Vzhledem k rozsahu této práce bylo nutno některé ilustrace převzít přímo z citované literatury, a proto byly zachovány i některé původní popisy obrázků, které jsou rovněž v anglickém jazyce. Z důvodu zachování návaznosti na citované prameny by se dal případný překlad v určitých případech považovat za nemístný, nehledě na to, že české ekvivalenty vystihující funkce určitých bloků by se hledaly přinejmenším nesnadno.

Z podobných důvodů byly ponechány některé originální ilustrace převzaté z katalogových listů použitých integrovaných obvodů. Několik anglicky komentovaných obrázků je tedy možné najít i v rámci následující kapitoly – kapitoly 3. Je-li takováto ilustrace použita, její obsah je v souvisejícím textu náležitě komentován.

### 3 NÁVRH A KONSTRUKCE HLAVNÍCH ČÁSTÍ LOCK-IN ZESILOVAČE

Na obr. 3.1 je uvedeno blokové schéma navrhovaného lock-in zesilovače. Jednotlivé bloky odpovídají jednotlivým funkčním celkům, které jsou dále sdruženy do bloků odpovídajících spíše základní struktuře lock-in zesilovače tak, jak je popsán v první kapitole a jak jej dělí literatura, která se touto problematikou zabývá.

Fyzické uspořádání a rozdělení na jednotlivé desky plošných spojů není z obr. 3.1 zcela patrné a závisí na více faktorech. Koncepce přístroje využívá modulárního rozdělení na několik částí, resp. na samostatné funkční celky, což vždy není zcela ideální, ale z hlediska měření na jednotlivých částech a dodatečným úpravám velmi výhodné. Obvodová schémata zapojení zmíněných částí lze vyhledat v přílohách řady B, přičemž předmětem zbytku této kapitoly je jejich popis, případně některé získané výsledky. Jako pojítka mezi obr. 3.1 a schémata zapojení jednotlivých částí slouží příloha A.1. V příloze je znázorněno skutečné rozdělení na jednotlivé fyzicky realizované bloky, resp. desky plošných spojů, doplněné o označení vstupů a výstupů. Jejich označení je ekvivalentní s označením v jednotlivých schématech zapojení.

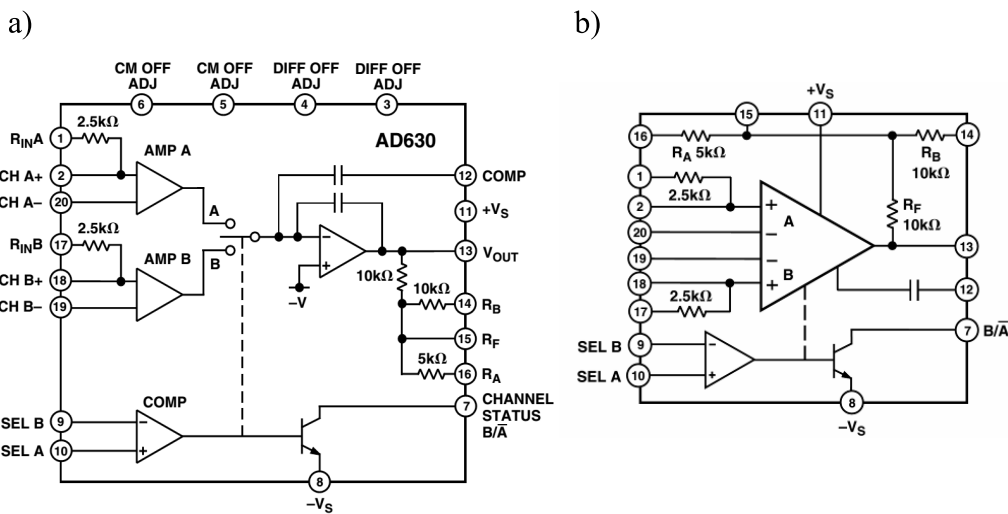


Obr. 3.1: Návrh koncepce konstruovaného přístroje

### 3.1 Obvod AD630 jako fázově citlivý detektor

Pro obvodové řešení násobících částí jednotlivých fázově citlivých detektorů byl zvolen obvod AD630 firmy Analog Devices. Ve své základní funkci obvod slouží jako vyvážený modulátor nebo demodulátor, z určitého úhlu pohledu se jedná o dvoukvadrantovou analogovou násobičku s velmi dobrou linearitou.

Vnitřní uspořádání obvodu vystihuje obr. 3.2. Existují dva alternativní způsoby, jak lze na obvod celkově pohlížet. Na obr. 3.2a lze vidět dva nezávislé kanály A a B, z nichž každý obsahuje svůj předzesilovač a mezi jejichž výstupy se přepíná v závislosti na stavu řídicího signálu. Dále následuje výstupní zesilovač integračního charakteru. Tyto uvedené části lze sloučit dle obr. 3.2b; zde je potom jeden zesilovač obsahující dva diferenční vstupní páry, přičemž v daném čase je aktivní pouze jeden z nich.



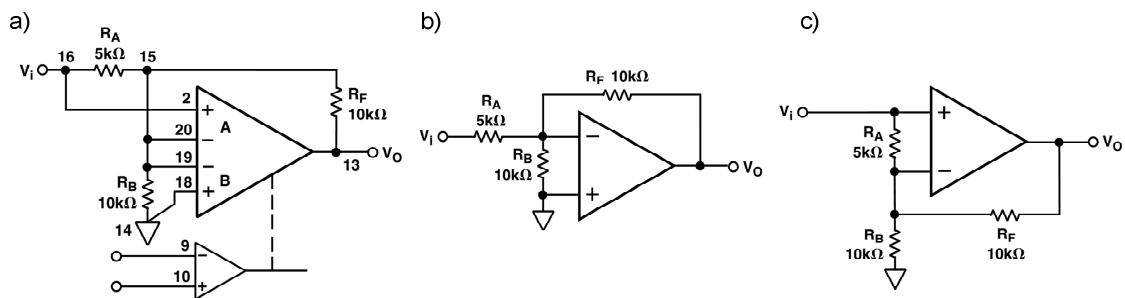
Obr. 3.2: Dva alternativní pohledy na vnitřní uspořádání obvodu AD630 [14]

Základní princip obvodu spočívá v nastavení jednotlivých zesilovačů tak, že jeden má kladné zesílení a druhý invertuje. Pokud je na jejich vstupy shodně přiveden amplitudově modulovaný signál a je-li řídicí signál volby mezi jednotlivými výstupy zesilovačů odvozen z původní nosné, dojde k demodulaci.

Na obr. 3.3 je znázorněno základní zapojení uvedeného obvodu, které lze rozdělit na dva odlišné případy podle zvoleného kanálu. Použité rezistory jsou interní, technologicky vytvořeny ve společném substrátu se zbytkem obvodu. Lze předpokládat, že jejich využitím dosáhneme vyšší přesnosti nastavené hodnoty zesílení než při použití externích součástek. Jejich hodnoty jsou tedy pevně stanoveny. V případě invertujícího kanálu B (obr. 3.3b) je zesílení dáno vztahem

$$V_{o-} = -\frac{R_F}{R_A} V_i, \quad \text{a} \quad V_{o+} = \left(1 + \frac{R_F}{R_A}\right) V_i \quad (3.1a, b)$$

v případě neinvertujícího kanálu A (obr. 3.3c).



Obr. 3.3: K odvození vztahů pro určení zesílení předzesilovačů obvodu AD630 [14]

Po dosazení hodnot jednotlivých rezistorů uvedených na obr. 3.3 do vztahů 3.1a a 3.1b obdržíme typické hodnoty zesílení, tj.  $A = \pm 2$ . Pouhým přesunutím rezistoru  $R_B$  ze země na svorku „ $V_o$ “ lze získat zesílení  $A = \pm 1$ . Jak již bylo zmíněno, obvod AD630 dále umožňuje zavedení hodnot  $R_A$ ,  $R_B$  a  $R_F$  prostřednictvím externích součástek, čímž lze ovlivněním zpětné vazby zvolit další odlišné hodnoty zesílení, které tak případně může být i frekvenčně závislé.

### 3.1.1 Návrh obvodové realizace fázově citlivého detektoru

Kompletní schéma zapojení fázově citlivého detektoru je k dispozici v příloze B.11 a je mu věnován následující popis. Pro úplnost je třeba podotknout, že zvolená metoda koherentní demodulace využívá dvou demodulátorů, a proto je uvedené zapojení třeba realizovat ve dvou zcela shodných vyhotoveních.

Ústředním prvkem je výše popsán demodulátor AD630, jehož zapojení vychází z aplikačních doporučení a návrhů podle katalogového listu [14]. Základní nastavení jsou realizována s využitím interních rezistorů tak, že zesílení jednotlivých větví je  $A = \pm 2$ , případně  $A = \pm 1$  což lze nastavit prostřednictvím adresní propojky. Jedinými dodanými externími prvky jsou tedy trimery  $P_1$  a  $P_2$  pro korekci offsetů (viz dále).

Referenční signál, jehož úroveň odpovídají logickým úrovním použitým v předchozím stupni, tedy cca 0 až 5V, je přiveden na vstup optoprisku (optronu) typu HCPL-0501. Ten sestává z LED diody, fotodiody a výstupního tranzistoru s otevřeným kolektorem, který je prostřednictvím rezistoru  $R_2$  připojen na snížené napájecí napětí odvozené z napájecí větve +15 V. Dochází tedy ke galvanickému oddělení referenčního signálu, úpravě jeho úrovně na 0 až cca 13 V, ale také k jeho inverzi. Takto upravený signál je dále přiveden na jeden ze vstupů komparátoru obvodu AD630.

Druhý vstup zmíněného komparátoru slouží jako referenční. Vzhledem ke konečné strmosti hran při přechodech mezi úrovněmi referenčního signálu by měla být ideální rozhodovací úroveň komparátoru 7,5 V. Toto napětí je zajištěno pomocí napěťové reference řady TL431.

Výstupní napětí tohoto stabilizátoru je určeno zejména odporovým děličem  $R_3$  a  $R_4$  spolu s trimrem  $P_3$ . S přihlédnutím k doporučení výrobce, že celkový sériový odpor tohoto děliče by měl být cca 10 k $\Omega$ , byly jednotlivé hodnoty zvoleny následovně:  $R_3 = 3,3$  k $\Omega$ ;  $R_4 = 6,8$  k $\Omega$  a  $P_3 = 50$  k $\Omega$ ; a dále pomocné rezistory pro úpravu mezních výstupních napětí:  $R_5 = R_6 = 2,2$  k $\Omega$ . Hodnoty napětí za stabilizátorem lze potom vyjádřit dle následujícího vztahu:

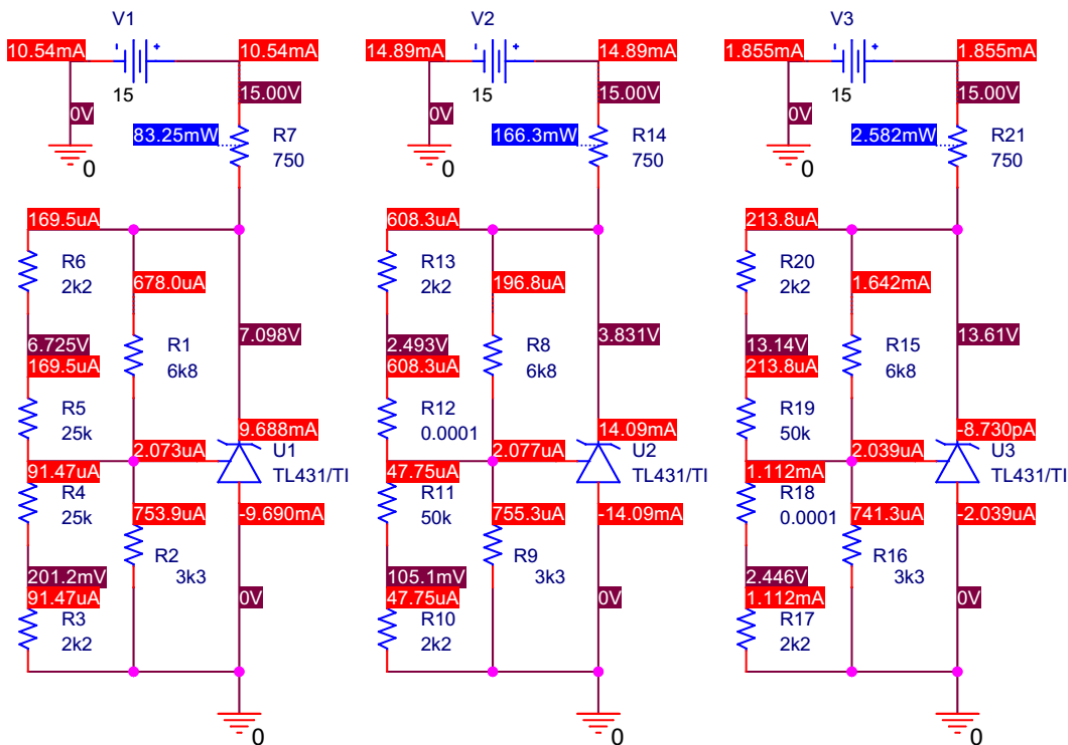
$$U_{TL431_{MIN}} = \left( 1 + \frac{R_4 \parallel (P_{3A} + R_6)}{R_3 \parallel (P_{3B} + R_5)} \right) \cdot U_{ref} = \left( 1 + \frac{6800 \parallel (0 + 2200)}{3300 \parallel (50000 + 2200)} \right) \cdot 2,5 = 3,8 \text{ V},$$

$$U_{TL431_{MAX}} = \left( 1 + \frac{R_4 \parallel (P_{3A} + R_6)}{R_3 \parallel (P_{3B} + R_5)} \right) \cdot U_{ref} = \left( 1 + \frac{6800 \parallel (50000 + 2200)}{3300 \parallel (0 + 2200)} \right) \cdot 2,5 = 13,8 \text{ V},$$

(3.2a, b)

kde  $U_{ref}$  je napětí interní reference obvodu TL431.

Příčný proud stabilizátorem má být volen v rozsahu 1 mA až 100 mA; byla zvolena hodnota 10 mA. Proud do zátěže tvořené vstupem komparátoru obvodu AD630 lze zanedbat. Na předřadném rezistoru  $R_7$  potom očekáváme úbytek napětí cca 7,5 V při proudu 10 mA, proto byla jeho hodnota zvolena  $R_7 = 750 \Omega$ . Veškeré napěťové i proudové poměry ve výše popisovaném obvodu byly zaznamenány na obr. 3.4 vytvořeném pomocí obvodového simulátoru – programu PSpice.



Obr. 3.4: Simulace obvodu napěťové reference v PSpice.

Z výše uvedeného tedy plyne, že referenční úroveň komparátoru lze v omezeném rozsahu volit, což ovšem přináší nutnost přesného nastavení, které bude mít patrně vliv na vzájemný úhel mezi referenčními signály v jednotlivých kanálech. Z tohoto důvodu je na vývod č. 7 obvodu AD630 (obr. 3.2) připojen rezistor  $R_8$  nebo  $R_9$  a měřicí bod JUM3, na němž lze pomocí osciloskopu sledovat aktuální stav komparátoru. Důsledek by tedy měl být takový, že na kontrolních bodech JUM3 obou kanálů budou pravoúhlé signály ve vzájemné kvadratuře, tedy s vzájemným fázovým posuvem  $90^\circ$ .

Další samostatnější částí zapojení je signálová vstupní část. Princip funkce obvodu AD630 je již zřejmý – vstupní signál je současně přiváděn do dvou vstupních kanálů,

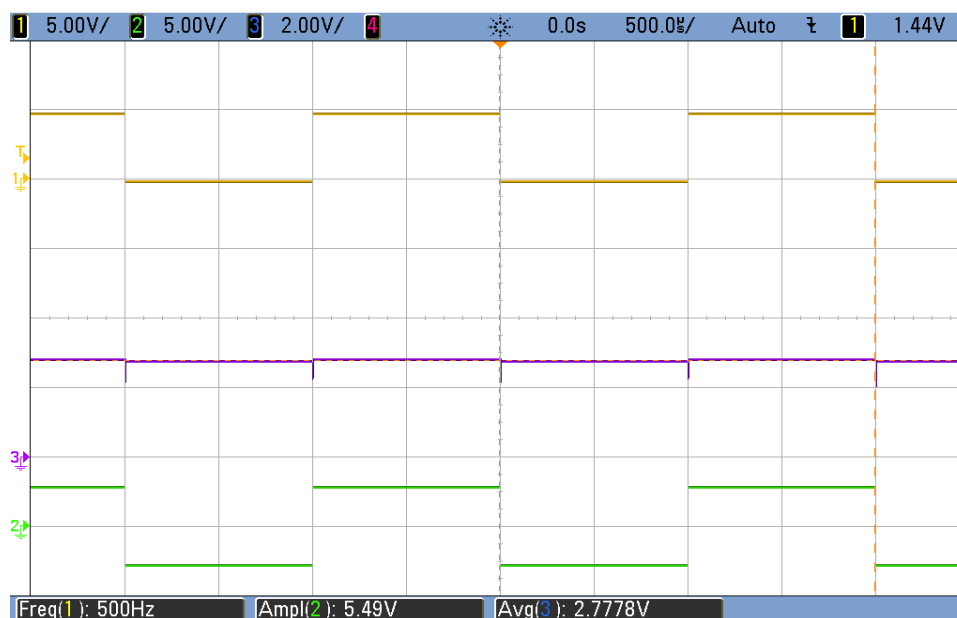


obsahujících interní předzesilovače, přičemž jeden je zapojen jako invertující a druhý jako neinvertující. Mezi výstupy těchto kanálů se vybírá pomocí přepínače, řízeného výstupem komparátoru. Jelikož interní zapojení obou předzesilovačů jsou poněkud odlišná, výrobce obvodu poukazuje na fakt, že se také liší vstupní impedance obvodu, a to v závislosti na aktuálně vybraném kanále. Vzhledem k tomu, že zdroj vstupního signálu je společný pro oba koherentní demodulátory, docházelo by ke změně jeho zátěže několikrát (min. třikrát) za periodu referenčního signálu. Z těchto důvodů byl na vstup každého demodulátoru dosazen obvod ADA4898. Jedná se o nízkošumový zesilovač, zapojený tak, aby jeho zesílení bylo rovno jedné, sloužící k impedančnímu oddělení vstupu obvodu AD630 od předchozího stupně.

Z podobných důvodů byl ekvivalentní obvod zařazen i za výstup obvodu AD630, tedy mezi vlastní demodulátor a dolnofrekvenční filtr, který bude následovat. Neměnnost vstupních parametrů filtru vzhledem k požadavku na variabilitu jeho časových konstant nemusí být zaručena.

### 3.1.2 Měření na sestaveném vzorku fázově citlivého detektoru

Obvod demodulátoru založený na použití obvodu AD630 byl podle výše uvedeného návrhu a zapojení uvedeného v příloze B.11 zkonstruován, byla na něm provedena základní měření pro ověření funkčnosti zapojení a další případná nastavení. Na obr. 3.5 lze vidět základní funkci demodulace a ideální případ, kde žlutý průběh představující referenční signál je přesně ve fázi se signálem vstupním. Ten je zde reprezentován průběhem zeleným a pro jednoduchost si jej můžeme představit jako obdélníkovou nosnou, amplitudově modulovanou konstantním signálem o původní amplitudě 2,75 V. Střední hodnota výstupního signálu, reprezentovaného modrým průběhem, potom odpovídá hodnotě amplitudy původního modulačního signálu.



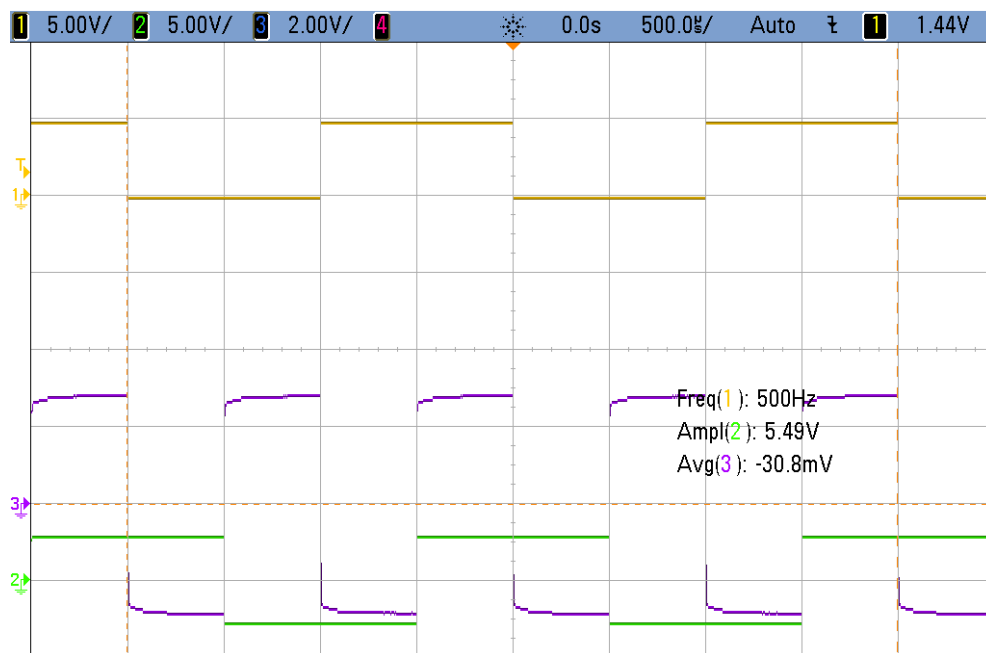
Obr. 3.5: Ověření funkce demodulátoru (1)

Na obr. 3.5 je také zaznamenáno několik pozorovatelných nežádoucích jevů. Jedním z nich jsou určité napěťové špičky v demodulovaném signálu, které jsou

způsobeny konečnou rychlostí překlápění komparátoru obvodu AD630. Tyto přechodové jevy budou následně potlačeny průchodem signálu dolnofrekvenčním filtrem.

Dalším jevem je tzv. differential offset, který pozorujeme jako různou úroveň výstupního signálu v závislosti na stavu komparátoru a dále tzv. common-mode offset, což je absolutní chyba střední hodnoty výstupního demodulovaného signálu proti hodnotě signálu modulačního (pomineme-li zkreslení naměřené hodnoty způsobené špičkami při překlápění komparátoru). Tyto jevy byly následně kompenzovány trimery  $P_1$  a  $P_2$ , za podmínky zkratovaného vstupu demodulátoru, čímž lze nastavení vlastního demodulátoru považovat za dokončené.

Nastane-li v jednom z kanálů situace uvedená na obr. 3.5, musí vzhledem k faktu, že referenční signály mají vzájemný fázový posuv  $90^\circ$ , nastat ve druhém kanálu situace odpovídající obr. 3.6:



Obr. 3.6: Ověření funkce demodulátoru (2)

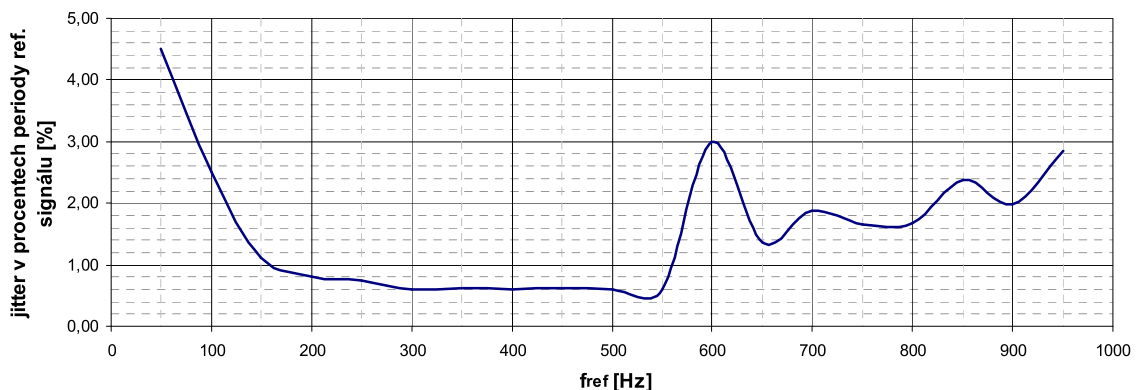
Zde je tedy zaznamenán výstupní signál demodulátoru č. 2 (modrý průběh), jehož střední hodnota je téměř nulová. Tento signál bude následně podroben dolnofrekvenční filtraci (viz dále).

Bude-li fázový posuv mezi vstupním a referenčními signály obecný úhel, budou při dodržení ortogonality referenčních signálů střední hodnoty výstupních signálů obou demodulátorů upraveny o korekční hodnotu, která je úměrná právě zmíněnému obecnému úhlu. Výsledná hodnota demodulovaného signálu potom musí být spočtena dle vztahu (1.23), tj. dle matematické poučky pro výpočet velikosti vektoru z jeho jednotlivých složek.

## 3.2 Návrh referenční části lock-in zesilovače

Jak již bylo dříve naznačeno, úkolem referenční části je zajištění dvou výstupních kvadraturních signálů, odvozených ze vstupního referenčního signálu, které budou dále přivedeny do demodulátorů. Vzhledem k principu použité metody koherentní detekce není fázové zpoždění mezi výstupními signály a signálem vstupním rozhodující a netřeba je definovat. Shodná musí být ovšem frekvence obou referenčních signálů i modulované nosné, představující signál vstupní.

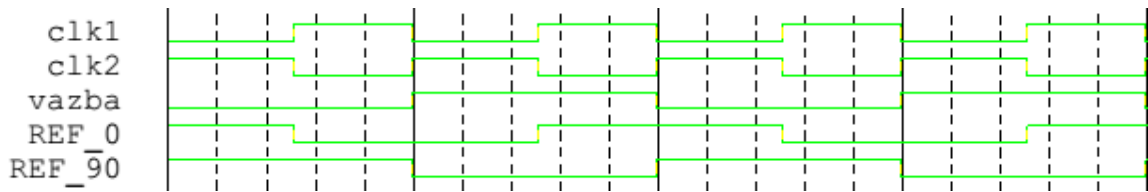
Před vlastním popisem referenční části je však třeba se seznámit s několika předpokládanými vlastnostmi příchozího referenčního signálu. Navrhované zařízení má být použito jako doplněk dané aparatury pro optická měření, přičemž referenční signál pro koherentní demodulaci je jedním z výstupů této aparatury a jeho vlastnosti, resp. rozsah parametrů je pevně dán. V první řadě je třeba vzít na vědomí fakt, že referenční signál má sice dodrženy patřičné úrovně (cca 0 a 5 V), ovšem zdaleka se nejedná o ideální obdélníkový tvar. Strída tohoto signálu není 50% a v neposlední řadě signál vykazuje určité fluktuace fáze (jitter – fázový neklid), přičemž markantnost tohoto jevu je silně frekvenčně závislá, což je znázorněno na obr. 3.7. Tuto poslední vlastnost je nutno respektovat jako jeden z faktorů, určujících pracovní frekvenci celého zařízení.



Obr. 3.7: Stabilita náběžné hrany referenčního signálu v závislosti na jeho frekvenci

Kompletní schéma zapojení referenční části obsahuje příloha B.3. Příchozí referenční signál je přiváděn na referenční vstup smyčky fázového závěsu PLL, realizované s použitím obvodu řady 74HC7046. Tento obvod je doplněn vnějšími součástkami určujícími rozsah ladění interního, napětím řízeného oscilátoru VCO, dále dolnofrekvenčním filtrem smyčky PLL a především děličkou dvěma, která v režimu zachycení zajišťuje dvojnásobný kmitočet signálu na výstupu smyčky proti frekvenci signálu na jejím vstupu.

Takto získaný signál je dále rozdělen do dvou větví, přičemž v jedné z nich musí dojít k jeho inverzi. K tomuto účelu byl použit obvod 74HC86 obsahující hradla EXOR, kde v jedné větvi hradlo pracuje jako invertor a v druhé větvi jako opakovač. Tak je zajištěno podobné zpoždění signálu způsobené průchodem hradlem v obou větvích, což na nízkých kmitočtech patrně nebude mít pozorovatelný vliv, ale lze to považovat za korektní. Díky užití obvodu 74HC86 nedojde ke zvýšení počtu pouzder potřebných logických obvodů.

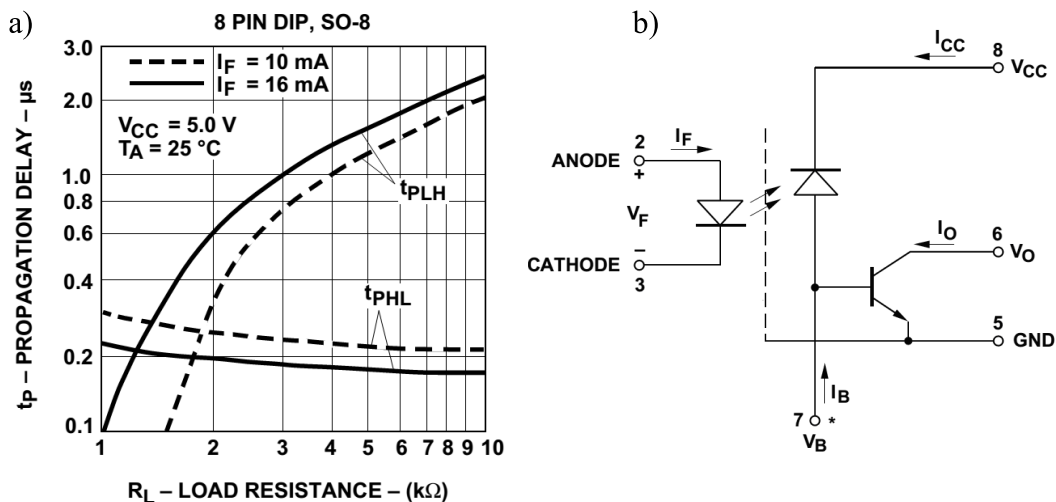


Obr. 3.8: Časové průběhy na vstupech a výstupech obvodu 74HC74

Výstupy hradel EXOR jsou přivedeny na hodinové vstupy klopných obvodů typu D (74HC74), reagujících na vzestupnou hranu vstupních signálů. Ty jsou vzájemně zpětnově propojeny tak, že na výstupech KO jsou k dispozici dva signály (REF\_0 a REF\_90 – obr. 3.8) s poloviční frekvencí proti signálům hodinovým (clk1, clk2), tedy o stejné frekvenci, jakou má vstupní signál přiváděný na referenční vstup PLL závěsu a dále ve vzájemné kvadratuře. Lepší pohled na věc umožňují příslušné časové průběhy na obr. 3.8.

Nyní se lze vrátit k problematice částečně zmíněné již v kapitole 3.1.1, která je velmi důležitá pro správnou funkci demodulátoru – obvodu AD630. Referenční signály, odebírané z výstupů klopných obvodů 74HC74 jsou prostřednictvím optoelektronického vazebního prvku HCPL-0501, jehož vnitřní uspořádání je uvedeno na obr. 3.9b, následně přiváděny na jeden ze vstupů komparátoru obvodu AD630. Hlavním úkolem optronu je signál galvanicky oddělit, ovšem dále je nutné zajistit co nejmenší zkreslení hran jinak obdélníkového signálu procházejícího optronem.

Obvod HCPL-0501 je relativně rychlý optron s dobami náběhu i doběhu v řádu desetin  $\mu\text{s}$ , což je ovšem vykoupeno poměrně nízkým proudovým přenosem CTR, definovaným jako poměr proudu výstupního tranzistoru k proudu vstupní luminiscenční diody, který zde podle katalogového listu nabývá hodnot cca 15 % až 25 %.



Obr. 3.9: Zpoždění signálu v závislosti na výstupní zátěži optronu a vnitřní uspořádání [26]

Na obr. 3.9a jsou k dispozici závislosti zpoždění (resp. zkreslení) signálu (způsobené optronem) na zátěži, připojené na výstup optronu. Vidíme zde, že se zvyšujícím se  $R_L$  silně vzrůstá doba náběhu hrany příchozího signálu. Hodnota pracovního rezistoru  $R_2$  umístěného v kolektoru výstupního tranzistoru byla

experimentálně stanovena na hodnotu  $1800 \Omega$ . Teoretický výstupní proud optonu v sepnutém stavu je pro napájecí napětí snížené Zenerovou diodou  $D_1$  na 13 V

$$I_O = \frac{U_{\text{nap.}} - U_{\text{CE}}}{R_2} = \frac{13 - 0,3}{1800} = 7,1 \text{ mA}, \quad (3.3)$$

což je stále menší hodnota, než uváděný střední výstupní proud optonu. Pro dosažení uvedeného výstupního proudu je však třeba zajistit potřebné buzení vstupní luminiscenční diody a pro potřebný budicí proud lze psát

$$I_F = \frac{I_O}{CTR} = \frac{7,1 \cdot 10^{-3}}{0,2} = 35,5 \text{ mA}. \quad (3.4)$$

Výše uvedené hodnoty rovněž odpovídají výstupní charakteristice, kterou je možné dohledat na obr. 1 v katalogovém listu [26]. Uvedený proud  $I_F$  krátkodobě překračuje maximální střední hodnotu proudu luminiscenční diodou, ale vzhledem k obdélníkovému tvaru signálu a střídě 50% je jeho střední hodnota poloviční.

Z těchto důvodů byly výstupy klopných obvodů 74HC74 v referenční části posíleny spínacími tranzistory typu 2N3904, jejichž zapojení nalezneme v příloze B.3. Pro skutečný proud  $I_F$  dodaný luminiscenční diodě potom platí

$$I_F = \frac{U_{\text{nap.}} - U_F - U_{\text{CE,sat}}}{R_{13}} = \frac{5 - 1,55 - 0,4}{82} = 37,2 \text{ mA}, \quad (3.5)$$

kde  $U_{\text{nap.}}$  je napájecí napětí obvodů referenční části,  $U_F$  je napětí na přechodu luminiscenční diody,  $U_{\text{CE,sat}}$  je úbytek na přechodu otevřeného tranzistoru a  $R_{13}$  je hodnota sériového rezistoru.

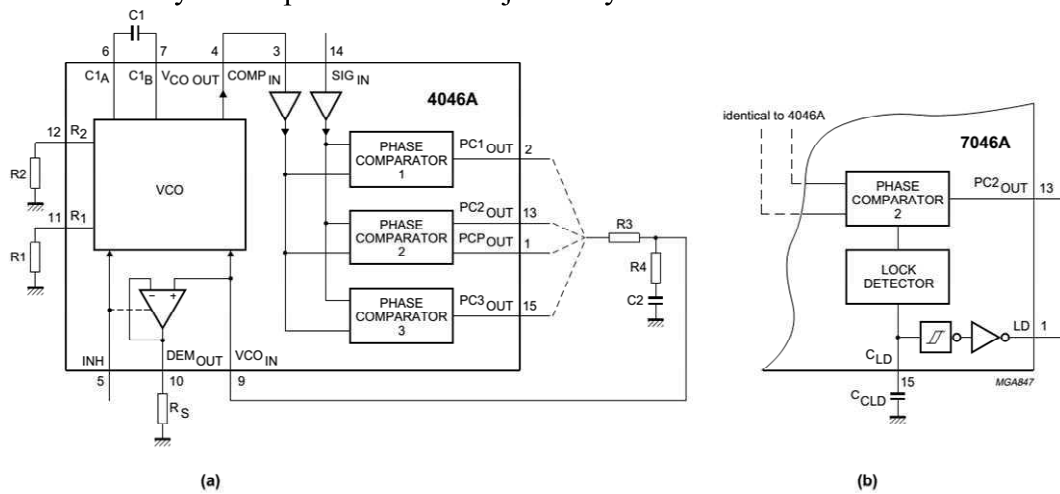
Pro úplnost je třeba poznamenat, že napájecí napětí výstupní části optonu bylo sníženo na 13V; takto je zajištěno omezení maximální úrovně signálu na výstupu optonu, která by po přivedení na komparátor obvodu AD630 měla být o něco nižší, než je napájecí napětí samotného obvodu (15 V).

### 3.2.1 Smyčka fázového závěsu PLL s obvodem řady 74HC4046

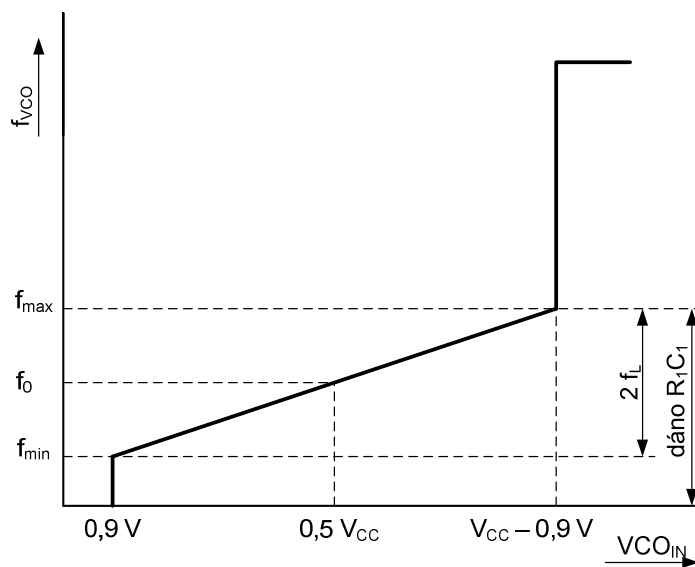
Jak již bylo uvedeno, jako základní prvek smyčky fázového závěsu je použit obvod 74HC7046, což je verze 74HC4046, doplněná o interní detektor zachycení smyčky. Na vnitřním uspořádání obvodu (obr. 3.10) vidíme dvě zcela nezávislé části, jednou z nich je napětím řízený oscilátor VCO.

Parametry VCO jsou určeny třemi externími součástkami -  $R_1$ ,  $R_2$  a  $C_1$ . Konstanta  $R_1 C_1$  určuje frekvenční rozsah, ve kterém lze VCO přeladovat, rezistorem  $R_2$  lze nastavit frekvenční offset, tzn. posunout pracovní pásmo oscilátoru k vyšším frekvencím. V případě, že rezistor  $R_2 = \infty$ , frekvenční offset není použit a frekvenční charakteristika VCO odpovídá obr. 3.11. Zde jsou definovány minimální, maximální a střední frekvence  $f_{\text{min}}$ ,  $f_{\text{max}}$  a  $f_0$  oscilátoru, na které by měl VCO kmitat v případě, že řídicí napětí odpovídá polovině napětí napájecího a dále rozsah přeladění oscilátoru  $2f_L$ . Nejprve je třeba určit hodnotu  $f_0$ . Existují však dva protichůdné požadavky, mezi nimiž je třeba zvolit určitý kompromis. Pásmo zachycení je jistě výhodné zvolit co nejširší, nicméně s jeho rostoucí šířkou se také posouvá hodnota  $f_{\text{min}}$  směrem k vyšším kmitočtům. S přihlédnutím k průběhu na obr. 3.7, je možno odhadnout, že minimální

zpracovávané pásmo, ve kterém by měl PLL závěs zachytávat, je cca 200 Hz až 600 Hz. Dále je třeba si uvědomit, že PLL také musí fungovat jako násobička kmitočtu dvěma a oscilátor tedy bude pracovat na dvojnásobných kmitočtech vůči kmitočtům signálu



Obr. 3.10: Vnitřní uspořádání obvodu a) 74HC4046, b) modifikace 74HC7046 [17]



Obr. 3.11: Frekvenční charakteristika VCO bez frekvenčního offsetu [17]

přivedeného na referenční vstup. Na základě předešlých informací byl střední kmitočet  $f_0$  stanoven na cca 800 Hz. Nyní je třeba dle příslušné závislosti, již najdeme v příloze C.1, určit hodnoty rezistoru  $R_1$  a kondenzátoru  $C_1$  tak, aby bylo dosaženo stanovené frekvence  $f_0$ , ale v zápětí je nutno vynesemím hodnoty součinu  $R_1C_1$  do charakteristiky v příloze C.2 ověřit, že pásmo přeladitelnosti  $2f_L$  je dostatečně široké, aby začínalo na požadované minimální frekvenci  $f_{min}$ .

Hodnoty externích součástek byly zvoleny následovně:  $R_1 = 180 \text{ k}\Omega$ ;  $C_1 = 33 \text{ nF}$ , čemuž odpovídá hodnota  $f_0 \approx 800 \text{ Hz}$ . Z konstanty  $R_1C_1$  byla dále stanovena šířka pásma přeladění  $2f_L \approx 1100 \text{ Hz}$ , z čehož plyne, že  $f_{min} \approx 220 \text{ Hz}$ . V takovém případě by byla minimální frekvence vstupního referenčního signálu, kdy se již smyčka zavěsí, cca 110 Hz.

Vše výše uvedené platí za předpokladu užití fázového detektoru č. 2 (viz dále), při jehož použití pásmo zachycení odpovídá nastavenému rozsahu oscilátoru. Uvedený návrh je pouze orientační, použité hodnoty byly do závislostí uvedených v přílohách C.1 a C.2 vyznačeny. Nastavení střední hodnoty  $f_0$  lze experimentálně ověřit přivedením externího stejnosměrného napětí na řídicí vstup oscilátoru.

Taková měření byla provedena. Oscilátor sestaveného vzorku „nasadil“ těsně pod hranici řídicího napětí 1 V na frekvenci 295 Hz. Výčet zjištěných hodnot je uveden v tab. 2.

Tab. 2: Závislost frekvence oscilátoru na řídicím DC napětí

$U_{VCO,IN}$ [V]	1	2,5	4,1	4,4
$f_{VCO,OUT}$ [Hz]	295	770	1370	1500
$C_1 = 33$ nF; $R_1 = 180$ k $\Omega$ ;				

Další důležitou součástí smyčky PLL je fázový detektor, připojený prostřednictvím filtru k řídicímu vstupu VCO.

Fázový komparátor č. 1 velmi zjednodušeně pracuje na principu hradla EXOR, prostřednictvím kterého se referenční a zpětnovazební signály porovnávají. Na výstupu takového hradla je potom pravouhlý signál, jehož střední hodnota je úměrná fázovému posuvu signálů. Tento signál je dále filtrován externím integračním článkem a dále je jím řízen VCO. Nevýhodou tohoto řešení je závislost střední hodnoty výstupního signálu hradla na střídě signálu vstupního, což ovšem znemožňuje použití fázového komparátoru č. 1 k zamýšlenému účelu. Proti tomu výhodou je možno zhlédat ve vyšší odolnosti vůči šumu a rušení, jež se může ve vstupním signálu vyskytnout. Pásmo zachycení bývá obvykle menší než pásmo držení.

Složitější dynamický fázový komparátor č. 2 s tzv. čerpáním náboje využívá dvou zdrojů proudu, kterými se nabíjí filtrační kondenzátor. Zdroje proudu si lze představit jako tranzistory řízené výstupy klopných obvodů D, přičemž kladný impuls na výstupu prvního klopného obvodu spíná zdroj kladného nabíjecího proudu a výstup druhého klopného obvodu spíná zdroj proudu vybíjecího. Klopné obvody mají dynamické vstupy, reagují pouze na hrany vstupních signálů, což vylučuje vliv střídě vstupního signálu na výstupní řídicí napětí pro VCO. Impuls, který přijde dříve, sepne odpovídající zdroj proudu a opožděný impuls jej vypne. Kondenzátor je takto dobíjen nebo vybíjen krátkými proudovými impulsy a v době jejich trvání se na něm lineárně zvětšuje nebo zmenšuje napětí. Do příchodu dalšího impulsu se napětí na kvalitním kondenzátoru nemění, jelikož vstup VCO je realizován polem řízenými tranzistory a náboj tak nemá kam odtéct. Při použití tohoto fázového komparátoru nezáleží na střídě referenčního signálu, pásmo zachycení nezávisí na typu dolní propusti a je rovno nastavenému rozsahu VCO. Komparátor nevyhovuje v případě malého odstupu vstupního signálu od šumu.

Vstupy všech fázových detektorů jsou sdruženy, je jim předřazen předzesilovač s automaticky nastavovaným zesílením a dále tvarovač. Tak je možno na vstup fázového komparátoru přivést signál téměř libovolného průběhu, nepřesahující stanovené hodnoty logických úrovní obvodu, nebo signály menší prostřednictvím kapacitní vazby.

Třetí důležitou částí PLL je integrační filtr smyčky. K návrhu filtru lze přistupovat dle relativně složité problematiky, popsané např. v [18]. Základní doporučení výrobce je, že mezní frekvence filtru by měla být cca desetkrát menší, než je minimální frekvence zpracovávaná fázovým detektorem. Budeme-li uvažovat jako nejnižší zpracovávaný kmitočet  $f_{\min} = 150\text{Hz}$ , odpovídající úhlový kmitočet bude

$$\omega_{\min} = 2\pi f_{\min} = 2\pi \cdot 150 = 943 \text{ rad/s.} \quad (3.6)$$

Použitý filtr má dvě časové konstanty, odpovídající jednomu pólu a jednomu nulovému bodu.

$$\omega_n = \frac{1}{\tau_2} = \frac{1}{R_3 C_2} = \frac{1}{22 \cdot 10^3 \cdot 470 \cdot 10^{-9}} = 96,7 \text{ rad/s,} \quad (3.7)$$

$$\omega_p = \frac{1}{\tau_1} = \frac{1}{(R_2 + R_3)C_2} = \frac{1}{(22 \cdot 10^3 + 22 \cdot 10^3)470 \cdot 10^{-9}} = 48,4 \text{ rad/s.} \quad (3.8)$$

Výše popsané zapojení referenční části odpovídající nákresu uvedenému v příloze B.3 bylo sestaveno a opět byla provedena základní měření. Některé dílčí výsledky obsahuje tab. 2 a zbylá část je s krátkým popisem uvedena v příloze C.3.

### 3.3 Návrh a konstrukce filtrační části fázově citlivého detektoru

Cílem následující kapitoly je vymezení požadavků a následný návrh dolnofrekvenčních filtrů, které budou zařazeny za demodulátory každé signálové větve obvodu koherentní detekce.

Úvodem je namíste připomenout, že volba časové konstanty integračních dolních propustí zásadně ovlivňuje činnost a vlastnosti celého přístroje, přičemž v tomto případě se jedná o poměrně speciální hodnoty. Při návrhu je potřeba vycházet z požadavku na vyšší řád filtru, filtr by tedy měl být minimálně čtvrtého řádu. Pojem časová konstanta a její vztah k mezní frekvenci již není jednoduše definovatelný tak, jak je tomu u jednoduchého RC článku, tedy

$$\tau = RC. \quad (3.9)$$

Pojem „časová konstanta filtru“ je v dané tématice třeba chápat jako dobu, po níž dojde k ustálení hodnoty na výstupu filtru, po přivedení funkce odpovídající jednotkovému skoku na jeho vstup. Prakticky to znamená dobu, po které je na výstupu přístroje platná hodnota a lze zahájit měření. Na základě obvyklého vybavení přístrojů tohoto typu je požadováno vytvoření šesti přepínatelných filtrů, resp. filtru umožňujícího nastavitelnou změnu jemu odpovídající časové konstanty v hodnotách cca 10 s, 3 s, 1 s, 300 ms, 100 ms a 30 ms. Tvar charakteristik filtru by se měl blížit charakteristikám Besselovy aproximace.

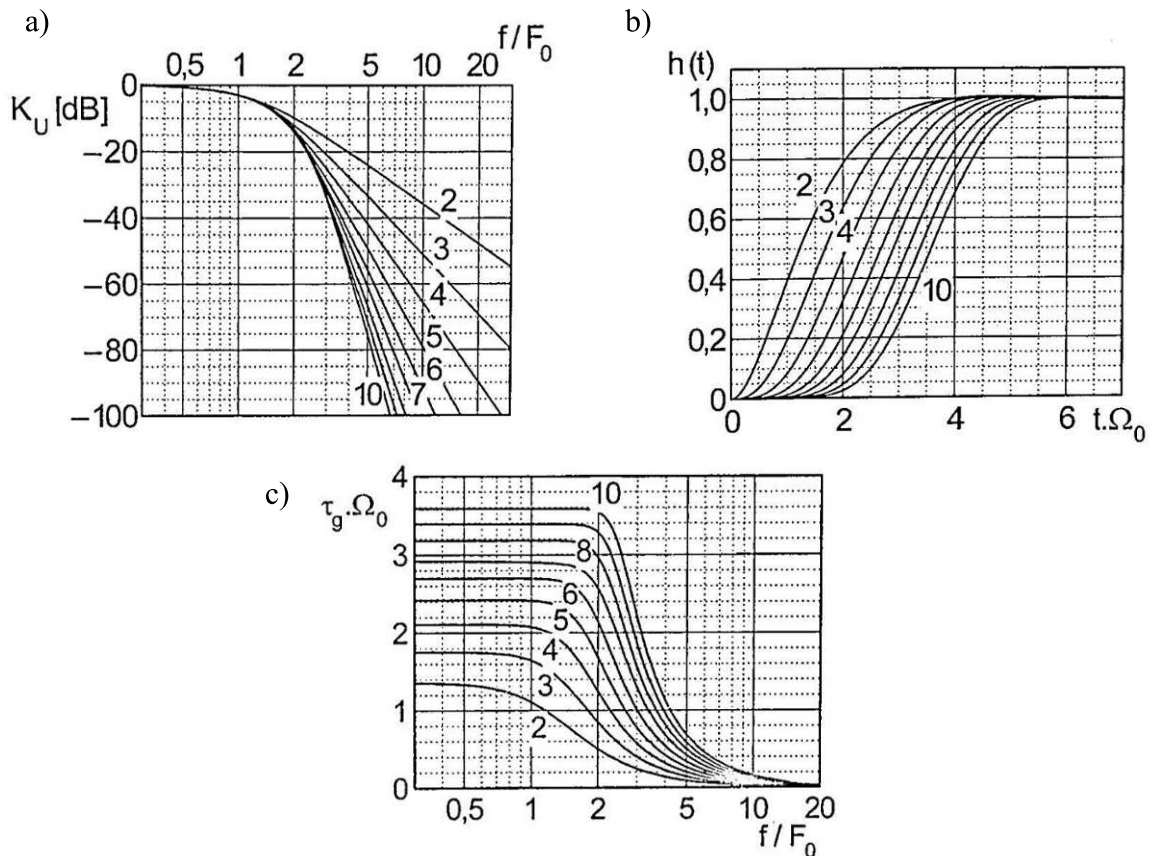
#### 3.3.1 Besselova aproximace

Důležitým matematickým problémem syntézy frekvenčně závislých obvodů je nalezení koeficientů přenosové funkce tak, aby splňovala zadané toleranční pole modulové



charakteristiky. Teoreticky existuje nekonečně mnoho řešení. V praxi se však nejčastěji používá několik typů základních variant aproximací, které vyhovují běžným požadavkům. [21]

Besselova aproximace vychází z požadavků konstantního skupinového zpoždění v propustném pásmu s proměnnou hodnotou  $F_M$  (normovaný mezní kmitočet), ale pro praxi je obvykle upravena do normovaného modulového tolerančního pole se „zvlněním“ 3 dB v propustném pásmu. [21]



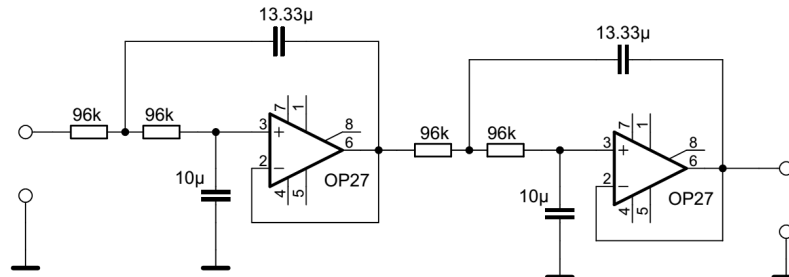
Obr. 3.12: Besselova aproximace pro 2. až 10. řád: a) modulové charakteristiky; b) odezva na jednotkový skok; c) skupinové zpoždění; [21]

U této aproximace je zřejmá souvislost téměř konstantního skupinového zpoždění v propustném pásmu a přechodné charakteristiky bez překmitů. Tyto vlastnosti předurčují Besselovu aproximaci především pro případy, kde záleží na zachování tvaru průchozího signálu. Nevýhodou je poměrně malá strmost modulové kmitočtové charakteristiky. Vyšší strmosti je tedy nutné dosáhnout zvýšením řádu filtru. [21]

### 3.3.2 Praktický návrh realizace filtru

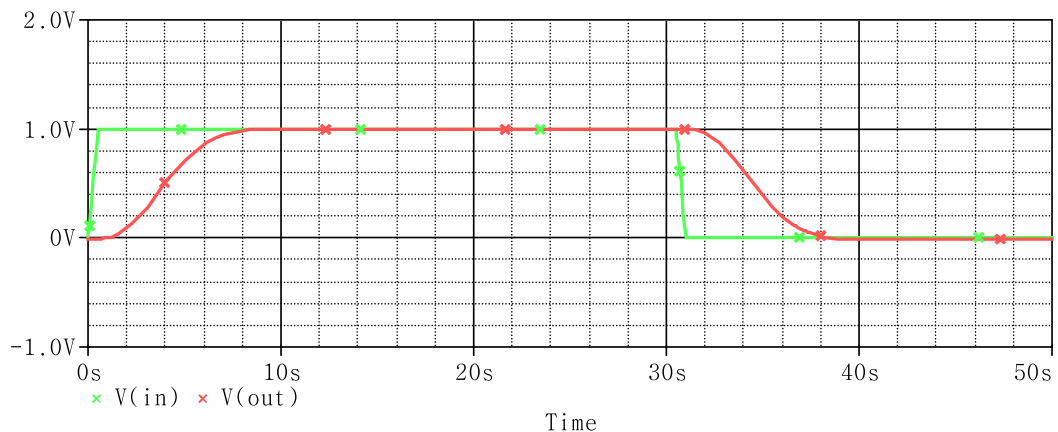
Jednou z topologií aktivního filtru splňujícího výše popsaná kritéria může být kaskáda dvou aktivních filtrů typu Sallen-Key druhého řádu s operačním zesilovačem. Cílem ovšem není exaktní návrh tohoto filtru, ale je třeba se o něm zmínit, aby mohlo být poukázáno na několik výhod, nevýhod, ale i jistých problémů spojených se záměrem využití takového filtru pro danou potřebu.

Pro možná ne zcela přesný, ale poměrně rychlý návrh tohoto filtru byl využit návrhový software FilterPro firmy Texas Instruments, s jehož pomocí lze po zadání potřebných parametrů obdržet schéma zapojení včetně hodnot použitých komponent. Na obr. 3.13 je uveden příklad aktivního filtru čtvrtého řádu, sestaveného na základě filtrů druhého řádu Besselovy aproximace.



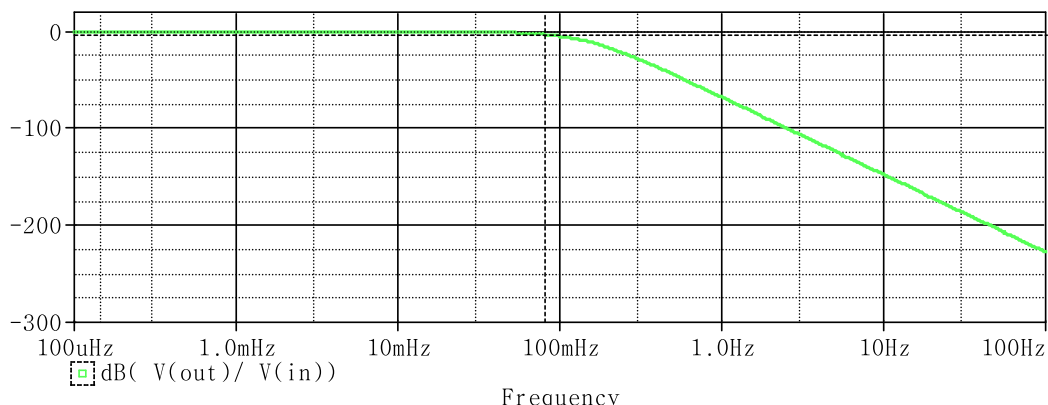
Obr. 3.13: Filtr Sallen-Key čtvrtého řádu

Jedná se o filtr odpovídající nejdelší potřebné časové konstantě, což je patrné z odezvy filtru na jednotkový skok, viz obr. 3.14. Odtud lze určit, že doba ustálení napětí na výstupu filtru je cca 10 až 12 s. Z modulové frekvenční charakteristiky (obr. 3.15) lze stanovit mezní kmitočet pro pokles o 3 dB, tj. cca 80,4 mHz. Strmost poklesu odpovídá cca 80 dB na dekádu.



Obr. 3.14: Časová odezva navrženého filtru Sallen-Key čtvrtého řádu (PSpice)

Nyní je třeba se zamyslet nad praktickou realizací a konstrukcí potřebných filtrů. Pokud je tedy potřeba filtr umožňující volbu šesti přepínatelných konstant, bylo by zapotřebí návrh dále rozšířit. Z hlediska konstrukce lze tedy sestavit šest zcela nezávislých filtrů, mezi jejichž vstupy se bude přepínat pomocí vhodného spínacího prvku. Jinou možností je přímé přepínání potřebných kapacit a rezistorů, čímž lze ušetřit několik operačních zesilovačů, vzroste však počet potřebných přepínačů. Dále je třeba si uvědomit, že takovou „banku“ filtrů je třeba zkonstruovat ve dvou vyhotoveních, pro každý kanál lock-in zesilovače zvlášť.



Obr. 3.15: Modulová frekvenční charakteristika navrženého filtru čtvrtého řádu (PSpice)

Jiná úskalí přináší potřeba relativně velkých kapacit kondenzátorů, které by měly být v ideálním případě fóliové. Z tohoto hlediska výše uvedený návrh představuje nejhorší možnost, u filtrů s kratší dobou integrace by tyto kapacity již patrně vyšly menší.

Dalším hlediskem by mohla být analýza vlivu spínacích prvků. S použitím elektromagnetických relé bude tento vliv patrně zanedbatelný, jiná situace by však mohla nastat s použitím polovodičových přepínačů, které se vesměs vyznačují určitým nenulovým odporem v sepnutém stavu.

Nespornou výhodou uvedené koncepce je možnost simulace zapojení pomocí obvodových simulátorů, např. PSpice.

### 3.3.2.1 Základní seznámení s filtry založenými na principu spínaných kapacitorů

Jako možná alternativa se ukázala být konstrukce filtru pracujícího na principu spínaných kapacitorů (dále SC).

Princip obvodů využívajících spínané kapacitory spočívá v náhradě prvku ztrátového – rezistoru prvkem syntetickým – spínaným kapacitorem. Kapacitor ve spolupráci s periodicky řízenými polovodičovými spínači je zapojen tak, že odebírá elektrický náboj z dané brány a mimo tuto bránu se vybíjí, takže simuluje tepelné ztráty podobně, jako pevný rezistor připojený k této bráně trvale. [22]

Cílem však není podrobný rozbor této problematiky, nicméně velmi detailní pojednání na uvedené téma lze vyhledat například v prameni [22].

Stojíme-li před problémem použití obvodu se spínanými kapacitami v dané aplikaci, máme na výběr ze tří možností:

- zakoupíme integrovaný filtr, jehož kmitočtová charakteristika a další parametry vyhovují našim požadavkům;
- filtr sestojíme z integrovaných bloků se spínanými kapacitami druhého řádu;
- filtr lze sestavit z diskretních součástek;

Přistoupíme-li k první možnosti, je nasnadě využití výrobků jednoho z největších výrobců integrovaných SC filtrů, což je firma Linear Technology nebo Maxim Integrated.

Dle [22] lze výrobky těchto firem shrnout do několika skupin:

Filtry s pevně nastaveným průběhem kmitočtové charakteristiky s možností přeladování změnou spínací frekvence  $f_s$ , s použitím minimálního množství externích součástek. Tyto filtry disponují interním oscilátorem, který může být zastoupen externě přivedeným taktovacím kmitočtem, například za účelem přeladování.

Dále lze zavést poněkud obecnější skupinu zastupující tzv. „Pin Programmable“, „Resistor/Pin Programmable“ a „Resistor Programmable“ filtry 2. řádu s možností přeladování změnou spínací frekvence. Jak již napovídají názvy, lze zjednodušeně říci, že některé parametry lze nastavit vhodnou konfigurací externích rezistorů, nebo je třeba příslušné vstupy ošetřit binárním slovem (připojením pinu na kladné nebo záporné napájecí napětí).

Dalším typem jsou tzv. „Microprocessor Programmable“ filtry 2. řádu, opět s možností přeladování změnou spínací frekvence bez nutnosti použití externích součástek. Jedná se o obvody MAX260/261/262, které obsahují dvojici filtrů 2. řádu s nutností naprogramování parametrů  $f_0$ ,  $f_s/f_0$  a  $Q$  pomocí speciálního programu přes paralelní port osobního počítače.

Jednou z neakceptovatelných vlastností zástupců výše uvedených skupin je nejnižší mezní kmitočet. Zajímavá je ovšem skupina stejnosměrně přesných („No DC Error“) dolních propustí s možností částečného přeladování mezního kmitočtu změnou spínací frekvence, s nutností použití několika externích součástek. Spínaný obvod spolu s těmito vnějšími součástkami tvoří Butterworthův (MAX280), resp. Besselův (MAX281) filtr pátého řádu, jehož mezní kmitočet lze měnit v rozsahu prakticky 0 až 20 kHz. Filtr je díky speciální konstrukci extrémně stejnosměrně přesný, neboť mezi vstupem a výstupem je jediná součástka - pevný rezistor. Uvedené filtry lze řadit do kaskády. [22]

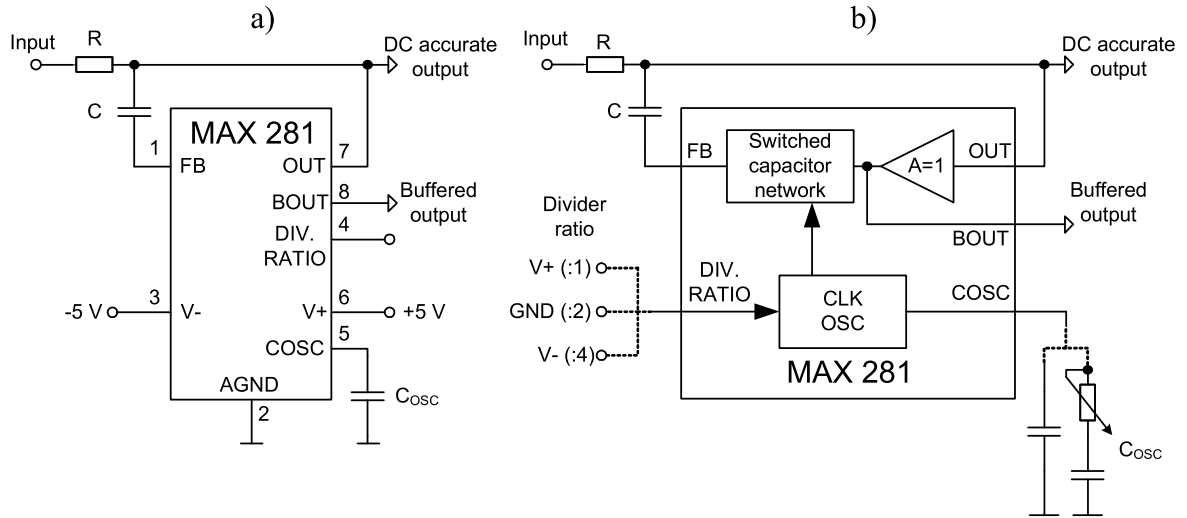
### 3.3.2.2 Teorie návrhu filtru s využitím obvodu MAX281

Jak již bylo řečeno, pro konstrukci dolnofrekvenčních filtrů byl v každé větvi navrhovaného lock-in zesilovače použit SC filtr, konkrétně tedy obvod MAX281 z produkce firmy Maxim Integrated, jehož vnitřní topologii znázorňuje obr. 3.16a a b. Jedná se o Besselovu dolní propust pátého řádu s nastavitelnou mezní frekvencí v rozsahu 0 až 20 kHz. Obr. 3.16a znázorňuje základní zapojení obvodu, jedná se o samotný obvod doplněný o tři externí součástky. Rezistor  $R$  a kondenzátor  $C$  tvoří část zpětnovazební smyčky filtru a určují jeden z pólů filtru. Výstupní napětí filtru je snímáno pomocí zesilovače s jednotkovým přenosem a dále vstupuje do SC pole, jež spolu s kondenzátorem  $C$  tvoří dolní propust pátého řádu. Do tohoto pole je přiváděn také řídicí taktovací signál.

Pro další popis je nyní třeba definovat několik veličin: Jako  $f_{osc}$  je označena frekvence signálu, který může být generován buď přímo interním oscilátorem s připojeným externím kondenzátorem  $C_{osc}$ , který určuje jeho frekvenci, nebo je takto označena frekvence externího taktovacího signálu v případě, že je interní oscilátor vyřazen. Tento signál by se potom přiváděl rovněž na pin č. 5 místo připojeného kondenzátoru  $C_{osc}$ .

Výše popsany signál dále prochází frekvenční děličkou, na jejímž výstupu lze podle nastavení získat signál o frekvenci  $f_{osc}$ ,  $f_{osc}/2$  nebo  $f_{osc}/4$ . Volba se provádí

připojením pinu č. 4 na kladné nebo záporné napájecí napětí, případně zem, viz obr. 3.16b. Frekvence tohoto signálu bude označena  $f_{CLK}$  a jedná se již o řídicí signál pro SC pole.



Obr. 3.16: Vnitřní uspořádání obvodu MAX281 [31]

Třetí veličinou je přímo mezní frekvence filtru  $f_C$ . Poměr mezi  $f_{CLK}$  a  $f_C$  je vždy 101:1. Mezní frekvence filtru  $f_C$  je tedy zcela určena frekvencí oscilátoru  $f_{OSC}$ , přičemž poměr mezi  $f_{OSC}$  a  $f_C$  je dle nastavení frekvenční děličky 101:1, 202:1 nebo 404:1. Ve snaze zachovat co nejvyšší frekvenci oscilátoru při dosažení velmi nízké mezní frekvence byla v návrhu využita možnost poslední.

Z dosavadního výkladu vyplývá vztah mezi mezní frekvencí  $f_C$  a frekvencí oscilátoru  $f_{OSC}$ . Nyní je tedy zapotřebí nastavit oscilátor, aby generoval taktovací signál o požadované frekvenci  $f_{OSC}$ , tj. stanovit hodnotu kapacity  $C_{OSC}$ .

Frekvence oscilátoru je dána vztahem

$$f_{osc} = 140 \cdot 10^3 \frac{33 \cdot 10^{-12}}{33 \cdot 10^{-12} + C_{osc}} \text{ [Hz]}. \quad (3.10)$$

Tolerance takto spočtené hodnoty frekvence  $f_{OSC}$  je u použitého obvodu MAX281A  $\pm 19,5\%$ . Skutečnou hodnotu je možno zjistit měřením signálu přímo na výstupním pinu č. 5 obvodu. K případné korekci je možné zařazení sériového trimru  $R_T$  mezi pin č. 5 a kondenzátor  $C_{OSC}$ . Tímto vložením sériového odporu dojde vždy ke zvýšení frekvence oscilátoru a výpočet frekvence nové vypadá následovně:

$$f'_{osc} = \frac{f_{osc}}{1 - 4R_T C_{osc} f_{osc}} \text{ [Hz]}, \quad (3.11)$$

kde  $f_{OSC}$  je původní frekvence vypočítaná dle vztahu (3.10) a  $R_T$  je hodnota vloženého odporu. Takto lze nastavit potřebný kmitočet oscilátoru v relativně širokém rozsahu.

Nyní již zbývá pouze zvolit korektní hodnoty rezistoru  $R$  a kondenzátoru  $C$ . Tyto hodnoty mají zásadní vliv na polohu jednoho z pólů filtru a jejich volbě je třeba věnovat patřičnou pozornost. Hodnoty  $R$  a  $C$  by měly splňovat následující vztah:

$$\frac{f_c}{1,1579} = \frac{1}{2\pi RC}. \quad (3.12)$$

Typická hodnota rezistoru  $R$  je cca 20 k $\Omega$ . Jistá úskalí se mohou projevit, je-li potřeba zajistit velmi nízké mezní frekvence filtru. V takovém případě je vzhledem k jinak relativně vysoké vycházející hodnotě kondenzátoru  $C$  třeba zvýšit hodnotu  $R$ , a to řádově i na stovky k $\Omega$ . Tehdy se ovšem filtr stává citlivým na připojenou zátěž, přičemž se zátěží začne klesat přenos filtru v propustném pásmu. Nejjednodušší řešení potom spočívá ve využití posíleného výstupu BOUT místo výstupu OUT, ovšem připustíme-li určitou úroveň offsetu, který dle katalogového listu činí maximálně 2 mV.

Takto navržený filtr vyššího řádu je velmi jednoduchý, avšak trpí jednou nectností. Maximální rozkmit vstupního signálu může být při napájecím napětí  $\pm 5$  V pouze 7 V. Jistou nepříjemností je také absence jakéhokoliv numerického modelu, tedy nemožnost simulace v obvodovém simulátoru. Veškeré odladění filtru tedy probíhalo na zkušebním vzorku, jenž byl postupně upravován.

### 3.3.2.3 Praktický návrh filtru s využitím obvodu MAX281

Jak již bylo zmíněno, potřebný filtr musí umožňovat volbu šestice relativně dlouhých integračních dob. Vzhledem k tomu, že přesný vztah mezní frekvence a integrační doby filtru nelze přesně definovat, bude nastavení přesné mezní frekvence spíše druhořadé a svou pozornost věnujeme optimálnímu nastavení z pohledu časové odezvy filtru. Jinými slovy: je třeba nastavit odpovídající absolutní dobu ustálení napětí na výstupu filtru v reakci na jednotkový skok přivedený na jeho vstup a dále zajistit optimální průběh přechodového děje bez zákmitů tak, jak to odpovídá teoretickému průběhu odezvy na jednotkový skok filtru s Besselovou aproximací – viz obr. 3.12b.

Vzhledem k jednoduchosti filtru je možné použít jediný obvod MAX281, kterému budou multiplexovány potřebné externí součástky, určující parametry filtru.

Pro základní návrh filtru je však nezbytné stanovit odhad potřebných mezních frekvencí, na nichž je možno založit další výpočty s tím, že určené hodnoty jistě nebudou konečné a případně budou upraveny. Velmi hrubý odhad lze získat např. pomocí rychlého návrhu filtru Sallen-Key pátého řádu v programu FilterPro a následným porovnáváním jeho mezní frekvence odečtené z modulové charakteristiky s odpovídající odezvou na jednotkový skok pomocí simulace v programu PSpice.

Pro nejdelší „časovou konstantu“ filtru 10 s byla určena mezní frekvence filtru  $f_c = 0,1$  Hz. Hodnotu  $f_{CLK}$  lze dále spočítat jako

$$f_{CLK} = 101 \cdot f_c = 101 \cdot 0,1 = 10,1 \text{ Hz}. \quad (3.13)$$

Je-li dělička kmitočtu  $f_{OSC}$  nastavena na poměr 1 : 4, je třeba kmitočtet oscilátoru nastavit na čtyřnásobek hodnoty  $f_{CLK}$ , tedy  $f_{OSC} = 40,4$  Hz. Pro tuto hodnotu je dále třeba stanovit potřebnou kapacitu kondenzátoru  $C_{OSC}$ , kterou lze vyjádřit ze vztahu (3.10):

$$C_{OSC} = \frac{33 \cdot 10^{-12} \cdot 140 \cdot 10^3}{f_{OSC}} - 33 \cdot 10^{-12} = \frac{33 \cdot 10^{-12} \cdot 140 \cdot 10^3}{40,4} - 33 \cdot 10^{-12} = 114,3 \text{ nF}. \quad (3.14)$$

Bude-li hodnota  $C_{OSC}$  např. 330 nF s tím, že je použit sériový trimer o hodnotě  $R_T = 47$  k $\Omega$ , dosazením do vztahu (3.10) vyjde minimální hodnota frekvence

oscilátoru

$$f_{OSC,min} = 140 \cdot 10^3 \frac{33 \cdot 10^{-12}}{33 \cdot 10^{-12} + C_{OSC}} = 140 \cdot 10^3 \frac{33 \cdot 10^{-12}}{33 \cdot 10^{-12} + 330 \cdot 10^{-9}} = 13,99 \text{ Hz.} \quad (3.15)$$

Pro maximální frekvenci, na kterou je možné oscilátor přeladit, potom platí:

$$f_{OSC,max} = \frac{f_{OSC,min}}{1 - 4R_T C_{OSC} f_{OSC,min}} = \frac{13,99}{1 - 4 \cdot 47 \cdot 10^3 \cdot 330 \cdot 10^{-9} \cdot 13,99} = 105,9 \text{ Hz.} \quad (3.16)$$

Jinými slovy: mezní frekvenci filtru určenou frekvencí oscilátoru bude možné nastavit v rozsahu 0,034 Hz až 0,26 Hz.

Nyní jsou tedy stanoveny hodnoty kondenzátoru v oscilátoru  $C_{OSC}$  a pomocného trimru  $R_T$ . Zbývá tedy určit hodnoty  $R$  a  $C$ , jejichž význam byl popsán výše.

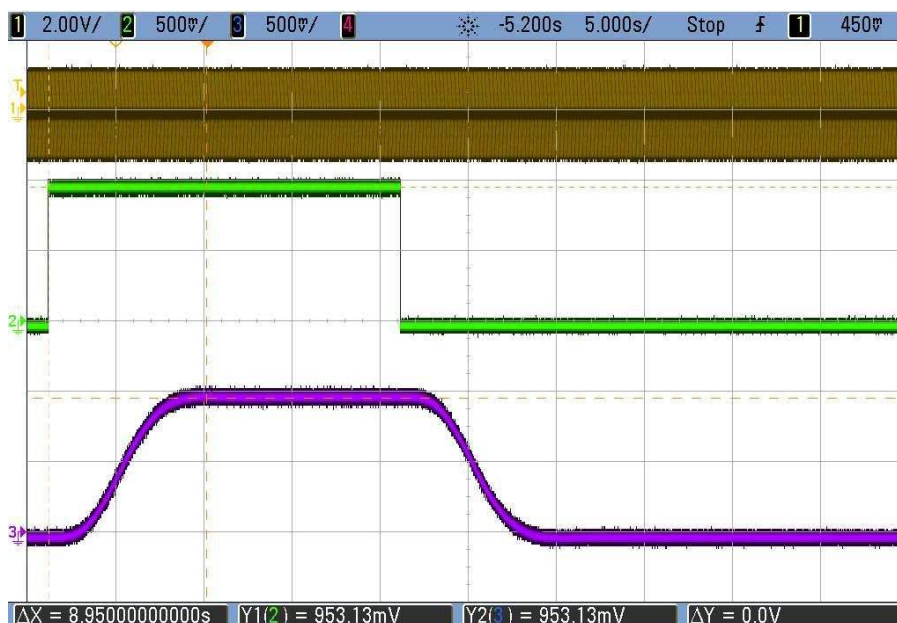
Prvotní volbou je dle doporučení výrobce hodnota  $R = 20 \text{ k}\Omega$ , pro  $C$  lze dle vztahu (3.12) psát:

$$C = \frac{1,1579}{2\pi \cdot R \cdot f_C} = \frac{1,1579}{2\pi \cdot 20 \cdot 10^3 \cdot 0,1} = 92 \mu\text{F.} \quad (3.17)$$

Vzhledem k požadavku fóliového kondenzátoru na pozici  $C$  je tato hodnota ovšem neúnosná. Po určitém praktickém ověření bylo zjištěno, že hodnotu rezistoru  $R$  lze zvýšit na  $100 \text{ k}\Omega$  a pro novou hodnotu  $C$  lze psát:

$$C = \frac{1,1579}{2\pi \cdot R \cdot f_C} = \frac{1,1579}{2\pi \cdot 1 \cdot 10^5 \cdot 0,1} = 18 \mu\text{F.} \quad (3.18)$$

Nyní jsou tedy stanoveny i hodnoty kondenzátoru  $C$  a rezistoru  $R$ . Z výpočtu je zřejmý přímý vztah mezi těmito hodnotami a mezní frekvencí  $f_C$ , jinak nastavenou kmitočtem signálu, generového oscilátorem. Pokud bude na pozici kondenzátoru  $C$  osazena hodnota  $22 \mu\text{F}$  z řady E12, je pravděpodobné, že dojde ke zkreslení přechodové charakteristiky filtru. Existují tedy dvě možnosti: kondenzátor  $C$  poskládat z dílčích součástí, nebo netrváme-li na přesné hodnotě mezního kmitočtu  $f_C$ , lze tento upravit pomocí trimru  $R_T$  tak, aby podmínka daná vztahem (3.18) byla platná pro hodnotu  $C = 22 \mu\text{F}$ . Takto se ovšem změní i celková doba odezvy filtru a je třeba měřením zkontrolovat, zda vyhovuje původním požadavkům. Na obr. 3.17 je příklad přechodové charakteristiky dosavadně navrhovaného filtru. Doba ustálení odpovídá cca 10 s a charakter přechodu skutečně odpovídá tvaru přechodové charakteristiky dolní propusti s Besselovou aproximací. Návrh filtru pro zbylých pět časových konstant je obdobný, z uvedeného popisu je patrné, že přesný postup návrhu není možno zcela určit. Přechodové charakteristiky filtru pro ostatní časové konstanty byly zaznamenány a jsou k dispozici v příloze na CD. Tab. 3 uvádí přehled hodnot zvolených součástí pro jednotlivé časové konstanty filtru  $t$ . A dále skutečné mezní frekvence  $f_C$ , ke kterým je možné dospět dvěma způsoby. Buďto změřením skutečné frekvence oscilátoru na pinu č. 5 obvodu MAX281 a následným vydělením naměřené hodnoty koeficientem 404, nebo určením z poklesu modulových charakteristik o 3 dB, které byly změřeny a jsou uvedeny na obr. 3.18. Dá se říci, že tyto hodnoty vzájemně souhlasí. Strmost filtru je cca -60 dB na dekádu.



Obr. 3.17: Přechodová charakteristika filtru s nastavenou dobou odezvy cca 10 s

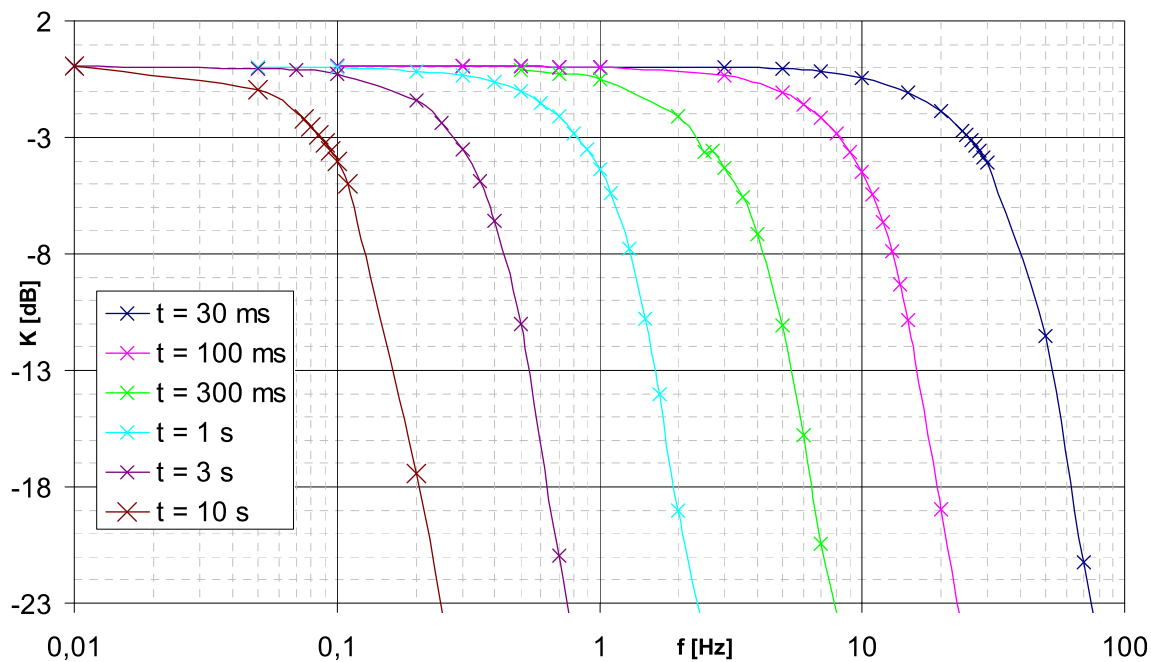
Tab. 3: Hodnoty externích součástek obvodu MAX281 pro nastavení všech časových konstant

$t$ [s]	$f_{osc}$	$f_c$ [Hz]	$C_{osc}$	$C$
10	36 Hz	0.089	330 nF	22 $\mu$ F
3	111 Hz	0.275	100 nF	6.8 $\mu$ F
1	335 Hz	0.83	33 nF	2.2 $\mu$ F
0.3	1.09 kHz	2.71	10 nF	680 nF
0.1	3.36 kHz	8.32	3.3 nF	220 nF
0.03	10.9 kHz	27	680 pF	68 nF
$R = 100 \text{ k}\Omega$ ; $R_T = 47 \text{ k}\Omega$ ;				

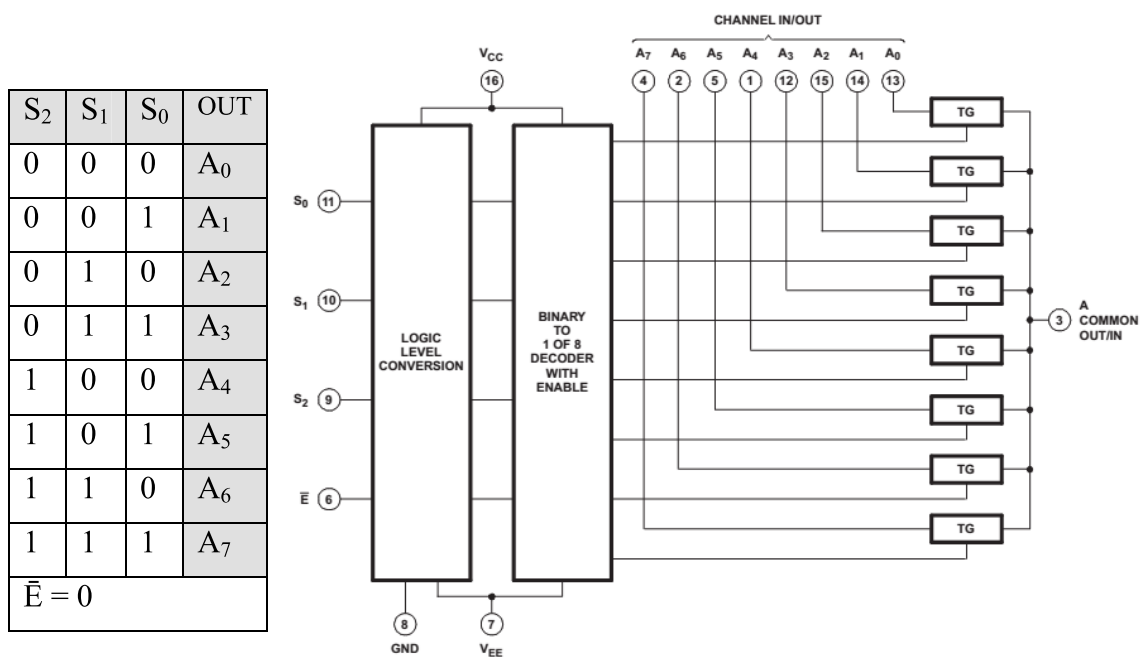
Pro úplnost lze opět dodat, že filtr byl vyhotoven ve dvou kusech, celkové schéma zapojení a podklady pro výrobu plošných spojů jsou k dispozici v přílohách B.4 až B.8.

Dále je namístě krátký popis použitého přepínače externích prvků obvodu MAX281: Jako bezkontaktní přepínače byly osazeny osmikanálové analogové multiplexory typu 74HC4051. Tyto obvody sestávají z analogové části, kterou tvoří osm obousměrných analogových spínačů, které mají jeden vývod společný (A). Část digitální tvoří dekodér „1 z 8“, do kterého vstupují tři adresní linky ( $S_0$  až  $S_2$ ). V závislosti na jejich stavu je aktivní vždy jeden z osmi analogových spínačů. Odpor spínače v sepnutém stavu je cca 40  $\Omega$ . Uplatní se jednak v obvodu oscilátoru, kdy je možné jej přičíst k hodnotě trimeru  $R_T$ , což znamená, že se prakticky neuplatní, resp. je kompenzován při nastavení filtru. Pravděpodobně kritičtější situace nastává při vložení spínače mezi rezistor  $R$  a kondenzátor  $C$ , avšak ve využívané pracovní oblasti filtru nebyl měřením žádný vliv prokázán.





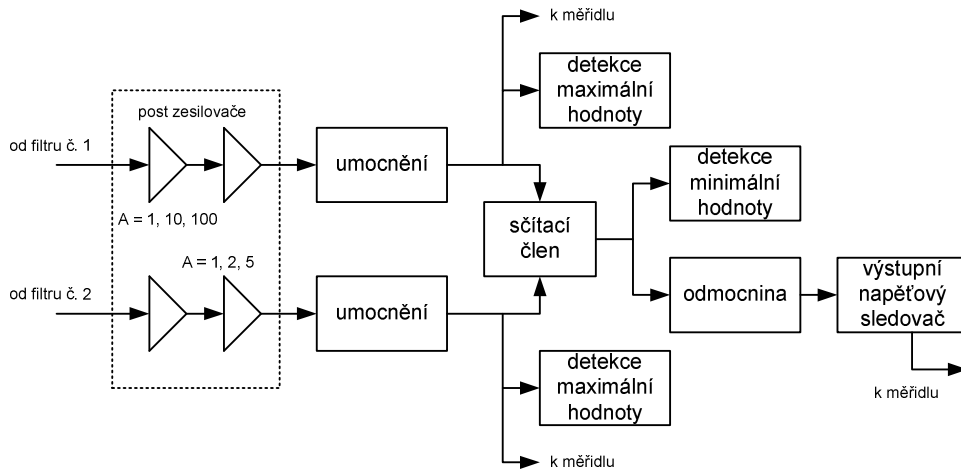
Obr. 3.18: Soustava modulových charakteristik finální konstrukce dolnofrekvenčního filtru



Obr. 3.19: Funkční tabulka a funkční schéma obvodu 74HC4051

### 3.4 Postdetekční obvody

V rámci obsahu předchozích kapitol byl proveden rozbor zpracování měřeného signálu po rozdělení do dvou signálových větví, ve kterých prochází demodulátory a je následně filtrován. Úkolem postdetekční části je zpracování signálů získaných z výstupů jednotlivých filtrů. Signály je nejprve třeba zesílit tak, aby jejich rozsah úrovní spadl do pracovních napěťových rozsahů obvodů následujících, tj. použitých analogových násobiček realizujících potřebné matematické funkce. Tento celek, který následuje za postzesilovači, bude dále označován termínem početní část. Na obr. 3.20 je podrobné blokové schéma postdetekční části, na jehož základě bude založen další popis.



Obr. 3.20: Podrobné blokové uspořádání postdetekční části

#### 3.4.1 Základní přehled analogových násobiček

Klíčovými bloky postdetekční části konstruovaného lock-in zesilovače jsou analogové násobičky realizující funkce druhé mocniny, následně po sečtení obou signálů také druhé odmocniny, a proto je tato kapitola věnována jejich stručnému přehledu. Mezi největší výrobce těchto obvodů patří firmy Analog Devices a Texas Instruments, z jejichž výrobního programu byly čerpány potřebné informace. Podrobnější představu si lze udělat na základě zjednodušené tabulky, která je v kompletní podobě k dispozici na internetových stránkách výrobce Analog Devices. Tab. 4 tedy obsahuje téměř kompletní seznam vyráběných násobiček, z něhož byla věnována pozornost určitým typům.

Z uvedených parametrů je třeba preferovat především napěťový pracovní rozsah, který by měl být z důvodu požadovaných výstupních napěťových poměrů přístroje minimálně  $\pm 10$  V. Dále je samozřejmě rozhodující přenosová funkce, která má pro několik vhodných zástupců tvar

$$OUT = \frac{(X_1 - X_2)(Y_1 - Y_2)}{U} + Z_2, \quad (3.19)$$

kde veličina  $X_1$  a  $X_2$  značí napětí na vývodech diferenčního vstupu X, který představuje první činitel, což analogicky platí také pro vstup Y představujícího činitel druhý.

Tab. 4: Základní přehled vyráběných analogových násobiček a jejich parametrů

typ	výr.	šířka pásma (-3dB)	přesnost [% z plného rozsahu]	$ V_{in,max} $ [V]	základní přenosová funkce
ADL5391	AD	2 GHz	1	2.5	$W = \frac{a \cdot X \cdot Y}{U} + Z$
AD835		250 MHz	2	1	$OUT = \frac{(X_1 - X_2)(Y_1 - Y_2)}{U} + Z_2$
AD633		1 MHz	2	10	$OUT = \frac{(X_1 - X_2)(Y_1 - Y_2)}{10 \text{ V}} + Z_2$
AD734			0,4 (0,25)	-	$OUT = \frac{(X_1 - X_2)(Y_1 - Y_2)}{U} + Z_2$
AD834		500 MHz	2	1	
AD538		400 kHz	1	10	$OUT = V_x \left( \frac{V_z}{V_x} \right)^m$
AD539		25 MHz	2.5	4.2	$OUT = -\frac{V_x V_y}{V_u}$
AD632		1 MHz	0,5	12	$OUT = \frac{(X_1 - X_2)(Y_1 - Y_2)}{U} + Z_2$
AD534		1 MHz	0,25	10	$OUT = \frac{(X_1 - X_2)(Y_1 - Y_2)}{10 \text{ V}} + Z_2$
AD532		1 MHz	1	10	$OUT = \frac{(X_1 - X_2)(Y_1 - Y_2)}{10 \text{ V}}$
MPY634	TI	10 MHz	2	10	$OUT = \frac{(X_1 - X_2)(Y_1 - Y_2)}{10 \text{ V}} + Z_2$
MPY100		550 kHz	2 (1; 0,5)	10	$OUT = \frac{(X_1 - X_2)(Y_1 - Y_2)}{10 \text{ V}}$

Jak již bylo uvedeno, jako maximální napětí přivedené na tyto vstupy bude uvažována hodnota 10 V.

Součin, který samozřejmě svou hodnotou nepřekročí velikost napájecího napětí obvodu  $\pm 15 \text{ V}$ , je dále vydělen hodnotou napětí  $U$ , někdy také označovaného jako faktor měřítka  $SF$ . Toto napětí u některých typů tvoří přímo integrovaná napěťová reference o

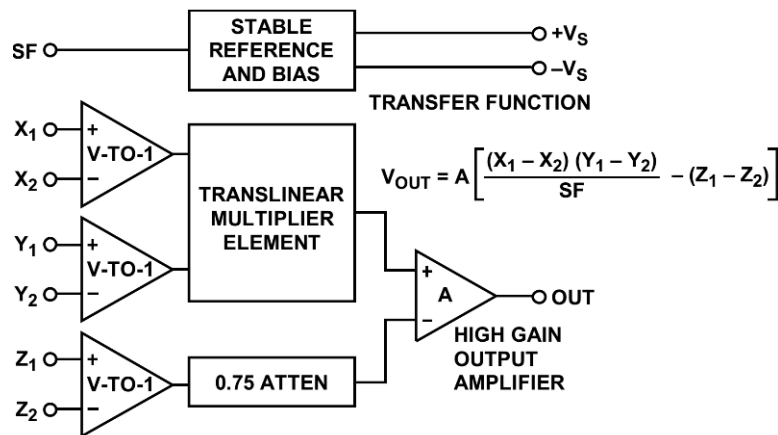
hodnotě 10 V, u jiných typů musí být zajištěno a nastaveno pomocí externích součástek, což ovšem dále souvisí s nastaveným režimem a typem přenosové funkce obvodu. V případě potřeby lze  $SF$  snížit až na 3 V, čímž se sníží rozsah možných vstupních napětí při využití celého napěťového pracovního rozsahu násobičky.

Dalším parametrem je udávaná přesnost násobičky; lze dodat, že každý typ je vyráběn až v několika různých variantách a označení výrobku je podle dosahované přesnosti, se kterou souvisí i cena produktu, rozšířeno o příslušný sufix. Násobičky lze rovněž provozovat v několika režimech dle funkce, kterou vykonávají, přičemž i v závislosti na vykonávané funkci se deklarovaná přesnost často liší. Pro použití násobiček v určitých aplikacích by mohly být důležité maximální přípustné frekvence, dále doby ustálení výstupu nebo doby přeběhu (V/s). Vzhledem k mezním frekvencím filtrů předřazených násobičkám tyto údaje nejsou nijak kritické a není třeba jim věnovat pozornost.

Na základě zmíněných kritérií bylo vybráno několik přípustných typů násobiček, jejichž vnitřní uspořádání jsou velice podobná.

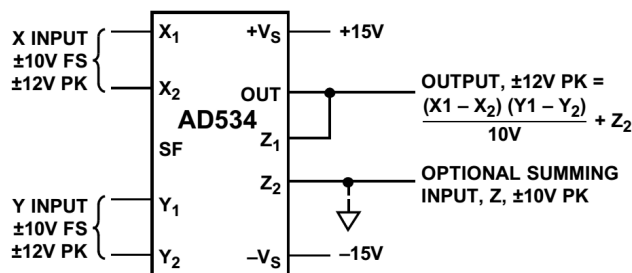
### 3.4.2 Analogová násobička AD534 a MPY634

Funkční schéma těchto velmi podobných obvodů je uvedeno na obr. 3.21. Pro každý vstup zde nalezneme převodník napětí na proud vybavený rozdílovým vstupem a dále samotný obvod realizující násobení, jehož výstup je přiveden na výstupní zesilovač. V horní části je potom zakreslen obvod napěťové reference 10 V, kterou lze snížit na 3 V.



Obr. 3.21: Funkční diagram násobičky AD534 a MPY634

Zapojením obvodu podle obr. 3.22 lze získat funkci násobení, resp. požadovanou funkci umocnění. V takovém případě je jednou z možností vstupní svorky  $X_2$  a  $Y_2$  uzemnit, čímž z rozdílových vstupů získáme jednoduché vstupy  $X_1$  a  $Y_1$ . Pro dosažení funkce mocniny tyto vstupy spojíme tak, že na ně bude přiváděn totožný signál. Záměnou svorek  $X_1$  a  $X_2$  nebo  $Y_1$  a  $Y_2$  lze dosáhnout výstupního signálu opačné polaroty. Dále je třeba ošetřit vstup  $Z_1$  spojením se svorkou  $OUT$  a vstup  $Z_2$  přizemnit, čímž je z výstupního zesilovače vytvořen neinvertující napěťový sledovač.



Obr. 3.22: Obvod AD534 (MPY634) jako prostá násobička

Přenosová funkce obvodu dle zapojení na obr. 3.22 má potom tvar

$$U_{\text{OUT}} = \frac{(X_1 - X_2)(Y_1 - Y_2)}{10 \text{ V}} + Z_2, \quad (3.20)$$

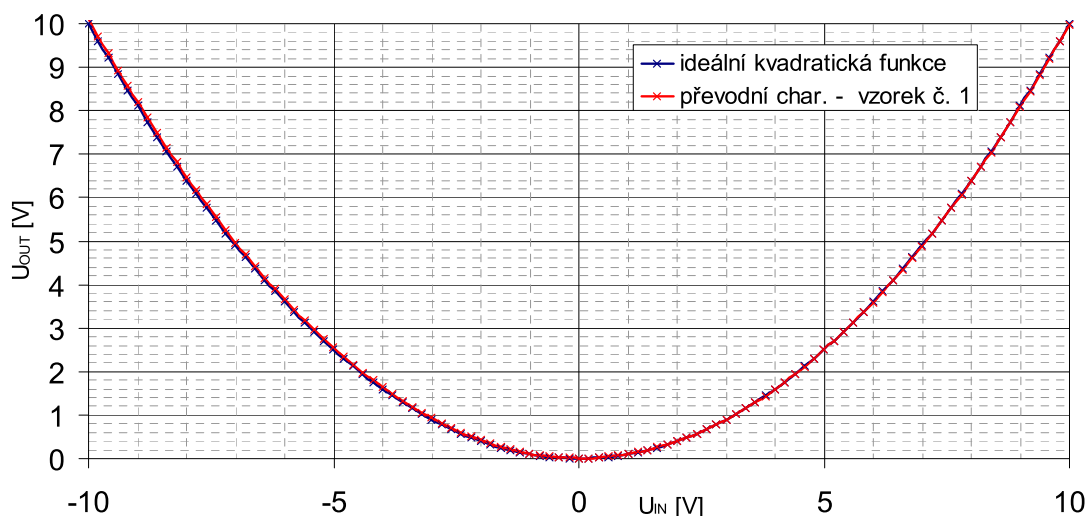
po výše popsané úpravě pro realizaci funkce mocniny bude vztah (3.20) redukován na

$$U_{\text{OUT}} = \frac{X_1 Y_1}{10 \text{ V}}; \quad X_1 = Y_1 = U_{\text{IN}}. \quad (3.21)$$

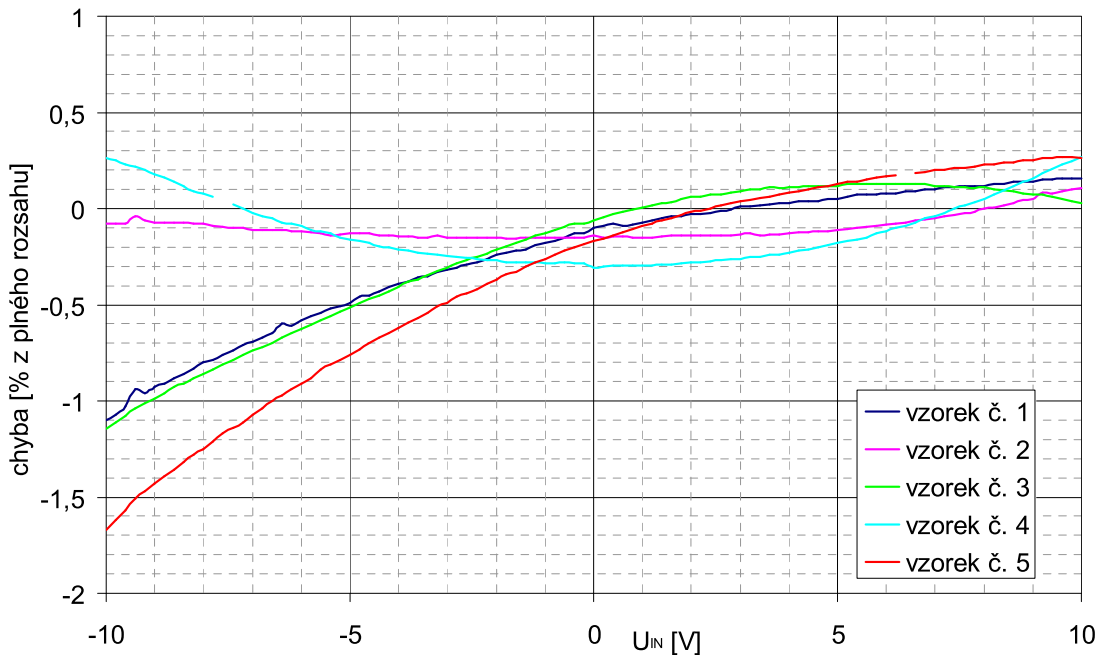
Takto je tedy výstupní napětí násobičky rovno hodnotě odpovídající jedné desetiné druhé mocniny napětí na jejím vstupu. Měřítka  $SF$  bylo ponecháno na základní hodnotě 10 V, kdy je také garantována jeho nejvyšší přesnost.

Garantovaná přesnost násobičky MPY634K je v tomto režimu  $\pm 1,2 \%$  z plného rozsahu, pro násobičky AD534 tato hodnota činí  $\pm 0,6 \%$  pro řadu J; dále  $\pm 0,3 \%$  pro řadu K a pro AD534L je to  $\pm 0,2 \%$ .

Pro realizaci navrhovaného přístroje bylo zajištěno pět kusů obvodu MPY634KP, které firma Texas Instruments poskytuje jako bezplatné vzorky. Na obr. 3.23 je zaznamenána změřená převodní charakteristika vybraného obvodu MPY634 v zapojení pro realizaci funkce mocniny spolu s ideálním průběhem kvadratické funkce a na obr. 3.24 jsou k dispozici průběhy zjištěných odchylek tak, jak je definuje výrobce. Jedná se tedy o chybu z rozsahu 10 V.



Obr. 3.23: Převodní charakteristika násobičky MPY634



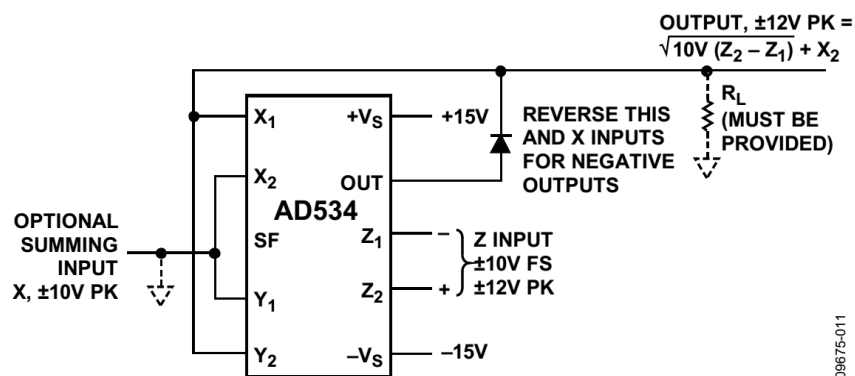
Obr. 3.24: Zjištěná chyba pěti vzorků obvodu MPY634

Další požadovanou funkcí je realizace druhé odmocniny hodnoty vstupního signálu. Zapojení odpovídající tomuto režimu představuje obr. 3.25.

Konkrétně je tedy vstup  $Y_1$  a  $X_2$  uzemněn, do spojených vstupů  $X_1$  a  $Y_2$  je nyní zavedena zpětná vazba z výstupu odděleného diodou. Vstup pro příchozí signál nyní tvoří diferenční pár  $Z_1$  a  $Z_2$ , z nichž jeden vývod je opět spojen se zemí. Jedna z možností, jak změnit polaritu výstupního signálu, je právě záměna vstupů  $Z_1$  a  $Z_2$ . Při takto zapojeném obvodu ( $Z_1 = 0$  V) odpovídá výstupní signál vztahu

$$U_{OUT} = \sqrt{10 \text{ V} \cdot Z_2}; Z_2 = U_{IN}. \quad (3.22)$$

Uváděná přesnost obvodu MPY634K pro uvedené zapojení činí  $\pm 2$  % z celého rozsahu, pro obvod AD534J je tato hodnota rovna  $\pm 1$  %, pro řady K a L potom  $\pm 0,5$  % a  $\pm 0,25$  %. Tyto hodnoty platí pro vstupní napětí  $1 \text{ V} \leq U_{IN} \leq 10 \text{ V}$ . Výstup takto zapojené násobičky je třeba zatížit minimální předepsanou zátěží  $R_L = 10 \text{ k}\Omega$ .



Obr. 3.25: Zapojení obvodu AD534 (MPY634) pro realizaci funkce druhé odmocniny

Jedním z dalších vyhovujících obvodů může být například AD632, jehož vnitřní topologie je prakticky totožná s výše popsány obvodů. Změnu nalezneme ve významu jednoho z pinů, který zde není označen jako SF sloužící pro úpravu faktoru měřítka, ale slouží zde pouze pro kompenzaci napětového offsetu výstupního zesilovače.

Pro návrh početního obvodu jsou potřeba tři totožné násobičky označené A, B a C. Výstupní signály násobiček A a B, zapojených tak, aby realizovaly funkci druhé mocniny, jsou sečteny sumátorem realizovaným pomocí operačního zesilovače. Tento součtový signál je následně přiveden na vstup násobičky C, pracující v režimu pro realizaci funkce druhé odmocniny. Tomuto uspořádání rovněž odpovídá část obr. 3.20 a lze psát:

$$U_{\text{OUT,A}} = \frac{X_{1,A} \cdot Y_{1,A}}{10} = \frac{U_{\text{IN,A}}^2}{10}, \quad (3.23)$$

$$U_{\text{OUT,B}} = \frac{X_{1,B} \cdot Y_{1,B}}{10} = \frac{U_{\text{IN,B}}^2}{10}, \quad (3.24)$$

$$U_{\text{OUT,SUM}} = U_{\text{OUT,A}} + U_{\text{OUT,B}} = \frac{U_{\text{IN,A}}^2}{10} + \frac{U_{\text{IN,B}}^2}{10}. \quad (3.25)$$

$$U_{\text{OUT,C}} = \sqrt{10 \cdot U_{\text{IN,C}}} = \sqrt{10 \cdot U_{\text{OUT,SUM}}} = \sqrt{10 \left( \frac{U_{\text{IN,A}}^2}{10} + \frac{U_{\text{IN,B}}^2}{10} \right)} = \sqrt{U_{\text{IN,A}}^2 + U_{\text{IN,B}}^2} \quad [\text{V}], \quad (3.26)$$

což odpovídá realizaci matematického vztahu, který musí být použit pro výpočet hodnoty signálu na výstupu lock-in zesilovače.

Určitá úskalí přináší omezení vstupních napětí násobiček na hodnotu  $|10 \text{ V}|$ , což platí i pro násobičku C. V jistém případě by se mohlo stát, že pokud  $U_{\text{IN,A}} = U_{\text{IN,B}} = 10 \text{ V}$ , byla by na výstupu sumátoru tvořeného operačním zesilovačem teoretická hodnota napětí  $20 \text{ V}$ , saturovaná možnostmi jeho výstupu.

Vrátíme-li se však k náplni kapitoly 3.1.2, je třeba si uvědomit zásadní věc. Vzhledem k ortogonalitě referenčních signálů vstupujících do demodulátoru bude v případě, že je modulovaná nosná představující měřený signál ve fázi s jedním referenčním signálem, bude na výstupu příslušného demodulátoru střední hodnota signálu maximální. V tuto chvíli je však fázový posuv modulované nosné s druhým referenčním signálem  $90^\circ$  a střední hodnota signálu na výstupu demodulátoru druhého je teoreticky nulová. Pokud tedy bude indikace maximální hodnoty signálu na výstupu postzesilovačů, které mají v obou kanálech stejné zesílení, nastavena na maximálně  $10 \text{ V}$  a nebude-li překročena, ani součet signálů na výstupech násobičky A a B nepřekročí tuto hodnotu. Uvedené pravidlo bude při dodržení ortogonalitě obou referenčních signálů platit pro jakékoliv fázové poměry v demodulátorech. Vstupy všech násobiček je samozřejmě vhodné patřičně chránit, například pomocí Zenerových diod.

Indikaci maximální hodnoty je z praktických důvodů vhodné umístit až za umocňovací členy, protože zde je již polarita signálu vždy kladná. Při hodnotě signálu

+10 V nebo -10 V bude na výstupu kvadrátoru hodnota 10 V. Nebude-li tato hodnota překročena, bude hodnota jedné desetiny druhé mocniny vstupního signálu na výstupu kvadrátoru vždy nižší, než absolutní hodnota samotného signálu na vstupu.

V opačném případě je též vhodné nějakým způsobem indikovat příliš nízkou úroveň zpracovávaného signálu, k čemuž může dojít například nastavením nedostatečného zisku postzesilovačů. Vzhledem k výše uvedeným vlastnostem detekčních obvodů by umístění indikace příliš nízké úrovně signálu do stejného bodu jako indikace překročení maximální úrovně postrádalo smysl, jelikož za určitých fázových podmínek mezi signály vstupujícími do demodulátorů může nastat stav, kdy je střední hodnota jednoho z výstupních signálů nulová. Z tohoto důvodu je vhodné umístění indikace příliš nízké úrovně signálu až za součtový obvod, čímž je zajištěno, že minimální úroveň signálu přivedeného na vstup „odmocňovacího“ členu neklesne pod hodnotu 1 V, což je také krajní mez napětíového intervalu, kdy je zajištěna deklarovaná přesnost násobičky v režimu, ve kterém realizuje funkci druhé odmocniny.

Z praktického hlediska pro funkci popsaných indikátorů poslouží komparátor, porovnávající aktuální hodnoty zpracovávaných signálů s odpovídajícím referenčním napětím. Detailnější popis nalezneme v kapitole 3.4.3.2.

Samotný sčítací obvod je tvořen operačním zesilovačem, zapojeným jako „sumační zesilovač“. Takto zapojený zesilovač ovšem vychází z invertujícího zapojení a na jeho výstupu tedy bude signál, svou velikostí odpovídající součtu signálů vstupních, ovšem opačné polarity, resp. vynásobený konstantou -1. V návaznosti na tuto skutečnost byly ve finálním zapojení před vstupy veškerých použitých násobiček vloženy nastavitelné propojky, pomocí kterých lze polaritu signálu na výstupu příslušné násobičky ponechat ve formě přímé nebo invertované. Inverzi signálu způsobenou sumačním členem lze takto kompenzovat inverzí přenosu obou násobiček realizujících funkce druhých mocnin (což v tomto případě odpovídá změně znaménka jednoho činitele), nebo posléze inverzí přenosu násobičky realizující funkci druhé odmocniny.

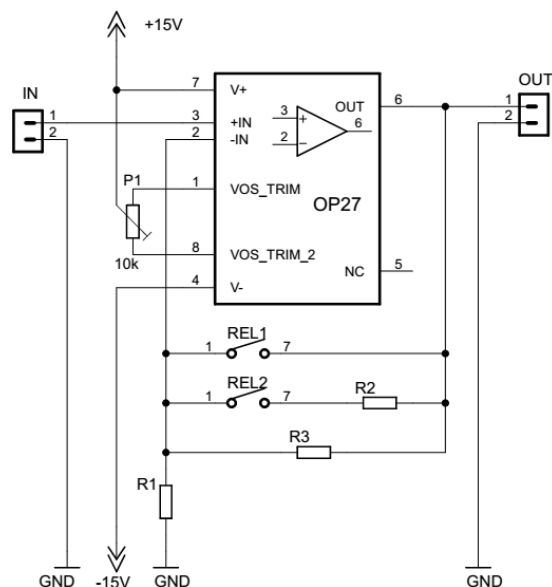
Schéma zapojení početní části a podklady pro výrobu plošného spoje jsou k dispozici v přílohách B.12 až B.14. Indikátory jsou umístěny na zvláštní desce plošných spojů, jejíž schéma je možno nalézt v příloze B.23. Konkrétním návrhem indikátorů se dále zabývá kapitola 3.4.3.2

Z výše uvedeného také plyne definice požadavků na postzesilovače, umístěné před právě popsanou početní částí. Jejich rozbor následuje v další kapitole.

### **3.4.3 Návrh a realizace postzesilovačů**

Zbývající část kapitoly o postdetekční části navrhovaného přístroje zahrnuje především návrh a konstrukci postzesilovačů. Jak je uvedeno v úvodu kapitoly, jejich úkolem je úprava úrovní signálů z výstupů filtrů na signály, jejichž úrovně spadají do pracovní oblasti navazujícího početního obvodu. Z praktického hlediska se jedná o stejnosměrně vázaný dvoustupňový zesilovač, jehož jeden stupeň vidíme na obr. 3.26. Každý stupeň zesilovače tvoří operační zesilovač OP27 zapojený v neinvertujícím režimu, doplněný sítí přepínatelných rezistorů ve zpětné vazbě umožňující nastavení zisku.





Obr. 3.26: Obvodové zapojení jednoho stupně postzesilovače

Na požadavky zisku této kaskády zesilovačů lze nahlížet ze dvou pohledů. Jedním je úprava úrovně jinak dostatečně silného signálu tak, aby vyhovoval napětřovému vstupnímu rozsahu početní části; proto má jeden ze stupňů volitelné zesílení v rámci jedné dekády v hodnotách  $A = 1; 3; 5$ . Druhý pohled by se dal nazvat globálním, kdy je nutné uvažovat lock-in zesilovač jako celek. V případě, že vstupní signál obsahuje šum a další nekoherentní složky o vyšší úrovni než je úroveň samotného užitečného signálu, lze jistě využít zisku zesílení vstupního předzesilovače, ovšem jen do té míry, aby nebyl přebuzen. Užitečný signál tak musí být podroben dalšímu podstatnému zesílení až po detekci a filtraci, kdy jsou veškeré nekoherentní složky potlačeny. K tomuto účelu má první stupeň postzesilovače volitelné zesílení v hodnotách  $A = 1; 10; 100$ .

Nastavitelná zesílení postzesilovače tedy mohou být v hodnotách 1; 3; 5; 10; 30; 50; 100; 300 a 500. Pro úplnost je potřeba dodat, že zesílení v obou větvích musí být z principu stejná. Jednotlivá zesílení jsou přepínána pomocí miniaturních relé.

Návrh prvního stupně postzesilovače:

Na obr. 3.26 je zapojení operačního zesilovače ve funkci neinvertujícího zesilovače. Obecně platný vztah pro přenos tohoto zapojení vypadá následovně:

$$U_{\text{OUT}} = U_{\text{IN}} \left( 1 + \frac{R_X}{R_1} \right), \quad (3.27)$$

kde  $R_1$  odpovídá označení v obr. 3.26 a  $R_X$  odpovídá aktuální kombinaci zpětnovazebních rezistorů.

Nechť hodnota rezistoru  $R_1 = 2 \text{ k}\Omega$ ,  $R_2 = 19,8 \text{ k}\Omega$  a  $R_3 = 198 \text{ k}\Omega$ . Je-li sepnuto relé REL1, hodnota rezistoru  $R_X$  odpovídá nule a zesílení prvního stupně postzesilovače je  $A = 1$  a to bez ohledu na hodnotu rezistoru  $R_1$  nebo stav relé REL2.

Pro případ, že obě relé, REL1 i REL2, jsou v klidovém stavu, platí pro zesílení  $A$

$$A = 1 + \frac{R_x}{R_1} = 1 + \frac{R_3}{R_1} = 1 + \frac{198 \cdot 10^3}{2 \cdot 10^3} = 100 [-]. \quad (3.28)$$

V případě, že je sepnuto pouze relé REL2, je hodnota  $R_x$  tvořena paralelní kombinací rezistorů  $R_2$  a  $R_3$  a pro zesílení  $A$  platí:

$$A = 1 + \frac{R_x}{R_1} = 1 + \frac{R_2 \parallel R_3}{R_1} = 1 + \frac{\frac{198 \cdot 10^3 \cdot 19,8 \cdot 10^3}{198 \cdot 10^3 + 19,8 \cdot 10^3}}{2 \cdot 10^3} = 10 [-] \quad (3.29)$$

Lze poznamenat, že hodnotu  $198 \text{ k}\Omega$  lze složit ze sériové kombinace hodnot  $180 \text{ k}\Omega + 18 \text{ k}\Omega$  a hodnotu  $19,8 \text{ k}\Omega$  lze složit z hodnot  $18 \text{ k}\Omega + 1,8 \text{ k}\Omega$ . To vše z řady E24.

Pro návrh stupně druhého byl zvolen obdobný postup. Návrh vychází z faktu, že pro pozici rezistoru  $R_1$  byl k dispozici rezistor z řady E96 v hodnotě  $2,05 \text{ k}\Omega$ . V tomto případě pro ostatní rezistory platí:  $R_2 = 8,2 \text{ k}\Omega$  a rovněž  $R_3 = 8,2 \text{ k}\Omega$ .

V případě, že dojde k sepnutí relé REL1, je situace zcela obdobná jako v prvním případě a pro zesílení platí  $A = 1$ .

Jsou-li obě relé v klidovém stavu, hodnota  $R_x$  odpovídá hodnotě  $R_3 = 8,2 \text{ k}\Omega$ . Pro tento případ

$$A = 1 + \frac{R_x}{R_1} = 1 + \frac{R_3}{R_1} = 1 + \frac{8,2 \cdot 10^3}{2,05 \cdot 10^3} = 5 [-]. \quad (3.30)$$

V případě, že relé REL2 je sepnuto a relé REL1 je v klidové poloze, hodnota  $R_x$  odpovídá paralelní kombinaci  $R_2$  a  $R_3$ , platí

$$A = 1 + \frac{R_x}{R_1} = 1 + \frac{R_2 \parallel R_3}{R_1} = 1 + \frac{\frac{8,2 \cdot 10^3 \cdot 8,2 \cdot 10^3}{8,2 \cdot 10^3 + 8,2 \cdot 10^3}}{2,05 \cdot 10^3} = 3 [-]. \quad (3.31)$$

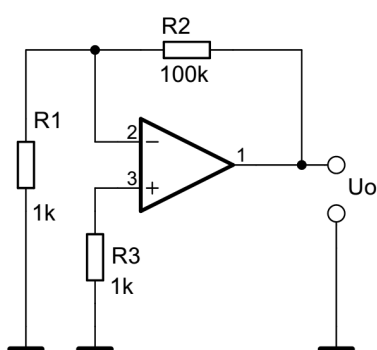
Tolik k návrhu postzesilovačů, jejichž schéma a výrobní podklady jsou k dispozici v přílohách B.18 až B.20.

### 3.4.3.1 Stručný popis a parametry operačního zesilovače OP27

Jak již bylo uvedeno výše, na místa operačních zesilovačů (OZ) přímo zpracovávajících měřený signál byly osazeny operační zesilovače OP27 výrobce Analog Devices. Zejména se jedná o zesilovací prvky postzesilovačů, kde jsou zesilovány malé stacionární signály, a to s poměrně velkým zesílením. Z těchto důvodů je pro nás důležitý relativně malý šum OZ a především nízký napěťový offset, kterým OP27 vyniká.

Nežádoucí vlastností reálného OZ je vstupní napěťová nesymetrie – offset, způsobená nesymetrií vstupního diferenčního zesilovače,  $U_{10}$ . Je definována jako stejnosměrné napětí, které je potřeba přivést mezi diferenční vstupy OZ, aby bylo výstupní napětí nulové. Z praktických důvodů se měří obráceně, na vstup OZ v invertujícím zapojení přivedeme nulové napětí a měříme napětí výstupní. To je rovno vstupní napěťové nesymetrii zesílené nastaveným zesílením. [32]

Na obr. 3.27 je uvedeno zapojení pro měření napětového offsetu operačního zesilovače. Hodnoty rezistorů  $R_1$  a  $R_2$  určují celkové zesílení OZ. Rezistor  $R_3$  slouží ke kompenzaci vstupních klidových proudů, přičemž by mělo platit



$$R_3 = \frac{R_1 \cdot R_2}{R_1 + R_2} [\Omega]. \quad (3.32)$$

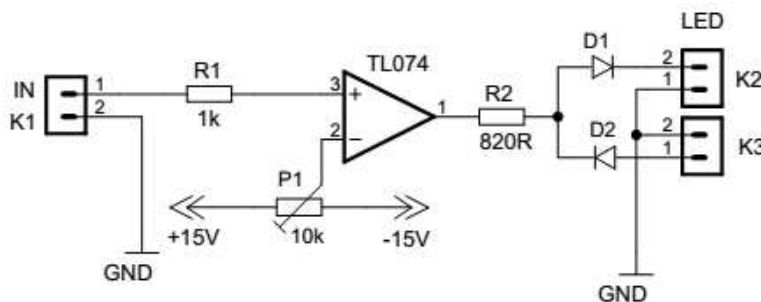
Pro hodnotu  $U_{IO}$  potom platí

$$U_{IO} = \frac{U_o}{R_2 / R_1} = \frac{U_o}{100} [\text{V}]. \quad (3.33)$$

Obr. 3.27: Měření napětové nesymetrie OZ

### 3.4.3.2 Zapojení indikace limitních hodnot signálů v postdetekční části a další pomocné obvody

Indikace překročení nadlimitních hodnot signálů (cca 10 V) na výstupech obou „umocňovačů“ a indikace podlimitní hodnoty signálu na výstupu sčítacího členu (1 V), je zajištěna pomocí tří zcela totožných obvodů. Schéma jednoho z nich nalezneme na obr. 3.28:



Obr. 3.28: Zapojení komparátoru pro indikaci nad(pod)limitní úrovně signálu

Uvedené zapojení vzniklo ve snaze o zachování co nejvyšší univerzálnosti, tj. možnosti použití indikace limitních stavů signálů, jejichž polarita je v kontrolovaných bodech z hlediska měřeného signálu již neměnná, ale které mohou mít dle nastavení vstupů násobiček realizujících funkce druhých mocnin polaritu nejen trvale kladnou, ale případně také zápornou. (viz kapitola 3.4.2).

Kontrolovaný signál je tedy přiváděn na neinvertující vstup operačního zesilovače, kde je porovnáván s referenční hodnotou, nastavitelnou v rozsahu -15 V až +15 V. Operační zesilovač se v tomto režimu chová jako komparátor, na jehož výstupu mohou nastat pouze dva stavy. Ty lze indikovat pomocí diody LED, připojené ke svorce K2 nebo K3 (obr. 3.28) podle toho, který ze stavů je potřeba indikovat.

Uvedené zapojení s patřičným nastavením tedy vyhoví jako indikátor překročení maximální úrovně na výstupech „umocňovacích členů,“ ale i jako indikátor překročení minimální hodnoty signálu na výstupu členu sčítacího.

Dalším pomocným obvodem je přepínač a omezovač signálu pro kontrolní

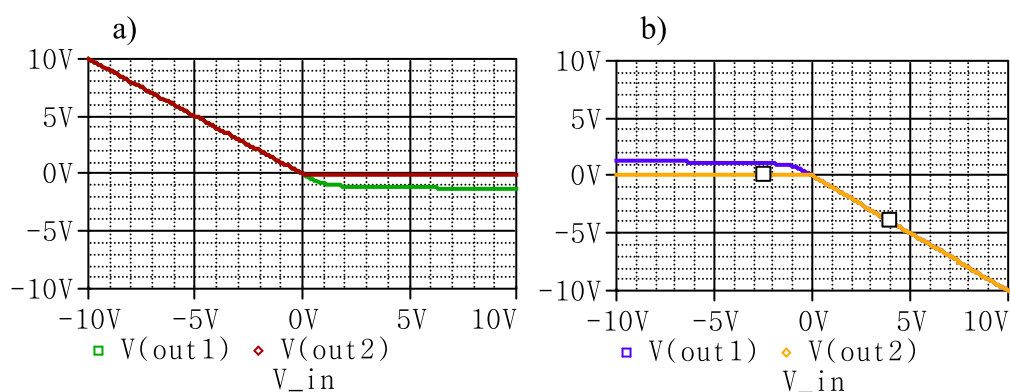
panelové měřidlo, umístěné na předním panelu přístroje.

### 3.4.3.3 Oddělovač a omezovač signálu pro kontrolní panelové měřidlo

Z uživatelského hlediska je možné přístroj vybavit několika výstupy. Kromě kompletního výstupního signálu, který je k dispozici na výstupu početní části, umožňují továrně vyráběné přístroje také sledování dílčích signálů jednotlivých větví, tj. signály odebírané z výstupů jednotlivých postzesilovačů. Pro precizní měření má každý z těchto signálů svůj vlastní výstup ve formě BNC konektoru na předním panelu přístroje. Kromě této možnosti je přístroj vybaven panelovým orientačním měřidlem ve formě stejnosměrného analogového voltmetru o rozsahu 0 až 10 V.

Vzhledem k tomu, že signály na výstupech postzesilovačů mohou nabývat kladných i záporných hodnot, bylo měřidlo vybaveno obvodem, který umožňuje ruční komutaci jeho přívodů a zároveň chrání samotné měřidlo proti poškození napětím opačné polarity.

Uvedené zapojení obsahuje příloha B.23. Je tvořeno operačními zesilovači IO3a a IO3b, tvořící dva zcela nezávislé omezovače napětí, mezi jejichž výstupy je měřidlo přepínáno. Jsou zapojeny jako invertující zesilovače a jejich zpětná vazba upravuje převodní charakteristiky podle obr. 3.29a a 3.29b. Ponecháme-li ve zpětné vazbě diody  $D_3$  a  $D_{15}$ , budou převodní charakteristiky odpovídat průběhům znázorněným červenou a žlutou barvou. V případě, že diody budou nahrazeny zkratem, omezovač na svém výstupu připustí i malé napětí opačné polarity, čehož může být využito k indikaci nesprávného připojení měřidla jeho slabou výchylkou opačným směrem, tedy požadavku na ruční přepnutí polarity měřidla. Hodnota tohoto napětí je dána celkovým napětím na PN přechodech diod  $D_1$  a  $D_2$  ( $D_{14}$  a  $D_{16}$ ). Po výběru daného panelového měřidla byla jedna z diod přemostěna a na místo druhé byla osazena Schottkyho dioda, čímž je hodnota maximálního záporného napětí přivedeného na měřidlo omezena na cca 0,3 V.



Obr. 3.29: Převodní charakteristiky omezovače signálu pro kontrolní panelové měřidlo

## 4 NÁVRH A KONSTRUKCE DALŠÍCH POMOCNÝCH OBVODŮ A PERIFERIÍ

V minulé kapitole byl popsán návrh a realizace hlavních částí konstruovaného přístroje, což lze považovat za stěžejní část této práce. Dosud popsané obvody tvoří z funkčního hlediska „srdce“ budoucího lock-in zesilovače, avšak dále je pro úspěšné použití přístroje nutný i návrh několika pomocných obvodů, bez kterých se přístroj neobejde.

Kromě napájecího zdroje a řídicích obvodů, zajišťujících uživatelské nastavení měnitelných parametrů jednotlivých komponentů, se v neposlední řadě jedná také o předzesilovač, s přihlédnutím k jeho šumovým parametrům.

### 4.1 Návrh a konstrukce napájecího zdroje

Z určitého pohledu je celkové uspořádání přístroje možné rozdělit na dvě části: část analogovou, která obsahuje veškeré obvody zpracovávající měřený signál, a část digitální, jež obsahuje smyčku fázového závěsu pro zpracování referenčních signálů, a dále veškeré řídicí a spínací obvody, pod kterými si lze představit napájení relé či optronů, zajišťujících nastavení zesílení jednotlivých zesilovačů nebo časových konstant filtrů. Tyto dvě části včetně jejich napájecích obvodů a „svorek nulových potenciálů“ (dále zemí) jsou od sebe striktně galvanicky odděleny. Z těchto důvodů je nezbytný návrh dvou napájecích zdrojů na sobě nezávislých, a to minimálně na úrovni sekundárních vinutí transformátoru.

#### 4.1.1 Napájení analogové části přístroje

Část analogová je koncipována tak, že každý funkční blok disponuje svými lokálními stabilizátory napětí, povětšinou se jedná o souměrné napětí  $\pm 15$  V. Z těchto důvodů byla hlavní zdrojová část navržena tak, aby dodávala souměrné napájecí napětí  $\pm 18$  V, které je již „předstabilizováno“. Takto nehrozí nárůst výkonových ztrát na jednotlivých lokálních lineárních stabilizátorech, jejichž ztrátový výkon je velmi omezen, vlivem nárůstu napájecího napětí při snížení zátěže, či jiné nežádoucí jevy spojené s kolísáním napájecího napětí.

Tab. 5: Proudové odebrané jednotlivými moduly přístroje

Funkční celek	$I_1$ (větev +18 V) [mA]	$I_2$ (větev -18 V) [mA]
Filtr č. 1 a č. 2	20 + 20	10 + 10
Postzesilovač č. 1 a č. 2	26 + 26	20 + 20
Počtení obvod	28	28
Obvod indikace limit. nap.	50	50
Demodulátor č. 1 a č. 2	55 + 55	35 + 35
Celkem	280	208

Tab. 5 uvádí hodnoty proudů odebíraných jednotlivými obvody, napájenými popisovanou větví zdroje a změřené tak, aby byla vystižena z tohoto pohledu nejnáročnější situace. S určitou rezervou tedy uvažujeme proudový odběr 300 mA v každé větvi.

Další podstatnou věcí je výběr vhodného transformátoru. Z konstrukčního hlediska bylo výhodné využít jednoho z továrně vyráběných zalitých transformátorů, uzpůsobeného pro montáž na plošný spoj. V aktuální situaci byl k dispozici transformátor s typizovaným jádrem EI54 o celkovém výkonu 16 VA a sekundárním napětí  $2 \times 18 V_{ef}$ . Způsob usměrnění pomocí Graetzova můstku lze vysledovat v celkovém schématu zapojení, které je uvedeno v příloze B.17. Krajní vodiče jednotlivých vinutí jsou tedy přivedeny na můstek a střed vinutí je vyveden jako společná „zem“ souměrného zdroje napětí. Pro napětí na sběracím kondenzátoru v každé z obou větví potom platí:

$$U_{DC} = (U_{AC,ef} \cdot \sqrt{2}) - U_{dioda} = (18 \cdot \sqrt{2}) - 0,7 = 24,8 V, \quad (4.1)$$

kde  $U_{dioda}$  je úbytek napětí – v tomto případě pouze na jedné diodě usměrňovače.

Použijeme-li pro stabilizaci napětí každé větve lineární stabilizátory řady 7818 a 7918, bude na každém z nich úbytek napětí  $U_{\Delta} = 6,8 V$ , což při proudu 300 mA způsobí tepelnou ztrátu

$$P_{ztr} = U_{\Delta} \cdot I = 6,8 \cdot 0,3 = 2,04 W. \quad (4.2)$$

Jedinou výjimku, která není napájena z větve  $\pm 18 V$ , tvoří obvod předzesilovače, jenž má své stabilizátory typu 7815 a 7915 přímo zde, tedy v hlavní části zdroje. Za předpokladu, že napájecí proud předzesilovače v každé větvi nepřesáhne 40 mA, platí pro výkonovou ztrátu na každém z těchto stabilizátorů obdobně jako v předchozím případě

$$P_{ztr} = U_{\Delta} \cdot I = (24,8 - 15) \cdot 0,04 = 0,39 W. \quad (4.3)$$

Celkový proud, který je transformátor schopen dodat do každé větve, je více než 400 mA, což s rezervou pokrývá uvedené nároky.

#### 4.1.2 Napájení digitální části přístroje

Napájení digitální části přístroje zahrnuje napájení obvodů zpracovávajících referenční signály, tedy především bloku obsahujícího smyčku fázového závěsu a dále veškeré řídicí obvody tak, jak bylo popsáno v úvodu kapitoly 4.1, a to včetně indikací aktuálního nastavení přístroje pomocí luminiscenčních diod umístěných na předním panelu.

Popisovaný zdroj bude tvořit jednoduchou napájecí větev +5 V. Požadovaný proud, který by měla být schopna v krajním případě dodat, byl souhrnně stanoven na 400 mA. Z konstrukčního hlediska byl použit opět samostatný zalitý transformátor do plošného spoje o výkonu 7 VA a s efektivním střídavým sekundárním napětím 9 V. K usměrnění je opět použit Graetzův můstek a sběrací kondenzátor, napětí na tomto kondenzátoru lze určit pomocí obměněného vztahu (4.1):

$$U_{DC} = (U_{AC,ef} \cdot \sqrt{2}) - 2 \cdot U_{dioda} = (9 \cdot \sqrt{2}) - 1,4 = 11,3 V. \quad (4.4)$$

Použitím lineárního stabilizátoru typu 7805 bude opět způsobena jistá výkonová ztráta, kterou lze spočítat jako v předchozím případě, tedy:

$$P_{ztr} = U_{\Delta} \cdot I = (11,3 - 5) \cdot 0,4 = 2,52 \text{ W.} \quad (4.5)$$

#### 4.1.2.1 Výpočet chladiče zdrojové části

Pro veškeré stabilizátory napětí byl zvolen společný chladič, jehož požadované parametry by měly být přibližně určeny. Pro výpočet chladiče je nejprve nutné stanovit podle katalogového listu stabilizátorů řady 78XX některé veličiny:

- maximální teplota přechodu  $T_{j,max} = 150 \text{ }^{\circ}\text{C}$
- teplota okolí  $T_o = 35 \text{ }^{\circ}\text{C}$
- vnitřní tepelný odpor čip – pouzdro  $R_{\theta JC} = 3 \text{ K/W}$
- tepelný odpor pouzdro - chladič  $R_{\theta CH} = 1 \text{ K/W}$

Tepelný odpor chladiče  $R_{\theta H}$  je potom:

$$R_{\theta H} = \frac{T_{j,max} - T_o}{P_{ZTR-CELK.}} - \frac{R_{\theta JC}}{5} - \frac{R_{\theta CH}}{5} = \frac{T_{j,max} - T_o}{P_{7818} + P_{7918} + P_{7815} + P_{7915} + P_{7805}} - \frac{R_{\theta JC}}{5} - \frac{R_{\theta CH}}{5} =$$

$$= \frac{150 - 35}{2,04 + 2,04 + 0,39 + 0,39 + 2,52} - \frac{3}{5} - \frac{1}{5} = 15 \text{ K/W.} \quad (4.6)$$

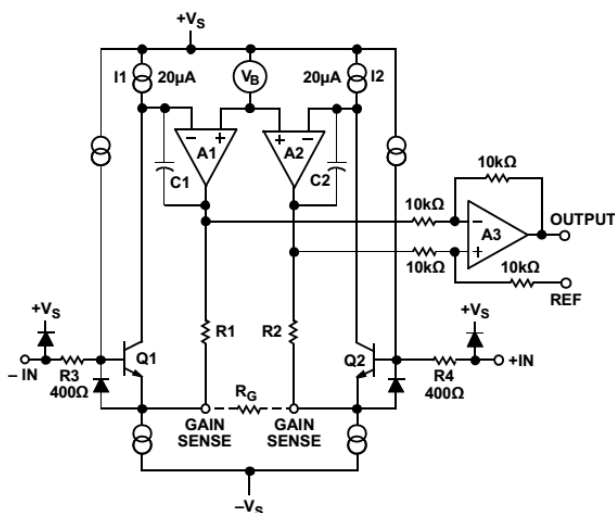
Závěrem je třeba poznamenat, že střední hodnota napětí na sběracím kondenzátoru je při určitém odběru vždy nižší než vypočítaná maximální hodnota, na kterou se kondenzátor nabije a se zvyšujícím se odebíraným proudem pak dále znatelně klesá. Při výpočtu uvažovaných ztrátových výkonů tedy nebude nikdy dosaženo. Z pohledu funkce stabilizátorů je třeba zajistit, aby vstupní napětí neklesalo pod minimální úroveň, jež je dána hodnotou nominálního výstupního napětí stabilizátoru navýšenou o tzv. drop-out napětí, představující minimální úbytek na stabilizátoru. Pro řadu 78XX jsou to zpravidla 2 V.

## 4.2 Návrh nízkosumového předzesilovače

V jedné z dalších příloh (B.28) obsahujících schémata zapojení, nalezneme kompletní uspořádání použitého předzesilovače. Hlavními prvky, na jejichž použití byl návrh založen, je kaskáda dvou precizních nízkosumových přístrojových zesilovačů typu AD620, doplněná několika dílčími vazebními filtry pro základní úpravu pásma propustnosti předzesilovače.

Na obr. 4.1 je uvedeno vnitřní funkční schéma obvodu AD620. Jedná se o obvod, jehož vstupy jsou tvořeny diferenčním párem bipolárních tranzistorů a jehož zisk je nastavován pouze jedním přesným externím rezistorem připojeným na příslušné svorky obvodu – rezistorem  $R_G$ .

Požadovaný zisk obou stupňů zesilovačů byl stanoven shodně na hodnoty  $A = 10$ ; 100 a 1000.



Obr. 4.1: Vnitřní uspořádání zesilovače AD620 [29]

Pro nastavení uvedených hodnot je tedy třeba stanovit hodnoty určujících rezistorů; ty budou pro oba stupně zesilovače stejné, jejich přepínání je realizováno pomocí miniaturních relé. Zisk obvodu AD620 je tedy stanoven hodnotou rezistoru  $R_G$  a dále konstantou  $49,4 \text{ k}\Omega$ , odpovídající součtu hodnot interních rezistorů  $R_1$  a  $R_2$  podle vztahu

$$G = \frac{49,4 \cdot 10^3}{R_G} + 1, \quad (4.7)$$

z čehož je možné vyjádřit potřebný vztah pro určení hodnot  $R_G$  pro potřebná zesílení:

$$R_G = \frac{49,4 \cdot 10^3}{G - 1} \quad (4.8)$$

Pro zesílení  $A = 10$  tedy platí

$$R_{G,10} = \frac{49,4 \cdot 10^3}{10 - 1} = 5488,9 \Omega. \quad (4.9)$$

Pomocí programu KombRes lze dojít k závěru, že k požadované hodnotě hledaného rezistoru lze dospět paralelní kombinací hodnot z řady E12, a to  $R_1 = 5600 \Omega$  a  $R_2 = 270 \text{ k}\Omega$ . Výsledná hodnota paralelní kombinace činí  $R_p = 5490 \Omega$ , zpětným dosazením do vztahu (4.7) dospějeme k závěru, že hodnota takto nastaveného zesílení činí  $A = 9,998$ , což představuje odchylku  $0,02 \%$  od původně zamýšlené hodnoty. Jelikož použité rezistory lze získat v přesnosti  $0,1 \%$ , chybu způsobenou odchylkami hodnot těchto rezistorů je již možné zanedbat.

Pro hodnotu  $A = 100$  platí:

$$R_{G,100} = \frac{49,4 \cdot 10^3}{100 - 1} = 498,98 \Omega. \quad (4.10)$$

Obdobně jako v předchozím případě lze paralelní kombinací rezistorů  $R_1 = 510 \Omega$  a  $R_2 = 24 \text{ k}\Omega$  získat hodnotu  $R_p = 499 \Omega$ . Odchylka výsledného zesílení je potom v ideálním případě  $0,002 \%$ .



A konečně pro hodnotu  $A = 1000$  lze psát:

$$R_{G,100} = \frac{49,4 \cdot 10^3}{1000 - 1} = 49,449 \Omega. \quad (4.11)$$

Použitím paralelní kombinace hodnot  $R_1 = 1600 \Omega$  a  $R_2 = 51 \Omega$  je výsledná hodnota  $R_p = 49,4 \Omega$ ; hodnota výsledného zesílení by tak teoreticky činila  $A = 1001$ .

Před popisem vlastní signálové cesty, bude vhodné se zamyslet nad charakterem užitečného přichozícího signálu. Jak bylo popsáno již v kapitolách zabývajících se teoretickým úvodem, užitečná složka vstupního měřeného signálu, získaného ze zařízení využívajícího optického modulátoru má tvar amplitudově modulované nosné, která se svým tvarem blíží obdélníkovému signálu. Frekvence tohoto nosného signálu musí odpovídat i frekvenci signálu referenčního, který je získán z jiného výstupu téhož zařízení. Z měření, které bylo zaznamenáno na obr. 3.7 lze očekávat, že první harmonická složka původní nosné obdélníkového tvaru bude cca 100 Hz až 1 kHz. Pokud vzpomeneme na podobu spektra amplitudově modulovaného signálu, v případě, že má nosná složka harmonický průběh a frekvenci  $f_c$ , získáme další dvě spektrální čáry na hodnotách  $f_c - f_m$  a  $f_c + f_m$ , kde  $f_m$  je frekvence modulačního signálu. V tomto případě však nastane obdobná situace i na vyšších lichých harmonických obdélníkové nosné: ve spektru se vyskytnou další harmonické složky na hodnotách  $3f_c - f_m$  a  $3f_c + f_m$  atd.

Z pohledu nejnižších frekvencí, které vstupní signál může obsahovat, lze uvažovat o tom, že frekvence modulačního signálu by měla být alespoň desetkrát nižší než modulovaná nosná. V takovém případě by nejnižší harmonická složka, kterou užitečný vstupní signál obsahuje, byla 90 Hz.

V oblasti vyšších spektrálních složek jde o určitý kompromis, kdy omezením spektra dojde k jistému zkreslení signálu, avšak z důvodu omezení šumové šířky pásma zesilovače je vhodné určitý dolnofrekvenční filtr zařadit.

Schéma zapojení celého předzesilovače je k dispozici v příloze B.28 a lze jej rozdělit na čtyři části. Kromě části napájecí, kterou se není třeba více zabývat, je zde také část řídicí. Tu tvoří relé K1 až K7, která slouží k přepínání výše vypočtených rezistorů  $R_G$  a režimu na vstupu zesilovače (viz dále). Cívky relé jsou spínány pomocí tranzistorového pole ULN2003 a jejich ovládání je vyvedeno na řídicí konektor. Původním záměrem byla možnost řízení relé prostřednictvím sběrnice, avšak od tohoto záměru bylo v průběhu práce ustoupeno a část kolem obvodu CMOS 4094 nebyla osazena. Řídicí část je napájena z +5 V větve pro digitální část přístroje.

Třetí částí je oblast tvořená obvody TL072, které slouží ke sledování mezních hodnot na výstupu zesilovače. Výstupní signál je rozdělen do dvou větví; v každé této větvi následuje jednocestné usměrnění a tímto signálem jsou nabíjeny kondenzátory  $C_{12}$  a  $C_{13}$ . Napětí na těchto kondenzátorech je dále porovnáváno s napětím referenčním a v mezním případě je překročení nastavených mezí indikováno pomocí luminiscenčních diod na čelním panelu přístroje. V takové situaci je třeba snížit zisk předzesilovače, aby nedocházelo k přebuzení jednak samotného předzesilovače (k němuž nesmí dojít), jednak obvodů demodulátorů za předzesilovačem následujících.

Nyní se vraťme k části samotného zesilovače. Vstupní obvod je koncipován jako rozdílový, s možností přepnutí do režimu, kdy se chová jako jednoduchý. K tomuto účelu slouží relé K7, jehož sepnutím je svorka IN\_B zkratována a zároveň je vnější kontakt BNC konektoru svorky IN\_A spojen se signálovou zemí přístroje. Obvod

AD620 potom pracuje jako standardní neinvertující zesilovač.

Vlastní vstupy v kaskádě prvního obvodu AD620 jsou střídavě vázány pomocí CR článků, jejichž mezní frekvence je

$$f_{1,mez} = \frac{1}{2\pi RC} = \frac{1}{2\pi \cdot 10^7 \cdot 10^{-7}} = 0,16 \text{ Hz} . \quad (4.12)$$

Přibližně určená oblast nejnižších provozovaných kmitočtů tak není nijak omezena.

První a druhý stupeň zesilovače jsou opět odděleny jednoduchými filtry: první představuje dolní propust, jejíž mezní kmitočet byl zvolen cca  $f_{2,mez} = 15 \text{ kHz}$ , za níž opět následuje střídavá vazba tvořená CR článkem o mezní frekvenci  $f_{3,mez} = 0,24 \text{ Hz}$ . Za následující druhý stupeň předzesilovače je již zařazena výše popsaná indikace mezních úrovní výstupního signálu; samotný výstup směřující k demodulátoru je opět stejnosměrně oddělen horní propustí realizovanou součástkami stejných hodnot jako před předchozím stupněm, tedy rovněž o mezním kmitočtu  $f_{4,mez} = 0,24 \text{ Hz}$ .

Tolik k základnímu návrhu předzesilovače, jehož přenosovou frekvenční amplitudovou charakteristiku lze také simulovat v programu PSpice, díky dostupnému modelu obvodu AD620. Soustava frekvenčních charakteristik pro tři vybraná zesílení je uvedena v příloze C.4. Je zde patrné, že při maximálním zesílení se již šířka pásma propustnosti předzesilovače poněkud zužuje, s touto hodnotou je možné dále experimentovat. Při nastaveném maximálním zesílení lze již také pozorovat vliv samotných zesilovačů, zejména na průběhu fázové frekvenční charakteristiky.

#### 4.2.1 Princip konstrukce zesilovačů s malými šumy

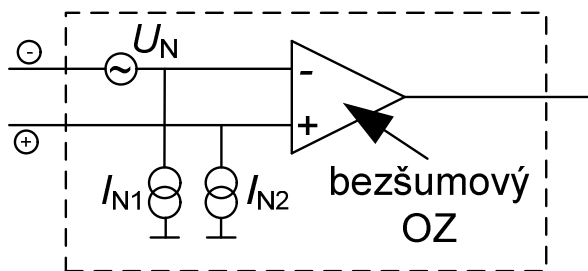
Je-li za sebe kaskádně řazeno několik zesilovačů, lze celkové šumové číslo určit z tzv. Friisova vztahu, kde

$$F = F_1 + \frac{F_2 - 1}{A_1} + \frac{F_3 - 1}{A_1 A_2} + \dots \quad (4.13)$$

Je zřejmé, že pro  $A_1 \gg 1$  určuje šumové číslo celé kaskády především první stupeň. Proto lze obecně zlepšit šumové vlastnosti kaskády, kterou v daném případě představují nejen pouze první dva stupně předzesilovače, právě vřazením předzesilovače s co nejlepšími šumovými parametry a dostatečným ziskem.

#### 4.2.2 Šumy operačních zesilovačů

Každý operační zesilovač obsahuje několik zdrojů šumu. Přepočtem těchto šumů na vstup operačního zesilovače, jež následně považujeme za ideální bezšumový, dostáváme šumový model operačního zesilovače, který umožňuje přímo určovat poměr signál/šum na vstupu operačního zesilovače bez ohledu na vnitřní strukturu OZ a velikost zesílení. Šumový model OZ je zakreslen na obr. 4.2, kde  $U_N$  značí efektivní hodnotu vstupního šumového napětí,  $I_{N1}$ ,  $I_{N2}$  potom efektivní hodnoty vstupních šumových proudů. [23]



Obr. 4.2: Šumový model operačního zesilovače [23]

Často udávanou veličinou je spektrální šumová hustota  $u_n$ ,  $i_n$ , především v pásmu kmitočtů do 1 kHz, kde převládá blikavý šum  $1/f$ , k jehož častému vzniku dochází na přechodech báze-emitor vlivem nečistot a poruch polovodičů.

Platí:

$$u_n = U_N / \sqrt{B} \quad [\text{V}/\sqrt{\text{Hz}}], \quad (4.14)$$

$$i_n = I_N / \sqrt{B} \quad [\text{A}/\sqrt{\text{Hz}}], \quad (4.15)$$

ekvivalentní jsou vztahy:

$$u_n^2 = U_N^2 / B \quad [\text{V}^2/\text{Hz}], \quad (4.16)$$

$$i_n^2 = I_N^2 / B \quad [\text{A}^2/\text{Hz}]. \quad (4.17)$$

$B$  je frekvenční šířka pásma, ve které byl šum  $U_N$ ,  $I_N$  měřen. Protože šумы mají náhodný charakter, sčítáme je „metodou efektivních hodnot“. Zdroje šumu jsou nezávislé, a proto nemá smysl uvažovat orientaci – vše se sčítá. Přepočítání mezivrcholové hodnoty šumu  $U_{n,pp}$  na hodnotu efektivní lze uskutečnit dle vztahu

$$U_N = U_{n,pp} / 5. \quad (4.18)$$

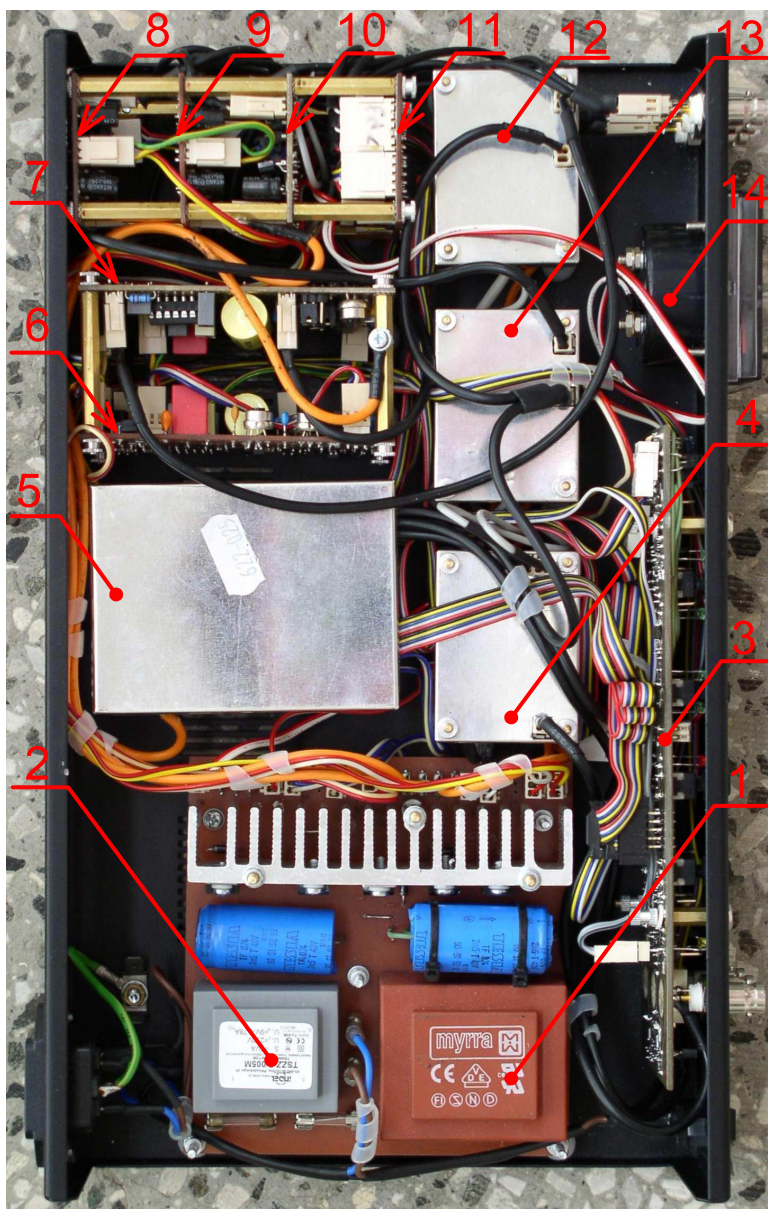
Z praktického hlediska je důležitý výběr komponentů s co nejlepšími šumovými parametry. Zesilovače použité v předzesilovači, ale také oddělovací zesilovače v obvodu demodulátoru jsou klasifikovány jako nízkošumové. Interní tranzistorové struktury těchto obvodů jsou optimalizovány z hlediska malého vlastního šumu. V případě velkého odporu zdroje signálu začínají mít proudové šумы dominantní význam. Vstupní diferenční stupně obvodu AD620 jsou proto realizovány bipolární technologií.

Pro přístrojové zesilovače AD620 lze uvést, že úroveň vstupního napěťového šumu v pásmech nad 1 kHz je typicky  $9 \text{ nV}/\sqrt{\text{Hz}}$ , proudový šum potom cca  $100 \text{ fA}/\sqrt{\text{Hz}}$ . Poněkud horší parametry má obvod vlivem šumu  $1/f$  na nižších kmitočtech, lze uvést špičkovou hodnotu proudového šumu v pásmu 0,1 až 10 Hz, což činí obvykle 10 pA. Hodnota napěťového šumu oddělovacích obvodů demodulátoru je potom typicky kolem  $1 \text{ nV}/\sqrt{\text{Hz}}$ . Z hlediska výběru a dostupnosti námi použitých komponent se jedná o hodnoty poměrně malé.

### 4.3 Celkové konstrukční uspořádání přístroje a řídicí obvody

V následující kapitole bude popsáno uspořádání přístroje v použité kovové skříňce KK07-355 (o rozměrech 350 x 70x 217 mm), s čímž také souvisí návrh předního panelu přístroje, posléze také koncepce ovládacích a řídicích obvodů.

Na obr. 4.3 je fotografie hotového odkrytovaného přístroje:



- (1) Napájecí zdroj pro analogovou část
- (2) Napájecí zdroj pro digitální část
- (3) Ovládací a řídicí část
- (4) Referenční část (PLL)
- (5) Předzesilovač
- (6) Filtr č. 1
- (7) Filtr č. 2
- (8) Postzesilovač č. 1
- (9) Postzesilovač č. 2
- (10) Výpočetní obvod (analogové násobičky)
- (11) Omezovače pro analogové měřidlo a indikace překročení rozsahů
- (12) Demodulátor č. 1
- (13) Demodulátor č. 2
- (14) Panelové měřidlo MU-45; 10 V DC

Obr. 4.3: Vnitřní uspořádání hotového přístroje

Popis všech zde vyznačených prvků obsahují předchozí kapitoly, výjimku tvoří ovládací a řídicí část (3), která bude rozebrána dále. Veškeré komponenty jsou v kovové skříňce uchyceny pomocí distančních sloupků s použitím soustružených izolačních vložek. Tak

je zabráněno vzniku zemních smyček, na něž byl při výrobě kabeláže rovněž brán zřetel.

### 4.3.1 Řídicí a ovládací část

Úkolem této části je umožnění přehledného uživatelského nastavení přístroje a patřičná obsluha řídicích signálů pro jednotlivé komponenty.

Nyní je nutné shrnout požadavky, které jsou na řídicí obvod kladeny. Prvním řízeným obvodem je předzesilovač, do něhož vstupuje sedm linek. Pro nastavení zisku každého ze dvou stupňů jsou použity tři linky, vyžadující nastavení v kódu „1 ze 3“. Sedmá linka řídí aktivaci diferenčního vstupu předzesilovače.

Další sběrnice je společně přivedena k filtrům, kde prostřednictvím optočlenů dochází k přepínání časových konstant. Jedná se o třívodičovou sběrnici pracující v kódu odpovídající tabulce na obr. 3.19. Poznamenejme, že poslední dva stavy nejsou využity a jejich nastavení by mělo být celkově vyloučeno. Použitím optočlenů navíc dochází k inverzi řídicích signálů.

Za filtrem následující postzesilovače jsou řízeny opět společně prostřednictvím čtveřice relé v každém z nich. Ovládání tedy probíhá po čtyřech linkách podle poněkud netradiční funkční tabulky:

Tab. 6: Funkční tabulka pro řízení zisků postzesilovačů

linka-relé / A [-]	1	3	5	10	30	50	100	300	500
REL1	1	1	1	0	0	0	0	0	0
REL2	X	X	X	1	1	1	0	0	0
REL3	1	0	0	1	0	0	1	0	0
REL4	X	1	0	X	1	0	X	1	0

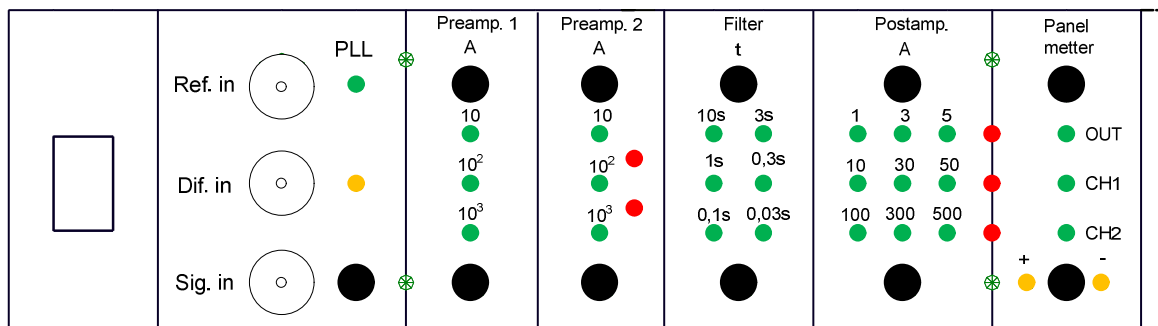
Stavy označené „X“ v daných situacích celkové nastavení zesílení neovlivní, z energetického hlediska je vhodné relé ponechat v klidovém stavu (0).

Posledním řízeným obvodem je přepínač a omezovač pro panelové měřidlo, kde prostřednictvím kódu „1 ze 3“ dochází pomocí tří relé k přiřazení vstupu panelového měřidla buďto k výstupu početního obvodu, nebo k výstupu jednoho z postzesilovačů, jak je popsáno v kapitole 3.4.3.3. Čtvrtá linka řídí komutaci svorek měřidla.

Existuje několik variant, jak uživatelsky zajistit nastavení výše uvedených sběrnic. Jako první varianta přichází v úvahu klasický otočný přepínač, avšak jejich nabídka je poněkud omezena. V takovém případě není vždy možné zajistit přepínač s odpovídajícím počtem poloh. Dále by v některých případech vzhledem k uvedeným funkčním tabulkám bylo nutné přepínače doplnit potřebným logickým obvodem, čímž by vznikla potřeba dalšího DPS, která je tak v každém případě nevyhnutelná.

Jako alternativa byla zvolena metoda řízení pomocí běžných tlačítek a následná indikace aktuálního stavu pomocí LED. Tato metoda si již vyžaduje použití mikrokontroléru. Vhodnou volbou se ukázal být jeden z nejjednodušších

mikrokontrolérů ATmega8A-AU, který je v desce řízení z důvodu nižšího počtu portů osazen ve dvou kusech. Rozmístění ovládacích prvků na předním panelu přístroje znázorňuje obr. 4.4. Přední panel přístroje lze rozdělit do několika sekcí, které lze velmi stručně charakterizovat.



Obr. 4.4: Ovládací panel přístroje

Zcela vlevo jsou umístěny tři BNC konektory, přičemž horní slouží k přivedení referenčního signálu, následují dva signálové vstupy, z nichž stále aktivní je tzv. „single“, zmáčknutím přiřazeného tlačítka dojde k přepnutí do diferenčního módu, čímž dojde k aktivaci prostředního BNC konektoru a indikaci pomocí vedle umístěné žluté svítivky.

Druhá a třetí sekce slouží k řízení obou stupňů předzesilovače, nastavené zesílení indikuje příslušná svítivka. Pomocí tlačítek je možná rotace v obou směrech. Na stejném principu funguje i přepínání konstant filtru a dále postzesilovače.

Poslední sekce slouží k obsluze panelového měřidla. Svítivka s označením OUT indikuje připojení měřidla k výstupu početního obvodu, označení CH1 a CH2 potom značí, že měřidlo je připojeno přímo na výstup jednoho z postzesilovačů. Přepínání funguje formou jednostranné rotace, k níž dochází stisknutím tlačítka v horní části sekce; spodní tlačítko potom ovládá komutaci vstupních svorek měřidla.

Dále zde nalezneme dvě skupiny svítivek červené barvy. První skupina náleží indikaci přebuzení vstupního předzesilovače, druhá skupina náleží indikaci překročení rozsahů ve výpočetním obvodu. Jejich významy a funkce jsou uvedeny v příslušných kapitolách. Tyto podobvody nemají z funkčního hlediska s řídicím obvodem žádnou spojitost.

Funkce vlastních mikrokontrolérů je tedy velmi jednoduchá: v první řadě slouží k obsluze příslušného tlačítka, resp. dvojice tlačítek. Na základě jeho stisknutí dochází k rotaci příslušné proměnné, která například v případě řízení filtru nabývá hodnot 0 až 5. Dále mikrokontrolér pouze doplňuje funkci běžného logického pole, což znamená, že určité hodnotě rotované proměnné přiřazuje stavy na svých výstupních portech. Tak řídí nejen indikační svítivky, ale zejména vlastní sběrnice, přivedené na jednotlivé ovládané periferie. Detailnější popis řídicích obvodů je možný, ovšem nikoliv nutný. K vytvoření celkového přehledu o funkci a zapojení řídicího obvodu pak slouží schéma zapojení, umístěné v příloze B.31. Kompletní programy pro mikrokontroléry jsou k dispozici na přiloženém CD.

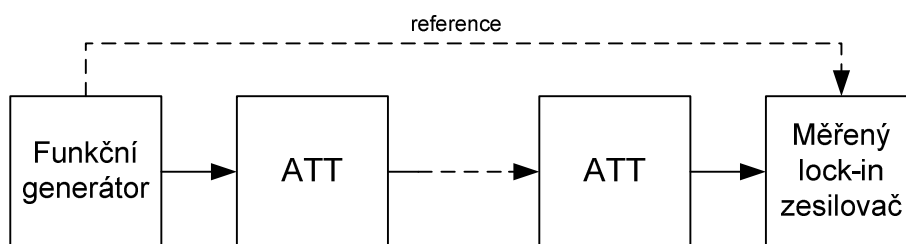
Závěrem je třeba poznamenat, že použití dvou mikrokontrolérů ATmega8 se může zdát poněkud netradiční, ovšem při nutnosti přesného rozmístění ovládacích a indikačních prvků na DPS návrh velmi zjednodušuje. Dalším řešením by mohlo být použití jednoho mikrokontroléru řady ATmega16, který by již počtem svých portů plně dostačoval, ovšem jeho cena je ve srovnání s cenou současného řešení několikanásobná.

## 5 ZÁKLADNÍ MĚŘENÍ A FUNKCE PŘÍSTROJE

Poslední kapitola se zabývá stručným popisem zjištěných parametrů přístroje, způsobem měření a podmínkami, při kterých bylo zjištěných hodnot dosaženo.

### 5.1 Stabilita přístroje

Cílem měření bylo zjistit, do jaké míry se přístroj chová stabilně, a jakou minimální hodnotu napětí je schopen měřit. Zapojení přístroje odpovídalo obr. 5.1.



Obr. 5.1: Měření stability navrženého přístroje

Pod blokem „funkční generátor“ si lze představit zdroj obdélníkového signálu o minimální hodnotě, kterou je schopen poskytnout. V uvedeném případě tedy  $10 \text{ mV}_{pp}$ , což odpovídá signálu o amplitudě  $5 \text{ mV}$ . Takto si lze rovněž představit amplitudově modulovanou nosnou, kdy je modulační signál roven konstantě  $5 \text{ mV}$ .

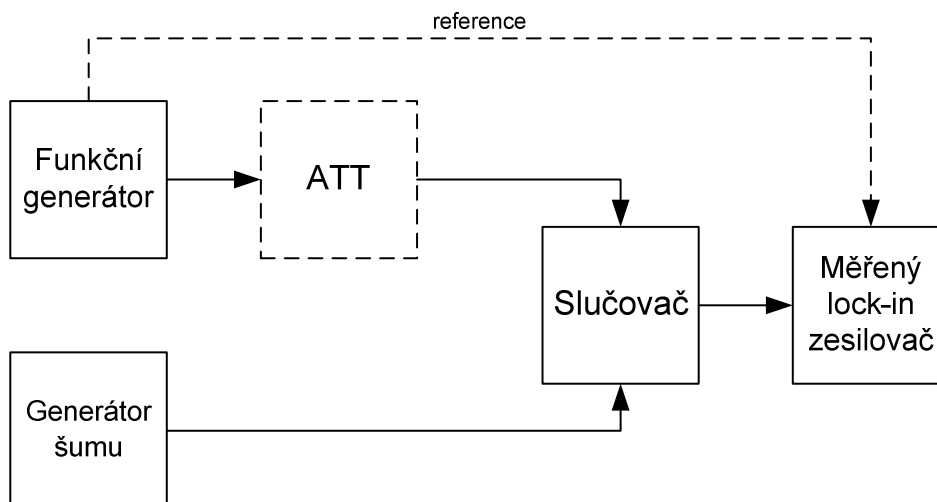
Následné měření spočívalo v postupném snižování úrovně tohoto signálu postupným vřazováním několika atenuátorů, při současném zvyšování zisku vstupního předzesilovače a dále udržování úrovně signálu po filtraci v pracovním rozsahu početního obvodu pomocí postzesilovače.

Konečný vložený útlum činil  $40 \text{ dB}$ , což odpovídá stonásobnému zeslabení měřeného signálu. Lze tedy říci, že zesilovač na svém vstupu detekoval signál o úrovni  $5 \mu\text{V}$ . Při dalším zvyšování zesílení začíná být na výstupu přístroje patrný drift. Měření probíhalo na frekvenci, při které se předpokládá budoucí provoz přístroje, tj.  $f = 300 \text{ Hz}$ .

### 5.2 Odhad dynamické rezervy přístroje

Pokročilejší ověření funkce přístroje dále spočívá v odhadu dosažené dynamické rezervy. Měření probíhalo za stejných podmínek a při stejné frekvenci jako v předchozím případě. Blokové zapojení vidíme na obr. 5.2. Základem je aplikace definice dynamické rezervy tak, jak je popsáno v kapitole 1.3.1.





Obr. 5.2: Zapojení pro odhad dynamické rezervy přístroje

Měřený signál byl získán sečtením výstupů dvou generátorů. První, pracující jako generátor šumu, měl na svém výstupu bílý šum o maximální úrovni 300 mV, což osciloskop vyhodnotil jako 75 mV<sub>ef</sub>. Druhý generátor sloužil jako zdroj obdélníkového signálu o amplitudě 10 mV. Sečtením obou signálů byl simulován reálný měřený signál, přivedený na vstup lock-in zesilovače.

Následný postup spočíval v nastavení maximálního zesílení předzesilovače tak, aniž by došlo k jeho přebuzení, k čemuž slouží vestavěná indikace. Postupným vkládáním vloženého útlumu dle obrázku 5.2 až na hodnotu 40 dB byla snižována úroveň koherentní složky měřeného signálu a na základě sledování výchylky měřidla byl průběžně zvyšován zisk stejnosměrného postdetekčního zesilovače až na maximální hodnotu zesílení  $A = 500$ . Zvýšením amplitudy generovaného obdélníkového signálu před atenuátorem na 13 mV byla nastavena maximální výchylka měřidla, což znamená, že úroveň užitečného koherentního signálu na vstupu přístroje činila 130  $\mu$ V.

Dynamická rezerva celého přístroje byla potom určena

$$DR_p = 20 \log \frac{U_{SATA}}{u_{sminpv}} = 20 \log \frac{300 \cdot 10^{-3}}{130 \cdot 10^{-6}} = 67,2 \text{ dB} , \quad (5.1)$$

kde  $U_{SATA}$  odpovídá hranici linearitě převodní charakteristiky vstupního střídavého předzesilovače a  $u_{sminpv}$  vyjadřuje minimální úroveň synchronního signálu přivedeného na vstup přístroje, nutnou pro plnou výchylku na jeho výstupu.

Závěrem je třeba podotknout, že uvedené měření je do jisté míry orientační a výsledek může být ovlivněn i dalšími vlivy. Jistou vypovídací hodnotu však má.

# ZÁVĚR

Cílem úvodní části bylo shrnout známé metody měření signálů využívající synchronní detekci. Práce popisuje problémy a úskalí, která taková měření doprovázejí. Další část je věnována možnostem korekcí a způsobům potlačování těchto jevů, přičemž se posléze věnuje dvěma metodám synchronní detekce, využívajícím vektorového vyhodnocení signálů. Navržený přístroj pracující na základě jedné z těchto metod označujeme jako tzv. vector-computing lock-in zesilovač. Jedná se o principiálně zajímavou metodu, při jejímž využití není podstatná fázová relace mezi vstupním a referenčním signálem. Během měření není nutné nastavovat vzájemný fázový posuv těchto signálů, jehož stálost nemusí být zaručena a který je jistě závislý i na kmitočtu nosného signálu.

Druhá kapitola této práce je věnována přehledu komerčně dostupných lock-in zesilovačů; porovnání jejich parametrů je provedeno v tab. 1. Dále byl proveden principiální rozbor několika vybraných přístrojů z hlediska jejich blokového uspořádání, základních funkcí a využití metody koherentní detekce.

Hlavní cíl práce, tj. návrh ústřední části konstruovaného přístroje počíná třetí kapitolou. Jedná se o přístroj využívající ke své funkci principu synchronní detekce s vektorovým vyhodnocením signálu, dle metody popsané v kapitole 1.5.2.

První fáze návrhu byla věnována vlastním demodulátorům. Jako základní prvky demodulátorů byly použity obvody AD630 firmy Analog Devices. V kapitole 3.1 nalezneme podrobný rozbor funkce použitých obvodů a dále poznatky získané při konstrukci a ověřovacích měřeních.

Dále byla soustředěna pozornost na část referenční, jenž má za úkol zpracování přichozícího referenčního signálu, jeho obnovu, úpravu střídavy pomocí smyčky fázového závěsu a odvození dílčích signálů sloužících pro řízení demodulátorů. Podrobný popis nalezneme v kapitole 3.2.

Samostatnou kapitolou je návrh a konstrukce postdetekční dolnofrekvenční filtrace. V úvodu kapitoly 3.3 nalezneme rozbor a zvážení možných výhod a nevýhod jednak filtrů realizovaných klasicky, tj. na bázi pasivních součástek a operačních zesilovačů, tak i filtrů se spínanými kapacitami. Konečný návrh byl založen na využití obvodu MAX281. Jedná se o SC filtr pátého řádu upravený tak, že je možno pomocí řídicích logických signálů volit mezi šesti mezními frekvencemi. I v tomto případě byla provedena kontrolní měření, jejichž výsledky jsou uvedeny v závěru kapitoly.

Následující kapitoly řeší problematiku využití analogových násobiček k výpočtu výsledného signálu, což také úzce souvisí s návrhem stejnosměrných postzesilovačů, jejichž úkolem je přizpůsobení úrovně zpracovávaného signálu tak, aby vyhovoval jejím pracovním rozsahům.

Čtvrtá kapitola obsahuje druhou fázi návrhu, kde je řešena problematika obvodů, které bychom mohli označit jako externí. Jedná se o oddělené napájecí zdroje pro digitální a analogovou část přístroje a podrobný návrh střídavého předzesilovače.

Během vývoje bylo usilováno o dosažení co nejlepších celkových parametrů přístroje, což souvisí s volbou nízkošumových přístrojových zesilovačů na pozici předzesilovače a dále impedančních oddělovačů v obvodech demodulátorů. Ve

stejnoseměrné postdetekční části se ukázala být kritická volba operačních zesilovačů, kde je třeba klást důraz na jejich stejnosměrný offset.

S narůstající komplexitou přístroje rovněž vyvstala potřeba navrhnout řídicí obvod, který umožňuje přehledná a do jisté míry i komfortní uživatelská nastavení a řízení veškerých komponent s proměnnými parametry. Uvedená část byla vytvořena nad rámec zadání práce a značně zlepšuje užité vlastnosti přístroje.

Závěrem bylo provedeno kontrolní laboratorní měření, jehož popis obsahuje poslední kapitola a na jehož základě byl stanoven odhad dosažených parametrů přístroje. Zjištěná hodnota dynamické rezervy přístroje byla stanovena na cca 67 dB, což se dá vzhledem k prototypovému charakteru přístroje považovat za hodnotu dostatečnou a v porovnání s komerčními přístroji srovnatelnou. Z hlediska citlivosti přístroje byla zjištěna minimální úroveň měřitelného signálu cca 5  $\mu\text{V}$ . Pro porovnání lze uvést analogově řešený přístroj Scitec 420, jehož minimální rozsah odpovídá hodnotě 3  $\mu\text{V}$ . I tato hodnota je ve srovnání s jistou třídou komerčně vyráběných přístrojů srovnatelná.

# POUŽITÁ LITERATURA

- [1] OHNSON, M. *Photodetection and Measurement: Maximizing Performance in Optical Systems*. New York: McGraw-Hill, 2003.
- [2] ĎAĎO, S. Koherentní demodulace a její využití v měřicí technice [online]. Praha, 2011 [cit. 10.10.2013].  
Dostupné z: [http://www.crr.vutbr.cz/system/files/brozura\\_08\\_1111.pdf](http://www.crr.vutbr.cz/system/files/brozura_08_1111.pdf)
- [3] SLIFKIN, M., SCHLESINGER, A. The phase-sensitive detector. *Electronics World*. 1999, vol. 105, no. 1756, p. 312-319.
- [4] SENGUPTA, S. K., FARNHAM, J. M., WHITTEN, J. E., A Simple Low-Cost Lock-In Amplifier for the Laboratory. *Journal of Chemical Education*. 2005, vol. 82, no. 9, p. 1399-1401.
- [5] STANFORD RESEARCH SYSTEMS. About Lock-In Amplifiers [online]. [cit. 20.10.2013].  
Dostupné z: <http://www.thinksrs.com/downloads/PDFs/ApplicationNotes/AboutLIAs.pdf>
- [6] MECHAPEDIA. Phase-Sensitive Detection [online]. Northwestern University, 2009 [cit. 20.10.2013].  
Dostupné z: [http://hades.mech.northwestern.edu/index.php/Phase-Sensitive\\_Detection](http://hades.mech.northwestern.edu/index.php/Phase-Sensitive_Detection)
- [7] REICHL, J. - VŠETIČKA, M., Vzorkování signálu: *Encyklopedie fyziky* [online]. 2001 [cit. 22.10.2013].  
Dostupné z: <http://fyzika.jreichl.com/main.article/view/1356-vzorkovani-signalu>
- [8] ZAPLATÍLEK, K. Harmonická Fourierova analýza signálů [online]. Brno: Univerzita obrany [cit. 6.10.2013]. Dostupné z: <http://user.unob.cz/zaplatilek/ZEL/Tema19.htm>
- [9] PIVNIČKA, M. *Lock-in zesilovač*. Brno: VUT v Brně, FEKT., 2013. 72s. Vedoucí bakalářské práce doc. Ing. Petr Beneš, Ph.D.
- [10] Měřicí zesilovače a převodníky, vektorvoltmetr [online]. Učební text. Praha: FEL ČVUT. [cit. 10.10.2013].  
Dostupné z: [http://measure.feld.cvut.cz/cs/system/files/files/cs/vyuka/predmety/A1B38EM/A/A1B38EMA-Predn\\_3tisk.pdf](http://measure.feld.cvut.cz/cs/system/files/files/cs/vyuka/predmety/A1B38EM/A/A1B38EMA-Predn_3tisk.pdf)
- [11] ZURICH INSTRUMENTS. HF2LI Lock-in Amplifier [online]. 2012 [cit. 12.11.2013].  
Dostupné z: [http://www.zhinst.com/get\\_usermanual.php?dev=hf2](http://www.zhinst.com/get_usermanual.php?dev=hf2)
- [12] NEWPORT. Merlin™ Radiometra Systems: Models 70100 - 70105 [online]. 2007 [cit. 17.10.2013].  
Dostupné z: <http://assets.newport.com/webDocuments-EN/images/12062.PDF>
- [13] STANFORD RESEARCH SYSTEMS. Analog Lock-In Amplifier SR124 [online]. 2013 [cit. 15.11.2013].  
Dostupné z: <http://www.thinksrs.com/downloads/PDFs/Manuals/SR124m.pdf>
- [14] ANALOG DEVICES. AD 630: Balanced Modulator/Demodulator [online]. 2004 [cit. 28.11.2013].  
Dostupné z: [http://www.analog.com/static/imported-files/data\\_sheets/AD630.pdf](http://www.analog.com/static/imported-files/data_sheets/AD630.pdf)
- [15] TEXAS INSTRUMENTS. TL431: Precision Programmable Reference [online]. 2013 [cit. 26.11.2013]. Dostupné z: <http://www.ti.com/lit/ds/symlink/tl431.pdf>

- [16] TEXAS INSTRUMENTS. CD74HC7046A: Phase-Locked Loop with VCO and Lock Detector [online]. 2012 [cit. 10.12.2013].  
Dostupné z: <http://www.ti.com/lit/ds/symlink/cd74hc7046a.pdf>
- [17] PHILIPS SEMICONDUCTORS. 74HC/HCT4046A: Phase-locked-loop with VCO [online]. 1997 [cit. 6.12.2013].  
Dostupné z: [http://www.nxp.com/documents/data\\_sheet/74HC\\_HCT4046A\\_CNV.pdf](http://www.nxp.com/documents/data_sheet/74HC_HCT4046A_CNV.pdf)
- [18] AUSTIN, W. M. TEXAS INSTRUMENTS. CMOS Phase-Locked-Loop Applications Using the CD54/74HC/HCT4046A and CD54/74HC/HCT7046A [online]. 2002 [cit. 5.12.2012]. Dostupné z: <http://www.ti.com/lit/an/scha003b/scha003b.pdf>
- [19] JEDLIČKA, P. *Přehled obvodů řady CMOS 4000*. 1. vyd. Praha: BEN, 1994. ISBN 80-7300-168-3.
- [20] JEDLIČKA, P. *Přehled obvodů řady TTL 7400*. 2. vyd. Praha: BEN, 2005. ISBN 80-7300-169-1.
- [21] HÁJEK, Karel a Jiří SEDLÁČEK. *Kmitočtové filtry*. 1. vyd. Praha: BEN, 2002. ISBN 80-7300-023-7.
- [22] BIOLEK, Dalibor. *Obvody se spínanými kapacitami*. [online]. s. 10 [cit. 2014-05-08]. Dostupné z: [http://user.unob.cz/biolek/veda/articles/EDS95\\_1.pdf](http://user.unob.cz/biolek/veda/articles/EDS95_1.pdf)
- [23] PUNČOCHÁŘ, Josef. *Operační zesilovače v elektronice*. 1. vyd. Praha: BEN, 1996, 479 s. ISBN 80-901-9843-0.
- [24] SOVADINA, V. *Adaptivní antialiasingový kmitočtový filtr*. Brno: VUT v Brně, FEKT, 2009. 48 s. Vedoucí bakalářské práce doc. Ing. Jiří Sedláček, CSc.
- [25] VIBHUTE, Pavankumar a Praveen SEKAR. *AM Modulation and Demodulation*. [online]. s. 12 [cit. 2014-05-08]. Dostupné z: <http://www.cypress.com/?docID=41217>
- [26] AVAGO TECHNOLOGIES. HCPL-2502/0500/0501: Single Channel, High Speed Optocouplers [online]. 2005 [cit. 8.5.2014].  
Dostupné z: <http://www.avagotech.com/pages/home/>
- [27] TEXAS INSTRUMENTS. MPY634: Wide Bandwidth Precision Analog Multiplier [online]. 2012 [cit. 8.5.2014].  
Dostupné z: <http://www.ti.com/lit/ds/symlink/mpy634.pdf>
- [28] ANALOG DEVICES. AD 534: Internally Trimmed Precision IC Multiplier [online]. 2013 [cit. 8.5.2014].  
Dostupné z: [http://www.analog.com/static/imported-files/data\\_sheets/AD534.pdf](http://www.analog.com/static/imported-files/data_sheets/AD534.pdf)
- [29] ANALOG DEVICES. AD620: Low Cost, Low Power Instrumentation Amplifier [online]. 2011 [cit. 8.5.2014]. Dostupné z: [http://www.analog.com/static/imported-files/data\\_sheets/AD620.pdf](http://www.analog.com/static/imported-files/data_sheets/AD620.pdf)
- [30] TEXAS INSTRUMENTS. 74HC4051: High Speed CMOS 8-Channel Analog Multiplexer/Demultiplexer [online]. 2011 [cit. 8.5.2014].  
Dostupné z: <http://www.ti.com/lit/ds/symlink/cd74hc4051.pdf>
- [31] MAXIM INTEGRATED. MAX281: 5th Order, Zero Error, Bessel, Switched Capacitor Lowpass Filter [online]. 1992 [cit. 8.5.2014].  
Dostupné z: <http://datasheets.maximintegrated.com/en/ds/MAX281.pdf>
- [32] RONEŠOVÁ, Andrea. *Měření statických parametrů operačních zesilovačů*. [online]. [cit. 2014-05-13]. Dostupné z: [http://home.zcu.cz/~ronesova/index.php?menuitem=aes\\_mso](http://home.zcu.cz/~ronesova/index.php?menuitem=aes_mso)

# SEZNAM POUŽITÝCH VELIČIN A ZKRATEK

## Kapitola 1

$DR$	dynamická rezerva
$f_1, f_{vst}, f_s$	frekvence vstupního signálu
$f_{MF}$	mezifrekvenční kmitočet
$f_{ref}, f_r$	kmitočet referenčního signálu
$K(f)$	kmitočtově závislý přenos
$K(t)$	proměnná spínací funkce
$KD$	koherentní demodulátor
$K_{DP}(f)$	kmitočtově závislý přenos filtru typu dolní propust
$K_{KD}(f)$	kmitočtově závislý přenos koherentního demodulátoru
$s$	činitel stálosti výstupního napětí
$s(t)$	časově proměnný referenční signál
$t$	čas, časová konstanta
$T_n$	perioda nosného kmitočtu
$u(f_1, \varphi_1)$	obecný periodický signál, proměnné frekvence a fáze
$u(f_1, \varphi_{ref})$	obecný referenční signál, proměnné frekvence a pevně dané fáze
$U_{MD}$	hranice linearity převodní charakteristiky demodulátoru
$v(t)$	časově proměnný vstupní signál
$y(t)$	časově proměnný výstupní signál
$\Delta t_a$	přepínací doba
$\Delta u_{DDZ}$	drift demodulátoru
$\varphi$	obecný úhel
$\omega$	úhlový kmitočet

## Kapitola 2

CMRR	činitel potlačení souhlasného napětí
DDFS	přímá číslicová syntéza
DSP	digitální signálový procesor
VCO	napětím řízený oscilátor

## Kapitola 3

$A$	zesílení
$C_i$	obecné označení elektrické kapacity
$C_i$	obecné označení kondenzátoru
CTR	proudový přenos optronu
$F_M$	normovaný mezní kmitočet filtru
$f_c$	mezní kmitočet SC filtru typu dolní propust
$f_L$	rozsah přeladitelnosti oscilátoru PLL
$f_{\min}, f_{\max}$	meze určující pásmo zachycení a držení PLL
$f_{OSC}$	kmitočet interního oscilátoru SC filtru
$f_s, f_{CLK}$	spínací frekvence SC filtru
$f_{ref}$	kmitočet referenčního signálu
$I_F$	proud luminiscenční diodou optronu
$I_o$	výstupní proud spínacího tranzistoru optronu
$R_i$	obecné označení elektrického odporu
$R_i$	obecné označení rezistoru
SC	označení pro obvod se spínanými kapacitami
SF	činitel měřítka logové násobičky
$t$	časová konstanta integračního filtru demodulátoru
$U_{IO}$	vstupní napětíová nesymetrie operačního zesilovače
$U_{TL431}$	referenční napětí komparátoru obvodu AD630
$\tau$	časová konstanta RC článku
$X_i, Y_i, Z_i$	obecné označení vstupů analogových násobiček

## Kapitola 4

$B$	frekvenční šířka pásma
$F$	šumové číslo
$f_{i,mez}$	obecné označení mezního kmitočtu článku s frekv. závislým přenosem
$G$	zisk přístrojového zesilovače AD620
$P_{ztr}$	ztrátový výkon vyzářený lineárním stabilizátorem
$R_{\theta H}$	tepelný odpor chladiče
$R_{\theta CH}$	tepelný odpor pouzdro – chladič
$R_{\theta JC}$	vnitřní tepelný odpor čip – pouzdro
$T_0$	teplota okolí
$T_{j,max}$	maximální teplota PN přechodu (polovodičového čipu)
$U_{AC,ef}$	efektivní hodnota sekundárního napětí transformátoru
$U_{DC}$	napětí na sběracím kondenzátoru napájecích zdroje
$U_{dioda}$	napětí na přechodu polovodičové diody
$U_n$	šumové napětí
$u_n, i_n$	spektrální šumová hustota