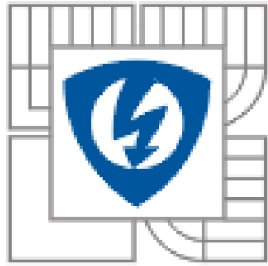


VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ
BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA ELEKTROTECHNIKY
A KOMUNIKAČNÍCH TECHNOLOGIÍ
ÚSTAV MIKROELEKTRONIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF MICROELECTRONICS

OPERAČNÍ TRANSKONDUKTANČNÍ ZESILOVAČ PRO VYUŽITÍ V PROGRAMOVATELNÝCH ANALOGOVÝCH POLÍCH

Operational transconductance amplifier (OTA) for Field Programmable Mixed-Signal Arrays

DIPLOMOVÁ PRÁCE
MASTER'S PROJECT

AUTOR PRÁCE
AUTHOR

Bc. ONDŘEJ CZAJKOWSKI

VEDOUCÍ PRÁCE
SUPERVISOR

Ing. DANIEL BEČVÁŘ, Ph.D.

BRNO 2011

Obsah

1 Úvod do problematiky.....	5
1.1 Operační transkonduktanční zesilovač.....	7
1.1.1 Diferenční pár.....	7
1.1.2 Proudový zdroj.....	8
1.1.3 Proudový zdroj jako aktivní zátěž.....	10
2 Rešerše.....	13
2.1 Teleskopický OTA.....	13
2.2 OTA se složenou kaskodou.....	15
2.3 Rail to rail OTA.....	17
2.4 Dvoustupňový operační zesilovač.....	21
3 Porovnání vybraných struktur	24
3.1 Zadané parametry.....	24
3.2 TELESCOPIC OTA.....	25
3.3 OTA se složenou kaskodou.....	27
3.4 Dvoustupňový OTA.....	29
3.5 Zhodnocení.....	32
3.5.1 Grafické porovnání telescopic OTA, OTA se složenou kaskodou a dvoustupňového OTA.....	33
4 Optimalizace.....	35
5 Simulace zapojení CAB	42
5.1 Spínací blok.....	42
5.2 Invertující zesilovač.....	44
5.3 Derivační zesilovač.....	46
6 Návrh layoutu.....	50
6.1 Rozvržení tranzistorů.....	51
7 Závěr.....	54
8 Literatura.....	55
9 Přílohy.....	56
9.1 Model N-MOS tranzistoru.....	56
9.2 Model P-MOS tranzistoru.....	57

Seznam obrázků

Obr. 1: Schéma CAB.....	5
Obr. 2: Maticové zapojení CAB.....	6
Obr. 3: Řetězové zapojení CAB.....	6
Obr. 4: Diferenční stupeň, vlevo N-MOS, vpravo P-MOS.....	7
Obr. 5: Kaskodovy a jednoduchý proudový zdroj typu N-MOS	8
Obr. 6: Kaskodovy a jednoduchý proudový zdroj typu P-MOS	9
Obr. 7: Zesilovač s rezistorovou zátěží.....	10
Obr. 8: Převodní charakteristika s rezistorovou zátěží; $R_{1b} > R_{1a}$	11
Obr. 9: Převodní charakteristika s aktivní zátěží.....	12
Obr. 10: N-MOS zesilovač s aktivní zátěží.....	12
Obr. 11: Zapojení Telescopic OTA, vlevo s proudovým zdrojem, vpravo bez proudového zdroje.....	14
Obr. 12: OTA se složenou kaskodou.....	15
Obr. 13: OTA se složenou kaskodou s kaskodovým zrcadlem.....	16
Obr. 14: (A) N-MOS diferenční vstupní obvod, (B) P-MOS diferenční vstupní obvod	18
Obr. 15: Paralelní spojení P-MOS a N-MOS diferenčního páru[9].....	18
Obr. 16: Graf závislosti zesílení na vstupním souhlasném napětí[2].....	19
Obr. 17: Graf závislosti zesílení na vstupním souhlasném napětí s jednotlivými oblastmi	19
Obr. 18: Zapojení rail-to-rail OTA.....	21
Obr. 19: Blokové schéma dvoustupňového zesilovače [2].....	21
Obr. 20: Dvoustupňový zesilovač.....	22
Obr. 21: Zapojení telescopic OTA.....	25
Obr. 22: Zapojení Folded-Cascode.....	27
Obr. 23: Zapojení dvoustupňového OTA.....	29
Obr. 24: Fázová a přenosová charakteristika.....	33
Obr. 25: Výstupní napětí OTA zapojený jako napěťový sledovač.....	34
Obr. 26: Transientní charakteristika nástupní hrany.....	34
Obr. 27: Kompletní schéma dvoustupňového OTA.....	35
Obr. 28: Frekvenční a fázová charakteristika 2.st OTA.....	37
Obr. 29: Frekvenční a fázová charakteristika optimalizovaného 2.st OTA s vlivem teploty $T = -20\text{ }^{\circ}\text{C}$, $0\text{ }^{\circ}\text{C}$, $20\text{ }^{\circ}\text{C}$, $80\text{ }^{\circ}\text{C}$ a $120\text{ }^{\circ}\text{C}$	38
Obr. 30: Výstupní rozkmit optimalizovaného 2.vst OTA.....	39
Obr. 31: Výstupní rozkmit optimalizovaného 2.vst OTA s vlivem teploty $T = -20\text{ }^{\circ}\text{C}$, $0\text{ }^{\circ}\text{C}$, $20\text{ }^{\circ}\text{C}$, $80\text{ }^{\circ}\text{C}$ a $120\text{ }^{\circ}\text{C}$	39
Obr. 32: Transientní charakteristika optimalizovaného 2.vst OTA.....	40
Obr. 33: Schéma spínacího bloku.....	42
Obr. 34: Výstupní odpor při změně napětí $V+\text{IMPULZ} = 4\text{-}5\text{V}$	43
Obr. 35: Změna odporu při změně frekvenci spínacího bloku.....	44
Obr. 36: Schéma invertujícího zesilovače.....	44
Obr. 37: Přenosová charakteristika pro zesílení $A_u = 66\text{ dB}$, 56 dB a 20 dB se spínacím i bez spínacího bloku.....	45
Obr. 38: Schéma derivačního zesilovače.....	46

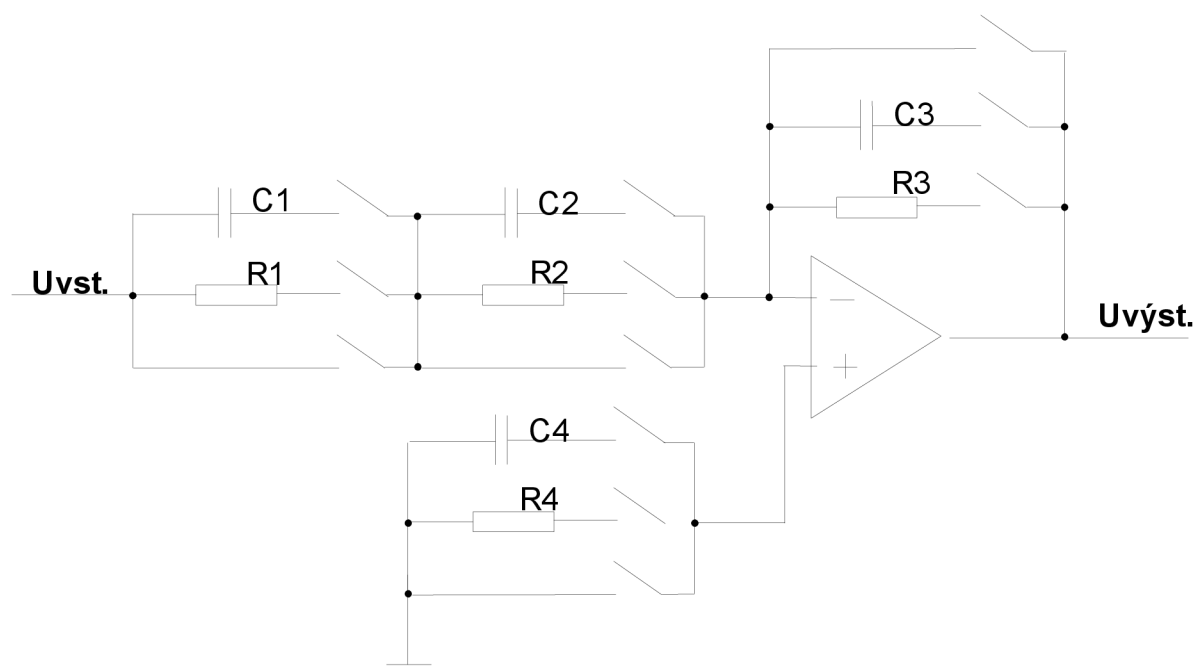
Obr. 39: Přenosová charakteristika derivačního zesilovače se spínacím (2vst) a bez spínacího bloku (2vst1).....	47
Obr. 40: Detail přenosové charakteristiky derivačního zesilovače se spínacím a bez spínacího bloku.....	48
Obr. 41: Široký MOS tranzistor [11].....	50
Obr. 42: Rozdělení tranzistoru a) dvakrát rozdělený b) třikrát rozdělený [11].....	50
Obr. 43: Souhlasení diferenciálního stupně [12].....	51
Obr. 44: Kompletní schéma dvoustupňového OTA.....	51
Obr. 45: Rozdělení tranzistorů M5, M6 a M7.....	52
Obr. 46: Rozdělení tranzistorů M1 a M2.....	52
Obr. 47: Rozdělení tranzistorů M3, M4 a M8.....	52
Obr. 48: Rozložení tranzistoru pro layout.....	52
Obr. 49: Layout 2.st OTA.....	53

Seznam tabulek

Tabulka 1: Porovnání JPZ a KPZ	10
Tabulka 2: Požadované parametry.....	24
Tabulka 3: Hodnoty technologických parametrů AMIS 0,7 μ m.....	24
Tabulka 4: Rozměry tranzistorů telescopic OTA.....	27
Tabulka 5: Rozměry tranzistorů OTA se složenou kaskodou.....	28
Tabulka 6: Rozměry tranzistorů dvoustupňového OTA.....	32
Tabulka 7: Porovnání zadaných a simulovaných hodnot vybraných struktur.....	33
Tabulka 8: Rozměry tranzistorů optimalizovaného 2.st OTA.....	35
Tabulka 9: Porovnání 2.st OTA simulovaných původních a optimalizovaných hodnot	41
Tabulka 10: Rozměry tranzistoru spínacího bloku.....	42
Tabulka 11: Zesílení invertujícího zesilovače se spínacím a bez spínacího bloku pro R _{vst} = 5 Ω , 500 Ω a 1k Ω	45
Tabulka 12: Zesílení derivačního zesilovače se spínacím a bez spínacího bloku pro C = 5pF, 10pF a 20pF.....	49

1 Úvod do problematiky

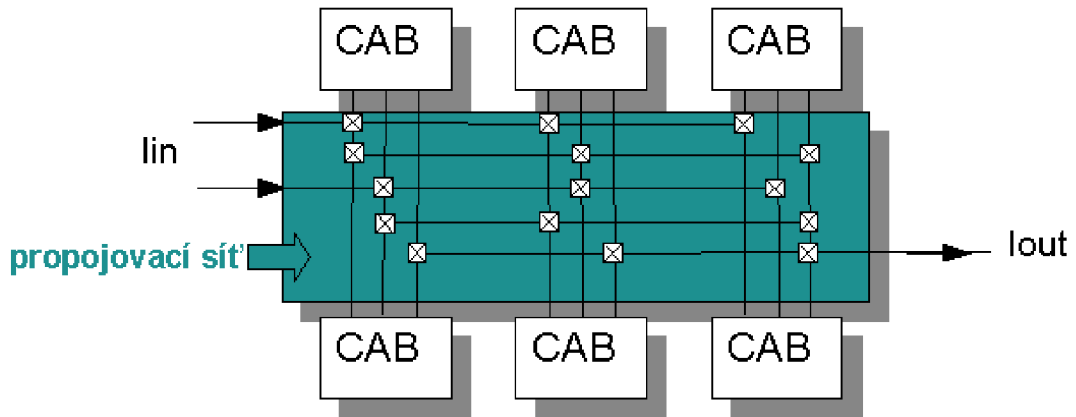
Configurable Analogue Blocks (CAB) se používá v programovatelných analogových polích (FPAA). FPAA může být naprogramován tak, aby mohl vykonávat různé analogové funkce. Nastavování se provádí pomocí vnitřních konfigurovatelných analogových bloků (CAB), které jsou vzájemně propojeny programovatelnou sítí, jak je znázorněno na obr.1.



Obr. 1: Schéma CAB

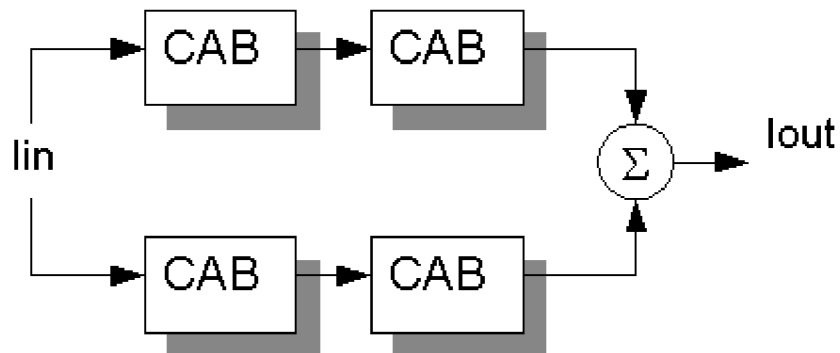
Výběr funkcí je různorodý a závisí na účelu použití FPAA. Pomocí buňky CAB lze nastavit několik typů analogových funkcí. Spojením těchto dílčích funkcí se docílí vytvoření požadované funkce. Velmi důležitou a žádanou vlastností CAB je možnost výběru použitelných funkcí. Meze, které ovlivňují výběr těchto funkcí, jsou ovlivněny aplikací, pro kterou je FPAA určena. Nastavení zvolených funkcí musí být schopno reprezentovat a pokrývat širokou škálu možných aplikací. Další ovlivňující výběr CAB je zvolená topologie. Výběr funkcí je částečně závislá na topologii zvolené pro FPAA. U FPAA lze vybírat ze dvou hlavních topologií, maticové a řetězové. V maticové topologii jsou CAB řazený v řádcích a sloupcích do matice, jak je znázorněno

na obrázku 2. CAB může být připojen k jiným CAB pomocí místních a globálních směrových sítí .



Obr. 2: Maticové zapojení CAB

V řetězovém zapojení obr.3 jsou CAB uspořádaný za sebou do řetězce a mohou být zapojeny pouze na následující CAB.



Obr. 3: Řetězové zapojení CAB

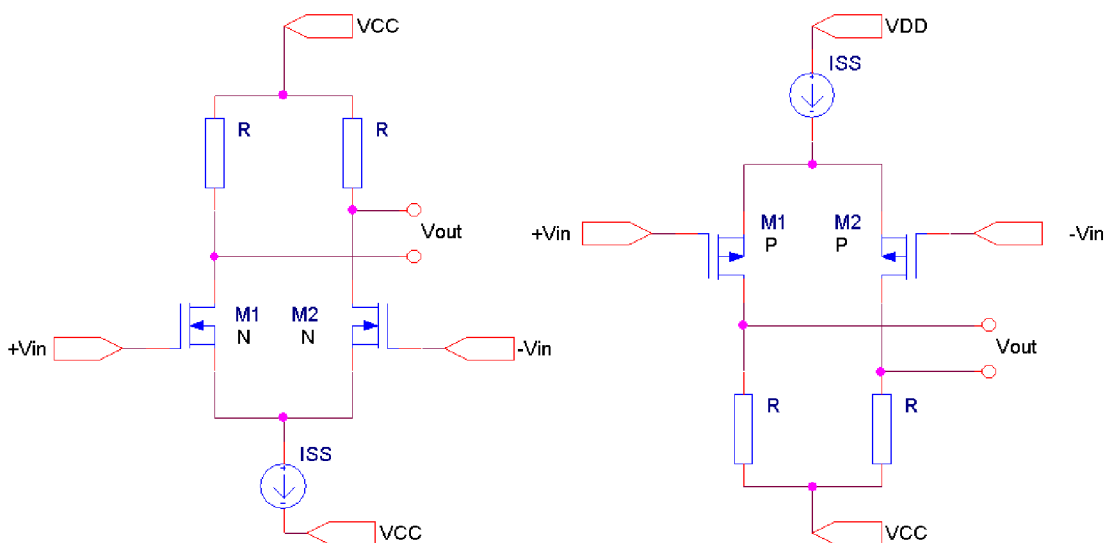
Pomocí CAB se vytváří funkce sčítání, negování. Také se vytváří logaritmické funkce, které umožňuje násobení a dělení. Dále diferenciální a integrační funkce jsou základem pro mnoho systémů zpracovávajících signály a filtry.[1][2]

1.1 Operační transkonduktanční zesilovač

Operační transkonduktanční zesilovač je součástí mnoha zapojení, které dovedou sčítat, odečítat, měnit znaménko[4] považován se za jednu z nejuniverzálnějších součástek. První operační zesilovač byl navržen z elektronek v roce 1938[4]. Operační zesilovač se skládá ze dvou až tří bloků. Na vstupu je diferenční pár, na výstupu je jednoduchý zesilovač třídy A. Jako aktivní zátěž pro diferenční pár a zdroj konstantního proudu pro jednotlivé bloky jsou používána proudová zrcadla.

1.1.1 Diferenční pár

Pro vstupní signál do operačního zesilovače je využíván diferenční pár. Jeho úkolem je zesilovat vstupní rozdílový signál. Na obrázku 4. je nakreslen diferenční pár skládající se z P-MOS a N-MOS.



Obr. 4: Diferenční stupeň, vlevo N-MOS, vpravo P-MOS

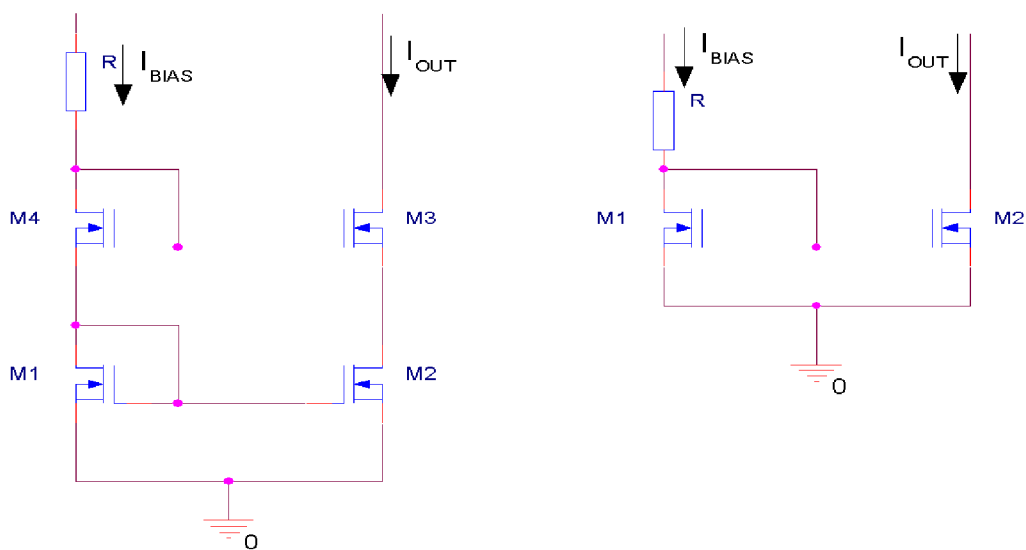
Pokud je potřeba aby oběma tranzistory tekla stejný proud $I_1 = I_2$, musí být oba tranzistory identické. Pokud přivedeno stejného napětí na hradla obou transistorů $V_{GS1} = V_{GS2}$, tak aby se dostaly do saturačního režimu. Potom protékající proud bude roven:

$$I_1 = I_2 = \frac{K_x}{2} \left(\frac{W}{L} \right) (V_{GS} - V_{TH})^2 \quad [3](1)$$

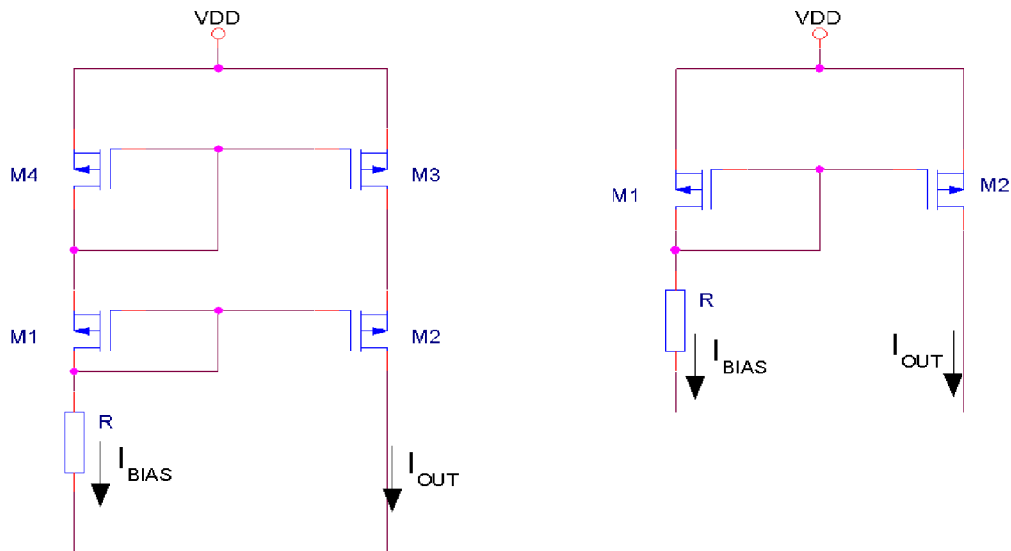
Změní-li se nepatrně vstupní rozdílový signál, změní se i proud tekoucí svorkou *DRAIN*, a tím se změní výstupní napětí. Pokud jsou oba tranzistory identické a vhodně vytvořený topologický návrh integrovaného obvodu, tak změna okolní teploty, zesílení nebo rozdílové vstupní napětí nemá vliv na výstupní signál.[3][4]

1.1.2 Proudový zdroj

K vytvoření zdroje konstantního proudu se využívá proudová zrcadla. Důležitou vlastností proudového zrcadla je jeho vysoký výstupní odpor. Proudovým zrcadlem lze nahradit pasivní rezistorovou zátěž.[4] Existuje mnoho druhů zapojení, ale nejvíce se používá zapojení jednoduchého a kaskodového proudového zrcadla. Proudová zrcadla jsou konstruována tranzistory typu P-MOS obr.5 i N-MOS obr.6. Jednoduché proudové zrcadlo se používá na rozvod proudů do jednotlivých větví. Kaskodové proudové zrcadlo se používá jako aktivní zátěž, protože má velký výstupní odpor, který umožňuje vyšší zesílení.



Obr. 5: Kaskodový a jednoduchý proudový zdroj typu N-MOS



Obr. 6: Kaskodovy a jednoduchý proudový zdroj typu P-MOS

Simulací proudových zrcadel byla sestavena tab.1, kde je vidět několik rozdílů mezi jednoduchým a kaskodovým proudovým zrcadlem.

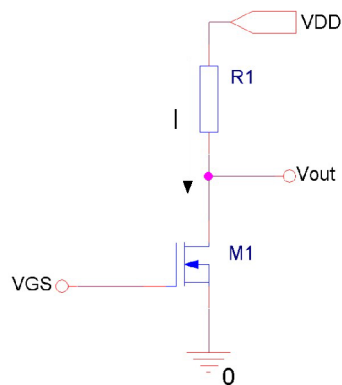
Další rozdíl mezi popisovanými proudovými zrcadly je plocha, kterou zabere na čipu. Kaskodové proudové zrcadlo má menší spotřebu plochy než jednoduché proudové zrcadlo i přesto, že KPZ(kaskodové proudové zrcadlo) má více tranzistorů, než JPZ(jednoduché proudové zrcadlo). Tranzistory v JPZ mají větší rozměr délky kanálu L z důvodu dosažení většího výstupního odporu, KPZ obsahuje tranzistory s minimální délkou kanálu. Při výrobě integrovaného obvodu nelze vyrobit přesně navrhované rozměry tranzistorů a dochází k odchylkám mezi navrhovanými a reálnými rozměry tranzistorů. Z tab.1 je vidět 5 % odchylka při použití minimální a trojnásobné minimální velikosti rozměru L . Při použití minimálního rozměru L je chyba proudu 4,5 %, ale při použití většího rozměru L než je minimální rozměr je chyba proudu pouze 0,5 % . Dalším podstatným rozdílem mezi zmiňovanými proudovými zrcadly, je výsledný výstupní odpor, který je u KPZ větší než u JPZ.

Tabulka 1: Porovnání JPZ a KPZ

	JPZ	KPZ			
L_n [μm]	7	0,7	0,74	2,1	2,21
W_n [μm]	35,7	3,5	3,68	10,5	11
I_{out} [μA]	10,21	10	9,58	10,19	10,24
I_{BIAS} [μA]	10	10	9,58	10,19	10,24
V_{out} [V]	0,2	1,1	-	1,15	-
$V_{GS} - V_t$ [V]	0,2	0,2	0,2	0,2	0,2
R_{out} [$\text{M}\Omega$]	6,7	70,4	89,97	1047,7	1095,2
Počet tranzistorů	2	4	4	4	4
S [μm^2]	499,8	9,8	-	88,2	-
Chyba [μA]		0,42		0,05	
Chyba [%]		4,2		0,5	
Poznámka:			5% odchylka rozměru		5% odchylka rozměru

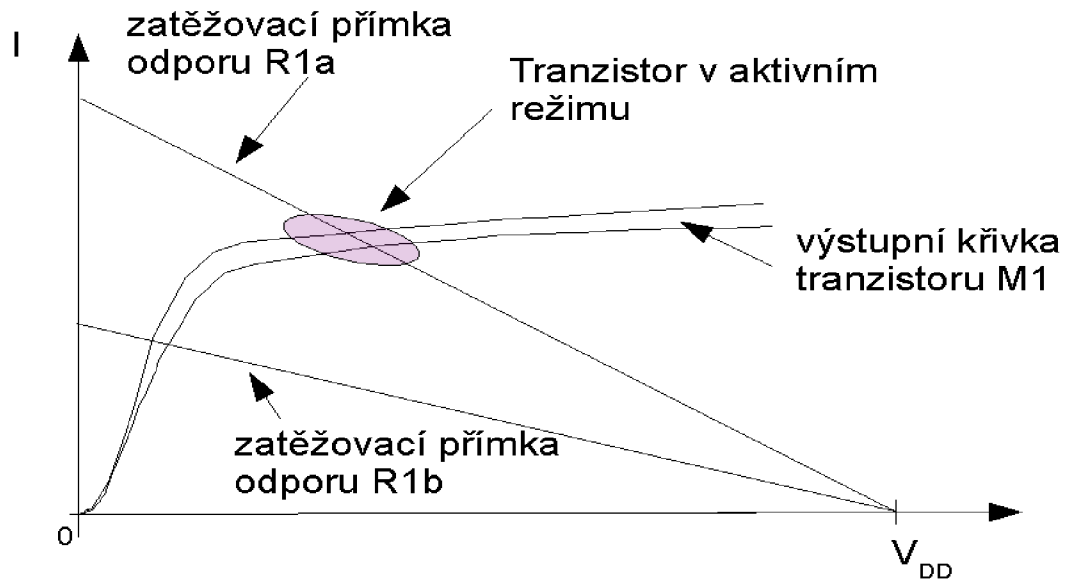
1.1.3 Proudový zdroj jako aktivní zátěž

Aktivní zátěž z proudového zrcadla se používá ke zvýšení zisku jednostupňového nebo diferenčního zesilovače. Klasický jednostupňový zesilovací stupeň na obrázku 7 používá jako zátěž rezistor R1.



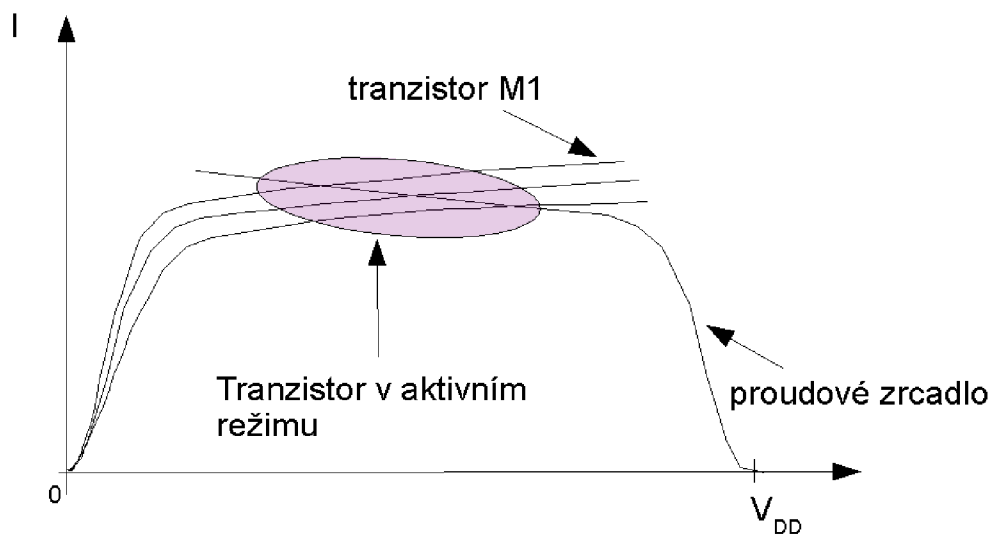
Obr. 7: Zesilovač s rezistorovou zátěží

K tomu, aby se zvýšil zisk obvodu stačí zvětšit odpor R_1 , ale tím se zatěžovací přímka znázorněná na obr.8 dostane do lineární oblasti a zesilovač nebude správně pracovat.

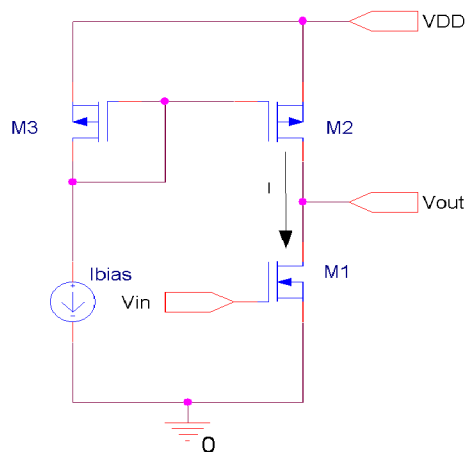


Obr. 8: Převodní charakteristika s rezistorovou zátěží; $R_{1b} > R_{1a}$

Pokud se zvětší hodnota pasivní zátěže, tak se zmenší proud. Snížením proudu klesne zesílení, a proto se zvětšením pasivní zátěže nedá zvýšit zesílení. Další možností je zvýšit napájecí napětí, ale to většinou není už možné. Jedinou možností je dostat zatěžovací přímku do míst, odpovídající pasivní zátěže s vysokým odporem. Takovou výstupní charakteristiku obr.9 má zapojení jednoduchého proudového zrcadla obr.10. Proudové zrcadlo má menší požadavky na plochu než pasivní zátěž a má vysoký dynamický odpor, který je požadován pro maximální zesílení daného zesilovacího stupně.[3]



Obr. 9: Převodní charakteristika s aktivní zátěží



Obr. 10: N-MOS zesilovač s aktivní zátěží

2 Rešerše

2.1 Teleskopický OTA

Základní zapojení teleskopický OTA je znázorněný na obr.11. Zapojení se využívá především z důvodu jeho jednoduchosti a rychlosti. Vstupní signál je přiveden na diferenční pár, kde se zrcadlí přes kaskodové zapojení na výstup. Signál je téměř okamžitě přiveden na výstup, protože je vstupní signál na stejné větvi jako výstupní signál. Přístup odstraňuje problémy se šumem způsobující zrcadlení. [5]

Teleskopický OTA má ve srovnání s ostatní zapojeními malý výstupní rozkmit, což znamená zhoršení dynamických vlastností. Nedostatek je kompenzován nízkým šumem. Popisované zapojení se lépe hodí pro použití v zapojeních s malým výkonem a proto se jednotlivé stupně navrhuji tak, aby měly malou spotřebu. Malý výstupní rozkmit je zapříčiněn spodním tranzistorem M9, který ořezává výstupní rozkmit obou větví operačního zesilovače. Teleskopický zapojení OTA je volbou pro systémy vyžadující malý zisk. Požadavek na snížení napájecího napětí, může upřednostnit zapojení ve prospěch OTA se složenou kaskodou nebo dvoustupňový OTA.[5]

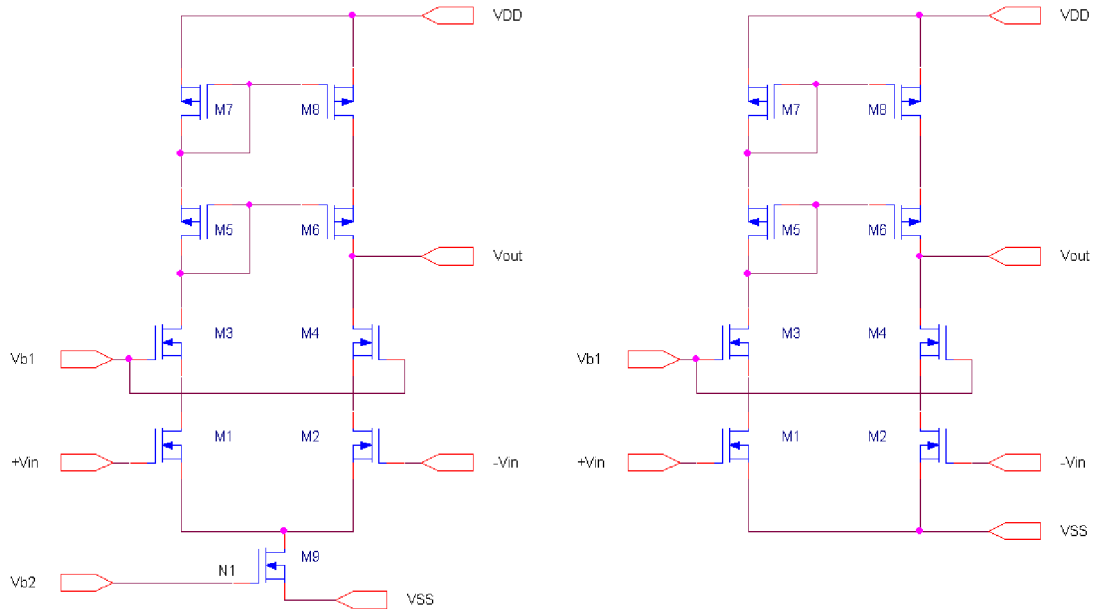
Vypojí tranzistoru M5 z diodového zapojení a připojení na *GATE* tranzistoru M5 a M6 externí napětí, potom bude maximální rozdílový výstupní rozkmit teleskopického OTA roven $2 \cdot V_{CC} - 10U_{ds_sat} - 6 \cdot U_{REZERVA}$. Pro napájecí napětí $V_{DD} = 3 \text{ V}$ představuje popisované zapojení 45% omezení rozkmitu vstupního signálu. K dosažení saturace tranzistoru stačí pouze napětí V_{dsat} , ale k napětí se přidává bezpečnostní rezerva $U_{REZERVA}$, které je 100 mV.[6]

Zapojení teleskopického OTA bez zdroje proudu je znázorněno na obr.11 vpravo. Popisované zapojení zlepšuje rozdílový výstupní rozkmit do $2U_{dsat} + 2U_{REZERVA}$.

V běžném zapojení je popisovaný princip nepoužitelný, protože výkonové parametry OTA se zapojením bez zdroje M9 jsou v lineárních oblastech citlivé na vstupní souhlasné napětí a na změnu napájecího napětí, které je ve většině analogových zapojení nevhodné.

Další využití teleskopického OTA s proudovým zdrojem je v aplikacích zahrnující operační zesilovač třídy AB. Tato aplikace potřebuje minimální napájecí

napětí, které musí být $2V_t + 4U_{ds_sat} + 2U_{REZERVA}$. Použití teleskopického OTA s proudovým zdrojem nevyhovuje v dnešních zapojeních, kde je požadavek nízkého napájecího napětí. Další nevýhodou obvodu je degradace frekvenčního přenosu a velký šum.[6]



Obr. 11: Zapojení Telescopic OTA, vlevo s proudovým zdrojem, vpravo bez proudového zdroje

Tranzistor M6 stanovuje maximální dovolené výstupní napětí, které je dáno

$$V_{out_max} = V_{DD} - U_{GS7} - U_{GS5} + U_{GS6} - U_{SAT,P} = V_{DD} - V_{Th,P} - 2U_{SAT,P}$$

Výsledná hodnota V_{out_max} je obvykle menší o 1V či více, menší než je kladné napájecí napětí.

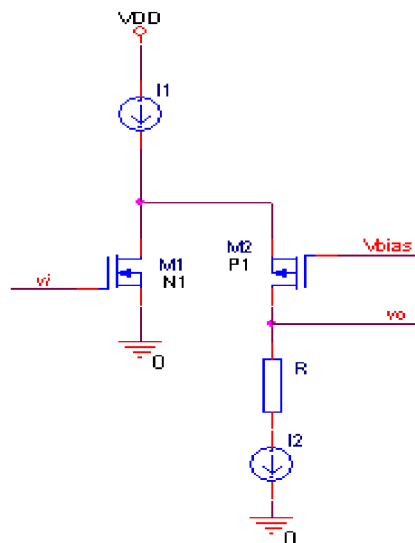
Minimální výstupní napětí závisí na tranzistoru M4 a na napětí V_{B1} .

$$V_{out_min} = V_{B1} - V_{GS4} + V_{SAT,4} = V_{B1} - V_{Th,N}$$

2.2 OTA se složenou kaskodou

I přes to, že je OTA se složenou kaskodou složený z různých struktur, je považován za jednostupňový operační zesilovač. Správným návrhem popisovaného zesilovače jsou jeho vlastnosti srovnatelné s dvoustupňovým operačním zesilovačem. Složená kaskoda může být použita společně s dvoustupňovou strukturou k tomu, aby se docílilo lepších vlastností.[7]

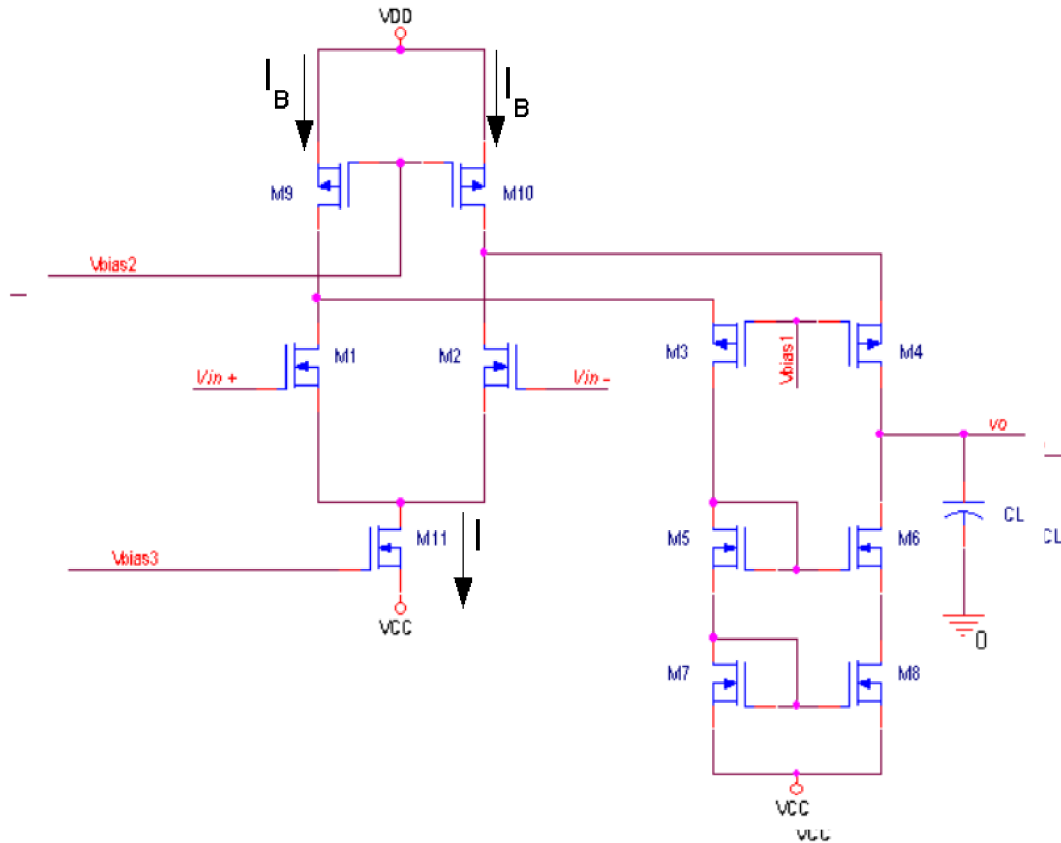
Na obrázku 12 je znázorněno jednoduché zapojení OTA se složenou kaskodou. Zapojení se skládá z tranzistoru M1, který slouží jako zesilovač v zapojení se společným emitorem (CS), aktivní zátěží tvořenou tranzistorem M2 v zapojení se společným hradlem (CG) a rezistorem R, který zlepšuje výstupní odpor a určuje minimální výstupní napětí. [8]



Obr. 12: OTA se složenou kaskodou

Pomocí referenčního napětí V_{bias} se nastaví tranzistor M2 do saturace. Pokud napětí v_i je menší, než prahové napětí M1, bude tranzistor uzavřen a na svorce v_o je napětí blízké se napájecímu napětí V_{DD} . Napájecí napětí zůstává na svorkách až do doby, kdy se tranzistor M2 dostane do saturace. Poté, co vstupní napětí v_i

na tranzistor M1 přesáhne saturační napětí, začne výstupní napětí pomalu klesat. Dalším zvyšováním vstupního napětí v_i se zvětšuje i proud tranzistorem M1 a dochází k uzavírání tranzistoru M2. Uzavírání tranzistoru M2 má za následek snižování výstupního napětí, které se bude blížit nule.[3]



Obr. 13: OTA se složenou kaskodou s kaskodovým zrcadlem

Jednoduché zapojení OTA se složenou kaskodou se rozšíří o další prvky, jak je nakresleno na obrázku 13. S rozšířením zapojení se zlepší parametry OTA se složenou kaskodou. Zapojení bylo částečně navrženo pro zlepšení vstupního stejnosměrného souhlasného napětí. Výhodou obvodu je velký výstupní odpor který je dosaženo pomocí kaskodového zrcadla.[8]

Transistory M1 - M2 tvoří vstupní diferenční pár. Signál je přiveden na tranzistory M3 – M4, které součástí aktivní zátěže. Na kaskodový zesilovač který navazuje kaskodové zrcadlo. Vstupním diferenčním párem teče konstantní proud tak, že každý tranzistor M1 a M2 pracuje s proudem $I_B/2$. Proud tekoucí tranzistorem M3 a M4 je roven $I_B/2$. Z toho důvodu se počítá s hodnotou protékající tranzistorem M9 a M10 poněkud větší, než je $I/2$. Kapacita C_L je součet všech kapacit ve výstupu,

to zahrnuje vnitřní kapacitu tranzistorů ve výstupním bodě i dodatečnou kapacitu přidanou za účelem frekvenční kompenzace.[8]

Maximální hodnota vstupního napětí v_i je omezena nutností pokaždé sepnout tranzistory M1 a M2 do saturaci. Na tranzistorech M9 a M10 vzniká úbytek napětí, protože oba tranzistory pracují v saturaci, poté bude V_{VSTUP_MAX} [8]

$$V_{vstupmax} = V_{DD} + |V_{ov9}| + V_{TH} \quad [8](2)$$

minimální vstupní hodnota se určí

$$V_{vstupmin} = -V_{SS} + V_{OV11} + V_{OV1} + V_{TH} \quad [8](3)$$

Výstupní maximální napětí je dán

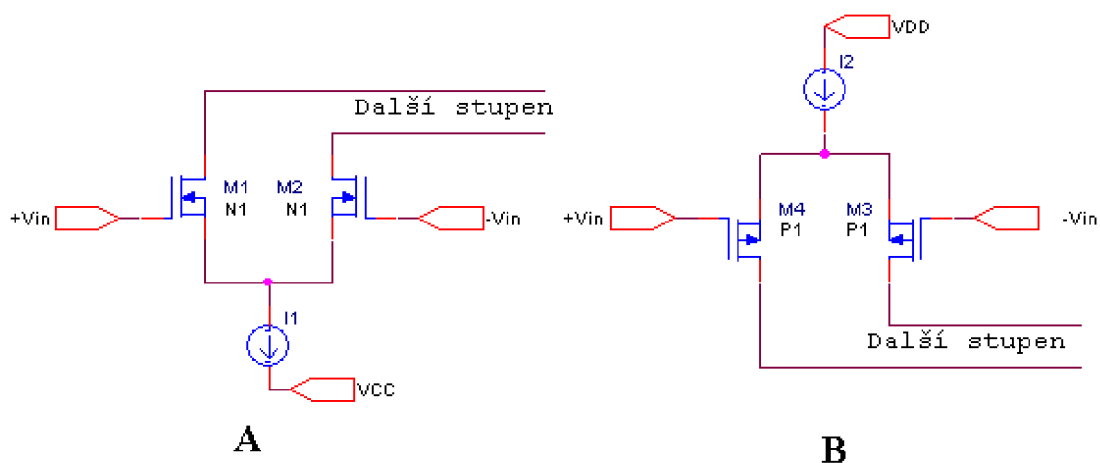
$$V_{výstupni\ max} = V_{DD} - |V_{ov10}| - |V_{ov4}| \quad [8](4)$$

Minimální výstupní napětí je dáno součtem dvou saturačních napětí a jednoho prahového napětí

$$V_{výstupni\ min} = -V_{SS} + V_{DS, sat7} + V_{DS, sat5} + V_{TH} \quad [8](5)$$

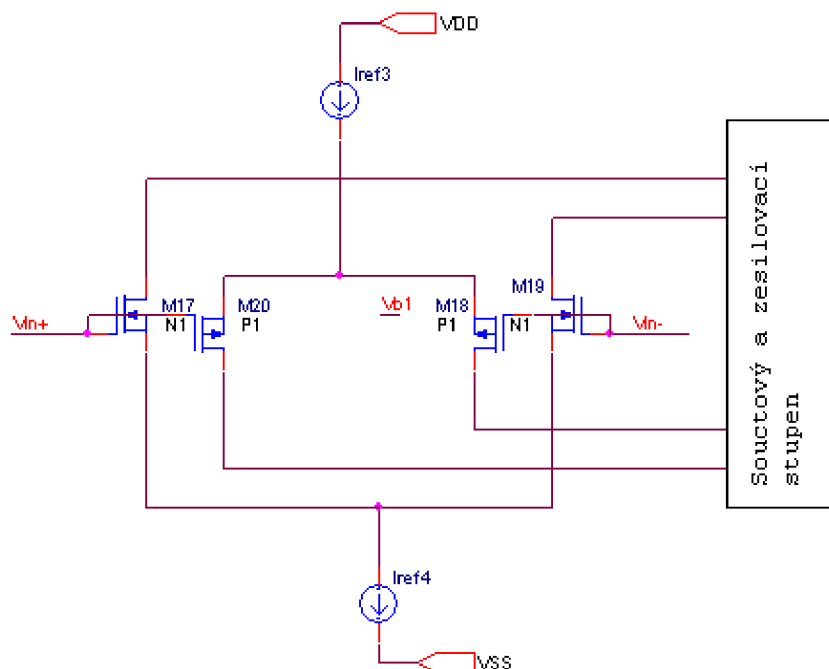
2.3 Rail to rail OTA

Název operačního zesilovače rail-to rail znamená, že základní vlastnosti zmiňovaného zesilovače je schopna vstupního i výstupního rozsahu přibližující se napájecímu napětí. Dále by měl fungovat i při nesymetrickém napájení menší než 5V při zachování kvality stejnosměrných a střídavých vlastností.[4] Funkce rail-to-rail na vstupu je dána použitím dvou diferenciálních stupňů (zesilovačů) typu P-MOS a N-MOS (obr. 14), které jsou paralelně spojeny, jak je zobrazeno na obrázku 15.

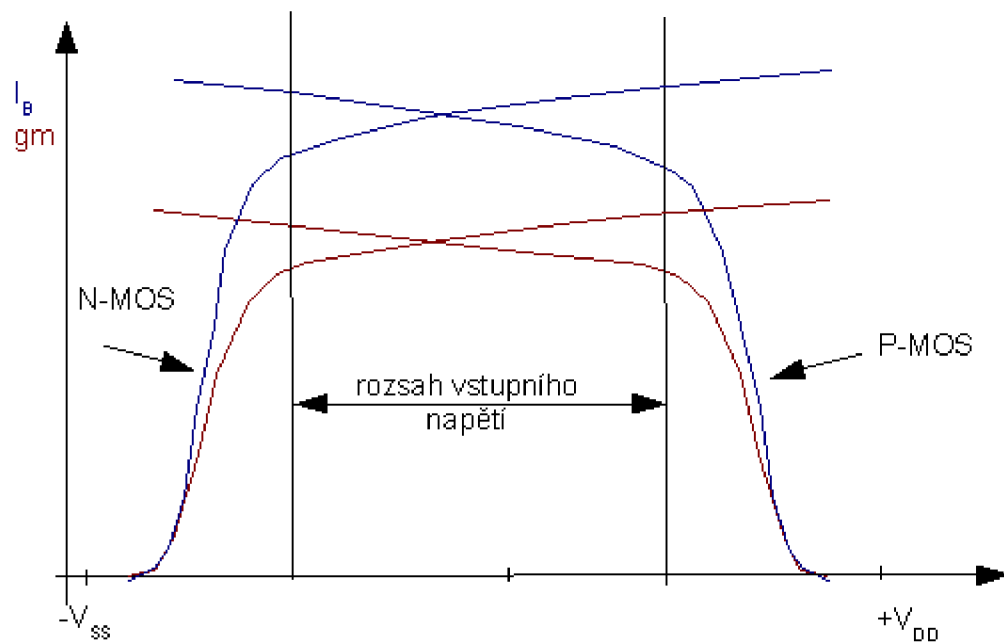


Obr. 14: (A) N-MOS diferenční vstupní obvod, (B) P-MOS diferenční vstupní obvod

Jak je vidět na grafech 16, každý diferenční stupeň zpracovává lépe jednu polaritu vstupního signálu. Diferenční pár P-MOS zpracovává záporné signály a N-MOS zpracovává kladné signály. Paralelním spojením obou diferenčních páru se dosáhne požadovaného rail-to-rail vstupu (obr.15).

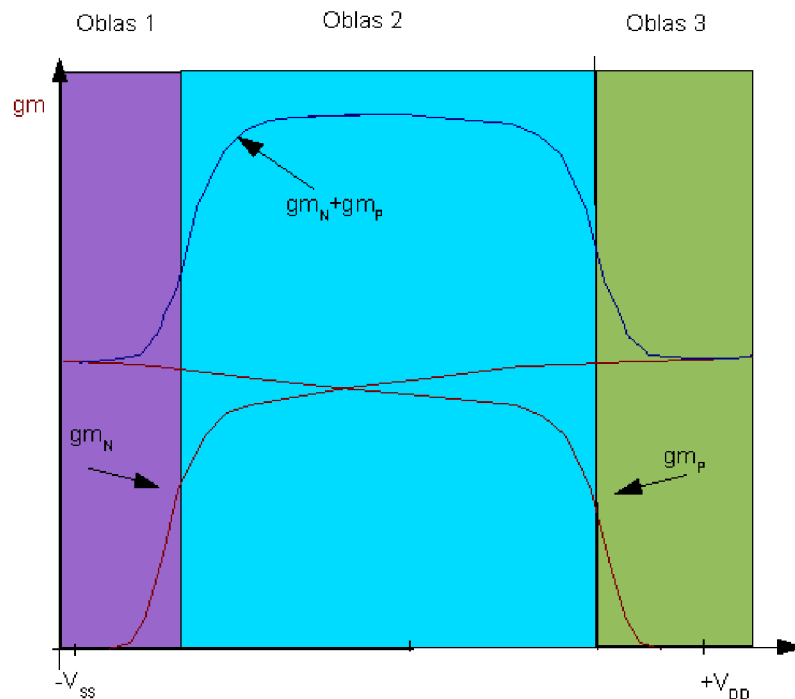


Obr. 15: Paralelní spojení P-MOS a N-MOS diferenčního páru[9]



Obr. 16: Graf závislosti zesílení na vstupním souhlasném napětí[2]

Z obrázku 17. zjistíme, že vstupní diferenciální páry můžou pracovat ve třech různých oblastech.



Obr. 17: Graf závislosti zesílení na vstupním souhlasném napětí s jednotlivými oblastmi

Oblast 1: Souhlasné vstupní napětí je blízké zápornému napětí. Nyní je otevřen jenom P-MOS diferenciální pár, který udává zesílení. N-MOS pár je vypnut, protože jeho VGS je menší než V_t . [9]

$$gm = gmP \quad (6)$$

Oblast 2: Souhlasné vstupní napětí je v polovině napájecího napětí, oba diferenční páry jsou otevřeny. Celkové zesílení je dané součtem zesílené obou stupňů. [9]

$$gm = gmP + gmN \quad (7)$$

Oblast 3: Souhlasné vstupní napětí je blízké kladnému napětí. Otevřen je jenom N-MOS diferenční pár, který určuje i zesílení. [9]

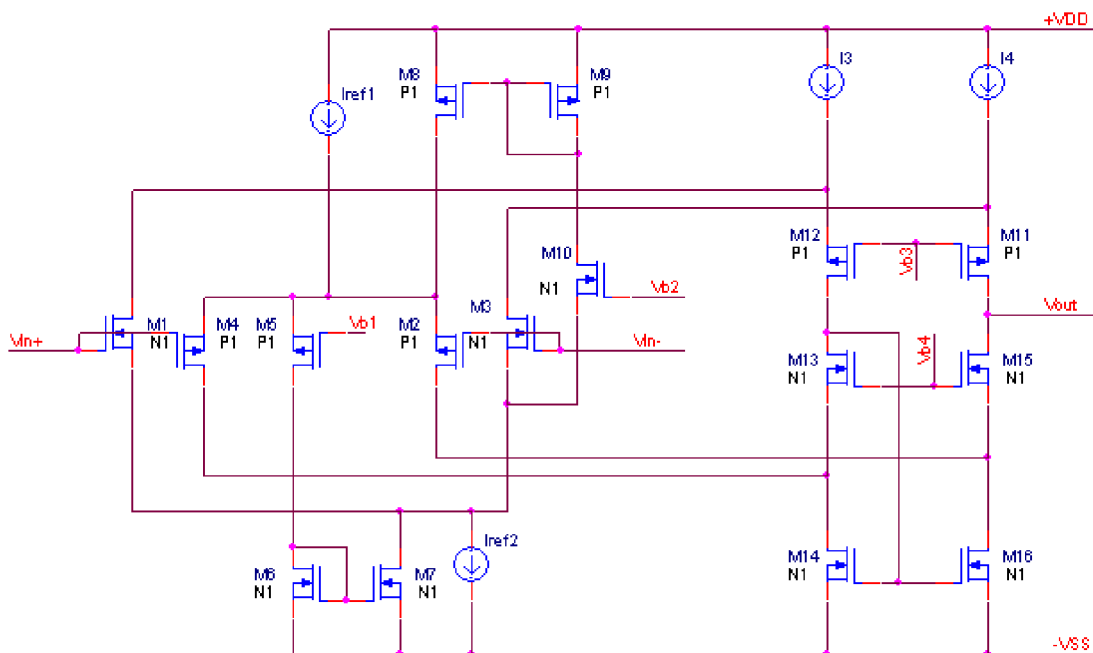
$$gm = gmN \quad (8)$$

K dosažení konstantního zesílení je potřeba udržet konstantní proud protékající rozdílovými zesilovači. [9]

$$I_p + I_N = \text{konstantní} \quad (9)$$

Aby se dodržela rovnice (9), použije se pro každý rozdílový zesilovač jednoduché proudové zrcadlo. Myšlenka kompenzace pomocí proudového zrcadla je založena na převodu proudů mezi jednotlivými diferenciálními páry. Na obrázku 18 je znázorněn princip kompenzace pomocí proudového zrcadla M8, M9 a M6, M7. [10]

Při vstupním souhlasném napětí blízkém se VDD, proud teče přes tranzistor M1 a zrcadlí se přes proudové zrcadlo M6, M7 na větev kde je N-MOS diferenciálním zesilovač. Pokud se vstupní napětí blízké -VSS, proud teče přes tranzistor M2 a zrcadlí se pomocí M8 a M9 do větve s P-MOS diferenciálními zesilovači. Popsaným způsobem se dosáhne konstantní proudu diferenciálním zesilovačů, a proto je zesílení konstantní. Pro správnou funkci musí mít zrcadla stejný poměr zrcadlených proudů. [10]

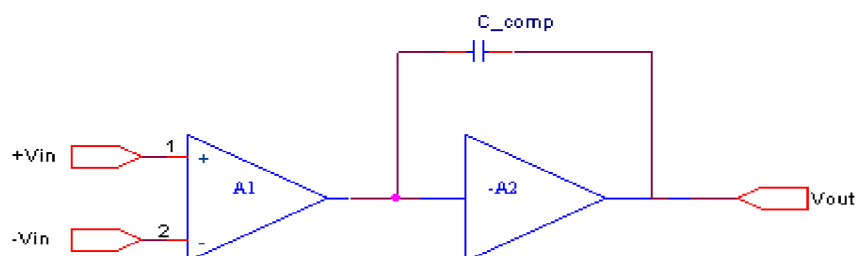


Obr. 18: Zapojení rail-to-rail OTA

Výstup z rozdílových zesilovačů jsou čtyři proudové signály. Tyto signály jsou přivedeny na kaskádový zesilovač, který je sečte, zesílí a vytvoří jeden napěťový signál. Signál může být přiveden na jednostupňový zesilovač třídy A.[10]

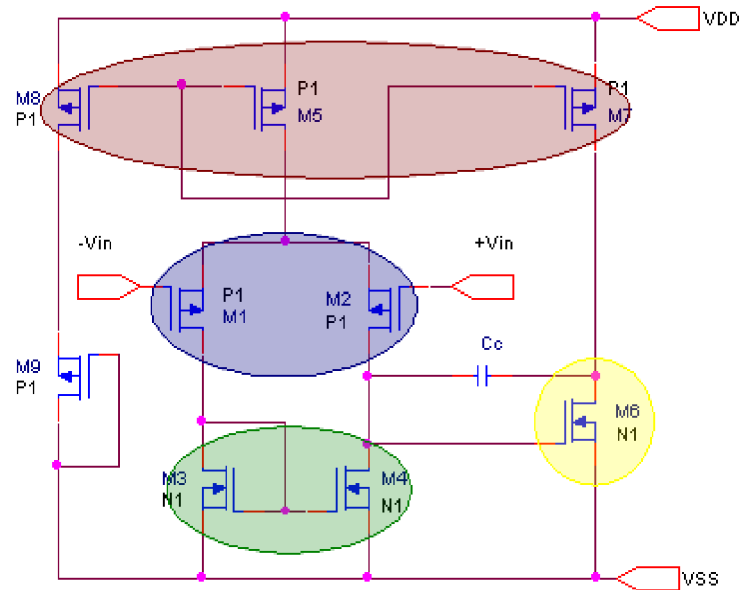
2.4 Dvoustupňový operační zesilovač

Zapojení dvoustupňového OTA se používá v mnoha zapojení v různých modifikací a také ve VLSI obvodech. Jak je znázorněno na obrázku 19, dvoustupňový operační zesilovač se skládá ze dvou a více bloků.



Obr. 19: Blokové schéma dvoustupňového zesilovače [2]

První blok je složen z diferenčního páru a proudového zrcadla. Proudové zrcadlo slouží jako aktivní zátěž. Hlavním úkolem prvního bloku je zesilovat rozdílový vstupní signál a co nejvíce potlačovat souhlasnou složku vstupního signálu [4]. Druhý blok je složen z jednostupňového zesilovače, převážně třídy A nebo AB. Paralelně k druhému bloku je připojen zpětnovazební kompenzační kapacitor, který zajišťuje stabilitu OTA.



Obr. 20: Dvoustupňový zesilovač

Na obrázku 20 je nakresleno základní tranzistorové zapojení dvoustupňového transkondunktačního operačního zesilovače, u kterého jsou barevně rozlišené jednotlivé části obvodu. Modrou barvou je označena vstupní část tvořená diferenčním párem M1 a M2. Přivedeme-li napětí na svorku GATE tranzistoru M1, příslušný tranzistor se otevře. Proud protékající touto větví se bude zrcadlit přes proudové zrcadlo tvořené tranzistorem M3 a M4, které slouží jako aktivní zátěž pro diferenční pár a je označeno zelenou barvou. Proud protékající tranzistorem M1 se odečte od proudu tekoucím tranzistorem M2. Vzniklý proud vytváří na diferenčním páru úbytek, který slouží jako výstupní signál pro následující stupeň. Druhý stupeň je tvořen tranzistorem M6, zvýrazněn žlutou barvou. Tranzistor M6 je zapojen jako jednostupňový zesilovač třídy A. Nepopsané tranzistory M5, M7 a M8 tvoří proudové zdroje (červené barva). Jejich úkolem je dodávat požadovaný proud do jednotlivých bloků. [4]

Minimální vstupní napětí je dáno tranzistorem M3 a M1, které musí být pro správnou funkci v saturaci.

$$V_{vstup\ min} \geq -V_{SS} + V_{tn} + V_{OD3} - |V_{tp}| \quad [1](10)$$

Nejvyšší možné vstupní napětí je dáno saturací tranzistoru M5 a napětí by nemělo přesáhnout $V_{DD} - V_{OD5}$, proto horní hranice napětí se vypočítá:

$$V_{vstup\ max} \leq V_{DD} - |V_{OD5}| - |V_{tp}| - |V_{OD1}| \quad [1](11)$$

Celkové zesílení se určí součinem diferenčního zesilovače a koncového zesilovače.

$$A_V = A_{V1} * A_{V2} \quad (12)$$

kde zesílení jednotlivých bloků je

$$A_{V1} = -gm1 * (rds2 || rds4) \quad (13)$$

a

$$A_{V2} = -gm7 * (rds6 || rds7) \quad (14)$$

3 Porovnání vybraných struktur

Prostudováním několika zapojení jsem pro další analýzu zvolil telescopic, dvoustupňová OTA a OTA se složenou kaskodou. Zapojení Rail-to-Rail jsem vyloučil, je zbytečně složité pro dosažení zadaných parametrů.

3.1 Zadané parametry

Při návrh obvodu se vychází z předem zadaných hodnot a z technologických parametrů, které jsou pevně dány.

Tabulka 2: Požadované parametry

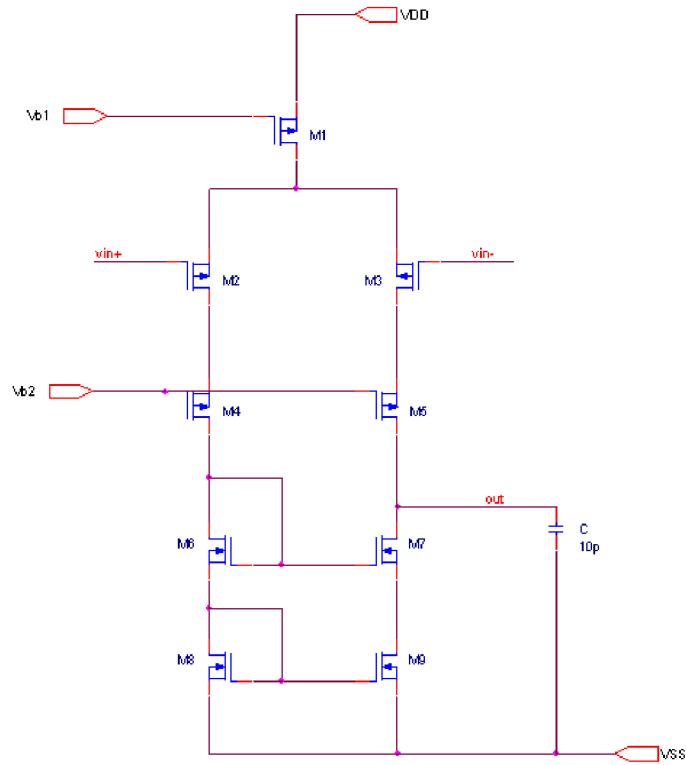
Jednotkové zesílení	A_{vo}	>30dB
Kladná napájecí svorka	VDD	5V
Záporná napájecí svorka	VSS	0V
Maximální výstupního napětí	Vout +	4,5V
Minimální výstupního napětí	Vout -	0,5V
Zatěžovací kondenzátor	C_L	10pF
Kmitočet jednotkového zesílení	GBW	>10MHz
Příkon	P	<1mW
Rychlost přeběhu	SR	>10V/ μ s

Tabulka 3: Hodnoty technologických parametrů AMIS 0,7 μ m

	Lmin	Vt	K
	[μ m]	[V]	[A/V ²]
NMOS	0,7	0,71	95*10 ⁻⁶
PMOS	0,7	-1,01	32*10 ⁻⁶

3.2 TELESCOPIC OTA

Na obrázku 21 je schéma analyzovaného obvodu.



Obr. 21: Zapojení telescopic OTA

Pro návrh obvodu je potřeba vypočítat proud protékající obvodem I_{M1} , který musí být dostatečně velký, aby v požadovaném čase nabil zatěžovací kapacitu C

$$I_{M1} = SR * Cc \quad (15)$$

$$I_{M1} = 10 \cdot 10^6 * 10 \cdot 10^{-12} = 1 \cdot 10^{-4} A$$

z proudu I_{M1} se dopočítá ostatní proudy.

$$\frac{I_{M1}}{2} = I_{M2} = I_{M3} = I_{M4} = I_{M5} = I_{M6} = I_{M7} = I_{M8} = I_{M9} \quad (16)$$

Pro výpočet transkonduktance se použije vztah:

$$gm_{2,3} = 2\pi * GBW * C \quad (17)$$

$$gm_{2,3} = 2\pi * 10 \cdot 10^6 * 10 \cdot 10^{-12} = 6,283 \cdot 10^{-4} S$$

Rozměry tranzistoru M2 a M3 se vypočítají z transkonduktance:

$$gm = \sqrt{2 * I * K * \frac{W}{L}} \quad (18)$$

kde vyjádříme poměr W/L

$$\left(\frac{W}{L}\right)_{2,3} = \frac{(gm_{1,2})^2}{2 * I_{M2} * K_p} \quad (19)$$

$$\left(\frac{W}{L}\right)_{2,3} = \frac{(6,283 \cdot 10^{-4})^2}{2 * 5 \cdot 10^{-5} * 32 \cdot 10^{-6}} = 123,4$$

Rozměry ostatních tranzistoru se vypočítají z rovnice pro proud MOS tranzistorem v saturaci:

$$\frac{W}{L} = \frac{2 * I}{K * (V_{OD})^2} \quad (20)$$

Pro navrhnutí je nutné zvolit napětí V_{OD} , protože tranzistory M4 až M9 jsou proudová zrcadla zvolil jsem hodnotu 0,25 V.

$$\left(\frac{W}{L}\right)_6 = \frac{2 * I_6}{K_n * V_{OD}^2} = \frac{2 * 5 \cdot 10^{-5}}{95 \cdot 10^{-6} * 0,25^2} = 16,84 \quad (21)$$

$$\left(\frac{W}{L}\right)_6 = \left(\frac{W}{L}\right)_7 = \left(\frac{W}{L}\right)_8 = \left(\frac{W}{L}\right)_9 \quad (22)$$

$$\left(\frac{W}{L}\right)_{4,5} = \frac{2 * I_3}{K_p * V_{OD}^2} = \frac{2 * 5 \cdot 10^{-5}}{32 \cdot 10^{-6} * 0,25^2} = 50 \quad (23)$$

Tranzistorem M1 má největší proudovou zátěž, proto jsem u něj zvolil $V_{OD} = 0,3$ V.

$$\left(\frac{W}{L}\right)_1 = \frac{2 * I_9}{K_p * V_{OD}^2} = \frac{2 * 1 \cdot 10^{-4}}{32 \cdot 10^{-6} * 0,3^2} = 69,4 \quad (24)$$

Předpokládaná ztráta obvodu:

$$P = (V_{DD} - V_{SS}) * I_{M1} \quad (25)$$

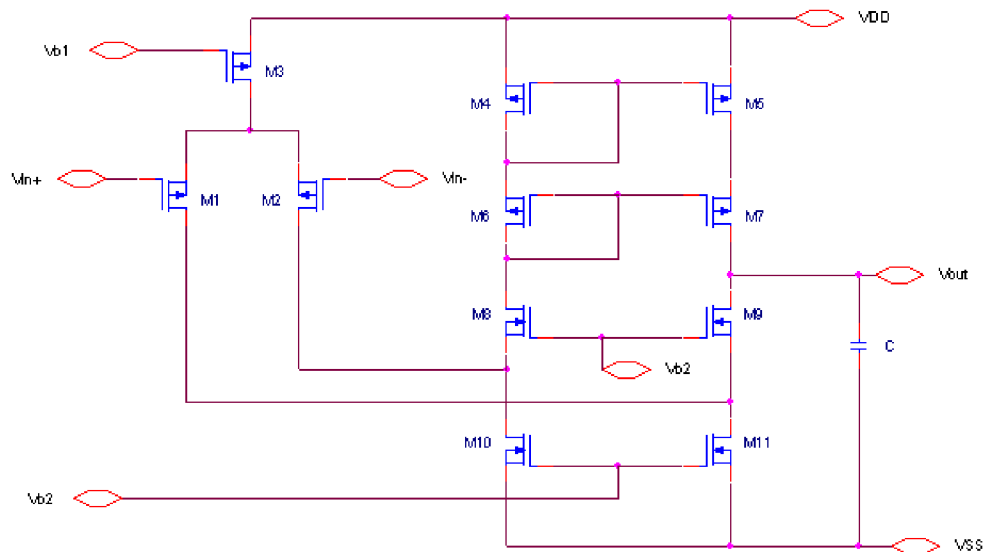
$$P = (5 - 0) * 1.10^{-4} = 0,5 \text{ mW}$$

Tabulka 4: Rozměry tranzistorů telescopic OTA

Tranzistor	W/L	L [μm]	W [μm]
M2,M3	123,3	3,5	431,8
M4,M5	50	2,1	105
M6,M7,M8,M9	16,84	2,1	35,4
M1	69,4	2,1	145,7

3.3 OTA se složenou kaskodou

Na obrázku 22 je nakreslený navrhovaný OTA se složenou kaskodou.



Obr. 22: Zapojení Folded-Cascode

OTA se složenou kaskodou má více větví, mezi které se rozdělí požadovaný výkon. Proud, který může obvod odebírat je roven:

$$I = \frac{P}{V_{DD} + |V_{SS}|} \quad (26)$$

$$I = \frac{1 \cdot 10^{-3}}{5 - 0} = 200 \mu A$$

Rozdělení jednotlivých proudů:

$$\frac{I_{M3}}{2} = I_{M1} = I_{M2} = I_{M4} = I_{M5} = I_{M6} = I_{M7} = I_{M8} = I_{M9} = I_{M10} + I_{M11} = I_{M11} + I_{M12} \quad (27)$$

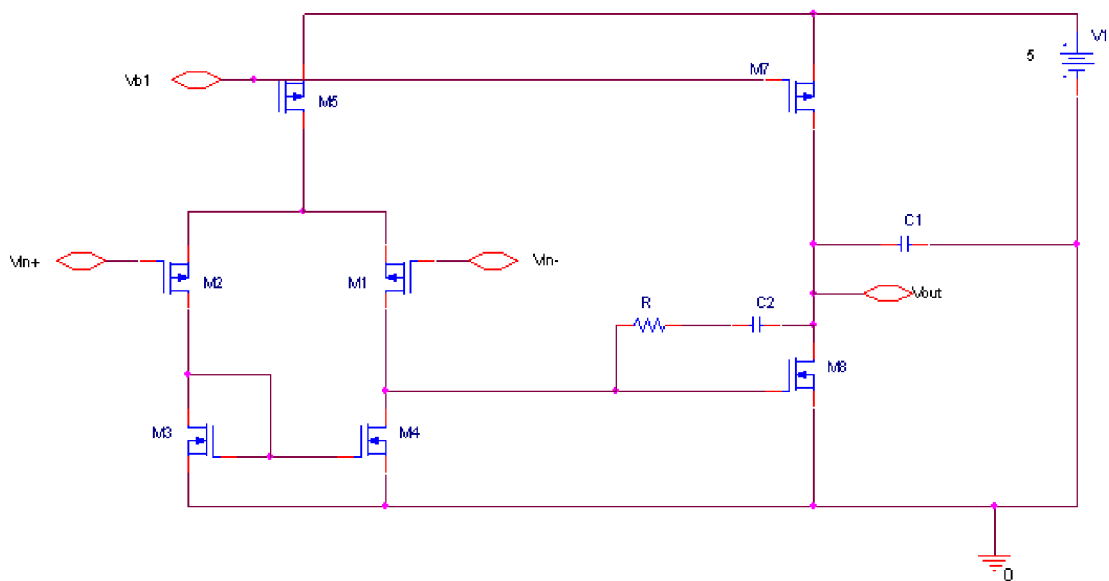
Proud tekoucí tranzistorem M3 se vypočítá stejně jako ve vzorci (15) a má stejnou hodnotu $I_{M3} = 100 \mu A$. Obdobně jsou stejné hodnoty transkonduktance tranzistoru M1 a M2 (17), tím i rozměry $(W/L)_{1,2}$ (19). Rozměry ostatní tranzistorů se vypočítají podle vzorce (19), napětí V_{OD} jsem u tranzistorů M4 až M11 zvolil 0,25 V. Tranzistoru M3 je více proudově zatížen, proto jsem zvolil 0,3 V. Výsledný rozměry jsou shrnuty v tabulce 5.

Tabulka 5: Rozměry tranzistorů OTA se složenou kaskodou

Tranzistor	W/L	L [μm]	W [μm]
M1,M2	123,3	3,5	431,8
M3	69,5	2,1	146
M4,M5,M6,M7	50	2,1	105
M8,M9	16,84	2,1	35,4
M10,M11	33,4	2,1	70,1

3.4 Dvoustupňový OTA

Na obrázku 23 je znázorněn dvoustupňový OTA.



Obr. 23: Zapojení dvoustupňového OTA

Fázová bezpečnost musí být minimálně 45° ale optimální hodnota je aspoň 60° .

Pro dodržení požadované fázové bezpečnosti, se vypočítá kompenzační kapacita jako:

$$C2 = 0,22 * C1 \quad (28)$$

$$C2 = 0,22 * 10 \cdot 10^{-2} = 2,2 \text{ pF}$$

Poté se vypočítá proud procházející prvním stupněm podle vzorce (1), kde se dosadí kompenzační kapacita C2:

$$I_s = SR * C2 = 10 \cdot 10^{-6} * 2,2 \cdot 10^{-12} = 22 \cdot 10^{-6} \text{ A} \quad (29)$$

Transkonduktance prvního stupně se vypočítá podle vzorce (3):

$$gm_{1,2} = 2 * \Pi * GBW * C2 = 2 * \Pi * 10 \cdot 10^6 * 2,2 \cdot 10^{-12} S \quad (30)$$

Z transkonduktance se dopočítá poměr W/L:

$$\left(\frac{W}{L}\right)_{1,2} = \frac{(gm_{1,2})^2}{2 * I_{1,2} * K_p} = \frac{(1,382 \cdot 10^{-4})^2}{2 * 11 \cdot 10^{-6} * 32 \cdot 10^{-6}} = 27,12 \quad (31)$$

Aby se mohl vypočítat poměr tranzistoru M5 je potřeba znát napětí V_{OD5} . Napětí získáme z rovnice(32), kde si zvolím maximální vstupní napětí 3,5 V. Napětí V_{OD1} se dopočítá z upravené rovnice (33).

$$V_{OD5} = VDD - V_{STUP MAX} - |V_{tp}| - V_{OD1} \quad (32)$$

$$\frac{W}{L} = \frac{2 * I}{K * (V_{OD})^2} \Rightarrow V_{OD} = \sqrt{\frac{2 * I}{K * (W/L)}} \quad (33)$$

$$V_{OD1} = \sqrt{\frac{2 * I_1}{K_p * (W/L)_1}} = \sqrt{\frac{2 * 11 \cdot 10^{-6}}{32 \cdot 10^{-6} * 27,12}} = 0,16 V \quad (34)$$

Nyní se může dopočítat napětí V_{OD5} z rovnice (32) a poté i poměr $(W/L)_5$:

$$V_{OD5} = 5 - 3,5 - 1,01 - 0,16 = 0,33$$

$$\left(\frac{W}{L}\right)_5 = \frac{2 * I_5}{K_p * (V_{OD})^2} = \frac{2 * 22 \cdot 10^{-6}}{32 \cdot 10^{-6} * (0,33)^2} = 12,62 \quad (35)$$

Poměr tranzistoru M8 se vypočítá pomocí transkonduktance (30), kde se dosadí zatěžovací kapacita C1.

$$gm_8 = 2 * \Pi * GBW * C1 \quad (36)$$

$$gm_8 = 2 * \Pi * 10 \cdot 10^6 * 10 \cdot 10^{-12} = 6,283 \cdot 10^{-4} S$$

Proud druhou větví jsem zvolil 100 μ A.

$$\left(\frac{W}{L}\right)_8 = \frac{(gm_8)^2}{2 * I_8 * K_n} = \frac{(6,283 \cdot 10^{-4})^2}{2 * 100 \cdot 10^{-6} * 95 \cdot 10^{-6}} = 20,8 \quad (37)$$

Z rovnice tranzistoru pro výpočet M8 (37) se vypočítá V_{OD8} (38), které je stejný jako u tranzistoru M3 a M4. Stejná hodnota V_{OD} zaručí minimální výstupní offset.

$$V_{OD8} = \sqrt{\frac{2 * I_8}{K_n * (W/L)_8}} = \sqrt{\frac{2 * 100 \cdot 10^{-6}}{95 \cdot 10^{-6} * 20,8}} = 0,32 \text{ V} \quad (38)$$

$$\frac{W}{L}_{3,4} = \frac{2 * I_{3,4}}{K_n * (V_{OD3,4})^2} = \frac{2 * 11 \cdot 10^{-6}}{95 \cdot 10^{-6} * (0,32)^2} = 2,26 \quad (39)$$

Pokud bude vstupní signál nulový, hodnota výstupního signálu bude rovna $(V_{DD}-V_{SS})/2$, potom bude proud I_7 roven I_8 :

$$2 * \frac{\left(\frac{W}{L}\right)_7}{\left(\frac{W}{L}\right)_5} = \frac{\left(\frac{W}{L}\right)_8}{\left(\frac{W}{L}\right)_{3,4}} \quad (40)$$

Z rovnice se vyjádří $(W/L)_7$:

$$\left(\frac{W}{L}\right)_7 = \frac{\left(\frac{W}{L}\right)_8 * \left(\frac{W}{L}\right)_5}{2 * \left(\frac{W}{L}\right)_{3,4}} \quad (41)$$

$$\left(\frac{W}{L}\right)_7 = \frac{20,8 * 12,62}{2 * 2,26} = 53,95$$

Hodnota nulovacího odporu:

$$R_0 = \frac{1}{gm_8} \quad (42)$$

$$R_0 = \frac{1}{6,283 \cdot 10^{-4}} = 1591,6 \Omega$$

Výsledný rozměry jsou shrnuty v tabulce 6.

Tabulka 6: Rozměry tranzistorů dvoustupňového OTA

Tranzistor	W/L	L [μm]	W [μm]
M1,M2	27,12	3,5	95
M3,M4	2,26	2,1	4,8
M5	12,6	2,1	26,5
M8	20,8	2,1	43,7
M7	54	2,1	113,4

3.5 Zhodnocení

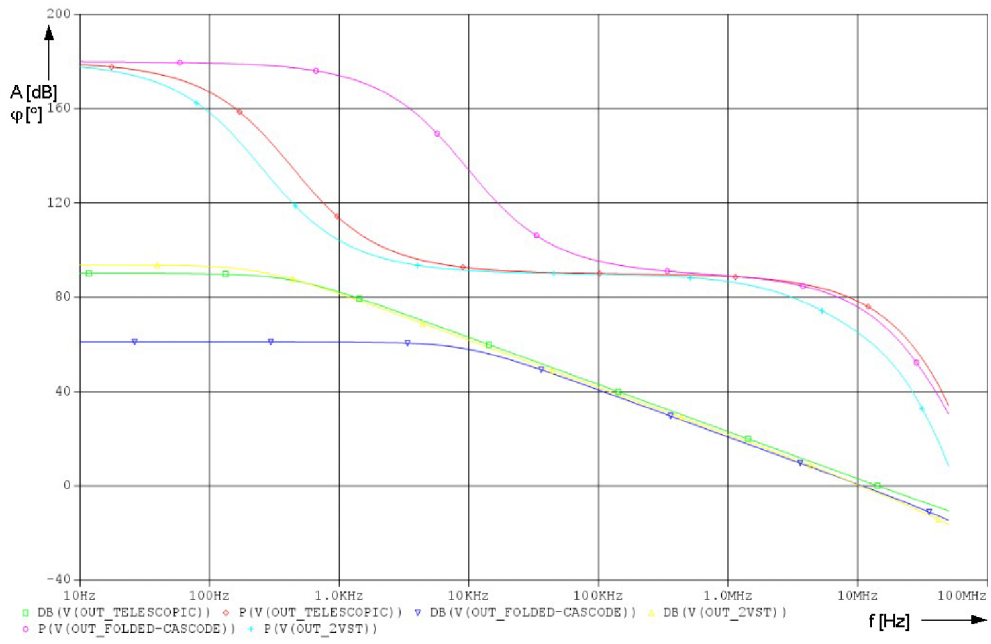
Při vypracování této práce jsem zjišťoval vlastnosti tří struktur, které jsem navrhnul a simulací ověřoval správnost návrhu a funkce jednotlivých struktur.

V oblastech zesílení, fázové bezpečnosti, transientního kmitočtu a příkonu splňují všechny struktury požadované parametry. Teleskopický a OTA se složenou kaskodou nespĺňují požadovaný výstupní rozkmit, který je zapříčiněn kaskodovým zapojením na výstupu. Možným řešením k odstranění zmiňované nevýhody je připojit na výstup jednoduchý zesilovač s aktivní zátěží, ale tím by se snížil výstupní odpor navrhovaného zapojení. Další jejich nevýhodou je velký rozměr topologie layoutu výsledného integrovaného obvodu. Výhodou zmiňovaných dvou zapojení je velká rychlost přeběhu a malý příkon. Dvoustupňový OTA splňuje většinu požadovaných parametrů a plocha layoutu výsledného integrovaného obvodu 4x menší než u teleskopického OTA a OTA se složenou kaskodou. Nevýhodou dvoustupňového OTA je malá rychlost přeběhu. Tento nedostatek by se dal vyřešit zmenšením kompenzační kapacity nebo zvětšením proudu procházející prvním stupněm. Pro další použití jsem zvolil dvoustupňový OTA. Všechny simulované hodnoty jsou přehledně znázorněny v tabulce 7.

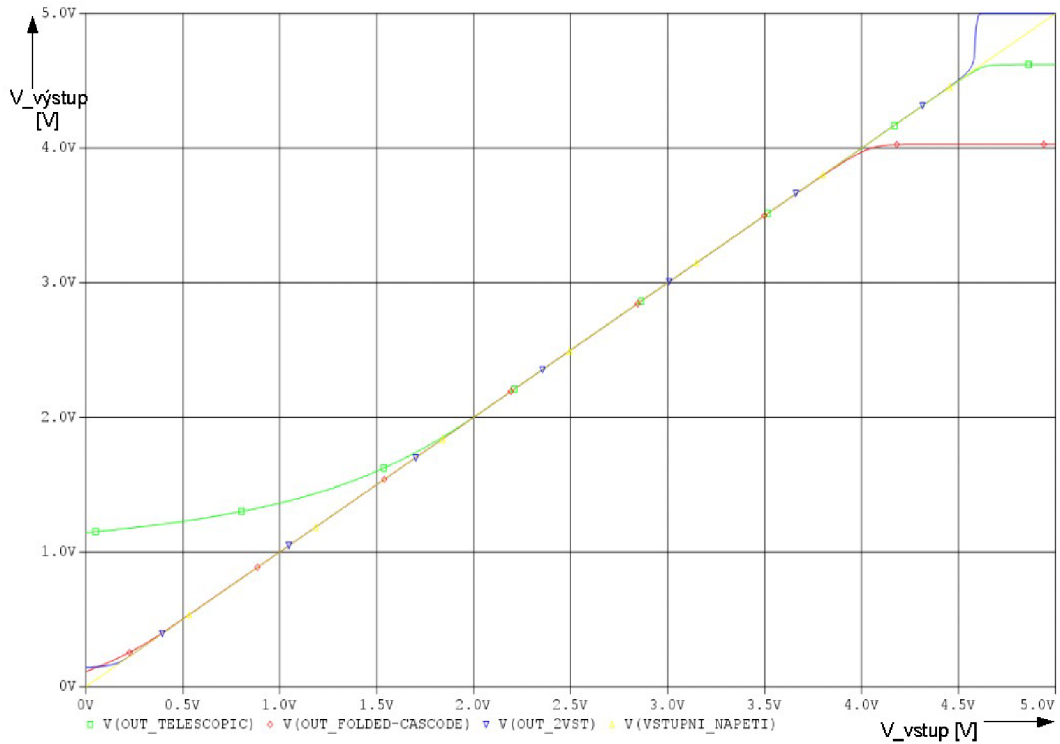
Tabulka 7: Porovnání zadaných a simulovaných hodnot vybraných struktur

	A_{v0}	GBW	PM	P	-Vout	+Vout	SR	S	Rout
	[dB]	[MHz]	[°]	[mW]	[V]	[V]	[V/ μ s]	[μ m ²]	[M Ω]
Zadané hodnoty	>30	>10	>60	<1	0,5	4,5	>10	-	-
Telescopic OTA	90	14,4	73,8	0,5	2	4,6	15	4066	60,5
OTA se složenou kaskodou	61	10,7	74,1	0,56	0,53	4	12	4654	3,26
Dvoustupňový OTA	93,7	10,5	64,2	0,75	0,26	4,51	8	1070	0,29

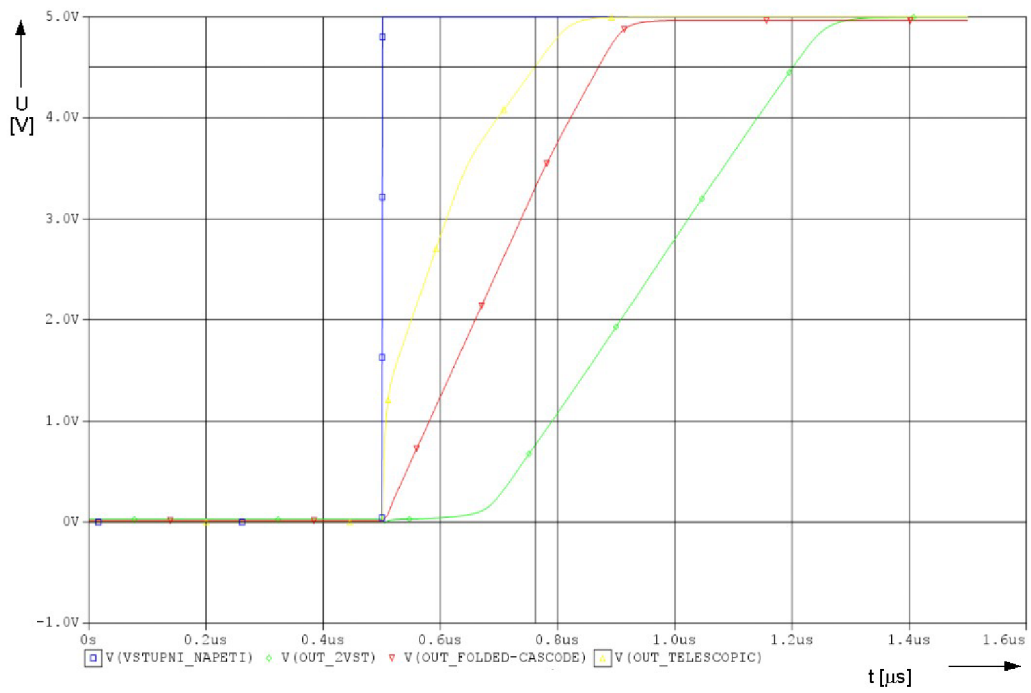
3.5.1 Grafické porovnání telescopic OTA, OTA se složenou kaskodou a dvoustupňového OTA



Obr. 24: Fázová a přenosová charakteristika



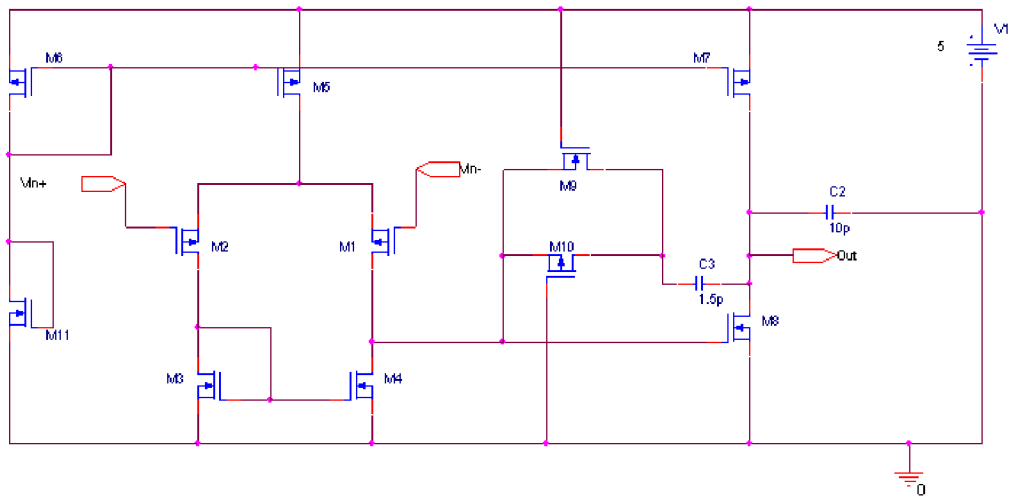
Obr. 25: Výstupní napětí OTA zapojený jako napěťový sledovač



Obr. 26: Transientní charakteristika nástupní hrany

4 Optimalizace

Optimalizace obvodu spočívá v nahrazení nulovacího rezistoru R tranzistorem M9 a M10, vytvoření napětí V_{b1} , minimalizování offsetu a více se přiblížení zadaným parametrům. Funkčnost obvodu bude ověřena v závislosti na změně teploty. Hodnoty teplot jsou voleny na -20, 0, 20, 80, 120°C. Výsledný obvod je nakreslen na obrázku 27 a rozměry jednotlivých tranzistorů jsou v tabulce 8.



Obr. 27: Kompletní schéma dvoustupňového OTA

Tabulka 8: Rozměry tranzistorů optimalizovaného 2.st OTA

Tranzistor	W/L	L [μm]	W [μm]
M1,M2	27,12	3,5	95
M3,M4	2,86	2,1	6
M5	14,28	2,1	30
M8	20	2,1	42
M7	53,5	2,1	112,4
M6	4,76	2,1	10
M9	0,33	6	2
M10	1,86	6	11,2
M11	0,045	22	1

Napětí V_{b1} viz. obr. 23 je potřebné k saturaci tranzistorů M_5 a M_7 , které dodávají proud jednotlivým větvím. Pro zrcadlení proudu do jednotlivých větví v požadovaném poměru, je použit princip proudových zrcadel. Vstupní část proudových zrcadel tvoří tranzistor M_6 . Tranzistorem M_5 teče proud $I_5 = 30\mu\text{A}$ a hodnota proudu tranzistorem M_6 je zvolena $I_6 = 10\mu\text{A}$. Proud I_6 je 3x menší než proud I_5 , a proto poměr rozměrů tranzistoru M_6 bude 3x menší poměru rozměru tranzistoru M_5 . Tranzistor M_{11} je v diodovém zapojení a slouží jako napěťová reference.

Nahrazení nulovacího rezistoru R je nutné ke zmenšení plochy výsledném integrovaného obvodu. Realizace nulovacího rezistoru se provádí pomocí dvou tranzistorů, N-MOS a P-MOS, který jsou paralelně spojeny.[3]

Na obrázku 27 je nulovací rezistor tvořen tranzistorem M_9 a M_{10} . Jejich výsledný odpor je dán[3]

$$R = \frac{R_N * R_P}{R_N + R_P} \quad [3](43)$$

kde

$$\frac{1}{R_N} = K_N * \left(\frac{W}{L}\right)_N * (V_{DD} - V_{GS3} - V_{tn}) \quad [3](44)$$

$$\frac{1}{R_P} = K_P * \left(\frac{W}{L}\right)_P * (V_{GS3} - V_{SS} - V_{tp}) \quad [3](45)$$

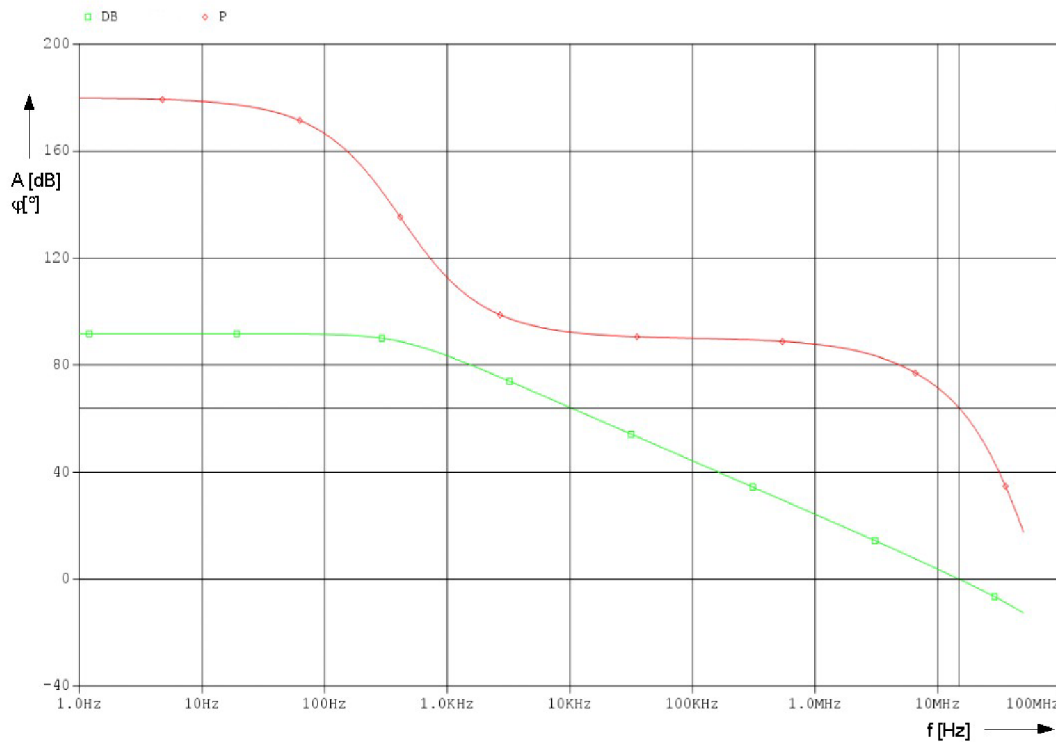
Ze známé hodnoty nulovacího rezistoru $R = 1591,6 \Omega$ se zvolí hodnota rezistorů $R_N = R_P = 3183,2 \Omega$ a z rovnice (44, 45) se vypočítá poměr (W/L) .

$$\frac{1}{3183,2} = 95 \cdot 10^{-6} * \left(\frac{W}{L}\right)_N * (5 - 1,03 - 0,71) \Rightarrow \left(\frac{W}{L}\right)_N = 1,02$$

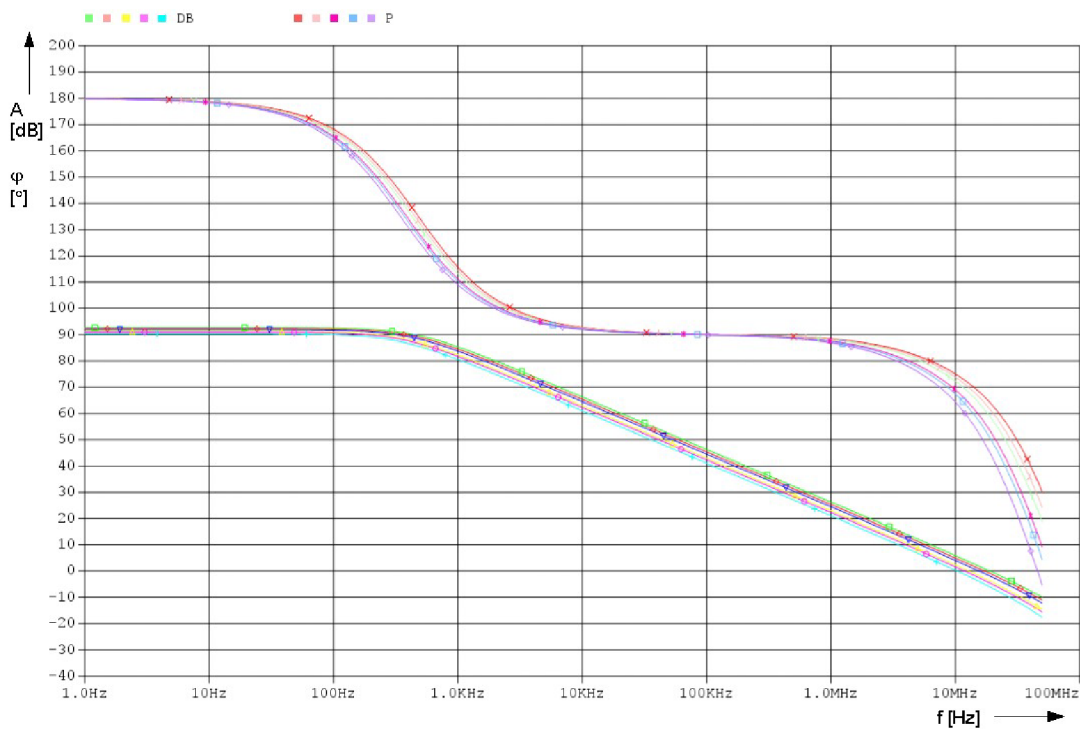
$$\frac{1}{3183,2} = 32 \cdot 10^{-6} * \left(\frac{W}{L}\right)_P * (1,03 - 0 - (-1,01)) \Rightarrow \left(\frac{W}{L}\right)_P = 4,81$$

Při simulaci obvodu byla zjištěna fázová bezpečnost $PM = 40^\circ$. Tato hodnota je nedostatečná, proto je nutné změnit poměr tranzistoru M9 a M10. Pomocí simulace byl zjištěn optimální rozměr tranzistoru M9: $(W/L)_9 = 0,34$ a tranzistoru M10: $(W/L)_{10} = 1,86$. Takto zvolený poměr odpovídá hodnotě rezistoru $R = 4410,5 \Omega$ a fázové bezpečnosti $PM = 63^\circ$ viz.obr 28.

Na obrázku 29 je vykreslena fázová bezpečnost a zesílení při změně teploty. Za těchto podmínek se zesílení mění v rozmezí $\Delta A_{VO} = 5 \text{ dB}$, $\Delta G_{BW} = 4 \text{ MHz}$ a $\Delta PM = 5^\circ$.



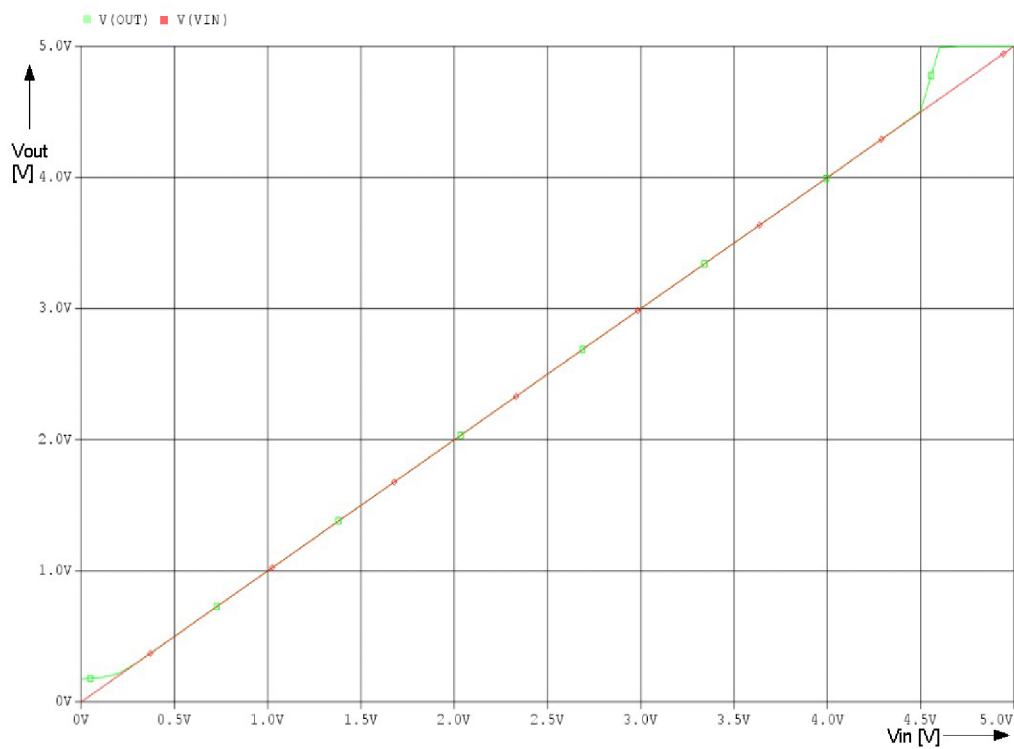
Obr. 28: Frekvenční a fázová charakteristika 2.st OTA



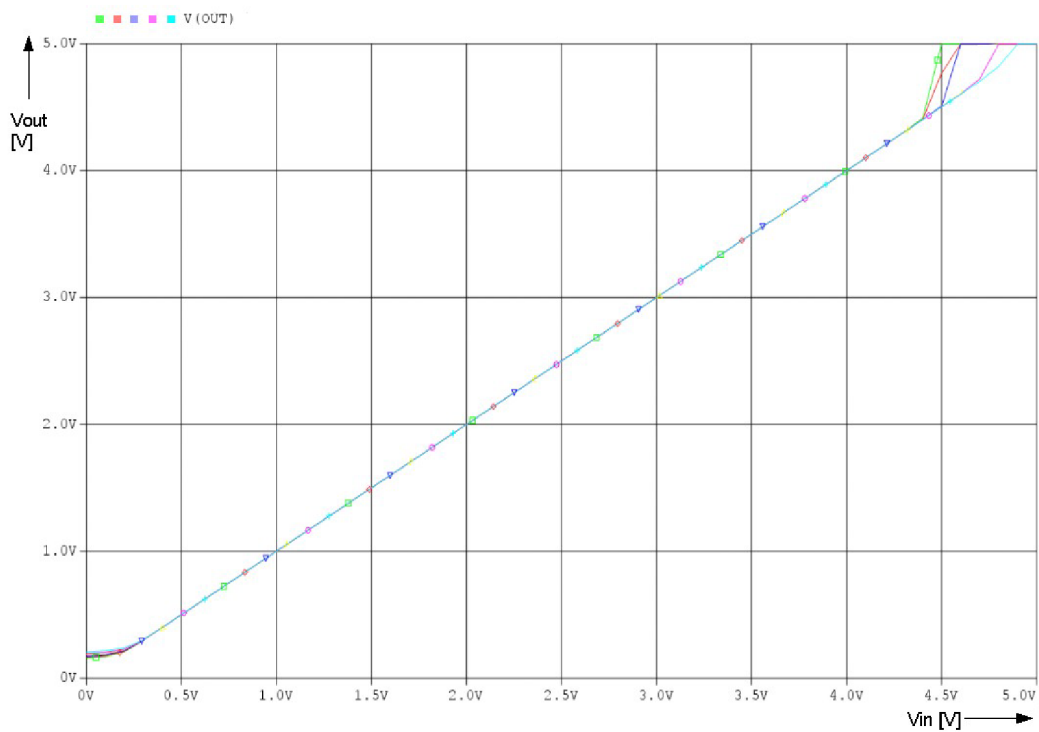
Obr. 29: Frekvenční a fázová charakteristika optimalizovaného 2.st OTA s vlivem teploty $T = -20\text{ }^{\circ}\text{C}, 0\text{ }^{\circ}\text{C}, 20\text{ }^{\circ}\text{C}, 80\text{ }^{\circ}\text{C}$ a $120\text{ }^{\circ}\text{C}$

Pro zjištění mezi rozkmitu výstupního signálu se OZ zapojí jako napěťový sledovač. Na obrázku 30 je zeleně vykreslen rozkmit výstupního signálu, kde maximální výstupní napětí je 4,5 V a minimální výstupní napětí je 215 mV.

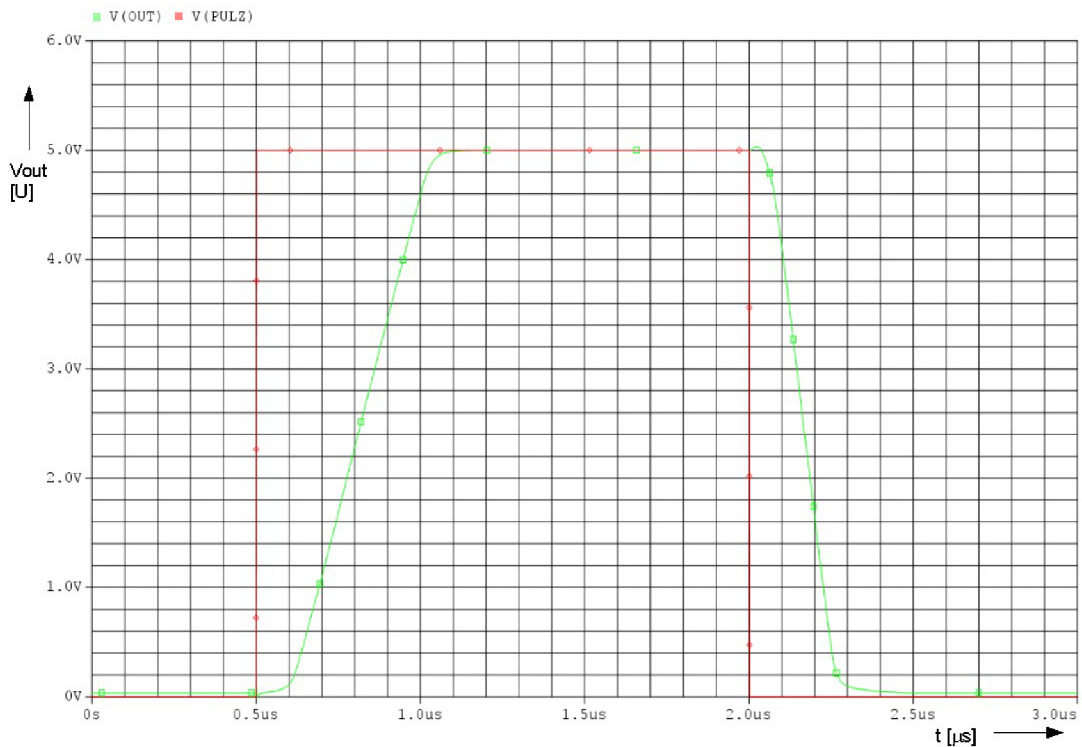
Na obrázku 31 je vykresleno výstupní napětí při změně teploty. Při teplotě -20 a $0\text{ }^{\circ}\text{C}$ klesne maximální výstupní napětí na 4,4 V a nesplňuje zadané parametry. V ostatních hodnotách použitých teplot splňuje navržený obvod zadaný rozkmit napětí.



Obr. 30: Výstupní rozkmit optimalizovaného 2.vst OTA



Obr. 31: Výstupní rozkmit optimalizovaného 2.vst OTA s vlivem teploty
 $T = -20\text{ }^{\circ}\text{C}$, $0\text{ }^{\circ}\text{C}$, $20\text{ }^{\circ}\text{C}$, $80\text{ }^{\circ}\text{C}$ a $120\text{ }^{\circ}\text{C}$



Obr. 32: Transientní charakteristika optimalizovaného 2.vst OTA

Pro zjištění rychlosti přeběhu se odečtou hodnoty z obrázku 32. Hodnoty se odečítají z 10% a 90% výstupního ustáleného napětí.

Hodnoty nástupné hrany: při 10% $\Rightarrow U = 4,5 \text{ V}$; $t = 0,999 \text{ } \mu\text{s}$
 při 90% $\Rightarrow U = 0,508 \text{ V}$; $t = 0,651 \text{ } \mu\text{s}$

Z hodnot se vypočítá rychlost přeběhu:

$$SR = \frac{U_{10\%} - U_{90\%}}{t_{10\%} - t_{90\%}} = \frac{4,5 - 0,508}{0,999 \cdot 10^{-6} - 0,651 \cdot 10^{-6}} = 11,5 \text{ V}/\mu\text{s} \quad (46)$$

Hodnoty sestupné hrany: při 10% $\Rightarrow U = 0,509 \text{ V}$; $t = 2,247 \text{ } \mu\text{s}$
 při 90% $\Rightarrow U = 4,529 \text{ V}$; $t = 2 \text{ } \mu\text{s}$

$$SR = \frac{U_{10\%} - U_{90\%}}{t_{10\%} - t_{90\%}} = \frac{0,509 - 4,529}{2,247 \cdot 10^{-6} - 2 \cdot 10^{-6}} = -16,3 \text{ V}/\mu\text{s} \quad (47)$$

Optimalizací dvoustupňového OTA se některé hodnoty zlepšily a některé parametry se nepatrně zhoršily. Zvětšením proudu procházející oběma větvemi se zvýšila rychlost přeběhu (SR), transientní kmitočet (GBW) a příkon obvodu.

Nahrazením rezistoru R tranzistorovým párem a vytvoření referenčního napětí pro tranzistory M5 a M7 se zvětšila plocha tranzistoru M9 a M10 o 128 μm^2 . Přestože se zvětšila plocha, dvoustupňový OTA zabírá ze všech zkoumaných zapojení nejmenší plochu. V tabulce 9 jsou přehledně vypsány původní a optimalizované hodnoty dvoustupňového OTA.

Tabulka 9: Porovnání 2.st OTA simulovaných původních a optimalizovaných hodnot

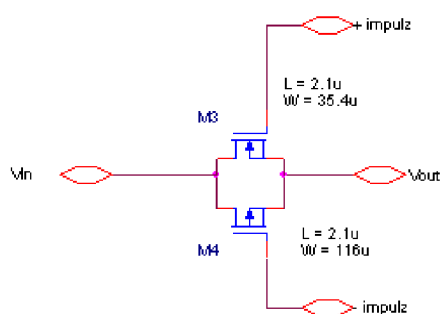
	A_{v0}	GBW	PM	P	- Vout	+Vout	+SR	S	Rout	Voffset _out
	[dB]	[MHz]	[°]	[mW]	[V]	[V]	[V/ μs]	[μm^2]	[M Ω]	[mV]
Zadané hodnoty	>30	>10	>60	<1	0,5	4,5	>10	-	-	-
2st. OTA -původní hodnoty	93,7	10,5	64,2	0,75	0,26	4,51	8	1070	0,29	-
2st. OTA -optimalizované hodnoty	91,7	14,9	62,6	0,93	0,26	4,5	11,5	1199	0,22	1,74

5 Simulace zapojení CAB

Funkčnost buňky CAB, který je tvořena navrženým dvoustupňovým OTA, se ověří na dvou obvodech - invertujícím a derivačním zesilovači. Požadovaný zesilovač se vytvoří připojením kapacitoru a rezistoru. Tyto pasivní součástky se připojí pomocí navrženého spínacího bloku.

5.1 Spínací blok

Pomocí spínacího bloku se připojují pasivní součástky, které vytváří společně s OTA složitější obvodové zapojení (invertující a derivační zesilovač). Požadavky na spínací blok jsou malý odpor při sepnutí, velký při rozepnutí a dobrá stabilita odporu při změně frekvence.



Obr. 33: Schéma spínacího bloku

Na obrázku 33 je nakreslen spínací blok, který je složen z paralelně spojených P-MOS a N-MOS tranzistoru M4 a M3. Rozměry tranzistoru se vypočítají z rovnice 20. Při návrhu se počítá s maximální hodnota proudu $200\mu\text{A}$ a napětí V_{OD} je zvoleno $0,5\text{V}$.

$$(W/L)_4 = \frac{2 * I_5}{(Kp * (V_{GS} - V_T)^2)} = \frac{2 * 200 \cdot 10^{-6}}{32 \cdot 10^{-6} * 0,5^2} = 50 \quad (48)$$

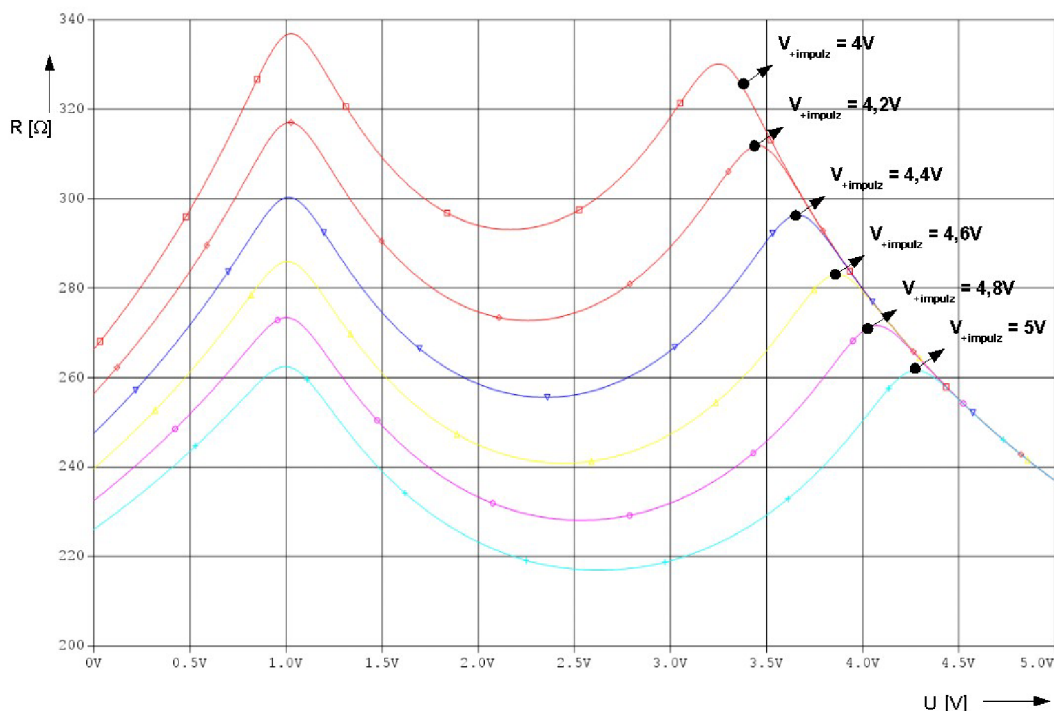
$$(W/L)_3 = \frac{2 \cdot I_5}{(K_n \cdot (V_{GS} - V_T)^2)} = \frac{2 \cdot 200 \cdot 10^{-6}}{95 \cdot 10^{-6} \cdot 0,5^2} = 16,84 \quad (49)$$

Vypočtené hodnoty se optimalizují tak, aby tranzistory M3 a M4 měly v sepnutém stavu stejný odpor viz.obr. 34. V tabulce 10 je vypočtený a optimalizovaný rozměr W_x , obou tranzistorů.

Tabulka 10: Rozměry tranzistoru spínacího bloku

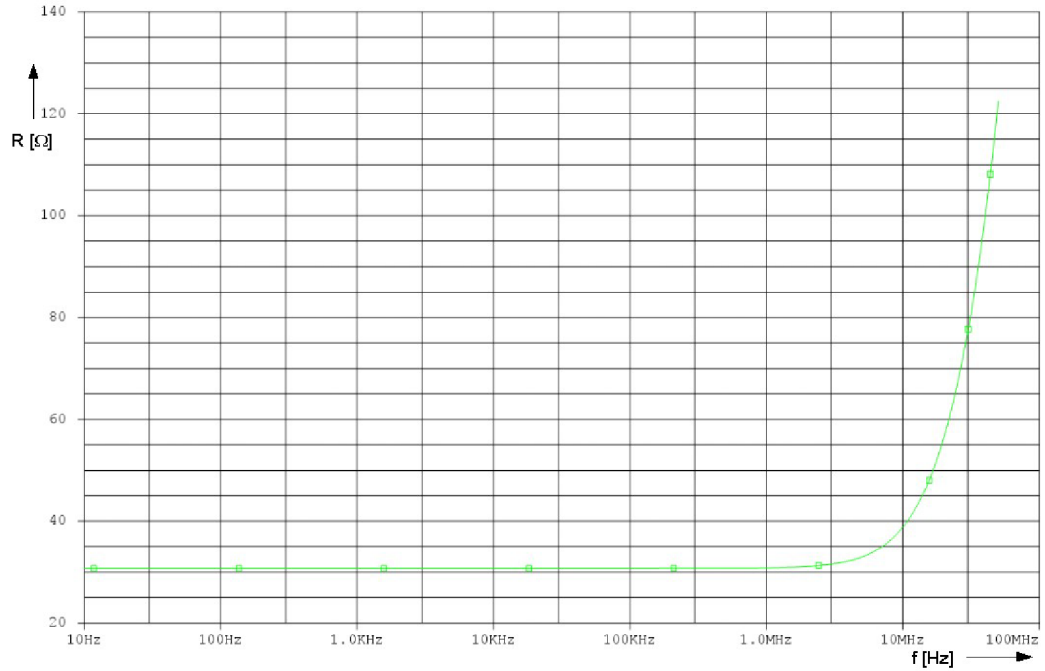
Tranzistor	W/L	L	W	W _x
	[μm]	[μm]	[μm]	[μm]
M3	16,84	2,1	35,4	35,4
M4	50	2,1	105	116

Napětí, které otvírá spínací blok nemusí být vždy přesně rovno $V_{+IMPULZ} = 5 \text{ V}$. Na obrázku 34 je znázorněna závislost odporu při změně $\Delta V_{+IMPULZ}$. Změna odporu v rozmezí $\Delta V_{+IMPULZ}$ je $\Delta R = 80 \Omega$.



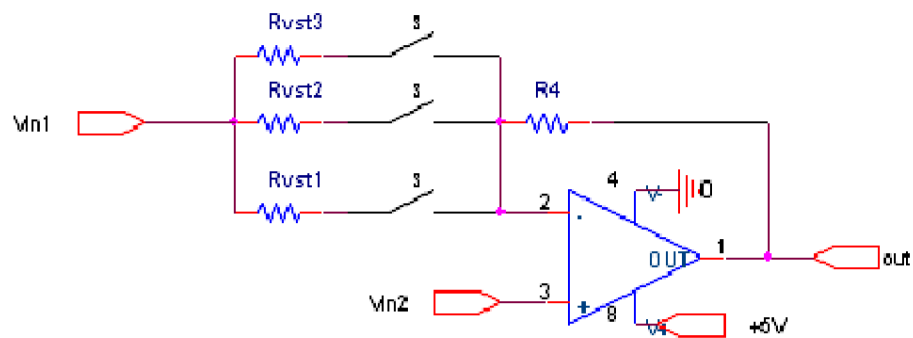
Obr. 34: Výstupní odpor při změně napětí $V_{+IMPULZ} = 4-5 \text{ V}$

V obrázku 35 je vykreslena změna odporu na frekvenci. Změna odporu je $R = 92,5 \Omega$ v rozmezí $f = 10\text{-}50 \text{ MHz}$.



Obr. 35: Změna odporu při změně frekvenci spínacího bloku

5.2 Invertující zesilovač

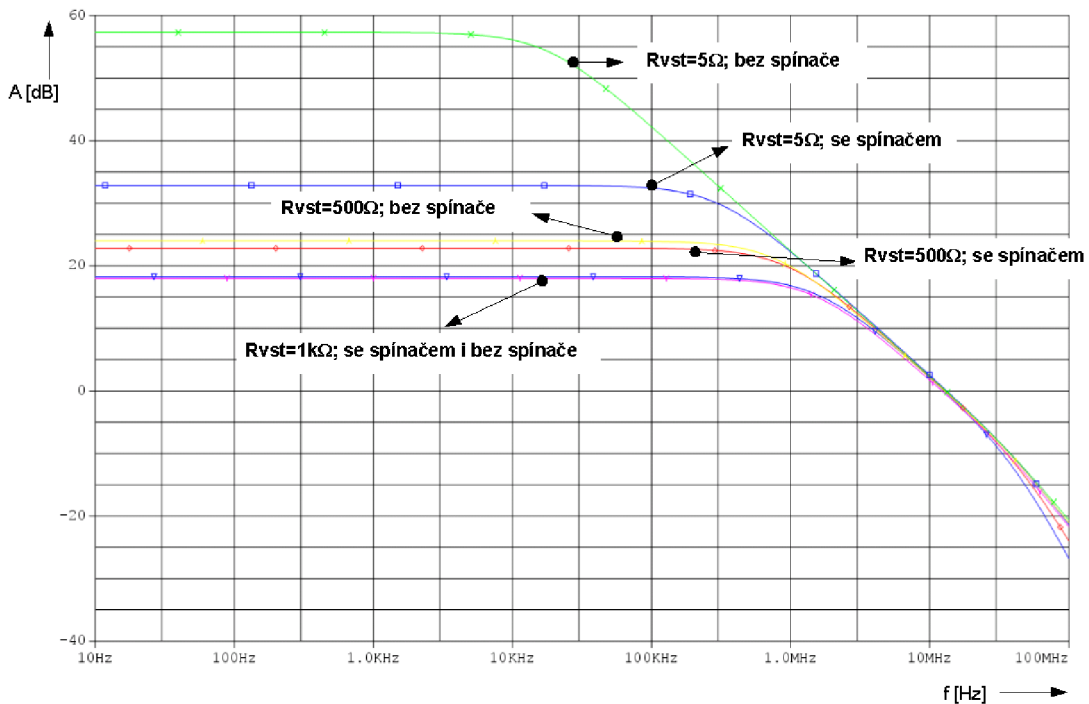


Obr. 36: Schéma invertujícího zesilovače

Zapojení pro simulaci invertujícího zesilovače je nakresleno na obrázku 36. Zesílení invertujícího zesilovače se nastavuje poměrem rezistor R_4 a R_{VST1-2} a vypočítá se podle vzorce 50.

$$Au = -20 * \log \frac{R_4}{R_{1-3}} \quad [dB] \quad (50)$$

Při ověřování invertujícího zesilovače se změnou hodnoty vstupního rezistoru R_{vst} nastavovaly různé hodnoty zesílení, velikost rezistoru R_4 zůstala stejná. Vliv spínacího bloku má při větších zesílení, jak je vidět na obrázku 37. Odsimulované hodnoty jsou shrnuty v tabulce 11.



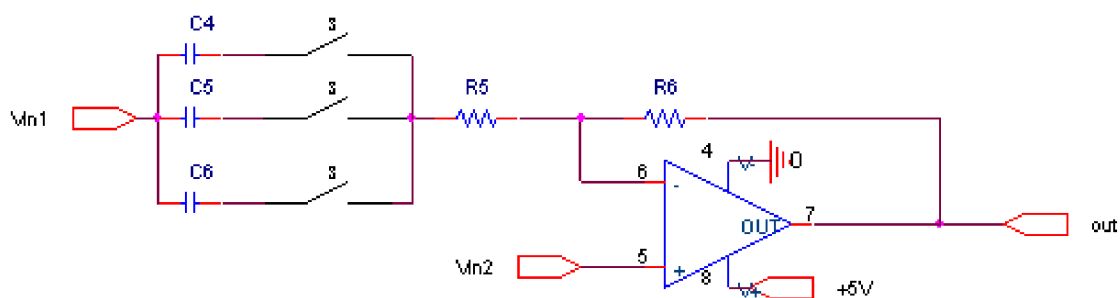
Obr. 37: Přenosová charakteristika pro zesílení $Au = 66 \text{ dB}$, 56 dB a 20 dB se spínáním i bez spínacího bloku

Tabulka 11: Zesílení invertujícího zesilovače se spínacím a bez spínacího bloku pro $R_{vst} = 5 \Omega, 500 \Omega$ a $1k \Omega$

R_{vst}	Au			
[Ω]	[dB]			
	vypočtené	bez spínacího bloku	se spínacím blokem	Rozdíl Au mezi spin. a bez spin. bloku
5	66	59	32,8	26,2
500	26	25,9	22,8	3,1
1000	20	19,9	18,3	1,6
Poznámka	R4 = 10 k Ω			

5.3 Derivační zesilovač

Derivační zesilovač se používá ve filtrech jako horní propust. Při analýze derivačního zesilovače obr.38 se nastavily rezistory R5 a R6 na hodnotu zesílení $A = 0$ dB.

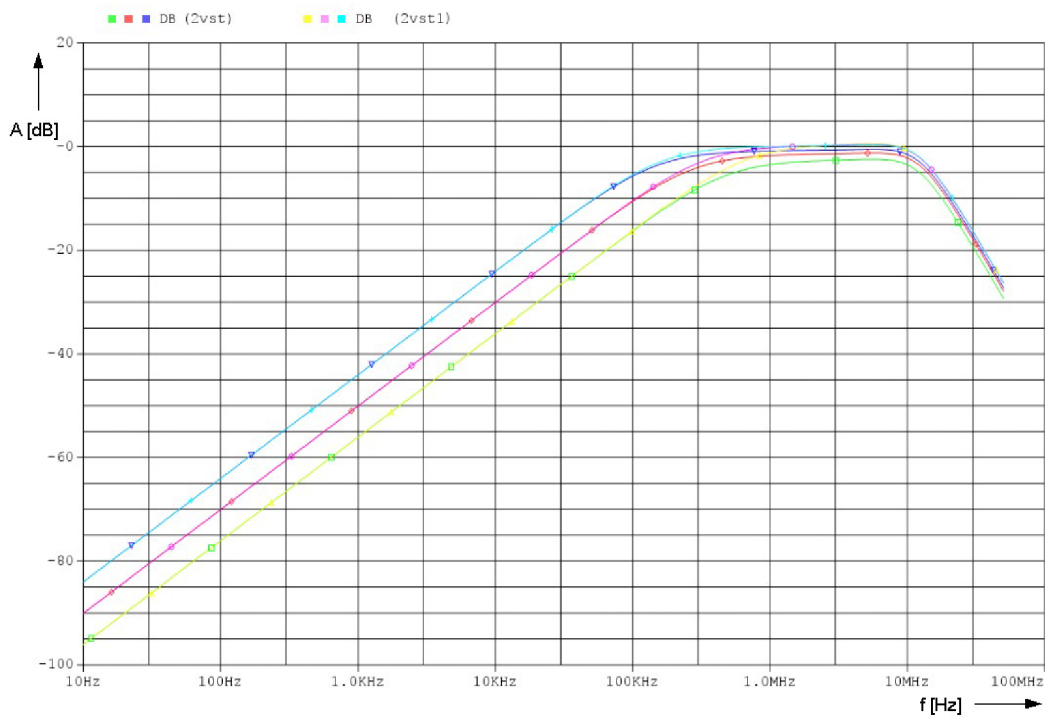


Obr. 38: Schéma derivačního zesilovače

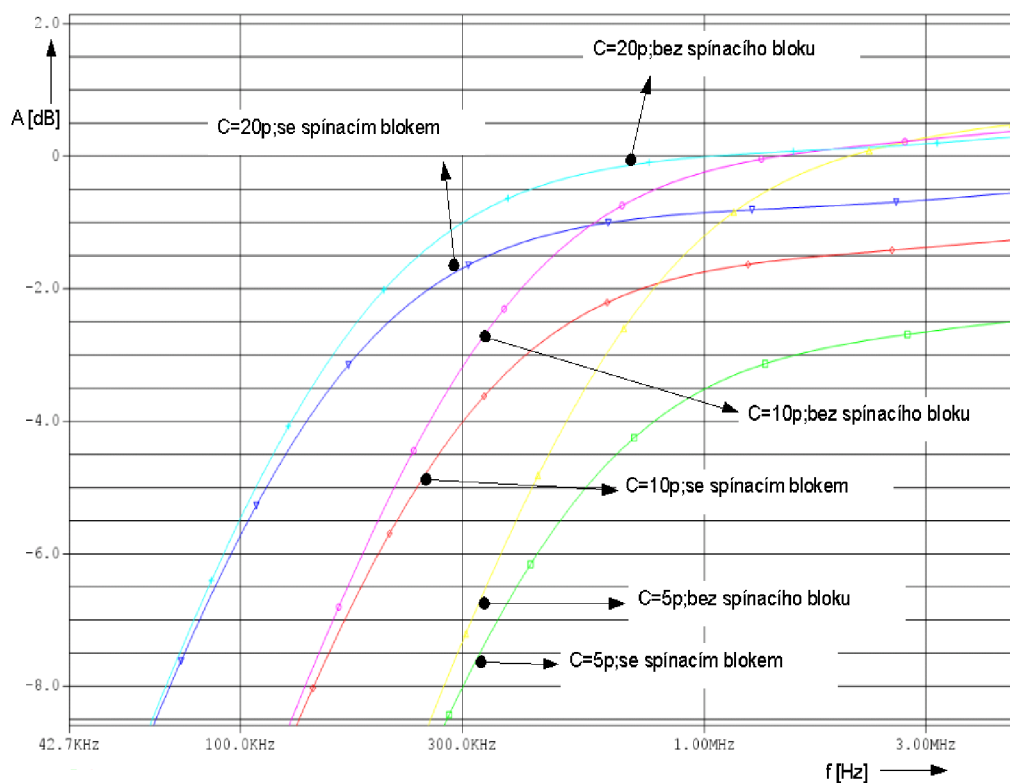
Naladění derivačního zesilovače na požadovanou mezní frekvenci se provede pomocí rezistoru R_6 a připojením jednoho z kapacitoru C_6 , C_5 nebo C_4 . Výpočet mezní frekvence se vypočítá pomocí vzorce

$$f_c = \frac{1}{2 * \pi R_6 C_{4-6}} \quad (51)$$

Simulace změny mezního kmitočtu se provádělo nejdříve bez spínacího bloku a poté se spínacím blokem, aby se zjistil vliv tohoto bloku na obvod obr.39, obr.40.



Obr. 39: Přenosová charakteristika derivačního zesilovače se spínacím (2vst) a bez spínacího bloku (2vst1)



Obr. 40: Detail přenosové charakteristiky derivačního zesilovače se spínacím a bez spínacího bloku

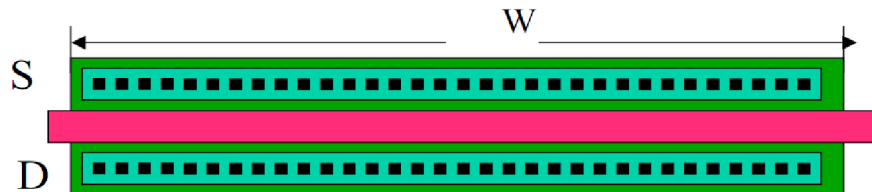
Na obrázku 39 je vidět průběh zesílení pro různé mezní kmitočty a jak se projeví vliv odporu spínacího bloku na tento průběh. V detailu průběhu zesílení obr.40 derivačního zesilovače je patrná změna mezní frekvence při zapojení se spínacím blokem. Snižováním mezní frekvence se zmenšuje vliv spínacího bloku. Přesnější změny jsou shrnuty v tabulce 12.

Tabulka 12: Zesílení derivačního zesilovače se spínacím a bez spínacího bloku pro $C = 5\text{pF}$, 10pF a 20pF

C_{1-3}	f_m			
[pF]	[kHz]			
	vypočtená	bez spínacího bloku	se spínacím blokem	Rozdíl f_m se spin. a bez spin. bloku
5	636,6	611,8	481,9	129,9
10	318,3	311,8	270,9	40,9
20	159,2	156,7	177,8	21,1
Poznámka	$R_0 = 10\text{ k}\Omega$; $R_1 = 10\text{ k}\Omega$			

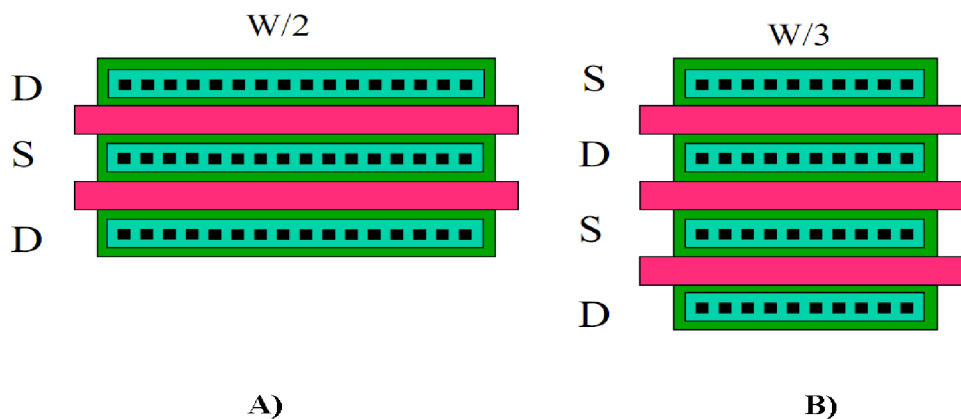
6 Návrh layoutu

Při tvorbě layoutu je potřeba vytvořit dobrou souhlasnost diferenčního páru a proudových zrcadel. Dobrým doporučením je nepoužívat minimální rozměry tranzistorů v analogových zapojení. Při návrhu mohou vzniknout příliš velké tranzistory (obr. 41).



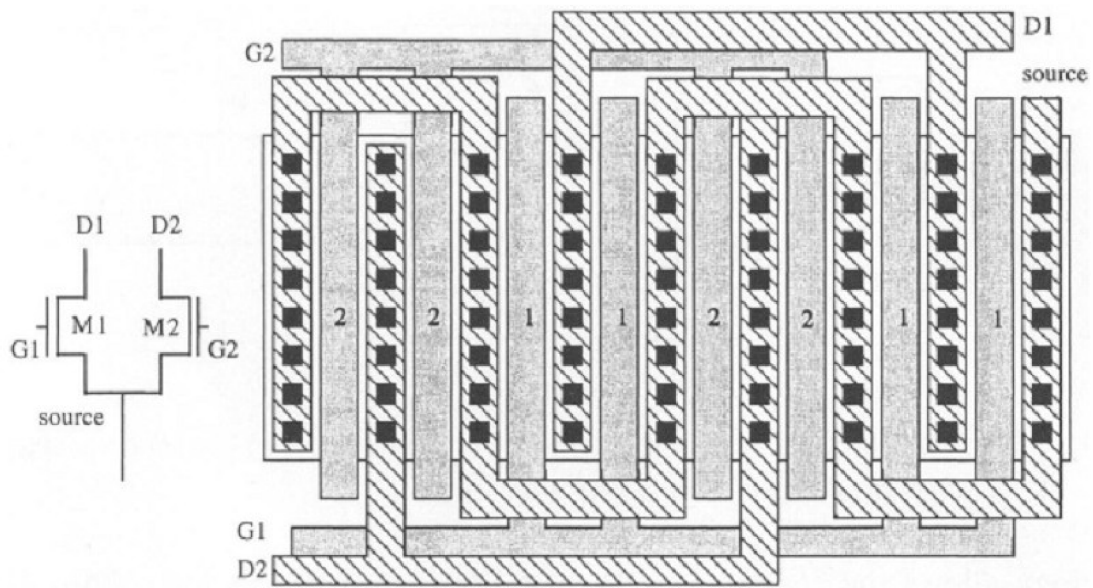
Obr. 41: Široký MOS tranzistor [11]

Ty by mohly při provozu negativně ovlivňovat zapojení, např. nerovnoměrně by se ohříval, a tím by se změnila hodnota tranzistoru, proto se tranzistory rozdělují na menších částí. Rozdělením se také zmenší parazitní kapacity mezi svorkou *SOURCE* – *BULK* (C'_{SB}) a *DRAIN* - *BULK* (C'_{DB}). Na obrázku 42a je nakreslen tranzistor z obr. 41 a jeho parazitní kapacity jsou rovny $C_{SB}=1/2* C_{DB}$ a $C_{DB} = C'_{DB}$. Na obrázku 42b je tranzistor z obr. 41 a jeho parazitní kapacity jsou rovny $C_{SB}=2/3* C'_{SB}$ a $C_{DB} = 2/3*C'_{DB}$. Takto upravený tranzistor zjednoduší propojování, zlepší využití plochy a lépe se s ním pracuje.[11]



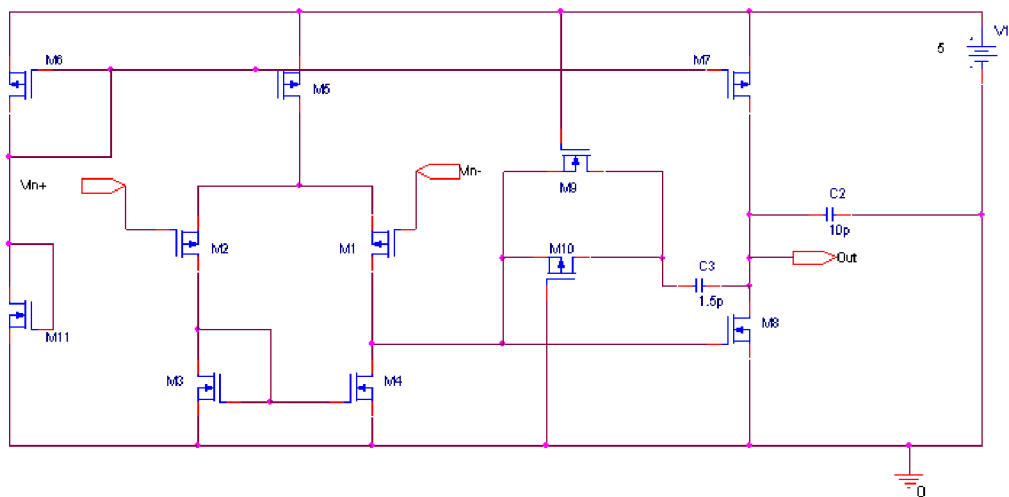
Obr. 42: Rozdělení tranzistoru a) dvakrát rozdělený b) třikrát rozdělený [11]

Pokud je požadováno aby na dva a více tranzistoru působily stejné vlivy (např.: teplota), použije se metoda středové symetrie (common centroid). Tato metoda využívá rozdělení tranzistoru a jejich promíchání(obr.43). Výsledkem je, že oba propojené tranzistory jsou ovlivňovány stejně.[12]



Obr. 43: Souhlasení diferenciálního stupně [12]

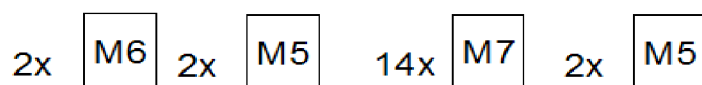
6.1 Rozvržení tranzistorů



Obr. 44: Kompletní schéma dvoustupňového OTA

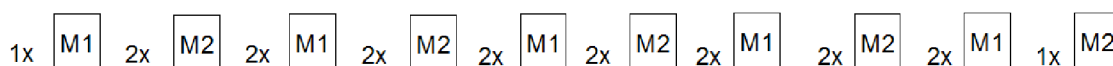
Vhodným návrhem topologie (layoutu) lze zmenšit výsledný náhodný offset, proto je nutné spárovat vhodné tranzistory. Aby celým obvodem protékal stejný

navržený proud, je potřeba spárovat proudové zdroje, tranzistory M6, M5 a M7. Na obrázku 45 je znázorněno proložení rozdělených tranzistorů.



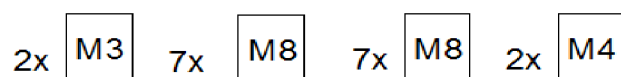
Obr. 45: Rozdělení tranzistorů M5, M6 a M7

Poté je nutné spojit a proložit tranzistory M1 a M2 diferenciálního páru obr.46.



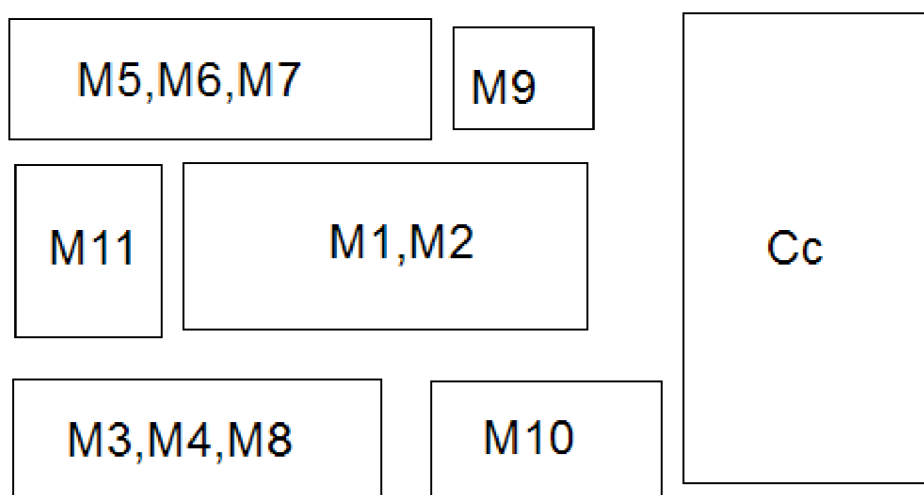
Obr. 46: Rozdělení tranzistorů M1 a M2

Nakonec je potřeba spojit a proložit tranzistory M3, M4 a M8 obr.47.

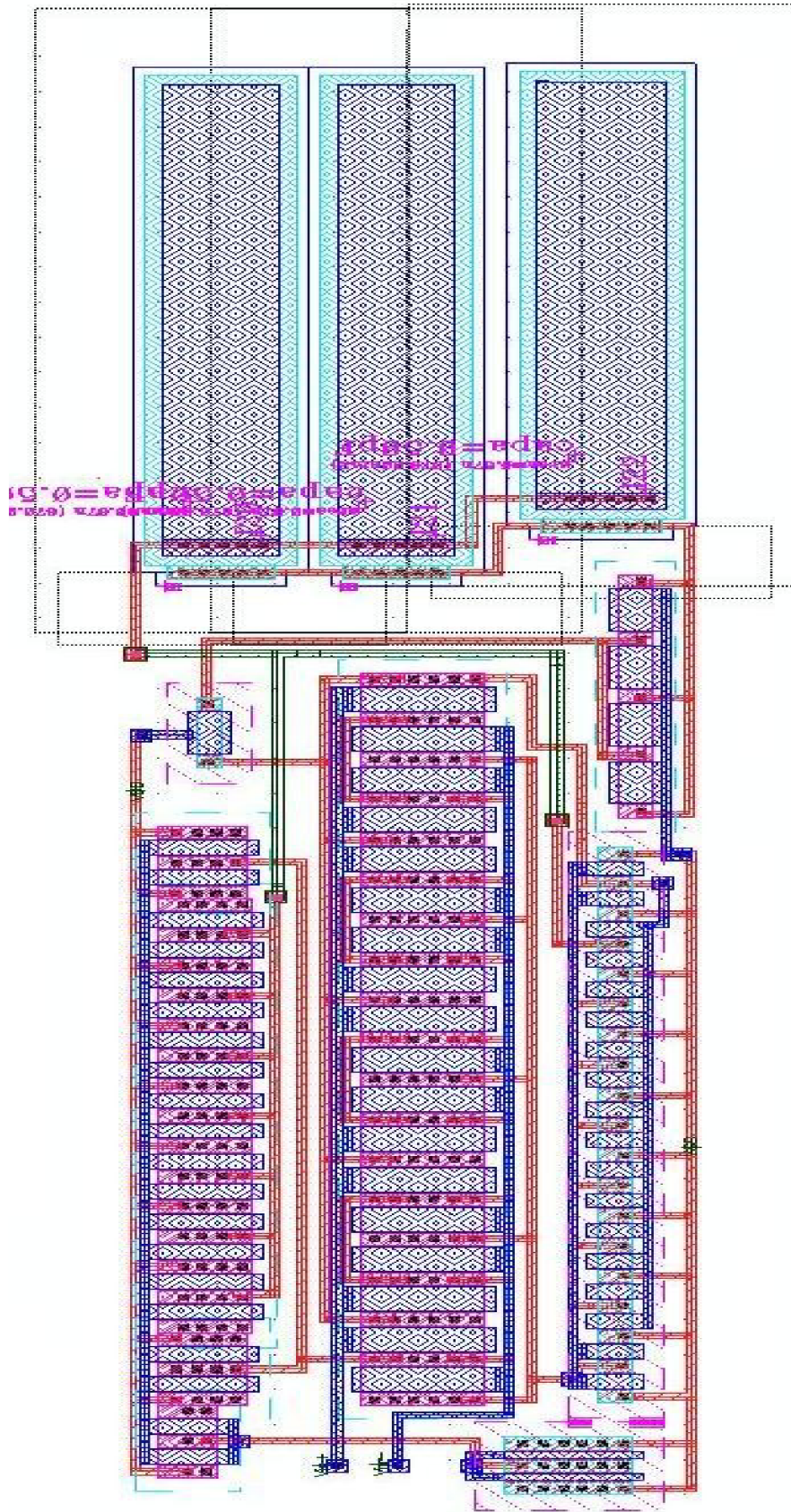


Obr. 47: Rozdělení tranzistorů M3, M4 a M8

Protože známe přibližné rozložení tranzistorů, je možno si udělat představu o rozložení jednotlivých bloku rozdělených tranzistoru, pro vytvoření layout 2.vst OTA obr.48.



Obr. 48: Rozložení tranzistoru pro layout



Obr. 49: Layout 2.st OTA

7 Závěr

Tato diplomová práce se zabývá výběrem vhodné OTA struktury v CMOS technologii, optimalizací vybraného zapojení pro zadané parametry a návrhu layoutu optimalizované struktury.

Prostudováním čtyř základních zapojení, teleskopický OTA, OTA se složenou kaskodou, Rail to Rail OTA a dvoustupňový OTA. Pro další zkoumání jsem vyřadil obvod Rail to Rail OTA, protože je nevhodný pro dosažení zadaných parametrů. Zbylé tři obvody byly početně navrženy a počítačově odsimulovány. Zmíněné tři obvody splňují zadání týkající se zesílení, fázové bezpečnosti, transitního kmitočtu a příkonu. Požadavky na rozkmit výstupního napětí a plochy zabírající na výsledném integrovaném obvodu nejlépe vyhovuje dvoustupňový OTA.

Po vybrání vhodného obvodu (dvoustupňový OTA) bylo zapojení optimalizováno pro přiblížení, zadaným parametrům, nahrazení nulovacího rezistoru a vytvoření napětí V_{b1} . Optimalizací se zlepšily požadované parametry, ale zároveň se zvýšil příkon obvodu, který je v povoleném rozsahu. Nahrazením nulovacího rezistoru R tranzistorů $M9$, $M10$ a vytvoření referenčního napětí V_{b1} se zvětšila plocha dvoustupňového OTA o $128\mu\text{m}^2$. Dvoustupňový OTA zabírá ze všech zkoumaných zapojení nejmenší plochu $S = 1199,6\mu\text{m}^2$ i po provedených změnách. Výsledná plocha dvoustupňového OTA je 4krát menší než ostatní navržené OTA struktury. Při optimalizaci se podařilo docílit výstupního offsetu $1,74\text{mV}$.

Navržený dvoustupňový OTA byl za pomoci simulačního nástroje otestován ve dvou zapojení, invertující a derivační zesilovač. Simulace se prováděla pro zjištění chování v testovacím obvodu a vliv spínacího bloku na výstupní charakteristiku, kterým se připojují jednotlivé rezistory a kapacitory.

V poslední části práce byl proveden návrh layoutu odzkoušeného zapojení. Layout byl ověřen pomocí procedur LVS(Layer Selection Window) a DRC (Design Rule Checker). Tyto procedury kontrolují dodržení návrhových pravidel a schodu navržené topologie se schématem obvodu.

8 Literatura

- [1] Osama f. - Configurable analog building blocks for field programmable analog arrays [online]. May 2004; Disertační práce; Dostupné na WWW: <<http://www.kfupm.edu.sa/library/lib-downloads/A1F3747.pdf>>
- [2] Vincent, C.; Gaudet, G; Glenn, G. Implementation Issues for High-Bandwidth Field-Programmable Analog Arrays [online]. Duben 2010. Dostupné z WWW: <<http://www.eecg.toronto.edu/~gulak/papers/Gaudet98.pdf> >
- [3] Ing. Daniel Bečvář, Ph.D., Ing. Jiří Stehlík Metoda návrhu analogových integrovaných obvodů, Vysoké učení technické v Brně 2006. 186stran
- [4] Josef P. Operační zesilovač v elektronice 5.vydání, Praha 2002. 247 stran. ISBN 80-7300-059-8
- [5] Behzad R. Design of Analog CMOS Integrated Circuits, NY2001. 706 stran. ISBN 0-07-118812-0
- [6] Alpana A. Design and analysis of CMOS telescopic operational amplifier, Deemed University2003-2004, 87 stran. Roll No.8024108
- [7] Phillip A., Douglas H. CMOS Analog Circuit Design second edition, OXFORD. 784 stran. ISBN 0-19-511644-5
- [8] Adel S., Kenneth S. Microelectronic circuits fifth edition, OXFORD. 1283 stran. ISBN 0-19-514252-7
- [9] Edgar S. Rail-to-Rail Op AMPS [online]Květen 2011. Dostupné z WWW: <<http://amesp02.tamu.edu/~sanchez/689-604rail2rail.PDF>>
- [10] Vrba A. : Návrh rail-to-rail operační zesilovač s nízkým ofsetem v technologii CMOS. Bakalářská práce. Brno 2008
- [11] Maloberti F. Analog Design for CMOS VLSI Systems, Kluwer Academic Publishers 2001. 386 stran. ISBN 0-7923-7550-5
- [12] Baker J. CMOS Circuit Design, Layout, and Simulation, third edition. IEEE. 1214 stran. ISBN 978-0-470-88132-3

9 Přílohy

9.1 Model N-MOS tranzistoru

```
.model N1 NMOS LEVEL = 7 VERSION = 3.1
* Parameters for the device checker:
*+ I1=0u I2=0u I3=0u I4=0u vds2a=5.8 vds2b=5.8
*+ vds2c=5.8 vds2d=5.8 vgs2=5.8 vbs1=-5.8 vbs2=300m vbd1=-5.8
*+ vbd2=300m vb1=-10m vb2=10m vgd1=5.8 vgb=5.8
+tnom=27 tox=1.75e-8 xj=2.5e-7
+nch=1.7e17 nsub=4e16 vth0=0.76
+k1=0.8219166 k2=-8.54312e-3 k3=11.1089581
+k3b=-1.9786631 w0=1e-6 nlx=3.751355e-8
+dvt0w=0 dvt1w=0 dvt2w=-0.032
+dvt0=5.2254747 dvt1=0.590721 dvt2=-0.05
+vbm=-5 u0=635.6142994 ua=1.983902e-9
+ub=1e-21 uc=4.667652e-11 vsat=9.5e4
+a0=0.9331753 ags=0.1339124 b0=0
+b1=0 keta=-2.746786e-5 a1=0
+a2=1 rdsw=1.573286e3 prwg=6.719929e-6
+prwb=-1e-3 wr=1 wint=6.065442e-8
+lint=2.87042e-8 dwg=-1.268839e-8 dwb=1.654199e-8
+voff=-0.15 nfactor=0.6887273 cit=0
+cdsc=0 cdsd=0 cdsb=0
+eta0=0.08 etab=-0.07 dsub=0.56
+pclm=1.0175962 pdibl1=0.032818 pdibl2=2.506552e-3
+pdiblc1=-1e-6 drout=0.6067512 pscbe1=3.356583e8
+pscbe2=5e-5 pvag=0.0168906 delta=0.01
+alpha0=5e-7 beta0=26 rsh=65
+mobmod=1 prt=159.2464225 ute=-1.9522848
+kt1=-0.4126334 kt1l=7.244799e-9 kt2=2.671323e-3
+ua1=8.353648e-11 ub1=-2.12098e-19 uc1=-5.6e-11
+at=3.3e4 nqsmod=0 wl=0
+wln=1 ww=0 wwn=1
+wwl=-5.30182e-20 ll=0 lln=1
+lw=0 lwn=1 lwl=0
+af=1 kf=3e-28 capmod=2
+cgdo=4e-10 cgso=4e-10 cgbo=3.35e-10
+cj=5e-4 pb=0.73 mj=0.35
+cjsw=2.8e-10 pbsw=0.8 mjsw=0.21
* leakage
+js=1.3e-07 jsw=7e-14
* leakage temperature
+xti=2 n=1
*alev=3 dcaplev=0 diolev=2
+xpart=0
+elm=5
```


9.2 Model P-MOS tranzistoru

```
.model P1 pmos LEVEL = 7 VERSION = 3.1
* Parameters for the device checker:
*+ l1=0u l2=0u vds1a=-5.8 vds1b=-5.8 vgs1=5.8 vbs1=-300m
*+ vbs2=5.8 vbd1=-300m vbd2=5.8 vb1=-300m vb2=5.8 vgd1=5.8
*+ vgb=5.8
* End of Parameters for the device checker
+tnom=27          tox=1.75e-8      xj=3e-7
+nch=1.7e17       nsub=4e16      vth0=-1.00
+k1=0.563991     k2=0           k3=16.3317811
+k3b=-2.9202228  w0=1.23464e-6  nlx=9.69545e-8
+dvt0w=0         dvt1w=0        dvt2w=-0.032
+dvt0=3.5648008  dvt1=0.3898843 dvt2=-0.0284121
+vbm=-10         u0=235.7724356 ua=2.964616e-9
+ub=1.419129e-18 uc=-7.00385e-11 vsat=1.1e5
+a0=0.4590784    ags=0          b0=0
+b1=1.407805e-9  keta=-0.047    a1=0
+a2=1            rdsw=3e3       prwg=2.024978e-3
+rsh=94          prwb=7.428781e-5 wr=1
+wint=10.669321e-8 lint=1.9089522e-8 dwg=-1.478082e-8
+dwb=1.561823e-8 alpha0=0        beta0=30
+voff=-0.126     nfactor=0.7324039 cit=0
+cdsc=0          cdsd=7.69e-4   cdsb=8.2e-4
+eta0=9.999059e-4 etab=-1.999936e-4 dsub=0.998946
+pclm=2.6025265  pdiblc1=1      pdiblc2=2.853174e-4
+pdiblc3=0       drout=0.3837047 pscbe1=4.249266e8
+pscbe2=5e-5     pvag=3.8222424 delta=0.01
+mobmod=1        prt=216.4347715 ute=-1.2989809
+kt1=-0.4521998
+kt11=-2.091783e-8 kt2=-0.040013
+ua1=3.100822e-9 ub1=-1e-17    uc1=-8.35439e-11
+at=3.289e4      nqsmod=0       wl=0
+wln=1           ww=0           wwn=1
+wwl=-2.33876e-20 ll=0      lln=1
+lw=0            lwn=1          lwl=0
+capmod=2        cgdo=1.0e-10   cgso=1.0e-10
+cgbo=3.35e-10  cj=6.0e-4      pb=0.9
+mj=0.51         cjsw=3.6e-10   mjsw=0.35
+af=1            kf=5.0e-30
* leakage
+js=1.4e-7       jsw=9e-14
+xti=0.5         n=1
* other switch
+xpart=0 elm=5
* dcaplev=0 alev=3 rlev=4 diolev=2 lis=3
```