

VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY

FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ
ÚSTAV AUTOMATIZACE A MĚŘICÍ TECHNIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF CONTROL AND INSTRUMENTATION

ELEKTRONICKÝ SYSTÉM VÝUKOVÉ JAZYKOVÉ UČEBNY

DIPLOMOVÁ PRÁCE
MASTER'S THESIS

AUTOR PRÁCE
AUTHOR

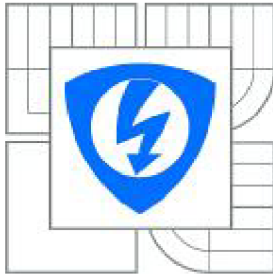
Bc. MARTIN SKOUMAL

BRNO 2012



VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH
TECHNOLOGIÍ

ÚSTAV AUTOMATIZACE A MĚŘICÍ TECHNIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF CONTROL AND INSTRUMENTATION

ELEKTRONICKÝ SYSTÉM VÝUKOVÉ JAZYKOVÉ UČEBNY

ELECTRONIC SYSTEM OF LANGUAGE EDUCATION LABORATORY

DIPLOMOVÁ PRÁCE

MASTER'S THESIS

AUTOR PRÁCE

AUTHOR

Bc. MARTIN SKOUMAL

VEDOUCÍ PRÁCE

SUPERVISOR

prof. Ing. FRANTIŠEK ZEZULKA, CSc.

BRNO 2012



VYSOKÉ UČENÍ
TECHNICKÉ V BRNĚ

Fakulta elektrotechniky
a komunikačních technologií

Ústav automatizace a měřicí techniky

Diplomová práce

magisterský navazující studijní obor
Kybernetika, automatizace a měření

Student: Bc. Martin Skoumal

ID: 123408

Ročník: 2

Akademický rok: 2011/2012

NÁZEV TÉMATU:

Elektronický systém výukové jazykové učebny

POKYNY PRO VYPRACOVÁNÍ:

Na základě rozboru a následného vývoje maticového analogového přepínače zvukového signálu vytvořte testovací desku plošného spoje digitálního maticového přepínače zvukového signálu. Porovnejte jeho vlastnosti s existujícím analogovým řešením. Vyberte nejvhodnější řešení a vytvořte desku plošného spoje pro komunikaci 20 studentů a vyučujícího pro výuku v jazykové učebně. Vytvořte program pro základní ovládání tohoto systému pomocí počítače.

DOPORUČENÁ LITERATURA:

[1] Uhlíř, Sovka: Digitální zpracování signálů, Praha, BEN, 1998

[2] Walt Kester: SECTION 7-3 - Analog Switches and Multiplexers, Elsevier, July 2007

Dostupné z: <http://www.sciencedirect.com/science/article/pii/B9780750678414500300>

Termín zadání: 6.2.2012

Termín odevzdání: 21.5.2012

Vedoucí práce: prof. Ing. František Zezulka, CSc.

Konzultanti diplomové práce:

doc. Ing. Václav Jirsík, CSc.

Předseda oborové rady

UPOZORNĚNÍ:

Autor diplomové práce nesmí při vytváření diplomové práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

ABSTRAKT

Tato práce se zabývá tvorbou elektronicky řízeného audio systému jazykové učebny. Porovnává možnosti řešení analogovou a digitální formou. Dále pak popisuje výsledný navržený systém. Výsledný systém je realizován analogovými zesilovači a analogovou křížovou maticí. Řízení hardwaru je realizováno mikrokontrolérem a ten je ovládán z počítače.

KLÍČOVÁ SLOVA

jazyková učebna, křížová matice, zvukový kodek, mikrokontrolér, zesilovač, analogové, digitální

ABSTRACT

This work deals with the creation of electronically controlled audio system for the language classroom. Possible solutions compares analog and digital form. Furthermore, describes the final system that was designed. The resulting system is implemented by analog amplifiers and analog crosspoint matrix. Hardware control is realized by microcontroller and that is controlled from the computer.

KEYWORDS

language classroom, crosspoint matrix, audio codec, microcontroller, amplifier, analog, digital

SKOUMAL, Martin *Elektronický systém výukové učebny*. diplomová práce. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav automatizace a měřicí techniky, 2012. 94 s. Vedoucí práce byl prof. Ing. František Zetzulka, CSc.

PROHLÁŠENÍ

Prohlašuji, že svou diplomovou práci na téma „Elektronický systém výukové učebny“ jsem vypracoval samostatně pod vedením vedoucího diplomové práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této diplomové práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení § 152 trestního zákona č. 140/1961 Sb.

Brno

.....

(podpis autora)

OBSAH

Úvod	8
1 Jazyková učebna	9
1.1 Dostupná řešení	9
1.1.1 KDZ	9
1.1.2 Robotel	10
1.1.3 Mumble	11
1.2 Základní požadavky	12
1.3 Analogové zpracování	13
1.3.1 Blokové schéma	14
1.4 Digitální zpracování	15
1.4.1 Základní blokové schéma	15
1.4.2 Zjednodušené blokové schéma	16
2 Hardwarové zpracování	18
2.1 Digitální řešení	19
2.1.1 Audio kodek	20
2.1.2 A/D převodník typu sigma delta	21
2.1.3 DA převodník sigma delta	27
2.1.4 Formáty přenosu dat	28
2.1.5 Testované obvody	32
2.1.6 Test digitálního řešení	41
2.2 Analogový prototyp	44
2.3 Použité obvody	45
2.3.1 AT91SAM7X128	45
2.3.2 AD75019	46
2.3.3 MAX4063	47
2.3.4 MAX9729	48
2.4 Konstrukce prototypu	49
2.4.1 Napájecí deska	50
2.4.2 Řídicí deska	51
2.4.3 Maticová deska	53
2.4.4 Deska s předzesilovači	54
2.4.5 Deska s koncovými zesilovači	55

3	Softwarové vybavení	58
3.1	Firmware zařízení	58
3.1.1	Řízení matic	59
3.1.2	Řízení koncových zesilovačů	61
3.1.3	Komunikace s počítačem	63
3.2	Ovládací software	69
3.2.1	Komunikace se zařízením	70
3.2.2	Uživatelské rozhraní	73
4	Závěr	76
	Literatura	77
	Seznam symbolů, veličin a zkratk	79
	Seznam příloh	81
A	Schemata zapojení zařízení	82
B	Návrhy desek digitálního řešení	87

ÚVOD

Tato práce se zabývá návrhem zařízení usnadňujícího výuku jazyků. Jedná se o zařízení umožňující vyučujícímu distribuovat zvukové nahrávky do sluchátek studentů. Dále pak rozdělení studentů do vzájemně komunikujících malých skupin dávající vyučujícímu možnost odposlechu libovolné skupiny. Zařízení je navrhováno podle požadavků VŠPJ s ohledem na aktuální možnosti výuky a jejich budoucí rozšíření.

1 JAZYKOVÁ UČEBNA

Při výuce jazyků je častou úlohou komunikace v páru nebo malých skupinkách, poslouchání zvukových nahrávek od rodilých mluvčích a případně opakování výslovnosti. V obyčejných školních třídách se pak studenti vzájemně překřikují a kvalita výuky tím trpí. V moderně vybavených jazykových učebnách mají studenti sluchátka s mikrofonom, díky kterým se kvalita poslechu výrazně zlepší. Také při opakování výslovnosti slyší díky mikrofonu více svůj hlas než hlasy spolužáků. Ovšem kromě poslechu nahrávek musí zvuková technika umožňovat také zmiňovanou práci v páru, případně v malých skupinkách. Takové vybavení nabízí v současné době například firma KDZ [7] či firma Robotel [8]. Kromě specializovaného hardwaru jsou k dispozici také softwarová řešení použitelná v počítačových učebnách vybavených sluchátky. Takovým softwarovým řešením je například Mumble [9].

1.1 Dostupná řešení

1.1.1 KDZ

Firma KDZ [7] se zabývá vybavením specializovaných učeben. Nabízí například vybavení jazykových, fyzikálních a chemických učeben. Je schopna dodat kompletní vybavení, to znamená včetně nábytku, žaluzií, interaktivních tabulí. Pro výuku jazyků poskytuje tři varianty vybavení učebny.

- 1. varianta** základní vybavení tvoří ovládací pult s magnetofonem, případně počítačem, sluchátka na studentských pracovištích.
- 2. varianta** základní vybavení rozšířené o počítače na všech pracovištích s instalovaným programem digitálního magnetofonu pro samotnou práci.
- 3. varianta** kompletní audio-video vybavení na učitelském pracovišti, umožňující zařadit zvukovou část z více zdrojů (video, DVD, MGF, PC, CD) do sluchátek nebo externích reproboxů na obrazovou část do projekce nebo počítačové sítě.

Vyučující má možnost mluvit ke všem studentům současně, případně všem přehrát zvukový záznam z magnetofonu, počítače či jiného zdroje. Další volbou je propojení studentů do dvojic kdy si mohou procvičovat dialogy. Vyučující pak může libovolnou dvojici odposlouchávat případně s ní samostatně komunikovat. Pokud studenti pracují samostatně, může vyučující odposlouchávat jednotlivce a tento odposlech nahrávat na magnetofon.

Tato řešení však již několik let naznamenalo výrazných změn, neboť prakticky stejné možnosti má zařízení, které zakoupila VŠPJ již v roce 1997 od firmy KDZ [7]. Nyní škola hledá modernější řešení, neboť dochází k poruchám sluchátek, nová sluchátka nelze přímo připojit do stávajících DIN konektorů a redukce z 3,5mm jack



(a) Ovládací pult

(b) Jazyková učebna

Obr. 1.1: Vzhled ovládacího pultu a uspořádání jazykové učebny [7].

na DIN 5 jsou značně poruchové. Přesto však zbytek zařízení vykazuje spíše jen morální zastaralost.

1.1.2 Robotel

Společnost Robotel [8] se specializuje na řídicí systémy výukových středisek, trénovacích středisek pro operátory call-center, počítačových a jazykových laboratoří. Jazykové laboratoře poskytují studentům interaktivní přístup k multimediálním cvičením, umožňují studentům nahrávat samy sebe, komunikovat ve dvojicích nebo skupinách či komunikovat přímo s vyučujícím.

Pro výuku je použito nejenom sluchátek, ale i monitoru a případně i kamery. Vše se připojuje k počítači. Může se jednat o stabilní počítač, notebook, tablet případně i mobilní telefon. Všichni klienti jsou spojeni pomocí počítačové sítě která může být i bezdrátová. Řídicí systém umožňuje následující schémata.

Broadcast: studenti vidí obrazovku učitele a poslouchají to co učitel přednáší nebo sledují audio či video ukázkou vybranou vyučujícím.

Model: vyučující může určit studenta jehož obrazovka se promítne všem ostatním a ostatní poslouchají co vybraný student prezentuje.

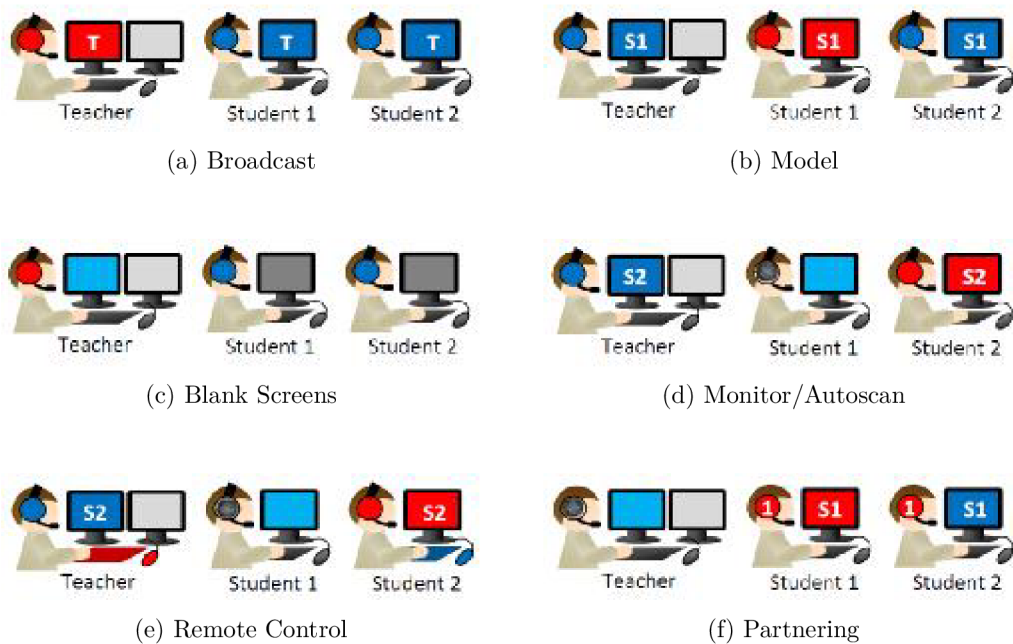
Blank Screens: systém blokuje studentské stanice aby se studenti maximálně soustředili na to, co vyučující přednáší.

Monitor/Autoscan: učitel sleduje, co dělá vybraný student nebo celá třída. Tento mód dává vyučujícímu možnost kontroly, zda studenti opravdu dělají úkoly, které jim vyučující zadal.

Remote Control: vyučující převezme kontrolu nad stanicí vybraného studenta.

Partnering: studenti jsou rozděleni do dvojic případně skupin a sdílejí obraz i zvuk. Mohou tak vzájemně konverzovat a provádět zadaná cvičení.

Robotel [8] je robustní řešení avšak s touto robustností jde ruku v ruce také vyšší cena. VŠPJ se v současné době chystá vybavit jednu počítačovou učebnu tímto



Obr. 1.2: Dostupná schémata řídicího systému Robotel [8].

systemem s cílem rozšířit prostory určené pro výuku jazyků.

1.1.3 Mumble

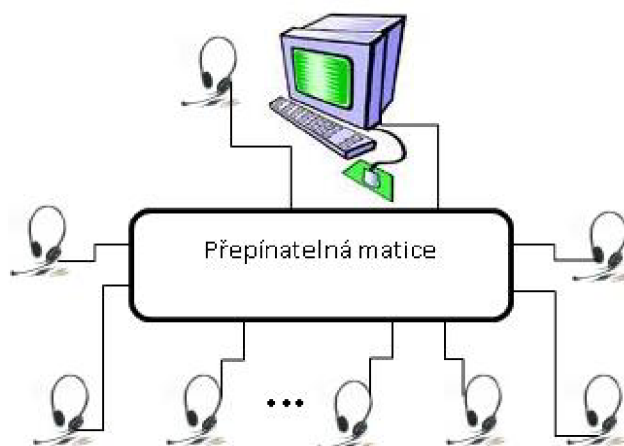
Volně šiřitelný software primárně určený pro komunikaci mezi hráči počítačových her. Základem je server označovaný Murmur na kterém lze vytvářet komunikační kanály. Klienti připojení do stejného kanálu se vzájemně slyší. Komunikační kanály lze také vzájemně spojovat.

Při využití Mumble [9] pro výuku jazyků by bylo možné vyučovat ve standardních počítačových laboratořích, přičemž vyučující by pracoval v roli správce Murmur serveru. Podle potřeby by mohl rozdělovat studenty do skupin, případně sloučit všechny do jedné skupiny. Základní výhodou tohoto řešení je cena. Neboť pokud škola vlastní počítačovou učebnu, pak ji stačí vybavit pouze standardními sluchátky s mikrofonem. Mumble [9] je zdarma a může být nainstalován třeba přímo na učitelském počítači. Nevýhodou je však to, že není určen pro výuku jazyků a proto ovládání a konfigurace serveru pro tyto účely není nijak zvlášť uživatelsky pohodlná.

1.2 Základní požadavky

Ve výše uvedených systémech jsou popsány jejich základní vlastnosti. Každý ze systémů má své charakteristické vlastnosti avšak společným prvkem je zajištění možnosti komunikace studentů ve dvojicích případně malých skupinách. Dalším požadavkem je možnost distribuovat zvukové záznamy studentům v rozumné kvalitě. Dále pak možnost vyučujícího odposlouchávat rozhovory studentů a kontrolovat, zda provádějí zadané cvičení správně.

Tato práci si bere za cíl vytvoření takového audio zařízení, které umožní propojení sluchátek do libovolných skupin. Sluchátka studentů by měla být připojena do přepínatelné matice a tato by měla být řízena prostřednictvím počítače. Tedy na rozdíl od řešení Robotel [8] a Mumble [9] zde stačí pouze jeden počítač. Řešení KDZ [7] sice nevyžaduje počítač žádný, avšak ovládací pult zabírá více místa než například notebook a přitom softwarové ovládání může být díky programovatelným schémátům pohodlnější než pomocí pultu. Také cena tohoto pultu je vyšší než cena běžného notebooku či stolního počítače.



Obr. 1.3: Blokové schéma řešení. Sluchátka zapojená do přepínatelné matice a ta je řízena prostřednictvím počítače.

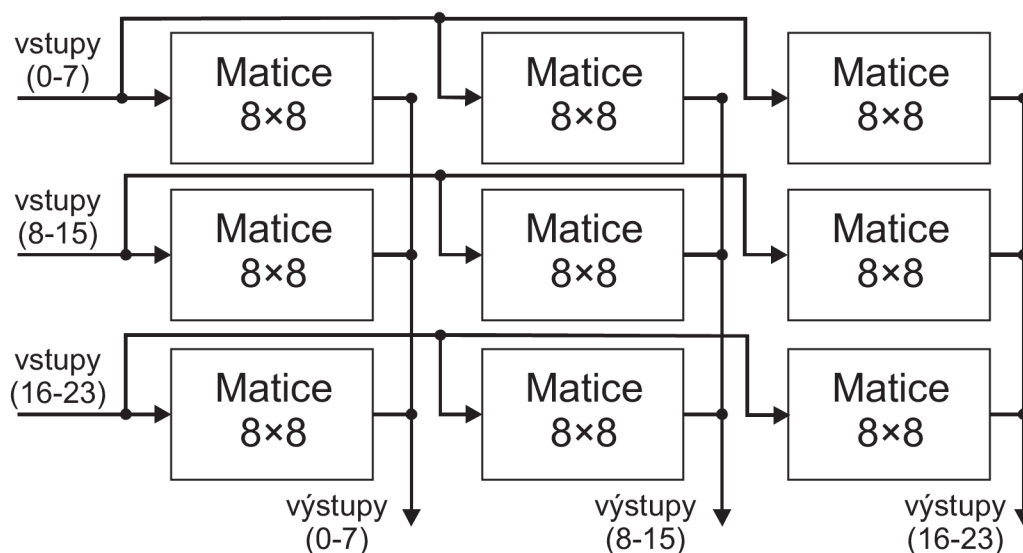
Předpokládá se 21 sluchátek připojených do zařízení. Jedny pro vyučujícího a dvacet studentských. Zařízení by se mělo k počítači připojovat prostřednictvím portu USB. Napájeno by mělo být z externího zdroje, neboť se při maximálním využití předpokládá spotřeba větší než 0,5A, na což by již napájení z USB nestačilo.

1.3 Analogové zpracování

Analogová forma zpracování signálu byla první uvažovanou variantou. Díky existenci programovatelných přepínatelných matic umožňujících propojit na výstup libovolný vstup je realizace komunikujících skupin velmi jednoduchá. Z hlediska zpracování signálu stačí k přepínatelné matici doplnit pouze předzesilovače zajišťující připojení mikrofonu sluchátek a koncové zesilovače poskytující dostatečný výkon pro připojení sluchátek. Koncové zesilovače také poskytují snadnou regulaci hlasitosti.

Pro řízení přepínatelné matice a ovládání hlasitosti koncových zesilovačů stačí jeden mikrokontrolér, který může navíc poskytnout i zprostředkování připojení přes USB do počítače. Tyto funkční bloky (integrované obvody) je zapotřebí doplnit o diskrétní součástky jako kondenzátory které nelze efektivně implementovat do čipu a odpory pro nastavení parametrů daného čipu.

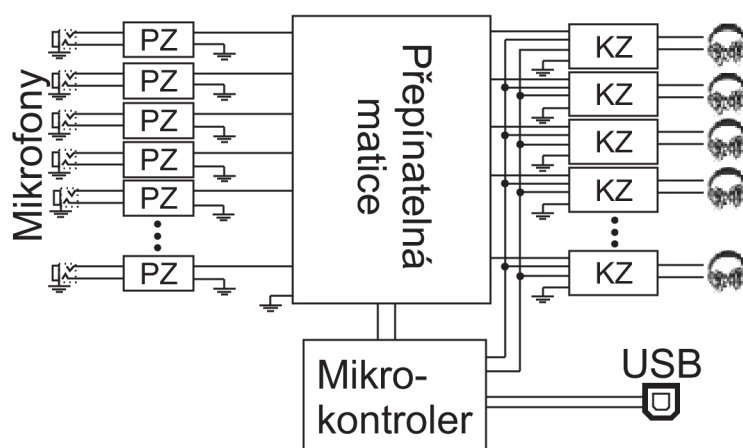
Ideální přepínatelná matice pro tento systém obsahuje 21 vstupů a 21 výstupů (21×21). Takovéto rozměry se však nevyrábí. Běžné jsou hodnoty odpovídající mocninám dvou. Nejbližší vyráběný rozměr je 32×32 . Není však vždy snadné sehnat požadovaný obvod, aniž by bylo nutno kupovat například 1000 kusů, přičemž cena takto rozměrné matice nejde v přepočtu pod 1000Kč. Je však možné požadovaný rozměr složit z menších matic například ze dvou 32×16 nebo ze čtyř 16×16 . Běžné jsou rozměry matic 8×8 , z devíti takových lze získat matici 24×24 , jak ukazuje obrázek 1.4.



Obr. 1.4: Vytvoření matice 24×24 pomocí devíti matic 8×8 .

1.3.1 Blokové schéma

Na obrázku 1.5 je vidět blokové schéma vnitřního zapojení analogové varianty zařízení. Mikrofony sluchátek jsou připojeny na vstupech předzesilovačů. Předpokládá se využití elektretových mikrofonů, které se nejčastěji u počítačových sluchátek vyskytují. Tyto mikrofony již signál částečně předzesilují (jinak by byl výrazně slabší než u dynamických mikrofonů). Hlavním úkolem předzesilovačů je připravit napájení těchto mikrofonů (jejich zesilovače) a signál zesílit (řádově dva až dvacetkrát).



Obr. 1.5: Blokové schéma analogového řešení. Všechny mikrofony jsou připojeny do předzesilovačů „PZ“. Signál pak pokračuje přes analogovou přepínatelnou matici na koncové zesilovače „KZ“.

Do přepínatelné matice vede z každého předzesilovače pouze jeden signál referencovaný vůči analogové zemi. Matice tento signál může upravit tak, aby mohl být přiveden na libovolný počet výstupů (podle počtu výstupů matice). Výstupy matice jsou vedeny na koncové zesilovače upravující výstupní výkon (hlasitost). Konfigurovatelné koncové zesilovače také obvykle disponují funkcí „mute“ umožňující ztlumit výstup bez změny nastavené hlasitosti. Výstupní výkon koncového zesilovače se předpokládá okolo 50mW při zátěži 16Ω nebo 32Ω . Což odpovídá běžným počítačovým sluchátkům.

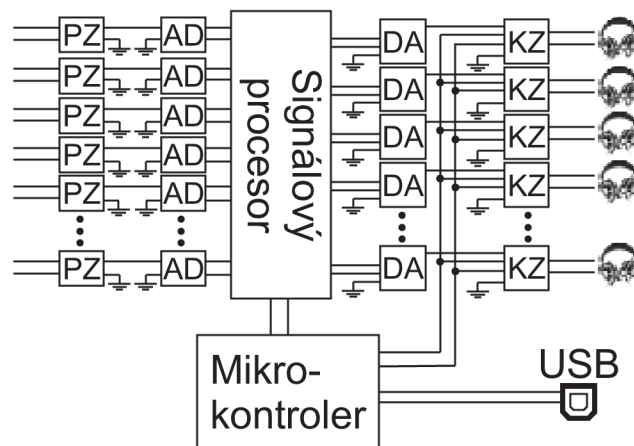
Mikrokontrolér řídí jak přepínatelnou matici, tak koncové zesilovače. Koncové zesilovače jsou často připojeny na sběrnici I²C (nebo TWI, což je prakticky stejná sběrnice, jen její název nepodléhá licenci firmy Philips). Konfigurovatelné zesilovače někdy disponují možností modifikovat svou adresu, podle které jsou identifikovány na sběrnici, avšak obvykle lze nastavit pouze 2 až 4 různé adresy. Vzhledem k povaze zařízení nevádí, když budou všechny zesilovače nastaveny stejně. Proto by mělo být možné všem nastavit stejnou adresu a ovládat všechny současně s využitím nízké

přenosové rychlosti. Pokud by se objevil požadavek na individuální řízení každého zesilovače zvlášť, bylo by to možno řešit pomocí multiplexeru, který by manipuloval s pinem „chip enable“ či adresním pinem na jednotlivých zesilovačích nebo na skupinách ve kterých by jednotlivé čipy byly rozlišeny různými adresami.

1.4 Digitální zpracování

Při digitálním zpracování signálu je vstup z mikrofону vzorkován a převáděn na číselnou hodnotu. Tím dochází k zavlečení digitalizačního šumu, avšak číselná hodnota může být pak přenášena prakticky na libovolnou vzdálenost bez ztráty informace. Číselnou reprezentaci pak může zpracovat klasický procesor případně specializovaný DSP. Zpracované hodnoty jsou pak převáděny zpět na odpovídající analogovou hodnotu a přivedeny do sluchátek. Zde dochází k dalšímu zkreslení signálu.

1.4.1 Základní blokové schéma



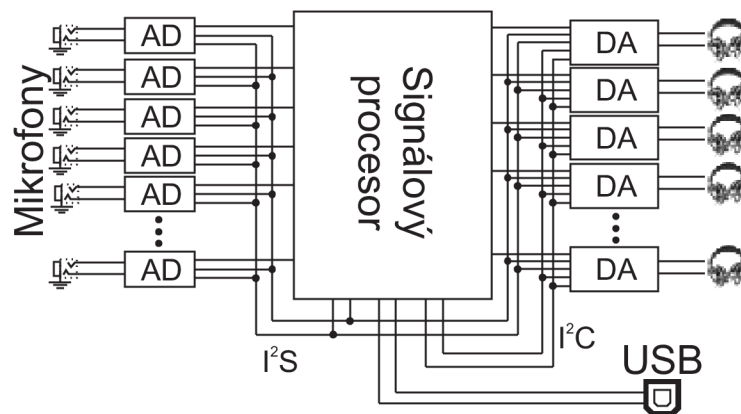
Obr. 1.6: Blokové schéma digitálního řešení. Mikrofony jsou připojeny do předzesilovačů „PZ“. Dále je signál digitalizován pomocí „AD“ a přiveden do signálového procesoru. Zpracovaná data se pak převedou na analogový signál v „DA“ a ten se zesílí v „KZ“.

Základní strukturu zařízení ukazuje obrázek 1.6, na kterém je vidět průběh digitálního zpracování signálu. Na vstupu se opět předpokládá elektretový mikrofón, jehož napájení a předzesílení zajistí stejný předzesilovač jaký je u analogové varianty. Takto posílený signál je veden do A/D převodníku ve kterém je signál vzorkován vzorkovací frekvencí f_{vz} 24kHz až 96kHz a převáděn na číselnou hodnotu, obvykle

s přesností 16 nebo 24 bitů. Získaná číselná hodnota je se stejnou vzorkovací frekvencí (respektive f_{vz} krát počet bitů vyšší) přenášena do signálového procesoru. V signálovém procesoru jsou vstupy z převodníků brány jako samostatné kanály, které se slučují podle nastavených skupin a sloučené se přivádějí na patřičné výstupy. Výstupy jsou se stejnou vzorkovací frekvencí jako vstupy přiváděny na D/A převodníky, které mají na výstupu již analogový signál. Získaný analogový signál se naposledy zesílí v koncových zesilovačích a je veden do sluchátek.

Hlavní nevýhodou tohoto řešení oproti analogovému je větší počet součástek. Na vstupu i výstupu je vždy jednak převodník a jednak zesilovač. To zvyšuje pořizovací cenu součástek i složitost celého obvodu. Také použití signálového procesoru je nutno podpořit vlastním softwarem. I když v případě použití DSP s podporou USB a I²C by bylo možno vynechat mikrokontroler a veškerý výkonný kód umístit do DSP.

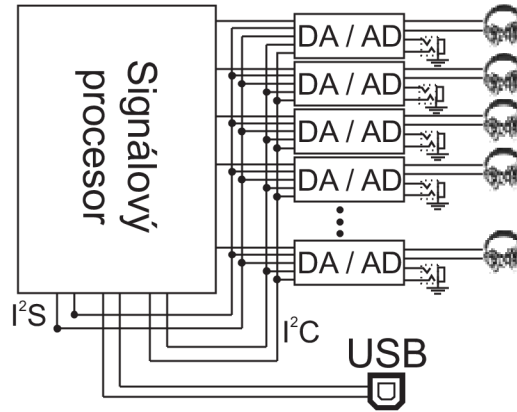
1.4.2 Zjednodušené blokové schéma



Obr. 1.7: Blokové schéma zjednodušeného digitálního řešení. Mikrofony jsou připojeny do specializovaných „AD“ převodníků odesílajících data přes I²S do signálového procesoru. Zpracovaná data se pak převedou na analogový signál ve specializovaných „DA“ převodnících připojených přímo do sluchátek.

Předchozí konstrukci lze zjednodušit využitím specializovaných A/D a D/A převodníků, jak je vidět na obrázku 1.7. Firmy jako například Maxim nebo Texas Instruments vyrábějí převodníky specializované pro připojení mikrofonů a sluchátek. Kombinují v sobě vlastnosti zesilovače i převodníku. Jejich vstupní/výstupní formát bývá přímo PCM přenášený po sběrnici I²S. Formát PCM představuje nekomprimovaná data kódovaná v druhém doplňku (pro záporná čísla) [6]. Sběrnice I²S je

obdoba sběrnice I²C pro přenos zvukových dat, ovšem bez adresování [6]. I tato sběrnice podléhá licenci firmy Philips.



Obr. 1.8: Použití obvodů Audio CODEC slučujících funkci „AD“ a „DA“ převodníků.

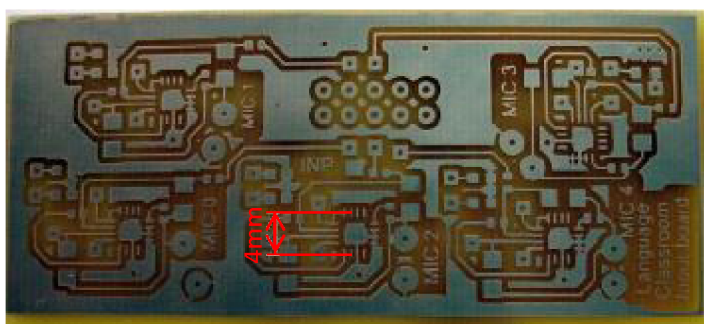
Při použití signálového procesoru (DSP) podporujícího sběrnici I²C (TWI) a připojení přes USB, je možno vynechat mikrokontrolér a veškerý výkonný kód umístit do DSP. Dále se také vyrábějí integrované obvody označované jako Audio CODEC. Tyto obvody v sobě slučují schopnosti A/D i D/A převodníku, čímž dále snižují celkovou složitost řešení. Řešení je vidět na obrázku 1.8. Takovéto uspořádání by již mohlo být výhodnější než popsané analogové řešení.

2 HARDWAROVÉ ZPRACOVÁNÍ

Pro otestování jednotlivých variant řešení byly vytvářeny pokusné desky plošných spojů obvykle pro každou testovanou část samostatně. Tedy například řídicí mikrokontrolér a napájení na jedné desce, testovaný audio kodek či zesilovač na samostatné desce. Díky tomu se při nalezení chyby nebo při změně konfigurace mohla vytvořit nově pouze deska konkrétní části (obvykle audio kodeku) a složitější procesorová část zůstala zachována. Celkově bylo vyrobeno okolo třiceti různě velkých desek plošných spojů.

Pro návrh byl použit program Eagle 5.11.0 [20], který ve své volné verzi umožňuje vytvoření desky o rozměrech 8 cm krát 10 cm. Toto rozměrové omezení však díky rozdělení na několik menších desek nepředstavovalo zásadní problém. Přesto, že program obsahuje relativně velkou knihovnu součástek, bylo potřeba většinu integrovaných obvodů nakreslit vlastními silami na základě datasheetů od výrobce. V podstatě lze říci, že Eagle obsahoval pouze mikrokontrolér AT91SAM7X [10]. Dále pak DC/DC měnič MCP1603T [21] měl schéma dostupné na Farnellu [22]. Ostatní obvody bylo potřeba nakreslit. Plošné spoje byly navrhovány jako oboustranné, neboť většinu zapojení by nebylo možno rozumně jednostranně navrhnout se součástkami pro povrchovou montáž, ani při použití většího počtu nulových odporů.

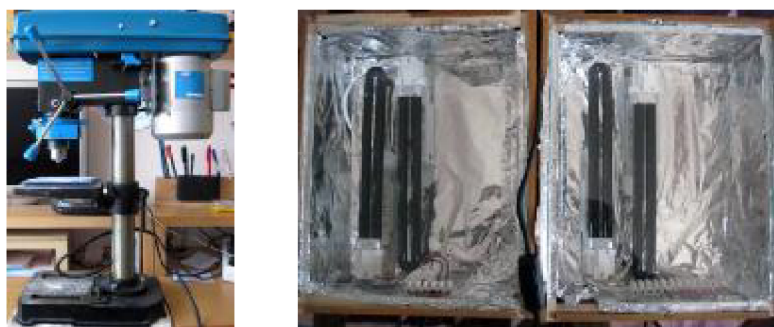
Eagle také disponuje funkcí Autorouter pro automatické propojení součástek na desce plošného spoje, která však nebyla prakticky využitelná. Pro jednoduchá zapojení ji nemá cenu ani zapínat a u složitějších dokáže propojit jen zhruba polovinu spojů. Byl proveden test, kdy u ručně navržené desky s mikrokontrolérem 2.34 byly odstraněny všechny cesty a zapnut Autorouter. Dokázal propojit asi jen 41 procent spojů i při velmi jemné mřížce a značném počtu povolených prokůvů.



Obr. 2.1: Ukázka vyleptaného plošného spoje. Stále s vrstvou fotorezistu.

Navržené plošné spoje byly vyráběny v laboratorních podmínkách tzv. fotocestou. Byla zakoupena oboustranná deska pro plošné spoje již s fotocitlivou vrstvou.

Pro osvit byl vyroben přípravek ve tvaru dvou dřevěných bedniček, přibližně o rozměrech stánky A4, zevnitř obložených alobalem. Ukázány jsou v pravé části obrázku 2.2. Do každé bedničky byly vloženy dvě ultrafialové zářivky o výkonu 11 W. Na vrchní osvitové straně je umístěno sklo, na které se pokládá deska pro plošný spoj. Druhá bednička se položí na plošný spoj svrchu, tím se osvítili obě strany současně. Masky pro osvit byly vytvářeny vytisknutím navrženého spoje na průhlednou fólii a to ve dvou kopiích. Obě kopie se pak položily přes sebe, slícovaly a zafixovali izolepou. Dvojitá maska pak již byla dostatečně neprůsvitná a nedocházelo k jejímu prosvícení. Kvalitního výsledku u jemných linek lze dosáhnout pouze při dokonalém slícování (do jedné desetiny milimetru) obou masek. Doba osvitů byla přibližně 15 minut. Poté již následovalo odleptání fotorezistu a posléze v druhé fázi i odleptání mědi. Dařilo se takto vytvářet spoje pro součástky s roztečí pinů 0,5 mm, tedy 0,2 mm tloušťka cesty a 0,3 mm mezera mezi cestami, což naznačuje ukázka na obrázku 2.1. Tento limit je dán hlavně kvalitou laserové tiskárny.



Obr. 2.2: Použitá stolní vrtačka a osvitové bedničky s UV zářivkami.

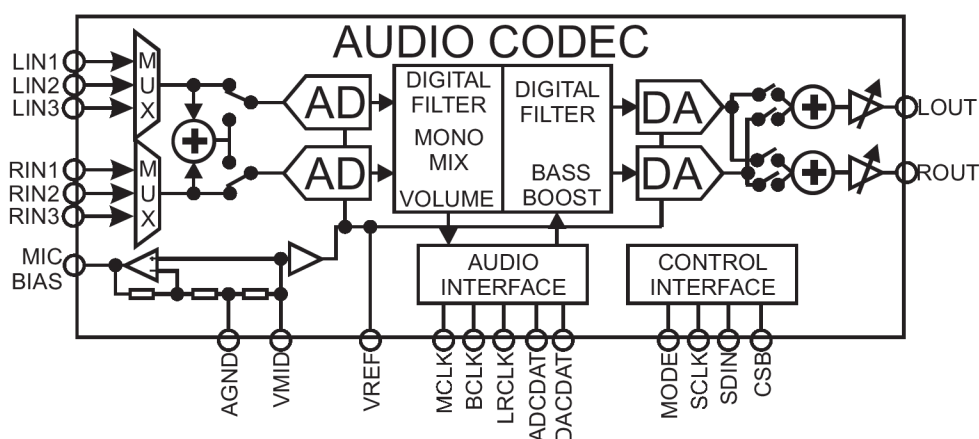
Po vyleptání spoje následovalo provrtání děr prokovů a konektorů. Vrtání probíhalo na malé stolní vrtačce. Při osazování součástek s pouzdrem TQFN, které nemá vývody, se využívalo metody přetavení pomocí horkovzdušné pistole. Používaný cín byl ve formě pasty a na spoj se nanášel pomocí injekční stříkačky. Pro pájení ostatních součástek byla používána převážně mikro páječka.

2.1 Digitální řešení

Předmětem této práce je vyzkoušení možností digitálních audio kodeků. Analogové řešení bylo provedeno v projektu, na nějž tato práce navazuje.

2.1.1 Audio kodek

Základním prvkem použitým v digitálním řešení měl být audio kodek slučující funkce AD a DA převodníku. Digitalizovaná data zasílá po sběrnici pro další zpracování signálovým procesorem či jiným zařízením. Současně s vysíláním digitalizovaných dat přijímá i data určená pro převod zpět na analogovou hodnotu. Pro tento přenos se nejčastěji používají formáty I²S, Left justified, Right justified a DSP / voice. Kodek může také provádět filtrování signálu, úpravu jeho hlasitosti či míchání s jiným signálem.



Obr. 2.3: Zjednodušené schéma audio kodeku od firmy Wolfson.

Obrázek 2.3 zobrazuje zjednodušený blokový model dvoukanalového audio kodeku. Na obrázku jsou pro jednoduchost vynechány některé prvky, jako například předzesilovač (PGA), diferenční vstup multiplexeru, MONO výstup nebo překlenutí digitální části (bypass). Jsou zde však zdůrazněny následující hlavní části. Vstupní multiplexer (MUX) vybírající, v tomto případě, jeden ze třech vstupů. Vstupní analogový směšovač umožňující připojit na A/D převodník MONO vstup. Dva A/D převodníky, obvykle typu sigma delta, zajišťující digitalizaci vstupu. Digitální část obvodu zajišťující digitální zpracování zvuku (filtrování, hlasitost, směšování). Rozhraní (audio interface) pro odesílání a příjem digitalizovaného zvuku zasílající digitalizovaný zvuk do externího zařízení (obvykle DSP) pro další zpracování a současně přijímající zpracovaný zvuk pro D/A převodníky. Dva D/A převodníky vytvářející analogový výstup. Výstupní analogový směšovač, z něž putuje signál do výstupních zesilovačů. Pro připojení elektretových mikrofónů, které vyžadují napájení, slouží výstup „MIC BIAS“. Celý obvod je řízen prostřednictvím ovládacího rozhraní, které je obvykle sériové, dvou nebo tří drátové.

Napájení obvodu bývá nesymetrické, obvykle podporující rozsah 1,8 V až 3,3 V. Často je odděleno napájení analogové a digitální části obvodu pro minimalizaci přenosu šumu vznikajícího v digitální části obvodu na analogovou část.

Činnost obvodu je taktována systémovými hodinami, které jsou přiváděny na vstup MCLK. Tyto hodiny se používají pro činnost převodníků a odvíjí se od nich i přenos dat po zvukovém rozhraní. Běžná hodnota je okolo 13 MHz, ovšem obvody lze obvykle konfigurovat pro frekvence od 10 MHz někdy až do 100 MHz. Pro správnou činnost je potřeba dodržet vhodný poměr MCLK a vzorkovací frekvence dané vstupem LRCLK. Konkrétní hodnota poměru se u různých obvodů liší, případně podporují několik různých hodnot, ovšem je potřeba dodržet nastavený poměr co nejpřesněji. K tomuto účelu bývají obvody vybaveny fázovým závěsem (PLL) násobícím frekvenci MCLK. Takto získaná frekvence se pak dělí pro získání vhodného poměru k LRCLK.

Třetími hodinami vstupujícími do, případně vystupujícími z, obvodu jsou hodiny přenosu zvukových dat BCLK. Frekvence těchto hodin se odvíjí od vzorkovací frekvence LRCLK a počtu přenášených bitů. Data se přenášejí po pinech ADCDAT (výstup z A/D převodníku) a DACDAT (vstup do D/A převodníku). Obvody obvykle mohou pracovat v režimu master nebo slave. Pokud pracují jako slave jsou všechny hodinové signály vstupní, pokud pracují jako master, je vstupem pouze MCLK. Vzorkovací frekvence LRCLK je výstupem, který obvod generuje podle nastaveného poměru z MCLK. Hodiny přenosu dat BCLK vysílá obvod s frekvencí odvozenou od LRCLK a nastaveného počtu přenášených bitů. Výhodou master režimu je to, že obvod zajistí správné poměry a sfázování všech hodin i přenášených dat.

2.1.2 A/D převodník typu sigma delta

Převodníky A/D převádějí analogovou hodnotu na svém vstupu na její digitální reprezentaci. Digitální reprezentace je vždy úměrná referenčnímu napětí, tedy výstupní digitální hodnota 5 nemusí znamenat 5 V (a obvykle také neznamená). Převodníky mají vždy jen omezený rozsah vstupního napětí a hodnoty nad nebo pod tento rozsah již nejsou správně vyhodnoceny. Na výstupu v takovém případě bývá maximální či minimální hodnota. Vstupní dynamický rozsah je rozdělen na $M + 1$ intervalů, kde $M = 2^N$ přičemž N udává počet bitů výstupní digitální hodnoty. Maximální výstupní hodnota pak odpovídá horní hranici dynamického rozsahu, minimální hodnota představuje naopak spodní hranici.

Formát výstupní digitální hodnoty může být také různý. Může se jednat o klasický binární kód, binární kód ve druhém doplňku (záporná čísla) nebo třeba Grayův kód. Ze zmíněných se nejméně využívá Grayův kód, neboť při následném softwa-

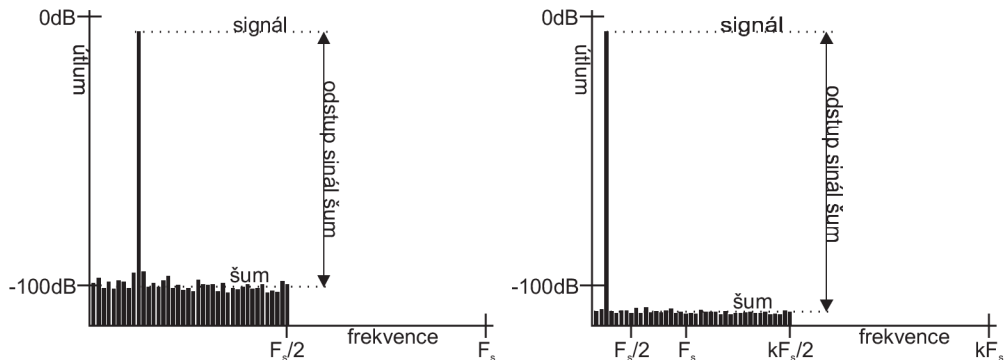
rovém zpracování hodnot se předpokládá binární kód a je tedy potřeba vstupní hodnotu v Grayově kódu převést na binární formát. Pokud A/D převodník využívá interně Grayův kód, často jej hardwarově transformuje na binární a k dalšímu zpracování již předává binární hodnotu. Při zpracování zvuku se nejčastěji využívá binární hodnota ve druhém doplňku, která reprezentuje kladná i záporná čísla. Transformace mezi kladnou a zápornou hodnotou se provádí negací všech bitů (první doplněk) a přičtením jedničky (druhý doplněk). Binární hodnota 0 pak může, podle formátu, reprezentovat buď spodní hranici dynamického rozsahu (binární kód) nebo jeho střední hodnotu (druhý doplněk). Pro digitální reprezentaci zvukového signálu se využívá druhý doplněk, neboť zvukový signál kmitá okolo své střední hodnoty.

Při digitalizaci zvuku vzniká kvantizační šum, který je vcelku rovnoměrně rozptřen v celém frekvenčním rozsahu. Poměr signálu a šumu (SNR) je jedním z klíčových hodnotících kritérií kvality A/D převodníků. Obvykle se vyjadřuje v decibelech podle vztahu 2.1.

$$\text{SNR} = 20 \log_{10} \left(\frac{\text{signál}}{\text{šum}} \right) \quad (2.1)$$

Signálem uvedeným v 2.1 se míní střední hodnota užitečného signálu a šumem střední hodnota šumu. Pro N bitový A/D převodník na jehož vstupu je harmonický signál platí vztah 2.2, kde q představuje váhu nejnižšího bitu [2].

$$\text{SNR} = 20 \log_{10} \left(\frac{q2^N / 2\sqrt{2}}{q/\sqrt{12}} \right) = 6,02N + 1,76 \text{ dB} \quad (2.2)$$

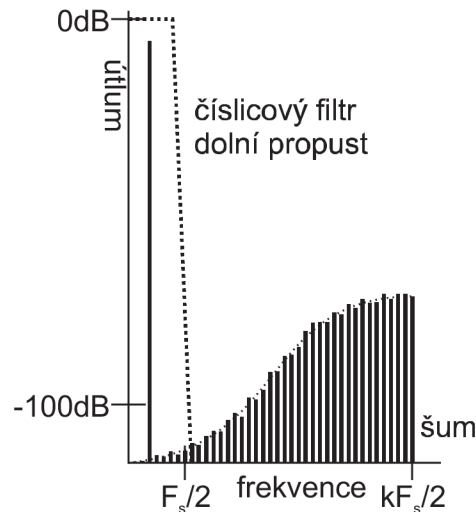


Obr. 2.4: Snížení střední hodnoty kvantizačního šumu při zvýšení vzorkovací frekvence [3].

Protože se šum projevuje negativně na kvalitě výstupu, je snaha jej co nejvíce potlačit. Zvýšením vzorkovací frekvence se šum rozptře na větší frekvenční spektrum a tím klesne jeho střední hodnota jak je vidět na obrázku 2.4. Tomuto násobení vzorkovací frekvence se říká převzorkování (oversampling). Používají se celočíselné

násobky označované jako faktor převzorkování k . Pro snížení střední hodnoty šumu o 6 dB, což podle 2.2 odpovídá zvýšení rozlišení o jeden bit, je potřeba faktor převzorkování $k = 4$. Obecně tedy pro zvýšení rozlišení o N bitů je potřeba zvýšit faktor k podle vztahu $k = k \times 2^{2N}$. Jestliže máme čtyřbitový převodník s využitím násobícího faktoru $k = 24$, tak pro pětibitový převodník by bylo potřeba zvýšit násobící faktor na $k = 24 \times 2^{2 \times 1} = 96$. Pro získání šestnáctibitového převodníku by však již bylo potřeba $k = 24 \times 2^{2 \times 12} = 402653184$ [3]. Pokud základní vzorkovací frekvence byla $f_{vz} = 1$ kHz, čtyřbitový převodník pracoval s převzorkováním na frekvenci $f_{vz} = 24$ kHz, tak šestnáctibitový převodník by musel pracovat na frekvenci $f_{vz} = 400$ GHz. Je tedy zřejmé, že pouhým zvyšováním faktoru převzorkování nelze docílit vyšších rozlišení.

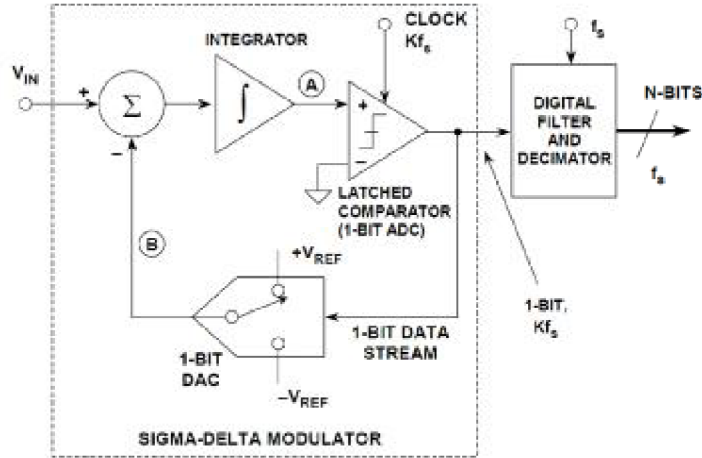
Převodníky sigma delta (Σ - Δ) využívají kromě převzorkování ještě formování šumu spolu s číslicovým filtrem. Modulátor v Σ - Δ převodníku pracuje jako filtr typu dolní propust pro užitečný signál a současně jako filtr typu horní propust pro kvantizační šum [2]. Obrázek 2.5 naznačuje, jakým způsobem formuje Σ - Δ modulátor kvantizační šum, dále je zde vidět charakteristika číslicového filtru typu dolní propust který utlumí velkou část šumu nacházející nad snímaným pásmem. Hladina šumu na nižších frekvencích (ve snímaném frekvenčním pásmu) je potlačena, zatímco na vyšších frekvencích je šum posílen.



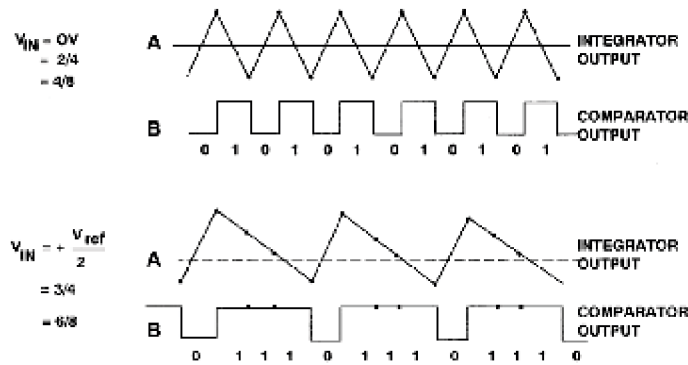
Obr. 2.5: Formování kvantizačního šumu Σ - Δ modulátorem [2].

Princip činnosti převodníku Σ - Δ je vidět na obrázku 2.6. Výstup integrátoru kolísá okolo měřeného napětí. Tato hodnota je přivedena na jednobitový A/D převodník (což je komparátor), který hodnotu porovnává se střední hodnotou dynamického

rozsahu (V_{GND}) a generuje výstup 1 pro hodnotu nad V_{GND} nebo 0 pro hodnotu pod V_{GND} . Vzniklý binární tok je přiváděn do číslicového filtru a současně na jednobitový D/A převodník. D/A převodník převádí vstupní digitální úroveň napětí na horní nebo dolní hranici dynamického rozsahu. Výstup D/A převodníku je přiveden na rozdílový zesilovač zesilující rozdíl mezi měřeným napětím V_{IN} a výstupem D/A převodníku v uzlu B. Získaný rozdíl zvyšuje či snižuje hodnotu v integrátoru.



Obr. 2.6: Blokové schéma AD převodníku typu Σ - Δ [2].

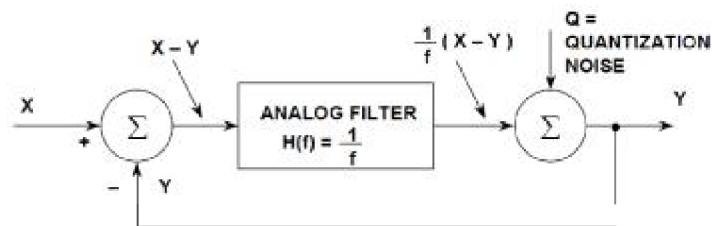


Obr. 2.7: Průběhy napětí na výstupu integrátoru a komparátoru. Nahoře pro vstup uprostřed dynamického rozsahu (V_{GND}), dole pro vstup ve třech čtvrtinách dynamického rozsahu [2].

Binární tok proudící z jednobitového A/D převodníku do číslicového filtru má poměr jedniček a nul úměrný měřenému napětí, jak je vidět na obrázku 2.7. Pokud bychom připojili na tento bitový proud čítač, pak po načtení 2^N vzorků by

čítač obsahoval digitalizovanou hodnotu. Takto získávané hodnoty by však obsahovaly i veškerý šum a rychlost získávání převedených hodnot by byla pro audiosignál prakticky nepoužitelná.

Princip formování šumu lze ukázat ve frekvenční oblasti na obrázku 2.8. Integrátor byl nahrazen svou přenosovou funkcí, jednobitový A/D převodník přidává k výstupu kvantizační šum Q . Výstupní hodnotu Y pak lze vyjádřit vztahem 2.3. Ten vyjadřuje že hodnota výstupu je odečtena od aktuální hodnoty vstupu, vynásobena přenosovou funkcí integrátoru a k výsledku je přičten kvantizační šum. Tento vztah lze upravit na formát 2.4, jež odděluje signálovou a šumovou část. Ze vztahu je patrné, že při nulové frekvenci bude na výstupu pouze hodnota vstupu, při vysokých frekvencích bude naopak dominantní šum. Limitně se amplituda signálu blíží k nule, hodnota šumu jde k Q . Pro signál se Σ - Δ modulátor chová jako filtr typu dolní propust a pro šum naopak jako filtr typu horní propust. Charakteristika byla ukázána na obrázku 2.5.



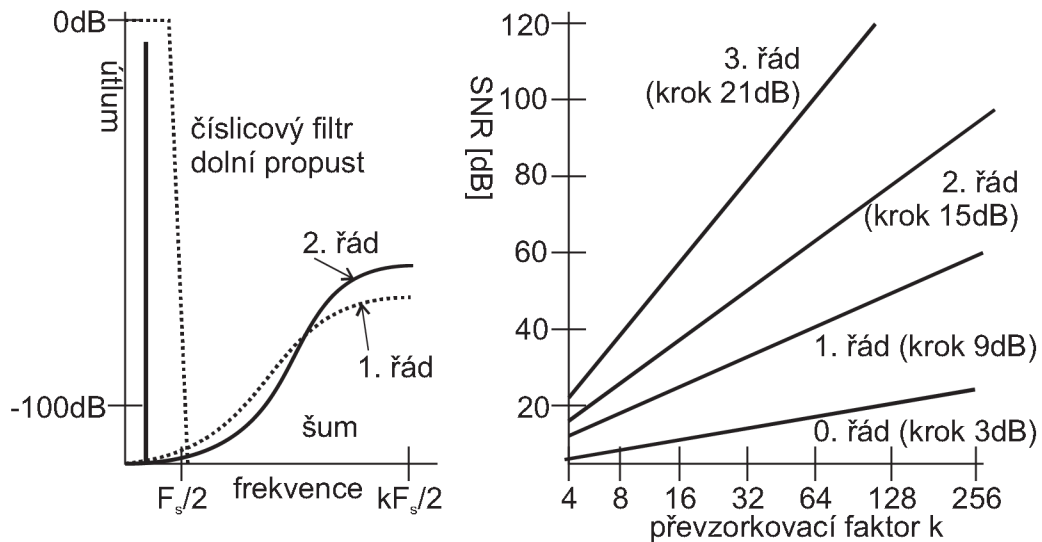
Obr. 2.8: Modulátor Σ - Δ ve frekvenční oblasti [2].

$$Y = (X - Y) \frac{1}{f} + Q \quad (2.3)$$

$$Y = \frac{X}{f + 1} + \frac{Qf}{f + 1} \quad (2.4)$$

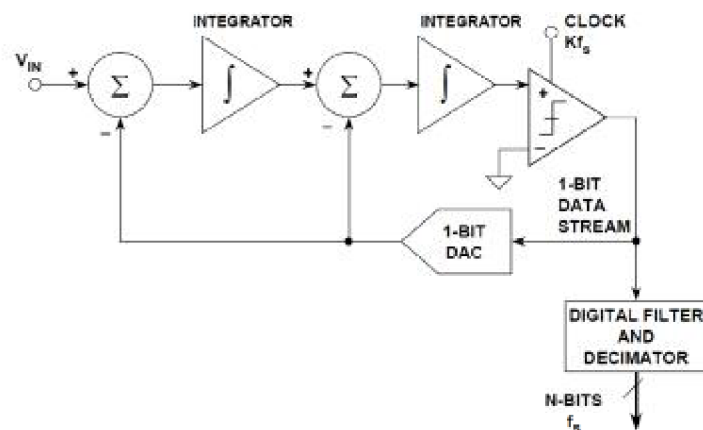
Doposud byl zmíněn Σ - Δ modulátor pouze prvního řádu, ovšem lepšího formování šumu lze dosáhnout zvýšením řádu modulátoru. Obrázek 2.9 ukazuje rozdíl tvaru šumové charakteristiky pro modulátor prvního a druhého řádu. Při stejném faktoru převzorkování lze vyšším řádem modulátoru dosáhnout nižší hladiny šumu ve snímaném frekvenčním pásmu. Jakého útlumu při konkrétním převzorkovacím faktoru lze dosáhnout s použitím kterého řádu modulátoru ukazuje pravá část obrázku. Filtr nultého řádu (bez použití modulátoru) dosahuje zlepšení SNR o 3 dB s každým zdvojnásobením převzorkovacího faktoru. Převodník prvního řádu zlepšuje SNR o 9 dB oproti nultému řádu, tedy o 6 dB více. Každý další řád přidává dalších 6 dB. Jak bylo zmíněno výše podle rovnice 2.2 je u nultého řádu potřeba čtyřikrát

zvýšit k pro získání dalšího efektivního bitu převodníku. Zatímco u druhého řádu takto získáme již 5 bitů. Zde je třeba poznamenat, že vyšší řád než druhý již nemá tak lineární charakteristiku a může vykazovat nestabilitu při určitých hodnotách vstupu. Tu je však možno pomocí DSP rozpoznat a kompenzovat [2].



Obr. 2.9: Formování kvantizačního šumu modulátorem prvního a druhého řádu (vlevo). Zlepšení SNR v závislosti na převzorkovacím faktoru a řádu Σ - Δ modulátoru (vpravo) [2].

Realizace Σ - Δ modulátoru druhého řádu je ukázána na obrázku 2.10. Jedná se o přidání druhého integrátoru, který šum znovu upraví stejným způsobem.



Obr. 2.10: Σ - Δ modulátor druhého řádu [2].

Ve vztahu 2.2 bylo ukázáno, že pro každý další efektivní bit převodníku je potřeba zlepšit SNR o 6 dB. Také tento vztah lze přepsat do formy 2.5, která vyjadřuje počet efektivních bitů převodníku s využitím známé hodnoty SNR.

$$\text{ENOB} = \frac{\text{SNR} - 1,76 \text{ dB}}{6,02 \text{ dB}} \quad (2.5)$$

Jestliže tedy máme 24 bitový převodník s SNR 100 dB, což je běžná hodnota, dosazením do 2.5 zjistíme, že efektivní počet bitů bez dalších úprav je pouze 16,3.

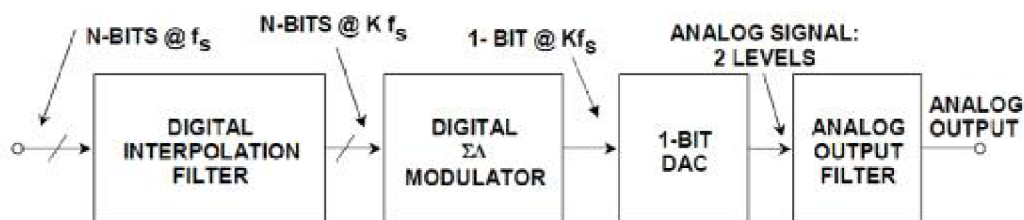
Ve výše uvedeném textu se vždy za Σ - Δ modulátorem vyskytoval jednobitový A/D převodník a ve zpětné vazbě jednobitový D/A převodník. Používají se i řešení obsahující vícebitové převodníky. Jako A/D převodník se používá paralelní (jednokrokový či bleskový) převodník generující na výstupu teplotněrný kód. Vícebitovými převodníky lze získat vyšší dynamický rozsah při stejném převzorkovacím faktoru a řádu modulátoru. Také se usnadňuje stabilizace modulátorů vyšších řádů. Hlavní nevýhodou je však závislost na linearitě použitého D/A převodníku. Je nutno provádět ladění prostřednictvím laserového paprsku. Toto je velmi nešikovné při implementaci převodníku na jednom čipu se smíšenými signály kde na D/A převodník působí další rušivé vlivy.

2.1.3 DA převodník sigma delta

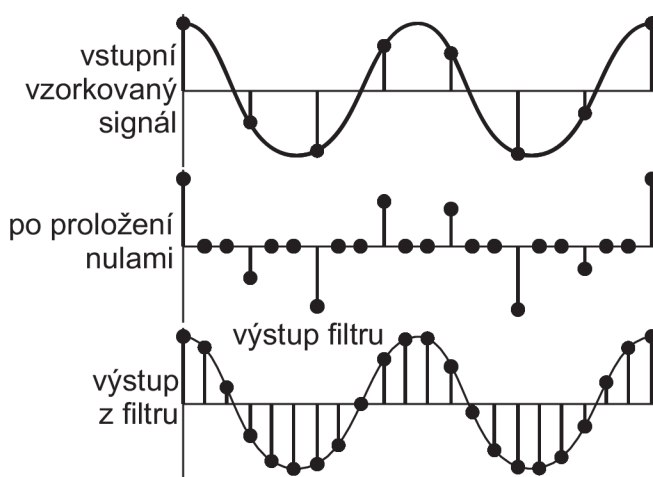
Převodníky D/A typu Σ - Δ využívají stejného principu jako převodníky A/D. Základem je opět Σ - Δ modulátor formující kvantizační šum pracující s k násobně vyšší frekvencí než s jakou jdou vstupní data. Na rozdíl od A/D převodníku je D/A převodník převážně digitální. Blokové schéma je ukázáno na obrázku 2.11. Nejprve jdou vstupní data do prokládacího filtru, který vloží za každý vstupní vzorek k nulových vzorků. Digitální Σ - Δ modulátor opět pracuje jako filtr typu dolní propust pro přenášená data a jako horní propust pro šum. Výstupem Σ - Δ modulátoru je již jednobitový proud o frekvenci $k f_{vz}$. Jednobitový převodník převádí digitální úrovně jedniček a nul na horní, respektive spodní úroveň dynamického rozsahu. Na konci je, tentokrát již analogový, filtr typu dolní propust. Díky vysoké vstupní frekvenci se může jednat pouze o jednoduchý filtr prvního řádu, což je jedna z výhod D/A převodníku Σ - Δ . Další výhodou je jeho schopnost pracovat v zarušeném prostředí, kdy se na jednom čipu vyskytují různé typy signálů.

Na obrázku 2.12 je vidět průběh prokládání vstupního signálu. Faktor převzorkování k je v tomto případě 3. Vstupní signál je rozšířen vložением dvou nul za každý vstupní vzorek. Takto vzniklé vzorky putují přes filtr typu dolní propust a výsledný signál má třikrát zvýšenou vzorkovací frekvenci [5].

Stejně jako u A/D převodníků, je i zde možno nahradit interní jednobitové převodníky za vícebitové.



Obr. 2.11: D/A převodník typu Σ - Δ [2].

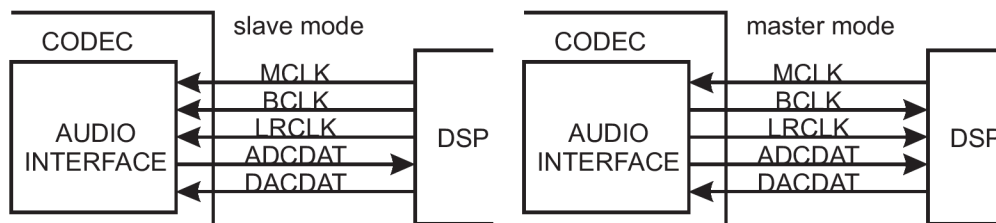


Obr. 2.12: Proložení vstupního signálu nulami ($k = 3$) a jeho následná filtrace [5].

2.1.4 Formáty přenosu dat

Digitalizovaný zvuk se mezi zařízeními přenáší s použitím různých formátů. Přenášená data obvykle reprezentují zvuk ve formátu PCM představující číselné hodnoty jednotlivých vzorků, ale firmy Philips a Sony přišli s formátem Direct-Stream Digital DSD. Tento formát přenáší přímo bitový proud získaný Σ - Δ modulátorem. Tím odpadá konverze na číselnou hodnotu v A/D i D/A převodníku. Ale pro zpracování v signálovém procesoru je takový formát poněkud neintuitivní, proto se většinou používá PCM.

V dalších sekcích budou popsány formáty přenosu PCM vzorků, které jsou nejčastěji podporovány v audio kodecích. Všechny popisované formáty jsou si podobné, přenášejí stereo signál formou časového multiplexu (TDM) a pro přenos využívají čtyř linek. Jedná se o linku s daty z A/D převodníku ADCDAT, linku s daty do D/A převodníku DACDAT, hodiny přenosu BCLK a přepínání mezi levým a pravým kanálem LRCLK.

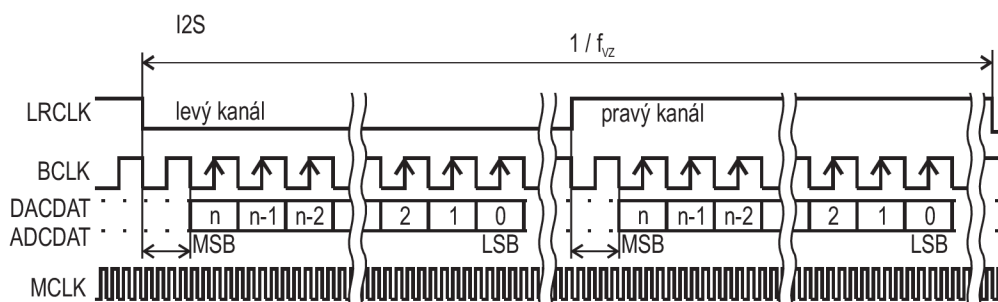


Obr. 2.13: Směry signálů zvukového rozhraní. Vlevo je audio kodek v režimu slave a všechny hodiny přijímá, vpravo je kodek v režimu master a hodiny BCLK a LRCLK generuje.

I²S

Formát I²S pochází od firmy Philips Electronics, jeho název je odvozen z Inter-IC Sound. Přenáší dvoukanalový (stereo) signál. Po sestupné hraně hodin LRCLK následují data levého kanálu, po náběžné hraně následuje pravý kanál. Vyznačuje se tím, že první datový bit přichází až v druhém hodinovém taktu BCLK. Nejprve se přenáší nejvýznamnější bit (MSB) a za ním následuje zbylých $n - 1$ datových bitů. Hodnota n je určena buď počtem bitů převodníku, nebo nastavením. Obvyklé hodnoty pro 24 bitové převodníky jsou 24, 20 a 16.

Mezi posledním datovým bitem (LSB) a následující hranou hodin LRCLK může uběhnout několik cyklů bitových hodin BCLK. Tento počet závisí na zvolené velikosti rámce, přípustná je i hodnota 0, kdy bezprostředně za posledním datovým bitem následuje další hrana LRCLK. Pokud je kodek v režimu master může mít pevně stanovenou frekvenci LRCLK například na 64 taktů hodin BCLK. Pokud se tedy přenáší 24 datových bitů pro každý kanál, bude za posledním bitem vždy zbytek do 32, tedy 8 prázdných taktů BCLK.

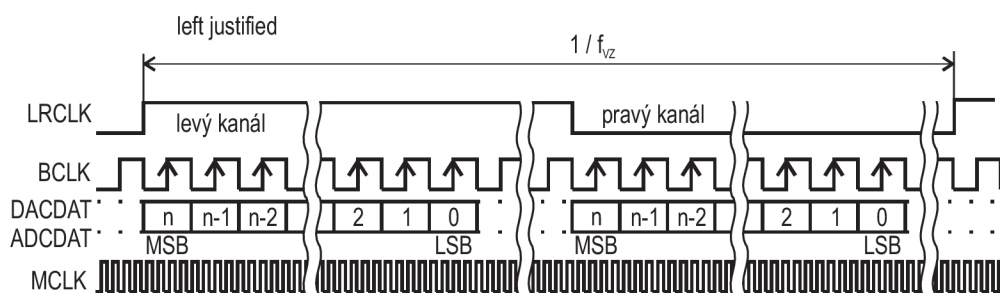


Obr. 2.14: Formát přenosového rámce I²S. Data se vzorkují s druhou náběžnou hranou BCLK po hraně LRCLK.

Časový diagram průběhu přenosu je vidět na obrázku 2.14. Hodiny LRCLK vybírají levý a pravý kanál a určují vzorkovací frekvenci. Frekvence hodin BCLK je celočíselným násobkem frekvence LRCLK podle velikosti rámce (například $LRCLK = 48BCLK$). Datové signály ADCDAT a DACDAT mají stejné časování, proto jsou znázorněny dohromady jako jeden signál. Změna hodnoty nastává při sestupné hraně hodin BCLK a vzorkovány jsou současně s náběžnou hranou BCLK. Signál ADCDAT vysílá vždy audio kodek, signál DACDAT vysílá DSP (nebo jiný obvod, k němuž je kodek připojen). Hodiny MCLK jsou základní systémové hodiny vstupující do A/D i D/A převodníků také jsou podle nich taktovány číslicové filtry. Frekvence MCLK se odvíjí od faktoru převzorkování převodníků a bývá 128, 256 či 512 krát větší než frekvence LRCLK.

Left justified

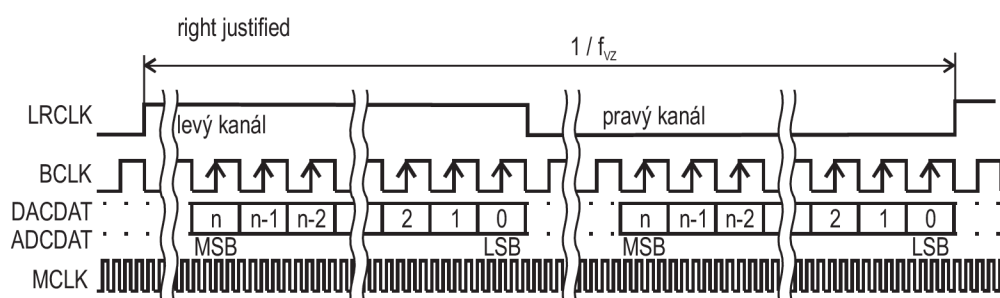
Uspořádání left justified je velmi podobné formátu I²S. Rozdíl je hlavně v tom, že první datový bit je vzorkován už při první náběžné hraně hodin BCLK následující za hranou LRCLK. Také jsou invertovány hodiny LRCLK, tedy levý kanál je přenášen po náběžné hraně a pravý kanál po sestupné hraně LRCLK. Data každého kanálu (levého i pravého) jsou zarovnána k levé straně poloviny rámce vyhrazené pro tento kanál. Pravděpodobně proto je tento formát označován jako left justified. Data jsou vysílána od nejvýznamnějšího bitu (MSB). Výhodou tohoto uspořádání je, že slave zařízení nemusí znát velikost rámce, pouze vždy čeká na hranu LRCLK a od ní načte / vyšle tolik bitů, kolik potřebuje. Pokud například kodek vysílá 24 datových bitů ale efektivní počet bitů (ENOB) je pouze 16, může zařízení přecíst jen prvních 16 nejvýznamnějších bitů a poté čekat na další hranu LRCLK.



Obr. 2.15: Formát přenosového rámce Left justified. Data se vzorkují s první náběžnou hranou BCLK po hraně LRCLK.

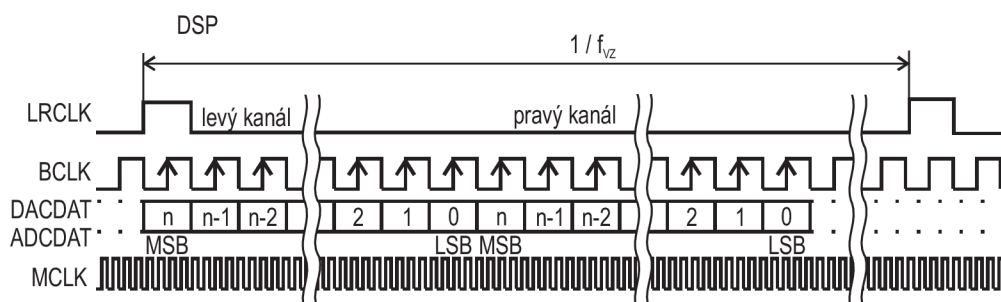
Right justified

Right justified formát se od Left justified liší pouze umístěním dat uvnitř datového rámce. V tomto formátu končí poslední datový bit kanálu (levého nebo pravého) těsně před následující hranou hodin LRCLK. Toto je do značné míry nevýhodné v tom, že přijímající zařízení musí znát a správně interpretovat délku přenášeného rámce i délku dat (datového slova). Po přenosu předchozího kanálu, který končí na začátku dalšího kanálu, musí zařízení počkat patřičný počet period hodin BCLK než začne vysílat / přijímat další kanál. Časový harmonogram je vidět na obrázku 2.16.



Obr. 2.16: Formát přenosového rámce Right justified. Nejméně významný bit (LSB) končí těsně před následující hranou hodin LRCLK.

DSP / voice



Obr. 2.17: Formát přenosového rámce DSP / voice v módu B. Hodiny LRCLK jsou posílány jako puls o délce 1 cyklus BCLK. Za ním následují data levého a vzápětí pravého kanálu.

Formát označovaný někde jako DSP (Wolfson, Intersil), jinde jako Voice (Maxim) mění hodiny LRCLK na startovací impuls délky 1 cyklus BCLK. Po tomto impulsu následují data levého kanálu a bezprostředně za ním data pravého kanálu. Formát existuje v různých mutacích. Mutace označované A a B mění pozici MSB vůči hranám startovacího impulsu. V módu A začíná MSB za sestupnou hranou startovacího impulsu (při první následující náběžné hraně BCLK). V módu B začínají data již za náběžnou hranou startovacího impulsu. Mohou se vyskytovat i varianty vzorkující data při sestupné hraně hodin BCLK. Ukázka časového harmonogramu je na obrázku 2.17. Jedná se o mód B.

2.1.5 Testované obvody

Pro otestování možností využití digitálního řešení byly vybrány čtyři audio kodeky. První z nich pochází od firmy Maxim Integrated Products, zbylé tři do firmy Wolfson. Pro každý z nich byla navržena samostatná deska plošného spoje obsahující krom samotného kodeku ještě konektory pro připojení sluchátek a pájecí plošky pro připojení napájecích a datových vodičů z řídicí desky.

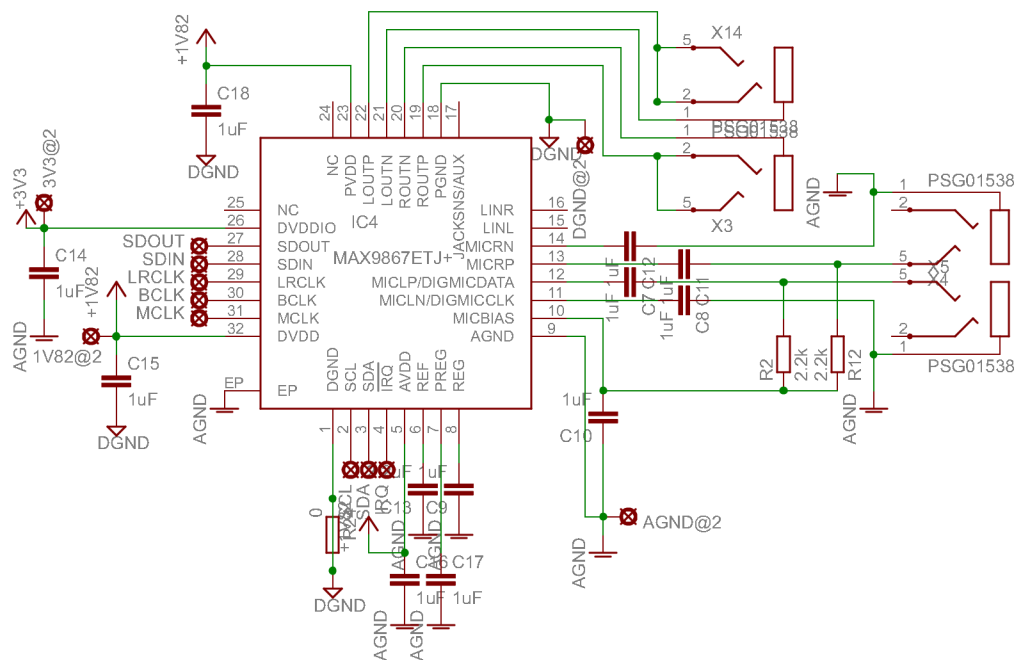
Společná řídicí deska obsahuje jeden DC/DC měnič napětí z 5 V na 3,3 V, jeden DC/DC měnič z 5 V na 5 V (pro stabilizaci) a mikrokontrolér AT91SAM7X128. Mikrokontrolér sám pro své jádro generuje napájecí napětí 1,82 V z napájecího napětí 3,3 V. Dále se na procesorové desce nachází konektor pro připojení k USB a konektor pro programování přes JTAG.

MAX9867

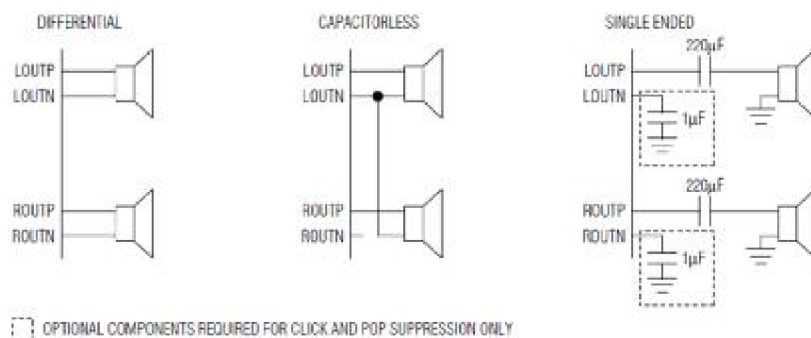
Audio kodek MAX9867 [15] od firmy Maxim je primárně určen pro přenosná zařízení napájená z baterie. Napájecí napětí analogové části převodníku by mělo být 1,82 V, digitální část může být napájena napětím od 1,82 V do 3,3 V. Konkrétní rozsahy napětí jsou o něco širší, uvedené hodnoty jsou podle napětí na procesorové desce.

Kodek obsahuje dva A/D převodníky a dva D/A převodníky, díky tomu je schopen digitalizovat a současně rekonstruovat stereo signál. Podporuje připojení elektretových mikrofónů, pro které poskytuje napájení 1,5 V. Ve schématu 2.18 se jedná o pin 10 s názvem „MICBIAS“. Mikrofony jsou připojeny přes oddělovací kondenzátory odstraňující stejnosměrnou složku signálu. Připojeny jsou na pinech 11 „MICLN“ což je záporný konec levého mikrofónu, dále postupně pravý konec levého mikrofónu „MICLP“, kladný „MICRP“ a záporný „MICRN“ konec pravého mikrofónu. Návrh desky je v příloze na obrázku B.3.

Reproduktory sluchátek mohou být připojeny třemi způsoby znázorněnými na obrázku 2.19. Prvním z nich je diferenční, kdy je na záporném reproduktorovém



Obr. 2.18: Schema zapojení testovací desky pro MAX9867.



Obr. 2.19: Možná připojení reproduktorů pro audio kodek MAX9867. Vlevo diferenciální zapojení, uprostřed bezkapacitní a vpravo jednovývodové [15].

výstupu přímo hodnota z D/A převodníku a na kladném výstupu hodnota invertovaná. Tím se získává dvojnásobný výstupní výkon. Opakem je varianta označovaná „single-ended“, kdy je využit pouze kladný výstup (nyní neinvertován) vztahený vůči analogové zemi. Na tuto zem je připojen druhý vývod reproduktoru. Při tomto způsobu je však nutno odstranit stejnosměrnou složku mezi použitou zemí a střední (klidovou) hodnotou D/A převodníku. Pro tento účel slouží kondenzátor umístěný mezi kladný výstup a vývod reproduktoru. Vzhledem k nízké impedanci reproduk-

toru musí být kapacita relativně velká, výrobce doporučuje 220 μF pro reproduktory s impedancí 32 Ω . Třetí způsob připojení reproduktorů sluchátek nazývaný „capacitorless“ je kombinací předchozích dvou. Odstraňuje nutnost použití kondenzátorů tím, že místo k zemi je reproduktor připojen k vývodu „LOUTN“. Ten má v tomto módu výstup shodný se střední hodnotou signálu, nevzniká tak stejnosměrné posunutí a odpadá nutnost kondenzátoru. Ve schématu 2.18 je použito diferenční zapojení. Kladný výstup pravého reproduktoru „ROUTP“ je na pinu 19, dále jsou postupně záporný pravý výstup „ROUTN“, záporný levý „LOUTN“ a kladný levý „LOUTP“.

Konfigurace obvodu je možná přes rozhraní I²C u kterého podporuje přenosové hodiny s taktem až 400 kHz. Veškeré nastavitelné vlastnosti jsou uloženy v čtyřia-dvaceti osmibitových registrech. Do těch je možno zapisovat a na rozdíl od následujících kodeků je lze i číst. Po zapnutí napájení jsou, krom řídicí, všechny části obvodu vypnuté a pro použití obvodu je nutná jejich konfigurace.

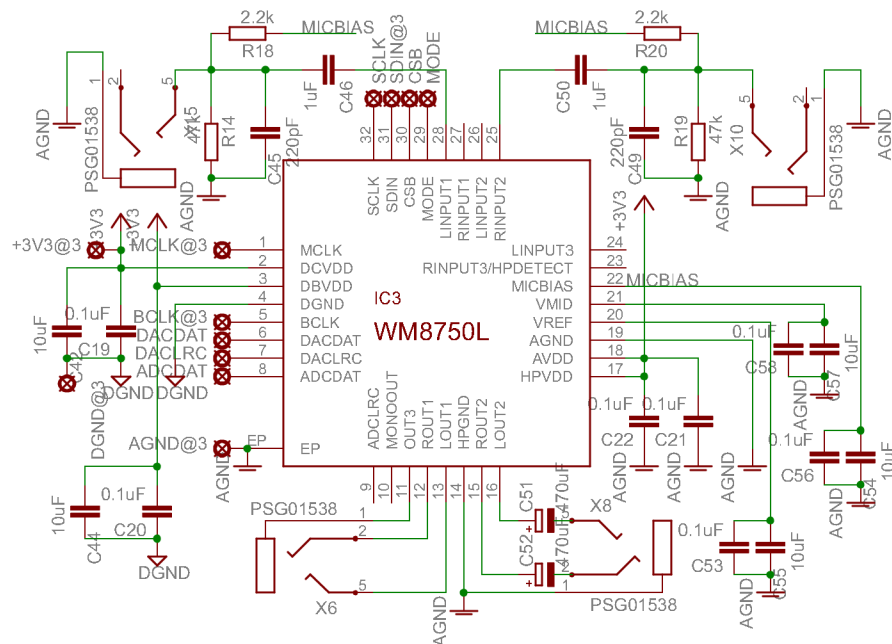
Mezi první konfigurované části obvodu patří hodiny. MAX9867 vyžaduje přivedení externích systémových hodin (i v master režimu) z nichž se odvíjí časování obvodu. Akceptuje frekvenci od 10 MHz do 60 MHz, přičemž interně pracuje s rozmezím 10 MHz až 20 MHz. Vyšší frekvence dělí předděličkou. Pro vzorkovací frekvence 8 kHz a 16 kHz jsou tabelovány hodnoty pro další děličky, které zajistí celočíselný poměr systémových hodin a vzorkovací frekvence. Tabelované hodnoty jsou udávány pro systémové hodiny 12 MHz, 13 MHz, 16 MHz a 19,2 MHz. Pokud systémové hodiny nemají tabelovanou hodnotu, je možno využít fázový závěs (PLL), který dokáže frekvenci přizpůsobit. Tabelované poměry systémových hodin a vzorkovací frekvence se pohybují v rozmezí 750 až 2400.

Obvod může pracovat v režimu master nebo slave. V případě master režimu hodiny přenosu (BCLK) a rámce (LRCLK) generuje. V případě slave režimu je přijímá tak jak to ukazuje obrázek 2.13. Dále je možno zvolit formát přenosu dat. Na výběr jsou všechny výše zmiňované (I²S, Left justified, Right justified, DSP / voice), přičemž polaritu signálů LRCLK a BCLK je možno invertovat.

WM8750L

Kodek WM8750L [16] je vyráběn firmou Wolfson a obsahuje dva A/D a dva D/A 24 bitové převodníky. Může tedy zpracovávat, simultánně vzorkovat i rekonstruovat, stereo signál. Schéma zapojení testovací desky je uvedeno na obrázku 2.20, pro účely této publikace je poněkud zhuštěné. Návrh desky je vidět na obrázku B.4. Napájení obvodu může být 1,82 V až 3,3 V. Použité je napětí 3,3 V.

Mikrofony mohou být elektretové, napájené z pinu 22 „MICBIAS“. Kapacita 1 μF na mikrofonních vstupech slouží pro oddělení stejnosměrného napětí. Re-



Obr. 2.20: Schéma zapojení obvodu WM8750L pro otestování jeho činnosti.

produktory mohou být připojeny diferenčně, jednobodově („single-ended“) vztažené vůči zemi nebo bezkapacitně. Ve schématu 2.20 jsou použity varianty „single-ended“ a bezkapacitně. Připojení „single-ended“ se ve schématu nachází na pinech 13 „HPGND“, 14 „ROUT2“ a 15 „LOUT1“ a je podmíněno vložením kondenzátorů pro odstranění střední hodnoty. Je to z důvodu posunuté střední hodnoty výstupů „ROUT2“ a „LOUT2“ vůči zemi. Vložené kondenzátory spolu s impedancí reproduktorů tvoří filtr typu horní propust a utlumuje tedy nízké kmitočty. Dělicí frekvenci filtru lze získat ze vztahu 2.6 ve kterém pro zátěž 16Ω a doporučenou kapacitu $220 \mu\text{F}$ získáváme dělicí frekvenci 45 Hz .

$$F_c = \frac{1}{2\pi RC} = \frac{1}{2\pi \times 16\Omega \times 220\mu\text{F}} = 45,2\text{Hz} \quad (2.6)$$

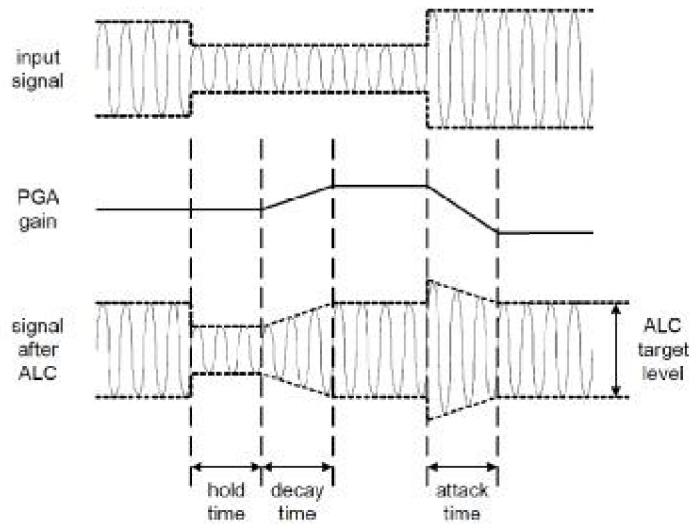
Bezkapacitní připojení je na pinech 11 „OUT3“, 12 „ROUT1“ a 13 „LOUT1“. Nyní není signál vztažen vůči zemi, ale vůči pinu „OUT3“, který má stejnou střední hodnotu jako signál a nevzniká tak jednosměrné posunutí. Díky tomu odpadá i nutnost oddělovacích kondenzátorů.

Ovládání obvodu by mělo být možné dvěma způsoby. Pomocí dvou vodičového rozhraní (sběrnice I²C) a pomocí tří vodičového rozhraní (lze přes sběrnici SPI). Nejprve byla snaha o připojení přes sběrnici I²C, avšak ani po čtrnácti denním snažení se konfigurace nezdařila. Přesto, že adresa i každý datový byte byl zařízením

potvrzen (při chybné adrese nepotvrzen). Po přepájení zapojení na třívodičovou sběrnici se již konfigurace zdařila téměř napoprvé. Určitou nevýhodou je, že z tohoto zařízení není možné konfiguraci zpětně přečíst a ověřit tak správnost zapsání.

Po připojení napájení je zařízení v úsporném režimu a je nutno jej nakonfigurovat. Konfigurace je uložena ve 42 devítibitových registrech. Pro komunikaci s okolím je nutno nastavit frekvenci hodin. Tento obvod nemá vlastní fázový závěs, avšak podporuje několik systémových hodin, pro které má tabelovány děličky k získání běžných vzorkovacích frekvencí. Tabelované vzorkovací frekvence jsou 8 kHz, 12 kHz, 16 kHz, 24 kHz, 48 kHz a 96 kHz. Vstupní systémové hodiny jsou v rozmezí 11,2896 MHz až 36,864 MHz včetně hodnot 12 MHz a 24 MHz získatelných z hodin pro komunikaci po USB. Poměr systémových hodin MCLK a vzorkovací frekvence převodníků se pohybuje v rozsahu 128 až 2304.

Dostupné formáty přenosu dat mezi kodekem a dalším obvodem pro zpracování signálu jsou všechny zmíněné v sekci 2.1.4. U formátu DSP jsou dostupné módy A i B. Délka datového slova může být 16, 20, 24 nebo 32 bitů. Je možno nakonfigurovat režim master i slave. Kodek umožňuje překlenout digitální část a připojit vstupy rovnou do výstupních analogových směšovačů. Pak se obvod chová jako analogový zesilovač. V digitální části jsou dostupné číslicové filtry, které umožňují upravovat zvuk po digitalizaci i před zpětnou rekonstrukcí. Dále je zde digitální směšovač a filtr pro zesílení basů.



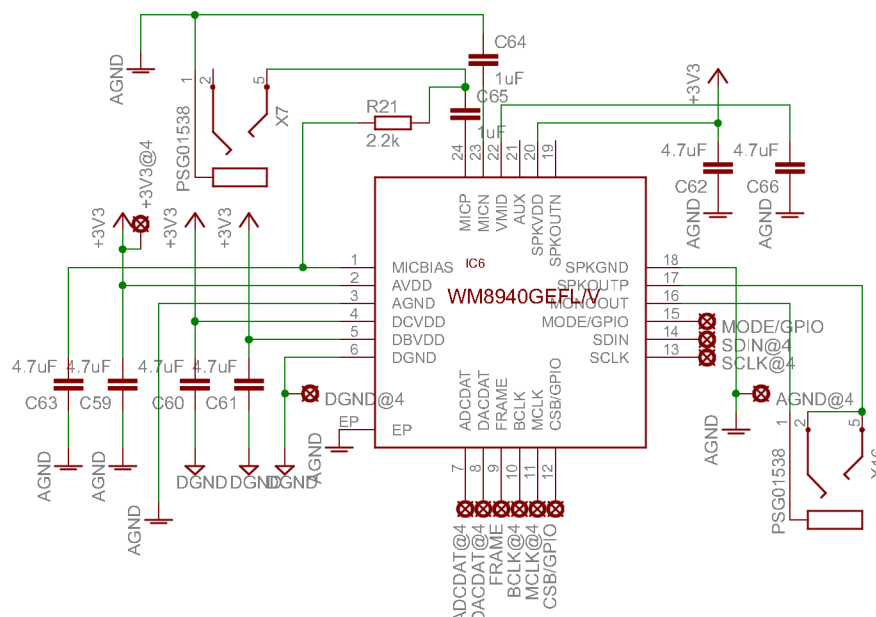
Obr. 2.21: Dorovnávání hlasitosti funkcí ALC [16].

Zajímavou vlastností je funkce ALC která slouží pro udržení konstantní hlasitosti výstupu i když hlasitost vstupu mění. Například když se mluvčí u mikrofonu střídají a každý jej drží jinak daleko od úst a mluví více či méně nahlas. Obvod

průběžně monitoruje výstupní hlasitost z D/A převodníku a upravuje zesílení mikrofону (přenastavením PGA) tak aby dorovnával nastavenou hlasitost jak je vidět na obrázku 2.21. Je zde i nastavitelný práh hlasitosti, který určuje kdy je na vstupu užitečný signál a kdy pouze šum. Tím se zabrání zesilování šumu v době, kdy nikdo do mikrofónu nemluví [16].

WM8940

Obvod WM8940 [17] je jednokanálový audio kodek vyráběný firmou Wolfson. Testovací schéma zapojení je vidět na obrázku 2.22. Navržená deska plošného spoje je ukázána na B.5. Napájení digitální části může být vzhledem k dostupným napětím 1,82 V nebo 3,3 V, avšak analogové napájení může být pouze 3,3 V. Skutečný rozsah je u digitální části 1,71 V až 3,6 V a u analogové části 2,5 V až 3,6 V. Pro digitální i analogovou část bylo použito napětí 3,3 V, neboť řídicí signály z mikrokontroléru mají v logické jedničce 3,3 V a v případě, že by byl kodek napájen napětím 1,82 V mohlo by dojít k poškození obvodu. Napětí na digitálních vstupech totiž může být podle dokumentace vyšší maximálně o 0,3 V než napájecí digitální napětí.



Obr. 2.22: Schéma zapojení obvodu WM8940 pro otestování jeho činnosti.

Při připojení elektretového mikrofónu je tento napájen z pinu 1 „MICBIAS“. Samotný mikrofón je přes oddělovací kondenzátory připojen na piny 23 „MICN“ a 24 „MICP“. Reprodukční výstup lze opět připojit třemi způsoby. Diferenční výstup je

na pinech 17 „SPKOUTP“ a 19 „SPKOUTN“, kde „SPKOUTP“ je signál přímo z D/A převodníku a „SPKOUTN“ je získán invertováním tohoto signálu. V případě bezkapacitního připojení je místo země použit výstup 16 „MONOUT“. Toto zapojení je použito na schématu. Jelikož se jedná o mono signál, je přiveden na oba reproduktory sluchátek. Tím se sice sníží impedance zátěže, ale výrobce předpokládá zátěž 16 Ω nebo 32 Ω a použitá sluchátka Koss SB/49 mají impedanci 100 Ω . Tedy i při paralelním spojení je impedance 50 Ω dostatečně vysoká.

Ovládací rozhraní je stejně jako u výše zmiňovaného modelu buď dvouvodičové (I²C) nebo třívodičové. I zde byla snaha o konfiguraci přes I²C marná. Na rozdíl od předchozího modelu je tento schopen po I²C přečíst identifikátor zařízení čtením z registru 0. Toto čtení bylo úspěšné a skutečně bylo přečteno číslo 8940 (tento chip má 16 bitové registry). Zápis byl však marný. Po přechodu na třídrátové rozhraní se již konfigurace dařila.

Pro uložení konfigurace se zde používá 56 šestnáctibitových registrů, přičemž 18 z nich je rezervovaných pro budoucí použití. WM8940 již obsahuje integrovaný fázový závěs (PLL) umožňující zvýšit vstupní frekvenci MCLK na hodnotu okolo 90 MHz ze které jsou pak děličkami lépe dosažitelné systémové hodiny v poměru $256f_{vz}$.

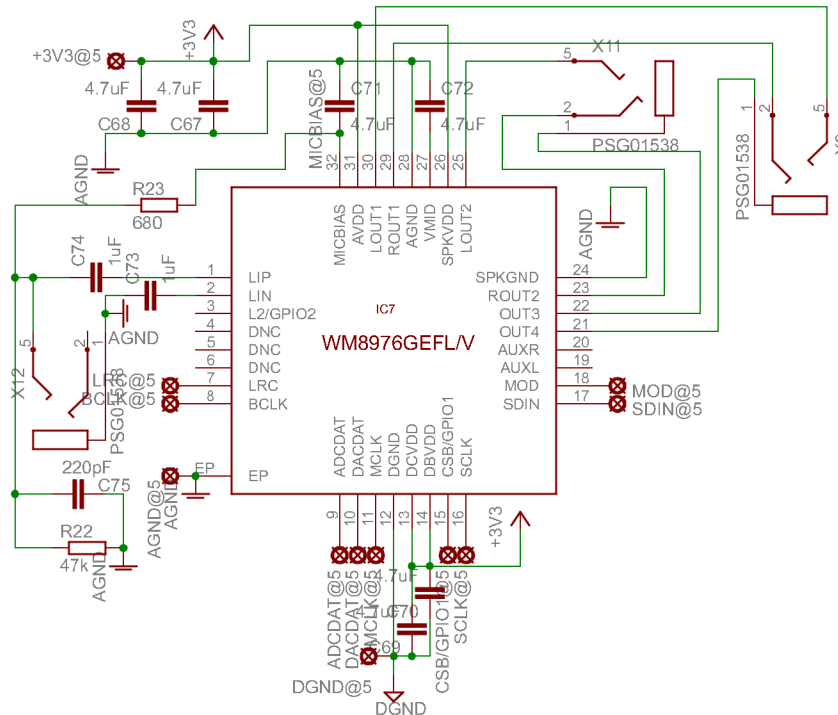
WM8976 opět podporuje všechny formáty zmíněné v sekci 2.1.4. Hodiny BCLK a LRCLK mohou být invertovány. Délka datového slova je nastavitelná na 16, 20, 24 nebo 32 bitů. Převodníky A/D i D/A jsou 24 bitové, pokud je zvolena délka datového slova 32 bitů, je přeneseno pouze 24 datových bitů, zbytek je doplněn nulami. Vzhledem k tomu, že se jedná o jednokanálový kodek a formáty přenosu dat jsou určeny pro kanály dva, je možno konfigurací určit, zda se data z A/D převodníku budou vysílat v levém, pravém nebo v obou kanálech. Stejně tak data pro D/A převodník lze číst buď z levého, nebo pravého kanálu. Podporované vzorkovací frekvence jsou 8 kHz, 11,025 kHz, 16 kHz, 22,05 kHz, 32 kHz, 44,1 kHz a 48 kHz.

V souvislosti s funkcí ALC se u WM8940 píše také o funkci limiter. Limiter je zvukařské zařízení omezující maximální výstup a tím zabraňující poškození reproduktorů (zesílených výkonnými koncovými zesilovači) při náhlých špičkách na vstupu (například když mikrofon spadne na zem nebo podnapilý účastník taneční zábavy začne vši silou křičet do mikrofonu). V normálním módu funguje ALC tak, že signál slabší než nastavená výstupní úroveň zesílí a naopak signál silnější zeslabí. Limiter signál nezesiluje, pouze zeslabuje. [17]

WM8976

WM8976 [18] je audio kodek od firmy Wolfson obsahující jeden D/A převodník a dva A/D převodníky. Obvod je, stejně jako všechny výše zmíněné audio kodeky, umístěn

v pouzdře typu TQFN které nemá vývody. Respektive jeho vývody končí na stěně obvodu (tedy nemá nožičky). WM8976 má 32 vývodních pinů a rozměry pouzdra 5×5 mm. Napájecí rozsahy jsou stejné jako u WM8940 a proto je i v této testovací desce obvod napájen napětím 3,3 V. Schéma zapojení testovací desky je vidět na obrázku 2.23. K napájení jsou připojeny blokovací kondenzátory 4,7 μ F, pro každý pin související s napájením. Každý kondenzátor je umístěný co nejbližší k pinu.



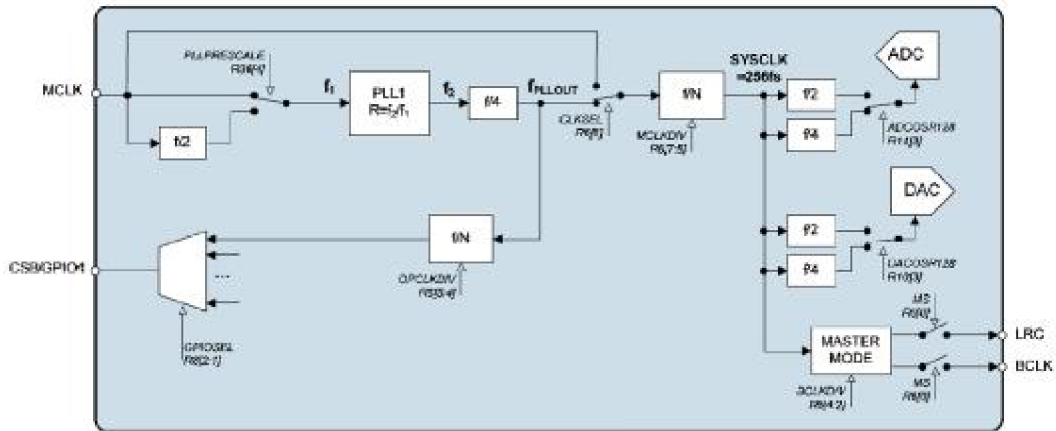
Obr. 2.23: Schéma zapojení obvodu WM8976 pro otestování jeho činnosti.

Připojení mikrofону může být diferenční nebo jednobodové („single-ended“). Jednobodové se zapojuje do invertujícího vstupu 2 „LIN“ a neinvertující vstup PGA je připojen na interní referenční napětí „VMID“ (vyhlazované kondenzátorem na pinu 27). U diferenčního zapojení je na vstup 2 „LIN“ přiveden přizemněný konec mikrofону a na vstup 1 „LIP“ druhý konec, na který je pro elektretové mikrofóny přivedeno napájecí napětí z pinu 32 „MICBIAS“. Diferenční zapojení je použito na této i výše zmíněných testovacích deskách. Stejnosměrná složka je před vstupem do obvodu odstraněna oddělovacím kondenzátorem 1 μ F.

Reproduktory opět umožňují všechny tři dříve popisované způsoby připojení (diferenční, bezkapacitní a jednobodové). Na schématu 2.23 je opět vidět bezkapacitní připojení, přičemž piny pro odstranění stejnosměrné složky jsou 21 „OUT4“ a 22 „OUT3“. Obvod umožňuje připojit současně sluchátka i samostatné reproduktory.

Také umožňuje detekovat připojení konektoru sluchátek a tím dát možnost odpojit samostatné reproduktory a hrát pouze do sluchátek. Schopnost detekovat připojení konektoru mají i dříve zmiňované audio kodeky.

Pro konfiguraci opět výrobce nabízí rozhraní dvoudrátové (I²C) a třídrátové. Stejně jako u obvodů WM8750L a WM8940 nebylo možno přes rozhraní I²C obvod nakonfigurovat. Možnost čtení byt jediného registru zde (stejně jako u WM8750L) není umožněna. Přes třídrátové rozhraní se konfigurace dařila. Pro uložení konfigurace zařízení je určeno 57 devítibitových registrů. Schéma navrženého plošného spoje ukazuje obrázek B.6.



Obr. 2.24: Propojení fázového závěsu a okolních děliček v obvodu WM8976 [18].

Pomocí integrovaného fázového závěsu z obrázku 2.24 lze získat vhodné systémové hodiny obvodu. Činnost samotného fázového závěsu lze konfigurovat pomocí hodnot N a K . Hodnota N představuje celočíselnou část podílu vstupní a výstupní frekvence závěsu. Hodnotou K se ladí desetiny. Jestli-že máme vstupní frekvenci 12 MHz a požadujeme systémové hodiny na frekvenci 12,288 MHz bude platit postup získání hodnot N a K uvedený ve vztahu 2.7 [18]. Omezením výpočtu je to, že použitý fázový závěs je optimalizován pro frekvence mezi 90 MHz a 100 MHz. Vzhledem k tomu je potřeba volit hodnotu N v rozsahu 5 až 13 [18].

$$\begin{aligned}
 f_1 &= 12\text{MHz} \\
 f_2 &= 12,228\text{MHz} \times 2 \times 4 = 98,304\text{MHz} \\
 R &= \frac{f_2}{f_1} = \frac{98,304}{12} = 8,192 \\
 N &= \text{int}(R) = 8 \\
 K &= \text{int}\left(2^{24} \times (R - N)\right) = \text{int}\left(2^{24} \times (8,192 - 8)\right) = 3221225
 \end{aligned}
 \tag{2.7}$$

Frekvence f_2 byla získána vynásobením žádané frekvence 12,228 MHz dělicím poměrem 4 z permanentní děličky za fázovým závěsem a zvoleným dělicím poměrem 2 v „MCLKDIV“ pro dosažení optimální hodnoty N (tedy v rozsahu 5 až 13).

2.1.6 Test digitálního řešení

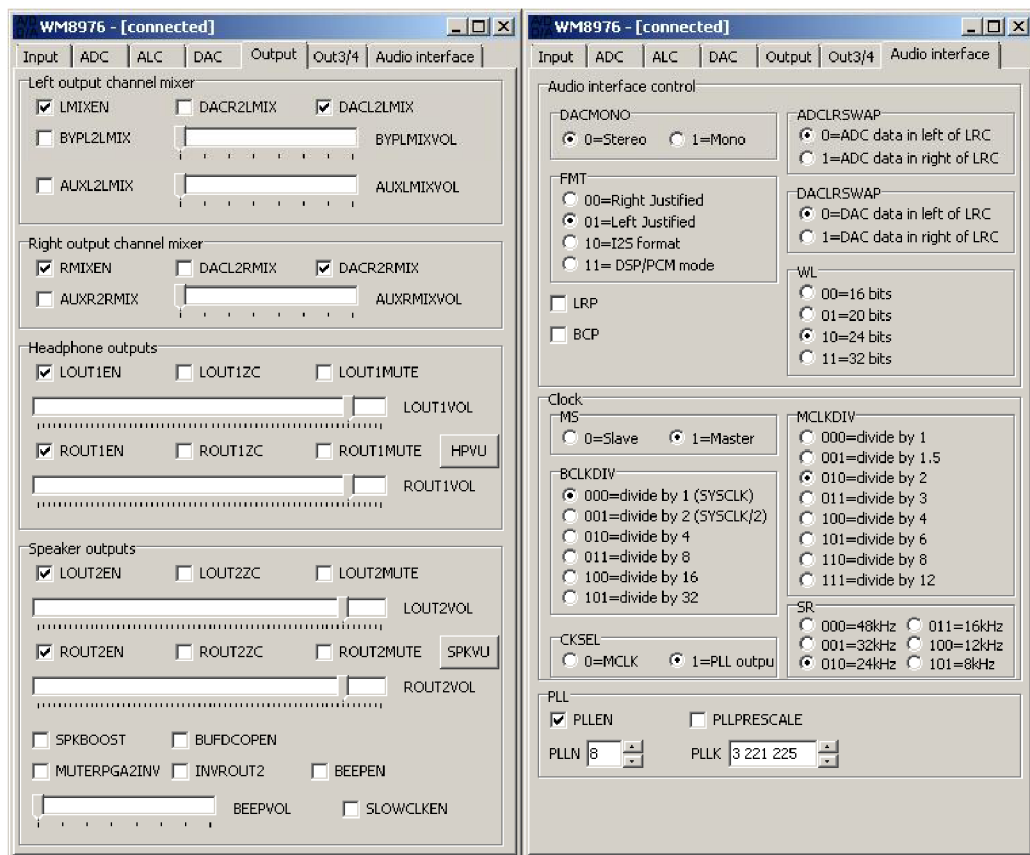
Pro pohodlné otestování vlastností audio kodeku byl pro WM8976 vytvořen program umožňující nastavení jednotlivých registrů. Náhled na dvě záložky programu je vidět na obrázku 2.25, ostatní záložky jsou zobrazeny v přílohách B.7, B.8, B.9 a B.10. Kodek WM8976 je připojen k mikrokontroléru, přes který je prováděna konfigurace. Mikrokontrolér je přes USB připojen k počítači. Po připojení mikrokontroléru k počítači ovladač založí nový virtuální sériový port. Program v počítači průběžně detekuje dostupné sériové porty tak, že se k nim pokouší připojit a provést testovací příkaz. Jestliže je test úspěšný, je připojení považováno za navázané.

Program má v sobě mapu registrů pro WM8976 a každý ovládací prvek promítá změnu svého stavu do některého z těchto registrů. Poté je modifikovaný registr zapsán prostřednictvím mikrokontroléru do kodeku. Formát použitého příkazu je „wrWM8976-AA-VVV“ kde hodnota „AA“ představuje adresu cílového registru (v desítkové podobě) a hodnota „VVV“ představuje novou hodnotu tohoto registru (opět v desítkové podobě).

Programem je možno snadno přepínat formáty přenášeného rámce, přepínat vstupy směšovačů, měnit dostupná zesílení, nastavit limiter, prostě měnit vše co lze v registrech tohoto zařízení nastavit. Testovacím signálem byl sinusový signál o frekvenci 1 kHz vystupující ze zvukové karty počítače. Vstupní i výstupní signál byl připojen k osciloskopu. Porovnání obou těchto kanálů je vidět na obrázku 2.26. Vstupní signál z počítače obsahuje i vysokofrekvenční šum, který se na výstupu již nijak výrazně nevyskytuje. Pro porovnání obou signálů bylo sníženo zesílení kodeku přibližně na 0 dB a tak oba signály mají nastaveno stejné vertikální rozlišení (20 mV na dílek).

Při testování byl kodek v režimu master, hodiny pro MCLK o frekvenci 12 MHz byly poskytnuty mikrokontrolérem. Výstup ADCDAT by přímo připojen na vstup DACDAT.

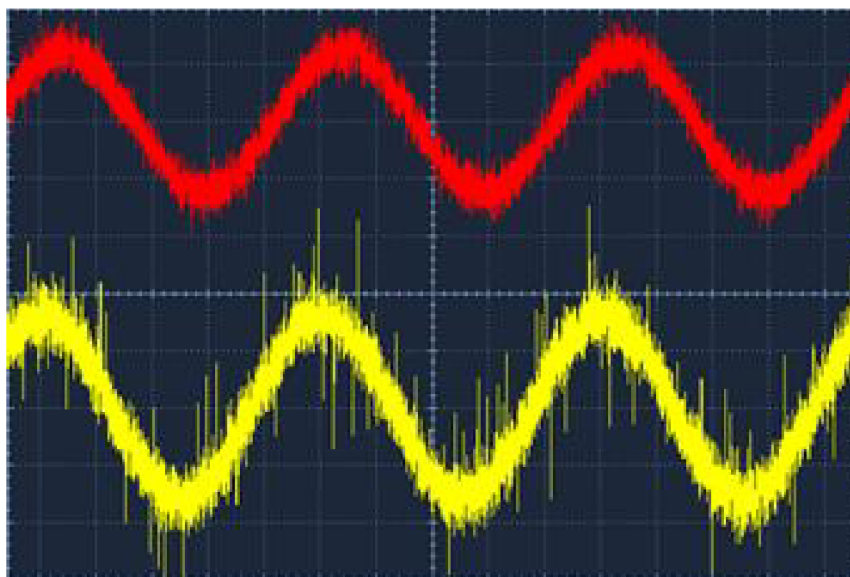
Při pokusu přepnout kodek do režimu slave a provést zpětnou smyčku v mikrokontroléru vyvstal nečekaný problém s rychlostí mikrokontroléru. Při softwarovém příjmu a vysílání dat se nepodařilo dosáhnout vyšší vzorkovací frekvence než 16 kHz s bitovou hloubkou 24 bitů. Mikrokontrolér AT91SAM7X128 obsahuje sice rozhraní I²S, kterým lze dosáhnout maximální vzorkovací frekvence při nejvyšším počtu bitů, tím by však bylo možno, při realizaci celé učebny, přijmout data pouze z jednoho audio kodeku. Je proto nutno řešit komunikaci softwarově.



Obr. 2.25: Ukázka vybraných dvou záložek programu pro ovládání WM8976. Záložka „Output“ obsahuje nastavení výstupních směšovačů sluchátek a reproduktoru. Záložka „Audio interface“ nastavuje formáty přenosu dat a generování systémových hodin obvodu.

Přijímací program pro realizaci zpětné smyčky byl psán v jazyce C. Přepsáním kódu do assembleru bylo sice dosaženo vyšší rychlosti, avšak ani ta nebyla dostatečná pro přenos 24 bitů převodníku s frekvencí 24 kHz.

Po tomto neúspěchu byla testována maximální softwarově generovatelná frekvence získávaná assemblerovým kódem ve výpisu 2.1. Ten provádí v cyklu pouze tři operace. Nejprve nastaví desátý bit v registru „SODR“ (Set Output Data Register) čímž je výstupní pin PB9 nastaven na logickou jedničku. Poté nastaví desátý bit v registru „CODR“ (Clear Output Data Register) a tím pin PB9 nastaví na logickou nulu. Následuje skok opět na instrukci pro nastavení bitu. Příkaz STR ukládá hodnotu do paměti a trvá dva strojní cykly. Příkaz B provádí skok a trvá tři strojní cykly. Mikrokontrolér pracuje na frekvenci 48 MHz a udávaná hodnota 0,9 mips/ MHz (tedy téměř milion instrukcí na megahertz) napovídá, že nepoužívá



Obr. 2.26: Ukázka vstupního (žlutý) a výstupního (červený) signálu audio kodeku WM8976. Oba signály mají rozlišení 20 mV na dílek. Vzorkovací frekvence kodeku 48 kHz a 24 datových bitů.

další dělení kmitočtu. Frekvence by měla být přibližně $48\text{MHz}/(2 + 2 + 3) = 6\text{MHz}$ (což samo o sobě není mnoho), přesto byla osciloskopem naměřena frekvence pouze 3,4 MHz. Procesor využívá dvoufázový pipelining, kterému skoky nesvědčí a zřejmě nějak nepříznivě ovlivňuje i tento kód.

Listing 2.1: Cyklus střídající 1 a 0 na bitu 9 portu B.

```

__asm{
MOVE R3, #0x200          ;//desátý bit (PB9)
MOVE R4, #0xFFFFF600   ;//bázová adresa portu B
loop:                    ;//návěští smyčky
STR R3, [R4,#0x30]      ;//zápis bitu do nastavovacího registru
STR R3, [R4,#0x34]      ;//zápis bitu do resetovacího registru
B loop                   ;//skok na začátek smyčky
}

```

Pro zjištění potřebné frekvence procesoru na obsluhu 24 audio kodeků byl vytvořen program v jazyce C, generující BCLK a LRCLK. Současně byly čteny a nastavovány stavy pinů procesoru na nichž by se předpokládaly signály ADCDAT a DACDAT. Získaná vzorkovací frekvence pro různé počty přenášených bitů a různý počet audio kodeků je uvedena v tabulce 2.1.

Podle tabulky 2.1 lze předpokládat, že pro 24 připojených zařízení by byla zís-

počet bitů	počet kodeků	získaná f_{vz}
8	1	47 kHz
16	1	24 kHz
24	1	16 kHz
24	2	6 kHz
24	3	4 kHz
24	4	3 kHz
24	5	2,7 kHz
24	6	2,3 kHz
24	7	2 kHz
24	8	1,77 kHz
24	9	1,56 kHz
24	10	1,41 kHz
24	11	1,3 kHz
24	12	1,2 kHz

Tab. 2.1: Získané vzorkovací frekvence pro vybrané počty audio kodeků z nichž byla data čtena.

kána frekvence 0,6 kHz. Jako cílovou vzorkovací frekvenci lze považovat 24 kHz. Bylo by tedy potřeba zvýšit frekvenci procesoru $24/0,6 = 40$ krát. Současná frekvence je 48 MHz, potřebná frekvence by tedy byla $40 \times 48\text{MHz} = 1,92\text{GHz}$. Taková to frekvence se již příliš nevyskytuje ani u DSP a to je prováděno pouze načtení a odeslání dat. Do testu nebyla zahrnuta režie na zpracování načtených dat, tedy rozdělení do skupin.

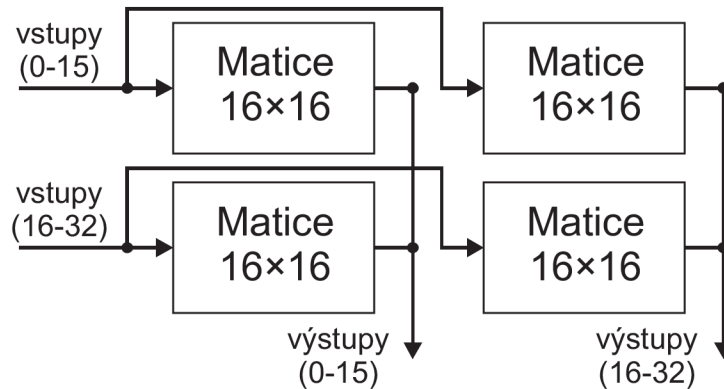
Jako vhodné řešení by mohlo být použití programovatelných hradlových polí, tedy obvodů typu FPGA. Ty jsou pro paralelní zpracování více signálů vhodné. Tato varianta však nemohla být z časových důvodů otestována. Její ověření se plánuje až po odevzdání této práce.

Přesto, že kvalita zvuku digitálních audio kodeků byla zcela srovnatelná, ne-li lepší než u použitých analogových zesilovačů, byla pro realizaci zvolena analogová varianta.

2.2 Analogový prototyp

Blokové schéma použitého řešení odpovídá obrázku 1.5. Namísto dvojice přepínatelných matic MAX4357 (32×16) použitých v předchozí práci, které neumožňovaly připojení více vstupů na jeden výstup, byla použita čtveřice matic AD75019

(16×16). Blokové schéma spojení matic je vidět na obrázku 2.27. Schéma zapojení procesoru bylo rozšířeno o adresní linky ke všem koncovým zesilovačům. Tím je možno ovládat každý koncový zesilovač samostatně, i když jsou všechny připojeny na stejné sběrnici. Napájení bylo dříve umístěno na procesorové desce, při návrhu tohoto prototypu se přesunulo na samostatnou desku.



Obr. 2.27: Spojení čtyř matic 16×16 do jedné matice 32×32 .

Prototyp obsahuje napájecí desku, řídicí desku s mikrokontrolérem, maticovou desku, 5 desek s předzesilovači a 5 s koncovými zesilovači. Každá deska se zesilovači obsahuje 5 zesilovačů. Jednotlivé desky se propojují plochými kabely s deseti vodiči. Kabely se do desek připojují přes konektory. Vzhledem k tomu, že přepínatelná matice dokáže pojmout 32 vstupů a 32 výstupů, a z pěti desek s pěti zesilovači lze získat pouze 25 vstupů (výstupů) je při návrhu řídicí a maticové desky počítáno s připojením šesti vstupních a šesti výstupních desek pro všech 32 uživatelů.

2.3 Použité obvody

V této části bude uveden seznam hlavních použitých integrovaných obvodů s jejich stručnou charakteristikou.

2.3.1 AT91SAM7X128

Mikrokontrolér s 32bitovou RISCovou architekturou ARM7. Obsahuje 128 kB paměti typu Flash pro uložení programu a 32 kB SRAM paměti pro běh programu. Podporuje rozhraní USB použité pro připojení zařízení k počítači, TWI (alternativa k I²C) použité pro konfiguraci koncových zesilovačů, SPI použitelné pro konfiguraci přepínatelné matice. Krom dvou standardních sériových linek USART obsahuje ještě

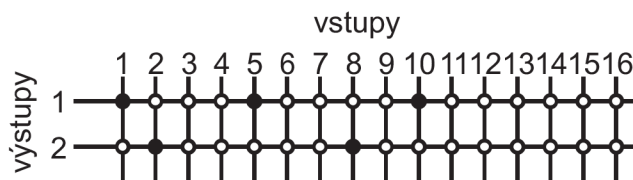
ladící jednotu DBGU pracující jako UART mající na pouzdře vyvedeny dva vývody (RxD a TxD) určené pro zaslání a příjem dat po sériové lince.

Dále podporuje připojení k Ethernetu (10/100 base-T), rozhraní I²S, dvě jednotky USART, SPI, CAN, JTAG. Integruje osmikanálový desetibitový A/D převodník, čtyř kanálový šestnáctibitový PWM kontrolér, tříkanálový čítač/časovač, 32bitové hodiny reálného času, 12bitový watchdog, 20bitový časovač pro periodické intervaly. Pro komunikaci s okolními periferiemi je k dispozici 60 vstupů/výstupů rozdělených do dvou portů (A a B). Na portu A má většina pinů dvě nebo více funkcí spojených s činností sběrnic a časovačů. Piny portu B povětšinou žádnou alternativní funkci nemají. Obvod je umístěn v 100vývodovém LQFP pouzdře.

Mikrokontrolér je napájen napětím 3,3 V přičemž jeho jádro potřebuje 1,85 V. Toto napětí si již dokáže procesor poskytnout sám z interního napěťového zdroje. Takto získané napětí je pak zvnější přivedeno na odpovídající piny. Vstupy a výstupy pracují s napětím 3,3 V avšak jsou tzv. „5 V-tolerant“, což znamená, že při připojení napětí 5 V na vstupní pin nedojde k poškození součástky a hodnota bude chápána jako logická jednička [10].

2.3.2 AD75019

Obvod AD75019 [12] je přepínatelná křížová matice o rozměrech 16 × 16 od firmy Analog Devices. Umožňuje vytvořit libovolnou kombinaci vstupů a výstupů. Pro rozměry 16 × 16 je tak potřeba 256 spojů. Princip je ukázán na obrázku 2.28. Propojení je zde obousměrné, a tak se signál na výstupu může přenášet i na vstup.

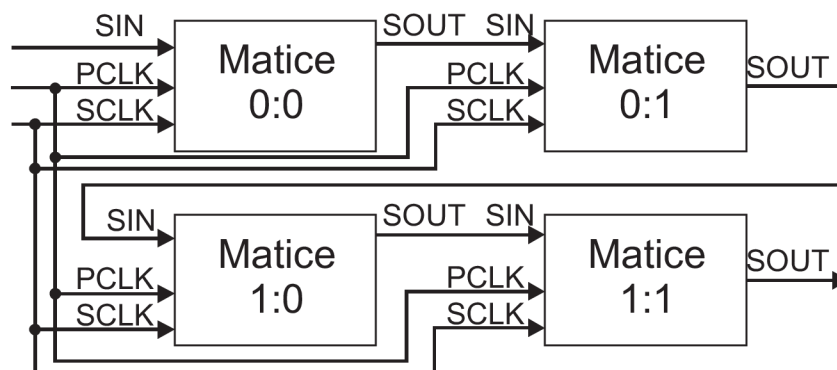


Obr. 2.28: Princip propojení pro 16 vstupů a 2 výstupy. Na výstup 1 jsou připojeny současně vstupy 1, 5 a 10. Na výstup 2 vstupy 2 a 8.

Obvod potřebuje dva typy napájení. Digitální pro konfiguraci z mikrokontroléru a analogové pro přenos audio signálů. Digitální napájení požaduje napětí 5 V (4,5 V až 5,5 V). Digitální vstupy jsou kompatibilní i s 3,3 V logikou. Analogové napájení (rozdíl $V_{DD} - V_{SS}$) se může pohybovat v rozsahu 9 V až 25 V. Může být symetrické, např. $V_{SS} = -12V$ a $V_{DD} = 12V$ nebo nesymetrické, např. $V_{SS} = 0V$ a $V_{DD} = 24V$. Napájení použité v této práci je nesymetrické $V_{SS} = 0V$ a $V_{DD} = 12V$.

Konfigurace probíhá prostřednictvím sériového rozhraní, které je kompatibilní se sběrnici SPI. Rozhraní se skládá ze čtyř signálů, „SIN“, „SOUT“, „SCLK“ a „PCLK“. Signálem „SIN“ chodí vstupní sériová data s konfigurací matice. Aktuální konfigurace je vysílána ven po signálu „SOUT“. Taktování dat řídí signál „SCLK“. Signálem „PCLK“ se provádí potvrzení nahrených dat a jejich aplikování. Vstupní data jsou ukládána do posuvného registru. S každým přijatým bitem ze signálu „SIN“ vloženým do posuvného registru jeden bit z registru vypadne a ten je odvyšlán signálem „SOUT“. Do posuvného registru se musí vejít všechny konfigurační bity matice. Jelikož má matice 16 vstupů a 16 výstupů, je zde $16 \times 16 = 256$ konfiguračních bitů. [12]

Potvrzovacím bitem v signálu „PCLK“ se potvrdí a aplikuje posledních 256 zaslaných bitů (aktuálně uložených v posuvném registru). Matice takto podporuje zřetězení několika matic do série, kdy výstup „SOUT“ je přiveden na vstup „SIN“. V této práci jsou zřetězeny čtyři matice tak, jak je vidět na obrázku 2.29. Konfigurace pak probíhá odesláním konfiguračních dat pouze do první matice. Délka konfiguračních dat je $4 \times 256 = 1024$ bitů. Výstup z poslední matice je veden zpět do mikrokontroléru. Po odeslání konfiguračních dat do řetězce matic je mikrokontrolérem přijata předchozí konfigurace.



Obr. 2.29: Zřetěžená konfigurace čtyř matic. Výstup „SOUT“ první matice je přiveden na vstup „SIN“ další matice.

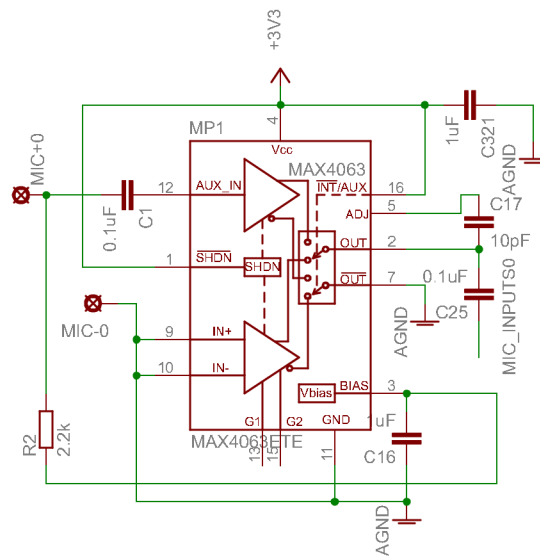
2.3.3 MAX4063

Jednokanálový mikrofonní předzesilovač umožňující diferenční nebo takzvané „single ended“ připojení mikrofonu. Předpokládá se připojování elektretového mikrofonu, který vyžaduje napájení. Poskytnuté napájení má hodnotu 2 V. Zesílení lze upravit volbou připojených rezistorů, v případě diferenčního vstupu je rozsah zesílení 2 až

200. V případě „single ended“ vstupu použitého v této práci je základním zesílením 20. Tato hodnota může být zvýšena přidáním rezistorem, jehož hodnotu lze určit z rovnice 2.8, kde R_{ADJ} je výsledná hodnota rezistoru a A_{VAUX} je požadovaná hodnota zesílení. [13]

$$R_{ADJ} = \frac{2 \text{ M}\Omega}{A_{VAUX} - 20} \quad (2.8)$$

Obvod může být napájen napětím 2,4 V až 5,5 V (použito 5 V) a je umístěn v 16pinovém pouzdře TQFN (rozměry $4 \times 4 \times 0,8 \text{ mm}$). Schéma zapojení jednoho MAX4063 z desky předzesilovačů je ukázáno na obrázku 2.30.



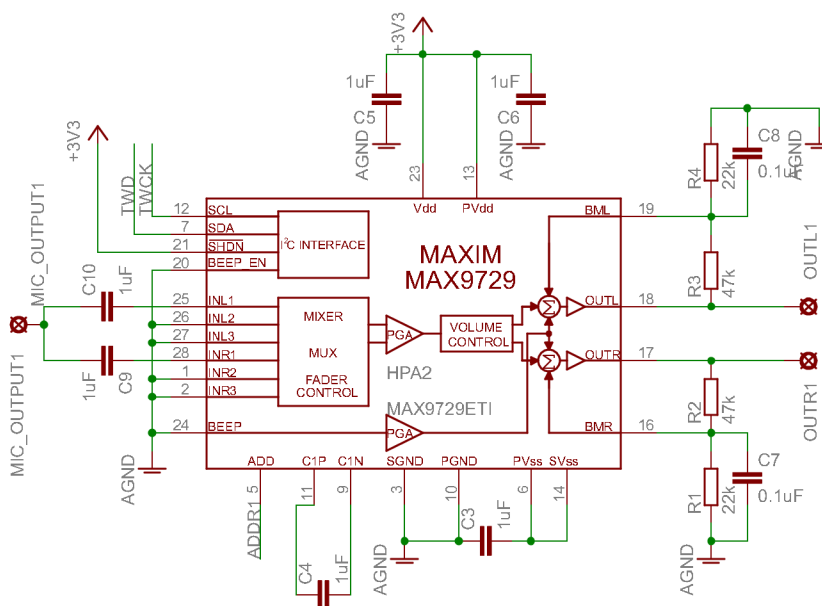
Obr. 2.30: Použité schéma zapojení jednoho předzesilovače MAX4063 v desce s pěti předzesilovači.

2.3.4 MAX9729

Koncový zesilovač poskytující výkon až 50 mW pro vybuzení sluchátek. Umožňuje posílení nižších frekvencí (basů) pomocí zpětné vazby s filtrem typu dolní propust. Lze připojit tři různé stereo vstupy, z nichž je možno programově vybírat, který propustit až na výstup. Lze vybrat buď jeden ze tří vstupů, nebo všechny tři současně. Hlasitost vstupu lze programově zesilovat prostřednictvím PGA v osmi krocích s rozsahem 3,5 dB až 26 dB. Hlasitost výstupu lze ztlumit v 32 krocích s rozsahem 0 dB až 50 dB. Dále je připraven vstup pro pípnutí (BEEP) jehož hlasitost lze nastavovat samostatně v osmi krocích a to v rozsahu 10 dB až 56 dB. Programové řízení probíhá

po sběrnici I²C s hodinovým taktem až 400 kHz. Při komunikaci po I²C má zesilovač přidělenou adresu binárně 101000X, kde hodnota X je nastavitelná připojením pinu ADD na logickou jedničku nebo nulu. [14]

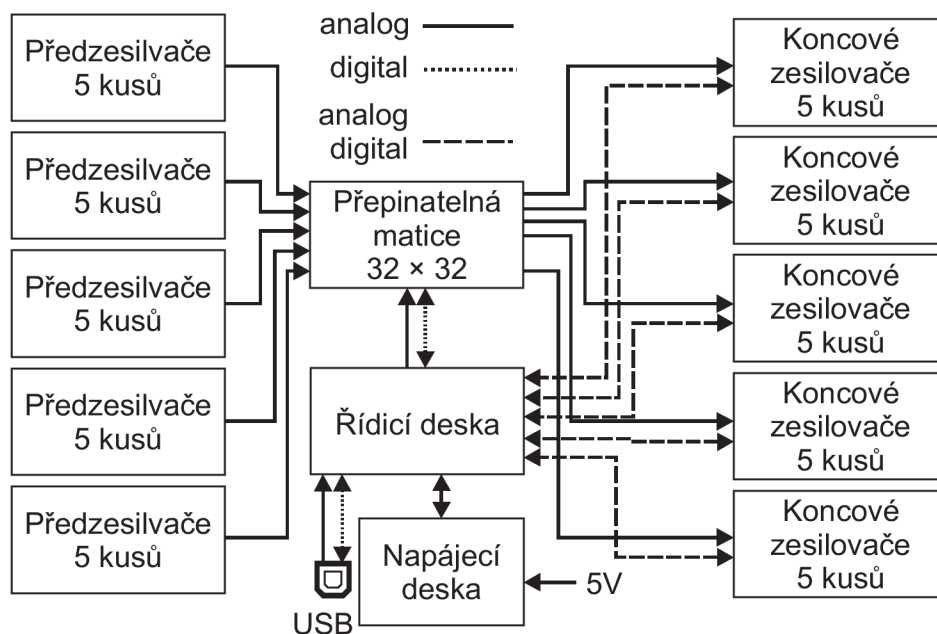
Obvod může být napájen napětím v rozsahu 1,8 V až 3,6 V. V aplikaci bylo zvoleno napájecí napětí 3,3 V. Pouzdro obvodu je 28vývodové TQFN (5 × 5 × 0,8 mm). Na obrázku 2.31 je vidět použité schéma zapojení na desce s koncovými zesilovači. Takovýchto zesilovačů je na desce 5.



Obr. 2.31: Použité zapojení zesilovače MAX9729[14].

2.4 Konstrukce prototypu

Prototyp jazykové učebny je rozdělen na několik menších desek. Jejich vzájemné propojení je vidět na obrázku 2.32. Centrální deskou je deska s přepínatelnou maticí do které je připojeno 5 desek s předzesilovači a 5 desek s koncovými zesilovači. Předzesilovače jsou napájeny konektorem z maticové desky. Maticová deska je napájena z řídicí desky a z řídicí desky je i konfigurována osazená čtveřice přepínatelných matic. Do desek koncových zesilovačů jde z maticové desky pouze audio signál. Napájení a řízení koncových zesilovačů probíhá z řídicí desky. Řídicí deska je napájena z napájecí desky.



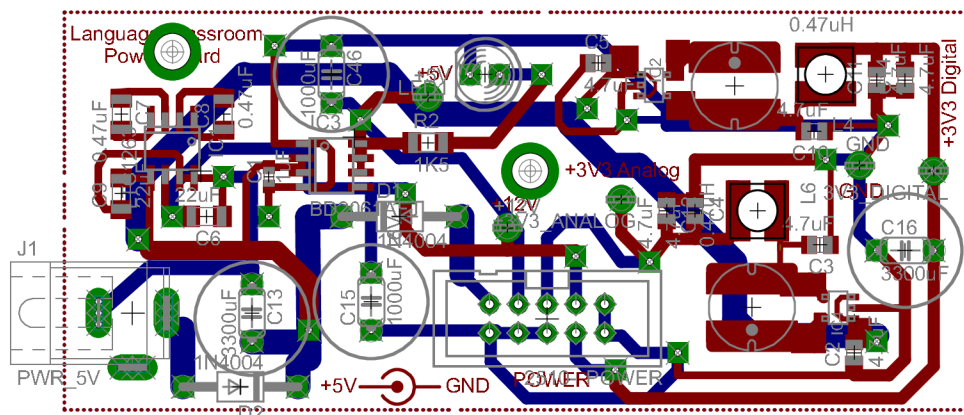
Obr. 2.32: Blokové schéma navrženého řešení jazykové učebny.

2.4.1 Napájecí deska

Pro napájení všech součástí zařízení jsou potřeba 4 různá napětí. Základním napětím je 3,3 V, kterým je napájen mikrokontrolér a zesilovače. Mikrokontrolér pro své jádro využívá ještě napětí 1,82 V, toto napětí si však generuje sám a není na napájecí desce obsaženo. Dalším napětím je napájení pro analogovou část přepínatelných matic. Zde bylo možno volit symetrické či nesymetrické napájení s rozdílem 9 V až 24 V. Zvoleno bylo pro jednoduchost napětí nesymetrické s hodnotou 12 V. Posledním napětím je 5 V používané digitální částí přepínatelných matic.

Pro napájení celého zařízení bylo zvoleno napětí 5 V a to zejména proto, že je toto napětí velmi rozšířené a lze jej získávat i z portu USB. Nicméně maximální proud z USB činí maximálně 0,5 A, což by nemuselo býti dostatečné. Proto je počítáno s napájením z externího zdroje. V případě připojení USB i napájecího zdroje by se tyto mohli vzájemně ovlivňovat. Proto byla pro jistotu přidána dioda do cesty jak z USB, tak z externího napájení. Sice je tím sníženo vstupní napětí o úbytek na diodě z 5 V na 4,3 V, to však stále vyhovuje dovolenému vstupnímu rozsahu použitých napěťových měničů. Externí zdroj napětí se připojuje přes konektor přímo do napájecí desky. Napětí z USB je přiváděno konektorem z řídicí desky. Vložená dioda navíc brání poškození zařízení při připojení adaptéru s opačnou polaritou.

Pro získání všech napětí (včetně 5 V pro řízení matic) byly použity DC/DC měniče. Napětí 5 V dodává měnič BD2061AFJ od firmy Rohm. Napětí 12 V zís-



Obr. 2.33: Výsledný návrh napájecí desky.

kává měnič LTC1263 od firmy Linear Technologi. Napětí 3,3 V bylo rozděleno na napájení digitální části a analogové části. Je získáváno dvěma měniči MPC1603 od firmy Microchip. Krom doporučených kapacit byly na výstupy přidány dodatečné, relativně značné, kapacity, aby se minimalizoval šum ze zesilovačů. Digitální a analogové napětí 3,3 V bylo také odděleno proto, aby šum z mikrokontroléru neovlivňoval napájení zesilovačů.

Pro lepší vyhlazení napájení zesilovačů byl za základní LC filtr měniče pro 3,3 V přidán navíc druhý LC filtr. Hodnota druhé indukčnosti by měla být výrazně nižší než primární indukčnost měniče. Kapacita za druhou indukčností by měla být naopak vyšší než ta mezi cívkami [4].

Schéma zapojení napájecí desky je uvedeno na obrázku A.1 v příloze. Výsledný návrh desky je vidět na obrázku 2.33.

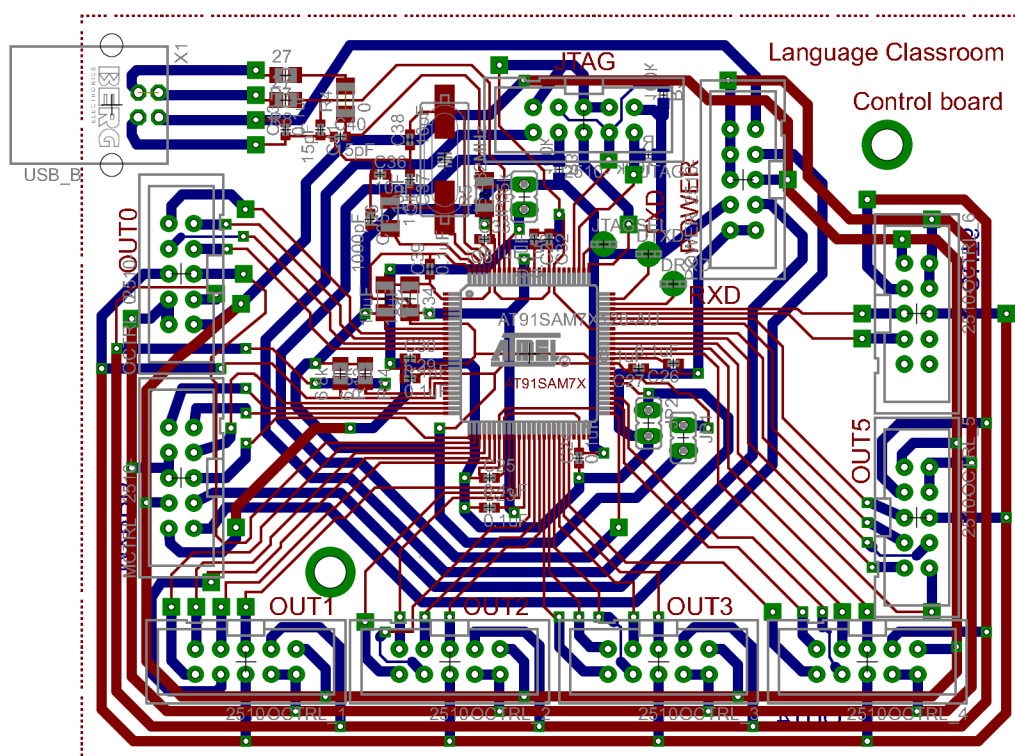
2.4.2 Řídicí deska

Řídicí deska slouží pro ovládání přepínatelných matic, koncových zesilovačů a pro komunikaci s počítačem. Její schéma je na obrázku A.2, výsledná navržená deska je na obrázku 2.34. Deska je osazena mikrokontrolérem AT91SAM7X128. Ten obsahuje přímou podporu rozhraní USB, konektor typu „USB B“ je proto osazen na této desce. Frekvence mikrokontroléru je dána připojeným krystalem pro frekvenci 16 MHz a vnitřním fázovým závěsem který z 16 MHz vytváří 48 MHz. Mikrokontrolér může pracovat na frekvenci až 55 MHz, ale 48 MHz je požadováno pro činnost USB.

Programování mikrokontroléru je možné buď přímo přes USB prostřednictvím integrovaného boot loaderu SAM-BA nebo přes rozhraní JTAG pro které je na

desce připraven konektor, který je na obrázku A.2 umístěn pod označením „JTAG“. Veškerá napětí generovaná napájecí deskou jsou konektorem „POWER“ přiváděna do řídicí desky a odsud dále distribuována.

Deska s maticemi je připojena konektorem s označením „MCTRL“, ten přivádí napájení matice (5 V a 12 V), řídicí signály pro konfiguraci řetězce matic (PCLK, SCLK, DTA0 a DTA4), napájení předzesilovačů (3,3 V), analogovou a digitální zem. Analogová a digitální zem je spojena v napájecí desce, dále jsou však vedeny samostatně.



Obr. 2.34: Výsledný návrh řídicí desky.

Další konektory označované „OCTRL_0“ až „OCTRL_6“ slouží pro připojení koncových zesilovačů. Prostřednictvím těchto konektorů je k zesilovačům přiváděno napájení (3,3 V), řídicí sběrnice I²C a adresní piny. Komunikace po I²C využívá pro identifikaci zařízení (nebo skupiny zařízení) adresu, která je zaslána na začátku komunikace. Použité koncové zesilovače MAX9729 mají možnost modifikovat vlastní adresu podle napětí na vstupu „ADD“. Adresní piny všech koncových zesilovačů jsou přivedeny na piny mikrokontroléru. Díky tomu lze nastavit použitou komunikační

adresu pouze jednomu zesilovači nebo lze komunikovat s několika současně (pouze pro zápis, při čtení by mohli vzájemně kolidovat).

2.4.3 Maticová deska

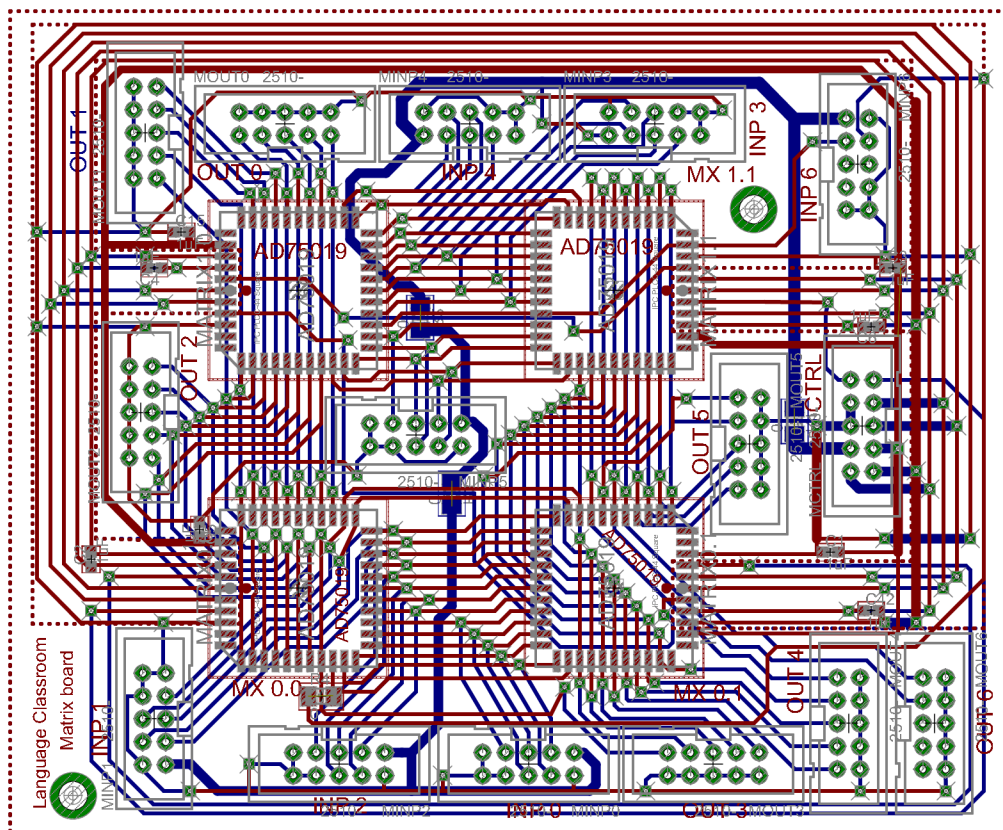
Maticová deska slouží pro samotné propojení vstupů a výstupů. Je složena ze čtveřice matic AD75019 a schopna pojmout 32 vstupů a 32 výstupů, které mohou být maticemi libovolně propojeny. Propojení je obousměrné, tedy všechny výstupy, které jsou na vstup připojeny (výstupy na které je vstup připojen) jej impedančně zatěžují.

Napájení a konfigurace probíhá z řídicí desky. Signály „PCLK“ a „SCLK“ jsou zapojeny jako na obrázku 2.29. Signál „DTA0“ z řídicí desky je připojen na vstup „SIN“ první matice v obrázku 2.29. Výstup „SOUT“ z poslední matice na obrázku 2.29 je připojen na signál „DTA4“ vstupující zpět do řídicí desky. Schéma zapojení maticové desky je na obrázku A.3, navržená deska plošného spoje je vidět na obrázku 2.35.

Vstupy z mikrofونů 0 až 15 jsou připojeny do matice „MATRIX0.0“ na odpovídající vstupy „X0“ až „X15“. Současně jsou tyto vstupy připojeny do matice „MATRIX1.0“ ovšem z důvodu snazšího návrhu desky jsou připojeny v opačném pořadí. Tedy vstup 0 je připojen na „X15“ a vstup 15 na „X0“. Vstupy 16 až 32 jsou stejným způsobem připojeny do matic „MATRIX1.0“ a „MATRIX1.1“. Do matice „MATRIX1.0“ jsou připojeny v původním pořadí a do matice „MATRIX1.1“ překříženě.

Výstupy pro koncové zesilovače jsou již bez překřížení. Výstupy 0 až 15 jdou z matic „MATRIX0.0“ a „MATRIX1.0“ a to z jejich výstupů „Y0“ až „Y15“. Výstupy 16 až 32 jsou vedeny z matic „MATRIX0.1“ a „MATRIX1.1“, opět z výstupů „Y0“ až „Y16“.

Na desce je osazeno 7 konektorů („MINP0“ až „MINP6“) pro připojení desek předzesilovačů. Každý konektor (krom posledního) přenáší napájení 3,3 V s analogovou zemí a 5 výstupních signálů z předzesilovačů („MIC_INPUTS“). Poslední konektor obsahuje pouze poslední dva výstupy od předzesilovačů. Další 7 konektorů („MOUT0“ až „MOUT6“) pro připojení koncových zesilovačů. Napájení koncových zesilovačů je vedeno z řídicí desky, proto jsou zde vedeny pouze audio signály a analogová zem. Poslední konektor opět přenáší pouze poslední dva signály, zatímco ostatní přenášejí signálů 5.



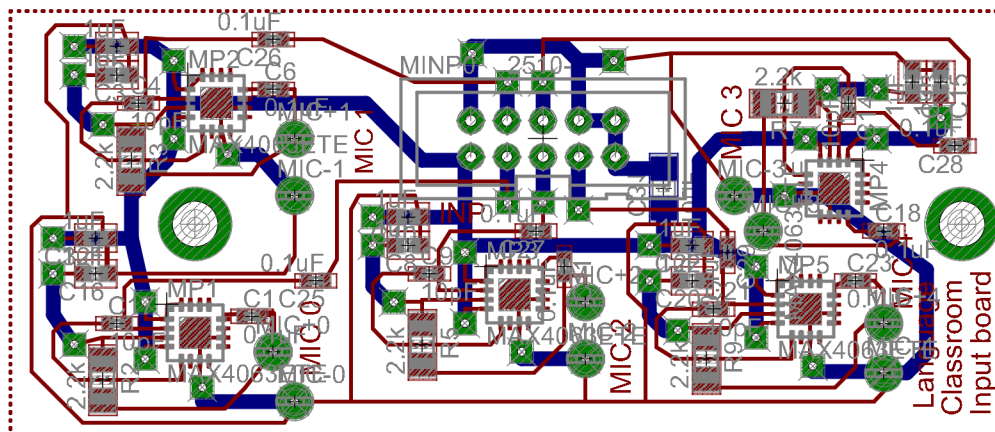
Obr. 2.35: Výsledný návrh desky s čtveřicí přepínatelných matic pro získání matice 32×32 .

2.4.4 Deska s předzesilovači

Deska je určena pro připojení pěti elektretových mikrofónů. Mikrofóny jsou připojovány k zesilovačům MAX4063. Schéma zapojení je na obrázku A.4, výslednou desku ukazuje obrázek 2.36.

Zesilovač MAX4063 má možnost diferenčního připojení nebo připojení typu „single-ended“. Diferenční zesilovač byl testován nejdříve, jeho zesílení lze nastavit rezistorem vloženým mezi piny 13 („G1“) a 15 („G2“). Bohužel tyto piny byly velice náchylné na okolní šum, při testu zde byl připojen trimr a stačilo se šroubovákem (či jiným vodičem) dotknout trimru nebo cesty a hladina šumu několikanásobně vzrostla. Byla proto zvolena „single-ended“ varianta připojení, kde je zesílení 20 bez připojení dalších komponent.

Mikrofóny se tedy připojují k pinu 12 („AUX_IN“) přes oddělovací kondenzátor 100 nF. Záporný pól mikrofónu je připojen k zemi. Napájení mikrofónu je zajištěno



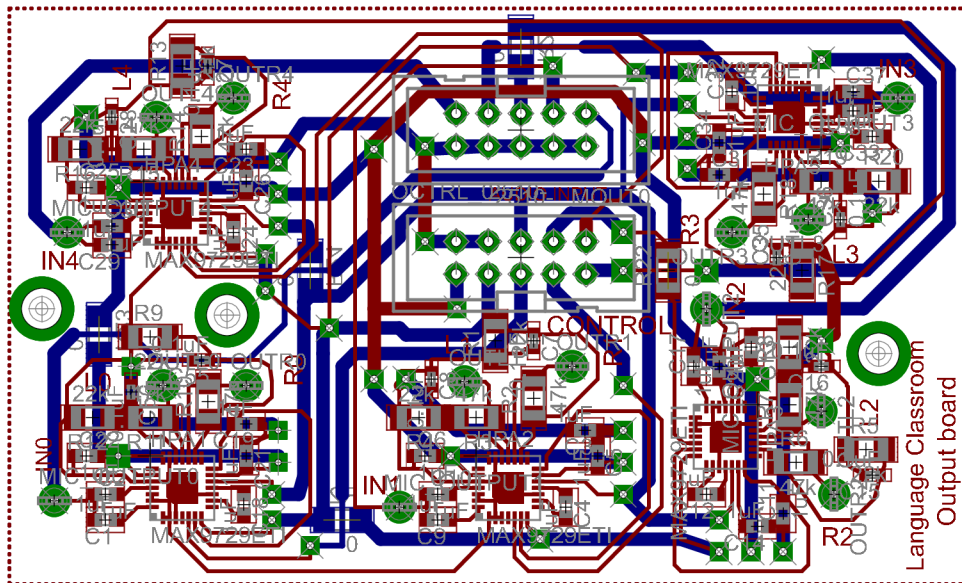
Obr. 2.36: Výsledný návrh desky předzesilovačů.

výstupem 3 „MICBIAS“ poskytující napětí 2,2 V. K mikrofonu je napájení připojeno přes omezovací rezistor 2,2 k Ω , jehož hodnota závisí na použitém mikrofonu, avšak změna jeho hodnoty není nijak kritická a použitá hodnota vyhovuje většině běžných mikrofonů. Výstup zesilovače je diferenční, bohužel vzhledem k charakteru aplikace není reálné využít výhod přenosu diferenčního signálu. Proto byl jeden konec uzemněn a druhý pokračuje do přepínatelné matice. Vstup 1 („SHDN“) je napevno připojen k logické jedničce, tedy zesilovač je po připojení napájení stále v aktivním stavu. Napájení obvodu i „MICBIAS“ jsou vyhlazovány blokovacími kondenzátory 1 μ F.

2.4.5 Deska s koncovými zesilovači

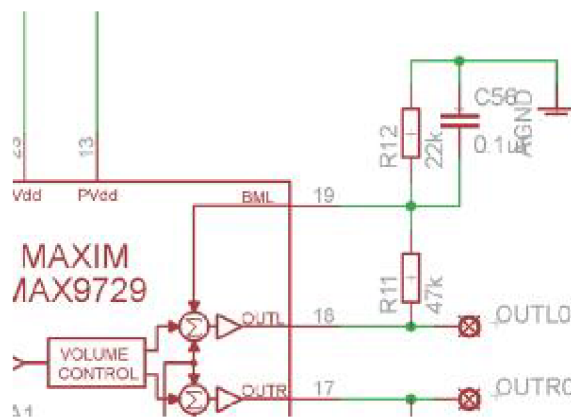
Jako koncové zesilovače byly použity obvody MAX9729, které umožňují připojení až třech vstupů a jsou konfigurovány přes rozhraní I²C. Schéma zapojení je vidět na obrázku A.5 a výsledná deska je na obrázku 2.37. Deska je připojena jedním konektorem k maticové desce a druhým k řídicí desce. Konektorem z maticové desky vedou vstupní analogové signály, z řídicí desky je přiváděno napájení a signály sběrnice I²C.

Připojení reproduktorů je zde bezkapacitní a současně vztažené vůči analogové zemi. Je to možné proto, že zesilovač interně pracuje se symetrickým napájením se středem na úrovni analogové země. MAX9729 obsahuje interní nábojovou pumpu, která ke vstupnímu napětí 3,3 V získá ještě -3,3 V. K této činnosti vyžaduje připojení pouze dvou kondenzátorů. První k vývodům 9 („C1N“) a 11 („C1P“), druhý k vývodům 6 („PV_{SS}“) a 10 („PGND“). Výstup z maticové desky je připojen na oba vstupní kanály (pravý i levý) současně.



Obr. 2.37: Výsledný návrh desky koncových zesilovačů.

Obvod podporuje i posílení basů, výstup z každého kanálu je přiveden do filtru typu dolní propust. Jeho výstup je pak přiváděn zpět na výstupní směšovač zesilovače pinem 19 („BML“) kde se přičítá k výstupnímu signálu. Zesílení je dáno poměrem odporů „R11“ a „R12“ z obrázku 2.38 podle rovnice 2.9 [14].



Obr. 2.38: Filtr pro posílení basů.

$$A_{V_BOOST} = 20 \times \log \frac{R11 + R12}{R11 - R12} (\text{dB}) \quad (2.9)$$

Řízení probíhá po sběrnici I²C, která vždy na začátku komunikace se zaříze-
ním vyšle adresu tohoto zařízení. MAX9729 má možnost modifikovat jeden bit své
adresy. Adresa zařízení na I²C je vždy sedmibitová a v případě MAX9729 má bi-
nární hodnotu hodnotu 101000X_p. Místo hodnoty X je logická hodnota z pinu 5
(„ADD“). Tento pin je ovládán z řídicí desky, čímž se zde vyskytuje možnost rozděl-
lit koncové zesilovače do dvou skupin. Pokud do jedné skupiny umístíme vždy pouze
jedno zařízení a do druhé zbytek, pak lze konfigurovat každý zesilovač samostatně.

3 SOFTWAREVÉ VYBAVENÍ

Řízení zařízení je rozděleno do dvou částí. První z nich je fyzické ovládání matic a koncových zesilovačů pomocí sady ovládacích funkcí uložených v mikrokontroléru. Druhou částí je ovládání uživatelem z grafického prostředí spuštěného v počítači. Mikrokontrolér je s počítačem spojen přes USB a využívá formát přenosu CDC, pro který je ve Windows ovladač vytvářející virtuální sériový port. Z pohledu počítače je pak se zařízením pracováno prostřednictvím sady textových instrukcí zasílaných po sériové lince.

3.1 Firmware zařízení

Veškerý výkonný kód je umístěn v mikrokontroléru AT91SAM7X128. Program pro mikrokontrolér byl vytvářen v prostředí Keil μ Vision verze 4.10 pro mikrokontroléry s jádrem ARM. Ten je volně dostupný na stránkách firmy Keil. Vývojové prostředí Keil μ Vision je u firmy Atmel oficiálně podporovaným vývojovým prostředím a ukázkové příklady je možno stáhnout jako celý projekt vytvořený v Keil μ Vision.

Přesto, že mikrokontrolér přímo podporuje USB, není jeho obsluha úplně triviální záležitostí. Firma Atmel dává k dispozici ukázkové projekty pro jednotlivé své mikrokontroléry osazené do vývojových desek. Mezi nimi je i projekt s názvem „usb-device-cdc-serial-project-at91sam7x-ek“, který přijímá data po sériové lince a odesílá je po USB. Tento projekt se stal základem pro firmware řídicí desky. Dále byly využívány funkce pro ovládání částí obvodu z knihovny „at91lib“, na které jsou postaveny i ukázkové projekty pro mikrokontroléry řady AT91SAM.

Pro řízení koncových zesilovačů je zde využíváno sběrnice I²C. V průběhu testování byla vytvořena vlastní sada funkcí pro komunikaci po této sběrnici. Funkce umožňovaly jak odeslání jednoho bytu dat, tak odeslání či přijetí celého rámce, včetně opakovaného startu využívaného při čtení. Po odladění komunikace a odstranění hardwarových problémů byla tato vlastní sada funkcí ovládající piny procesoru softwarově nahrazena integrovanou periferií označovanou TWI. Sběrnice TWI je z velké části kompatibilní se standardem I²C, implementace v AT91SAM7X128 pouze nemá některé prvky jako například opakovaný start ve slave režimu. Vzhledem k tomu, že při komunikaci s koncovými zesilovači je mikrokontrolér master, není toto omezení podstatné. Nastavená rychlost přenosových hodin je 24 kHz. Zvolena byla jako nejnižší rychlost, která při konfiguraci zesilovačů nezpůsobuje slyšitelné pískání. I když koncové zesilovače podporují rychlost až 400 kHz, byla zvolena nízká rychlost kvůli množství zařízení připojených na sběrnici.

Také je využita ladicí sériová linka „DBGU“ umožňující odesílání kontrolních

výpisů. Bez další konfigurace odesílá funkce `printf` text automaticky po této lince. Přenosová rychlost ladící linky byla ponechána na 115200 baudů, což je rychlost standardně používaná ve zmiňovaných ukázkových projektech.

3.1.1 Řízení matic

Formát přenosu dat do přepínatelných matic AD75019 by bylo možno implementovat pomocí integrované hardwarové sběrnice SPI, avšak při vývoji byla konfigurace řešena softwarově. Toto řešení zůstalo až doposud. Komunikace probíhá po čtyřech linkách, kdy po první lince, označené „SCLK“, jsou vysílány hodiny přenosu dat. Po druhé lince, ve schématu značené jako „DTA0“, jsou vysílány konfigurační data, třetí linkou („DTA4“) jsou přijímány původní konfigurační data a poslední linka „PCLK“ slouží pro potvrzení přenesených dat.

Maticy jsou vzájemně propojeny tak, jak je vidět na obrázku 2.29. Tedy výstup z první matice jde na vstup druhé a tak dále. Data jsou v matici přijímána do posuvného registru o délce 256 bitů. Bit, který do registru vstoupí, z něj zase po 256 cyklech přenosových hodin opět vystoupí a přejde do následující matice. Tedy místo konfigurace čtyř samostatných matic s délkou konfigurace 256 bitů je provedena pouze jedna konfigurace o délce 1024 bitů. Nejprve jsou odeslána konfigurační data poslední matice, a nakonec jdou data první matice. Celá konfigurace je uložena v mikrokontroléru v poli prvků typu `short` o velikosti 64 prvků. Zápis celé konfigurace provádí procedura nazvaná `AD75019_WriteSettings`.

Maticy AD75019 při své konfiguraci očekává nejprve 16 konfiguračních bitů posledního výstupu, poté 16 konfiguračních bitů předposledního výstupu a tak dále, až k prvnímu výstupu. Každý konfigurační bit značí, zda je výstup připojen na odpovídající vstup. Konfigurační bity se odesílají počínaje nejvyšším bitem. Pole s uloženou konfigurací `short settings[64]` je typu `short` proto, že tento typ má velikost 16 bitů a tedy se do každého prvku pole vejde konfigurace všech šestnácti bitů jednoho výstupu matice. Pro konfiguraci jedné matice stačí 16 prvků, pro čtyři matice je pak potřeba 64 prvků pole. V prvních šestnácti prvcích pole je uložena konfigurace matice „MATRIX0.0“ v dalších pak „MATRIX0.1“, „MATRIX1.0“ a nakonec „MATRIX1.1“. Při odesílání konfigurace do řetězce matic je pole odesláno odzadu, tím se postupně přes posuvné registry dostane konfigurace do všech matic. Po odeslání celé konfigurace se pak data potvrdí signálem „PCLK“.

Vzhledem k tomu, že byly pro zjednodušení návrhu překříženy vstupy druhé a čtvrté matice, je nutno tuto změnu zohlednit. K propojení konkrétního výstupu a vstupu byla vytvořena funkce `AD75019_Set` přebírající pořadové číslo výstupu, číslo vstupu a hodnotu (1 nebo 0) kterou nastavit. Pokud je funkcí nastavována hodnota v druhé nebo třetí matici, je potřeba obrátit pořadové číslo vstupu.

		Vstupy	
		0 až 15	16 až 32
Výstupy	0 až 15	MATRIX0.0	MATRIX1.0
	16 až 32	MATRIX0.1	MATRIX1.1

Tab. 3.1: Rozdělení konfigurace do jednotlivých matic podle pořadového čísla vstupu a výstupu. Šedě podbarvené buňky značí potřebu překřížení vstupů.

Zatímco pořadová čísla vstupů a výstupů mohou nabývat hodnot 0 až 31, každá matice konfiguruje pouze 16 vstupů a výstupů. Konfigurace je rozdělena tak, že pokud pořadí vstupu i výstupu je menší než 16, je konfigurace provedena v matici označované „MATRIX0.0“. Pokud je číslo výstupu větší než 15, ale číslo vstupu je menší než 16, konfiguruje se matice „MATRIX1.0“. Pro výstup menší než 16 a vstup větší než 15 je konfigurována matice „MATRIX0.1“. A konečně pro výstup i vstup větší než 15 je hodnota vložena do matice „MATRIX1.1“. Mnohem srozumitelnější než slovní popis je tabulka 3.1. Pokud je pořadové číslo výstupu nebo vstupu větší než 15, je potřeba od něj hodnotu 15 odečíst. Tím se získá pořadové číslo uvnitř konfigurované matice. Kvůli překřížení vstupů je potřeba u matic „MATRIX1.0“ a „MATRIX0.1“ posléze ještě pořadí vstupu obrátit odečtením od hodnoty 15.

Slovní popis činnosti funkce `AD75019_Set` je poněkud nepřehledný, přesto je výsledný kód velmi jednoduchý. Jak ukazuje výpis 3.1.

Listing 3.1: Funkce `AD75019_Set` pro nastavení propojení výstupu a vstupu

```
void AD75019_Set(unsigned char row, unsigned char col,
    unsigned char val){
    unsigned char y = row, x = col; //y=číslo výstupu, x=číslo vstupu
    if(row > 31 || col > 31) return;//omezení na hodnoty 0 až 31
    if(col > 15){ //posunutí výstupů na další řádek
        y += 32;
        x %= 16;
    }
    if(row > 15) x = 15-x; //překřížení hodnoty x
    if(col > 15) x = 15-x; //překřížení hodnoty x
    if(val) settings[y] |= 1 << x; //nastavení propojení
    else settings[y] &= ~(1 << x); //zrušení propojení
}
```

Funkce `AD75019_Set` je používána pouze v konzolovém režimu, grafické rozhraní ji prozatím nevyužívá. Rozhraní v počítači si udržuje vlastní pole s konfigurací a obsahuje obdobnou funkci. Pro aktualizaci nastavení z počítače se odešle znovu celá

konfigurace. Konfigurace je odesílána po částech, vždy po osmi prvcích konfiguračního pole. Příjem těchto částí zajišťuje funkce `AD75019_ReadSettings`. Ta přebírá pořadové číslo výstupu v poli `settings` od kterého se začnou data ukládat. Druhým parametrem je řetězec hodnot v šestnáctkové soustavě. Funkce postupně převádí čtveřici šestnáctkových číslic na hodnoty typu `short` a ukládá je vždy na aktuální pozici. Pozice je poté posunuta.

Další implementovanou procedurou je `AD75019_Configure`. Ta slouží ke konfiguraci pinů mikrokontroléru používaných pro komunikaci. Konfigurovanými piny jsou „PA15“ (signál „SOUT“), „PA16“ (signál „SIN“), „PA17“ (signál „PCLK“) a „PA18“ (signál „SCLK“). Kromě pinu „SOUT“ jsou všechny piny výstupní. Pin „SOUT“ je vstupní a slouží pro načítání výstupu z poslední matice. Pro ukládání načtené konfigurace slouží samostatné pole nazvané `input` a je stejného datového typu a velikosti jako pole `settings`.

Zbývajících procedurami pro práci s maticemi jsou `AD75019_PrintInput` a `AD75019_Clear`. První slouží k výpisu obsahu pole s poslední načtenou konfigurací (`input`), druhá likviduje veškerá nastavení provedená v konfiguraci tím, že nastaví všechny prvky pole `settings` na 0. Souhrn všech funkcí pro konfiguraci matic je uveden v tabulce 3.2. Zdrojový kód těchto funkcí je umístěn v souboru „AD75019.c“.

<code>AD75019_Configure</code>	Konfigurace komunikačních pinů.
<code>AD75019_WriteSettings</code>	Nahrání aktuálního nastavení v poli <code>settings</code> do matic a současně uložení předchozí konfigurace do pole <code>input</code> .
<code>AD75019_ReadSettings</code>	Načtení nového bloku konfiguračních dat a uložení do pole <code>settings</code> .
<code>AD75019_Clear</code>	Vynulování pole <code>settings</code> .
<code>AD75019_Set</code>	Nastavení nebo vynulování bitu odpovídajícího zadanému číslu vstupu a výstupu.
<code>AD75019_PrintInput</code>	Výpis naposledy přijaté konfigurace matic.

Tab. 3.2: Souhrn funkcí implementovaný pro ovládání matic AD75019.

3.1.2 Řízení koncových zesilovačů

Koncové zesilovače jsou připojeny na sběrnici I²C. V aktuální verzi projektu je využita hardwarová podpora této sběrnice v AT91SAM7X128 označovaná TWI. Komunikace po TWI probíhá po dvou vodičích (jak zkratka Two Wire Interface napovídá). První z nich („TWCK“) přenáší hodiny, druhý („TWD“) slouží pro přenos dat.

Vlastností sběrnice je, že data se mohou měnit pouze, pokud jsou hodiny v logické nule. Změna hodnoty dat při hodinách v logické jedničce je vyhrazena pro označení začátku a konce komunikace. Začátek komunikace značí sestupná hrana dat a konec náběžná hrana dat. Komunikace probíhá po osmibitových blocích a každý blok je v devátém bitu potvrzován (přidržením dat v nule) přijímajícím zařízením.

Nejprve je po sběrnici vyslán start bit (začátek komunikace), za ním 7 bitů adresy zařízení a osmý bit značí, zda chceme ze zařízení číst, nebo do něj zapisovat. V případě zesilovačů MAX9729 je formát komunikace jednoduchý. Veškerá konfigurace MAX9729 je uložena ve dvou osmibitových registrech. V případě zápisu do zařízení je po adresním bytu očekáván jeden nebo dva konfigurační byty. Při přijetí jen jednoho konfiguračního bytu je tento uloženo do prvního registru, při přijetí dvou, jsou přepsány oba registry. Obdobně je tomu při čtení. Po přijetí adresního bytu je odvílán nejprve první konfigurační registr, a pokud je tento registr mikrokontrolérem potvrzen (devátý bit přidržen v nule) je odeslán i druhý registr. Obsah konfiguračních registrů je vidět v tabulce 3.3.

Registr	B7	B6	B5	B4	B3	B2	B1	B0
0x00	vypnout	směšovač	útlum výstupu					
0x01	útlum pípnutí			1	bass max	zesílení PGA		

Tab. 3.3: Konfigurační registr zesilovače MAX9729 [14].

Pro ovládání jednotlivých položek registru byly implementovány samostatné funkce. Každá z funkcí přebírá jako svůj parametr pole typu `Pin[]` a délku tohoto pole. Každý prvek v tomto poli představuje adresní pin ovládaného zesilovače MAX9729. Před odesláním nové konfigurace přes I²C jsou všechny piny z předaného pole nastaveny na logickou nulu. Tím mají všechny vybrané zesilovače adresu binárně 1010000_2 (tj. šestnáctkově 0x50), zatím co ostatní mají adresu 1010001_2 (tj. šestnáctkově 0x51). Konfigurace je pak přes I²C odeslána na adresu 0x50. Před ukončením funkce jsou adresní piny nastaveny zpět na logickou jedničku.

Nejprve byla implementována funkce `MAX9729_Setup`. Ta nahraje do zesilovačů výchozí konfiguraci. Konkrétně jsou registry 0x00 a 0x01 naplněny hodnotami 0x84, 0xF9. Hodnota bitu „vypnout“ je nastavena na 1_2 , tedy zapnuto. Směšovač má hodnotu 00_2 , což vybírá první kanál („INL1“ a „INR1“). Útlum výstupu je nastaven na 00100_2 a odpovídá ztlumení o 7,6 dB. Útlum pípnutí má maximální hodnotu 111_2 a podle dokumentace tak tlumí o 56 dB. Funkce „bass max“ je zapnuta (hodnota 1_2). A konečně zesílení PGA obsahuje po zapsání konfigurace hodnotu 001_2 a zesiluje tak vstup o 6 dB.

Další implementovanou funkcí je MAX9729_Shutdown. Ta slouží pro ovládání bitu „vypnout“. Nastavovanou hodnotu (0 nebo 1) přebírá jako svůj parametr. Pro výběr vstupního kanálu slouží funkce MAX9729_Input. Nastavuje bity v části označené „směšovač“. Hodnoty 00_b, 01_b a 10_b vybírají kanály jedna, dva a tři. Hodnota 11_b pak vybírá všechny kanály současně, čímž se z režimu multiplexeru přepne na režim směšovače. Funkce MAX9729_BassMax povoluje nebo zakazuje posílení basů, zápisem logické jedničky nebo nuly do pole označeného „bass max“.

Úroveň výstupní hlasitosti je ovládána dvěma funkcemi. První z nich je funkce MAX9729_Volume, která ovládá výstupní útlum zápisem do bitů „B0“ až „B4“ v registru 0x00. Pomocí pěti bitů lze nastavit 32 různých úrovní útlumu odstupňovaných od 0 dB až do útlumu o 70 dB a úplného odpojení výstupu. Úrovně jsou odstupňovány přibližně po kroku 1,5 dB, ke konci rozsahu se krok zvětšuje. Druhou funkcí pro ovládání hlasitosti je MAX9729_MaxGain. Ta naopak ovládá zesílení v nastavitelném zesilovači (PGA). Konfigurace PGA je umístěna ve třech nejnižších bitech registru 0x01 a umožňuje nastavit 8 úrovní zesílení v rozsahu 3,5 dB až 26 dB. Úrovně jsou rozděleny na dvě poloviny. První čtyři úrovně jsou v rozsahu od 3,5 dB do 10 dB. Odstupňovány jsou přibližně po dvou decibelech. Od pátého kroku (nastavený nejvyšší bit) následuje skok z úrovně 10 dB na 19,5 dB. A opět až do 26 dB je hlasitost zvyšována přibližně po dvou decibelech.

Souhrn všech funkcí pro ovládání zesilovačů MAX9729 je uveden v tabulce 3.4. Funkce jsou umístěny v programovém souboru „MAX9729.c“.

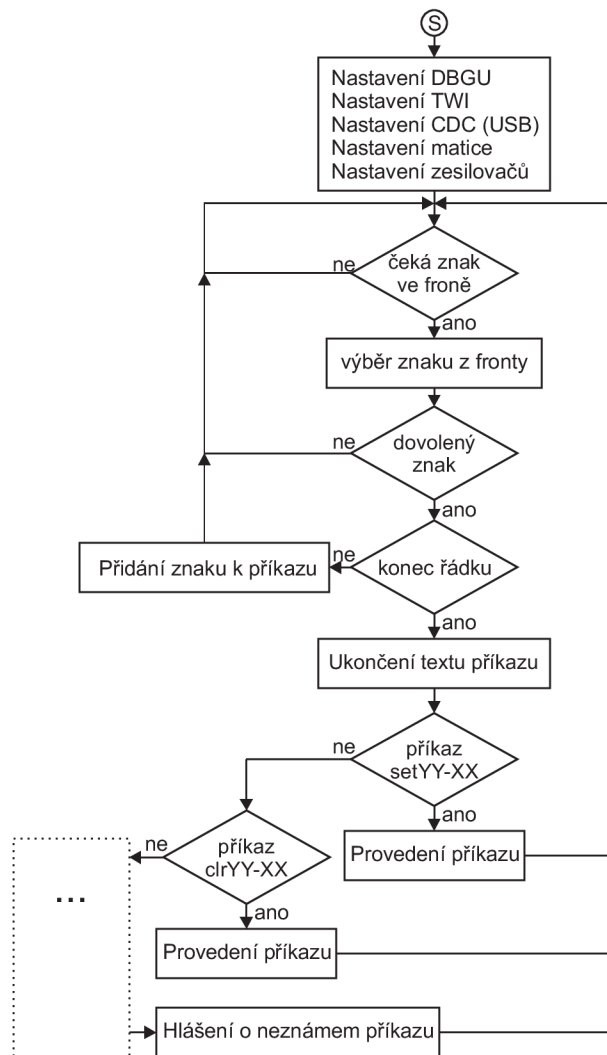
MAX9729_Setup	Počáteční konfigurace, povolení výstupu a nastavení zesílení.
MAX9729_Shutdown	Zapnutí nebo vypnutí zesilovače.
MAX9729_Input	Konfigurace směšovače / multiplexeru. Tedy výběr vstupní linky.
MAX9729_Volume	Nastavení výstupního útlumu.
MAX9729_MaxGain	Nastavení zesílení v PGA.
MAX9729_BassMax	Povolení nebo zakázání posílení basů.

Tab. 3.4: Souhrn funkcí implementovaný pro ovládání matic AD75019.

3.1.3 Komunikace s počítačem

Správa komunikace s počítačem je prováděna v hlavním cyklu programu. Základní princip činnosti je ukázán na obrázku 3.1, kde je vidět průběh zpracování přijatého příkazu. Nejprve je provedena inicializace jednotlivých používaných zařízení. Tato inicializace je provedena pouze při zapnutí napájení. Na obrázku je nejprve zmíněno

nastavení jednotky „DBGU“. Toto je ladící sériová linka umožňující sledovat průběh činnosti programu. V raných etapách vývoje tohoto zařízení byla používána i pro příjem příkazů. Nyní slouží pouze pro odesílání informačních výpisů. Rychlost linky je nastavena na 115200 baudů, dále je nastaveno 8 datových bitů, jeden stop bit a žádná parita.



Obr. 3.1: Průběh činnosti hlavního cyklu programu při zpracování příkazů.

Nastavení jednotky „TWI“ spočívá v jejím povolení, nastavení do režimu master a nastavení přenosové rychlosti na 24 kHz. Konfiguraci „CDC“ řeší použité knihovny dodávané firmou Atmel. Nejprve nastavují formát přenosu po virtuální sériové lince, ta je také nastavena na rychlost 115200, 8 datových bitů, jeden stop bit a žádnou paritu. Dále pak povolují hodiny pro činnost USB, povolují přerušování a konfigurují

jejich obslužné rutiny. Následuje uvedení sběrnice do stavu, ve kterém je očekáván příjem dat z „USB“. Zadává se zde maximální velikost přijatého paketu a funkce, která bude zavolána po jeho přijetí. Touto funkcí `UsbDataReceived`, která je určena pro vlastní zpracování přijatých dat. Zde se nastavuje ukazatel na začátek fronty přijatých znaků (začátek bufferu, ve kterém jsou přijaté znaky z „CDC“).

Inicializace matice je prováděna zmíněnou procedurou `AD75019_Configure` a zapsání aktuální (prázdné) konfigurace pomocí `AD75019_WriteSettings`. Inicializace zesilovačů se skládá z konfigurace všech adresních pinů a nahrání výchozího nastavení do všech zesilovačů procedurou `MAX9729_Setup`.

Po vstupu do hlavního cyklu programu je průběžně kontrolováno, zda je ve frontě připraven znak. Frontou je buffer přijatých znaků z USB a na aktuální polohu v bufferu ukazuje ukazatel. Po přijetí `n` datových bytů je na konec bufferu umístěna hodnota 0 (`usbBuffer[n]=0;`) a ukazatel na aktuální polohu se nastaví na začátek bufferu. V hlavním cyklu je přítomnost znaku ve frontě kontrolována tak, že se testuje, zda ukazatel ukazuje na jinou hodnotu než 0. Pokud ano, je tato považována za znak ve frontě. Výběr znaku z fronty je proveden tak, že se hodnota na pozici ukazatele uloží do proměnné `chr` se kterou se dále pracuje a ukazatel se posune na následující pozici.

Hodnota `chr` je testována na povolený rozsah hodnot. Povoleny jsou znaky, jejichž ASCII hodnoty jsou v rozmezí 32 (mezera) až 122 (malé z), plus znaky nového řádku 13 a 10. Všechny ostatní znaky jsou ignorovány a přeskočeny. Jsou tím přeskočeny například znaky jako tabulátor, escape, delete a jiné řídicí znaky. Dokud se v příchozích znacích nenarazí na znak nového řádku a současně pole pro uložení příkazu není plné, jsou data do tohoto pole vkládána. Pokud se v přijatých datech objeví znak nového řádku, je považován předchozí text za kompletní příkaz, doplní se koncovou nulou a pokračuje se jeho vyhodnocením.

Při vyhodnocování příkazu se tento postupně testuje na shodu s některým z nedefinovaných formátů příkazu. Prvním z nich je příkaz `setYY-XX`. Při testu se kontroluje, zda první tři znaky jsou `set`, šestý znak je pomlčka a devátá je ukončovací nula. Pokud příkaz splňuje tyto požadavky, vstoupí se do sekce s jeho vyhodnocením. Pokud tento formát dodržen není, je testován další formát příkazu (tedy `clrYY-XX`). Pokud příkaz nesplní žádný z přednastavených formátů, bude zpět do počítače vráceno hlášení o neznámém příkazu.

Při vyhodnocování příkazu, který obsahuje parametry, jsou u těchto parametrů testovány omezující podmínky. Například příkaz `setYY-XX` slouží pro propojení výstupu `YY` se vstupem `XX`. Hodnoty `YY` a `XX` by měly být desítková čísla výstupu a vstupu. Po převodu na binární podobu a uložení do proměnné jsou jejich hodnoty testovány na rozsah 0 až 31. Pokud tento rozsah nesplní, je vráceno hlášení o chybném formátu příkazu.

Listing 3.2: Zpracování příkazu „setYY-XX“

```
if(!strncmp(command, "set", 3) && command[5] == '-'
    && command[8] == 0){ //test formátu příkazu
    signed char x,y; //proměnné pro uložení čísla vstupu a výstupu
    y = (command[3]-'0')*10+(command[4]-'0'); //převod čísla výstupu
    x = (command[6]-'0')*10+(command[7]-'0'); //převod čísla vstupu
    if(y < 0 || y > 31 || x < 0 || x > 31){ //test rozsahu
        sprintf(prnBfr,"Bad command format (setYY-XX): %s\r\n",
            command); //vytvoření chybového hlášení
        printf(prnBfr); //výpis přes DBGU
        UsbWrite(prnBfr); //výpis přes USB CDC
        break;
    }
    AD75019_Set(y, x, 1); //provedení propojení v konfiguraci
    AD75019_WriteSettings(); //uložení konfigurace
    AD75019_PrintInput(); //výpis konfigurace
}
```

Příklad vyhodnocení příkazu setYY-XX je vidět na výpis zdrojového kódu 3.2. Nejprve je proveden test shody formátu příkazu. Následuje definice proměnných *x* a *y*. Převod desítkových čísel na odpovídající binární reprezentaci využívá pevného formátu, kdy i čísla menší než 10 musejí být dvoumístná (tedy např. „03“). Odečtením ASCII hodnoty nuly (48) je získána hodnota 0 až 9, první na pozici desítek je vynásobena deseti a sečtena s hodnotou na pozici jednotek. Poté je provedena kontrola validnosti převedených hodnot zjištěním, zda jsou získané hodnoty v povoleném rozsahu. Je zřejmé, že validnost příkazu nelze takto stoprocentně ověřit, neboť i nevalidní příkaz jako třeba set/?-4# by byl vyhodnocen jako validní příkaz set05-27. Kontrola slouží pouze pro ochranu proti chybnému zadání (např. běžné je překročení rozsahu o 1) nikoli proti záměrnému pokusu o obejití. Získané hodnoty jsou pak předány funkci AD75019_Set. Tím se uloží do konfiguračního pole. Celé konfigurační pole je pak nahráno do řetězce matic procedurou AD75019_WriteSettings. Při ladění byl využíván i následný výpis původní konfigurace matic zobrazený procedurou AD75019_PrintInput.

Přehled dostupných příkazů

Tabulka 3.5 dává kompletní seznam všech implementovaných příkazů dostupných v počítači přes virtuální COM port. Příkaz setYY-XX již byl detailně vysvětlen výše. Příkaz clrYY-XX funguje zcela analogicky k příkazu setYY-XX, jen s tím rozdílem, že funkci AD75019_Set předává jako třetí parametr hodnotu 0 místo 1. Tím dojde k rozpojení výstupu YY a vstupu XX.

<code>setYY-XX</code>	Propojení výstupu YY se vstupem XX.
<code>clrYY-XX</code>	Rozpojení výstupu YY a vstupu XX.
<code>conf-AA-DDDD</code>	Uložení nových konfiguračních dat DDDD do matic počítače výstupem AA.
<code>write</code>	Zapsání aktuální konfigurace do řetězce matic.
<code>clear</code>	Vymazání všech propojení v maticích.
<code>print</code>	Načtení a zobrazení aktuální konfigurace matic.
<code>volVV</code>	Nastavení útlumu výstupu všech zesilovačů na hodnotu VV.
<code>volume-AA-GG-VV</code>	Nastavení útlumu VV a zesílení GG zesilovače s číslem AA .
<code>muxXX</code>	Výběr vstupního kanálu XX všech zesilovačů.
<code>mute-AA</code>	Vypnutí zesilovače s číslem AA.
<code>unmute-AA</code>	Zapnutí zesilovače s číslem AA.
<code>bass</code>	Povolení posílení basů všech zesilovačů.
<code>nobass</code>	Zakázání posílení basů všech zesilovačů.
<code>gainX</code>	Nastavení zesílení X všem zesilovačům.
<code>version</code>	Výpis verze nahraného programu.

Tab. 3.5: Seznam dostupných příkazů.

Příkaz `conf-AA-DDDD` slouží pro nahrání nové konfigurace matic z grafického ovládacího rozhraní. Kontrolována je zde pouze hodnota AA reprezentující počáteční pořadové číslo výstupu. To je očekáváno ve dvoumístném desítkovém formátu a je kontrolováno na rozsah 0 až 63. Samotná konfigurační data DDDD již jsou zpracovávána funkcí `AD75019_ReadSettings` do které je předáno číslo výstupu a ukazatel na začátek konfiguračních dat. Data jsou očekávána v šestnáctkovém formátu psaném velkými písmeny. Počet konfiguračních dat zde není omezen. Každá čtveřice šestnáctkových hodnot je převedena na binární hodnotu typu `short` a uložena do konfiguračního pole na aktuální adresu výstupu. Funkce kontroluje pouze překročení rozsahu pole (maximální číslo výstupu je 63) a nekompletnost čtveřice konfiguračních dat či jejich konec. Oba případy vedou k ukončení čtení dat a návratu z funkce. Po skončení funkce je do počítače vrácena hodnota „OK“. I když není délka konfiguračních dat kontrolována, z počítače je posílána konfigurace pro 8 výstupů, tedy 32 hexadecimálních hodnot. Je to z důvodu omezení velikosti jednoho přenášeného datového bloku po USB CDC.

Příkaz `write` slouží pro uložení aktuální konfigurace do řetězce matic. Nepřebírá žádné konfigurační parametry. Pouze volá proceduru `AD75019_WriteSettings`

a po jejím skončení vrátí do počítače hodnotu „OK“.

Příkaz `clear` ruší veškeré nastavení propojení v maticích. Nejprve zavolá proceduru `AD75019_Clear`, která vynuluje všechny prvky v konfiguračním poli. Potom zavolá proceduru `AD75019_WriteSettings` pro uložení prázdné konfigurace do matic. Po uložení konfigurace je vrácena hodnota „OK“.

Příkaz `print` vypíše aktuální konfiguraci zapsanou do matic. Nejprve je dvakrát zavolána procedura `AD75019_WriteSettings`. Prvním zavoláním se do matic zapíše aktuální konfigurace a přečte se ta předchozí. Po druhém zavolání se znovu zapíše aktuální konfigurace a nyní se již přečte ta první zapsaná aktuální konfigurace. Následně se zavolá procedura `AD75019_PrintInput`. Ta vypíše načtené hodnoty. Výpis je formátován do pěti sloupců. V prvním sloupci je pořadové číslo (0 až 16), další sloupce obsahují konfiguraci odpovídajícího výstupu matice. Ve druhém sloupci jsou výstupy matice „MATRIX0.0“ a postupně až k pátému sloupci, kde je konfigurace výstupů matice „MATRIX1.1“. Konfigurace výstupu je zobrazena jako čtveřice hexadecimálních hodnot. Sloupce jsou vzájemně odděleny tabulátorem.

Příkaz `volVV` nastavuje míru útlumu výstupu všech koncových zesilovačů současně. Hodnota parametru `VV` je očekávána ve dvoumístném desítkovém formátu a je omezena rozsahem 0 až 31. Při překročení rozsahu je vrácena chybová hláška o neplatném formátu. Převedená hodnota je předána funkci `MAX9729_Volume`. Dále je této funkci předáno celé pole všech adresních pinů zesilovačů a jeho velikost. Pokud funkce `MAX9729_Volume` skončí s nenulovým výsledkem je vrácena hodnota „OK“, jinak je vrácena chybová hláška.

Příkaz `volume-AA-GG-VV` je určen pro nastavení hlasitosti jednoho koncového zesilovače. Nastavuje současně hodnotu zesílení v PGA i výstupní útlum. Pořadové číslo nastavovaného zesilovače je očekáváno v dvoumístné desítkové hodnotě `AA` a je omezeno na rozsah 0 až 31. Hodnota `GG` udává zesílení a hodnota `VV` obsahuje útlum. Zesílení je limitováno rozsahem 0 až 7 a útlum může nabývat hodnot 0 až 31. Pokud některá z hodnot přesáhne rozsah, je vráceno chybové hlášení. Nejprve je volána funkce `MAX9729_Volume`, které je předána nová hodnota útlumu. Dále je volána funkce `MAX9729_MaxGain` a té je předána hodnota zesílení. Oběma funkcím se jako druhý parametr předává adresa pinu pro výběr zesilovače a třetím parametrem je číslo 1, neboť je ovládán pouze jeden zesilovač. Pokud obě funkce skončí s úspěchem, je vrácena hodnota „OK“, jinak se vrací chybová hláška.

Příkaz `muxXX` vybírá vstupní kanál (přesto, že na finální desce je přiveden pouze první kanál). Parametr `XX` představuje číslo kanálu a je omezen hodnotami 0 až 3. Při překročení rozsahu je vrácena chybová hláška. Pro nahrání hodnoty do všech zesilovačů je zavolána funkce `MAX9729_Input`. Té je jako první parametr předána hodnota vybraného vstupu. Druhým parametrem je adresa začátku pole adresních pinů a třetí parametr obsahuje délku tohoto pole (tedy 32). V případě nenulového

výsledku funkce je vrácena hodnota „OK“, jinak se vrací chybová hláška. V budoucím návrhu desek by mohl být ke koncovým zesilovačům přiveden externí stereo signál (nyní je vše mono) například z počítače a příkaz by vybíral zda, se studenti slyší ve skupinách nebo všichni poslouchají stejnou zvukovou nahrávku.

Příkaz `mute-AA` provádí ztlumení (vypnutí) vybraného zesilovače. Číslo zesilovače je uvedeno v parametru „AA“ a může nabývat hodnot 0 až 31. Překročení rozsahu opět generuje chybovou hlášku. Samotné vykonání příkazu zajišťuje funkce `MAX9729_Shutdown`, které se jako první parametr předává hodnota 0, jež po umístění do sedmého bitu registru `0x00` zajistí vypnutí zesilovače. Druhým parametrem je adresa ovládacího pinu získaná z parametru `AA` a třetím parametrem je počet nastavovaných zesilovačů, tedy 1. Při nenulovém výsledku funkce je vrácena hodnota „OK“, jinak je generováno chybové hlášení.

Příkaz `unmute-AA` funguje zcela analogicky jako `mute-AA` jen s tím rozdílem, že se funkci `MAX9729_Shutdown` jako první parametr předává hodnota 1, která zajistí zapnutí zesilovače.

Příkaz `bass` nepřebírá žádné parametry a povoluje zesílení basů na všech koncových zesilovačích. Volá funkci `MAX9729_BassMax`, které předá do prvního parametru hodnotu 1 povolující posílení basů. Při úspěchu funkce je vrácena hodnota „OK“, jinak je vrácena chybová hláška.

Příkaz `nobass` pracuje stejně jako příkaz `bass` jen s tím rozdílem, že funkci `MAX9729_BassMax` jako první parametr předává hodnotu 0.

Příkaz `gainX` slouží pro nastavení zesílení všech zesilovačů. Parametr `X` obsahuje číselnou hodnotu v rozsahu 0 až 7, která je předána jako první parametr funkci `MAX9729_MaxGain`. Ta zajistí uložení této hodnoty do všech zesilovačů. Druhým parametrem je adresa začátku pole všech ovládacích pinů zesilovačů a třetím parametrem je délka tohoto pole.

Posledním implementovaným příkazem je `version`. Ten vrací jako výsledek text s verzí firmwaru a datem kompilace. Konkrétně je vrácen text „Language Classroom: 0.1 Compiled: May 1 2012 09:21:58“.

3.2 Ovládací software

Pro ovládání zařízení z počítače lze využít program komunikující po sériové lince. V tom případě je práce obdobná jako v klasickém příkazovém řádku, jen s tím rozdílem, že nebyly implementovány znaky delete, backspace ani kurzorové klávesy, takže je práce v tomto režimu poněkud nepohodlná. Programy umožňující komunikaci po sériové lince jsou například „Hyperterminal“, „RealTerm“ nebo klasické „Putty“. Ve Windows XP je „Hyperterminal“ přímo obsažen bez nutnosti instalace.

Ve Windows 7 64bit již „Hyperterminal“ není a „RealTerm“ pro 64bit také nejspíše neexistuje. Klasické „Putty“ funguje všude.

Pro pohodlnější otestování základní funkčnosti byl vytvořen program komunikující se zařízením prostřednictvím výše zmíněných příkazů. Program byl vytvořen v prostředí C++ Builder s využitím knihovny „VCL“ (jedná se o C++ variantu oblíbených Delphi). Program je rozdělen do dvou částí. Jedna část obsahuje grafické rozhraní, druhá část běží v samostatném vlákně a slouží pro komunikaci se zařízením. Obě části programu spolu vzájemně komunikují prostřednictvím sdílených proměnných, ke kterým je přístup synchronizován pomocí událostí a mutexu.

3.2.1 Komunikace se zařízením

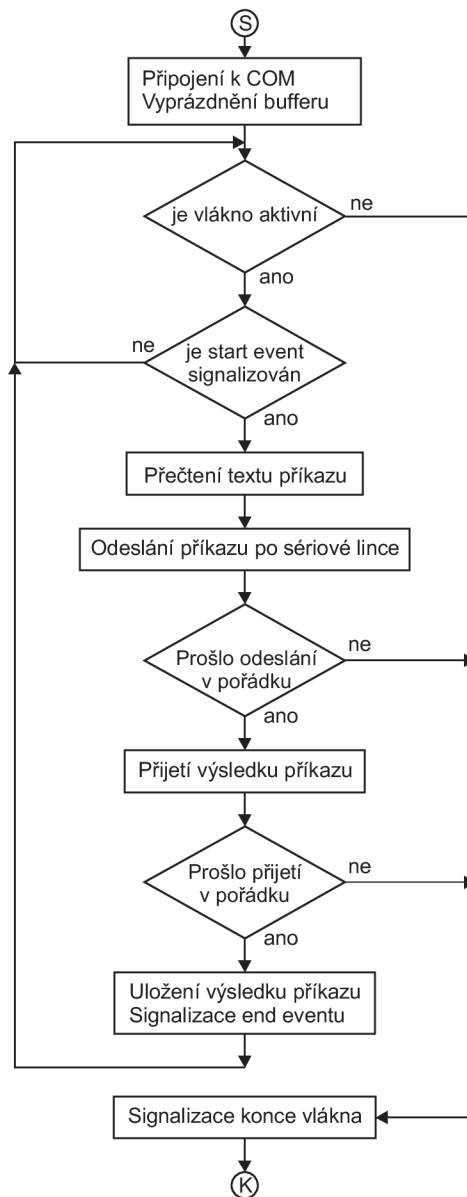
Se zařízením je komunikováno prostřednictvím sériové linky. Tato komunikace běží v samostatném vlákně. Po spuštění kódu vlákna dojde k připojení na sériovou linku a následuje čekání na signalizaci události o novém příkazu. Činnost vlákna je zjednodušeně znázorněna na obrázku 3.1.

Jakmile se vlákno dočká signalizace události informující o požadavku na zpracování příkazu je z hlavního vlákna přečten příkaz a odeslán po sériové lince. Pokud by se odeslání nezdařilo, značilo by to, že je zařízení nejspíše odpojeno. V takovém případě činnost vlákna končí a o svém ukončení informuje hlavní vlákno aplikace, které bude signalizovat odpojení zařízení.

Po úspěšném odeslání příkazu je čekáno na jeho výsledek. Ten může být buď „OK“ nebo chybová hláška. V případě chybové hlášky je tato zobrazena uživateli. Pokud by se přijetí nezdařilo, opět by to znamenalo ukončení vlákna. Při úspěšném přijetí je výsledek uložen do proměnné v hlavním vlákně a signalizuje se událost informující o ukončení příkazu.

Příkazy v hlavním vlákně se vkládají do fronty, ze které se postupně vyzvedávají a provádějí. Pro vkládání do fronty byla vytvořena metoda `ExecCommand`. Tato metoda je neblokující, tedy vloží příkaz do fronty a nečeká na jeho vykonání. Po vykonání příkazu je volána obsluha události `OnCommandDone`, která příkaz z fronty odebere a pokud ve frontě čeká další příkaz, pak jej předá vlákně pro vykonání. Kromě `ExecCommand` se pro vykonání příkazu využívá ještě metoda `TestDevice`. Ta slouží, jak název napovídá, k ověření přítomnosti zařízení. Jako svou návratovou hodnotu vrací buď `true` nebo `false`, podle toho, zda zařízení správně odpoví, či ne. Je tedy nutné počkat na výsledek příkazu a funkce tedy musí být blokující.

Protože metoda `TestDevice` je volána z časovače, tedy asynchronně s vykonáváním příkazů ve frontě je nutno zajistit synchronizaci. Tato synchronizace je zajištěna mutexem. V obou metodách (`TestDevice` i `ExecCommand`) je na začátku čekáno na získání mutexu. Pokud je volný, dočká se metoda ihned, pokud



Obr. 3.2: Činnost vlákna při odesílání a příjmu výsledku příkazu po sériové lince.

jej aktuálně vlastní druhá funkce, bude tato čekat. Čekání je nastaveno na dobu maximálně dvě vteřiny. Pokud se nedočká, je vykonání příkazu přeskočeno. Mutex získaný funkcí `TestDevice` je uvolněn po vykonání příkazu, tedy těsně před ukončením metody `TestDevice`. Mutex získaný metodou `ExecCommand` je uvolňován v obsluze události `OnCommandDone` a to jen v případě, že je fronta příkazů prázdná.

Mohlo by se stát, že při nahromadění příkazů ve frontě se metoda `TestDevice` mutexu nedočká. V takovém případě metoda `TestDevice` vrátí výsledek `false`

a zařízení je pak považováno za odpojené. V tom případě se vlákno vykonávající příkazy ukončí, mutex uvolní a fronta příkazů vyprázdní. Při další události od časovače pro testování zařízení je volána metoda `Connect`. Ta by měla zajistit opětovné připojení k zařízení a vytvoření vlákna. Aby se pravděpodobnost odpojení při nahromadění příkazů minimalizovala, je při dokončení příkazu (v obsluze `OnCommandDone`) resetován časovač pro testování přítomnosti zařízení (když je příkaz dokončen, je zařízení pravděpodobně připojené).

Činnost metody `Connect` spočívá v nalezení sériového portu ke kterému je připojeno zařízení (zajistí metoda `FindDevice`), vytvoření vlákna a otestování přítomnosti zařízení (`TestDevice`). Nejprve je zjištěno, zda je ukazatel na vlákno nenulový, pokud ano, je zavolána metoda `Disconnect` a ta se o vlákno „postará“. Následuje volání metody `FindDevice` pro zjištění názvu COM portu na kterém je zařízení připojeno. Pokud `FindDevice` nic nenalezne, vrátí prázdný řetězec na což `Connect` zareaguje svým ukončením (není k čemu se připojit). V případě nalezení zařízení je vytvořena instance třídy `TComThread` implementující vlákno (odvozena od třídy `TThread` z knihovny `VCL`). Vláknu se předá název nalezeného COM portu a přenosová rychlost (115200), poté je vlákno spuštěno. Následuje volání metody `TestDevice` pro ověření úspěšného připojení vlákna. Při úspěšném testu je titulovém pruhu aplikace zobrazen stav „[connected]“, při neúspěšném testu je volána metoda `Disconnect` pro likvidaci vlákna a nastolení odpojeného stavu.

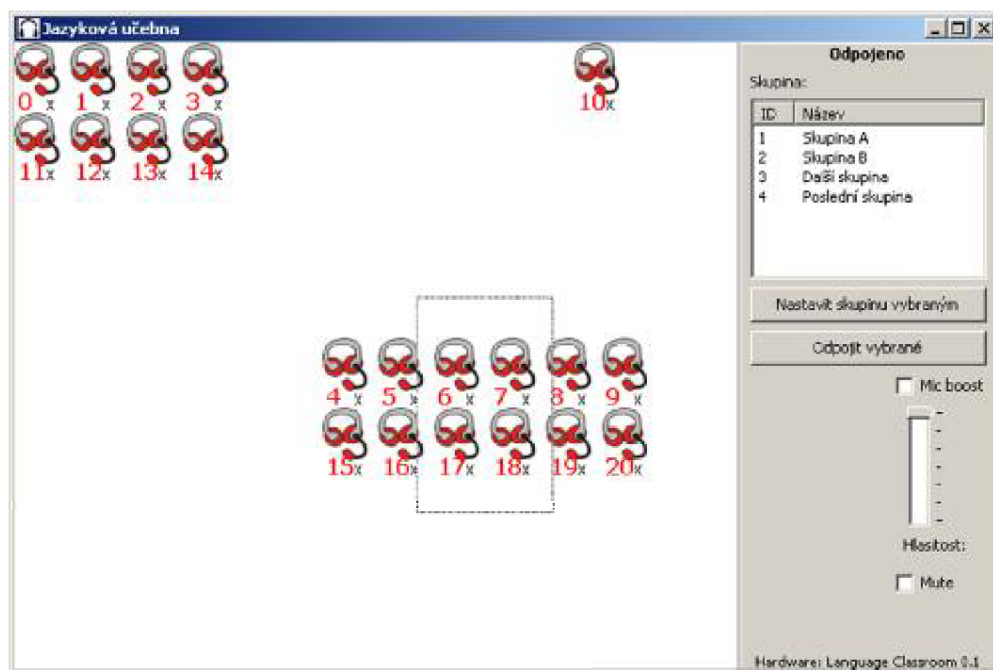
Metoda `FindDevice` provádí enumeraci všech dostupných COM portů. Využívá toho, že windows si aktuálně připojené COM porty udržují v registrech. Konkrétně se jedná o větev „`HKLM/HARDWARE/DEVICEMAP/SERIALCOMM`“. Pro vytažení hodnot z této registrové větve byla namísto klasických API funkcí použita třída `TRegistry` z knihovny `VCL`. Její metoda `GetValueNames` získá názvy všech hodnot uložených v aktuálně otevřené větvi a uloží je do instance třídy odvozené z `TStrings`. Třída `TStrings` je abstraktní a nelze vytvořit její instanci, avšak `VCL` obsahuje třídu `TStringList` odvozenou z `TStrings` a implementuje všechny čistě virtuální metody. Seznam hodnot z registrové větve je tedy nahrán do instance třídy `TStringList` a následně se cyklem procházejí všechny hodnoty a čtou se jejich data metodou `ReadString`. Tyto data již obsahují názvy COM portů. Pro připojení k portu je využita API funkce `CreateFile`, které je kromě jiného předán právě název získaného portu. Ten je však potřeba upravit do podoby `\\.COMxx`, neboť samotný název portu bez počátečních lomítek funguje pouze pro porty „COM1“ až „COM9“, ale přidělená čísla virtuálních COM portů bývají větší.

Při úspěšném připojení ke COM portu vrátí funkce `CreateFile` validní handle připojení. Ten je pak dále využíván pro zápis do portu a čtení z portu. Před použitím zápisu nebo čtení je potřeba nastavit parametry portu jako je například přenosová

rychlost, počet datových bitů, parita a další. Také je vhodné nastavit timeouty a promazat přijímací a vysílací buffer. K ověření, zda na druhém konci sériové linky je zařízení pro jazykovou učebnu je použit příkaz `version`, jehož výsledek by měl začínat na „Language Classroom“. Pokud ano, funkce `FindDevice` vrací aktuální název COM portu. Pokud ne je pokračováno dalším portem. Pokud se u žádného portu připojení a test nepodaří, je vrácen prázdný řetězec.

3.2.2 Uživatelské rozhraní

Pro grafické zadávání příkazů bylo vytvořeno základní uživatelské rozhraní. Jedná se o jedno formulářové okno rozdělené na dvě části. Hlavní plochu formuláře tvoří prostor, ve kterém se nacházejí ikony sluchátek. Ty je možno označovat a posouvat s nimi. V pravé části formuláře je ovládací panel, ve kterém je seznam s několika předvytvořenými skupinami. Grafické rozvržení je vidět na obrázku 3.3.



Obr. 3.3: Grafické ovládací rozhraní.

Označená sluchátka je možno tlačítkem „Nastavit skupinu vybraným“ přiřadit do vybrané skupiny. Pokud jsou sluchátka ve stejné skupině, pak se navzájem slyší. Dále je zde možné nastavovat hlasitost sluchátek. K tomu slouží posuvník a dvě zatržítka. Nastavení se vždy aplikuje na aktuálně vybraná sluchátka.

Posuvníkem je nastavováno jak zesílení PGA v koncových zesilovačích, tak útlum výstupu. Posuvník má 40 kroků. Prvních 8 modifikuje střídavě zesílení PGA a útlum

vstupu. Zbylé polohy již zvyšují pouze útlum. Zesílení v PGA má 8 kroků rozdělených na dvě poloviny. Při manipulaci s posuvníkem je vždy používána pouze jedna polovina. Bez zaškrtnutého zatržítka „Mic boost“ je používáno zesílení v rozsahu 3,5 dB až 10 dB. Při jeho zaškrtnutí je využívána horní polovina rozsahu od 19,5 dB do 26 dB. Pro aktualizaci hlasitosti je odeslán příkaz `volume-AA-GG-VV`. Hodnota AA je dána číslem sluchátek, hodnoty GG (zesílení) a VV (útlum) jsou dány polohou posuvníku a zatržítkem „Mic boost“.

Zatržítko „Mute“ slouží pro vypnutí či zapnutí koncových zesilovačů. Pro vypnutí je zasílán příkaz `mute-AA` pro zapnutí naopak `unmute-AA`. Hodnota AA je nahrazena číslem vybraných sluchátek. Cyklem se postupně procházejí všechna vybraná sluchátka a je odeslán příkaz s jejich identifikátorem.

Pro přiřazování sluchátek do skupin a udržování konfigurace byla vytvořena třída `Matrix`. Ta obsahuje kopii konfigurace uložené v přepínatelných maticích. Pro přidání sluchátek do skupiny slouží metoda `JoinToGroup`. Pro odebrání sluchátek ze skupiny je určena metoda `RemoveFromGroup`. Změny v přiřazení sluchátek jsou prováděny pouze v konfiguraci uložené ve třídě `Matrix`, pro aplikaci nastavení je potřeba tuto konfiguraci uložit do zařízení. Pro tento účel byla vytvořena metoda `Write`.

Metoda `JoinToGroup` přebírá dva parametry. Prvním z nich je ukazatel na instanci třídy `Headphones` (reprezentující sluchátka) a číselný identifikátor skupiny, do které sluchátka přiřadit. Nejprve jsou sluchátka odebrána z aktuální skupiny metodou `RemoveFromGroup` a poté se cyklem procházejí všechna sluchátka a pokud náleží do stejné skupiny, jako nově přidávaná sluchátka je na jejich výstup připojen vstup aktuálních sluchátek. Současně je na vstup aktuálních sluchátek připojen výstup z těch právě zpracovávaných. Toto připojení je prováděno metodou `Set`, která funguje stejným způsobem jako funkce `AD75019_Set` ukázaná ve výpisu 3.1.

Metoda `RemoveFromGroup` přebírá ukazatel na instanci třídy `Headphones`. Cyklem prochází všechna sluchátka a pokud mají stejný identifikátor skupiny jako aktuální sluchátka, pak je výstup těchto sluchátek odpojen od těch zpracovávaných. Odpojení je opět prováděno metodou `Set`, které je předáno číslo výstupu sluchátek z cyklu a číslo vstupu odpojovaných sluchátek, jako třetí parametr je uvedena hodnota `false`. Tím je výstup odpojovaných sluchátek odpojen od zpracovávaných sluchátek v cyklu. Metoda `Set` je pak zavolána ještě jednou s číslem výstupu odpojovaných sluchátek a číslem vstupu sluchátek z cyklu. Tím je výstup sluchátek z cyklu odpojen od odpojovaných sluchátek.

Pro uložení aktuální konfigurace do zařízení slouží metoda `Write`. Ta prochází celé 64 prvkové konfigurační pole a pro každých 8 prvků vygeneruje příkaz `conf-AA-DDDD`. Jako hodnota AA je uvedena pozice začátku osmice odesílaných dat, tedy poprvé hodnota 0, poté 7, dále 15 a tak dále. Do hodnoty DDDD je umístěno

32 hexadecimálních znaků reprezentujících hodnoty přenášené osmice šestnáctibitových dat. Pro odeslání vygenerovaného příkazu je volána metoda `ExecCommand`, která příkaz uloží do fronty.

Pro správu objektů sluchátek byly vytvořeny dvě třídy, `Stage` a `Headphones`. Třída `Stage` je odvozena z třídy `TPanel` knihovny `VCL`. Slouží jako prostor, ve kterém lze se sluchátky manipulovat. Vytváří a udržuje si seznam ukazatelů na instance třídy `Headphones` a zpracovává některé události od myši. Konkrétně zpracovává tři základní myší události, `WM_MOUSEDOWN`, `WM_MOUSEUP` a `WM_MOUSEMOVE`. Jako obslužné rutiny těchto událostí jsou vytvořeny metody `StageMouseDown`, `StageMouseUP` a `StageMouseMove`. Zavolání a předání parametrů těmto metodám zajišťuje sama knihovna `VCL`. Všechny tři metody dohromady zajišťují možnost vybírání objektů sluchátek takzvaným obdélníkem výběru. Pro počáteční inicializaci souřadnic slouží metoda `StageMouseDown`, metoda `StageMouseMove` průběžně maže a vykresluje nový obdélník výběru. Metoda `StageMouseUp` smaže poslední obdélník a označí všechna sluchátka, která se v tomto obdélníku nacházejí za vybraná.

Třída `Headphones` je objekt představující sluchátka. Je odvozena ze třídy `TImage` z knihovny `VCL`, ze které získala schopnost zobrazovat obrázek. Třída v sobě udržuje hlavně informaci o pořadovém čísle vstupu a výstupu, identifikátor skupiny, a zda je vybrána. Hlavní implementovanou metodou je metoda `Print` zajišťující vykreslení sluchátek podle aktuálních parametrů. Pro manipulaci se sluchátkami jsou využívány obsluhy různých událostí. Metoda `ImageStartDrag` je událost která se volá ve chvíli kdy je na objektu stisknuto tlačítko myši a následně je myš pohnuta. V tuto chvíli se u všech vybraných sluchátek zapamatují aktuální souřadnice. Obsluha události `FormDragOver` je volána ve chvíli kdy je nad objektem (formulářem, sluchátkami nebo nad `stage`) drženo stisknuté tlačítko myši a myš je taženo. Obsluha projde všechna označená sluchátka a aktualizuje jejich polohu podle aktuální polohy myši vzhledem k poloze zapamatované při `ImageStartDrag`. Obsluha `ImageMouseDown` slouží pro označení sluchátek, na které bylo kliknuto, za předpokladu, že není současně stisknuta klávesa „Control“, pak jsou také odznačena všechna ostatní sluchátka. V obsluze `ImageMouseUp` a při stisknutí klávese „Control“ je změněn stav označení aktuálních sluchátek. Pokud byla dosud odznačena, pak dojde k jejich odznačení a naopak.

4 ZÁVĚR

Cílem práce bylo porovnat analogové a digitální řešení jazykové učebny. Pro vhodnější z řešení vytvořit funkční prototyp ovládaný z počítače. Toto zadání se podařilo splnit výběrem analogové varianty. Nicméně převaha analogového řešení nad digitálním byla pouze ve špatném odhadu náročnosti přenosu digitálního zvukového signálu z většího počtu vstupů. Tedy bylo pouze ověřeno, že mikrokontrolér není vhodným prvkem pro paralelní komunikaci s větším počtem (dvacet) zařízení. Tuto činnost může místo mikrokontroléru převzít programovatelné logické pole, které má pro takovou činnost lepší předpoklady. Mikrokontrolér by pak vykonával pouze řídicí činnost. Varianta s obvodem FPGA bude vyzkoušena později, bohužel nebylo z časových důvodů možné ji zahrnout do této práce.

Vytvořený prototyp analogového řešení je funkční a bylo by s ním možno zahájit testovací provoz. Před prvním předvedením zařízení vyučujícím je však potřeba upravit grafické ovládání zařízení. Aktuální verze slouží pouze pro vyzkoušení schopnosti zařízení vzájemně propojovat sluchátka a v této fázi nebyl kladen důraz na uživatelské pohodlí. Jednou ze zvažovaných variant řešení uživatelského rozhraní je i jeho implementace v prostředí Adobe Flash, ve kterém je schopen grafik snadno vytvořit od pohledu přívětivé ovládání. Flash sice ve své aktuální verzi neumí pracovat se sériovým portem, avšak umí komunikovat přes socket. Komunikaci se sériovou linkou pak může obstarávat stávající program a data přeposílat po socketu do flashového prostředí.

Další do budoucna zvažovanou variantou komunikace se zařízením je možnost připojení zařízení na ethernet, neboť používaný mikrokontrolér v sobě obsahuje podporu tohoto rozhraní. Bylo by pak možno zařízení ovládat z libovolného počítače připojeného v síti.

LITERATURA

- [1] UHLÍŘ, J., SOVKA, P. *Digitální zpracování signálu*. Praha, BEN, 1998.
- [2] KESTER, W. *Analog-Digital Conversion* [online]. ADI Central Applications Department, March 2004 [cit. 10. 11. 2011]. ISBN 0-916550-27-3. Dostupné z URL: <http://www.analog.com/library/analogDialogue/archives/39-06/data_conversion_handbook.html>.
- [3] KESTER, W. *Demystifying Delta-Sigma ADCs* [online]. Maxim Integrated Products, Jan 31, 2003 [cit. 8. 4. 2012]. Dostupné z URL: <<http://www.maxim-ic.com/app-notes/index.mvp/id/1870>>.
- [4] RIDLEY, B. R. *Secondary LC filter analysis and design techniques for current mode controlled converters* [online]. IEEE transaction on power electronics, October 1988 [cit. 10. 4. 2012]. Dostupné z URL: <<http://bbs.dianyuan.com/bbs/u/25/1106037478.pdf>>.
- [5] ANALOG DEVICES *Sigma-Delta ADCs and DACs* [online]. ANALOG DEVICES [cit. 9. 4. 2012]. Dostupné z URL: <http://www.analog.com/static/imported-files/application_notes/292524291525717245054923680458171AN283.pdf>.
- [6] Cirrus, Logic *The 2-Channel Serial Audio Interface* [online]. Cirrus Logic, June 2005 [cit. 16. 12. 2011]. Dostupné z URL: <<http://www.cirrus.com/en/pubs/appNote/AN282REV1.pdf>>.
- [7] KDZ, *Jazykové učebny* [online] [cit. 17. 12. 2011]. <<http://www.kdz.cz/odborne-ucebny-jazykove-ucebny-pro-2.html>>.
- [8] Robotel, *Language Lab Solutions* [online] [cit. 17. 12. 2011]. <http://www.robotel.com/en/language_lab_solutions.php>.
- [9] Mumble, *Mumble server* [online] [cit. 17. 12. 2011]. <<http://www.mumble.com/>>.
- [10] Atmel *AT91SAM7X* [online]. Atmel Corporation, 2011 [cit. 13. 10. 2011]. Dostupné z URL: <http://www.atmel.com/dyn/resources/prod_documents/doc6120.pdf>.
- [11] MAXIM *MAX4357* [online]. Maxim Integrated Products, 2009 [cit. 12. 10. 2011]. Dostupné z URL: <<http://datasheets.maxim-ic.com/en/ds/MAX4357.pdf>>.

- [12] Analog Devices *AD75019* [online]. Analog Devices, Inc., 1999 [cit. 23. 4. 2012]. Dostupné z URL: <http://www.analog.com/static/imported-files/data_sheets/AD75019.pdf>.
- [13] MAXIM *MAX4063* [online]. Maxim Integrated Products, 2003 [cit. 12. 10. 2011]. Dostupné z URL: <<http://datasheets.maxim-ic.com/en/ds/MAX4063.pdf>>.
- [14] MAXIM *MAX9729* [online]. Maxim Integrated Products, 2007 [cit. 13. 10. 2011]. Dostupné z URL: <<http://datasheets.maxim-ic.com/en/ds/MAX9729.pdf>>.
- [15] MAXIM *MAX9867* [online]. Maxim Integrated Products, 2010 [cit. 17. 04. 2012]. Dostupné z URL: <<http://datasheets.maxim-ic.com/en/ds/MAX9867.pdf>>.
- [16] Wolfson *WM8750L* [online]. Wolfson Microelectronics plc, 2006 [cit. 19. 04. 2012]. Dostupné z URL: <http://www.wolfsonmicro.com/documents/uploads/data_sheets/en/WM8750.pdf>.
- [17] Wolfson *WM8940* [online]. Wolfson Microelectronics plc, 2011 [cit. 19. 04. 2012]. Dostupné z URL: <http://www.wolfsonmicro.com/documents/uploads/data_sheets/en/WM8940.pdf>
- [18] Wolfson *WM8976* [online]. Wolfson Microelectronics plc, 2011 [cit. 19. 04. 2012]. Dostupné z URL: <http://www.wolfsonmicro.com/documents/uploads/data_sheets/en/WM8976.pdf>
- [19] ROHM *BD2061AFJ* [online]. ROHM Semiconductors, 2011 [cit. 13. 10. 2011]. Dostupné z URL: <<http://www.rohm.com/products/databook/power/pdf/bd2061afj-e.pdf>>.
- [20] CADSOFT *EAGLE* [online]. CadSoft, 2012 [cit. 6. 4. 2012]. Dostupné z URL: <<http://www.cadsoftusa.com>>.
- [21] MAXIM *MCP1603T* [online]. Microchip Technology Inc., 2007 [cit. 6. 4. 2012]. Dostupné z URL: <<http://ww1.microchip.com/downloads/en/DeviceDoc/22042a.pdf>>.
- [22] FARNELL *FARNELL* [online]. A.C.Farnell Limited, 2012 [cit. 6. 4. 2012]. Dostupné z URL: <<http://farnell.com>>.

SEZNAM SYMBOLŮ, VELIČIN A ZKRATEK

DSP číslicové zpracování signálů – Digital Signal Processing

VŠPJ Vysoká škola polytechnická Jihlava

USB Universal Serial Bus

CDC Communication Device Class

I²C Inter Integrated Circuit (Inter IC - mezičipová komunikace)

I²S Inter-IC Sound (mezičipový přenos zvuku)

TWI Two Wire Interface

SPI Serial Peripheral Interfaces

A/D Převodník z analogového signálu na digitální

D/A Převodník z digitálního signálu na analogový

SNR Signal to Noise Ratio

ENOB Effective Number Of Bits

PGA Programable Gain Amplifier

MUX Multiplexer

PCM Pulse Coded Modulation

CODEC Codér / Decodér

DC/DC Měnič stejnosměrného napětí

DBGU DeBuG Unit

DRxD Debug Receive Data

DTxD Debug Transmit Data

UART Universal Asynchronous Receiver Transmitter

USART Universal Synchronous/Asynchronous Receiver Transmitter

SPI Serial Peripheral Interface

SAM-BA SAM Boot Assistant

GPNVN General Purpose Non Volatile Memory

f_{vz} vzorkovací kmitočet

Σ - Δ Sigma-Delta

V_{GND} Virtual Ground

PCM Pulse Coded Modulation

MCLK Master Clock

LRCLK Left Right Clock - f_{vz}

BCLK Bit Clock

ADCDAT Analog to Digital Converter DATA

DACDAT Digital to Analog Converter DATA

PLL Phase-Locked Loop

TDM Time Division Multiplex

DSD Direct Stream Digital

ALC Automatic Level Control

MSB Most Significant Bit

LSB Least Significant Bit

TQFN Thin Quad Flat No-lead

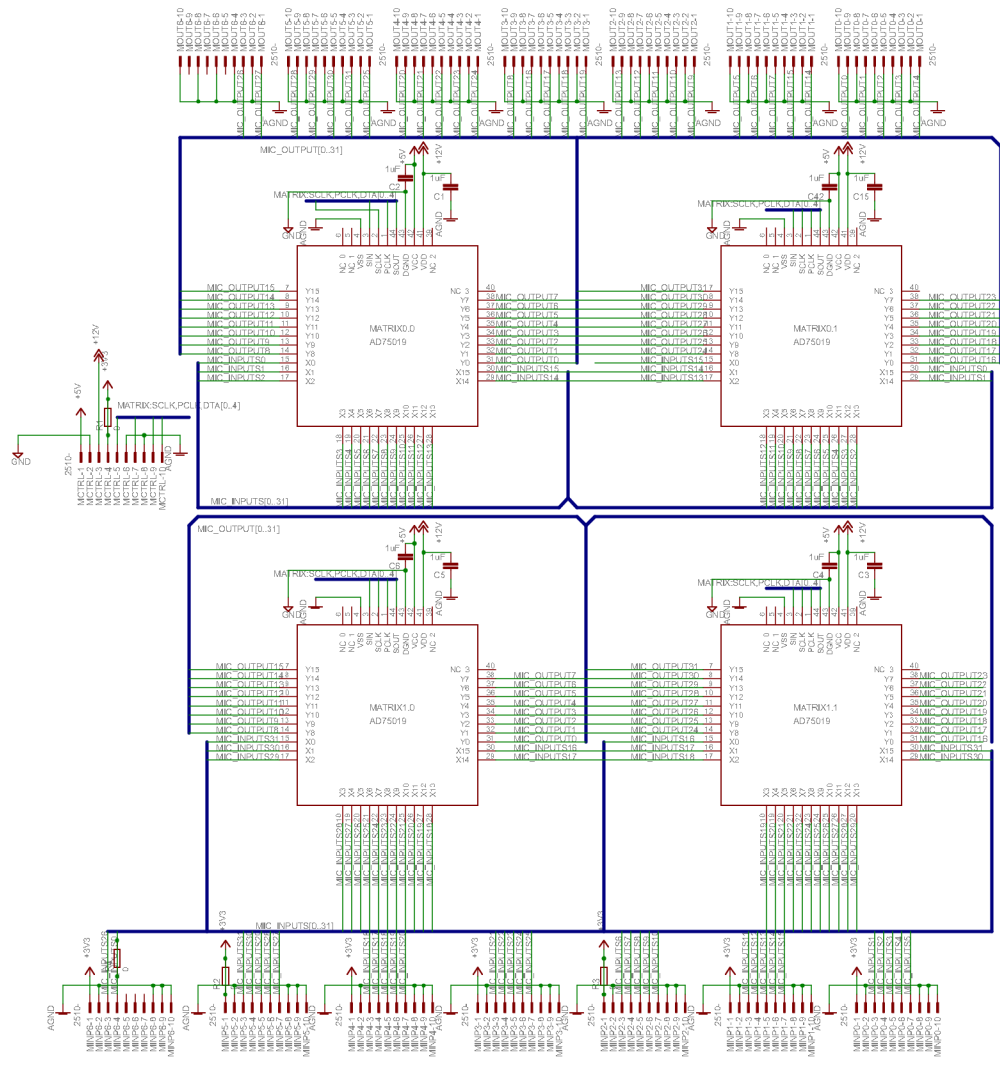
FPGA Field Programmable Gate Array

JTAG Joint Test Action Group

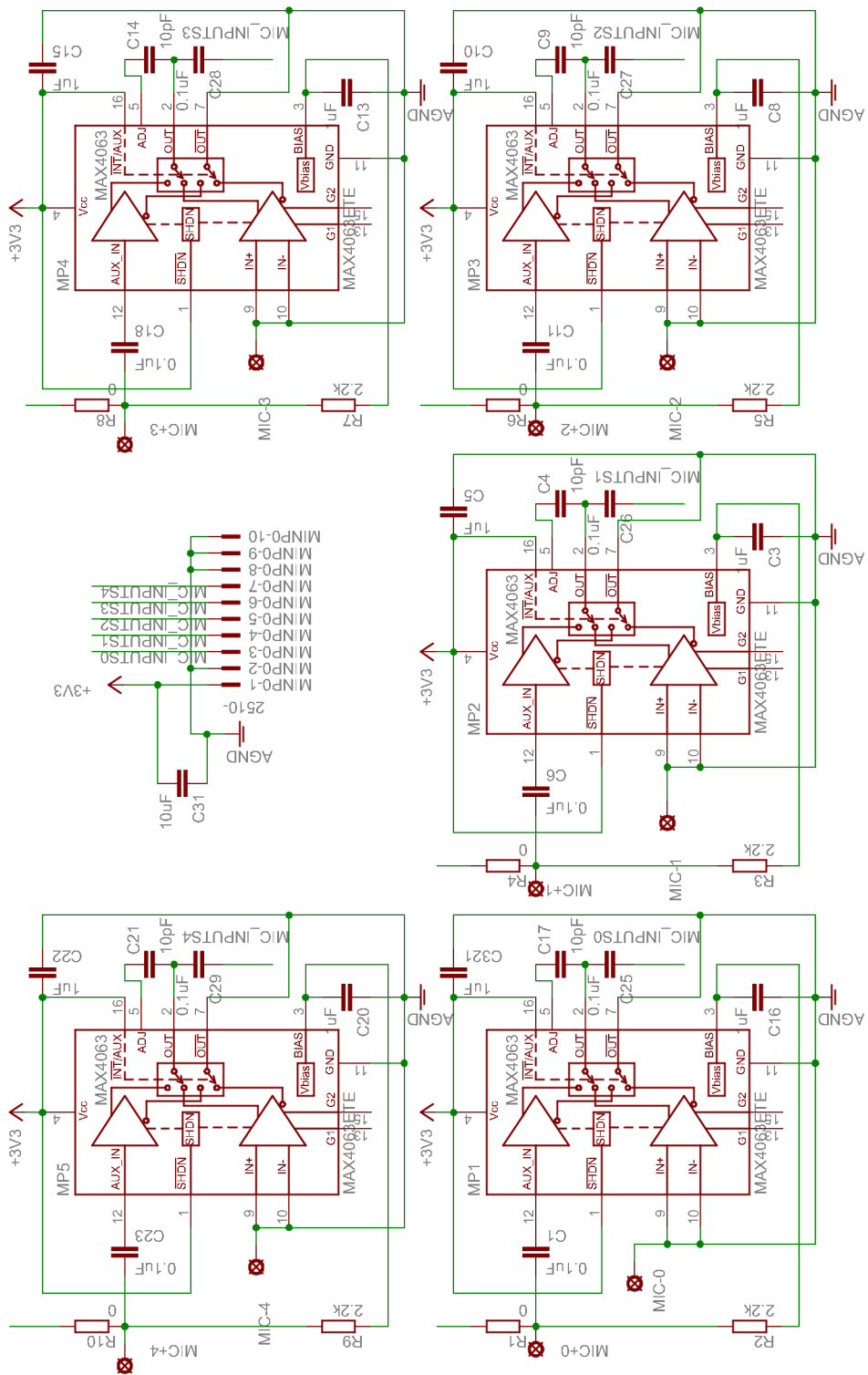
Keil μ Vision Keil mikro vision

SEZNAM PŘÍLOH

A Schemata zapojení zařízení	82
B Návrhy desek digitálního řešení	87

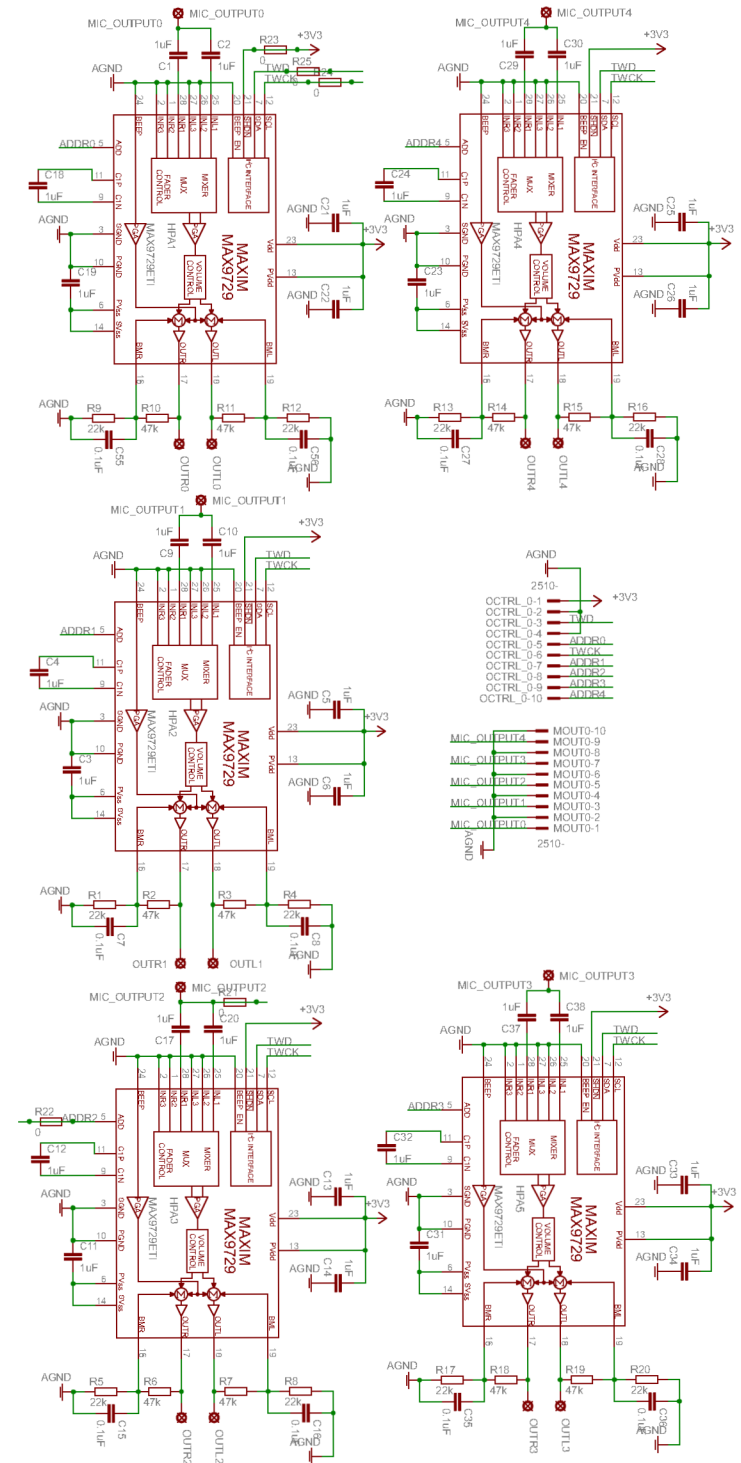


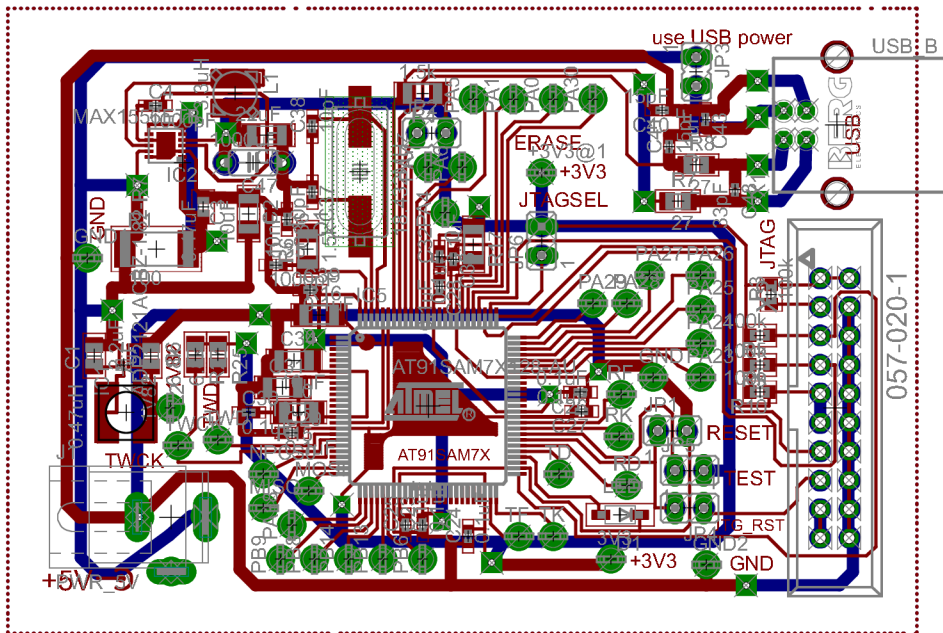
Obr. A.3: Schema zapojení maticové desky.



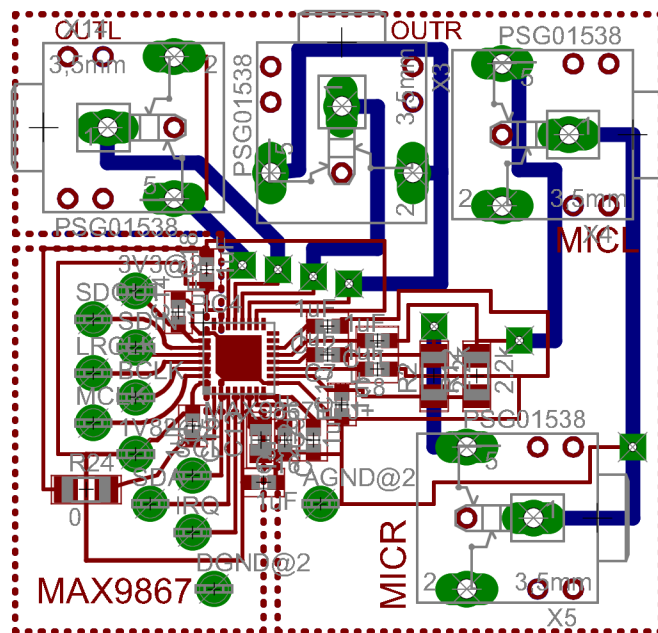
Obr. A.4: Schema zapojení desky s předzesilovači.

Obr. A.5: Schema zapojení desky s koncovými zesilovači.

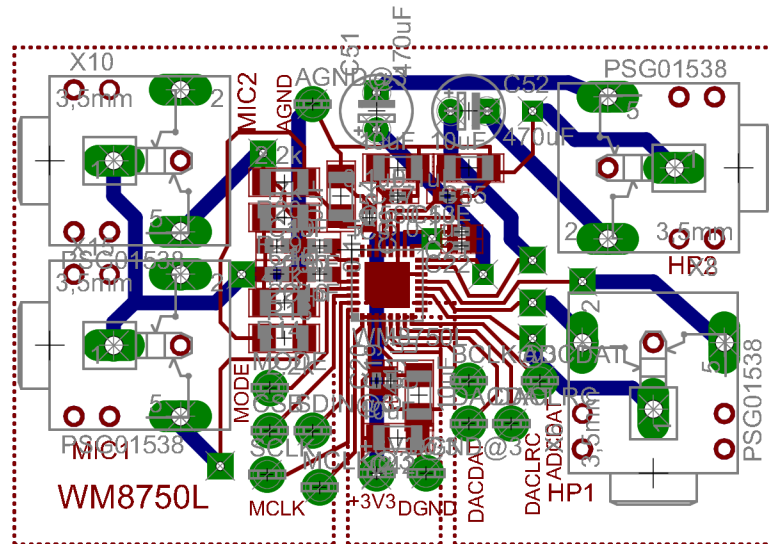




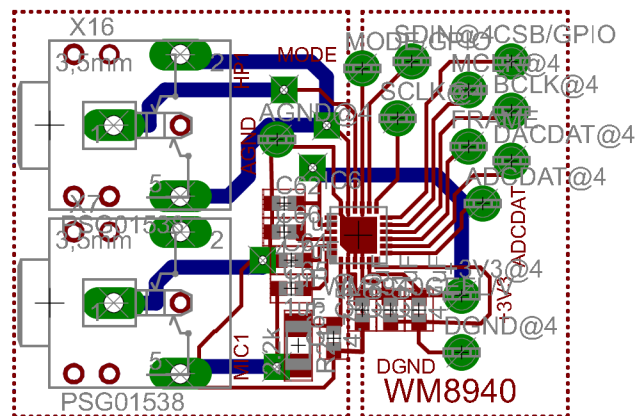
Obr. B.2: Navržený plošný spoj řídicí desky digitálního řešení.



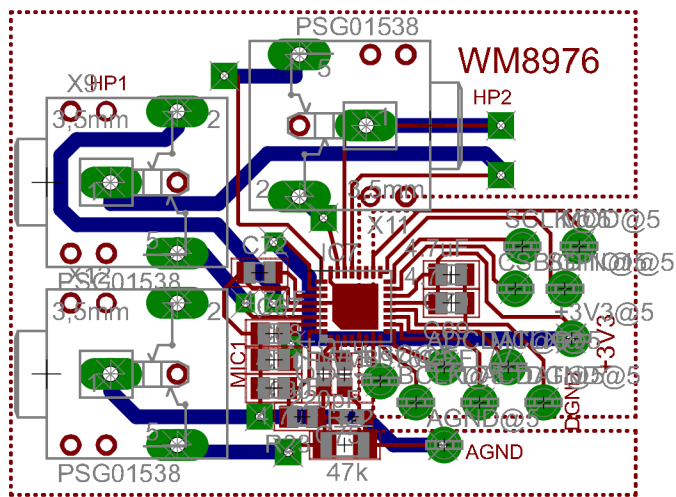
Obr. B.3: Testovací deska pro audio codec MAX9867



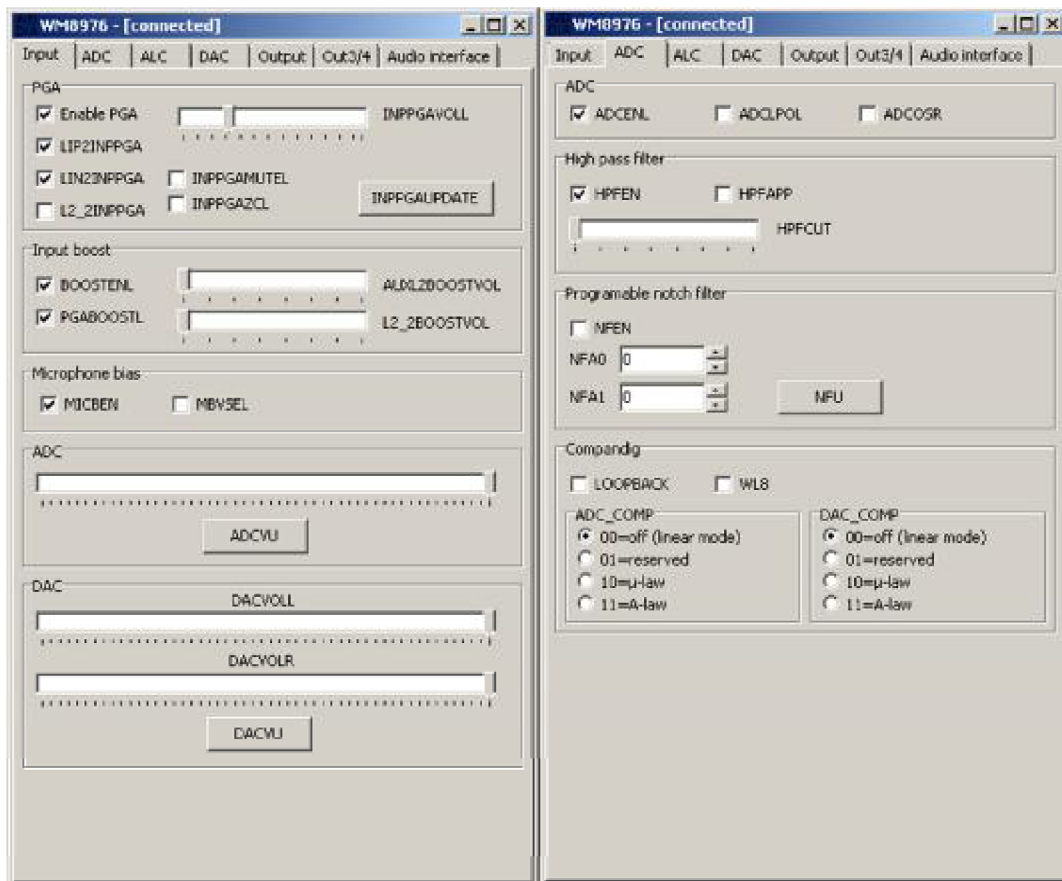
Obr. B.4: Testovací deska pro audio codec WM8750L



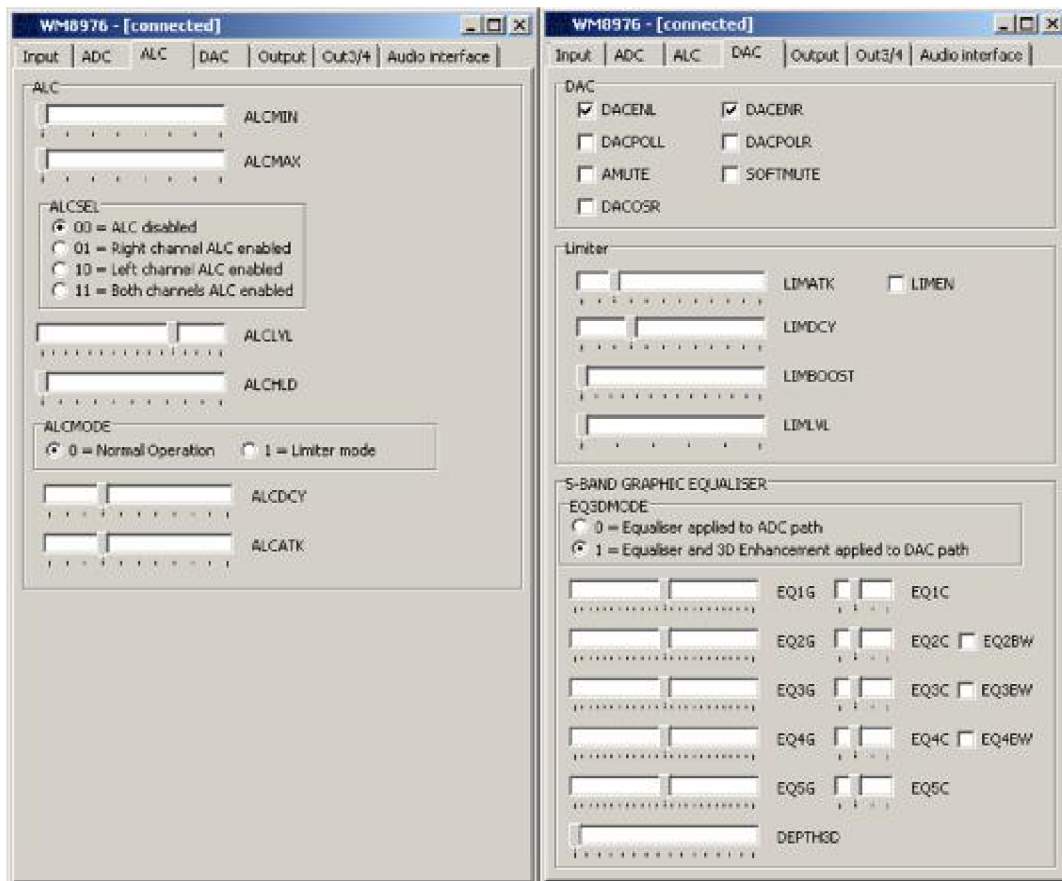
Obr. B.5: Testovací deska pro audio codec WM8940



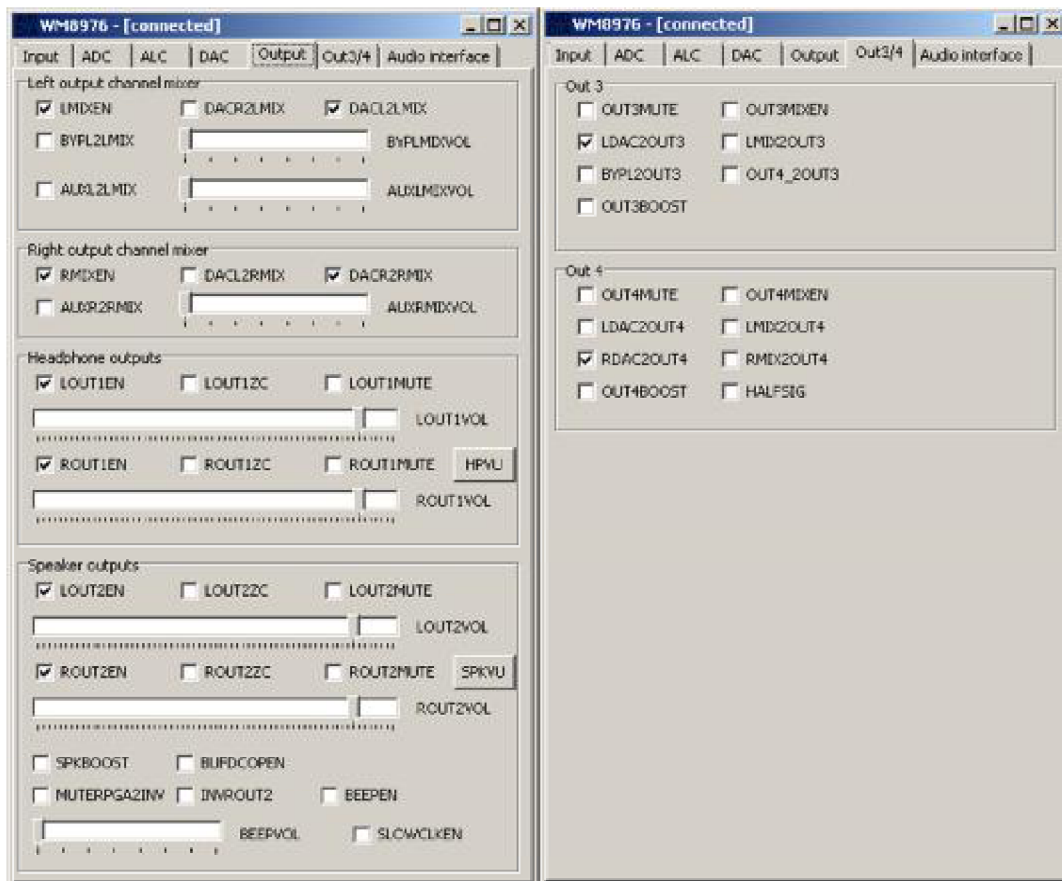
Obr. B.6: Testovací deska pro audio codec WM8976



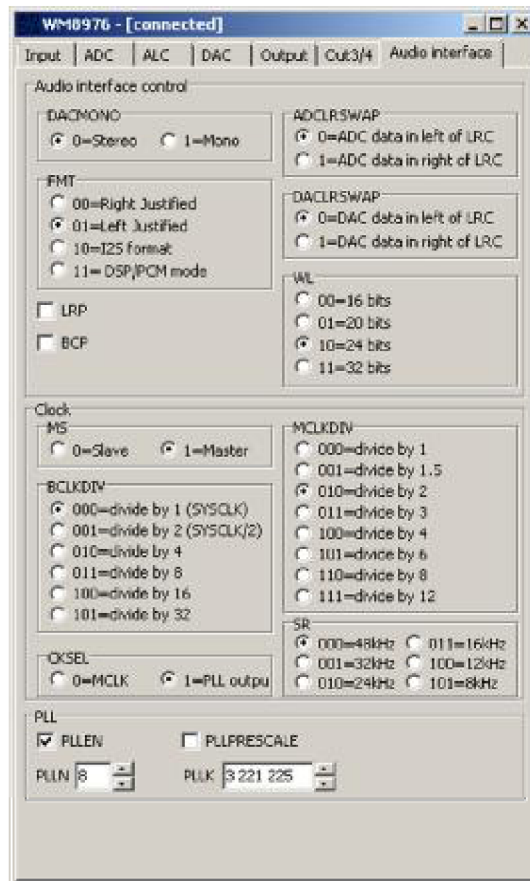
Obr. B.7: Ovládací program pro WM8976. Záložka „Input“ pro ovládání vstupní části obvodu a záložka „ADC“ pro konfiguraci A/D převodníku.



Obr. B.8: Ovládací program pro WM8976. Záložka „ALC“ pro ovládání vyrovnání hlasitosti a záložka „DAC“ pro konfiguraci D/A převodníku.



Obr. B.9: Ovládací program pro WM8976. Záložka „Output“ pro ovládání výstupní části obvodu a záložka „Out3/4“ výstupních směšovačů 3 a 4.



Obr. B.10: Ovládací program pro WM8976. Záložka „Audio Interface“ pro konfiguraci hodin a komunikačního audio rozhraní.