VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ
BRNO UNIVERSITY OF TECHNOLOGY

FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ
ÚSTAV TELEKOMUNIKACÍ

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF TELECOMMUNICATIONS

NÁVRH PAKETOVÉHO ANALYZÁTORU PRO UWB PÁSMO DLE STANDARDU IEEE 802.15.4A

DIPLOMOVÁ PRÁCE
MASTER'S THESIS

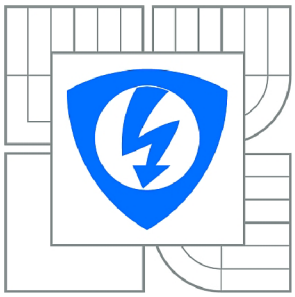
AUTOR PRÁCE
AUTHOR

Bc. MARTIN LEIXNER

BRNO 2014

VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ

ÚSTAV TELEKOMUNIKACÍ

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION

DEPARTMENT OF TELECOMMUNICATIONS

NÁVRH PAKETOVÉHO ANALYZÁTORU PRO UWB PÁSMO DLE STANDARDU IEEE 802.15.4A

PACKET ANALYSER FOR UWB BASED ON 15.4A STANDARD

DIPLOMOVÁ PRÁCE

MASTER'S THESIS

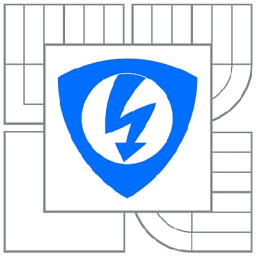
AUTOR PRÁCE — Bc. MARTIN LEIXNER

AUTHOR

VEDOUCÍ PRÁCE — Ing. ĽUBOMÍR MRÁZ

SUPERVISOR

BRNO 2014



VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

Fakulta elektrotechniky a komunikačních technologií

Ústav telekomunikací

Diplomová práce

magisterský navazující studijní obor
Telekomunikační a informační technika

Student: Bc. Martin Leixner ***ID:*** 125521
Ročník: 2 ***Akademický rok:*** 2013/2014

NÁZEV TÉMATU:

Návrh paketového analyzátoru pro UWB pásmo dle standardu IEEE 802.15.4a

POKYNY PRO VYPRACOVÁNÍ:

Student v práci prostuduje standard pro bezdrátové senzorové sítě IEEE 802.15.4a. Cílem práce je návrh a implementace paketového analyzátoru pro širokopásmovou technologii IEEE 802.15.4a. Student zaintegruje navržený analyzátor do inspekčního softwaru Wireshark a implementuje disektor pro jeho zobrazení. Na závěr student analyzuje a vyhodnotí parametry navrženého paketového analyzátoru.

DOPORUČENÁ LITERATURA:

[1] Orebaugh, Angela.Wireshark a Ethereal: Kompletní průvodce analýzou a diagnostikou sítí, 2008. 448p. 9788025120484

[2] Jose A. Gutierrez. IEEE 802.15.4 Low-Rate Wireless Personal Area Networks: Enabling Wireless Sensor Networks: Institute of Electrical & Electronics Enginee, 2003. 155p. ISBN 0738135577

Termín zadání: 10.2.2014 ***Termín odevzdání:*** 28.5.2014

Vedoucí práce: Ing. Ľubomír Mráz
Konzultanti diplomové práce:

doc. Ing. Jiří Mišurec, CSc.
Předseda oborové rady

UPOZORNĚNÍ:

ABSTRAKT

Cílem této práce je prostudovat standard pro bezdrátové senzorové sítě IEEE 802. 15. 4a. Návrh a implementace paketového analyzátoru pro širokopásmovou technologii standardu IEEE 802.15.4a. Dále integrace analyzátoru do inspekčního softwaru Wireshark a implementace disektoru pro jeho zobrazení. Na závěr se analyzují a vyhodnotí parametry navrženého paketového analyzátoru.

KLÍČOVÁ SLOVA

Bezdrátová senzorová síť, IEEE 802. 15. 4a, UWB, Ethernet, analyzátor, Wireshark, ARM, LM3S8962, SPI, DW1000, ZEP, LwIP, CoIDE

ABSTRACT

The aim of this work is study the standard for wireless sensor networks IEEE 802. 15. 4a. Design and implementation of a packet analyzer for ultra wideband technology compliant with IEEE 802. 15. 4a standard. Integrate packet analyzer to inspection software Wireshark and implement dissector for view packets. Finally, analyze and evaluate the parameters of the proposed packet analyzer.

KEYWORDS

Wireless sensor networks, IEEE 802. 15. 4a, UWB, Ethernet, analyzer, Wireshark, ARM, LM3S8962, SPI, DW1000, ZEP, LwIP, CoIDE

LEIXNER, Martin *Návrh paketového analyzátoru pro UWB pásmo dle standardu IEEE 802.15.4a*: diplomová práce. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav telekomunikací, 2014. 56 s. Vedoucí práce byl Ing. Ľubomír Mráz

PROHLÁŠENÍ

Prohlašuji, že svou diplomovou práci na téma „Návrh paketového analyzátoru pro UWB pásmo dle standardu IEEE 802.15.4a“ jsem vypracoval samostatně pod vedením vedoucího diplomové práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této diplomové práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a/nebo majetkových a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., o právu autorském, o právech souvisejících s právem autorským a o změně některých zákonů (autorský zákon), ve znění pozdějších předpisů, včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb.

Brno ....

(podpis autora)

PODĚKOVÁNÍ

Rád bych poděkoval vedoucímu Diplomové práce Ing. Ľubomíru Mrázovi za odborné vedení, konzultace, trpělivost a podnětné návrhy k práci.

Brno ....

(podpis autora)

Faculty of Electrical Engineering
and Communication
Brno University of Technology
Technicka 12, CZ-61600 Brno
Czech Republic

http://www.six.feec.vutbr.cz

PODĚKOVÁNÍ

Výzkum popsaný v této diplomové práci byl realizován v laboratořích podpořených z projektu SIX; registrační číslo CZ.1.05/2.1.00/03.0072, operační program Výzkum a vývoj pro inovace.

Brno . . . . . .

. . . . . .

(podpis autora)

EVROPSKÁ UNIE
EVROPSKÝ FOND PRO REGIONÁLNÍ ROZVOJ
INVESTICE DO VAŠÍ BUDOUCNOSTI

OP Výzkum a vývoj
pro inovace

OBSAH

SEZNAM OBRÁZKŮ

SEZNAM TABULEK

ÚVOD

Úkolem diplomové práce je nastudovat standard IEEE 802. 15. 4a pro bezdrátové senzorové sítě, navrhnout a implementovat paketový analyzátor pro širokopásmovou technologii UWB. Další částí je seznámit se s inspekčním softwarem Wireshark, porozumět zpracovávání a dekódování paketů.

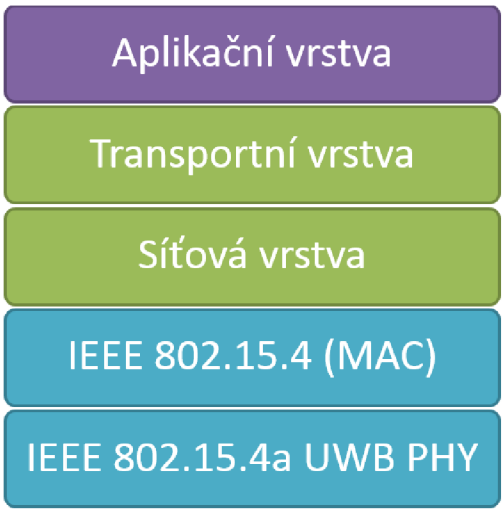
Práce popisuje standard IEEE 802. 15. 4a, porovnání s jinými technologiemi, formát rámce, frekvenční pásma a modulační techniky. Návrh analyzátoru je v další kapitole. Ta obsahuje zvolené komponenty analyzátoru a jejich vzájemné propojení. Dále práce popisuje inspekční software Wireshark, způsob dekódování a zobrazení protokolů a také implementaci protokolu pro přenos paketů standardu IEEE 802. 15. 4a. V neposlední řadě je uveden použitý programovací jazyk, vývojové prostředí a použitý kód pro vývoj softwaru do mikrokontroléru. Práce vyhodnocuje dosažené výsledky a popisuje navržený analyzátor.

1 IEEE 802.15.4A

Standard IEEE 802. 15. 4a patří do skupiny osobní bezdrátová síť (WPAN – Wireless personal area network) a je rozšířením standardu IEEE 802. 15. 4 o UWB (Ultra WideBand) fyzickou vrstvu (PHY). Standard je charakteristický přenosem informací na krátké vzdálenosti a velmi nízkou přenosovou rychlostí dat. Na rozdíl od bezdrátové sítě WLAN (Wireless Local Area Network) tvoří malou nebo žádnou infrastrukturu a dosahuje přenosové rychlosti v řádech kilobitů. Typickými vlastnostmi zařízení WPAN sítě jsou malá, energicky efektivní a cenově dostupná řešení, která lze implementovat do velkého množství aplikací.

Standard IEEE 802. 15. 4a přináší definici API pro přesné zjištění polohy (precision ranging) s přesností do 10 cm, větší šířku pásma pro lepší ochranu proti úzkopásmovém rušení, různá frekvenční pásma a přenosové rychlosti.

Obrázek 1.1 zobrazuje umístění standardu IEEE 802. 15. 4a v nejnižší vrstvě modelu TCP/IP. Standard zabírá fyzickou (UWB) a linkovou (IEEE 802. 15. 4) vrstvu.



Obr. 1.1: Vrstvový model

1.1 Frekvenční pásma

IEEE 802. 15. 4a standard pro svou komunikaci využívá i sub-gigahertzové ISM pásmo. Například WiFi a Bluetooth používá pásmo 2,4 GHz nebo ZigBee založené na standardu IEEE 802. 15. 4 využívá pásma 780/868/915/2400 MHz. UWB má tři pásma: sub-gigahertzové, nízko pásmové a vysoko pásmové. Každé pásmo

obsahuje různý počet kanálů. Frekvenční rozsah a počet kanálů každého pásma je rozepsán v Tabulce 1.1. Šířka pásma jednoho kanálu dosahuje hodnoty 500 MHz, zatímco u základního standardu je šířka pásma jen v jednotkách megahertz. Tak vysoká šířka pásma je způsobená typem rádiové technologie, kterou je impulzní rádiová modulace s pásmově omezenými datovými pulzy. Jako modulace se používá kombinace binární fázové modulace (BPM - Burst Position Modulation) a binárního fázového klíčování (BPSK - Binary Phase-Shift Keying). Kombinací těchto dvou modulací (BPM-BPSK) lze dosáhnout přenosové rychlosti dat 110 kbit/s nebo 850 kbit/s. Základní standard má přenosové rychlosti 250 kbit/s pro 2,4 GHz pásmo a pro sub-gigahertz je to do 100 kbit/s.

Tab. 1.1: Frekvenční pásma UWB standardu

Název pásma	Frekvenční rozsah	Počet kanálů
Sub-gigahertzové	249,6 – 749,6 MHz	1
Nízké	3,1 – 4,8 GHz	4
Vysoké	6,0 – 10,6 GHz	11

UWB fyzická vrstva používá modulační schéma (channel page) číslo 4 s kanály definovanými v tabulce 1.2. Kompatibilní zařízení standardu IEEE 802. 15. 4a by mělo být schopné vysílat minimálně v jednom ze 3 specifikovaných pásem. Z celého rozsahu kanálů by mělo zařízení podporovat kanály 0, 3 a 9. Ostatní kanály jsou pouze volitelné. [5]

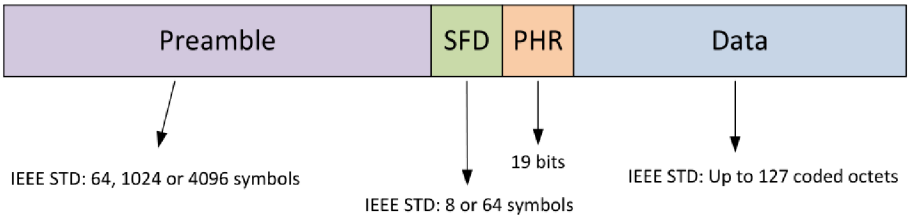
1.2 Formát rámce

Standard IEEE 802. 15. 4a oproti základnímu IEEE 802. 15. 4 má rozdílný formát rámce. Jediný rozdíl je ve fyzické vrstvě UWB, která má jinou synchronizační hlavičku a modulaci. Datová část fyzické vrstvy v porovnání se základním standardem je shodná a zpětně kompatibilní. Formát rámce je na Obrázku 1.2.

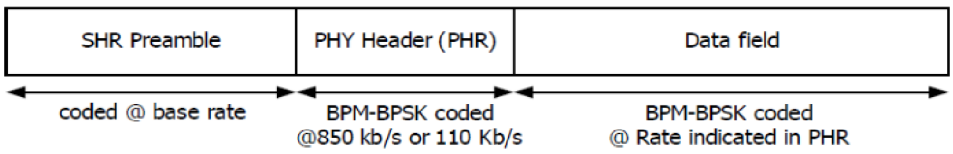
Rámec obsahuje synchronizační hlavičku (SHR - Synchronisation Header), fyzickou hlavičku (PHR - PHY Header) a data. SHR je rozdělena na preamble a začátek rámce (SFD - Start Frame Delimiter). Datová část dosahuje maximální velikosti 127 bajtů. Každá část rámce má jinou modulační rychlost. Jejich modulace jsou na Obrázku 1.3. SHR má základní rychlost identickou pro všechny modulační schémata. PHR má definovanou standardem buď 850 kbit/s nebo 110 kbit/s. Datová část může mít různou přenosovou rychlost, i proprietární, která je definována ve fyzické hlavičce PHR.

Tab. 1.2: UWB frekvence kanálů [5]

Číslo kanálu	Frekvenční střed [MHz]	UWB pásmo
0	**499,2**	Sub-gigahertzové
1	3494,4	Nízké pásmo
2	3993,6	
3	**4492,8**	
4	3993,6	
5	6489,6	Vysoké pásmo
6	6988,8	
7	6489,6	
8	7488,0	
9	**7987,2**	
10	8486,4	
11	7987,2	
12	8985,6	
13	9484,8	
14	9984,0	
15	9484,8	



Obr. 1.2: Formát UWB rámce [3]



Obr. 1.3: Modulační rychlosti UWB rámce [5]

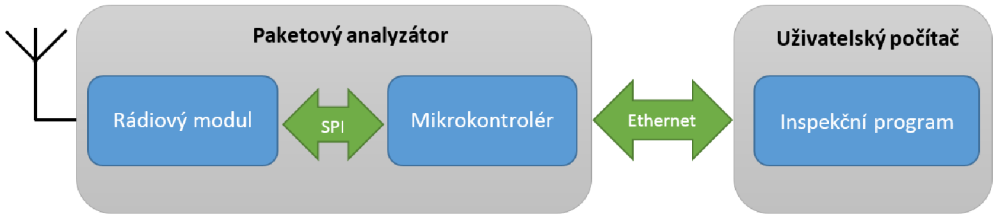
2 NÁVRH PAKETOVÉHO ANALYZÁTORU

Paketový analyzátor je zařízení, které dokáže odchytávat komunikaci na daném médiu a je schopné tuto komunikaci správně reprezentovat uživateli. Nejdůležitějším krokem návrhu analyzátoru je vybrat správné komponenty, pro co nejjednodušší návrh a cenovou přijatelnost. Jak ze zadání tématu vyplývá, bylo nutné vybrat rádiový modul, který je založený na standardu IEEE 802. 15. 4a, má dobré parametry, rychlé komunikační rozhraní a má popřípadě integrovaný mikrokontrolér. Jako nejlepší a zatím jediný cenově dostupný se ukázal rádiový modul DW1000 od firmy DecaWave. Poněvadž rádiový modul obsahuje pouze rádiovou část a příjem paketů, tak bylo nutné ještě vybrat mikrokontrolér. Musí být schopný komunikovat s tímto rádiovým modulem a umět zpracovávat přijaté pakety. Zvolený mikrokontrolér musí disponovat dostatečně velkou pamětí a výkonem.

Dalším aspektem při návrhu analyzátoru je zvolit vhodné zobrazení přijatých dat uživateli. Hlavním cílem analyzátoru je jednoduchý návrh, nezávislost analyzátoru na platformě (multiplatformní) a samozřejmě nízká cena. Proto byl zvolen dostupný inspekční program Wireshark. Pro svoji nezávislost na operačním systému a nativní podpoře standardu IEEE 802. 15. 4 je to ideální kandidát z důvodu nevytváření vlastního softwaru.

Poslední částí návrhu analyzátoru je zvolit vhodný mikrokontrolér. Wireshark dekóduje a zpracovává pakety ze síťové karty pomocí technologie Ethernet. Proto je nutné, aby analyzátor zasílal přijaté pakety z rádiového modulu do počítače přes Ethernetové rozhraní. Kvůli tomu byl zvolen mikrokontrolér LM3S8962 od společnosti Texas Instruments, který v sobě integruje Ethernetové rozhraní a má dostatečnou velikost paměti a výkon.

Blokové schéma navrhnutého analyzátoru je na Obrázku 2.1.



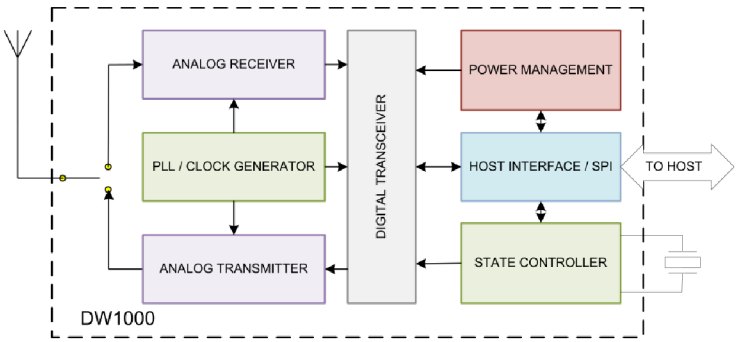
Obr. 2.1: Blokové schéma analyzátoru

2.1 Rádiový modul

Rádiový module byl zvolen čip DW1000 od společnosti DecaWave. DW1000 je nízko spotřebový CMOS čip s integrovaným rádiovým vysílačem splňující standard IEEE 802. 15. 4a (UWB). Rádiový čip má tyto vlastnosti:

- Podporuje přesné měření vzdálenosti s přesností ±10 cm pomocí two-way ranging TOF (time-of-flight) měření.
- 6 rádiových kanálů v rozmezí 3,5–6,5 GHz.
- Podpora přenosových rychlostí 110 kbit/s, 850 kbit/s a proprietárního 6,8 Mbit/s.
- Nízká spotřeba v režimu spánku 2 μA (hluboký spánek 100 nA).
- Malý počet externích součástek.

Blokové schéma rádiového čipu je na Obrázku 2.2. Pro řízení rádiového čipu DW1000 je nutné mít připojený například mikrokontrolér. Komunikace mezi mikrokontrolérem a rádiovým čipem probíhá přes SPI (Serial Peripheral Interface) rozhraní, kde rádiový čip je v režimu SLAVE a mikrokontrolér v režimu MASTER.



Obr. 2.2: Blokové schéma rádiového čipu DW1000 [2]

Rádiový čip DW1000 podporuje 6 kanálů, které jsou v Tabulce 2.1. Kanály 4 a 7 mají proprietární šířku pásma a při příjmu dosahují v průměru šířky 900 MHz.

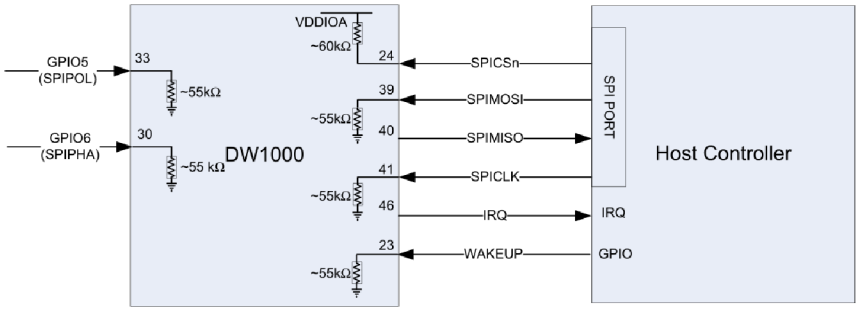
2.1.1 Komunikace s mikrokontrolérem

Komunikace s rádiovým čipem DW1000 probíhá prostřednictvím sériového rozhraní SPI (Serial Peripheral Interface). Toto rozhraní pro svoji komunikaci potřebuje 4 vodiče: hodinový signál CLK (Clock), povolovací vodič CS (Chip Select), komunikační piny MOSI (Master Out, Slave In) a MISO (Master In, Slave Out). Ukázka

Tab. 2.1: Kanály DW1000 [5]

Číslo kanálu	Frekvenční střed [MHz]	Šířka pásma
1	3494,4	499,2
2	3993,6	499,2
3	4492,8	499,2
4	3993,6	1331,2
5	6489,6	499,2
7	6489,6	1081,6

zapojení rozhraní SPI mezi rádiovým modulem a mikrokontrolérem je na Obrázku 2.3.

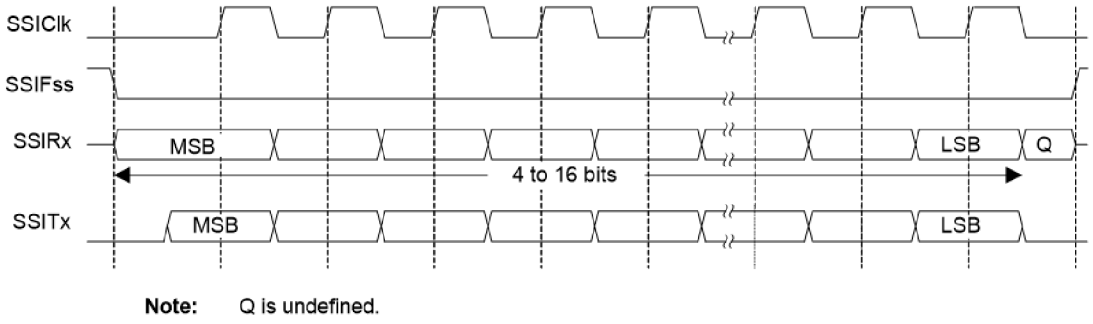


Obr. 2.3: Zapojení SPI rozhraní [2]

Obrázek obsahuje navíc vodič IRQ (Interrupt ReQuest) pro signalizaci přerušení a vodič WAKEUP pro probuzení rádiového čipu. Dále obsahuje dva vodiče POL (Clock Polarity) a PHA (Clock Phase). Těmito vodiči lze nastavit režim SPI signálů. POL je pro neaktivní stav (polaritu hodinového signálu) a PHA pro řídící hranu hodinového signálu CLK. Pokud POL bude nastaven do logické úrovně 0, klidový stav při negenerování hodin bude na vodiči CLK logická úroveň 0. Jakmile POL bude v logické 1, CLK bude v mít logickou úroveň 1. Pomocí PHA lze nastavit hranu hodinového signálu, při které se budou zachytávat data z vodičů MOSI a MISO. Při nastavení PHA do logické 0 se bude zachytávat na první hranu a při logické 1 na druhou hranu hodinového signálu CLK.

Ukázka průběhů SPI rozhraní na jednotlivých vodičích při nastaveném POL=0 a PHA=0 je na Obrázku 2.4.

Zařízení používající SPI rozhraní vystupují v jednom režimu, buď MASTER nebo SLAVE. Na SPI rozhraní může být připojen pouze jeden MASTER a jeden nebo více



Obr. 2.4: Ukázka průběhů signálů na SPI rozhraní [11]

SLAVE zařízení. MASTER zařízení generuje hodinový signál CLK a zasílá příkazy. Pokud je připojeno více SLAVE zařízení, pouze s jedním lze komunikovat v jeden okamžik a před samotnou komunikací musí být zvoleno pomocí pinu CS.

V návrhu analyzátoru vystupuje jako SLAVE rádiový čip DW1000 a mikrokontrolér jako MASTER zařízení.

Mikrokontrolér používá pro pojmenování SPI rozhraní název SSI (Synchronous Serial Interface). Také zkratky jednotlivých pinů pro DW1000 a mikrokontrolér jsou rozdílné. Jejich ekvivalentní názvy jsou uvedeny v tabulce 2.2.

Tab. 2.2: Ekvivalentní názvy vývodů DW1000 a LM3S8962

Názvy vývodů DW1000	Názvy vývodů LM3S8962
SPICSn	SSIFss (GPIO pin)
SPIMOSI	SSITx
SPIMISO	SSIRx
SPICLK	SSICLK
IRQ	GPIO pin
WAKEUP	GPIO pin
SPIPOL	SPO bit v registru SSISCR0
SPIPHA	SPH bit v registru SSISCR0

2.2 Mikrokontrolér

Mikrokontrolér byl zvolen LM3S8962 od společnosti Texas Instrumenst. Patří do rodiny Stellaris a je prvním ARM mikrokontrolérem s jádrem Cortex M3. Jedná se o výkonný 32-bitový mikrokontrolér s důrazem na nízké náklady. Má integrované

10/100 Ethernetové rozhraní společně s linkovou (MAC) a fyzickou (PHY) vrstvou. Obsahuje i dobře známé periferie: SPI, UART, I2C, PWM a další. Klíčové vlastnosti mikrokontroléru jsou:

- 32-bitový ARM mikrokontrolér s jádrem Cortex™-M3 v7M,
- operační takt až 50 MHz,
- paměť programu Flash 256 KB,
- paměť SRAM 64 KB,
- integrované 10/100 Ethernet rozhraní s MAC a PHY vrstvou
- synchronní sériové rozhraní SSI,
- integrovaný NVIC (Nested Vectored Interrupt Controller) přerušení a úrovně přerušení. [11]

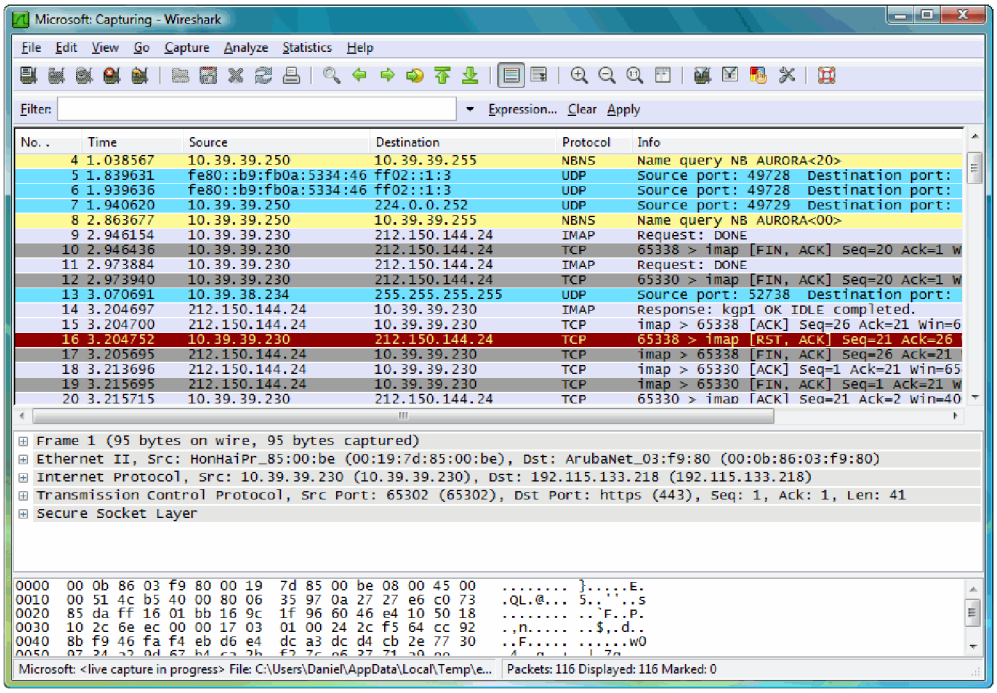
Blokové schéma mikrokontroléru je na Obrázku A.1. Obsahuje bloky samotného ARM jádra mikroprocesoru a k němu připojené paměti s programovacím rozhraním JTAG, dále také hlavní sběrnici APB (Advanced Periferal Bus) se všemi vstupně/výstupními periferiemi.

2.2.1 Komunikace s inspekčním programem

Mikrokontrolér je hlavním výpočetním jádrem celého analyzátoru a má na starosti řízení, konfiguraci a příjem paketů z rádiového modulu. Dalším jeho úkolem je přijatý paket poslat do inspekčního programu, který jej dekóduje a zobrazí. Inspekčním programem je software Wireshark. Wireshark slouží pro analýzu síťové komunikace a dekódování všech protokolů, které příjme. Z důvodu, že se jedná o síťový analyzátor, tak bylo zvoleno komunikační rozhraní Ethernet. Mikrokontrolér má v sobě integrovanou Ethernetovou periferii společně s PHY a MAC vrstvou. To bohužel ke komunikaci po Ethernetu nestačí a je potřeba kód, který ji bude řídit. K tomuto účelu byla implementována LwIP sada (A Lightweight TCP/IP stack)[7].

3 INSPEKČNÍ PROGRAM WIRESHARK

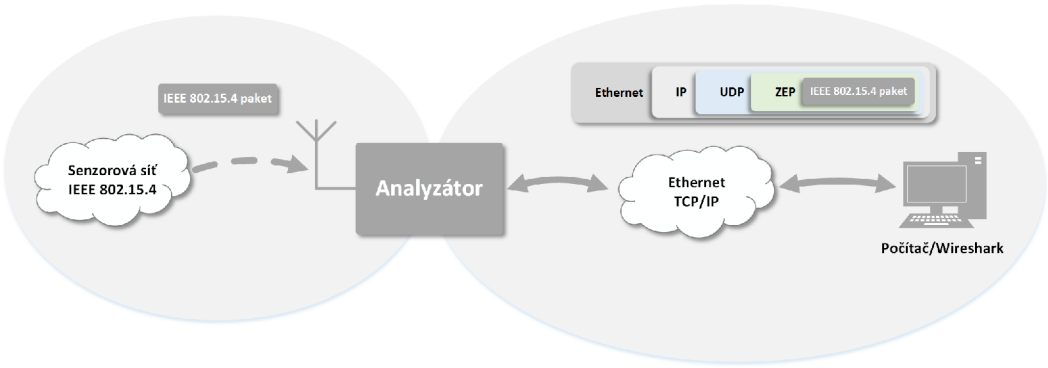
Wireshark je program pro síťovou analýzu protokolů. Umožňuje odchytávat komunikaci například na Ethernetovém portu nebo WiFi rozhraní a dekódovat veškeré protokoly. Podporuje dobře známé protokoly: TCP, UDP, IP, ICMP, HTTP, ARP a mnoho dalších. Mezi jeho nesporné výhody patří nezávislost na operačním systému (multiplatformní) a otevřený kód (Open Source). Je možné ho spustit například ve Windows, Linux, OS X (Mac). Program má dobře zpracované grafické rozhraní s barevně rozlišenými protokoly, možností prohlížení přijatých paketů od nejnižší po nejvyšší vrstvu a má propracované filtrování paketů. Další jeho předností je možnost vytváření vlastních protokolů (disektorů), které lze vložit do programu pomocí pluginu a používat ve Wiresharku. Na Obrázku 3.1 je ukázka grafického rozhraní Wiresharku.



Obr. 3.1: Grafické rozhraní programu Wireshark

3.1 Zpracování Wiresharkem

Wireshark slouží jako uživatelské rozhraní pro zobrazení přijatých paketů analyzátorem. Nejlépe je to vidět na Obrázku 3.2. Bezdrátová senzorová síť založená na standardu IEEE 802.15.4 vyšle jakýkoli paket v rámci své sítě a analyzátor tuto komunikaci zachytí, zpracuje a zapouzdří do paketu, který je možné odeslat přes

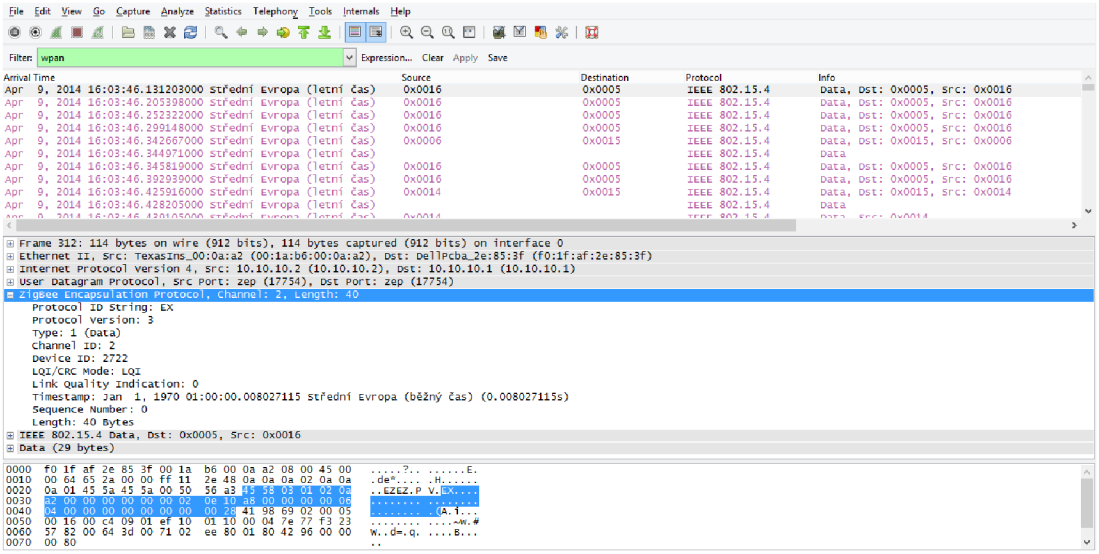


Obr. 3.2: Komunikace IEEE 802. 15. 4 paketu

Ethernetovou síť. Počítač připojený do Ethernetové sítě příjme paket z analyzátoru a předá ho inspekčnímu programu Wireshark, který ho dále zpracuje. Wireshark má za úkol správně dekódovat neboli disektovat (dissect) paket po jednotlivých protokolech. Samozřejmostí je, že tento protokol pro disektování má v sobě implementovaný.

K odeslání paketu standardu IEEE 802. 15. 4 je potřeba protokol, který ho umí poslat přes Ethernetovou síť. Jednou z možností je tento protokol vytvořit a implementovat ho do Wiresharku. Druhou možností je vyhledat protokol, který umí přenášet pakety standardu IEEE 802. 15. 4 a je integrovaný ve Wiresharku. Zvolil jsem druhou variantu a Wireshark takový protokol podporuje. Jmenuje se Zigbee Encapsulation Protocol (ZEP).

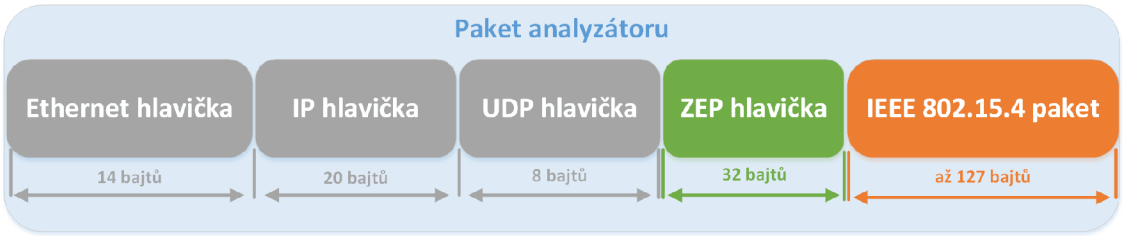
Jakmile analyzátor zachytí paket ze senzorové sítě, zapouzdří ho do ZEP protokolu a odešle přes Ethernet do počítače s Wiresharkem. Wireshark paket dekóduje a zobrazí uživateli. Ukázka zachyceného a dekódovaného ZEP protokolu společně s IEEE 802. 15. 4 paketem je na Obrázku 3.3.



Obr. 3.3: Zachycená komunikace Wiresharkem

4 ZIGBEE ENCAPSULATION PROTOCOL

Zigbee Encapsulation protocol (ZEP) je protokol původně vyvíjený společností Exegin. Jeho hlavní a nespornou výhodou je nativní podpora Wiresharkem, proto není potřeba tento protokol vytvářet nebo vkládat. Je postavený na protokolu UDP (User Datagram Protocol) a umožňuje přenášet v datové části (payload) protokol standardu IEEE 802. 15. 4. Díky použitému protokolu UDP je možné přenášet data jak v lokální síti, tak i přes internet. Formát celého paketu přenášeného sítí je na Obrázku 4.1. Paket obsahuje všechny potřebné hlavičky protokolů pro přenos. Ethernetová hlavička slouží pro adresaci síťových rozhraní na linkové vrstvě ISO/OSI modelu. Tyto adresy jsou trvalé a nelze je měnit. IP (Internet Protokol) hlavička slouží pro identifikaci zařízení a směrování paketu přes různé sítě (internet). Tato adresa je proměnná a lze ji přidělit dynamicky, například z DHCP serveru. UDP hlavička slouží pro identifikaci komunikace ke konkrétní aplikaci, k čemuž se používá číslo portu. ZEP má výchozí číslo portu 17754. Poslední částí paketu jsou přenášená data standardu IEEE 802. 15. 4a z rádiového modulu.

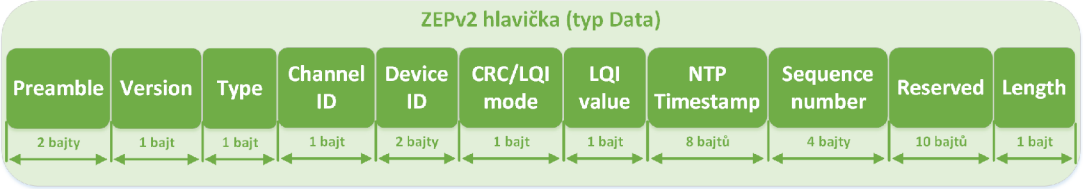


Obr. 4.1: Formát paketu pro přenos standardu IEEE 802. 15. 4

ZEP protokol nepřenáší pouze protokol IEEE 802. 15. 4, ale i přídavné informace ke konkrétnímu paketu. Tabulka 4.1 obsahuje všechny položky umístěné v hlavičce ZEP protokolu s názvem, velikostí v bytech a popisem. Velmi užitečnými položkami jsou Channel ID pro číslo kanálu, časová značka pro přesné určení času a sekvenční číslo pro zjištění, jestli nedošlo ke ztrátě dat během přenosu po Ethernetu. Položka Version je pro tuto konkrétní hlavičku hodnota 2 a položka Type na hodnotě 2 znamená, že se jedná o datovou hlavičku. Detail hlavičky protokolu ZEP ve verzi 2 je na Obrázku 4.2.

Tab. 4.1: Výpis polí ZEP protokolu [14]

Název pole	Velikost [byte]	Popis
Preamble	2	Identifiakce protokolu, vždy znaky „EX“
Version	1	Verze protokolu
Type	1	Typ protokolu (Ack=1,Data=2)
Channel ID	1	Číslo kanálu
Device ID	2	Identifikace zařízení (Analyzátor spodní 2 bajty MAC adresy)
LQI	1	Link Quality Indication, síla signálu přijímaných dat, pouze zobrazena pokud LQI/CRC Mode je na hodnotě 0
LQI/CRC Mode	1	Režim zobrazení, hodnota 0 zobrazí LQI pole, hodnota 1 zobrazí CRC a vypočítá ji pro paketu
NTP Timestamp	8	Časová značka
Sequence	4	Sekvenční číslo
Reserved	10	Rezervované pole, nevyužito
Length	1	Velikost užitečných dat v bytech, bez hlavičky



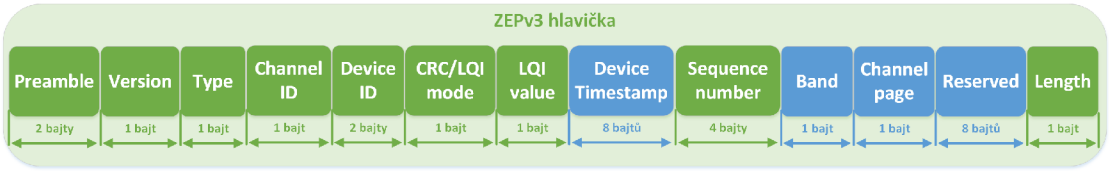
Obr. 4.2: ZEP verze 2 hlavička

4.1 Modifikace protokolu ZEP

Na Obrázku 4.3 je modifikovaný ZEP protokol. Modifikovaná hlavička je další verzí ZEPu, a to verze číslo 3. Byla zachována zpětná kompatibilita pro verzi 2, díky využití Reserved pole, které slouží pro budoucí rozšíření ZEP protokolu.

ZEP verze 3 nemá jen rozšíření v hlavičce protokolu, ale obsahuje také vylepšení v samotném disektoru. V původním ZEPu chyběly informace o časovém rozdílu mezi paketu a RSSI hodnotě.

Výsledná podoba ZEP hlavičky je na Obrázku 4.3. Modrou barvou jsou přidaná pole a zeleně jsou původní z ZEP verze 2. Tato hlavička má přidělenou verzi 3, aby se rozlišila od předchozí. Modifikace protokolu byla udělaná tak, aby zůstala zpětná kompatibilita s verzí 2. Položky Band, Channel page jsou v poli Reserved a Device Timestamp je na stejné pozici jako NTP Timestamp.



Obr. 4.3: ZEP verze 3 hlavička

Modifikované položky oproti ZEP verze 2 jsou:

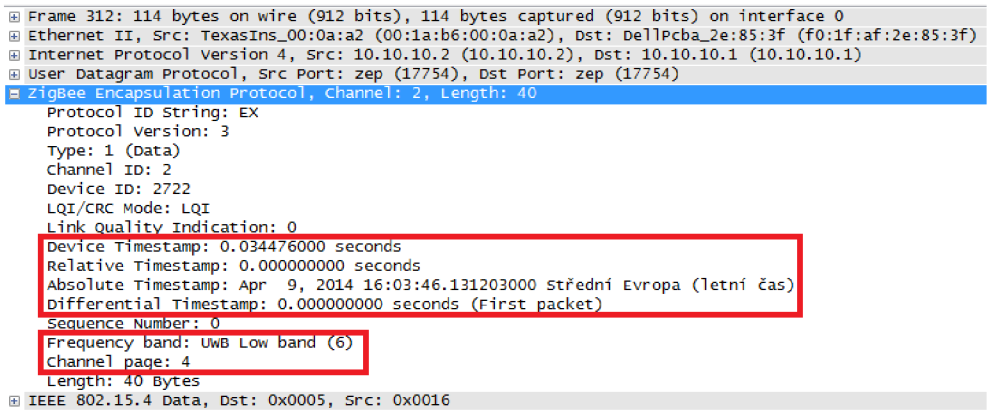
- **Device Timestamp** – Nahrazuje NTP Timestamp, hodnota je relativní a určuje přesné časové razítko kdy analyzátor přijal paket.
- **Band** – Nová položka v původním poli Reserved, upřesňuje v jakém frekvenčním pásmu byl paket přijat.
- **Channel page** – Nová položka v původním poli Reserved, udává modulační schéma pro daný paket.
- **Reserved** – Část původního pole Reserved, zmenšené o 2 bajty.

Položka Band slouží pro určení, v jakém pásmu byl paket přijat analyzátorem. Je velmi užitečná, protože ZEP verze 2 měl pouze Channel ID, který neurčí v jakém pásmu byl paket přijat. Běžně se používají stejné čísla kanálů pro různá pásma. Díky položce Band lze rozlišit pro jaké pásmo je daný kanál. Jeho hodnoty a názvy jsou:

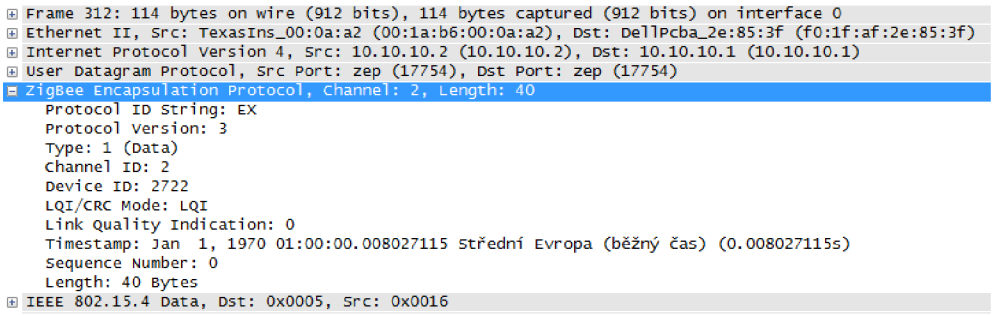
- **1** – 780 MHz
- **2** – 868 MHz
- **3** – 915 MHz
- **4** – 2400 MHz

- **5** – UWB Sub-gigahertz band
- **6** – UWB Low band
- **7** – UWB High band

Na Obrázku 4.4 je ukázka dekódovaného protokolu ZEP verze 3. Pro porovnání změn mezi verzí 2 a 3 je na Obrázku 4.5 stejný paket dekódovaný ve verzi 2.



Obr. 4.4: ZEP verze 3 paket ve Wiresharku



Obr. 4.5: ZEP verze 2 paket ve Wiresharku

Protokol nemá modifikace jen ve formátu hlavičky, ale i v zobrazení protokolu ve Wiresharku. Nové položky v ZEP verze 3 jsou:

- **Device Timestamp** – Přesné časové razítko příjmu paketu do analyzátoru. Jedná se o relativní čas v sekundách.
- **Relative Timestamp** – Relativní časové razítko přijatého paketu, vychází z Devide Timestamp. Pro první zachycený paket je jeho hodnota 0 pro lepší čtení paketů ve Wiresharku. Z této položky vychází Absolute a Differential Timestamp.

- **Absolute Timestamp** – Absolutní časové razítko, určené je na základě časové razítka Ethernetu z prvního paketu a ofsetovaný Device Timestamp.
- **Differential Timestamp** – Časový rozdíl mezi aktuálním a předchozím paketem.
- **Freqency band** – Frekvenční pásmo přijatého paketu, ze ZEP hlavičky je to přímo položka Band.
- **Channel page** – Modulační schéma, hodnota přímo z hlavičky ZEP.

5 FIRMWARE

Programovací kód byl zvolen jazyk C. Tento jazyk je ideální pro psaní kódu pro mikrokontroléry, protože nevyžaduje nadbytečnost kódu jako například C++ a tím se ušetří velikost paměti. Vývojové prostředí bylo zvoleno CoIDE od společnosti Coocox s integrovaným GCC kompilátorem. Většina knihoven jazyka C byla použita z prostředí CoIDE a jiné knihovny byly přímo staženy k mikrokontroléru od společnosti Texas Instruments. Pro komunikaci po Ethernetovém rozhraní byla zvolena lwIP (lightweight TCP/IP) sada a pro ovládání rádiového modulu DW1000 byla vytvořena knihovna RF API.

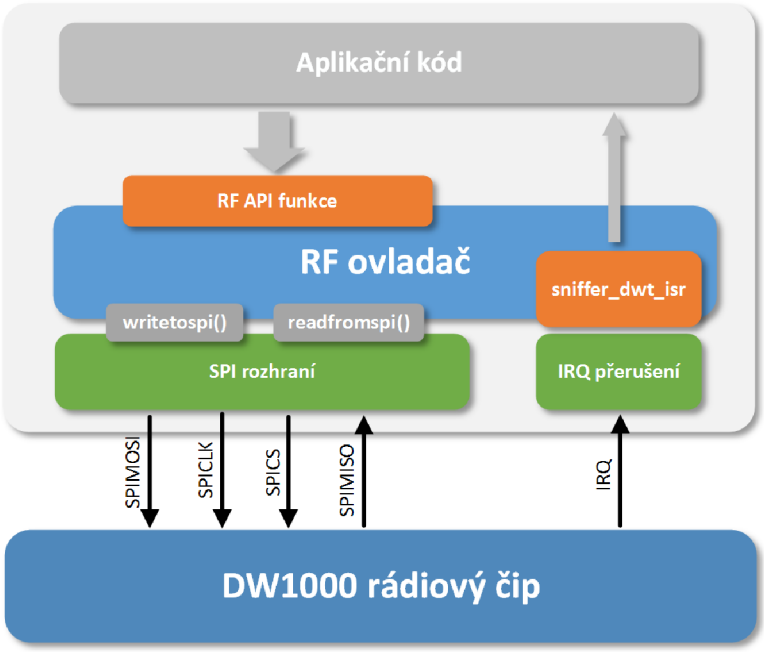
5.1 Vývojové prostředí

Obr. 5.1: Logo CooCox společnosti [1]

CoIDE (CooCox Integrated Development Environment) je vývojové prostředí zcela zdarma bez omezení velikosti zkompilovaného kódu. Je to vysoce integrované prostředí pro vývoj softwaru pro mikrokontroléry ARM s Cortex jádrem. Prostředí obsahuje všechny potřebné nástroje pro vývoj softwaru ve vysoké kvalitě a má integrovaný kompilátor společně s debugovacím nástrojem. CoIDE je založeno na velmi známém prostředí Eclipse. Obsahuje také zvolený mikrokontrolér LM3S8962 a podpůrné knihovny pro ovládání všech perifeií.

5.2 RF API

Pro ovládání DW1000 bylo vytvořené aplikační rozhraní RF API. Na Obrázku 5.2 je ukázáno blokové rozdělení. V nejspodnější části je samotný DW1000 připojený pomocí SPI rozhraní k SPI periferii mikrokontroléru společně s vývodem vyvolávající přerušení na určitou událost. Funkce `writetospi()` a `readfromspi()` slouží pro přímé zasílání a čtení dat z SPI rozhraní. RF ovladač slouží jako mezistupeň mezi SPI a API rozhraní. Obsahuje různé funkce, definice hodnot, adresy registrů a další potřebný kód pro správné ovládání rádiového čipu. RF API funkce obsahují funkce volané uživatelským kódem pro konfiguraci a obsluze rádiového čipu. Pravá část blokového schématu obsahuje bloky přerušení pro informování uživatelské aplikace o různých událostech vyvolaných rádiovým čipem.



Obr. 5.2: Blokové schéma API rozhraní pro DW1000

5.3 Lightweight TCP/IP sada

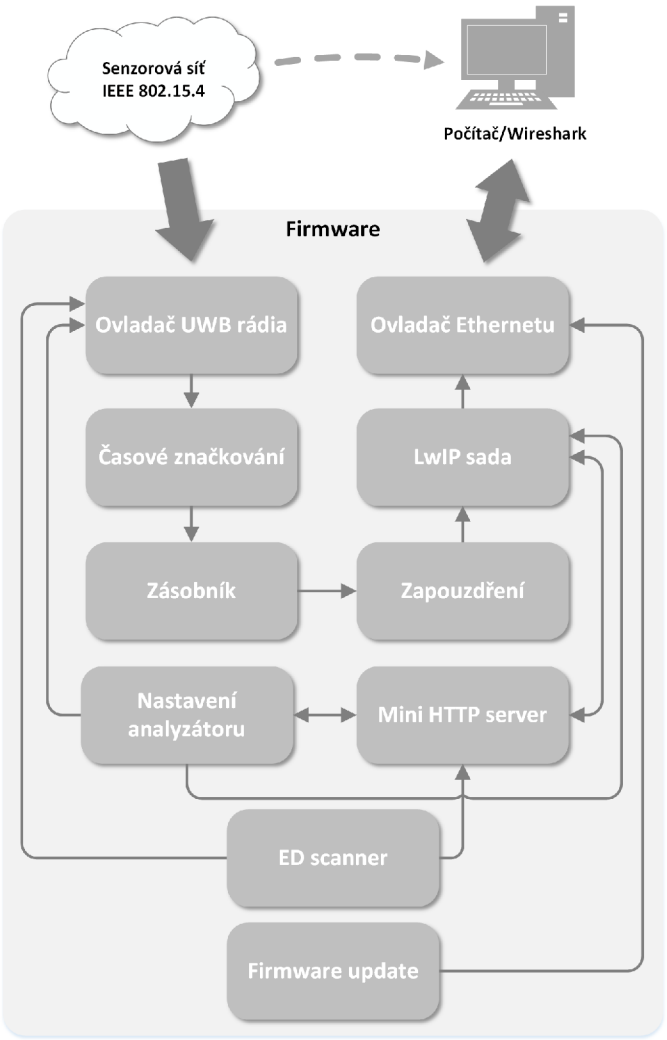
LwIP sada je malá nezávislá implementace TCP/IP sada protokolů. LwIP sada je psaná v jazyce C, jejíž zdrojový kód je ke stažení zdarma pod licencí BSD. Hlavním cílem lwIP sady je snížení paměťové náročnosti a přitom mít plnohodnotné funkce TCP. Proto se sada velmi dobře hodí pro vývojové systémy s omezenou velikostí pamětí. Samotná velikost kódu je desítky kilobytů RAM a přibližně 40 kilobytů ROM. LwIP sada zahrnuje následující protokoly:

- IP (Internet Protocol) síťové adresování, fragmentace,
- ICMP (Internet Control Message Protocol) síťová diagnostika,
- UDP (User Datagram Protocol) nespolehlivý přenos dat
- TCP (Transmission Control Protocol) řízení zahlcení, RTT odhad a rychlé obnovení dat,
- DNS (Domain names resolver) překlad doménových jmen na IP adresu,
- SNMP (Simple Network Management Protocol) správa síťového zařízení,
- DHCP (Dynamic Host Configuration Protocol) dynamické přidělení IP adres,
- AUTOIP (pro IPv4) automatické přidělení IP adresy,
- ARP (Address Resolution Protocol) překlad IP adres na MAC adresy.

LwIP podporuje i přídavné funkce, jako HTTP server, testovací příkaz ping a mnoho dalších.

5.4 Popis kódu

Kód je rozdělen do několika částí a při jeho psaní byl kladen důraz na jeho přehlednost a jednoduchost. Blokové schéma firmwaru je na Obrázku 5.3.



Obr. 5.3: Blokové schéma firmwaru

Jednotlivé bloky firmwaru mají svůj specifický úkol a komunikují jen s některými z ostatních. Vysvětlení každého bloku:

- **Ovladač UWB rádia** – Slouží pro ovládání, konfiguraci a čtení paketů z UWB rádia.
- **Časové značkování** – Jakmile analyzátor příjme paket, označkuje ho přesným časovým razítkem.
- **Zásobník** – Časově označkovaný paket je uložen do zásobník, aby nedocházelo ke ztrátám paketů.

- **Zapouzdření** – Paket ze senzorové sítě je zapouzdřen do ZEP protokolu a připraven k odeslání.
- **LwIP sada** – Zapouzdřený paket je předán LwIP sadě, která se postará o jeho odeslání do Ethernetu.
- **Ovladač Ethernetu** – Ovladač se stará o komunikaci s MAC a PHY vrstvou Ethernetu, která je hardwarově integrovaná v mikrokontroléru.
- **Nastavení analyzátor** – Tento blok se stará o správnou konfiguraci UWB rádia a Ethernetového rozhraní přes jejich ovladače. Dále zpracovává nastavení z webového rozhraní odeslané uživatelem.
- **Mini HTTP server** – Stará se o generování webového rozhraní/stránek a reprezentaci konfiguračních dotazů.
- **ED scanner** – Je přídavný nástroj pro zjištění rušení (Energy Detection – ED) na kanálech.
- **Firmware update** – Slouží pro aktualizaci firmwaru přes Ethernetové rozhraní.

DW1000 umožňuje dva režimy příjmu: normální a dvojitý zásobník (double buffer). Jakmile se zapne příjem paketů v normálním režimu, rádiový modul čeká na detekci paketu záhlaví a při její detekci začne ukládat paket do vnitřní paměti. Po přijetí celého paketu rádiový modul vypne příjem a čeká než paket přečte z paměti. Poté je nutné znovu příjem zapnout a tento postup se musí opakovat při každém přijetí paketu. Druhý režim je dvojitý zásobník. Rádiový modul má integrovanou paměť pro dva pakety a ukazatel na jednu část paměti ze které se má číst paket. Jakmile je v tomto režimu zapnutý příjem, tak při detekci paketu začne ukládat paket dle ukazatele do zvolené paměti a při uložení celého paketu se ukazatel přepne na druhou část paměti a pokračuje se v příjmu. Mezitím se vyvolá přerušení a mikrokontrolér může číst paket. Tento režim má výhody v tom, že se nevypíná po každém paketu příjem, nezmešká se žádný paket a lze simultánně číst paket a přitom přijímat nový. Když by mikrokontrolér nestíhal číst pakety ze zásobníku a ten by byl plný, tak se generuje událost over–run. Tento analyzátor má implementovaný režim dvojitý zásobník.

Mikrokontrolér má paměť FLASH, do které se ukládá kód programu. Paměť analyzátoru je rozdělena na dvě části: Bootloader a Firmware. Firmware je samotný kód analyzátoru, kterým se ovládá mikrokontrolér, jeho perifeie a rádiový modul DW1000. Bootloader je speciální kus kódu, který slouží jako zavaděč firmwaru, ale i pro aktualizaci firmwaru. Tento bootloader umožňuje aktualizaci firmwaru přes Ethernet a obsahuje základní protokoly pro komunikaci. Jakmile se zapne analyzátor, nejprve se obslouží bootloader a poté se pokračuje Firmwarem. Jakmile je analyzátor spuštěn a přešel k firmware kódu, očekává speciální paket tzv. Magic

packet, který iniciuje proceduru pro aktualizaci firmwaru. Mikrokontrolér se resetuje a Bootlader kód je připraven na aktualizaci. Mezitím se spustí TFTP server a může se nahrávat nový firmware. K aktualizaci firmwaru se používá program LM Flash Programmer [6].

5.5 Vývojový diagram

Vývojový diagram firmwaru je ukázán v příloze na Obrázku A.2. Skládá se ze tří částí: hlavního kódu Main, přerušení od rádiového modulu DW1000 a přerušení od vnitřního časovače mikrokontroléru.

Main kód je volán při zapnutí mikrokontroléru nebo při jeho resetu. Kód začíná inicializací všech potřebných periferií a volání různých funkcí pro správný chod analyzátoru. Kód obsahuje: inicializaci tabulky pro rychlejší výpočet kontrolního součtu CRC, inicializaci softwarové emulace EEPROM paměti do FLASH paměti, čtení síťové konfigurace analyzátoru z emulované EEPROM paměti společně s kontrolním součtem CRC pro ověření správně zapsané předchozí konfigurace, inicializace aktualizace firmwaru přes Ethernetové rozhraní, inicializace vstupně/výstupních pinů pro ovládání DW1000, inicializace analyzátoru pro prvotní konfiguraci rádiového modulu DW1000 a inicializace časovače pro přesné časové značkování paketů. Následuje hlavní smyčka, která se stará o kompletní obsluhu analyzátoru. Smyčka se stará o odesílání přijatých paketů analyzátorem přes Ethernet, společně s zapouzdřením těchto paketů do ZEPu protokolu. Dále rekonfiguraci adres síťového rozhraní a procedura k aktualizaci firmwaru.

Přerušení od rádiového modulu se vyvolá vždy při generování impulzu od rádiového modulu DW1000. Signalizuje to příjem celého paketu do rádiového modulu a paket je připraven pro čtení. Prvním úkolem přerušení je uložit počet přetečení časovače kvůli přesnému určení timestampu pro paket. Časovač má omezenou velikost čítání a proto se tato hodnota ukládá. Pak se čte z rádiového modulu jaká nastala událost. Buď správně přijatý paket se správným CRC nebo se špatným CRC. Pokud má paket správné CRC, čte se paket. Jinak záleží na nastavení CRC filtru zda se bude číst paket z rádiového modulu nebo ne. Při čtení paketu se nejprve uloží přesná hodnota časovače, kdy byl přijat signál od rádiového modulu k přerušení. Pak se zjistí velikost přijatého paketu a čte se paket z rádiového modulu. Ještě se čtou hodnoty z registrů pro výpočet RSSI.

Přerušení od vnitřního časovače se volá vždy při přetečení časovače. Tato činnost je kvůli zvýšení rozsahu časovače a následném vypočtení přesného časového razítka ke každému paketu.

6 OVLÁDÁNÍ ANALYZÁTORU

Analyzátor se ovládá přes webové rozhraní díky implementovanému HTTP serveru. Toto ovládání bylo vytvořeno pro přehledné a softwarově nezávislou práci s analyzátorem. K webovému rozhraní lze přistupovat přes běžný webový prohlížeč. Pokud je analyzátor připojený přímo do síťového rozhraní počítače, tak je nutno nejprve nastavit síťový adaptér na IP adresu 10.10.10.1. Poté stačí zadat do webového prohlížeče adresu 10.10.10.2 a webové rozhraní se načte z analyzátoru. Webové rozhraní obsahuje 3 stránky:

- Home stránku
- Settings stránku
- ED scanner stránku

Každá z uvedených stránek obsahuje jednoduchý panel pro rychlé ovládání analyzátoru. Panel má tlačítko pro spuštění a zároveň zastavení zachytávání analyzátoru a také ukazatel aktuálního režimu. Ukázka panelu je na Obrázku 6.1.

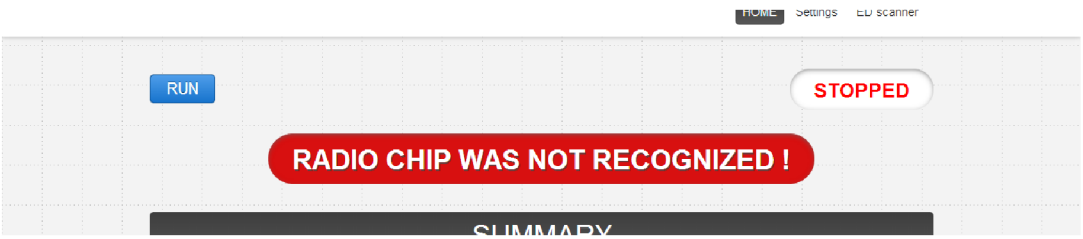
Obr. 6.1: Hlavní ovládací panel

Dále tento panel může zobrazit chybové hlášení při nějakém problému nebo poruše, viz příklad na Obrázku 6.2. Výčet chybových stavů je zde:

- *UWB buffer over–run.* – Zásobník v rádiovém modulu je přeplněn, mikrokontrolér nestíhá číst pakety z rádiového modulu.
- *Full receive buffer.* – Zásobník v analyzátoru je přeplněn, analyzátor nestíhá odesílat pakety po Ethernetu.
- *Radio chip is not Initialized!* – Chyba v inicializaci rádiového modulu.
- *Radio chip was NOT recognized!* – Chyba při identifikaci rádiového modulu.

Webové rozhraní obsahuje i další stránky:

- ERROR 404 – Chybová stránka zobrazena při špatné URL adrese, Obrázek A.6.



Obr. 6.2: Příklad panelu s jednou z chybových hlášek

- Redirection – Stránka pro přesměrování na jinou IP adresu analyzátoru. Ta se zobrazí jakmile se změní v nastavení změní IP adresa analyzátoru, Obrázek A.7.
- Wrong parameters – Při špatně zadaných parametrech nastavení se zobrazí stránka s chybně zadanými parametry, Obrázek A.8.

6.1 Home stránka

Home stránka slouží jako výchozí webová stránka při prvním zadání adresy analyzátoru do webového prohlížeče. Také obsahuje souhrnné (Summary) informace o analyzátoru a užitečná počítadla (Counters) různých chyb při příjmu paketu rádiovým modulem. Význam jednotlivých počitadel je:

- **Number of good CRC received frames** – Počet správně přijatých paketů.
- **Number of bad CRC (CRC error) received frames** – Počet přijatých paketů se špatným kontrolním součtem.
- **Number of received header errors** – Počet chybných hlaviček.
- **Number of received frame sync loss events** – Počet paketů se špatnou synchronizací.
- **Number of address filter errors** – Počet chybně filtrovaných adres.
- **Number of receiver over-runs** – Počet přeplnění zásobníku.
- **SFD timeouts** – Počet zpožděných SFD.
- **Preamble timeouts** – Počet zpožděných preamblů.
- **RX frame wait timeouts** – Počet čekání na rámec.

Ukázka webové stránky Home je v příloze na Obrázku A.3.

6.2 Settings stránka

Settings stránka slouží pro konfiguraci analyzátoru. Je rozdělená do 3 částí: UWB radio settings, IPv4 settings a Host settings. UWB radio settings má na starosti pouze konfiguraci rádiové modulu. IPv4 settings slouží k nastavení síťové rozhraní analyzátoru. Host settings je pro koncové zařízení (Wireshark), kam analyzátor bude odesílat zachycené pakety.

Možnosti nastavení této stránky jsou:

- **Channel number** – Kanál pro zachytávpání komunikace.
- **Pulse repetition frequency - PRF** – Frekvence pulzů opakovaných v záhlaví a datové části rámce.
- **Preamble length [Symbols]** – Délka záhlaví rámce.
- **PAC size [Symbols]** – Preamble Acquisition Chunk, skupina symbolů v záhlaví rámce, které jsou korelovány spolu v úvodní části procesu detekce rámce.
- **Preamble code (rx code)** – Odlišení hlaviček kódem.
- **Data rate** – Přenosová rychlost.
- **(Non) Standard Frame Delimiter** – Způsob zpracování záhlaví a datové části rámce.
- **PHR mode** – Režim hlavičky fyzické vrstvy.
- **CRC filter** – Filtrování paketů na straně analyzátoru. Při špatném kontrolním součtu CRC a povoleném CRC filtru, analyzátor paket zahodí.
- **IP mode** – Síťový režim, buď statická adresa nebo dynamická z DHCP.
- **IP address** – Aktuální síťová IP adresa.
- **Netmask** – Síťová maska.
- **Gateway** – Adresa výchozí brány pro směrování mimo síť, i internet.
- **Host IP address** – Koncová IP adresa kam analyzátor bude odesílat přijaté pakety.
- **Host UDP port** – Port aplikace.

Ukázka webové stránky Settings je v příloze na Obrázku A.4.

6.3 ED scanner stránka

Tato stránka je pro měření Energy Detection scanu na všech kanálech. Jedná se o měření šumu na kanálech 1 až 7 kromě 6. kanálu. Při volbě této stránky se musí počkat 2 sekundy než se samotná stránka načte. Je z důvodu měření určitě doby na každém kanále a z tohoto intervalu je následně vypočítán průměr. Výsledky se po vypršení intervalu zobrazí na stránce v podobě dvou bar grafů. Graf vpravo

reprezentuje hodnoty v plném rozsahu a ten druhý graf (vlevo) je pouze změna rozsahu výsledných hodnot pro lepší zobrazení malých změn v měření. Hodnoty jsou bez rozměrné a slouží jako orientační hodnota pro relativní určení rušení na kanálech. Výpočet relativní hodnoty vychází z následujícího vzorce udávaného v dokumentaci [3]:

$$(EDV2 - 40) \times 10^{EDG1} \times S_{ch} \tag{6.1}$$

kde $EDV2$ a $EDG1$ jsou hodnoty přímo z registrů UWB rádia a S_{ch} je koeficient měřítka. Pro kanál 1 až 4 hodnota $1,3335$ a pro kanál 5 a 7 je to $1,0000$. Bohužel výsledek této rovnice je příliš vysoký (řádově 10 na n-tou) a proto se vzorec upravil. Celý vzorec se vložil do logaritmu o základu 10 a výsledek vynásobil 10 pro zvětšení rozsahu.

$$\log_{10}((EDV2 - 40) \times 10^{EDG1} \times S_{ch}) \tag{6.2}$$

Dále byl vzorec upraven kvůli výpočetní náročnosti pro mikroprocesor na vzorec:

$$(\log_{10}((EDV2 - 40) \times S_{ch}) + EDG1) \times 10 \tag{6.3}$$

Ukázka webové stránky ED scanner je v příloze na Obrázku A.5

6.4 Nastavení analyzátoru

Analyzátor lze ovládat převážně přes webový prohlížeč, ale má i resetovací tlačítko pro uvedení analyzátoru do výchozího nastavení. Hodnoty po resetu jsou následující:

Síťové parametry se ukládají do interní EEPROM paměti, kde zůstanou uložené i po vypnutí analyzátoru z napájení. Uloženými parametry jsou: IP mode, IP address, Netmask, Gateway, Host IP address a Host UDP port. Ostatní parametry se vždy při zapnutí analyzátoru nastaví na výchozí hodnoty.

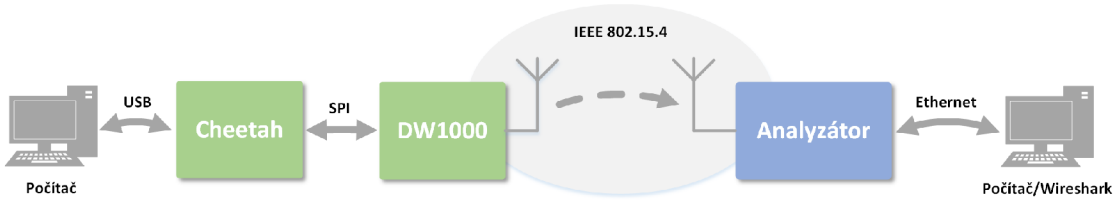
Tab. 6.1: Výchozí nastavení analyzátoru

Parametr	Hodnota
Channel number	2
Pulse repetition frequency - PRF	16 MHz
Preamble length [Symbols]	4096
PAC size [Symbols]	16
Preamble code (rx code)	3
Data rate	850 kbit/s
(Non) Standard Frame Delimiter	Standard
PHR mode	Standard
CRC filter	OFF
IP mode	Static (pouze po resetu)
IP address	10.10.10.2 (pouze po resetu)
Netmask	255.255.255.0 (pouze po resetu)
Gateway	10.10.10.1 (pouze po resetu)
Host IP address	10.10.10.1 (pouze po resetu)
Host UDP port	17754 (pouze po resetu)

7 OVĚŘENÍ FUNKČNOSTI

Funkčnost analyzátoru byla nejprve ověřována pomocí debugovacího nástroje vývojového prostředí CoIDE. Také bylo použito UART rozhraní připojené do počítače a pomocí něj se odesílaly stavové informace za chodu analyzátoru. Nejprve se testovala komunikace s rádiovým čipem DW1000 přes SPI rozhraní, následně posílání testovacích paketů po Ethernetu zapouzdřených do ZEP protokolu, a také konfigurační webové rozhraní. Jakmile bylo vše v pořádku, přešlo se na zachytávání komunikace.

Příjem byl zprostředkován přes druhý rádiový modul DW1000, jak je to ukázáno na Obrázku 7.1.



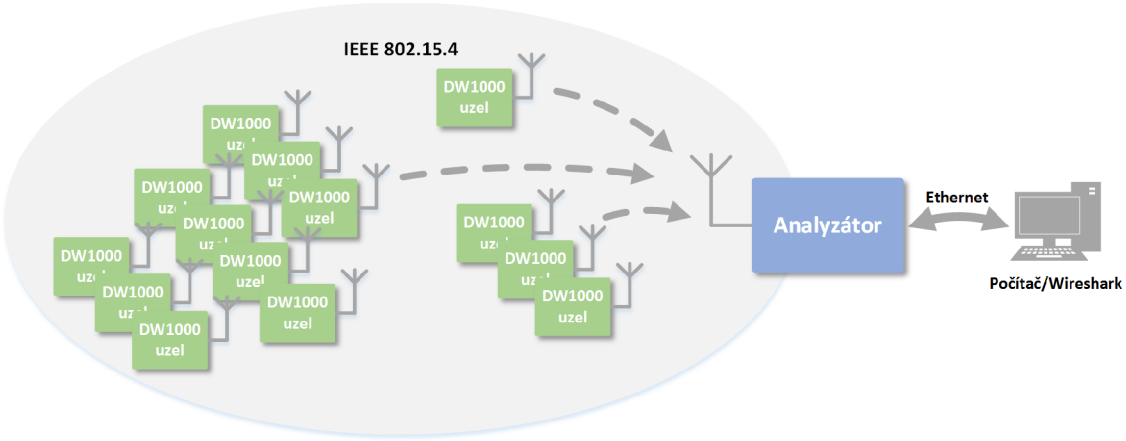
Obr. 7.1: Generování paketů přes Cheetah

Obrázek se skládá z analyzátoru připojeného do počítače přes Ethernet a rádiového modulu DW1000 připojeného přes SPI rozhraní do převodníku Cheetah. Převodník umožňuje převod SPI komunikace do počítače přes USB rozhraní a řídit tak SPI zařízení z počítače. V tomto testování analyzátor hraje roli přijímače a převodník Cheetah roli generátoru paketů.

Po otestování správného příjmu paketů, bylo na řadě vyzkoušet analyzátor v reálném bezdrátovém provozu. Testování analyzátoru proběhlo ve spolupráci s firmou Honeywell a postupovalo se dle Obrázku 7.2. U počtu 10 uzlů docházelo k velkému generování provozu a přenosová rychlost stoupla k maximu. Problém s příjmem byl nakonec zjištěn a následně opraven. Analyzátor v tuto chvíli je schopen přijímat i tak hustý provoz paketů aniž by došlo k nějakému problému.

7.1 Řešení problémů

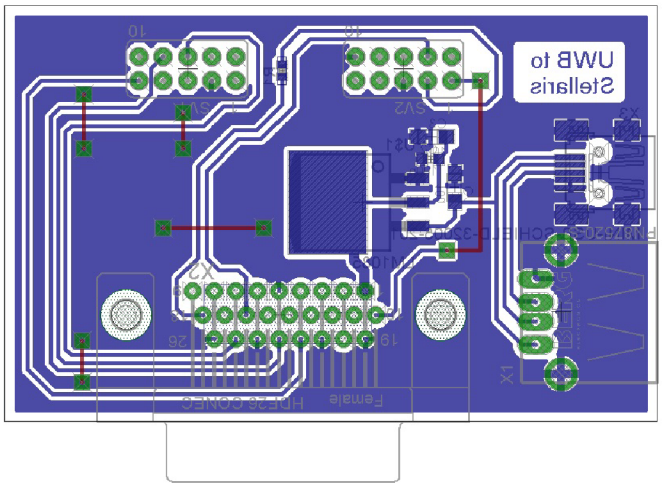
Při implementaci kódu a jeho následném ověřování funkčnosti bylo zjištěno několik problémů, které bylo nutné vyřešit. Jednalo se například o:



Obr. 7.2: Testování analyzátoru v reálné komunikaci

- **Nemožnost zvýšit frekvenci SPI rozhraní:** Při nastavení CLK hodin SPI rozhraní na 3 MHz, komunikaci byla v pořádku. Jakmile se frekvence zvětšila, začalo docházet k chybám přenosu přes SPI rozhraní. Nejlépe to bylo vidět při čtení identifikačního čísla DW1000. Správný údaj je `0xDECA0130`. Po zvýšení frekvence se údaj změnil a také nebylo možné správně komunikovat přes SPI. Problém byl v dočasném spojení SPI rozhraní mezi DW1000 a Stellaris deskou pomocí volných drátů. Řešením bylo omotat SPI dráty koaxiálním stíněním a přivedením ho na zem. Díky tomu bylo možné frekvenci SPI zvýšit až 12 MHz.
- **Analyzátor nestíhá přijímat pakety:** V testování příjmu analyzátoru s jedním uzlem dokázal přijímat pakety bez problému. Stejných výsledků bylo dosaženo i s 3. uzly. Jakmile se počet uzlů zvýšil na 10, analyzátor přestal přijímat. Po detailním určení problému jsem narazil na generování události Over–run rádiovým modulem. Událost je generována, když mikrokontrolér nestíhá číst data ze zásobníku umístěným v rádiovém čipu. Řešením bylo zvýšit frekvenci SPI rozhraní. Frekvenci jsem nastavil na 12 MHz. Vyšší frekvence vykazovala chyby v přenosu. Důvodem bylo nekvalitní spoj mezi Stellaris a DW1000. Původní frekvence byla 3 MHz. Při této frekvenci je analyzátor schopen zachytávat komunikaci až od 10 uzlů a tento fakt byl i ověřen. Pokud by to stále nestačilo, musí se zlepšit SPI spoj a zvýšit frekvenci až na 20 MHz, která je omezena čipem DW1000.
- **Dva napájecí zdroje:** První zkonstruovaný prototyp analyzátoru měl dvě napájení. Jeden pro Stellaris kit z USB a druhý byl pro rádiový modul z baterií. Toto řešení nebylo ideální a bylo nutné sjednotit napájení z jednoho zdroje, hlavně kvůli nabíjení baterií. Z toho důvodu byl vytvořen plošný spoj, pro

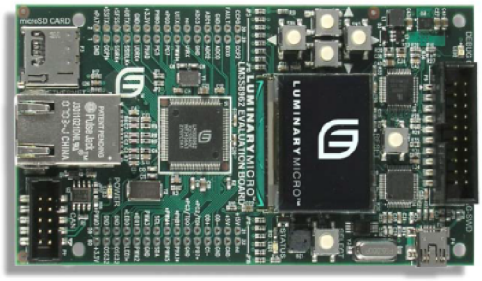
jednotné napájení. Navržená deska je na Obrázku 7.3. Deska obsahuje: jeden stabilizátor napětí pro 3,3 V logiku, konektor pro DW1000 desku, konektor pro Stellaris kit a dva USB konektoru. Jeden USB konektor je pro napájení a datový spoj ke Stellaris kitu. Druhý je pro připojení do počítače nebo napájecího zdroje.



Obr. 7.3: DPS deska pro spojení Stellaris kitu a DW1000 desky

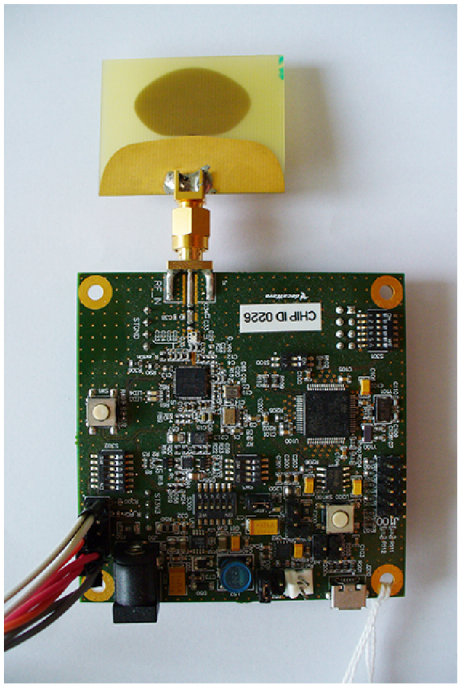
8 REALIZOVANÉ ŘEŠENÍ ANALYZÁTORU

Analyzátor je realizovaný vývojovou deskou s mikrokontrolérem LM3S8962 od společnost Texas Instruments [10]. Deska má předpřipravená komunikační rozhraní Ethernet, SPI a integrovaný programátor pro jednoduší naprogramování mikrokontroléru přes USB. Ukázka vývojové desky je na Obrázku 8.1.



Obr. 8.1: Vývojová deska LM3S8962 [10]

Pro rádiovou část byla použita vývojová deska s rádiovým čipem DW1000 od společnosti DecaWave. Ukázka desky je na Obrázku 8.2. Deska obsahuje samotný rádi-

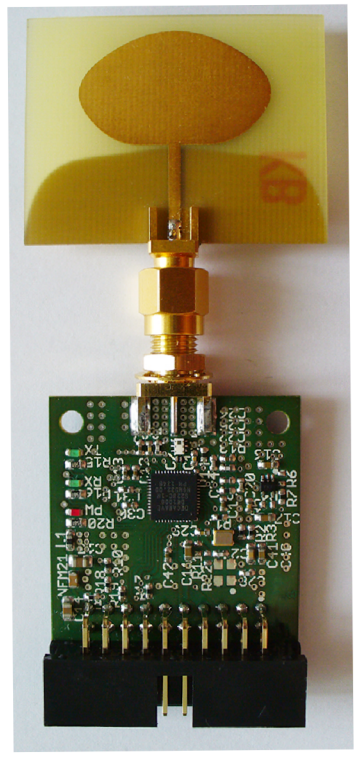


Obr. 8.2: Vývojový deska s rádiovým čipem DW1000

ový čip DW1000, externí anténu, integrovaný mikrokontrolér pro přímou konfiguraci

rádiového čipu a konektor pro připojení vlastního mikrokontroléru k rádiovému čipu. Mikrokontrolér LM3S8962 byl připojen na přímo a integrovaný mikrokontrolér na vývojové desce s DW1000 byl odpojený.

Později byla rádiová vývojová deska změněna za rádiový modul pouze s DW1000, viz Obrázek 8.3.



Obr. 8.3: Rádiový modul DW1000

ZÁVĚR

Nejtěžší částí návrhu analyzátoru bylo zvolit vhodné komponenty. Bylo nutné volit komponenty s dostatečnými parametry a kompromisem mezi výkonem, integrovanými periferiemi a cenovou dostupností. Mikrokontrolér byl zvolen LM3S8962 od společnosti Texas Instruments s integrovaným Ethernetovým rozhraním. Rádiový čip byl zvolen DW1000 od společnosti DecaWave. Tento rádiový čip byl jediný dostupný, a proto odpadl výběr čipu. Protokol potřebný pro přenos standardu IEEE 802. 15. 4 byl zvolen ZigBee Encapsulation Protocol, který je nativně podporován Wiresharkem, ale bylo nutné mu přidat další potřebné informace a tím i provést velký zásah do kódu. To mi dalo příležitost se hlouběji porozumět do kódu Wiresharku a vyzkoušet si tvorbu disektoru. Dále bylo potřebné zvolit vhodné vývojové prostředí pro kód, které není nijak omezené velikostí kódu a jedná se o přehledné prostředí s užitečnými nástroji. Tím se stal CoIDE s dobrým prostředím a velmi užitečným debugovacím nástrojem.

Navrhnutý analyzátor je plně funkční. Testování analyzátoru probíhalo od základního ověření funkčnosti až po plné nasazení v reálné bezdrátové senzorové síti ve spolupráci s firmou Honeywell. Analyzátor byl zkoušen při velmi vysoké hustotě komunikace na přijímaném kanále, které se neobešlo bez problémů, ale vše bylo nakonec vyřešeno. Při implementaci kódu byl kladen důraz na jednoduchost kódu, přehledné ovládání a hlavně multiplatformní použití napříč všemi operačními systémy.

Analyzátor byl několikrát upravován, aby mohl pracovat tak jak má. Nyní funguje bez problémů a nevykazuje žádné chyby. Stále má nějaké rezervy ve výkonnosti a možnosti, jak by se dal vylepšit.

LITERATURA

[1] CooCox: Free/Open ARM Cortex MCU Development Tools. *CooCox* [online]. © 2009-2011 [cit. 2013-12-28]. Dostupné z: <http://www.coocox.org>.

[2] DECAWAVE. *DecaWave DW1000 Datasheet* [online]. © Aug 2013 [cit. 2013-12-28]. Dostupné z: <http://www.decawave.com>.

[3] DECAWAVE. *DecaWave DW1000 User Manual* [online]. © Aug 2013 [cit. 2013-12-28]. Dostupné z: <http://www.decawave.com>.

[4] DUNKELS, Adam. SWEDISH INSTITUTE OF COMPUTER SCIENCE. Design and Implementation of the lwIP TCP/IP Stack [online]. February 20, 2001 [cit. 2013-12-28]. Dostupné z: <http://images.wikia.com/mini6/images/0/0e/Lwip.pdf>.

[5] IEEE STD 802.15.4™-2011, Part 15.4: Low-Rate Wireless Personal Area Networks (LR-WPANs). *IEEE standard for local and metropolitan area networks* [online]. New York: Institute of Electrical and Electronics Engineers, 5 September 2011 [cit. 2013-12-27]. ISBN 978-0-7381-6683-4.

[6] LM Flash Programmer. *Texas Instruments* [online]. © 1995-2014 [cit. 2014-05-25]. Dostupné z: <http://www.ti.com/tool/lmflashprogrammer>.

[7] LwIP - A Lightweight TCP/IP stack - Summary. *Savannah* [online]. © 2013 [cit. 2013-12-27]. Dostupné z: <http://savannah.nongnu.org/projects/lwip>.

[8] LwIP Documentation: lwIP 1.3.0. *Savannah* [online]. Mar 23 2008 [cit. 2013-12-28]. Dostupné z: <http://www.nongnu.org/lwip>.

[9] LwIP Wiki: lwIP - lightweight TCP/IP. Wikia [online]. © 2006- [cit. 2013-12-28]. Dostupné z: <http://lwip.wikia.com/wiki/LwIP_Wiki>.

[10] TEXAS INSTRUMENTS. *Stellaris® LM3S8962 Evaluation Board: User's manual* [online]. © 2007–2010 [cit. 2013-12-27]. Dostupné z: <http://www.ti.com/lit/ug/spmu032b/spmu032b.pdf>.

[11] TEXAS INSTRUMENTS. *Stellaris® LM3S8962 Microcontroller: Datasheet* [online]. © 2007-2011 [cit. 2013-12-28]. Dostupné z: <http://www.ti.com/lit/ds/spms001g/spms001g.pdf>.

[12] *Wireshark* [online]. 2011 [cit. 2013-12-27]. Dostupné z: <http://www.wireshark.org>.

[13] Wireshark Developer's Guide. *Wireshark* [online]. © 2004-2010 [cit. 2013-12-27]. Dostupné z: <http://www.wireshark.org/docs/wsdg_html_chunked>.

[14] ZigBee Encapsulation Protocol. *Wireshark* [online]. 2011 [cit. 2013-12-27]. Dostupné z: <http://www.wireshark.org/docs/dfref/z/zep.html>.

SEZNAM SYMBOLŮ, VELIČIN A ZKRATEK

APB Advanced Periferal Bus

API Application Programming Interface

ARM Advanced RISC Machine

BPM Burst Position Modulation

BPSK Binary Phase-Shift Keying

BSD Berkeley Software Distribution

CLK Clock

CMOS Complementary Metal–Oxide–Semiconductor

CRC Cyclic Redundancy Check

CS Chip Select

DHCP Dynamic Host Configuration Protocol

DPS Deska Plošných Spojů

EEPROM Electrically Erasable Programmable Read–Only Memory

GCC GNU Compiler Collection

GPIO General Purpose Input/Output

IEEE The Institute of Electrical and Electronics Engineers

IDE Integrated Development Environment

IP Internet Protocol

IRQ Interrupt ReQuest

ISM The Industrial, Scientific and Medical

ISO/OSI International Standards Organization / Open Systen Interconnection

JTAG Joint Test Action Group

LSB Least Significant Bit

MAC Media Access Control

MISO Master In, Slave Out

MOSI Master Out, Slave In

MSB Most Significant Bit

NVIC Nested Vectored Interrupt Controller

SFD Start Frame Delimiter

PAC Preamble Acquisition Chunk

PHA Clock Phase

PHR PHY Header

PHY Physical layer

POL Clock Polarity

PRF Pulse Eepetition Frequency

PWM Pulse Width Modulation

RAM Random Access Memory

ROM Read Only Memory

RX Receiver

SFD Start Frame Delimiter

SHR Synchronisation Header

SPI Serial Peripheral Interface

SSI Synchronous Serial Interface

TCP Transmission Control Protocol

TFTP Trivial File Transfer Protocol

TOF Time Of Flight

UART Universal Asynchronous Receiver and Transmitter

UDP User Datagram Protocol

URL Uniform Resource Locator

USB Universal Serial Bus

UWB Ultra WideBand

WiFI Wireless Fidelity

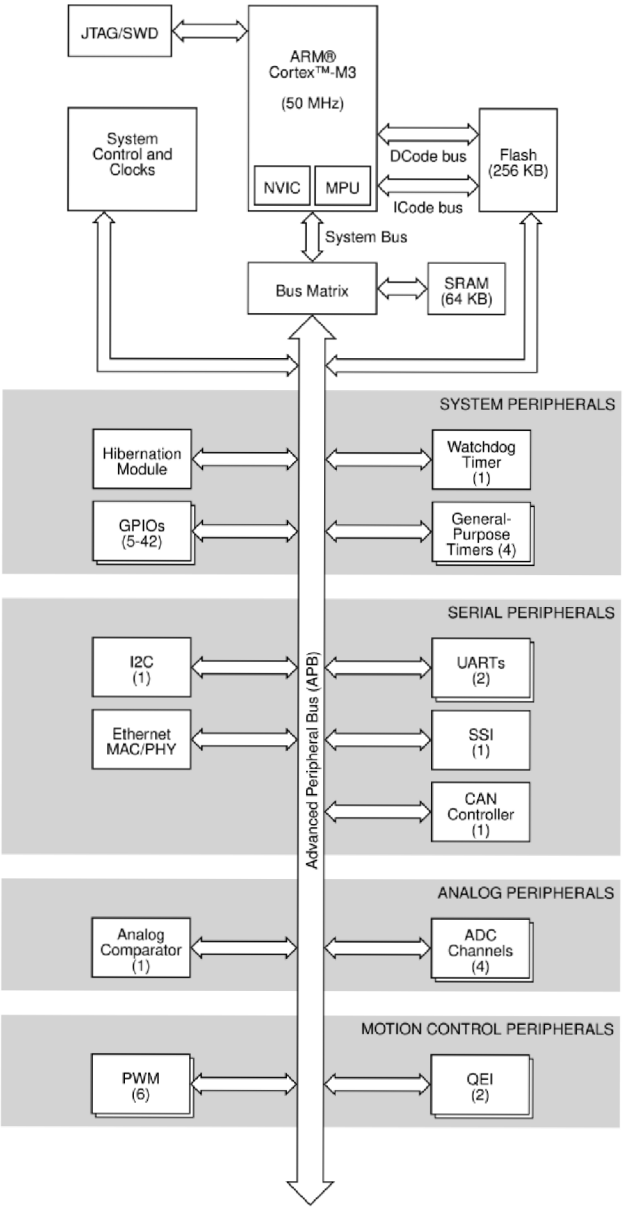
WLAN Wireless Local Area Network

WPAN Wireless Personal Area Network

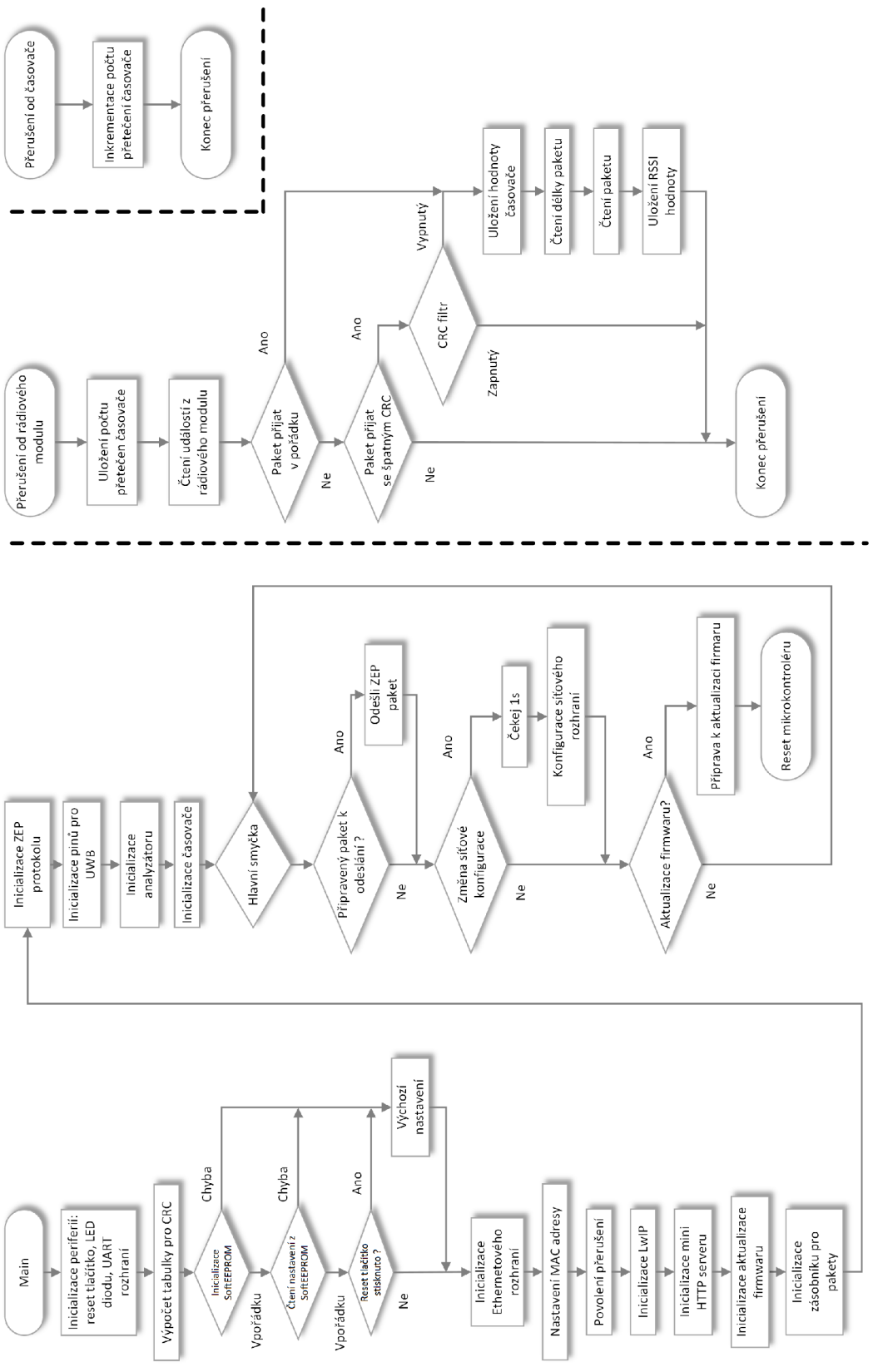
ZEP ZigBee Encapsulation Protocol

SEZNAM PŘÍLOH

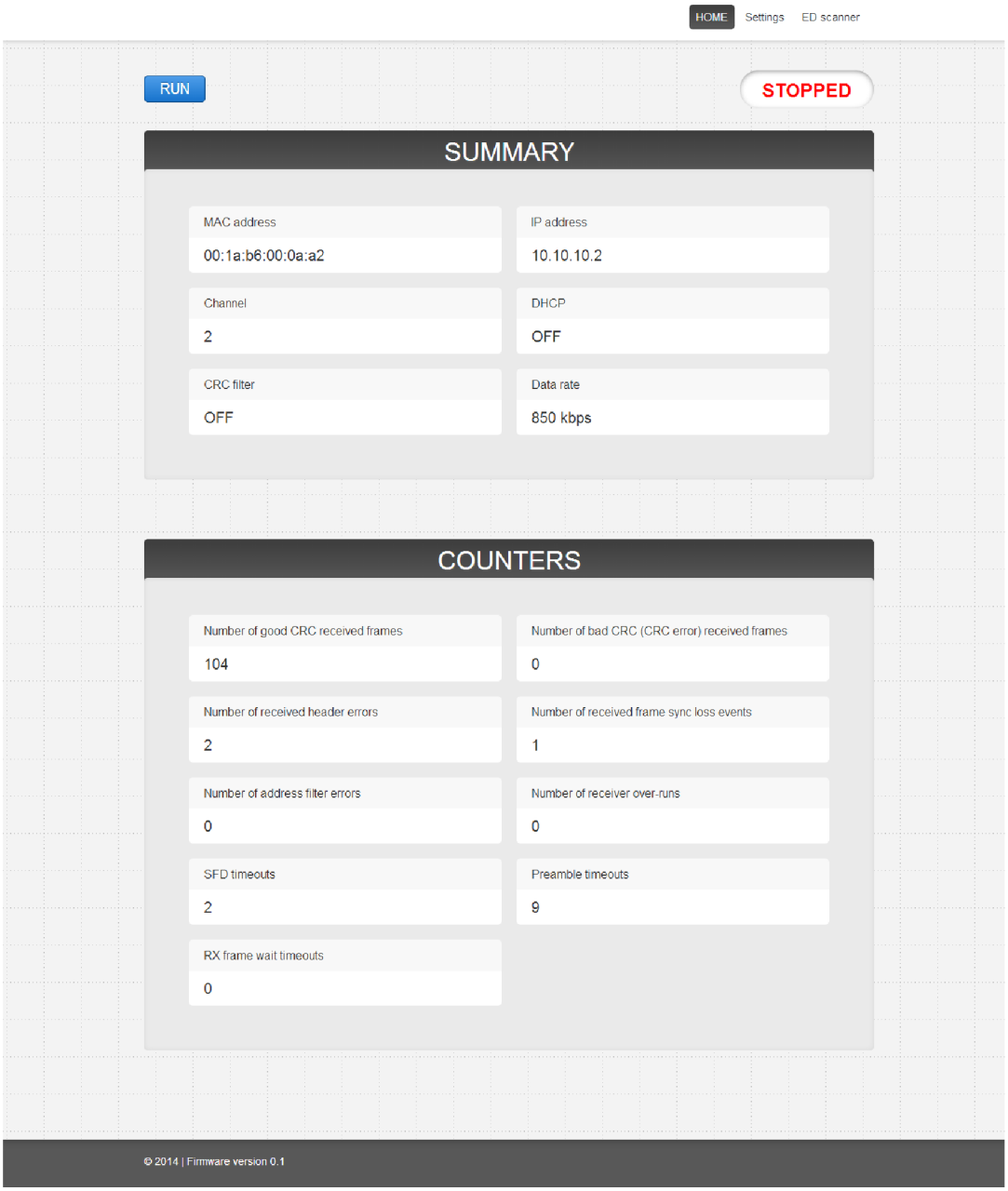
A OBRÁZKY



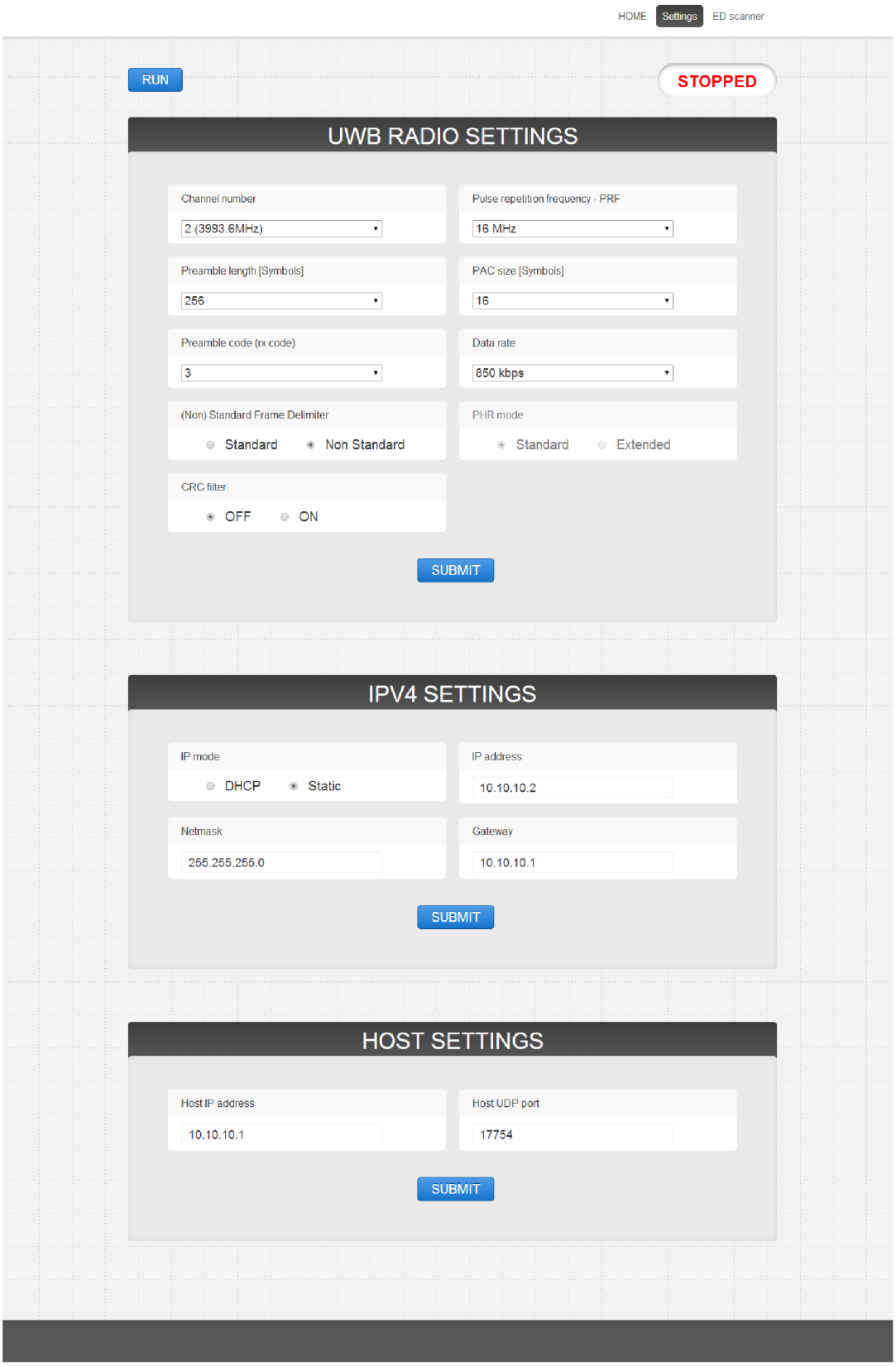
Obr. A.1: Blokové schéma LM3S8962 [11]



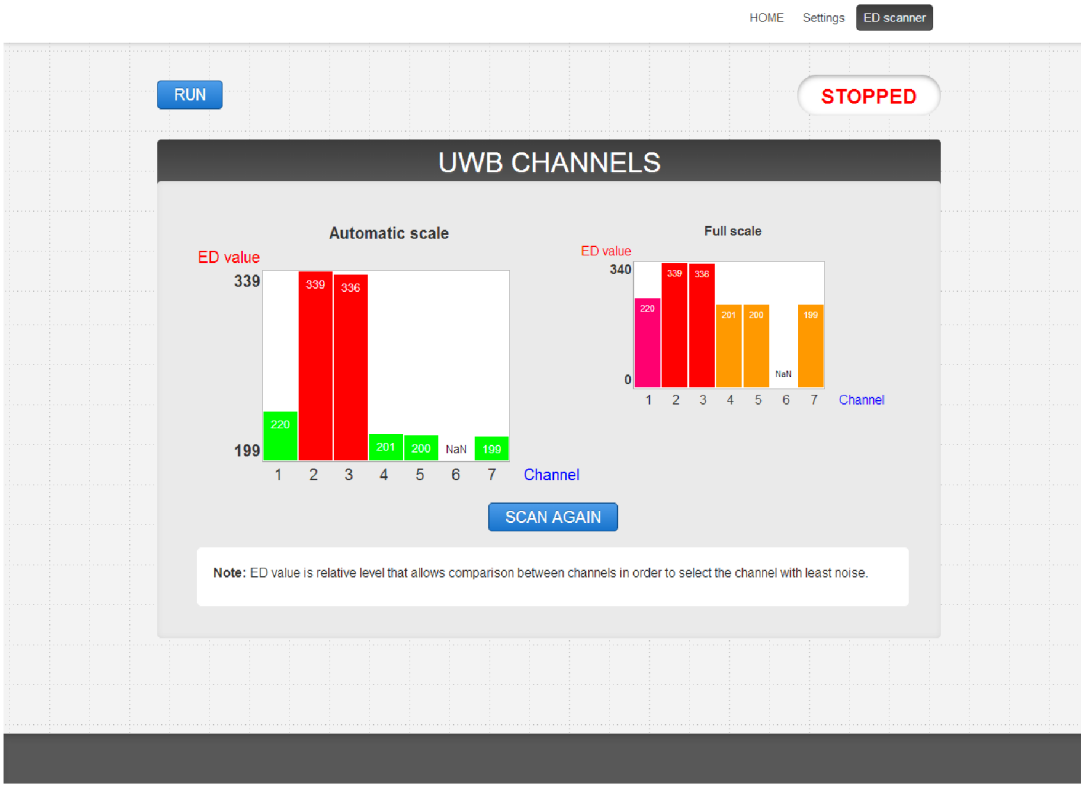
Obr. A.2: Vývojový diagram firmwaru



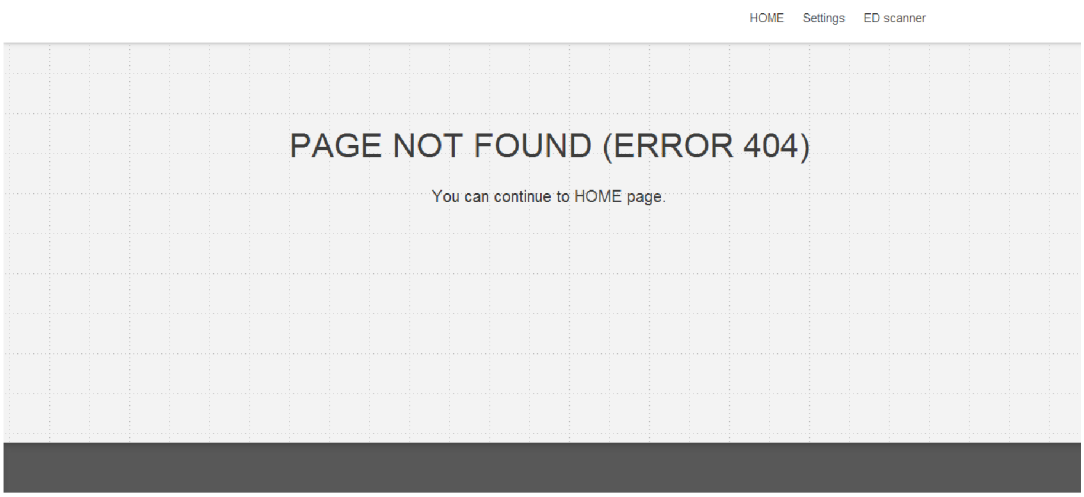
Obr. A.3: Home stránka



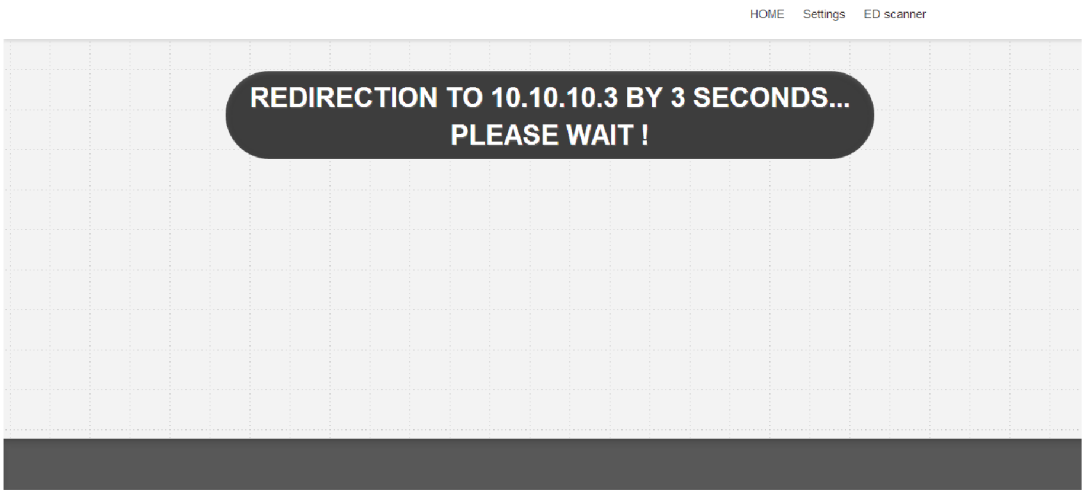
Obr. A.4: Settings stránka



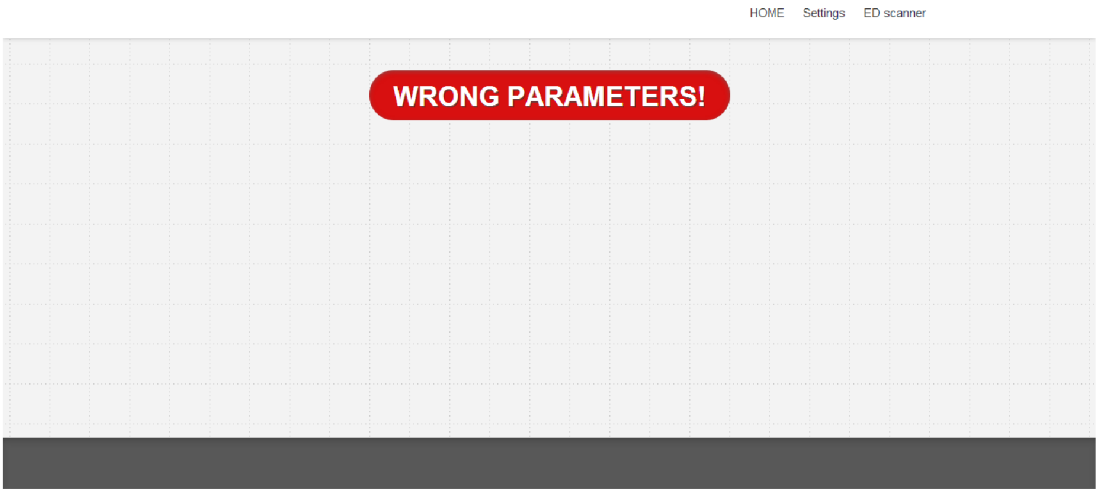
Obr. A.5: ED scanner stránka



Obr. A.6: Chybová stránka



Obr. A.7: Stránka přesměrování na jinou IP adresu



Obr. A.8: Stránka při špatně zadaném nastavení

B OBSAH NA PŘILOŽENÉM CD

Tab. B.1: Přehled složek na CD

Složka	Popis
`\zdrojovy_kod`	Zdrojové kódy analyzátoru
`\zdrojovy_kod\firmware`	Zdrojový kód analyzátoru
`\zdrojovy_kod\web`	Zdrojové kódy webového rozhraní analyzátoru
`\diplomova_prace`	Dokumentace diplomové práce