



VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY



**FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH
TECHNOLOGIÍ**

ÚSTAV TELEKOMUNIKACÍ

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF TELECOMMUNICATIONS

KOMUNIKAČNÍ SYSTÉM S ROZPROSTŘENÝM SPEKTRÉM

SPREAD-SPECTRUM COMMUNICATION SYSTEM

DIPLOMOVÁ PRÁCE

MASTER'S THESIS

AUTOR PRÁCE

AUTHOR

Bc. PAVEL MACHALA

VEDOUCÍ PRÁCE

SUPERVISOR

Ing. RADIM ČÍŽ, Ph.D.

BRNO 2012



VYSOKÉ UČENÍ
TECHNICKÉ V BRNĚ

Fakulta elektrotechniky
a komunikačních technologií

Ústav telekomunikací

Diplomová práce

magisterský navazující studijní obor
Telekomunikační a informační technika

Student: Bc. Pavel Machala

ID: 106609

Ročník: 2

Akademický rok: 2011/2012

NÁZEV TÉMATU:

Komunikační systém s rozprostřeným spektrem

POKYNY PRO VYPRACOVÁNÍ:

Navrhněte koncepci a konkrétní zapojení laboratorních přípravků (vysílače, přijímače a společného přenosového kanálu), které by umožnily názornou demonstraci současného provozu minimálně tří komunikačních systémů pracujících s přímo rozprostřeným spektrem (DSSS), které budou sdílet jedno metalické přenosové médium. Zhotovte prototypy těchto přípravků, provedte a zdokumentujte ověřovací měření.

DOPORUČENÁ LITERATURA:

[1] MATOUŠEK, D. Práce s mikrokontroléry Atmel AVR . Praha : BEN, 2006. 376 s. ISBN 80-7300-209-4.

[2] DOBEŠ, J., ŽALUD, V. Moderní radiotechnika. Praha : BEN, 2006. 768 s. ISBN 80-7300-132-2.

[3] ŠEBESTA, V. Teorie sdělování. Brno : VUTIUM, 1998. 92 s. ISBN 80-214-1247-X.

Termín zadání: 6.2.2012

Termín odevzdání: 24.5.2012

Vedoucí práce: Ing. Radim Číž, Ph.D.

Konzultanti diplomové práce:

prof. Ing. Kamil Vrba, CSc.

Předseda oborové rady

UPOZORNĚNÍ:

Autor diplomové práce nesmí při vytváření diplomové práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

ABSTRAKT

Tato práce je zaměřena na problematiku kolem komunikačního systému s přímým rozprostřením spektra signálu DS-SS. V práci je nastíněn teoretický rozbor této techniky a následně je vytvořen návrh komunikačního systému. Koncepce zařízení je však upravena tak, aby zařízení bylo možné používat jako laboratorní přípravek prezentující danou rozprostírací techniku. Práce nabízí ucelený a detailní popis konstrukce komunikačního systému zahrnující návrh přípravku vysílače, přijímače a společného přenosového kanálu. V závěru práce jsou pak uvedeny výsledky měření navrženého komunikačního systému.

KLÍČOVÁ SLOVA

DS-SS, Komunikační systém, Rozprostírací sekvence, BPSK modulace, Modulátor, Vysílač, Přijímač, Mikroprocesor

ABSTRACT

The thesis focuses on issues around communication system with the Direct Spread Spectrum Signal Signal. This work outlines the theoretical analysis of this technique and subsequently is created a communication system concept. The device concept is adjusted so that the device can be used as a laboratory device, presenting the spreading technique. This thesis offers a comprehensive and detailed description of the communication system construction, including design of transmitter, receiver and a common transmission channel. In conclusion are stated the results of devised communication system.

KEYWORDS

DS-SS, Communication system, Spread sequence, BPSK modulation, Modulator, Transmitter, Receiver, Microprocessor

MACHALA, P. Komunikační systém s rozprostřeným spektrem. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2012. 68 s. Vedoucí diplomové práce Ing. Radim Číž, Ph.D..

PROHLÁŠENÍ

Prohlašuji, že svou diplomovou práci na téma Komunikační systém s rozprostřeným spektrem jsem vypracoval samostatně pod vedením vedoucího diplomové práce s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této diplomové práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních nebo majetkových a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení § 152 trestního zákona č. 140/1961 Sb.

V Brně dne

.....

(podpis autora)

PODĚKOVÁNÍ

Děkuji vedoucímu diplomové práce Ing. Radimovi Čížovi, Ph.D. za účinnou metodickou, pedagogickou a odbornou pomoc a další cenné rady při zpracování mé diplomové práce. Dále bych tímto způsobem chtěl poděkovat Jakubovi Mahdalovi za propůjčení technického vybavení, které mi umožnilo práci dokončit.

OBSAH

Seznam obrázků	ix
Seznam tabulek	xi
Úvod	1
1 Komunikační systém s rozprostřeným spektrem	2
1.1 Princip systémů s rozprostřeným spektrem	2
1.2 Přímé rozprostření kmitočtového spektra (DS-SS).....	3
1.3 Systém s kmitočtovým skákáním (FH-SS).....	4
1.4 Pseudonáhodné posloupnosti.....	6
1.4.1 M-sequence	6
1.4.2 Goldovy kódy.....	7
1.4.3 Kasamiho kódy.....	8
1.5 Modulace v DS-SS systému	9
1.5.1 Spread Spectrum modulace	9
1.5.2 Modulace PSK	9
1.6 Demodulace v DS-SS.....	10
2 Simulace systémů DS-SS	11
2.1 Model systému DS-SS.....	11
2.1.1 Nastavení parametrů pro správný příjem.....	12
2.1.2 Výsledky simulace systému DS-SS	13
3 Návrh koncepce laboratorních přípravků	15
3.1 Návrh vysílače DS-SS	15
3.1.1 Zapojení mikrokontroléru	16
3.1.2 Napájecí zdroj vysílače.....	18
3.1.3 Oscilátor.....	18
3.1.4 BPSK modulátor	19
3.1.5 Bipolární převodníky napětí	21
3.1.6 LCD displej.....	22
3.1.7 Zapojení tlačítek.....	22

3.1.8	Obvod pro zajištění synchronizace vysílače s přijímačem	23
3.1.9	Ochranné obvody výstupních signálů	24
3.2	Návrh společného přenosového kanálu	24
3.3	Návrh přípravku přijímače systému DS-SS.....	25
3.3.1	Zapojení mikrokontroléru v přípravku přijímače.....	26
3.3.2	Dolní propust.....	27
3.3.3	Převodník z bipolárního napětí na unipolární napětí.....	28
4	Návrh desek plošných spojů	29
4.1	DPS vysílače	29
4.2	DPS společného přenosového kanálu	31
4.3	DPS přijímače	32
5	Návrh programového vybavení jednočipových mikroprocesorů AtMega16	35
5.1	Návrh programu pro mikroprocesor vysílače	35
5.2	Návrh programu pro mikroprocesor přijímače	37
6	Měření na komunikačním systému DS-SS	39
6.1	Měření na straně vysílače	39
6.2	Měření na straně přijímače	40
6.3	Zajištění synchronizace	41
7	Problémy spojené s realizací komunikačního systému	43
7.1	Zesílení u oscilátoru	43
7.2	Obvod pro uzemnění pomocného signálu	43
7.3	Ochranný výstupní obvod vysílače pro digitální signály	44
7.4	Problém se synchronizací vysílaných dat	44
7.5	Problém se synchronizací v přijímači	44
8	Vlastnosti navrženého systému	45
9	Závěr	46
	Literatura	47
	Seznam symbolů, veličin a zkratk	48
	Seznam příloh	50

SEZNAM OBRÁZKŮ

Obr. 1.1	Obecný princip rozprostírání.....	2
Obr. 1.2	Model digitálního komunikačního systému s rozprostřeným spektrem	3
Obr. 1.3	Blokové schéma systému s přímým rozprostřením spektrem.....	4
Obr. 1.4	Princip kmitočtového skákání v čase.....	5
Obr. 1.5	Blokové schéma komunikačního systému FH-SS.....	5
Obr. 1.6	Autokorelace obecné posloupnosti [6]	6
Obr. 1.7	Posuvný registr LFSR realizující M-sekvenci	7
Obr. 1.8	Generátor Goldova kódu.....	8
Obr. 1.9	Vytváření Kasami kódů	8
Obr. 1.10	BPSK modulace.....	9
Obr. 2.1	Část simulačního modelu systému DS-SS.....	12
Obr. 2.2	Vytvoření rozprostřeného signálu $m(t)$	13
Obr. 2.3	Signál $m(t)$ v kmitočtové oblasti.....	13
Obr. 2.4	BPSK modulace rozprostřeného signálu $m(t)$	13
Obr. 2.5	Součet všech vysílačů bez i s šumem	14
Obr. 2.6	Signál za dolní propustí a rekonstruovaný datový signál	14
Obr. 3.1	Blokové schéma vysílače	16
Obr. 3.2	Schéma zapojení mikrokontroléru ATMEGA16	17
Obr. 3.3	Schéma zapojení napájení laboratorního přípravku	18
Obr. 3.4	Wienův článek	19
Obr. 3.5	Oscilátor s Wienovým článkem	19
Obr. 3.6	Vnitřní struktura MPY634 [15].....	20
Obr. 3.7	Zapojení analogového násobiče	20
Obr. 3.8	Schéma zapojení převodníku z unipolárního na bipolární napětí	21
Obr. 3.9	Zapojení LCD displeje a schéma zapojení konektoru obslužných signálů LCD displeje.....	22
Obr. 3.10	Schéma zapojení tlačítek.....	23
Obr. 3.11	Zapojení obvodu HCF4053BE	23
Obr. 3.12	Napěťový sledovač	24
Obr. 3.13	Schéma zapojení společného přenosového kanálu	25

Obr. 3.14	Blokové schéma přípravku přijímače	26
Obr. 3.15	Zapojení mikrokontroléru v přípravku vysílače	27
Obr. 3.16	Dolní propust prvního řádu	27
Obr. 3.17	Převodník bipolárního napětí na unipolární napětí.....	28
Obr. 4.1	DPS vysílače – spodní strana	29
Obr. 4.2	DPS vysílače – horní strana	30
Obr. 4.3	Osazovací plán vysílače – horní strana.....	30
Obr. 4.4	Osazovací plán vysílače – spodní strana.....	30
Obr. 4.5	DPS ovládacího panelu – spodní a horní strana spojů.....	31
Obr. 4.6	Ovládací panel – osazovací plán	31
Obr. 4.7	DPS společného kanálu – spodní a horní strana spojů	31
Obr. 4.8	Osazovací plán společného přenosového kanálu	32
Obr. 4.9	DPS přijímače – spodní strana	32
Obr. 4.10	DPS přijímače – horní strana	33
Obr. 4.11	Osazovací plán spodní strany desky vysílače	33
Obr. 4.12	Osazovací plán horní strany desky vysílače.....	34
Obr. 5.1	Vývojový diagram vysílacího algoritmu	36
Obr. 5.2	Vývojový diagram smyčky přerušení	37
Obr. 5.3	Vývojový diagram programu pro přípravku přijímače	38
Obr. 6.1	Výstupní signály mikroprocesoru vysílače	39
Obr. 6.2	Výstupní analogové signály vysílače.....	40
Obr. 6.3	BPSK modulované signály $p(t)$ a $m(t)$	40
Obr. 6.4	Průběhy signálů v přijímači	41
Obr. 6.5	Vliv synchronizačních mechanismů na přenášený signál.....	41
Obr. 7.1	a) Ořezaný výstupní signál oscilátoru, b) správný výstupní signál oscilátoru.	43
Obr. 7.2	Průběhy signálů po sepnutí/rozepnutí analogového multiplexeru	44

SEZNAM TABULEK

Tab. 1 Tabulka stavů LFSR posuvného registru z obr. 1.7	7
Tab. 2 Výsledky zkoumání činitele rozprostření na počet vysílačů v jednom kanále. ...	14
Tab. 3 Popis zapojených vstupně/výstupních pinů	17

ÚVOD

Cílem této práce je prostudovat problematiku komunikačních systémů pracujících s přímo rozprostřeným spektrem (DS-SS) a následně navrhnout konkrétní zapojení takového systému. Konstrukce komunikačního systému však nebude typická, ale bude přizpůsobena pro jeho budoucí použití jako ukázkový laboratorní přípravek sloužící pro prezentaci systému DS-SS studentům. Požadavkem na navržený systém je především, aby bylo možné zřetelně pozorovat signály mezi vysílací a přijímací stranou a také navržená konstrukce musí zajišťovat správný příjem signálu i při současném vysílání tří vysílačů přes společný kanál. Koncepce přípravků zahrnuje použití jako řídicí logiky jednočipové mikroprocesory, jejichž funkce bude detailně rozebrána v průběhu práce. Pro navrhované přípravky bude navrženo i uživatelské rozhraní pro snadné ovládání systému.

V úvodu práce jsou probrány základní principy rozprostírací techniky a následně jsou tyto teoretické poznatky aplikovány v simulačním prostředí na model daného systému. V této části je testována teoretická funkčnost zařízení, ze které následně vychází praktický návrh přípravků. Návrh přípravků je rozdělen do dílčích podkapitol, kde bude podrobně probrána jejich problematika. Součástí vývoje zařízení bude i návrh a výroba desek plošných spojů a jejich osazení. Pro návrh DPS je využito návrhové prostředí Eagle.

Úkolem této práce je také zajistit programové vybavení pro přípravek vysílače a přijímače. Vlastní algoritmy budou zveřejněny v průběhu práce s využitím vývojových diagramů.

V závěru se práce zabývá testováním komunikačního systému, jeho správnou funkcí a jsou sledovány důležité signály mezi vysílačem a přijímačem.

1 KOMUNIKAČNÍ SYSTÉM S ROZPROSTŘENÝM SPEKTRÉM

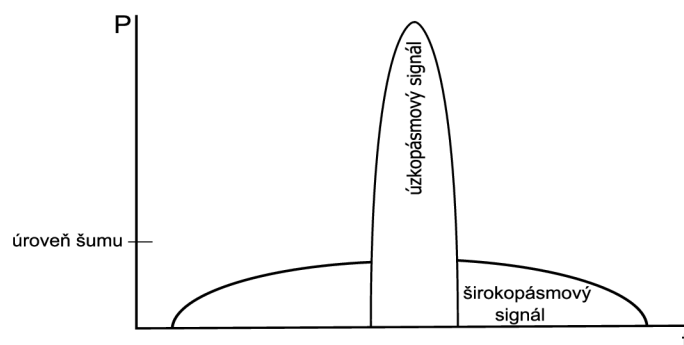
Pod pojmem komunikační systém se skrývá zdroj signálu, jeho příjemce a přenosová cesta spojující obě zařízení. Takových systémů existuje velké množství, předmětem této práce je však komunikační systém obsahující elektronický vysílač a přijímač. Komunikační systém s rozprostřeným spektrem je dále takový systém, který z původního úzkopásmového signálu vytváří širokopásmový.

Velkou výhodou signálu s rozprostřeným spektrem je odolnost vůči úzkopásmovému rušení. Vysílaný signál má tedy vlastnosti šumu a není ho jednoduché detekovat či záměrně rušit. Tyto systémy přinesly především zefektivnění využití přenosových kanálů, jelikož je možné v daném pásmu přenášet více podobných signálů (mnohonásobný přístup), avšak je zde i druhá vlastnost těchto systémů a to, že takovýmto systémem je možné utajit komunikaci, zabránit tak nežádoucím odběrům informací tím, že se signál vysílá dle určitého schématu na různých respektive více kmitočtech v daném kmitočtovém pásmu.

Komunikační systémy s rozprostřeným spektrem byly původně navrženy pro vojenské účely, poskytovaly ochranu a utajení signálu před nepřáteli. V dnešní době jsou běžně využívány v oblasti radiokomunikační techniky pro bezdrátové standardy Bluetooth, WiFi, mobilní sítě 3. generace a mnohé další komerční aplikace. Mezi základní druhy těchto systémů patří DS-SS, FH-SS a OFDM.[1]

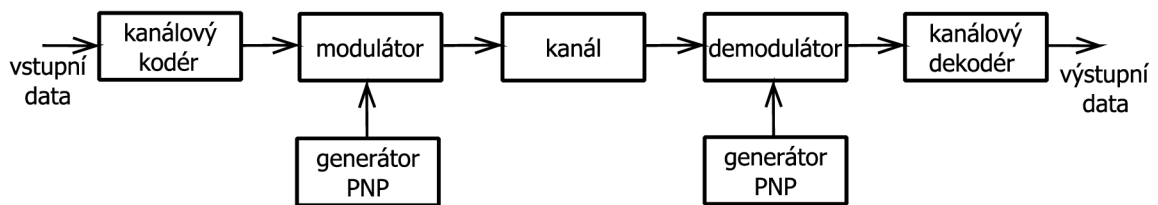
1.1 Princip systémů s rozprostřeným spektrem

Základní funkce všech systému s rozprostřeným spektrem je znázorněna na obr. 1.1. Na vstup systému přichází úzkopásmový signál, který je upraven respektive je rozprostřen pomocí rozprostírací sekvence a je tak vytvořen širokopásmový signál se sníženou spektrální výkonovou hustotou P , který je přenášen k přijímači, kde je pomocí reverzních metod získán původní úzkopásmový signál.



Obr. 1.1 Obecný princip rozprostírání

Model digitálního komunikačního systému s rozprostřeným spektrem zobrazuje obr. 1.2. Každý z těchto systémů má na vstupu a výstupu informační sekvenci bitů, která je skrz daný systém přenášena. Základní části systému jsou kanálový kodér a dekodér, modulátor a demodulátor. Další důležitou součástí jsou dva identické generátory generující pseudonáhodné posloupnosti. Pro správné rozpoznání a dekódování přijímaného signálu je nutná synchronizace modulátoru s demodulátorem a synchronizace PNP generátorů. [1][3]



Obr. 1.2 Model digitálního komunikačního systému s rozprostřeným spektrem

1.2 Přímé rozprostření kmitočtového spektra (DS-SS)

DS-SS je komunikační systém založený na přímém rozprostření signálu PN posloupností. Tento systém se dnes používá například v 3G sítích, GPS, atd.

Přímé rozprostření je realizováno tak, že na každý vstupní datový signál je vhodně aplikovaná rozprostírací posloupnost, označována dále jako kód respektive signatura. Bity rozprostírací posloupnosti jsou nazývány čipy, jelikož jejich bitová rychlost f_{ch} je obvykle podstatně vyšší než bitová rychlost f_b vstupního datového signálu, čímž dochází k rozšíření spektra signálu. Na jeden bit vstupního datového signálu tedy připadá několik čipů. Z každého úzkopásmového vstupního signálu se na výstupu vysílače stává širokopásmový a ten je vysílán skrz přenosovou cestu k přijímači.

Na obr. 1.3 je znázorněno blokové schéma systému DS-SS, kde je v přijímači použit korelační detektor. Na vstupu vysílače je zařazen člen pro sčítání modulo-2. Na jeden z jeho vstupů je přiveden modulační signál $x(t)$ o bitové rychlosti f_b a na druhý je přivedena rozprostírací posloupnost $p(t)$ z generátoru PNP o čipové rychlosti $f_{ch} \gg f_b$. Na výstupu sčítacího členu má frekvenční spektrum signálu šířku pásma B_0 , která je vůči spektru vstupního signálu $x(t)$ rozšířena přibližně v poměru činitele rozprostření SF respektive činitel rozšíření pásma L_b

$$SF = \frac{f_{ch}}{f_b}. \quad (1.1)$$

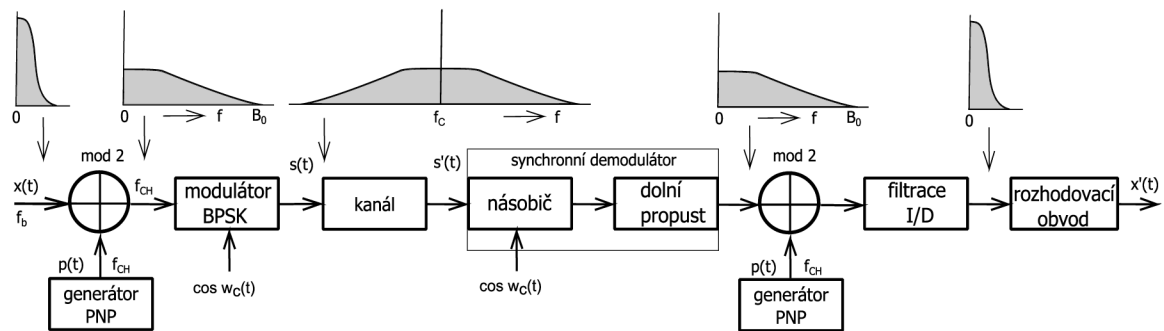
V následujícím bloku je rozprostřený signál přiveden do BPSK modulátoru a zde se moduluje na nosnou vlnu $\cos \omega_c t$. Modulovaný signál

$$s(t) = x(t)p(t)\cos \omega_c t \quad (1.2)$$

má rozprostřené spektrum již ve vf pásmu. Takový signál je již možné teoreticky vysílat. V praxi se signál ještě obvykle přenáší do vyšších frekvenčních pásem a také se výkonově zesiluje.

K modulaci se používají také QPSK modulátory, které zvyšují efektivitu přenosu systémem.

V přijímači se nacházejí bloky s reverzními funkcemi pro získání původního signálu $x(t)$. Na jeho vstup je přiveden signál $s'(t) \sim s(t)$, který je vůči vysílanému signálu zpožděn o dobu šíření signálu přenosovou cestou. Tento signál je zesílen a přiveden do synchronního demodulátoru, kde je signál násoben s lokálně generovanou koherentní nosnou vlnou. Dále signál prochází dolní propustí, kde je odstraněna druhá harmonická složka. Signál na výstupu je pak nemodulovaný avšak stále rozprostřen. K „derozprostření“ dochází v korelátoru, kde je signál násoben pseudonáhodnou posloupností $p(t)$ stejnou jako ve vysílači. Generátor v přijímači musí brát v potaz zpoždění přijímaného signálu tak, aby s ním byl synchronizován. Poté je signál filtrován úzkopásmovou dolní propustí nebo filtračním členem I&D. Na výstupu už vzniká úzkopásmový signál, který je přiveden do rozhodovacího obvodu, jehož výstupem je shodný signál $x(t)$, který je na vstupu $x(t)$. [1][2][4]



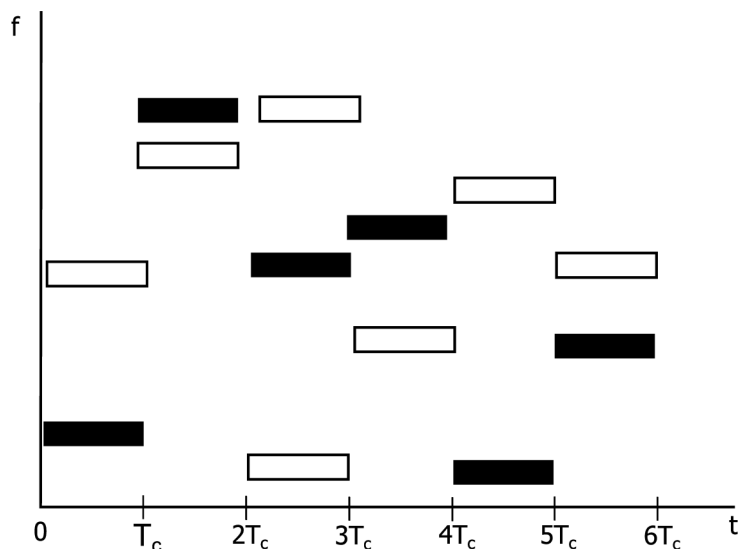
Obr. 1.3 Blokové schéma systému s přímým rozptřením spektrum

1.3 Systém s kmitočtovým skákáním (FH-SS)

Jako další typický komunikační systém zajišťující rozptření kmitočtového spektra přenášeného signálu je FH-SS tzv. systém s kmitočtovým skákáním. Dostupná šířka pásma pro přenos signálu je rozdělena na desítky frekvenčních slotů. Jak vypovídá název, při přenosu dat dochází ke kmitočtovým skokům. Vysílač vysílá signál v jednom nebo více frekvenčních slotech a to po dobu označenou „dwell time“. Po vypršení tohoto času dochází k přeskoku do dalšího frekvenčního pásma a opět se zde vysílá po stejnou dobu. Čas přeladění se nazývá „hop time“, požadavkem je, aby tato doba byla co možná nejkratší. Přeskoky nejsou pravidelné ani zcela náhodné, jsou však řízeny pseudonáhodným generátorem.

Obr. 1.4 znázorňuje přeladování a vysílání dat dvěma systémy FH-SS. Efektivnost tohoto systému je však poněkud menší než u systémů DS-SS. Jednotlivé vysílače a přijímače musí pracovat tak, aby se vzájemně nerušily respektive nevysílaly na stejných frekvencích v danou chvíli. Vysílač i přijímač jednoho systému musí být

sladěný tak, aby přijímač věděl, na kterém kmitočtu se právě vysílá.

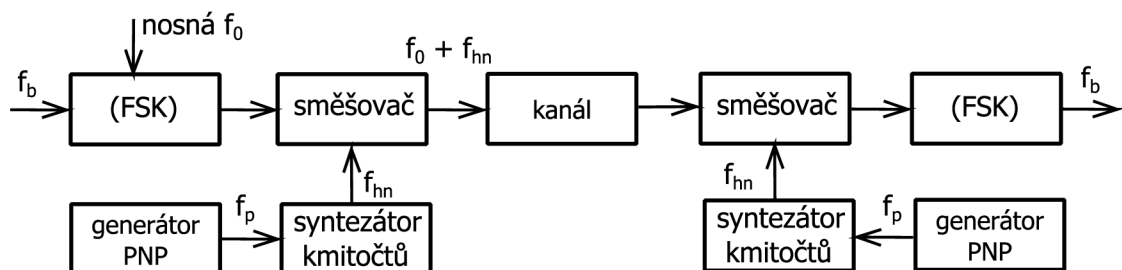


Obr. 1.4 Princip kmitočtového skákání v čase

Blokové schéma vysílače a přijímače systému FH-SS je vyobrazeno na obr. 1.5. K modulaci vstupního signálu se obvykle používá binární frekvenční klíčování (BFSK). Tento modulátor pracuje se dvěma kmitočty odpovídající úrovním 0 a 1. Další částí je PNP generátor, na základě jehož aktuální sekvence je v kmitočtovém syntezátoru vytvořen kmitočet f_{hn} , jež je smíchán ve směšovači s výstupním signálem FSK modulátoru. Výstupní signál směšovače je vysílán přenosovým kanálem. Počet frekvenčních pásem je dán počtem bitů sekvence generátoru PNP.

V přijímači se nachází identický generátor PNP synchronizovaný s přijatým signálem, který opět ovládá výstup syntezátoru kmitočtů. Tak jak byl výstupní signál syntezátoru přimíchán do signálu modulátoru, tak je nyní z přijatého signálu odstraněn. Signál dále prochází FSK demodulátorem, na jehož výstupu je získán původní signál.

Oproti systému DS-SS je propustnost systému nižší, dá se však mírně navýšit použitím vícecestavových modulací. Systém se pak stává citlivějším a může být snáze rušen. Lepšího výkonu v rušeném prostředí je možné dosáhnout použitím modulátoru s fázovým klíčováním PSK. [1][2][5]



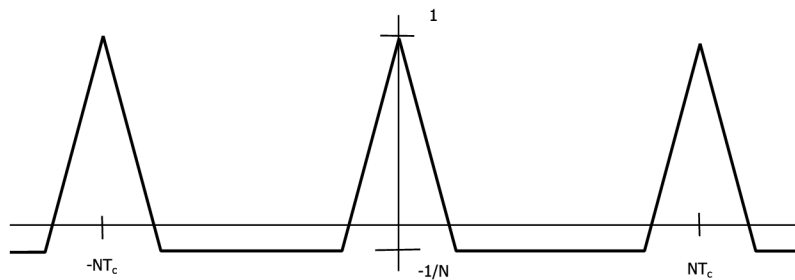
Obr. 1.5 Blokové schéma komunikačního systému FH-SS

1.4 Pseudonáhodné posloupnosti

V předchozích kapitolách bylo zmíněno, že pro systémy s rozprostřeným spektrem se používají generátory pseudonáhodných posloupností a to buď lineární, realizované posuvnými registry určité délky nebo nelineární generátory chaotických signálů. Lineární systémy jsou snadněji realizovatelné, avšak méně bezpečné při použití v CDMA systémech než nelineární. Na vytvářené posloupnosti jsou kladeny následující požadavky:

- Rozprostírací posloupnost by měla mít přibližně nulovou střední hodnotu.
- Autokorelační funkce dosahuje výrazného maxima a poté rychle klesá k nule.
- Minimální vzájemná korelace (snižuje se tak míra interferencí mezi uživateli)

Pseudonáhodné posloupnosti jsou ve skutečnosti periodické signály, ale se statistickými vlastnostmi blízkými šumu. V systémech DS-SS lze použít: M-sekvence, Goldovy kódy a Kasamiho kódy.[6]



Obr. 1.6 Autokorelace obecné posloupnosti [6]

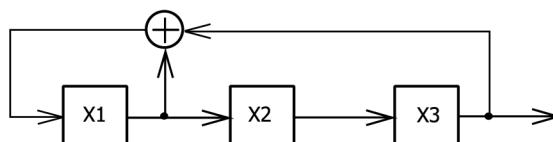
1.4.1 M-sekvence

M-sekvence respektive posloupnosti s maximální délkou. Jsou to lineární posloupnosti, realizované pomocí posuvných registrů obsahující m paměťových prvků, přičemž perioda takové posloupnosti je dána vztahem

$$N = 2^m - 1. \quad (1.3)$$

Jednou z hlavních podmínek pro vytvoření platné M-sekvence je sudý počet zpětnovazebních větví a také počáteční stav registrů nesmí obsahovat samé nuly. Další vlastnosti popsané v kapitole 1.4 jsou pro M-sekvence charakteristické a umožňují nám jejich použití v systému s rozprostřeným spektrem.

Nejjednodušším generátorem M-sekvence je posuvný registr LFSR se třemi paměťovými buňkami ($m=3$) viz obr. 1.7. Perioda takto vytvořené posloupnosti je rovna 7 dle vztahu 1.3. [8]



Obr. 1.7 Posuvný registr LFSR realizující M-sekvenci

Posun	X1	X2	X3	Výstup
0	0	0	1	1
1	1	0	0	0
2	1	1	0	0
3	1	1	1	1
4	0	1	1	1
5	1	0	1	1
6	0	1	0	0
7	0	0	1	1

Tab. 1 Tabulka stavů LFSR posuvného registru z obr. 1.7

Z tabulky je možné vidět výstupní posloupnost daného registru „10011101“. Takový generátor M-sekvence vytvořený posuvným registrem je matematicky popsán pomocí charakteristického mnohočlenu:

$$f(x) = \sum_{k=0}^n c_k x^k, \quad (1.4)$$

kde n je počet paměťových prvků registru LFSR a c_k koeficient zapojení zpětné vazby. Polynom popisující daný generátor musí být nerozložitelný na součin nižších polynomů. Pro registr z obr. 1.7 je možné vytvořit mnohočlen $f(x) = x^3 + x + 1$. [7]

1.4.2 Goldovy kódy

Goldovy kódy patří také mezi lineární pseudonáhodné posloupnosti. Jsou to binární posloupnosti používané pro rozptření spektra u DS-SS systémů. Tyto kódy se vyznačují dobrými korelačními vlastnostmi, což je předurčuje pro využití v systémech s mnohanásobným přístupem.

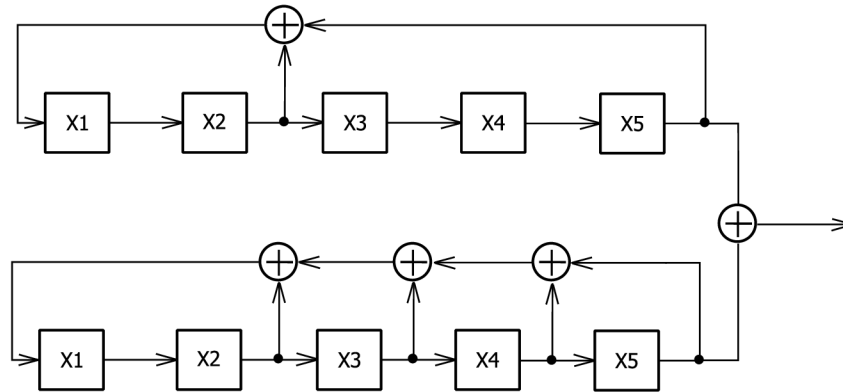
Oproti základním M-sekvencím nabízí při stejné délce mnohem větší počet posloupností, avšak mají horší autokorelační vlastnosti. Pro generátory Goldových posloupností se používají dva stejně dlouhé posuvné registry LFSR tvořící M-sekvence. Především se používají tzv. preferované páry M-sekvencí. Pro takto označené posloupnosti nabývá vzájemná korelace tří hodnot $\{-1, -t(m), t(m)-2\}$, kde:

$$t(m) = 1 + 2^{\frac{m+1}{2}} \text{ pro } m \text{ liché} \quad (1.5)$$

$$t(m) = 1 + 2^{\frac{m+2}{2}} \text{ pro } m \text{ sudé.} \quad (1.6)$$

Pro generování preferovaných párů se užívá několika způsobů, avšak každý je založen na hledání druhé sekvence na základě kořenů první M-sekvence. [7]

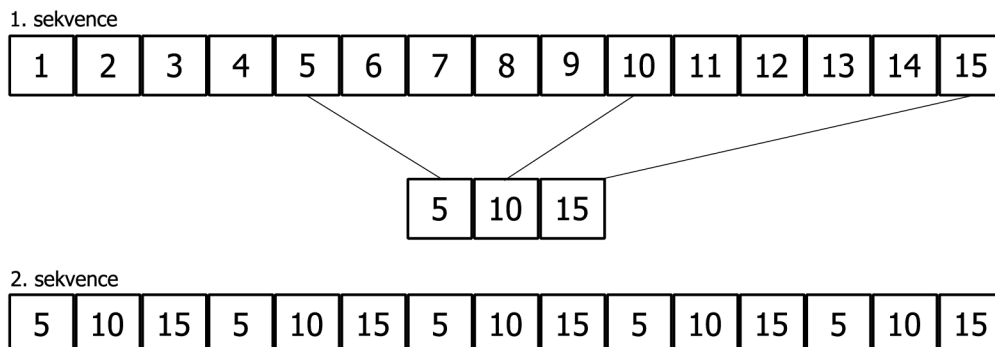
Jak již bylo zmíněno, pro vytvoření Goldova kódu se použijí dvě preferované M-sekvence stejné délky, tyto jsou přivedeny do součtového členu modulo 2. Posloupnosti mají délku 2^m-1 a jejich počet je roven 2^m-1 plus dvě původní M-sekvence, tedy 2^m+1 . Na obr. 1.8 je vyobrazen generátor Goldova kódu. [9]



Obr. 1.8 Generátor Goldova kódu

1.4.3 Kasamiho kódy

Kasamiho sekvence se vyznačují optimálními korelačními vlastnostmi. Vzájemná korelace dvou sekvencí se blíží až ke spodní Welchově hranici. Sekvence je tvořena jednou preferovanou M-sekvencí a druhá M-sekvence vznikne decimací první sekvence. Do druhé sekvence se vybere každý $2^{m/2}+1$ bit sekvence první. Perioda první sekvence je klasická, tedy $N=2^m-1$. Skládaná sekvence je periodická s periodou $2^{m/2}-1$. Obě sekvence se dále sčítají jako v případě Goldova generátoru s tím, že druhá posloupnost se cyklicky posune do délky sekvence první. Na výstupu je pak možné generovat $2^{m/2}$ sekvencí s periodou $2^{m/2}-1$. Systém generování Kasami kódu je zobrazen na obr. 1.9. Vzájemná korelace pak nabývá lepších hodnot než předešlé zmíněné posloupnosti a to $\{-1, -(2^{m/2} + 1), 2^{m/2} + 1\}$. [9] [10]



Obr. 1.9 Vytváření Kasami kódů

1.5 Modulace v DS-SS systému

Ve vysílači DS-SS dochází ke dvěma modulacím, než je signál možné vysílat skrz přenosový kanál. Jedna z modulací zajišťuje samotné kmitočtové rozprostření signálu a druhá se stará o přeložení signálu do vyššího kmitočtového pásma. Jejich pořadí je nezávislé na výsledku výstupního signálu.

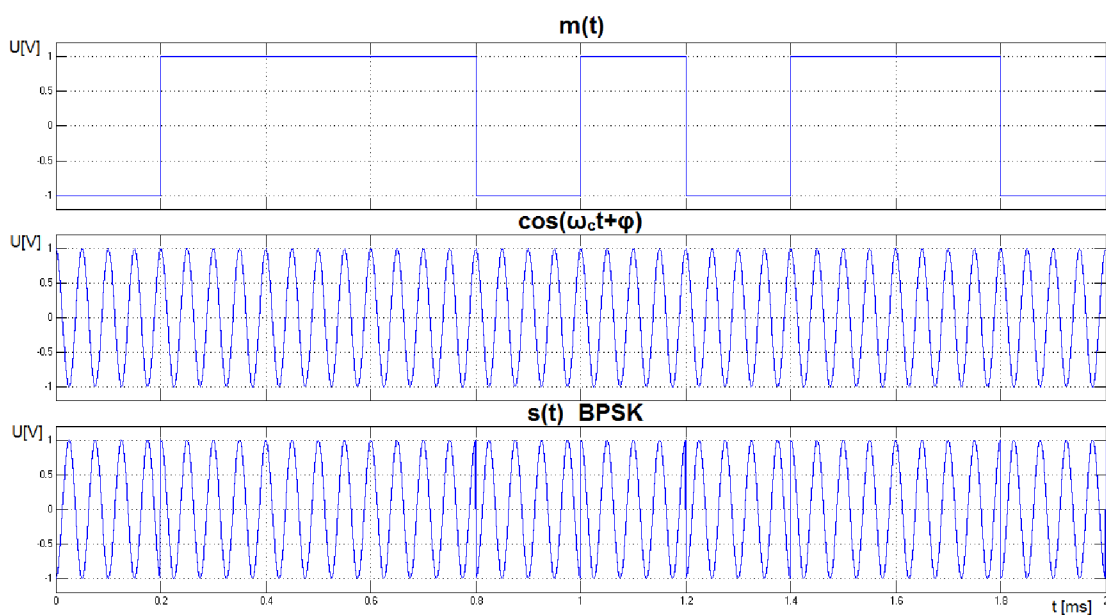
1.5.1 Spread Spectrum modulace

Úkolem této modulace je rozprostření kmitočtového spektra signálu. V tomto modulátoru se využívají charakteristické rozprostírací posloupnosti z kapitoly 1.4. Modulátor bývá realizován jako sčítací člen modulo 2, přičemž na jeden jeho vstup je přivedena datová posloupnost $x(t)$ a na druhý vstup je přivedena rozprostírací pseudonáhodná posloupnost $p(t)$. Výstup z modulátoru je pak rozprostřený signál $m(t)$

$$m(t) = x(t) \oplus p(t). \quad (1.7)$$

1.5.2 Modulace PSK

Pro přeložení signálu do vyšších kmitočtových pásem se používá fázové klíčování. Nejjednodušší modulaci nabízí dvoustavový BPSK modulátor. Modulátor lze realizovat jako násobičku, do které je přiveden signál $m(t)$ upravený do bipolární podoby a na druhý vstup násobičky je přivedena nosná vlna z oscilátoru $\cos(\omega_c t + \varphi)$ o kmitočtu f_c . Při násobení v místě náběžných a sestupných hran signálu $m(t)$ dochází ke změnám fáze nosné vlny o 180° . S modulátorem BPSK lze však dosáhnout jen nízké přenosové rychlosti, proto se v praxi používají modulátory QPSK, MSK, atd., které nabízí vyšší přenosové rychlosti, avšak za cenu složitějších modulátorů a demodulátorů. Na obr. 1.10 lze vidět, jak se vytváří fázově klíčovaný signál.



Obr. 1.10 BPSK modulace

1.6 Demodulace v DS-SS

Na straně přijímače je nutné signál demodulovat, k tomu je třeba znát rozprostírací posloupnost vysílače a také mít synchronní BPSK demodulátor. Obvody pro synchronizaci nosné vlny jsou poměrně složité a jejich popis je možné nalézt například v [2]. K získání původního signálu z přijatého signálu slouží korelátor. Na přijímací straně je sice obdobný generátor PNP jako ve vysílači, ale posloupnosti v reálném systému nejsou zprvu sladěny. Tuto situaci kompenzuje právě korelační obvod. Na výstupu korelátoru je však stále analogový signál. Ten musí být přiveden na dolní propust, kde jsou odstraněny, všechny nežádoucí kmitočty. Následně je signál vzorkován po dobu trvání jednoho bitu datového toku a v rozhodovacím obvodu je konečně rekonstruován původní datový signál.

2 SIMULACE SYSTÉMŮ DS-SS

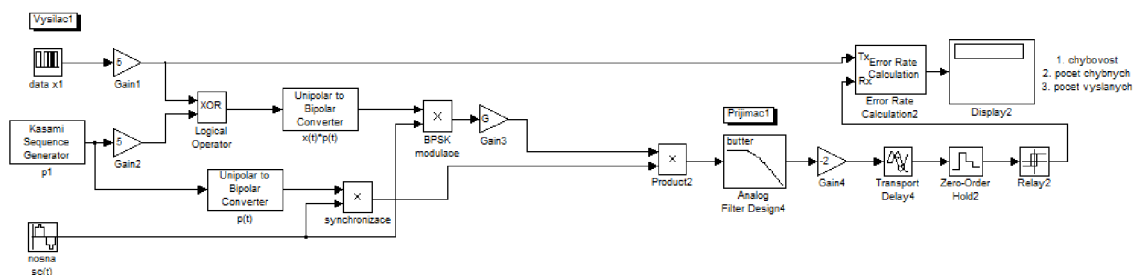
Tato část práce je věnována simulaci systému DS-SS pomocí programu Matlab Simulink. Model DS-SS byl vytvořen tak, aby odpovídal budoucí reálné konstrukci systému. Cílem této simulace bylo vytvořit funkční model několika vysílačů a přijímačů a určit funkční parametry celého systému, tak aby jednotlivé přijímací stanice byly schopny přijímat bezchybně požadovaný signál.

2.1 Model systému DS-SS

Jak již bylo zmíněno v úvodních kapitolách, všechny vysílače fungují v jednom kmitočtovém pásmu a jsou modulovány na jednu nosnou vlnu o kmitočtu f_c . Z toho plyne, že jednotlivé systémy lze rozlišit pouze na základě pseudonáhodných posloupností. Proto je funkčnost modelu hodně závislá na zvolených posloupnostech. Pro simulaci systému DS-SS byl vytvořen model, který bude následně prakticky realizován, aby bylo možné ověřit teoretickou funkčnost systému pro požadované podmínky. Použití systému DS-SS je především v radiotechnice, navržený model však simuluje přenos signálu po metalickém vedení.

Část vytvořeného modelu je zobrazena na obr. 2.1. Pro generování dat v jednotlivých vysílačích slouží 16bit unipolární sekvence, které jsou opakovaně vysílány. Jako generátor náhodných posloupností byl zvolen Kasami generátor, který nabízí optimální vzájemnou korelaci. Jednotlivé generátory mají v sobě nastaveny preferované páry M-sekvencí, což umožňuje snadnější rozpoznání signálu na straně přijímače.

Model pro simulaci je složen ze tří vysílačů a tří přijímačů a také obsahuje generátor šumu pro simulaci širokopásmového rušení na vedení. Vysílače i přijímače jsou složeny na základě teoretických poznatků uvedených v kapitole 1 s využitím dostupných bloků, které nabízí Matlab Simulink. Návrh přijímače je podstatně zjednodušen, neobsahuje synchronizační obvody pro synchronizaci nosné ani korelátor pro sladění rozprostíracích posloupností. Přijímací strana tedy neobsahuje oscilátor a ani generátor pseudonáhodné posloupnosti, přesto je koherentní demodulace zajištěna. Na straně vysílače je kromě BPSK signálu, vstupujícího do společného kanálu nesoucí v sobě vstupní data, vytvořen druhý BPSK signál obsahující jak synchronizovanou nosnou vlnu o kmitočtu f_c tak i použitou rozprostírací posloupnost. Tento signál je fyzicky přiveden do násobičky v přijímači, kde je signál násoben s příchozím signálem obsahujícím součet všech signálů ze všech vysílačů. Tímto postupem je žádoucí signál vyzdvižen nad šumovou úroveň a poté přiveden na dolní propust, kde se odfiltrují nežádoucí harmonické složky. Signál je v dalším bloku invertován a zesílen a následně posunut o polovinu doby trvání jednoho bitu datové posloupnosti kvůli vzorkovači, jelikož je nutné, aby byl vzorek odebrán v polovině každého bitu. V rozhodovacím obvodu jsou vzorky porovnány s nastavenou rozhodovací úrovní a výstupem je datová posloupnost shodná se vstupními daty.



Obr. 2.1 Část simulačního modelu systému DS-SS

2.1.1 Nastavení parametrů pro správný příjem

Vzhledem k tomu, že požadavkem na systém je, aby bylo možné sledovat signály pomocí osciloskopu a bylo zřejmé, kde a proč dochází k překlápění signálu. Není tedy možné použít obvyklé parametry systémů s rozprostřeným spektrem, ale bylo nutné najít co možná nejvhodnější funkční parametry (činitel rozprostření, kmitočet nosné, výstupní výkon vysílačů, efektivní napětí generátoru bílého šumu), které umožňují názornou ukázkou funkčnosti systému. Pro systém obsahující tři vysílače byly nalezeny následující parametry, pro bezchybný příjem signálů:

- Kmitočet nosné: $f_c=100$ kHz
- Přenosová rychlost datové posloupnosti: $R_b=1$ kbit/s
- Přenosová rychlost rozprostírací posloupnosti: $R_{ch}=20$ kbit/s
- Amplituda vysílaného signálu na společné vedení: $U=0,2$ V

Pro dané parametry byla hodnota BER rovna nule na 100 bitů datové posloupnosti. Kmitočet nosné byl zvolen tak, aby byl alespoň třikrát větší než je přenosová rychlost rozprostírací posloupnosti R_{ch} . Tento parametr je neměnný, jelikož jde o prozkoumání, kolik vysílačů je schopno rozlišit při daných podmínkách.

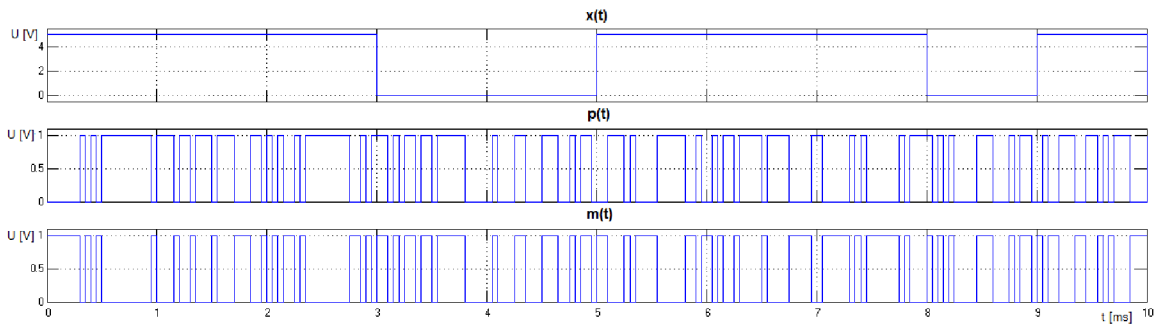
Činitel rozprostření SF dle vztahu (1.1) je nutné nastavit na hodnotu 20 a více. Při snížení SF se již na přijímací straně objevují chyby. Pokud by se přidal další vysílač do systému SF je nutné navýšit respektive snížit v opačném případě.

Úprava amplitudy vysílaných signálů do sčítacího členu je nutná, jelikož vliv šumového generátoru se v původních simulacích projevoval až při $U_{ef}=13$ V. Tato situace by v následné realizaci zařízení znamenala problém, jelikož sčítací člen bude napájen napětím pouze ± 12 V a signál by byl v určitých místech ořezán. Proto byla amplituda výstupního signálu snížena z 1 V na 0,2 V. Bílý šum se tak projevuje již při $U_{ef}=2$ V.

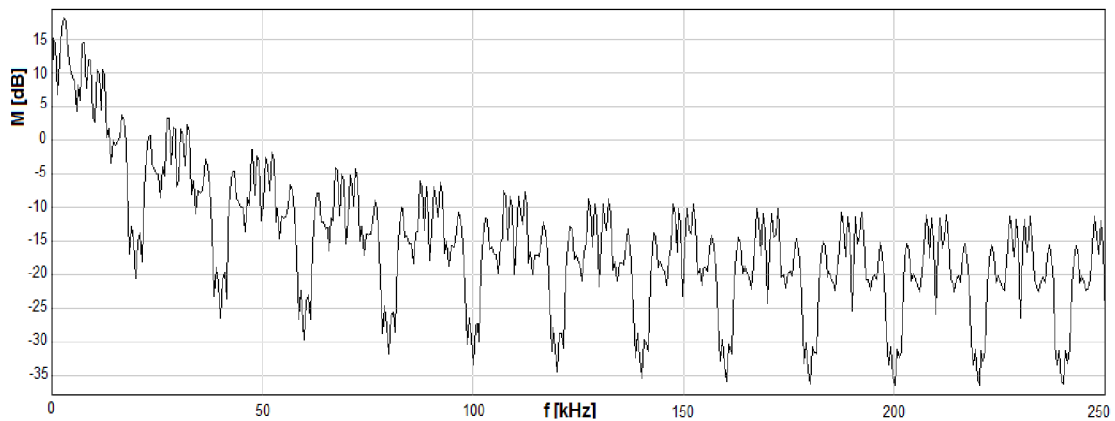
Výše uvedené parametry jsou však navrženy a odzkoušeny pro nejhorší možný případ, jehož pravděpodobnost výskytu v reálném systému je mizivá. Všechny vysílače mají nastavený totožný kmitočet nosné a především se všechny nosné nacházejí ve fázi. Dalším nepravděpodobným jevem je, že všechny vysílače startují v jeden jediný okamžik. Lze tedy říci že získané parametry jsou hraniční pro danou simulaci, avšak pro reálný systém hraniční být nemusí a bude možné například SF výrazně snížit.

2.1.2 Výsledky simulace systému DS-SS

Program Matlab Simulink poskytuje virtuální zařízení obdobné skutečnému osciloskopu a tak je možné přehledně zachytit jednotlivé průběhy signálů v sestaveném modelu. Obr. 2.2 obsahuje signál $x(t)$ – vstupní datová posloupnost, $p(t)$ – Kasami sekvence a signál $m(t)$ – je první modulace, při níž dochází k rozšíření kmitočtového spektra viz obr. 2.3.

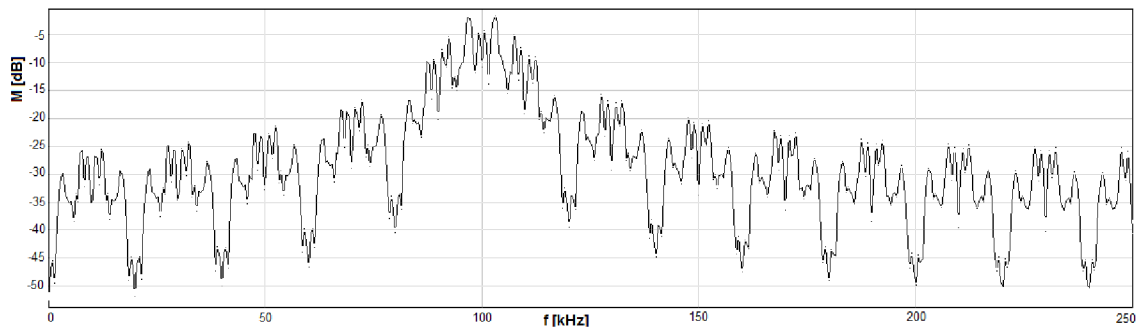


Obr. 2.2 Vytvoření rozprostřeného signálu $m(t)$



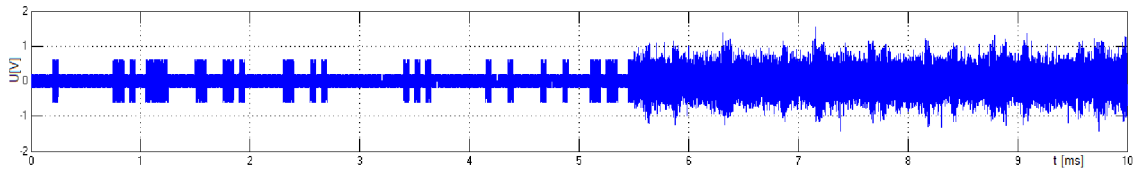
Obr. 2.3 Signál $m(t)$ v kmitočtové oblasti

V další sekci vysílače se provede BPSK modulace a to jak pro rozprostřený signál $m(t)$ tak pro Kasami sekvenci $p(t)$. Rozprostřený signál je modulován na nosnou vlnu o frekvenci $f_c=100$ kHz jak je zobrazeno na obr. 2.4.



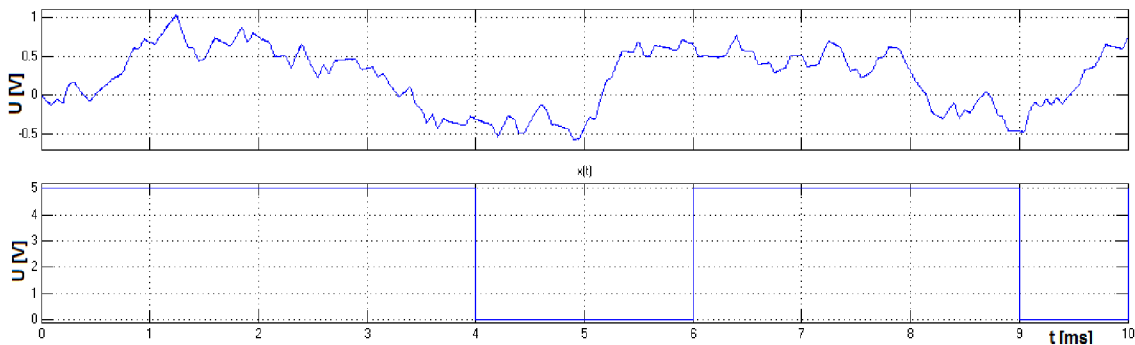
Obr. 2.4 BPSK modulace rozprostřeného signálu $m(t)$

Takto je signál vysílán a sečten se signály z ostatních vysílačů. Na společném vedení jsou tak přenášeny jednotlivé signály, které nejde detekovat bez znalosti zvolených pseudonáhodných posloupností. Součet tří vysílačů s příměsí bílého šumu přehledně znázorňuje skrytí jednotlivých signálů v šumovém pozadí viz obr. 2.5.



Obr. 2.5 Součet všech vysílačů bez i s šumem

Dále jsou jednotlivé signály přivedeny na vstupy jednotlivých přijímačů a zde jsou demodulovány výše zmíněným způsobem, přijatý signál je pak přiveden na dolní propust, následně vzorkován a z rozhodovacího obvodu je získán původní datový signál $x(t)$, jak je vyobrazeno na obr. 2.6.



Obr. 2.6 Signál za dolní propustí a rekonstruovaný datový signál

Během několika simulací byl prozkoumán vliv počtu vysílačů na činitel rozptření SF . V praxi se používají činitelé rozptření od hodnoty 100 po hodnotu 1000. V dané simulaci bylo nutné zjistit nejnižší možný SF , aby bylo možné signály snáze zkoumat. Výsledky jednotlivých simulací jsou uvedeny v Tab. 2.

Počet vysílačů	SF_{\min}
1	1
2	5
3	20
4	34

Tab. 2 Výsledky zkoumání činitele rozptření na počet vysílačů v jednom kanále.

Během simulací byl testován přenos s přítomností bílého šumu na společném vedení. Pokud šum přesáhne práh pro bezchybný přenos datových posloupností, je nutné navýšit SF . Toto řešení je však funkční jen do určité hodnoty výkonu bílého šumu, poté již není možné signál v přijímači rozpoznat ani při větším navýšení činitele rozptření.

3 NÁVRH KONCEPCE LABORATORNÍCH PŘÍPRAVKŮ

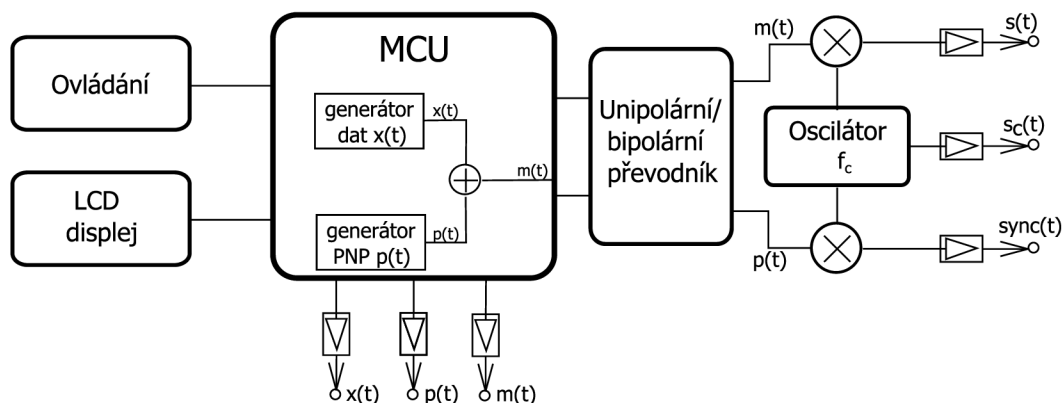
Tato kapitola je věnována konstrukčnímu návrhu celého systému. Vzhledem k tomu že systém obsahuje tři části (vysílač, součtový člen a přijímač) bude zde každá z částí popsána ve vlastní podkapitole. Jak již bylo zmíněno, systém je navrhován tak, aby mohl sloužit jako ukázkový systém pro studenty v laboratorních cvičeních, proto také budou přípravky obsahovat uživatelské rozhraní pro možnost nastavení některých parametrů, několik výstupů pro možnost sledování všech důležitých průběhů signálů, sloužící pro názorné pochopení systému. Jednotlivé přípravky budou podrobně rozebrány ve svých podkapitolách, které také obsahují dílčí schémata částí přípravků. Celkové schéma všech navrhovaných přípravků bude uvedeno v příloze práce.

Jednotlivé dílčí části byly nejdříve samostatně testovány na kontaktním poli a až po ověření správné funkčnosti bylo navrženo komplexní zapojení přípravků a desky plošných spojů. Při návrhu systému však bylo poměrně náročné provázat softwarový vývoj s vlastní fyzickou konstrukcí. Pro testování analogových obvodů musel být nejdříve vyvinut vysílací algoritmus, stejně tak přípravek přijímače byl řešen po sestavení vysílače a samotný program pro detekci přijatého signálu byl řešen až v poslední fázi vývoje, kdy byly oba přípravky funkční.

3.1 Návrh vysílače DS-SS

Vysílač je vytvořen na základě teoretických poznatků a také výsledků simulací. Zařízení bude ovládáno mikroprocesorem, který se postará o generaci datové posloupnosti, o generaci pseudonáhodné posloupnosti a o funkci první modulace. Mikroprocesor také poslouží uživatelům k volbě posloupností, činitele rozprostření a pomocí LCD, uživatelům poskytne informace o nastavených parametrech. Na obr. 3.1 je možné vidět blokové schéma celého vysílače. Vysílač kromě mikroprocesoru obsahuje dále oscilátor vytvářející požadovanou nosnou vlnu, převodníky na bipolární signál, dvě násobičky, analogové spínače a ochranné výstupní obvody. Hlavním výstupem vysílače je však modulovaný signál $s(t)$, který bude připojen na součtový člen pomocí propojovacích vodičů a druhým výstupem je synchronizační signál, který bude propojen s přijímací stranou pomocí vodiče. Signály vyvedené z vysílače sloužící pro pozorování a názornou ukázkou funkce systému:

- $x(t)$ – datová posloupnost
- $p(t)$ – rozprostírací posloupnost
- $m(t)$ – signál po první modulaci $x(t) \oplus p(t)$, rozprostřený signál
- $s_c(t)$ – nosná vlna s kmitočtem f_c
- $s(t)$ – BPSK modulovaný signál $m(t)$, rozprostřený signál přeložený na kmitočet f_c
- $sync(t)$ – synchronizační signál, BPSK modulovaný signál $p(t)$.



Obr. 3.1 Blokové schéma vysílače

3.1.1 Zapojení mikrokontroléru

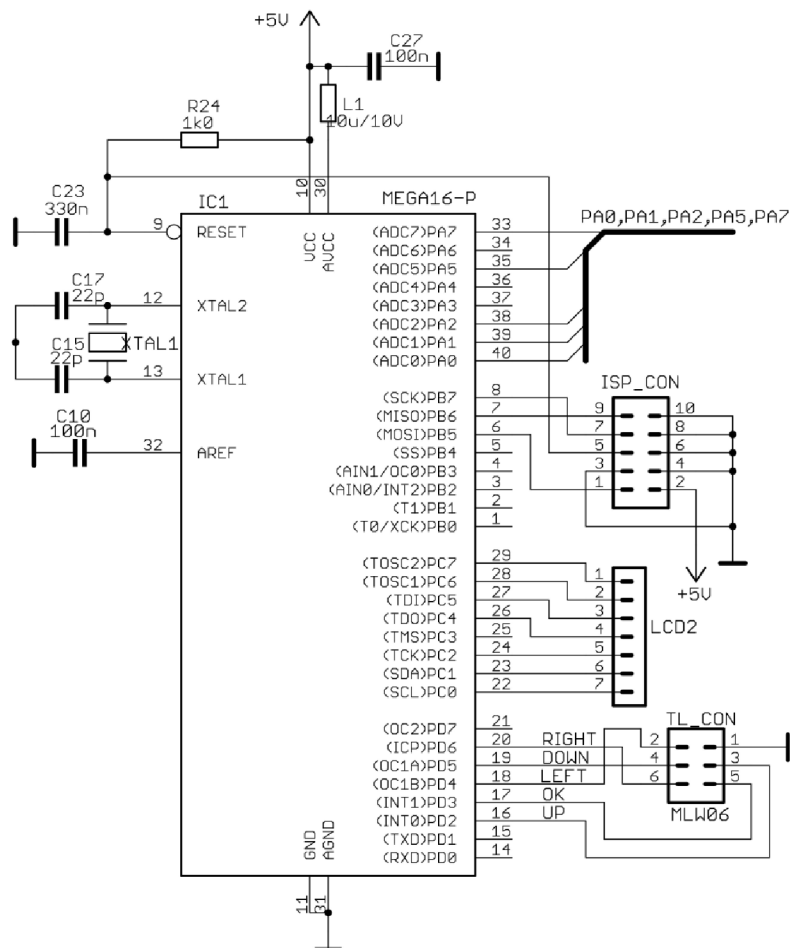
Stěžejním prvkem vysílače je jednočipový mikroprocesor. Jak již bylo řečeno jeho využití je vhodné vzhledem k funkci celého systému. Na vstupní respektive výstupní brány je připojeno uživatelské rozhraní, tím jsou myšlena ovládací tlačítka a pro zobrazení bude použit LCD displej. Důležitou funkcí mikrokontroléru (MCU) je generace datové a rozprostírací posloupnosti a provedení první modulace respektive provedení součtu modulo 2. Mikroprocesor také nabízí tzv. ISP rozhraní (In system programming), které umožňuje aktualizovat programové vybavení v hotovém přípravku, proto bude vytvořen přímo na desce konektor pro připojení na konkrétní vstupy mikrokontroléru umožňující ISP.

Jako mikrokontrolér byl zvolen jednočipový mikroprocesor z rodiny ATMEL AVR MEGA, konkrétně je to typ ATmega16-16 v pouzdře PDIP. Požadavky na výběr mikroprocesoru nejsou příliš velké. Tento typ byl především vybrán vzhledem k množství zkušeností s tímto typem a také dostupných materiálů pro tvorbu programu. ATmega16 má dostatečný počet vstupně/výstupních portů, dostatečný počet časovačů a A/D převodník.

Dle datasheetu [11], je vhodné pro správnou funkci mikrokontroléru zapojit některé vstupy dle doporučení výrobce mikrokontroléru. Vstup AREF je nutné připojit přes kondenzátor C_{10} o velikosti 100 nF na zem, který tvoří filtr proti zákmitům a také musí být na vstup AVCC (napájení AD převodníku) připojen LC filtr (L_1 a C_{27}), což zamezuje pronikání taktovacího kmitočtu procesoru do analogové části. Mikroprocesor sám o sobě má také zabudovaný kalibrovaný RC oscilátor s frekvencí 1 MHz. Navržené zařízení vyžaduje přesné časování, proto je vhodnější připojit externí krystal, jehož přesnost je výrazně větší. K mikroprocesoru bude tedy připojen externí krystal s kmitočtem 16 MHz se dvěma kondenzátory C_{15} a C_{17} o velikosti 22 pF.

Na obr. 3.2 je vyobrazeno schéma zapojení ATmega16. Mikrokontrolér obsahuje 32 vstupů/výstupů, které jsou rozděleny do 4 portů. PORTA je nastaven jako výstupní, na jeho pinech jsou vyvedeny výstupní signály vysílače dle blokového schématu obr. 3.1 ($x(t)$, $p(t)$, $m(t)$) a dále obsahuje jeden služební a jeden signalizační signál sloužící pro indikaci stavu vysílače. PORTB je důležitý, jelikož alternativní funkce jeho pinů umožňují programování mikroprocesoru, v tomto portu jsou tedy využity 3 piny pro ISP konektor, kromě nich také konektor obsahuje napájení +5V, GND, a také je

připojen signál pro RESET mikrokontroléru. Na portu PORTC je pomocí sedmi vývodů připojen konektor pro LCD displej. Poslední port PORTD je nastaven jako vstupní, jelikož je k němu připojen ovládací panel vysílače. Rozpis jednotlivých pinů a jímž přiřazených funkcí se nachází v tab. 3.



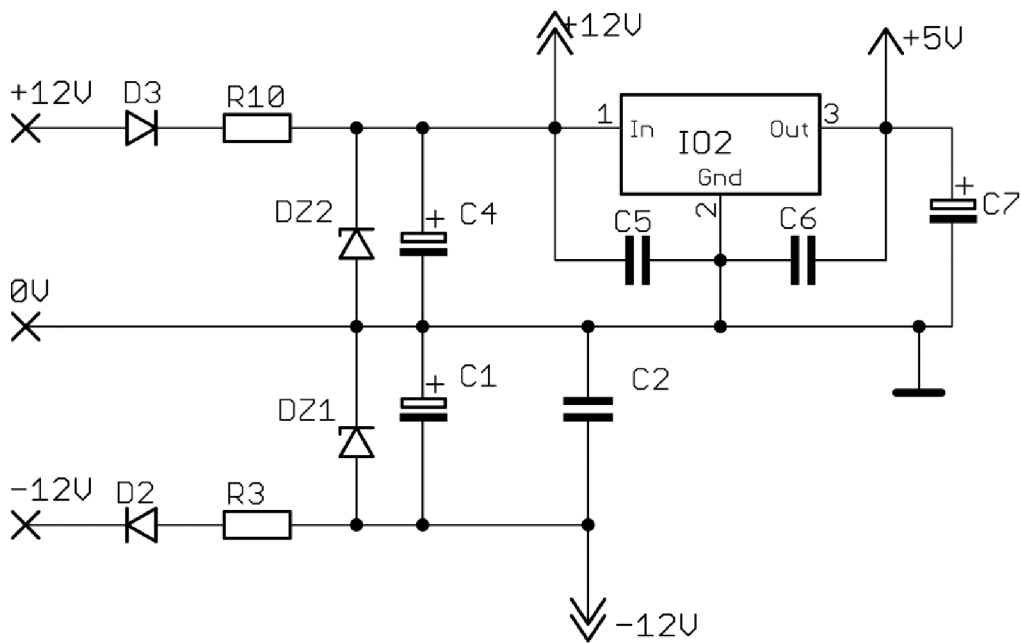
Obr. 3.2 Schéma zapojení mikrokontroléru ATMEGA16

Pin	I/O	Popis	Pin	I/O	Popis
PA0	O	Datová sekvence $x(t)$	PC0	O	Signál LCD_RS
PA1	O	Pseudonáhodná sekvence $p(t)$	PC1	O	Signál LCD_W
PA2	O	Rozprostřený signál $m(t)$	PC2	O	Signál LCD_E
PA5	O	Signál pro synchronizaci přijímače	PC4-7	O	Datové signály pro LCD displej
PA7	O	Signalizace vysílání	PD2-6	I	Ovládání vysílače
PB7	I	ISP - SCK signál	I/O - vstup / výstup		
PB6	I/O	ISP - MISO signál			
PB5	I/O	ISP - MOSI signál			

Tab. 3 Popis zapojených vstupně/výstupních pinů

3.1.2 Napájecí zdroj vysílače

Vzhledem k podmínkám v laboratoři, kde bude možné zařízení připojit na symetrický zdroj napájení $\pm 12\text{ V}$, byl navržen napájecí zdroj přípravku tak, aby jeho výstupní napětí bylo $\pm 12\text{ V}$ a také $+5\text{ V}$. Logické obvody jako je mikrokontrolér, či LCD displej je potřeba napájet právě 5 V napětím, naopak operační zesilovače budou napájeny symetricky napětím $\pm 12\text{ V}$. K tomu bude sloužit zapojení viz obr. 3.3. Obvod obsahuje ochranu proti přepětí v podobě transil DZ1 a DZ2 respektive proti špatnému zapojení pomocí diod D2, D3. IO2 je integrovaný stabilizátor napětí pro $+5\text{ V}$. Dále jsou použity filtrační elektrolytické kondenzátory a také blokovací kondenzátory. Diody D2 a D3 jsou usměrňovací diody a s parametry $U_f > 50\text{ V}$ a $I_f > 500\text{ mA}$. Transily musí mít $U_Z > 12\text{ V}$. Resistory R_2, R_3 jsou velikosti $10\Omega/2\text{ W}$. [13]

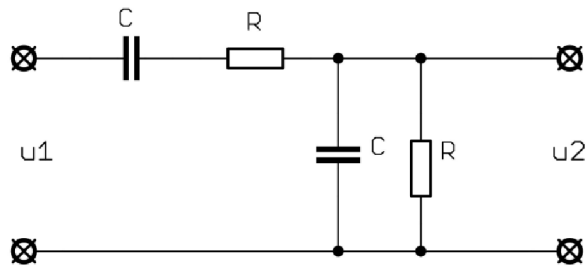


Obr. 3.3 Schéma zapojení napájení laboratorního přípravku

3.1.3 Oscilátor

Oscilátor je stěžejní částí vysílače, jelikož bude vytvářet nosnou vlnu $s_c(t)$ o kmitočtu $f_c = 100\text{ kHz}$. Existuje celá řada zapojení oscilátorů, bylo však vybráno zapojení operačního zesilovače s Wienovým článkem. Wienův článek je tvořen sérioparalelní kombinací dvou stejných odporů a kondenzátorů ($R_{23}, R_{25}, C_{24}, C_{25}$). Dle obr. 3.4 má Článek největší přenos rovný jedné třetině na kmitočtu

$$f_0 = \frac{1}{2 \cdot \pi \cdot R \cdot C} \quad (3.1)$$

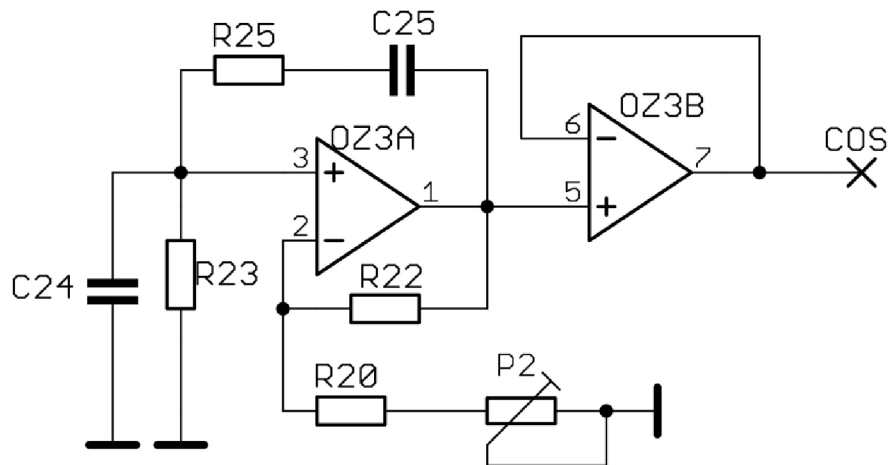


Obr. 3.4 Wienův článek

Na kmitočtu f_0 článek neposouvá fázi výstupního napětí a zapojuje se do kladné zpětné vazby. Operační zesilovač zde umožňuje stabilizaci amplitudy. Nastavení zesílení zesilovače, které zde musí být větší rovno 3, se provádí nelineární zápornou zpětnou vazbou. Dle zapojení obr. 3.5 je vidět, že zesílení se nastavuje pomocí rezistorů R_{22} , R_{20} a trimru P_2 . Pro zesílení zesilovače platí vztah 3.2, volba rezistorů musí být tedy taková, aby platil následující vztah [14]

$$A = \left(1 + \frac{R_{22}}{R_{20} + P_2} \right) = 3. \quad (3.2)$$

$$\Rightarrow R_{22} = 2 \cdot (R_{20} + P_2)$$

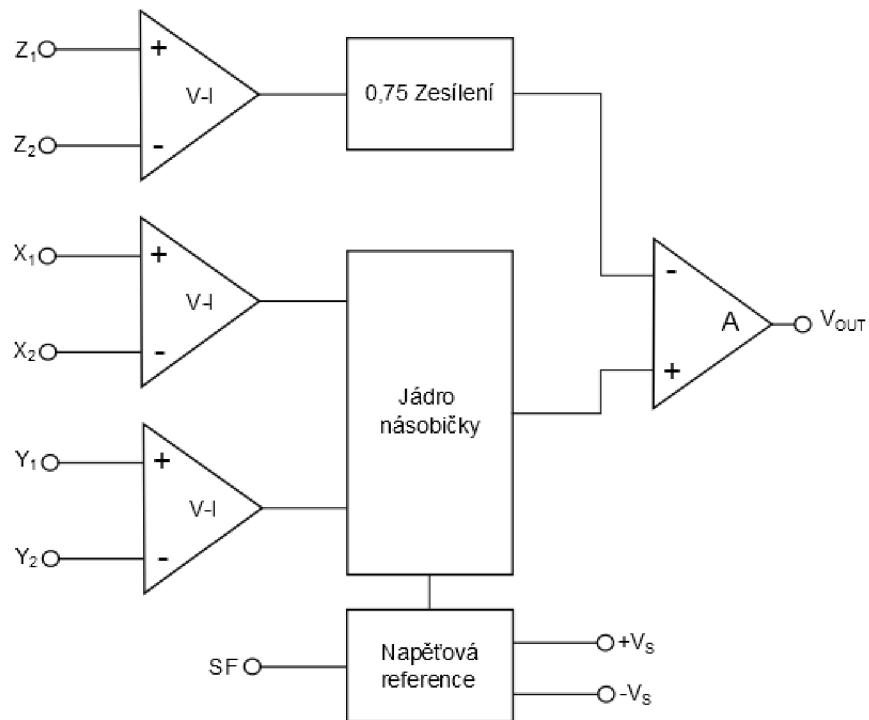


Obr. 3.5 Oscilátor s Wienovým článkem

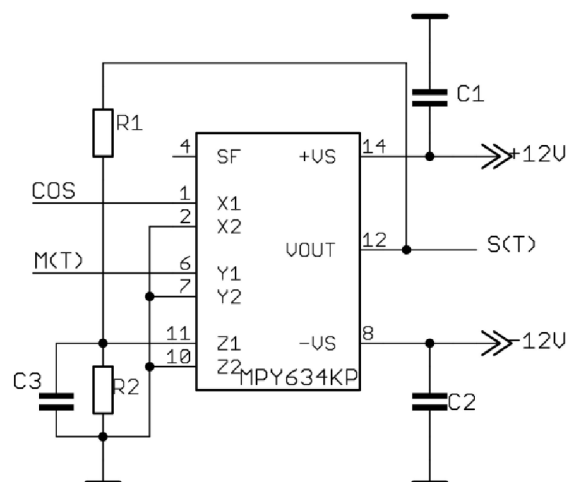
3.1.4 BPSK modulátor

BPSK modulace je realizovaná pomocí čtyřkvadrantové analogové násobičky. Jak již bylo popsáno v teoretické části, BPSK signál je vytvořen násobením nosné vlny $s_c(t)$ s rozprostřeným signálem $m(t)$ respektive rozprostírací posloupností $p(t)$ v bipolárním tvaru a s úrovněmi ± 1 V, aby byl dosažen požadovaný výsledek na výstupu vysílače. V přípravku vysílače budou použity tedy dvě takovéto analogové integrované násobičky typu MPY634 od firmy Texas Instruments, jejichž vnitřní struktura je na obr. 3.6. Zvolený typ lze použít k různým účelům, proto je nutné násobičky zapojit dle obr. 3.7 a potom budou pracovat ve stavu dle vztahu 3.3. [15]

$$U_{out} = \frac{X_1 \cdot Y_1}{SF} \quad (3.3)$$



Obr. 3.6 Vnitřní struktura MPY634 [15]



Obr. 3.7 Zapojení analogového násobiče

Násobička je napájena symetrickým napětím ± 12 V. Na napájecí vývody jsou připojeny blokovací kondenzátory o typické velikosti 100 nF. Aby výstup nebyl dělen konstantou SF , která má v základním zapojení hodnotu 10 V, je použita kombinace odporu R_1 , R_2 a kondenzátor C_3 . Jejich velikosti jsou dle [15].

3.1.5 Bipolární převodníky napětí

Protože mikroprocesor bude vysílat data na napěťových úrovních (0 V a 5 V) je nutné pro realizaci výše zmíněného BPSK modulátoru převést tyto unipolární úrovně na bipolární úrovně. K realizaci takových převodníků bylo vytvořeno zapojení využívající operačního zesilovače v diferenčním zapojení viz obr. 3.8. Pro dané zapojení platí vztah přenosové funkce 3.4

$$U_{OUT} = U_1 \cdot \frac{R_2}{R_1 + R_2} \cdot \left(1 + \frac{R_4}{R_3}\right) - U_2 \cdot \frac{R_4}{R_3}, \quad (3.4)$$

kde U_1 představuje signál z mikroprocesoru (signál $m(t)$, $p(t)$), napětí U_2 bude rovno 5 V. Hodnoty rezistorů R_1 - R_4 jsou vypočítány ze soustavy rovnic 3.5 pro výstupní bipolární napětí $U_{OUT} = \pm 1$

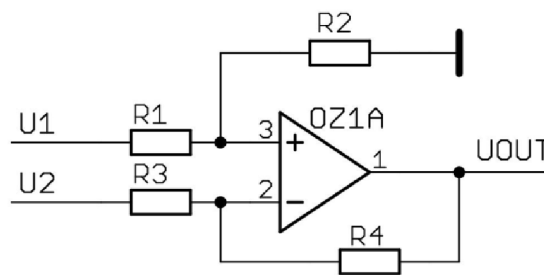
$$\begin{aligned} -1 &= 0 \cdot \frac{R_2}{R_1 + R_2} \cdot \left(1 + \frac{R_4}{R_3}\right) - 5 \cdot \frac{R_4}{R_3} \\ 1 &= 5 \cdot \frac{R_2}{R_1 + R_2} \cdot \left(1 + \frac{R_4}{R_3}\right) - 5 \cdot \frac{R_4}{R_3} \end{aligned} \quad (3.5)$$

Pro rezistory R_4 , R_3 tak platí

$$-1 = -5 \cdot \frac{R_4}{R_3} \Rightarrow \frac{R_4}{R_3} = \frac{1}{5}. \quad (3.6)$$

Ze vztahu 3.6 lze pak zvolit hodnotu rezistoru $R_4 = 1\text{k}\Omega$ a $R_3 = 5\text{k}\Omega$. Rezistory R_1 , R_2 jsou pak odvezeny z rovnice 3.5 a jejich hodnoty tedy budou:

$$\begin{aligned} 1 &= 5 \cdot \frac{R_2}{R_1 + R_2} \cdot \left(1 + \frac{1}{5}\right) - 5 \cdot \frac{1}{5} \\ 2 &= 5 \cdot \frac{6}{5} \cdot \frac{R_2}{R_1 + R_2} \Rightarrow \frac{R_2}{R_1 + R_2} = \frac{1}{3} \\ \Rightarrow R_1 &= 2\text{k}\Omega, R_2 = 1\text{k}\Omega \end{aligned}$$



Obr. 3.8 Schéma zapojení převodníku z unipolárního na bipolární napětí

3.1.6 LCD displej

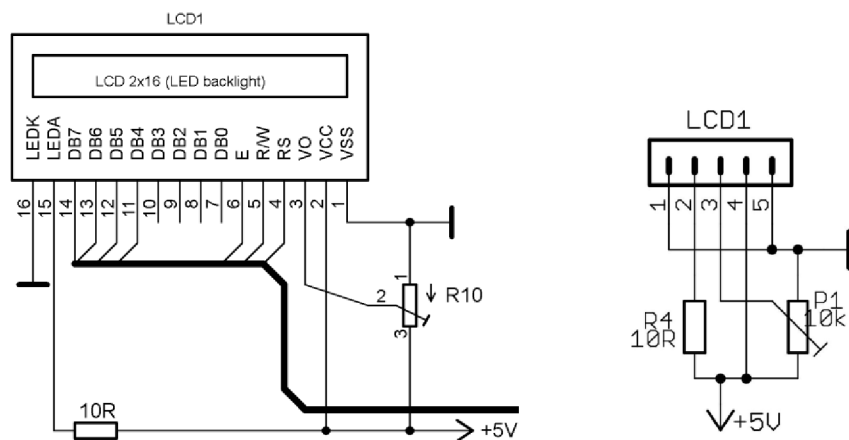
Volba LCD displeje vychází z požadavku na zařízení. Na LCD bude zobrazováno jen jednoduché menu s nastavením parametrů. Proto byl zvolen displej MC1602E-SYL/H (viz [12]). Jedná se o jeden z nejlevnějších dvouřádkových displejů s 16 znaky na jednom řádku.

Tento displej obsahuje 16 vývodů. Je zde 8 datových vstupů (DB0 až DB7) pro přenos dat, 3 vývody (E, R/W, RS) slouží pro řízení, přes vývod VO se nastavuje pomocí trimru kontrast displeje a zbytek je použit k napájení logiky a k podsvícení displeje.

Pro přenos dat z mikrokontroléru do LCD displeje budou využity jen horní čtyři datové vstupy DB4-DB7, což vede také k úspoře vstupně/výstupních pinů mikroprocesoru. LCD bude tedy připojeno pouze na port PORTC mikroprocesoru, avšak za cenu pomalejšího zobrazení a složitějšího algoritmu programu. Při návrhu je nutné spočítat odpor R_4 , kterým se nastaví správný protékající proud do anody, jež slouží k podsvícení displeje. Schéma zapojení LCD displeje viz obr. 3.9. Zapojení dále obsahuje trimr o velikosti 10 k Ω , jež slouží pro nastavení kontrastu displeje.

Protože je nutné přivést na anodu 80 mA (viz [12]), musí mít rezistor R_4 hodnotu 10 Ω . Pro výpočet je použit vztah

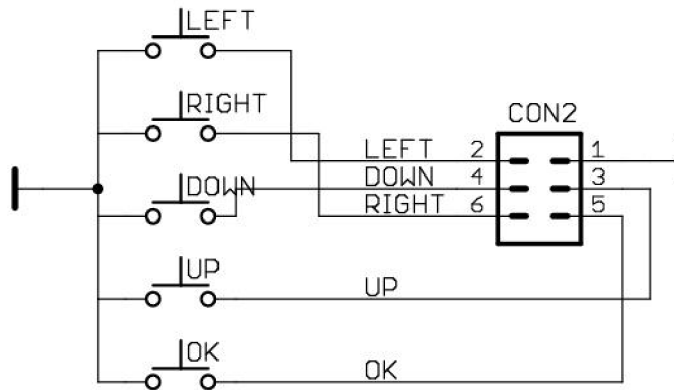
$$R_4 = \frac{U_{CC} - 4,2}{I_{LED}}. \quad (3.7)$$



Obr. 3.9 Zapojení LCD displeje a schéma zapojení konektoru obslužných signálů LCD displeje

3.1.7 Zapojení tlačítek

Na obr. 3.10 je vyobrazeno zapojení tlačítek. Pro vysílač bude použito pět tlačítek pro ovládání (nastavování parametrů, pohyb v menu). V zařízení budou použity obyčejné mechanické tlačítka, které budou programově ošetřeny, aby nedocházelo k zámkitům. Jsou připojeny k mikroprocesoru na port PORTD bez připojených přidavných pull-up rezistorů. Aby nedošlo ke zkratu při stisku tlačítka, je po zapnutí přístroje programově zajištěno zapnutí interních pull-up rezistorů na pinech portu PORTD, kde jsou tlačítka připojeny.



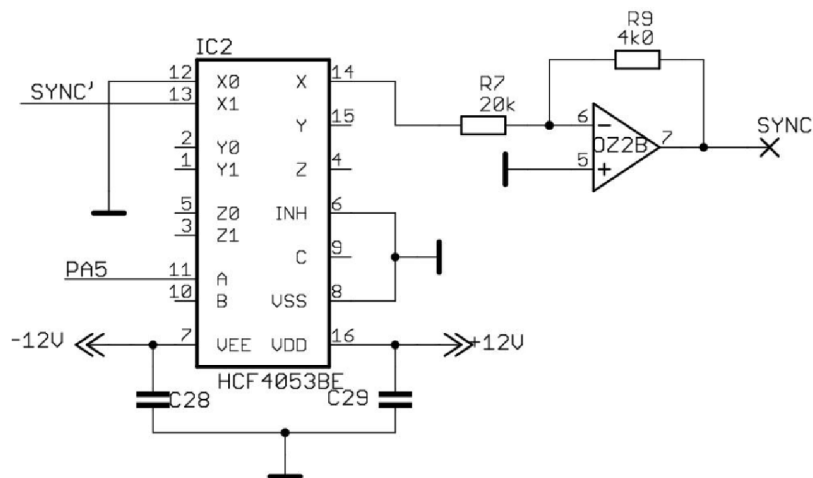
Obr. 3.10 Schéma zapojení tlačítek

3.1.8 Obvod pro zajištění synchronizace vysílače s přijímačem

Pro usnadnění přípravku přijímače bylo navrženo využití přidavného synchronizačního signálu *SYNC*, obsahuje nosnou vlnu o kmitočtu a fázi shodnou s vysílaným signálem $s(t)$ a také přenáší pseudonáhodnou posloupnost $p(t)$ použitou pro rozprostření kmitočtového spektra vstupního signálu $x(t)$. Signál *SYNC* je tedy BPSK modulovaný signál, který se užívá pro demodulaci v násobícím členu přijímací soustavy. Tento signál je také používán v přijímači k určení prvního bitu vysílané sekvence. K popsanému problému je využít analogový multiplexer, jehož úkolem je po určité době t_{sync} udržet výstupní signál *SYNC* v nule, což lze v přijímači detekovat jako okamžik synchronizace, po kterém bude následovat datová sekvence.

Na obr. 3.11 je zobrazeno zapojení analogového multiplexeru na jehož vstup X_1 je přiveden BPSK modulovaný signál *SYNC'*, jehož propuštění do výstupního obvodu je řízeno vstupem A. Řízení uzemnění signálu je zajištěno mikroprocesorem na pátém pinu portu PORTA. Pro dané zapojení platí že:

- $P_{A5} = 0 \text{ V} \gg \text{SYNC} = 0$,
- $P_{A5} = 5 \text{ V} \gg \text{SYNC} = \text{SYNC}'$.

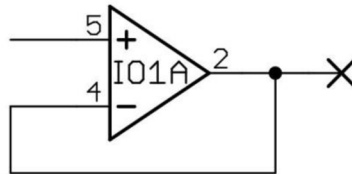


Obr. 3.11 Zapojení obvodu HCF4053BE

3.1.9 Ochranné obvody výstupních signálů

Požadované výstupy vysílačiho přípravku jsou: datová sekvence $x(t)$, rozprostírací sekvence $p(t)$, rozprostřený signál $m(t)$, nosná vlna $s_c(t)$, BPSK modulovaný rozprostřený signál $s(t)$ a synchronizační signál $sync(t)$.

Jelikož je zařízení konstruováno jako ukázkový systém, je požadavkem vyvedení důležitých signálů pro demonstraci systému, tyto výstupy je však nutné chránit před nešetrným zacházením budoucích uživatelů (studentů). Často se stane, že studenti připojí na výstupní svorky přípravku napětí z napájecího zdroje nebo provedou jiné propojení, které způsobí zkratování obvodů přípravku, což může vést k destrukci důležitých částí jako je mikrokontrolér a dalších integrovaných obvodů. Tyto výstupy je tedy třeba chránit. V navržených přípravcích se využívá k výše zmíněné ochraně výstupních signálů oddělovacích stupňů s přenosem 1 (napěťové sledovače obr. 3.12).



Obr. 3.12 Napěťový sledovač

3.2 Návrh společného přenosového kanálu

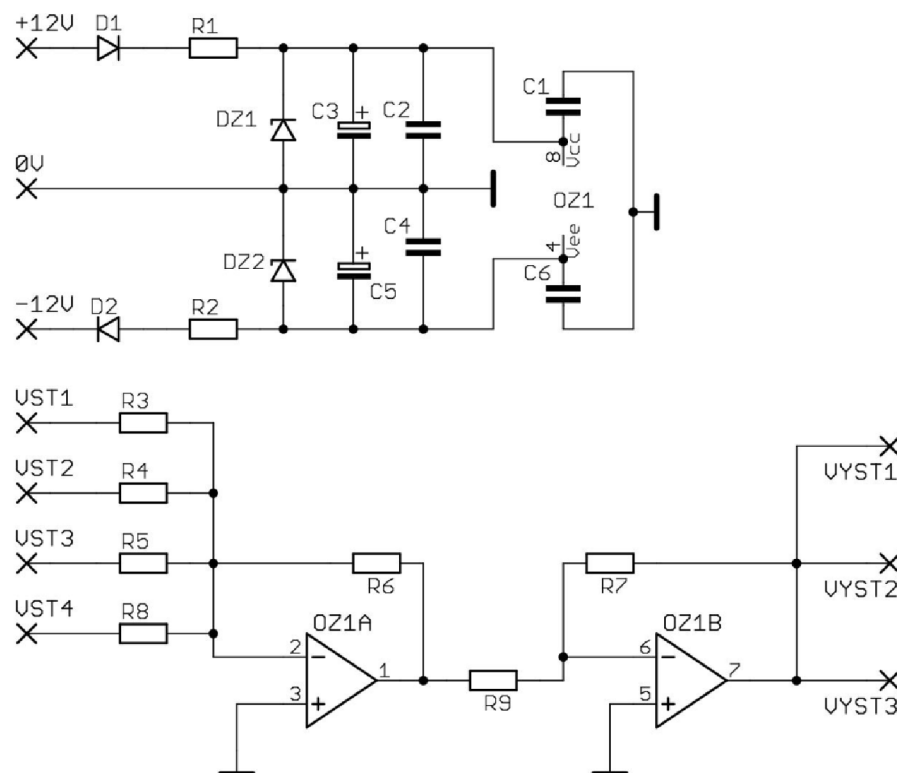
Jako společný přenosový kanál je nazván přípravek, který bude sdružovat signály ze čtyř signálových cest do jednoho společného kanálu respektive bude sčítat výstupní signály z jednotlivých vysílačů. Bude obsahovat 4 vstupy a 3 výstupy viz obr. 3.13. Předpokládají se maximálně tři vysílače a přijímače a jeden generátor bílého šumu, proto bude mít člen 4 vstupy. Funkci součtového členu bude zastávat operační zesilovač v zapojení sumačního zesilovače. Pro napájení bude použito opět symetrické napětí $\pm 12\text{ V}$, které je dostupné v laboratoři. Obvody pro napájení jsou podobné jako u přípravku vysílače. Hlavní část přenosového kanálu obsahuje dva operační zesilovače, kde jeden bude pracovat jako sumační zesilovač. Vzhledem k tomu že sumační zesilovač, otáčí fází o 180° bude použit ještě druhý operační zesilovač, který bude v invertujícím zapojení otáčet fází nazpět o 180° . Rezistory $R_3 - R_6$ a R_8 , musí být shodné a odpory R_7 , R_9 budou taktéž shodné, aby operační zesilovače fungovaly dle požadavku.

Pro sumační zesilovač platí

$$U_{VYST} = R_6 \cdot \left(\frac{U_1}{R_3} + \frac{U_2}{R_4} + \frac{U_3}{R_5} + \frac{U_4}{R_8} \right). \quad (3.5)$$

Pro invertující zapojení operačního zesilovače platí vztah

$$U_{VYST} = -\frac{R_7}{R_9} \cdot U_{VST}. \quad (3.6)$$



Obr. 3.13 Schéma zapojení společného přenosového kanálu

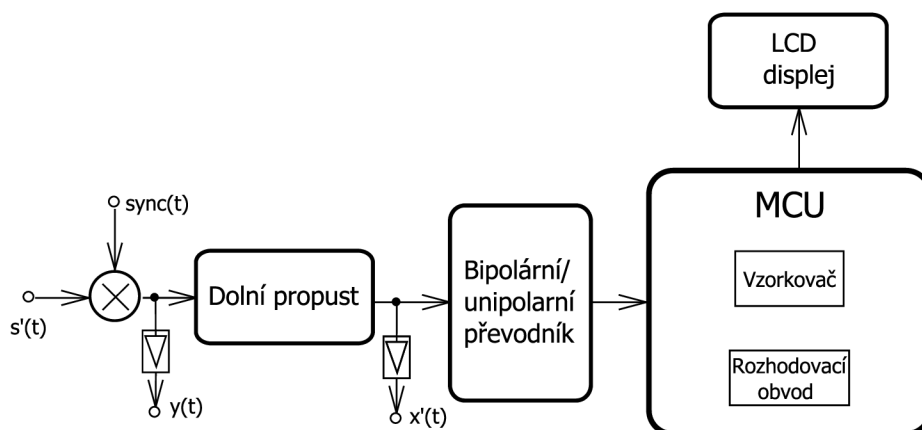
3.3 Návrh přípravku přijímače systému DS-SS

Přípravek přijímače je poslední částí navrhovaného komunikačního systému. Požadavkem na toto zařízení je, aby bylo schopné správně rozpoznat vyslanou datovou sekvenci a zobrazit ji pro kontrolu na LCD displeji. Kromě zobrazení výsledné sekvence bude možné pomocí osciloskopu sledovat přijatý signál $s'(t)$ a $sync(t)$ a dále signál za násobícím členem $y(t)$ a signál za dolní propustí $x'(t)$. Přijímací zařízení bude konstruováno z podobných dílčích částí jako vysílač. Jak je možné vidět v blokovém schématu viz obr. 3.14, zařízení bude obsahovat analogový násobič signálů, dolní propust, převodník z bipolárního napětí na unipolární a mikrokontrolér s připojeným LCD displejem.

Přijímací strana vypadá poměrně jednoduše, avšak vyhodnocovací funkce mikrokontrolér jsou poměrně náročné na implementaci. Mikrokontrolér bude ve funkci vzorkovače a také bude vykonávat funkci rozhodovacího obvodu. Získané výsledky budou následně zobrazovány.

Jak již bylo v teorii rozebráno, na vstupu zařízení bude opět využít analogový násobič MPY634, na který se přivede signál ze společného přenosového kanálu $s'(t)$ a signál $sync(t)$ z jednoho vysílače. V násobičce tak dochází ke koherentní demodulaci. Signál je dále přiveden na kmitočtovou dolní propust, kde jsou odstraněny nežádoucí harmonické složky. Následně je zesílen a převeden na unipolární úroveň a přiveden do A/D převodníku mikrokontroléru. O vyhodnocení přijatých dat se již postará program mikrokontroléru.

Napájení přípravku vysílače a zapojení násobícího členu je shodné jako v přípravku vysílače, proto v této kapitole již nebude uvedeno.



Obr. 3.14 Blokové schéma přípravku přijímače

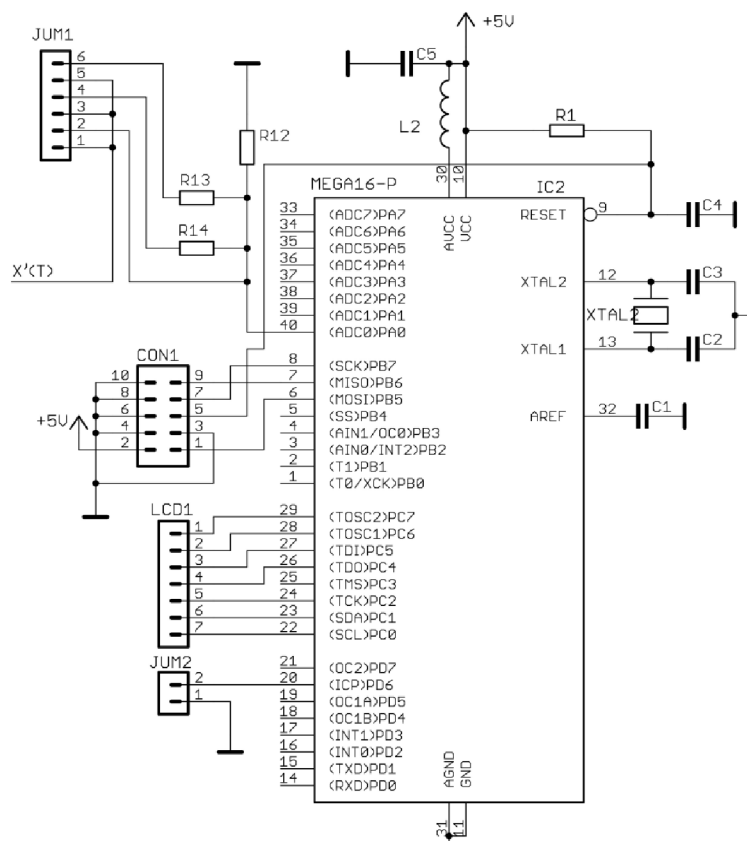
3.3.1 Zapojení mikrokontroléru v přípravku přijímače

V přijímači je použit stejný typ mikroprocesoru tedy AVR ATMEL ATMEGA16, ošetření jeho důležitých napájecích vstupů a některých vývodů je shodné s vysílačem a dle doporučení v [11].

V blokovém schéma již byla naznačena funkce mikrokontroléru v přijímači. Je nanejvýš jasné, že samotný mikrokontrolér bude analyzátozem příchozího signálu a také z něj bude vyvozovat výsledky. K tomu bude využit integrovaný A/D převodník, který v pravidelných intervalech bude odebírat vzorky daného signálu. Ty budou předány k vyhodnocení procesorem a dále srozumitelně prezentovány pro uživatele systému.

Pro A/D převodník integrovaný na portu PORTA je nutné mít stabilní referenční napětí, které je programově zajištěno a jeho velikost bude 5 V. Referenční napětí také určuje rozsah napětí přivedeného na vstup A/D převodníku který bude roven 0 – 5 V. Rozlišení integrovaného A/D převodníku je deset bitů, což při daném rozsahu znamená přesnost 0,005 V. Pro správnou funkci při interní referenci je nutné vstup AREF připojit přes kondenzátor o velikosti 100 nF na zemní vodič, který tvoří filtr proti zákmitům a také musí být na vstup AVCC (napájení A/D převodníku) připojen LC filtr, což je doporučené zapojení dle výrobce mikrokontroléru. Samotný sledovaný signál je přiveden na pin 0, ještě před tím je veden přes speciální pinovou lištu, kde bude možné pomocí propojek v případě, kdyby signál přesahoval napěťový rozsah A/D převodníku, zeslabit pomocí navržených děličů napětí.

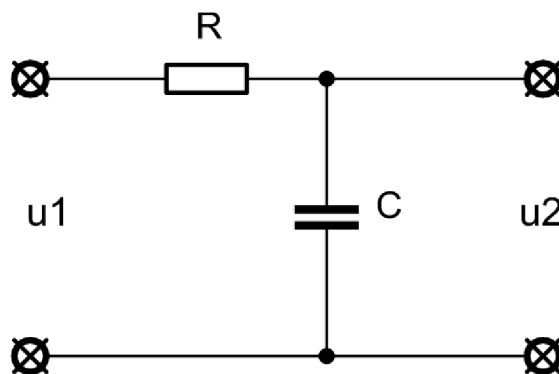
K mikrokontroléru je dále opět připojen konektor ISP na portu PORTB, konektor pro připojení LCD displeje je na portu PORTC a také bude použito jedno tlačítko pro spuštění a vypnutí přijímače na portu PORTD.



Obr. 3.15 Zapojení mikrokontroléru v přípravku vysílače

3.3.2 Dolní propust

V obvodu přijímače se nachází filtr typu dolní propust, jehož úkolem je potlačit vzdálenou druhou harmonickou $\cos 2\omega t$. Mezní kmitočet f_0 bude tedy navržen dle vztahu 3.1 tak, aby dolní propust propouštěla kmitočty nižší jak 1 kHz. Požadavkem je především odfiltrování vyšších harmonických složek. Sledovaný výsledný signál má kmitočet cca 1 kHz, tudíž byl zvolen vhodný mezní kmitočet, aby nedocházelo k potlačení žádoucích složek. Pro danou aplikaci je možné použít nejjednodušší dolní propust a to propust prvního řádu viz obr. 3.16.



Obr. 3.16 Dolní propust prvního řádu

3.3.3 Převodník z bipolárního napětí na unipolární napětí

Před samotným vzorkováním signálu, které provádí mikrokontrolér, je nutné signál zpětně převést na unipolární úroveň. A/D převodník mikrokontroléru nedokáže vzorkovat záporné hodnoty a může dojít i k poškození celého portu přivedením záporného napětí na jeho vstupní bránu. Rozsah vstupního napětí pro A/D převodník musí tedy být 0–5 V viz kapitola 3.3.1.

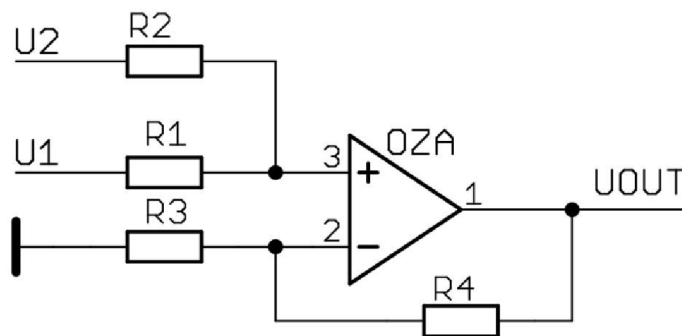
Pro převodník bipolárního napětí na unipolární napětí je využito jedno ze základních zapojení operačního zesilovače obr. 3.17. Jedná se o sumační zapojení, pro které platí přenosová funkce

$$U_{VYST} = \left(U_1 \cdot \frac{R_2}{R_1 + R_2} + U_2 \cdot \frac{R_1}{R_1 + R_2} \right) \cdot \left(1 + \frac{R_4}{R_3} \right), \quad (3.7)$$

kde napětí U_2 , je napětí referenční a bude rovno 5 V, napětí U_1 je vstupní bipolární signál přiveden z výstupu dolní propusti. Pomocí rezistorů R_1 – R_4 se nastaví výstupní napětí do požadovaného rozsahu.

Očekávané napětí na vstupu převodníku je ± 1 V, pak je vhodné volit rezistory dle 3.7 $R_1=2$ k Ω , $R_2=10$ k Ω , $R_3=2$ k Ω , $R_4=3,9$ k Ω . Toto řešení je však vhodné pro jeden vysílací přípravek. Bude-li vysílačů více, je očekáváno vstupní napětí o vyšších úrovních. Bude-li se předpokládat vstupní napětí o úrovních maximálně ± 5 V, pak budou rezistory R_1 a R_2 rovny, dále se pak může rezistor R_4 nahradit zkratem a R_3 úplně odpojit. Pak bude výstupní napětí převodníku v požadovaném rozsahu. Z tohoto poznatku se rovnice 3.7 značně zjednoduší na

$$U_{VYST} = U_{VST} \cdot \frac{1}{2} + 5 \cdot \frac{1}{2}. \quad (3.8)$$



Obr. 3.17 Převodník bipolárního napětí na unipolární napětí

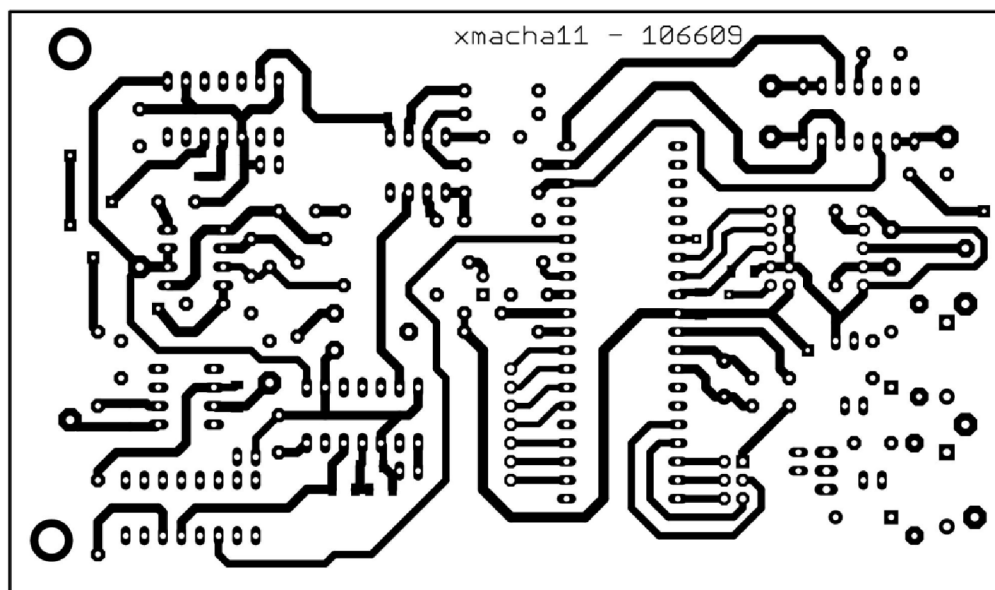
4 NÁVRH DESEK PLOŠNÝCH SPOJŮ

Konstruovaný systém DS-SS obsahuje celkem tři samostatné přípravy: vysílač, společný přenosový kanál a přijímač. Pro každý přípravek je tak vytvořena jedna deska plošných spojů, jejichž popis bude uveden níže. Pro tvorbu desek byl použit program Eagle, který je poměrně snadno dostupný a velmi jednoduchý k ovládání. Všechny desky byly navrženy jako dvouvrstvé, kde jedna vrstva byla využita pro rozvedení napájení jednotlivých obvodů a druhá strana je použita pro signálové spoje. Byla zde také uplatněna technika rozlévání mědi na straně mezi napájecími vodiči pro zemní signál. Oddělení signálových vodičů a napájecích je z důvodu zvýšení odolnosti proti rušení u signálových vodičů, kde jsou jakékoliv zákmitý nežádoucí a narušují chod celého přípravku. Také jednotlivé spoje jsou vedeny v dostatečné vzdálenosti, aby nedocházelo k přeslechům mezi vodiči.

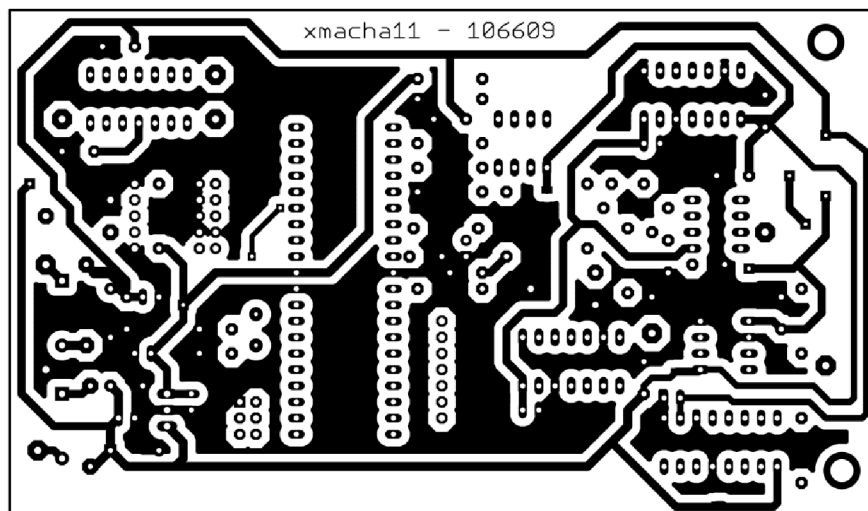
Všechny desky plošných spojů níže uvedené jsou navrženy dle 4. konstrukční třídy normy IPC-A600D.

4.1 DPS vysílače

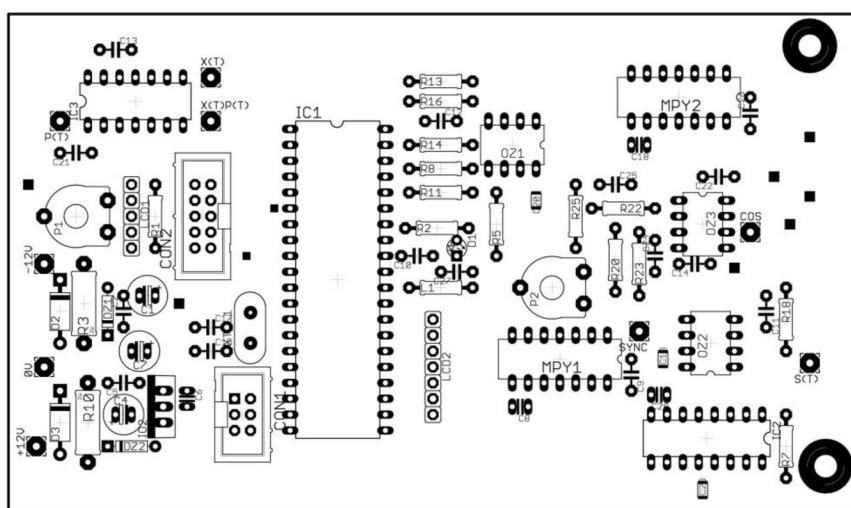
Pro vysílač byly navrženy dvě desky. Jedna je hlavní obsahující všechny analogové a digitální obvody spolu s napájením a druhá pro ovládací panel. Hlavní deska je navržena jako dvouvrstvá a její velikost je 137x80 mm. Ovládací panel má desku o velikosti 77x52 mm. Při návrhu desky plošných spojů byla snaha vézt všechny napájecí vodiče po jedné straně, aby nedocházelo k rušení signálových spojů. Na obrázcích níže jsou uvedeny pohledy ze spodu, shora a oba osazovací plány pro obě strany.



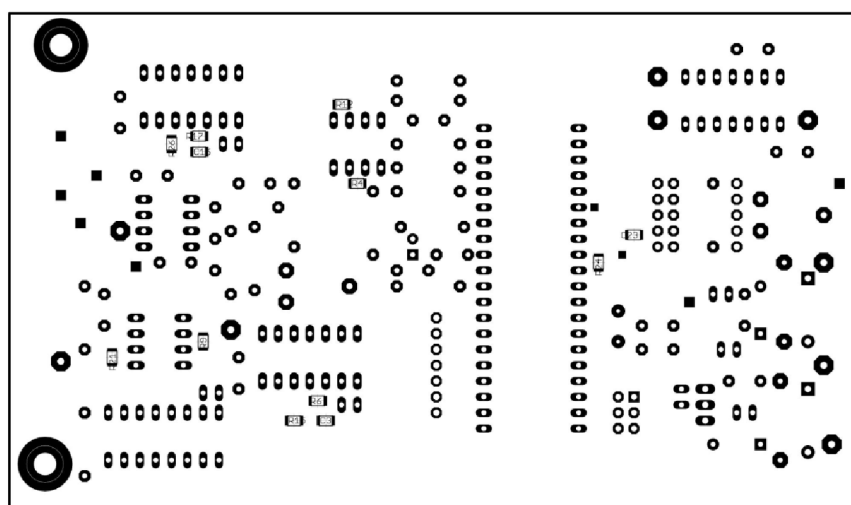
Obr. 4.1 DPS vysílače – spodní strana



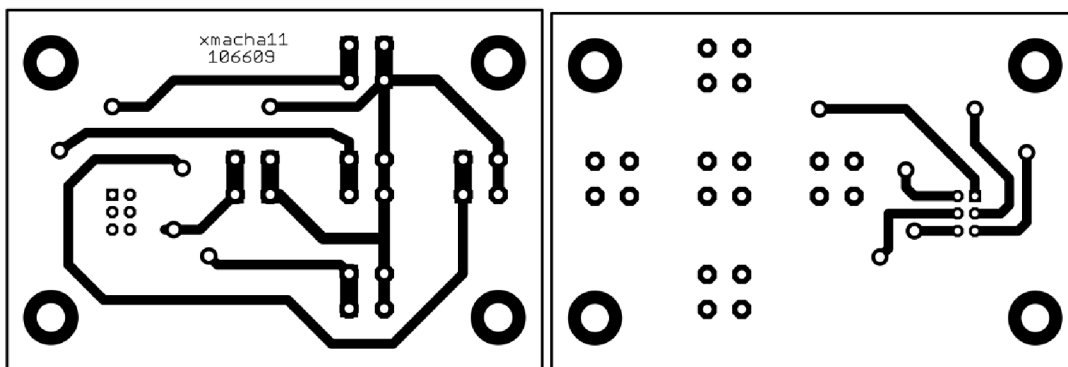
Obr. 4.2 DPS vysílače – horní strana



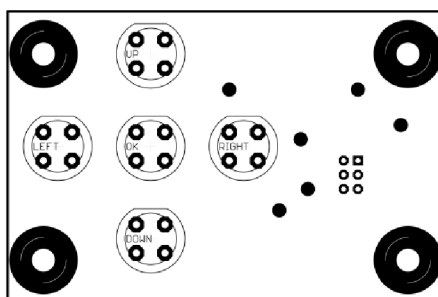
Obr. 4.3 Osazovací plán vysílače – horní strana



Obr. 4.4 Osazovací plán vysílače – spodní strana



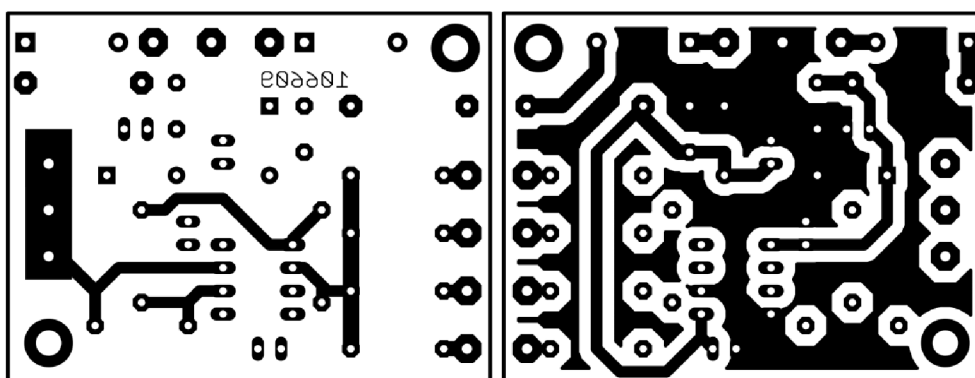
Obr. 4.5 DPS ovládacího panelu – spodní a horní strana spojů.



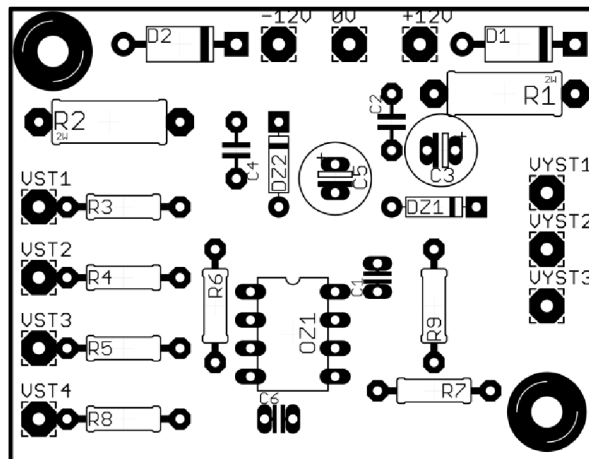
Obr. 4.6 Ovládací panel – osazovací plán

4.2 DPS společného přenosového kanálu

Model společného přenosového kanálu je vyroben na jedné oboustranné desce plošných spojů. Opět je rozvod napájení pouze po jedné straně desky. Níže uvedené obrázky prezentují navržené desky. Rozvod napětí je po horní vrstvě desky. Velikost desky je 53x40 mm.



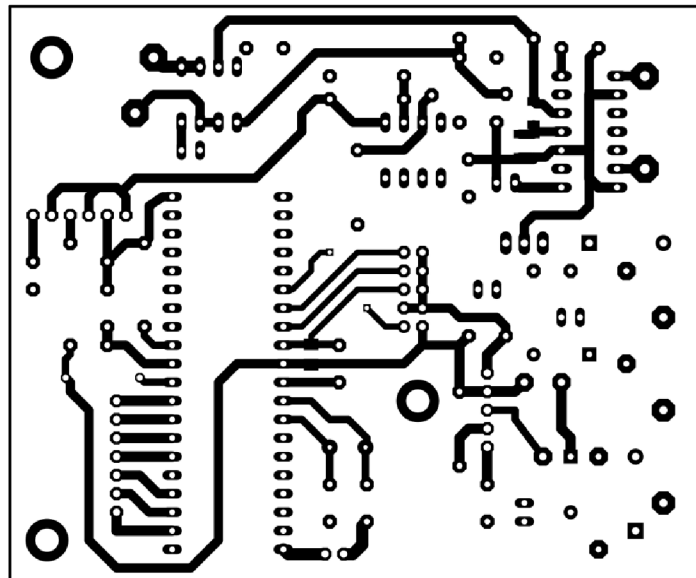
Obr. 4.7 DPS společného kanálu – spodní a horní strana spojů



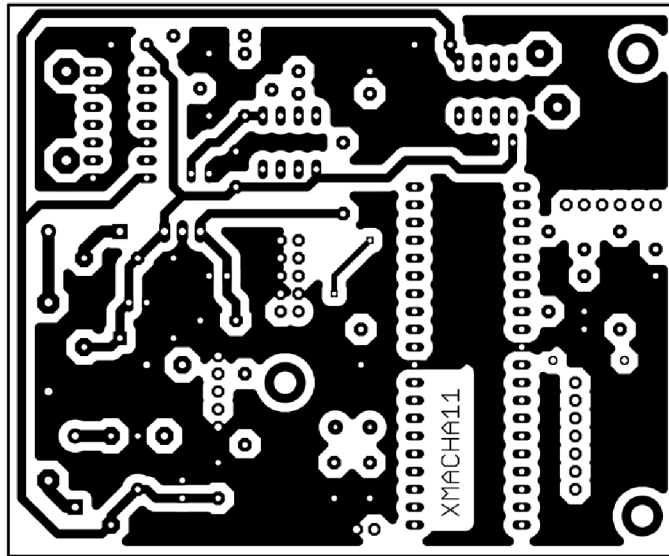
Obr. 4.8 Osazovací plán společného přenosového kanálu

4.3 DPS přijímače

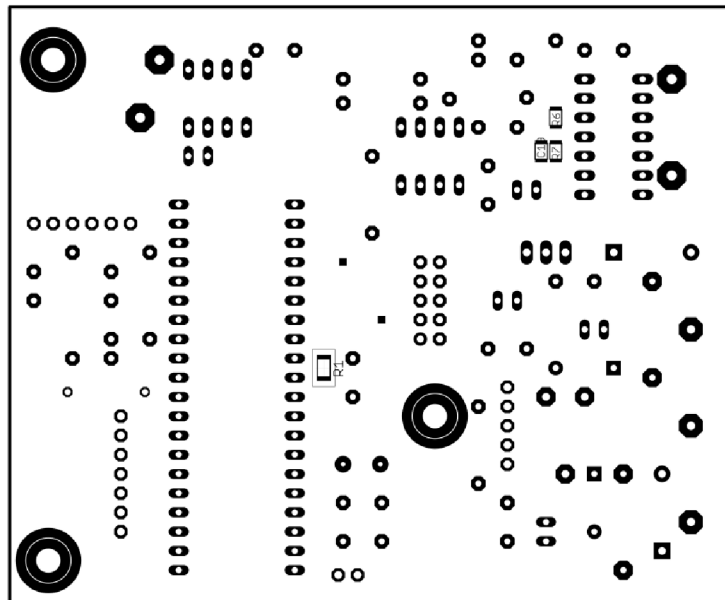
Pro přijímač byla navržena jedna větší deska plošných spojů o rozměrech 95x80 mm. Jedná se opět o oboustrannou desku, která má na jedné straně rozvedeno napětí a na druhé straně jsou vedeny signálové spoje. Níže na obrázcích je možné vidět desku v obou pohledech a také oba její osazovací plány.



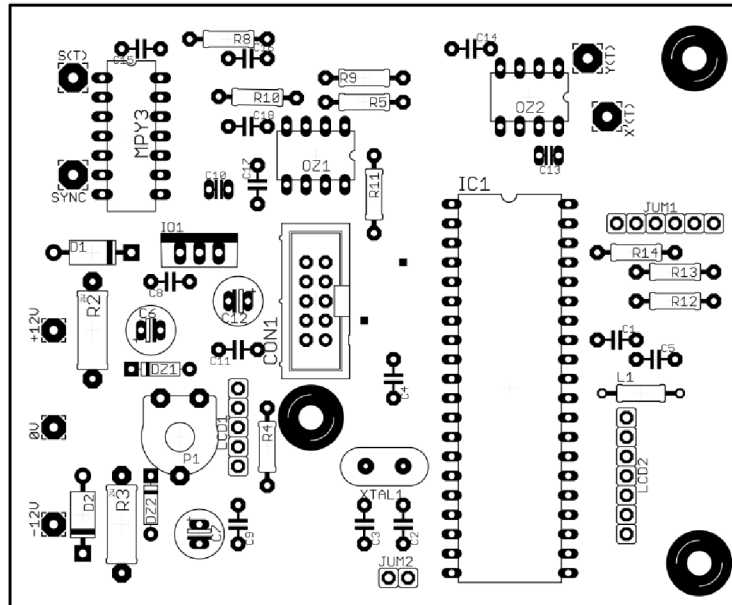
Obr. 4.9 DPS přijímače – spodní strana



Obr. 4.10 DPS přijímače – horní strana



Obr. 4.11 Osazovací plán spodní strany desky vysílače



Obr. 4.12 Osazovací plán horní strany desky vysílače

5 NÁVRH PROGRAMOVÉHO VYBAVENÍ JEDNOČIPOVÝCH MIKROPROCESORŮ ATMEGA16

V předchozí kapitole bylo poznamenáno použití jednočipových mikroprocesorů. Celý systém obsahuje dva mikroprocesory, kde jeden se bude především starat o vysílání dat a druhý musí mít implementován algoritmus pro zpracování přijatých dat. Jelikož se programy budou zcela lišit, popis jednotlivých řešení bude rozdělen do dvou hlavních kapitol.

Programování mikrokontrolérů bylo prováděno pomocí ISP rozhraní a jako programátor byl použit AVRProg USB v2. Dílčí programy byly vytvořeny v prostředí AVR Studio 4 a byly psány v programovacím jazyku AVRGCC (obdoba jazyka C), což zvyšuje přehlednost všech kódu a zkracuje délku kódu celkově oproti použití assembleru.

V následujících kapitolách budou stručně popsány jednotlivé programy na vývojových diagramech. Dílčí zdrojové kódy budou uvedeny až v příloze diplomové práce.

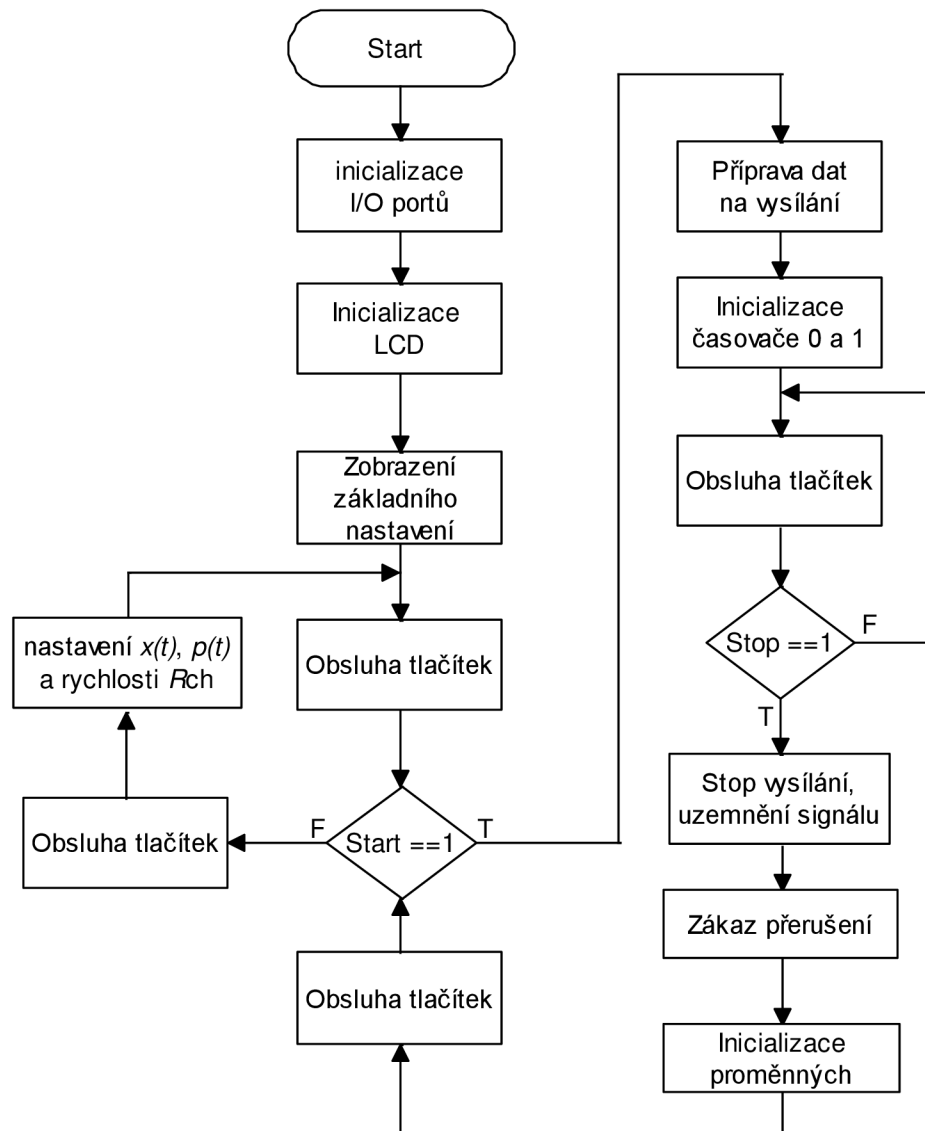
5.1 Návrh programu pro mikroprocesor vysílače

Mikroprocesor na vysílací straně plní hned několik úloh, které bylo třeba implementovat. Prvním požadavkem bylo umožnit nastavení 16bit datové posloupnosti, čipové rychlosti respektive rychlosti rozprostírací posloupnosti a volbu rozprostírací sekvence. K nastavení zmíněných parametrů je využito pěti tlačítek, jejichž akce je zobrazena pomocí LCD displeje. Po nastavení parametrů je pomocí spouštěcího tlačítka zahájeno vysílání. Mikroprocesor vysílá na svém portu PORTA datovou sekvenci $x(t)$ s rychlostí 1 kbit/s, rozprostírací posloupnost $p(t)$ a rozprostřený signál $m(t)$ s nastavenou rychlostí R_{ch} . Program obsahuje tedy i generátory daných sekvencí. Pro datovou sekvenci je použit lineární posuvný registr a pro rozprostírací sekvenci je použito pět lineárních posuvných registrů se zpětnými vazbami.

Na obr. 5.1 je znázorněn vývojový diagram, který bude následně popsán. Po připojení přípravku k elektrické energii jsou v mikroprocesoru spuštěny algoritmy pro inicializaci vstupních a výstupních pinů, komunikace s LCD displejem a důležitých globálních proměnných. Po této inicializaci je načten a na LCD zobrazen defaultní profil obsahující datovou sekvenci, čipovou rychlost a rozprostírací sekvenci.

V následujícím kroku je pomocí ovládacího panelu umožněno spuštění vysílání nebo editace zmíněných parametrů. Po stisku spouštěcího tlačítka je program přeměrován do vysílací smyčky, kde se nejdříve, před zahájením vysílání, zpracuje nastavená datová sekvence do jednoho 16bit slova a následně je spuštěn časovač 0 a časovač 1. Popis těchto časovačů je přehledně zobrazen v datasheetu mikroprocesoru[11]. Samotné vysílání je pak realizováno při příchodu přerušení od časovačů. Ve vysílací smyčce se dále nachází procedura pro vypnutí vysílání.

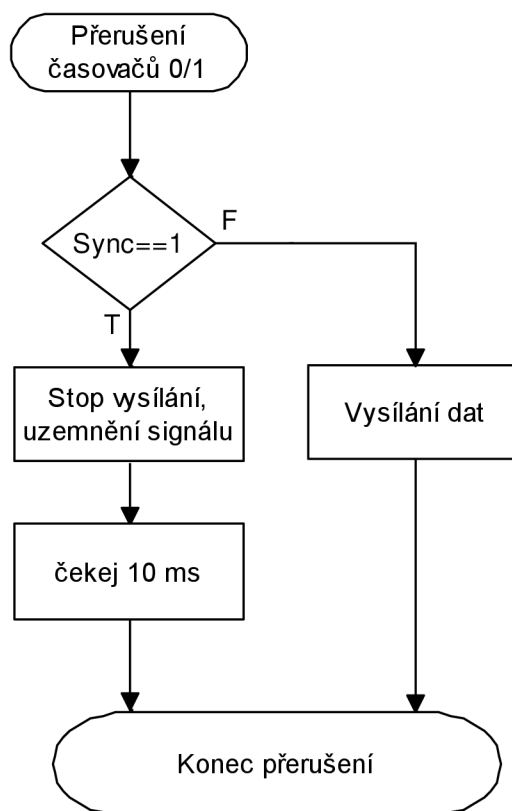
Po opětovném stisku spouštěcího tlačítka je tak možné vysílání zastavit. Program následně na tuto skutečnost reaguje zakázáním přerušování respektive časovače jsou vypnuty a jsou inicializovány kritické proměnné pro opětovný start vysílače. Program se v tomto bodě vrací do místa před prvním spuštěním.



Obr. 5.1 Vývojový diagram vysílače algoritmu

Pro smyčku přerušování od časovačů byl vytvořen další vývojový diagram obr. 5.2, kterým je popsán proces obsluhy. Ve vysílači jsou použity časovače 0 a 1. Oba časovače fungují dle následujícího diagramu. Časovač 0 je 8bit a jeho přetečení je nastaveno na 1 ms, slouží pro vysílání datové sekvence a ke stanovení synchronizační pauzy. Časovač 1 je 16bit a jeho přetečení je závislé od nastavené přenosové rychlosti. Časovač 1 umožňuje vysílání s čipovou rychlostí tudíž je při přerušování vysílána rozprostírací sekvence a rozprostřený signál. V každém přerušování se nejdříve kontroluje, zda se může vysílat. V případě, že je splněna podmínka pro synchronizační pauzu, je vysílání přerušeno a je aktivován uzemňovací obvod. Synchronizační pauza je nastavena na 10 ms a je volána po odvysílání 32 bitů. Po této pauze dojde k porušení

podmínky a v dalším přerušení se pokračuje opět ve vysílání.

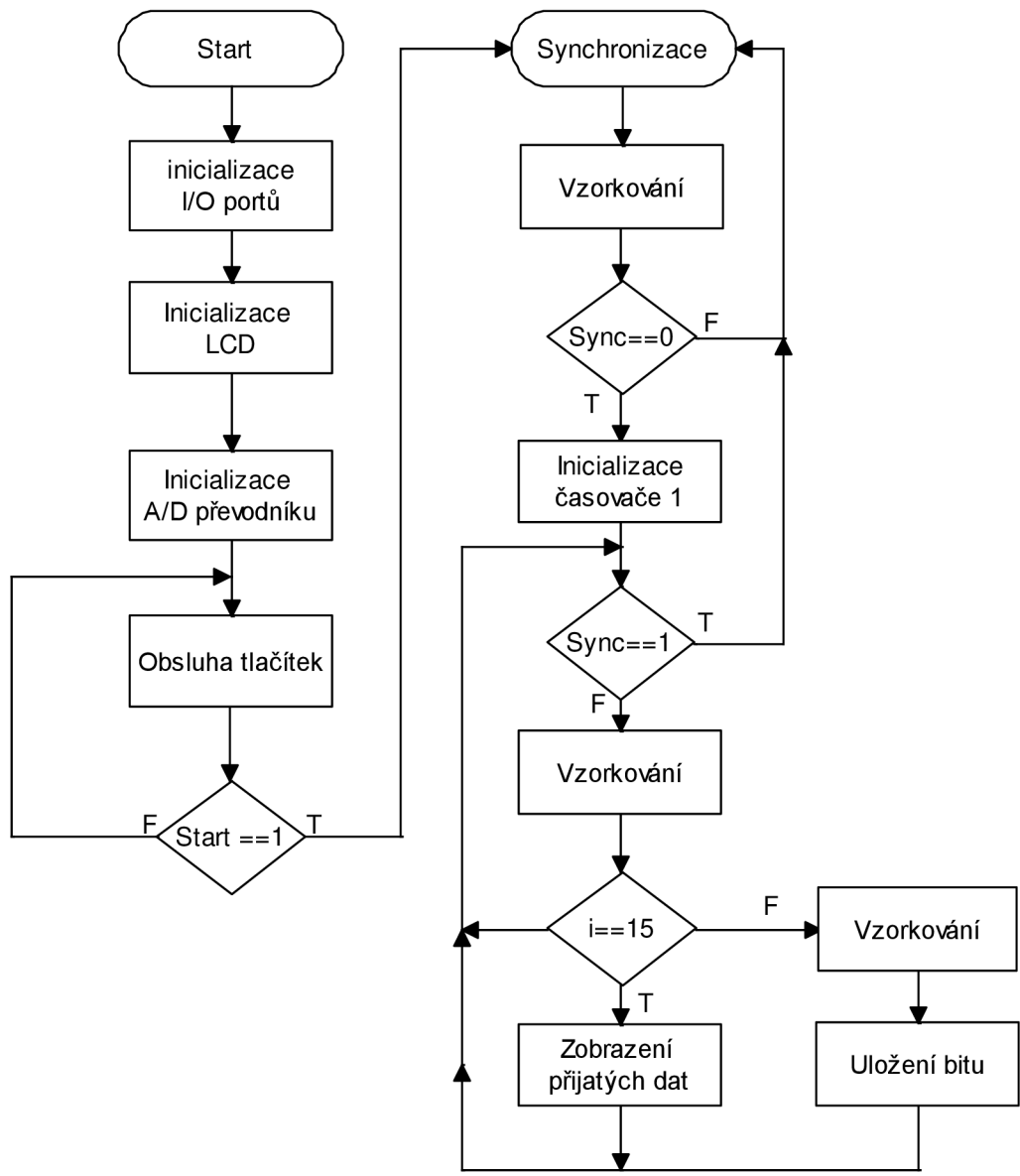


Obr. 5.2 Vývojový diagram smyčky přerušení

5.2 Návrh programu pro mikroprocesor přijímače

V přípravku přijímače se nachází druhý mikroprocesor, jehož hlavní úlohou je vyhodnocování přijatého signálu, který je v analogové části přípravku nejdříve předzpracován a následně je přiveden na jeden vstup integrovaného A/D převodníku daného mikroprocesoru. Na obr. 5.3 je znázorněn vývojový diagram programu pro tento mikroprocesor.

Algoritmus mikroprocesoru po startu nejdříve podobně jako ve vysílači provede inicializaci vstupních a výstupních portů, LCD displeje a především A/D převodníku. Po této inicializaci je zobrazena úvodní obrazovka a program čeká na spuštění přijímače stiskem tlačítka. Po stisku tlačítka, přejde program do synchronizační smyčky. V této smyčce je signál vzorkován a jednotlivé vzorky jsou vyhodnocovány. Je-li detekována relativní nula, tedy stav kdy nepřichází žádná data, program zůstává v této smyčce. Pokud však vysílač začne vysílat, signál se posune z relativní nuly do logické 1 nebo 0, a ihned je spuštěn časovač 1, jehož úkolem je zajistit vzorkování přichozích bitů přesně v jejich polovině. Každý takto vzorkovaný bit je uložen do registru a po přijetí 16 informačních bitů, je přijatý výsledek zobrazen na LCD displeji. Následně je očekávána synchronizační pauza. Pokud je A/D převodníkem zjištěna opět úroveň relativní nuly, program je navrácen do stavu synchronizace.



Obr. 5.3 Vývojový diagram programu pro přípravu přijímače

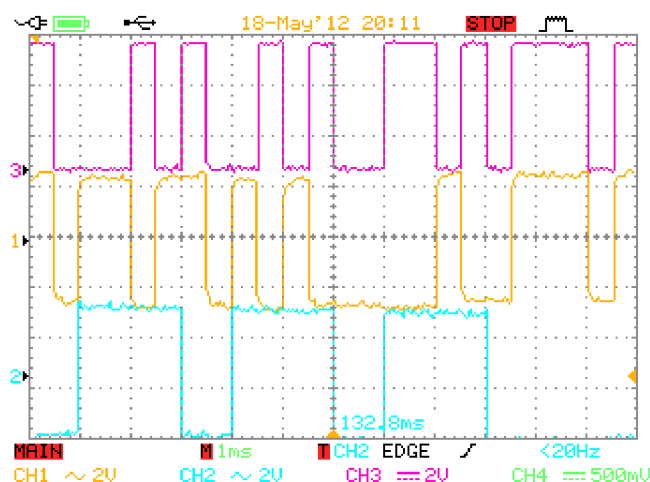
6 MĚŘENÍ NA KOMUNIKAČNÍM SYSTÉMU DS-SS

Kapitola měření, se zabývá vlastním testováním komunikačního systému. V této kapitole bude provedeno zkušební vysílání nastavené datové sekvence a budou sledovány jednotlivé průběhy signálu v celém systému. Měření proběhlo ve školní laboratoři, kde bylo dostupné symetrické napájení ± 12 V, multimetry pro měření napětových úrovní a především čtyřkanálový osciloskop.

6.1 Měření na straně vysílače

Po zapnutí přípravku a spuštění vysílače jsou pozorovány již několikrát zmíněné parametry (datová sekvence $x(t)$, rozprostírací posloupnost $p(t)$, rozprostřený signál $m(t)$, BPSK modulovaný rozprostřený signál $s(t)$, synchronizační signál vytvořený BPSK modulací rozprostírací posloupnosti $sync(t)$ a signál z oscilátoru $s_c(t)$).

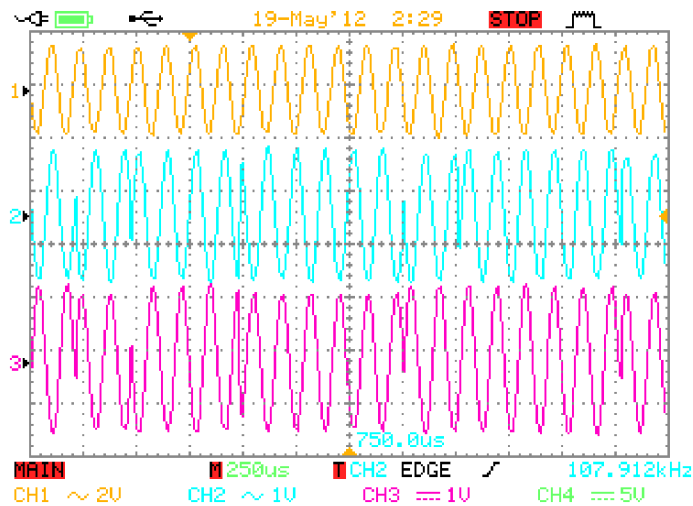
Na obr. 6.1 je možné vidět výstupní obdélníkové signály z výstupní brány mikroprocesoru respektive signály digitální části přípravku, kde spodní signál znázorňuje $x(t)$, prostřední $p(t)$ a horní signál je vysílaný rozprostřený signál $m(t)$. Ze zachyceného obrázku je také možné vidět nastavenou rychlost rozprostírací posloupnosti, která je v tomto případě rovna 4 kbit/s. Vysílání dat mikroprocesorem je postaveno na použití dvou časovačů, které dle měření vykazují velkou přesnost a dochází tak ke generování správných úrovní ve správný okamžik.



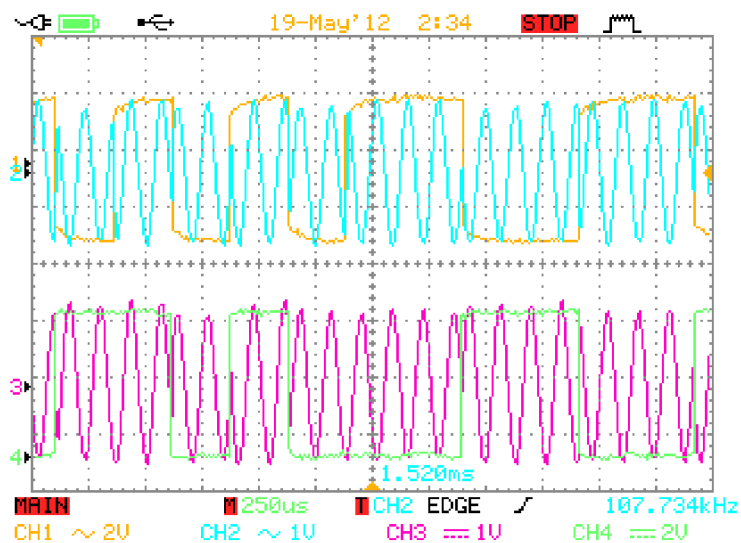
Obr. 6.1 Výstupní signály mikroprocesoru vysílače

Vysílací strana taktéž obsahuje velmi důležité analogové obvody, jejichž výstupy je možné sledovat na obr. 6.2 a 6.3. Prvním úkolem při ožívování přípravku vysílače bylo nutné pomocí trimru u oscilátoru vyladit zesílení daného operačního zesilovače tak aby byla splněna podmínka kmitání. Na obr. 6.2 je jako horní signál (žlutá barva) zobrazen právě signál ze zmíněného oscilátoru, který vytváří neořezanou nosnou vlnu

$s_c(t)$ o kmitočtu $f_c=107\text{kHz}$, která je stěžejní pro hlavní výstupní BPSK modulované signály $s(t)$ (prostřední signál) a $sync(t)$ (spodní signál). Vytvoření těchto BPSK modulovaných signálů je pak popsáno obr. 6.3, kde je možné pozorovat změnu fáze signálů $s(t)$ a $sync(t)$ na základě signálů $m(t)$ a $p(t)$.



Obr. 6.2 Výstupní analogové signály vysílače



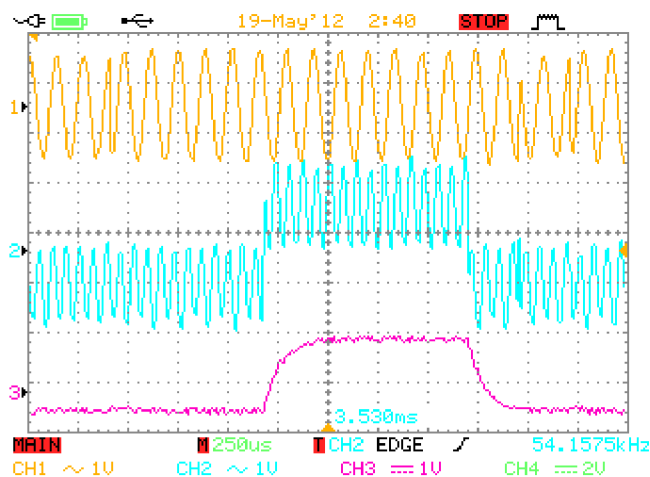
Obr. 6.3 BPSK modulované signály $p(t)$ a $m(t)$

6.2 Měření na straně přijímače

Pro prezentaci komunikačního systému DS-SS, je nutné také sledovat signály v přípravku přijímače. Zde jsou vyvedeny analogové signály $s'(t)$ –přijatý signál ze společného přenosového kanálu, $y(t)$ –přijatý signál po demodulaci a $x'(t)$ –dolní propustí filtrovaný příchozí signál.

Na obr. 6.4 jsou zachyceny výše zmíněné signály, kde žlutý průběh znázorňuje signál $s'(t)$, modrý průběh představuje $y(t)$ a fialový průběh je $x'(t)$.

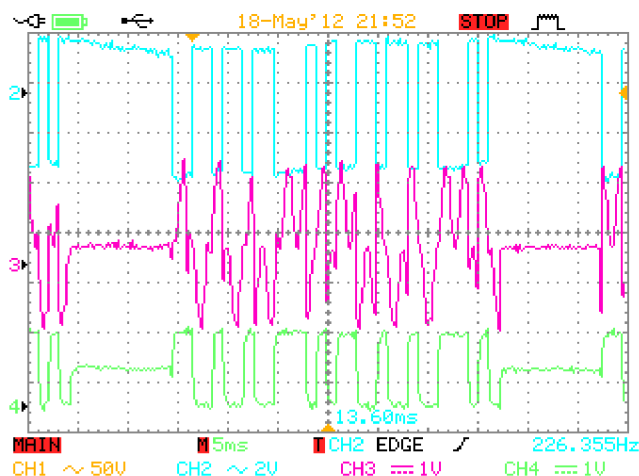
Signál za dolní propustí je pomocí principů popsaných výše, posunut ze záporných úrovní do rozsahu, který je schopen zpracovat A/D převodník mikroprocesoru. Při vyhodnocování napěťových úrovní mikroprocesor používá inverzní logiku, jelikož demodulovaný signál $x'(t)$ je oproti vysílané datové sekvenci $x(t)$ převrácen.



Obr. 6.4 Průběhy signálů v přijímači

6.3 Zajištění synchronizace

Pro zajištění synchronizace byly navrženy hardwarové i softwarové mechanismy. Na následujících zobrazeních je možné vidět jejich vliv. Určení počátku vysílací sekvence je určeno relativní nulovou úrovní, která je vyhodnocována mikroprocesorem v přijímači. Tato synchronizace však nebyla dostatečná, proto byla mezi datové rámce zařazena synchronizační pauza, po které dochází opět k synchronizaci vzorkovače v přijímači.



Obr. 6.5 Vliv synchronizačních mechanismů na přenášený signál

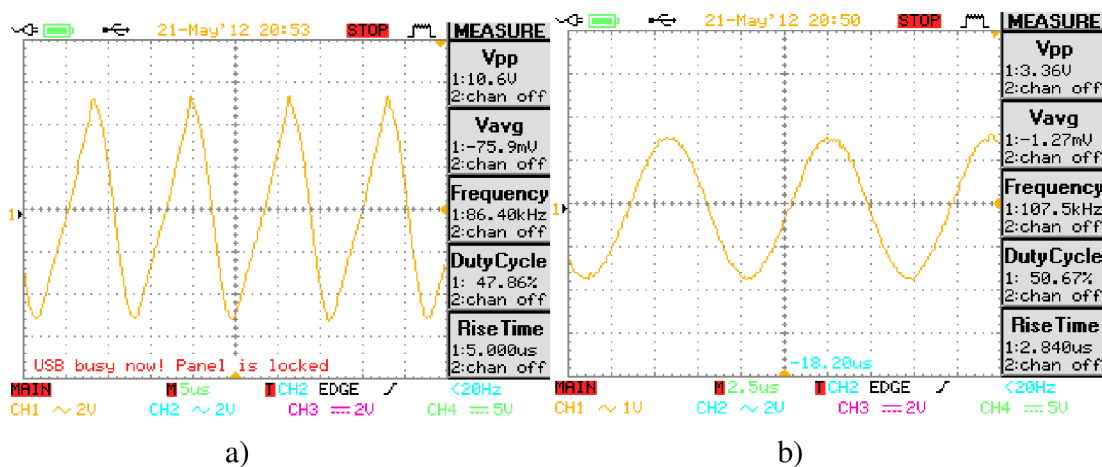
Obr. 6.5 názorně zobrazuje výše popsanou situaci, kde horní průběh představuje datovou sekvenci $x(t)$, prostřední průběh zobrazuje demodulovaný signál $y(t)$ a poslední představuje signál $x'(t)$. Z obrázku je patrné, že vyslané data o délce 32 bitů jsou odděleny zmíněnou synchronizační pauzou, kdy se signál nachází v nulové úrovni.

7 PROBLÉMY SPOJENÉ S REALIZACÍ KOMUNIKAČNÍHO SYSTÉMU

V této kapitole budou rozebrány dílčí problémy vzniklé při realizaci zařízení v softwarové i hardwarové části systému. Vzhledem k náročnosti celé konstrukce bylo zaznamenáno několik problémů při snaze provázat digitální a analogové obvody. Většina obvodů byla však nejdříve odladěna na kontaktním poli, ale i přes to se ve výsledné konstrukci objevili skryté problémy.

7.1 Zesílení u oscilátoru

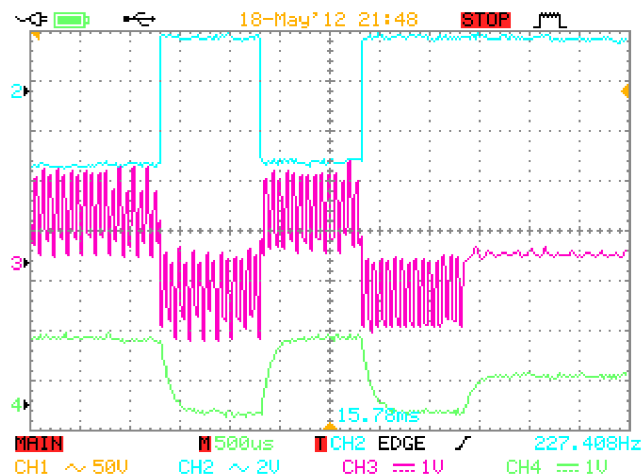
V původním návrhu tohoto oscilátoru bylo zesílení nastavováno zápornou zpětnou vazbou pomocí dvou odporů. Při tomto řešení se stávalo, že po určitém čase nebo při testování po několika dnech, se podmínka kmitání porušila a zesílení nebylo na kmitání dostatečné nebo bylo naopak příliš velké a docházelo k ořezávání nosné vlny. Řešením tohoto problému bylo zařazení proměnného odporu do větve záporné zpětné vazby, kterým se dá zesílení operačního zesilovače doladit do požadovaného stavu a při dalších testech zařízení již problémy ani nevznikaly.



Obr. 7.1 a) Ořezaný výstupní signál oscilátoru, b) správný výstupní signál oscilátoru

7.2 Obvod pro uzemnění pomocného signálu

Pro synchronizaci v přijímači, se využívá pomocný signál jak bylo popsáno v předchozích kapitolách. K synchronizaci dochází při uzemnění tohoto signálu. Prvním návrhem bylo využití pro spínání unipolárního tranzistoru MOS-FET, který by byl ovládán mikroprocesorem, avšak jeho použití nebylo dostatečné a vznikaly nežádoucí účinky. Proto bylo vymyšleno řešení s analogovým multiplexorem HCF4053BE, jež danou funkci splňuje dokonale. Uzemnění je také v tomto řešení řízeno mikroprocesorem. Na obr. 7.2 je možné pozorovat průběhy signálů v okamžiku uzemnění výstupního signálu $sync(t)$.



Obr. 7.2 Průběhy signálů po sepnutí/rozepnutí analogového multiplexeru

7.3 Ochranný výstupní obvod vysílače pro digitální signály

Při návrhu DPS přípravku vysílače došlo ke špatnému výběru pouzdra součástky, zajišťující ochranu výstupní brány mikrokontroléru. Tato skutečnost byla však naneštěstí zjištěna před samotným spuštěním zařízení a obvod byl zcela odpojen, jelikož vyrobenou desku již nebylo možno upravit. Prototyp vysílače má tedy své tři výstupy (signály $x(t)$, $p(t)$ a $m(t)$) nechráněné a při manipulaci se zařízením je nutno mít na paměti tuto skutečnost. DPS vysílače již byla opravena a je připravena pro další výrobu.

7.4 Problém se synchronizací vysílaných dat

V počátku vývoje programového vybavení mikroprocesoru bylo zjištěno pomocí osciloskopu, že vysílání datové a rozprostírací posloupnosti je vzájemně posunuto, kvůli této situaci, docházelo k nepřesnostem a výsledný rozprostřený signál nabýval jiných hodnot, než bylo očekáváno. Pomocí osciloskopu, byl problém ve zdrojovém kódu programu nalezen a odstraněn. Vysílaná data i rozprostírací posloupnost startují ve stejný okamžik viz obr. 6.1.

7.5 Problém se synchronizací v přijímači

V poslední fázi vývoje se vyskytl problém se synchronizací, když už byl správně detekován počátek komunikace, tak docházelo velmi brzy ke ztrátě synchronizace. Tento problém byl vyřešen zařazením synchronizačních pauz po 32 bitech datové sekvence a vhodným nastavením časovačů pro správně volený okamžik vzorkování.

8 VLASTNOSTI NAVRŽENÉHO SYSTÉMU

Na navrhovaný komunikační systém bylo kladeno několik požadavků popsaných v průběhu celé práce. V následujícím výčtu jsou uvedeny nejdůležitější reálné parametry navržených laboratorních přípravků.

- Napájení všech přípravků: ± 12 V
- Rozsah datové sekvence: 16 bitů
- Volba datové sekvence: 0000H-FFFFH
- Rozsah čipové rychlosti R_{CH} : 1-20 kbit/s
- Počet nastavitelných M-sekvencí: 5
- Kmitočet oscilátoru f_C : 107 kHz
- Amplituda nosné vlny: $s_C(t)$: 1,7 V
- Amplituda výstupního signálu $s(t)$ a $sync(t)$: 1,25 V
- Počet vstupů na společný přenosový kanál: 4
- Počet výstupů ze společného přenosového kanálu: 3
- Amplituda demodulovaného signálu $y(t)$: 2 V
- Amplituda filtrovaného signálu $x'(t)$: 1 V
- Rozsah napěťového děliče před A/D převodníkem: 0, $\frac{1}{2}$, $\frac{1}{4}$
- Maximální rozsah napětí na vstupu A/D převodníku: 0-5V

9 ZÁVĚR

Cílem této práce bylo vytvořit laboratorní přípravky schopné provozu, které budou vhodné pro prezentaci a testování funkce komunikačního systému DS-SS. V úvodu práce bylo nutné nejdříve probrat základní principy této techniky a poté práce směřovala k samotnému návrhu. Navrhovaný systém však nelze považovat za klasický DS-SS systém, který se například používá pro technologii GPS, ale jedná se o speciálně upravenou variantu tohoto systému, jehož přenos bude po metalickém vedení a přenosové rychlosti a nosný kmitočet jsou voleny tak, aby bylo možné názorně sledovat důležité průběhy signálů a přípravek tak umožnil studentům nahlédnout do nitra daného komunikačního systému.

Na základě teoretického návrhu byly zkonstruovány tři přípravky dle zadání (vysílač, přijímač a společný přenosový kanál). Popis vývoje jednotlivých částí je detailně popsán v příslušných kapitolách. Vývoj celého komunikačního systému nebyl jednoduchý, jelikož celý systém je velmi provázaný a bylo tak nutné zamyslet se a otestovat, před samotnou výrobou desek plošných spojů téměř celý komunikační systém. Navržené přípravky však byly přes všechny vzniklé problémy úspěšně zhotoveny a otestovány. Přípravky byly navrženy tak, aby bylo možné provozovat tři takovéto systémy na jednom společném přenosovém kanále, avšak pro dokonalou funkci a splnění tohoto požadavku by bylo vhodné mít k dispozici všechny tři vysílače, aby bylo možné zařízení dokonale vyladit.

Navržené přípravky však nejsou zcela dokonalé, jelikož programové vybavení v přijímači by bylo třeba ještě více doladit. Bohužel i přes několik desítek hodin strávených v laboratoři testováním a konstruováním přípravků, nebylo programové vybavení pro mikroprocesor přijímače dokonale vyladěno a ten tak dokáže z přijatých bitů detekovat pouze prvních 16 informačních bitů. Programy je nutné ladit do konečné podoby za pomoci laboratorního vybavení (osciloskop, zdroj symetrického napětí, multimetry) a je nutné mít zbylé části již hotové.

Celkový rozsah této práce přes svoji časovou a výrobní náročnost, měl přínos pro můj osobní rozvoj v oblasti návrhu a konstrukce elektronických zařízení. V průběhu návrhu komunikačního systému jsem se setkal se spoustou problémů, které byly později vyřešeny volbou alternativních řešení. Při praktickém návrhu jsem si také připomněl způsoby a zásady správného návrhu desek plošných spojů a také jsem si prohloubil své zkušenosti při programování mikroprocesorů. Po získání nových zkušeností díky této práci bych také v příští podobné práci volil postup konstrukce prototypu jinak, například by bylo vhodné vytvořit si více DPS, oddělit digitální obvody od analogových, což by dle mě zefektivnilo celý vývoj zařízení a při nalezení chyby by bylo snadnější dílčí DPS přepracovat.

LITERATURA

- [1] HAYKIN, S. *Digital communications*. New York, USA: John Wiley & Sons, Inc., 1988. 597 s. ISBN 0-471-62947-2.
- [2] DOBEŠ, J., ŽALUD, V. *Moderní radiotechnika*. Praha : BEN, 2006. 768 s. ISBN 80-7300-132-2.
- [3] *Spread Spectrum Communications: Fundamentals, Applications, and Products*. [online]. [cit. 25.10.2011]. Dostupné z URL: < <http://www.tutorialweb.com/spread-spectrum/>>.
- [4] *An Introduction to Direct-Sequence Spread-Spectrum Communications*. [online]. [cit. 26.10.2011]. Dostupné z URL: < <http://www.cs.clemson.edu/~westall/851/spread-spectrum.pdf>>.
- [5] SCHWARTZ, S. *Frequency Hopping Spread Spectrum (FHSS) vs. Direct Sequence Spread Spectrum (DSSS) in Broadband Wireless Access (BWA) and Wireless LAN (WLAN)*. [online]. [cit. 25. 10. 2011]. Dostupné z URL: < http://sorin-schwartz.com/white_papers/fhvsds.pdf>.
- [6] *Učebnice Teorie Rádiové Komunikace*. [online]. [cit 26.10.2011]. Dostupné z URL: <http://www.urel.feec.vutbr.cz/MTRK/?Teorie_informace>.
- [7] DERJÁN O. *Simulácia vybraných prvkov prenosového systému s rozprestretým spektrom: súbor prípadových štúdií*. FEI TU v Košicích, Katedra elektroniky a multimediálných telekomunikáci, 2004. 81s. Vedoucí diplomové práce doc. Ing. Dušan Kocur, CSc.
- [8] LEJSKOVÁ, A. *Modulátor s rozprostřeným spektrem*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2011. 39 s., 2 příl. Vedoucí diplomové práce doc. Ing. Roman Maršálek, Ph.D.
- [9] MARŠÁLEK, R. *Teorie radiové komunikace*. Elektronické skriptum. Brno: FEKT VUT v Brně, 2005.
- [10] *Kasami code*. [online]. [cit 15.11.20011]. Dostupné z URL: <http://en.wikipedia.org/wiki/Kasami_code>.
- [11] ATMEL: 8-Bit AVR Microcontoller with 16K Bytes In-System Programmable Flash – ATmega16 [katalogový list]. Rev. 2466T–AVR–07/10
- [12] Datasheet *LCD displej MC1602E-SYL/H*. [online]. [cit. 2.12.2011]. Dostupný z URL: <http://www.gme.cz/_dokumentace/dokumenty/513/513-109/dsh.513-109.1.pdf>.
- [13] DUFFEK, L. *Modulátor QAM*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2008. 72 s. Vedoucí diplomové práce Ing. Radim Číž.
- [14] RONEŠOVÁ, A. *Oscilátor s Wienovým článkem*. [online]. [cit 10.12.2011]. Dostupné z URL: <http://home.zcu.cz/~ronesova/index.php?menuitem=aes_mw#g#Schema>.
- [15] TEXAS INSTRUMENTS. *Wide bandwidth precision analog multiplier*. [katalogový list]. 2004, REV A

SEZNAM SYMBOLŮ, VELIČIN A ZKRATEK

A	Zesílení	
B_0	Šířka pásma	
f_B	Bitová rychlost datové sekvence	
f_C	Kmitočet nosné vlny	
f_{HN}	Kmitočet na výstupu kmitočtového syntezátoru	
f_{CH}	Bitová rychlost rozprostírací posloupnosti	
f_0	Mezní kmitočet	
L_B	Činitel rozšíření kmitočtového pásma	
$m(t)$	Rozprostřený signál	
N	Perioda	
$p(t)$	Rozprostírací signál	
P	Spektrální výkonová hustota	
R_B	Bitová rychlost datové sekvence v kbit/s	
R_{CH}	Bitová (čipová) rychlost rozprostírací sekvence v kbit/s	
$s(t)$	BPSK modulovaný signál na výstupu vysílače	
$s'(t)$	BPSK modulovaný signál na vstupu přijímače	
$s_C(t)$	Nosná vlna o kmitočtu f_C	
SF	Činitel rozprostření signálu	
$sync(t)$	Pomocný signál pro demodulaci a synchronizaci systému	
t	Čas	
$x(t)$	Signál reprezentující datovou posloupnost	
$x'(t)$	Signál v přijímači po filtraci DP	
$y(t)$	Demodulovaný signál	
A/D	Analog to Digital Convertor	analogově digitální převodník
BER	Bit Error Rate	bitová chybovost
BPSK	Binary-Phase Shift Keying	binární fázové klíčování
DPS		deska plošných spojů
CDMA	Code division multiple access	kódový multiplex
DS-SS	Direct Sequence Spread Spectrum	přímé rozprostření spektra signálu
FH-SS	Frequency Hopping Spread Spectrum	rozprostření spektra kmitočtovým skákáním
FSK	Frequency-Shift Keying	kmitočtové klíčování
ISP	In System Programming	programování v aplikaci
LFSR	Linear Feedback Shift Register	lineární posuvný registr se zpětnou vazbou

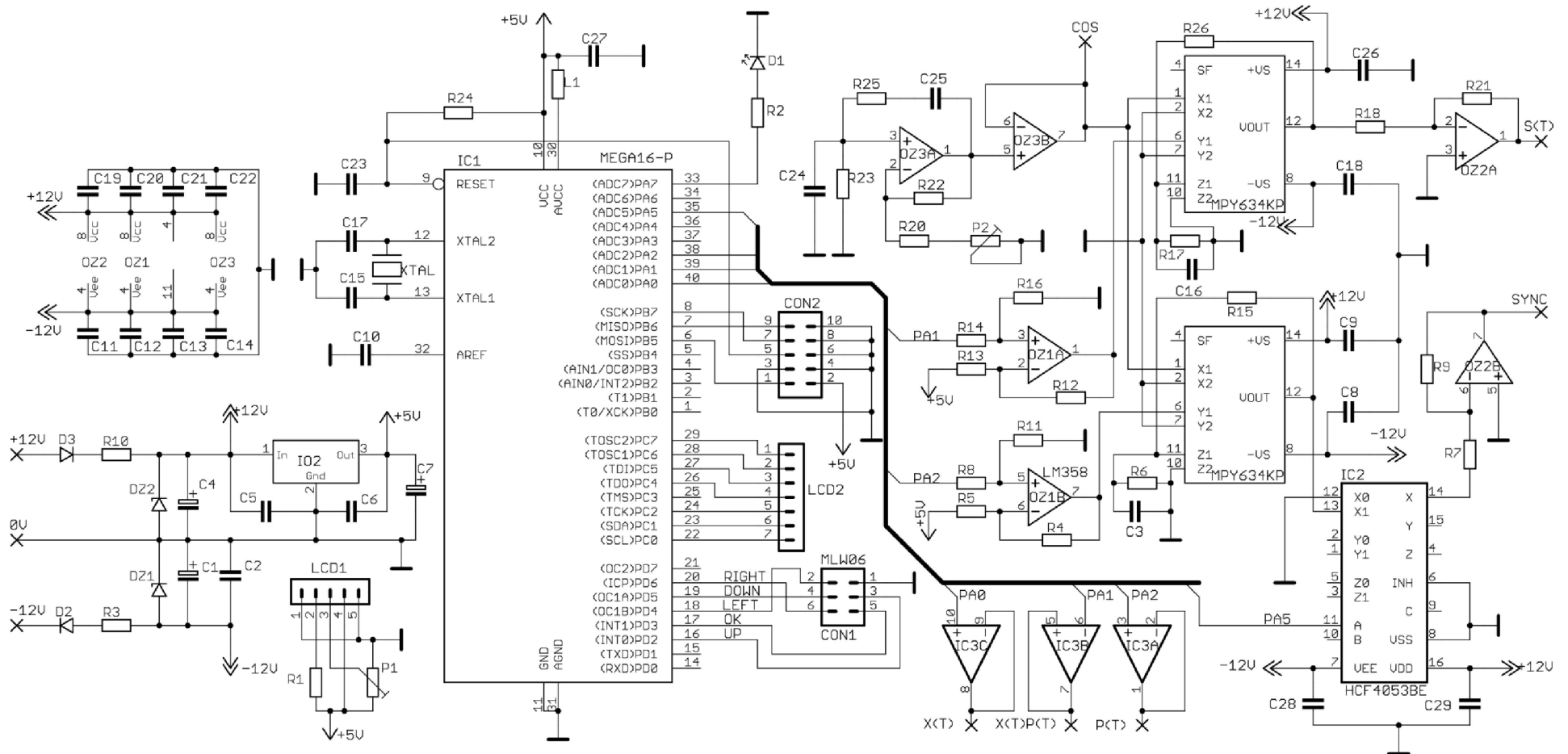
MSK	Minimum-shift keying	klíčování s minimálním zdvihem
MCU	Microcontroller Unit	mikrokontrolér
OFDM	Orthogonal Frequency Division Multiplexing	ortogonální multiplex s kmitočtovým dělením
OZ		operační zesilovač
PN		pseudonáhodný
PNP		pseudonáhodná posloupnost
PSK	Phase Shift Keying	fázové klíčování
QPSK	Quadrature Phase Shift Keying	kvadrturní fázové klíčování
VF		vysokofrekvenční

SEZNAM PŘÍLOH

A	Návrh vysílače	51
A.1	Obvodové zapojení vysílače	51
A.2	Seznam součástí pro přípravek vysílače	52
B	Návrh přenosového kanálu	54
B.1	Obvodové zapojení společného přenosového kanálu.....	54
B.2	Seznam součástí pro přípravek společného přenosového kanálu.....	54
C	Návrh přijímače	55
C.1	Obvodové zapojení přijímače	55
C.2	Seznam součástí přípravku přijímače	56
D	Obsah přiloženého CD-ROMU	57

A NÁVRH VYSÍLAČE

A.1 Obvodové zapojení vysílače



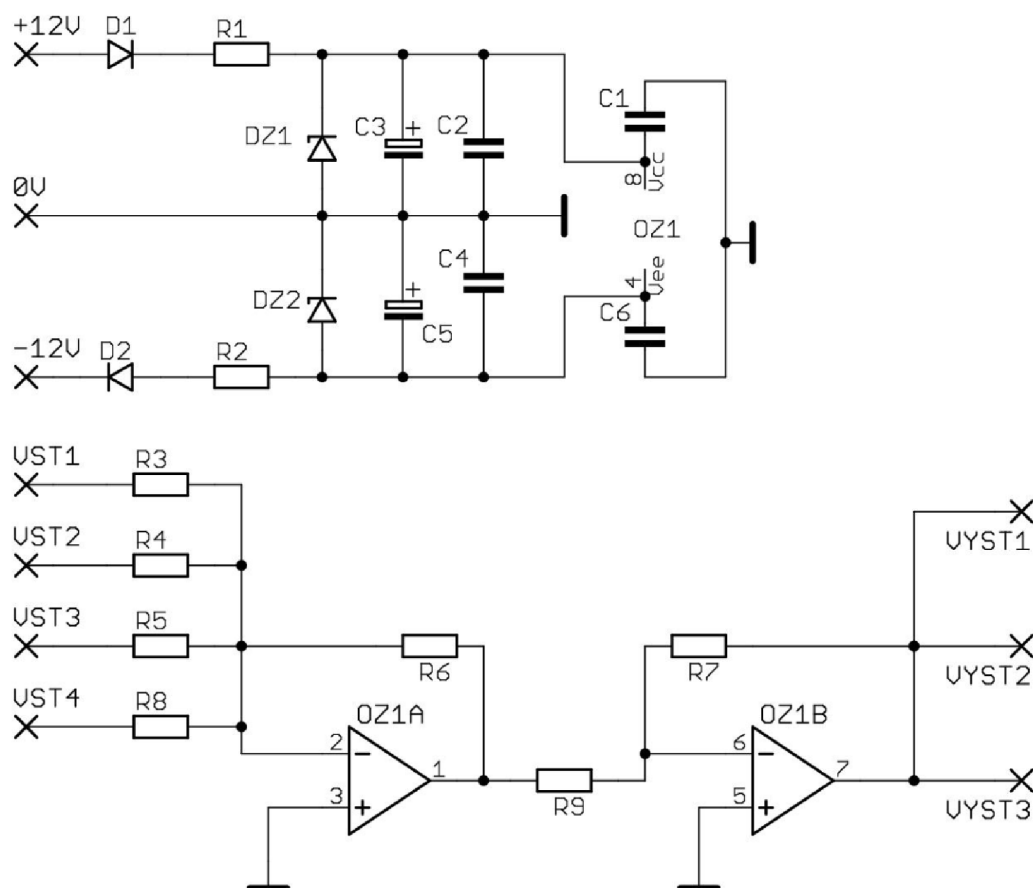
A.2 Seznam součástek pro přípravek vysílače

označení	hodnota	pouzdro	popis
C1, C4	1u/25V	Radiální typ	Elektrolytický kondenzátor
C2, C5, C6	100n	Radiální typ	Keramický kondenzátor
C3	100n	SMD1206	Keramický kondenzátor
C7	470u/6,3V	Radiální typ	Elektrolytický kondenzátor
C8-C14	100n	Radiální typ	Keramický kondenzátor
C15, C17	22p	Radiální typ	Keramický kondenzátor
C16,C19,C20	100n	SMD1206	Keramický kondenzátor
C18,C21,C22	100n	Radiální typ	Keramický kondenzátor
C23	330n	SMD1206	Keramický kondenzátor
C24,C25	100p	Radiální typ	Keramický kondenzátor
C26-C28	100n	Radiální typ	Keramický kondenzátor
C29	100n	SMD1206	Keramický kondenzátor
CON1	-	MLW06G	Konektor ovládacího panelu
CON2	-	MLW10G	Konektor pro ISP
D1	-	-	Červená LED dioda
D2, D3	-	D041	Usměrňovací dioda 1N4007
DZ1, DZ2	-	D015	Transil unipolární BZW06-13
IC1	-	PDIP	Mikroprocesor ATMEGA16-16PU
IC2	-	DIL16	Analogový multiplexer HCF4053BE
IC3	-	DIL14	TL064CN - 4x Operační zesilovač
IO2	-	TO220	Stabilizátor na +5V - 7805S
L1	10u/10V	Axiální typ EC36	Indukčnost
LCD1	-	-	Oboustranný kolík S1G5
LCD2	-	-	Oboustranný kolík S1G7
MPY1,MPY2		DIL14	Kvadrurní analogový násobič MPY634KP
OZ1-OZ3		DIL8	TL062 -2x Operační zesilovač
P1	10k	PT10	PT10VK010 -trimr ležatý
P2	5k0	PT10	PT10VK005 -trimr ležatý
R1	10R	0,6W-0207	Rezistor
R2	560R	0,6W-0207	Rezistor
R3, R10	10R/2W	2W/0411	Rezistor
R4, R12	1k1	SMD1206	Rezistor
R5, R13	5k1	0,6W-0207	Rezistor
R6, R17	10k	SMD1206	Rezistor
R7, R18	20k	0,6W-0207	Rezistor
R8, R14	2k0	0,6W-0207	Rezistor
R9, R21	5k1	SMD1206	Rezistor
R11, R16	1k1	0,6W-0207	Rezistor
R15, R26	91k	SMD1206	Rezistor

označení	hodnota	pouzdro	Popis
R20	5k6	0,6W-0207	Rezistor
R22	15k	0,6W-0207	Rezistor
R24	1k0	0,6W-0206	Rezistor
R23, R25	6k2	0,6W-0207	Rezistor
R26	1k0	SMD1206	Rezistor
XTAL	16MHz	HC49U	Krystal

B NÁVRH PŘENOSOVÉHO KANÁLU

B.1 Obvodové zapojení společného přenosového kanálu

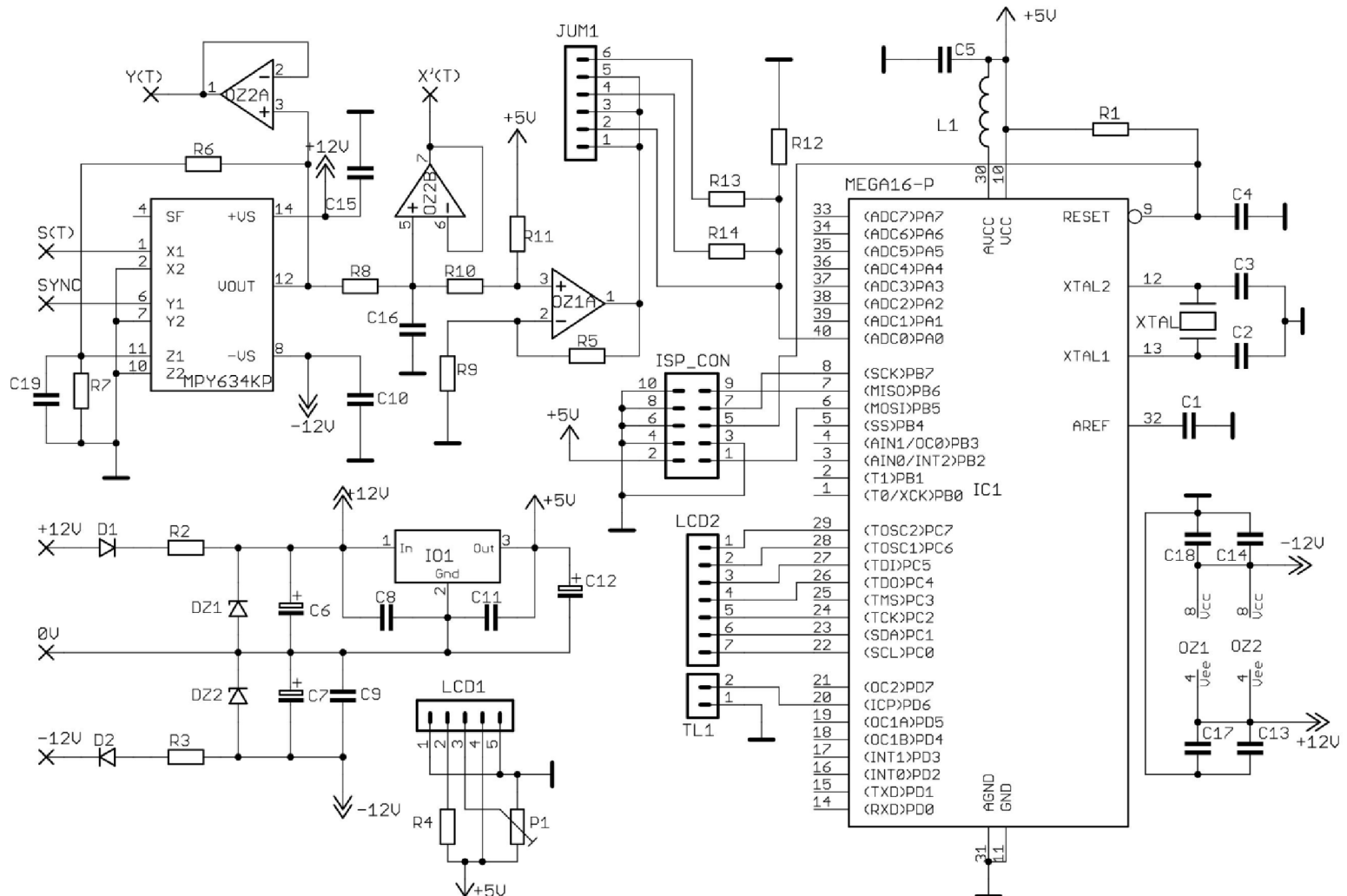


B.2 Seznam součástek pro přípravu společného přenosového kanálu

Označení	hodnota	pouzdro	popis
C1, C2, C4, C6	100n	Axiální typ	Keramický kondenzátor s drátovými vývody
C3, C5	1u/25V	Axiální typ	Elektrolytický kondenzátor
D1, D2	-	DO41	Usměrňovací dioda 1N4007
DZ1, DZ2	-	DO15	Transil unipolární BZW06-13
R1, R2	10R/2W	0411	Rezistor
R7-R9	10k	0,6W-0207	Rezistor
OZ1	-	DIL8	TL062 - 2x Operační zesilovač

C NÁVRH PŘIJÍMAČE

C.1 Obvodové zapojení přijímače



C.2 Seznam součástek přípravku přijímače

označení	hodnota	pouzdro	Popis
C1	100n	Axiální typ	Keramický kondenzátor
C2-C3	22p	Axiální typ	Keramický kondenzátor
C4	330n	Axiální typ	Keramický kondenzátor
C5	100n	Axiální typ	Keramický kondenzátor
C6, C7	1u/25V	Axiální typ	Elektrolytický kondenzátor
C8-C11	100n	Axiální typ	Keramický kondenzátor
C12	470u/6,3V	Axiální typ	Elektrolytický kondenzátor
C13-C18	100n	Axiální typ	Keramický kondenzátor
C19	220p	SMD1206	Keramický kondenzátor
CON1	-	MLW10G	Konektor pro ISP
D1, D2	-	D041	Usměrňovací dioda 1N4007
DZ1, DZ2	-	D015	Transil unipolární BZW06-13
IC1	-	PDIP	Mikroprocesor ATMEGA16-16PU
IO1	-	TO220	Stabilizátor na +5V - 7805S
JUM1	-	-	Oboustranný kolík S1G6
JUM2	-	-	Oboustranný kolík S1G2
LCD1	-	-	Oboustranný kolík S1G5
LCD2	-	-	Oboustranný kolík S1G7
MPY3	-	DIL14	Kvadraturní analogový násobič MPY634KP
OZ1, OZ2	-	DIL8	TL062 - 2x Operační zesilovač
P1	10k	PT10	PT10VK010 -trimr ležatý
R1	1k0	SMD1206	Rezistor
R2, R3	10R/2W	0411	Rezistor
R4	10R	0,6W-0207	Rezistor
R5	3k9	0,6W-0207	Rezistor
R6	91k	SMD1206	Rezistor
R7	10k	SMD1206	Rezistor
R8	10k	0,6W-0207	Rezistor
R9, R10	2k0	0,6W-0207	Rezistor
R11	10k	0,6W-0207	Rezistor
R12, R13	5k1	0,6W-0207	Rezistor
R14	15k	0,6W-0207	Rezistor
XTAL	16MHz	HC49U	Krystal

D OBSAH PŘILOŽENÉHO CD-ROMU

- Elektronická verze diplomové práce
- Výkresy všech DPS ve formátu pro návrhový program Eagle
- Zdrojové kódy pro oba mikroprocesory
- Schémata a osazovací plány jednotlivých DPS