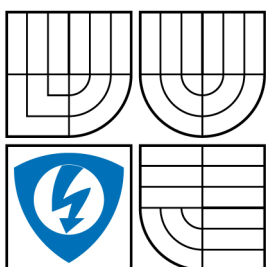


**VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ**  
BRNO UNIVERSITY OF TECHNOLOGY



**FAKULTA ELEKTROTECHNIKY A  
KOMUNIKAČNÍCH TECHNOLOGIÍ  
ÚSTAV MIKROELEKTRONIKY**

**FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION  
DEPARTMENT OF MICROELECTRONICS**

**ZESILOVAČ CFA**  
CURRENT FEEDBACK AMPLIFIER

**BAKALÁŘSKÁ PRÁCE**  
BACHELOR'S THESIS

**AUTOR PRÁCE**  
AUTHOR

**RADIM KŠICA**

**VEDOUCÍ PRÁCE**  
SUPERVISOR

**ING. JIŘÍ STEHLÍK**

BRNO 2008

# LICENČNÍ SMLOUVA POSKYTOVANÁ K VÝKONU PRÁVA UŽÍT ŠKOLNÍ DÍLO

uzavřená mezi smluvními stranami:

## 1. Pan/paní

Jméno a příjmení: Radim Kšica

Bytem: Sadová 501, 66482, Říčany

Narozen/a (datum a místo): 17.3.1984, Ivančice

(dále jen „autor“)

a

## 2. Vysoké učení technické v Brně

Fakulta elektrotechniky a komunikačních technologií

se sídlem Údolní 244/53, 602 00, Brno

jejímž jménem jedná na základě písemného pověření děkanem fakulty:

.....

(dále jen „nabyvatel“)

## Čl. 1 Specifikace školního díla

1. Předmětem této smlouvy je vysokoškolská kvalifikační práce (VŠKP):

- disertační práce
- diplomová práce
- bakalářská práce
- jiná práce, jejíž druh je specifikován jako

.....

(dále jen VŠKP nebo dílo)

Název VŠKP: ZESILOVAČ CFA

Vedoucí/ školitel VŠKP: Ing. Jiří Stehlík

Ústav: Ústav Mikroelektroniky

Datum obhajoby VŠKP: 12.6.2008

VŠKP odevzdal autor nabyvateli v\*:

- tištěné formě      2      počet exemplářů .....2.....
- elektronické formě      2      počet exemplářů .....2.....

---

\* hodící se zaškrtněte

2. Autor prohlašuje, že vytvořil samostatnou vlastní tvůrčí činností dílo shora popsané a specifikované. Autor dále prohlašuje, že při zpracovávání díla se sám nedostal do rozporu s autorským zákonem a předpisy souvisejícími a že je dílo dílem původním.
3. Dílo je chráněno jako dílo dle autorského zákona v platném znění.
4. Autor potvrzuje, že listinná a elektronická verze díla je identická.

## **Článek 2**

### **Udělení licenčního oprávnění**

1. Autor touto smlouvou poskytuje nabyvateli oprávnění (licenci) k výkonu práva uvedené dílo nevýdělečně užít, archivovat a zpřístupnit ke studijním, výukovým a výzkumným účelům včetně pořizování výpisů, opisů a rozmnoženin.
2. Licence je poskytována celosvětově, pro celou dobu trvání autorských a majetkových práv k dílu.
3. Autor souhlasí se zveřejněním díla v databázi přístupné v mezinárodní síti
  - ihned po uzavření této smlouvy
  - 1 rok po uzavření této smlouvy
  - 3 roky po uzavření této smlouvy
  - 5 let po uzavření této smlouvy
  - 10 let po uzavření této smlouvy(z důvodu utajení v něm obsažených informací)
4. Nevýdělečné zveřejňování díla nabyvatelem v souladu s ustanovením § 47b zákona č. 111/ 1998 Sb., v platném znění, nevyžaduje licenci a nabyvatel je k němu povinen a oprávněn ze zákona.

## **Článek 3**

### **Závěrečná ustanovení**

1. Smlouva je sepsána ve třech vyhotoveních s platností originálu, přičemž po jednom vyhotovení obdrží autor a nabyvatel, další vyhotovení je vloženo do VŠKP.
2. Vztahy mezi smluvními stranami vzniklé a neupravené touto smlouvou se řídí autorským zákonem, občanským zákoníkem, vysokoškolským zákonem, zákonem o archivnictví, v platném znění a popř. dalšími právními předpisy.
3. Licenční smlouva byla uzavřena na základě svobodné a pravé vůle smluvních stran, s plným porozuměním jejímu textu i důsledkům, nikoliv v tísní a za nápadně nevýhodných podmínek.
4. Licenční smlouva nabývá platnosti a účinnosti dnem jejího podpisu oběma smluvními stranami.

V Brně dne: .....

.....  
Nabyvatel

.....  
Autor

## Abstrakt:

Předkládaná práce se zabývá, návrhem a simulacemi operačního zesilovače s proudovou zpětnou vazbou. Základním zaměřením práce je navržení jednoduchého zapojení, realizujícího svou funkcí jednoduchý, operační zesilovač s proudovou zpětnou vazbou, v *CMOS* technologii *AMIS 0,7 μm*. Druhým bodem této práce je vytvoření jednoduchého katalogového listu.

## Abstract:

This work deals with design and simulations of current feedback amplifiers. The main goal of this work is design simple current feedback amplifier, in *CMOS* technology *AMIS 0,7 μm*. Second goal is create corresponding datasheet.

## Klíčová slova:

Operační zesilovač s proudovou zpětnou vazbou, *CMOS* technologie, proudová zrcadla, tranzistory *NMOS* a *PMOS*, proudový konvektor, simulace.

## Keywords:

Current feedback operation amplifier, *CMOS* technology, current mirrors, transistors *NMOS* and *PMOS*, current conveyor, simulations.

## Bibliografická citace díla:

KŠICA, R. *Zesilovač CFA*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2008. 56 s. Vedoucí bakalářské práce Ing. Jiří Stehlík.

## Prohlášení autora o původnosti díla:

Prohlašuji, že jsem tuto vysokoškolskou kvalifikační práci vypracoval samostatně pod vedením vedoucího diplomové práce, s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury. Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této diplomové práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení § 152 trestního zákona č. 140/1961 Sb.

V Brně dne 30.5.2008

.....

## Poděkování:

Děkuji vedoucímu bakalářské práce Ing. Jiřímu Stehlíkovi za metodické a cíleně orientované vedení při plnění úkolů realizovaných v bakalářské práci. Dále děkuji Ing. Danielu Bečváři, Ph.D za rady, poskytnuté v souvislosti s řešením této práce.

# OBSAH

<b>1 Úvod do problematiky .....</b>	<b>9</b>
1.1 Charakteristické vlastnosti operačních zesilovačů .....	10
<b>2 Přehled současného stavu .....</b>	<b>11</b>
2.1 CMOS technologie .....	11
2.2 Proudová zrcadla .....	13
2.2.1 MOST zrcadla .....	13
2.2.2 Kaskodové zapojení MOS tranzistorů .....	15
2.3 Proudové konvejory .....	17
2.3.1 Proudový konvektor první generace CCI .....	18
2.3.2 Proudový konvektor první generace CCI v CMOS technologie .....	19
2.3.3 Proudové konvejory druhé generace CCII .....	20
2.3.4 Proudový konvektor v bipolární technologii CCII .....	23
2.4 Popis OZ CFA .....	25
2.5 Vnitřní struktura OZ CFA .....	27
2.6 Volba zpětnovazebního rezistoru $R_F$ .....	28
<b>3 Cíle práce a vypracování .....</b>	<b>29</b>
3.1 Volba zapojení .....	29
3.2 Volba technologie .....	30
3.3 Vliv parametrů délky kanálu $L$ , napětí $V_{GS}-V_{TH}$ a proudu $I_{BIAS}$ na činnost zesilovače .....	32

3.3.1	Vliv délky kanálu $L$ na činnost zesilovače.....	33
3.3.2	Vliv hodnoty napětí $V_{GS}-V_{TH}$ na činnost zesilovače.....	34
3.3.3	Vliv proudu $I_{bias}$ na činnost zesilovače .....	35
3.3.4	Zhodnocení vlivu parametrů .....	36
3.4	Návrh zesilovače do katalogového listu.....	36
3.5	Simulace obvodu .....	39
3.6	Volba rezistoru $R_F$ .....	44
3.7	Katalogový list zesilovače .....	45
<b>4</b>	<b>Závěr .....</b>	<b>46</b>
<b>5</b>	<b>Přílohy .....</b>	<b>47</b>
5.1	Netlist zesilovače .....	47
5.2	Pspice model tranzistoru $NMOS$ .....	48
5.3	Charakteristiky $NMOS$ tranzistoru .....	49
5.4	Pspice model tranzistoru $PMOS$ .....	50
5.5	Charakteristiky $PMOS$ tranzistoru.....	51
5.6	Seznam simulací .....	52
5.7	Vliv parametru délky kanálu $L$ na činnost zesilovače.....	53
5.8	Vliv parametru $V_{GS} - V_{TH}$ na činnost zesilovače .....	54
<b>6</b>	<b>Seznam použité literatury .....</b>	<b>56</b>

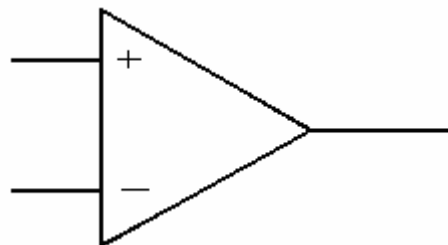
# 1 ÚVOD DO PROBLEMATIKY

Operační zesilovač jehož schématická značka je na obr.1 byl zkonstruován k tomu, aby v analogových počítačích prováděl analogové operace. Patřilo mezi ně sčítání, odečítání, násobení atd.. Odtud také pochází jeho název, protože sloužil k provádění matematických operací. Struktura prvních *OZ* byla složena z elektronek, což mělo za následek, že výsledné zařízení mělo velké rozměry a hmotnost. Postupným vývojem se elektronky zaměnily za polovodičové prvky, hlavně tranzistory a v dnešní době používáme *OZ* ve formě integrovaných obvodů.

Jako první se začala využívat *bipolární* technologie, to znamená, že na činnosti tranzistoru se podílejí jak majoritní tak minoritní nosiče elektrického náboje. Jedná se tedy o pohyb elektronů přes dva polovodičové přechody. Tento druh *OZ* je velmi rozšířený a vyhovuje většině zapojení.

Snaha o vylepšení vlastností vedla k hledání nových technologií. Došlo tedy na tranzistory řízené polem *FET*. Tyto tranzistory nemají dva polovodičové přechody jako *bipolární*. Na jejich činnosti se podílí pouze jeden druh nosiče náboje. Proud tohoto nosiče se ovládá změnou elektrického pole tedy napětím. Využitím *FET* technologie se výrazně zvýšila vstupní impedance *OZ*. To se samozřejmě projevilo v menším zatěžování připojeného obvodu. Další výhodou bylo, že se zmenšil jejich příkon. Zpočátku nebyla výroba příliš jednoduchá, protože bylo potřeba vybírat vstupní tranzistory se stejnými parametry. Pokrok přinesla výroba monolitických zesilovačů s polem řízenými tranzistory na vstupu *BIMOS*.

Zesilovače *BIMOS* mají ve vstupní části tranzistory *MOS*. Tyto zesilovače mají velký vstupní odpor a umožňují použití na vyšších kmitočtech. S tím jak se postupem času měnila jejich struktura, tak se měnily i jejich parametry a vlastnosti k lepším a vyšším hodnotám. Díky tomu je *OZ* v dnešní době jednou z nejpoužívanějších součástek. I když od první konstrukce uplynulo asi 70 let objevují se jejich nové aplikační možnosti a jejich využití se rozšiřuje [1].



**Obr.1:** Symbolická značka operačního zesilovače



## 1.1 CHARAKTERISTICKÉ VLASTNOSTI OPERAČNÍCH ZESILOVAČŮ

Operační zesilovač může být ideální (takový neexistuje), nebo reálný (to jsou všechny). S ideálním *OZ* se pracuje při zjednodušených výpočtech a návrzích. Má nekonečné zesílení a nekonečný vstupní odpor. Jeho výstupní odpor je nulový. Prvním důležitým parametrem, který charakterizuje součástku je zesílení. Je důležité si uvědomit, že o celkovém zesílení nerozhoduje vlastní *OZ* ale zpětná vazba, která může být kladná nebo záporná. Většinou se však využívá záporná zpětná vazba která zmenšuje zesílení. Zesílení zesilovače se pohybuje v řádu  $A = 10^4$  až  $10^6$ . Nabízí nám tedy, tak velké zesílení, které nevyužijeme a proto ho zpětnou vazbou kompenzujeme. [1].

Dalším požadavkem je, aby zesílení bylo nezávislé na zatížení výstupu zesilovače. To znamená, aby zesílení nebylo ovlivněno. Výstupní odpor *OZ* má být v ideálním případě roven nule. To v praxi neplatí, ale některé typy *OZ* se tomuto požadavku blíží. Vstupní odpor musí být samozřejmě naopak co největší, ideálně nulový.

Dalším požadavkem je, aby nulovému vstupnímu napětí odpovídalo nulové výstupní napětí. To v případě ideálního *OZ* není problém. U reálného *OZ*, ale splnění této podmínky není snadné. Podílí se na tom několik vlivů, mezi které patří vstupní napěťová nesymetrie a vstupní klidový proud, tedy napěťový o proudový offset.

Vstupní napěťová nesymetrie způsobuje nedokonalá symetrie vstupních obvodů (tranzistorů), protože ty nikdy nejsou dokonale stejné. To způsobí, že se na výstupu může objevit nějaké výstupní napětí a to i za situace kdy na vstupu není žádný signál. Tuto chybu je však možné kompenzovat. Kromě toho dochází i ke změnám vstupní napěťové nesymetrie. To se označuje jako *drift*.

Vstupní chybový proud způsobují rozdílné proudy tekoucí do vstupu *OZ*. Podstatné je taky, že změnou *driftu* dochází ke značné změně klidového proudu. Další vliv na klidový proud, má připojení rezistorů do vstupů *OZ*. Protože takové rezistory by měly mít stejnou velikost což, ale není snadné dodržet [1].

## 2 PŘEHLED SOUČASNÉHO STAVU

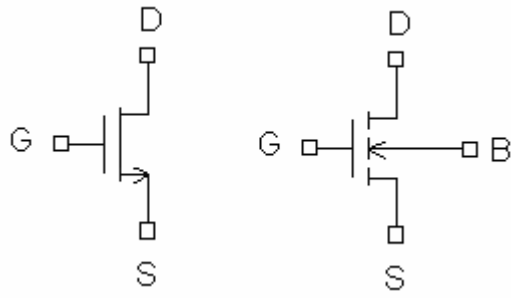
V dřívějších dobách, kolem roku 1995 byly používány technologie *CMOS*, *BT* a *BICMOS*. Tyto technologie se používaly v aplikacích podle frekvence, s kterou obvody pracovaly. *CMOS* pracovaly asi do 200 Mhz, *BICMOS* asi do 2 Ghz a *BT* do 10 Ghz. V současné době má největší zastoupení v obvodech aplikacích technologie *CMOS*, která pracuje až do frekvencí blízkých hodnotě 50 Ghz. Využívá se také technologie *BICMOS*, která využívá určitých vlastností z *BT* a *CMOS* technologie. Využívanější je, ale *CMOS* technologie, protože je levnější [7].

### 2.1 CMOS TECHNOLOGIE

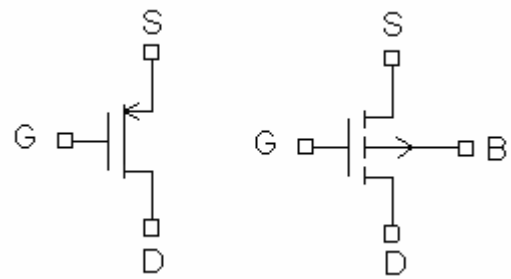
Zkratka *CMOS* znamená *complementary metal oxide semiconductor*. *Complementary* značí souměrnost což znamená, že typický obvod s *CMOS* tranzistory používá souměrnou dvojici tranzistorů *PMOS* a *NMOS*. Klasickým případem použití komplementárního zapojení je invertor. *MOSFET* je tranzistor s izolovanou řídicí elektrodou *Gate*. *Gate* je elektroda jejímž potenciálem se ovlivňuje vodivost kanálu. Znamená to, že se potenciálem svorky *Gate* ovlivňuje velikost proudu, který protéká mezi *Drainem* a *Sourcem*. Pro *NMOS* je potřebný kladný potenciál na *Gateu*, který se v polovodiči vyrovná záporným potenciálem, který tak vytvoří vodivý kanál. Pro *PMOS* je potřeba záporné napětí na svorce *Gate*. Čtvrtá svorka typická pro *CMOS* tranzistor je *Bulk*, kterým se ovlivňuje předpětí substrátu.

Pro *CMOS* obvod je typickým znakem, že je citlivý na statickou elektřinu, takže podle toho se s ním musí manipulovat. To znamená, že je zapotřebí používat zemičkové přípravky a přepravovat obvody ve speciálních sáčcích se zkratovanými vývody. Aby byl *CMOS* tranzistor odolnější tak se na vstup přidává dioda, která chrání tenkou vrstvu kysličníku křemičitého  $SiO_2$ , která odděluje řídicí elektrodu od substrátu. Tloušťka této vrstvy je asi patnáct atomárních vrstev, což je velikost asi 500nm.

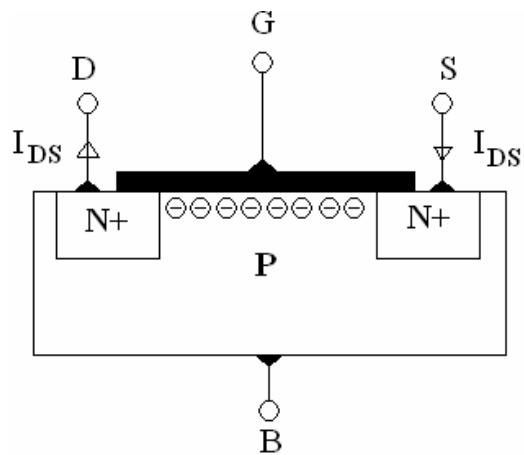
Z technologického hlediska je pro *CMOS* obvody typická jejich vysoká odolnost proti šumu a také to, že k činnosti potřebují nižší napájecí napětí oproti *bipolárním* tranzistorům. Díky nižšímu napájecímu napětí neprodukují *CMOS* obvody tolik tepla a díky tomu umožňují zabírat na čipu menší plochu. Kromě nižšího napájecího napětí, mají také menší příkon ve statickém režimu. Mají také větší teplotní pracovní rozsah oproti *bipolárním* tranzistorům. I přes své výhody má *MOSFET* tranzistor klasické nedostatky jako jsou parazitní kapacity, které nám v aplikacích, hlavně tedy zesilovačích a filtrech snižují mezní kmitočet zesilovače nebo filtru [7,5].



**Obr.2:** Značka a značení vývodů *NMOS* tranzistoru



**Obr.3:** Značka a značení vývodů *PMOS* tranzistoru



**Obr.4:** Řez strukturou *NMOS* tranzistoru s naznačeným kanálem

## 2.2 PROUDOVÁ ZRCADLA

Proudové zrcadlo je jedním ze základních bloků při realizaci a návrhu analogových integrovaných obvodů. Je to samozřejmě také jeden ze základních bloků operačního zesilovače s proudovou zpětnou vazbou. Úkolem proudového zrcadla je jak vyplývá z jeho názvu zrcadlit nebo-li kopírovat proud tekoucí v jedné části obvodu do nějaké jeho druhé části. Kromě této funkce, ale mají proudová zrcadla v integrovaných obvodech i další význam, protože se používají jako zdroje konstantního proudu nebo jako náhrada za vysokohmové rezistory. Využívá toho, že proudové zrcadlo má velký výstupní odpor a proudové zrcadlo má potom funkci aktivní zátěže. Při konstrukci integrovaných obvodů to má i tu výhodu, že aktivní zátěž zabírá na čipu menší plochu, než rezistor a má také menší parazitní kapacity [7].

### 2.2.1 MOST zrcadla

Proudová zrcadla z *MOS* tranzistorů se oproti zrcadlům z *bipolárních* tranzistorů liší tím, že se velikost protékajícího proudu neřídí proud báze, ale napětí na *Gateu* tranzistoru, respektive vhodnou volbou napětí  $V_{GS}$ . Hodnotu  $V_{GS}$ , spočítáme podle vztahu (3), přičemž  $\Delta V$  je vliv teploty. Při návrhu se obvykle tato hodnota volí zhruba  $\Delta V = 0,1$  V. Touto hodnotou ovlivňujeme minimální hodnotu výstupního napětí a ve výstupních charakteristikách nám tato volba rozděluje lineární a saturační režim tranzistoru [7].

Dalším parametrem jehož hodnotu musíme při návrhu zvolit je délka kanálu  $L$ . Tato hodnota by neměla být příliš malá, protože malá délka kanálu způsobí malou hodnotu výstupního odporu tranzistor (viz.(2)). Pravidlem pro volbu délky kanálu je:

$$L = 5 \div 10 * L_{MIN} \quad (1)$$

$L_{MIN}$  je minimální délka kanálu daná technologií.

$$R_{DS} = \frac{V_E * L}{I_{DS}} \quad (2)$$

Pro volbu napětí  $V_{GS}$ , platí :

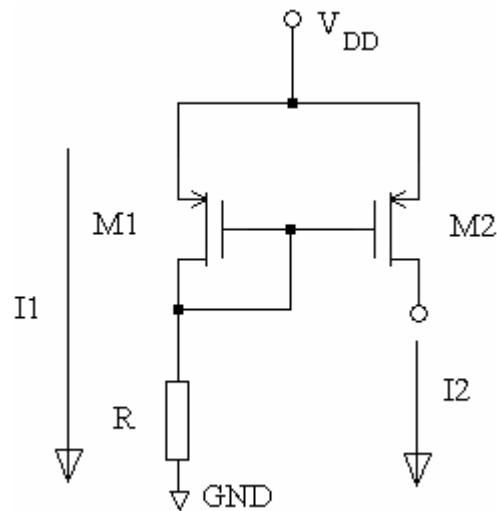
$$V_{GS} = V_{TH} + \Delta V \quad (3)$$

Proudové zrcadlo z *MOS* tranzistorů, můžeme zapojit jako proudovou noru z *NMOS* tranzistorů (viz. obr.6), nebo jako proudový zdroj z *PMOS* tranzistorů (viz. obr.5). Pro oba případy platí stejná návrhová pravidla. Jako další parametr je potřeba dopočítat šířku  $W$  tranzistorů, k tomu slouží vztah (4). Vychází se z rovnice pro proud tranzistorem v saturaci viz. (28) v kap.3.4.

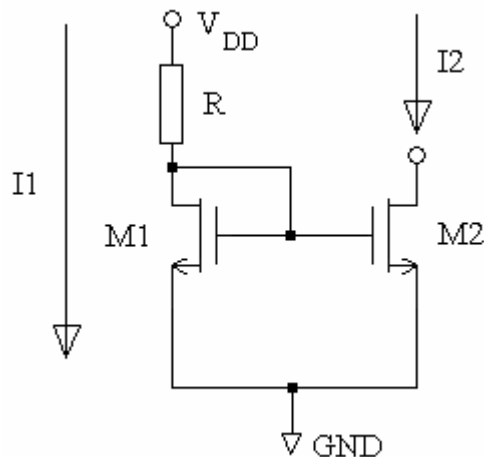
$$W = \frac{2 * I_{DS} * L}{K_N * (V_{GS} - V_{TH})^2} \quad (4)$$

Pokud vstupní větví teče proud  $I_1$  a my požadujeme proud výstupní větví  $I_2$  n-krát větší, tak stačí použít n-krát větší šířku u druhého tranzistoru při shodné délce kanálu a mezi jednotlivými proudy platí vztah:

$$I_2 = I_1 * \frac{W_2 / L_2}{W_1 / L_1} \quad (5)$$



**Obr.5:** Proudové zrcadlo (zdroj proudu) složené z *PMOS* tranzistorů



**Obr.6:** Proudové zrcadlo (proudová nora) složené z *NMOS* tranzistorů

## 2.2.2 Kaskodové zapojení MOS tranzistorů

Kaskodové zapojení MOS tranzistorů se využívá v případě, kdy potřebujeme ve výstupní větvi větší odpor zdroje (viz.obr.8) nebo nory proudu (viz.obr.7). Tranzistory  $M1$  a  $M2$  ve vstupní větvi jsou zapojeny v diodovém zapojení a nastavují pracovní bod tranzistorů  $M3$  a  $M4$ . U kaskodového zapojení si můžeme dovolit použít minimální délku kanálu, protože kombinace dvou MOS tranzistorů ve výstupní větvi, nám zaručuje dostatečný výstupní odpor o několik řádů větší, než u klasického jednoduchého zrcadla. Pro délku  $L$  kaskodového proudového zrcadla tedy platí:

$$L = L_{MIN} \quad (6)$$

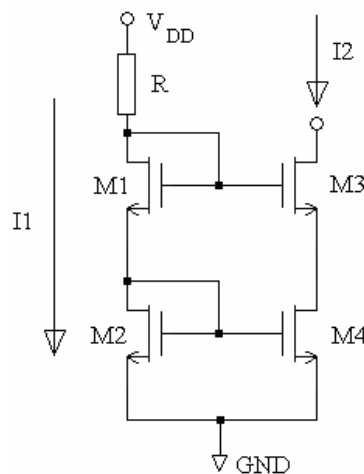
Pro volbu hodnoty napětí  $V_{GS}$  platí jako u jednoduchého zrcadla (3). To platí i pro výpočet šířek  $W$  jednotlivých tranzistorů (4). Mezi nevýhody kaskodového zapojení patří, že minimální napětí, které bude na výstupu, při požadované hodnotě výstupního proudu bude větší než u jednoduchého zrcadla. Protože pro toto napětí  $V_{OUT MIN}$  platí:

$$V_{OUT MIN} = V_{TH} + 2*V_{SAT} \quad (7)$$

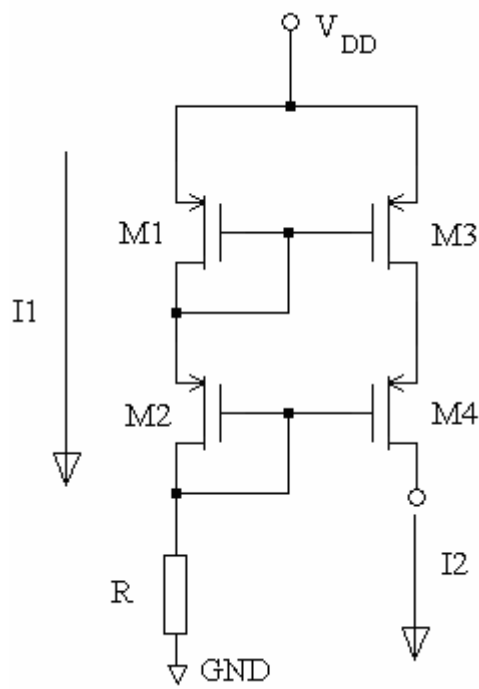
Pro návrh rezistoru platí vztah :

$$R = \frac{V_{DD} - 2*V_{GS}}{I_1} \quad (8)$$

U kaskodového zapojení tedy dosahujeme většího výstupního odporu, při vyšším minimálním výstupním napětí . Mezi výhody kaskodového zapojení patří i to, že i když se skládá ze čtyř tranzistorů, tak na čipu zabírá menší plochu, než jednoduché proudové zrcadlo, které kopíruje stejný proud. To je dáno, tím že si můžeme zvolit minimální délku kanálu  $L$ . Pro poměr proudů  $I_1$  a  $I_2$  platí opět vztah (5) [7].



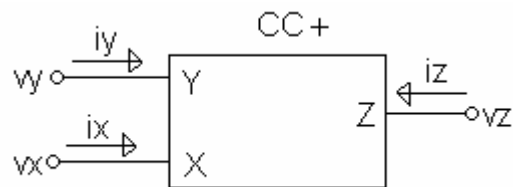
**Obr.7:** Kaskodové zapojení (proudová nora) složené z NMOS tranzistorů



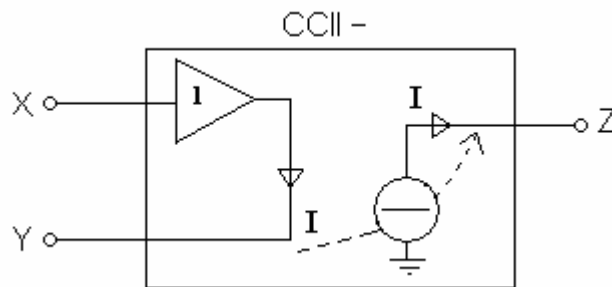
**Obr.8:** Kaskodové zapojení (zdroj proudu) složené z *PMOS* tranzistorů

## 2.3 PROUDOVÉ KONVEJORY

Proudový konvektor jehož symbolická značka je na obr.9 je jeden z moderních univerzálních bloků, určených pro integrované obvody. Tento blok je schopen pracovat ve smíšeném módu (režimu). Proudový konvektor je obvod, který má tři svorky označené písmeny X, Y, Z. Svorka Y je vysokoimpedanční vstup, svorka X má naopak odpor co nejmenší, v ideálním případě nulový. V jeho vnitřní struktuře pracuje mezi vstupními svorkami jednotkový zesilovač, což v praxi znamená, že napětí mezi svorkami X a Y by se mělo udržovat na nulové hodnotě. Výstupní proud tekoucí ze zesilovače je kopírován proudovým zrcadlem na výstup jak je vidět na obr.10. V závislosti na orientaci výstupního proudu rozlišujeme dva základní typy proudového konvektoru a to pozitivní (neinvertující) a negativní (invertující) proudový konvektor. Pro označení konvektoru se také používají znaménka. Plus (+) slouží k označení pozitivního a mínus (-) negativního konvektoru [2,3].



**Obr.9:** Symbolická značka proudového konvektoru



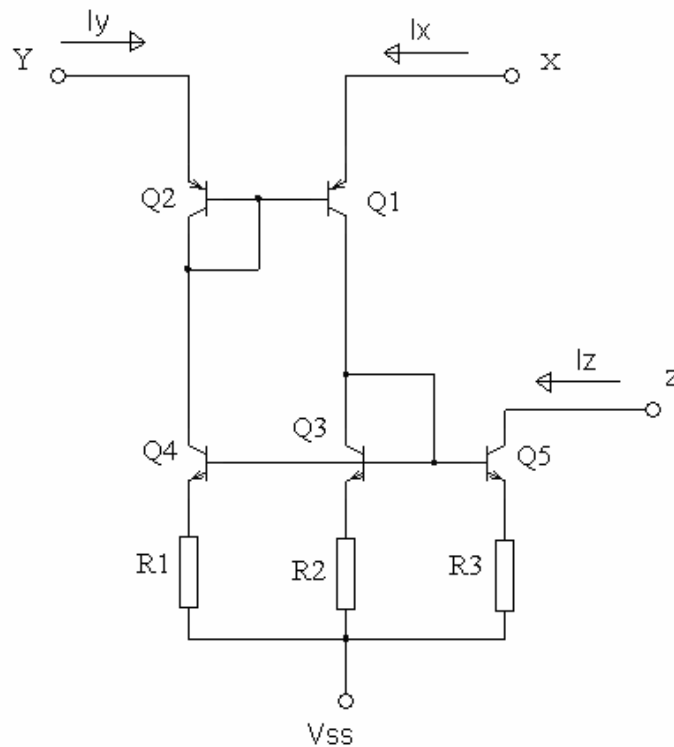
**Obr.10:** Vnitřní struktura proudového konvektoru a způsob kopírování proudu



### 2.3.1 Proudový konvektor první generace CCI

První proudový konvektor (viz. obr.11) vznikl jako náhodné zapojení na univerzitě v Torontu, kde se K.C. Smith snažil vytvořit napěťově řízený gyrátor [8]. Z počátku byly v konstrukci konvektorů problémy se součástkami, protože v té době neměli ještě tranzistory tak kvalitní parametry. Tento problém však s postupem času zanikl. Funkce prvního proudového konvektoru se dá popsat pomocí následující matice:

$$\begin{vmatrix} i_y \\ v_x \\ i_z \end{vmatrix} = \begin{vmatrix} 0 & 1 & 0 \\ 1 & 0 & 0 \\ 0 & \pm 1 & 0 \end{vmatrix} * \begin{vmatrix} v_y \\ i_x \\ v_z \end{vmatrix} \quad (9)$$

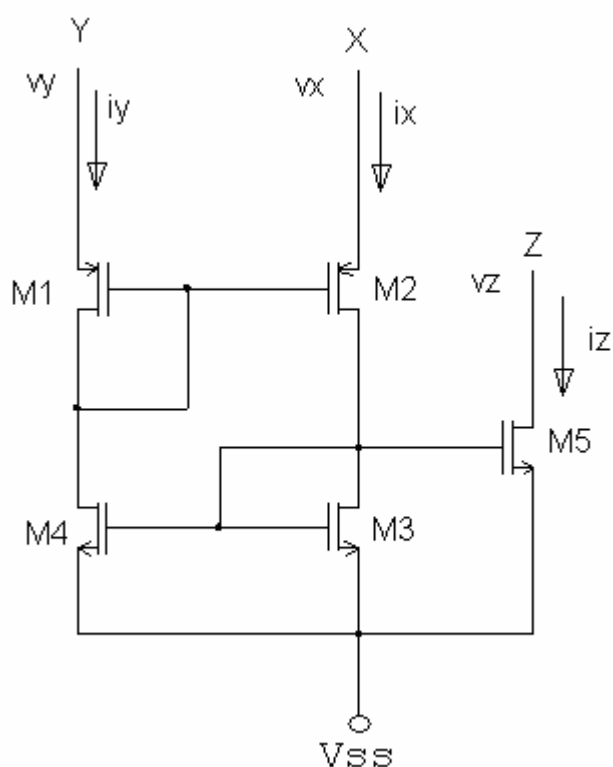


**Obr.11:** První *bipolární* zapojení proudového konvektoru

Tranzistor  $Q1$  se v tomto zapojení chová jako zdroj proudu, jeho emitor je přes rezistor připojen na řídicí napětí  $V_{SS}$ . Tranzistor  $Q2$  se chová jako kompenzační dioda a jeho emitor se připojuje na zem. Zbylé tranzistory  $Q3$ ,  $Q4$  a  $Q5$  tvoří zapojení, které se označuje jako dvou výstupové proudové zrcadlo. Zrcadlo poskytuje proud tranzistoru  $Q2$ , který se rovná proudu vstupujícího do  $Q1$ . Protože do tranzistorů  $Q1$  a  $Q2$  tečou stejné nebo podobné proudy, tak rozdíl potenciálu na jejich emitorech bude nulový, nebo téměř nulový. Zrcadlo dodává stejný proud i do tranzistoru  $Q5$  [8].

### 2.3.2 Proudový konvektor první generace CCI v CMOS technologii

První generace proudových konvektorů, byla tvořena pouze *bipolární* technologií. V té době, ale ještě nebyly *bipolární* tranzistory příliš kvalitní, což se projevilo i v zapojeních s těmito tranzistory. S rozvojem technologie výroby polovodičových součástek, se ale jejich parametry stávaly kvalitnějšími což se projevilo i v zapojeních s těmito součástkami. Další etapa v použití proudových konvektorů (viz.obr.12) přišla s příchodem tranzistorů *CMOS*, tedy s tranzistory řízenými polem [8].



**Obr.12:** První CMOS zapojení proudového konvektoru

### 2.3.3 Proudové konvejory druhé generace *CCII*

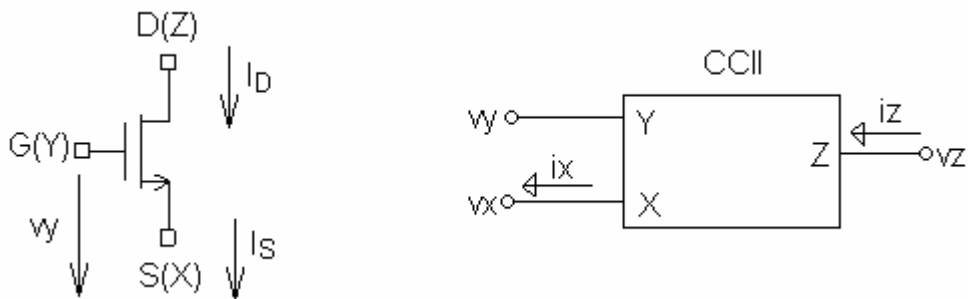
Druhá generace proudových konvejsorů byla, řešena jinak než první generace. Rozdíl je v tom, že u konvejsoru *CCII* neteče do svorky *Y* žádný proud. Z matice (10) tedy vyplývá, že svorka *Y* vykazuje nekonečnou vstupní impedanci. Napětí svorky *X* sleduje potenciál svorky *Y*, což nám zajišťuje vstupní napěťový sledovač s jednotkovým zesílením. Svorka *X* by měla v ideálním případě vykazovat nulovou impedanci. V reálném zapojení, ale určitou impedanci vykazuje. Vlivem nenulového diferenčního napětí mezi svorkami *X* a *Y* vzniká proud  $I_x$ , vtékající do svorky *X*. Ve struktuře zesilovače s proudovou zpětnou vazbou, je poté tento proud kopírován do transimpedance. Z matice také vyplývá, že proud  $I_z$  může vtékat nebo vytékat z vysokoimpedanční svorky *Z*. Opět podle polaroty rozdělujeme konvejsory na pozitivní a negativní [8].

$$\begin{vmatrix} iy \\ vx \\ iz \end{vmatrix} = \begin{vmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & \pm 1 & 0 \end{vmatrix} * \begin{vmatrix} vy \\ ix \\ vz \end{vmatrix} \quad (10)$$

Ze všech těchto poznatků se dá odvodit několik jednoduchých rovnic, které reprezentují chování proudového konvejsoru v elektrickém obvodu. Pro ideální proudový konvejsor tedy platí:

- Impedance svorky *Y* je nekonečně velká
- Impedance svorky *X* je nulová
- Impedance svorky *Z* je nekonečně velká
- $U_x = U_y$
- $I_x = I_z$

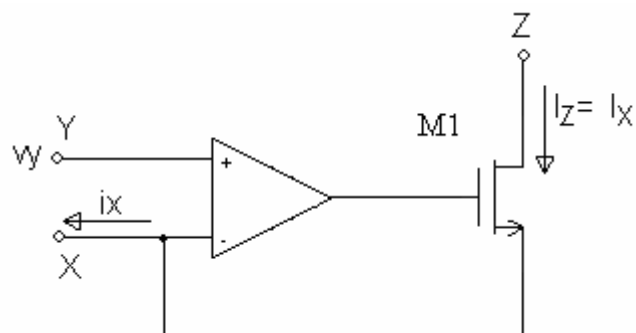
Proudový konvektor druhé generace *CCII* si můžeme představit jako ideální tranzistor v *CMOS* technologii. Na vysvětlení této myšlenky, se dá použít *NMOS* tranzistor (viz.obr.13).



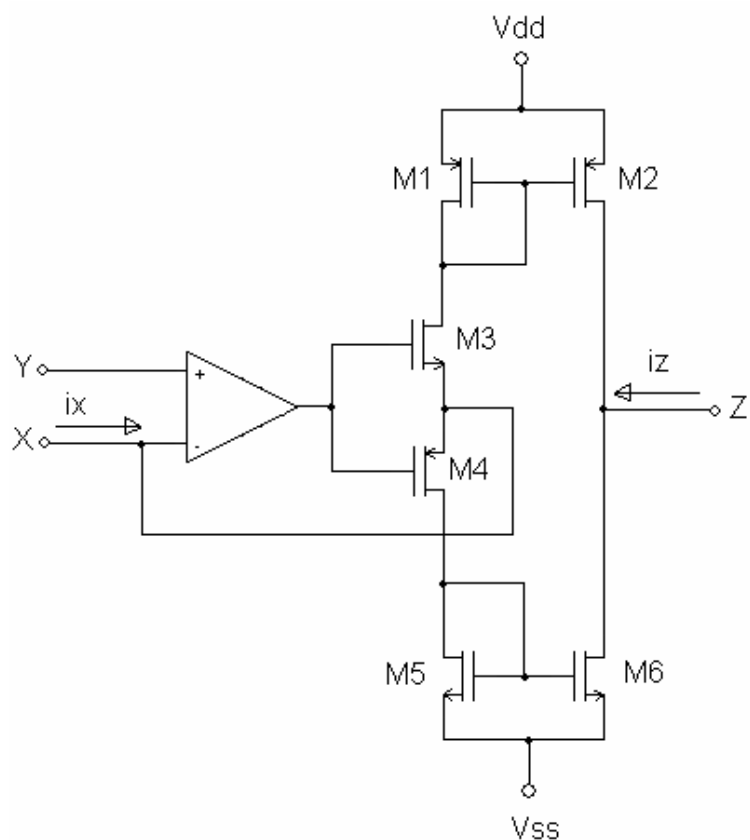
**Obr.13:** Srovnání *NMOS* tranzistoru a proudového konvektoru *CCII*-

Jestliže je tranzistor ideální, tak je napětí  $V_{GS}$  blízké nule. V takovém případě napětí přivedené na *Gate* by bylo stejné jako napětí zdroje. Přičemž se blíží otevřenému obvodu, tak jako svorka *Y* proudového konvektoru. *Source* tranzistoru se chová jako nulová vstupní impedance, což odpovídá svorce *X* v proudovém konvektoru. Proud  $I_{DS}$  protékající *Source*m, vstupuje do *Drainu* tranzistoru, který představuje svorku *Z* proudového konvektoru [8].

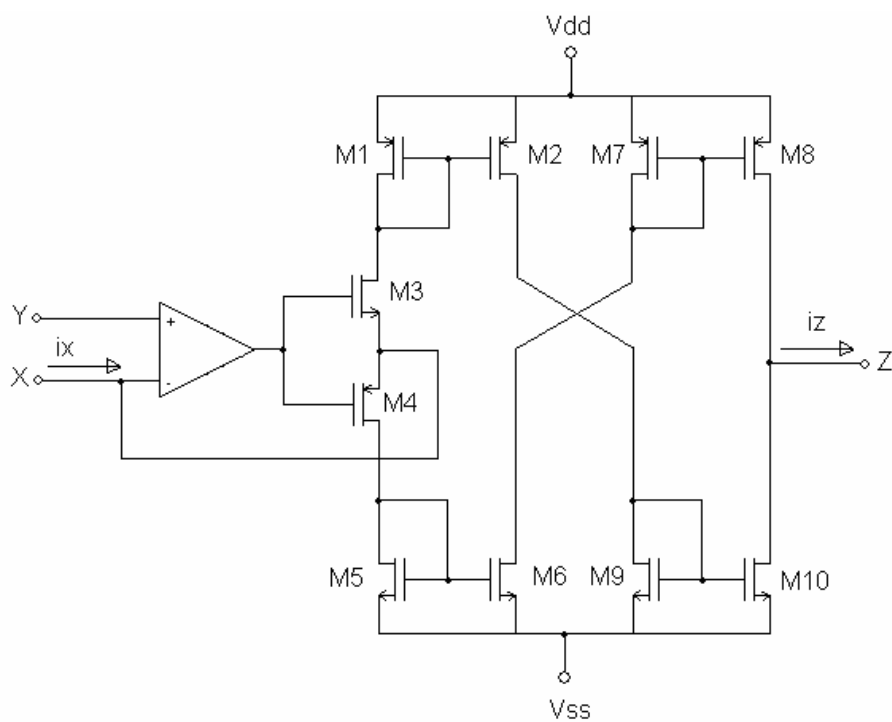
Pro docílení přesnější struktury bychom *NMOS* tranzistor umístili do záporné zpětné vazby operačního zesilovače jak je vidět na obr.14.



**Obr.14:** Zapojení realizující funkci proudového konvektoru *CCII*-

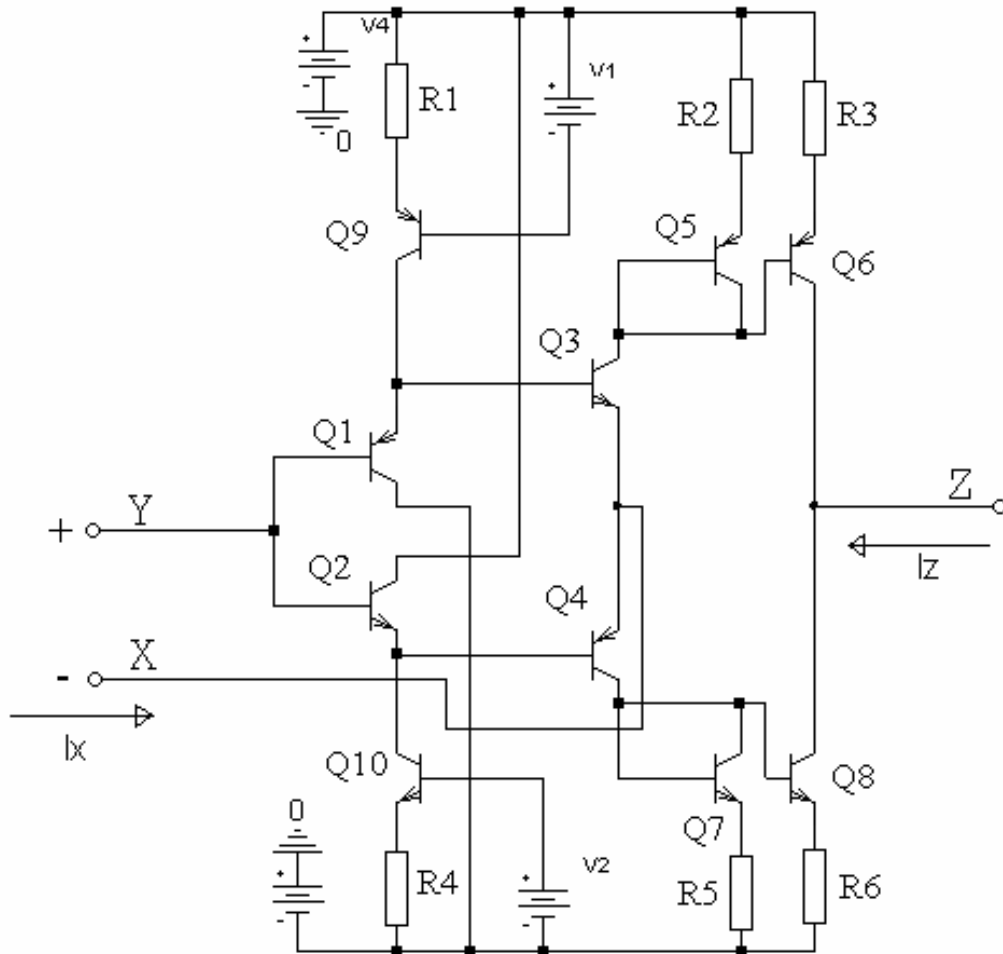


**Obr.15:** Zapojení proudového konvejeoru  $CCII+$  v CMOS technologii



**Obr.16:** Zapojení proudového konvejeoru  $CCII-$  v CMOS technologii

### 2.3.4 Proudový konvektor $CCII+$ v bipolární technologii



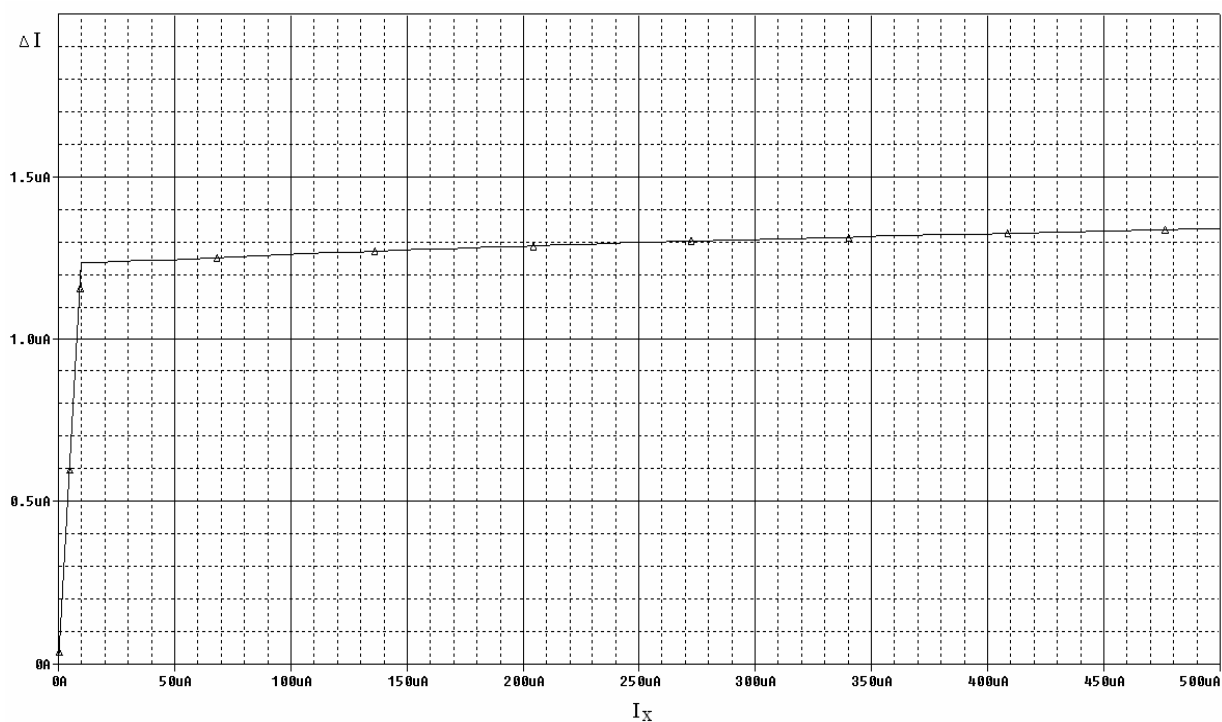
**Obr.17:** Zapojení proudového konvektoru  $CCII+$  v bipolární technologii

V zapojení proudového konvektoru na obr.17 je vysokoimpedanční neinvertující vstup tvořen bázemi tranzistorů  $Q1$  a  $Q2$ . V emitorech těchto tranzistorů jsou zapojeny zdroje proudu, které nastavují klidový proud. Jeho velikost je závislá na velikosti  $V_{CC}$ ,  $V_1$  a  $V_2$ . Neinvertující vstup  $X$  je nízkoimpedanční vstup, do něhož vtéká proud  $I_X$ . Tranzistory  $Q1$ ,  $Q3$  a  $Q2$ ,  $Q4$  tvoří emitorové sledovače. Do kolektorů tranzistorů  $Q3$  a  $Q4$  jsou zapojena proudová zrcadla  $Q5$ ,  $Q6$  a  $Q7$ ,  $Q8$ , která kopírují proud  $I_X$  na výstupní svorku  $z$  a zaručují tak podmínku (11) [1].

$$I_X = I_Z \quad (11)$$

Pokud proudový konvektor používáme v elektronickém obvodu, je důležitým požadavkem, aby se výstupní proud  $I_Z$  co nejméně lišil od vstupního proudu  $I_X$ . Také, ale musí platit podmínka  $U_X = U_Y$ . V ideálním případě jsou proudy stejné a napětí také. Na obr.18 je grafické znázornění velikosti chybového proudu  $\Delta I$  na velikosti proudu  $I_X$  protékajícího vstupem X.

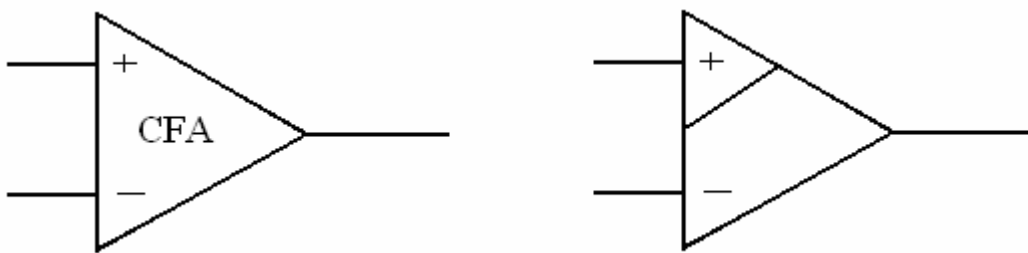
Závislost tedy je  $\Delta I = f(I_X)$ , přičemž  $\Delta I = I_Z - I_X$ . Z grafu lze tedy vidět, jak velká vzniká odchylka mezi proudy  $I_Z$  a  $I_X$  v závislosti na velikosti vstupního proudu  $I_X$ . Z grafu je vidět, že v rozmezí od  $50 \mu A$  do  $500 \mu A$  má chybový proud velikost zhruba  $\Delta I = 1.2 \mu A$ .



**Obr.18:** Závislost chybového proudu  $\Delta I$  na velikosti proudu  $I_X$ ,  $\Delta I = f(I_X)$

## 2.4 POPIS OZ CFA

Operační zesilovač s proudovou zpětnou vazbou (viz.obr.19) je součástka, která je typická velkou šířkou přenášeného pásma  $BW$ , velkou rychlostí přeběhu  $SR$  a také tím, že zesilovač umožňuje měnit nezávisle zisk  $A$  přičemž nedochází ke změně přenášeného pásma (viz.obr.20). V tab.1 je uvedeno srovnání parametrů rychlosti přeběhu  $SR$  a šířky přenášeného pásma  $BW$  pro  $OZ\ CFA\ OPA694$  a  $OZ\ VFA\ THS4001$  [9,10]. V tabulce jsou uvedeny jejich typické parametry. Tyto výborné vlastnosti  $OZ\ CFA$  byly docíleny díky obvodovému uspořádání, což znamená že bloky ve vnitřní struktuře zesilovače pracují v proudovém režimu. To je také důvod proč nejsou parazitní kapacity zvyšovány vlivem Mullerova jevu. I když struktura obsahuje parazitní induččnosti, tak je kvůli jejich malé velikosti zanedbáváme, protože hlavní vliv na dynamiku mají parazitní kapacity. Další nevýhodou, která ale nepatří mezi technické je, že se při studiu těchto zesilovačů setkáváme s tím, že autoři ve svých textech nerozlišují  $OZ\ VFA$  od  $OZ\ CFA$ . Je sice pravda, že za určitých podmínek pracují tyto zesilovače stejně, ale i přes to by se měl  $OZ\ CFA$  odlišit grafickou úpravou jak je vidět na obr.19 [1,2,3,6].

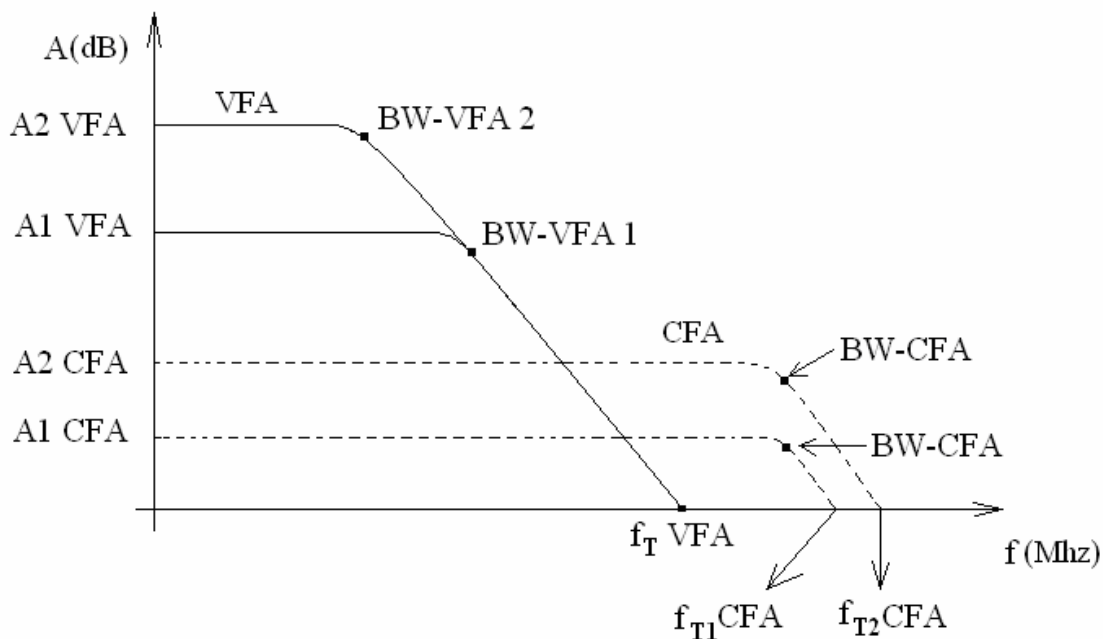


**Obr.19:** Symbolické značky pro operační zesilovač s proudovou zpětnou vazbou

**Tab.1:** Srovnání parametrů zesilovačů CFA a VFA

	<b>OPA694-CFA</b>	<b>THS4001-VFA</b>
<b>SR [V/<math>\mu</math>s]</b>	1700	400
<b>BW [MHz]</b>	675	270

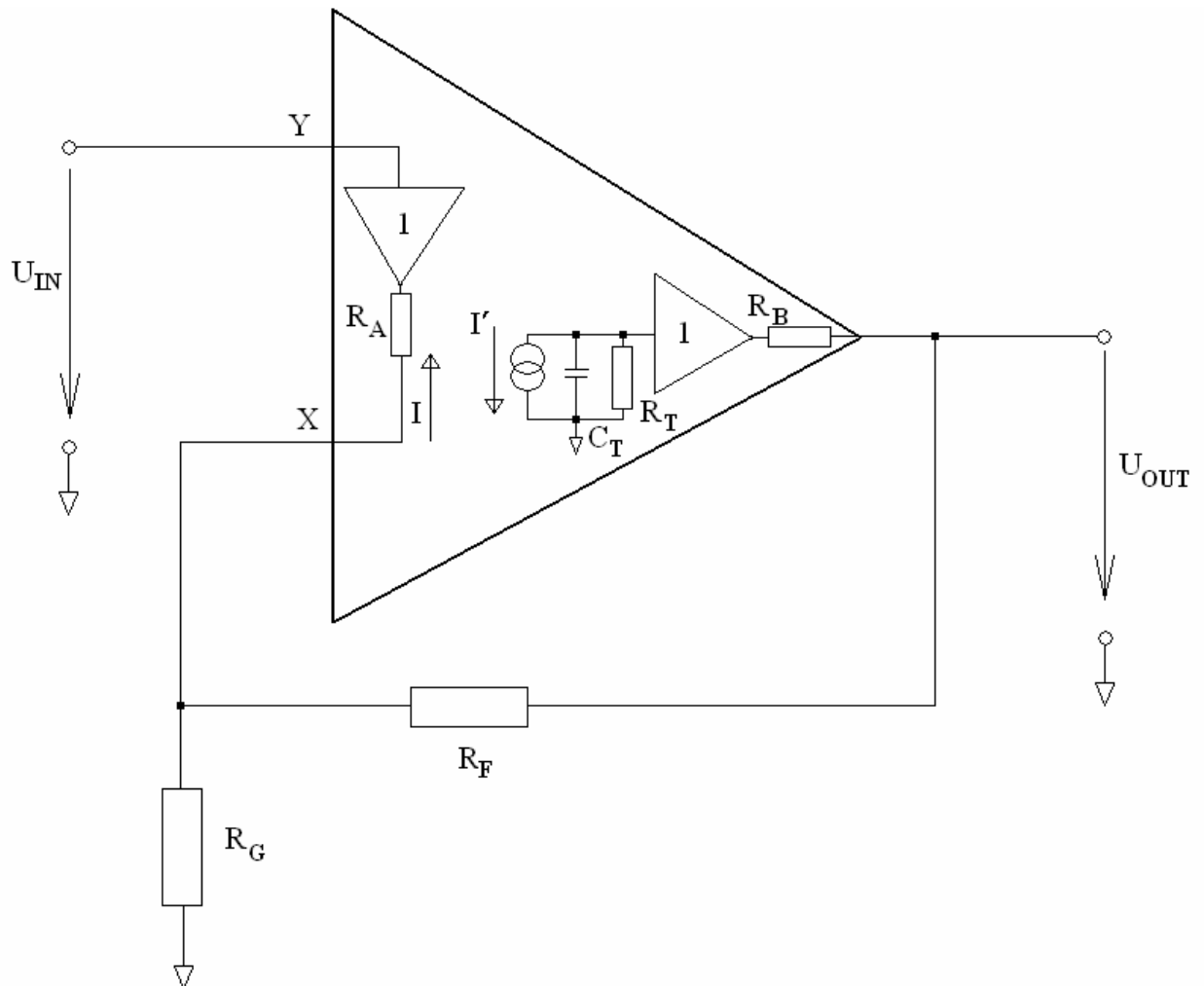




**Obr.20:** Závislost šířky přenášeného pásma BW na typu zesilovače

Na obr.20 je vidět jak s rostoucím zesílením klesá šířka pásma  $BW$  u  $OZ$  VFA. Také je, ale vidět, že tranzitní frekvence  $F_T$  se nemění. U  $OZ$  CFA vidíme, že pro různé hodnoty zisku  $A$  je šířka přenášeného pásma  $BW$  stejná. Dochází, ale k posuvu tranzitního kmitočtu  $F_T$ , který je závislý na nastaveném zisku  $A$  zesilovače. U skutečného  $OZ$  CFA, ale ve skutečnosti také dochází k mírnému poklesu šířky pásma  $BW$  s rostoucím ziskem  $A$  zesilovače. Je tomu, tak z důvodu nenulového výstupního odporu prvního jednotkového sledovače vnitřní struktury  $OZ$  CFA (viz.obr.20). Tento pokles, ale není tak velký jako u  $OZ$  VFA [1,2].

## 2.5 VNITŘNÍ STRUKTURA *OZ CFA*



**Obr.21:** Vnitřní struktura *OZ CFA* se zavedenou zpětnou vazbou

Vnitřní struktura *OZ CFA* v neinvertujícím zapojení na obr.21 je tvořena jednotkovým zesilovačem připojeným mezi invertující vstup  $X$  a neinvertující vstup  $Y$ . Odpor  $R_A$  je výstupní odpor napěťového sledovače. V ideálním případě je nulový. Ve skutečnosti u reálných zesilovačů se pohybuje v řádu desítek až stovek ohmů. U ideálního případu se invertující vstup  $X$  označuje jako proudová nora a větší část proudu  $I$  přitékajícího do svorky  $X$  vtéká právě do tohoto vstupu. Menší část se uzavírá přes zpětnovazební rezistor  $R_G$ . Ve vnitřní struktuře je zapojen proudový konvektor, který proud tekoucí do vstupu kopíruje na výstup [3,6].

Zkopírovaný proud je označen  $I'$  a v ideálním případě by měla platit podmínka :

$$I = I' \quad (12)$$

U reálného zesilovače, ale tato podmínka samozřejmě takto přesně neplatí a vždy vzniká odchylka, která se označuje jako chybový proud. Zkopírovaný proud  $I'$  se uzavírá přes rezistor  $R_T$  a kondenzátor  $C_T$ . Tyto dva prvky označujeme jako transimpedanci. U reálného zesilovače představuje odpor  $R_T$  buď báze *bipolárních* tranzistorů nebo vývody *Source unipolárních* tranzistorů. Kapacita  $C_T$  je ilustrační a představuje veškeré parazitní kapacity obvodu. U ideálního zesilovače je nulová. V reálném zesilovači se ji snažíme snížit na minimální hodnotu, protože nám snižuje šířku přenášeného pásma  $BW$  a ovlivňuje, také rychlost přeběhu  $SR$  zesilovače. Procházející proud vytvoří v uzlu transimpedance napětí, které je poté kopírováno na výstup zesilovače druhým jednotkovým sledovačem, který má opět určitý výstupní odpor označený jako  $R_B$ . Na výstupu je potom výstupní napětí označené jako  $U_{OUT}$ . Hodnota tohoto napětí ovlivňuje velikost proudu  $I$  tekoucího do vstupu  $X$ .

## 2.6 VOLBA ZPĚTNOVAZEBNÍHO REZISTORU $R_F$

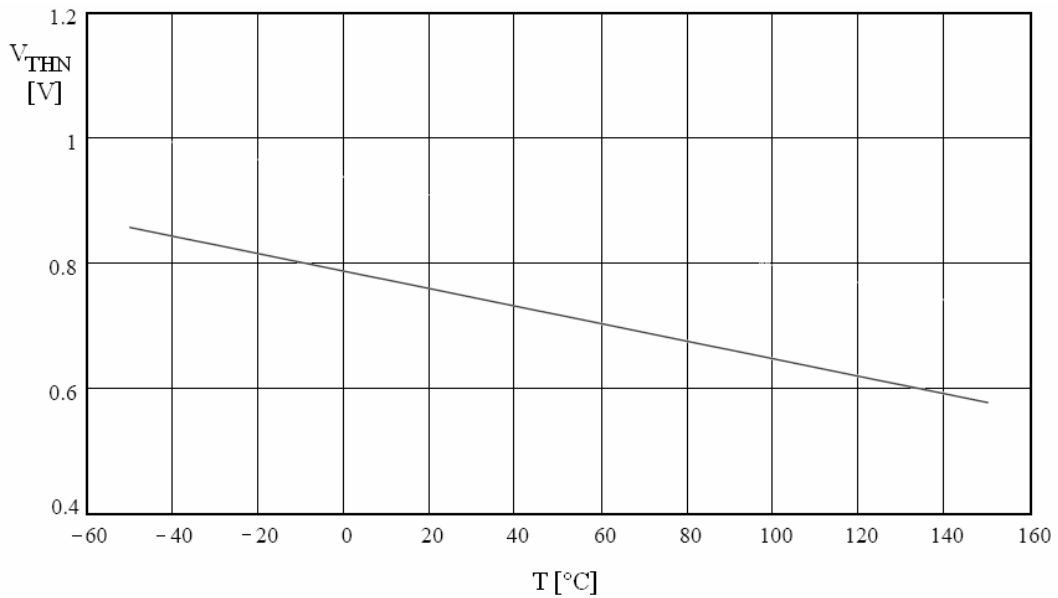
Volba zpětnovazebního rezistoru  $R_F$  je velmi důležitá, protože její volbou ovlivňujeme zisk zesilovače  $A$ , šířku přenášeného pásma  $BW$ , ale také stabilitu zesilovače. V katalogovém listu, proto vždy najdeme doporučení jakou hodnotu by jsme měli zvolit. Při návrhu *OZ CFA* se volbě této součástky věnuje velká pozornost, což znamená, že se měří zisk zesilovače  $A$  pro několik hodnot rezistoru  $R_F$  s velice jemným krokováním, aby se shromáždilo co nejvíce dat. Z těchto dat se potom vybere nejvhodnější hodnota. Po simulacích se vybere taková hodnota rezistoru  $R_F$ , která představuje kompromis mezi stabilitou a ziskem zesilovače  $A$ . Pokud si uživatel zvolí svoji hodnotu, může si snížit šířku přenášeného pásma  $BW$ , ale hlavně snížit stabilitu. Při snižování hodnoty, oproti doporučené hodnotě se tedy snižuje stabilita zesilovače. Při jejím zvyšování se negativně ovlivňuje šířka přenášeného pásma  $BW$ , ale na druhou stranu to má pozitivní vliv na stabilitu.

Volba rezistoru  $R_G$  není tak podstatná jako volba rezistoru  $R_F$ . Jak již bylo zmíněno vstup  $X$  by měl představovat proudovou nulu a proto by se do něho měl uzavírat celý proud vstupující do svorky  $X$  [6].

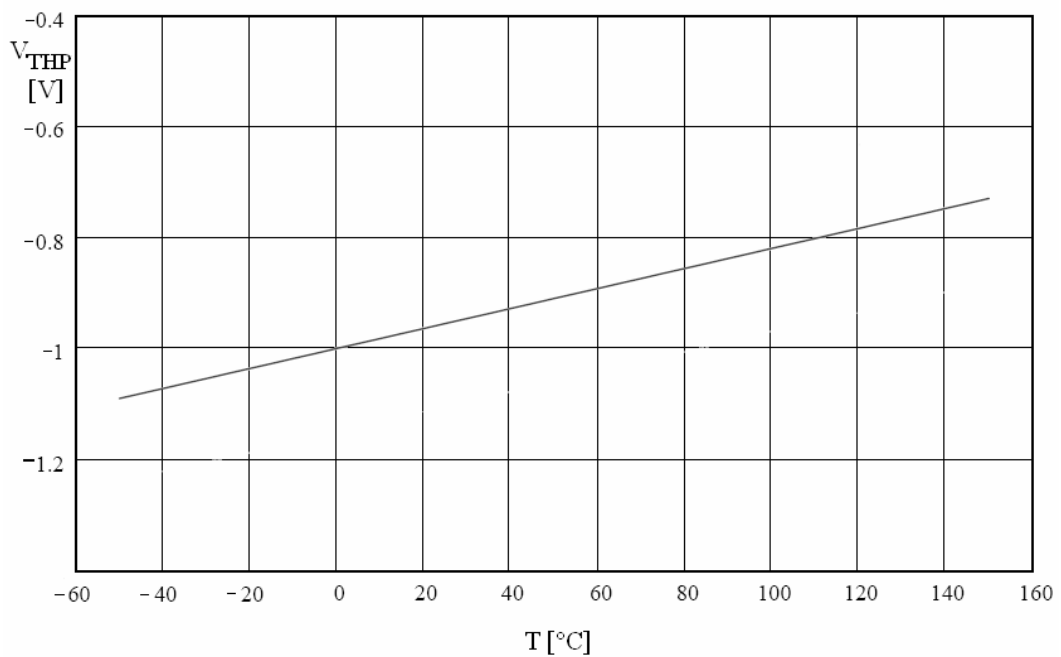


### 3.2 VOLBA TECHNOLOGIE

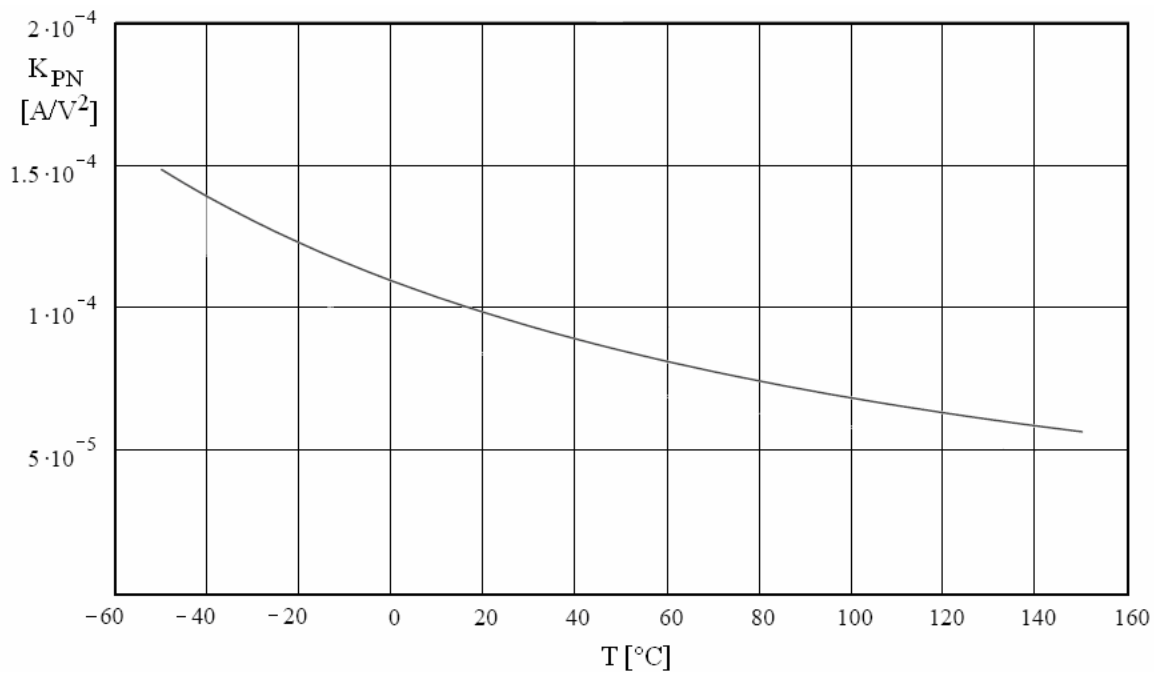
K realizaci byla zvolena technologie *CMOS AMIS 0,7  $\mu\text{m}$* . Pro tuto technologii jsou typické následující grafické charakteristiky a parametry.



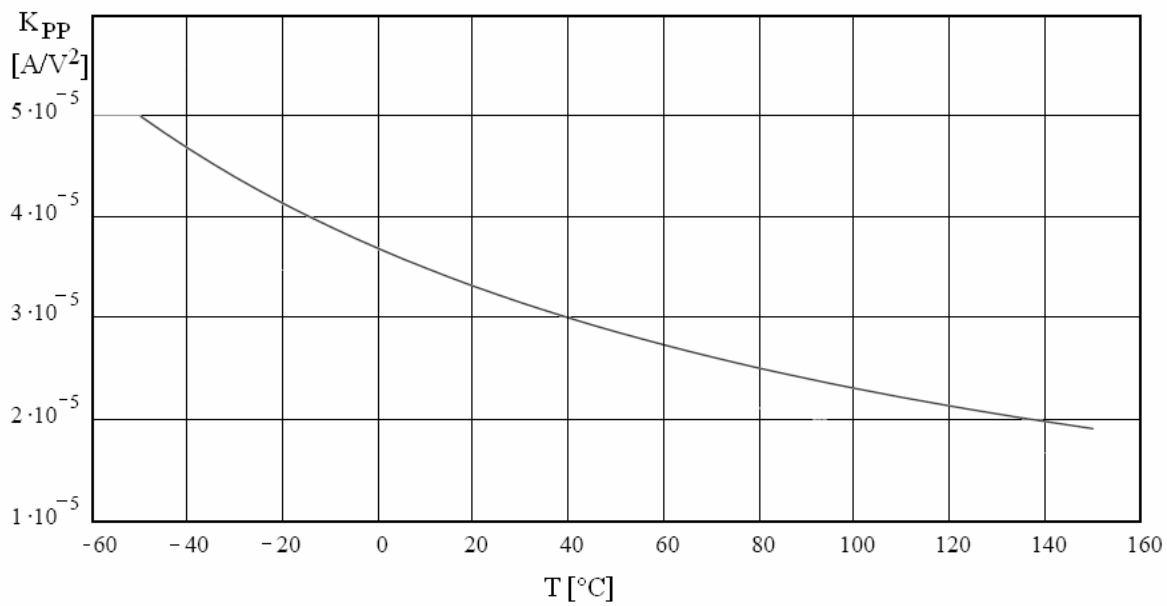
**Obr.23:** Vliv teploty na velikost prahového napětí *NMOS* tranzistoru



**Obr.24:** Vliv teploty na velikost prahového napětí *PMOS* tranzistoru



**Obr.25:** Vliv teploty na velikost přenosové vodivosti *NMOS* tranzistoru



**Obr.26:** Vliv teploty na velikost přenosové vodivosti *PMOS* tranzistoru

Minimální použitelná délka kanálu je :

$$L_{MIN} = 0,7 \mu m \quad (13)$$

Hodnoty přenosové vodivosti  $K_P$  jsou pro  $T = 0 \text{ } ^\circ\text{C}$  :

$$K_{PN} = 110 \cdot 10^{-6} \text{ A/V}^2 \quad (14)$$

$$K_{PP} = 37,2 \cdot 10^{-6} \text{ A/V}^2 \quad (15)$$

Hodnoty prahového napětí  $V_{TH}$  jsou pro  $T = 0 \text{ } ^\circ\text{C}$  :

$$V_{THN} = 0,76 \text{ V} \quad (16)$$

$$V_{THP} = -1,0 \text{ V} \quad (17)$$

Maximální rozsah napájecích napětí je:

$$V_{DD} = 2,5 \text{ V} \quad (18)$$

$$V_{SS} = -2,5 \text{ V} \quad (19)$$

### 3.3 VLIV PARAMETRŮ DÉLKY KANÁLU $L$ , NAPĚTÍ $V_{GS} - V_{TH}$ A PROUDU $I_{BIAS}$ NA ČINNOST ZESILOVAČE

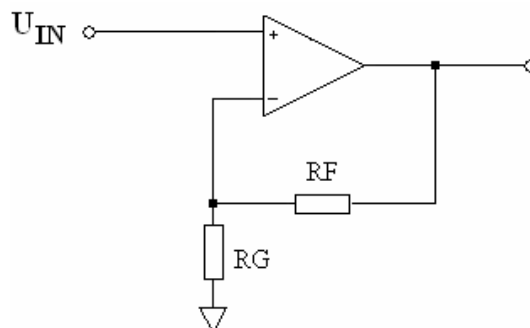
Délka kanálu  $L$ , napětí  $V_{GS} - V_{TH}$  a proud  $I_{BIAS}$  mají rozhodující vliv na činnost zesilovače. Těmito parametry se ovlivňuje zisk zesilovače  $A$ , šířka přenášeného pásma  $BW$ , hodnota tranzitního kmitočtu a rychlost přeběhu. V následujících kapitolách je uveden vliv jednotlivých parametrů.

### 3.3.1 Vliv délky kanálu $L$ na činnost zesilovače

Délka kanálu je omezena technologií na  $L=0,7 \mu m$ . Podle teorie navrhování analogových integrovaných obvodů platí, že s klesající délkou kanálu roste šířka přenášeného pásma, ale klesá zisk zesilovače. Je tomu, tak proto, že s rostoucí délkou kanálu  $L$  tranzistorů, roste i jejich impedance. Když roste impedance tranzistorů, tak roste i impedance transimpedančního uzlu, který tvoří kombinace svorek *SOURCE* tranzistorů *M9* a *M11* (viz.obr.28). S rostoucí délkou kanálu, se tedy zvětšuje napětí vzniklé průchodem proudu svorkou transimpedance  $Z$ , které roste odpor s rostoucí délkou kanálu (viz.obr.28).

S ohledem na to, že jde o návrh *OZ CFA* je potřeba zvolit délku kanálu tak, aby na výstupu byl dostatečný zisk, s maximální možnou dosažitelnou šířkou přenášeného pásma. K vhodnému určení délky kanálu byly zhotoveny simulace pro tři délky kanálů (viz.tab.2). Kromě délky kanálu jsem, ale musel ještě zvolit ostatní parametry, při kterých jsem simuloval vliv délky kanálů. Při simulaci vlivu délky kanálu byly zvoleny tyto zbývající parametry:

$$I_{BIAS} = 50 \mu A, V_{GS} - V_{TH} = 0,2 V, V_{DD} = 2,5 V, V_{SS} = -2,5 V, R_F = R_G = 1 K\Omega, U_{in} = 100 mV \quad (20)$$



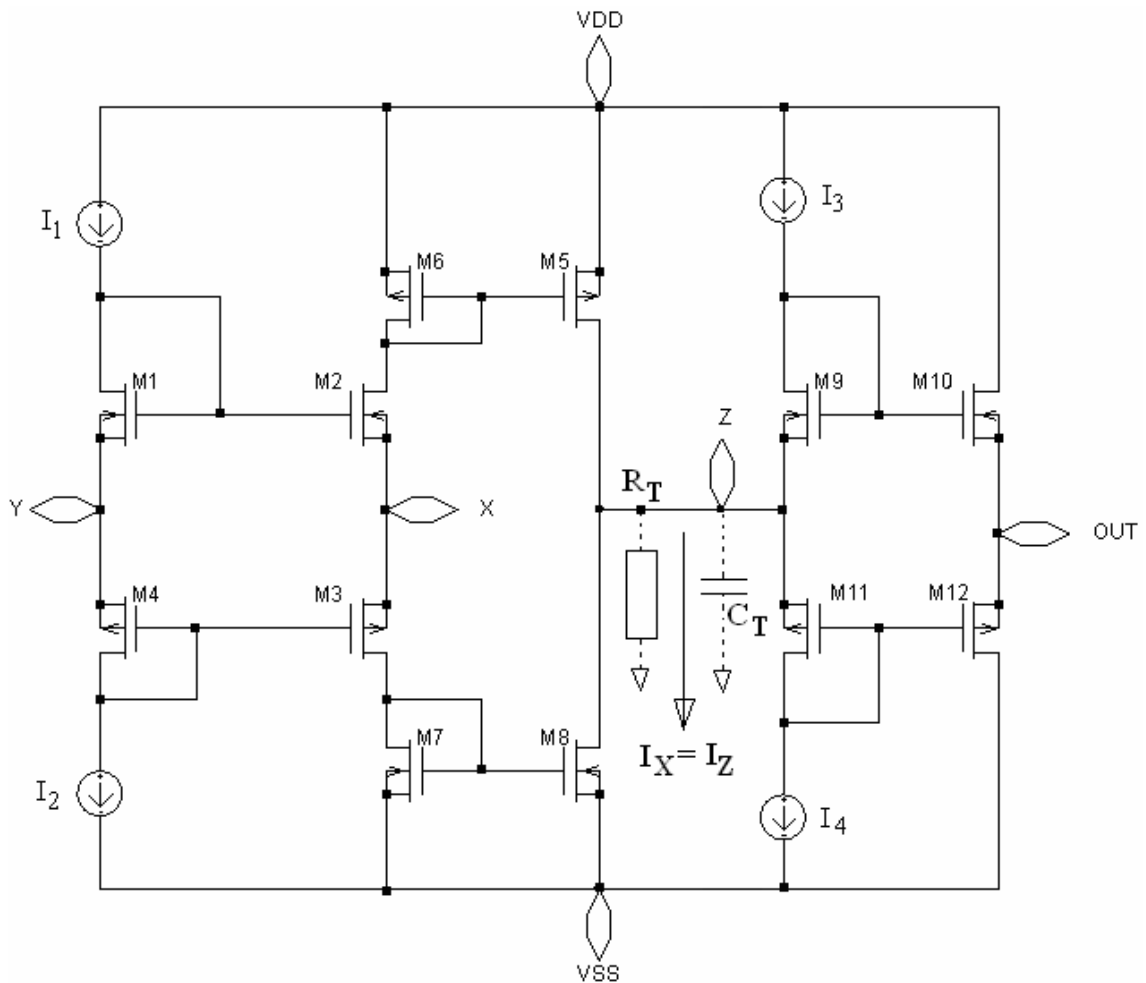
**Obr.27:** Zapojení pro simulaci parametrů

**Tab.2:** Vliv délky kanálu

<b>L [<math>\mu m</math>]</b>	<b>A [dB]</b>	<b>BW [Mhz]</b>
0,7	5,5	540
1,4	5,8	173
2,1	5,9	86

Z tab.2 je vidět potvrzení předchozích předpokladů. Pro návrh zesilovače do katalogového listu, proto také byla zvolena délka kanálu  $L=1,4 \mu m$ .





**Obr.28:** Zapojení OZ CFA

### 3.3.2 Vliv hodnoty napětí $V_{GS}-V_{TH}$ na činnost zesilovače

Volbou hodnoty napětí  $V_{GS}-V_{TH}$ , určujeme oblast, ve které bude tranzistor pracovat. Tato volba také rozděluje lineární a saturační oblast tranzistoru. Pro tento zesilovač bude volba napětí  $V_{GS}-V_{TH}$  v oblasti silné inverze  $V_{GS}-V_{TH} = 0,2 \div 0,3$  V a částečně také v oblasti slabé inverze  $V_{GS}-V_{TH} = 0,1$  V. Volba této hodnoty napětí opět ovlivňuje zisk zesilovače a šířku přenášeného pásma. Pokud požadujeme větší šířku přenášeného pásma, tak volíme vyšší hodnotu napětí  $V_{GS}-V_{TH}$ . Při nižších hodnotách získáme větší zisk zesilovače. Je tomu, tak proto, že s menší hodnotou napětí  $V_{GS}-V_{TH}$ , je také menší vodivost tranzistoru. Znamená to, že s klesající hodnotou napětí  $V_{GS}-V_{TH}$ , roste impedance jednotlivých tranzistorů a proud, který se uzavírá do uzlu Z transimpedance, tak svým průchodem vytvoří větší napětí v transimpedančním uzlu jak je vidět na obr.28.

Provedenými simulacemi byl věřen vliv pro hodnoty napětí  $V_{GS}-V_{TH}$  (viz.tab.3). Při simulaci vlivu  $V_{GS}-V_{TH}$ , byly použity tyto zbývající parametry:

$$I_{BIAS} = 50 \mu A, L=0,7 \mu m, VDD = 2,5 V, VSS = -2,5 V, R_F = R_G=1 K\Omega, \\ U_{in}=100 mV \quad (21)$$

**Tab.3:** Vliv hodnoty napětí  $V_{GS}-V_{TH}$  na parametry zesilovače

$V_{GS}-V_{TH}$ [V]	A [dB]	BW [Mhz]
0,1	5,5	240
0,2	5,4	431
0,3	5,0	480

### 3.3.3 Vliv proudu $I_{bias}$ na činnost zesilovače

Volba proudu  $I_{BIAS}$ , nemá tak velký vliv na činnost zesilovače, jako délka kanálu a napětí  $V_{GS}-V_{TH}$  (viz.kap.5.7). Tímto proudem se nastavuje pracovní bod tranzistorů. Jeho velikost, také určuje rychlost přeběhu zesilovače a to tak, že čím je větší, tím je větší rychlost přeběhu  $SR$ . Je to dáno tím, že větší proud rychleji nabije parazitní kapacity obvodu. Díky rychlejšímu nabíjení parazitních kapacit docílíme, toho že nám poroste i šířka pásma zesilovače. S rostoucím proudem, ale roste i výkon dodávaný ze zdroje.

Pro ukázkou simulace vlivu proudu  $I_{BIAS}$ , na činnost zesilovače viz.tab.4 jsem vybral zapojení s těmito parametry :

$$L=0,7 \mu m, V_{GS} - V_{TH} = 0,2 V, VDD = 2,5 V, VSS = -2,5 V, R_F = R_G=1 K\Omega, \\ U_{in}=100 mV \quad (22)$$

**Tab.4:** Vliv proudu  $I_{BIAS}$  na parametry zesilovače

$I_{BIAS}$ [ $\mu A$ ]	A [dB]	BW [Mhz]
50	5,4	431
100	5,5	542
150	5,4	579

### 3.3.4 Zhodnocení vlivu parametrů

V kap.3.3.1, 3.3.2 a 3.3.3 jsem zhodnotil vliv volby délky kanálu  $L$ , napětí  $V_{GS} - V_{TH}$  a proudu  $I_{BIAS}$  na činnost zesilovače. Pro každý parametr, jsem v tabulce nastínil jak se volba určitého parametru projeví na zisku a šířce pásma zesilovače. V kap.4 se nachází kompletní seznam simulací, spolu s tabulkami. Z tabulek je přehledně vidět, jak se projeví jednotlivé volby na zisk a šířku pásma zesilovače. Celkem se jednalo o patnáct simulací, na kterých jsem si ověřil vliv jednotlivých parametrů. Na jejich základě jsem provedl volbu parametrů pro zesilovač do katalogového listu (viz kap.3.4).

## 3.4 NÁVRH ZESILOVAČE DO KATALOGOVÉHO LISTU

Na základě dříve provedených simulací, jsem pro tento zesilovač zvolil tyto parametry :

$$L = 1,4 \mu m \quad (23)$$

Tuto hodnotu jsem zvolil proto, že při minimální délce kanálu  $L = 0,7 \mu m$ , nebyl na výstupu zesilovače dostatečný zisk. Pro  $L = 1,4 \mu m$ , je zisk dostatečný.

Protože mi volba délky kanálu zabezpečuje dostatečný zisk, zvolil jsem hodnotu napětí  $V_{GS} - V_{TH}$ , takovou abych si zajistil co největší šířku přenášeného pásma tedy:

$$V_{GS} - V_{TH} = 0,3 V \quad (24)$$

Kdybych zvolil nižší hodnotu, např.  $V_{GS} - V_{TH} = 0,1 V$ , vrostl by zisk zesilovače minimálně o jednu nebo dvě desetiny, z hodnoty  $5,8 dB$  na  $5,9 dB$ . Podstatně by, ale klesla šířka pásma zesilovače z  $BW=480 Mhz$  na  $BW=240 Mhz$ .

Proud  $I_{BIAS}$  jsem volil na základě toho, že jeho hodnota ovlivňuje šířku přenášeného pásma a příkon. Hodnotu jsem zvolil jako kompromis i přes to, že jde o simulaci, ve které příkon není důležitý:

$$I_{BIAS} = 100 \mu A \quad (25)$$

K výpočtům šířek  $W$ , jednotlivých tranzistorů potřebují jednak výše zvolené parametry, ale také potřebují hodnoty přenosové vodivosti  $K_P$ , které charakterizují technologii *AMIS 0,7 μm*.

Hodnoty přenosové vodivosti  $K_P$  jsou pro  $T = 0$  °C:

$$K_{PN} = 110 \cdot 10^{-6} \text{ A/V}^2 \quad (26)$$

$$K_{PP} = 37,2 \cdot 10^{-6} \text{ A/V}^2 \quad (27)$$

Pro proud procházející tranzistorem v saturaci platí :

$$I_{DS} = \frac{K_P * W * (V_{GS} - V_{TH})^2}{2 * L} \quad (28)$$

Z této rovnice si vyjádříme šířku tranzistoru  $W$  a spočítáme její hodnotu pro *NMOS* a *PMOS* tranzistor.

Pro *NMOS* tranzistor platí:

$$W_N = \frac{2 * I_{BIAS} * L}{K_N * (V_{GS} - V_{THN})^2} = \frac{2 * 100 * 10^{-6} * 1,4 * 10^{-6}}{110 * 10^{-6} * (0,3)^2} = 28,3 \text{ } \mu\text{m} \quad (29)$$

Pro *PMOS* tranzistor platí:

$$W_P = \frac{2 * I_{BIAS} * L}{K_P * (V_{GS} - V_{THP})^2} = \frac{2 * 100 * 10^{-6} * 1,4 * 10^{-6}}{37,2 * 10^{-6} * (0,3)^2} = 83,6 \text{ } \mu\text{m} \quad (30)$$

Zajímá nás i příkon zesilovače, který je:

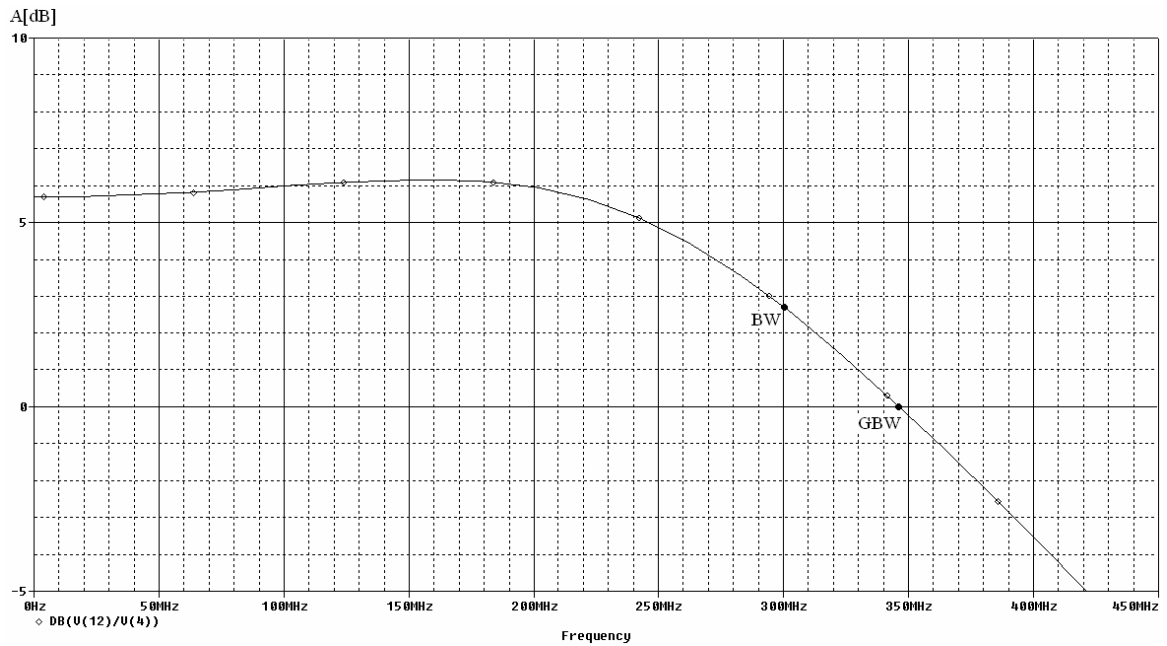
$$P = |V_{DD} + V_{SS}| * I_{CELKOVY} = 5 * 500 * 10^{-6} = 2,5 \text{ mW} \quad (31)$$

Všechny parametry zesilovače jsou shrnuty, v tab.5.

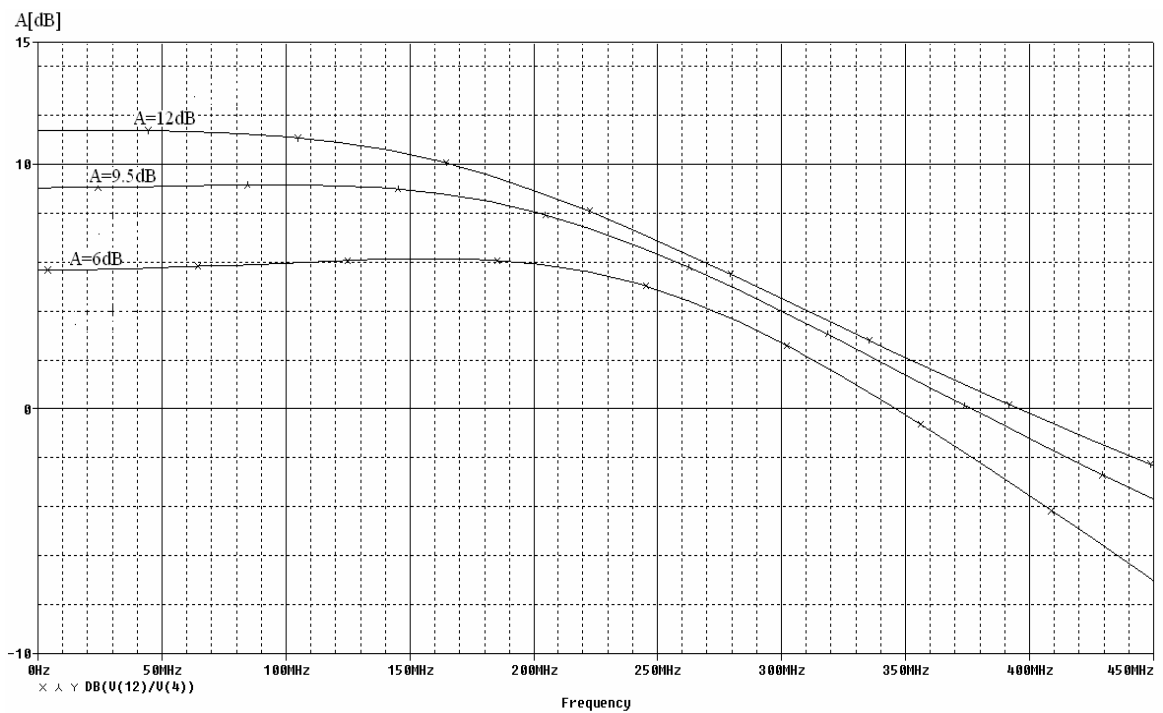
**Tab.5:** Parametry zesilovače

<b>L</b> [ $\mu\text{m}$ ]	1,4
<b>V<sub>GS</sub> - V<sub>TH</sub></b> [V]	0,3
<b>V<sub>DD</sub></b> [V]	2,5
<b>V<sub>SS</sub></b> [V]	-2,5
<b>I<sub>BIAS</sub></b> [ $\mu\text{A}$ ]	100
<b>I<sub>CC</sub></b> [ $\mu\text{A}$ ]	500
<b>K<sub>P</sub></b> [ $\text{A}/\text{V}^2$ ]	$37,2 \cdot 10^{-6}$
<b>K<sub>N</sub></b> [ $\text{A}/\text{V}^2$ ]	$110 \cdot 10^{-6}$
<b>V<sub>THP</sub></b> [V]	-1,0
<b>V<sub>THN</sub></b> [V]	0,7
<b>W<sub>P</sub></b> [ $\mu\text{m}$ ]	83,6
<b>W<sub>N</sub></b> [ $\mu\text{m}$ ]	28,3
<b>P</b> [mW]	2,5

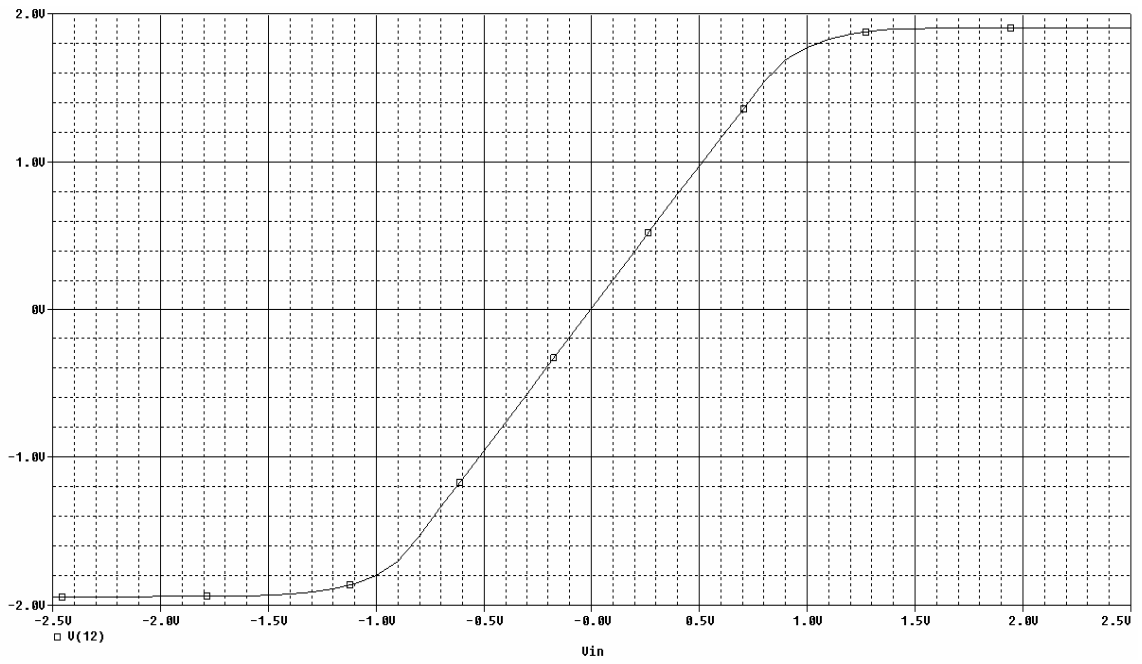
### 3.5 SIMULACE OBVODU



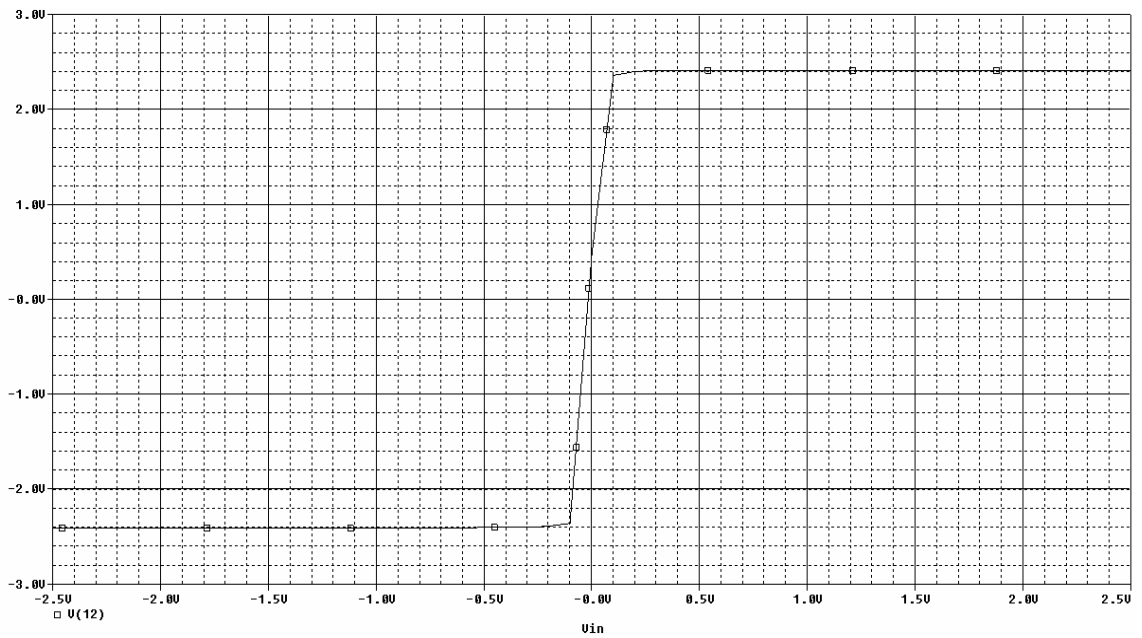
Obr.29: Kmitočtová závislost zesílení



Obr.30: Kmitočtová závislost zesílení pro různý zisk zesilovače

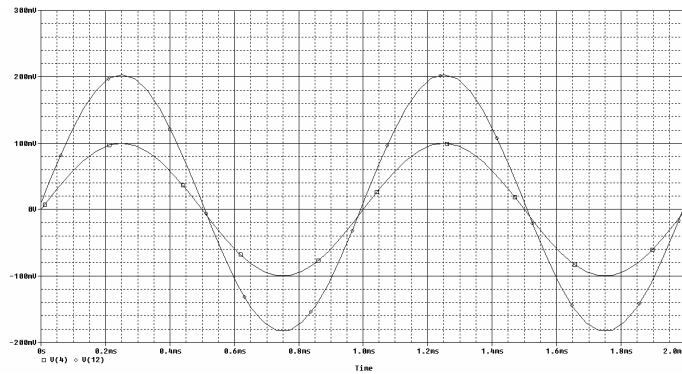


**Obr.31:** Převodní charakteristika se zpětnou vazbou  $U_{OUT} = f(U_{IN})$

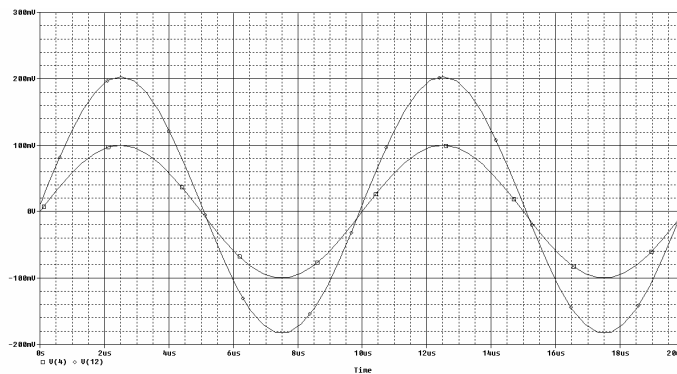


**Obr.32:** Převodní charakteristika bez zpětné vazby  $U_{OUT} = f(U_{IN})$

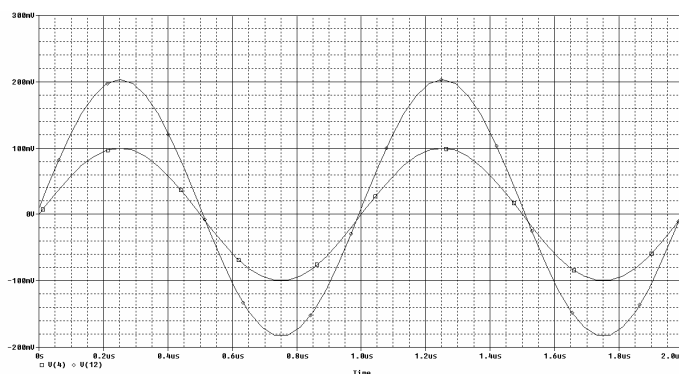
V následující části jsou uvedeny průběhy vstupního a výstupního signálu v závislosti na frekvenci. Amplituda vstupního signálu se neměnila, ale v grafu je uveden proto, aby se dalo posoudit jak se od něho liší výstupní signál, u kterého hlavně na vyšších frekvencích pozorujeme zkreslení.



**Obr.33:** Závislost zkreslení signálu na frekvenci  $U_{IN} = 100 \text{ mV}$ ,  $R_F = R_G = 1,5 \text{ K}\Omega$ ,  $f = 1 \text{ KHz}$

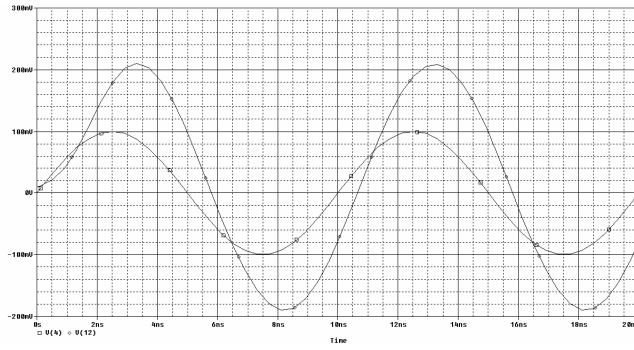


**Obr.34:** Závislost zkreslení signálu na frekvenci  $U_{IN} = 100 \text{ mV}$ ,  $R_F = R_G = 1,5 \text{ K}\Omega$ ,  $f = 100 \text{ KHz}$

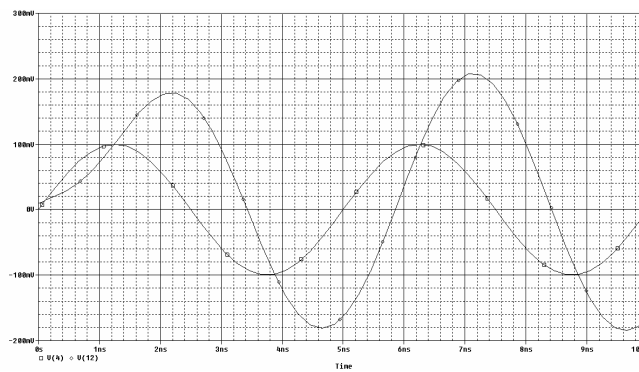


**Obr.35:** Závislost zkreslení signálu na frekvenci  $U_{IN} = 100 \text{ mV}$ ,  $R_F = R_G = 1,5 \text{ K}\Omega$ ,  $f = 1 \text{ MHz}$

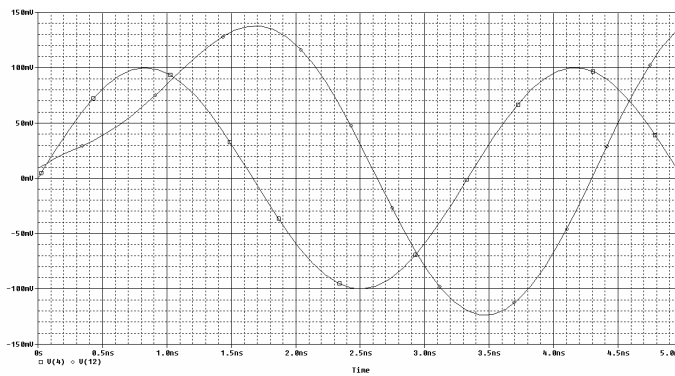




**Obr.36:** Závislost zkreslení signálu na frekvenci  $U_{IN} = 100\text{ mV}$ ,  $R_F = R_G = 1,5\text{ K}\Omega$ ,  $f = 100\text{ Mhz}$

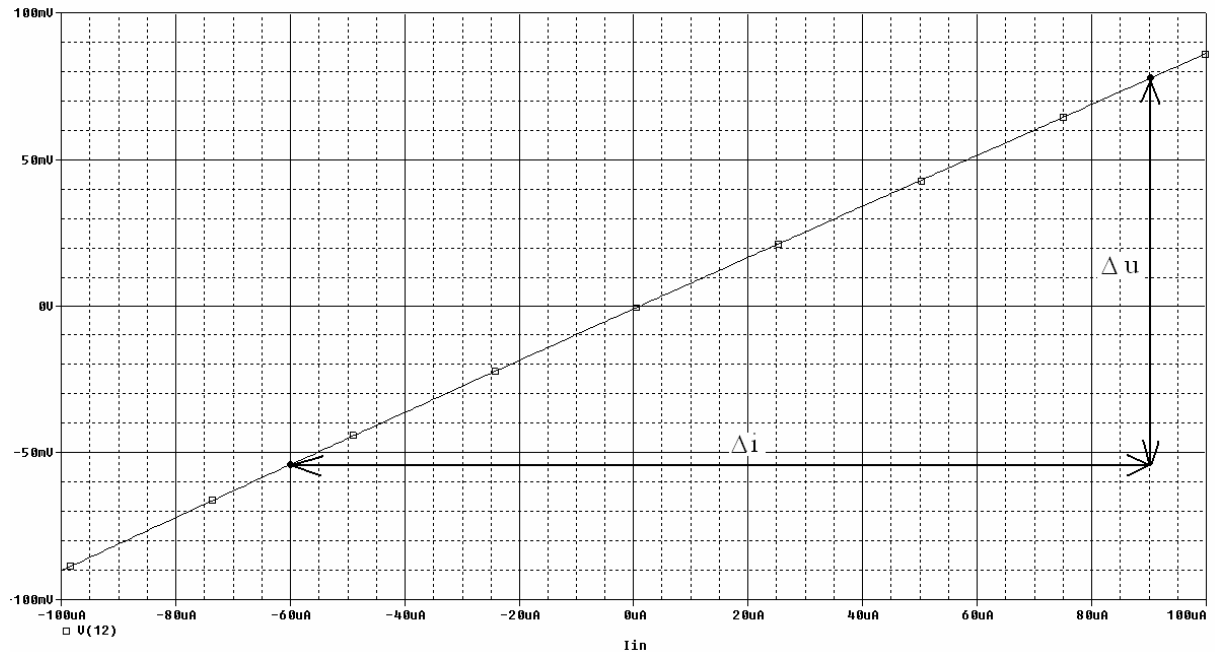


**Obr.37:** Závislost zkreslení signálu na frekvenci  $U_{IN} = 100\text{ mV}$ ,  $R_F = R_G = 1,5\text{ K}\Omega$ ,  $f = 200\text{ Mhz}$



**Obr.38:** Závislost zkreslení signálu na frekvenci  $U_{IN} = 100\text{ mV}$ ,  $R_F = R_G = 1,5\text{ K}\Omega$ ,  $f = 300\text{ Mhz} = BW$

Pro změření výstupního odporu zesilovače bylo potřeba uzemnit, všechny vstupy obvodu. Do výstupního uzlu se, potom připojil zdroj  $SS$  proudu jehož hodnota se rozmítala od  $-100 \mu A$  do  $100 \mu A$  po kroku  $1 \mu A$ . Z výsledné křivky se odpor určil jako poměr rozdílu napětí ku rozdílu proudu viz. (32). Tato hodnota výstupního odporu, platí i pro výstup prvního jednotkového sledovače ve struktuře zesilovače.



**Obr.39:** Graf pro určení velikosti výstupního odporu zesilovače

$$R_{OUT} = \frac{\Delta u}{\Delta i} = \frac{77,4 * 10^{-3} - 54 * 10^{-3}}{90 * 10^{-6} - 60 * 10^{-6}} = \frac{23,4 * 10^{-3}}{30 * 10^{-6}} = 780 \Omega \quad (32)$$

Pro určení velikosti transimpedance  $Z$  se použije stejný postup, jenom se zdroj proudu přemístí do uzlu transimpedance. Velikost transimpedance, potom vyjde:

$$Z_T = \frac{\Delta u}{\Delta i} = \frac{1,26 - 0,5}{8 * 10^{-6} - 5,2 * 10^{-6}} = \frac{0,76}{2,8 * 10^{-6}} = 271 K\Omega \quad (33)$$

### 3.6 VOLBA REZISTORU $R_F$

V kap.2.4 je uvedeno proč je volba tohoto rezistoru důležitá. Pro nalezení správné hodnoty je potřeba provést jemné krokování jeho hodnoty viz.tab.6.

**Tab.6:** Krokování rezistoru  $R_F$ , při podmínce  $R_F = R_G$

$R_F$ [ $\Omega$ ]	A [dB]	BW [Mhz]	GBW [Mhz]
100	5,4	67	100
200	5,6	103	173
400	5,7	177	250
600	5,7	240	289
800	5,7	263	311
1000	5,7	278	324
1200	5,7	287	334
1400	5,7	293	339
1600	5,7	297	343
1800	5,7	299	344
2000	5,7	300	346
2200	5,7	300	346
2400	5,7	298	346
2600	5,7	297	345
2800	5,7	295	343
3000	5,7	295	341
3200	5,6	293	339
3400	5,6	290	337
3600	5,6	288	336
3800	5,6	285	333
4000	5,6	282	330

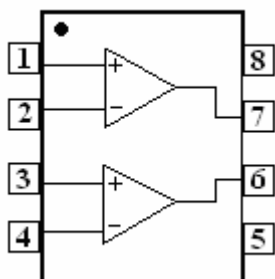
Z tabulky je vidět, že největší zisk a šířka pásma je při volbě  $R_F=R_G=2\text{ K}\Omega$ .

### 3.7 KATALOGOVÝ LIST ZESILOVAČE

Tab.7: Parametry zesilovače

	Minimální	Jmenovitá	Maximální
Napájecí napětí [V] T = 27 °C	±1,8	±2,0	±2,5
Provozní teplota[°C]	-40	25	140
Výstupní rozsah napětí[V]  V <sub>CC</sub> =±2,5 V		±1,95	
CMR [dB]  V <sub>IN</sub> =2 V V <sub>OUT</sub> = 4,5 mV V <sub>CC</sub> =±2,5 V		53	
BW [Mhz]	67	300	300
GBW [Mhz]	100	346	346
U <sub>IN</sub> =50mV R <sub>F</sub> =R <sub>G</sub> =2 KΩ T = 27 °C V <sub>CC</sub> =±2,5 V			
I <sub>CC</sub> [μA]	250	500	
R <sub>F</sub> [KΩ]		2	
Výstupní odpor R <sub>OUT</sub> [Ω]		780	
Transimpedance R <sub>T</sub> [KΩ]		271	

Tab.8: Rozložení vývodů



1	Neinvertující vstup 1
2	Invertující vstup 1
3	Neinvertující vstup 2
4	Invertující vstup 2
5	V <sub>SS</sub>
6	Out <sub>1</sub>
7	Out <sub>2</sub>
8	V <sub>DD</sub>

Obr.40: Vnitřní zapojení integrovaného obvodu

## 4 ZÁVĚR

Zadání této práce spočívalo, v návrhu operačního zesilovače s proudovou zpětnou vazbou a vytvoření jednoduchého katalogového listu. Před samotným návrhem obvodu, bylo potřeba správně pochopit funkci zesilovače a funkci jednotlivých bloků, které jsou jeho součástí.

Po prostudování teorie, bylo zvoleno zapojení (viz.obr.22), které svou funkcí realizuje daný zesilovač. Protože je, zapojení zesilovače v *CMOS* technologii, tak k realizaci byla zvolena technologie *AMIS 0,7 μm*. Informace o technologii jsou v kap.3.2.

Po zvolení zapojení a technologie, bylo nutné provést několik simulací (viz.kap.4), na kterých bylo potřeba posoudit vliv parametrů, které potřebujeme určit při návrhu zesilovače a které ovlivňují jeho parametry. Po prostudování a vyzkoušení jejich vlivu se z výsledků simulací určily parametry, které se použily pro návrh zesilovače do katalogového listu.

Pro tento zesilovač se provedly simulace, které běžně bývají součástí skutečných katalogových listů. Z výsledků simulací, se potom určily další parametry charakterizující zesilovač. Patří mezi ně velikost výstupního odporu, velikost transimedance  $Z$ , šířka přenášeného pásma apod..

Zadání práce tedy bylo splněno, protože byl navržen zesilovač, kterou svou funkcí plnil operační zesilovač s proudovou zpětnou vazbou a byl k němu vytvořen i katalogový list (viz.kap. 3.7).

Parametry zesilovače z katalogového listu jsou tyto:

**Tab.5:** Parametry zesilovače

<b>L [μm]</b>	1,4
<b>V<sub>GS</sub> – V<sub>TH</sub> [V]</b>	0,3
<b>V<sub>DD</sub> [V]</b>	2,5
<b>V<sub>SS</sub> [V]</b>	-2,5
<b>I<sub>BIAS</sub> [μA]</b>	100
<b>I<sub>CC</sub> [μA]</b>	500
<b>K<sub>P</sub> [A/V<sup>2</sup>]</b>	37,2*10 <sup>-6</sup>
<b>K<sub>N</sub> [A/V<sup>2</sup>]</b>	110*10 <sup>-6</sup>
<b>V<sub>THP</sub> [V]</b>	-1,0
<b>V<sub>THN</sub> [V]</b>	0,7
<b>W<sub>P</sub> [μm]</b>	83,6
<b>W<sub>N</sub> [μm]</b>	28,3
<b>P [mW]</b>	2,5

# 5 PŘÍLOHY

## 5.1 NETLIST OBVODU

\*\*\* ZESILOCAC S PROUDOVOU ZPETNOU VAZBOU \*\*\*

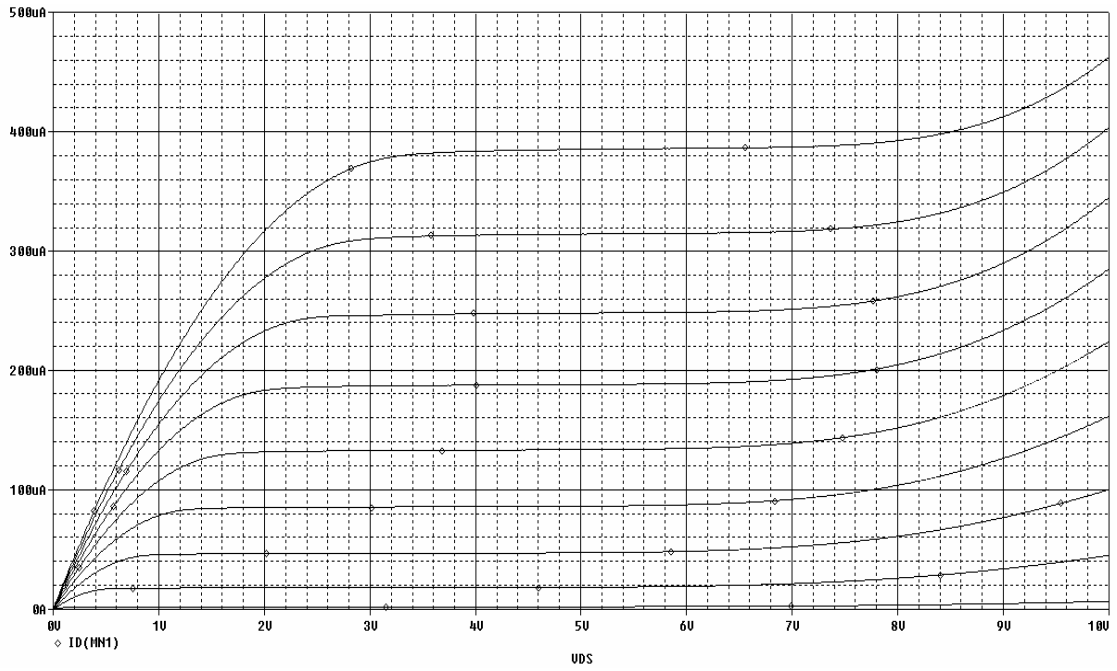
```
*
VDD 1 0 DC {VCC}
VSS 7 0 DC {-VCC}
Vin 4 0 ac 50m
Rf 12 5 2k
Rg 5 0 2k
I1 1 2 DC {I}
I2 6 7 DC {I}
I3 1 10 dc {I}
I4 11 7 dc {I}
.PARAM I=100u
.PARAM VCC=2.5V
.param l=1.4u
.param w1=28.3u
.param w2=83.6u
M1 2 2 4 4 NMOS L={l} W={w1}
M2 3 2 5 5 NMOS L={l} W={w1}
M3 6 6 4 4 PMOS L={l} W={w2}
M4 8 6 5 5 PMOS L={l} W={w2}
M5 3 3 1 1 PMOS L={l} W={w2}
M6 9 3 1 1 PMOS L={l} W={w2}
M7 8 8 7 7 NMOS L={l} W={w1}
M8 9 8 7 7 NMOS L={l} W={w1}
M9 10 10 9 9 NMOS L={l} W={w1}
M10 1 10 12 12 NMOS L={l} W={w1}
M11 11 11 9 9 PMOS L={l} W={w2}
M12 7 11 12 12 PMOS L={l} W={w2}
*
.model Pmos pmos LEVEL = 7
.model Nmos nmos LEVEL = 7
.OP
.temp 27
.PROBE
.ac lin 200 1 2g
.END
```

Netlist je zobrazen bez modelů *NMOS* a *PMOS* tranzistoru, ty jsou umístěny v kap.5.2 a kap.5.4.

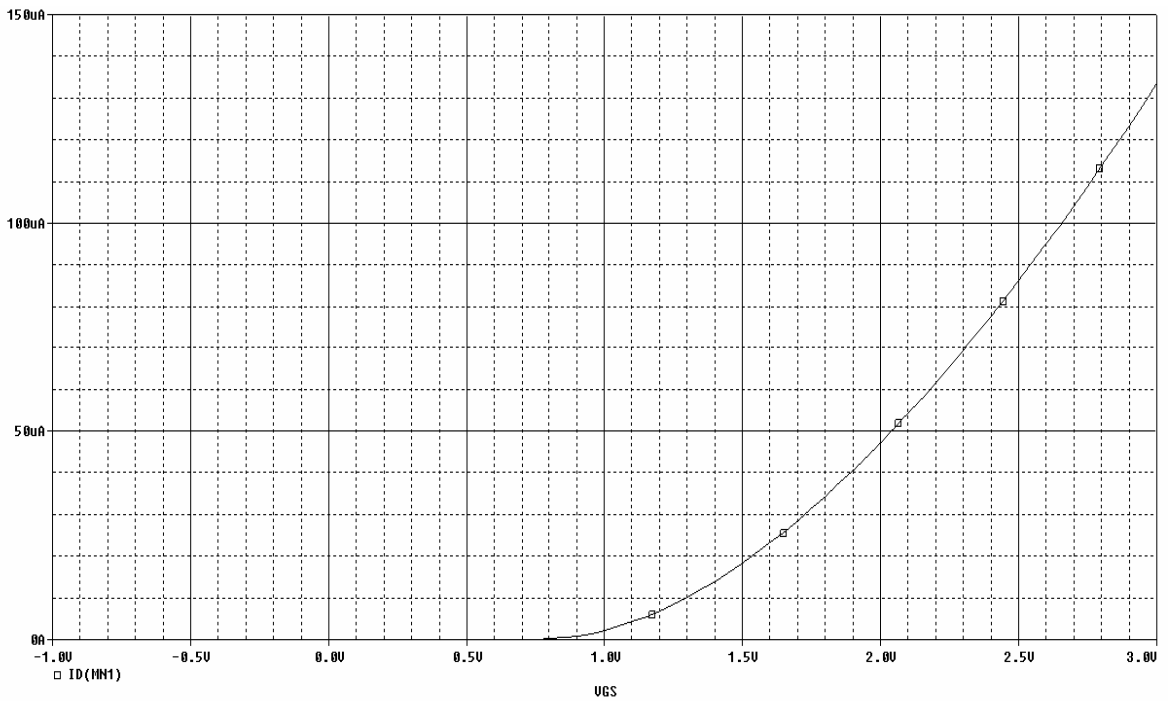
## 5.2 PSPICE MODEL TRANZISTORU NMOS

```
.model N1 NMOS LEVEL = 7 VERSION = 3.1
* Parameters for the device checker:
*+ l1=0u l2=0u l3=0u l4=0u vds2a=5.8 vds2b=5.8
*+ vds2c=5.8 vds2d=5.8 vgs2=5.8 vbs1=-5.8 vbs2=300m vbd1=-5.8
*+ vbd2=300m vb1=-10m vb2=10m vgd1=5.8 vgb=5.8
+tnom=27 tox=1.75e-8 xj=2.5e-7
+nch=1.7e17 nsub=4e16 vth0=0.76
+k1=0.8219166 k2=-8.54312e-3 k3=11.1089581
+k3b=-1.9786631 w0=1e-6 nlx=3.751355e-8
+dvt0w=0 dvt1w=0 dvt2w=-0.032
+dvt0=5.2254747 dvt1=0.590721 dvt2=-0.05
+vbm=-5 u0=635.6142994 ua=1.983902e-9
+ub=1e-21 uc=4.667652e-11 vsat=9.5e4
+a0=0.9331753 ags=0.1339124 b0=0
+b1=0 keta=-2.746786e-5 a1=0
+a2=1 rdsw=1.573286e3 prwg=6.719929e-6
+prwb=-1e-3 wr=1 wint=6.065442e-8
+lint=2.87042e-8 dwg=-1.268839e-8 dwb=1.654199e-8
+voff=-0.15 nfactor=0.6887273 cit=0
+cdsc=0 cdscd=0 cdsb=0
+eta0=0.08 etab=-0.07 dsub=0.56
+pclm=1.0175962 pdiblc1=0.032818 pdiblc2=2.506552e-3
+pdiblc3=-1e-6 drou=0.6067512 psce1=3.356583e8
+psce2=5e-5 pvag=0.0168906 delta=0.01
+alpha0=5e-7 beta0=26 rsh=65
+mobmod=1 prt=159.2464225 ute=-1.9522848
+kt1=-0.4126334 kt1l=7.244799e-9 kt2=2.671323e-3
+ua1=8.353648e-11 ub1=-2.12098e-19 uc1=-5.6e-11
+at=3.3e4 nqsmod=0 wl=0
+wln=1 ww=0 wwn=1
+wwl=-5.30182e-20 ll=0 lln=1
+lw=0 lwn=1 lwl=0
+af=1 kf=3e-28 capmod=2
+cgdo=4e-10 cgso=4e-10 cgbo=3.35e-10
+cj=5e-4 pb=0.73 mj=0.35
+cjsw=2.8e-10 pbsw=0.8 mjsw=0.21
* leakage
+js=1.3e-07 jsw=7e-14
* leakage temperature
+xti=2 n=1
*alev=3 dcaplev=0 diolev=2
+upart=0
+elm=5
```

### 5.3 CHARAKTERISTIKY *NMOS* TRANZISTORU



**Obr.41:** Výstupní charakteristiky *NMOS* tranzistoru



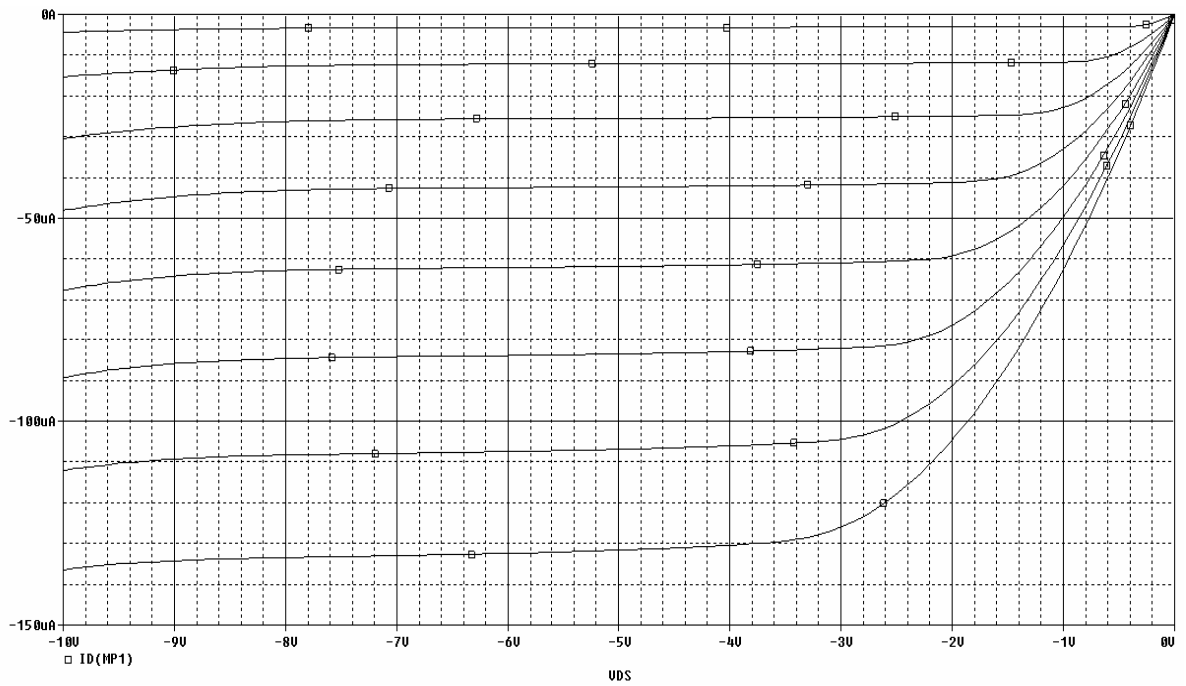
**Obr.42:** Převodní charakteristika *NMOS* tranzistoru



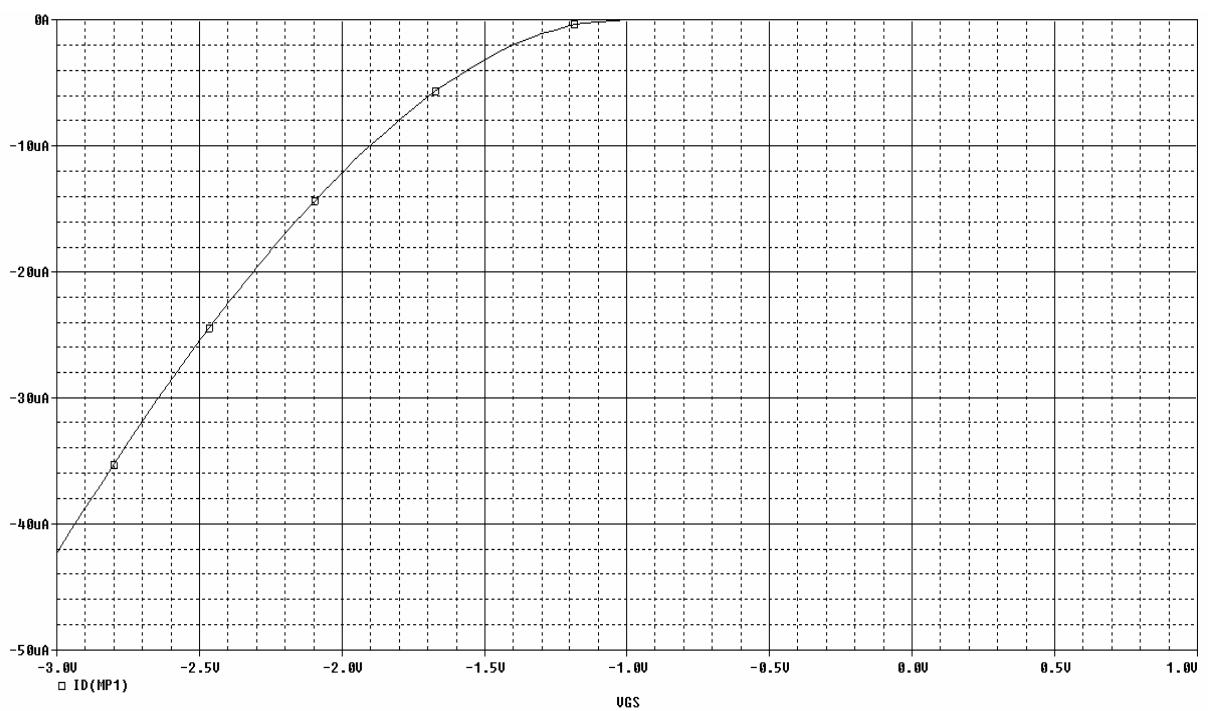
## 5.4 PSPICE MODEL TRANZISTORU *PMOS*

```
.model P1 pmos    LEVEL = 7  VERSION = 3.1
* Parameters for the device checker:
*+ I1=0u I2=0u  vds1a=-5.8  vds1b=-5.8  vgs1=5.8  vbs1=-300m
*+ vbs2=5.8  vbd1=-300m  vbd2=5.8  vb1=-300m  vb2=5.8  vgd1=5.8
*+ vgb=5.8
* End of Parameters for the device checker
+tnom=27          tox=1.75e-8          xj=3e-7
+nch=1.7e17       nsub=4e16           vth0=-1.00
+k1=0.563991     k2=0              k3=16.3317811
+k3b=-2.9202228  w0=1.23464e-6      nlx=9.69545e-8
+dvt0w=0         dvt1w=0           dvt2w=-0.032
+dvt0=3.5648008  dvt1=0.3898843    dvt2=-0.0284121
+vbm=-10         u0=235.7724356    ua=2.964616e-9
+ub=1.419129e-18 uc=-7.00385e-11    vsat=1.1e5
+a0=0.4590784    ags=0             b0=0
+b1=1.407805e-9  keta=-0.047       a1=0
+a2=1            rdsw=3e3          prwg=2.024978e-3
+rsh=94          prwb=7.428781e-5  wr=1
+wint=10.669321e-8 lint=1.9089522e-8  dwg=-1.478082e-8
+dwb=1.561823e-8 alpha0=0           beta0=30
+voff=-0.126     nfactor=0.7324039 cit=0
+cdsc=0          cdsd=7.69e-4      cdsb=8.2e-4
+eta0=9.999059e-4 etab=-1.999936e-4  dsub=0.998946
+pclm=2.6025265  pdiblc1=1         pdiblc2=2.853174e-4
+pdiblc1b=0      drout=0.3837047   pscbe1=4.249266e8
+pscbe2=5e-5     pvag=3.8222424    delta=0.01
+mobmod=1        prt=216.4347715  ute=-1.2989809
+kt1=-0.4521998
+kt1l=-2.091783e-8 kt2=-0.040013
+ua1=3.100822e-9 ub1=-1e-17        uc1=-8.35439e-11
+at=3.289e4      nqsmod=0          wl=0
+wln=1           ww=0              wwn=1
+wwl=-2.33876e-20 ll=0          lln=1
+lwl=0           lwn=1             lwl=0
+capmod=2        cgdo=1.0e-10      cgso=1.0e-10
+cgbo=3.35e-10   cj=6.0e-4         pb=0.9
+mj=0.51         cjsw=3.6e-10     mjsw=0.35
+af=1           kf=5.0e-30
* leakage
+js=1.4e-7       jsw=9e-14
+xti=0.5         n=1
* other switch
+xpart=0 elm=5
* dcaplev=0 alev=3 rlev=4 diolev=2 lis=3
```

## 5.5 CHARAKTERISTIKY *PMOS* TRANZISTORU



**Obr.43:** Výstupní charakteristiky *PMOS* tranzistoru



**Obr.44:** Převodní charakteristika *PMOS* tranzistoru

## 5.6 SEZNAM SIMULACÍ

Před volbou parametrů zesilovače určeného do katalogového listu byly provedeny simulace (viz. tab.9):

**Tab.9:** Seznam simulací

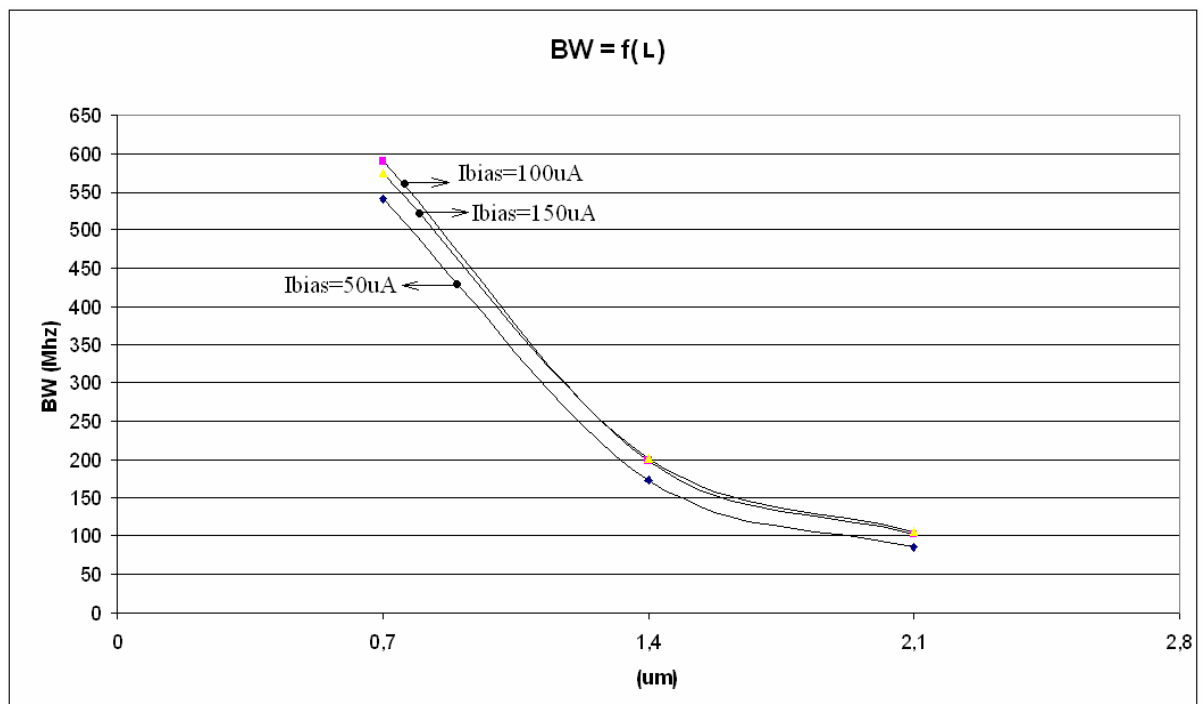
Číslo simulace	$I_{BIAS}$ [ $\mu A$ ]	$V_{GS}-V_{TH}$ [V]	L [ $\mu m$ ]	$V_{DD}$ [V]	$V_{SS}$ [V]
1.	50	0,1	0,7	2,5	-2,5
2.	50	0,2	0,7	2,5	-2,5
3.	50	0,2	1,4	2,5	-2,5
4.	50	0,2	2,1	2,5	-2,5
5.	50	0,3	0,7	2,5	-2,5
6.	100	0,1	0,7	2,5	-2,5
7.	100	0,2	0,7	2,5	-2,5
8.	100	0,2	1,4	2,5	-2,5
9.	100	0,2	2,1	2,5	-2,5
10.	100	0,3	0,7	2,5	-2,5
11.	150	0,1	0,7	2,5	-2,5
12.	150	0,2	0,7	2,5	-2,5
13.	150	0,2	1,4	2,5	-2,5
14.	150	0,2	2,1	2,5	-2,5
15.	150	0,3	0,7	2,5	-2,5

Simulacemi bylo získáno mnoho výsledků, které jsou, ale zpracovány do přehledných tabulek a grafů, z kterých je vidět vliv jednotlivých parametrů (viz.kap.5.7 a kap. 5.8).

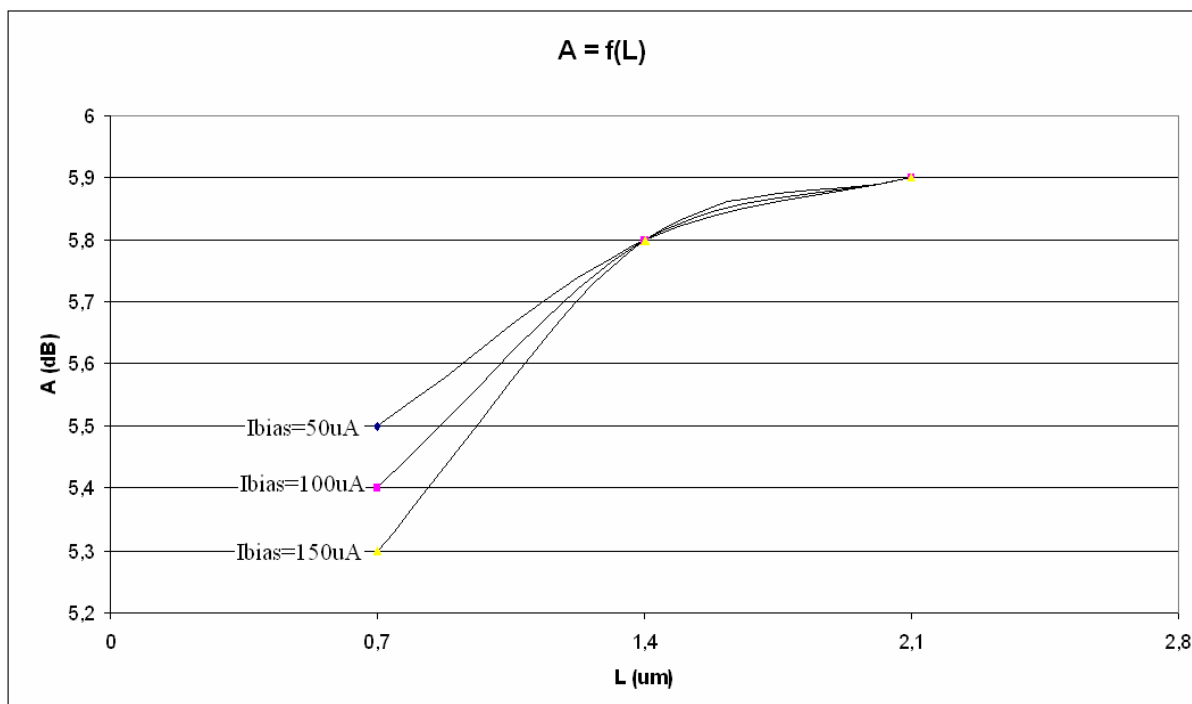
## 5.7 VLIV PARAMETRU DÉLKY KANÁLU $L$ NA ČINNOST ZESILOVAČE

**Tab.10:** Vliv délky kanálu  $L$  na zisk a šířku pásma zesilovače.

$I_{BIAS} = 50 \text{ uA} , V_{GS} - V_{TH} = 0,2 \text{ V} , R_G = R_F = 1 \text{ K}\Omega$				
$L$ [ $\mu\text{m}$ ]	$A$ [dB]	$BW$ [Mhz]	$W_N$ [ $\mu\text{m}$ ]	$W_P$ [ $\mu\text{m}$ ]
0,7	5,5	540	15,9	47,0
1,4	5,8	173	31,8	94,1
2,1	5,9	86	47,7	141,1
$I_{BIAS} = 100 \text{ uA} , V_{GS} - V_{TH} = 0,2 \text{ V} , R_G = R_F = 1 \text{ K}\Omega$				
$L$ [ $\mu\text{m}$ ]	$A$ [dB]	$BW$ [Mhz]	$W_N$ [ $\mu\text{m}$ ]	$W_P$ [ $\mu\text{m}$ ]
0,7	5,4	589	31,8	94,0
1,4	5,8	198	63,6	188,2
2,1	5,9	102	95,5	282,3
$I_{BIAS} = 150 \text{ uA} , V_{GS} - V_{TH} = 0,2 \text{ V} , R_G = R_F = 1 \text{ K}\Omega$				
$L$ [ $\mu\text{m}$ ]	$A$ [dB]	$BW$ [Mhz]	$W_N$ [ $\mu\text{m}$ ]	$W_P$ [ $\mu\text{m}$ ]
0,7	5,3	575	47,7	141,1
1,4	5,8	201	95,5	282,3
2,1	5,9	106	143,2	423,2



**Obr.45:** Závislost šířky pásma zesilovače  $BW$  na délce kanálu  $L$

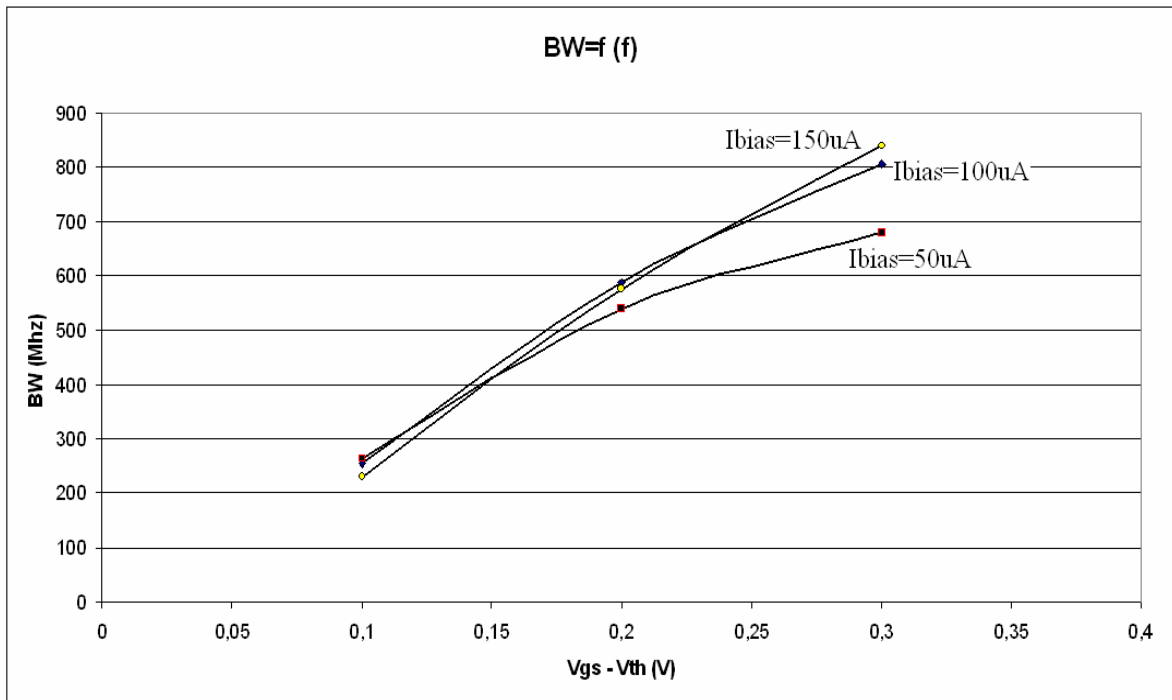


**Obr.46:** Závislost zisku zesilovače  $A$  na délce kanálu  $L$

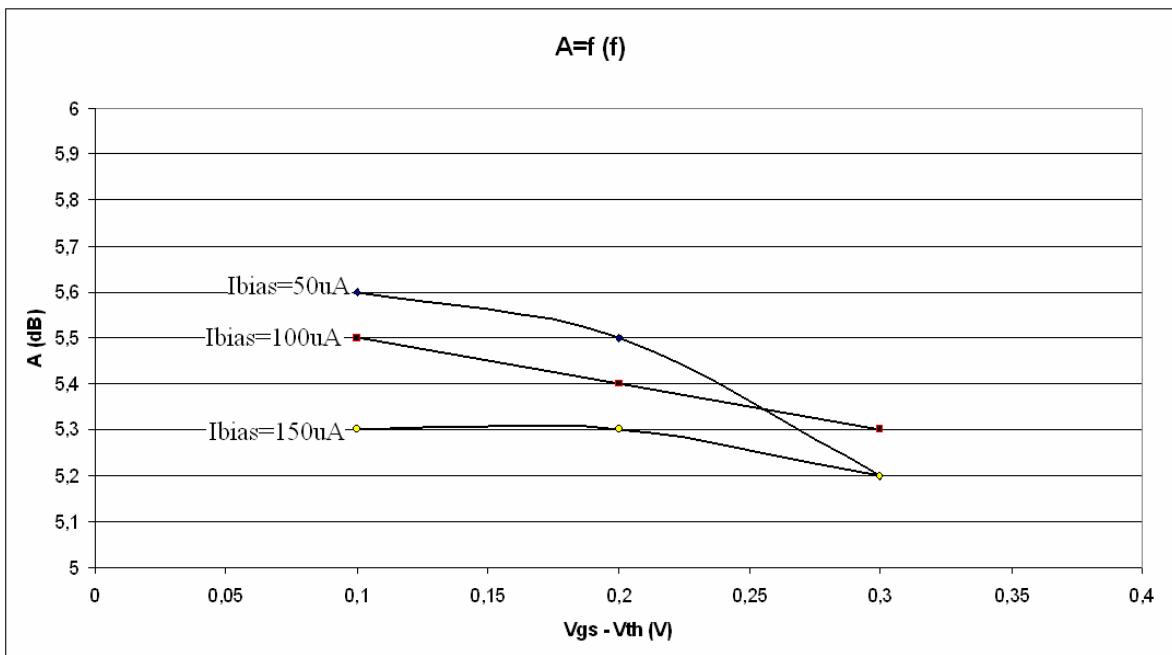
## 5.8 VLIV PARAMETRU DÉLKY KANÁLU $V_{GS}-V_{TH}$ NA ČINNOST ZESILOVAČE

**Tab.11:** Vliv hodnoty  $V_{GS}-V_{TH}$  na zisk zesilovače  $A$  a šířku pásma zesilovače  $BW$

$I_{BIAS} = 50 \text{ uA} , L = 0,7 \text{ um} , R_G = R_F = 1 \text{ K}\Omega$				
$V_{GS} - V_{TH} \text{ [V]}$	$A \text{ [dB]}$	$BW \text{ [Mhz]}$	$W_N \text{ [um]}$	$W_P \text{ [um]}$
0,1	5,6	264	63,6	188,2
0,2	5,5	540	15,9	47,0
0,3	5,2	680	7,0	20,9
$I_{BIAS} = 100 \text{ uA} , L = 0,7 \text{ um} , R_G = R_F = 1 \text{ K}\Omega$				
$V_{GS} - V_{TH} \text{ [V]}$	$A \text{ [dB]}$	$BW \text{ [Mhz]}$	$W_N \text{ [um]}$	$W_P \text{ [um]}$
0,1	5,5	253	127,3	376,3
0,2	5,4	589	31,8	94,0
0,3	5,3	806	14,1	41,8
$I_{BIAS} = 150 \text{ uA} , L = 0,7 \text{ um} , R_G = R_F = 1 \text{ K}\Omega$				
$V_{GS} - V_{TH} \text{ [V]}$	$A \text{ [dB]}$	$BW \text{ [Mhz]}$	$W_N \text{ [um]}$	$W_P \text{ [um]}$
0,1	5,3	229	190,9	564,5
0,2	5,3	575	47,7	141,1
0,3	5,2	840	21,2	62,7



**Obr.47:** Závislost šířky pásma zesilovače  $BW$  na hodnotě napětí  $V_{GS} - V_{TH}$



**Obr.48:** Závislost zisku zesilovače  $A$  na hodnotě napětí  $V_{GS} - V_{TH}$

## 6 SEZNAM POUŽITÉ LITERATURY

- [1] PUNČOCHÁŘ, J.: *Operační zesilovače v elektronice* . Praha : nakladatelství BEN, 2002. 496 stran. ISBN 80-7300-059-8.
- [2] BIOLEK, D.: *Řešíme elektronické obvody*, Praha : nakladatelství BEN, 2004. 520 stran. ISBN 80-7300-125-X.
- [3] BIOLEK, D., HÁJEK, K., KRTIČKA, A.: *Analogové elektronické obvody*, Brno: Vysoké učení technické v Brně, 2007, s. 126 – 183.
- [4] LÁNÍČEK, R.: *Elektronika, obvody, součástky, děje* , Praha : nakladatelství BEN, 2000. 479 stran. ISBN 80-86056-25-2.
- [5] VLČEK, J.: *Vlastnosti a užití CMOS obvodů* , Praha : nakladatelství BEN, 2000. 46 stran. Obj. číslo 120915.
- [6] MANCHINI, R.: *Op Amps for everyone* . Texas : Texas Instruments Incorporated, 2002. 464 stran. I.Č.: SLOD006B.
- [7] BEČVÁŘ, D., STEHLÍK, J.: *Návrh analogových integrovaných obvodů*, Brno: Vysoké učení technické v Brně, 2006. 151 stran.
- [8] SEDRA, S.: *Current conveyors theory and practice*, USA,1990. 18 stran.
- [9] Katalogový list zesilovače OPA694. USA: Texas, 2008. 26 stran. Dostupné z www: [www.ti.com](http://www.ti.com)
- [10] Katalogový list zesilovače THS4001OPA694. USA: Texas, 2008. 24 stran. Dostupné z www: [www.ti.com](http://www.ti.com)