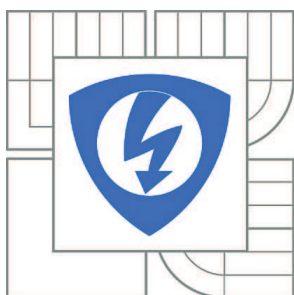


VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH
TECHNOLOGIÍ

ÚSTAV RADIOELEKTRONIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF RADIO ELECTRONICS

LABORATORNÍ FUNKČNÍ GENERÁTOR NA BÁZI DDS

LABORATORY WAVEFORM GENERATOR BASED ON DDS

BAKALÁŘSKÁ PRÁCE

BACHELOR'S THESIS

AUTOR PRÁCE

AUTHOR

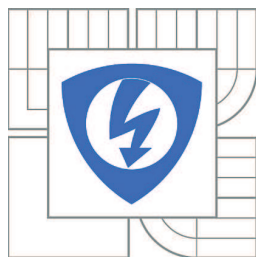
TOMÁŠ KRET

VEDOUCÍ PRÁCE

SUPERVISOR

doc. Ing. JIŘÍ ŠEBESTA, Ph.D.

BRNO 2014



VYSOKÉ UČENÍ
TECHNICKÉ V BRNĚ

Fakulta elektrotechniky
a komunikačních technologií

Ústav radioelektroniky

Bakalářská práce

bakalářský studijní obor
Elektronika a sdělovací technika

Student: Tomáš Kret

ID: 146872

Ročník: 3

Akademický rok: 2013/2014

NÁZEV TÉMATU:

Laboratorní funkční generátor na bázi DDS

POKYNY PRO VYPRACOVÁNÍ:

Provedte rozbor řešení generátoru funkčních průběhů s přímou číslicovou syntézou pro kmitočtový rozsah do cca 25 MHz. Vyberte vhodný integrovaný obvod DDS a navrhnete jeho aplikaci pro laboratorní funkční generátor. Uvažujte generování sinusového signálu, obdélníkového signálu s nastavitelnou střídou a trojúhelníkového signálu. Navrhnete kompletní zapojení generátoru, včetně vhodných ovládacích prvků pro nastavování nutných parametrů signálu. Uvažujte instalaci generátoru do systému VarioLab. Navrhnete desky plošných spojů. Funkční generátor osadíte. Sestavte firmware pro řídicí mikroprocesor a generátor oživíte a změřte jeho parametry.

DOPORUČENÁ LITERATURA:

[1] FRÝZA, T. Mikroprocesorová technika. Elektronické skriptum. Brno: FEKT, VUT v Brně, 2008.

[2] DAŘO, S., VEDRAL, J. Číslicové měření. Přístroje a metody. Skriptum. Praha: ČVUT v Praze, 2006.

Termín zadání: 10.2.2014

Termín odevzdání: 30.5.2014

Vedoucí práce: doc. Ing. Jiří Šebesta, Ph.D.

Konzultanti bakalářské práce:

doc. Ing. Tomáš Kratochvíl, Ph.D.

Předseda oborové rady

UPOZORNĚNÍ:

Autor bakalářské práce nesmí při vytváření bakalářské práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

ABSTRAKT

Téma sa zaoberá návrhom funkčného generátoru s číslicovou syntézou, jeho softvérovou a hardvérovou realizáciou. Rieši sa generovanie funkcií závislých na čase sínus, trojuholník a obdĺžnik s nastaviteľnou striedou, séria pulzov a funkcií frekvenčného rozmiatania, FM a PWM modulácie, ďalej sa rieši zobrazenie používateľského rozhrania na grafickom displeji a ovládanie periférii mikrokontroléra z rady AVR.

KLÚČOVÉ SLOVÁ

Priama číslicová syntéza, prúdová väzba, rekonštrukčný filter, funkčný generátor

ABSTRACT

The project concerns about design of function generator based on direct digital synthesis, its software and hardware realisation. It solves generating functions depended on time like sine, triangle and square with variable duty cycle, burst and other functions of frequency sweep, FM and PWM modulation. Next goal is to display user interface on graphic LCD display and to control microcontroler pheripheries of AVR.

KEYWORDS

Direct digital synthesis, reconstruction filter, function generator, current feedback

Kret, T. *Laboratorní funkční generátor na bázi DDS* Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií. Ústav radioelektroniky, 2014. 31 s., 14 s. příloh. Bakalářská práce. Vedúci práce: doc. Ing. Jiří Šebesta, Ph.D.

PREHLÁSENIE

Prehlasujem, že svoju bakalársku prácu na tému *Laboratorní funkční generátor na bázi DDS* som vypracoval samostatne pod vedením vedúceho bakalárskej práce s použitím odbornej literatúry a ďalších informačných zdrojov, ktoré sú všetky uvedené v zozname literatúry na konci práce.

V Brne dňa

.....

podpis autora

POĎAKOVANIE

Ďakujem vedúcemu bakalárskej práce doc. Ing. Jiřímu Šebestovi, Ph.D. za účinnú metodickú, pedagogickú a odbornú pomoc a ďalšie cenné rady pri spracovaní mojej bakalárskej práce.

V Brne dňa

.....

(podpis autora)

OBSAH

Zoznam obrázkov	viii
Zoznam tabuliek	ix
Úvod	1
1 Teória signálových generátorov	2
1.1 Typy signálových generátorov.....	2
1.1.1 Funkčné generátory.....	2
1.1.2 Funkčné analógové generátory	3
1.1.3 Funkčné digitálne generátory.....	4
1.2 Priama číslicová syntéza	4
1.2.1 Princíp priamej číslicovej syntézy	5
1.2.2 Rekonštrukčný filter	6
1.2.3 Kvantovací šum	8
2 Návrh dds generátora	10
2.1 Stanovené parametre generátora.....	10
2.2 Bloková schéma.....	10
2.3 Výber DDS syntetizátora	11
2.4 Výber komparátora	12
2.5 Výber obvodov zosilňovača.....	12
2.6 Použitý mikrokontrolér	12
2.7 Digitálna časť	13
2.8 Popis obvodu číslicovej syntézy	15
2.9 Napäťové zosilňovače.....	16
2.10 Generovanie obdĺžnikového signálu.....	17
2.11 Atenuátor	18
2.12 DC servo	19
2.13 Rekonštrukčný filter	20
2.14 Koncový zosilňovač.....	22
2.15 PWM D/A prevodníky.....	25

2.16	Obvody A/D prevodníka mikrokontroléra.....	25
2.17	Napájací zdroj	26
3	Realizácia generátora	27
3.1	Mechanická konštrukcia	27
3.2	Meranie	27
3.3	Firmware generátora	28
4	Záver	29
	Literatúra	30
	Zoznam symbolov veličín a skratiek	31
	Zoznam príloh	32

ZOZNAM OBRÁZKOV

Obr. 1.1: Príklad digitálneho funkčného generátora (prevzaté z [1])	3
Obr. 1.2: Používaná topológia DDS (prevzaté z [3]).....	4
Obr. 1.3 Zastaralá topológia DDS (prevzaté z [3]).....	5
Obr. 1.4 Príklad zjednodušeného sínusového signálu v ROM	6
Obr. 1.5: Princíp rekonštrukcie signálu z D/A prevodníka (prevzaté z [2]).....	7
Obr. 1.6: Príklad kvantovacieho šumu vo frekvenčnej oblasti ako následok kvantovania (prevzaté z [9]).....	8
Obr. 1.7: Príklady spektra FFT na výstupe D/A prevodníka pre rôzne pomery f_C/f_{OUT} .(4096 bodů, 12 bitov) (prevzaté z [8]).....	9
Obr. 2.1: Bloková schéma realizácie DDS	11
Obr. 2.2: Navrhnutý atenuátor -20 dB vľavo a -40 dB vpravo.....	19
Obr. 2.3: Realizácia návrhu atenuátora -20 dB vľavo a -40 dB vpravo	19
Obr. 2.4: Programom vypočítané hodnoty súčiastok.....	21
Obr. 2.5: Reálne hodnoty navrhnutého filtra	21
Obr. 2.6: Amplitúdová a fázová charakteristika filtra	22
Obr. 2.7: Navrhnutý CFA	23
Obr. 2.8: Simulovaná rýchlosť priebehu zapojenia pri rozkmitení výstupu 20V _{pp} /50Ω ..	24

ZOZNAM TABULIEK

Tab. 1.1: Typy a parametre niektorých signálových generátorov (prevzaté z [1]).....	2
---	---

ÚVOD

Funkčné generátory majú široké využitie v každom odvetví elektrotechnického priemyslu zaoberajúcim sa spracovaním signálov, stabilitou a meraním dynamických parametrov, sú vhodnými spoločníkmi a niekedy aj súčasťou každého osciloskopu. Každý generátor má definovaný rozsah frekvencií, výstupného napätia a maximálneho zaťaženia. Frekvencia sa môže pohybovať aj do niekoľko desiatok GHz, kde už generátory patria pod rozsah mikrovlnných generátorov, každopádne s rastúcou frekvenciou narastajú obmedzenia pre generovanie niektorých signálov náročných na parazitné reaktancie, resp. prechodovú odozvu daného systému generátoru ako je napr. obľžník, kde je potrebná vysoká rýchlosť priebehu. Pre každý generátor je dôležitá stabilita kmitočtu v závislosti na teplote, čase a záťaži, čo je dnes možné splniť vďaka digitálnym DDS syntetizátorom, preto majú prevahu nad inými princípmi generovania signálu. Nároky sa kladú hlavne na výstupný zosilňovač, rekonštrukčný filter a kvalitu napájania. Predtým, než existovala DDS syntéza sa signály generovali rôznymi oscilátormi, ktorých frekvencia bola väčšinou nestabilná, alebo mali viac obmedzený rozsah preladenia frekvencií.

V 1. kapitole sú spracované teoretické poznatky signálových generátorov so zameraním na funkčné generátory a priamu číslicovú syntézu. V 2. kapitole je riešený samotný návrh DDS generátora.

Cieľom práce je riešiť návrh a praktickú realizáciu DDS generátora do 25 MHz s maximálnym rozkmitom napätia 20 V_{pp} / 50 R a jeho následnú integráciu do systému VarioLab.

1 TEÓRIA SIGNÁLOVÝCH GENERÁTOROV

Táto kapitola sa zaoberá teoretickými poznatkami, ktoré sa týkajú generátorov, ich rozdelením, pričom sa zameriava najmä na funkčné signálové generátory a vysvetľuje princípy priamej číslicovej syntézy.

1.1 Typy signálových generátorov

V Tab. 1.1 sú porovnané parametre najpoužívanejších signálových generátorov.

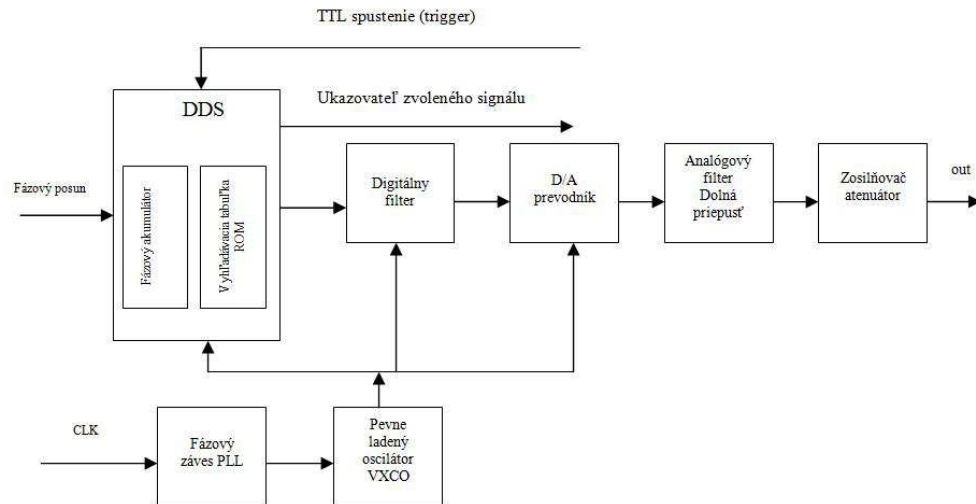
Tab. 1.1: Typy a parametre niektorých signálových generátorov (prevzaté z [1])

Vlastnosti	Generátory ľubovoľného priebehu	Funkčné generátory	VF vektorové signálové generátory	Analógové moduly
Šírka pásma	do 1GHz	do 200 MHz	viac ako 2 GHz	do 1 MHz
Vzorkovacia frekvencia	až do 24 GS/s	až do 50GS/s	-	až do 1 MS/s
Rozsah výstupného napätí	10 μ Vpp – 10 Vpp	10mVpp – 10Vpp	-	do 10 Vpp
Pamäť	do 1 GB	až 32 kB	až 512 MB	-
Rozlíšenie DA prevodníku	až 16 bitov	až 16 bitov	až 16 bitov	až 24 bitov
Počet kanálov	1 až 4	obvykle 1	1	až 8
Dynamický rozsah	výborný	výborný	výborný	dobrý
Hodiny	delenie N, vysoké rozlíšenie, externé	interné, externé	delenie N, vysoké rozlíšenie, externé	delenie N, externé
Typ zbernice	PXI, PCI	PXI, PCI	PXI	PXI, PCI
Komunikačné porty	USB, RS232, GP-IB, LAN	USB RS232, Gp-IB, LAN	USB, LAN	USB

1.1.1 Funkčné generátory

Funkčné generátory patria do skupiny signálových generátorov, ktoré generujú základné periodické matematické funkcie v závislosti od času ako je sínus, obdĺžnik s nastaviteľnou striedou a obdĺžnikom, popřípade rôzne modulácie a frekvenčné rozmietania, ktoré môžu byť lineárne a logaritmické. Tieto generátory pre svoju činnosť prakticky nepotrebujú žiadnu pamäť typu RAM, pretože priebehy sú generované alebo zadané vnútorným systémom, je možné meniť len ich parametre. Realizácia môže byť analógová alebo digitálna, ktorá kvôli svojim výhodám a stabilite kmitočtu

prevažuje. Príklad digitálneho funkčného generátora je na obr. 1.1, ktoré používa DDS syntézu. Pre dosiahnutie vyššieho vzorkovacieho kmitočtu sa môže s kryštálovým oscilátorom použiť aj násobička s fázovým závesom. Pred tým, než je signál poslaný do D/A prevodníka, je digitálne vyfiltrovaný pre zníženie šumu. [1]



Obr. 1.1: Príklad digitálneho funkčného generátora (prevzaté z [1])

1.1.2 Funkčné analógové generátory

Súčasťou každého analógového generátora je oscilátor, ktorý pre svoju činnosť využíva nestabilný systém tvorený väčšinou spätnoväzbovým členom splňujúci fázovú a amplitúdovú podmienku nestabilného stavu, a tým generuje harmonické. Amplitúdová podmienka je zaručená aktívnym zosilňujúcim prvkom, ktorý dodá straty spôsobené reálnou zložkou impedancií, inak by došlo k tlmeným kmitom s exponenciálnym poklesom. Fázová podmienka sa vytvára spätnoväzbovým systémom, ktorý s celkovým obvodom vytvára fázovú zmenu 360° . Obvykle je tvorený LC a RC obvody alebo piezoelektrickým kryštálom. Ďalší princíp vytvárania kmitov je využitie záporného diferenciálneho odporu ako napr. tunelovej diódy, tranzistora s nestabilnou záťažou alebo tetród v oblasti dynatronového javu. [5]

Medzi najznámejšie spätnoväzbové oscilátory patria Harleyov, Colpittsov, vylepšený Clappov oscilátor a Wienov oscilátor. [7]

LC oscilátory (Harleyov, Colpittsov a Clappov) sú charakteristické zlou stabilitou v dlhodobom zaťažení, s dobrým činiteľom akosti, jednoduchou preladiťnosťou vďaka varikapu. Používajú sa hlavne na vyšších kmitočtoch od desiatok MHz.

RC oscilátory (Wienov) sa používajú hlavne na nižších kmitočtoch do 10 MHz kvôli zlej časovej stabilite ovplyvnenou malým činiteľom akosti, ich preladiťnosť je pomerne vyššia ako v prípade LC oscilátorov. Lepšie vlastnosti dosahovali kryštálové oscilátory s vysokou stabilitou, ale zlou preladiťnosťou, pre ktorú bolo potrebné prepínať jednotlivé kryštálové rezonátory. Spojením výhodných vlastností LC a kryštálových oscilátorov sa vytvoril fázový záves dosahujúci najlepšie vlastnosti. Kmitočtet už bol riadený digitálne za pomoci fázového komparátora a nábojovej pumpy,

avšak preladiteľnosť bola stále rovnaká. [7]

Zaujímavý typ generátora je diódová matica využívajúca vstupný trojuholníkový signál. Jej nevýhodou je vyššie harmonické a prechodové skreslenie spôsobené diódami. Výstupný signál bol sínusový signál a z trojuholníkového signálu bolo možné dostať aj obdĺžnikový signál. [6]

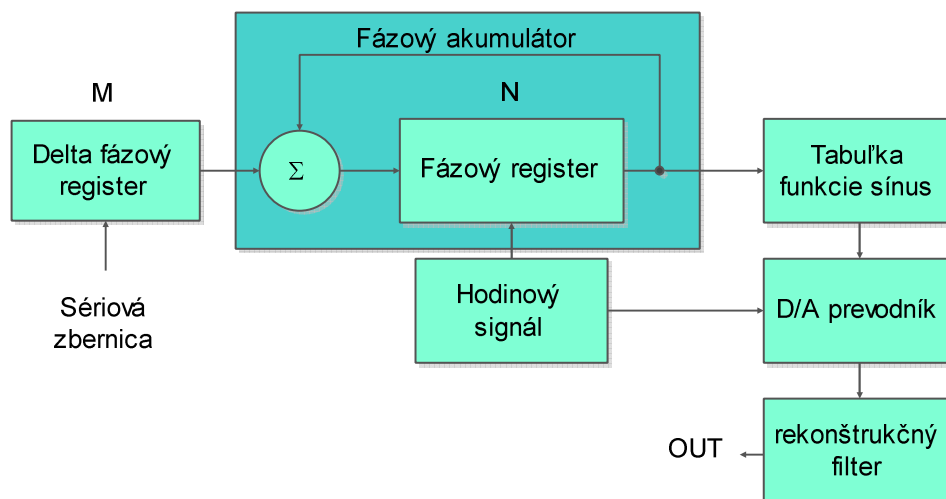
1.1.3 Funkčné digitálne generátory

Generátory tohto typu sú v súčasnej dobe najviac preferované kvôli vysokej stabilite kmitočtu, amplitúdy a širokému rozsahu preladenia. Väčšinou pracujú na základe DDS syntézy so zabudovaným vysokorýchlostným D/A prevodníkom. Môžu pracovať aj na inom princípe, avšak pri dosiahnutí menšieho rozsahu generovaných frekvencií. Každý takýto generátor zahŕňa okrem DDS syntetizéra aj rekonštrukčný filter pre vyfiltrovanie nežiadúcich produktov D/A prevodu. Výstup je vyvedený z výstupného zosilňovača, ktorý nasleduje za atenuátorom, ako je to vidieť na Obr. 1.1.

1.2 Priama číslicová syntéza

Priama číslicová syntéza je v súčasnosti veľmi rozšírená vďaka rýchlym prevodníkom. Jej nevýhodou je kvantovací šum, ktorý je daný rozlišovacou schopnosťou D/A prevodníka a vzorkovací kmitočet, s ktorým súvisia zrkadlové kmitočty. Kvalita teda závisí aj od rekonštrukčného filteru.

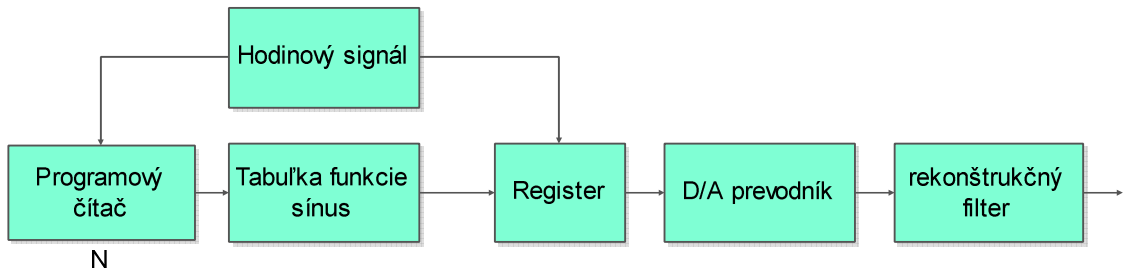
Výhody však prevažujú, keďže stabilita kmitočtu je veľmi vysoká, pretože je daná kryštálovým oscilátorom, ktorý zároveň určuje vzorkovaciu frekvenciu a od neho sa odvíjajú aj jednotlivé pracovné kmitočty pre jadro DDS a periférie. Skreslenie je závislé len na výstupnom zosilňovači a na D/A prevodníku. Typický princíp, ktorý aj využíva táto práca je zobrazený na nasledovnej blokovej schéme na Obr. 1.2 [2].



Obr. 1.2: Používaná topológia DDS (prevzaté z [3])

Na Obr. 1.2 je zapojenie jednotlivých blokov odvodené od jeho jednoduchšej staršej varianty (viď Obr. 1.3), ktorá nemá možnosť preladenia kmitočtu pomocou

softvéru, iba hodinovým signálom alebo preprogramovaním ROM, pretože neobsahuje delta fázový register, len programový čítač (niečo ako fázový register), ktorý inkrementuje adresu pamäti ROM, čo je dosť nepraktické, a preto sa nepoužíva [3].



Obr. 1.3 Zastaralá topológia DDS (prevzaté z [3])

1.2.1 Princíp priamej číslicovej syntézy

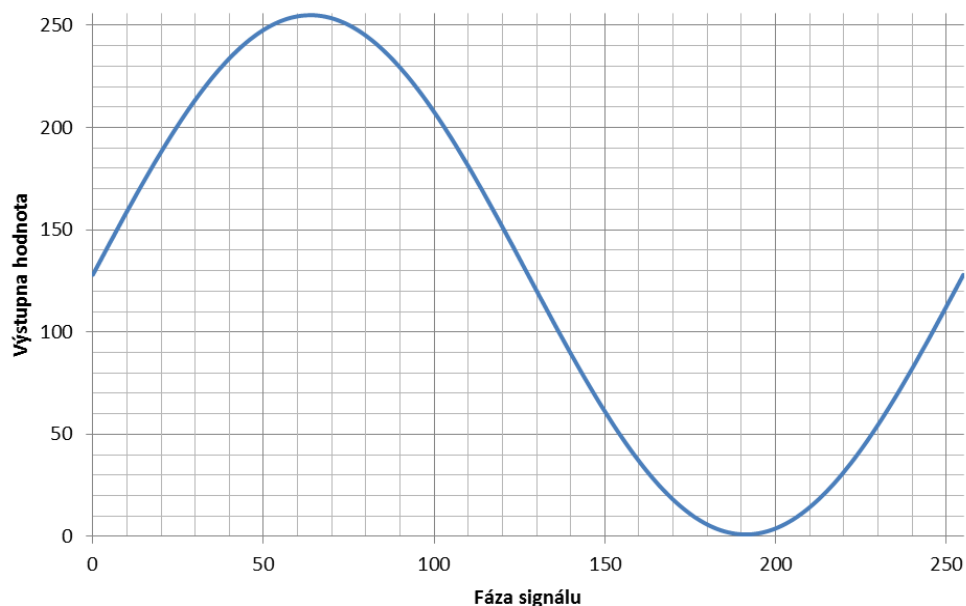
Čip priamej číslicovej analýzy teda pozostáva z 3 hlavných blokov, ktoré sú fázový modulátor s numericky kontrolovaným oscilátorom (tento blok sa nazýva aj fázový akumulátor, pretože akumuluje fázu), tabuľky ROM funkcie sínus a digitálno-analógového prevodníka, ako je to možné vidieť na Obr. 1.2. Fázový modulátor je tvorený pracovnými registrami, ktoré svojou hodnotou reprezentujú fázu odpovedajúcu adrese v ROM tabuľke. Numerické oscilátory využívajú pretečenie akumulátora svojou maximálnou hodnotou, teda fáza sa otočí o 360° a v v akumulátore ostane zvyšok po pretečení. ROM tabuľka je väčšinou typu PROM, ktorá sa môže naprogramovať len niekoľkokrát alebo len raz. [4]

Táto syntéza využíva princíp, kde sú hodnoty definovaných funkcií závislé nielen od času, ale aj od fázy. V tomto prípade zostáva argument funkcie sínus čas nemenný, mení sa len fáza, ktorá reprezentuje hodnoty časového priebehu. Preto musí byť pamäť tabuľky sínus prispôbená maximálnemu rozsahu kmitočtu. V Delta fázovom registry je uložená binárna hodnota M , ktorá je neustále pripočítavaná k fázovému registru N počas cyklu hodinového signálu až do jeho pretečenia, kedy sa fáza otočí o 360° a celý cyklus sa opakuje. Register M teda nastavuje výstupný kmitočet DDS syntetizátora. Fázový register N svojou dĺžkou definuje minimálnu hodnotu kmitočtu a aj frekvenčné rozlíšenie, kedy je M rovné 1. Aby sa minimalizovala veľkosť pamäti ROM pre funkciu sínus na čipe, je v nej sínus je navzorkovaný len po fázu 90° , čo nezhoršuje frekvenčné rozlíšenie, ale spôsobí to mierny nárast fázového šumu na výstupe, ktorý vzniká pri malom preladení frekvencie. Jeho veľkosť závisí od časového merítka Fourierovej analýzy. Hodinový signál je aj súčasťou D/A prevodníka, ktorý obvykle máva rozlíšenie o 1 alebo 2 bity menšie ako pamäť ROM [2].

Výstupný kmitočet je daný vzťahom [2]:

$$f_{OUT} = \frac{M}{2^n} \cdot f_C, \quad (1.1)$$

kde M je hodnota uložená v delta fázovom registry, n je počet bitov fázového registra N (pohybuje sa od 24 do 48 bitov) a f_C je vzorkovacia frekvencia.



Obr. 1.4 Príklad zjednodušeného sínusového signálu v ROM

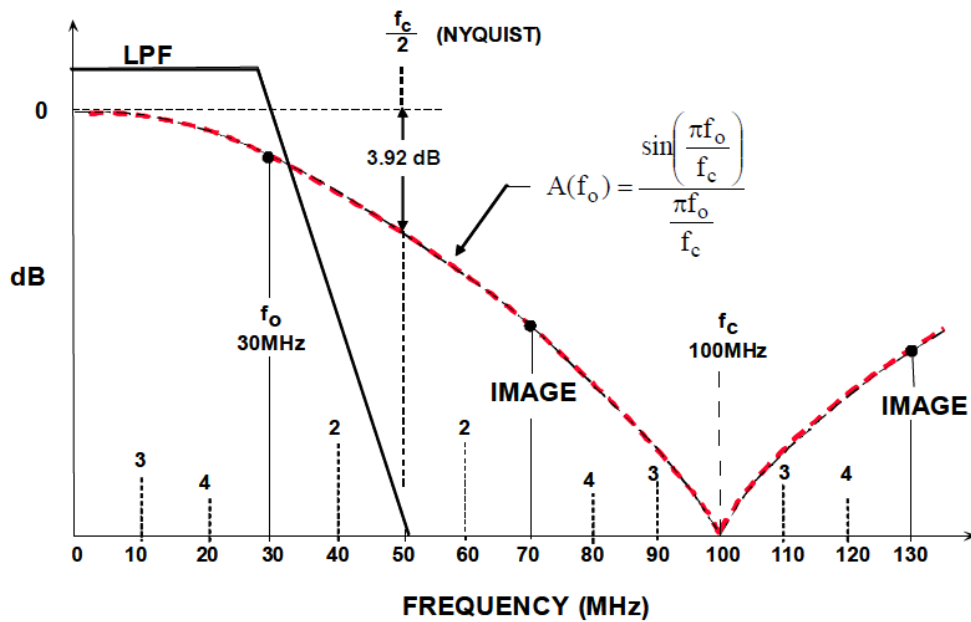
Na obr. 1.4 je vidieť príklad sínusového signálu 8-bitového DDS syntetizátora s dĺžkou pamäti ROM 8 Bajtov. M určuje výstupnú frekvenciu pomocou zmeny fázy a maximálna hodnota fázy je M, ktorá určuje minimálny nastaviteľný kmitočet. Napr. Ak je M rovné 1, výstupný kmitočet podľa vzťahu (1.1) bude 1 Hz pri hodinovom signáli 256 Hz, čo je zároveň aj minimálny kmitočet, ktorý je možné nastaviť. V tomto prípade bude perióda výstupného signálu aj čas pretečenia fázového registra N trvať 1 s. Fázový register sa bude inkrementovať v intervaloch 3,9ms, teda na hrane hodinového signálu. Ak M bude dvojnásobné, aj výstupný kmitočet bude dvojnásobný, pretože dvojnásobne vzrastie aj čas inkrementácie M. S rastúcim krokom fázy M narastá frekvencia a nechcené frekvenčné zložky, preto musí mať tabuľka ROM dostatočný počet hodnôt, aby bolo zabezpečené minimálne skreslenie aj pre vysokofrekvenčné signály.

1.2.2 Rekonštrukčný filter

DDS syntetizátor by sa nezaobišiel bez interného D/A prevodníka, ktorý prevádza digitálne hodnoty uložené v pamäti ROM na časovo závislú amplitúdu. Keďže digitálne hodnoty sú nespojité, aj výstupný signál s D/A prevodníka bude nespojitý, čo platí pre ideálny prevodník. V skutočnosti sú všetky signály spojité a medzi jednotlivými stavmi sú prechodné javy, ktoré sú avšak zanedbateľné.

Z Fourierovej transformácie je známe, že periodický diskretný signál má periodické diskretné spektrum, ktoré sa opakuje s násobkami Nyquistovho kmitočtu. Výstupný spojitý signál je získaný práve odstránením nepotrebných zložiek nad Nyquistovým kmitočtom pomocou analógovej dolnej priepusti s vhodnou prenosovou charakteristikou. Matematicky sa teda výstupný signál dostane vynásobením prenosovej charakteristiky so vstupným diskretným signálom z D/A prevodníka vo frekvenčnej oblasti, v časovej oblasti je to konvolúcia. Jednotlivé vzorky, ktoré predstavujú ideálne navzorkovaný signál pomocou série dirakových impulzov, sa v časovej oblasti dostanú do konvolúcii s prenosovou charakteristikou rekonštrukčného filtra typu dolná priepusť

(skutočná frekvenčná charakteristika výstupu D/A prevodníka, do ktorého vstupujú dirakové pulzy je tvorená funkciou sínus kardiálny miesto dirakového pulzu). Prenosová charakteristika ideálnej dolnej priepusti má v spektre tvar obĺžnika, ktorý v časovej oblasti po spätnej Fourierovej transformácii odpovedá funkcii kardinálny sínus. Z tejto funkcií je ideálny výstupný signál poskladaný. Avšak reálna dolná priepusť nemá nekonečné klesanie v medzných kmitočtoch, ale je to reálna hodnota v dB kvôli nenulovému útlmu v pásme potlačenia, teda fyzikálnym obmedzeniam filtrov. Okrem obmedzení reálnej dolnej priepusti nastáva aj problém, keď jednotlivé vzorky sú vzdialené diracovým pulzom, pretože vzniká kvantizačný šum (jednotlivé vzorky majú obdĺžnikový tvar v čase). [2] [3]



Obr. 1.5: Princíp rekonštrukcie signálu z D/A prevodníka (prevzaté z [2])

Rekonštrukčný filter je teda filter typu dolná priepusť, čo je možné vidieť na Obr. 1.5. Kvalita rekonštrukcie závisí od strmosti a útlmu v priepustnom pásme filtra. Účel rekonštrukčného filtra je odstrániť zrkadlové a nežiaduce kmitočty, aby nedošlo k aliasingu, ktorý vzniká pri nedodržaní Nyquistovho kmitočtu. Keďže signál pred rekonštrukčným filtrom je tvorený periodickými obdĺžnikovými impulzmi, zrkadlové kmitočty nie sú rovnako veľké, ale sledujú priebeh sínus kardiálny. Ak sa dostatočne nevyfiltrujú, zrkadlia sa späť do priepustného pásma a dôjde k aliasingu, ako je to vidieť na Obr. 1.5. [2]

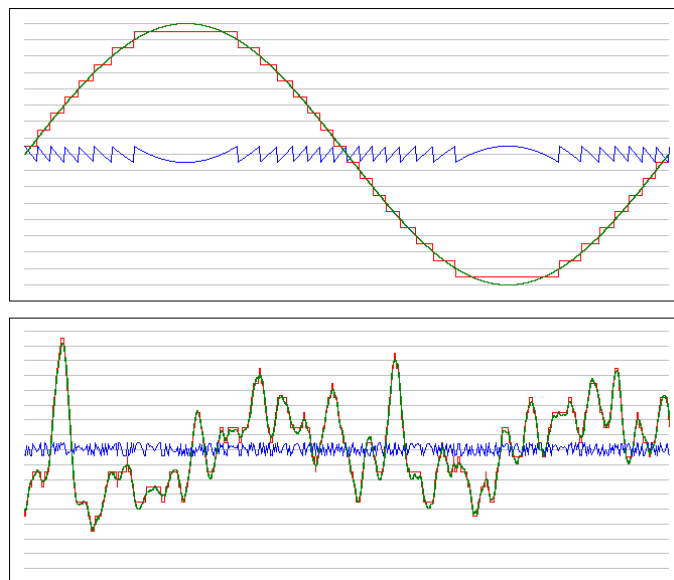
Keďže rekonštrukčný filter nemá nekonečne strmý nárast útlmu na Nyquistovom kmitočte, volí sa medzný kmitočet filteru podľa strmosti menší ako je Nyquistov kmitočet, tým je šírka pásma viac obmedzená, preto sa vzorkovací kmitočet volí vyšší. Okrem zrkadlových kmitočtov sú na výstupe aj násobky prvej harmonickej, ktoré sa nedajú v priepustnej oblasti vyfiltrovať ako je napr. kvantovací šum a nelinearita D/A prevodníka, ktorá z vyšších frekvencií vytvára zrkadlové kmitočty dané násobkami vstupnej frekvencie v pásme priepustnosti. [2]

Všetky nežiaduce zložky znižujú dynamický rozsah DDS syntetizátora, ktorý sa označuje ako SFDR. Tento parameter je daný pomerom maximálneho žiadaného

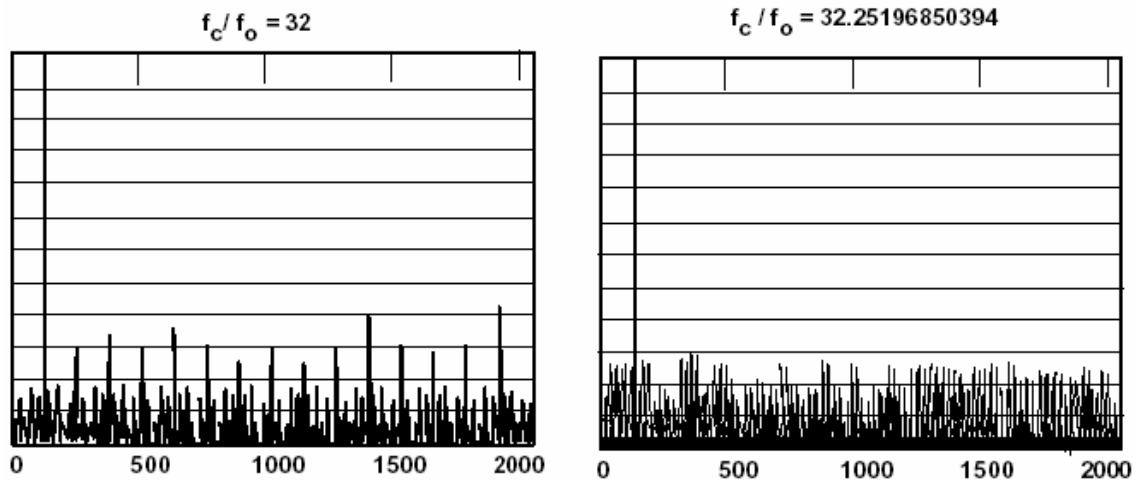
kmitočtu k prvému maximálnemu nežiadaneému v spektre v rozsahu do Nyquistovho kmitočtu. [2]

1.2.3 Kvantovací šum

Šum, ktorý závisí na počte bitov, sa nazýva kvantizačný šum. S klesajúcim počtom vzoriek narastá amplitúda kvantizačného kroku a tým aj veľkosť kvantizačného šumu na výstupe. Kvantizačný šum je teda korelovaný na počet bitov D/A prevodníka a aj na veľkosť signálu, pričom najväčší šum sa dosahuje pri veľkosti výstupného signálu 1 LSB. Kvantizačný šum, ktorého príklad je na Obr. 1.6, je čiastočne periodický trojuholníkový signál so stochastickým charakterom, ktorý mení svoju striedu v závislosti od výstupného rekonštruovaného signálu, konkrétne od jeho smernici. Jeho amplitúda je zhodná s veľkosťou kvantizačného kroku v najhoršom prípade. Tento šum možno považovať za náhodný signál, pokiaľ nie je zvolený celočíselný násobok frekvencii hodinového signálu vzhľadom na vzorkovaciu frekvenciu podľa vzťahu (1.1), pretože vtedy všetky zložky kvantovacieho šumu predstavujú periodický priebeh vzhľadom na jeho spektrum, ktoré je tiež periodické. To je dané tým, že na hodinový signál vychádza celočíselný počet periód kvantovacieho šumu, a tak sa ich amplitúda zosilní. Z toho vyplýva, že kvantovací šum je pri celočíselnom násobku frekvencii daný nielen kvantovacou chybou, ktorá predstavuje odchýlku ideálneho signálu od výstupu z D/A prevodníka (väčšinou je to polovica LSB), ale aj frekvenciou výstupného signálu, s ktorou je silno korelovaný, tým je kvantovací šum sústredený v násobkoch výstupného kmitočtu, čo je znázornené na Obr. 1.7. Aby sa tomuto javu predišlo, používajú sa buď neceločíselné násobky alebo sa na vstup D/A prevodníka pridáva šum v podobe pseudonáhodnej postupnosti pre odstránenie periodicity kvantovacieho šumu vo spektre a nazýva sa to dithering, a tým dôjde väčšiemu rozloženiu energie v širšom rozsahu frekvencii a k lepšiemu vyfiltrovaní nežiadúcich zložiek. [2] [8]



Obr. 1.6: Príklad kvantovacieho šumu vo frekvenčnej oblasti ako následok kvantovania (prevzaté z [9])



Obr. 1.7: Príklady spektra FFT na výstupe D/A prevodníka pre rôzne pomery f_c/f_{OUT} . (4096 bodů, 12 bitov) (prevzaté z [8])

2 NÁVRH DDS GENERÁTORA

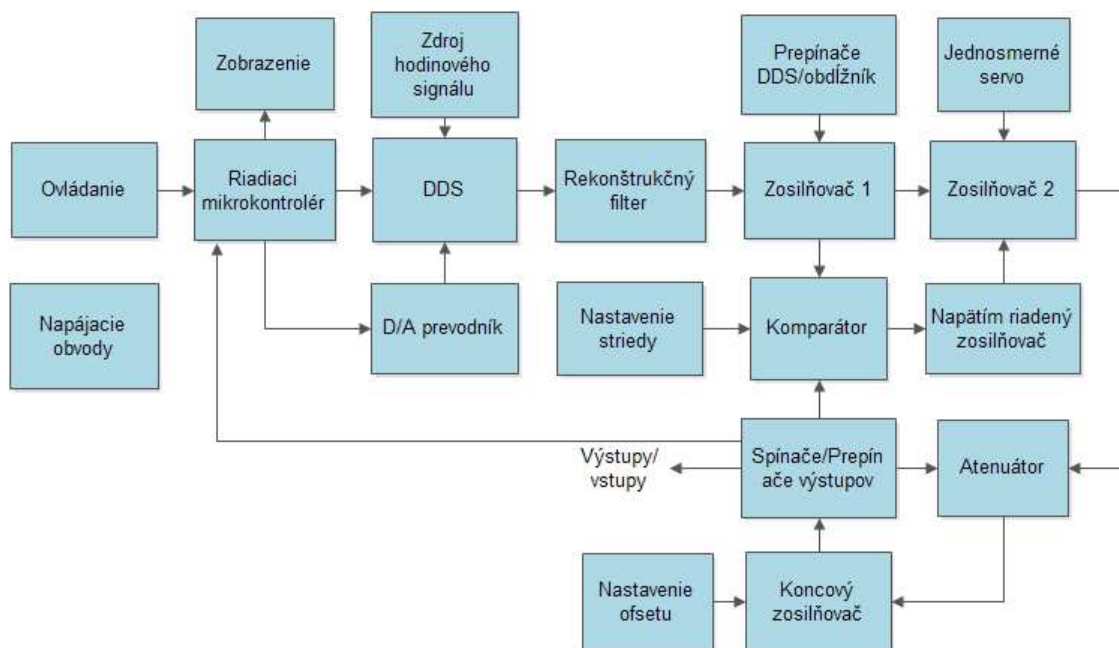
2.1 Stanovené parametre generátora

Boli stanovené požiadavky pre návrh generátora s maximálnym rozkmitom výstupného napätia 20 Vpp pri záťažovej impedancii 50 Ω . Keďže výstup so záťažou tvorí napäťový delič, napätie naprázdno bude dosahovať 40 Vpp. Na taký rozkmit napätia bude potrebné dosahovať aj rozumnú rýchlosť priebehu. Generátor by mal pracovať do šírky pásma 25 MHz, čo záleží aj na typu DDS syntetizátora. Čo sa týka funkcií, malo by byť umožnené generovať sínusový signál, trojuholníkový signál a obdĺžnikový signál s nastaviteľnou striedou. Okrem týchto základných funkcií sú predpoklady pre generovanie lineárneho, ako aj logaritmického rozmietania, čo sa používa hlavne pri meraní modulovej charakteristiky zosilňovačov, ekvalizérov, atď a bolo by škoda tieto možnosti číslicových DDS nevyužiť, kde sa to robí v podstate s väčšou presnosťou a linearitou ako v prípade analógových rozmietačov. Doplnené funkcie môžu byť FM a PWM modulácie, generovanie série impulzov pre testovanie stability systémov. Všetky nastaviteľné parametre je potrebné názorne zobrazit' na grafickom displeji, ktorý dovoľuje viac možností zobrazovania textu a grafických prvkov. Požiadavky sa kladú aj na priateľné ovládanie, ktoré by malo byť tvorené maticovou klávesnicou, funkčnými tlačidlami a rotačným enkóderom pre rýchle preladovanie parametrov.

2.2 Bloková schéma

Bloková schéma reálneho zapojenia, ktoré bude realizované na plošnom spoji a na ktorej bude vysvetľovaný princíp je zobrazená na obr. 2.1. Hlavnú časť zariadenia tvorí mikrokontrolér, ktorý predstavuje riadiaci blok. Mikrokontrolér zaobstaráva interakciu DDS generátoru s okolím, spracováva niektoré signály a zabezpečuje rôzne funkcie vetvením alebo presmerovaním signálu cez pomocné obvody. Jeho úlohou je teda neustále snímať vstupné tlačidlá, klávesnicu a rotačný kódér, na ktoré pôsobí používateľ. Okrem tlačidiel sa stará o komunikáciu medzi jednotlivými modulmi ako je zobrazovacia jednotka, DDS syntetizér a D/A prevodníky. Na komunikáciu sú využívané rôzne periférie integrované v mikrokontroléry a výstupné porty riadené softvérovo pomocou definovaného algoritmu. Po nastavení vstupných parametrov sú dáta odosielané po sériovej zbernici do DDS syntetizéra a D/A prevodníka, ktorej výhoda je predovšetkým v šetrení vodičov za cenu pomalšej komunikácie, čo nerobí veľký problém vďaka samostatnej činnosti jednotlivých modulov. Samotný D/A prevodník umožňuje nastavenie amplitúdy signálu generovaného z DDS obvodu, na ktorý sa nekladú nároky na rýchlosť, ale na presnosť a stálosť výstupného napätia pre nastavenie stabilného referenčného prúdu. DDS syntetizér je obvod, ktorý zabezpečuje samotnú číslicovú syntézu a spolu s mikrokontrolérom tvorí základ generátoru. DDS obvod dokáže generovať sínusový signál a podľa možností aj trojuholníkový signál, obdĺžnikový s nemennou striedou a rôzne modulácie, rozmietanie a ďalšie signály. K nemu patrí aj zdroj hodinového signálu, od ktorého sa odvíja vzorkovací kmitočet výstupného signálu. Rekonštrukčný filter používaný na odstránenie zrkadlových

kmitočtov je filter typu dolná priepusť v závislosti od požiadavkov generátora. Rekonštruovaný signál má malú amplitúdu, ktorá je náchylná na parazitné reaktancie, šum a elektromagnetické rušenie, preto sa musí zosilniť. Kompletný zosilňovač pozostáva z troch častí, a to dva stupne zosilňovača s koncovým zosilňovačom. Zosilňovač 1 zosilňuje signál na hodnotu, ktorú je možné spracovať komparátorom s primeranou chybou. Pokiaľ je výstup generátora nastavený na signál z DDS obvodu, pomocou relé prepínačov sa výstup zosilňovača 1 prepojí so vstupom zosilňovača 2. Obdĺžnikový signál s nastaviteľnou striedou sa dostane prepnutím výstupu zosilňovača 1 na vetvu komparátora, ktorý porovnáva trojuholníkový signál z DDS so signálom určujúci komparačnú úroveň pre nastavenie striedy. Tento signál je získaný z periférie mikrokontroléra, ktorá nahrádza D/A prevodník. Pre získanie PWM sa pomocou prepínačov výstupu prepojí vstup generátora s komparátorom. Napätím riadený zosilňovač predstavuje riadený atenuátor s maximálnym zosilnením 1, ktorého riadiace napätie je privedené z D/A prevodníka. Na zosilňovač 2 je pripojené jednosmerné servo pre odstránenie nechceného offsetu pred koncovým stupňom. Za zosilňovačom 2 nasleduje atenuátor s možnosťami nastavenia útlmov 20 dB, 40 dB a 60 dB, vďaka ktorému je možné získať signály s menšou amplitúdou bez stratenia kvality signálu. Do koncového zosilňovača vstupuje signál z D/A prevodníka tvoreným perifériou mikrokontroléra, ktorý určuje nastaviteľný offset. Koncový zosilňovač má za účel napäťovo a prúdovo zosilniť signál z atenuátora. Napájacie obvody obsahujúce spínane meniče a lineárne stabilizátory napájajú všetky časti generátora, okrem rekonštrukčného filteru. Všetky digitálne obvody sú napájané 5 V z dôvodu menšej náchylnosti na rušenie.



Obr. 2.1: Bloková schéma realizácie DDS

2.3 Výber DDS syntetizátora

Z hľadiska miniaturizácie je vhodné vybrať obvod, ktorý by dokázal pokryť generovanie čo najviac zadaných funkcií. Zároveň je potrebné, aby dosahoval vhodný

hodinový kmitočet pre generovanie signálu do 25 MHz bez skreslenia.

Obvod ad5930 od firmy Analog Devices s 10 bitovým rozlíšením spĺňa všetky teoretické požiadavky, dokáže generovať sínusový, obdĺžnikový a trojuholníkový signál, má možnosť frekvenčného rozmietania a dokáže generovať sériu impulzov. Jeho výhoda je symetrický prúdový výstup, ktorého signály sú vzájomne otočené o fázu 180°, čo umožňuje dosahovať vyšší rozkmit napätia a jednoduchšie odstránenie ofsetu pripojením rozdielového zosilňovača. Maximálny kmitočet hodinového signálu je 50 MHz. Komunikácia pre nastavovanie parametrov DDS prebieha cez SPI. Prúd sa nastavuje pomocou pinu FSADJUST a obvod obsahuje internú napäťovú referenciu.

2.4 Výber komparátora

Napäťový komparátor je používaný ako zdroj PWM a obdĺžnikového signálu, preto sa kladú požiadavky na rýchle preklápanie a nízky ofset. Komparátor je zosilňovač s nekonečným zosilnením, ktorý využíva kladnú spätnú väzbu.

Bol vybraný LT1719s8 od Linear Technology s duálnym napájaním, nábežnou hranou 2,5 ns a 2,2 ns a s maximálnou hodnotou vstupného napäťového ofsetu 3,5 mV. Tento komparátor už v sebe zahŕňa internú hystéreziiu typicky 3,5 mV.

2.5 Výber obvodov zosilňovača

Všeobecne je požadovaný nízky ofset, veľká šírka pásma pre čo najviac vyrovnanú frekvenčnú charakteristiku a vysoká rýchlosť priebehu, ktorá je potrebná hlavne pri generovaní obdĺžnikového signálu. Vysoká rýchlosť priebehu sa teda týka najmä zosilňovača 2 a koncového stupňa.

Pre zosilňovače 1 a 2 boli vybrané operačné zosilňovače s prúdovou väzbou ad8009 od Analog Devices so šírkou pásma 1 GHz a maximálnou rýchlosťou priebehu 5500 V / us.

Napätím riadený zosilňovač je zvolený LMH6503 so šírkou pásma 135 MHz a rýchlosťou priebehu 1800 V / us s lineárnou závislosťou zosilnenia od riadiaceho napätia.

Pre koncový zosilňovač je obvod navrhnutý z diskretných súčiastok, ktorý tiež využíva štruktúru CFA, jeho úlohou je výkonové zosilnenie signálu s vyšším prúdovým odberom.

2.6 Použitý mikrokontrolér

Vybraný mikrokontrolér je atmega128 rady AVR od firmy atmel v púzdre tqfp64 s primeraným počtom výstupných portov, periférií a dobrým výpočtovým výkonom 16 MIPS pri použití kryštálu 16 MHz.

2.7 Digitálna časť

O celú činnosť sa stará mikrokontrolér atmega128 pracujúci na frekvencii taktovacieho kmitočtu 16 MHz z externého kryštálu. Tento mikrokontrolér pracuje na Harvadskej architektúre, ktorá má oddelenú pamäť pre program a data. Nábeh a prechodné deje napájacieho napätia sú ošetrené resetom, ktorý je pripojený cez RC článok. Periféria A/D prevodník je k napájaciemu napätiu pripojená cez LC odrušovací filter pre obmedzenie rušenia prevodu. Externý 16 MHz kryštál je pripojený medzi piny XT1 a XT2, ktoré sú zároveň blokované keramickými kondenzátormi 27 pF. PE0 a PE1 sú spolu s Resetom a PB1 používané na programovanie pomocou ISP, avšak sú využité aj v činnosti zariadenia, preto sa musia pri programovaní prepojiť prepojkou.

Na jeho periférii SPI rozhrania je pripojený D/A prevodník a DDS syntetizér. Pomocné piny PB0 a PB3 vyberajú SPI zbernicu obvodu, ktorý bude používaný na komunikáciu. Pin DDS syntetizéra CTRL pripojený na PB4 je využívaný na ovládanie frekvenčného rozmietania, ako aj generáciu sérií impulzov. Pre prerušenie operácií rozmietania sa používa pin INTERRUPT, ktorý je zapojený na PB7.

Pre snímanie tlačidiel sú z dôvodu šetrenia portov využité dekadické čítače 4017 a hradlá typu NAND pre predĺženie rozsahu počítania. Výstup z klávesnice je pripojený na pin externého prerušenia PE7 cez filtračný RC článok na ošetrenie zákmitov a vstup je pripojený na dekadické čítače s výstupným hradlom NAND, ktorý odstraňuje stav 2 aktívnych hodnôt tým, že nepoužitý bit výstupu sa vyvedie do logického súčinu s prvým bitom nasledovného obvodu čítača. Hodinový signál čítačov sa získava z portu PG4 a reset je pripojený na port PG. Pokiaľ je stlačená klávesa, po nabití RC článku dôjde behom snímania k detekcii kladnej logickej úrovne. Aby boli výstupy hradla NAND a obvodu 4017 chránené pred vzájomným skratovaním v prípade stlačenia viac tlačidiel naraz, sú jednotlivé odpory RC článku privedené priamo na výstup. Rotačný kódér používaný na dynamické ovládanie obsahuje 2 mechanické kontakty, ktoré svojou pozíciou pri rotácii vyvolajú sériu impulzov. Aby nedošlo k nedefinovanému odpojenému stavu, tieto spínače sú zapojené cez RC články, kde odpor slúži ako Pull-up rezistor a kapacita vyfiltruje zákmity vzniknuté pri prechodných dejoch. Rovnako je pripojený aj Tlačidlo, ktoré je súčasťou rotačného kódéra a predstavuje tretí kontakt.

Efektívne ovládanie spínacích tranzistorov cievok Relé s minimálnym zaťažením portov umožňuje posuvný register 74hc164, ktorý riadi 3-stavový D klopný obvod 74HC573. RC článok pripojený na reset registra spôsobí nulovanie výstupu po zapnutí. Hodinový signál je pripojený na PE3, dáta sa privádzajú z PE2 a PE1 je privedený na aktiváciu výstupu D-klopného obvodu. Najprv sa nastaví hodnota v registra pri aktivovanom vstupe D klopného obvodu, výstup je odpojený. Po uloženej hodnote sa aktivuje výstup a tranzistormi sa zopne požadované Relé. Spínacie tranzistory pracujú v saturácii, ich pracovný bod je určený rezistorom zapojeným do bázy, ktorého hodnota je 4,7 kΩ. Prúd bázy bude 0,94 mA a minimálny kolektorový prúd bez záťaži pri minimálnom prúdovom zosilňovačom činiteli h_{21E} rovným 100 bude 94 mA, čo stačí na zopnutie relé s impedanciou 70 Ω bez toho, aby sa tranzistor vyšiel zo saturácii, jeho prúd bude v zopnutom stave teda obmedzený záťažou, nie samotným tranzistorom. Tranzistory sú pred zápornými napäťovými špičkami vznikajúcimi na cievke relé, ktoré by mohli preraziť tranzistor, chránené diódami zapojenými paralelne k cievke.

Z dôvodu veľkých premenných náročných na rýchlosť výpočtu je na periférii

rozšírenia pamäte zapojená externá pamäť typu SRAM 32 KB, v ktorej sa budú predpočítavať hodnoty časovo náročných výpočtov ako je lineárne a logaritmické rozmietanie. Porty externej pamäte tohto mikrokontroléra majú dátovú časť spojenú s prvými 8 adresnými bitmi, preto je potrebný rýchly multiplexer 74AHC573, ktorý pracuje aj na frekvencii 16MHz, zároveň sa ušetrí celý nadbytočný port.

Ďalšou dôležitou úlohou mikrokontroléra je zobrazenie dát na grafickom displeji s rozlíšením 128x64 bodov, ktorý disponuje s 8-bitovou paralelnou zbernicou. Dátová zbernica s bitmi DB0 až DB7 je pripojená DB0 na PF2 z portu F a DB1 až DB7 na PD1 až PD7 z portu D. Hodinový signál paralelnej zbernici privádzaný na E sa získava z PF5, smer zápisu R/W je určený z PF4, indikácia D/I je privedená na PF3, CS1 je na PF6 a CS2 je na PF7. CS1 a CS2 vyberajú používanú polovicu displeja logickou 1, ich význam v preklade znamená výber čipu. Smer zápisu R/W sa na čítanie z displeja nepoužíva, jeho využitie je jedine na kontrolu dátového toku a tým k zamedzeniu chýb, avšak to sa dá nahradiť časovým oneskorením. Indikácia D/I displeju určuje, či sa jedná o inštrukciu alebo dáta. Reset sa nevyužíva, je nulovaný napájaním. Na pine 3 je možné nastaviť kontrast displeja trimrom. Medzi pinmi 19 a 20 sa nachádza napájanie diódového osvetlenia. Tento typ displeja je v skutočnosti po jednotlivých bodoch náročné ovládať, pretože okrem základných inštrukcií neobsahuje žiadnu znakovú sadu ani grafický engine, ktorý by vedel vykresľovať objekty, preto je to softvérová záležitosť. Bez vhodnej knižnici alebo algoritmu, ktorý slúži ako grafický engine s rôznym vektorovým vykresľovaním, renderovaním textu ako aj vkladaním bitovej mapy, je takmer nemožné vykresliť niečo zmysluplné na displeji.

Okrem digitálneho D/A prevodníka sa pre šetrenie záťaži mikrokontroléra, SPI komunikácií, ceny a jednoduchosti používajú PWM D/A prevodníky využívajúce perifériu mikrokontroléra a tým odstraňujú veľkú časť zdrojového kódu ako aj zaťaženie mikrokontroléra. Tieto prevodníky využívajú vlastnosti strednej hodnoty obdĺžnikového signálu, ktorá je lineárne závislá od jeho striedy. Spektrum periodického obdĺžnikového signálu je diskrétné a periodické, z tohto spektra je požadovaná len jednosmerná zložka. Vďaka tejto vlastnosti stačí spektrum len vyfiltrovať analógovou dolnou priepusťou s medzným kmitočtom ďaleko menším ako jeho prvá harmonická. Čím bude tento kmitočet menší, tým sa dosiahne menšie zvlnenie, čiže väčšie potlačenie harmonických zložiek spektra, avšak tým dlhšie trvá preladenie medzi hodnotami, preto je ho potrebné voliť primerane s určitým kompromisom. Na výstup z PWM modulu je pripojený RC integračný člen, ktorého medzný kmitočet bol zvolený:

$$f_m = \frac{1}{2\pi RC} = \frac{1}{2\pi \cdot 20 \cdot 10^3 \cdot 1 \cdot 10^{-6}} = 7,96 \text{ Hz} \quad (2.1)$$

, kde R je sériový kondenzátor, C je paralelná kapacita a f_m je medzný kmitočet dolnej priepusti.

Kmitočet PWM modulu je 30 kHz, čo je približne o 4 rády vyšší ako kmitočet filtra, keďže je použitá dolná priepusť 3. rádu vzniknutá pripojením ešte ďalších dvoch RC článkov, predpokladané potlačenie prvej harmonickej je 240 dB.

Mikrokontrolér využíva aj perifériu A/D prevodníka, ktorá je integrovaná na porte F. Z tejto periférii je využitý výstupný bit PF0, na ktorom je zapojená dolná priepusť tvoriaca antialiasing filter a využíva sa pre modulovanie nízkofrekvenčného signálu.

2.8 Popis obvodu číslicovej syntézy

Vybratý DDS obvod ad5930 umožňuje generovať sínusový, trojuholníkový signál z analógového výstupu a obdĺžnikový signál z digitálneho výstupu, ktorý je nevyužívaný pre jeho konštantnú striedu a napät'ový výstup TTL. Mód funkcie sa rozdeľuje na kontinuálny a burst. Tieto módy výrazne šetria SPI komunikáciu. Z kontinuálneho módu je využívaná funkcia lineárneho rozmietania, ktoré môže byť krokované automaticky alebo pomocou pinu CTRL. Tento pin slúži zároveň aj na inicializáciu a spustenie rozmietania a je využívaný pre logaritmické rozmietanie, ktoré je určené logaritmickým prepočtom krokovania periód hodinového signálu z PB4. Rozmietanie môže mať tvar píly alebo trojuholníka. Do burst módu sa zaraďuje generovanie sérií impulzov, ktoré sú tiež spúšťané pomocou CTRL. Pin INTERRUPT slúži na prerušenie činnosti a uvedenie syntetizéra do pôvodného stavu.

Jeho pipelined jadro DDS má 24 bitové registre, čím najmenšie rozlíšenie nastavenia frekvencií odpovedá 2,98 Hz pri použitom hodinovom signále s kmitočtom 50MHz, ktorý je braný z kryštálového oscilátora. Jeho interný regulátor slúži ako interná referencia pre nastavenie pracovného prúdu, ktorý sa odvíja od prúdu tečúceho cez pin FS adjust. Tento pin je pripojený cez delič k D/A prevodníku ad5620, ktorý pomocou 2. Kirchoffovho zákona určuje prúd tečúci do tohto pinu, alebo napätie v tomto pine. Medzi deličom a D/A prevodníkom sa nachádza ešte napät'ový sledovač pre zníženie chyby prevodu, ktorá sa odvíja od záťažového prúdu, ktorý najviac vplýva na jeho činnosť pri 5 V napájaní, ktoré je použité. Napät'ový delič znižuje maximálne výstupné napätie z D/A prevodníka z hodnoty 5 V na hodnotu 1,20 V, ktoré poskytuje táto referencia z dds syntetizéra, aby sa neznížila presnosť nastavenia pracovného bodu daná 10-bitovým prevodníkom.

Symetrický prúdový výstup dosahuje väčší rozkmit napätia a je možné jednoducho odstrániť jeho ofset pridaním rozdielového zosilňovača. Je to vysokoimpedančný zdroj konštantného prúdu, na ktorý je možné priviesť záťaž do 200 Ω pri maximálnom prúde 4mA, čomu odpovedá maximálne napätie 0,8 V, po prekročení tejto hodnoty prudko narastie skreslenie signálu, čo spôsobí nárast frekvenčných zložiek. Na prúdový výstup je pripojený rekonštrukčný filter, za ktorým nasleduje rozdielový zosilňovač. Keďže v pásme priepustnosti sú vstupná impedancia invertujúceho vstupu rozdielového zosilňovača a impedancia zapojená na výstupe syntetizéra zapojené paralelne, je ich hodnota volená o niečo vyššia ako 200 Ω , teda 220 Ω , preto pre výpočet výstupného prúdu treba uvažovať polovičnú hodnotu tejto impedancii. Výstupné napätie obvodu DDS bolo zvolené 0,35 V na invertujúcom vstupe rozdielového zosilňovača, ktorému I_{OUTB} odpovedá hodnote:

$$I_{OUTB} = \frac{U_{IN-}}{Z} = \frac{0,35}{110} = 3,18 \text{ mA} \quad (2.2)$$

, kde U_{IN-} je napätie na invertujúcom vstupe rozdielového zosilňovača, Z je celková impedancia medzi pinom I_{OUTB} a GND v priepustnom pásme, I_{OUTB} je výstupný prúd DDS.

Na neinertujúcom vstupe to už nebude 0,35 V, ale o niečo viac kvôli tomu, že pre rozdielový zosilňovač bolo nastavené zosilnenie väčšie než 1 rezistorom 330 Ω na vstupe deliča neinvertujúceho vstupu ako aj v spätnej väzbe, teda napätie na

neinvertujúcom vstupe bude:

$$U_{IN+} = I_{OUT} \cdot Z = 3,18 \cdot 10^{-3} \cdot [220 \parallel (330 + 220)] = 0,5 \text{ V} \quad (2.3)$$

, kde I_{OUT} je výstupný prúd DDS, U_{IN+} je napätie neinvertujúceho vstupu rozdielového zosilňovača.

Tento pracovný prúd je zároveň určený nominálnou hodnotou rezistora R_{SET} 6,8 k Ω podľa katalógového listu zapojeného do FSADJUST pri použitej internej referencii 1,2 V bez pripojeného D/A prevodníku.

$$R_{SET} = \frac{18 \cdot V_{REFOUT}}{I_{OUT}} = \frac{18 \cdot 1,2}{3,18 \cdot 10^{-3}} = 6788,57 \Omega \quad (2.4)$$

, R_{SET} je rezistor určujúci referenčný prúd, V_{REFOUT} je výstup z referencie, I_{OUT} je výstupný prúd.

Pripojením D/A prevodníka k tomuto rezistoru R_{SET} cez napäťový delič sa získa nastaviteľná amplitúda, kde napäťový delič musí byť tvrdší zdroj prúdu ako R_{SET} , aby bolo možné zanedbať vplyv referencie. Maximálne napätie prevodníka je 5 V, preto ho treba znížiť na 1,2 V deličom a podľa 2. Kirchhoffovho zákona platí:

$$I_{OUT} = \frac{18 \cdot (V_{REFOUT} - V_{DAC})}{R_{SET} + 280 \parallel 100} \quad (2.5)$$

, kde I_{OUT} je výstupný prúd, V_{REFOUT} je interná referencia, R_{SET} je referenčný odpor a V_{DAC} je napätie z výstupu napäťového deliča pripojeného k sledovaču D/A prevodníka.

Zo vzorca (2.5) vyplýva, že minimálny prúd bude nastavený pri napätí 4,56 V z D/A prevodníka, keďže výstup z napäťovej referencie je 1,2 V a hodnota tohto prúdu bude rovná 0. Maximálny nastaviteľný prúd je 3,14 mA, čo je mierne menší ako teoretická hodnota z katalógového listu kvôli napäťovému deliču.

Za DDS obvodom nasleduje rekonštrukčný filter, ktorý musí byť symetrický, aby nevňášal chybu offsetu pri vyšších frekvenciách, preto nie je možné zabezpečiť dokonalé impedančné prispôsobenie pre neinvertujúci vstup diferenciálneho zosilňovača, ktorý má zosilnenie 1,5 z dôvodu lepšej rýchlosti priebehu, teda vďaka lepšiemu rozloženiu zosilnenia medzi stupňami a tým voľbou menších odporov. Nesymetrické zaťaženie filtra spôsobuje nárast rezonancie, ktorá je kompenzovaná pridaním hornej priepusti tvorenej R_{105} a C_{95} . Symetrický výstup má okrem okrem jednoduchého odstránenia offsetu výhodu aj vo väčšej amplitúde, a tým menšieho potrebného počtu zosilňovacích stupňov.

2.9 Napäťové zosilňovače

Kompletný zosilňovač pozostáva z jednotlivých stupňov operačných zosilňovačov s prúdovou väzbou, pre ktoré je typické, že rýchlosť priebehu, spolu so stabilitou sa volí spätnoväzobným odporom ktorého hodnota bola zvolená 330 Ω . Maximálne napätie posledného stupňa bolo volené vzhľadom na maximálny dynamický rozsah. Celkový počet stupňov za rozdielovým zosilňovačom bol zvolený 4.

Aby bolo na poslednom napät'ovom zosilňovači dosiahnuté napätie 3,7V, je potrebné zvoliť zosilnenie jedného stupňa:

$$A_U = \sqrt[n]{\frac{U_{OUT}}{U_{IN}} \cdot \frac{1}{A_{Udif}}} = \sqrt[4]{\frac{3,7}{0,35} \cdot \frac{1}{1,5}} = 1,63 \quad (2.6)$$

, kde A_U je zosilnenie jedného stupňa, U_{IN} je napätie z DDS syntetizéra, U_{OUT} je napätie na poslednom napät'ovom sledovači a A_{Udif} je zosilnenie diferenčného zosilňovača a n je počet stupňov.

Výpočet hodnôt jedného stupňa:

$$R_1 = \frac{R_2}{A_U} = \frac{330}{1,63} = 202,45 \Omega \quad (2.7)$$

, kde R_1 je vstupný odpor invertujúceho zosilňovača a R_2 je spätnoväzbový odpor.

Z výpočtu sa R_1 volí 200 Ω , z čoho vznikne o niečo väčšie zosilnenie, preto sa musí posledný stupeň napät'ového zosilňovača dať preladiť. Zo vzťahu (2.6) je vidieť, že potrebné zosilnenie s počtom stupňov klesá exponenciálne.

2.10 Generovanie obdĺžnikového signálu

DDS syntetizér poskytuje možnosť generovať obdĺžnikový signál, ale len s konštantnou striedou a napät'ovým výstupom, ktorý je veľmi citlivý na parazitné kapacity a v prípade vysokých frekvencií by došlo k výraznému skresleniu, teda potlačeniu jeho harmonických zložiek. Preto bola zvolená iná alternatíva a to možnosť generovania obdĺžnikového signálu pomocou komparátora, ktorý umožňuje zmenou komparačnej úrovne zmeniť jeho striedu. Jeho vstupné signály sú teda symetrický trojuholníkový signál generovaný z DDS, ktorý je privedený na invertujúci vstup komparátora a jednosmerný signál získavaný z PWM D/A prevodníka, ktorý je privedený na neinvertujúci vstup komparátora. Hysterézia je okrem internej hysterézie 3,5 mV určená aj spätnoväzbovým a vstupným rezistorom v kladnej spätnej väzbe, teda pridaná hysterézia bola zvolená 19,6 mV pre zamedzenie kmitov, celková hysterézia komparátora je 23,1 mV.

$$U_{HYST} = U_{NAP} \frac{R_1}{R_1 + R_2} = 5 \cdot \frac{13}{3300 + 13} = 19,6mV \quad (2.8)$$

, kde U_{HYST} je pridaná hysterézia komparátora, U_{NAP} je maximálne napätie na výstupe, R_1 je odpor na neinvertujúcom vstupe, R_2 je spätnoväzbový odpor.

Z výstupu komparátora je získaný obdĺžnikový signál s ofsetom 2,5 V a amplitúdou 2,5 V, teda je potrebné odstrániť ofset a keďže maximálne vstupné napätie predposledného napät'ového stupňa je rovné 2,358 V, stačí ho priviesť na vstup tohto stupňa. Signál má však konštantnú amplitúdu, ktorá sa nedá meniť, preto je ešte medzi výstup komparátora a napät'ový zosilňovač privedený zosilňovač s napät'ovým riadením zosilnenia LMH6503 od firmy Texas Instruments so šírkou pásma 135 MHz, ktorý tiež využíva koncepciu zosilňovačov s prúdovou väzbou. Jeho charakteristická rýchlosť priebehu je 1800 V / us a je postačujúca pre malý 5 V rozkmit amplitúdy. LMH6503 slúži teda ako variabilný atenuátor, ktorého celkové zosilnenie je rovné 1,

avšak zosilnenie samotného obvodu je rovné 10, ktoré je utlmené odporovým deličom s útlmom 1/10, aby bola zabezpečená dostatočne lineárna regulácia zosilnenia. Nelinearitu charakteristiky zosilnenia v závislosti od riadiaceho napätia V_G je možné v určitej miere korigovať vhodnou aproximovanou funkciou z nameraných hodnôt. Ofset je odstránený pomocou prídavného napäťového deliča napájaného zo záporného potenciálu symetrického napájania -5 V, jeho útlm je rovný 20, zatiaľčo priamy delič deliaci signál z komparátora so signálom v rozsahu od 0 V do 5 V má útlm rovný 10. Tieto deliče majú spoločný výstupný odpor, ktorý je zapojený na vstupe LMH6503, takže výstupný signál sa sčíta podľa 1. Kirchoffovho zákona:

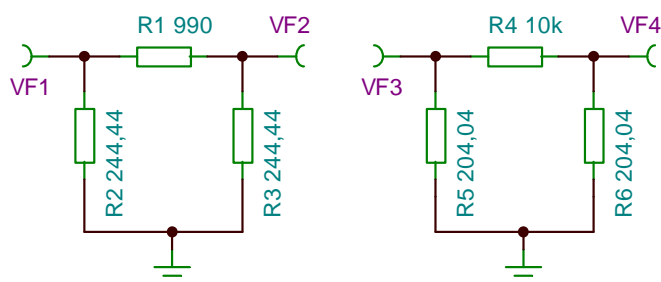
$$U_{\text{OUT}} = I_{\text{KOMP}} + I_{\text{OFS}} = \frac{U_{\text{KOMP}} \cdot R_3}{R_3 + R_1} + \frac{U_{\text{NAP-}} \cdot R_3}{R_2 + R_1} = \frac{U_{\text{KOMP}} \cdot 50}{50 + 450} + \frac{-5 \cdot 50}{50 + 950} \quad (2.9)$$

, kde U_{OUT} je výstupné napätie sústavy deličov, I_{KOMP} je prúd vetvy deliča komparátora, I_{OFS} je prúd vetvy deliča záporného potenciálu napájania, U_{KOMP} je výstupné napätie komparátora a $U_{\text{NAP-}}$ je záporný potenciál napájania.

Keďže odpory na vstupe zosilňovača LMH6503 boli zvolené 50 Ω kvôli minimálnemu šumu, ostatné hodnoty boli zvolené pre R_1 450 Ω a pre R_2 950 Ω . Hodnoty deliacich rezistorov sú v skutočnosti preladiateľné pomocou trimrov kvôli nesymetrii napäťových úrovní komparátora. Zo vzťahu (10) je vidieť, že polovica výstupného napäťového rozsahu komparátora predstavuje ofset, preto stačí túto polovicu priviesť zo záporného potenciálu a pričítať ku vstupnému signálu LMH6503. LMH6503 je zapojený podľa katalógového zapojenia s maximálnym nastaviteľným zosilnením 10. Zosilnenie je ovládané napätím na pine V_G pomocou digitálneho D/A prevodníku ad5620, ktorý sa v prípade obdĺžnikového signálu prepne z DDS syntetizéra na vetvu LMH6503. Jednosmerný signál z D/A prevodníka treba priviesť na rozsah vstupu V_G , ktorý je od -1 V do 1 V. Preto je potrebné najprv odstrániť ofset rozsahu D/A prevodníka tak, aby sa jeho výstup previedol do rozsahu od -2,5 V do 2,5 V a následne zoslabil útlmom 2,5, čím sa dostane požadovaný rozsah, čo sa robí za pomoci rozdielového zosilňovača podobne ako v prípade výpočtu (2.9), na ktorého výstup je zapojený kondenzátor paralelne s rezistorom pre zamedzenie zákmitov a rozkmitaniu obvodu kapacitnou záťažou.

2.11 Atenuátor

Pre atenuátor z pasívnych súčiastok je dôležité, aby bol symetrický a výkonovo prispôsobený aj pri sériovom radení, preto bol zvolený atenuátor tvaru Π . Navrhnutý atenuátor má charakteristickú impedanciu 200 Ω a jednotlivé útlmy sú 10, 100 a sériovým radením 1000.



Obr. 2.2: Navrhnutý atenuátor -20 dB vľavo a -40 dB vpravo

Hodnoty súčiastok sú vypočítané pomocou online kalkulatára [10], ktorý rieši sústavy 2 rovníc, pričom 1 rovnica je pre útlm a druhá pre charakteristickú impedanciu.

Pre atenuátor -20 dB boli zistené tieto hodnoty:

$$R1 = 990 \Omega$$

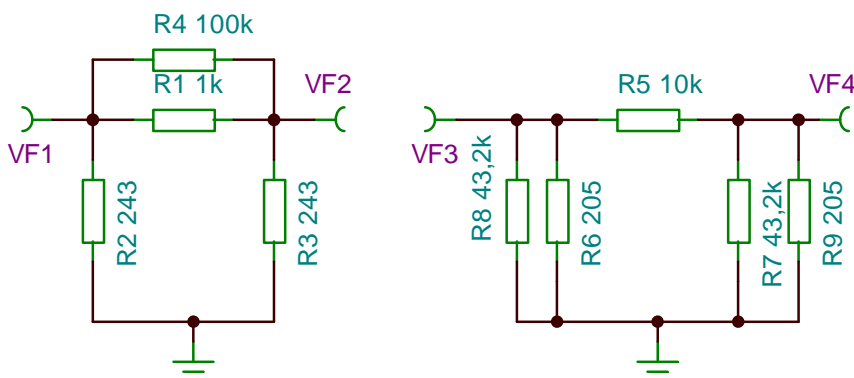
$$R2 = R3 = 244,44 \Omega$$

Pre atenuátor -40 dB bolo vypočítané:

$$R4 = 9999 \Omega$$

$$R5 = R6 = 204,04 \Omega$$

Keďže väčšina z týchto hodnôt nie sú blízke hodnotám odporov, ktoré sú vyrábané v radách, sú mnohé hodnoty dané paralelnou kombináciou, ktorej chyba je menšia ako chyba samotných súčiastok.



Obr. 2.3: Realizácia návrhu atenuátora -20 dB vľavo a -40 dB vpravo

Na Obr. 2.3 je vidieť realizáciu atenuátorov, kde všetky rezistory okrem 43,2 k majú presnosť 0,1 %, 43,2 k má presnosť 1 %.

2.12 DC servo

Na posledný napät'ový zosilňovač je zapojený obvod jednosmerného serva, ktorý slúži pre odstránenie offsetu symetrických signálov, teda s nulovou strednou hodnotou pri konštantnej striede 50 %. Tvorí ho invertujúci zosilňovač zapojený ako integrátor, teda

dolná priepusť s medzným kmitočtom o niekoľko rádov menším ako prechádzajúci signál, čo je vo výpočte (2.10) vidieť vzhľadom na najmenší nastaviteľný kmitočet 2,98 Hz.

$$f_m = \frac{1}{2\pi RC} = \frac{1}{2\pi \cdot 1 \cdot 10^6 \cdot 1 \cdot 10^{-6}} = 0,159 \text{ Hz} \quad (2.10)$$

, kde R je vstupná impedancia integrátory, C je spätnoväzbová kapacita

Za integrátorom je zapojená dolná priepusť pre lepšie vyhladenie na vyšších kmitočtoch s nižšou kapacitou, s ktorou je dosiahnutá vyššia sériová rezonancia daná parazitnou indukčnosťou prívodov.

2.13 Rekonštrukčný filter

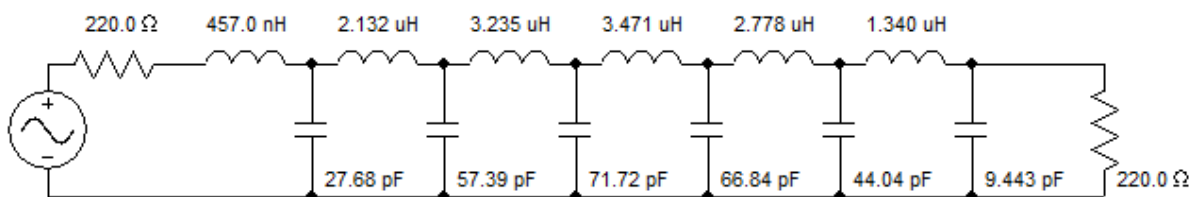
Simuláciou sa najvýhodnejší filter javil Butterworthov, ktorý dosahoval najvyššiu strmosť a vysoký útlm v nepriepustnom pásme, a preto bol zvolený. Chebysevov filter mal síce vyššiu strmosť, ale horší útlm v nepriepustnom pásme, čo je nežiadúce, ostatné filtre boli na tom podobne. Preto, že Nyquistov kmitočet je rovný maximálnej šírke generovaného pásma, bol zvolený 12. rád, ktorým by maximálna strmosť filteru mala dosiahnuť 240 dB / dek. Pre výpočet filteru bol použitý program Filter Solutions 10.0, ktorý umožňuje vypočítať Butterworthov filter až do 20. rádu, filter bol počítaný pre záťažovú impedanciu 220 Ω a medzný kmitočet 20 MHz.

Najideálnejšie vlastnosti by filter dosiahol pri medznom kmitočte 20 MHz s útlmom -50 dB na Nyquistovom kmitočte 25 MHz, pretože uvážením výstupnej odozvy D/A prevodníka na vzorky ako ideálne diracové impulzy so zrkadlovými kmitočtami o rovnakej amplitúde 0,35V v spektre by boli tieto zrkadlové kmitočty utlmené 50 dB, t. j. na výstupe generátora pri celkovom zosilnení 28,57 len 31,6 mV a keďže odozva výstupu D/A prevodníka sleduje sínus kardiálny, bude to v skutočnosti menej. Pre toto potlačenie -50 dB odpovedá rád filteru 26 podľa empirického vzťahu:

$$N = \left[\log\left(\frac{1}{10}\right) \frac{L}{\log\left(\frac{f_m}{f_L}\right)} - 3 \right] \cdot \frac{1}{20} = 26 \quad (2.11)$$

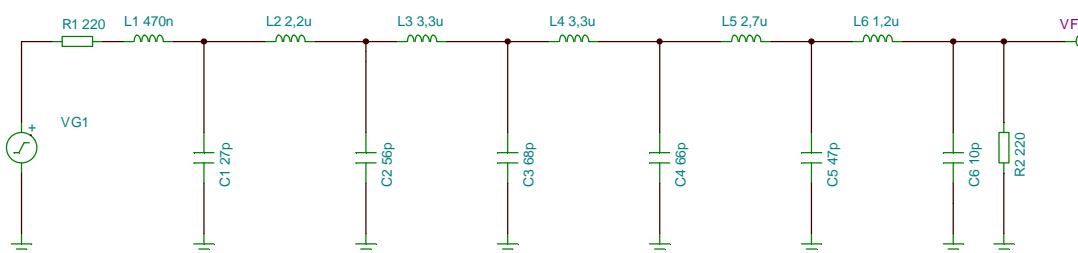
, kde N je rád filteru a L je požadovaný útlm v dB na frekvencii f_L a f_m je medzná frekvencia.

Vzorec (2.11) platí pre idealizovaný nárast útlmu 20 dB / dek. Výpočtom bol ideálny filter vypočítaný na 26. rád, avšak pre jeho veľké rozmery a cenu bol zvolený 12. rád, ktorý pri medznej frekvencii 20 MHz dosahuje na frekvencii 25 MHz potlačenie len teoreticky 23,549 dB.



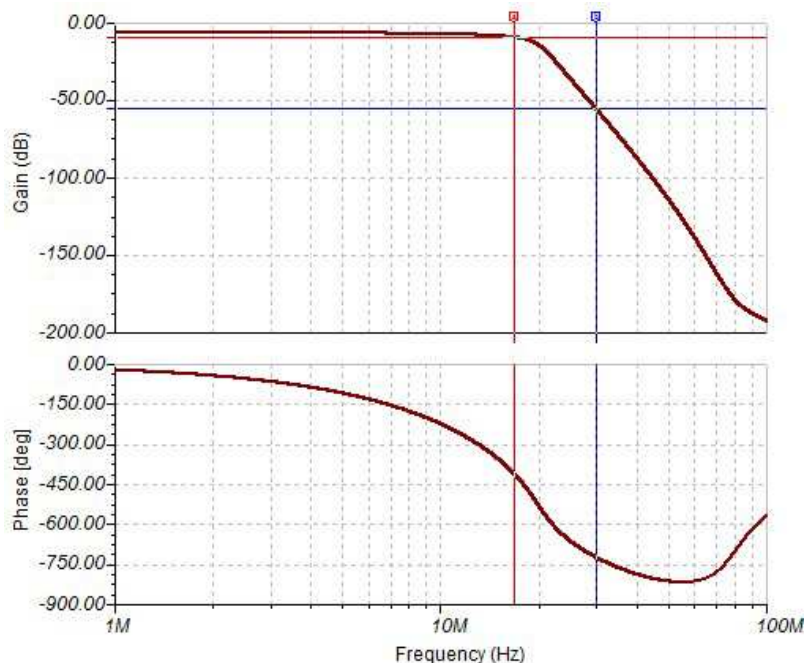
Obr. 2.4: Programom vypočítané hodnoty súčiastok

Kondenzátory boli zvolené keramické a tlmivky s feromagnetickým jadrom, ich hodnoty boli vyberané zo sériových rad.



Obr. 2.5: Reálne hodnoty navrhnutého filtra

Na Obr. 2.5 je vidieť zvolené hodnoty Butterworthovho filtra, ktorých nepresnosť ovplyvní presnosť medzného kmitočtu, avšak najviac ho môžu ovplyvniť nelineárne indukory s feromagnetickým jadrom kvôli zotrvačnosti jadra a parazitným kapacitám, s ktorými tvoria sériový rezonančný obvod.



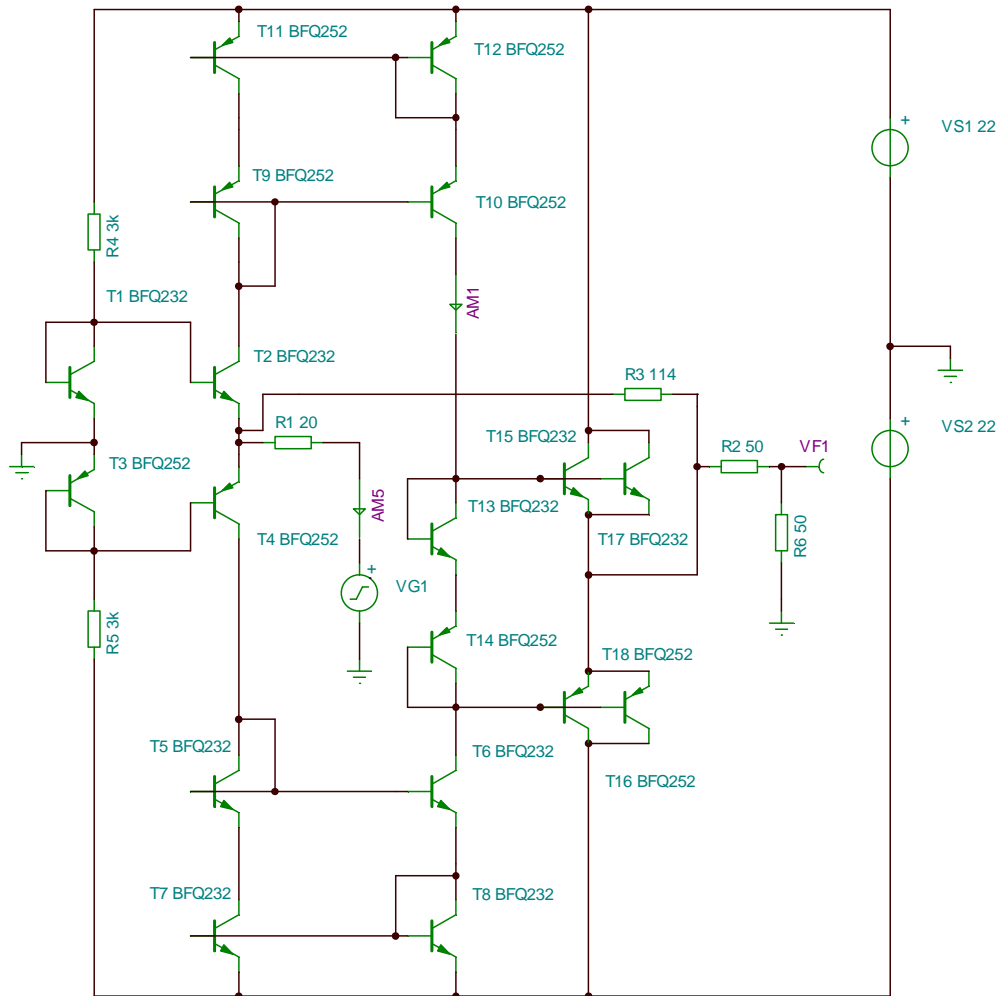
Obr. 2.6: Amplitúdová a fázová charakteristika filtra

Medzný kmitočet z 20 MHz kvôli tlmivkám klesol až na 16,76 MHz, avšak vďaka tomu je potlačenie na kmitočte 30 MHz až 49,24 dB. Zapojenie bude korigované pri praktickom vyhotovení.

2.14 Koncový zosilňovač

Kvôli nedostatku zosilňovačov s prúdovou väzbou pri vyššom napájaní ako je ± 20 V, ktoré je potrebné pre dosiahnutie rozkmitu 40V_{pp} naprázdno alebo 20 V_{pp} / 50 Ω , je potrebné navrhnuť zosilňovač z diskretných súčiastok, ktorý bude tiež využívať koncepciu CFA. Výhodou zosilňovačov CFA je vlastnosť, že šírku pásma majú stále rovnakú, mení sa len rýchlosť priebehu, ktorá je určená spätnoväzbovým rezistorom. Spätnoväzbovým rezistorom je zároveň určená stabilita, a preto sa do zápornej spätnej väzby nezvyknú zapájať reaktancie. Zosilňovač CFA sa zaraďuje medzi transimpedančné zosilňovače, pretože vnútorné zosilnenie je dané transimpedanciou vstupného napät'ového sledovača, teda prúdovým zosilnením. Tento zosilňovač pozostáva z 3 hlavných blokov, a to je vstupný napät'ový sledovač tvorený prevažne diferenčným prúdovým zrkadlom, prúdové zrkadlo a výstupný napät'ový sledovač. Na rozdiel od napät'ových zosilňovačov vstupná impedancia sa neblíži k nekonečnej hodnote, ale blíži sa k nule, pretože invertujúci vstup je vyvedený z výstupu napät'ového sledovača, neinvertujúci vstup má vyššiu impedanciu, pretože je to vstup napät'ového sledovača. Nulové diferenčné napätie je zabezpečené spätnou väzbou. CFA zosilňovače dosahujú vysokú rýchlosť priebehu, avšak za cenu vyššej spotreby, ktorá sa odvíja hlavne od použitých tranzistorov a napájacieho napätie, pretože tranzistory výstupného ako aj vstupného prúdového zrkadla pracujú v saturácii. S narastajúcou kapacitou PN prechodov rastie aj potrebný prúd pre dosiahnutie potrebnej rýchlosti priebehu SR. Skreslenie priebehu závisí aj od kvality prúdových zrkadiel danej ich

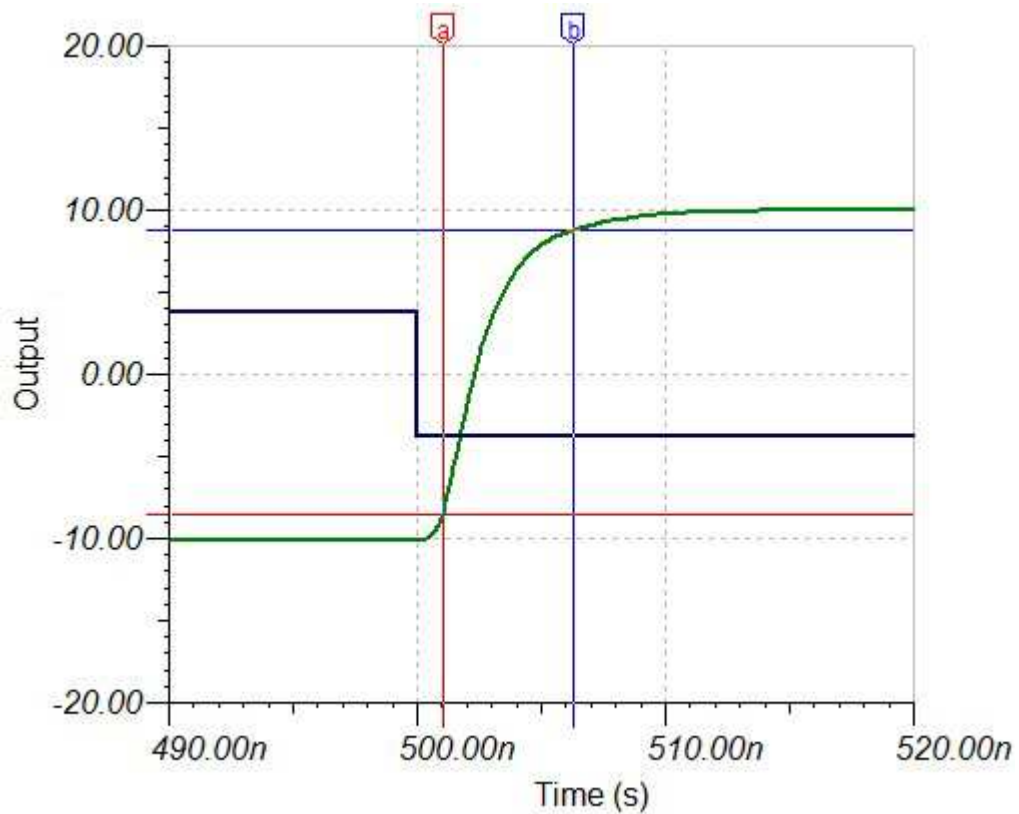
dynamickým odporom [11].



Obr. 2.7: Navrhnutý CFA

Na obr. 2.7 je navrhnutý zosilňovač s prúdovou väzbou využívajúci základnú koncepciu CFA, ktorý dokáže rýchlosť priebehu dosiahnuť až $3300 \text{ V} / \mu\text{s}$, čo je vidieť na Obr. 2.8, v prípade ideálneho výstupného sledovača až $6000 \text{ V} / \mu\text{s}$. Kludový odber je určený rezistormi R5 a R4. Na vstupe je vidieť diferenčné Widlarovo prúdové zrkadlo tvorené tranzistormi T1 až T4, prúd zo vstupu sa zrkadlí na výstupnú časť transimpedancie pomocou páru Wilsonovho zrkadla s lepšími vlastnosťami a nakoniec je zapojený napäťový sledovač tvorený tranzistormi T13 až T16, ktoré tiež tvoria Widlarovo prúdové zrkadlo. Keďže rýchlosť priebehu je určená spätnoväzbovým rezistorom, vzhľadom na veľké zosilnenie má vstupný odpor R1 malú hodnotu, preto v prípade zapojenia tohto zosilňovača za ad8009 je ešte potrebné pripojiť medzi R1 a VG1 napäťový sledovač, pretože by sa prekročilo prúdové zaťaženie ad8009. Viac zaťažované tranzistory, na ktorých vzniká najvyšší úbytok napätia v saturácii sú tranzistory na vstupe T2, T4 a najviac zaťažované sú na výstupe T10 a T6, na ktorých je pri maximálnom rozkmitení vstupného napätia 3,81 V takmer celé napájanie symetrického zdroja. Z toho dôvodu je pomerne ťažké vybrať tranzistory s nízkymi kapacitami do 2 pF, vysokým tranzitným kmitočtom, ktorý je ideálne vyšší než 500

MHz a vysokým maximálnym napätím medzi kolektorom a emitorom, minimálne 50 V. Jediné tranzistory, ktoré vyhovovali požiadavkám sú BFQ232 a jeho komplement BFQ252, avšak výroba týchto tranzistorov je dosť obmedzená a sú komerčne nedostupné. Preto sa ešte zväží využitie tohto zapojenia v praktickej časti, v ktorej ak nebude možné dosiahnuť požadované parametre, znížia sa požiadavky pre výstupný rozkmit signálu z 10 V / Ω na 5 V / Ω a použije sa komerčne dostupný CFA ako THS3001 od Texas Instruments alebo AD811 od Analog Devices, zatiaľ sa však uvažuje využitie AD811.



Obr. 2.8: Simulovaná rýchlosť priebehu zapojenia pri rozkmitě výstupu 20Vpp/50 Ω

Požadované minimálne zosilenie koncového stupňa pre dosiahnutie amplitúdy 10V/50 Ω je (v prípade navrhnutého CFA):

$$A_{u\min} = \frac{U_{\text{OUT}}}{U_{\text{N}}} = \frac{20}{3,81} = 5,25 \quad (2.12)$$

, kde U_{OUT} je výstupné napätie zosilňovača naprázdno, U_{N} je vstupné napätie koncového stupňa.

Pre amplitúdu 5V/50 Ω po znížení parametrov je požadované zosilenie (v prípade AD811):

$$A_{u\min} = \frac{U_{\text{OUT}}}{U_{\text{N}}} = \frac{10}{3,81} = 2,63 \quad (2.13)$$

Výstupný ofset je riadený pomocou PWM prevodníka, ktorý je pripojený na

koncový zosilňovač. Ten je zapojený ako sumačný zosilňovač. Výstup je výkonovo prispôsobený na impedanciu 50Ω , čím sa zároveň zníži vplyv kapacitnej záťaži a odrazov na vedení.

2.15 PWM D/A prevodníky

Tieto prevodníky využívajú PWM perifériu mikrokontroléra, ktorá je riadená 16-bitovým čítačom na PB5 a PB6. Harmonické zložky meniace sa v čase sa odstraňujú integrátorom, teda dolnou priepusťou. Na PWM modul je pripojená dolná priepusť, ktorá je zaťažená vstupným odporom invertujúceho zosilňovača s TL084. Tento vstupný odpor je nastaviteľný trimer R_{63} a od neho závisí zosilnenie signálu z dolnej priepusti, tým aj rozsah regulácie výstupného napätia, ktorá je maximálna pri skratovaní vstupného odporu. Rozsah regulácie závisí aj od spätnoväzbového rezistora R_{59} , ktorý bol zvolený rovným R_{62} , aby maximálne nastaviteľné zosilnenie 1. stupňa prevodníka bolo rovné 1 pre rovnaký základ prevodníkov ofsetu a striedy. PWM modul poskytuje signál, ktorý má okrem ofsetu závislom na striede aj vlastný ofset, ktorý sa odstraňuje privedením napätia z virtuálnej zeme privedenej na neinvertujúci vstup. V prípade nastavenia trimrov R_{69} , R_{75} , R_{63} , R_{61} virtuálnej zeme do stredu regulačného rozsahu sa po odstránení nechceného ofsetu získa výstup v rozsahu od $-2V$ do $2V$, za ktorým sa buď tento signál zosilní neinvertujúcim zosilňovačom so zosilnením 3,74 s ďalším TL084 ako v prípade prevodníka ofsetu alebo prevedie cez napäťový sledovač s TL084 v prípade prevodníka striedy, za ktorým nasledujú ďalšie filtračné obvody. Medzi neinvertujúcim vstupom sledovača alebo zosilňovača a výstupom invertujúceho zosilňovača je ešte pridaná pasívna dolná priepusť pre lepšie vyfiltrovanie nežiaducich zložiek signálu.

Vzťah platný pre výstup z prevodníka striedy:

$$U_{OUT} = U_{PWM} \frac{R_{63}}{R_{63} + R_{62}} \frac{R_{59}}{R_{63}} - 5D \left(\frac{R_{59}}{R_{63} + R_{62}} + 1 \right) \quad (2.14)$$

, kde U_{OUT} je výstupné napätie D/A prevodníka striedy, U_{PWM} je ofset PWM signálu, R_{xx} sú odpory označené podľa schémy a D je celkový deliaci pomer virtuálnej zemi, ktorý je v polovici rozsahu 2:9.

Pre prevodník ofsetu je vzťah (2.14) doplnený o zosilnenie neinvertujúceho zosilňovača.

2.16 Obvody A/D prevodníka mikrokontroléra

Mikrokontrolér atmega128a obsahuje 8 kanálový A/D prevodník na porte F, z ktorého sa využívajú len 2 single ended kanály. Referencia prevodníka bola zvolená interná $2,56V$ pre dobrú stabilitu a nízke rušivé vplyvy, na túto úroveň je zároveň potrebné previesť maximálne napätie, čo sa robí za pomoci TL064 IC26C a IC26D, ktoré v zapojení rozdielového zosilňovača pridávajú aj potrebný ofset, čím sa prevedie napäťový rozsah symetrického napájania na nesymetrické. Maximálny možný vzorkovací kmitočet pri plnom rozlíšení 10 bitov je 15 ksp/s, s rastúcou vzorkovacou frekvenciou klesá presnosť D/A prevodníka. Keďže modulačný signál predstavuje

väčšinou nízkočrekvenčný signál v akustickom pásme, bolo zvolené maximálne rozlíšenie. Kanál 0 slúži na spracovanie nízkočrekvenčného signálu, preto obsahuje Butterworthov Sallen-Key antialiasing filter 3. rádu s medzným kmitočtom 3 kHz umožňujúci nárast útlmu 40 dB / dek. Tento filter bol vypočítaný za pomoci programu Filter Solutions 10.0. Druhý kanál 1 má úlohu softvérového DC serva využívajúceho analógovú časť pre predpokladané odstránenie ofsetu aj pre signály so striedou, teda vlastným ofsetom. Aby nedošlo k zhoršeniu presnosti alebo k zničeniu portu mikrokontroléra, je počiatočný rozsah zväčšený pomocou rezistora R_{123} tvoriaceho s R_{122} napäťový delič 1:4 čím sa rozsah zvýši približne 4x, a tým 4x poklesne presnosť. Pokiaľ je na vstupe detekovaný bezpečný rozsah napätia, je tento rezistor pomocou spínača relé odpojený, čím sa dosiahne vyššia presnosť, ktorá rastie s narastajúcim zosilnením predzosilňovača A/D. Pomocou prevodníka ofsetu so 16 bitovým PWM sa hodnota ofsetu koriguje.

2.17 Napájací zdroj

Ako hlavný zdroj symetrického napätia je použitý transformátor s EI plechmi, napätím 2x12V a zdanlivým výkonom 22 VA. Po usmernení mostíkovým usmerňovačom je napätie filtrované kapacitami 1mF, kde sú aj pripojené lineárne stabilizátory a spínané meniče. Zníženie napätia na 2x12 V zabezpečujú regulované lineárne stabilizátory LM317 spolu s LM337, ktorých výstup je určený odporovým deličom. Pre získanie 5 V sa využíva L4960 zapojený ako znižujúci menič zo 17 V na 6,5 V s výstupným tranzistorom do 2,5 A spolu s lineárnym stabilizátorom LDO pre minimalizáciu zvlnenia a vyregulovanie deja. Priamo na výstup L4960 je pripojený invertujúci menič s MC34063, ktorý vytvára záporné napätie -7 V, ďalej je tiež pripojený lineárny stabilizátor. Všetky obvody sú zapojené podľa katalógových zapojení.

Každý jeden prívod napájania je potrebné blokovat' keramickým kondenzátorom, ktorý vďaka nízkemu stratovému činiteľu dielektrika pracuje aj na vysokom kmitočte. Vlastnosti kondenzátorov ovplyvňuje aj tvar a rozmery prívodov.

3 REALIZÁCIA GENERÁTORA

3.1 Mechanická konštrukcia

Mechanický kryt je navrhnutý pre umiestnenie do systému VarioLab. Predný panel je privarený o 4 závitové tyče z nerezovej ocele, na ktoré sú jednotlivé dosky plošných spojov zasunuté. Pre zaistenie plošných spojov sú použité kovové trubky. Aby sa rušenie zo spínaného meniča zdroja nedostalo na hlavnú dosku, je pridaná tieniaca priehradka spojená s kostrou spolu s feritovou odrušovacou tlmivkou.

Transformátor bol umiestnený na plošný spoj kvôli jednoduchej montáži a efektívnemu využitiu voľného miesta.

Displej, klávesnica sú prichytené pomocou privarených skrutiek o panel z dôvodu nedostatku miesta a enkóder pomocou distančných stĺpikov. Na prepojenie displeja a hlavnej dosky sa využíva 20-pinová kolíková lišta ZL262-20SG a ZL303-2X10P, klávesnica využíva krimpovacie konektory NX1501-10SMS spolu s ZL303-2X10P a enkóder sa prepája krimpovacím konektorom NX1500-06SMS. Pre privedenie napájania slúži konektor NS25-W6P. Tieto konektory boli volené z dôvodu nízkej ceny.

Klávesnica bola po vyfrézovaní otvorov na panely prispôbena pre nalepenie fólie s potiskom významu tlačidiel. Pre enkóder bol vysústružený gombík z hliníka.

Pri montáži SMD induktorov pre rekonštrukčný filter bolo použité elektrovodivé lepidlo Elektropol, ktoré sa osvedčilo ako nevhodné, pretože sa zvýšila impedancia filtra z 5Ω na 50Ω , čo neodpovedá uvedenému špecifickému odporu $0,004 \Omega \cdot \text{cm}$.

Pre dátové vodiče je využitý plochý kábel a pre signálové prepoje BNC a SMB konektorov bol použitý koaxiálny kábel RG174.

3.2 Meranie

Po zapnutí zariadenia s úmyslom naprogramovať mikrokontrolér AVR došlo k nenávratnej deštrukcii niektorých obvodov, a z toho dôvodu nebolo možné meranie realizovať.

Poškodenie sa prejavovalo striedavým blikaním podsvietenia displeja spolu s viditeľným dymom, ktorý pravdepodobne pochádzal od D/A prevodníka ad5620. Zdroj fungoval správne, ale po pripojení sa vo vetve napájania číslicových 5 V obvodov objavilo napätie 6,3 V, čo mohlo byť spôsobené prerazením operačného zosilňovača s napájaním 12 V v blízkosti D/A prevodníka, ktorý sa mohol poškodiť buď pri spájkovaní teplotou alebo statickou elektrinou. Po ustálení tohto prechodného javu mikrokontrolér fungoval správne aj napriek tomu, že na ňom bolo napätie 6,3 V, čo je vidieť vykreslením základného menu na grafickom displeji.

3.3 Firmware generátora

Firmware bol písaný v integrovanom prostredí AVR Studio s prekladačom WinAVR. Pre grafický displej je použitá open source knižnica s BSD licenciou u8glib.

V hlavnej smyčke sa automaticky sníma klávesnica pomocou sérii impulzov vstupujúcich do desiatkových čítačov.

Po spustení generátora sa na displeji zobrazí hlavné menu s ikonami Sine, Square, Triangle, Sweep, Burst a Utility. Kvôli vyhoreniu zariadenia však nebolo možné vo vývoji pokračovať.

4 ZÁVER

Návrhy jednotlivých častí generátora boli overené výpočtami ako aj simuláciou. Rozsah generátora je dosť obmedzený a vzťahuje sa na rekonštrukčný filter, ako aj tranzitný kmitočet zosilňovača. Rozsah možno zvýšiť zvýšením rádu filtra alebo použitím filtra s vyššou strmosťou. Inou možnosťou je aj voliť kompromis hodnoty SFDR a zvýšiť medzný kmitočet filtra. Koncový stupeň CFA s diskretnými súčiastkami sa javil ako nevhodný kvôli nedostupnosti vhodných tranzistorov BFQ232 a BFQ252, a zároveň kvôli pomerne vysokej spotrebe spôsobenej rezistorami s nízkou impedanciou, ktoré sú potrebné pre dosiahnutie požadovanej rýchlosti priebehu. Podľa obrázka 2.7 na spätnoväzbovom rezistore R_3 to tvorí 3,51 W, na záťaži R_2+R_6 4 W a na vstupe R_1 0,73 W, dokopy celková spotreba je 8,24 W pri maximálnom zaťažení. Spotreba spôsobená rezistorom R_3 závisí len od výstupného rozkmitu, teda vždy pri 20V je to maximálna hodnota. Pretože nie sú dostupné adekvátne tranzistory pre zapojenie podľa Obr. 2.7 a integrované CFA nie sú tiež dostupné tak, aby bolo možné dosiahnuť rozkmit 40 Vpp naprázdno, sú v tejto práci uvažované dostupné CFA. V tomto prípade je vhodný CFA ad811 kvôli nízkej cene a tým sú znížené požiadavky na 20 Vpp naprázdno.

Na ochranu výstupu z generátora bolo použité galvanické oddelenie pomocou relé pre vstupy a výstupy, a pomocou optočlena so Schmidtovým klopným obvodom v prípade vstupu pre FSK. Optočlen synchronizácie neoddeľuje galvanicky, ale chráni výstup mikrokontroléra. Výstupné konektory sú typu SMB.

Celé zariadenie je plánované umiestniť do kovovej konštrukcie, ktorá bude predstavovať zásuvný modul stola VarioLab. Ovládanie tvorí dokopy 18 tlačidiel, z čoho 12 tlačidiel je klávesnica, 5 tlačidiel pre ovládanie menu a 1 pre jeho vyvolanie.

Kontakty enkóderu sú ošetrené RC dolnou priepusťou 1. rádu proti zákmitom, ktorá je cez odpor 4,7k pripojená na vstup mikrokontroléra, aby sa celý náboj kondenzátora nevybil do tohto vstupu v prípade nastavenia portu na výstup po resete.

Pri oživovaní hlavnej dosky došlo k jej zničeniu, po ktorom nebolo možné pokračovať v ďalšom vývoji zariadenia. Logická časť vypadá byť v poriadku, čo je vidieť na jednotlivých obrázkoch v prílohe. Chybu pravdepodobne zavinil poškodený operačný zosilňovač TL062, čo sa prejavilo zvýšením napájania z 5 V na 6,3 V, teda prenikaním napájania z 12 V vetvy. Prevodník D/A ad5620 sa vplyvom tejto zmeny viditeľne zničil.

Zo zdroja boli namerané hodnoty naprázdno 4,95 V; -5,0 V; 12,03 V; -11,93 V.

LITERATÚRA

- [1] National Instruments [online]. Find the Right Signal Generator, 1.10.2012 – [cit. 8. Decembra 2013]. Dostupné na <http://www.ni.com/white-paper/3348/en/>
- [2] Analog Devices Inc. [online]. Tutorial MT-085 [citované 8.12.2013]. Dostupné na <http://www.analog.com/static/imported-files/tutorials/MT-085.pdf>
- [3] Analog Devices Inc. [online]. A Technical Tutorial on Digital Signal Synthesis [citované 8.12.2013]. Dostupné na http://www.analog.com/static/imported-files/tutorials/450968421DDS_Tutorial_rev12-2-99.pdf
- [4] Analog Devices Inc. [online]. AD9834 datasheet [citované 8.12.2013]. Dostupné na http://www.analog.com/static/imported-files/data_sheets/AD9834.pdf
- [5] Lániček, R. *Elektronika*. Praha: BEN, 2004.
- [6] Kolouch, J., Biolková, V. Impulzová a číslicová technika. Elektronické skriptum. Brno: FEKT VUT v Brne, 2009.
- [7] Vágner, P. Vysokofrekvenčná technika. Elektronické skriptum. Brno: FEKT VUT v Brne, 2013.
- [8] Prokeš, A. Rádiové přijímače a vysílače. Elektronické skriptum. Brno: FEKT VUT v Brne, 2005.
- [9] Schwarz, D. [online]. Lineární a adaptivní zpracování dat: Signály a systémy. [citované 10.12.2013]. Dostupné z: <http://www.iba.muni.cz/esf/res/file/bimat-prednasky/linearni-a-adaptivni-zpracovani-dat/LaAZD-01.pdf>
- [10] Daycounter Inc. [online]. Attenuator calculator [citované 19.12.2013]. Dostupné z: <http://www.daycounter.com/Calculators/PI-T-Pad-Attenuator-Calculator.phtml>
- [11] Analog Dialogue. [online]. Two-Stage Current_Feedback Amplifier [citované 19.12.2013]. Dostupné z: <http://www.analog.com/library/analogdialogue/archives/29-2/feedback.html>

ZOZNAM SYMBOLOV VELIČÍN A SKRATIEK

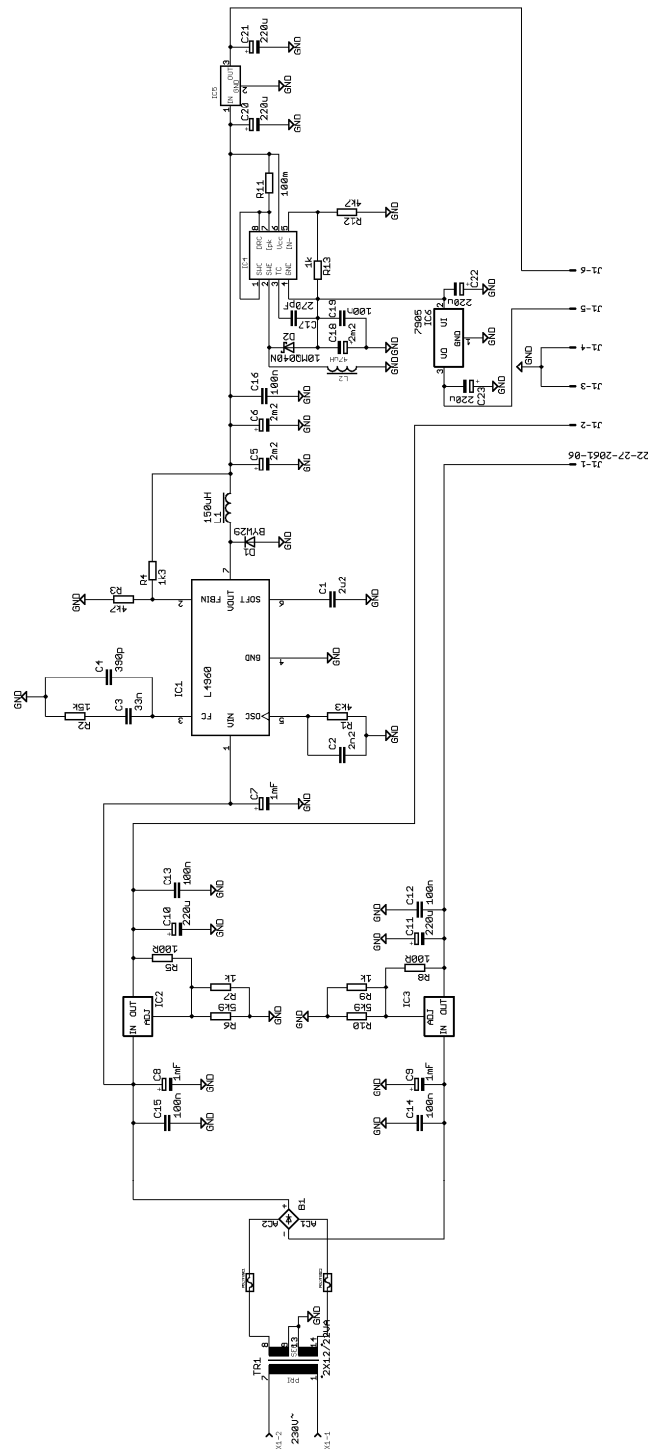
<i>FM</i>	Frequency Modulation (frekvenčná modulácia)
<i>PWM</i>	Pulse Width Modulation (modulácia šírkou periódy signálu)
LCD	Liquid Crystal Display (displej s tekutým krýštálom)
DAC	Digital to Analog Converter (digitálno analógový prevodník)
FFT	Fast Fourier Transformation (rýchla Fourierová transformácia)
DDS	Direct Digital Synthesis (priama číslicová syntéza)
CFA	Current Feedback Amplifier (zosilňovač s prúdovou väzbou)
RAM	Read Access Memory (pamäť závislá na napájaní)
ROM	Read Only Memory (neprogramovateľná pamäť)
LSB	Least Significant Byte (najmenej významný bajt)
MSB	Most Significant Byte (najvýznamnejší bajt)
VPP	Voltage Peak to Peak (napätie špička - špička)
SPI	Serial Peripheral Interface bus (sériová zbernica SPI)
ISP	In System Programming (programovacie rozhranie)
DC	Direct Current (jednosmerný prúd)
SR	Slew Rate (rýchlosť priebehu)
SFDR	Spurious Free Dynamic Range (dynamický rozsah)

ZOZNAM PRÍLOH

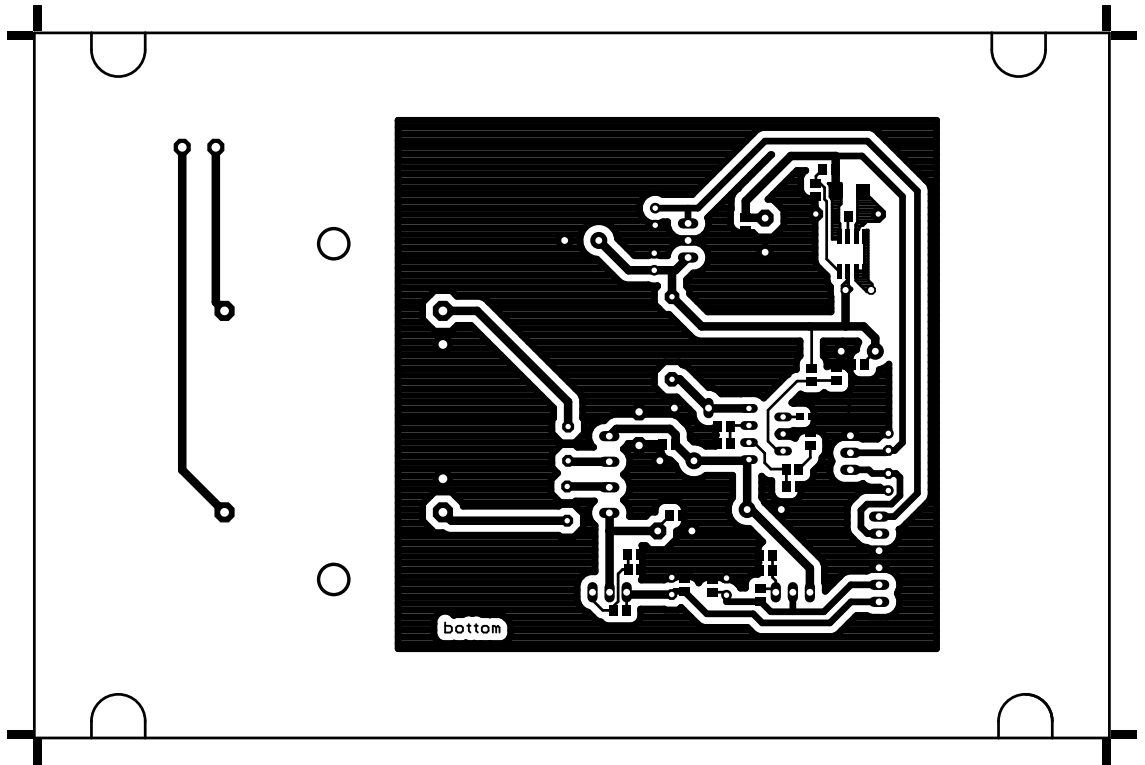
A	Návrh zariadenia	33
A.1	Schéma napájacieho zdroja.....	33
A.2	Predloha zdroja – bottom (rozmer 160x105 mm, 1:1).....	34
A.3	Osadenie zdroja - top	34
A.4	Osadenie zdroja – bottom	35
A.5	Schéma hlavnej časti.....	36
A.6	Predloha hlavnej dosky – bottom (rozmer 105x160 mm, 1:1)	37
A.7	Predloha plošného spoja – top (1:1)	38
A.8	Osadzovací plán - top	39
A.9	Osadzovací plán – bottom.....	40
A.10	Schéma enkóderu	41
A.11	Predloha enkódera – bottom (45x39 mm, 1:1)	41
A.12	Osadenie enkódera – bottom.....	41
A.13	Osadenie enkódera – top.....	42
A.14	Schéma klávesnice	42
A.15	Predloha klávesnice – bottom (100x70 mm, 1:1).....	43
A.16	Osadzovací plán klávesnice – top.....	43
A.17	Osadzovací plán klávesnice – bottom.....	44
B	Realizácia generátora	45
B.1	Hlavné menu generátora	45
B.2	Pohľad z boku	46
B.3	Detail na hlavnú dosku	47

A NÁVRH ZARIADENIA

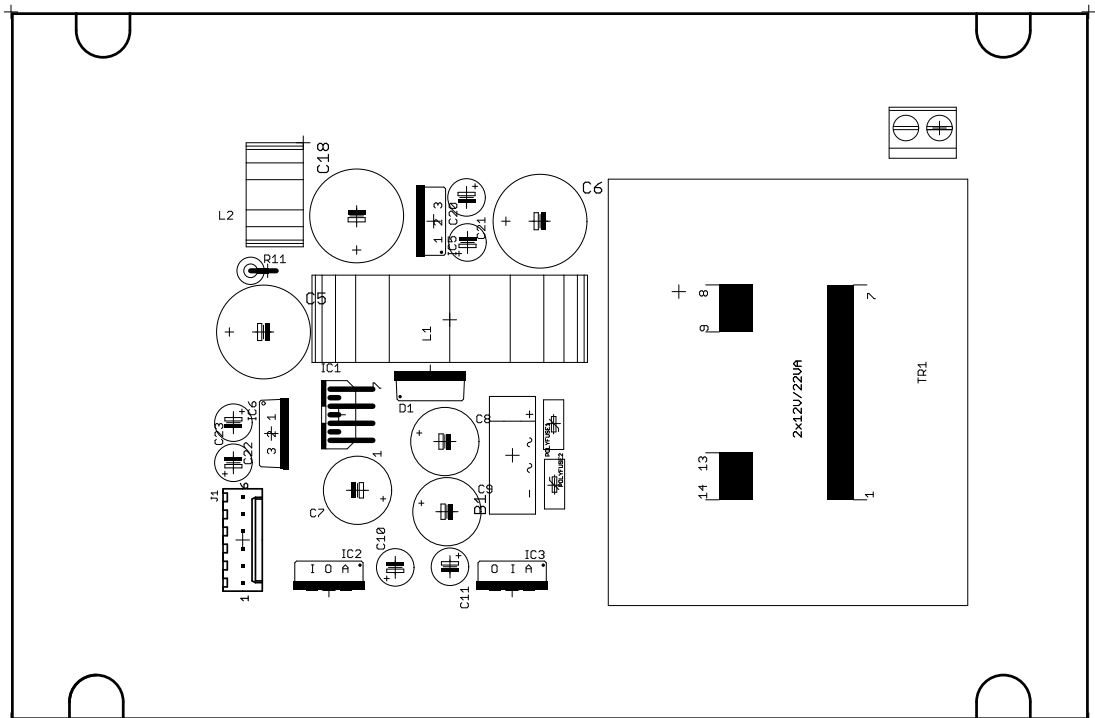
A.1 Schéma napájacieho zdroja



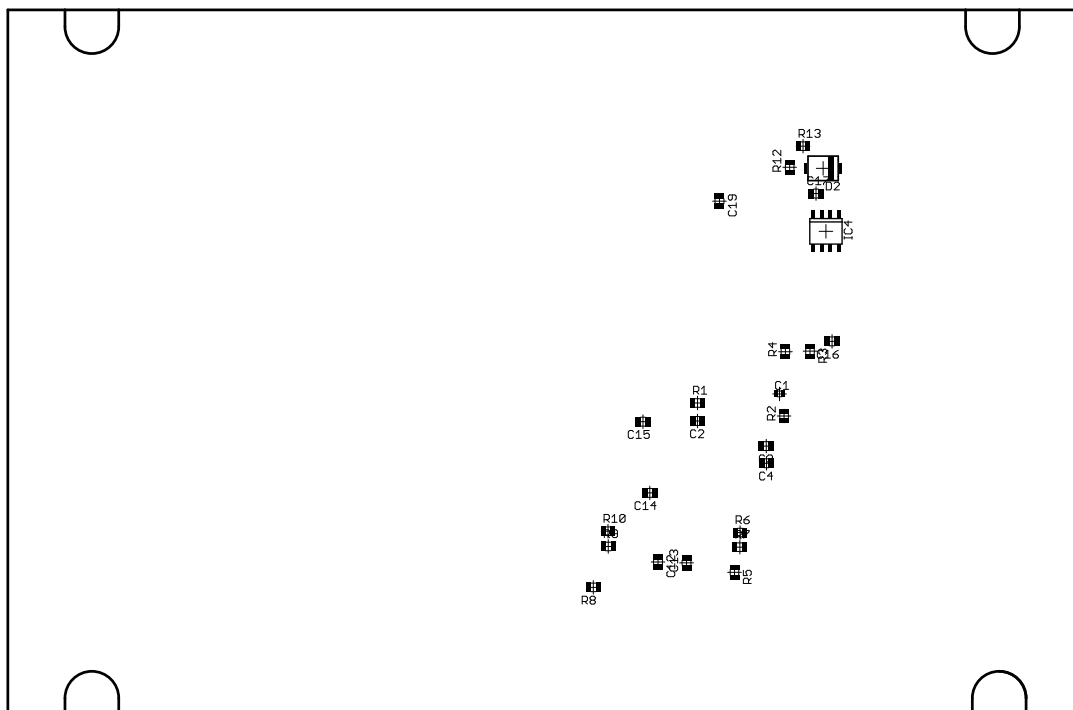
A.2 Predloha zdroja – bottom (rozmer 160x105 mm, 1:1)



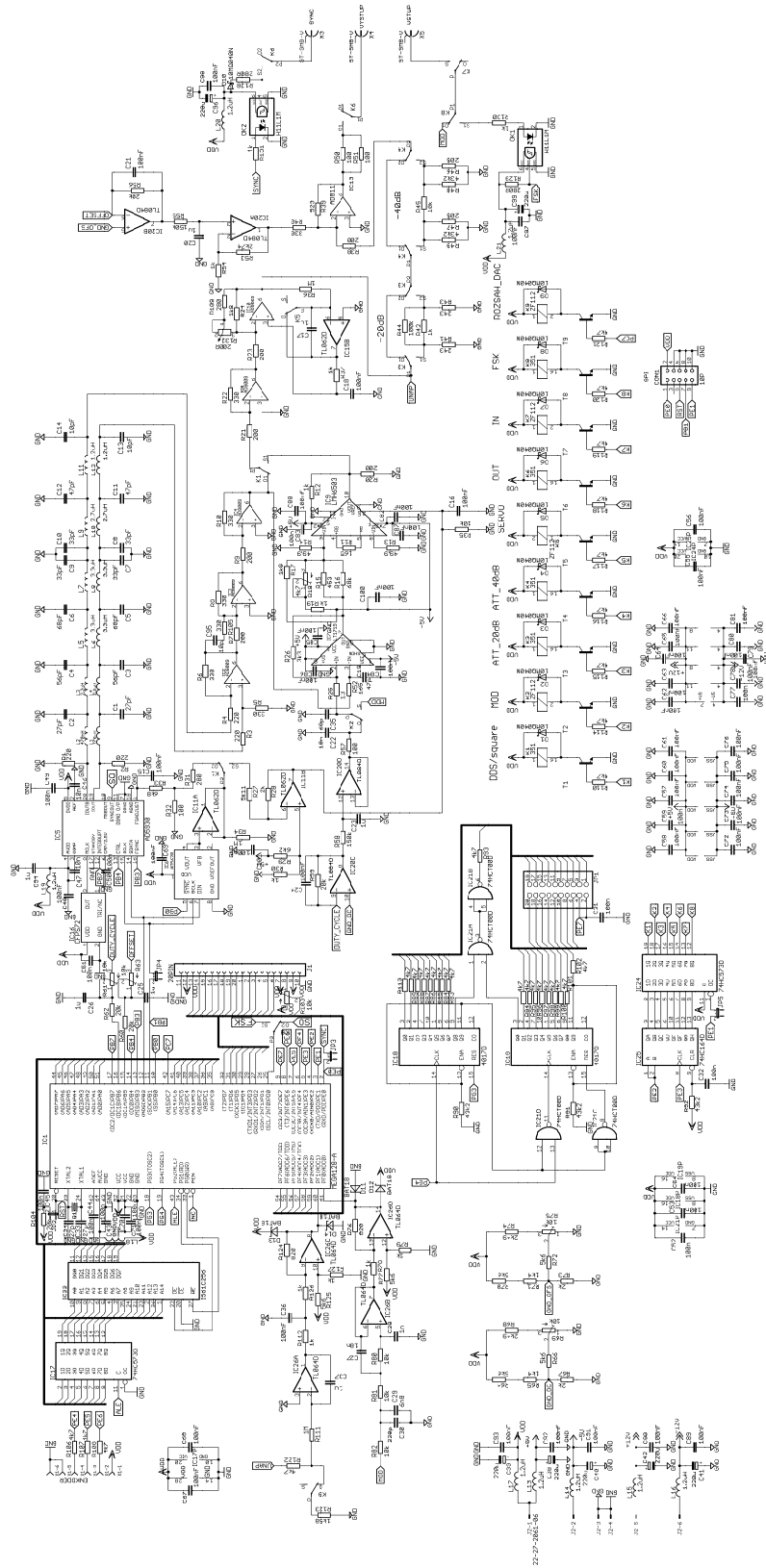
A.3 Osadenie zdroja - top



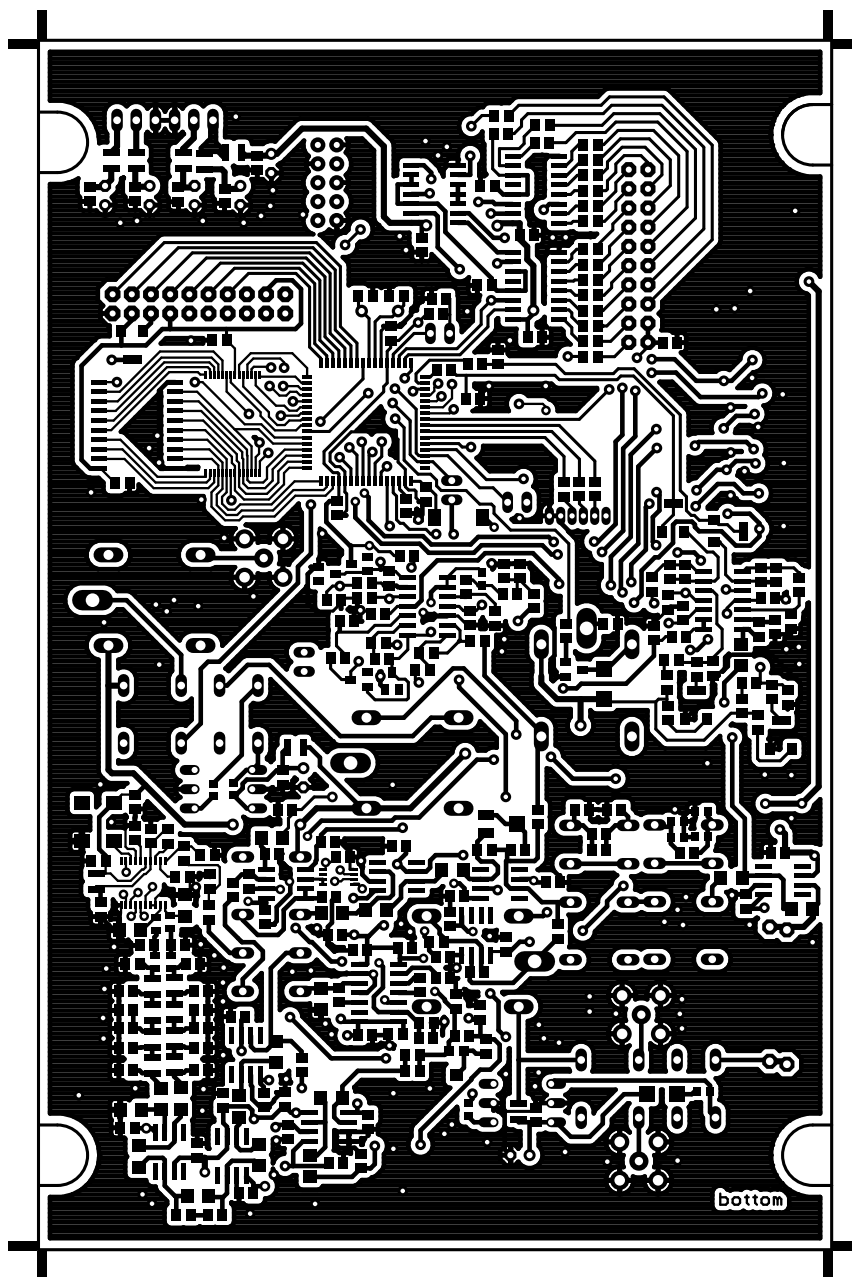
A.4 Osadenie zdroja – bottom



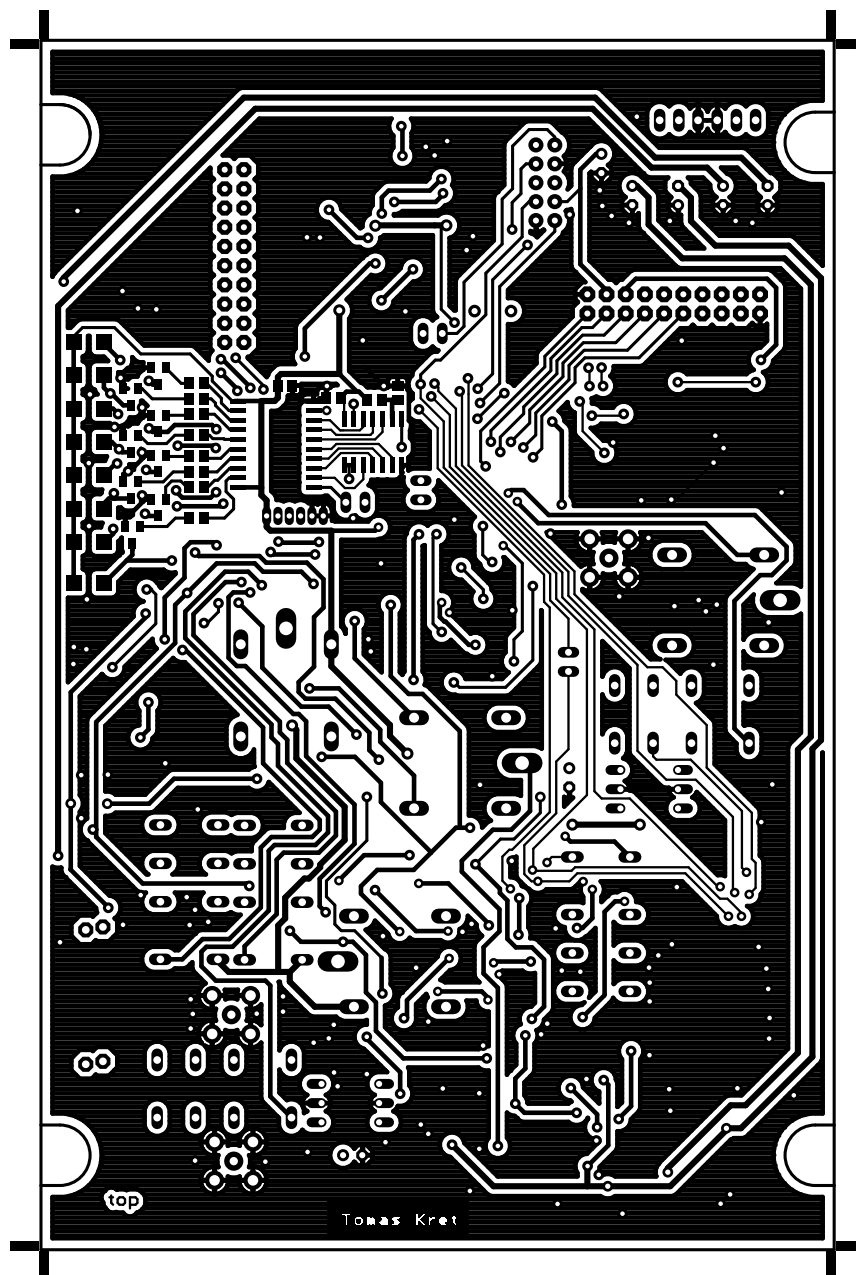
A.5 Schéma hlavnej časti



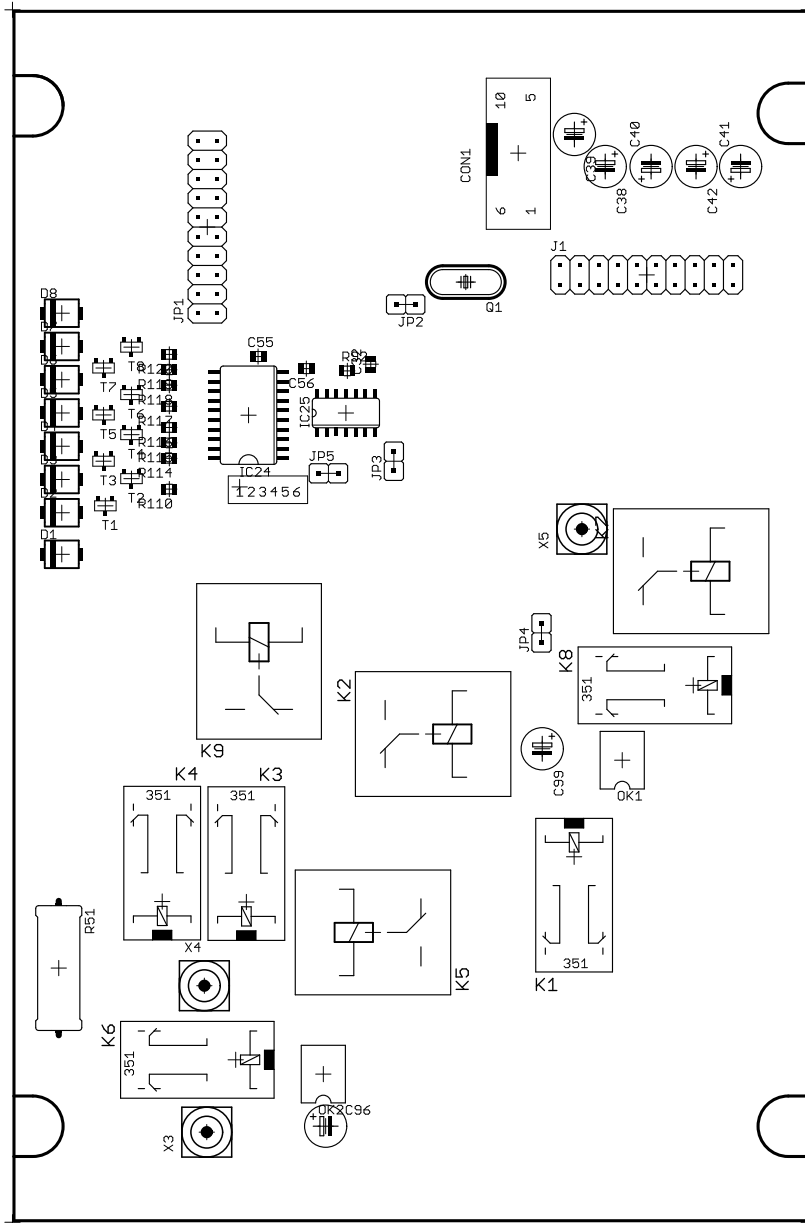
A.6 Predloha glavnej dosky – bottom (rozmer 105x160 mm, 1:1)



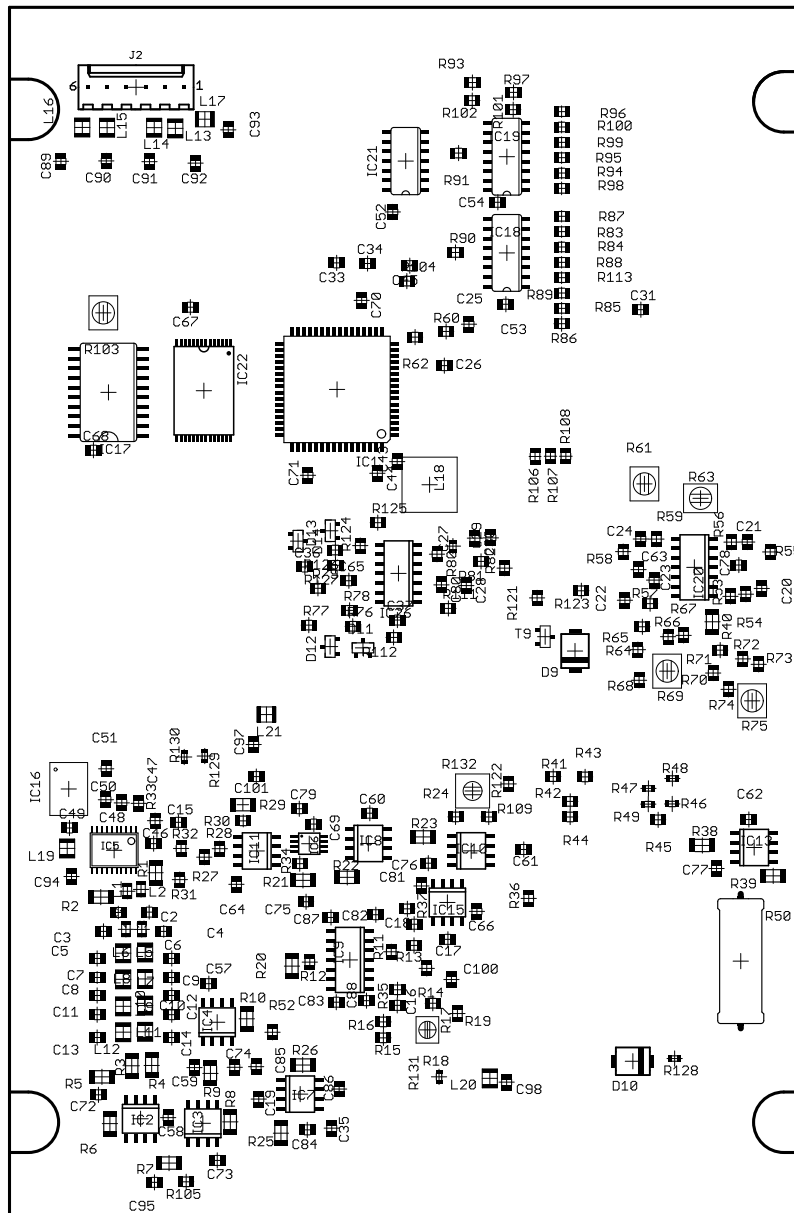
A.7 Predloha plošného spoja – top (1:1)



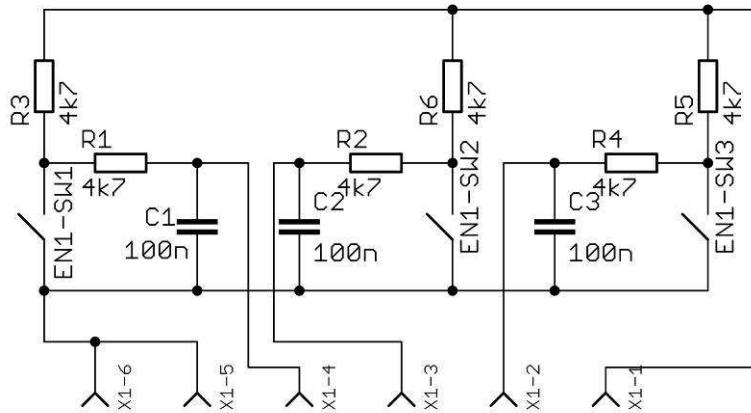
A.8 Osadzovací plán - top



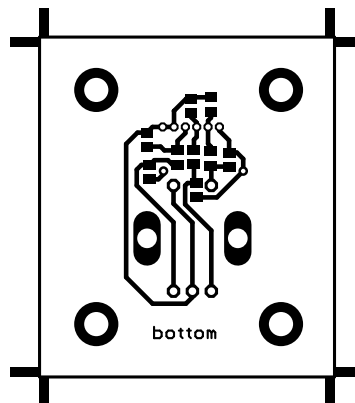
A.9 Osadzovací plán – bottom



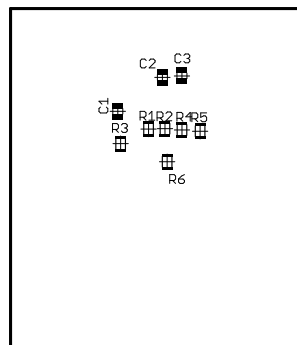
A.10 Schéma enkóderu



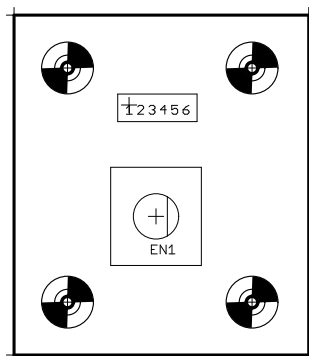
A.11 Predloha enkódera – bottom (45x39 mm, 1:1)



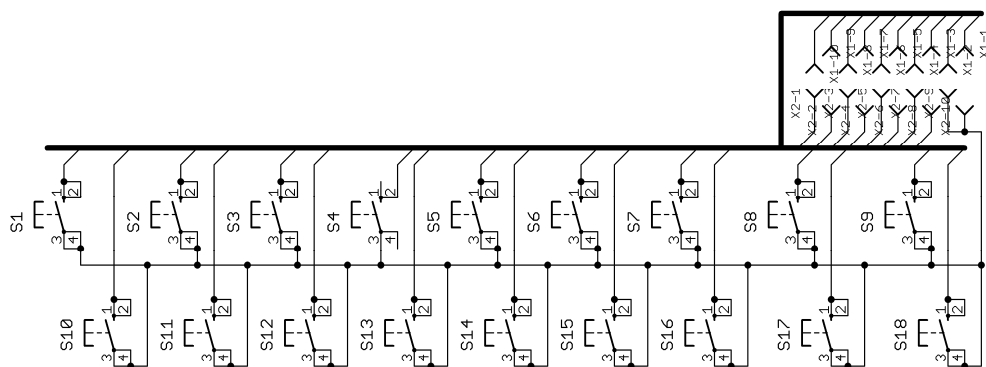
A.12 Osadenie enkódera – bottom



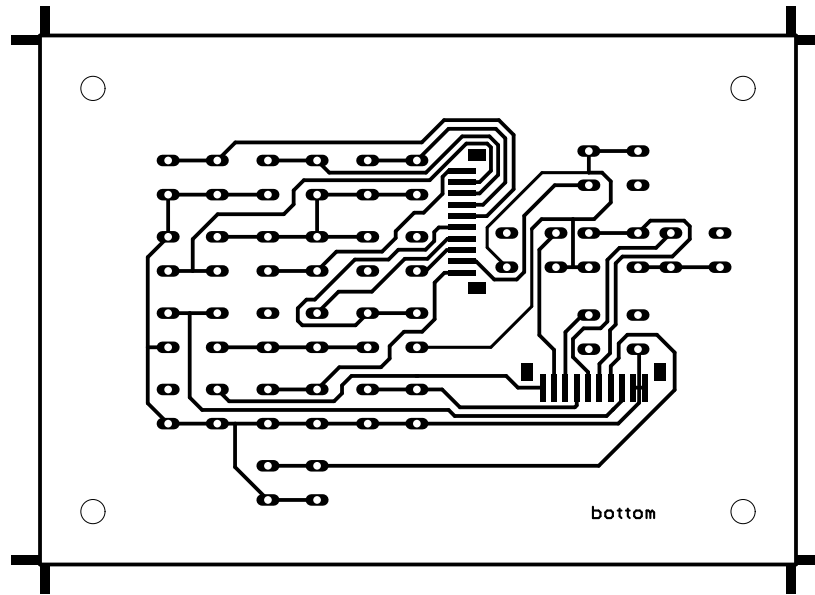
A.13 Osadenie enkódera – top



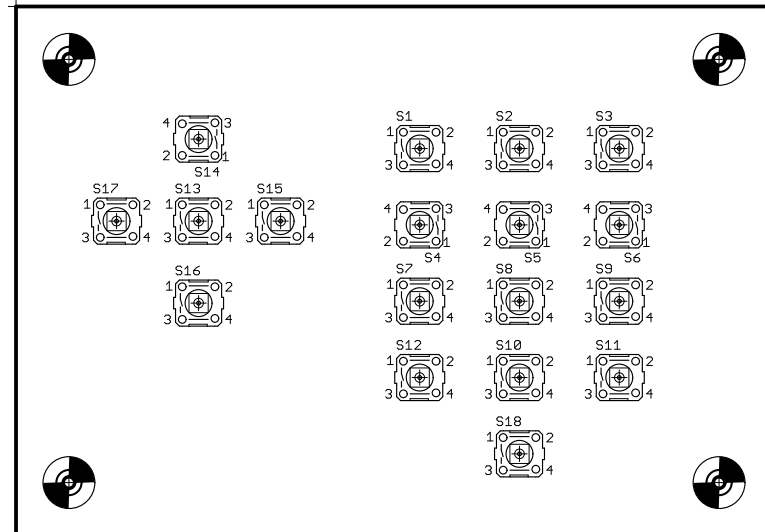
A.14 Schéma klávesnice



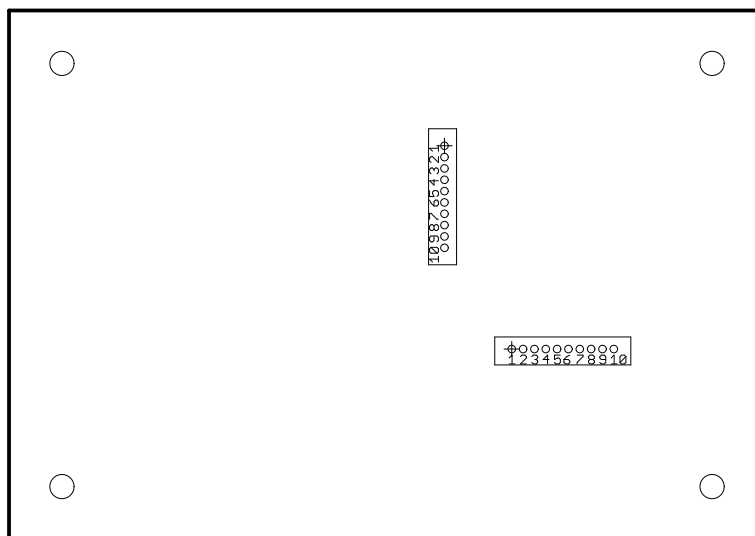
A.15 Predloha klávesnice – bottom (100x70 mm, 1:1)



A.16 Osadzovací plán klávesnice – top



A.17 Osadzovací plán klávesnice – bottom

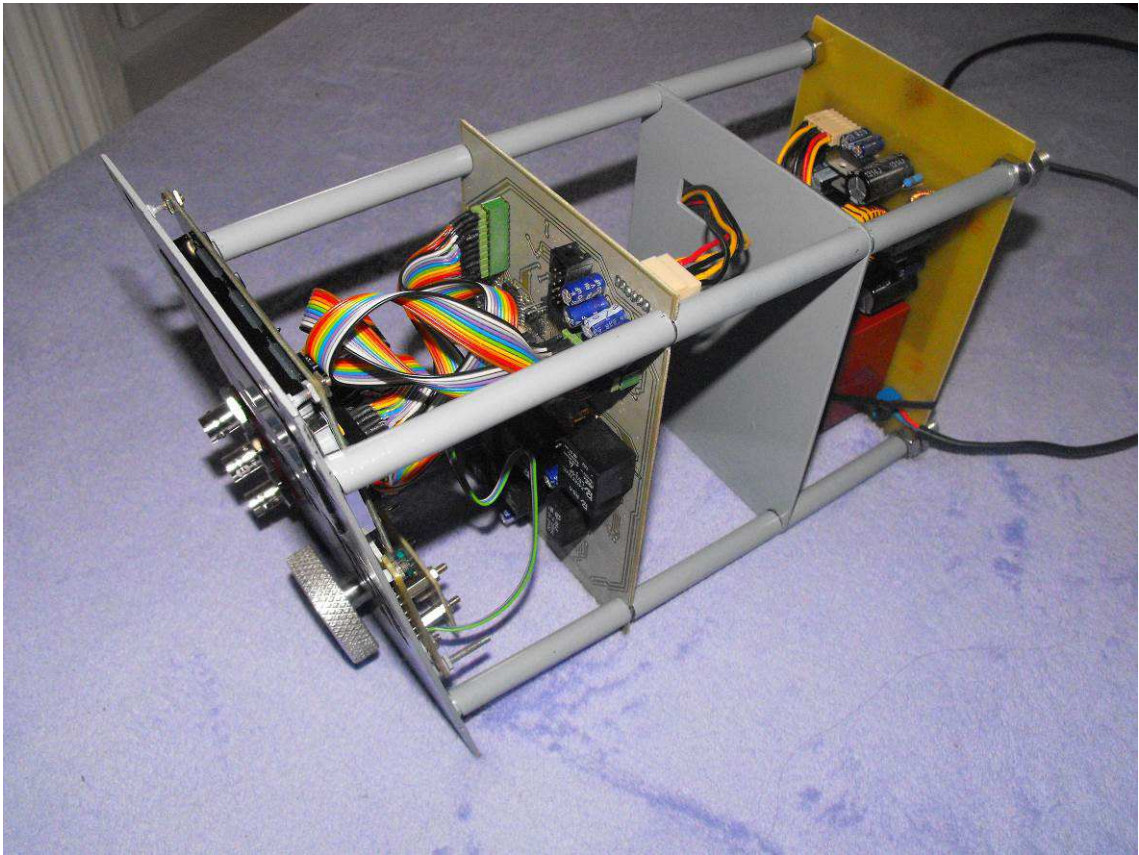


B REALIZÁCIA GENERÁTORA

B.1 Hlavné menu generátora



B.2 Pohľad z boku



B.3 Detail na hlavní dosku

